

グラウンド・ループを遮断する絶縁型RS485トランシーバ - デザインノート 228

Mitchell Lee

RS485インタフェース規格は、-7V~12Vの入力信号範囲を扱うよう規定されています。ただし、実際のシステムではグラウンド電位がノード間で大きく変動し、規格範囲を超えることがよくあります。この結果、通信が妨害されたり、高電流がグラウンド・ループを流れることがあり、ひどい場合にはトランシーバが破壊されてしまいます。グラウンド間の大きな電位差からデバイスを保護するには、絶縁されたインタフェースが必要です。新型の表面実装デバイスLTC[®]1535絶縁型RS485トランシーバは、グラウンド・ループを遮断し、広い入力範囲を得るためのワンチップ・ソリューションを提供します。

従来は、絶縁を実現するためにオプトアイソレータを3個以上と独立した絶縁電源を1個使用していました。LTC1535はDC/DCコンバータを内蔵しているため、オプトアイソレータだけでなく電源も代替できます。他の特長としては、EMIを低減するための選択可能なドライバ・スルーレート、反射に対する感受性、全二重ピン配置、オープンおよび短絡ラインのフェイルセーフ検出機能があります。

LTC1535は独自の絶縁リード・フレーム上に組み立てられた2個の独立したダイで構成されています。リード・フレームには、絶縁バリアをブリッジし2500V_{RMS}の耐量を保証する積分カップリング・コンデンサを備えています。データ通信はこのカップリング・コンデンサを介して行われ、400kHzの内蔵プッシュプル・コンバータが小型トランスを通して絶縁側に電力を送ります。バリア両端の全同相容量は20pF以下であり、このうちの16pFはトランスによるものです。図1に完全に絶縁されたRS485ポートの回路全体を示します。

LTC1535の内部では絶縁側と非絶縁側の通信がピンポン方式で行われ、最初に絶縁側に送信データを送り、次に受信データを非絶縁側に送り返します。内部通信リンクのサンプリング特性は、データ中にジッタが多少発生することを表しています。これにより、有効ボーレートは約500kBdに制限されます。ジッタは350kBdでは10%以下になることが保証されています。図2に、LTC1535内を伝播するダブル・パルスを示します。波形(A)はトランスミッタ・データ入力、波形(B)はレシーバの出力です。トランスミッタとレシーバは、チップの絶縁側でループバックされます。標準的なジッタはほとんど見られません。負進行ダブル・パ

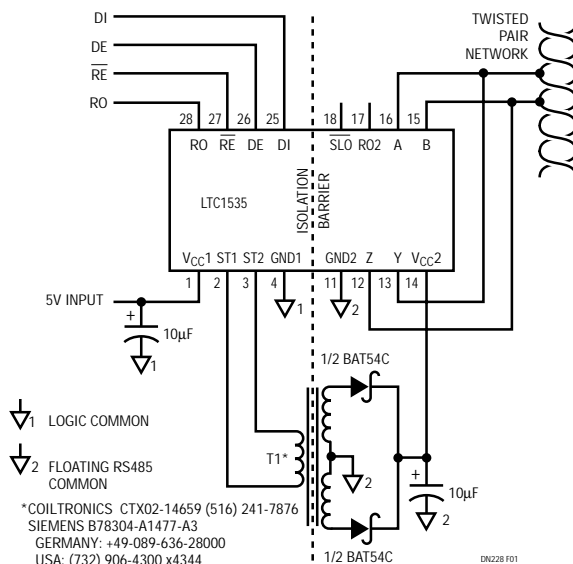


図1. 完全に絶縁されたRS485ポート
スミダ電機S-167-5779

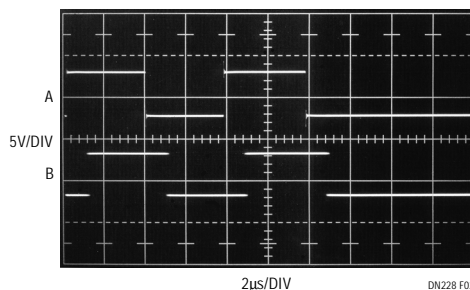


図2. 正進行ダブル・パルスの状態
(A = ドライバ入力、B = レシーバ出力)

ルスを図3に示します。LTC1535トランシーバはデータ波形の平均DCの影響を受けません。LTC1535を往復する全伝播遅延は約1µsであり、ほぼ328フィート(約100メートル)のケーブルに相当します。

図4に、5000フィート(1524メートル)の終端されたケーブルによる負荷が加わり、高速スルー・モード(SLOピンが“H”)で動作する場合のドライバ出力波形を示します。図5では、スルー・ピンがドライバ出力波形に与える影響が顕著に

LT, LTC, LTはリニアテクノロジー社の登録商標です。

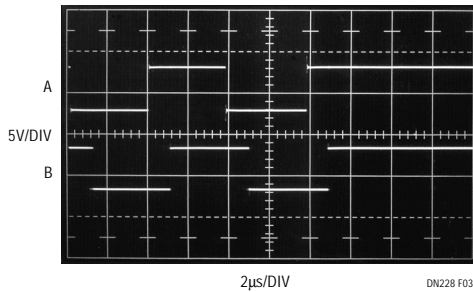


図3. 負進行ダブル・パルスの状態
(A = ドライバ入力、B = レシーバ出力)

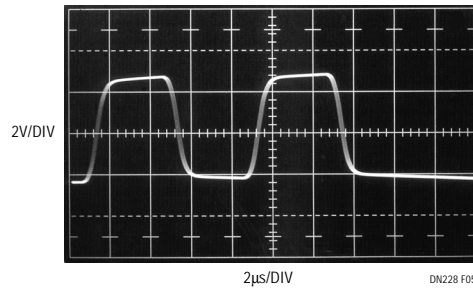


図5. 低速スルー・モード時のドライバ、負荷は5000フィートのダブル終端ツイスト・ペア

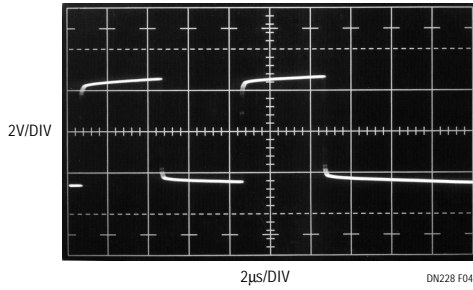


図4. 高速スルー・モード時のドライバ、負荷は5000フィートのダブル終端ツイスト・ペア

表れており、立上り時間および立下り時間は約1μsです。

LTC1535は他のタイプの信号絶縁にも使用できます。図6に、LTC1535とLTC2402による完全に絶縁された24ビット差動入力A/Dコンバータを示します。絶縁側の電源はLTC1761-5低ノイズ低損失マイクロパワー・レギュレータにより安定化されます。出力はブリッジ回路のドライブや計測アプリケーションに適しています。

電源が立上る間に、LTC2402は $V_{CC} = 2.3V$ でアクティブになりますが、LTC1535の絶縁側は V_{CC2} が4.2Vの低電圧ロクアウト・スレッシュホールドに達するまで待たなければなりません。4.2V以下では、LTC1535のドライバ出力YおよびZはハイ・インピーダンス状態なので、1k のプルダウンによりSCKのロジック状態が決まります。LTC2402はまずアクティブになると、SCKをサンプルします。1k のプルダウンによるロジック“0”で、外部シリアル・クロック・モードが起動します。このモードでは、LTC2402はバリアの非絶縁側からの1本のクロック・ラインにより、LTC1535のドライバ出力Yを通して制御されます。 V_{CC1} に電力が加えられてからLT1761の出力が5Vに達するまでの全パワーアップ・シーケンスは約1msです。

データはLTC1535のレシーバを通してROから非絶縁側に戻ります。レシーバ入力Bの内部分割器が入力Aに約3.4Vのロジック・スレッシュホールドを設定するため、外付け部品なしでLTC2402のSDO出力との通信を簡単に行うことができます。LTC2402のロジック・インタフェースとシリアル出力ビット・ストリームの詳細については、LTC2402データシートを参照してください。

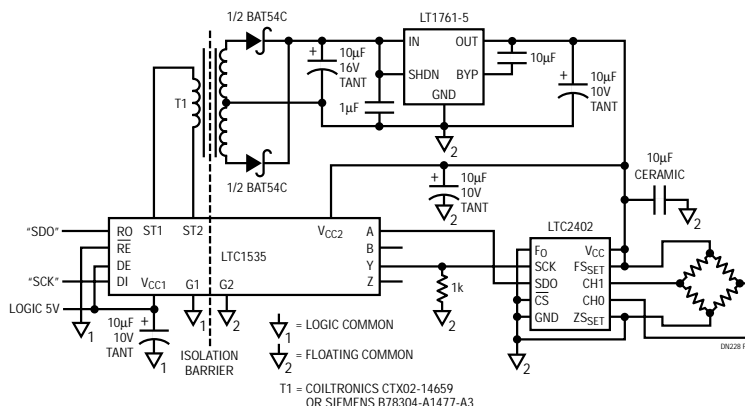


図6. 完全に絶縁された24ビット・データ収集システム

データシートのダウンロード

<http://www.linear-tech.co.jp/ds/j1535i.html>

リニアテクノロジー株式会社

162-0814 東京都新宿区新小川町 1-14 NAOビル5F
TEL(03)3267-7891 FAX(03)3267-8510
<http://www.linear-tech.co.jp>

dn228f 0400 6K • PRINTED IN JAPAN


© LINEAR TECHNOLOGY CORPORATION 2000