

高精度の超低消費電力ハイサイド電流検出

デザインノート 1045

Catherine Chang

はじめに

マイクロアンペア電流の高精度なハイサイド測定には、値の小さい検出抵抗、およびオフセット電圧の低い超低消費電力のアンプが必要になります。LTC[®]2063 ゼロドリフト・アンプは、わずか 5μV の最大入力オフセット電圧を備え、1.4μA しか消費しないため、図 1 に示すような完全な高精度のハイサイド電流検出回路を構築するための優れた選択肢になります。

この回路は、わずか 2.3μA ~ 280μA の電源電流を使用して、100μA ~ 250mA という広いダイナミックレンジにわたって電流を検出します。LTC2063 の並外れて低いオフセットにより、この回路はわずか 100mΩ のシャント抵抗で動作することができ、最大シャント電圧を 25mV に制限します。これによってシャント抵抗での電力損失を最小限に抑え、負荷で利用できる電力を最大化します。LTC2063 のレール・トゥ・レール入力により、この回路は非常に小さい負荷電流で動作することができ、入力同相電圧はほぼレールの電圧になります。LTC2063 に内蔵された EMI フィルタは、ノイズの多い状態での RF 干渉からこのデバイスを保護します。

特定の検出電流に対するこの回路の電圧出力は、次式で得られます。

$$V_{OUT} = \frac{R_{LOAD} \cdot R_{SENSE}}{R_{IN}} I_{SENSE} = 10 \cdot I_{SENSE}$$

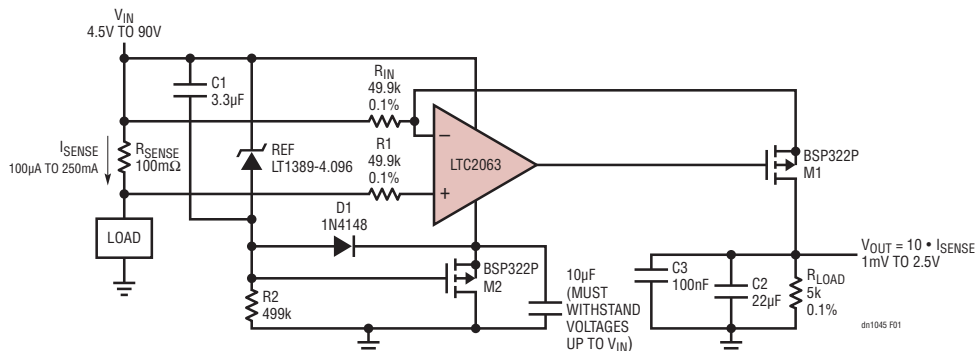


図 1. LTC2063 ゼロドリフト・アンプをベースにした高精度のハイサイド電流検出回路

ゼロ・ポイント

電流検出ソリューションにとってきわめて重要な仕様は、ゼロ・ポイント、つまり検出電流が存在しない場合に生成される出力に対する、入力での等価誤差電流です。ゼロ・ポイントは一般に、アンプの入力オフセット電圧を R_{SENSE} で割ることによって決定されます。LTC2063 の、標準 1μV、最大 5μV という低い入力オフセット電圧、ならびに約 1pA という低い標準入力バイアス電流およびオフセット電流により、わずか 10μA (1μV/0.1Ω) (標準) または 50μA (5μV/0.1Ω) (最大) のゼロ・ポイント入力換算誤差電流を可能にします。誤差が小さいために、検出回路は、規定された範囲内で最低の電流 (100μA) まで直線性を維持することができ、分解能の喪失に起因するプラトーが生じません (図 2 を参照)。出力電圧に対して得られた入力電流のプロットは、電流検出範囲全体にわたって直線的です。

ゼロ・ポイント誤差のもう 1 つの発生源は、出力 PMOS のゼロ・ゲート電圧ドレイン電流 (I_{DSS}) です。この電流は、PMOS が名目上はオフになる ($|V_{GS}| = 0$) ときに非ゼロの V_{DS} に対して存在する寄生電流です。 I_{DSS} リーク電流が高い MOSFET によって、 I_{SENSE} が存在しない状態で、非ゼロの正の V_{OUT} が発生します。

LT, LTC, LTM, Linear Technology, および会社ロゴは、Analog Devices, Inc. の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

下限部分を拡大、4.5V の V_{SUPPLY}

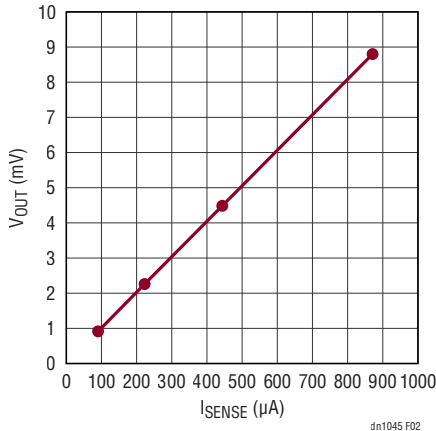


図 2. 下限部分には 100µA の I_{SENSE} までプラトーがない

この設計で使用されたトランジスタ (Infineon の BSP322P) の I_{DSS} の上限値は、 $|V_{DS}| = 100V$ で $1\mu A$ です。このアプリケーションでは、室温、 $V_{DS} = -7.6V$ での BSP322P の標準 I_{DSS} の適切な概算値として、 I_{DSS} はわずか $0.2nA$ であり、 $0A$ の入力電流を測定する場合に、誤差がわずか $1\mu V$ の出力または $100nA$ の等価入力電流誤差が得られます。

アーキテクチャ

LT1389-4.096 のリファレンスは、M2、R2、および D1 で構成されるブートストラップ回路と共に、超低消費電力の絶縁された 3V レール ($4.096V + M2$ の V_{TH} 、標準で $-1V$) を確立し、LTC2063 で $5.5V$ の絶対最大電源電圧が発生するのを防ぎます。バイアス電流を確立するためには直列抵抗で十分ですが、トランジスタ M2 を使用することで、非常に高い全体的な電源電圧が可能になるとともに、電源電圧範囲の上限での消費電流をわずか $280\mu A$ に制限します。

精度

LTC2063 の入力オフセット電圧は、 $10\mu A$ (標準) の固定された入力換算電流誤差に寄与します。 $250mA$ のフルスケール入力では、このオフセットはわずか 0.004% の誤差になります。 $100\mu A$ の下限値では、 $10\mu A$ は 10% の誤差になります。オフセットは一定であるため、校正することができます。LTC2063 における、一致しない寄生熱電対、および寄生直列入力抵抗からの合計オフセットがわずか $2\mu V$ であることを図 3 に示します。

図 3 に示された利得 ($100.05V/V$) は、 R_{LOAD} および R_{IN} の実際の値から得られる予想利得 ($98.77V/V$) よりも 1.28 大きくなっています。この誤差は、 R_{LOAD} および R_{IN} の異なる温度係数に起因している可能性があります。

R_{SENSE} の両端の V_{IN} に対する電圧利得、 $4.5V$ の V_{SUPPLY}

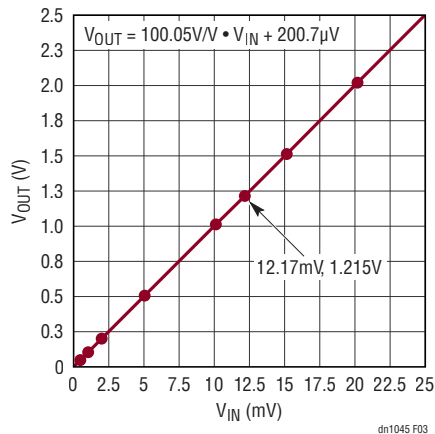


図 3. I_{SENSE} の全範囲にわたる最小電源電圧 $4.5V$ での V_{IN} から V_{OUT} への変換。 $200.7\mu V$ の出力オフセットは、 $100.05V/V$ の電圧利得で割った場合、 $2\mu V$ の RTI 入力オフセットを意味する。

この回路の出力における不確かさの主な原因はノイズであるため、ノイズ帯域幅を減らし、それによって合計積分ノイズを減らすために、大きい並列コンデンサを使用してフィルタすることがきわめて重要になります。 $1.5Hz$ の出力フィルタを使用した場合、LTC2063 には、約 $2\mu V_{P-P}$ の低周波数の入力換算ノイズが発生します。可能な最長の期間にわたって出力を平均化することで、ノイズに起因する誤差がさらに削減されます。

この電流検出回路における誤差のその他の発生源は、LTC2063 の入力で R_{SENSE} と直列に接続された寄生基板抵抗、利得設定抵抗 R_{IN} および R_{LOAD} の抵抗値における許容誤差、利得設定抵抗の温度係数の不一致、および寄生熱電対に起因するオペアンプ入力での誤差電圧です。誤差の最初の 3 つの発生源は、ケルビン検出 4 ピン検出抵抗を R_{SENSE} に使用し、類似する温度係数または低い温度係数を持つ 0.1% 精度の抵抗を重要な利得設定経路である R_{IN} および R_{LOAD} に使用することによって、最小限に抑えることができます。オペアンプ入力での寄生熱電対を相殺するには、 $R1$ が R_{IN} と同じ金属端子を持っている必要があります。入力での非対称の温度勾配も、できるだけ避ける必要があります。

このセクションで説明した全ての誤差発生源の全体的寄与は、フルスケールの $2.5V$ 出力を基準にした場合、多くても 1.4% です (図 4 を参照)。

電源電流

LT1389 および LTC2063 によって必要とされる最小電源電流は、最小の V_{SUPPLY} および I_{SENSE} ($4.5V$ およ

出力 V_{SUPPLY} 4.5V での高精度な誤差

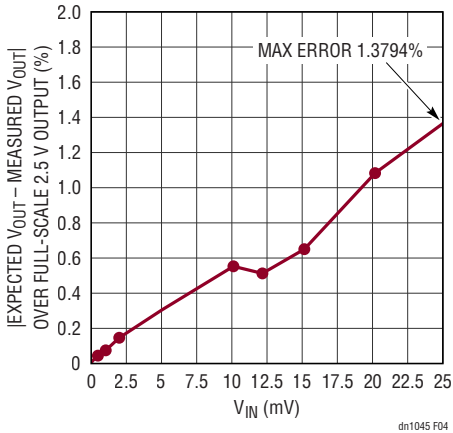


図 4. 読み取り値の全範囲で 1.4% 未満の高精度な誤差が維持される

び $100\mu\text{A}$) で $2.3\mu\text{A}$ 、最大の V_{SUPPLY} および I_{SENSE} (90V および 250mA) で最大 $280\mu\text{A}$ です (図 5 を参照)。能動部品が消費する電流に加えて、 V_{SUPPLY} から供給されて M1 を流れる出力電流も必要です。この出力電流は出力電圧に比例し、 0.1mV 出力 ($100\mu\text{A}$ の I_{SENSE}) での 200nA から、 2.5V 出力 (250mA の I_{SENSE}) での $500\mu\text{A}$ までの範囲をとります。したがって、 I_{SENSE} に加えた全電源電流の範囲は、 $2.5\mu\text{A} \sim 780\mu\text{A}$ になります。 R_{LOAD} は、妥当な A/D コンバータ駆動の値に対して $5\text{k}\Omega$ に設定されます。

測定回路の静止 I_{SUPPLY} 、 I_{SENSE} および I_{LOAD} はない

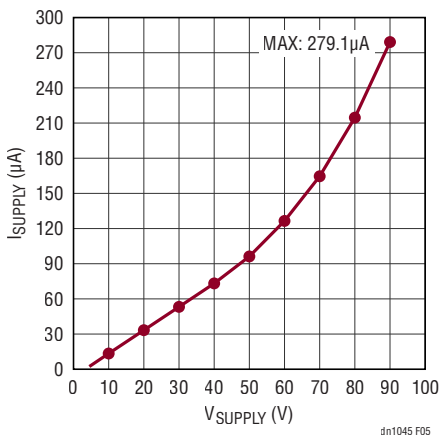


図 5. 電源電流は電源電圧とともに増加するが $280\mu\text{A}$ を超えない

入力電圧範囲

このアーキテクチャでは、最大電源電圧は、PMOS 出力が耐えることができる最大 $|V_{DS}|$ によって設定されます。BSP322P の定格電圧は 100V であるため、 90V が適切な動作制限になります。

出力電圧範囲

この設計は $5\text{k}\Omega$ の負荷を駆動することができ、多くの A/D コンバータを駆動するのに適した段になります。出力電圧範囲は $0\text{V} \sim 2.5\text{V}$ です。LTC2063 はレール・トゥ・レール出力を備えているため、最大ゲート駆動は、LTC2063 のヘッドルームによってのみ制限されます。最大ゲート駆動電圧は、この設計では標準で 3V であり、LT1389 の 4.096V に M2 の V_{TH} (標準で -1V) を加えた値に設定されます。

この回路の出力は電流であり、電圧ではないため、グランドまたはリードのオフセットは精度に影響を与えません。そのため、長いリードを出力 PMOS M1 と R_{LOAD} の間で使用することができ、 R_{SENSE} を検出対象の電流の近くに配置すると同時に、 R_{LOAD} を A/D コンバータおよびその他の以降の信号チェーン段の近くに配置します。長いリードの欠点は、EMI の影響を受けやすくなることです。 R_{LOAD} の両端に 100nF の C3 を接続することによって、有害な EMI を、次の段の入力に達する前に脇にそらします。

速度制限

LTC2063 の利得帯域幅積は 20kHz なので、 20Hz より低い周波数の信号を測定する目的でこの回路を使用することを推奨します。負荷に対して並列に接続された $22\mu\text{F}$ の C2 が、出力ノイズを 1.5Hz にフィルタして精度を向上し、以降の段を突然の電流サージから保護します。このフィルタは、セリング時間の長さと同程度オフになり、特に入力電流範囲の下限ではそれが顕著になります。

まとめ

LTC2063 のきわめて低い入力オフセット電圧、低い I_{OFFSET} と I_{BIAS} 、およびレール・トゥ・レール入力は、 $100\mu\text{A} \sim 250\text{mA}$ の全範囲にわたって正確な電流測定を実現します。 $2\mu\text{A}$ の最大電源電流は、動作範囲のほとんどで、 $280\mu\text{A}$ の電源電流よりもはるかに少ない電流で回路を駆動することを可能にします。LTC2063 は低い電源電圧要件と低い電源電流を備えており、ヘッドルームに余裕のある電圧リファレンスから LTC2063 に電力を供給できます。

データシートのダウンロード

www.linear-tech.co.jp/LTC2063