

第 3 章

ビデオ信号増幅回路

Walt Kester / 訳：額田忠之

本章では、ビデオ信号を処理するさまざまな回路での OP アンプの応用技術について解説していくことにします。

3-1 ビデオ信号とその規格

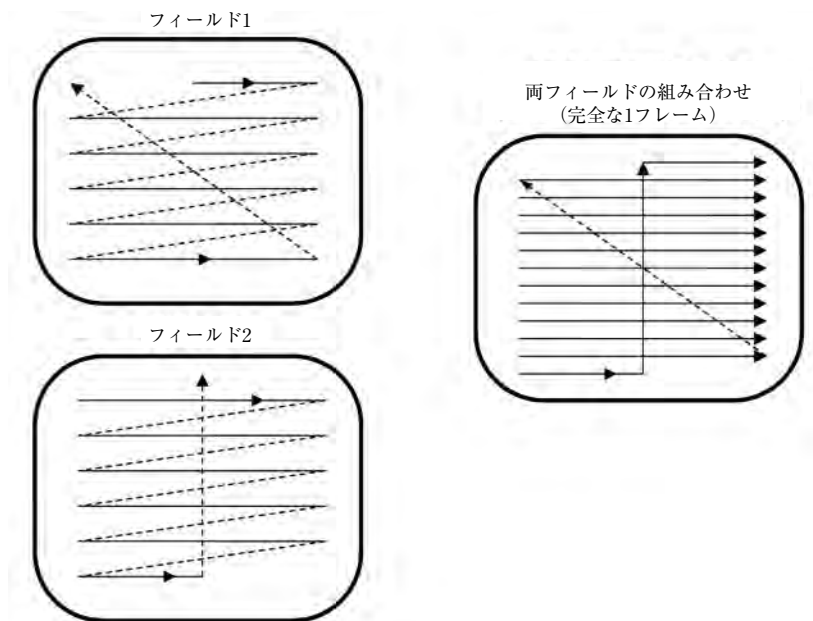
ビデオ信号への OP アンプの応用技術について解説するまえに、ビデオ信号とその規格に関する基礎知識について説明します。ビデオ信号の標準形式は、ビデオ信号が電氣的にどのように成り立つかを示す規格です。ビデオ・カメラ内のイメージ検出装置の表面に光が衝突すると、その表面の特定の空間領域と衝突する光の量に対応したレベルの電圧が発生します。この情報は、標準の信号形式にまとめられてカメラから出て行きます。実際の明るさと色に関する情報とともに、同期信号が付加され、テレビ受像機側でフレーム・データ中のシーケンスを識別できるようにしています。

標準のビデオ形式では、画像を構成するラインを左から右へ、上から下へというように走査しています。テレビ放送で使用されているインターレース (interlace) という方式では、まず偶数番号のラインが上から下へとすべて走査され、次に奇数ラインが走査されます。インターレース方式の概要を図 3-1 に示します。

このように、テレビ映像のフレームは偶数フィールドと奇数フィールドに分割されています。インターレース方式は、見かけ上の画面更新を実際に全画面が更新される半分の時間に短縮するために用いられます。それによって、テレビ映像のフリッカ (画面のちらつき) が減少します。代表的なテレビ放送のフレーム更新速度 (リフレッシュ・レート) は、方式により異なりますが 30Hz または 25Hz です。リフレッシュ・レートが高いグラフィック表示システムでは (通常は 60Hz)、インターレースは必ずしも必要ではありません。

米国における白黒テレビの規格は EIA RS-170 であり、この規格で標準の放送用ビデオ信

〈図3-1〉テレビ放送で標準のインターレース方式



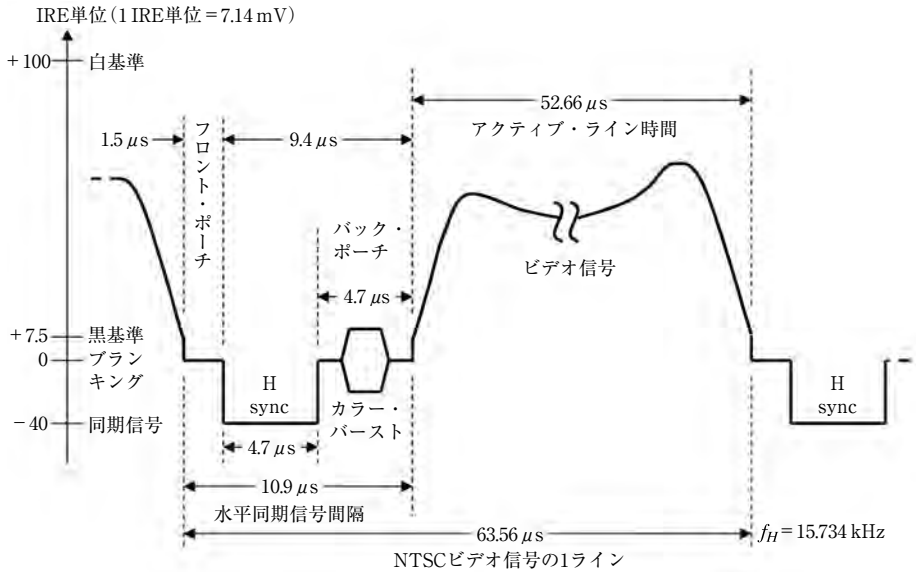
号に関するタイミング要件と電圧レベル要件がすべて決められています。カラー・テレビ信号の米国標準規格 NTSC では RS-170 を改定し、輝度信号だけしか送ることができなかった信号に色情報を付加することによってカラー信号として取り扱えるようにしています。

ビデオ信号は、一連のアナログ信号である走査線で構成されます。各走査線は、水平同期信号 (H sync) と呼ばれる同期パルスによって次の走査線と分けられています。映像のフィールドは垂直同期信号 (V sync) と呼ばれる、より幅の広い同期パルスによって分離されます。モニタが信号を受信した場合、同期信号に応じて電子ビームが表示管の表面を走査し、電子ビームの強度はビデオ信号の振幅によって制御されて輝度となります。NTSC カラー・ビデオ信号の走査線の1ラインの構成を図3-2に示します。

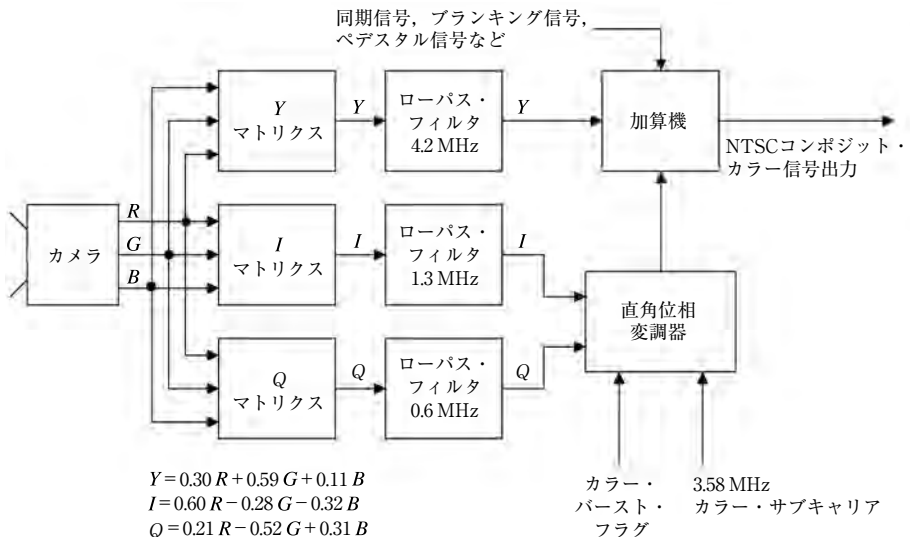
水平同期信号パルスが検出されると、電子ビームは画面の左側にリセットされ、次のライン位置に移動します。水平同期信号よりパルス幅が広い垂直同期信号のときは、電子ビームは画面の左上、前回の走査の最初の二つのラインの中央に移動します。したがって、今回のフィールドは前回のフィールドの間に表示されます。

NTSC 方式のカラー・ビデオ信号生成システムの簡単化したブロック図を図3-3に示します。カラー・カメラからの三つのカラー信号 (RGB: 赤, 緑, 青) がマトリクス・ユニ

〈図3-2〉NTSCコンポジット・カラー・ビデオ信号の1ライン



〈図3-3〉NTSCコンポジット・カラー信号の生成



〈表 3-1〉NTSC 方式と PAL 方式の信号

	NTSC	PAL
水平走査線の数	525	625
カラー・サブキャリアの周波数	3.58 MHz	4.43 MHz
フレーム周波数	30 Hz	25 Hz
フィールド周波数	60 Hz	50 Hz
水平同期信号の周波数	15.734 kHz	15.625 kHz

ットに入力され、輝度信号 (Y) と二つの色差信号 (I および Q) が生成されます。これらのコンポーネント信号は、さらにカラー・サブキャリアと合成されて、いわゆるコンポジット・カラー信号が生成されます。

米国や日本などで使用されている NTSC 方式では、カラー・サブキャリアの周波数は 3.58 MHz です。英国やドイツで使用されている PAL 方式と、フランスで使用されている SECAM 方式では、カラー・サブキャリアの周波数は 4.43 MHz です。

NTSC 方式と PAL 方式での各周波数の比較を表 3-1 に示します。

●微分ゲインと微分位相の仕様

コンポジット・カラー信号の色情報(クロミナンス)は、サブキャリアの振幅と位相に含まれています。色の輝度(彩度)はサブキャリア信号の振幅によって決定され、表示される色そのもの(赤、緑、青およびそれらの組み合わせ)はカラー・バースト信号の位相を基準としたサブキャリア信号の位相差により決定されます。色の相対的な黒または白さを決定するルミナンス信号は、クロミナンス信号により変調されています。したがって色の忠実度を保つためには、カラー・サブキャリアの振幅と位相が白から黒までの範囲で一定している必要があります。

黒レベルと白レベル間のカラー・サブキャリアの振幅変化は微分ゲイン(%で表す)と呼ばれ、カラー・サブキャリアの位相の変動は微分位相(角度で表す)と呼ばれています。微分ゲインが数パーセント悪化しても、微分位相が数度悪化しても、家庭で視聴する目的であれば許容できますが、ビデオ信号の経路にある個々の部品(アンプ、スイッチなど)には、より厳しい仕様に適合することが求められています。その理由は、ビデオ信号はカメラから家庭に届くまでに多くの経路を通過するからです。そのため、個々のプロ用ビデオ・システムには、微分ゲインが 0.1 % 以内、微分位相が 0.1° 以内といった厳しい要件が課せられています。

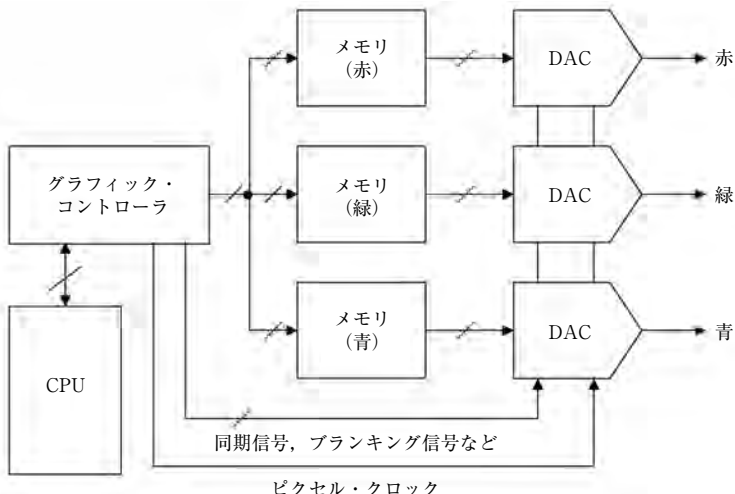
これらのシステム規格により、個々のコンポーネントにはさらに厳しい要求がつけつけられており、ビデオ用 OP アンプの微分ゲインと微分位相に対する要件は、0.01 % および 0.01° 近くになっています。

●グラフィック・ディスプレイ・システムのビデオ・フォーマット

グラフィック・ディスプレイ・システムを構成するシステム・アーキテクチャにはいくつかあります。最も一般的なアプローチを図3-4に示します。このシステムは、ホスト・マイクロプロセッサ、グラフィック・コントローラ、三つのカラー・メモリ・バンク（フレーム・バッファ）から構成されています。カラー・メモリ・バンクは赤、緑、青の3原色ごとに一つあります（モノクロ・システムでは1バンクだけでよい）。マイクロプロセッサは、グラフィック・コントローラにイメージ情報を提供します。通常、この情報には位置情報と色情報が含まれます。グラフィック・コントローラには、この情報を解釈して、同期信号、ブランキング信号、メモリ制御信号などの必要な出力信号を付加する役目があります。

放送用ビデオとは異なり、グラフィック・ディスプレイ・システムでは、水平方向および垂直方向の解像度およびリフレッシュ・レートが、必要な性能に応じて大きく異なります。こうしたシステムの解像度は、ピクセル（pixel；画素）という単位で定義されます。つまり、解像度は水平走査線の数と各水平走査線中のピクセルの数で表されます。たとえば、解像度 640×480 のモニタでは水平走査線数は480本であり、各水平走査線は640個のピクセルに分割されています。したがって、1画面は307,200ピクセルから構成されます。カラー・システムでは、各ピクセルにRGB輝度データが必要です。一般的には、このデータはメモリ内の8ビット（または10ビット）からなるワードに蓄積されています。

〈図3-4〉RGB信号を生成するグラフィック・システムの構成



〈表 3-2〉ノン・インターレースでリフレッシュ・レートが 60 Hz の場合の代表的な解像度とピクセル・レート

解像度	ピクセル・レート
640 × 480	25 MHz
800 × 600	38 MHz
1024 × 768	65 MHz
1280 × 1024	105 MHz
1500 × 1500	180 MHz
2048 × 2048	330 MHz

$$\text{ピクセル・レート} \approx \text{垂直解像度} \times \text{水平解像度} \times \text{リフレッシュ・レート} \times 1.3$$

メモリには各ピクセルの輝度情報が保持されています。D-A コンバータ (DAC) はメモリ内のワードおよびメモリ・コントローラからの情報を使用して、ピクセルの情報をモニタに送ります。RAMDAC と呼ばれる特殊なビデオ用 D-A コンバータを使用すると、カラー・ルックアップ・テーブルにより、ピクセル・データの蓄積が非常に容易になります。このような D-A コンバータには、同期信号やブランキング信号の生成を容易にするための入力もあります。

表 3-2 に、ノン・インターレースでリフレッシュ・レートが 60 Hz の場合のディスプレイ・システムにおける代表的な解像度とピクセル・レートを示します。標準的なコンピュータ・グラフィックスのモニタでは、テレビと同様にラスタ・スキャン (raster scan) として知られる表示方式を使用しています。先に説明したように、この方式では画面上に情報を 1 ラインずつ左から右、上から下へと書き込みます。完全な画面を表示するために、モニタは大量の情報を受け取ります。信号には各ピクセルの輝度情報だけではなく、次のラインの開始時期 (H sync ; 水平同期信号)、次の画面の開始時期 (V sync ; 垂直同期信号) を示すための情報も含める必要があります。

コンピュータ業界では、EIA のビデオ規格である RS-343A を標準規格としています。放送用の映像規格とは異なり、リフレッシュ・レートが変わっていてもよく、インターレースを使用しなくてもかまいません。ピクセル・クロックの周波数は、RGB 信号の経路にある D-A コンバータなどのデバイスに対するセトリング・タイムや帯域幅に関する要件を決める際の良い指針になります。ピクセル・クロックの周波数は、水平解像度と垂直解像度とリフレッシュ・レートの積をとると推定できます。実際には、そこで得た値に 30 % を加える必要があり、これは帰線時間要素と呼ばれています。

●ビデオ用途における帯域幅の考察

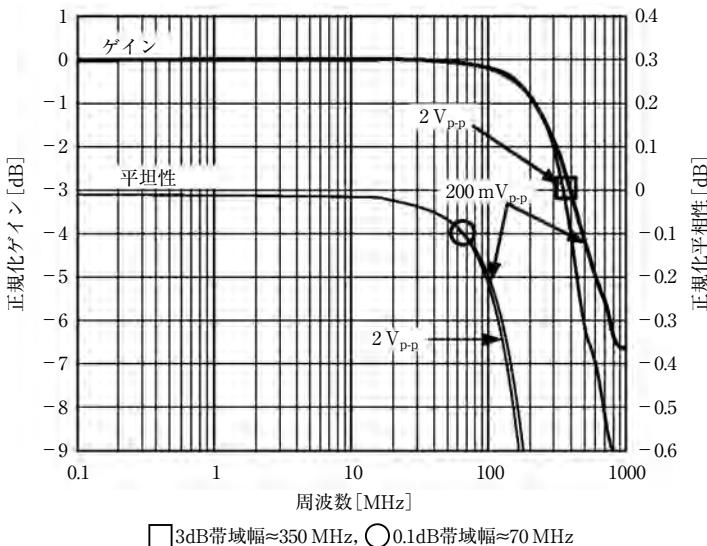
ビデオ信号に使用する OP アンプは帯域幅を十分にとり、ビデオ信号が大きく減衰したり、位相が大きくシフトしないようにする必要があります。このことは、OP アンプの帯

域幅はビデオ周波数の最大値より相当広くする必要があるのであることを意味しています。スイッチャや特殊効果発生器などのビデオ機器の信号経路にあるアンプが、50 MHz 以上の 0.1 dB 帯域幅を必要とすることは稀ではありません。HDTV ではさらに広い 0.1 dB 帯域幅を必要とします。回路の寄生要素や負荷インピーダンスは、周波数が高いときには 0.1 dB 帯域幅に相当な影響を及ぼします。このことは、回路実装時にはレイアウト、デカップリング、グラウンドに細心の注意を払う必要があることを意味しており、また OP アンプの出力部分には伝送線路技術を適用する必要があることを示しています。高品質の 75 Ω 同軸ケーブルを使用し、信号源側と負荷側で終端を行うことはよくありますが、この場合に OP アンプの出力から見える負荷は 150 Ω の抵抗性負荷となります。負荷が誘導性である場合には、0.1 dB 帯域幅を精密に維持することはほとんど不可能です。

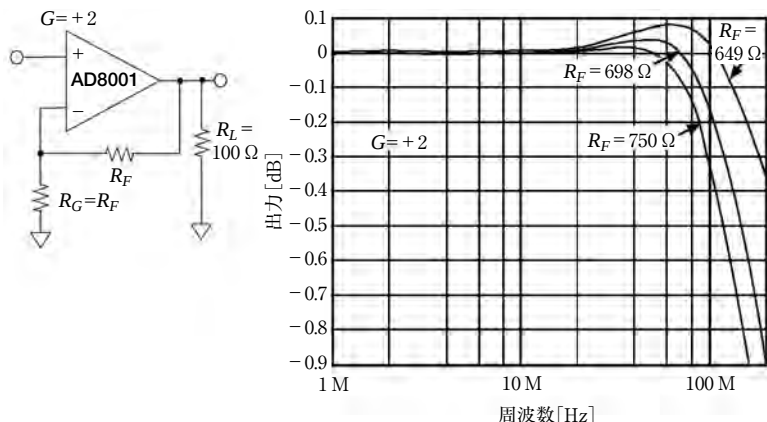
したがって、最も高い 0.1 dB 帯域幅平坦性を達成することは、多くのビデオ応用では重要です。クローズドループ・ゲインと負荷条件がわかっている場合には、電圧帰還型の OP アンプを最大の 0.1 dB 帯域幅が得られるよう最適化することができます。ビデオ用途では、出力負荷が 100 Ω (または 150 Ω) の場合、クローズドループ・ゲインは +1 および +2 が最も一般的で、これは信号源と負荷が 50 Ω (または 75 Ω) で終端されていることを意味しています。

たとえば、AD8074 ($G = +1$) および AD8075 ($G = +2$) は、3 個入りのビデオ・バッファ

〈図 3-5〉トリプル型ビデオ・バッファ AD8075 のゲインとその平坦性 ($G = +2$, $R_L = 150 \Omega$)



〈図 3-6〉AD8001 電流帰還型 OP アンプの帯域幅平坦性と帰還抵抗の関係

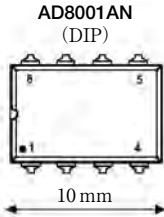


アであり、信号源と負荷で終端された 75 Ω ケーブルのドライブ用に最適化されています。これらのデバイスでは、電圧帰還型アーキテクチャを採用しており、ゲイン設定用抵抗を内蔵しています。図 3-5 では、AD8075 の周波数応答を 2 種の垂直スケール (1 dB/div. と 0.1 dB/div.) で示しています。「ゲイン」のプロットは 3 dB 帯域幅が 350 MHz (□) であることを示しており、「平坦性」のプロットは 0.1 dB 帯域幅が 70 MHz (○) であることを示しています。小信号 (200 mV_{p-p}) と大信号 (2 V_{p-p}) の帯域幅がほぼ等しいことに注目してください。

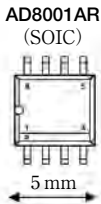
電圧帰還型 OP アンプは、ドミナント・ポールを設定する補償用コンデンサと外部帰還回路の双方を調節することによって、帯域幅平坦性を最適化することができます。しかしながら、電流帰還型 OP アンプでは帰還抵抗と帯域幅に微妙な関係があるため、帯域幅平坦性を最適にする場合には帰還抵抗の値ばかりでなく、その寄生素素、OP アンプのパッケージやプリント基板の寄生素素にも大きく依存します。図 3-6 に、AD8001 を非反転モードのゲイン 2 で動作させたときの帯域幅平坦性 (0.1 dB/div.) と帰還抵抗との関係を正規化して示します。負荷抵抗が 100 Ω であるのは、信号源と負荷が 50 Ω で終端されたケーブルに接続されていることを想定しています。このプロットは、表面実装型抵抗を使った AD8001 評価ボードを使用して得られたものです。

最適な抵抗値が決定されたら、誤差 1% の抵抗を使用することを推奨します。また、抵抗器が異なれば付随する寄生容量や寄生インダクタンスも異なります。表面実装用の抵抗器の選択が最適で、高い周波数で使用する場合にはリード付きの部品の使用は推奨できません。

DIP パッケージと SOIC パッケージの AD8001 では、最適な性能を得るために必要とす

〈表 3-3〉最大の 0.1 dB 帯域幅を得るための AD8001 のパッケージと R_F/R_G の最適値

ゲイン	-1	+1	+1	
R_F	649 Ω	1050 Ω	750 Ω	
R_G	649 Ω	—	750 Ω	
0.1 dB 平坦性	105 MHz	70 MHz	105 MHz	



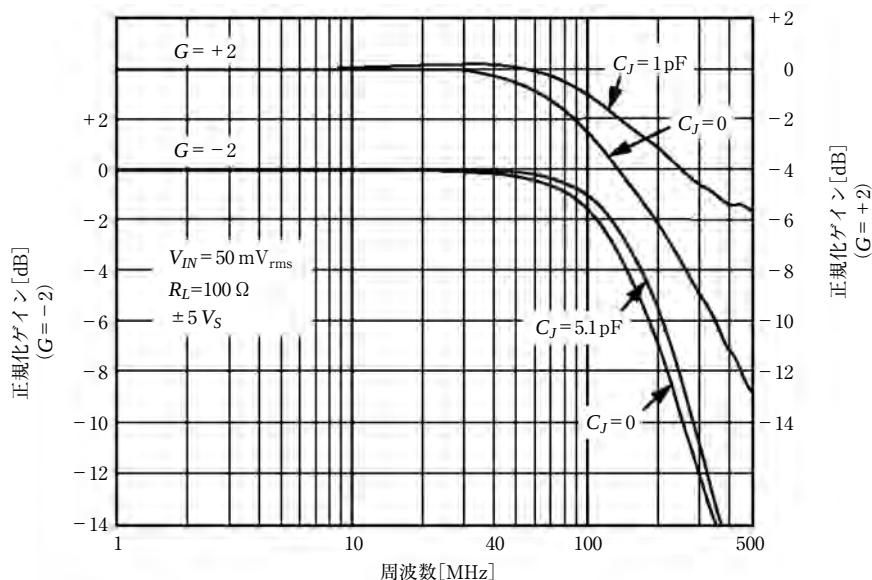
ゲイン	-1	+1	+1	
R_F	604 Ω	953 Ω	681 Ω	
R_G	604 Ω	—	681 Ω	
0.1 dB 平坦性	130 MHz	100 MHz	120 MHz	

る抵抗値にわずかな違いがあります (表 3-3 参照)。SOIC パッケージでは、寄生容量と寄生インダクタンスが DIP パッケージより小さくなります。このデータでは、DIP パッケージと SOIC パッケージの AD8001 において、最大の 0.1 dB 帯域幅を得るための帰還抵抗 R_G とフィードフォワード抵抗 R_F の値を示しています。SOIC パッケージでは寄生要素が小さいため、より広い 0.1 dB 帯域幅が得られるように最適化できます。

前述のように、電流帰還型 OP アンプは、反転モードで使用したときには (I - V 変換など)、反転入力側の静電容量にはあまり敏感ではありません。反転入力のインピーダンスが小さいため、外部容量と並列接続になっても寄生要素が最小限になる傾向があるからです。しかし、非反転モードでは、非反転入力側に数 pF の浮遊容量があったとしても、ピーキングと不安定性の原因になります。 $G = +2$ の AD8004 (SOIC パッケージ) の反転入力に容量 C_f を付加した場合の影響を図 3-7 に示します。非反転入力に 1 pF の容量 C_f を加えただけでも、帯域幅がかなり広がり、ピーキングが増加していることに注目してください。しかしながら、 $G = -2$ の場合には非反転入力に 5 pF の容量を付加しても、帯域幅の増加はわずかであり、ピーキングもそれほど増加していません。

高速な電圧帰還型 OP アンプは、正負両入力のインピーダンスが高いため、反転モードで使用しても非反転モードで使用しても反転入力の浮遊容量に敏感です。

〈図 3-7〉AD8004 電流帰還型 OP アンプの $G=+2/G=-2$ の場合の反転入力に対する感度



3-2 ビデオ信号の伝送

高品質のビデオ信号を最適に伝送するには、終端によって特性インピーダンスが制御された同軸ケーブルを使用します。特性インピーダンスは、 $Z_0 = \sqrt{L/C}$ で与えられます。ここで、 L は1フィートあたりの分布インダクタンスであり、 C は1フィートあたりの分布容量です。一般的なケーブルの特性インピーダンス値は、 50Ω 、 75Ω 、 93Ω 、 100Ω です。

同軸ケーブルの終端が適切であれば、同軸ケーブルは駆動側から見ると抵抗性の負荷になります。終端をしない場合には、出力周波数にも依存しますが、同軸ケーブルは駆動側からはほとんど容量性の負荷に見えます。無終端のケーブルの長さが駆動側の出力周波数の波長よりもずっと短い場合には、大まかに見て負荷は容量のかたまりに見えます。たとえば、20 kHzのオーディオ周波数（波長は約15 km）では、5 ft（約1.5 m）の長さの無終端 50Ω 同軸ケーブルは、およそ150 pFの容量のかたまりに見えます（同軸ケーブルの分布容量は約30 pF/ft）。

しかしながら、100 MHz（波長は約3 m）では、無終端の同軸ケーブルは伝送線路として取り扱う必要があり、ケーブルの出力における定在波のパターンと電圧を計算しなければ

〈表 3-4〉ケーブルの駆動

●すべての相互接続は特性インピーダンスをもつ伝送線路である。 ●特性インピーダンスは$\sqrt{L/C}$に等しい。ここで、LとCは分布インダクタンスと分布容量である。 ●正しく終端された伝送線のインピーダンスは、伝送線の特性インピーダンスと等しい。 ●出力周波数の波長がケーブル長よりも相当に長ければ、大まかに見て無終端の伝送線は容量のかたまりのようなふるまいをする。 【例】20 kHz (波長 15 km) では、5 ft (約 1.5 m) の無終端 50 Ω ケーブル (30 pF/ft) は、150 pF の負荷に見える。 【例】100 MHz (波長 3 m) では、5 ft (約 1.5 m) の 50 Ω ケーブルは適切に終端をして、反射や定在波を防止する必要がある。
--

ばなりません。表 3-4 に周波数が異なる場合の伝送線のふるまいをまとめておきます。

表皮効果や銅線抵抗があるため、同軸ケーブルには損失があり、これは周波数に依存します。ケーブルの損失はケーブルのタイプにより異なります。100 MHz における例をあげると、RG188A/U の減衰量は 8 dB/100 ft であり、RG58/U では 5.5 dB/100 ft、RG59/U では 3.6 dB/100 ft です [参考文献 (4) 参照]。表皮効果は、長い同軸ケーブルのパルス応答に影響を及ぼします。高速のパルスに対する応答は、出力スイングの最初の 50 % までは急激に上昇し、その後エッジの残りの部分では上昇が鈍ります。計算によると、ケーブルが表皮効果による影響を受けている場合の波形の 0-50 % 立ち上がり時間に比べ、10-90 % 立ち上がり時間は 30 倍以上になります [参考文献 (4) 参照]。

●伝送線路の駆動実験

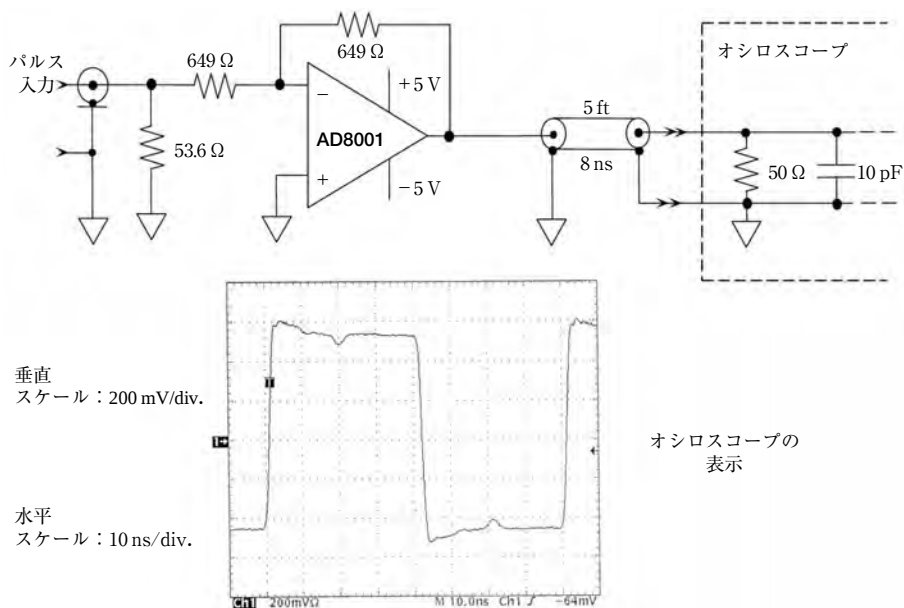
伝送線路の信号源と負荷側の終端の有無によって、パルス信号の忠実度がどのようになるかを調べてみることは有益です。このため、いくつかの実験を行ってみました。

同軸ケーブルを駆動する高速 OP アンプのふるまいを説明するため、図 3-8 に示す回路を考えてみます。ここでは、AD8001 は 5 ft (約 1.5 m) の 50 Ω 同軸ケーブルを駆動します。このケーブルの負荷は、特性インピーダンス 50 Ω で終端されています。アンプ側 (駆動側) は終端されていません。この回路のパルス応答波形を図中に示しています。

ケーブルの出力は、500 MHz の Tektronix 社製 644A 型デジタル・オシロスコープの 50 Ω 入力に直接接続して測定しました。50 Ω の終端抵抗は、実際にはオシロスコープの入力部にあります。しかしながら、この 50 Ω 負荷は完璧な終端ではなく、周波数が高くなると小さくなります (約 10 pF のオシロスコープの入力容量による)。

その結果、パルスの立ち上がりエッジの一部が位相がずれた状態で信号源に反射されます。この反射波が OP アンプに到達すると、反射波は OP アンプのクローズドループ出力インピーダンスと出会います。このインピーダンスは、100 MHz ではおよそ 100 Ω です (伝送線路のインピーダンスよりも高い)。

〈図 3-8〉負荷側だけで終端した 5 ft の 50 Ω 同軸ケーブルを駆動する AD8001 のパルス応答

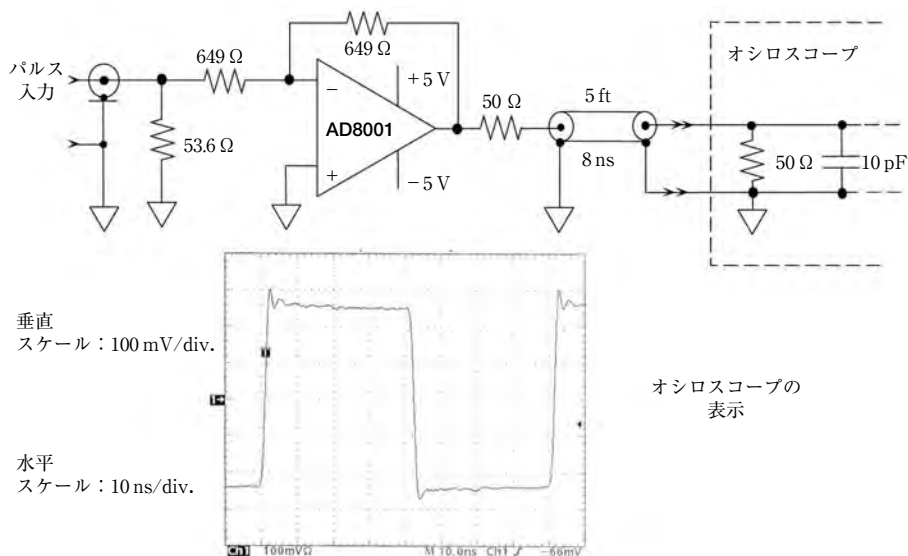


OP アンプの出力に到達すると、負荷からの下向き反射波が位相反転せずに負荷に向けて逆反射されます。これは、波形の上辺部に見られる下向きのブリップ (blip) の原因であり、立ち上がりエッジのおよそ 16 ns 後に生じています。この時間はケーブルを往復する時間 ($2 \times 5 \text{ ft} \times 1.6 \text{ ns/ft} = 16 \text{ ns}$) です。このことを周波数領域で考えると、ケーブルのミスマッチは負荷における帯域幅平坦性を損なう原因となることがわかります。

図 3-9 に第 2 の実験例を示します。この実験では、前と同じ同軸ケーブルを駆動していますが、信号源とオシロスコープの双方に 50 Ω 終端が行われています。この実験例のところが、伝送線を駆動する方法として好ましいと言えます。負荷インピーダンスのミスマッチによる反射波の成分が、アンプの信号源終端抵抗 50 Ω によって吸収されるからです。この方法の欠点は、6 dB のゲイン損失があることです。理由は、同じ値の信号源終端抵抗と負荷終端抵抗 (50 Ω / 50 Ω) 間で電圧が 2 分の 1 に分割されるからです。

しかしながら、低損失のケーブルを使用し、信号源と負荷を終端してライン・インピーダンスをマッチさせた構成がもつ主要な性質は、最高の帯域幅平坦性が保証されることであり、このことは特に動作周波数が低い場合には顕著です。このことに加えて、OP アン

〈図 3-9〉信号源と負荷を $50\ \Omega$ で終端した 5 ft の同軸ケーブルを駆動する AD8001 のパルス応答

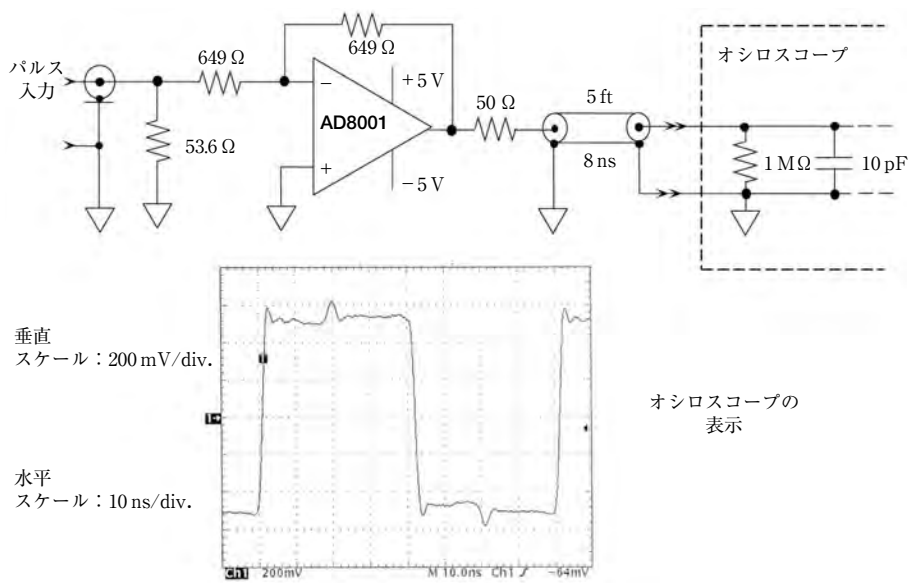


ブがほぼ最適な負荷条件，つまり抵抗性負荷で動作することになります．この例の場合の負荷は $50\ \Omega$ プラス $50\ \Omega$ ，つまり $100\ \Omega$ です．一般的には，使用する伝送線のインピーダンスの2倍となり， $75\ \Omega$ ケーブルでは $150\ \Omega$ です．

実際には，信号源インピーダンスと負荷インピーダンスに関連したゲインの損失 $1/2$ は，簡単に埋め合わせることができます．つまり，ライン・ドライバ段のゲインを2倍にして動作させればよいのです．普通は，ビデオ・ドライバ段は波形の符号を保つために非反転型であり，固定ゲイン2で動作します．したがって，ビデオ・ドライバ段の信号伝送ゲインは，入力から負荷終端までを総合すると1となります（ここでは関連する伝送線路の損失を無視し，ゲイン抵抗器の抵抗比が正確であると仮定している）．また，信号源の終端抵抗の値を変えるだけで，広範囲の伝送線路に対して同じドライバを使用することができるとも実用的です．

図 3-10 に示すように，信号源側だけを終端することもあります．この回路では，OP アンプ出力の $50\ \Omega$ 抵抗によって信号源だけが終端されています．負荷側の終端では，オシロスコープの入力インピーダンスは $1\text{ M}\Omega$ に設定されており，これはほぼオープン回路

〈図 3-10〉信号源側だけを終端した 5 ft の 50 Ω 同軸ケーブルを駆動する AD8001 のパルス応答

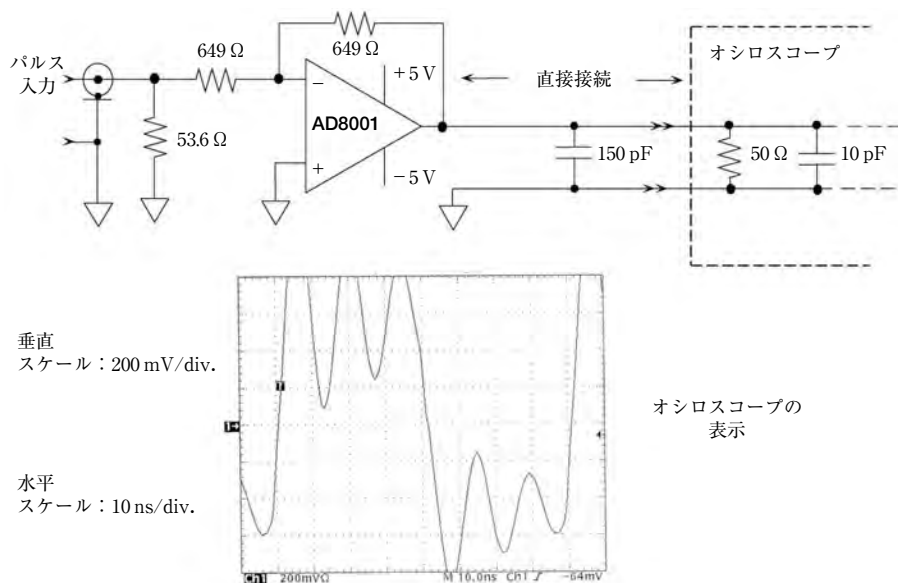


であることを意味しています。OP アンプが出力する最初のパルスの立ち上がりエッジにとっては、負荷は 100 Ω に見えます (50 Ω の信号源抵抗に直列の同軸ケーブルのインピーダンス 50 Ω)。パルスが負荷に到達すると、その大部分は同相で反射されます。負荷インピーダンスが高いため、負荷には全振幅のパルスが到達するからです。反射波がケーブルの信号源側の終端に到達すると、この反射波は OP アンプのクローズドループ出力インピーダンス (パルスのエッジの立ち上がり時間が 2 ns であることからこの周波数では約 100 Ω) と直列接続されている 50 Ω の信号源抵抗に出会います。再度反射された部分も同相であるため、立ち上がりエッジの約 16 ns 後に、上向きプリップとしてオシロスコープの入力に現れます。

これらの実験から、反射を最小限にする (したがって帯域幅平坦性は最大になる) ための好ましい方法は、信号源と負荷の両方を終端し、負荷に関連したリアクタンスを最小限にするよう努めることであることがわかります。この実験では、信号周波数は 100 MHz 以上であり、高速のエッジを含むという最悪条件を想定しています (「帯域幅 = 0.35 ÷ 立ち上がり時間」という経験則を用いた)。

ビデオ周波数がそれほど高くない場合には、負荷側だけ、または信号源だけの終端を行っても許容できる結果が得られることがありますが、OP アンプのデータシートを参照し

〈図 3-11〉160 pF と並列な 50 Ω 負荷を駆動する AD8001 のパルス応答



て、使用する最大周波数におけるクロズドループ出力インピーダンスを決定する必要があります（ライン・インピーダンスよりも小さくする）。信号源だけの終端による欠点は、エネルギーの吸収量を最小限にするためには、真に高インピーダンスの負荷（抵抗が大きく寄生容量が最小）を必要とすることです。信号源だけで終端すると、高い周波数で出力インピーダンスを低く維持するという難題をOPアンプに課することになります。

最後に最悪の事例として、5 ft の同軸ケーブルをインピーダンスをコントロールしていないケーブル（インピーダンスのほとんどが容量性でインダクタンスが小さい）に置き換えてみます。また、150 pF のコンデンサを使用してケーブルをシミュレートします（分布容量が約 30 pF/ft である同軸ケーブル 5 ft の全容量に相当する）。図 3-11 に、160 pF の容量（オシロスコープの入力容量 10 pF を含む）を駆動した AD8001 の出力波形を示します。

負荷が容量性であるため、パルス波形にはオーバーシュートと、すさまじいリンギングが観測されています。この例は、距離が短くても高い周波数の信号を伝送するときには、品質の良いインピーダンスが制御されている同軸ケーブルを使う必要があることを示しています。インピーダンスが制御されたケーブルを使用しないで信号伝送を行うと、パルス波形の忠実度が損なわれ、必要な周波数領域における帯域幅平坦性が失われます。

まとめると、ライン・ドライバ回路では、最良の応答を得るためには適切なライン終端

を必要とします。伝送線路を終端する理想的な方法は、信号源側と負荷側における伝送線インピーダンスをマッチさせることです(図3-9参照)。それによるゲインの損失6 dBは、アンプによって簡単に埋め合わせできます。次善の方法は、信号源側だけの終端ですが(図3-10参照)、負荷側のインピーダンスを高く保ち、また駆動アンプのインピーダンスを低く抑える必要があります。この種の終端方法を使用すると、負荷側の振幅レベルをほぼ元の信号振幅にすることができ、ドライバのゲインに対する要求は小さくなります。負荷側だけで終端することもできますが(図3-8)、負荷の寄生要素とOPアンプの性能には注意が必要です。

無制御の負荷インピーダンス、特に容量が分布性ではない伝送線を直接駆動することは、信号の忠実度が重要な場合には避けるべきです(図3-11参照)。

3-3 ビデオ信号用ライン・ドライバ

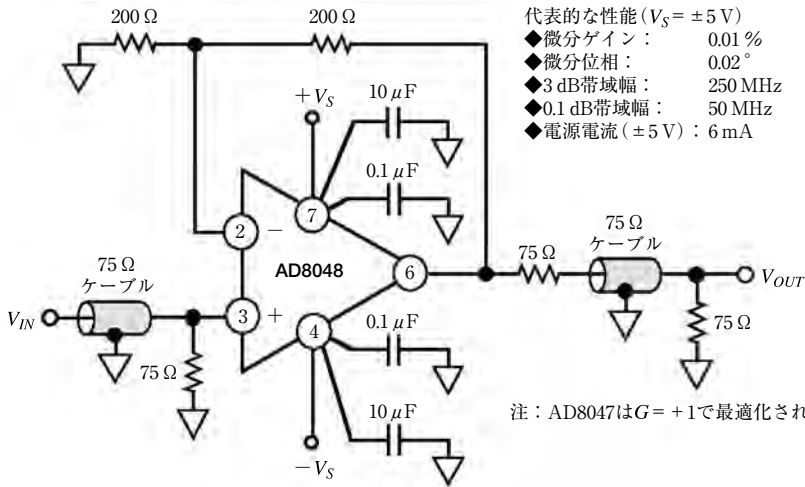
AD8047とAD8048は電圧帰還型OPアンプですが、ビデオ信号用ライン・ドライバとして優れた性能を発揮できるように最適化されています。これらのOPアンプでは、 g_m 段に「クワッド・コア」技術を採用して、高いスルー・レートと低歪みを実現しています[本大全の第2部(原著ではChapter-1)を参照]。AD8048($G = +2$ で最適化されている)は、微分ゲインが0.01%で微分位相が 0.02° であり、HDTVへの応用に適しています。

図3-12に示すAD8048を使用した構成では、電源電圧 $\pm 5\text{ V}$ での0.1 dB帯域幅は50 MHzであり、スルー・レートは $1000\text{ V}/\mu\text{s}$ 、0.1%セトリング時間は13 nsです。静止電流のトータルは6 mAであり、消費電力は60 mWです。この回路の性能はゲイン2で安定なAD8048 OPアンプに最適化されており、パラメータはゲインが2となるように設定されています。ゲイン1の安定なOPアンプが必要であれば、AD8047を使用することができます。

多くの電圧帰還型OPアンプや電流帰還型OPアンプを、ゲイン2のライン・ドライバとして同じように使用できます(必要な帰還抵抗はデバイスにより異なる)。これらのデバイスの例としては、AD818/828, AD8055/56, AD8057/58, AD8061/62/63などの電圧帰還型OPアンプがあり、AD811/12/13, AD8001/02, AD8012ファミリなどの電流帰還型OPアンプもあります。これらのすべてのデバイスには使用する電源電圧の範囲や、単一電源での動作の可否などの違いがありますので、詳細はデータシートを参照してください。

2本の同軸ケーブルを駆動したいことがよくあります。この場合、ドライバにとっては $150\ \Omega$ のDC負荷になります。代表的なビデオ信号のレベルは $75\ \Omega$ ケーブルで最大1 Vであり、このことはドライバの出力電圧は2 Vで、出力電流は13.3 mAであることを意味し

〈図 3-12〉AD8048 を使用した高性能ビデオ・ライン・ドライバ



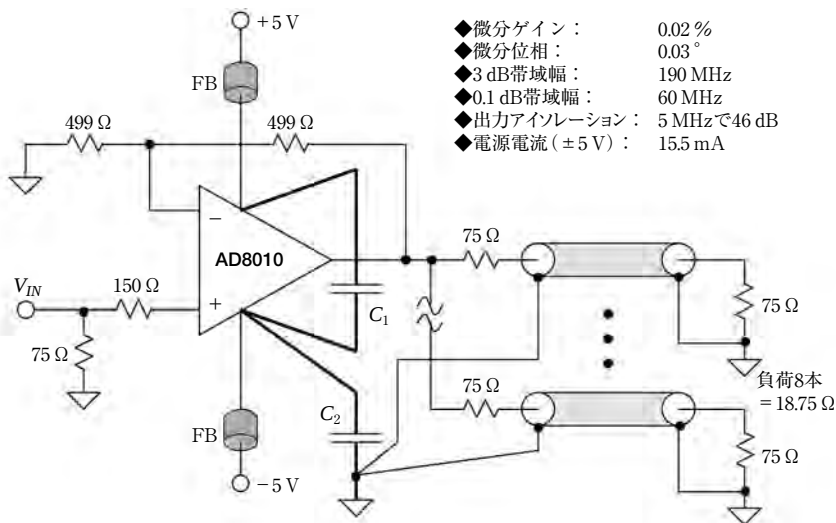
ます。したがって、AD8047やAD8048などの出力電流50 mAのビデオ用OPアンプは、理論的には信号源と負荷を75 Ωで終端した負荷を三つまで駆動することができます。しかしながら、このような応用をする場合には、重要かつ微妙な考慮が必要です。たとえば、微分ゲインと微分位相は出力電流が大きい場合には悪化します。また、OPアンプのクロードループ出力インピーダンスは、駆動される出力チャネル間のクロストークに影響を及ぼします。したがって、特にファンアウトが2以上の場合には、必要なファンアウトと負荷に関する仕様を完全に満足しているビデオ・ドライバを選択すると良い結果が得られます。

●ビデオ信号配信器

AD8010 OPアンプは、複数のビデオ負荷を同時に駆動できるように最適化されています。ビデオ性能は、微分ゲイン0.02 %、微分位相0.03 °を維持でき、75 Ωで信号源と負荷を終端したビデオ・ラインを8本まで駆動できます。AD8010では、電流帰還型のアーキテクチャを採用しており、ビデオ負荷が8本の場合の0.1 dB帯域幅は60 MHzです。電源電流の代表値は $\pm 5\text{ V}$ 電源の場合で15.5 mAです(負荷電流は無視している)。回路の構成例を図3-13に示します。AD8010のパッケージは、8端子のDIP ($\theta_{JA} = 90\text{ }^{\circ}\text{C/W}$)、16端子のワイド・ボディ SOIC ($\theta_{JA} = 73\text{ }^{\circ}\text{C/W}$)、低熱抵抗8端子のSOIC ($\theta_{JA} = 122\text{ }^{\circ}\text{C/W}$)の3種類が供給されています。

AD8010を使用する際には、電源のデカップリングについて特別の注意を払う必要があ

〈図 3-13〉AD8010 によるビデオ信号配信器



FB=フェライト・ビーズ (Amidon, Inc. #43101, <http://www.amidoncorp.com>)

$C_1 = C_2 = 47 \mu\text{F}/16 \text{ V}$ タンタル + $10 \mu\text{F}/10 \text{ V}$ タンタル + $0.1 \mu\text{F}$ セラミック・チップ

ります。電源ピンを個々にバイパスするという通常の方法では、この回路の微分位相誤差に逆効果を及ぼします。その理由は、AD8010の内部には負電源を基準にした補償用のコンデンサがあるからです。推奨すべき方法は図 3-13 に示すように、3 種のコンデンサを並列接続したバイパス用コンデンサを正電源と負電源間に接続し、同じ組み合わせのコンデンサを負電源とグラウンド間に接続することです。高周波数のデカップリングには、 $0.1 \mu\text{F}$ の表面実装用コンデンサを推奨します。電源ピンから多量の電流が流れる場合には、大容量のタンタル電解コンデンサによるデカップリングが必要です。図に示すように、 $47 \mu\text{F}/16 \text{ V}$ と $10 \mu\text{F}/10 \text{ V}$ のコンデンサを使用するとよいでしょう。負電源をバイパスするコンデンサ C_2 のグラウンド側は、出力側で 1 点のリターン・グラウンドにする必要があります。上述のバイパス用コンデンサのほかに、フェライト・ビーズを正負両電源に直列に配置してデカップリング効果を高める必要があります。

このほかに複数のケーブルを駆動する際に考慮すべき点は、出力間における高周波アイソレーションです。出力インピーダンスが低いため、 75Ω で終端された信号源および負荷ケーブルを駆動する際に、AD8010 は 5 MHz で 46 dB 以上の出力間アイソレーションを示します。

3-4 差動ライン・ドライバと差動ライン・レシーバ

差動信号ドライバ/レシーバには多くの応用分野があります。たとえば、A-D コンバータの入力バッファでは差動動作によって2次歪みのレベルを低く抑えることができます。そのほかの応用には、高周波ブリッジの励起、ADSL や HDSL などの平衡伝送ツイストペア・ライン用のドライバなどがあります。

ノイズの多いインターフェース間（個別のプリント基板間やラック間）で信号を高品質に伝送することは、常に設計者を苦しめてきました。現在では、同相信号除去比（*CMRR*）の高い計測用アンプを使用した差動伝送によって、周波数が低い場合にはほとんどの問題は解決できます。この例は、第1章の「オーディオ・アンプ」のところですでに説明されています。

オーディオ周波数では、トランスやSSM2142平衡型ライン・ドライバおよびSSM2141/SSM2143ライン・レシーバを使用すれば、優れた*CMRR*が達成でき、ノイズが多量にある環境で低レベルの信号を伝送することができます。周波数が高い場合には、バイファイラ巻きの小型トロイド・トランスが有効です。

これに比べ、ビデオ周波数における信号伝送に関する問題はもっと複雑です。ビデオ信号のベースバンドには数十Hz以下の低周波成分が含まれており、帯域幅の上限は数十～数百MHzであるため、トランスの利用はあまり効果的ではありません。実用的なビデオ信号用トランスの製作は極端に困難なのです。

別の点から見ると、ビデオ信号はシングルエンドの形態で処理されることが普通なので、差動伝送技術は容易には適用できません。また、広帯域のシールド付き2芯同軸ケーブルは、通常はケーブルが太くなり高価であるため、あまり受け入れられてはいません。

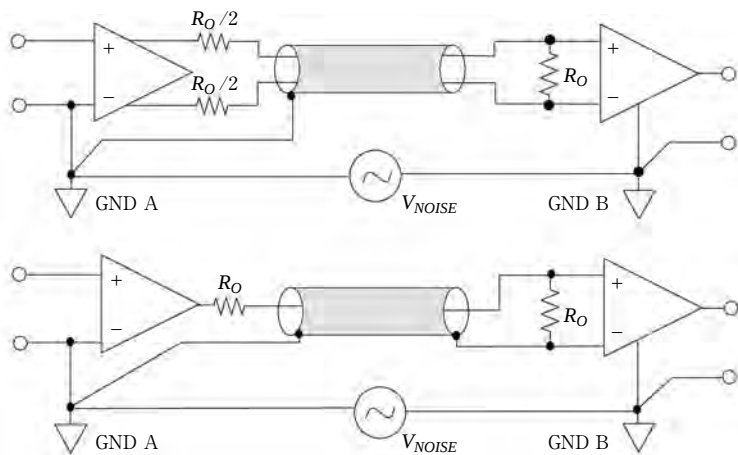
このような背景があるため、高周波数で高い*CMRR*をもち、帯域幅が広く、歪みの少ない差動ビデオ・ドライバ/レシーバの設計は極端に難しいものとなっています。

それにもかかわらず、前述の問題点に直面しつつも、現在では種々の差動技術が利用可能になってきており、シングルエンドによる方法に比べて優れた利点を提供しています。これらの技術では個別部品を使用しているものもありますが、最新の差動型ビデオ・アンプを使用しているものもあります。

●ビデオ信号の差動伝送へのアプローチ

差動送信と差動受信を行うための二つの方法を図3-14に示します。一つは理想的なケース（上図）であり、平衡型差動ドライバが平衡型の2芯同軸ケーブルを駆動し、さらに終端付きの差動ライン・レシーバで受信しています。しかしながら、前述のように、この回路をビデオ周波数領域で完全に実現することは困難です。

〈図 3-14〉差動伝送を行うための二つの方法



二つ目のもっとも良く使われる方法 (下図) では、シングルエンドのドライバが信号源で終端された同軸ケーブルを駆動します。この図では、ケーブルのシールドはドライバ側でグラウンドされています。レシーバ側では、同軸ケーブルは特性インピーダンスで終端されていますが、ドライバとレシーバ間のグラウンド・ループを防ぐため、シールドはフローティングの状態になっています。コモンモードのグラウンド・ノイズは、差動ライン・レシーバの $CMRR$ によって除去されます。

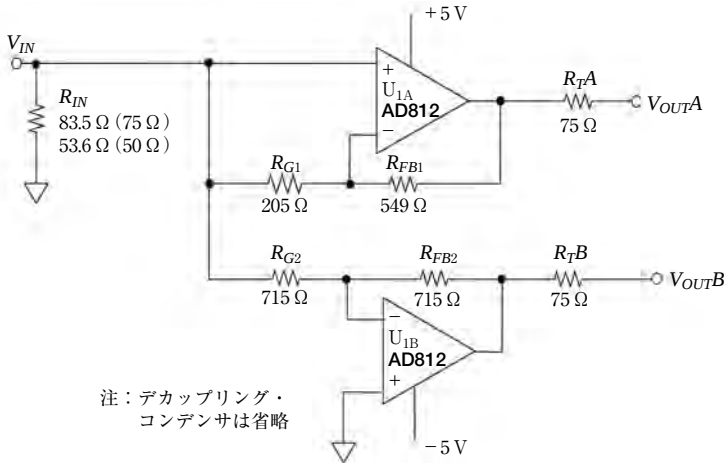
●インバータ・フォロワ型差動ドライバ

図 3-15 に示す回路は、10～12 ビット高速 A-D コンバータや差動ビデオ・ライン、あるいは出力レベルが $1 \sim 4 V_{RMS}$ の平衡負荷用の差動ドライバとして有効です。

この図では $\pm 5 V$ 電源を供給していますが、 $\pm 5 \sim \pm 15 V$ の電源範囲で動作可能です。 $\pm 5 V$ で動作させた場合には、高電圧バッファを使った際の高い出力電圧で $\pm 5 V$ 動作の A-D コンバータをオーバードライブして破壊してしまう危険性を低くし、またドライバの消費電力を最小限にすることもできます。

これらの差動ドライバでは、性能に関する基準が一般に高くなります。出力歪みが低いことに加え、二つの信号経路はゲインと位相の平坦性を維持する必要があります。この回路構成では、電流帰還型の AD812 デュアル・アンプの二つのセクションをチャンネル A およびチャンネル B 用のバッファとして使用しています。これにより、二つのシングル・アンプを使用した場合に比べてオープンループ帯域幅の整合性が良くなります。二つのシン

〈図 3-15〉インバータとフォロワを使用した差動ドライバ



ゲル・アンプを使用した場合には、製造ロットが異なると、それぞれのアンプの帯域幅が異なるからです。ここで示した二つのバッファは、それぞれの帰還抵抗と入力抵抗で設定されたゲイン ± 1 で動作します。バッファ U_{1B} によるチャンネル B の回路はよく使われるもので、AD812 を ± 5 V 電源で動作させたときの最適値である 715 Ω の特性のそろった抵抗器ペアを使用しています。

チャンネル A では、非反転バッファ U_{1A} は、ブートストラップされた帰還回路 R_{FB1} と R_{G1} によって信号ゲインが 1 に設定されています [参考文献 (5) 参照]。また、この回路は位相マッチングのためにノイズ・ゲインを高くしています。ゲイン 1 のフォロワとして動作する電流帰還型 OP アンプでは、通常は帰還抵抗 R_{FB} だけを使用し (最適)、ゲイン抵抗は使用しません。ここで、入力抵抗 R_{G1} を付加すると、 U_{1A} のノイズ・ゲインは U_{1B} と同じになります。 R_{FB1} と R_{G1} がブートストラップ接続されているため、信号のゲインは 1 に保たれます。 U_{1A} と U_{1B} のオープンループ・ゲインがマッチしていれば、A-B 両チャンネルのノイズ・ゲインが同じであるため、ドライバ間の出力帯域幅はマッチします。このことは全体的なマッチング性能に大きな影響を及ぼします。

このドライバの設計を行うときには、抵抗 R_{G2} - R_{FB2} に起因するゲイン誤差の影響を考慮する必要があります。最悪値として 2% のミスマッチがある場合を考えると、チャンネル A-B 間には 0.2 dB 以下のゲイン誤差が生じます。この誤差は、抵抗比を厳密に指定することによって、トリミングを行うことなく容易に改善できます。

必要であれば、 R_{G1} を調節してチャンネル A とチャンネル B の位相を一致させることがで

きます。これは、チャンネル A-B を加算する非常にマッチした (0.1 % 以上) 抵抗器を二つ使うことによって行うことができます。 R_{G1} がサム・ノードで最良のヌル状態となるよう調節されるからです。チャンネル A-B のゲインと位相をマッチングさせることは、このドライバでは非常に有効です。この回路のテスト結果によると、150 Ω の負荷で動作させた場合、10 MHz でチャンネル A-B 出力間の差は 0.04 dB および 0.1° で、3 dB 帯域幅はおよそ 60 MHz です。

この回路の入力インピーダンスは、 R_{G2} と R_{IN} の並列値が目的とする値になるように R_{IN} を選択することによって、75 Ω や 50 Ω などの標準のライン終端値に設定することができます。この例では、 R_{IN} の値として 83.5 Ω を選択すれば、715 Ω との並列値によって入力インピーダンスは標準の 75 Ω になります。図に示した回路では、十分に高速で歪みの少ないデュアル型の電圧帰還型 OP アンプも使用することができます。AD826 や AD828 などのデバイスを使用すれば、抵抗値に関する自由度が広がります。

必要であれば、この回路のゲインを変更することができますが、直接的には行うことはできません。ゲインに対する多様な要求に応えるための簡単な方法は、AD813 や AD8013 などのトリプル型 OP アンプを使用し、三つ目のセクションを可変ゲイン入力バッファとして使用することです。AD812 と仕様が異なる OP アンプを使用する場合には、抵抗値の調節が必要な場合があります。

●クロス結合差動ドライバ

差動ドライバの別のアプローチとして、クロス結合フィードバックを使用して、非常に高い CMR とコンプリメンタリ出力を同時に得ることができる方法を紹介します。図 3-16 の回路では、AD8002 デュアル電流帰還型 OP アンプをクロス結合インバータとして使用しており、出力は強制的に等しくなるか逆極性になり、出力のコモンモード電圧がゼロになることを保証します [参考文献 (6) 参照]。

U_{1A} と U_{1B} およびクロス結合抵抗 R_X は、基本的には差動入出力を構成しています。しかし、この回路は U_{1A} (+) ノードのフィードバック・ポートから見ると、電圧帰還型アンプとしてふるまいます。 V_{IN} と V_{OUT} との関係は次のようになります。

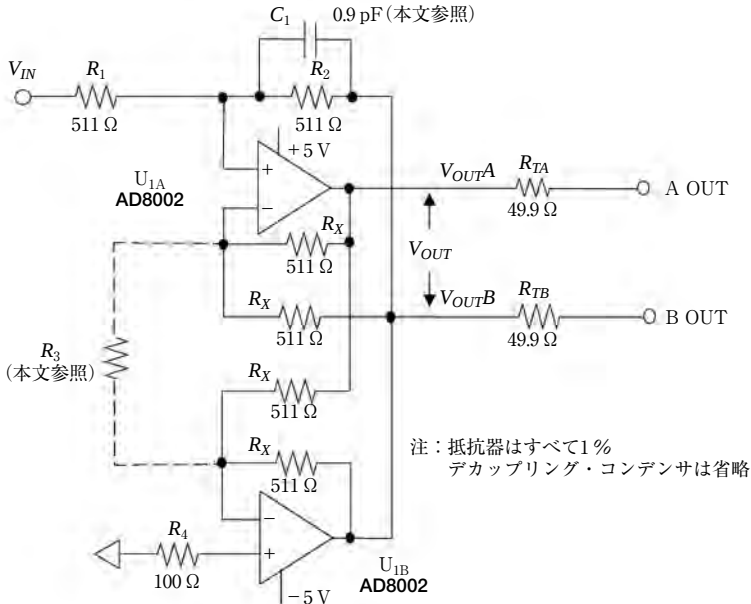
$$G = \frac{V_{OUT}}{V_{IN}} = \frac{2R_2}{R_1} \dots\dots\dots (7-21)$$

ここで、 V_{OUT} は差動出力であり、 $V_{OUTA} - V_{OUTB}$ と等しくなります。

式 (7-21) の関係について、以下に説明します。

通常の反転増幅回路では、入力電圧 V_{IN} による出力電圧 V_{OUTB} は次式で示されます。

〈図 3-16〉クロス結合した差動ドライバにより平衡出力と 250 MHz の帯域幅を得る回路



$$V_{OUTB} = -V_{IN} \frac{R_2}{R_1} \quad \dots\dots\dots (7-22)$$

ここでは、 V_{OUTA} は U_{1B} により反転されているので、 $V_{OUTA} = -V_{OUTB}$ となります。しかしながら、次の関係が成り立ちます。

$$V_{OUT} = V_{OUTA} - V_{OUTB} = -2V_{OUTB}$$

したがって、

$$V_{OUT} = -2 \left(-V_{IN} \frac{R_2}{R_1} \right) = 2V_{IN} \frac{R_2}{R_1} \quad \dots\dots\dots (7-23)$$

つまり、次式が導かれます。

$$\frac{V_{OUT}}{V_{IN}} = \frac{2R_2}{R_1} \quad \dots\dots\dots (7-24)$$

この回路にはいくつかのユニークな特長があります。第一に、差動電圧ゲインは1組の

抵抗比によって決まるので、通常の差動アンプの場合のように、ゲインを変更する際に抵抗のマッチングを行う必要はありません（後述のライン・レシーバ参照）。第二に、回路全体が電圧帰還型アンプをエミュレーションしているので、これらのゲイン抵抗は通常の電流帰還型アンプの場合のように限定されません。したがって、 U_{1A} から見た等価抵抗が十分に小さければ（この場合は $1\text{ k}\Omega$ 以下）、ゲイン抵抗はそれほどクリティカルではなくなります。

第三の重要な特長は、1 個の抵抗 R_3 を加えることによって、帯域幅を最適化して必要なゲインを得ることができることです。たとえば、ゲイン 20 が必要であれば ($R_2/R_1 = 10$)、帯域幅はある程度減少します。 R_3 がない場合には、回路は一定のゲイン帯域幅積で動作するからです（電圧帰還モード）。しかしながら、 R_3 を付けると AD8002 電流帰還型 OP アンプがもつ特性により利点が得られます。 R_3 を接続することによって、さらに内部ゲインが得られます。 R_3 が適切な値であれば、ゲイン帯域幅を効果的に増加させ、クロースドループ・ゲインを高くすることによって失われる可能性のあった帯域幅を回復することができるのです。

図に示した回路では、動作ゲインが 2 と小さいため R_3 は不要です。511 Ω の抵抗 R_X が帯域幅が最大となるように最適化されているからです。これら四つの特性のそろった抵抗 R_X はいくぶん微妙であり、他の電流帰還型 OP アンプを使用するときには絶対値は変わります。クロースドループ・ゲインが大きい場合には、次のように R_3 を選択すれば U_{1A} と U_{1B} の入力段の動作トランスコンダクタンスを最適化することができます。

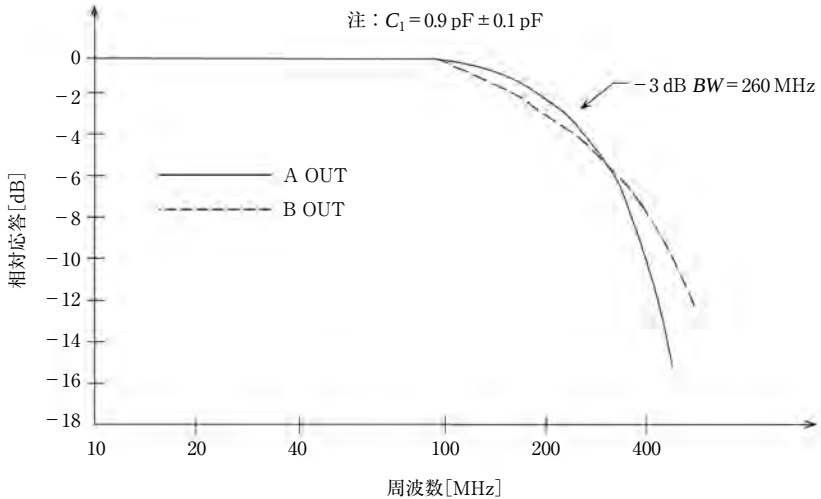
$$R_3 \doteq \frac{R_X}{(R_2/R_1) - 1} \dots\dots\dots (7-25)$$

高速な反転増幅回路の場合と同様に、 Q が高い小容量のチップ型コンデンサを帰還コンデンサ C_1 に使用して、周波数応答の平坦性を最適化することができます。この例では、ピーキングを最小にするためには 0.9 pF が最適でした。一般的には、0.5 ～ 2 pF の NPO 型チップ・コンデンサ用にプリント基板をレイアウトしておく必要があります。このコンデンサは、プリント基板の特性に応じて最適な周波数応答が得られるように選択します。

周波数 1 ～ 500 MHz における周波数応答特性を取得して、図 3-16 の回路の性能を評価した結果を図 3-17 に示します。テストした出力レベルは 0 dBm で、整合のとれた 50 Ω 負荷に終端抵抗 R_{TA} および R_{TB} を介して接続し、 V_{OUTA} と V_{OUTB} の箇所 で測定しました。

このプロットの垂直スケールは 2 dB/div. であり、ドライバの 3 dB 帯域幅はおおよそ 250 MHz、ピーキングは約 0.1 dB です。四つの抵抗 R_X と R_{TA} および R_{TB} は、低い周波数領域における振幅整合を制御しており、511 Ω (1%) の抵抗を使用した実験室におけるテストでは 0.1 dB 以内でした。振幅マッチングがもっと厳しい場合には、これらの抵抗の

〈図 3-17〉AD8002 クロス結合差動ドライバの周波数応答



比をさらに厳密に調節する必要があります。

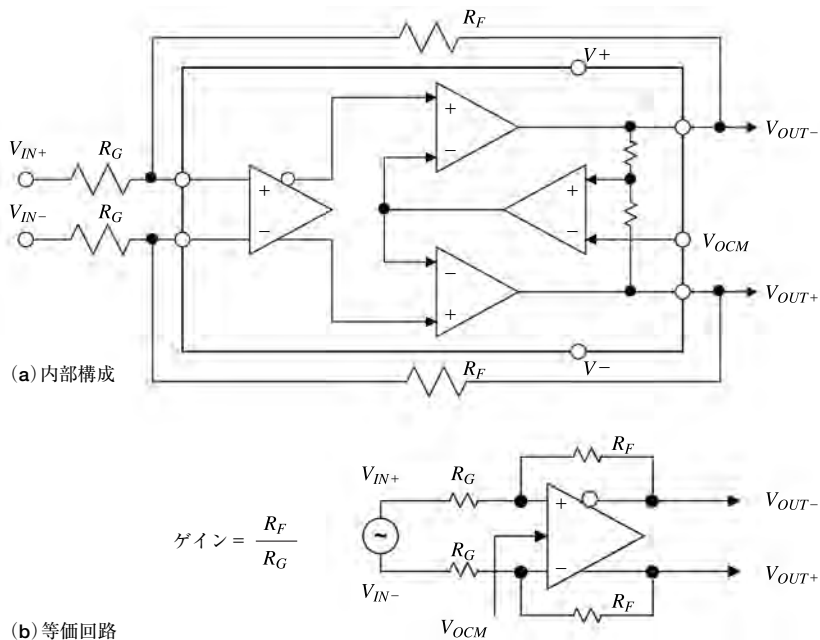
AD8002は非常に高いゲイン帯域幅をもっているため、この回路は一般的な高周波回路での原則にしたがって構成しなければなりません。さらに、強固なグラウンド・プレーンを使用すること、 $\pm 5 \text{ V}$ 電源ピンのバイパスにはリード長がゼロのチップ・コンデンサを使用することが含まれます。寄生要素を最小限にし、インダクタンスを低く抑えるため、この回路ではチップ抵抗器の使用も薦められます[参考文献(7) 参照]。 C_1 の最適化についてはすでに述べました。一般的には、 C_1 としてはチップ型のNPO特性が良好なのですが、小型のフィルム・トリマも個々の回路でピーキングを最適に調整することができるので有効でしょう。

この回路例では広帯域ビデオ・ドライバとして説明していますが、帯域幅が狭い応用でもこのプッシュプル構成は有効です。たとえば、オーディオ周波数領域の応用では、 U_{1A} と U_{1B} に AD812 を使用することができ、また AD811 のペアを使用することができます。 $\pm 15 \text{ V}$ 電源で動作させると、この回路で高レベルの平衡リニア出力が得られます。

●統合型完全差動ドライバ

差動ドライブ用に最適化された完全差動型のアンプである新型の AD813x ファミリのブロック図を図 3-18 に示します。図 3-18 (a) は内部回路の詳細、図 3-18 (b) は等価回路です。ゲインは外部抵抗 R_F と R_G により設定され、コモンモード電圧は V_{OCM} ピンの電圧

〈図 3-18〉AD8138 差動ドライバ・アンプのブロック図と等価回路



により設定されます。内部のコモンモード・フィードバックにより、 V_{OUT+} と V_{OUT-} からの出力は強制的に平衡化されバランス出力となります。二つの出力の信号は、振幅は常に等しく、位相は 180° ずれています。

V_{OCM} と V_{OUT+} および V_{OUT-} の関係はつぎようになります。

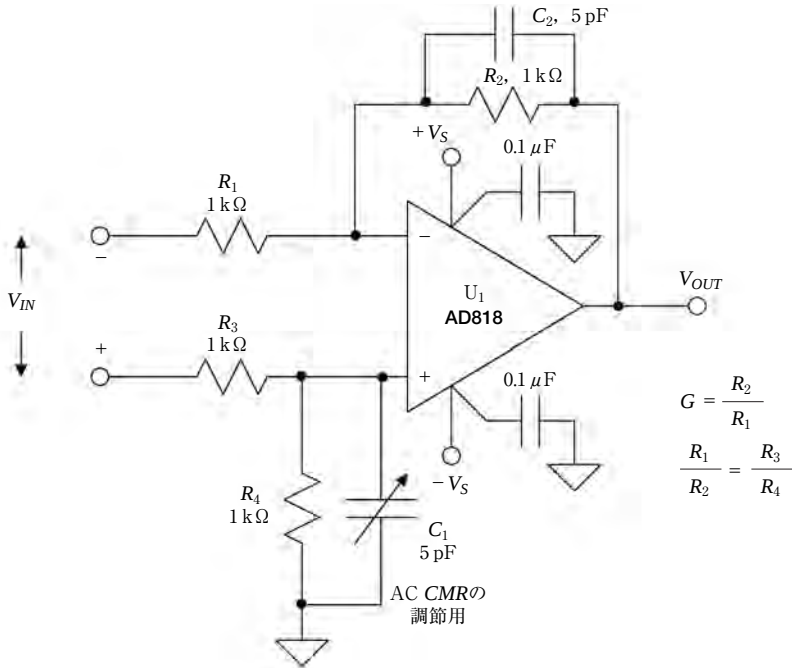
$$V_{OCM} = \frac{V_{OUT+} + V_{OUT-}}{2} \dots\dots\dots (7-26)$$

この回路は、差動入力でもシングルエンド入力でも使用でき、電圧ゲインは R_F と R_G の比で決定されます。

AD8138の小信号3 dB帯域幅は320 MHzであり($G = +1$)、A-Dコンバータのドライバ用として、高調波歪みが小さくなるように設計されています[第4部(原著ではChapter-3)参照]。この回路は出力のゲインと位相のマッチングがすばらしく、平衡型の構成であるため偶数次の高調波を抑制できます。

AD8131 差動ドライバは、AD8138の姉妹デバイスであり、ゲイン設定用の抵抗を内蔵しています。

〈図 3-19〉OP アンプ AD818 を使用した簡単なビデオ用ライン・レシーバ



● 4 抵抗型差動ライン・レシーバ

性能は中程度ですが、高速 OP アンプを使用した低価格でビデオ用途にも使用できるライン・レシーバ回路を図 3-19 に示します。これは、実際には高速用に最適化された標準的な 4 抵抗型差動アンプであり、差動入力とシングルエンド出力との間のゲインは R_2/R_1 で設定されます。 $R_1 \sim R_4$ には低抵抗で DC 精度が良く、AC トリミングされた抵抗器を使用すると、OP アンプの CMR が高いため良好な性能が発揮できます。

ただし実際には、低い周波数領域での CMR は、OP アンプ自体の CMR 定格値よりも抵抗値の整合が支配的です。たとえば、抵抗値が不整合な場合のこの回路の最悪時の CMR [dB] は次式のようにになります。

$$CMR = 20 \log_{10} \left(\frac{1 + \frac{R_2}{R_1}}{4K_R} \right) \dots\dots\dots (7-27)$$

この式中の K_R は、一つの抵抗器の誤差を小数点で表したもので ($1\% = 0.01$ など)、OP アンプ自体の CMR は相当高い (100 dB 以上) と仮定しています。 R_1/R_2 および R_3/R_4 に個別部品の誤差 1% の金属皮膜抵抗器を使用した場合には最悪時の CMR は 34 dB となり、 0.1% 品を使用した場合には 54 dB となります。もちろん、四つの 1% 抵抗器をランダムに選べば、平均的には CMR は 34 dB より良くなりますが、劇的に良くなることはありません。最良のノイズ抑制で構成を単純にするためには、単一サブストレート上に構成された薄膜抵抗ネットワークを使用するとよいでしょう。適当なものとして、Vishay 社 VTF シリーズの型番 1005 があり [参考文献 (7) 参照]、これは整合誤差が 0.1% で、最悪時の低周波数における CMR を 66 dB にすることができます。

この回路には、興味深くかつ好ましい副次的な性質があります。入力側に抵抗があるため、入力電圧が分圧されるので、アンプは過電圧から保護されます。このため、コモンモード電圧は電源レールの $\pm 5\text{ V}$ を越えることができ、場合によっては破壊的なダメージを免れます。 $\pm 15\text{ V}$ 電源で動作する場合には、入力電圧は電源レールを越えてはなりません。

1 MHz を越える周波数では、ブリッジ・バランスは交流的に考慮しなければならず、最良の性能を得るためには C_1 - C_2 によって容量性バランスを調整する必要があります。 C_1 が可変容量になっているのはこのためであり、 C_1 と C_2 の値を整合させることによって、レイアウト上の浮遊容量を相殺させます。

高周波領域で最良の CMR 特性を得るためには、使用するプリント基板の寄生容量を小さく安定させ、 C_1 を 0.5 pF 刻みで調節します。製造時の C_1 としては、ここで調整した値を使います。交流インピーダンスのマッチングが良好であることは、高周波での良好な CMR 特性を得るためには必須です。 C_1 - C_2 は、NPO 特性のチップ型セラミック・コンデンサなどを利用できますが、物理的に同じタイプである必要があります。

図に示した回路はユニティ・ゲインですが、前述の抵抗比が維持されていれば、ゲインを変更することができます。実際的には、ネットワーク抵抗のタップを使用してゲインを変えることになります。この際、 R_2 と R_4 は同じ割合で上げていく必要があります。これ以外に、このレシーバ回路ではゲインを変えるための簡単な方法はありません。

CMR に影響を与えずに任意にゲインを調節するためには、このレシーバをゲイン調節が容易なスケーリング・アンプに接続することです。AD828 アンプ (デュアル型の AD818) を使用すれば、抵抗器を二つ追加するだけでこのことが可能になります。

この回路のゲイン性能と位相性能は、 U_1 として使用するデバイスと動作電源電圧に依存します。電源電圧 $\pm 10\text{ V} \sim \pm 15\text{ V}$ で良好に動作する電圧帰還型 OP アンプが適切であり、このとき回路の帯域幅は最大になります。また、多くの高速 OP アンプがこの回路で動作しますが、ビデオ信号の歪みが非常に小さくなるように設計された OP アンプであれば最高の性能を得ることができます。

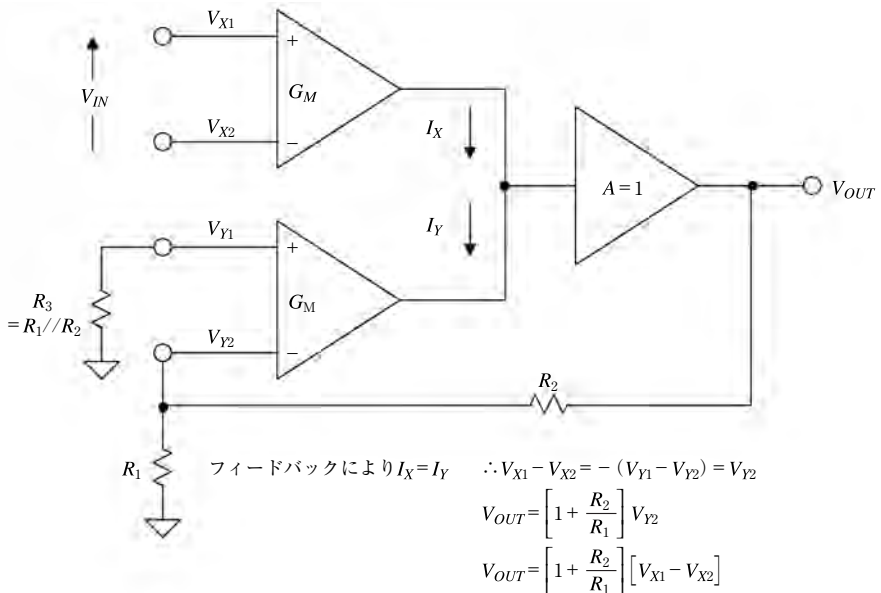
ここで示した回路は電源電圧 $\pm 5\text{ V} \sim \pm 15\text{ V}$ の範囲で使用できますが、NTSCビデオ信号の歪みが最小になるのは、AD818を使用する場合には電源電圧が $\pm 10\text{ V}$ 以上の場合で、微分ゲイン誤差は 0.01% 以下、微分位相誤差は 0.05° 以下になります。AD818を $\pm 5\text{ V}$ 電源で使った場合、歪みはわずかに増加しますが、消費電力は最小で 70 mW になります。歪みが少なく、 $\pm 5\text{ V}$ で低消費電力動作をさせることが必要な場合には、 U_1 としてAD8055（またはAD8056の片方）の使用を検討するとよいでしょう。AD8055の消費電力は 50 mW です。

欠点としては、この回路は75Ωのビデオ・ラインをある程度まで駆動できますが、負荷に関しては十分に考慮して使用する必要があります。長所としては、信号電圧とコモンモード電圧双方のダイナミック・レンジが広いこと、および過電圧に強いことがあげられます。

●アクティブ・フィードバック型差動ライン・レシーバ

差動ライン・レシーバ AD8129/AD8130 は、その先行品の AD830 とともに、アクティブ・フィードバックという最新の回路構成を採用しています [参考文献 (8) 参照]。これらのデバイスのブロック構成を図 3-20 に示します。

〈図 3-20〉AD830/AD8129/AD8130 アクティブ・フィードバック型アンプの内部構成



AD830 および AD8129/AD8130 は、 V_{X1} - V_{X2} および V_{Y1} - V_{Y2} という 2 組の完全な差動入力をもっています。内部的には、これら二つの g_m 段の出力の和がとられ、出力バッファを駆動しています。

このデバイスでは、全体的な帰還ループにより、内部電流 I_X と I_Y は等しくなります。この条件により、差動電圧 V_{X1} - V_{X2} および V_{Y1} - V_{Y2} は等しくなり、極性は逆になります。帰還は出力から入力差動ペアの一つに対して行われており、もう一つの差動ペアは差動入力信号により直接駆動されています。

このアーキテクチャの重要なポイントは、二つの差動入力ペアによって高いコモンモード除去特性が得られ、*CMR* は抵抗ブリッジやそれらに関連した整合の問題とは無関係となることです。広帯域の平衡回路と駆動入力が準フローティング的に動作することにより、DC で 100 dB という高い *CMR* を実現しています。

このステージのゲイン G の一般式は、次のようになります。

$$G = \frac{V_{OUT}}{V_{IN}} = 1 + \frac{R_2}{R_1} \dots\dots\dots (7-28)$$

この式は、OP アンプの非反転増幅回路のゲインを表す式と同じであり、 R_2 と R_1 はアナログ的な関係にあります。

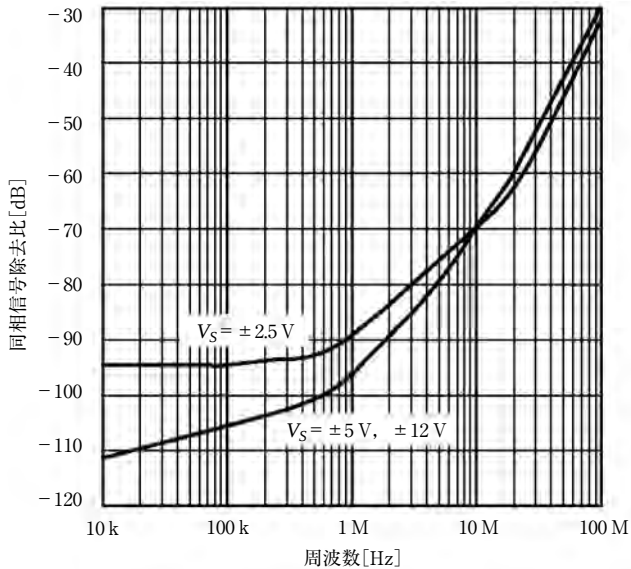
AD8129 は、このファミリの低ノイズ高ゲイン ($G \geq 10$) 版であり、信号の減衰が問題となるような長距離ケーブルを使う応用のために設計されています。AD8130 は、ゲイン 1 で安定に動作します。このデバイスは、小さなゲイン ($G = 2$ など) で信号源と負荷が終端されたケーブルを駆動するような応用に使用されます。

AD8129/AD8130 の電源電圧範囲は広く、+5 V 単一電源から ± 12 V ままで動作し、広いコモンモード電圧範囲と差動モード電圧範囲が可能になっています。コモンモード信号範囲が広いため、ドライバの位置とレシーバの位置との間のグラウンド電位差が数ボルトであるようなシステムでも、絶縁トランスを使用せずに動作可能です。両デバイスにはロジック制御が可能なパワーダウン機能があります。

両デバイスの入力インピーダンスは高く、また平衡しているため、高い周波数領域におけるコモンモード除去特性に優れており、10 MHz で 70 dB の *CMR* を達成しています。図 3-21 に、いくつかの電源電圧における AD8130 の *CMR* 特性を示します。この図からわかるように、1 MHz における *CMR* は 95 dB と高く、無調整であることを考えるとすばらしい性能です。

AD8129 の代表的な 3 dB 帯域幅は 200 MHz であり、0.1 dB 帯域幅は SOIC パッケージでは 30 MHz、 μ SOIC パッケージでは 50 MHz です。これらの特性の条件は、 $V_S = \pm 5$ V、 $G = 10$ です。

〈図 3-21〉AD8130 のコモンモード信号除去比と周波数の関係 (電源電圧: $\pm 2.5\text{ V}$, $\pm 5\text{ V}$, $\pm 12\text{ V}$)



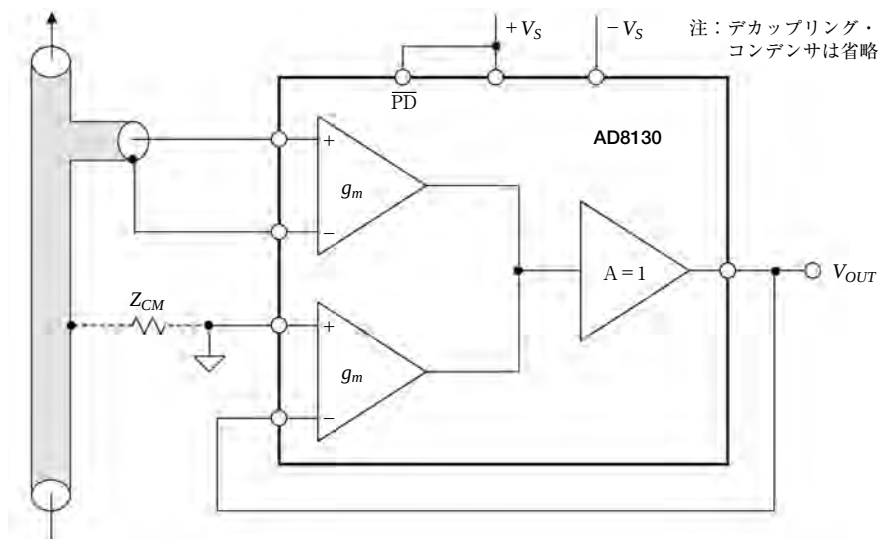
AD8130 の代表的な 3 dB 帯域幅は 270 MHz であり、どのパッケージでも 0.1 dB 帯域幅は 45 MHz です。これらの特性の条件は、 $V_S = \pm 5\text{ V}$, $G = 1$ です。 $G = 2$, $V_S = \pm 5\text{ V}$, $R_L = 150\ \Omega$ のときの AD8130 の代表的な微分ゲインと微分位相は、それぞれ 0.13 % および 0.15° です。

● ケーブルタップ・アンプ (ループスルー・アンプ)

図 3-22 に、ビデオ信号用ケーブルタップ・アンプ (ループスルー・アンプ) の接続例を示します。ここでは、入力信号は同軸ケーブルからタッピングされ、AD8130 の一方の入力に接続されています。出力信号は、第 2 の入力ステージに帰還接続されています。ゲインはユニティです。機能的には、入力とローカル・グラウンドは AD8130 の CMR により分離されており、通常は 10 MHz で 70 dB です。上段のステージの入力バイアス電流用に DC パスを設けるためには、信号源のグラウンドとローカル・グラウンド間に共通のパスが必要です (図の Z_{CM})。このインピーダンスは回路に大した影響を及ぼしませんが、60 Hz ノイズや他の電圧成分が AD8130 のコモンモード範囲に入る程度に低くなくてはなりません。

図に示すように、この回路は単純かつ効率的で、実現するのにゲイン設定抵抗などを必

〈図 3-22〉AD8130 を使用したビデオ信号用ケーブルタップ・アンプ



要としません。一般的な高速回路の場合と同様に、バイパス・コンデンサによる電源のデカップリングが必要です。2組の入力用にDCパスが必要であること以外は、AD8130の入力インピーダンスが高いため、接続しているビデオ・ケーブルにほとんど影響を及ぼしません。この回路は $\pm 5\text{ V} \sim \pm 12\text{ V}$ 電源で動作しますが、AD830を使用すれば $\pm 15\text{ V}$ 動作も可能です（ただし、AD8130がもつパワーダウン機能はない）。

2個の値が等しい帰還抵抗を接続してゲイン2を実現すれば（図3-20の R_2 と R_1 ），この回路はビデオ・リピータとしても動作し，信号源と負荷で終端されたビデオ・ケーブルを駆動できます。

アクティブ・フィードバック型アンプの応用例は，本書の「増幅回路のアイデア」の章にもありますし，デバイスのデータシートにも掲載されています。

3-5 高速クランプ・アンプ

後続の回路をオーバードライブすることを防ぐため，OPアンプの出力をクランプしたい場合がよくあります。特別に設計された高速動作かつ高速リカバリのクランプ・アンプがあり，外部クランプ回路や保護回路を設計する際の魅力的な選択肢となります。低歪み広帯域クランプ・アンプAD8036/AD8037は，この分野における大きな進化であると言

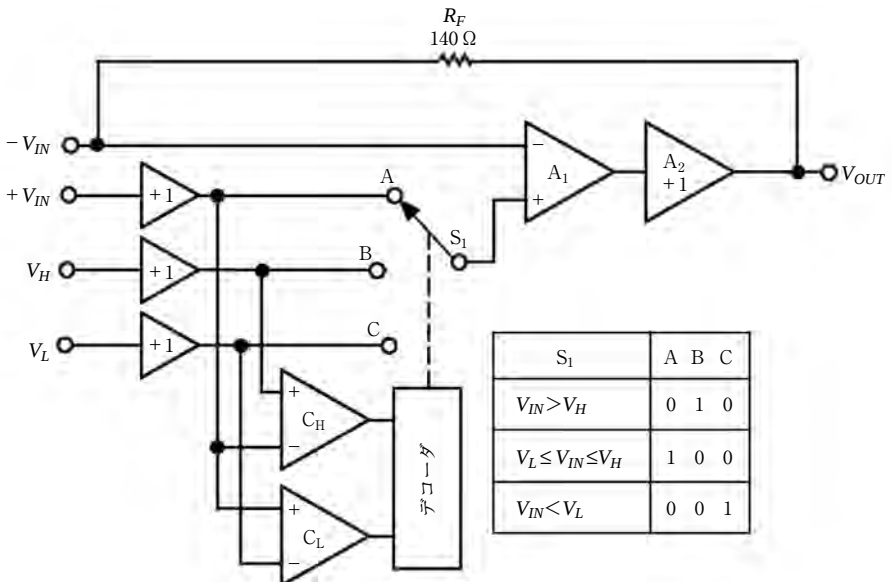
えます。これらのデバイスでは、設計者は上側クランプ電圧 V_H と下側クランプ電圧 V_L を指定できます。入力がこれら二つのレベルを越えると、デバイスの出力はクランプされます。出力クランプ方式を使用している競合デバイスと比べると、AD8036/AD8037 は優れたクランプ性能を発揮します。オーバードライブからのリカバリ時間は 5 ns 以下であり、小信号帯域幅は AD8036 では 240 MHz、AD8037 では 270 MHz です。

AD8036/AD8037 において高速で精密なクランプを可能とし、アンプ自体の性能も高い理由は、独特の入力クランプ・アーキテクチャにあります。この新規の設計では、従来の出力クランプ方式を基本にした回路に比べ、クランプ誤差が 10 分の 1 以下に低減されており、帯域幅が広く、精度が高く、クランプ入力の多様性が優れています。

図 3-23 に、ユニティ・ゲイン電圧フォロワとして接続された AD8036 クランプ・アンプのブロック構成を示します。主要な信号経路は、 A_1 (1200 V/ μ s, 240 MHz の高ゲイン差動入力/シングルエンド出力アンプ) と A_2 ($G = +1$ の高電流出力バッファ) です。AD8037 と AD8036 の違いは、 A_1 がクロズドループ・ゲインが 2 以上で最適化されていることだけです。

入力クランプ部は、コンパレータ C_H と C_L からなり、これらはデコーダを介してスイッチ S_1 を駆動します。 $+V_{IN}$ 、 V_H 、 V_L 入力にあるユニティ・ゲインのバッファは、帯域

〈図 3-23〉AD8036/AD8037 クランプ・アンプの等価回路



幅や精度を損なうことなく、入力端子とコンパレータおよび S_1 とを分離しています。二つのコンパレータの帯域幅は A_1 (240 MHz) と大体同じであるため、AD8036の有効帯域幅内の信号をうまく処理できます。入力クランプ回路の動作を説明するため、 V_H 端子が+1 Vであり、 V_L 端子がオープン、AD8036のゲインは出力を推奨値140 Ω の抵抗で反転入力に接続することにより+1に設定されている場合を考えてみます。クランプ回路が影響を与えるのは A_1 の非反転入力だけなので、主信号パスは常にクローズドループで動作していることに注意してください。

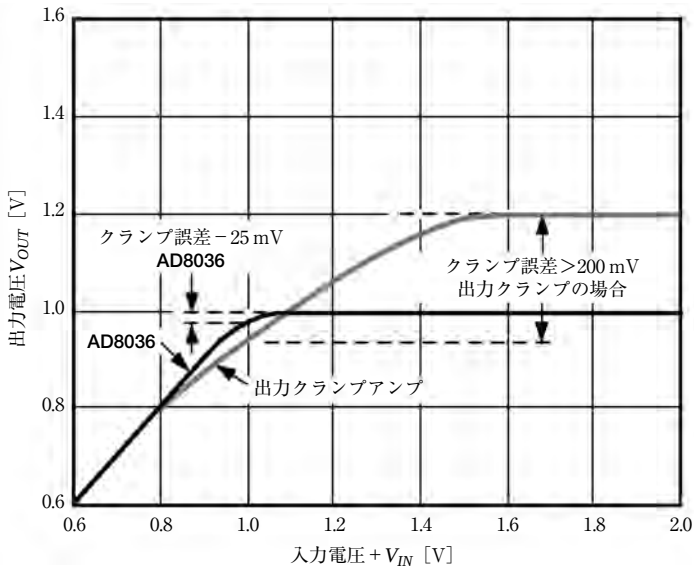
0 ~ +2 Vのランプ電圧がAD8036の $+V_{IN}$ に印加されたとき、 V_{OUT} は+1 Vまでは完璧に V_{IN} に追随し、それ以上では $+V_{IN}$ が+2 Vまで上がり続けても正確に+1 Vを出力しつづけることがクランプ機能です。実際にAD8036は、ほぼこれと同様の理想的なふるまいをします。 $+V_{IN}$ の入力電圧が0 Vから1 Vに上昇するまでは、コンパレータ C_H の出力はOFF状態であり、 C_L の出力も同様です。 $+V_{IN}$ が V_H をちょうど越えた時点で(実際には約18 mV)、 C_H は状態を変え、 S_1 をAからBに切り替えます。 A_1 の+入力は V_H に接続されるので、 $+V_{IN}$ がさらに上昇してもAD8036の出力には影響を及ぼしません。AD8036は、 V_H 入力に対してはユニティ・ゲイン・バッファとして動作し、1 Vを越える V_H の変化は、忠実に V_{OUT} に反映されます。

入力が負電圧でクランプ・レベル V_L が負の場合のAD8036の動作は同様ですが、この場合はコンパレータ C_L が S_1 を制御します。両コンパレータは $+V_{IN}$ 端子の電圧を共通の基準レベルと見なすので、電圧 V_H と V_L は $+V_{IN}$ と比較して「ハイであるか」、「ローであるか」として定義されます。たとえば、 V_{IN} が0 Vで、 V_H がオープン、 V_L が+1 Vである場合には、コンパレータ C_L は S_1 をCに切り替え、AD8036は電圧 V_L をバッファリングし、 $+V_{IN}$ を無視します。

AD8036/AD8037の性能は、上述の理想的な状態を実現します。コンパレータの閾値は、 V_L と V_H の電圧により定義されるクランプ・ウィンドウ内の60 mVからウィンドウのエッジを越えた60 mVの範囲にあります。スイッチ S_1 は電流ステアリングで実現されており、 $V_H = 1.0$ Vであるときに入力電圧がコンパレータの入力の閾値を0.9 Vから1.0 Vへと横切ると、 A_1 のプラス入力は V_{IN} から V_H に連続的に変化します。

動作が理想的でない場合は、増幅モードからクランプ・モードへの遷移を遅れさせるように影響しますが、入力クランプ回路により設定されたクランプ・リミットを損なうものではありません。図3-24は、AD8036と代表的な出力クランプ方式アンプの V_{OUT} と V_{IN} をグラフにしたものです。両アンプは、 $G = +1$ 、 $V_H = +1$ Vに設定されています。理想的にクランプされた V_{OUT} と実際の V_{OUT} との間の最悪ケースの誤差の代表値は、18 mVとアンプのクローズドループ・ゲインの積になります。この最悪ケースは、 V_{IN} が V_H または V_L と等しいときに起きます。 V_{IN} がこのリミットを越えた場合、またはリミットよ

〈図 3-24〉入力クランプ方式と出力クランプ方式の比較



り小さい場合には、 V_{OUT} は理想値の 5 mV 以内になります。

それに対し、出力クランプ方式アンプの伝達曲線は、通常、入力 0.8 V から始まるコンプレッション特性を示し、出力電圧はクランプ・リミットを 200 mV 越えることがあります。また、出力クランプ方式では、アンプがクランプ・モードでオープンループ動作をするので、アンプの出力インピーダンスが増加するため誤差が増加し、リカバリ時間が相当長くなります。

●クランプ・アンプによるフラッシュ・コンバータの入力保護

図 3-25 に、クランプ・アンプ AD8037 (帯域幅 240 MHz) によって、8 ビット、125 Msps フラッシュ・コンバータ AD9002 を駆動する回路例を示します。AD8037 のクランプ電圧は、+0.55 V と -0.55 V に設定されています。これは ± 0.5 V の入力信号に対応するもので、2 組の 806 Ω / 100 Ω の分圧抵抗により設定されています。AD8037 のゲインは 2 であり、オフセットは -1 V で (AD780 電圧リファレンスを使用)、フラッシュ・コンバータ AD9002 の入力範囲 0 ～ -2 V にマッチさせてあります。結果として、出力信号は +0.1 V および -2.1 V でクランプされます。

したがって、このクランプ回路はいくつかの重要な機能を果たすとともに、フラッシ

イアスされ、 V_{IN} の範囲が $-0.5 \sim 0.5 \text{ V}$ の場合の出力範囲は $0 \sim -2 \text{ V}$ となります。

$$\frac{2.5 \times R_1}{R_1 + R_3} = 1 \text{ V} \dots\dots\dots (7-30)$$

これらの式を解くと、抵抗値は $R_1 = 499 \Omega$ 、 $R_3 = 750 \Omega$ となります（標準1%抵抗器の一番近い値）。

その他の入力電圧と出力電圧の範囲も、外部抵抗を適切に変更することにより調節できます。

また、高速クランプOPアンプの応用例は、参考文献(9)、および本書の「増幅回路のアイデア」の章にも示されています（デバイスのデータシートにも示されている）。

3-6 ビデオ信号のスイッチング

●ディセーブル機能を使用したOPアンプによる高速ビデオ・マルチプレクサ

N個のビデオ入力のなかの一つを選択し、選択された信号をバッファリングして出力に伝達するマルチプレクサ(multiplexer)は、ビデオ信号用途で広く使われています。多くのビデオ・アンプ(AD810, AD813, AD8013, AD8074/AD8075)にはディセーブル・モードがあり、パッケージの特定の端子に適切な制御レベルを印加することによって、OPアンプの出力段をディセーブルし、消費電力を低い値に抑えることができます。

AD8013(トリプル電流帰還型OPアンプ)の場合には、ディセーブル・ピンのいずれかを負電源電圧から約1.6V高い値にすると、対応するアンプはディセーブル状態、つまりパワーダウン状態になります。この状態では、アンプの静止電流は約0.3mAに低下し、その出力はハイ・インピーダンスになり、入出力間は高レベルの分離状態になります。たとえば、ゲインが2のライン・ドライバの場合には、出力ノードのインピーダンスは、帰還抵抗とフィードフォワード抵抗(1.6kΩ)の和に、およそ12pFのコンデンサを並列接続した値になります。入出力間のアイソレーションは5MHzで約66dBです。

ディセーブル・ピンになにも接続しない状態にしておくと(フローティング状態)、対応するアンプは通常動作状態になります(イネーブル状態)。ディセーブル・ピンの入力インピーダンスは、約40kΩと5pFを並列接続した値です。負電源電圧が-5Vであるときに0Vに駆動すると、約100μAの電流がディセーブル・ピンに流れ込みます。

5V単一電源動作のときにディセーブル・ピンをCMOSロジックで駆動する場合には、ディセーブル時間とイネーブル時間は約50nsになります。2電源動作の場合には、標準のロジック出力とディセーブル・ピン間にはレベル・シフトが必要です。

AD8013の入力段には、ディセーブル時に印加される可能性のある過大な差動電圧に対

する保護回路があります。内部のクランプ回路は、この電圧を $\pm 3\text{V}$ に制限しています。この制限以内の電圧では、高い入出力アイソレーションが維持されます。

アンプの出力を図3-26のように接続すると、チャンネル間のスイッチング時間が約50 nsの3:1マルチプレクサになります。この回路の0.1 dB帯域幅は35 MHzで、OFFチャンネルのアイソレーションは60 dB@10 MHzです。この図に示されている簡単なレベル・シフト回路でも、それほどスイッチング時間に影響を及ぼしません。

このアンプの回路構成について、少し説明を加えます。まず、帰還抵抗 R_2 の値は845 Ω を選択し、電流帰還型OPアンプAD8013の帯域幅が最適になるようにします。同じ理由で、他のチャンネルでも同じ抵抗値を使用します。

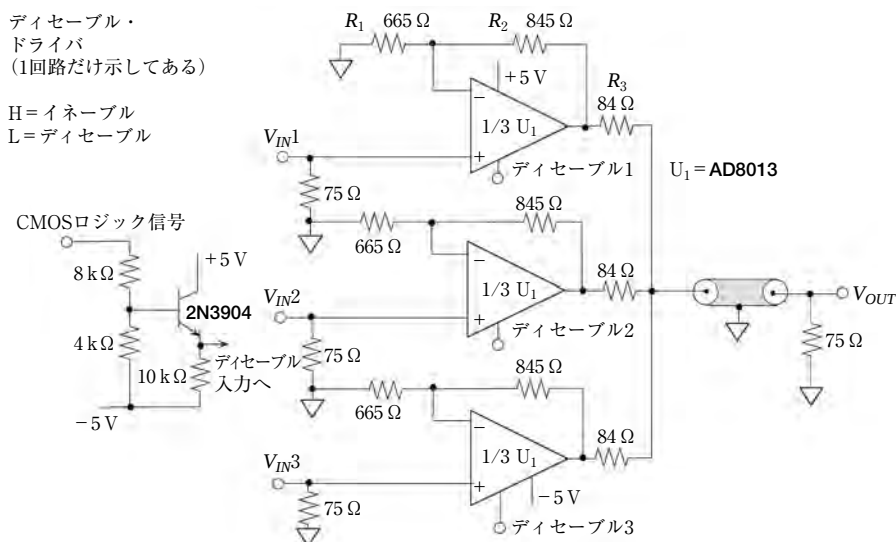
いずれかのチャンネルがONであるときには、そのチャンネルは終端抵抗 R_L とダミー抵抗 $R_X/2$ の双方を駆動する必要があります。ここで、 R_X は $R_1 + R_2 + R_3$ の等価直列抵抗値です。図では全体的なゲインを1にし、実効信号源抵抗を75 Ω にするための抵抗値が示されています。要するに、 $R_X/2$ および R_3 のテブナン等価値は必要な信号源終端インピーダンスと等しい必要があります(図ではそうになっている)。

75 Ω の出力インピーダンス側から見て、ONになっているチャンネルのゲインは2倍であることが好ましいでしょう。前述の関係とともに、 R_2 に比較して R_1 の値を小さくすると、これらの相互の関係が満足されます。

〈図3-26〉AD8013を使用した切り替え時間50 nsの3:1ビデオ・マルチプレクサ

ディセーブル・
ドライバ
(1回路だけ示してある)

H = イネーブル
L = ディセーブル



〈図 3-27〉AD8013 をベースにした 2:1 ビデオ・マルチプレクサ

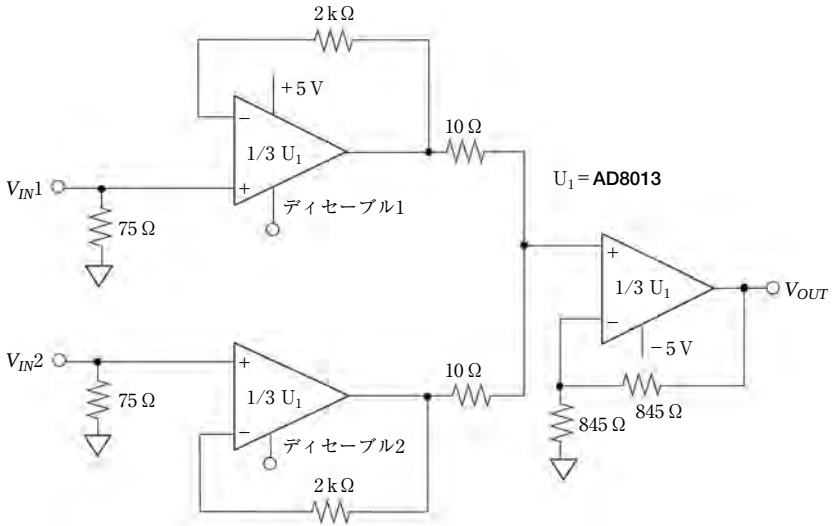


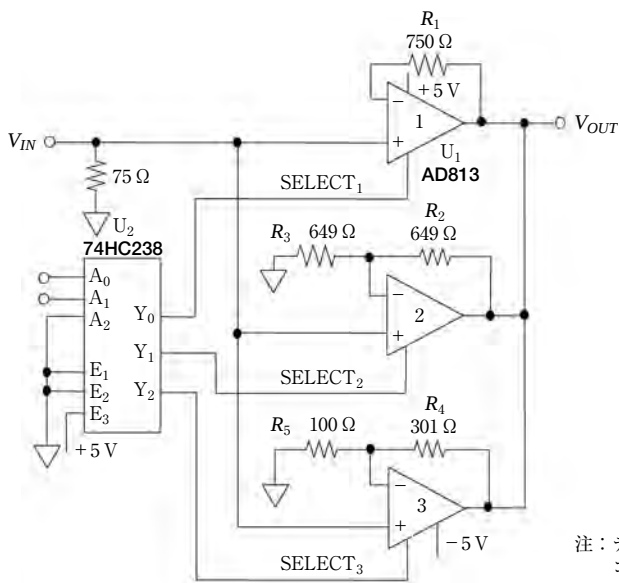
図 3-27 に示すように、二つのアンプをユニティ・ゲインのボルテージ・フォロワとして使用し、3 番目のアンプでゲインを設定すると、高性能な 2:1 マルチプレクサが実現できます。

この回路では、アンプ間のクロストークが小さいという長所を利用し、10 MHz における OFF チャネルのアイソレーション 50 dB を達成しています。この回路の微分ゲインおよび微分位相は、それぞれ 0.03 % および 0.07° です。出力ステージはゲイン 2 で動作し、信号源を 75 Ω で終端したラインを駆動することができます。

●電流帰還型ビデオ OP アンプ AD813 を使用したプログラマブル・ゲイン・アンプ

前述のマルチプレクサと近い関係にあるのが、ゲインがプログラム可能なビデオ・アンプつまり PGA (Programmable Gain Amplifier) であり、図 3-28 に回路を示します。AD813 の場合には、ディセーブル・ピンを正電源より約 2.5 V 低くすることによって、個々のチャンネルがディセーブルされます。これにより、対応するアンプはパワーダウン状態になります。この状態では、アンプの静止電源電流は約 0.5 mA まで減少し、その出力はハイ・インピーダンスになり、入出力間が高レベルでアイソレートされます。ディセーブル・ピンをオープンのまま（フローティング状態）にしておくとアンプは動作可能な状態、つまりイネーブル状態になります。±5 V 電源で動作しているときに、ディセーブ

〈図 3-28〉トリプル電流帰還型 OP アンプ AD813 を使用したゲインがプログラム可能なビデオ・アンプ



出力の表

A_0	A_1	V_{OUT}/V_{IN}
L	L	1
H	L	$2 \cdot (1 + R_2/R_3)$
L	H	$4 \cdot (1 + R_4/R_5)$
H	H	0, (OFF)

注：デカップリング・コンデンサは省略

ル・ピンをグラウンドに接続すると、 $50\mu\text{A}$ の電流がディセーブル・ピンから流れ出ます。ディセーブル・ピンは+5VのCMOSロジックから直接駆動でき、レベル・シフトは不要です(前の例では必要)。

2本のデジタル制御入力により、この回路では異なる3種類のゲイン設定ができます。このことは、CCDシステムや超音波システムなどのように、A-D変換に先だって信号の正規化やスケールリングを使用する種々のシステムにおいて、有効な回路になっています。ここでは、ゲインは2進数の重み付けとなっていますが、任意に決めることもできます。電流帰還型OPアンプAD813がもつ非常に有益な特性は、ゲインを増加させても帯域幅が減少しないということです。AD813は、ゲインが増加しても帯域幅は比較的一定に保たれるのです。したがって、ゲイン帯域幅積が固定の電圧帰還型OPアンプと比較すると、高いゲインにプログラムされたときに有益な帯域幅を使用することができます。

この回路では、AD813のチャネル1はユニティ・ゲインであり、チャネル2のゲインは2、チャネル3のゲインは4ですが、4番目の制御状態はOFFになっています。図中の表からわかるように、これらのゲインは R_2/R_3 または R_4/R_5 の比を調節することにより容易に変更できます。図に示したゲイン値では、このPGAは約50MHz以上の3dB帯域幅

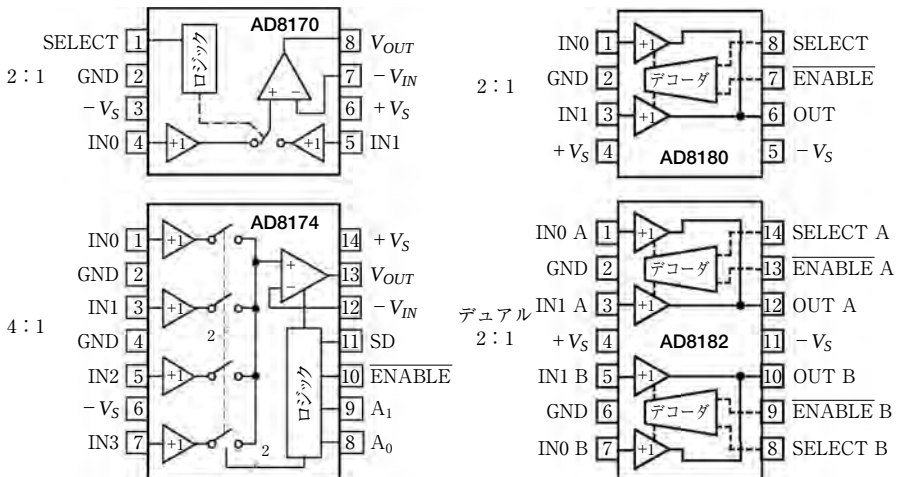
を維持できます (1 k Ω 以上のハイ・インピーダンス負荷を想定している)。与えられたゲイン設定に対して帯域幅を微調整するには、この回路で示されているように、ゲインが高い場合に抵抗の値を小さくすることにより行えます。 $G = 1$ のときは 750 Ω 、 $G = 2$ のときは 649 Ω 、そして $G = 4$ のときは 301 Ω です。

●統合型ビデオ・マルチプレクサとクロスポイント・スイッチ

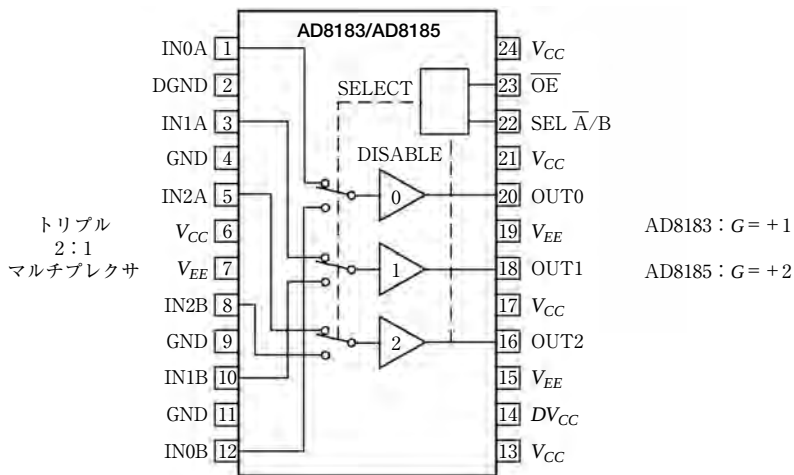
従来の CMOS スイッチやマルチプレクサには、ビデオ周波数領域ではいくつかの欠点があります。これらのデバイスのスイッチング時間 (通常 100 ns 程度) では、今日の応用では十分に高速であるとは言えず、通常のビデオ負荷を駆動するには外部バッファが必要です。また、信号レベルにより CMOS スイッチのオン抵抗がわずかに変化するため (R_{ON} 変調)、微分ゲインと微分位相に不必要な歪みが生じます。コンプリメンタリ・バイポーラ技術に基づくマルチプレクサを使用すれば、ビデオ周波数領域における問題が解決できます。

バイポーラ・ビデオ・マルチプレクサ AD8170/8174/8180/8182 の機能ブロックを図 3-29 に示します。また、ビデオ・マルチプレクサ AD8183/AD8185 を図 3-30 に示します。これらのデバイスは柔軟性に優れており、微分ゲインと微分位相の仕様が優れているため、ビデオ用途には理想的です。このファミリすべてのデバイスのスイッチング時間は 10 ns です (誤差 0.1 %)。

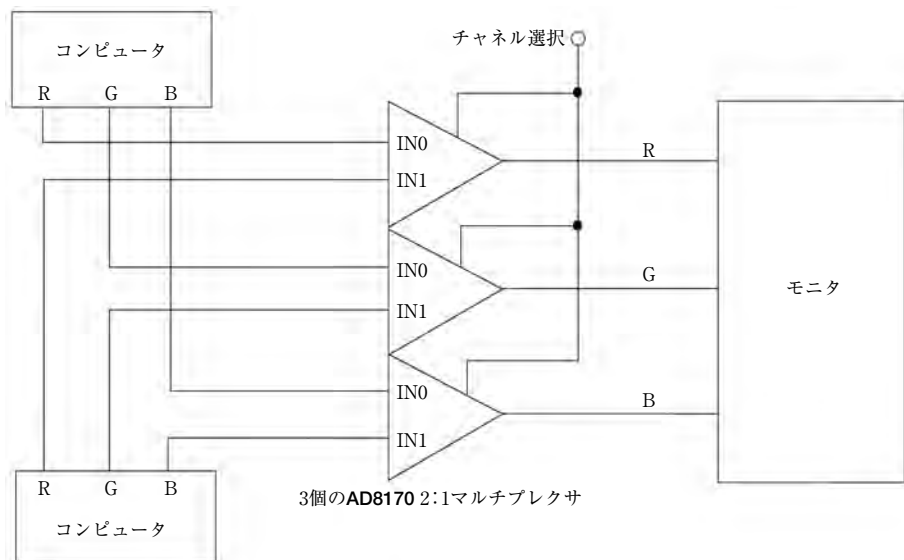
〈図 3-29〉バイポーラ・ビデオ・マルチプレクサ AD8170/8174/8180/8182



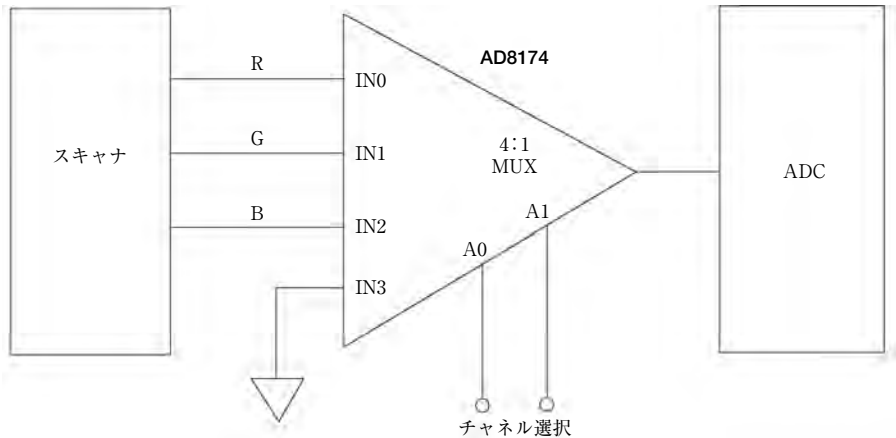
〈図 3-30〉トリプル型 2:1 ビデオ・マルチプレクサ AD8183/AD8185



〈図 3-31〉3個の 2:1 マルチプレクサを使用した RGB 切り替えスイッチ



〈図 3-32〉1 個の A-D コンバータと 4:1 マルチプレクサにより RGB 信号をデジタル化する例



AD8170/8174 シリーズのマルチプレクサには、オンチップの電流帰還型 OP アンプによる出力バッファがあり、ゲインは外部で設定できます。OFF チャネルのアイソレーションとクロストークは、このファミリ全体にわたって通常は 80 dB 以上です。

●デュアル RGB 信号源ビデオ・マルチプレクサ

図 3-31 に、AD8170 2:1 マルチプレクサを 3 個使用した応用回路を示します。この応用例では、RGB モニタが 2 台のコンピュータのビデオ信号源を切り替えています。

この構成の全体的な機能は 3 極双投スイッチです。三つのビデオ信号源 RGB が IN0 または IN1 に入力されており、図の上または下の二つのコンピュータからのビデオ信号を切り替えて出力します。

●1 個の A-D コンバータで RGB 信号をデジタル化する

図 3-32 では、4:1 マルチプレクサ AD8174 を使用して、1 個の高速 A-D コンバータによりスキャナからの RGB 出力をデジタル化する回路構成を示しています。

スキャナからの RGB ビデオ信号は順番に A-D コンバータに入力され、逐次デジタル化されます。1 個の A-D コンバータでスキャナのデータを効率的に使用することができます。

2 個の 4:1 マルチプレクサ AD8174 により、機能を 8:1 マルチプレクサに拡張する例を図 3-33 に示します。

AD8116はマルチプレクサの概念をさらに一体化し、 16×16 バッファ付きビデオ・クロスポイント・スイッチ・マトリクスに拡張したものです(図3-34)。3 dB帯域幅は200 MHz以上で、0.1 dBゲイン平坦性は60 MHzを越えます。チャンネル間のスイッチング時間は30 ns以下で、チャンネル間のクロストークは5 MHzで測定したときに-70 dBです。負荷が150 Ω であるときの微分ゲインと微分位相は、それぞれ0.01 %および0.01°です。 ± 5 V動作時の全消費電力は900 mWです。

AD8116には出力バッファがあり、このバッファはクロスポイント・ステージを並列接続するためにハイ・インピーダンス状態になることができ、そのためOFFであるチャンネルは出力バスに負荷をかけません。チャンネルの切り替えは、デバイスのデ이지ーチェーン接続が可能なシリアル・ディジタル・コントロールにより行われます。AD8116のパッケージは、14 mm $\times$ 14 mmの128ピンLQFPです。クロスポイント・スイッチ・ファミリの他の機種には、260 MHz 16×8 バッファ付きクロスポイント・スイッチ AD8110/8111、オーディオ/ビデオ 60 MHz 16×16 クロスポイント・スイッチ AD8113、および225 MHz 16×16 低価格クロスポイント・スイッチ AD8114/AD8115があります。

3-7 単一電源で利用できるビデオ回路

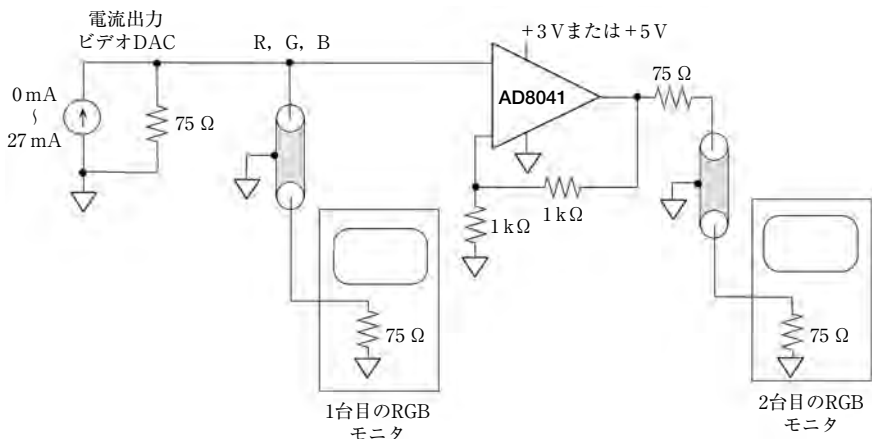
微分ゲインおよび微分位相、帯域幅平坦性などに基づく最適なビデオ性能は、通常は ± 5 Vや ± 12 Vの2電源を使用することによって達成できます。しかしながら、一般的な多くの用途では厳格な放送規格を順守する必要がないため、コスト面および消費電力の面から、単一電源動作のほうが好ましいことがあります。この節では、OPアンプの単一電源での応用例をいくつか示します。すべてのOPアンプは ± 5 Vおよび+5 V用として仕様が決められています(設計でサポートしている場合には+3 Vも可)。レール・ツー・レールでの応用例とそうでない応用例の双方を示します[レール・ツー・レールOPアンプの構成の詳細については第2部(原著ではChapter-1)を参照]。

●単一電源動作のRGBバッファ

AD8041/AD8042/AD8044などのOPアンプは、+3 Vまたは+5 Vの単一電源動作で、グラウンドを含むRGB信号をバッファリングすることができます。RGBモニタを駆動する信号は、通常は+5 V単一電源で動作する電流出力型のD-Aコンバータから供給されます。例としては、AD7120/21/22などのトリプル型のビデオD-Aコンバータがあげられます。

水平帰線消去期間には、D-Aコンバータの出力電流はゼロになり、RGB信号は終端抵抗によってグラウンドに引っぱられます。2台以上のRGBモニタが必要な場合、終端の

〈図 3-35〉+3Vまたは+5Vの単一電源で動作する RGB バッファ



整合性がずれるため、単純に並列接続するわけにはいきません。したがって、第2のモニタに接続するにはバッファリングを行う必要があります。

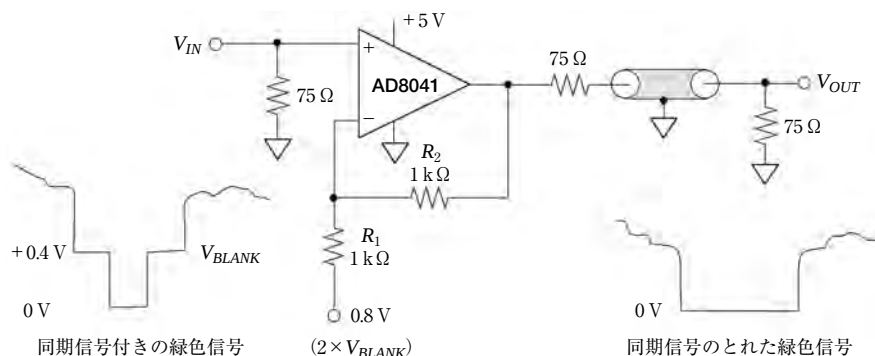
RGB 信号には、出力ダイナミック・レンジの一部としてグラウンド・レベルが含まれます。従来では、このバッファリングのためには2電源動作の OP アンプが必要でした。場合によっては、これが負電源を必要とする唯一のコンポーネントであることもあったのです。このため、複数のモニタを接続するには非常に不便だったのです。図 3-35 は、2 台目の RGB モニタを駆動するための単一電源 OP アンプによるゲイン 2 のバッファの 1 チャンネルぶんの回路です。アンプの出力がグラウンド・レベルであるときには電流は流れません。モニタ側の終端抵抗が、出力を低電圧レベルにプルダウンするのに役立っているのです。

水平帰線消去期間には、入力と出力はグラウンド・レベルとなることに注意してください。RGB 信号の出力のピーク値は 700 mV であると規定されています。AD8041 のピーク出力は +1.4 V ですが、終端抵抗によって 1/2 になります。この回路を同じように使用することによって、3 本のチャンネル信号 (RGB) をバッファリングできます。別のデバイスとして、クワッド型の AD8044 OP アンプの 3 セクションを使ってもよいでしょう。

●単一電源動作の同期信号分離回路

RGB モニタのなかには、全部で 3 本のケーブルしか使わず、同期信号とグリーン信号 (G) を同じケーブル上に乗せているものもあります (Green-with-sync 方式)。同期信号は、G 信号のプランク・レベルより負側にあるパルスです。

〈図 3-36〉単一電源で動作する同期信号除去回路



応用によっては、たとえば A-D コンバータによってビデオ信号成分をデジタル化するまえに、同期信号を G 信号から除去（または分離）したい場合があります。図 3-36 は、この機能を +5 V 単一電源で実現する AD8041 を使用した回路です。VIN 信号は、単一電源動作のトリプル型ビデオ D-A コンバータ ADV7120 からの Green-with-sync 信号です。

使用されている D-A コンバータが単一電源動作である場合には、同期信号の最低電圧レベルはグラウンドか、それよりわずかに高くなります。AD8041 はゲインが 2 になるように設定され、出力終端による 1/2 分圧比を補償しています。

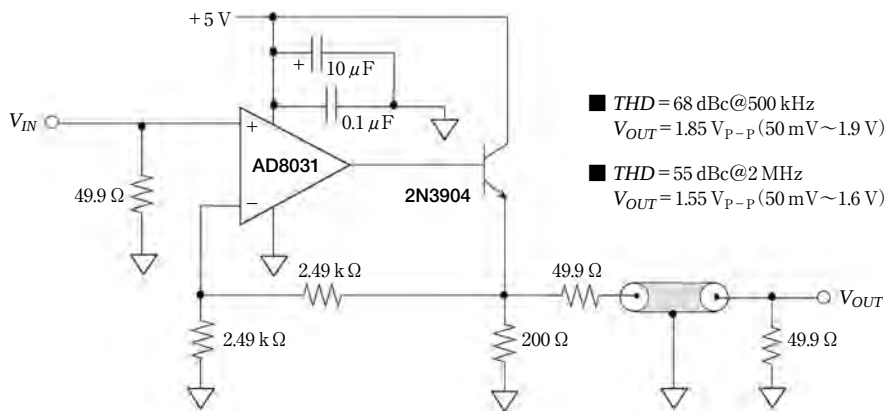
この構成では、使用する OP アンプはゼロ・ボルトを含むコモンモード入力範囲をもっている必要があります (AD8041 ファミリーではすべて適合)。基準電圧レベル 0.8 V の 1/2 以上の電圧が R₁ に印加されると、OP アンプはリニア・アンプとして動作し、出力はグラウンド・レベルから正電圧レベルになります。入力が基準電圧レベル以下の場合には、OP アンプは飽和し、出力はグラウンド・レベルになります。その結果、負の同期信号は除去されます。

R₁ 用の基準電圧は、G 信号の DC ブランキング・レベルの 2 倍です。通常は、 $2 \times 0.4 \text{ V} = 0.8 \text{ V}$ となります。また、ブランキング・レベルがグラウンドで同期信号が負の場合には (2 電源システムでよくある)、R₁ はグラウンドに接続します。その結果、V_{OUT} から同期信号が除去され、ブランキング・レベルはグラウンドになります。

●単一電源動作でゼロ・ボルト出力が可能な低ひずみビデオ・ライン・ドライバ

80 MHz レール・ツー・レール電圧帰還型 OP アンプ AD8031 は単一電源動作の場合、信号に $V_S/2$ のコモンモード・レベルがあり、各レールに対して約 500 mV のヘッド・ルームがある場合に最良の低歪み性能を示します。この条件が満足されないと、歪み性能は

〈図 3-37〉単一電源でゼロ・ボルト出力が可能な低歪みビデオ・ライン・ドライバ



低下します。しかし、グラウンドに近い信号でも低歪みが必要な場合には、レベル・シフト用エミッタ・フォロワを OP アンプの出力に使用することができます。

図 3-37 に、単一電源動作でゲイン 2 のライン・ドライバとして構成された AD8031 OP アンプを示します。出力が終端されたラインを駆動する場合、 V_{IN} から V_{OUT} への全体的なゲインは 1 になります。50 Ω の終端抵抗は、反射を最小限にすることに加え、ケーブルが短絡された場合にトランジスタを保護します。

帰還ループ内の 2N3904 によるエミッタ・フォロワは、AD8031 の出力電圧を常にグラウンドよりも約 700 mV 以上とすることで、歪みが最小となる条件を保証します。この回路を使用すれば、出力信号がグラウンドから 50 mV 以内に变化しても、すばらしい低歪み性能が得られます。

この回路に +5 V 単一電源を使用して、周波数 500 kHz と 2 MHz でテストを行いました。500 kHz の信号では、 THD (Total Harmonic Distortion ; 全高調波歪み) は 68 dBc で、 V_{OUT} のピーク間スイングは 1.85 V (50 mV ~ +1.9 V) でした。これは、エミッタ・フォロワの出力信号で 3.7 V_{p-p} (100 mV ~ 3.8 V) に相当します。データは 2 MHz の出力信号でも取りましたが、 THD は 55 dBc で、 V_{OUT} は 1.55 V_{p-p} (50 mV ~ 1.6 V) でした。

この回路は、入力電圧範囲がグラウンドを基準にしている単一電源の高速 A-D コンバータを駆動するためにも使用できます。この場合、外部トランジスタのエミッタは A-D コンバータの入力に接続し、終端抵抗は除去します。そうすると、歪みが生じはじめるまえに、およそ 3.8 V の正電圧スイングのピークが得られます。

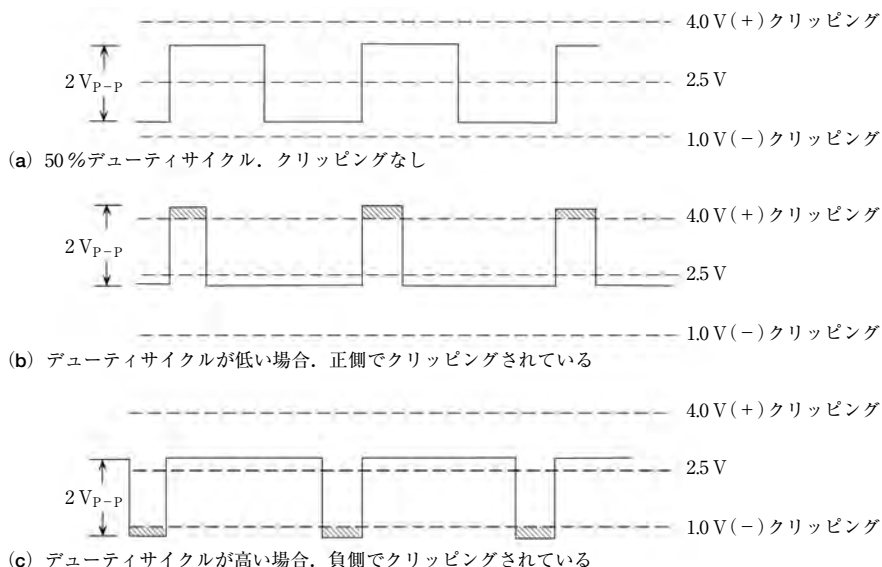
● AC 結合の単一電源ビデオ回路におけるヘッド・ルームの考慮

任意の波形を AC 結合すると、直流結合システムや直流リストア・システムではまったく存在しないような問題が実際に発生します。こうした問題は波形のデューティ・サイクルと関連しており、AC 結合の低電源電圧システムでは、電源レールの電圧に近い信号では特に顕著です。

図 3-38 (a) に、約 $2V_{p-p}$ でデューティ・サイクル 50% の例を示します。この例では、信号のスイングには 5V 電源の OP アンプの上下クリップ・ポイント間に対称的にバイアスがかけられています。OP アンプの出力はコンプリメンタリ・エミッタ・フォロワであり、その出力のスイングは両レールから約 1V 少ないレベルに限られているものとします。図 (b) および (c) の場合には、入力波形のデューティ・サイクルは、高低両デューティ・サイクルの限界値に調節してありますが、同じピーク・ツー・ピーク入力レベルが維持されています。アンプの出力では、(b) の波形は正側でクリップされており、(c) の波形は負側でクリップされています。

標準的なビデオ波形は、画面上の影像が変わればデューティ・サイクルは大きく変化するので、AC 結合の単一電源ステージで低歪み動作を行う場合に注意すべき点は、デュー

〈図 3-38〉AC 結合の単一電源 OP アンプでは波形のデューティ・サイクルがヘッド・ルームに負担をかける



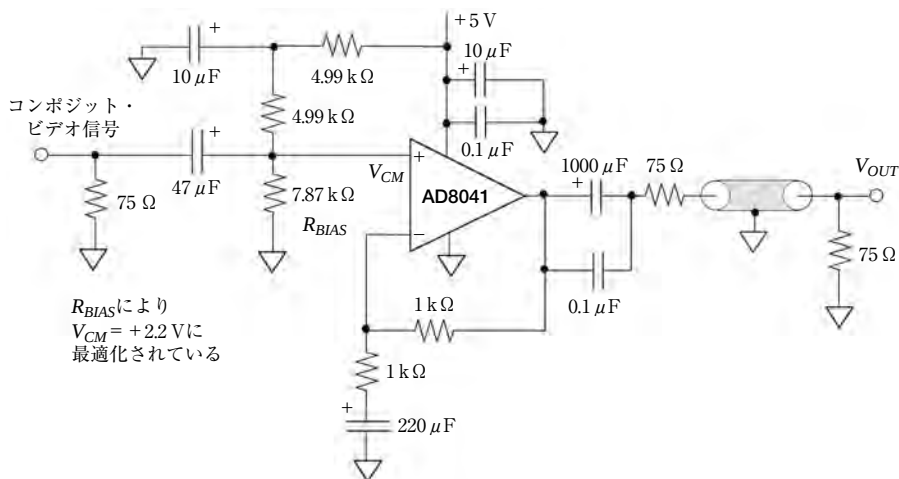
ティ・サイクルによるヘッド・ルーム低下の影響を考慮する必要があります。クリッピングを起こさずに $3V_{p-p}$ の出力スイングができ、任意の波形をきれいに再生する必要がある場合に、許容できる最大振幅は $3V_{p-p}$ スイングの $1/2$ 以下、つまり $1.5V_{p-p}$ 以下となります。

この基準を満たしていない例は、図 3-38 (b), (c) の $2V_{p-p}$ 波形です。これらの波形では、デューティ・サイクルが低すぎたり高すぎたりしたためクリッピングが生じています。前述の基準は、激しいクリッピングを避けるということを基本にしていますが、実際には微妙な歪みの増加は低いレベルで起きることがあります。このことは、NTSC コンポジット・ビデオ・アンプなどにおいて、低歪みの動作を行わせる場合の控えめな基準を示唆しています。

●単一電源動作の AC 結合コンポジット・ビデオ信号用ライン・ドライバ

図 3-39 に、AD8041 を使用したゲイン 2 の単一電源動作のコンポジット・ビデオ信号用ライン・ドライバを示します。コンポジット・ビデオ信号の同期信号はグラウンド・レベル以下に延びているため、入力には AC 結合し、正方向にシフトして負領域時のクリッピングを防止する必要があります。75 Ω で終端された入力は 47 μF を介して AC 結合され、入力に DC バイアス・ポイントを与える分圧回路に接続されています。コモンモード・バ

〈図 3-39〉単一電源動作の AC 結合コンポジット・ビデオ・ライン・ドライバ
(微分ゲイン: 0.06%, 微分位相: 0.06°)



イアス電圧を最適にするためには、コンポジット・ビデオ信号の性質と AD8041 のビデオ性能についての理解が必要です。

前述のように、信号のピーク・ツー・ピーク値が決まっています。デューティ・サイクルが変化する場合には、AC 結合後のピーク・ツー・ピーク値よりも大きなスイング性能が必要となります。最悪時には、必要な信号スイングはピーク・ツー・ピーク値の2倍近くになります。デューティ・サイクルはほとんどの場合で低いのですが、デューティ・サイクルがわずかに変化しても高くなることがあります。

一般に、コンポジット・ビデオ信号はそれほど厳しいものではありません。極端な例はフレーム全体がほとんど黒であるビデオ信号で、白（全輝度）の最小幅のスパイクが少なくともフレームごとに1回出るような場合です。

そのほかの極端な例は、画面全体が真っ白な場合のビデオ信号です。そのような信号のブランキング間隔と同期信号は、コンポジット・ビデオ信号の規格を順守するため、負方向への変動を示します。水平および垂直ブランキング間隔の組み合わせによって、そのような信号が時間の約75%の間、最高レベル（白）にならないようにしています。

前述のような両極端のデューティ・サイクルの変動の結果、ゲイン2のアンプによって増幅される 1 V_{pp} のコンポジット・ビデオ信号を、任意のデューティ・サイクルで無歪みに通過させるためには、OP アンプの出力では約 3.2 V_{pp} の電圧スイングを必要とします。

AD8041 ファミリーは、必要なダイナミック・レンジを取り扱うための十分な信号スイング性能をもっているだけでなく、AC 結合構成でこれらの信号をバッファリングする用途ですばらしい微分ゲイン/微分位相特性を発揮します。

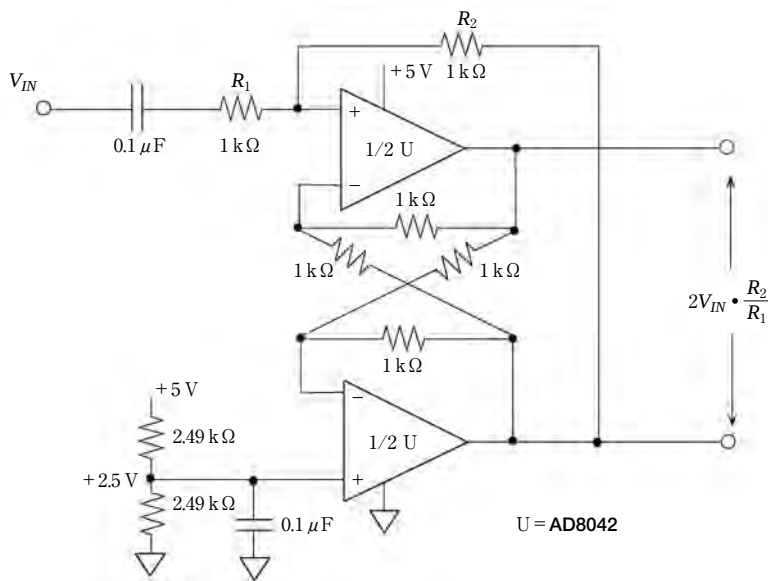
このことをテストするために、電源電圧を変化させながら AD8041 の微分ゲインと微分位相を測定しました。電源電圧を低いところからビデオ信号付近まで上げていくと、最初に見られた影響は、微分ゲインと微分位相が悪影響を受けるまえに、同期信号が圧縮されてしまったことです。したがって、同期信号を圧縮することなく通過させるためには、負方向の十分なスイングが必要です。

高めの電圧をビデオ信号のレベルまで下げていくと、微分ゲインと微分位相は、ビデオ出力のピークと電源電圧の差が 0.6 V に達するまで、それほどの悪影響を受けませんでした。したがって、ビデオ・レベルの最高値は、正の電源レールより少なくとも 0.6 V 低く保つ必要があります。

上記の事柄を考慮すると、非反転入力にバイアスをかける最適なポイントは $+2.2\text{ V}_{DC}$ であることがわかりました。この条件で動作させた場合、最悪時の微分ゲインは 0.06% であり、微分位相は 0.06° でした。

この回路で使用されている AC 結合コンデンサは、一見すると非常に大きな値のように思えますが、これには理由があります。コンポジット・ビデオ信号の低周波側のバンド・

〈図 3-40〉単一電源動作の AC 結合差動ドライバ



エッジは 30 Hz です。種々の AC 結合部分、特に出力では抵抗は非常に小さくなります。したがって位相シフトとベースラインのチルトを最小にするためには、図のような大容量のコンデンサが必要であり、これによって最良の波形の再生ができます。

ビデオ・システムとして最高の性能でなくてもよい場合には、これらのコンデンサの値を 5 分の 1 までは小さくすることが可能であり、画面品質の低下はごくわずかです。

●単一電源動作の AC 結合シングルエンド入力-差動出力ドライバ

図 3-40 に示す回路は、単一電源動作で差動ラインを駆動するための柔軟性のある解決方法を与えてくれます。この回路では、デュアル型の AD8042 を使用しています。クロス結合型の構成の基本的な動作については、本章の始めに説明しました。入力 V_{IN} はシングルエンドの信号であり、コンデンサ結合されて、フィードフォワード抵抗 R_1 に入ります。もう一つの AD8042 の非反転入力には +2.5 V のバイアスがかけられています。

シングルエンド入力から差動出力へのゲインは、図に示してあるように $2R_2/R_1$ です。必要なら、1 個の抵抗 (R_1 または R_2) の値を変えることにより、簡単にゲインを変更することができます。位相シフトの小さい低周波数領域の信号を処理する場合には、入力コンデンサの値を大きくする必要があります。

出力には結合コンデンサがありませんが、差動接続される負荷では不要であることに注意してください。出力端子のバイアスは約 2.5 V です。

◆参考文献◆

- (1) W. A. Kester, "PCM Signal Codecs for Video Applications", SMPTE Journal, No. 88, November 1979, pp.770 ~ 778.
- (2) "IEEE Standard for Performance Measurements of A/D and D/A Converters for PCM Television Circuits", IEEE Standard 746-1984.
- (3) Walt Kester, "Maintaining Transmission Line Impedances on the PC Board", within Chapter 11 of Walt Kester, Editor, System Application Guide, Analog Devices, Inc., 1993, ISBN 0-916550-13-3.
- (4) William R. Blood, Jr., MECL System Design Handbook (HB205, Rev.1), Motorola Semiconductor Products, Inc., 1988.
- (5) Dave Whitney, Walt Jung, "Applying a High-Performance Video Operational Amplifier", Analog Dialogue, 26-1, 1992.
- (6) Walt Jung, Scott Wurcer, "Design Video Circuits Using High-Speed Op-Amp Systems", Electronic Design Analog Applications Issue, November 7, 1994.
- (7) Vishay chip resistors and type VTF networks, <http://www.vishay.com>.
- (8) Walt Kester, "Video Line Receiver Applications Using the AD830 Active Feedback Amplifier Topology", within Chapter 11 of Walt Kester, Editor, System Application Guide, Analog Devices, Inc., 1993, ISBN 0-916550-13-3.
- (9) Peter Checkovich, "Understanding and Using High-Speed Clamping Amplifiers", Analog Dialogue, Vol.29-1, 1995.
- (10) "Chapters 1, 2, and 4," within Walt Kester, Editor, Practical Analog Design Techniques, Analog Devices, Inc., Norwood, MA, 1995, ISBN 0-916550-16-8.0

第 4 章

通信用増幅回路

Walt Kester / 訳：細田裕司

通信システムの信号経路で使われるデバイスには、高周波領域での広いダイナミック・レンジが求められます。このダイナミック・レンジを主に制約するものは、増幅器やミキサなどの能動素子をもたらす歪みやノイズにはなりません。かつての通信分野の増幅器は、適切な仕様のゲイン・ブロックを多用して構成されました。通常、それらはゲイン、帯域幅、歪みといった項目が通信システムの設計時に規定され、単体で動作するユニットとして供給されていました。それらのユニットが実際の通信用サブシステムとして利用されました。

しかしながら現在では、数百 MHz の帯域幅、低雑音、広いダイナミック・レンジ、そして柔軟な電源電圧仕様をもつ OP アンプが、通信システムにおける一般的な構成要素となっています。OP アンプのゲイン設定は容易であり、良好な性能が期待できます。

4-1 通信分野で特有の仕様項目

高周波 OP アンプは、従来からの交流特性（帯域幅、スルー・レート、セトリング・タイム）だけでなく、通信分野で特有の仕様についても十分に規定される必要があります。この仕様には、高調波歪み、スプリアス・フリー・ダイナミック・レンジ (spurious free dynamic range ; *SFDR*)、相互変調歪み、インターセプト・ポイント (intercept point, IP_2 , IP_3)、ノイズ、そしてノイズ・フィギュア (noise figure ; *NF*) といった項目が含まれます。表 4-1 に、それらを示します。

この節では、これらの仕様について検討を行い、無線および有線の通信システムで使用される増幅回路への適用方法について考察します。さらに、特定のアプリケーションに特化した増幅器として、可変ゲイン・アンプ (variable gain amplifier ; *VGA*)、CATV ドライバ、そして xDSL ドライバについても解説します。

〈表 4-1〉通信システムにおけるノイズと歪みの仕様

●ノイズ

- ・入力に換算したノイズ (RTI ; referred to input)
- ・出力に現れるノイズ (RTO ; referred to output)

●歪み

- ・2次および3次インターセプト・ポイント (IP_2 , IP_3)
- ・スプリアス・フリー・ダイナミック・レンジ (SFDR)
- ・高調波歪み
 - シングル・トーン
 - マルチトーン
 - 帯域外
- ・マルチトーン電力比 (MTPR ; multitone power ratio)
- ・ノイズ・ファクタ (F), ノイズ・フィギュア (NF ; noise figure)

●歪みに関する仕様

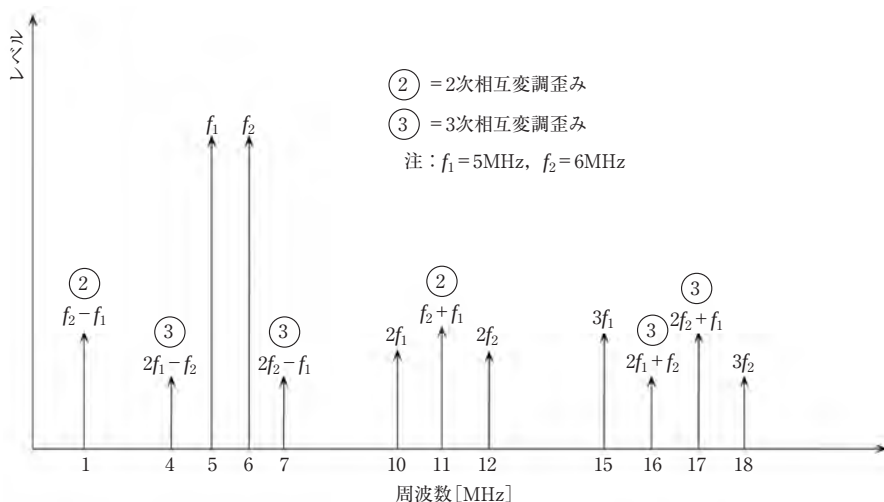
純粋な単一周波数のサイン波が増幅器（あるいは他の能動素子）を通過すると、その特性と非直線性に応じてさまざまな高調波歪みが発生します。ここで、サイン波の周波数を変えながら高調波歪みを測定しただけでは、通信用途に使用する増幅器の真の性能を評価するには不十分です。多くの通信システムでは、周波数領域で多重化した多数のチャネルを使っています。そのために、二つあるいはそれ以上の規定された周波数での相互変調歪み (intermodulation distortion ; *IMD*) の量を用いて、増幅器を評価することが必要になります。

無線受信機では、高周波 (RF) と中間周波数 (IF) の領域での相互変調歪みはとりわけ重要であり、回路設計上の主要な関心事になります。シングル・トーンのサイン波を入力して単純に高調波歪みや全高調波歪み (*THD*) を評価するより、ツー・トーン信号による歪みの発生を調べるほうが有用なことが多いのです。

図 4-1 に示すように、ツー・トーン信号は2次および3次相互変調積を発生させます。この例は、周波数が f_1 と f_2 の二つの信号を非線形素子に加えたときに発生する、2次と3次の相互変調積を示しています。周波数軸の $f_2 + f_1$ と $f_2 - f_1$ にある2次相互変調積は、ツー・トーン信号からずっと離れたところにあり、フィルタで取り除くことができます。また、 $2f_1 + f_2$ と $2f_2 + f_1$ の周波数にある3次相互変調積も、同様に除去することが可能でしょう。しかしながら、 $2f_1 - f_2$ と $2f_2 - f_1$ の周波数にある3次相互変調積は、もとの信号の近傍にあるため、フィルタで取り除くことは困難になります。

とくに、帯域中のチャネル間隔が一定であるマルチチャネル通信システムでは、3次相互変調積が問題を起こしやすくなります。大信号により発生する3次相互変調積により、小信号が覆い隠されてしまう場合があるからです。

〈図 4-1〉2 次と 3 次の相互変調歪み (IMD)



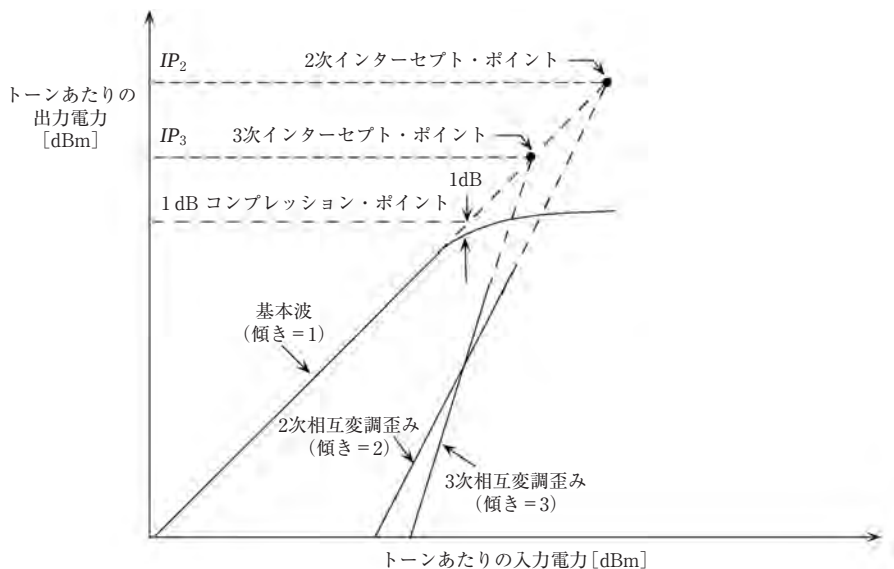
通常、図 4-2 のように、3 次相互変調歪みは IP_3 の値を使って規定します。ここでは、周波数の近い二つのサイン波（ツー・トーン信号）を同時にシステムに加えている状態です。この図は、シングル・トーンの実出力信号電力 (dBm) とともに、3 次相互変調歪みの（シングル・トーンに対する）相対値を、入力信号電力の関数としてプロットしたものです。基本波に対する関数は傾き 1 のカーブとして表されます。システムの非線形性をべき級数展開で近似すると、2 次相互変調歪みの振幅は信号入力が増加するごとに 2 dB 増加するので、これを傾き 2 のカーブとして図に表してあります。

同様に、3 次相互変調歪みの振幅は入力信号が増加するごとに 3 dB 増加するので、傾き 3 のカーブで表されることになります。低レベルのツー・トーン入力信号を使って 2 点をプロットすれば、図 4-2 に示すように、2 次と 3 次相互変調歪みの直線を引くことができます（傾きが既知なので通過点がわかれば直線が決まる）。

しかし現実には、入力信号が特定のレベルを越えると、出力信号の増加が頭打ちになりはじめます。これは、出力がコンプレッション (compression ; 圧縮) を受けはじめると言うことができます。ここで注目すべきパラメータが、1 dB コンプレッション・ポイント (P_{1dB}) であり、これは、出力信号が理想的な出力のレベルより 1 dB 圧縮されるポイントです。図 4-2 において、理想的な傾き 1 の直線が破線で示されている領域は、実際には実線で示されるように出力が圧縮されることを示しています。

ここで、2 次および 3 次相互変調歪みの直線を延長すると、理想的な出力応答を表す破

〈図4-2〉インターセプト・ポイントと1 dB コンプレッション・ポイント



線の延長部分と交差します。ここが、2次および3次インターセプト・ポイント、つまり IP_2 、 IP_3 と呼ばれるものです。これらは、デバイスが整合負荷（通常 $50\ \Omega$ だが、このかぎりではない）に供給する出力電力を dBm で表します。

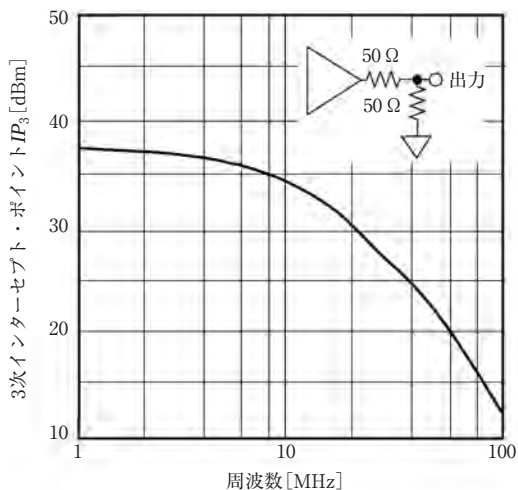
IP_2 、 IP_3 、1 dB コンプレッション・ポイントはいずれも周波数の関数であり、高い周波数になるほど歪みは悪化します。

与えられた周波数での3次インターセプト・ポイントを知れば、出力信号レベルから3次相互変調歪みの概略のレベルを求めることができます。図4-3は、一般的な広帯域低歪み増幅器の3次インターセプト・ポイントの周波数特性を示しています。

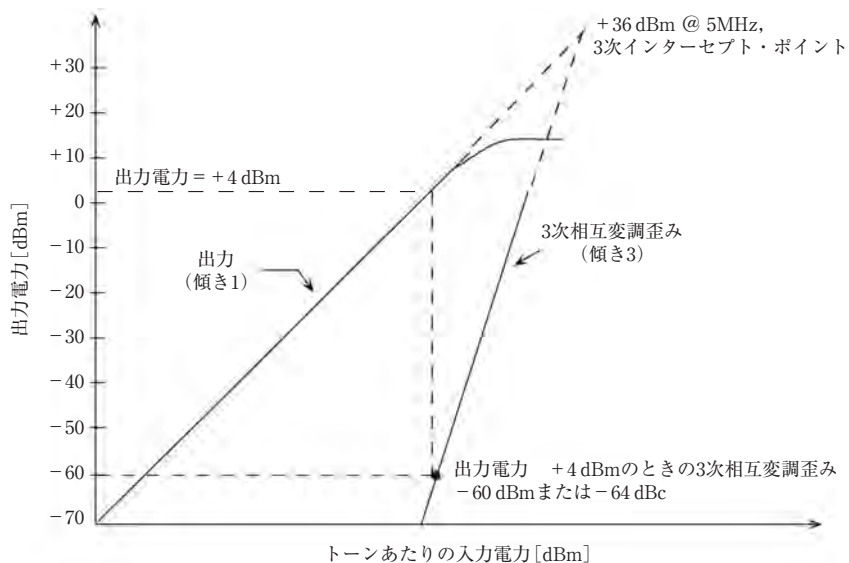
例として、信号を5 MHzと仮定し、OPアンプが $100\ \Omega$ 負荷（信号源抵抗と終端負荷のそれぞれが $50\ \Omega$ ）に対して、 $2V_{p-p}$ の出力を与えているとします。したがって、 $50\ \Omega$ 負荷での電圧は $1V_{p-p}$ 、dBmで表すと+4 dBmとなります。図4-3から、5 MHzでの3次インターセプト・ポイントは36 dBmと読めるので、その差は32 dBです。この値を2倍すると64 dB（シングル・トーン出力に対する3次相互変調歪み）となるので、3次相互変調歪みは-64 dBc（キャリア出力に対してのdB値）、あるいは電力値で-60 dBmと求められます。

図4-4は、この関係を図示したものです。 IP_2 を使えば、同様に2次相互変調歪み

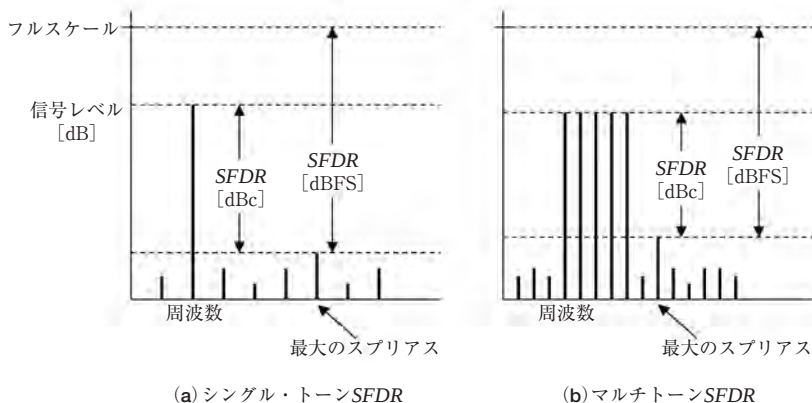
〈図 4-3〉低歪み増幅器の3次インターセプト・ポイントの周波数特性



〈図 4-4〉 IP_3 を使って3次相互変調歪みを計算する



〈図4-5〉通信システムにおけるスプリアス・フリー・ダイナミック・レンジ



を求めることができます。

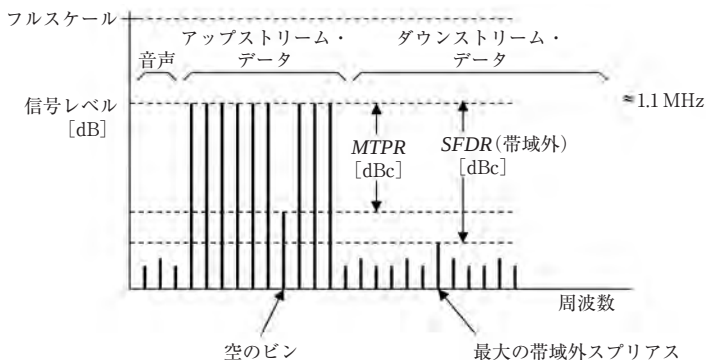
このほかの一般的な通信システムの仕様として、スプリアス・フリー・ダイナミック・レンジ $SFDR$ があります。図4-5は、この仕様の二つの定義を示しています。図(a)はシングル・トーン $SFDR$ と呼び、対象周波数帯域内でのスプリアスの最悪値に対する信号（あるいはキャリア）の比を表します。スプリアス成分が信号の高調波かどうかは問いません。 $SFDR$ の値は、基準を信号あるいはキャリアのレベル (dBc) に置くこともあれば、フルスケール (dBFS) に対する値にすることもあります。

大多数の増幅器の出力のリミット特性は緩やかなので、 $SFDR$ の単位には dBc が使われることが一般的です。しかし、(A-D コンバータのように) 出力が正確にフル・スケールのところでハード・リミットされるシステムでは、dBc と dBFS の両方が使われることもあります。どちらもスプリアスの最悪値を表すことを理解することが大切です。複数のキャリアやチャネルを含む複雑な信号の模擬信号として、ツー・トーンや図(b)のようなマルチトーンに対しても $SFDR$ は定義できます。

マルチトーン電力比 (multitone power ratio ; $MTPR$) は、マルチチャネル通信システムでの歪みを表すもう一つの方法です。図4-6は、xDSL システムでの周波数の使われかたを示しています。アップストリームの経路で使われる QAM 信号は、等振幅で等しい周波数間隔のトーン群で構成されています。この図では、一つのチャネルが使用されていませんが (空のビン*22として示されている)、システムの非線形性から生じる相互変調歪み

* 22 : 【訳注】ビン (bin) という用語は、一般に均等に区切られた区間という意味で使われるが、後述の xDSL アップストリーム・データ・ライン・ドライバの項の第2段落にも説明がある。

〈図 4-6〉xDSL におけるマルチトーン電力比 (MTPR) と帯域外 SFDR



により、小さいながらも不要信号がこの周波数に現れています。

信号が存在しないはずの周波数に現れる不要信号のトーン振幅に対する比が、マルチトーン電力比 (*MTPR*) の定義です。マルチトーン信号 (多数のチャネルがあることを模擬している) により発生する相互変調歪みは、音声帯域の信号にも、ダウンストリームのデータ帯域の信号にも干渉を与えないことが重要です。これらの帯域におけるマルチトーン信号に対するスプリアスの最悪値が、帯域外 *SFDR* として定義されます。

●ノイズに関する仕様

第1巻でのノイズについての解説[第1巻の第2部第4章(原著ではChapter-1)の4-7節を参照]のように、OPアンプのノイズは入力電流ノイズと入力電圧ノイズを使って定義されるのが一般的です。しかしながら通信システムでは、ノイズ・フィギュア(noise figure ; NF)によってノイズを定義することが多くなります(表4-2参照)。とくに、OPアンプがゲイン・ブロックとして使われ、OPアンプのノイズ・フィギュアが特定の回路の状態に対して規定されていない場合には、これが混乱を招くことがあります。どのようにノイズ・フィギュアをOPアンプに適用するのかを理解するために、ノイズ・フィギュアの基本事項に立ち返ってみましょう。

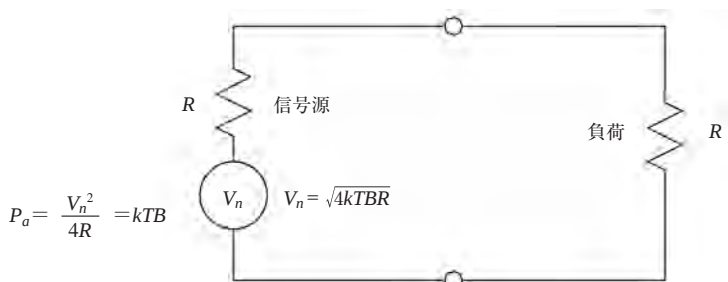
まずは、信号源から取り出せる電力の最大値について考えてみます。図 4-7 はノイズ源として、値が R の抵抗器を示しています。ここで発生する熱雑音電圧（ジョンソン・ノイズとも呼ばれる）は $\sqrt{4kTBR}$ で与えられます。ノイズを発生しない理想的な負荷に伝わるノイズを考えると、それは負荷の抵抗値が R に等しいときに最大になります。

〈表4-2〉通信アプリケーションにおけるノイズ・フィギュア

- 通常、 NF は入出力が整合された状態で定義されるが、これは必ずしもシステムの要求仕様とはならない
- NF はLNA（低雑音増幅器）、ミキサといった高周波アプリケーションでの性能を示す一般的な指標である
- NF は次のような項目に依存するため、 NF をOPアンプに適用するのは簡単ではない
 - ・インピーダンスの高低
 - ・帰還ネットワーク
 - ・クロズドループ・ゲイン
- また、文献により NF の定義が異なることが問題をより複雑にしている
- ここでは基礎から始めて、OPアンプにかかわる問題を解明していく

〈図4-7〉ノイズ源から伝達されるノイズ電力の最大値

有効電力 P_a とは信号源から取り出せる電力の最大値であり、信号源抵抗と負荷抵抗が一致したときに得られる。



$k = 1.38 \times 10^{-23} \text{ J/K}$ (ボルツマン定数)

T = 温度 (室温を300 Kとする)

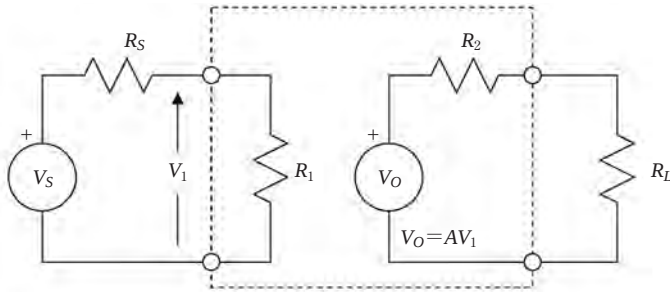
B = 雑音帯域 [Hz]

$$P_a [\text{dBm}] = -174 \text{ dBm} + 10 \log B$$

この条件において、ノイズ源から取り出される最大ノイズ電力は kTB となります。ここで、 k はボルツマン定数、 T は絶対温度、 B はノイズ帯域幅です。抵抗値 R は、ノイズ電力の値と無関係であることに注意してください。

次に重要な概念は、図4-8で示される2端子対回路での有効電力ゲインです。この2端子対回路は、インピーダンスをもつ信号源により駆動されています。図中の関係式は、信号源から得られる電力と、回路出力として得られる信号電力を表しています。有効電力ゲ

〈図 4-8〉2 端子対回路の有効電力ゲイン



$$\blacksquare \text{ 信号源の有効電力} = P_{as} = \frac{V_S^2}{4R_S}$$

$$\blacksquare \text{ 有効出力電力} = P_{ao} = \frac{V_O^2}{4R_L}$$

$$\blacksquare \text{ 有効電力ゲイン} = G_a = \frac{P_{ao}}{P_{as}} = \frac{V_O^2 R_S}{V_S^2 R_L}$$

インとは、信号源から得られる電力に対する出力電力の比を言います。

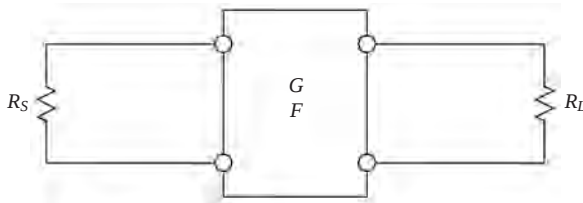
ここで、2 端子対回路でのゲインとノイズは、図 4-9 に示すように、有効電力ゲイン G とノイズ・ファクタ F を使って定義できます。ノイズ・ファクタ F は、信号源だけに起因して出力に現れるノイズ電力に対する、出力の全ノイズ電力の比として定義されます。抵抗性の信号源について言えば、信号源からの有効ノイズ電力は単純に kTB であり、それだけに起因する出力ノイズ電力は $GkTB$ となります。

ノイズ・ファクタ F は比として表され、ノイズ・フィギュア NF はそれを dB で表したものです。したがって、理想的なノイズのない 2 端子対回路のノイズ・ファクタ F は 1 であり、そのノイズ・フィギュアは 0 dB になります。

この定義を使って、OP アンプ回路の NF を計算することができますが、ノイズ電力や電力ノイズ密度のかわりに、電圧ノイズ密度および電流ノイズ密度を 2 乗した形で取り扱うほうが楽になります(表 4-3 参照)。また、この方法のほうが、整合されていない場合を扱ううえでも容易です。OP アンプのノイズ・ファクタ F とは、合計した出力電圧ノイズ密度を 2 乗した値と、信号源だけに起因する出力電圧ノイズ密度を 2 乗した値との比になります。ノイズ・フィギュアは、その対数を取って 10 倍します。

高周波や中間周波数のゲイン・ブロックでは、入力インピーダンスが規定されます。しかし、OP アンプを非反転増幅モードで使った場合の入力インピーダンスは、伝送線路の

〈図4-9〉ノイズのある2端子対回路におけるノイズ・ファクタとノイズ・フィギュアの定義



G = 回路の有効電力ゲイン

$$F = \text{ノイズ・ファクタ} = \frac{\text{出力電力ノイズの合計}}{\text{信号源だけに起因する有効出力電力ノイズ}}$$

$$= \frac{\text{出力電力ノイズの合計}}{G \cdot kTB}$$

$$NF = \text{ノイズ・フィギュア} = 10 \log_{10} F$$

〈表4-3〉OP アンプのノイズ・フィギュア

- OP アンプでは、電圧および電流ノイズ密度で扱うほうが、電力や電力密度をもちだすより楽である
- 回路が不整合の状態では、電圧ノイズ密度を調べるほうが扱いが容易である
- 電圧ノイズ密度は2乗和の平方を取って計算する (RSS ; root-sum-square)
- 1000 Ω の抵抗は 25 $^{\circ}\text{C}$ (300 K) で約 4 nV/ $\sqrt{\text{Hz}}$ の電圧ノイズ密度になる (覚えておく価値あり)
- 電圧ノイズ密度を用いたノイズ・ファクタとノイズ・フィギュアの基本定義

$$\text{ノイズ・ファクタ } F = \frac{(\text{出力電圧雑音密度の合計})^2}{(\text{信号源だけに起因する出力電圧雑音密度})^2}$$

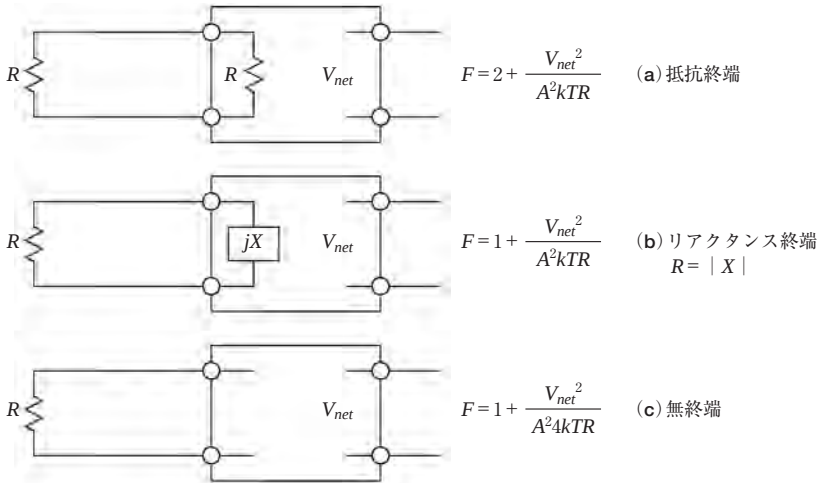
$$\text{ノイズ・フィギュア } NF = 10 \log_{10} F$$

インピーダンスと比較して高くなります。その入力の特端方法にはいくつかの方法が考えられますが、ノイズ・フィギュアはそれによって影響を受けます。図4-10に、入力の特端方法を2端子対回路全般に適用できるように一般化して示します。

ここで、回路の開放状態での電圧ゲインを A 、出力電圧ノイズ密度の合計 (信号源抵抗と入力特端抵抗によるものを除く) を V_{net} とします。

図4-10 (a) は、入力端を抵抗で特端して、信号源インピーダンスと整合をとる従来から行われている方法を示しています。この場合、入力の特端抵抗は信号源のノイズ電圧を

〈図 4-10〉抵抗性終端、リアクタンス性終端、無終端でのノイズ・ファクタ



V_{net} = 信号源と負荷終端の影響を除いた回路の電圧ノイズ密度

A = 回路の開放電圧ゲイン

半分に減衰しますが、その抵抗自身が発生する熱雑音を付加します。

図 (b) は、リアクタンス終端した場合を示しています。この方法は、高周波のキャリア周波数を中心にして、帯域が制限されている場合にしばしば使われます。この場合、信号源のノイズ電圧は半分に減りますが、リアクタンスはノイズを発生しないので出力に付加されるノイズはありません。

図 (c) は、終端がなく整合されていない場合です。ここでは、信号源のノイズ電圧はそのままですが、終端されていないのでノイズの付加はありません。接続部にインピーダンス整合が必要な高周波/中間周波増幅段のあるシステムでは、このような状況はあまり一般的ではありません。しかし、OP アンプを使う場合は非反転構成での入力インピーダンスが相対的に高く、図のようにすることがあります。

仮に、回路で発生するノイズ V_{net} が、信号源のノイズと比べて非常に小さいと仮定すると、入力に終端抵抗を付けることによって全体のノイズ・フィギュアは 3 dB 悪くなり、電圧ゲインが半分にすることが式より明かです。これと、入力に終端がない、最もノイズが少ない場合とを比べてみます。実際、入力に整合用の終端抵抗をもつ、ノイズを出さない回路のノイズ・フィギュアは最小で 3 dB です。さらに低いノイズ・フィギュアは、

〈表 4-4〉入力終端のノイズ・フィギュアへの影響

- ノイズの小さい回路では、入力の整合のために抵抗終端すると NF が 3 dB 悪化する。電圧ゲインも半分になる
- ノイズの大きい回路では、抵抗終端で整合をとると NF が 6 dB 悪化する
- リアクタンス終端は、LNA やミキサでの固定 IF/RF 周波数でしばしば用いられる
- 高い信号源抵抗や終端抵抗を使うと NF は低下するが、総合的な回路のノイズは増加する
- ノイズ・フィギュアの比較には、回路のインピーダンスが同一であることが必要

リアクタンス終端を使う場合に可能になります。

一方、回路で発生するノイズ V_{net} が信号源のノイズに対して非常に大きいとすると、抵抗による終端を付けた場合は、終端しない場合に比べて全体のノイズ・フィギュアは 6 dB 大きくなります。

まとめると、信号源抵抗が高い信号源を使うとノイズ・フィギュアは小さくなるものの、回路全体のノイズは大きくなるという興味深い結果が得られます。これは、回路のインピーダンスが同じ場合にだけ、ノイズ・フィギュアを比較することができることを示す重要な事実です。表 4-4 は、増幅器の入力の終端方法が、全体の回路ノイズとノイズ・フィギュアに及ぼす影響をまとめたものです。

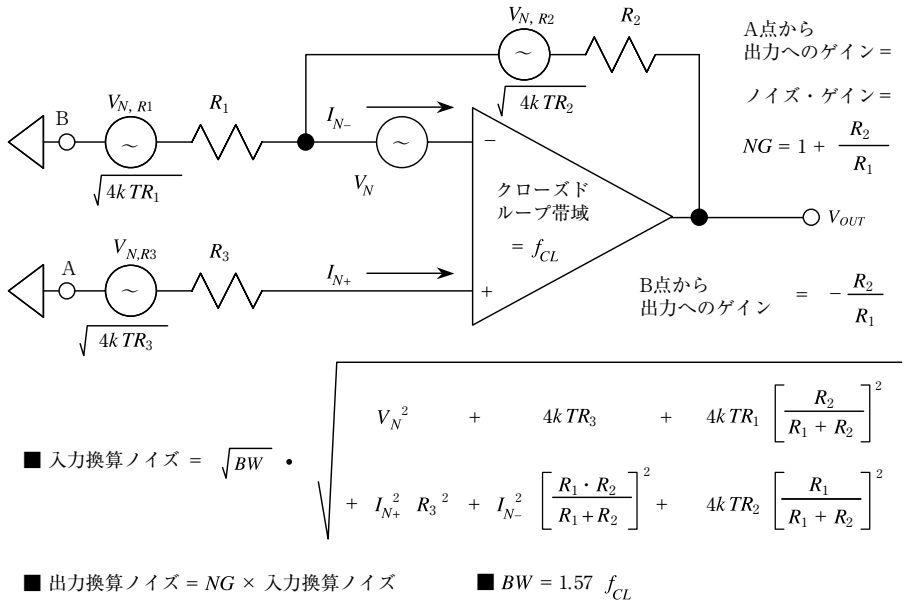
OP アンプのノイズは二つの要素に分けられます。その一つは低周波ノイズであり、大きさは周波数の平方根に逆比例します。もう一つは、中域から高域の周波数におけるホワイト・ノイズです。低周波ノイズは $1/f$ ノイズとして知られているものです（ノイズの電力が $1/f$ 則に従うからであり、電圧ノイズあるいは電流ノイズは $1/\sqrt{f}$ に比例する）。 $1/f$ ノイズのノイズ密度がホワイト・ノイズのそれと等しくなる周波数を、 $1/f$ コーナ周波数と呼びます。この周波数が低いほうが良い性能であり、OP アンプの性能を示す重要な指標となります。 $1/f$ コーナ周波数の値は、最近の低雑音低周波 OP アンプの多くで数 Hz 程度、高速 OP アンプで数百 Hz から数千 Hz に及ぶものがあり、さまざまな値を取ります。

一般に、高速 OP アンプ・アプリケーションで重要となるのは、回路が出力する全ノイズの実効値です。広帯域の場合には、おもにホワイト・ノイズがこの出力ノイズの実効値を左右し、相対的に $1/f$ ノイズは無視することができます。

高速 OP アンプでのノイズの影響についてさらに理解するために、図 4-11 に示す古典的なノイズ・モデルを使って解説します。この図では、考えられるすべてのホワイト・ノイズの発生源が示してあり、信号源や帰還抵抗からの外部ノイズも含まれています。

この図の関係式を使って、クロードループ帯域全体にわたって合計した出力ノイズの実効値を計算することができます。OP アンプの周波数応答が比較的フラットである場合には、この式が極めてよく当てはまります。しかし、高周波特性に数 dB を越えるような

〈図 4-11〉OP アンプ回路の全ノイズの計算



ピークがあると、実際のノイズは計算値よりも大きくなります。これは、3 dB 遮断周波数の手前の 1 オクターブ周辺のノイズが支配的になるからです。

ほとんどのアプリケーションでは、OP アンプの帰還回路の周波数特性は比較的平坦に設計されるので、この図中の式でノイズを見積もることができます。ただし、式で使われる周波数帯域は等価ノイズ帯域であることに注意が必要です。等価ノイズ帯域は、単一ポールの周波数特性のシステムでは、クローズドループの 3 dB 帯域幅を 1.57 倍することで得られます。

表 4-5 は、図 4-11 で示した個々のノイズ源がどのように出力に影響するかを示した表です。この表で、個々の電圧ノイズ密度を計算したあとで、それぞれを 2 乗したものの総和を取り、さらにその平方根を取ることで (RSS ; root-sum-square), 出力でのノイズ密度が得られます。RSS を取るのは、個々のノイズには相関がないためです。最終的に出力ノイズの実効値を得るには、この値に等価ノイズ帯域幅の平方根を掛けます (等価ノイズ帯域幅とは、単一ポールのシステムではクローズドループの 3 dB 帯域幅に補正值 1.57 を掛けたもの)。

平均的な高速 OP アンプは 150 MHz 以上の帯域をもち、そのパイポラ入力段の入力電

〈表 4-5〉ノイズ源とその出力換算の係数

ノイズ源 (電圧値表記)	OP アンプ出力に換算するための係数
R_3 のジョンソン・ノイズ $\sqrt{4kTR_3}$	ノイズ・ゲイン $1 + R_2/R_1$
R_3 から非反転入力への電流ノイズ $I_{N+} \times R_3$	ノイズ・ゲイン $1 + R_2/R_1$
入力電圧ノイズ V_N	ノイズ・ゲイン $1 + R_2/R_1$
R_1 のジョンソン・ノイズ $\sqrt{4kTR_1}$	R_1 入力から出力へのゲイン $- R_2/R_1$
R_2 のジョンソン・ノイズ $\sqrt{4kTR_2}$	1
R_2 から反転入力への電流ノイズ $I_{N-} \times R_2$	1

圧ノイズは、およそ $2 \sim 20 \text{ nV}/\sqrt{\text{Hz}}$ の範囲にあります。電圧ノイズを正しく把握するために、抵抗のジョンソン・ノイズ V_N について見てみましょう。 $V_N = \sqrt{4kTR \cdot BW}$ において、 k はボルツマン定数、 T は絶対温度、 R は抵抗値、 BW は対象とする等価ノイズ帯域幅となります。式を用いると、 100Ω の抵抗は $1.3 \text{ nV}/\sqrt{\text{Hz}}$ のノイズ密度をもっており、 1000Ω の抵抗では $4 \text{ nV}/\sqrt{\text{Hz}}$ になります（室温 27°C ，すなわち 300 K としたときの値）。

バイポーラ・トランジスタのベース-エミッタ間には、（ノイズをもたない）エミッタ抵抗 r_e を流れるコレクタ電流のショット・ノイズに起因する、等価的な電圧ノイズ源があります。ノイズ電流はコレクタ電流 I_C の平方根に比例します。一方、エミッタ抵抗はコレクタ電流に反比例しますから、結果として、ショット・ノイズ電圧はコレクタ電流の平方根に反比例することになります。

FET 入力 OP アンプの電圧ノイズは、バイポーラ OP アンプより大きい傾向がありますが、電流ノイズは極めて小さくなります（一般に数十 $\text{fA}/\sqrt{\text{Hz}}$ ）。これは、入力のバイアス電流が小さいためです。しかし一般に、 100 MHz 以上の帯域を必要とする用途で FET 入力 OP アンプが必要になることはありません。

また、OP アンプの各入力には、入力電流ノイズも存在します。高速 FET 入力 OP アンプのゲート電流は非常に小さく、その入力電流ノイズはほとんど常に無視することができます（数 $\text{fA}/\sqrt{\text{Hz}}$ 程度）。

電圧帰還型 OP アンプでは、非反転入力と反転入力での電流ノイズは一般に同等であり、ほとんど常に無相関です。広帯域電圧帰還型 OP アンプの平均的な電流ノイズの値は、 $0.5 \text{ pA}/\sqrt{\text{Hz}} \sim 5 \text{ pA}/\sqrt{\text{Hz}}$ の範囲です。バイポーラ入力段に入力バイアス電流のキャンセ

ル回路が付加されている場合、入力電流ノイズは増大します。これは、それらの電流ノイズは相関がなく、したがってバイポーラ入力段の本質的な電流ノイズに新たなノイズが加算 (RSS の形で) されるからです。

電流帰還型 OP アンプの入力電圧ノイズは、同程度の帯域の電圧帰還型 OP アンプより小さくなる傾向があります。これは通常、電流帰還型 OP アンプの入力段の動作電流が大きいためにエミッタ抵抗が小さくなり、電圧ノイズも小さくなるからです。電流帰還型 OP アンプでの電流ノイズの代表値は、およそ $1 \text{ nV}/\sqrt{\text{Hz}} \sim 5 \text{ nV}/\sqrt{\text{Hz}}$ の範囲になります。

電流帰還型 OP アンプの入力電流ノイズは、一般にバイアス電流が大きいということで、電圧帰還型 OP アンプより大きくなる傾向があります。電流帰還型での反転入力と非反転入力の電流ノイズは、その入力部の独特な構成のために大きさが異なるのが通常で、別々に規定されます。ほとんどの場合では、反転入力の電流ノイズのほうが大きくなっています。代表的な電流帰還型 OP アンプの入力電流ノイズは、 $5 \text{ pA}/\sqrt{\text{Hz}} \sim 40 \text{ pA}/\sqrt{\text{Hz}}$ 程度です。

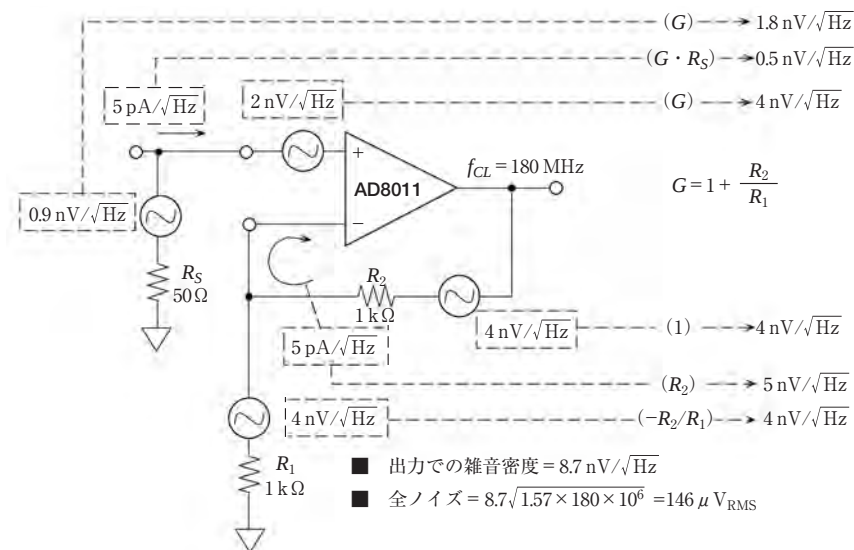
ノイズを計算するうえでの一般ルールは、相関のないノイズ源を RSS の形式で加算することですが、この意味するところは次のようになります。システムの出力に影響するノイズ源があるとして、その大きさがシステム内の他のノイズの振幅の 20 % 以下だとすると、全システム・ノイズには 2 % 以下の寄与しか与えないので、そのようなノイズ源はほぼ常に無視できるのです。多くの場合、最大のノイズ源に対して 33 % 以下の大きさであれば、そのノイズ源は無視できます。考慮すべきノイズ源と無視できるノイズ源を正しく判断すれば、この方法でノイズの計算を簡略化できます。

OP アンプのクロードループ・ゲインは、出力ノイズの大きさを左右する大きな要因です。クロードループ・ゲインが高い場合、OP アンプの電圧ノイズが出力ノイズの最大の原因となります。ゲインが低い場合には、入力電流ノイズの影響も考慮する必要がありますし、特に電流帰還型 OP アンプではそれが支配的になる場合があります。

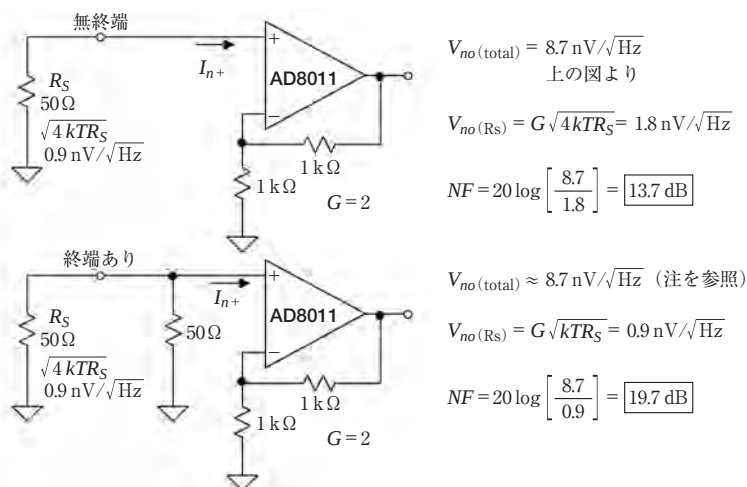
高速 OP アンプ回路での帰還抵抗は、 100Ω 以下から $1 \text{ k}\Omega$ 以上と広範囲になります。そのため、具体的な値とクロードループ・ゲインを知らずに、それらの抵抗の出力ノイズに対する影響を一般的に述べることは困難です。これらを計算する最善の方法は、すべてのノイズ源を含んだ計算を自動化する簡単なプログラムを書くことでしょう [たとえば参考文献 (1) を参照]。大部分の高速アプリケーションでは、信号源インピーダンスが 100Ω 以下であれば、信号源のノイズは無視することができます。

図 4-12 は、電流帰還型 OP アンプ AD8011 (300 MHz, 1 mA) の総合出力ノイズの計算例を示しています。6 個あるノイズ源のすべてを計算に含んでいます。図には、それらのノイズ源を出力に反映させる適切な係数も示してあります。 $G = 2$ の場合、AD8011 のクロードループ帯域幅は 180 MHz です。計算の最後で補正係数 1.57 をかけることにより、

〈図4-12〉AD8011の出力ノイズの分析



〈図4-13〉AD8011で入力に終端をもつ場合ともない場合のノイズ・フィギュア



注：入力雑音電流は、終端のありなしで50Ωを流れるか、25Ωを流れるか異なるが、全体としてこの差は無視できる。

単一ポールの増幅器の帯域幅を等価ノイズ帯域に変換しています。

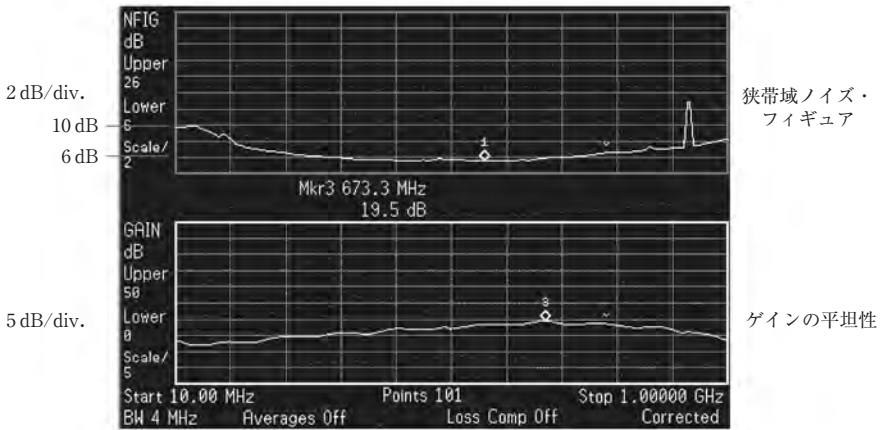
これで、総合の出力ノイズが計算できたので、ノイズ・フィギュアの計算に取り掛かります。図 4-13 は、AD8011 を使った回路の二つの例を示しています。上の図は入力が終端されていない条件で、下の図は終端された条件にあたります。

終端されていない場合(上の図)では、先ほどの図 4-12 にあるように総合出力ノイズは $8.7 \text{ nV}/\sqrt{\text{Hz}}$ でした。これには、 50Ω の信号源のノイズも含んでいます。信号源だけに起因する出力ノイズは、信号源のノイズを単純にノイズ・ゲイン倍したものですから、 $G\sqrt{4kTR_s} = 1.8 \text{ nV}/\sqrt{\text{Hz}}$ です。これから、ノイズ・フィギュアは単純に $NF = 20 \log(8.7/1.8) = 13.7 \text{ dB}$ になります。

終端された場合(下の図)では、総合出力ノイズは依然として約 $8.7 \text{ nV}/\sqrt{\text{Hz}}$ です。このとき、入力電流ノイズ (I_{n+}) は、終端されていないときの 50Ω ではなく 25Ω の抵抗に流れていますが、全体としてこの差による総合出力ノイズの計算への影響は無視できる程度であることに注意します。

しかしながら、信号源のノイズは、この場合は 50Ω の分圧抵抗の存在により $\sqrt{kTR_s}$ となり、それを反映した出力は $G\sqrt{kTR_s} = 0.9 \text{ nV}/\sqrt{\text{Hz}}$ となります。ノイズ・フィギュアは、 $NF = 20 \log(8.7/0.9) = 19.7 \text{ dB}$ と計算されます。終端する場合は、終端なしに比べてノイズ・フィギュアで 6 dB 劣るわけです。

〈図 4-14〉AD8350 の $10 \text{ MHz} \sim 1 \text{ GHz}$ におけるノイズ・フィギュアとゲイン特性



- 10 MHzから1 GHzでのスポット・ノイズ・フィギュアの変化を示す。
- 測定帯域は4 MHzに設定。
- 平均雑音電力を積分して求める。

最後に、ノイズ・フィギュアは実際には周波数で変化することに注意してください。図4-14は、10 MHzから1 GHzにわたって測定したAD8350のノイズ・フィギュアの周波数特性を示しています。上の曲線がノイズ・フィギュアであり、下はクローズドループ・ゲインの平坦性です。

ほとんどの場合、図4-11や図4-12の例で使われたような近似は、クローズドループ帯域が比較的平坦であるなら、十分な精度で成り立ちます。しかし、特定のキャリア周波数を扱うような狭帯域の高周波アプリケーションでは、その周波数付近での実際のノイズ・フィギュアを使うことが望ましいでしょう。

4-2 通信用途で利用できるデバイスと応用例

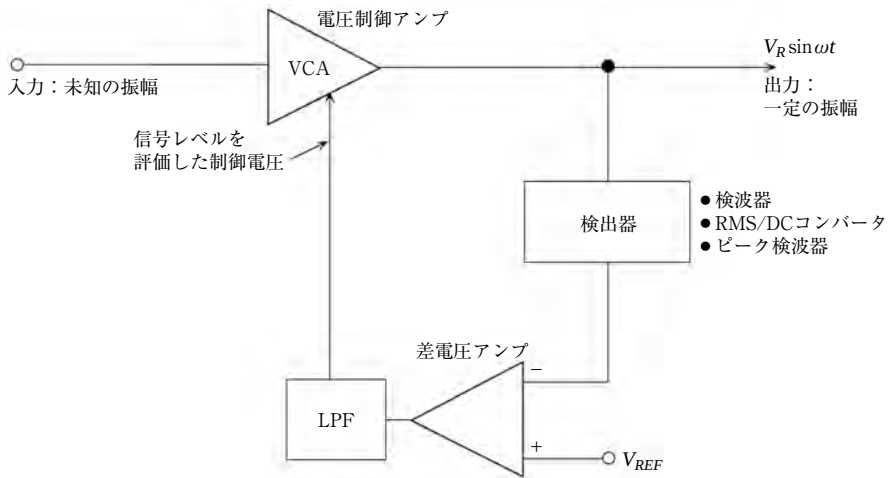
●自動ゲイン制御における可変ゲイン増幅器

通信用途において、広帯域で低歪みな可変ゲイン増幅器(variable gain amplifier ; VGA)にはさまざまな応用があります。その一例として、無線受信機の自動ゲイン制御(automatic gain control ; AGC)があげられます。受信される信号エネルギーは、一般に伝播経路の変動を原因とする大きなダイナミック・レンジを示し、受信機側でダイナミック・レンジを圧縮する必要があります。この場合、必要な情報は(変調方式にかかわらず)キャリアの絶対値ではなく、変調波のエンベロープに含まれています。たとえば、1 kHzで30%の変調度で変調された1 MHzのキャリアは、受信されたときのキャリア・レベルが0 dBmでも-120 dBmでも、同一の情報を運んでいます。受信機に使用されるAGCは、入力変動が大きい状態でも、決められた参照レベルにキャリアの振幅を合わせるように動作します。AGC回路は、一定の期間にわたって収集したキャリア強度(平均振幅が用いられることが多い)に応じて、信号のダイナミック・レンジを圧縮します。

結果としてAGCの動作には、受信信号レベルの変動に対する応答時間が必要になります。突然の信号レベルの増大に対応するために必要な時間は、ピーク検波を利用することで短くできますが、過渡的なノイズのピークにもAGCが応答するようになるので、若干の不都合を生じることになります。非線形フィルタや遅延AGCを考慮することは、AGCシステムを最適化するうえで有効ですが、現実にはたくさんのトレード・オフが存在します。図4-15は基本的なAGCシステムを示したものです。

ここで興味深いことは、実際のAGCループからは二つの出力が得られることです。当然ながら、一つは振幅が安定化された信号です。そしてもう一つは、VCAの制御電圧です。この電圧は、入力信号の平均振幅を測定したものです。システムが正確に校正されていれば、この制御電圧はRSSI(received signal strength indicator ; 受信信号強度表示)として知られる、入力信号の測定値として使うことができます。

〈図 4-15〉一般的な自動ゲイン制御システムの構成



十分に精密な電圧によるゲイン制御の仕組みがあれば、この信号を使うことで、入力信号レベルの校正された受信システムを作り上げることができます。

●電圧制御増幅器

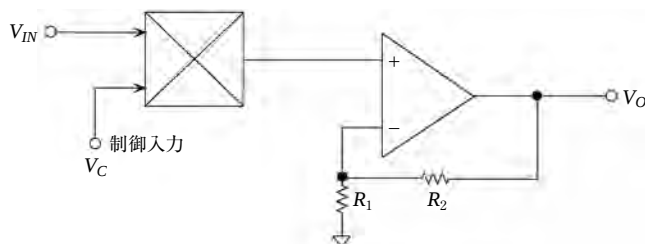
図 4-16 に示すように、アナログ・マルチプライヤ (乗算器) を可変ゲイン増幅器として使うことができます。一つの入力に制御電圧を加え、もう一つの入力には信号を加えるわけです。このようにすると、ゲインは制御電圧に直接に比例して変化するようになります。

アナログ・マルチプライヤを使った大多数の VCA (voltage controlled amplifier ; 電圧制御増幅器) では、ゲインは制御電圧に比例して変化しますが、ノイズが大きくなる傾向があります。しかし、広いゲイン範囲をもちながら一定の帯域幅と位相推移を備え、低雑音で大信号を扱うことができ、さらに低歪みで低消費電力、精密で安定な dB ゲインに比例して可変できるような VCA が要求されています。AD600, AD602, AD603, AD604, AD605, AD8367 は、これらの厳しく相反する要求に対してユニークでエレガントな回路手法で応えた製品群であり、X-AMP と呼ばれています [exponential amplifier に由来する。文献 (2) を参照]。

X-AMP のコンセプトは単純です。図 4-17 に示すように、パッシブな広帯域アッテネータの次段に固定ゲイン増幅器が接続され、電圧制御による減衰を可変する特別な手法が用いられています。

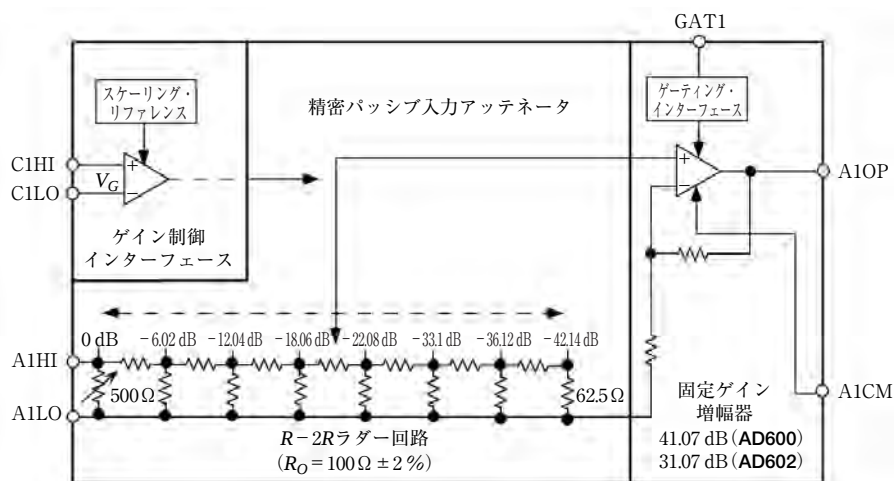
AD600/602 の増幅段は、入力ノイズが低くなるように最適化されており、中程度のゲ

〈図 4-16〉マルチプライヤを電圧制御増幅器として使う



$$V_O = \frac{V_{IN}}{K} \cdot \left(1 + \frac{R_2}{R_1}\right) V_C$$

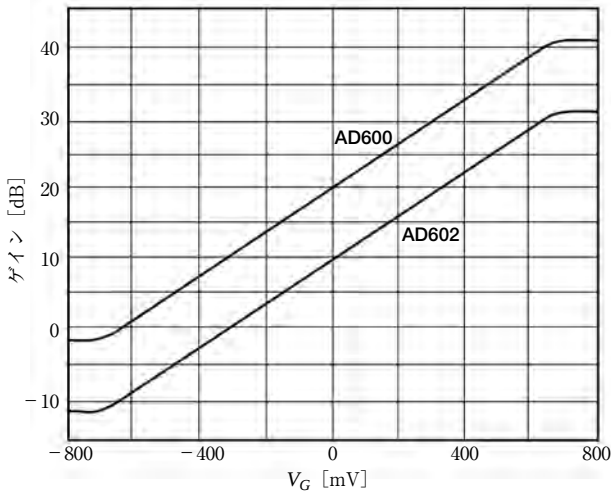
〈図 4-17〉デュアル 30 MHz X-AMP AD600/AD602 の 1 チャンネルぶんの構成



イン (30～40 dB) を精密に設定し、歪みを最小にするよう負帰還が使われています。増幅器のゲインは固定されているので、交流および過渡応答特性は歪みや群遅延も含めて一定になります。ゲインが大きいために入力が数 mV 以上で駆動されることがないので、常に小信号応答の範囲で動作することになります。

アッテネータ部は、7 段 (8 タップ) の R-2R 抵抗ラダー回路になっています。正しく dB 単位で直線可変ができるようにタップ間の比率は精密に 2、つまり 6.02 dB になっていて、最大減衰量は 42.14 dB になります。増幅器の入力はアッテネータのどのタップにも接続

〈図 4-18〉AD600/AD602 の制御電圧とゲインの関係

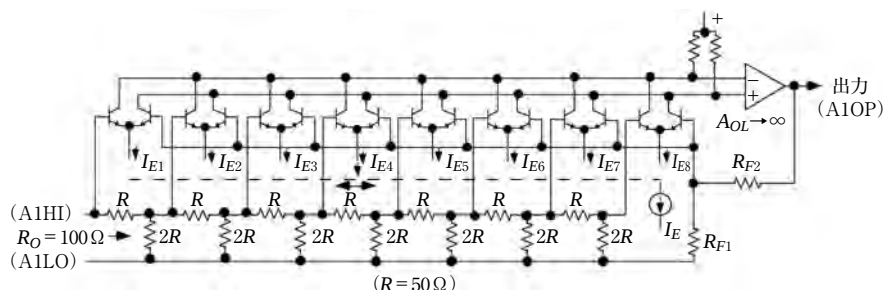


でき、約 ± 0.2 dBのわずかな偏差によってタップ間の補間さえできます。全体のゲインは、固定の最大ゲインから、42.12 dB低下したゲインまでが可変範囲となります。たとえばAD600の固定ゲインは41.07 dB (113倍)なので、このデバイスのゲイン範囲は -1.07 dB $\sim +41.07$ dBです。ゲインと制御電圧の関係は、制御電圧 V_G をボルトで表すと、 $G_{dB} = (32V_G + 20)$ dBで与えられます。AD602では、固定ゲインは31.07 dB (35.8倍)であり、制御電圧との関係は $G_{dB} = (32V_G + 10)$ dBになります。

$V_G = 0$ でのゲインは、 ± 0.2 dBの許容誤差に収まるようにレーザ・トリムされています。ゲインの倍率は、高精度かつ温度係数が小さくなるようにレーザ・トリムされたオンチップのバンドギャップ・リファレンス（このICはデュアル・アンプとなっていてリファレンスは2系統で共用される）によって決定されます。図4-18はAD600とAD602の、ゲインと差動制御電圧の関係を示しています。理想的な制御特性からの偏差は、そのダイナミック・レンジの大半で1 dBの数分の1に過ぎません。

X-AMPの動作を理解するために、図4-19に示す簡略化した内部回路をもとに解説します。8個あるタップのそれぞれが、8組のバイポーラ差動ペアのそれぞれの片側の入力に接続されています。これらの差動ペアは、電流制御トランスコンダクタンス (g_m) 増幅段として動作します。 g_m 段の残りの入力はすべて、ゲインを決定する帰還回路 R_{F1} と R_{F2} につながっています。エミッタ・バイアス電流 I_E が8個のトランジスタ・ペア（この図では示されていない）の一つに導かれると、その差動ペアが増幅器の入力段となって働

〈図 4-19〉X-AMP における g_m の電流制御を利用したタップ間での連続的なゲインの補間



きます。

エミッタ・バイアス電流が最も左側のトランジスタ・ペアに流れたとき、信号入力が増幅器に直接に接続されることになり、最大ゲインとなります。注意深く設計されたオープンループにより、負帰還の効果で高周波でも歪みが非常に小さくなっています。ここで、エミッタ・バイアスが2番目のトランジスタ・ペアに切り替えられたとすると、全体のゲインは正確に 6.02 dB 低下しますが、動作する増幅段は一つだけで歪みが低く保たれます。

実際のエミッタ・バイアス電流は、最初のトランジスタ・ペアから次のトランジスタ・ペアへと徐々に伝達されます。バイアス電流が二つの段で均等に分配されたときにはどちらもアクティブですから、これはループの制御を競い合う二つの入力段をもった OP アンプとなっています。片方の入力段には信号がそのまま加わり、もう片方には正確に半分の信号が加わることになります。

詳しく解析すると、実効的なゲインの減少は予想した 3 dB ではなく、 $20 \log 1.5$ つまり 3.52 dB の減少になります。この誤差を全ゲイン領域にわたって等しく分割すると、 ± 0.25 dB のゲイン・リプルが生じることになります。しかし、実際の補間回路のバイアス電流はガウス分布となり、またエミッタ・バイアス電流の大部分は常に隣接するステージに流れます。このことによりゲイン関数は滑らかになり、実際のリプルは小さくなります。バイアス電流がさらに右側の回路に流れるようになると、それに応じて全体ゲインが低下します。

X-AMP ファミリー製品の主な仕様を表 4-6 にまとめました。説明した AD600/AD602 以外のデバイスにも注目してください。

AD600/AD602 X-AMP の全入力換算ノイズは $1.4\text{ nV}/\sqrt{\text{Hz}}$ であり、これは $100\ \Omega$ 抵抗の熱雑音 ($1.29\text{ nV}/\sqrt{\text{Hz}}$ @25 °C) よりわずかに大きいだけです。この入力換算ノイズはアッテネータの設定によらず一定ですので、出力ノイズは設定ゲインによらずに常に一定と

〈表 4-6〉X-AMP ファミリのおもな仕様

型番	帯域	歪み	ノイズ	入力抵抗	電源電圧
AD600/602	35 MHz	-60 dBc@10 MHz	$1.4 \text{ nV}/\sqrt{\text{Hz}}$	100 Ω	$\pm 5 \text{ V}$
AD603	90 MHz	-60 dBc@10 MHz	$1.3 \text{ nV}/\sqrt{\text{Hz}}$	100 Ω	$\pm 5 \text{ V}$
AD604	40 MHz	-43 dBc@10 MHz	$0.8 \text{ nV}/\sqrt{\text{Hz}}$	300 k Ω	$\pm 5 \text{ V}$
AD605	40 MHz	-51 dBc@10 MHz	$1.8 \text{ nV}/\sqrt{\text{Hz}}$	200 Ω	+5 V
AD8367	500 MHz	$IP_3 = +31.5 \text{ dBm}$ @140 MHz	$NF = 7.8 \text{ dB}$ @140 MHz	200 Ω	+2.7 ~ +5 V

いうことになります。

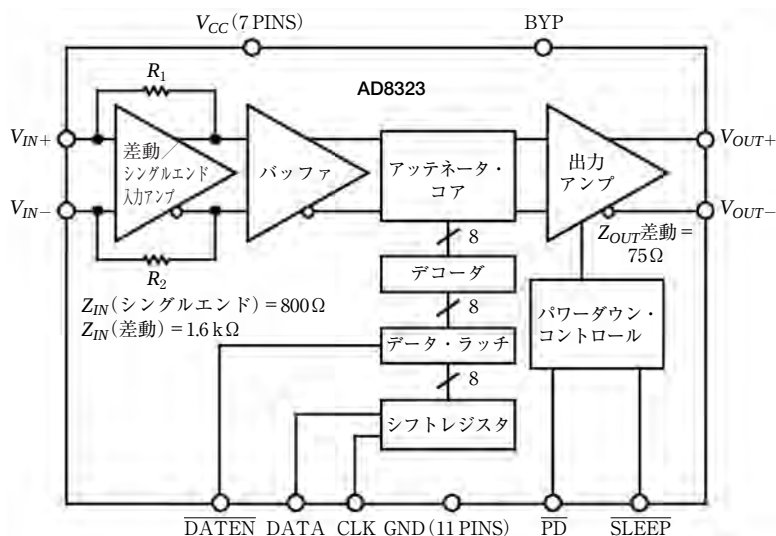
AD600 はゲインが 113 ですから、出力ノイズ密度は $1.4 \text{ nV}/\sqrt{\text{Hz}} \times 113 \div 158 \text{ nV}/\sqrt{\text{Hz}}$ となります。最大出力の 2 V_{RMS} に対して、帯域を 1 MHz とすると SN 比は 82 dB です。また、AD602 の SN 比はこれより 10 dB 高い 92 dB となります。

● CATV アップストリーム・データ・ライン・ドライバ用のデジタル制御 VGA

ケーブル・モデムの登場により、一般的なダイアル・アップ接続より遥かに高速なデータ・レートが実現され、またケーブル・モデムも非常に一般的になりました。データの受信（ダウンストリーム）に加えて、ケーブル・モデムはデータの送信（アップストリーム）も行います。このために必要になるのが、公称 1 V_{RMS} (+11.2 dB あるいは 60 dBmV) の出力レベルで 75 Ω 同軸ケーブルをドライブできる、デジタル制御が可能な低歪みの可変ゲイン増幅器です。AD8323 は、この用途に適したライン・ドライバの製品ファミリの一つです。AD8323 のゲインは 8 ビットのシリアル・データで制御され、0.7526 dB/LSB のステップで 53.5 dB の可変ゲイン幅をもちます。AD8823 のブロック構成を図 4-20 に示します。

AD8323 は、0 dB から -53.5 dB まで可変できるデジタル制御アッテネータ・コアを内蔵しています。入力バッファには約 27.5 dB のゲインがあるので、総合ゲインは -26 dB ~ 27.5 dB の範囲になります。パワーアップ・モード時、AD8323 は次の四つのアナログ機能で構成されます。入力アンプ（プリアンプ）は、シングルエンドと差動のどちらでも使用できます。プリアンプ部は、微妙なゲイン調整をするバーニヤ回路を駆動します。この部分は 0.7526 dB/LSB の分解能を備えていて、全体でおよそ 5.25 dB の減衰が得られます。バーニヤ回路の後に続く D-A コンバータが、AD8323 の減衰量の大部分を受けもっています（8 ビット、48 dB）。

〈図4-20〉CATV用デジタル制御の可変ゲイン増幅器 AD8323



プリアンプとバーニャ回路での信号は、*PSRR* と直線性を改善するために差動で扱われています。D-A コンバータから出力段へは差動電流として供給されます。出力段では、それを 75 Ω 負荷を駆動するのに必要なレベルまで増幅します。

パワーアップ/パワーダウンにかかわらず、一定の動的出力インピーダンス (75 Ω) を維持する能力は AD8323 の重要な利点であり、コスト面でも有利になります。出力段では負帰還を使って、動的な差動出力インピーダンスを 75 Ω にしています。これにより外付けの 75 Ω 終端が不要となり、標準的な OP アンプを使う場合に比べて 2 倍の有効出力電圧が得られます。

これらの特長により、+5 V 単一電源で動作しながら、AD8323 は必要な出力電力を供給することができます。また、出力レベルが $1 V_{RMS}$ (+11.2 dBm, 60 dBmV) に達するまで、-56 dBc の歪み性能が得られます。

AD8323 の重要な仕様項目を表 4-7 にまとめておきます。

● xDSL アップストリーム・データ・ライン・ドライバ

今や、さまざまなタイプの DSL が高速インターネット・アクセスに使われています。アップストリームのデータ経路では、およそ 144 kHz ~ 500 kHz の帯域にわたって、13 dBm のディスクリート・マルチトーン (DMT) を送信する必要があります。DMT 信

〈表 4-7〉CATV 用ライン・ドライバ AD8323 の仕様上のポイント

- アップストリーム経路の送信で DOCSIS (Data Over Cable Service) スタンダードをサポート
- 53.5 dB の範囲において 0.7526 dB ステップでのゲイン設定が可能 (−26 dB ~ +27.5 dB)
- 3 線式 SPI デジタル・インターフェース
- 帯域幅: 100 MHz 以上 (全ゲイン)
- 低歪み @1 V_{RMS} (+11.2 dBm, +60 dBmV) 75 Ω 負荷出力
 - ・ −56 dBc SFDR@21 MHz
 - ・ −55 dBc SFDR@42 MHz
- 5 V 単一電源 (133 mA)
- パワーダウン・モード (35 mA), スリープ・モード (4 mA)
- パワーアップ/パワーダウン・モードにおける 75 Ω の動的出力インピーダンス

号のクレスト・ファクタ(波高値)は 5.3 と高く、ライン・ドライバには 27.5 dBm, つまり 100 Ω の電話線に 7.5 V_{peak} を印加することに相当するピーク電力の供給が求められます。

DMT 変調された信号を周波数領域で見ると、複数の周波数サブバンドに含まれる電力として現れます。それらのサブバンドをトーンとかビンと呼ぶことがあり、それぞれは等しい周波数間隔をもっています。それぞれのサブバンド、あるいはトーンの中には、直交振幅変調 (QAM) 信号が発生します。もし、あるサブバンドの信号が隣接するサブバンドや他のサブバンドの高調波などの信号で妨害されると、これらの信号のデコードが困難になります。

ライン・ドライバの出力信号の完全性を表す仕様項目には、従来から用いられてきたシングル・トーン高調波歪み (THD), ツー・トーン相互変調歪み (IMD), 第 3 次インターセプト・ポイント (IP₃) などがありますが、DMT 信号や他の複雑に変調された波形を取り扱う増幅器に対しては、それだけでは不十分です。

一般的な ADSL アップストリーム DMT 信号は、多数の QAM 信号のキャリア (サブバンドまたはトーン) をもち、キャリアの数は 27 本に達するものもあります (図 4-21 参照)。マルチトーン電力比 (MTPR) は、代表的なサブバンドの測定電力と、QAM データを含まないように特に選択した他のサブバンドの測定電力の相対的な差を表すものです。言い換えると、ここで選択するサブバンド (トーン) とは空の状態であり、意図的な送信電力がない (QAM 信号がない) サブバンドであり、空いている周波数ビンです。その意味で、MTPR は「未使用ビン試験」と呼ばれることもあります。MTPR の値は通常 dBc で表され、すべての DSL システムにとって最も重要な仕様です。

xDSL ライン・ドライバでもう一つ重要な仕様は、帯域外 SFDR です。DMT アップストリーム・データの歪みによって生成される不要信号がダウンストリーム帯域に入り込むと、音声帯域やダウンストリーム・データを歪ませる可能性があります。

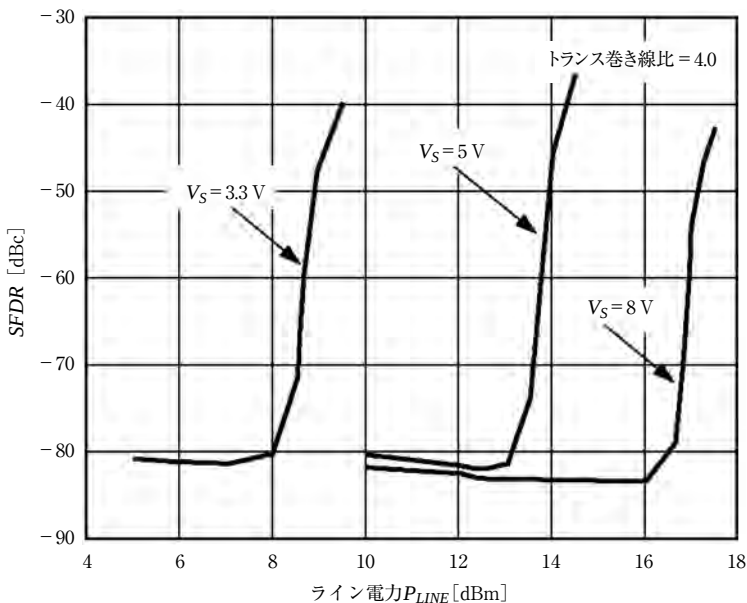
図4-22は、AD8018ライン・ドライバ（アナログ・デバイセズ社のDSLライン・ドライバ・ファミリの1品種）によるxDSLライン・ドライバ回路を示しています。ピークDMT信号として、100 Ω の電話線において7.5 Vが出力可能です。

5 V単一電源動作のAD8018から得られる低歪み最大出力振幅を、3.1 Ω の送端終端抵抗でのロスを見込んで4 Vと仮定すると、1：4以上のステップアップ比のトランスが必要です。

この理由から、図中のAD8018の回路では、1：4の巻き線比のトランスを介して電話線と結合されています。 R_1 と R_2 は送端終端用のライン・マッチング抵抗であり、それぞれ3.1 Ω です。AD8018の出力から見た差動負荷は、送端終端抵抗を含めて12.5 Ω になります。この条件でも、AD8018は電源ライン電圧の0.5 V以内までの出力を低歪みで供給します。

トランス結合であることから、AD8018の出力インピーダンス変化は複雑になるので、安定性確保のためにR-C直列ネットワークを各出力とグラウンドの間につなぐことが推奨されます。16 MHz以上での低インピーダンス経路としては、10 Ω の抵抗と1 nFのコ

〈図4-23〉144 kHz～500 kHzの帯域外SFDRとアップストリーム・ライン電力の関係



〈表 4-8〉xDSL ライン・ドライバ AD8018 の主な仕様

- デュアル電流帰還型 OP アンプ
- 帯域幅：130 MHz (−3 dB)
- スルー・レート：300 V/ μ s
- レール・ツー・レール出力 (5 Ω 負荷で電源電圧 −0.5 V 以内までスイング可能)
 - ・12.5 Ω 負荷で +16 dBm 出力
 - ・5 V 電源で、+30.5 dBm ピーク電力 (3.75 V)
- MTPR：−70 dBc (25 kHz ~ 138 kHz)
- 帯域外 SFDR は 144 kHz ~ 500 kHz で 12.5 Ω 負荷出力、電力 +16 dBm で −82 dBc を維持
- 入力電圧ノイズ：4.5 nV/ $\sqrt{\text{Hz}}$ @100 kHz
- 低消費電流
 - ・フルパワー・モード：9 mA/アンプ
 - ・スタンバイ・モード：4.5 mA/アンプ
 - ・シャットダウン・モード：0.3 mA/アンプ

ンデンサが推奨値です。また、コモンモードでの安定性を向上するために、出力を 10 k Ω の抵抗でグラウンドにつないであります。

図 4-22 の回路について、異なる電源電圧での帯域外 SFDR とアップストリーム・ライン電力の関係を図 4-23 に示します。

表 4-8 に、AD8018 の重要な特徴と仕様をまとめてあります。

◆参考文献◆

- (1) Bob Clarke, "Find Op Amp Noise with Spreadsheet", Electronic Design, December 13, 1990, or Analog Devices AN253.
- (2) Barrie Gilbert, "A Low Noise Wideband Variable-Gain Amplifier Using an Interpolated Ladder Attenuator", IEEE ISSCC Technical Digest, 1991, pp.280, 281, 330.

第 5 章

OP アンプ・アイデア集

Walt Jung, Walt Kester / 訳：石戸谷 徹

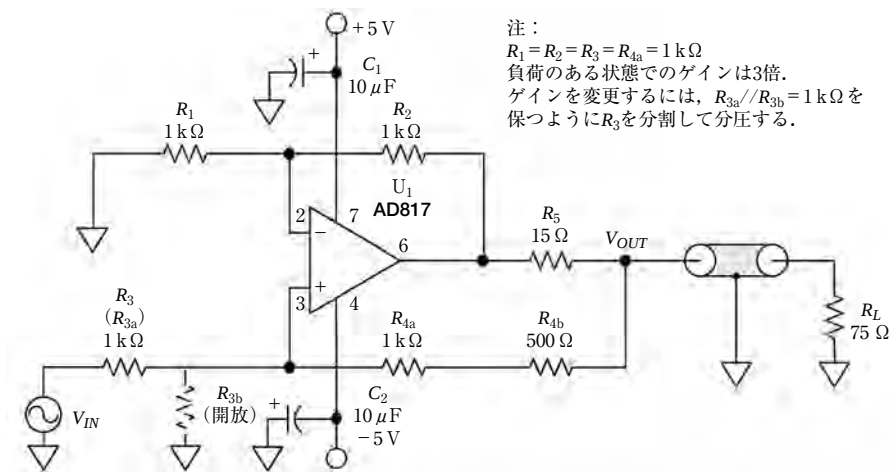
本章では、OP アンプの応用に関する各種のアイデアを、多方面にわたって紹介していくことにします。アイデアは多様な用途にわたって広く集め、本書の各章のカテゴリーに適合しない多くの革新的な OP アンプの応用技法を説明しています。その概念のいくつかは、すでに発表されている出版物から着想を得たものもあります。そのような場合は、元となった出典を明記してありますので参照してください。

5-1 汎用 OP アンプの応用回路

●高効率ライン・ドライバ

従来のビデオ用ライン・ドライバは、伝送線路の特性インピーダンスとマッチングさせるため、直列の終端抵抗を使用しています。方法としては簡単ですが、このような構成は本質的に負荷と直列終端抵抗の双方で同じ電圧降下を生じるため非効率なものです。このことは、 $\pm 12\text{ V}$ や $\pm 15\text{ V}$ などの高電源電圧を使用して、 $1\text{ V}_{\text{p-p}}$ のビデオ信号を扱う場合は通常問題にはなりません。しかし、低い電源電圧（特に 5 V 以下）では、ドライバの無歪み限界にとって明らかに問題となります。このような条件下では、従来のドライバでは歪みなしで 2 倍の V_{OUT} 信号を得ることは容易ではありません。

図 5-1 の回路は、このドライバの効率問題についての解決策を示しています。このライン・ドライバでは、ハウランド型のフィードバック構成が用いられています [ピクター・コーレン (Victor Koren) による文献 (1) からの引用]。この回路では、直列終端抵抗 R_5 の値をかなり小さくすることができ、電圧降下を減少して効率を高めています。OP アンプに対する正/負両方のフィードバック経路が、 R_3 と R_4 、 R_1 と R_2 から構成されています。ここで AD817 は、ビデオ特性とライン駆動能力の高さから選ばれています。この回路は、このほかの多くの OP アンプでも動作し、十分な出力特性を得ることができます。

〈図 5-1〉⁽¹⁾ 高効率ビデオ・ライン・ドライバ

この例においては、75 Ω 伝送ラインを駆動していますが、 R_5 は 15 Ω に設定されています。このスケールングによって、従来のように 75 Ω 抵抗で生じる電圧降下を 1/5 に低減しています。OP アンプの出力は、 V_{OUT} の電圧出力に対して 20 % 増でよくなり、 V_{OUT} の 1 V に対して 1.2 V を出力すればよいことになります。このことは、電源電圧が 5 V 以下であっても容易に動作する設計を可能にし、 V_{OUT} からは無歪みの 1 V_{p-p} ビデオ信号を供給できます。この回路では、正/負のフィードバック経路の抵抗 $R_1 \sim R_5$ を適切に選択することによって、適切なソース・インピーダンスとなります。

必要とする出力インピーダンス R_O に応じて、 R_5 の値は $R_5 < R_O$ である必要があります。直接的な設計手順は、 R_O の何分の 1 かを R_5 として単に設定し、適切な R_O を規定する $R_1 \sim R_4$ の組み合わせを求めます。この設計例では、 R_5 は R_O の 1/5 (15 Ω) に設定しています。

図中の注にあるように、簡略的な設計方法としては、4 個のフィードバック抵抗 R_1 , R_2 , R_3 , R_{4a} の値を等しくすることです。このことは、入手が容易な抵抗値にすれば、部品の共通化に役立つことにつながります。この抵抗値は、目標とする出力インピーダンスより適度に高い値にするべきです。この回路の場合は、1 kΩ を基本値として選んでいます。

このとき、 $R_4 (= R_{4a} + R_{4b})$ の値は、次式で決まります。

$$R_4 = \frac{R_5 \cdot R_1 + R_O \cdot R_2}{R_O - R_5} \dots\dots\dots (7-31)$$

そして、 R_{4b} の値は単に $R_4 - R_{4a}$ で求められます。

R_{4b} (この回路では2個の1 k Ω の抵抗を並列接続で構成)を含めて、1個の集合抵抗器を使用すればさらに簡単に構成できます。 R_{4b} については、他の設計例においては、これほど容易に実現できないことに注意してください。それでも、 R_1 から R_4 までの抵抗は、できるだけ抵抗比が1%以内に揃った集合抵抗器を使用するとよいでしょう。

例に示された増幅段のゲインは、出力に負荷を接続した状態で約3倍です。ゲインの調整が必要ならば、次に示す手順を適用してください。この手順は、増幅段を確実に機能させるために必要な条件でもあり(ゲインにかかわらず)、合成される R_O を維持するためにも必要です。たとえば、全体としてのゲインを1に設定するならば、 R_3 を2個の抵抗に変更することにより可能です(すなわち $R_{3a} = 3 \text{ k}\Omega$ 、 $R_{3b} = 1.5 \text{ k}\Omega$ のようにする)。これはOPアンプの駆動電圧を下けているわけです。ただし、並列値である R_3 (R_3 は R_{4a} から入力側を見たときのインピーダンス)は同じ1 k Ω を維持していることに注意してください。同様に、 R_{3a} 、 R_{3b} にそれぞれ2 k Ω の抵抗を使用すると、負荷接続時の増幅段ゲインは1.5倍となります。もちろん、任意のゲインを設定するためには集合抵抗器は有効ではなくなるので、通常の精度1%の金属被膜タイプの抵抗を使用します。

上記と関連して、 V_{IN} となる入力電圧源は、合成インピーダンスとの関係を維持するためにも、1 k Ω に対して十分に低いインピーダンスでなければなりません。OPアンプの出力で直接に R_3 を駆動するような使用方法が最適です。あるいは、もし V_{IN} の電圧源インピーダンスが既知の値で一定であれば、 R_3 の値からそのぶんを差し引くことができます。

一般的な警告として(すべてのハウランド回路にあてはまる)、設計時には、すべての条件のもとでこの信号源インピーダンスを維持しなければなりません。そうでない場合には、入力を開放したときに回路自体が不安定になってしまいます。たとえば、 R_3 がオープンになると、正側のフィードバックが R_1 - R_2 経由の負側のフィードバックより優位になり、回路はラッチアップしてしまいます。

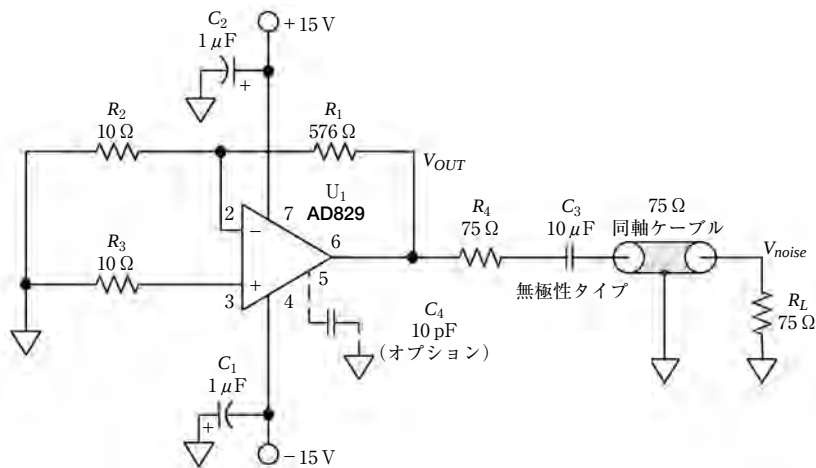
ここでの設計例は、75 Ω 系、1 V_{pp} レベルの標準ビデオ信号に対応した駆動回路ですが、この設計原則は他のインピーダンスや信号レベルに対しても応用できるものです。

●簡単な広帯域ノイズ発生器

電子回路設計は一般にノイズの極小化を追求するものですが、量と質の両方またはどちらかが良くわかっているスペクトラム的に平坦なノイズ(ホワイト・ノイズ)にも価値がある場合があります。そのような例の一つが、高分解能A-Dコンバータのためのディザ信号です。このようなアプリケーションにとって、出力レベルがわかっているノイズ発生器は有益です。非補償型のOPアンプを注意深く選び、OPアンプ自体の入力ノイズを増幅するように回路設定すると、大変良好な広帯域ノイズ発生器を構成できます。

図5-2に、この手法による回路例を示します。固定ゲインの増幅段としてOPアンプ U_1

〈図 5-2〉広帯域ノイズ発生器



を使用しています。入力ノイズは、 $G = 1 + (R_1/R_2)$ で表されるゲイン G で増幅されます。単純化した設計手順と条件を以下に説明します。

抵抗 R_2 と R_3 の値を 10 Ω 以下に選択することで、これらの抵抗器のジョンソン・ノイズの影響は OP アンプの電圧ノイズより小さくなります。同様に、OP アンプの電流ノイズも抵抗 R_2 、 R_3 によって電圧ノイズに変換される過程で、無視できるレベルに収まります。したがって、この回路の主要なノイズ源は、OP アンプ U_1 の入力電圧ノイズだけとなります。

R_L に発生する電圧ノイズ V_{noise} のレベルは、増幅段のゲインを G に設定すれば、OP アンプ U_1 の入力電圧ノイズ $1.7 \text{ nV}/\sqrt{\text{Hz}}$ (代表値) の $2G$ 倍のノイズ密度を V_{OUT} に発生します。すなわち、 V_{noise} の 2 倍の V_{OUT} を出力します。たとえば、 V_{noise} を $50 \text{ nV}/\sqrt{\text{Hz}}$ とし、抵抗 R_2 が 10 Ω に固定されているとすると、そのときに必要な抵抗 R_1 の値は次のようになります。

$$R_1 = 10 \times \left(\frac{2V_{noise}}{1.7} - 1 \right) \dots\dots\dots (7-32)$$

V_{noise} の単位は $\text{nV}/\sqrt{\text{Hz}}$ であり、式中の 1.7 は OP アンプ U_1 の入力電圧ノイズ ($\text{nV}/\sqrt{\text{Hz}}$) の代表値です。広帯域で $50 \text{ nV}/\sqrt{\text{Hz}}$ の出力を得るには、抵抗 R_1 は 576 Ω (最も近い標準値) と計算されます。一方、数百 kHz の帯域幅で $1000 \text{ nV}/\sqrt{\text{Hz}}$ のオーディオ帯用のノイズ源は、 $R_1 = 11.8 \text{ k}\Omega$ 、 $C_3 = 100 \mu\text{F}$ とすることで実現できます。この回

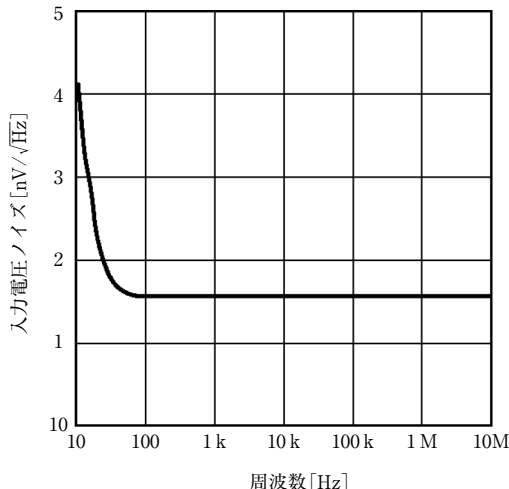
路では、バイポーラ入力電圧帰還型 OP アンプで、内部のゲイン段が1段で構成されているデバイスを U_1 に使用すると、最高の性能が得られます。このような OP アンプは、周波数に依存しない平坦な入力電圧ノイズ特性（すなわちホワイト・ノイズ特性）を有しているからです。アナログ・デバイセズ社の高速 OP アンプの多くは、フォールデッド・カスケード構造のものも含めて、この構成になっています。

これらと対比すると、OP27に代表されるような（他の同様な構造のものも含む）、多段増幅でポールをもつ補償型の OP アンプでは、出力ノイズ応答にピークをもつようになります。これは、用いられている周波数補償の方式や、それに対応するゲイン配分に起因するものです。 U_1 を選ぶときには、数十倍の周波数範囲にわたって電圧ノイズが平坦な特性を示しているデバイスを探してください。

AD829を使用すれば、図 5-3 に示すように、入力電圧ノイズ値は 100 Hz 未満から 10 MHz まで平坦です。実際の回路では、高いほうの周波数帯域の限界はゲインや補償に依存しますが、以下で説明するようにそれを制御することができます。

出力は無極性のコンデンサ C_3 を通して結合されているので、 V_{OUT} には増幅された DC オフセットは生じません。 C_3 の値は、必要とする最も低い周波数のノイズを通過させるために十分な大きさの容量とします。この回路例では約 100 Hz で -3 dB していますが、もっと低い周波数に対応するように C_3 の値を変更することができます。出力の終端抵抗 R_L は、標準的な 75 Ω ケーブルの駆動と 75 Ω の負荷 R_L への伝送供給を考慮したものです。

〈図 5-3〉AD829 の入力電圧ノイズ



一般に、このノイズ発生器の有効性は、非補償型（外部補償型）のOPアンプを、可能な限り最大の帯域幅で動作させることで最大となります。AD829においては、5番端子に加わる容量を最小にする（5番端子に対応するプリント基板のパッドを削除したり、5番端子を切り落としたりする）ことで帯域幅は最高になります。逆に、帯域幅を減らす必要があれば C_4 を追加します。5番端子の静電容量を最小にすると、AD829の利得帯域幅は500 MHzを越えるほどに拡大されます。ただし、増幅段の有効な-3 dB帯域幅は、増幅段のゲイン G に反比例します。また入力電圧ノイズは、ICの固体によって異なると思われます。したがって、抵抗 R_1 で出力レベルを調整します。また、それほど広帯域なノイズを必要としないならば、別のOPアンプとしてAD817を検討してもよいでしょう。

一般にAD829のようなバイポーラ入力OPアンプは、差動入力段のテール電流のためにPTATバイアス*²³を用いています。等価入力ノイズは、このテール電流の平方根に比例して変化します。このことは、温度によってノイズ出力が変化することを意味しますが、出力ノイズに与える正味の影響は50℃の温度変化で1 dB以下です。

●単電源動作の半波/全波整流器

OPアンプとダイオードを組み合わせて、半波/全波整流回路を構成する方法は数多くあります。図5-4に示す方法は、1個のデュアルOPアンプと2個の抵抗だけで、単電源で動作する整流回路です[参考文献(3) 参照]。

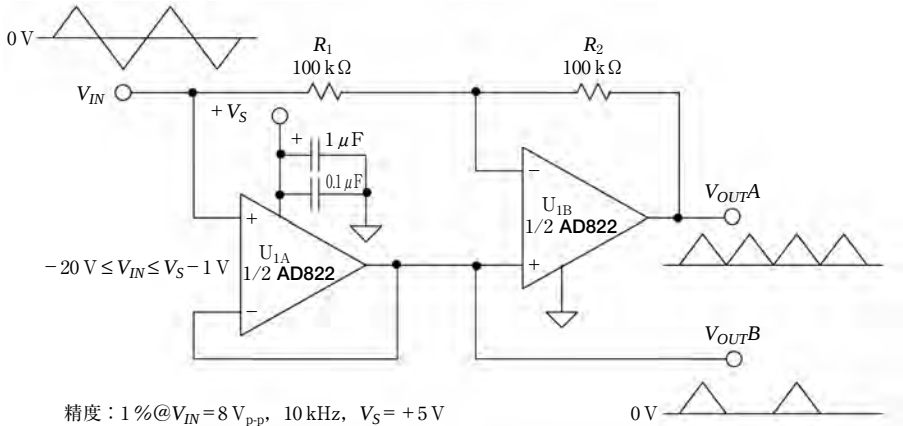
この回路は、グラウンド・レベルより入力信号が低くなっても使用できるような単電源OPアンプで動作します。AD820（シングル）/AD822（デュアル）OPアンプは、NチャンネルJFET入力段を有しており、負電源電圧より20V低いレベルまでの信号が入力可能なデバイスです。

これらのOPアンプの出力段は、エミッタ共通型コンプリメンタリ・バイポーラ構成によるレール・ツー・レール段になっており、電流吐き出し時は約40 Ω 、電流吸い込み時は約20 Ω の出力抵抗を有しています。この出力段の能力によって、軽い負荷で動作させれば、電源電圧から数mV下のレベルまで出力できます。

入力信号がグラウンド・レベルより高い場合、ゲイン1（ユニティ・ゲイン）の U_{1A} の出力と U_{1B} のループは R_1 をブートストラップします。このブートストラップによって、 U_{1B} の二つの入力は等しくなります。このため、 R_1 と R_2 には電流は流れず、出力 V_{OUTA} は入力信号に追従します。逆に、入力がグラウンド・レベルより低い場合、 U_{1A} の出力は飽和動作により強制的にゼロ・レベルになります。 U_{1B} の非反転入力、 U_{1A} の出力、すなわちグラウンド・レベルになります。そして、この期間の U_{1B} の動作はゲイン1の反転

* 23：【訳注】PTAT；proportional to absolute temperature。絶対温度に比例すること。

〈図 5-4〉ダイオードを使用せず単電源で動作する半波/全波整流器



増幅器となり、入力信号 V_{IN} の反転部分が整流波形として出力されます。

したがって、 V_{OUTA} 点での正味の出力は V_{IN} を全波整流した波形になります。加えて、必要であれば U_{1A} の出力 (V_{OUTB}) から半波整流波形が得られます。

この回路は $+3 \text{ V} \sim +20 \text{ V}$ の単電源で動作します。 $+5 \text{ V}$ 電源で入力が $8 V_{p-p}$ の場合、 10 kHz 以上の帯域まで 1% 以下の精度を維持することができます。入力レベルの範囲は、負電源端子の値から -20 V まで、正電源端子の値の 1 V 以下までです。したがって、単電源 $+20 \text{ V}$ の場合は、 $\pm 18 \text{ V}$ の入力まで整流できることになります。

● OP アンプの並列化による負荷駆動

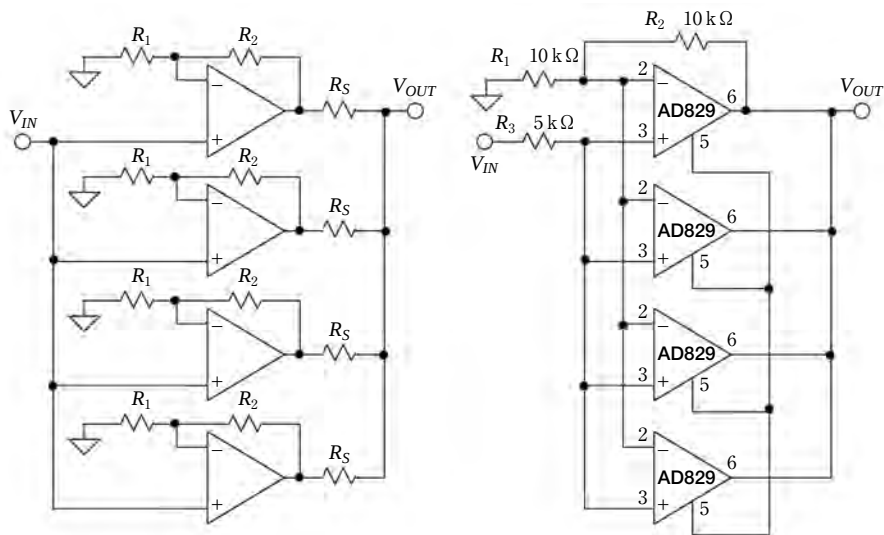
OP アンプを並列接続すると、出力インピーダンスを低く保ったまま負荷の駆動能力を増大でき、ノイズ電圧も減らせます。図 5-5 (a) に古典的な積み重ね型増幅回路を示します。この構成は、OP アンプ単体の回路に比較して、入力電圧ノイズは半減し、駆動能力は 4 倍となります。

しかし、この回路は下記のような弱点ももっています。

- (1) おおのこの OP アンプに対して個別に正確なゲインを設定する必要がある
- (2) OP アンプ間で配分する負荷電流を確実に等しくするために個々の出力に直列抵抗を追加しなければならない
- (3) 個々の OP アンプに固有のオフセットがあるため高ゲインでは入力範囲が制限される

図 5-5 (b) に示した回路もまた、入力電圧ノイズは半減し、駆動能力は 4 倍となります。しかし、部品点数は 12 個の抵抗が 3 個に減っています [参考文献 (4) 参照]。さらに、こ

〈図 5-5〉積み重ね型増幅回路の例



(a) 従来型OPアンプの並列接続

(b) 外部補償型OPアンプの並列接続

の回路は約 750 MHz の利得帯域幅をもっています。

図 5-5 (b) の構成は、一般にすべての外部補償型 OP アンプ (AD844/AD846 のように出力駆動段の前の高インピーダンス・ノードを端子に出しているタイプ) に適用可能です。OP アンプ AD829 は、ビデオ信号などの広帯域への応用に特に適しています。

図 (b) の回路において注目すべき点は、負荷を分散する外部抵抗 R_S が不要だということです。これは、個々の出力間の電圧差が、AD829 のコンプリメンタリ・エミッタ・フォロワ駆動出力段における、わずかなオフセットの不一致だけだからです。さらに、出力段の内部エミッタ抵抗 15 Ω が、出力電流の配分を等しくします。また、クローズドループ・ゲインは、この微小オフセット電圧には影響されません。

図 5-5 (b) に示した方法では、4 個の OP アンプを並列接続して従来と同様のフィードバック抵抗を利用するだけで、出力は大きな負荷駆動能力もち、低ノイズな複合アンプが可能になるということです。図 (a), (b) も同様に、4 個の OP アンプによって駆動電流を増大させる方法ですが、部品数に大きな違いがあります。

どのように回路がノイズを減らすかを理解するために、まず個々の OP アンプの入力換算電圧ノイズを V_{M1} , V_{N2} , V_{N3} , V_{N4} として、全体のノイズ電圧を V_N と定義します。そして、すべての入力とは並列に、かつ高インピーダンス・ノードとして接続されています。

その結果、 V_N は下記のように表すことができます。

$$(V_N - V_{N1})g_m + (V_N - V_{N2})g_m + (V_N - V_{N3})g_m + (V_N - V_{N4})g_m = 0 \quad \dots\dots\dots (7-33)$$

$$\therefore V_N = \frac{1}{4}(V_{N1} + V_{N2} + V_{N3} + V_{N4}) \quad \dots\dots\dots (7-34)$$

しかし、各 OP アンプの電圧ノイズは無相関で、スペクトル密度は同じですから、

$$V_N = \frac{1}{4}\sqrt{4V_{N1}^2} \quad \dots\dots\dots (7-35)$$

$$\therefore V_N = \frac{V_{N1}}{2} \quad \dots\dots\dots (7-36)$$

となります。この結果は、すべて互いに無相関なパラメータである入力オフセット電圧、入力オフセット電圧変動、 $CMRR$ 、 $PSRR$ なども、それらの真の平均値に近づくであろうということを示唆しています。したがって、デバイスごとのばらつきを減少させるという副次的な効果もあります。

AD829は使いやすいデバイスで、 $\pm 5\text{ V} \sim \pm 15\text{ V}$ の電源電圧で動作し、非補償利得帯域幅も 750 MHz に達しています。定格出力電流は 20 mA なので、図に示した回路では 80 mA までの負荷を駆動することができます。

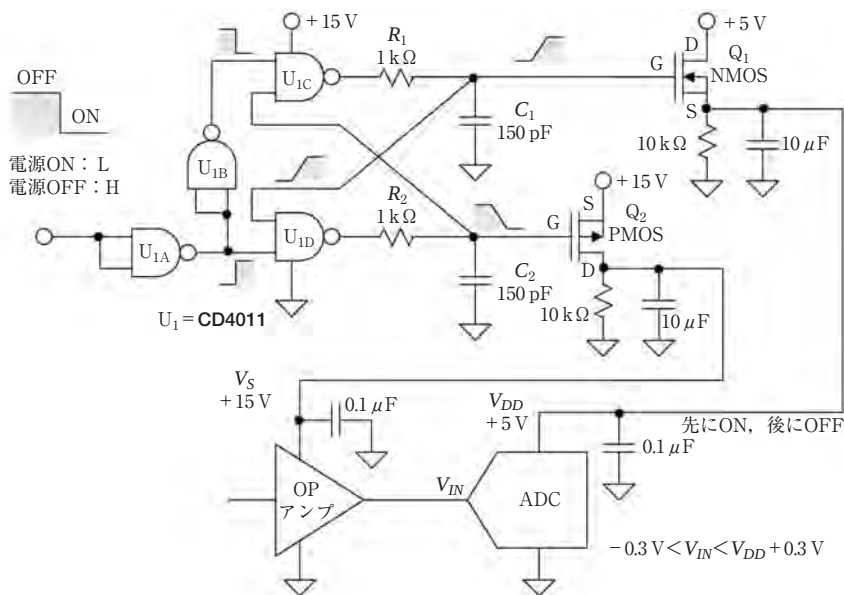
単体の AD829 の入力電圧ノイズは $1.7\text{ nV}/\sqrt{\text{Hz}}$ なので、並列接続回路では約 $0.85\text{ nV}/\sqrt{\text{Hz}}$ の入力電圧ノイズになります。しかし、この低電圧ノイズ特性を活かすためには、この回路は相対的に低い信号源インピーダンスで動作させなければなりません。これは、AD829単体の入力電流ノイズが $1.5\text{ pA}/\sqrt{\text{Hz}}$ あり、並列回路では入力電流ノイズは $3\text{ pA}/\sqrt{\text{Hz}}$ となるからです。

図 (b) の回路では、バイアス電流をキャンセルする抵抗 R_3 の値を $R_1//R_2$ (並列抵抗値) としていることに注目してください。このデバイスでは、内部で入力バイアス電流の補償を行っていないため、バイアス電流がほぼ等しく同じ方向に流れていれば、この R_3 が効果を発揮します。もし、内部にバイアス電流補償をもつ OP アンプや電流帰還型 OP アンプを使用する場合は、入力バイアス電流が等しくなかったり、同方向に流れなかったりするので、 R_3 は $0\text{ }\Omega$ とするべきです。

●多電源システムのための電源シーケンス制御回路

バッテリー稼動している携帯機器では、必要に応じて電源を切断することで稼働時間を伸

〈図 5-6〉多電源システムでの電源シーケンス制御



ばすことができます。そのため、新しいデバイスではパワーダウン機能を提供しているものが多くなってきました。しかし、使用するデバイスにそのような機能がない場合は、他の方法を考えなくてはなりません。また、多電源システムでは、電源を ON/OFF する順序を適切に制御する回路が必要となる場合があります。

図 5-6 に示す回路は、単電源 A-D コンバータへ +5 V 電源を供給し、信号バッファの OP アンプに +15 V 電源を供給する構成です。一般には、同じ +5 V 電源が OP アンプにも A-D コンバータにも供給されることが多く、その場合には電源の順序は問題になりません。しかし、高いシステム性能を得るために、OP アンプを A-D コンバータより高い電源電圧で駆動することも広く行われています。

この回路では、MOSFET の Q_1 と Q_2 がデバイスに供給する +5 V と +15 V を適切な順序で切り替えています。電源投入時には A-D コンバータの電源が先に供給されなければならない、電源切断時には A-D コンバータの電源は最後に切られなければならない。それは、A-D コンバータへの入力 V_{IN} は決して正電源 V_{DD} より 0.3 V 以上高くなったり、負電源（ここではグラウンド）より 0.3V 以上低くならないといけないからです。これを守らないと、A-D コンバータがラッチアップしたり破損したりする危険があります。

MOSFET の Q_1 が A-D コンバータの +5 V 電源を、 Q_2 が OP アンプの +15 V 電源を切り替えています。 Q_1 と Q_2 のゲートは、クロス接続された CMOS NAND ゲート CD4011 (U_{IC} と U_{ID}) で駆動されています。 NAND ゲートには +15 V から電源を供給しており、MOSFET のゲートを駆動するために十分な電圧を出力します。

電源投入時には、L レベルを U_{1A} の入力に加えます。すると、出力は H レベルになり、 U_{1B} の出力を L レベルにします。その結果、 U_{1C} の出力は H レベルになり、 R_1 - C_1 の時定数だけ遅れて +15 V が Q_1 のゲートに入力され、最終的に Q_1 のソースを 5 V に変化させます。 U_{1C} からの遅延した出力は U_{1D} にも入力されており、 U_{1D} の出力を L レベルにします。 U_{1D} の出力は、 R_2 - C_2 の時定数だけ遅れて、 Q_2 のゲートを L レベルにし、 Q_2 のドレインに +15 V を発生します。それが OP アンプの電源 V_S となります。

電源切断時には、H レベルを U_{1A} の入力へ加えます。出力は L レベルになり、 U_{1D} の出力を H レベルにします。その結果、 Q_2 が OFF となり、+15 V 電源を OFF にします。時定数だけ遅れた U_{1D} の出力は、 U_{1C} の入力に加えられ、 U_{1C} の出力を L レベルにします。そして、 Q_1 のゲートが L レベルになり、A-D コンバータの電源 V_{DD} の 5 V を OFF にします。

システム電源が回路全体に供給されるときには、+5 V が +15 V より先に（または同時に）立ち上がらなければならないことに注意してください。同様に、システム電源が切れるときも、+15 V が +5 V より先に（または同時に）OFF にならなければなりません。

この回路は、参考文献 (5) で解説されている回路を変更したものです。オリジナルの回路では、電源 ON/OFF の順序が逆になっています。逆順序（+15 V が +5 V より先に ON し、+5 V が +15 V より先に OFF する）の回路は、NAND ゲートを NOR ゲート CD4001 に交換し、電源 ON/OFF を制御する信号の論理レベルを逆にします。そして、 Q_1 と Q_2 のゲート駆動信号を入れ替えることで簡単に実現することができます。

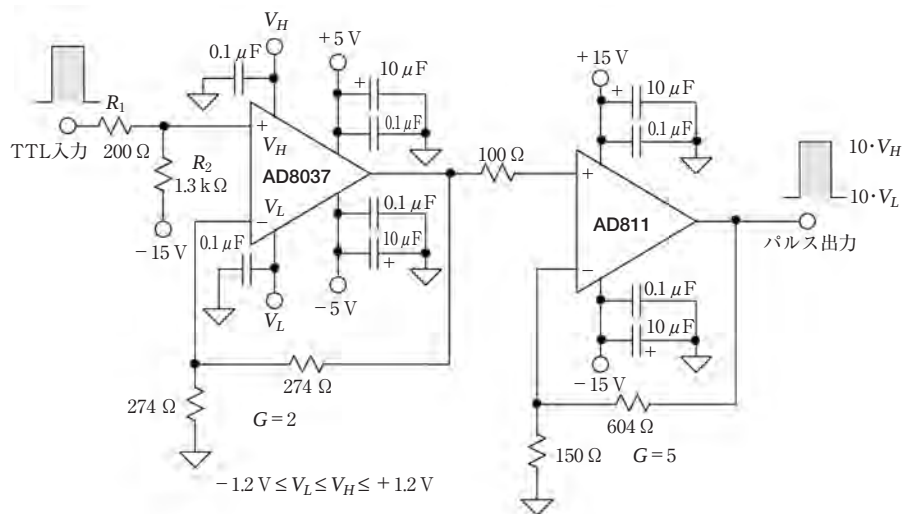
5-2 クラмп・アンプの応用回路

●クラмп・アンプ AD8037 を使用したプログラマブル・パルス発生器

クラмп・アンプ AD8036 ($G \geq 1$ で安定) と AD8037 ($G \geq 2$ で安定) の出力は、クラмп電圧によって均一なレベルに正確に制御することができます。この OP アンプは、広帯域、高スルー・レートといった特長を併せもっており、さまざまなアプリケーションに適しています。

AD8036/AD8037 の基本的な動作は、本書の第 3 章でも説明していますので参照してください。図 5-7 に示す回路は、出力レベルがプログラマブルなパルス発生器です [参考文献 (6) 参照]。

〈図 5-7〉 クランプ・アンプ AD8037 を使用した出力レベルがプログラマブルなパルス発生器



この回路は、入力として TTL レベルのタイミング信号を受け、出力には $2500 \text{ V}/\mu\text{s}$ のスルー・レートをもつ $24 \text{ V}_{\text{p-p}}$ のパルスを発生できます。出力レベルは、 $-2 \text{ V} \sim +12 \text{ V}$ の範囲で自由に設定することができます。

この回路は、ゲイン 2 倍の増幅器として動作する AD8037 と、出力を $\pm 12 \text{ V}$ の範囲に引き上げるための AD811 とから構成されています。AD811 は $\pm 15 \text{ V}$ 電源で使用可能なことと、その高スルー・レート特性で選択したものです。 R_1 と R_2 は、TTL レベルの入力信号をグラウンド・レベルに対して対称な信号にするため、マイナス方向に約 2 V 程度のレベル・シフトを与える抵抗です。これにより、H レベル/L レベル両方の論理レベルが AD8037 で確実にクランプされます。出力パルスの信号レベルを良好に制御するため、出力レベルは AD8037 のクランプ動作のみに起因し、リニア増幅器を通過する H/L レベルには影響を受けないようになっています。出力の立ち上がり/立ち下がり特性を良好にするためには、エッジ速度の速いロジック IC を使用するべきです。

論理レベル H は V_H の 2 倍の電圧でクランプされ、論理レベル L も V_L の 2 倍の電圧でクランプされます。AD8037 の出力は、ゲイン 5 倍で動作している AD811 によって増幅されています。全体としてはゲインが 10 倍となるので、 V_H 電圧の 10 倍の H レベル出力、 V_L 電圧の 10 倍の L レベル出力が可能です。このゲイン設定から、 $\pm 12 \text{ V}$ パルスを出力する際のクランプ・レベルは、 $V_H = +1.2 \text{ V}$ 、 $V_L = -1.2 \text{ V}$ となります。

●クランプ・アンプ AD8037 を使用した全波整流回路

AD8036/AD8037 のクランプ電圧入力端子は、通常の信号入力としても使用することができます。入力端子としては、一般的な OP アンプに匹敵する入力帯域をもっており、動的に駆動するといくつかの独特な機能を実現することができます。

図 5-8 は、絶対値発生器とも呼ばれる全波整流器の回路です [参考文献 (6) を参照]。この回路は 20 MHz まで動作し、性能の低下を許容すればもっと高い周波数での動作も可能です。特に高い周波数での歪み特性は、ダイオードを使用した全波整流器より良好です。

AD8037 は、ゲイン 1 の反転増幅器として使用されています。入力信号 V_{IN} は、この反転増幅器を駆動すると同時に、下側のクランプ・レベル入力の V_L も駆動しています。上側のクランプ・レベル入力 V_H は回路的に浮いた状態で、この回路では何の働きもしていません。

入力信号が負側のとき、増幅器はユニティ・ゲインの反転増幅器として動作し、入力と極性が逆で同じ大きさの正信号を出力します。 V_L 端子は同じ V_{IN} によって負側に駆動されるので、クランプ動作は行われません。これは、正の出力信号は、 V_L を駆動している入力レベルより常に高いからです。

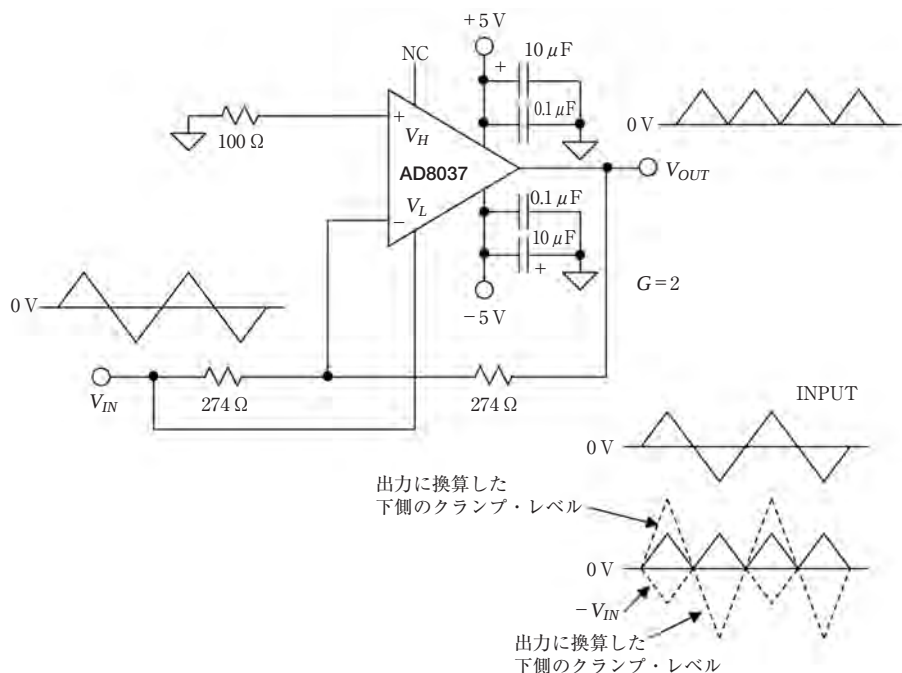
入力信号が正側のとき、出力は二つの異なる動作の合成結果となります。一番目の動作は、ユニティ・ゲインの反転増幅器によって入力信号 V_{IN} に -1 を掛けて出力します。この動作は、入力レベルに等しい負の信号を出力しようとし、出力に効果的なオフセットを発生させます。二番目の動作は、非反転入力端子は $100\ \Omega$ を介して接地されているので、 V_L に加わる電圧の 2 倍にクランプされた信号を出力しようとし（この状況では V_L は正側で変化する電圧であり、非反転入力端子は 0 V ）。ここで 2 倍というのは、ノイズ・ゲインが 2 であるからです。

図 5-8 に示しているように、これら二つの動作の合成によって、正の入力信号については入力信号を 1 倍したのと等しい出力を得ています。したがって、正入力信号でも負入力信号でも、出力は入力信号を 1 倍した絶対値となります。この回路で、入力の絶対値を負の信号でほしいときは、 V_L への入力を V_H に変更することで簡単に実現できます。

入力信号がゼロ・レベルと交差するとき、この回路の出力とグラウンド・レベル間の差は約 40 mV 以内です。この電圧値は、本来の OP アンプの入力とクランプ入力の間を切り替えるときに生じるもので、高範囲の周波数帯域にわたって一定です。しかしながら、順方向から逆方向に急速に切り替わるダイオードはないので、この回路の性能はダイオードを使用した全波整流器よりもはるかに勝っています。20 MHz までの信号では、最小の歪みで整流動作が可能です。

必要であれば、この 40 mV のオフセットは少々の部品を追加して回路に逆オフセットを加えることで取り去ることができます。反転入力端子へ 27.4 k Ω の抵抗を追加すれば、

〈図 5-8〉 クランプ・アンプ AD8037 を使った全波整流器



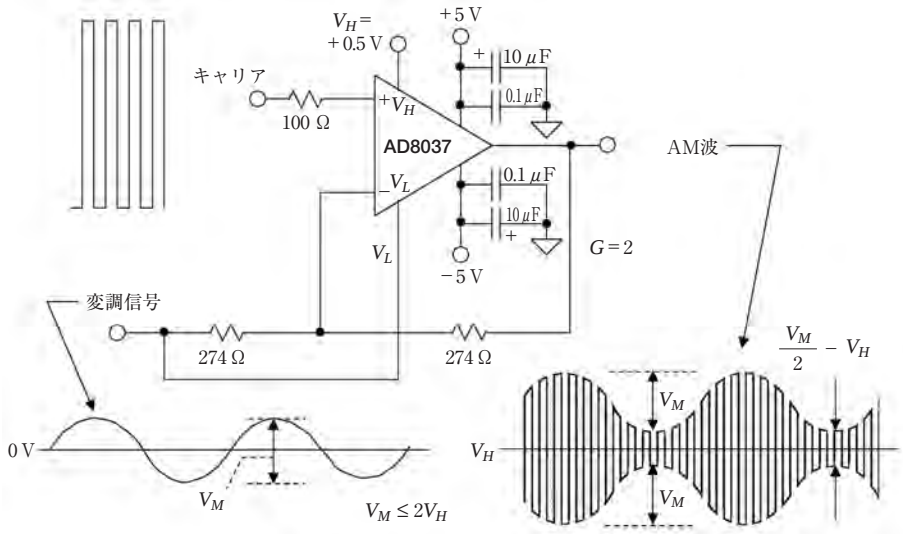
このノードは 0.01 倍のゲインをもつことになります（ただし、回路のゲインを 1% だけ変化させる）。このノードに $\pm 4 V_{DC}$ レベル（ $\pm$ は整流器の極性に依存する）を印加すれば、オフセットを補償できます。

全波整流回路は、AM 信号の検出、高周波交流電圧計、各種の演算など、多くの用途に応用できる回路です。

● クランプ・アンプ AD8037 を使用した振幅変調器

図 5-9 に示すように、AD8037 を使用して振幅変調器を構成することができます [参考文献 (6) 参照]。AD8037 の非反転入力、 V_H/V_L に設定される上側/下側の両レベルでクランプ動作をさせるのに十分な大きさの矩形波で駆動されています。この矩形波が高周波のキャリア信号となります。変調信号は、ゲイン 1 の反転増幅器の入力と下側クランプ入力 V_L に加えられています。 V_H には、ここでは設計例として +0.5 V のバイアスをかけています。

〈図 5-9〉 クランプ・アンプ AD8037 による振幅変調器



この回路動作を理解するため、最初に単純な回路で説明しておきます。まず、 V_H と V_L の双方に、それぞれ固定のDCバイアス電圧 $+0.5\text{V}$ と -0.5V を印加します。そして、図のように非反転入力をキャリア信号で、反転入力を変調信号で駆動すると、出力信号はキャリア周波数が変調信号の波形でオフセットされた形の $2V_{p-p}$ の矩形波になるでしょう。非反転入力(変調信号)は、出力の $2V_{p-p}$ の矩形波を変動させるオフセットを発生させていることになります。回路のノイズ・ゲインが2なので、上側/下側のクランプ・レベルはクランプ入力レベルの2倍となります。

V_L をDCレベルで固定するかわりに変調信号で駆動すると、もう少し複雑な状況になります。出力信号は、キャリア矩形波の上側と下側に変調信号波形の包絡線をもつ波形になります。上側と下側の包絡線は、典型的な振幅変調波と同じように 180° の位相差をもちます。

上側の包絡線は、反転入力に加えられる変調信号でオフセットされた上側クランプ・レベルで生成されます。オフセットは、回路が反転構成のため入力波形とは逆位相となります。

下側の包絡線は、二つの効果の合成で生成されます。一つ目は、前述の単純化した回路の場合のように、反転入力に加えられる変調信号によるオフセットです。このオフセットによる出力の位相は、上側包絡線と同じです。二つ目は、 V_L に加えられる変調信号によ

るオフセットで、レベルが2倍で逆位相に出力が駆動されることです。これは、ノイズ・ゲインが2であることと、 V_L の接続は非反転であることによります。

下側包絡線に対応する出力は、これら二つの動作を合成したものとなります。結果として、振幅変調波の下側包絡線を生成しています。変調の深さは、変調信号の振幅を変えることによって調整することができます。これにより、上側/下側の包絡線波形の大きさが変化します。

変調の深さは、 V_H に加えられている DC バイアスを変えることでも変更できます。この場合、上側と下側の包絡線波形の大きさは一定です。しかし、上下の包絡線間の間隔は変化します。これは、波形全体の大きさと包絡線の大きさとの比が変わるからです。

この回路では $V_H = +0.5\text{ V}$ としているので、変調信号 V_M のピーク・ツー・ピーク値が 1 V のときに 100% 変調となります。出力は上下とも、 V_H の値でオフセットしています。通常、 V_M をピーク・ツー・ピークの変調信号振幅値とすると、出力で上下の変調包絡線は $V_M/2 - V_H$ のレベルだけ分離されます。

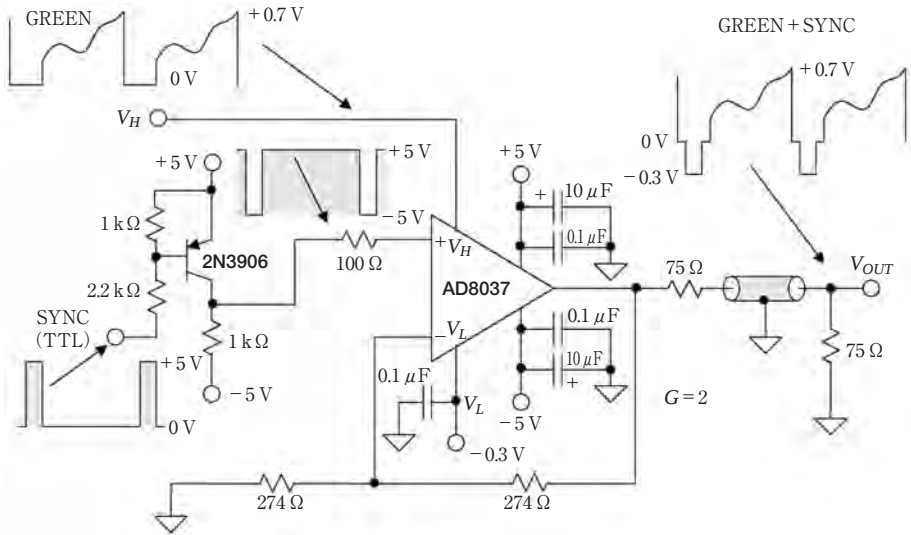
● クランプ・アンプ AD8037 を使用したシンク・インサータ

一般的なビデオ信号では、有効なビデオ領域に帰線期間として、水平/垂直のブランキング間隔が重ね合わされています。このブランキング間隔中にも、同期信号を必要とするシステムもあります。RGB システムでは、通常、同期信号はグリーン信号 G に挿入されます。コンポジット・ビデオ・システムでは、コンポジット信号自体か、S ビデオ・システムなら輝度信号 Y のブランキング部分に挿入されます。ビデオ信号についての説明は、本書の第3章を参照してください。

クランプ・アンプ AD8037 は、振幅や同期パルスの形状にそれほど正確さを要求されないビデオ用シンク・インサータとして使用することができます [参考文献 (7) 参照]。図 5-10 に示す回路は、AD8037 を使用して適切な振幅の同期信号を付加していますが、同期信号の DC レベルはビデオ信号のレベルに影響を与えません。この回路もゲイン 2 の非反転増幅であり、振幅を減衰させずに終端したケーブルを駆動することができます。

グリーンのビデオ信号は、AD8037 の V_H 入力に加えています。この信号は、 0 V のブランキング・レベルから、ほぼフルスケールの $+0.7\text{ V}$ までの値で変化します。TTL レベルの同期パルスは 2N3906 トランジスタのベースに入力されており、コレクタでは信号は 10 V_{DD} の振幅をもつ反転した同期パルスになります。その同期パルスは、AD8037 の非反転入力に加えられており、その信号の振幅はビデオ信号の有効部分では $+5\text{ V}$ です。この信号は、 V_H に入力されるグリーン信号の最大値 $+0.7\text{ V}$ より大きいので、グリーン信号はゲインで 2 倍されて出力に送られます。ブランキング部分では、AD8037 の非反転入力は -5 V になります。AD8037 の出力は、 V_L 入力の DC レベルの 2 倍の値でクランプされ

〈図 5-10〉クランプ・アンプ AD8037 を使用したシンク・インサータ



ます。通常、同期信号の振幅は0Vのブランキング・レベルに対して-0.3Vが基準値となっています。このレベルは、基準電圧ICが簡単な抵抗分圧によって V_L に加えておきます。

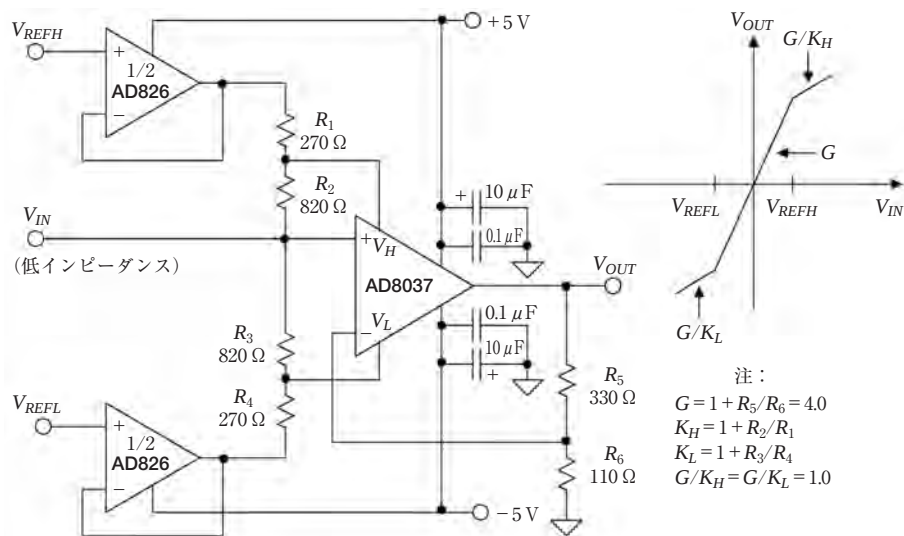
2N3906で発生させる同期パルスのHレベルとLレベルは、あまり厳密に考える必要はありません。AD8037の非反転入力へ与えるHレベルの値は、ビデオ信号の有効部分より大きければよいのです。Lレベルの値は、 V_L 入力のDC電圧より小さくしなければなりません。同期パルス入力の上立ち上がり/立ち下りのエッジ部分は、挿入される同期信号のタイミングを決定します。AD8037の V_L 入力のDCレベルは、同期信号の振幅だけを決定します。

PNPトランジスタ2N3906は、正方向のみのTTLレベルの同期信号から正負の駆動信号を簡単に供給する役目をしてしています。AD8037の非反転入力に加えられる同期信号は、出力ビデオ信号のDCレベルには影響しませんし、挿入された同期信号の振幅にも影響を与えません。

●区分線形増幅器としてのクランプ・アンプAD8037

区分線形増幅器は、OPアンプのフィードバック・ループにダイオードを挿入することで実現されることが多いでしょう。ダイオードが順方向バイアスになったときに抵抗を切

〈図 5-11〉ダイオードでなくクランプ・アンプ AS8037 を使用した区分線形増幅器



り替えて、OPアンプのクローズドループ・ゲインを変更するわけです。

しかし、この方法には三つの不都合があります。第一に、ダイオードの順方向電圧降下が(ショットキー・バリア・ダイオードでさえ)、切り替え範囲での精度と速度を低下させてしまいます。第二に、ダイオードの浮遊容量が帯域を制限することです。第三としては、ダイオードの順方向バイアス電圧の温度ドリフト(2 mV/℃)が伝達関数に誤差を生じさせることです。図 5-11 に示した回路は、これらの問題を回避するために、AD8037 の高速で正確なクランプ機能を用いて折点を設定する回路です[参考文献(8) 参照]。

AD8037 の非反転入力に印加する V_{IN} 信号が、 V_{REFH} と V_{REFL} に設定した折点電圧間の値であるとき、AD8037 はゲイン $G = 1 + R_5/R_6$ の標準的な OP アンプとして機能します。もし、入力信号が上側クランプ電圧 V_H より大きくなると、増幅器は入力信号を切断し、 V_H が非反転入力の信号となります。同様に、AD8037 の非反転入力の入力が下側クランプ電圧 V_L を下回ると、増幅器は入力信号を切断し、 V_L が非反転入力の信号になります。

図 5-11 では回路の動作をグラフでも示しています。 V_{IN} が電圧 V_{REFH} と V_{REFL} 間にあるとき、回路はゲイン $G = 1 + R_5/R_6$ の標準的な非反転増幅器です。 V_{IN} が V_{REFH} より大きいときには、 V_H が増幅器の非反転入力となります。

この条件下では、 V_{OUT} の伝達関数は二つの部分から構成されます。 V_{IN} から V_H へは、信号は係数 $K_H = 1 + R_2/R_1$ に弱められます。 V_H から V_{OUT} へは、ゲインは $G = 1 +$

R_5/R_6 のままです。このことは、この範囲における全体のゲインが G/K_H となることを示します。回路は、 V_{IN} が V_{REFL} を下回ったときも同様の動きをします。そのときのゲインは、 $K_L = 1 + R_3/R_4$ において、 G/K_L となります

各部品を注意深く配置すれば、5 MHz を越える帯域で意図した区分線形伝達関数の忠実な動作が保証できます。折点の安定性は、抵抗の温度係数の追従性、AD8037 のオフセット電圧の温度ドリフト $10 \mu\text{V}/^\circ\text{C}$ 、基準電圧の温度安定性によって決定されます。

基準電圧は、高精度電圧基準 IC や D-A コンバータを使用して生成します。精度を維持するには、入力信号の帯域にわたって低いソース・インピーダンスを確保するために、基準電圧を AD826 のようなデュアル・タイプの高速 OP アンプでバッファするとよいでしょう。

アナログ入力電圧 V_{IN} は、抵抗 R_1 ・ R_2 ・ R_3 ・ R_4 の負荷の影響による誤差を防ぐため、OP アンプ出力のようなインピーダンスの低い信号源から駆動するべきです。

5-3 そのほかの OP アンプ応用回路

●アクティブ・フィードバック・アンプ AD830 を使った積分回路

AD830/AD8130 に用いられているアクティブ・フィードバック・アンプ技術は、高精度な電圧-電流変換器などの用途に使用されています。また、コンデンサ接地型積分器 (grounded-capacitor integrator) の構成も可能になります [参考資料(9)参照]。

AD830 は、高インピーダンス負荷への双方向電流出力機能をもっています。図 5-12 の回路例で $R = 1 \text{ k}\Omega$ とすると、出力電流は単純に V_{IN}/R 、すなわち入力 1 V 当たり 1 mA となります。ただし最大出力電流は、AD830 の出力駆動能力 $\pm 30 \text{ mA}$ に制限されます。

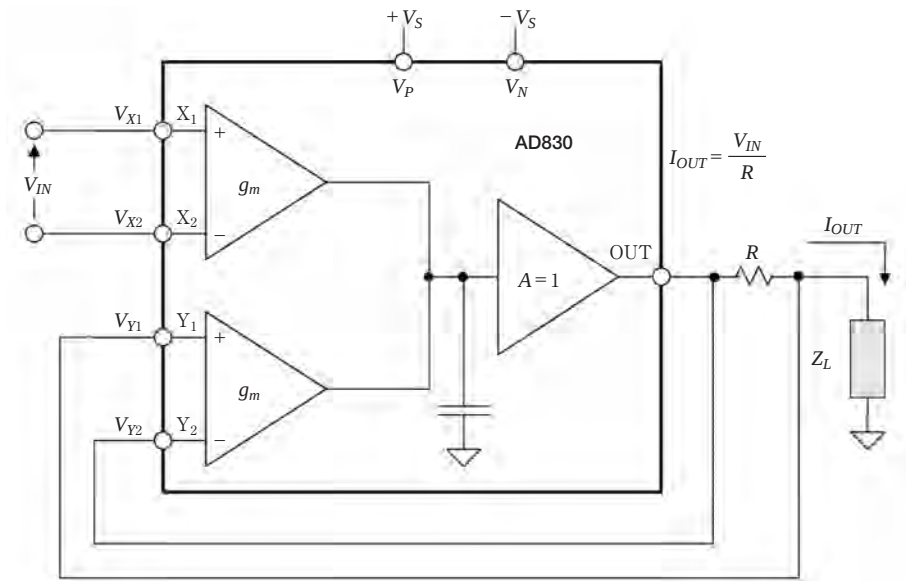
出力抵抗は、AD830 の CMR 性能によって決定されます。すなわち、AD830 の 60 dB の CMR 特性によって $1000 \times R$ の実効出力抵抗を示します。信号の周波数に対する出力インピーダンスは、データシートに記載されている CMR データを参照することによって決められます。出力の追従範囲は $\pm (V_S - 2 \text{ V})$ の範囲で、 V_{IN} によって増減します。

図 5-13 (a) は OP アンプ AD825 を用いた標準的な積分器とその特性、同図 (b) は AD830 を用いて改善したコンデンサ接地型積分器とその特性を示しています。試験回路の DC 動作点は、AD825 OP アンプ回路では R_1 で、AD830 回路では R_1 と C_1 によって決定されます。 R_2 と C_2 は、どちらの回路でも積分時定数を決定しています。

もし、図 5-13 (a) の OP アンプが理想的 (出力インピーダンスがゼロで、入力インピーダンスが無限大) と仮定すると、二つの回路での唯一の違いは、OP アンプを使用した積分器の入力限定抵抗 R_2 だけとなります。

しかしながら、現実の OP アンプでは出力抵抗は有限であり、信号周波数が高くなると

〈図 5-12〉アクティブ・フィードバック・アンプ AD830 による定電流源



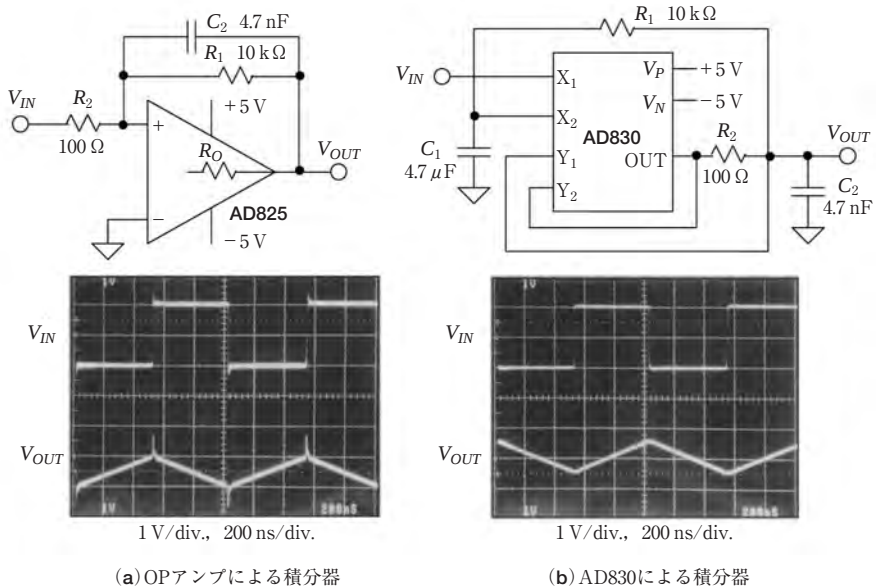
オープンループ・ゲインが減少するために出力抵抗も増大します。このことは、高い周波数ではOPアンプ出力での「仮想接地」が変動する原因になります。その結果、入力信号が切り替わる時に、出力電圧波形に比較的大きなスパイクが生じることになります。

この現象は、次のように説明できます。入力 V_{IN} が $-V_A$ と $+V_A$ 間で切り替わると想定します。OPアンプが十分に安定している状態で $-V_A$ が入力されると、抵抗 R_2 に流れる電流は $-V_A/R_2$ となり、出力は C_2 がOPアンプにより充電（チャージ）されながら増加します。ここで、 V_{IN} が突然 $+V_A$ に切り替わると、 C_2 にかかる電圧は瞬時には変化できず、またOPアンプ自体が積分器のようにふるまうので、出力には現れません。このことは、入力電圧の変化は、OPアンプの出力抵抗 R_O と R_2 で構成される分圧器に印加されることを意味します。 V_{OUT} 部における電圧の変化も、 C_2 を通してOPアンプの反転入力の加算ノードへ結合されます。

もし、 V_{IN} が有限な出力抵抗をもった信号源で生成されているならば、この電圧スパイクは入力側にも生じます。OPアンプの動作が落ち着いたあとで、外付け部品による積分時定数に応じた回路機能で再度動作するようになります。

図 5-13 (a) と (b) の波形を比較すると、AD830 を用いたコンデンサ接地型積分器で生

〈図 5-13〉OP アンプによる積分器とコンデンサ接地型積分器の比較



成された出力波形にはスパイクが発生していないことがわかります。これは、積分用コンデンサが真のグラウンドに接続されているからです。さらに、入力部は出力部と完全に分離されているので、もし異常が生じたとしても駆動源には影響をおよぼしません。

この基本的な積分器によって、いろいろなアクティブ・フィルタが実現できます。AD830を使用した簡単なオールパス・フィルタの例が、参考文献 (10) に詳しく説明されています。

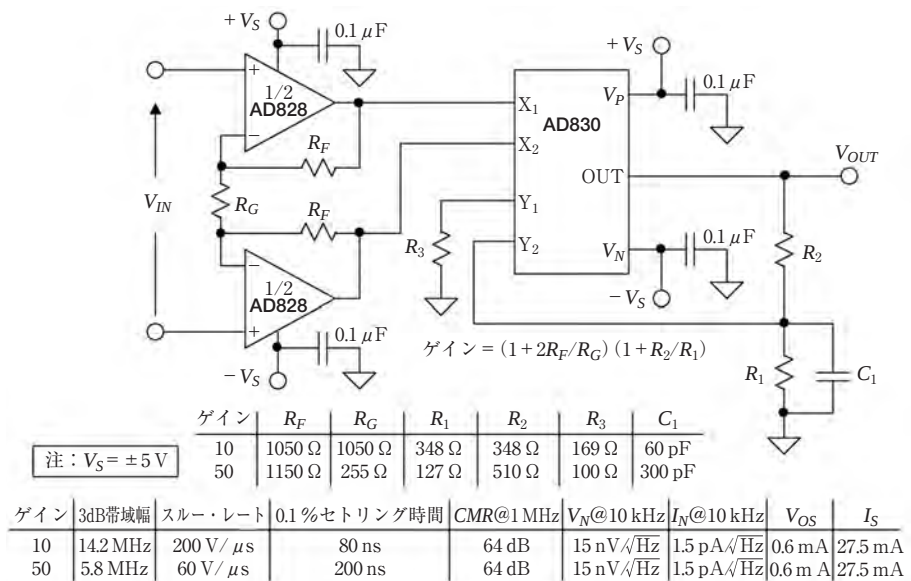
●利得帯域幅 290 MHz の計装アンプ

図 5-14 に示した回路は、デュアル OP アンプ AD828 とアクティブ・フィードバック・アンプ AD830 を組み合わせた高周波用の計装アンプです [参考文献 (11) 参照]。図中の表に、電源電圧 $\pm 5\text{ V}$ 、ゲイン 10 および 50 のときの回路特性と適切な部品定数を示しています。

この回路は、ゲインを自由に設定でき、 $\pm 4\text{ V} \sim \pm 16.5\text{ V}$ の電源電圧で動作します。

ゲインは、AD828 と AD830 間で釣り合っており、クロースドループ帯域幅もほぼ等しくなっています。これらの条件下で、290 MHz の利得帯域幅が得られています。

〈図 5-14〉利得帯域幅 290 MHz の計装アンプ



AD828 による入力段は、入力換算電圧ノイズとオフセット電圧を実効的に支配しています。コンデンサ C_1 は、AD830 にゲインのピークを引き起こすことで、AD828 入力段のロールオフを補償しています。 C_1 の最適値は、試作回路での実験や、慎重な SPICE 評価によって決定されなければなりません。

R_3 は、AD830 の入力 Y_1 - Y_2 の 1 次入力バイアス電流を補償するためのもので、その値は R_1 と R_2 の並列抵抗値として設定します。

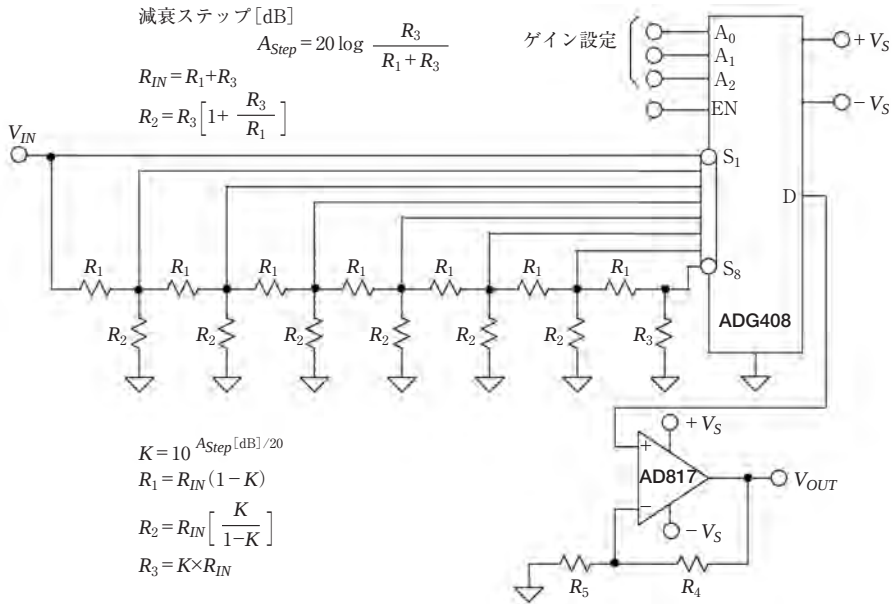
●任意のステップで設定可能なプログラマブル・ゲイン・アンプ

R-2R ラダー抵抗回路は、6 dB ステップの電流/電圧減衰器に使用される、一般的な抵抗の応用技術です。しかし、抵抗値の倍率が正確でないと、設定した正しい減衰ステップは得られません。

図 5-15 のように、CMOS マルチプレクサに接続されたラダー抵抗減衰器と固定ゲインの増幅器とで、プログラマブル・ゲイン・アンプ (programmable gain amplifier ; PGA) が構成でき、この回路はいくつかの利点をもっています [参考文献 (12) 参照]。

第一に、減衰ステップが 6 dB である必要がありません。以下で説明するように、抵抗比を操作することでゲインを簡単に変更できます。第二に、回路の帯域幅は減衰量に関係

〈図 5-15〉任意のステップで設定可能なプログラマブル・ゲイン・アンプ



なくいつでも同じです。これは、バッファ OP アンプが固定ゲインで動作しているためです。第三に、回路の柔軟性が高いということです。実際、この回路にはほとんどの CMOS マルチプレクサと OP アンプが使用できます。回路の帯域幅は、主として出力 OP アンプによって決まります。ゲイン設定の切り替え時間は、マルチプレクサの切り替え時間と OP アンプのセトリング時間で決まります。

図に示されたラダー抵抗には、3 種類の異なった抵抗値 R_1 , R_2 , R_3 が使用されています。減衰ステップ値 A_{step} [dB] は、下記のように表せます。

$$A_{step} [dB] = 20 \log \frac{R_3}{R_1 + R_3} \dots\dots\dots (7-37)$$

また、以下の関係もあてはまります。

$$R_{IN} = R_1 + R_3 \dots\dots\dots (7-38)$$

$$R_2 = R_3 \left(1 + \frac{R_3}{R_1} \right) \dots\dots\dots (7-39)$$

もし、 $R_1 = R_3$ で、 $R_2 = 2 \times R_1$ とすると、この場合には 6 dB ステップの $R-2R$ ラダー抵抗減衰器になります。

具体的な減衰ステップ A_{step} [dB] と入力抵抗に対する抵抗値の決定は、以下の式を使用します。

$$K = 10^{A_{step}/20} \dots\dots\dots (7-40)$$

減衰ステップとしては、負の数値が入ります。

以下の式で設計は完了します。

$$R_1 = R_{IN}(1 - K) \dots\dots\dots (7-41)$$

$$R_2 = R_{IN} \times \frac{K}{1 - K} \dots\dots\dots (7-42)$$

$$R_3 = K \times R_{IN} \dots\dots\dots (7-43)$$

たとえば、- 1.5 dB 減衰ステップで 500 Ω の入力インピーダンスとなる条件を満たす抵抗アレイは、 $K = 0.8418$ 、 $R_1 = 79.3 \Omega$ 、 $R_2 = 2653 \Omega$ 、および上記の式によって、 $R_3 = 420.7 \Omega$ と求められます。

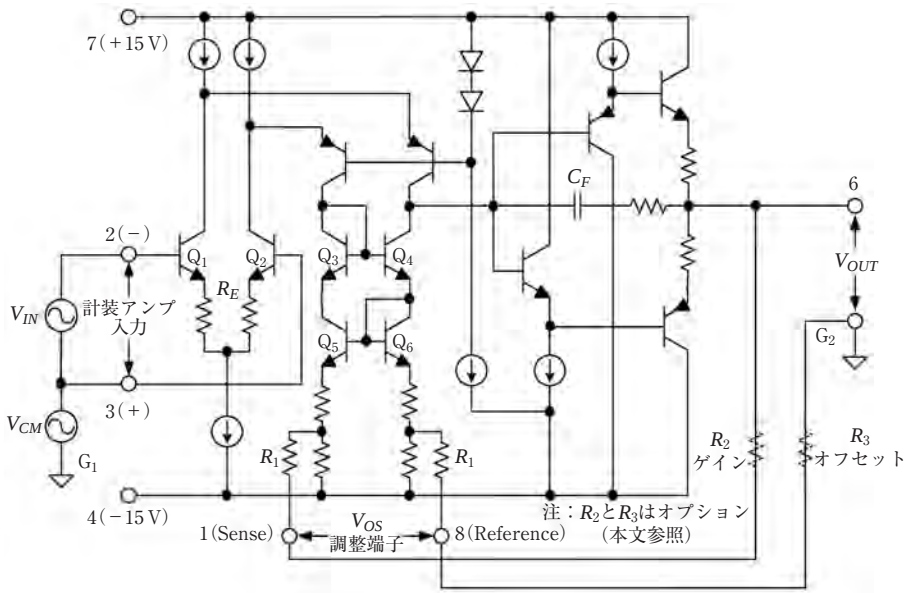
OP アンプ回路のゲインは $1 + R_4/R_5$ となります。PGA 全体のゲインは、OP アンプのゲインから設定減衰量を引いたものになります。

最後に、本書の前章で解説されている X-Amp の AD60x シリーズが、上で説明したのと同じ基本的な方法を使っていることは非常に興味深いことです。ただし、AD60x X-Amp シリーズにおいては減衰値は連続可変です。これは、OP アンプ入力へ抵抗網の個々のタップを接続する際にマルチプレクサではなく補間回路を用いているからです。

●広帯域の計装アンプ

オフセット調整端子をもつ OP アンプは、独創的な回路構成に応用することができます。実際、二つのオフセット調整端子を、もう一対の差動信号入力と考えると、この点がより明確になるでしょう。このゼロ調整入力は、おもにデバイスの V_{OS} を調整するために設計されているものですが、しばしば信号入力の追加用として使用することができるのです。例としては、Gerstenhaber と Gianino による広帯域計装アンプがあります [参考文献 (13) 参照]。図 5-16 の回路においては、OP アンプとして AD817 が使用されています。これは、低歪みビデオ回路用として設計されたデバイスで、差動入力間のエミッタ抵抗 R_E は約 1 k Ω と比較的に高い抵抗値です。また、オフセット電圧調整用の端子 1-8 と内

〈図 5-16〉 AD817 による広帯域計装アンプ



部回路間に、さらに高い抵抗値の R_1 (8 k Ω) が接続されています。

ここでの計装アンプの機能は、AD817 の通常とは異なった動作で実現されます。反転入力端子 2 はフィードバック用として使用されておらず、差動信号 V_{IN} は端子 2-端子 3 間へ印加されています。通常は、コモンモード・ノイズ V_{CM} も印加されます。通常の計装アンプでは、入力グラウンド G_1 と出力グラウンド G_2 との間に、バイアス電流が流れるリターン・パスがなければなりません。Q₁-Q₂ ペアによる差動入力段は出力信号電流を発生させ、クワッド接続されたカレント・ミラー段 Q₃-Q₄、Q₅-Q₆ を駆動します。カレント・ミラー回路の下部は、バランスのとれた抵抗網であり、ここでは電流信号の入力として機能します。端子 1 から増幅器の出力端子 6 への接続は、ネガティブ・フィードバック・ループを構成しています。それに対応した基準入力端子 8 に印加されており、グラウンドまたはオフセット電圧が与えられます。回路の差動ゲイン G は、次式で示されます。

$$G = \frac{V_{OUT}}{V_{IN}} = \frac{R_1}{R_E} \quad \dots\dots\dots (7-44)$$

図の接続では、ゲインは約 8 倍、帯域幅は 5 MHz、CMR は測定では 1 MHz で 80 dB 以上と優秀でした。オプションの抵抗 R_2 と R_3 の役割は、 R_2 によってゲインを調整し、 R_3

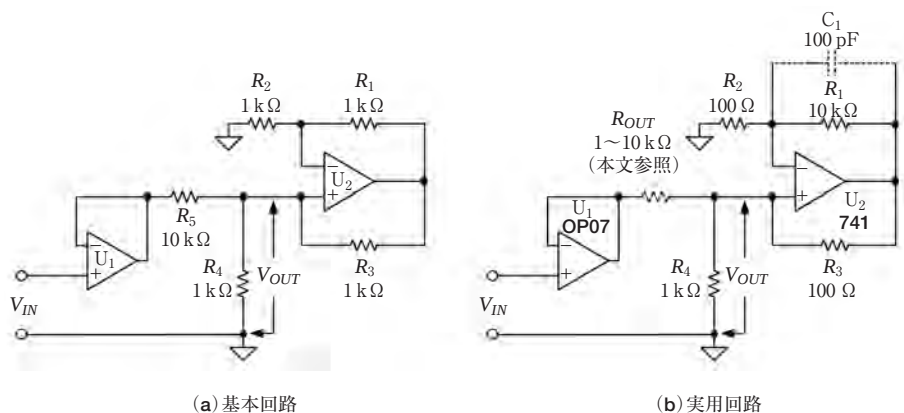
でオフセット電圧を補償することです。CMRを最大にするなら、同じ抵抗値にすべきです。

●負性抵抗バッファ

使用するOPアンプがもっている能力よりも、低い負荷を駆動しなければならない場面がしばしばあります。このような状況は一般に、高精度OPアンプの応用で生じますが、特にレール・ツー・レール出力タイプで多くなります。後者のタイプのOPアンプは、一般的に数k Ω 程度の出力インピーダンスであり、低インピーダンス負荷を駆動するときには負荷駆動能力とオープンループ・ゲインが低く制限されることがあります。この問題に対処する直接的な方法は、ゲイン1(ユニティ・ゲイン)のバッファを追加することです。これで、ほとんどすべての場合で問題なく動作します。普通のOPアンプも、このバッファ機能として使用することができます。しかし、興味深い方法として、追加する二つ目のOPアンプを、負荷抵抗と等しい値の負性抵抗発生器として使う方法があります。これを慎重に行くと、負荷抵抗 R_L と $-R_L$ の並列接続値は無限大となるので、負荷は消滅することになります。図5-17は、負性抵抗バッファの基本回路と実用回路の両方を説明しています。

図5-17(a)は、基本的な構成回路を示しています。ここで、OPアンプ U_1 は負荷抵抗 R_4 を駆動しようとしませんが、この回路では出力の抵抗 R_5 により高精度な動作が阻害されてしまいます。しかし、 U_2 段が接続されているので、電圧出力 V_{OUT} は $1 + R_1/R_2$ 倍に増幅されます。この増幅された電圧は、 R_3 を通じて V_{OUT} にフィードバックされます。回路図に示された $R_1 \sim R_4$ の抵抗値では、 V_{OUT} ノードに $-R_4$ の負抵抗が発生します。したが

〈図5-17〉負性抵抗バッファの回路



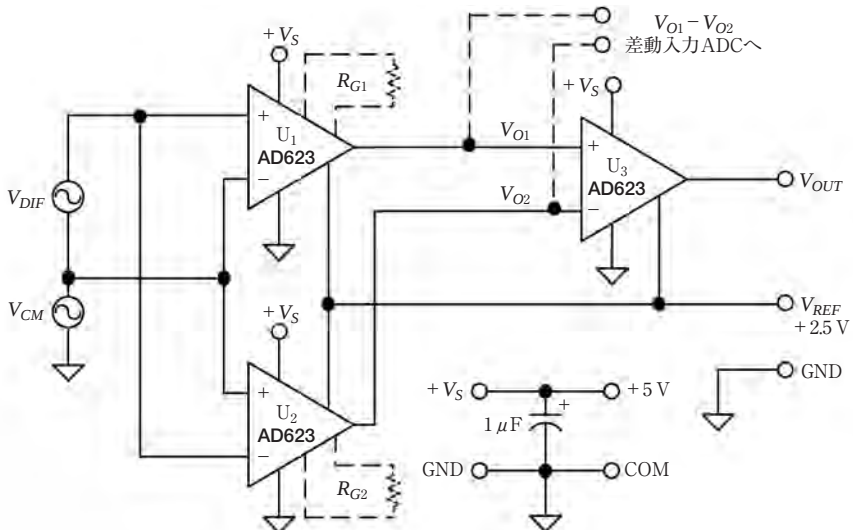
って、駆動増幅器 U_1 からは負荷となっている実抵抗 R_4 は見えず、 R_5 に (小さい) 電流を流すことで動作が完結します。もし、この動作が見えてこないならば、回路を R_1/R_2 と R_3/R_4 でマッチングしているブリッジと見て解析してみるとよいでしょう。

ここで、図 5-17 (a) の回路は、動作のために駆動電圧を 2 倍にしなければならず、 U_2 における負荷電流も 2 倍となるため効率ではありません。図 5-17 (b) は同じ原理ですが、 $R_1 \sim R_4$ の抵抗値を同じ比率に維持することによって、消費電力を低減しつつ、 U_2 のゲイン余裕を拡大した実用的な回路です。実際の回路では、おそらく R_5 は必要なく、 U_1 は負荷を直接に駆動できます。これで、 U_1 に使用する OP アンプの高精度という利点が活かされます。 U_2 は、要求される負荷電流を供給できる能力があれば、普通の OP アンプが使用できます。

●計装アンプをたすきがけして CMR を強化する

計装アンプの第一の利点は、低いレベルの差動信号を増幅する過程において、コモンモード信号を除去する能力にあります。多くの計装アンプは約 100 Hz 以下で高い CMR 特性を発揮しますが、周波数が高くなると急速に CMR 特性が低下してしまいます。図 5-18 の回路は、従来の構成と比較して CMR を強化した複合計装アンプです [参考文献 (15) 参照]。回路は、それぞれの入力端子をたすきがけ接続したゲイン 1 の U_1 と U_2 を含む、3

〈図 5-18〉計装アンプをたすきがけにして CMR を強化する回路



個の計装アンプで構成されています。計装アンプ U_3 は、 V_{O1} - V_{O2} 間の差電圧を増幅し、コモンモード信号を除去します。計装アンプには AD623 を使用していますが、この回路構成は他のデバイスでも動作可能です。

U_1 と U_2 のコモンモード応答には (デバイスの設計によって決まる) 相関性がありますから、 V_{CM} に起因する出力コモンモード誤差は相似になります。 U_3 にとって、このコモンモード誤差はコモンモード信号として見え、そのうえで除去されます。一方で、 $2V_{DIF}$ と等しい希望の差動信号が $V_{O1} - V_{O2}$ として生じ、ゲイン 1 の U_3 によって増幅されます。回路全体のゲインは 2 倍ですが、 R_{G1} と R_{G2} で設定されるゲイン係数によって変更できます。 U_1 と U_2 のコモンモード誤差に相関性があるという事実から、ゲイン設定抵抗のマッチングは重要でないことにも注目してください。

この回路構成の大きな利点は、複合計装アンプでは良好な CMR をもったまま周波数範囲を拡張できることです。たとえば、図に示したゲイン 2 の状態で、 V_{O1} と V_{O2} のどちらを計測しても CMR は 10 kHz 以上で 60 dB 台でした。 U_3 の出力 V_{OUT} においては CMR は約 85 dB であり、20 dB 以上増加しています。約 500 Hz の妨害波を使い、 V_{O1} 、 V_{O2} のどちらで計測しても、複合計装アンプの低周波 CMR のコーナ周波数は 6 kHz でした。より高いゲイン、たとえば 100 倍 ($R_{G1} = R_{G2} = 2.05 \text{ k}\Omega$ で設定) とすると、 CMR は低周波領域で 110 dB 以上に増大し、コーナ周波数は約 2 kHz と測定され、10 kHz での CMR も 100 dB 以上です。測定条件は、電源電圧 $V_S = 5 \text{ V}$ 、基準電圧 V_{REF} はすべてのデバイスで 2.5 V としました。

図示した例は単電源動作ですが、両電源動作の計装アンプも使用できます。有効な利用形態として、差動入力 A-D コンバータを V_{O1} と V_{O2} で駆動する応用があります。この場合、計装アンプ U_3 は不要となります。A-D コンバータの入力範囲に対するスケーリングは、 V_{REF} の設定と R_G によって調整できます。

◆参考文献◆

- (1) Victor Koren, "Line Driver Economically Synthesizes Impedance", EDN, January 6, 1994 p. 79. See also: "Feedback and Amplification," EDN, May 26, 1994 p.106.
- (2) Walt Jung, "Simple Wideband Noise Generator", Electronic Design, October 1, 1996, p.102.
- (3) Lewis Counts, Mark Murphy, JoAnn Close, "Diode-less Rectifier Takes Rail-to-Rail Input", EDN, October 28, 1993.
- (4) Moshe Gerstenhaber, Mark Murphy, "Paralleled Amplifiers Drive Loads Quietly", EDN, April 23, 1992, p.171.
- (5) John Wynne, "Simple Circuit Adds Power Down", Electronic Design, January 7, 1993, p.116.
- (6) "AD8036/AD8037 APPLICATIONS", within Data Sheet for AD8036/AD8037 Low Distortion, Wide Bandwidth Voltage Feedback Clamp Amps, <http://www.analog.com>
- (7) Peter Checkovich, "Clamp Amp Serves as Sync Inserter", Electronic Design, October 14,

1996, pp.132, 134.

(8) Brian Harrington, "Piecewise Linear Amplifier Eschews Diodes", EDN, October 12, 1995, pp.112 ~ 113.

(9) Eberhard Bruner, "Turn Feedback Amp Into Integrator", Electronic Design, July 10, 1995, pp.101 ~ 102.

(10) Eberhard Bruner, "Simple All-Pass Filter", Electronic Design, June 26, 1995, pp.106 ~ 108.

(11) Paul Hendricks, "Instrumentation Amplifier Has 290MHz GBW", EDN, May 12, 1994, p.86.

(12) Victor Koren, "Programmable-Gain Amp Uses Arbitrary-Attenuation Step Ladder", Electronic Design, April 16, 2001, p.99.

(13) Moshe Gerstenhaber, Mike Gianino, "Op Amp Doubles As Instrumentation Amplifier", EDN, September 15, 1994, p.164.

(14) Elliott Simons, "Negative Resistor Cancels Op Amp Load", EDN, May 24, 2001, p.108.

(15) Moshe Gerstenhaber, Chau Tran, "Composite Instrumentation Amp Extends CMRR Frequency Range 10 ×", Electronic Design, February 4, 2002, pp.65, 66.

謝辞

本章への有用な助言を与えてくれたビクター・コーレン (Victor Koren) とモシュ・ゲルステンハーバー (Moshe Gerstenhaber) に感謝します。

第 6 章

複合アンプ

Walt Jung / 訳：服部 明

複合アンプ (composite amplifier) という用語は、いろいろな意味で捉えることができます。最も一般的には、OP アンプの入力または出力のどちらかに、追加の回路を組み合わせた場合の回路を、いわゆる複合アンプと呼びます。このような回路の増強によって、複合アンプでは新しい性能レベルが実現されることになり、有用性が高まります。

このようなタイプの OP アンプ性能の向上について、いくつかの回路はこの「OP アンプ大全」の別の章ですでに説明されています。たとえば、本巻の第 1 章にある特定バッファの回路や、本巻第 2 章の「バッファ・アンプ」の節には、複合 OP アンプと呼んでもよい回路があります。

これらの例では、標準的な出力段がバッファとして設計されており、バッファリングされる OP アンプと同じ供給電源で動作するユニティ・ゲイン・バッファを利用しています。このバッファが十分な帯域幅をもつかぎり、これは単純で的確な方法といえます。OP アンプと負荷の間にバッファを挿入し、OP アンプとバッファを加えた回路にフィードバックを接続するだけで完成します。

OP アンプの性能を向上させる非常に有効な手段として、二つの IC の優れた利点を合成する方法と、標準の OP アンプ IC とデスクリート・トランジスタを組み合わせる方法があります。ここでは、このようにして組み合わされた回路を複合アンプとして取り上げます。特別の状況では、うまく設計された複合アンプのほうが、標準の OP アンプより優れた性能を発揮する場合があります。その理由は、標準の OP アンプでは達成できない（あるいは実用的でない）ことが、複合アンプではユニークな特定の性能に合わせて最適化できるためです。

しかしながら、電圧ゲインを高めるために、OP アンプに入力（あるいは出力）回路を追加した場合には必ず、この複合アンプのオープンループ・ゲインと位相特性について、起こりうる安定化の問題のための検証を行う必要があります。複合アンプにたとえユニテ

ィ・ゲインで安定な OP アンプが使われたとしても、このような検証が必要であるということに注意してください。電圧ゲインを増加させるということは、組み合わせたあとの正味のオープンループ・ゲインを増加させることになるためです。このことは、後述の回路例によって理解を深めることができるでしょう。

この章では、以下のカテゴリに分類される複合アンプ回路について説明します。

- (1) 複数の OP アンプを使った複合アンプ
- (2) 出力電圧を強化する複合アンプ
- (3) ゲインを増加する複合アンプ
- (4) 「懐かしい」昔の複合アンプ

以下に、それぞれのタイプごとの回路例を紹介します。

6-1 複数の OP アンプを使った複合アンプ

最も単純な複合アンプの形状は、二つ以上の OP アンプを使って単一の OP アンプと等価な複合アンプに合成することです。この方法は通常、オフセットの制御や、ある場合にはゲインの増加やさらなる出力振幅を得るために使われます。

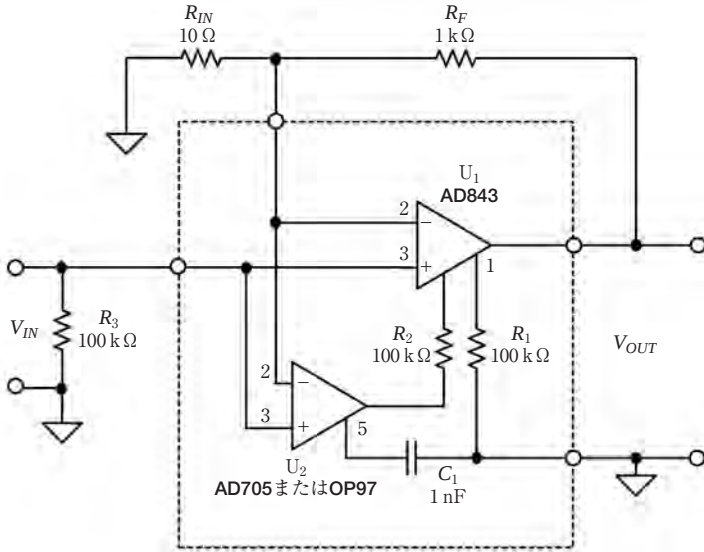
●二つの OP アンプを使った複合アンプ

2 個の OP アンプの組み合わせで最も柔軟な複合アンプの構成は、両方の信号入力（反転入力と非反転入力）が、OP アンプと同様に使えるような形といえます。この例の一つとなる回路を図 6-1 に示します [参考文献 (1) 参照]。

この回路で、 U_1 は FET 入力的高速 OP アンプ AD843 です。このような FET 入力をもつデバイスは、高速のデータ収集アプリケーションに適しています。一方、これらのアンプのオフセットとドリフトは、優れたバイポーラ型 OP アンプと比較すると比較的大きな値をもっています。この回路構成で、低オフセット/低オフセット・ドリフトのスーパーベータ入力を備えた AD705 を U_2 として組み合わせると、両者の優れた点を総合した性能が達成できます。基本的には、回路全体のオフセットとそのドリフトは U_2 の最大値レベル（OP97E の場合；オフセットが $60\ \mu\text{V}$ ，ドリフトが $0.6\ \mu\text{V}/^\circ\text{C}$ ，バイアス電流が $100\ \text{pA}$ ）まで減らすことができます。複合アンプは図で破線で囲まれたボックスとなり、4 端子の OP アンプとして使うことができます。

U_1 と U_2 の両方の OP アンプは、それぞれの入力が並列に接続されており、両者が信号を増幅します。デバイス U_1 は負荷を駆動し、フィードバック・ループが直接つながれています。一方、 U_2 の出力は、 $100\ \text{k}\Omega$ の抵抗 R_2 で U_1 の 8 番ピンに接続され、 U_1 のオフセット・ゼロ調整端子を駆動しています。 R_1 は反対側のオフセット入力端子（1 番ピン）に

〈図6-1〉OPアンプ2個で構成する低ノイズ/低ドリフト複合アンプ



同じ値の抵抗でつながれています。C₁はU₂の5番ピンにつないで過補償を行っています。ここで、これら3本の端子はAD843とAD705/OP97に独特の端子であることに注意してください。U₁/U₂の信号入力、出力、電源電圧ピンはすべて標準で、この回路は通常の±15 V電源で動作します。

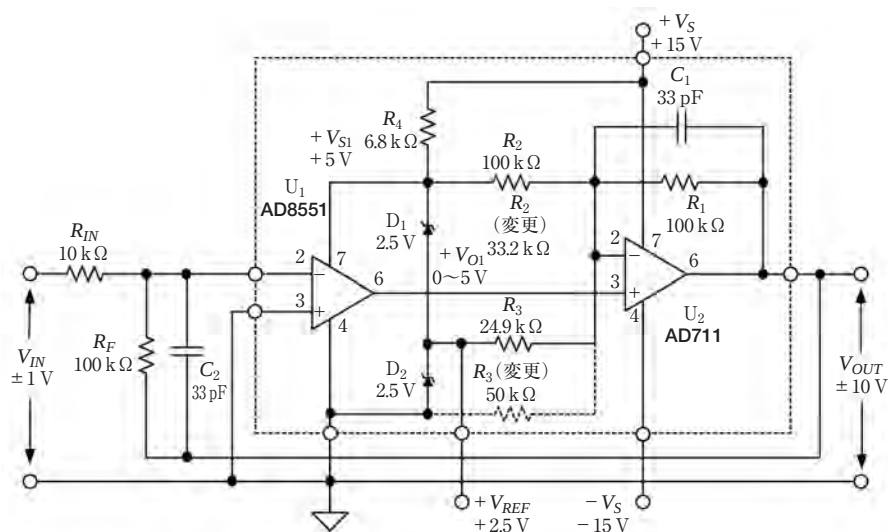
この回路は図に示されているように、R_FとR_{IN}によって決定される101倍のゲインをもった非反転増幅回路です。しかしながら、この回路は反転/非反転増幅回路による利用も可能です。この回路の詳細な技術的解析については参考文献(2)に紹介されています。

●低電圧/単一電源回路を高出力電圧にインターフェースする

低電圧(あるいは単一電源)で動作するように設計されたOPアンプを、高電圧または両電源で動作するシステムへ接続しなければならない場合があります。低電圧/単一電源動作のOPアンプの例として、数多くのチョップ安定型OPアンプがあります。このようなOPアンプは、何らかの接続手段を使うことなしに、高電圧供給で簡単に使うことはできません。

図6-2の回路は、低電圧/単一電源供給のチョップ安定型OPアンプAD8551を、高電圧±15 Vを供給するシステム上で使用する方法を示しています。

〈図 6-2〉低電圧/単一電源チョッパ安定型 OP アンプを使った 160 dB ゲインをもつ高電圧出力複合アンプ



この回路では、 U_1 の AD8551 が、リファレンス・ダイオード D_1 、 D_2 によってメインの +15 V のレールから作られたローカルな +5 V 電源で動作し、複合アンプの高精度入力段として動作します。これは、必要な電流を供給するために選択された R_4 の値とともに、 U_1 段が必要とする供給電圧条件を満たします。

U_1 の 0 ~ 5 V の出力振幅を ± 10 V の範囲にインターフェースするために、出力段の U_2 はレベル・シフトとゲイン段という両方の役割を担って動作します。公称ゲインは 6 倍となり、DC オフセットで必要なレベル・シフトを提供しています。 $R_1 \sim R_3$ の抵抗器と、リファレンスとして使われている 5 V によって、ゲインとレベル・シフトが達成されています。ゲイン 6 倍を逆算すると、 U_1 の正側出力振幅は、たとえばレール・ツー・レール出力でないような OP アンプの場合では 0.833 V ~ 4.167 V ほどになります。

この回路の長所は、 U_1 の出力がほとんど負荷をもっていないということです。したがって、このアンプはそれ自体がもっている特有のゲイン（オープンループ・ゲイン）で動作します。AD8551 では、この値は標準値で 145 dB となっています。さらに、15.6 dB が U_2 段で加えられるため、この複合アンプの正味のオープンループ・ゲインは 160 dB を越える値をもっています。さらに、この高いゲインは、 U_2 では標準的なエミッタ・フォロワ・タイプの出力ステージが使われていることから、比較的到低い出力インピーダンスが

維持されるでしょう。したがって、この複合アンプのDC精度は非常に高くなり、 U_2 段のバッファ効果によって広範囲の負荷条件に対応できるようになります。

図に示されているように、オフセット電圧は2個の2.5 V 定電圧ダイオードを使って生成しており、 D_2 による2.5 V を V_{REF} としています。この方法は、任意の+5 V の電源供給システムで使える手軽な方法といえます。これに対して、1個の5 V 定電圧ダイオードを使うこともできます。この場合、 R_2 と R_3 の値と R_3 の接続を図のように変更します。

U_2 によって追加されるゲインに対してシステムを補償するために、2個のフィードバック・コンデンサ C_1 と C_2 が使われています。これらのコンデンサの値は、図示した回路中の定数どおりでない場合には、片方あるいは両方で調節を必要とするかもしれないことに注意してください。この値の決定に関しては、入力に小さなレベルの矩形波を与える方法がよく使われます。最終出力が 100 mV_{p-p} 以下の信号となるような入力信号を与えて、出力のステップ応答が良好なダンピング特性と、最小限のオーバーシュートをもつように確認する方法です。

C_1 は U_2 段の安定を確保するための役割を果たします。また、 C_2 はメインのフィードバック・ループに関して、帯域幅全体にわたってコントロールします。一般的には、 U_2 のOPアンプは U_1 よりも広い帯域幅をもつ必要があります。しかしながら、 U_2 の直流精度はそれほど重要ではありません。ここではAD711を選択していますが、他の多くのタイプを使うことも可能です。ここでは単純化のために示してはいませんが、複合アンプの電源供給部には通常のバイパス・コンデンサが必要です。

この複合アンプは、使われている U_1 デバイスの仕様と等しい入力コモンモード電圧範囲を備えた、 $\pm 15 \text{ V}$ 電源駆動のOPアンプとして動作します。ループ全体のフィードバックは、従来型のフィードバック段と同様に、つまり R_F 、 R_{IN} と C_2 によって構成されます。この回路は、破線で囲まれたボックス部分を1個のOPアンプとして扱うことができ、アプリケーションに適合するように外付け部品を調整して利用します。アプリケーションで注意すべき点は、過負荷状態からの回復に長時間かかって U_1 と U_2 が飽和するのを避けるようにすることです。この現象は、フィードバック・インピーダンスに対して、両端を $11 \sim 12 \text{ V}$ ほどでクランピングする回路を用いて回避することができます。

図で示した回路構成はゲイン10の反転増幅回路ですが、積分器への応用や非反転増幅回路として使用することも可能です。この場合、 U_1 のコモンモード範囲に注意する必要があります。しかしながら、そのような用途では非常に高いゲインで、かつ非常に低い入力コモンモード電圧で使われる場合が多いので、欠点とはならないでしょう。

このような回路構成で、入力用や出力用として使用できるOPアンプは、ほかにたくさんあります。 U_1 としては、より汎用的な低電圧デバイスであるAD8541があります。ただし、AD8551に比較すると、オフセット電圧が大きくゲインは若干低くなっています。

最良のダイナミック・レンジと直線性を得るには、 U_1 の出力段のバイアスは、 U_1 の供給電圧 V_{S1} (必要に応じて5Vでなくてもよい) の中間値である必要があります。この値は $R_1 \sim R_3$ によって決まります。これらの抵抗の絶対値はそれほど重要ではなく、それぞれの比率を保持していればよいことになります。簡単には、一般的な100 k Ω の集合抵抗器を使います。

6-2 出力電圧を強化する出力複合アンプ

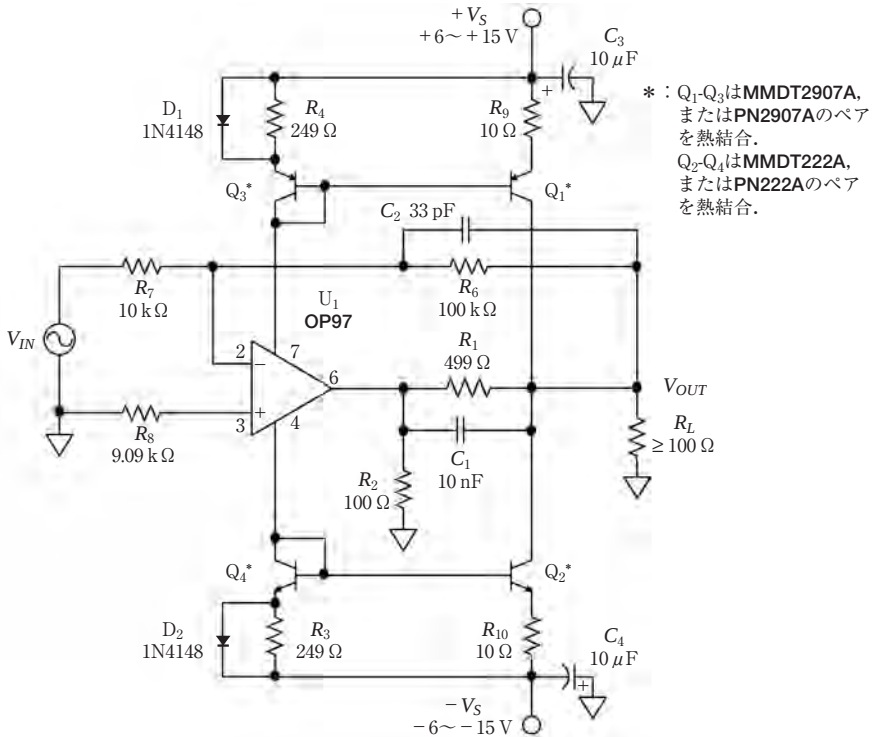
標準 OP アンプの出力振幅を拡張させることに関して、有効な手段は数多くあります。この拡張は、通常より大きな(両電源のレール近くまでの)出力振幅を達成することや、通常の OP アンプで一般的に達成可能な振幅以上の振幅(たとえば40 Vの振幅など)を作り出すようなことを指します。どちらの場合でも、100 mA 以上の負荷駆動能力が望まれることが多々あります。

●レール・ツー・レール出力の複合アンプ

最新のシステムにおいては、レール・ツー・レール機能をもった OP アンプの要求はごく一般的といえます。しかしながら、すべての OP アンプがレール・ツー・レール出力として設計されているわけではないので、すべての場合でこのような要求を満たすことが可能というわけにはいきません。もちろん、このような場合、アプリケーションに必要な機能に合致していれば、市販のレール・ツー・レール OP アンプ IC を使うことは賢明な方法といえます。しかし一方、レール・ツー・レール機能を備えていない標準的な OP アンプの場合でも、OP アンプに出力段を追加することで可能になります。OP アンプの外部にディスクリートのトランジスタをコモン・エミッタ(またはコモン・ソース)で付加することによって、レール・ツー・レール機能が実現されます。図6-3に、この設計例を示しています。

この回路で Q_1 と Q_2 はコンプリメンタリ・トランジスタによるバッファを構成しており、出力振幅のレール・ツー・レールを実現しています。この回路は次のように動作します。 Q_1 は、 R_4 での電圧降下とダイオード接続された Q_3 によって駆動されます。この電圧は U_1 のプラス側の供給電源となります。したがって、 Q_1 の無負荷時のバイアス電流は、 U_1 の無負荷時の消費電流に関係します。同様に Q_2 は、 R_3 と Q_4 によって U_1 のマイナス側の電源端子を通して駆動されます。 Q_1 - Q_3 と Q_2 - Q_4 のペアはそれぞれでカレント・ミラーを構成しており、 Q_1 - Q_2 に流れる無負荷時のバイアス電流を生成します。 U_1 の無負荷時電流は約400 μ A であり、図に示された抵抗値の場合で Q_1 - Q_2 のバイアス電流は約10 mA となります。

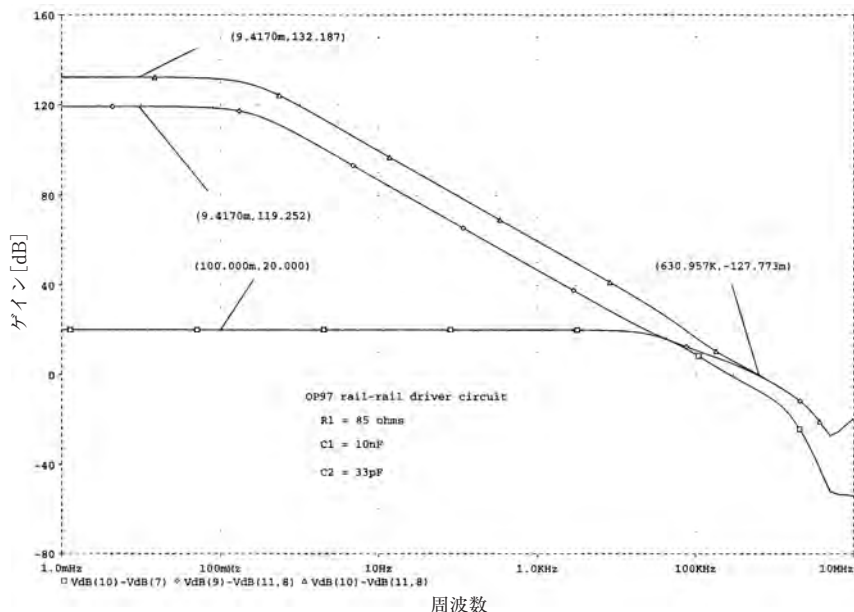
〈図 6-3〉電圧ブースト/レール・ツー・レール出力の複合アンプ



OP アンプ U_1 に追加された出力段によって、 R_4/R_9 および R_3/R_{10} の比率である 25 倍の電圧ゲインおよび電流ゲインが追加されます。したがって、 U_1 にわずか 4 mA を供給するだけで、 Q_1 - Q_2 の出力に 100 mA を流すことができます。 R_2 両端の振幅は比較的小さな値ですが、低い電圧では ± 6 V、最大で ± 15 V までの動作が可能となります。

図 6-4 のシミュレーション・データは、この複合アンプで 85 Ω の負荷を駆動したときの特性を示しています。この回路のオープンループ・ゲインは上側のゲイン曲線で示されており、低い周波数では 130 dB を越える値をもち、ユニティ・ゲイン周波数は 630 kHz となっています。中間の曲線は OP97 単体でのゲイン特性です。この曲線と上側の曲線の差は約 13 dB となっています。一番下側の曲線は、この複合アンプのクローズドループ・ゲインの周波数特性です。この場合、ゲインは 20 dB で、このゲインは R_6 と R_7 によって (通常の反転増幅器と同様に) 設定されています。

〈図 6-4〉図 6-3 の複合アンプのゲイン-周波数特性



この回路を実現するに際して、いくつか重要な注意点があります。まず、帯域幅は C_1 と C_2 によって左右されます。 C_1 は高い周波数領域、複合アンプのゲイン曲線で 100 kHz 近辺より高い周波数での追加ゲインを減少させます。 C_2 は約 50 kHz から上の周波数領域でのクローズドループ・ゲインを減少させます。この回路例より大きなクローズドループ・ゲインで使う場合は、 C_2 を付ける必要はありません。

また、バイアス制御は、デュアル型のカレント・ミラー・トランジスタ間での熱結合によって達成されています。これを実現する簡単な方法は、SOT363 や SM-8 のような 1 パッケージのデュアル・タイプを使用することです [参考文献 (3), (4) を参照]。ほかにも、2 個の平らな面が向き合うように接着して、PN2222A と PN2907A のような TO92 タイプのトランジスタを使うこともできます。

図に示した回路の出力電圧は、 R_9 と R_{10} での電圧降下によって制限されますが、各レールから 2 V 以内までの出力電圧で 100 Ω の負荷を駆動できます。出力電流は、 R_4 と R_3 に並列に接続されたシリコン・ダイオードのシャント動作によって制限されます。これらのダイオードは、1N4148 のようなダイオードや、ダイオード接続したトランジスタのど

ちらでも使えます。図の回路でのピーク電流の限界は約 $\pm 60\text{ mA}$ となります。出力電流を増やすには、それぞれ $10\ \Omega$ のエミッタ抵抗をもった追加のトランジスタを Q_1 と Q_2 に並列に加えることで達成できます。

図6-3のブースタ回路で注意すべき点として、バイアス電流はOPアンプの静止電流に依存するということです。つまり、この電流は特定の上下限以内で安定でなくてはならないということです。そうでなければ、 Q_1 - Q_2 のアイドル電流が非常に小さくなって余計な歪みを生じたり、あるいは非常に多くなって熱暴走を招いてしまうことがあるからです。したがって、 U_1 のOPアンプを他のアンプに換えて使用することは推奨しません。他のOPアンプを使用するならば、そのデバイスのバイアス・ループを十分に解析する必要があります。

もう一つの注意点として、この回路では、SPICEでモデル化されていないOPアンプの電源端子を使用している点です。残念ながら、SPICEモデルでは出力電流に反映する電源からの供給電流は、ほとんどモデル化されていません。しかしながら、アナログ・デバイセズ社のOP97では、たまたまこれらの電流を正確にモデル化しています。したがって、読者はOP97でこの回路を容易にSPICEシミュレートできます（アナログ・デバイセズ社の製品には同様にモデル化されている製品が多くある）。これらのモデルについては、第5巻の第7章（原著ではChapter-7のSection7）で解説しています。

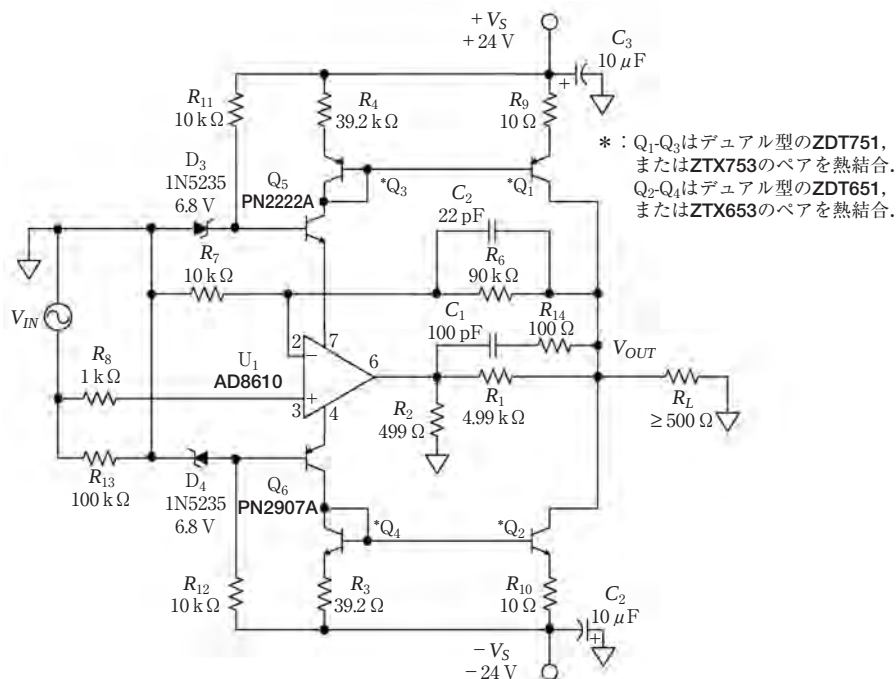
●高電圧に対応するレール・ツー・レール出力の複合アンプ

図6-3に示した基本的な電圧ブースト複合アンプを巧妙に変形することによって、通常 $\pm 15\text{ V}$ の電源供給で得られる $\pm 10\text{ V}$ の2倍以上に、出力の電圧振幅を拡張することが可能です。この基本的な回路を図6-5に示します。

この回路は、図6-3の回路と同じように容易に構成できます。高い出力電圧を可能とするために、OPアンプ U_1 はレベル・シフトと電源安定化を図るペア・トランジスタ Q_5 - Q_6 と組み合わせて動作します。これらのトランジスタは、ツェナー・ダイオード D_3 と D_4 によって、それぞれのベースが $\pm 6.8\text{ V}$ にバイアスされています。OPアンプへの供給電源は単純に $\pm 6.2\text{ V}$ となります。一方、メインの電源レールである $+V_S$ と $-V_S$ は、最終的には Q_1 と Q_2 の電圧/電力の定格により制限されますが、原理的にはいかなる電位でも取れます。

このOPアンプへの供給電流は、前述したように Q_1 - Q_2 のベースを駆動している Q_5 と Q_6 を通して流れます。 $\pm 24\text{ V}$ という高電圧に適應させるために、図6-3で使われている標準的なPN2222AとPN2907Aは、電圧定格の高いデュアル型ZDT751とZDT651に置き換えられています[参考文献(4)参照]。デュアル型トランジスタを使用すると熱結合は良好ですが、TO92のペアから選べば、 Q_1 と Q_3 にはZRX753、 Q_2 と Q_4 にはZTX653

〈図 6-5〉高電圧を出力可能なレール・ツー・レール出力の複合アンプ



を使うことも可能です[参考文献(5),(6)参照]. いずれの場合でも放熱のために、 Q_1 - Q_2 のコレクタに対応するプリント基板上に大きなランド(1~2平方インチ程度)を設ける必要があります.

この回路では、OPアンプ U_1 としてAD8610が使われていますが、このデバイスはオフセット電圧が非常に小さい高速OPアンプです. また、このAD8610の無負荷時の静止電流は標準値で2.5mAとなっています. この回路では、 R_4/R_9 と R_3/R_{10} によって4:1のゲインが設定されています. したがって、 Q_1 - Q_2 のアイドリング電流は約10mAとなり、消費電力は電源電圧が ± 24 Vのときに、おおよそ約240mWとなります. これは、ほとんど放熱板を必要としないほど十分に低いといえます. しかしながら上述したように、プリント基板上には放熱のために、 Q_1 - Q_2 のコレクタを接続するランドの銅箔を広めにとることを推奨します. これは、回路での電流制限に加えて、ショートされた際の出力デバイスを保護することに役立ちます.

この回路では、今までにない新しい電流制限手法が使われています。±6.2 Vで動作しているAD8610は、出力で±5 Vをわずかに越えるシングが可能です。この範囲で R_2 を駆動することにより、±10 mAの電流がカレント・ミラーに分割され、結果として最大出力電流は4倍、つまり±40 mAとなります。この電流値は、±24 V電源で使った場合の Q_1 と Q_2 の直流での安全領域です。500 Ω を下回る低いインピーダンスの負荷に対しては、最大出力電圧は制限値の40 mAと負荷抵抗の積となります（たとえば100 Ω 負荷の場合は40 mAで4 Vピークとなる）。したがって、繰り返しになりますが、500 Ω 負荷での最大電圧は電流制限によって決定される±20 Vとなります。より高いインピーダンスの負荷を駆動すると、 Q_1 - Q_2 が飽和する限界まで、出力振幅は比例的に増大します。

この回路は非常に用途が広く、他の多くの可能性をもっています。この回路に別のOPアンプを使用することもできます。しかし前述したように、アイドリング電流について考慮する必要があります。もっと高い供給電圧で動作させる場合は、 Q_1 と Q_2 で消費される電力に直接影響するので、さらに注意する必要があります。

さらに高い出力電流を Q_1 - Q_2 から得るためには、それぞれに R_9 と R_{10} と同じエミッタ抵抗を付加した同様のトランジスタを並列に接続することで実現できます。これによって、出力電流を2～3倍（ZDT751とZDT651の追加を仮定した場合）に増やすことが可能になります。

アンペア単位の電流出力を得たい場合は、コンプリメンタリなエミッタ・フォロワによる電流ゲイン段を付け加えることで達成できます。このゲイン段は Q_1 - Q_2 のコレクタで駆動しますが、1:1のゲインをもったカレント・ミラーとエミッタ・フォロワへの適切なバイアスを必要とします。このような手順を踏むことで、この回路を完全なパワー・アンプとして利用できるようになります。この件に関する詳細は、読者が自分で回路設計するときの課題として残しておくことにします。このあたりを学ぶための出発点としては、アレクサンダー・パワー・アンプを推奨しておきます[参考文献(7)を参照]。

6-3 ゲインを増加する入力複合アンプ

OPアンプの性能を向上させて用いるための最も一般的な構成の一つとして、ゲインを増加する入力回路を付加した複合OPアンプがあります。これは、標準的なOPアンプの前段にゲイン段を付け加えることによって、大きなオープンループ・ゲイン、低ノイズ特性、その他の性能向上を可能とします。また、微妙な処理を必要とする入力段と負荷電流の駆動をまかなうIC出力段との間の熱を隔離するというメリットもあります。このプリアンプとしては、バイポーラ・トランジスタ（NPNまたはPNP）のペア、あるいはNチャネルまたはPチャネルのJFETのペアが使われます。

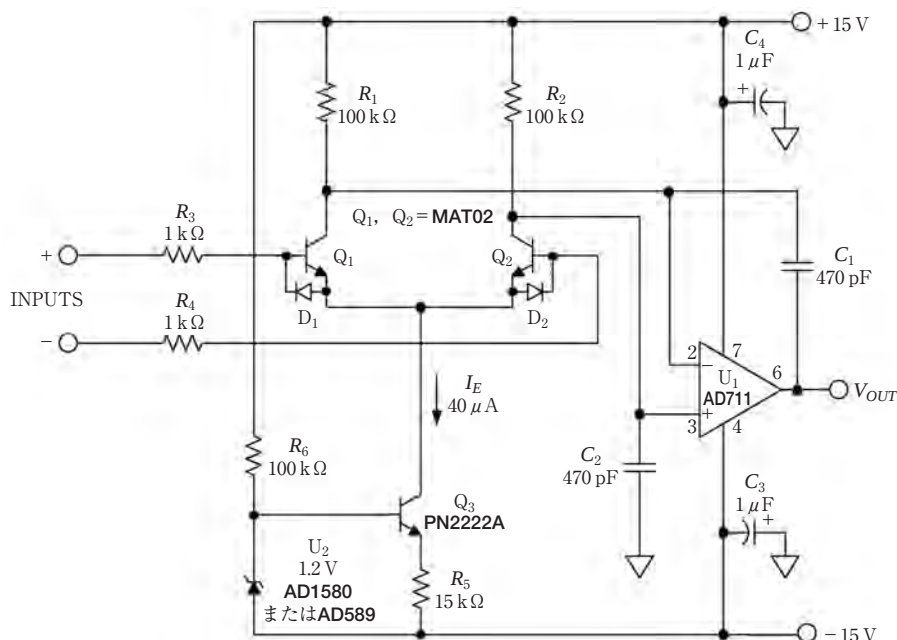
● バイポーラ・トランジスタによるゲイン・ブースト入力複合アンプの原型

複合アンプの基本的な実例として、2段構成のOPアンプを図6-6に示します。この回路では、標準のAD711タイプのOPアンプ U_1 の前段にプリアンプ段としてNPNの差動ペアを使用しています。このプリアンプ段では、 U_1 の電圧ゲインにプリアンプ段のゲインを加えて、回路全体のゲインをより大きくし、その結果、ゲインに関連する誤差を低下させます。

ゲインを追加したことによって、出力OPアンプの相対的なゲイン精度は、それほど重要ではなくなります。これによって、十分な出力駆動能力とスルー・レート、および帯域幅が得られることになります。応用に際しては、この複合アンプは、両方の段にまたがって全体にフィードバックをかけて使用します。この回路およびこの後に続く回路例において、OPアンプは(外部フィードバックのない)フローティング状態であることに注意してください。

この例においては、バイポーラ・トランジスタの差動ペア Q_1 - Q_2 は、安定でマッチング

〈図6-6〉バイポーラ・トランジスタによってゲインをブーストした入力複合OPアンプ



の取れた抵抗ペア R_1 と R_2 を負荷として駆動しています（ここで $R_1 = R_2 = R_L$ とする）。これらの抵抗器の値の正確度はそれほど重要ではありませんが、マッチングとトラッキングは良くなくてはなりません。 R_1 と R_2 は、 $I_E/2$ で 2～3 V の電圧降下となる値を選びます。2 V の電圧降下とした場合、適切な R_L の値は以下の式で得られます。

$$R_L = \frac{4}{I_E} \dots\dots\dots (7-45)$$

ここで、 Q_1 と Q_2 がそれぞれ約 20 μA で動作する場合、 R_1 と R_2 の値は 100 k Ω となります。この動作において、2 段目の OP アンプは $+V_S$ レールの電圧から 2 V 下がった電圧までのコモンモード電圧を処理できなくてはならない点に注意してください。この条件は、AD711 のような多くの P チャネル FET 入力アンプに適合します。しかし、他の OP アンプを使う場合はコモンモード入力電圧範囲の互換性があるかチェックする必要があります。同様に、この回路のプリアンプ段は PNP 型バイポーラ・トランジスタ、あるいは JFET で構築することも可能です。これらのうちのいくつかは後述します。プリアンプ段の直流あるいは低周波数でのゲイン G_1 は、バイポーラ・トランジスタを用いた場合はそれらの g_m が大きいので、非常に大きくなります。 G_1 は次のように表すことができます。

$$G_1 = \frac{R_L I_E}{2V_T} \dots\dots\dots (7-46)$$

$$\text{ここで、 } V_T = \frac{kT}{q} (\approx 0.026 \text{ V}@27^\circ\text{C})$$

この回路例の場合、27 $^\circ\text{C}$ での G_1 は約 77 倍 (37.7 dB) となります。もちろん、全体のゲインはプリアンプのゲインと OP アンプ U_1 のゲインの積となります。AD711 の最小直流ゲインは 150,000 であることから、この複合アンプのゲインは 11,500,000 倍 (約 141 dB) を越える値となります。プリアンプ段では追加のゲインを提供するので、この追加ぶんを含めた全体のゲインに対して、フィードバックをかけたユニティ・ゲインでの安定のために位相制御を施す必要があります。この回路では、補償用コンデンサ C_1 と C_2 が U_1 に差動の積分器として接続されており、この役目を果たしています。ユニティ・ゲイン周波数 f_U の概算は次式となります。

$$f_U [\text{Hz}] \approx \frac{I_E}{4\pi C_C V_T} \dots\dots\dots (7-47)$$

ここで、 π は円周率、 $C_1 = C_2 = C_C$ とする

〈図 6-7〉図 6-6 の複合 OP アンプのゲインと位相の周波数特性

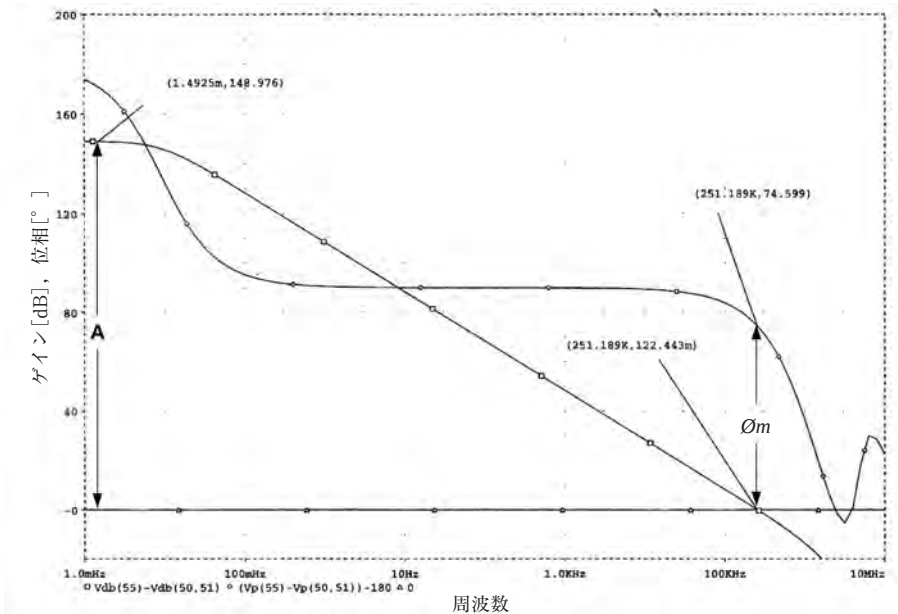


図 6-7 に、この複合 OP アンプのゲインと位相の周波数特性のシミュレーション結果を示します。プリアンプによる追加ゲインで総合の直流ゲインは約 149 dB に上昇しており、ユニティ・ゲインの周波数軸との交差は 252 kHz と示されています。両者の値は、ほぼ概算値に近い値となっています。252 kHz での位相マージン ϕ_m は約 75° で、この値は十分に安定といえます。この OP アンプは、最小ゲインがユニティ（ゲイン 1）で、すべてのクロードループ・ゲインに対して安定に動作します（実際には、 C_1 と C_2 はもっと小さな値でもよさそうである）。

この複合 OP アンプのスルー・レートは、出力段に使用している OP アンプ U_1 のスルー・レート仕様を越える値にはなりません。この場合、有効スルー・レートは低い値となりますが、次式で概算できます。

$$SR[V/\mu s] \approx \frac{I_E}{C_C} \dots\dots\dots (7-48)$$

図の定数を用いて式 (7-47) と式 (7-48) を計算すると、帯域幅が 260 kHz、スルー・レ

ートの値はわずか $0.1\text{V}/\mu\text{s}$ 以下となります。 U_1 に4種類のOPアンプ (AD711, AD820, LM301A と LF356) を使用して実験したところ、 $236\text{kHz} \sim 238\text{kHz}$ の帯域幅が得られ、スルー・レート値は $+0.085\text{V}/\mu\text{s}$ と $-0.087\text{V}/\mu\text{s}$ でした。予想どおりに、 U_1 に最も帯域幅の低いLM301Aを使った場合に最も低い帯域幅が測定されましたが、 U_1 の帯域幅はそれほど敏感に相関しないことを実証しています。

高いゲインをもつ入力トランジスタを用いると、バイアス電流を低くすることができます。一般的に、このことは次式から理解できます。

$$I_B = \frac{I_E}{2h_{FE}} \dots\dots\dots (7-49)$$

ここで、 I_B は Q_1 または Q_2 のバイアス電流で、 h_{FE} はその直流ゲインです。MAT02に接続されているダイオードはE-B間の逆電圧に対する保護用で、 $1\text{k}\Omega$ の抵抗はダイオード電流を制限します。

Q_1 - Q_2 にMAT02を使った場合、 30nA のバイアス電流が計測されました。たとえば、2N5210のような高いゲインをもったディスクリート・トランジスタを用いても、バイアス電流に関しては同様の結果が得られます。しかしながら、オフセット電圧についてはこれとは異なります。MAT02 (V_{OS} の仕様は $50\mu\text{V}$) のようなモノリシックのデュアル・トランジスタを用いると、オフセット電圧については非常に優れた値が得られます。モノリシックでないパッケージのデュアル品を用いてもこの回路は機能しますが、MAT02のようなモノリシック・デバイスに比較すると直流精度は劣ってしまいます。前述したように、このアンプは高速ではありませんが、直流性能は非常に優れており、ゲインに関してはOP177クラスの置き換えに使えるほどです。

Q_1 - Q_2 のエミッタ電流 I_E は、さまざまな手段によって設定できます。最も一般的な方法は、 U_1 、 Q_3 、 R_5 によるものです。これは広範囲な入力で動作し、 Q_3 が絶対温度に比例した電流を流してゲインの温度補償を行うため [式 (7-46) 参照]、 Q_1 - Q_2 のゲイン段は比較的フラットなゲインを提供します。この複合アンプを反転モードで使用するアプリケーションにおいては、 Q_1 - Q_2 のエミッタと $-V_S$ 間を単に $332\text{k}\Omega$ の抵抗で接続するだけでもかまいません。

実際問題としては、OP177 (あるいは別の標準のデバイス) を使用すれば簡単かつ安価に目的が達成できますから、わざわざ図6-6のような複雑な回路を使用することはないでしょう。しかしながら、上記のような検討を行うことによって、複合アンプで必要とする性能を正確に得るために特性をどのように調整できるかを知っておくことは有益といえます。図6-6に示した複合アンプは、 U_1 としてレール・ツー・レール出力を備えたデバイス (AD820) や、電流出力能力の高いデバイス (AD817, AD825) を使うこともでき、標

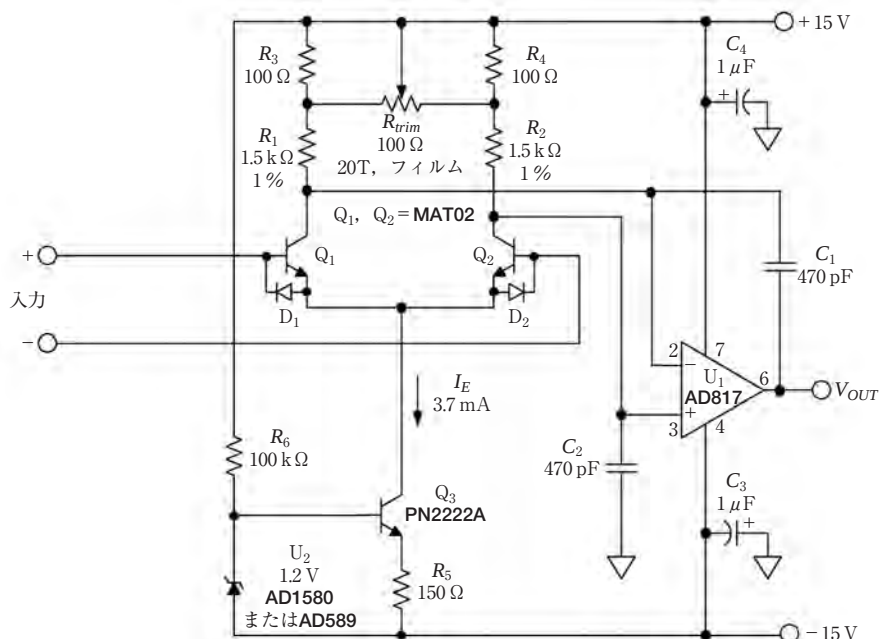
準のデバイスでは達成できないような特定条件での高性能を得ることを可能としてくれます。以下に、いくつかの例を挙げて説明します。

●低ノイズ/高ゲインの入力複合アンプ

標準 OP アンプの前段にプリアンプを追加するのは、現存のデバイスをそのまま使うより低い実効入力ノイズ・レベルが期待できるからです。図 6-8 は、前述した図 6-6 の複合アンプの原型と同じ回路を用いて、低ノイズをどのように実現するかを示しています。詳しくは後述しますが、オフセット調整回路が追加されていることと、 I_E の設定が高くなっていること、出力 OP アンプ U_1 がより高速となっていることを除くと、この回路はほとんど原型と同じです。半固定抵抗 R_{trim} は、DC オフセットが重要なアプリケーションにおいて最良のオフセットを得るためのゼロ調整用です。必要がなければ、図 6-6 と同じように R_1 - R_2 を結ぶことも可能です。

原型の回路と比較すると、 Q_1 - Q_2 の電流レベルが約 100 倍となっていることによって、

〈図 6-8〉低ノイズ/高ゲインを実現する入力複合アンプ



Q_1 - Q_2 の実効入力ノイズは劇的に低くなります。3.7 mAの動作電流レベルでは、MAT02の入力電圧ノイズ密度は $1 \text{ nV}/\sqrt{\text{Hz}}$ 以下となります[参考文献(10) 参照]。抵抗ノイズが追加されるのを避けるために、ベースに直列につながる抵抗も省いています。

帯域幅とスルー・レートの両者は I_E に正比例するので、この回路では改善されます。この回路での帯域幅とスルー・レートは、概算値でそれぞれ24 MHzと $7.9 \text{ V}/\mu\text{s}$ となります。実測値としては、帯域幅で約21.2 MHz、スルー・レートで $7.9 \text{ V}/\mu\text{s}$ 程度が得られました。実測した帯域幅とスルー・レートは、AD817の仕様である50 MHzと $350 \text{ V}/\mu\text{s}$ よりも小さくなっています。この回路はユニティ・ゲインで 44° の位相マージンをもち、安定に動作します。一般に、このような非常に低ノイズのアンプは10倍から100倍以上のかなり高いゲインで応用されます。そのような場合には、より大きな帯域幅とスルー・レートを得るために C_1 と C_2 の値を小さくすることが可能です。

また、低ノイズのペア・トランジスタを Q_1 - Q_2 と並列に付け加えて、電流 I_E を6 mAで動作させることによって、さらに低ノイズの複合アンプを簡単に作り上げることができま
す。 $0.5 \text{ nV}/\sqrt{\text{Hz}}$ 以下の低ノイズを実現させる例については、参考文献(11)と(12)を参照してください。

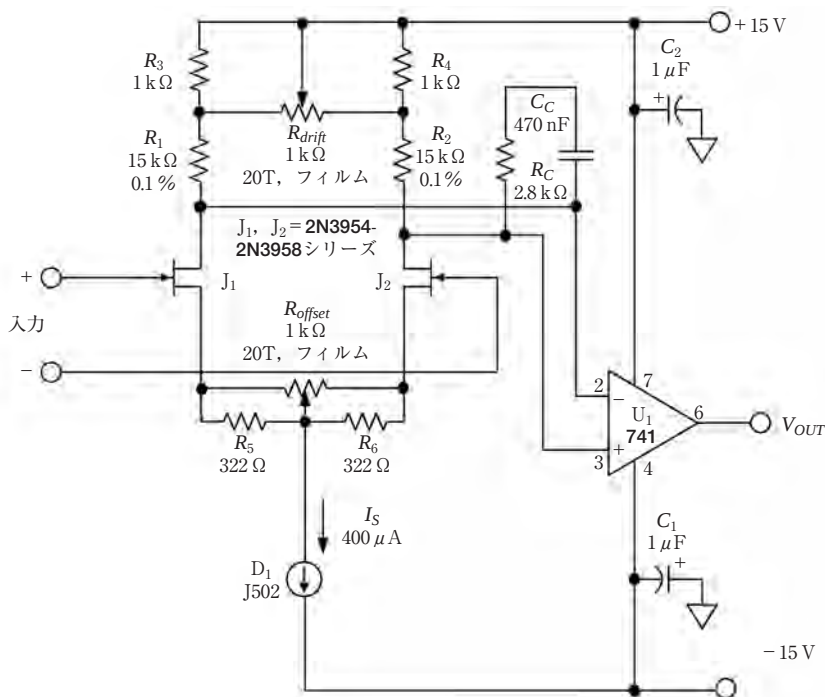
● JFETを使った高ゲイン入力複合アンプ

図6-9に、複合OPアンプにおける別の補償方法を示します。この方法は、簡単であるという長所をもっていますが、条件付きで安定化が得られるという欠点があります。この回路では、741や709などの標準的なOPアンプICの前段にディスクリートまたはモノリシックでマッチングのとれたFETペアが使われており、これはOPアンプICが誕生したばかりの頃のテクノロジーといえます。さらに詳しいことについては、参考文献(13)と(14)で解説されています。このような回路は、数多くの優れたFET入力OPアンプがICとして容易に入手可能な今日では、実用的な回路例とはいえません。しかしながら、FET入力でもバイポーラ入力でも適用できる補償方法であり、そのような技術についての洞察力を深めることにつながりましょう。

FET入力の複合アンプが、今日ではそれほど使われなくなったのにはいくつかの理由があります。一つは、多くの複雑な調整を正確に行うことが必要とされるからです。もう一つは、それが相当な数の部品を必要とするということです。デュアル型のFETには、バイポーラと違って、オフセットがmV未満というような優れたデバイスがないので、オフセットを調整する必要があります。 R_{offset} はこの役割を果たし、50 mV程度ある J_1 - J_2 の V_{OS} を調整します。ドリフトを最小化するために、 R_{drift} でドレイン電流も同様に調整する必要があります。

2N3954やJ401シリーズのようなNチャネルのデュアルJFETは、トータル電流 $400 \mu\text{A}$

〈図 6-9〉JFET を使って高ゲインを実現した入力複合アンプ



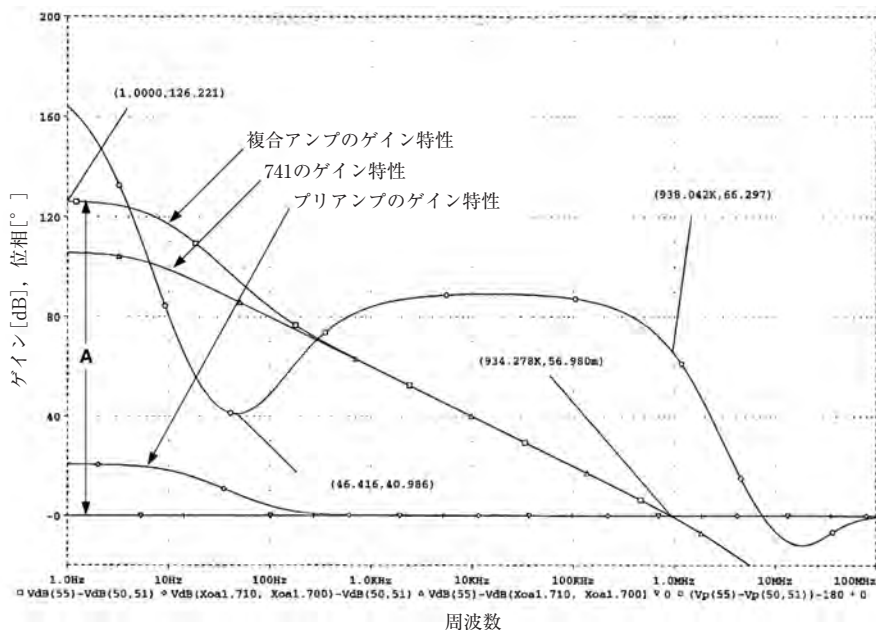
(片側 $200\ \mu\text{A}$) で仕様が規定されています。この条件でのトランスコンダクタンス値は、同じような条件下でのバイポーラと比較すると非常に小さく、約 $1400\ \mu\text{S}$ 程度です。したがって、このプリアンプのゲインはバイポーラの場合と比較すると小さな値となります。負荷抵抗がマッチングしている場合のゲイン G_1 は次式で表せます。

$$G_1 = \frac{R_L g_{fs}}{2} \dots\dots\dots (7-50)$$

ここで、 g_{fs} は $I_S/2$ のときの JFET のトランスコンダクタンス値の仕様で、 $R_1 = R_2 = R_L$ です。

図示された条件下では、 G_1 は 10.5 倍 (20.4 dB) で動作します。ただし、 R_{offset} による調整回路を使った場合には若干ゲインが減少しますが、式 (7-50) ではそれを加味していないので注意してください。

〈図6-10〉図6-9の複合アンプのゲインと位相の周波数特性



この複合アンプの位相補償は、 $R_C C_C$ からなる RC 回路を通じて行われています。この RC 回路は、そのゼロ周波数以上でのプリアンプのゲインをユニティ（1 倍）に減少させます。これにより、ユニティ・ゲイン周波数までのオープンループの総合応答は U_1 アンプ自体の応答とみなすことができます。これは R_C を次式で設定することで得られます。

$$R_C = \frac{4}{g_{fs}} \dots\dots\dots (7-51)$$

ここで、 g_{fs} は先と同様に、 $I_S/2$ での JFET のトランスコンダクタンス値の仕様値です。この回路例では、 R_C は $2.8 \text{ k}\Omega$ となります。 C_C の値は、 R_C と C_C による共振周波数が、OP アンプ U_1 のユニティ・ゲイン周波数の $1/1000$ 程度になるように選ばれています。この点の重要性は、オープンループ応答の周波数特性を見れば明らかとなります。

無条件に安定な OP アンプの標準的なオープンループ応答特性は、 90° の位相シフトを伴いながら、ゲインに対して一定な -6 dB/oct. の傾きを示すことを思い起こしてください。そのようなデバイスにおいては、このオープンループ応答と交差する、いかなる

$1/\beta$ (ノイズ・ゲイン) のクロズドループ応答も安定しているといえます。たとえば、**図 6-10** で△でマークされている 741 の応答が、このような特性となっています。しかし、**図 6-9** の補正された複合アンプのゲインと位相の応答特性は、それほど単純ではありません。プリアンプと R_C - C_C の補正用ネットワークを追加した場合、複合アンプのゲイン応答 (□マーク) は複数の傾きをもつことが推測できます。このようなゲイン応答に関連して、位相特性 (○マーク) は周波数に対してかなりの変化を示していることに注意してください。とくに問題となりそうなのが、46 Hz 付近で位相の谷間が発生していることで、この周波数での位相マージンはわずか 40° となっています。

このようなオープンループのゲイン/位相応答に直面した場合に、設計者はクロズドループ・ゲインの設定に注意する必要があります。最初のステップとして、所用のアプリケーションに必要なクロズドループ・ゲインのレベルはどのくらいかを決定する必要があります。それが決まれば、理想的な $1/\beta$ (ノイズ・ゲイン) 曲線をボード線図上に描くことができ、クロズドループが交差する点のオープンループ曲線の傾きが決定されます。最適な安定を得るには、オープンループ・ゲイン曲線と理想的な $1/\beta$ 曲線を、 -6 dB/oct. の点で交差させることです。もし、**図 6-10** でゲイン 100 dB で $1/\beta$ 曲線を描いた場合、この曲線は -12 dB/oct. の傾斜領域で交差することになります。これは、この例では C_C が 470 nF となっているため、複合アンプの位相特性の 46 Hz 付近に谷間を作っているからです。前述したように、複合アンプの特性は 6 dB/oct. より大きなレートで下降しています。したがって、要望のゲイン曲線がこの領域で交差するため、安定性は不十分といえます。

しかしながら、 R_C - C_C による「奇妙な位相特性」は、非常に高いクロズドループ・ゲイン (約 100 dB) に対応する低い周波数まで強制的に下げられていることから、不安定要素は最小限に抑えられています。また、**図 6-10** のように制限されたオープンループ・ゲインをもつ複合アンプで、100 dB のゲインをもつフィードバック増幅器を構成することは、それほど意味のあることではないということにも注意してください。

一方、もし C_C の値をさらに小さくした場合には、必ずしもそうとは言えなくなります。それは、この位相の谷間がもっと高い周波数領域に移動していくからです。この場合、より実用的なクロズドループ・ゲインでの安定性が破壊されてしまいます。これに対して、**図** に示した C_C の値 470 nF では、プリアンプの DC ゲインが加えられた状態で、異常な位相特性は非常に低い周波数に留まっています。この複合アンプの約 200 Hz 以上の周波数領域 (クロズドループ・ゲインでは 80 dB またはそれ以下の領域) でのループ特性は、741 の特性にほとんど類似しており (□と△のそれぞれの曲線)、しかも安定となっています。

▶ 時間軸での応答に気を付けること

図 6-9 に示した R_C - C_C の補償方法には、もうひとつ微妙な副作用があることに注意

してください。簡単に言えば、古典的な 6 dB/oct. のロールオフ特性と比較して、複合アンプの時間領域の応答特性は完全に損なわれてしまうのです [参考文献 (15) 参照]。

したがって、時間領域での応答が重要な場合には、無条件で安定する図 6-6 の補償方法を使用すべきです。FET プリアンプでこの補償方法を使用する複合アンプの例は、次で説明します。

図 6-9 の複合アンプの AC 特性の性能に関して要約すると、この回路は全体のゲインを高くするように働き、 U_1 に 741 を使用した場合は約 20 dB ほどゲインが増加します (合計で 126 dB)。高い周波数領域における全体的なゲイン帯域幅特性は、 $R_C C_C$ の時定数が比較的大きいときには、OP アンプ U_1 とほぼ同じとなります。

▶ DC 性能の制限

この回路の DC 入力性能は J_1 - J_2 のペアの DC 性能となり、室温でのバイアス電流は通常 50 pA 以下となります。コモンモード除去性能は J_1 - J_2 の仕様によって制限され、コモンモード範囲内に渡って、通常で約 80 dB となります。この値は、 J_1 - J_2 ペアをカスコード接続することによって改善が可能です。しかしながら前述したように、AD8610 のような FET 入力を備えた IC が入手可能となっている現在、そのような設計を行うことは疑問といえます。図 6-9 において、 I_S の電流源には簡単な FET 型定電流ダイオードを使っています [参考文献 (16) 参照]。これは、単純な 2 端子動作によって、 J_1 - J_2 ペアの電流レベルを最適化させています。

● JFET を使った低ノイズ入力複合アンプ

JFET 入力の高ゲイン入力複合アンプのもう一つの方法として、差動の積分器として動作する OP アンプ出力段を、入力差動ペアで動作させる方法があります (補償回路は図 6-6 の原型に類似)。図 6-11 の回路はその例で、低ノイズ動作、中程度の速度と高出力電流を備えています。

この設計では、ゲイン段として低ノイズの JFET ペア 2SK389 を使用しています [参考文献 (17) を参照]。2 mA 以上のドレイン電流を流すようにバイアスをかけることによって、このデバイスのペアは $1.5 \text{ nV}/\sqrt{\text{Hz}}$ 以下の入力電圧ノイズ密度を達成できます。このデバイスは、GR (2.6 ~ 6.5 mA)、BL (6 ~ 12 mA)、Y (12 ~ 20 mA) という 3 種の I_{DSS} グレードが用意されています。最高の低ノイズ特性は、供給電流が増えるという犠牲が伴いますが、最も大きな I_{DSS} グレードのデバイスを使うことで実現できます。ここでの設計例は、 J_1 - J_2 に GR グレード (I_{DSS} は 2.5 mA) を使うことを想定してバイアスをかけていますが、どのグレードのデバイスでも使用することが可能です。この回路でも FET 入力アンプとして、十分に優れたノイズ性能 (約 $1.8 \text{ nV}/\sqrt{\text{Hz}}$ ノイズ) が得られますが、消費電流はそれほど大きくはありません。

〈図 6-12〉図 6-11 の複合アンプのゲインと位相の周波数特性

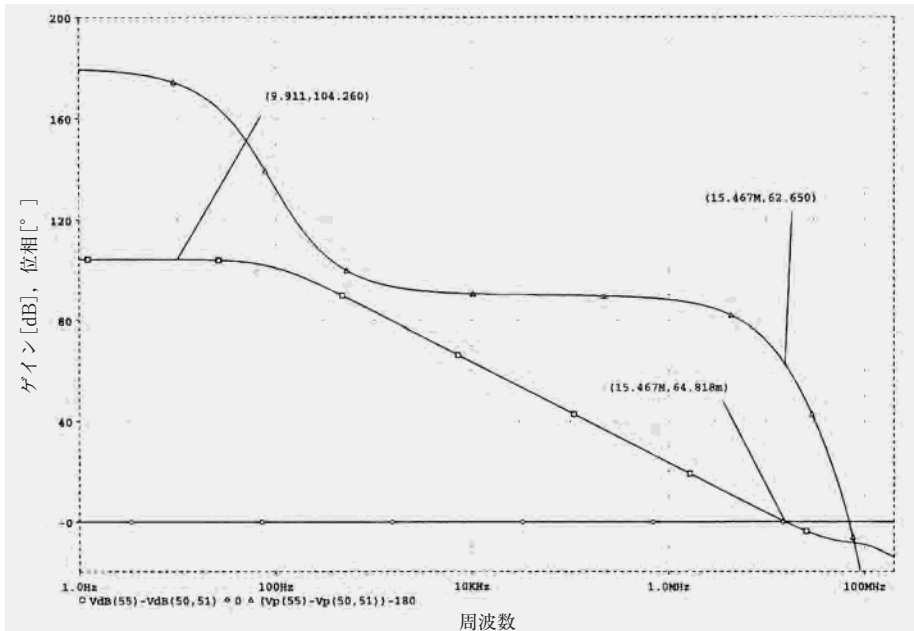


図 6-12 に示すオープンループ応答は R_5 と R_6 を付けていない場合の特性です。このシミュレーションは、負荷抵抗 $600\ \Omega$ で行われています。注目すべき点は、この応答には位相の異常な挙動がないということです。ユニティ・ゲインの周波数での位相マージンは約 63° で、低周波でのゲインは約 $104\ \text{dB}$ となっています。

この回路は優れた AC 特性をもっていますが、これが汎用 OP アンプ回路ではないことに注意する必要があります。その理由は、カスコード入力段は両刃の剣であるからです。この入力段に施した工夫は、入力容量成分を最小化し、歪みを改善する反面、コモンモード入力の許容範囲を制限します。プラス側のヘッドルームは、 R_1 と R_2 での電圧降下とカスコード・トランジスタでの電圧降下によって、概算で $3\ \text{V} + 4.5\ \text{V}$ ほど制限されています。これは、プラス側のコモンモード入力範囲が、電源レールから約 $5\ \text{V}_{\text{peak}}$ ($3.5\ \text{V}_{\text{RMS}}$) ほど低い電圧になってしまうことを意味します。このことは、5 倍以上のノイズ・ゲインをもつような非反転増幅器として使用する場合には实际的な制限にはなりません。また、100 倍あるいは 1000 倍の高いゲインをもつようなロー・レベル信号のプリアンプの場合にも同じことが言えます。

図6-11に示す補償方法によって、この複合アンプはユニティ・ゲインで安定動作となります。約5倍以上のクロースドループ・ゲインの構成では、 C_1 - C_2 の値を小さくすることが可能です。それによって、さらに広い帯域幅と高速なスルー・レートが実現できるでしょう。 J_1 - J_2 ペアのオフセットは20 mV程度あるため、直流結合のアプリケーションではオフセットの校正を必要とする場合があります。さらに低ノイズを実現したい場合には、 J_1 - J_2 に I_{DSS} グレードの高いデバイスを使って、 I_S を5 mA以上に増やすことが必要です。 R_1 - R_2 の抵抗値を下げたなら、これに反比例して C_1 - C_2 の値を大きくする必要があります。

6-4 懐かしい真空管入出力の複合 OP アンプ

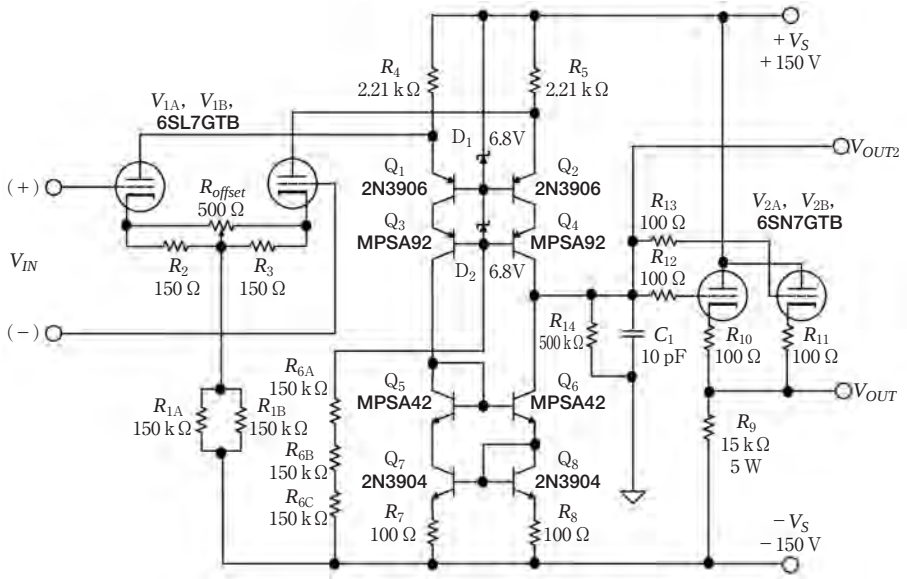
この章の最後として、本大全の第1巻第1部『OP アンプの歴史』のテーマに合わせて、由緒ある真空管を用いた複合アンプの設計について紹介します。真空管は、最初にOPアンプの基礎を形成したデバイスです。トランジスタが存在しなかった当時と比較すれば、真空管によるOPアンプを設計するに際して、今の時代はいくつかの優位性をもっているといえます。図6-13に示した懐かしいOPアンプ回路は、現在と過去の両方の技術を組み合わせています。

この回路は実用的な例として示しているのではなく、「設計をどう考察するか」を理解するための例として用いていることに注意してください。とはいえ、真空管のSPICEモデルも入手できるので、このような設計を楽しむこともできます[参考文献(18)参照]。シミュレーションによって、初期のOPアンプの設計者には得られなかったような洞察も可能となるでしょう。

ここで、 V_1 は高ゲインをもつデュアル3極管6SL7(または近い特性をもつミニチュア管12AX7)で入力段を構成しています。この入力段はロングテイル差動ペアとなっており、線形なトランスコンダクタンスとして動作します。従来型のプレート負荷は使用せず、 V_{1A} - V_{1B} からの出力信号電流はフォールデッド・カスコード段の Q_1 - Q_4 に分流されます。このカスコード段は、線形で高耐压のカレント・ミラー Q_5 - Q_8 を駆動しています。このカレント・ミラーのトランジスタもまたカスケード接続されており、高い出力インピーダンスと高電圧動作を実現しています。両方のトランジスタはともに高耐压の性能を必要とします。安定動作を確保するために、 V_1 のヒータ電圧には安定化した6.3 Vを使用することが必要です。

この1段構成のOPアンプの電圧ゲインは、 V_{1A} - V_{1B} のトランスコンダクタンス値に、 V_{OUT2} のノードのインピーダンス値を掛け合わせた値にほぼ等しくなります。 R_{14} をオープンにするとこのインピーダンスは非常に大きくなり、したがってゲインはさらに大きくなります(シミュレーションの結果では約77 dB)。 R_{14} を500 k Ω にした場合、ゲインは約

〈図 6-13〉入出力に真空管を使用した懐かしい複合 OP アンプ



53 dB となります。オープンループ帯域幅は、高インピーダンス・ノードのシャント・コンデンサ C_1 の容量と R_{14} によって確立され、この回路ではシミュレーションの結果で約 7 MHz のゲイン帯域幅が得られています。 V_2 の 6SN7 によるデュアル・カソード・フォロワの出力段は、最大 10 mA までの負荷を駆動できます。この回路の実験については、興味をお持ちの読者にお任せしたいと思います。実験結果のレポートは歓迎します。

◆参考文献◆

- (1) Moshe Gerstenhaber, Mark Murphy, Scott Wurcer, "Composite Amp Has Low Noise, Drift", Electronic Design, January 21, 1993, pp.62, 63.
- (2) Paul Brokaw, "Composite Amp Has Low Noise, Drift (Update)", Electronic Design, June 5, 2000.
- (3) Data Sheet for MMDT2907A Dual PNP Small Signal Surface Mount Transistor, Rev B-2 and Data Sheet for MMDT2222A Dual NPN Small Signal Surface Mount Transistor, Rev C-2, <http://www.diodes.com/products/>
- (4) Data Sheet for ZDT751 SM-8 Dual PNP Medium Power Transistors, August 1997, and Data Sheet for ZDT651 SM-8 Dual NPN Medium Power Transistors, August 1997,

<http://www.zetex.com>

(5) Data Sheet for ZTX752, ZDX753 PNP Silicon Planar Medium Power Transistors, July 1994, <http://www.zetex.com>

(6) Data Sheet for ZTX652, ZDX653 NPN Silicon Planar Medium Power Transistors, July 1994, <http://www.zetex.com>

(7) Mark Alexander, "The Alexander Current-Feedback Audio Amplifier", Analog Devices AN211. See also: Mark Alexander, "Current Feedback Audio Power Amplifier", US Patent 5,097,223, filed May 22, 1990, issued March 17, 1992.

(8) Barry Kline, "Enhanced Op Amp Delivers 100Vp-p", EDN, September 5, 1985, pp.309, 311 ~ 312.

(9) Walter G. Jung, "Chapter 5, Amplifier Circuit Techniques", IC Array Cookbook, Hayden Book Company, 1980, ISBN 0-8104-0762-0.

(10) Data sheet for MAT02 Low Noise, Matched Dual Monolithic Transistor, <http://www.analog.com>

(11) Andrew Jenkins, Derek Bowers, "NPN Pairs Yield Ultra-Low-Noise Op Amp", EDN, May 3, 1984.

(12) Data sheet for MAT03 Low Noise, Matched Dual PNP Transistor, <http://www.analog.com>

(13) "Choosing and Using N-Channel Dual J-FETs", Analog Dialogue, Vol. 4, No. 2, pp.4 ~ 9.

(14) "TDN: Temperature Drift Nonlinearity? A New Dual-FET Specification", Analog Dialogue, Vol. 6, No. 1, pp.13 ~ 14.

(15) Robert I. Demrow, "Settling Time of Operational Amplifiers", Analog Dialogue, Vol. 4, No. 1. See also ADI application note AN359.

(16) "The FET Constant-Current Source/Limiter", Siliconix AN103, March 10, 1997, <http://www.vishay.com/brands/siliconix/SSFan.html>

(17) Data sheet for 2SK389 Dual FET, Silicon Monolithic N-Channel Junction Type, <http://www.semicon.toshiba.co.jp/eng/solution/audio/pdf/e001543.pdf>

(18) Duncan Munro's SPICE vacuum tube models, <http://www.duncanamps.com>

謝辞：

本章の執筆に際しては、Erno Borbely, Steve Bench, Gary Longrie の各氏から有益なコメントを寄せていただきました。

索引

■ あ行

アクティブ・フィードバック	35
アクティブ・フィードバック・アンプ	235
アクティブ・フィードバック型	
差動ライン・レシーバ	163
アナログ・マルチプライヤ	207
イコライザ・ネットワーク	31
イコライジング	27
位相反転	69
位相補償	265
インターレース	135
インバータ・フォロウ型	101, 154
エレクトレット	13
エレクトレット型マイク	17
オーディオ用バッファ	78

■ か行

カスコード入力段	269
可変ゲイン増幅器	206
過補償	125
寄生成分	32
キャリア	231
許容値	32
区分線形増幅器	233
クランプ・アンプ	166, 227
クリッピング	183
クロス結合差動ドライバ	156
クロスポイント・スイッチ	175
クロミナンス	138
クワッド・コア	150
計装アンプ	62, 237
ゲイン・ブースト	258
ケーブルタップ・アンプ	165
高ゲイン	262

高効率ビデオ・ライン・ドライバ	218
高速 OP アンプ	128
高電圧	250, 255
コモンモード除去性能	54
コンデンサ	33
コンデンサ接地型積分器	235
コンプレッション	191
コンポーネント信号	138
コンボジット・カラー信号	138

■ さ行

差動出力ドライバ	186
差動伝送	153
サブキャリア	138
自動ゲイン制御	206
終端	145, 199
受信信号強度表示	206
出力抵抗	235
出力反転現象	69
出力複合アンプ	252
ジョンソン・ノイズ	195
シンク・インサータ	232
真空管	270
シングルエンド型ライン・ドライバ	88
信号源インピーダンス	85
振幅変調器	230
垂直同期信号	136
水平同期信号	136
スプリアス・フリー・ダイナミック・レンジ	194
積分器	235
絶対値発生器	229
全波整流器	222, 229
全反転増幅方式	63
相互変調歪み	190

双方向クランプ82

■ た行

帯域幅140
 大電流バッファ78
 ダイナミック・レンジ206
 たすきがけ243
 たすきがけ結合103
 多電源225
 単一電源179
 ダンピング抵抗129
 ツー・トーン信号190
 積み重ね型増幅回路224
 低インピーダンス19
 抵抗33
 ディザ信号219
 低周波ノイズ200
 定電流源236
 低ノイズ262
 デューティ・サイクル183
 電圧制御増幅器207
 電源シーケンス225
 電源端子255
 伝送線路145
 電流ブースト94
 等価ノイズ帯域201
 同期信号分離180
 統合型完全差動ドライバ159
 同軸ケーブル144
 特性インピーダンス144
 特性ノイズ抵抗19
 トランス19, 23
 トランス結合ライン・ドライバ106
 トランス入力型ライン・レシーバ73
 トランスの歪み110

■ な行

内部補償131

ニッケル・コア25
 入力クランプ167
 入力バッファ67
 入力複合アンプ257
 熱雑音電圧195
 ノイズ190
 ノイズ・ゲイン125
 ノイズ電力196
 ノイズ発生器219
 ノイズ・ファクタ197
 ノイズ・フィギュア195

■ は行

バイポーラ・トランジスタ258
 ハウランド型217
 パッシブ型イコライジング45
 バッファ・アンプ119
 バランス型ライン・ドライバ101
 バランス型ライン・レシーバ61
 パルス応答146
 パルス発生器228
 半波整流器222
 ヒートシンク80
 ピクセル139
 歪み83, 190
 歪みキャンセル92
 ビデオ・マルチプレクサ171, 175
 ビデオ信号135
 ビデオ信号のスイッチング171
 ビデオ信号配信器151
 ビデオ信号用ライン・ドライバ150
 微分位相138
 微分ゲイン138
 ビン194
 ファントム給電13, 22
 フィールド135
 フォノ・カートリッジ13
 複合アンプ247
 複合型電流ブースト97

複合帰還型ドライバ	110
複合帰還型バランス駆動	115
負性抵抗バッファ	242
フラッシュ・コンバータ	169
ブリアンプ	13
フリッカ	135
ブリッジ	54
フレーム	135
プログラマブル・ゲイン・アンプ	173, 238
並列出力	90
ヘッド・ルーム	183
偏差	32
変調信号	231
包絡線	231
補償端子	98
ホワイト・ノイズ	200

■ ま行

マイクロホン	13
マルチトーン電力比	194
モード変換	56

■ や行

有効電力ゲイン	196
容量性負荷	124
容量性負荷の分離	127

■ る行

ライン・ドライバ	217
ライン・レシーバ	52, 78
ライン信号	50
ラプラス関数	39
ランブル・フィルタ	28
リフレッシュ・レート	135
ループスルー・アンプ	165
ループ内補償	130
レール・ツー・レール出力	252, 255

■ 数字

1/f コーナ周波数	200
1/f ノイズ	200
1dB コンプレッション・ポイント	191
2次インターセプト・ポイント	192
2次相互変調歪み	191
3次インターセプト・ポイント	192
3次相互変調歪み	191
4抵抗型差動増幅器	52
4抵抗型差動ライン・レシーバ	161
5532	86
5534	86

■ アルファベット・記号

AD600	207
AD602	207
AD604	207
AD605	207
AD623	244
AD705	248
AD711	60, 251, 258
AD712	60
AD744	60, 97
AD745	42, 46
AD746	60
AD797	23, 92
AD8001	142
AD8002	156
AD8004	143
AD8010	151
AD8011	203
AD8013	171
AD8018	215
AD8031	181
AD8036	166, 227
AD8037	166, 227, 229, 231, 232
AD8041	179, 184
AD8042	179, 186

- AD8044179
AD8047150
AD8048150
AD8055163
AD806587
AD8074123, 142
AD8075123, 142
AD8079123
AD81160, 81, 94, 228
AD8110179
AD8111179
AD8113179
AD8114179
AD8115179
AD8116178
AD81282, 154
AD8129163
AD813173
AD8130163, 235
AD8138160
AD815100
AD81786, 131, 217, 241, 268
AD8170175
AD8174175, 177
AD81886, 133, 161
AD8180175
AD8182175
AD8183176
AD8185176
AD82048, 222
AD82215, 18, 222
AD82315, 69, 100
AD82569, 87
AD82682
AD828162, 237
AD829221, 224
AD830235, 237
AD8323211
AD8367207
AD843248
AD84538, 41, 46, 69, 86, 94, 111
AD854115, 251
AD8551250
AD861087, 256
AD9002169
AD9620123
AD9630123
ADLH0033120
AGC206
BUF0381
BUF0443, 60, 81, 94, 123
CATV211
CMR54, 243
C-V特性の非直線性84
dBc194
dBFS194
DMT212
Green-with-sync180
HOS-100120
IMD190
 IP_2 192
 IP_3 192
JFET264, 268
 K_{RLAA} 29
LH0033120
MC型カートリッジ34
MM型カートリッジ34
MTPR194
NF195
NTSC136
OP1746
OP177261
OP21315
OP24960
OP2738, 221
OP27016, 38
OP27516, 21, 41, 60, 85, 86, 89, 90
OP3743, 46
OP4238
OP47016

OP97	48, 249, 253	RSS	201
OP アンプ回路の全ノイズ	201	RSSI	206
OS コンデンサ	111	RTI	190
P_{1dB}	191	RTO	190
PAL	138	SFDR	194
PGA	173	SSM2135	15, 18
PSpice	39	SSM2141	60
PTAT	222	SSM2142	104
RG188A/U	145	SSM2143	60, 70, 74
RG58/U	145	THD+N	17
RG59/U	145	VCA	207
RGB バッファ	179	VGA	206
RIAA	27	X-AMP	207
RS-170	135	xDSL	212
RS-343A	140		