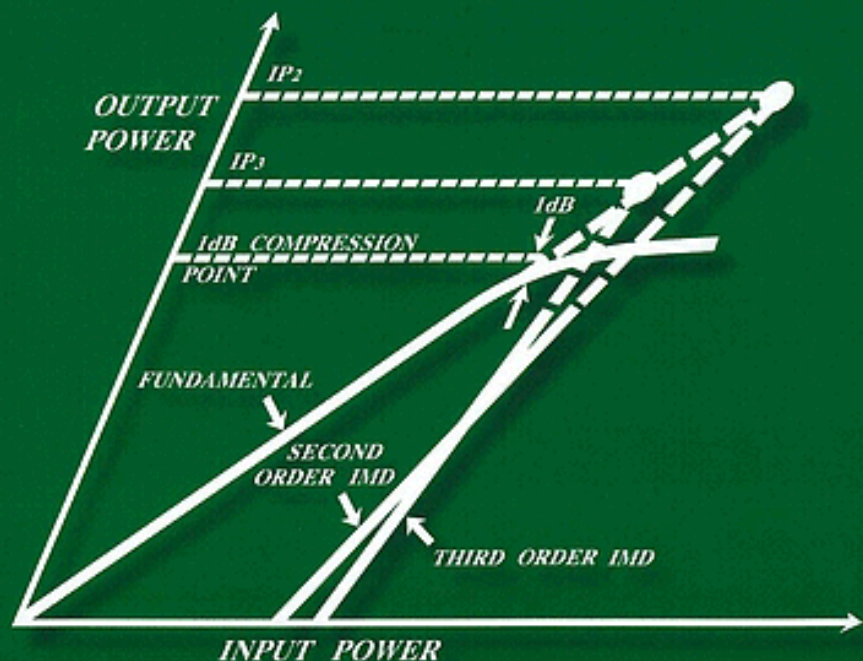


OPアンプによる 増幅回路の設計技法

OPアンプ大全 第4巻

ANALOG DEVICES アナログ・デバイス 著
電子回路技術研究会 訳



OPアンプによる 増幅回路の設計技法

OPアンプ大全 (第4巻)

 ANALOG
DEVICES アナログ・デバイセズ 著
電子回路技術研究会 訳

本書は下記の出版物を著作権者の許諾に基づいて全5巻に分けて日本語訳したものです。

Op Amp Applications

Copyright © 2002 By Analog Devices, Inc.

Original : Printed in the United States of America (ISBN 0-916550-26-5)

All rights reserved. This book, or parts thereof, must not be reproduced in any form without permission of the copyright owner. Information furnished by Analog Devices, Inc. is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices, Inc. for its use.

Analog Devices, Inc. makes no representation that the interconnections of its circuits as described herein will not infringe on existing or future patent rights, nor do the descriptions contained herein imply the granting of licenses to make, use, sell equipment constructed in accordance therewith. Specifications are subject to change without notice.

謝 辞

本書のような規模の書籍は、多くの人々の協力がなければ完成させることはできません。この“Op Amp Applications”の編纂を通して、多大の貢献、協力を提供してくれた以下の方々に、心からの謝意をおくります。

まず、このプログラムの推進を励まし、助力してくれたアナログ・デバイセズ社 (ADI) にお礼を述べたいと思います。

次に、ADI セントラル・アプリケーション・グループのウォルト・ケスター氏に深く感謝いたします。かれは、ADI での長年にわたるセミナーノート編纂に携わった経験による、多くの知識や助言を惜しみなく提供してくれました。本書の材料となる資料の著者である、ケスター氏とそのグループの方々に感謝いたします。

同じく、多くのコメントや書評を寄せていただいた、ADI フィールド・エンジニアリング・グループとセントラル・アプリケーション・グループのスタッフにお礼を申し上げます。エド・グロカススキ氏、ブルース・ホームマン氏、ボブ・マーウィン氏、そしてアーノルド・ウィリアムズ氏には、多くの有用なコメントをいただきました。加えて、かつて ADI 社のアプリケーション・エンジニアであったウェス・フリーマン氏には、ほとんどの原稿に目を通していただき、有益なフィードバックをいただきました。

ADI 社のダン・シャインゴールド氏には、特に感謝の意を示したいと思います。氏は、本書の内容に対する数え切れないほどの指摘や書評を提供してくれただけでなく、氏が真空管 OP アンプ時代に過ごしたジョージ・A・フィルブリック・リサーチ社 (GAP/R) の頃からの長年にわたる経験をもとにした、多くの示唆にとんだ見識を示してくれました。

このほか、それぞれのセクションの最後に特記してある、個別のコメントなどを提供してくださった多くの協力者の皆さんに感謝します。

ジュディス・ドーヴィル女史には、索引の作成および原稿に対する多くの助言をいただき、感謝しています。

最後に、スライドの準備、タイピング、文章スタイルのデザイン等を行ってくれた W² グラフィックス社に感謝いたします。

ウォルト・ユング (Walt Jung), 2002 年 8 月
Analog Devices Inc. Central Applications Department.

まえがき

ここに『OP アンプ大全』の最終発行巻、第4巻をお届けします(第5巻が2番目に発行された都合上)。すでに各巻の「まえがき」でも触れられているように、本シリーズは、のべ1000ページにもおよぶ原著を、電子回路技術を専門とする訳者たちが、内容を理解しつつ労苦のうでで完成させたものです。既刊の内容を読んでいただくとわかると思いますが、各所で電子回路の専門用語および内容が、正確かつ的確に翻訳されていると思います。これは専門技術者でなくては不可能な翻訳であったといえるでしょう。

さて、本巻でお届けするOPアンプの信号増幅用途の解説は、アンプという言葉どおり、OPアンプが本来意図している用途、その本流のものであるといえます。それでは、ここで簡単に本書の内容を紹介しておきましょう。

第1章ではオーディオ用OPアンプとしていますが、実際には一番難しく、かつ問題となるプリアンプ/イコライザ回路の設計と信号伝送方式を議論しています。とくに信号伝送については、ドライバ/レシーバそれぞれについて、いかに歪みとノイズの問題を克服するかを綿密に解説しています。

第2章では、OPアンプの応用において、いつも発振や不安定動作の脅威にさらされる容量性負荷の駆動方法について言及しています。つづく第3章では、高速OPアンプの用途であるビデオ用増幅器を説明しています。重負荷/高速/高精度AC特性という要求について、第1章のオーディオ用途と同様な差動伝送も交えて解説しています。また、ビデオ回路らしくクランプ、マルチプレクサなどの応用も紹介されています。

第4章では通信用OPアンプを解説しています。通信用増幅においていつも問題となる2次/3次歪み特性や、感度を決定するノイズ・フィギュア(NF)についてページを割いています。また、ダイナミック・レンジの広い入力信号を取り扱うための可変ゲイン増幅器も詳しく説明しています。

第5章は、ここまでの説明で包含しきれないOPアンプ応用の各種ノウハウを示しています。これらの複数のアイデアは、実際の設計業務においてきっと役立つものと思います。最後の第6章では、複合アンプとして、OPアンプ周辺に別のOPアンプやディスクリート素子を取り付け、各種の性能を向上させる技術を紹介しています。

最終巻でもあり、せっかくですので翻訳の舞台裏をご紹介します。スタート後まもなく、チームのメーリング・リストが立ち上がりました。ここで長く重ねられてきた議論はとても技術者らしく、原文の内容の理解/検証を行ったうえで、緻密に意識するというプロセスであったと思います。また、相互の労苦をねぎらい、励ましあいつつのやりとりだったと振り返ることもできます。ある日はアメリカから、ある日はヨーロッパからと出

張先からもメールがポストされていました。今さらながらチーム・メンバは英語の実務にも精通した、非常に優秀な技術者の集団だった、精鋭チームだったと思います。私も脱稿した今となって、難解な原文の単語/表現/意味/文脈/技術を、的確に正しい日本語に変換することが、いかに抑圧された作業だったかを、解き放たれた自らの言葉として「まえがき」を綴れることで改めて感じている次第です。

最後になりましたが、翻訳のご提案をいただいた CQ 出版株式会社の蒲生良治社長、長い間お付き合いいただいた編集担当の清水当氏と制作担当の鈴木邦夫氏には、チーム一同を代表いたしまして、深くお礼を申し上げたく思います。

そのチーム各位には、約2年半という長い間の苦労を分かち合いつつ、お祝いとお礼を申し上げたく思いますし、全巻発行成就是メンバにとっても「よろこび」でしょう。

読者の方々も、まさに「アナログ技術の集大成」といえる本大全により得られる知識で、洗練された最高性能の OP アンプ応用機器を世に送り出すという、技術者としての「よろこび」をぜひ感じていただきたいと思います。そしてそれは我々にとっても、さらなるよろこびです。誰も、よろこびあつての技術者人生ではないでしょうか。

訳者代表：石井 聡

▶ OP アンプ大全(全5巻)の構成と原著との対応

- | | | | | |
|-----|-----|----|-------------|--------------------------------------|
| 第1巻 | 第1部 | …… | Chapter - H | Op Amp History |
| | 第2部 | …… | Chapter - 1 | Op Amp Basics |
| 第2巻 | 第3部 | …… | Chapter - 2 | Specialty Amplifiers |
| | 第4部 | …… | Chapter - 3 | Using Op Amps with Data Converters |
| | 第5部 | …… | Chapter - 4 | Sensor Signal Conditioning |
| 第3巻 | 第6部 | …… | Chapter - 5 | Analog Filters |
| 第4巻 | 第7部 | …… | Chapter - 6 | Signal Amplifiers |
| 第5巻 | 第8部 | …… | Chapter - 7 | Hardware and Housekeeping Techniques |

目次

第7部 信号増幅器

第1章 オーディオ用増幅回路

13

1-1	マイクロホン用プリアンプ	14
●	シングルエンド入力で単一電源の高インピーダンス・マイク用プリアンプ	15
●	エレクトレット型マイク・プリアンプのインターフェース	17
●	低インピーダンス・マイクロホン用のトランス結合プリアンプ	19
●	超低ノイズのトランス結合マイク・プリアンプ	23
1-2	RIAA フォノ・プリアンプ	27
●	RIAA の基礎	27
●	RIAA フォノ・プリアンプにおけるイコライザ・ネットワーク	29
●	RIAA イコライザの回路方式	34
●	アクティブ・フィードバック型 RIAA イコライジング・プリアンプの構成	35
●	アクティブ・フィードバック型 RIAA イコライジング・プリアンプの回路設計	37
●	パッシブ型 RIAA イコライジング・プリアンプの回路設計	45
●	ライン信号レシーバ	50
●	ライン信号増幅器	50
●	ライン信号ドライバ	50
1-3	オーディオ用ライン・レシーバ	52
●	バランス型伝送システムにおける信号源と負荷間での相互影響	53
●	単純なライン・レシーバ	56
●	単純なライン・レシーバの機能を実現する	59
●	単純なライン・レシーバにおけるその他の問題	60
■	バランス型ライン・レシーバ	61
●	バランス型帰還差動ライン・レシーバ	61
●	計装アンプの置き換え	62
●	全反転増幅方式のバランス型ライン・レシーバ	63
●	バランス型ライン・レシーバの性能	64
■	入力バッファ付きバランス型ライン・レシーバ	67
●	入力バッファ付きバランス型ライン・レシーバの性能	70
■	トランス入力型ライン・レシーバ	73



●ライン・レシーバのまとめ	76
1-4 オーディオ用バッファとライン・ドライバ	78
●大電流バッファの基本	78
●バッファにおける $THD+N$ の性能	80
●OP アンプを2個使用するバッファ	81
●容量性負荷の問題	83
●OP アンプ・デバイスと回路方式による歪みへの影響	83
■シングルエンド型ライン・ドライバ	88
●民生機器用ライン・ドライバ	88
●並列出力のライン・ドライバ	90
●広ダイナミック・レンジ/超低歪みドライバ	92
●電流ブースト付きライン・ドライバ	94
●複合型電流ブースト・ドライバ	97
●バランス型ライン・ドライバ	101
●インバータ・フォロワ型バランスド・ライン・ドライバ	101
●たすきがけ結合によるライン・ドライバ	103
■トランス結合ライン・ドライバ	106
●トランス結合ライン・ドライバの基本回路	106
●帰還型トランス結合ライン・ドライバ	109

第2章 バッファ・アンプと容量性負荷

119

2-1 バッファ・アンプ	119
2-2 容量性負荷の駆動	124
●過補償を行う	125
●ノイズ・ゲインを高める	125
●容量性負荷の分離	127
●高速OPアンプでの容量性負荷の分離	128
●ループ内補償	130
●内部補償	131

目次

第7部 信号増幅器

第3章	ビデオ信号増幅回路	135
3-1	ビデオ信号とその規格	135
	●微分ゲインと微分位相の仕様	138
	●グラフィック・ディスプレイ・システムのビデオ・フォーマット	139
	●ビデオ用途における帯域幅の考察	140
3-2	ビデオ信号の伝送	144
	●伝送線路の駆動実験	145
3-3	ビデオ信号用ライン・ドライバ	150
	●ビデオ信号配信器	151
3-4	差動ライン・ドライバと差動ライン・レシーバ	153
	●ビデオ信号の差動伝送へのアプローチ	153
	●インバータ・フォロワ型差動ドライバ	154
	●クロス結合差動ドライバ	156
	●統合型完全差動ドライバ	159
	●4抵抗型差動ライン・レシーバ	161
	●アクティブ・フィードバック型差動ライン・レシーバ	163
	●ケーブルタップ・アンプ (ループスルー・アンプ)	165
3-5	高速クランプ・アンプ	166
	●クランプ・アンプによるフラッシュ・コンバータの入力保護	169
3-6	ビデオ信号のスイッチング	171
	●ディセーブル機能を使用した OP アンプによる	
	高速ビデオ・マルチプレクサ	171
	●電流帰還型ビデオ OP アンプ AD813 を使用した	
	プログラマブル・ゲイン・アンプ	173
	●統合型ビデオ・マルチプレクサとクロスポイント・スイッチ	175
	●デュアル RGB 信号源ビデオ・マルチプレクサ	177
	●1 個の A-D コンバータで RGB 信号をディジタル化する	177
3-7	単一電源で利用できるビデオ回路	179



●単一電源動作の RGB バッファ	179
●単一電源動作の同期信号分離回路	180
●単一電源動作でゼロ・ボルト出力が可能な 低ひずみビデオ・ライン・ドライバ	181
●AC 結合の単一電源ビデオ回路におけるヘッド・ルームの考慮	183
●単一電源動作の AC 結合コンポジット・ビデオ信号用ライン・ドライバ	184
●単一電源動作の AC 結合シングルエンド入力-差動出力ドライバ	186

第 4 章 通信用増幅回路 189

4-1 通信分野で特有の仕様項目	189
●歪みに関する仕様	190
●ノイズに関する仕様	195
4-2 通信用途で利用できるデバイスと応用例	206
●自動ゲイン制御における可変ゲイン増幅器	206
●電圧制御増幅器	207
●CATV アップストリーム・データ・ライン・ドライバ用の デジタル制御 VGA	211
●xDSL アップストリーム・データ・ライン・ドライバ	212

第 5 章 OP アンプ・アイデア集 217

5-1 汎用 OP アンプの応用回路	217
●高効率ライン・ドライバ	217
●簡単な広帯域ノイズ発生器	219
●単電源動作の半波/全波整流器	222
●OP アンプの並列化による負荷駆動	223
●多電源システムのための電源シーケンス制御回路	225
5-2 クランプ・アンプの応用回路	227
●クランプ・アンプ AD8037 を使用した プログラマブル・パルス発生器	227

● クランプ・アンプ AD8037 を使用した全波整流回路	229
● クランプ・アンプ AD8037 を使用した振幅変調器	230
● クランプ・アンプ AD8037 を使用したシンク・インサータ	232
● 区分線形増幅器としてのクランプ・アンプ AD8037	233
5-3 そのほかの OP アンプ応用回路	235
● アクティブ・フィードバック・アンプ AD830 を使った積分回路	235
● 利得帯域幅 290MHz の計装アンプ	237
● 任意のステップで設定可能なプログラマブル・ゲイン・アンプ	238
● 広帯域の計装アンプ	240
● 負性抵抗バッファ	242
● 計装アンプをたすきがけして CMR を強化する	243

第 6 章 複合アンプ

247

6-1 複数の OP アンプを使った複合アンプ	248
● 二つの OP アンプを使った複合アンプ	248
● 低電圧/単一電源回路を高出力電圧にインターフェースする	249
6-2 出力電圧を強化する出力複合アンプ	252
● レール・ツー・レール出力の複合アンプ	252
● 高電圧に対応するレール・ツー・レール出力の複合アンプ	255
6-3 ゲインを増加する入力複合アンプ	257
● バイポーラ・トランジスタによる	
ゲイン・ブースト入力複合アンプの原型	258
● 低ノイズ/高ゲインの入力複合アンプ	262
● JFET を使った高ゲイン入力複合アンプ	263
● JFET を使った低ノイズ入力複合アンプ	267
6-4 懐かしい真空管入出力の複合 OP アンプ	270

索引	274
----	-----

OPアンプ大全 **第7部**
信号増幅器
Chapter-6 Signal Amplifiers

オーディオ用増幅回路	13
バッファ・アンプと容量性負荷	119
ビデオ信号増幅回路	135
通信用増幅回路	189
OPアンプ・アイデア集	217
複合アンプ	247

第 1 章

オーディオ用増幅回路

Walt Jung / 訳：石井 聡

オーディオ信号用のプリアンプ (preamplifier ; 前置増幅器) は、現代の IC を使ったオーディオ回路において、比較的低レベルの信号を扱うものだといえます。一般に、10 mV 以下の信号レベルを増幅するアンプはプリアンプに属するといえます。この章の前半では、以下に示すような基本的なオーディオ用プリアンプについて説明していきます。

■ **マイクロホン**：ダイナミック型、エレクトレット型*1、ファントム給電型*2などのマイクロホン用のプリアンプ。トランス結合入力回路を使用しており、両電源または単一電源で動作する

■ **フォノ・カートリッジ**：MM (Moving Magnet) 型と MC (Moving Coil) 型のフォノ・カートリッジ用のプリアンプ。いろいろな回路方式が用いられており、この章では応答特性について詳細な解析/検討を行う

一般に 1 mV 程度まで低下したレベルの信号を取り扱う場合、良好な SN 比 (Signal-to-Noise Ratio ; SNR) と広いダイナミック・レンジを実現するうえでのキーポイントは、システム内において一番最初に増幅作用を行う増幅段、すなわち初段で発生する入力ノイズになります。たとえば、入力初段の回路内部で発生するノイズが 1 μ V で、入力信号電圧が 1 mV であるならば、SN 比は最良でも 60 dB までにしかありません。

通常、実使用状態では入力電圧レベルと信号源インピーダンスの両方が決まっていま

* 1 : 【訳注】electret. electricity + magnet から造られた造語。永久的に電荷が充電されたままになっている材料をこう呼ぶ。

* 2 : 【訳注】phantom powered. phantom は「幻影」などの意。マイクの音響信号伝送用リード線に電源電圧を重ねさせる方式。電源として特に線を用意するわけでもないので、こう呼ぶ。

す。そのため、最良の SN 比を実現するためには、想定される信号源が接続されて動作しているときに、初段の増幅回路において発生する入力換算ノイズを最小にする必要があります。これはプリアンプの設計を複雑にする決定的な要因です。低インピーダンスにおけるロー・ノイズ回路と高インピーダンスにおけるロー・ノイズ回路とでは、動作が大きく異なってくるからです。

適切に増幅器の入力ノイズを最小化するためには、全ノイズに影響を与える、多岐にわたるすべての要因を完全に理解することが必要です。これはデバイス自体、さらには増幅回路に使われている周辺回路も含まれます。実際問題として、ノイズを最小化し、ダイナミック・レンジと忠実度を最大化するという点において、回路を取り巻くすべての要素を考慮することが必要です。

回路設計においてさらに難しい点は、基本的なゲインや信号レベルのスケーリング機能を実現するのみならず、信号の周波数特性も目的とする伝達関数にマッチするように設定する必要があるということです。

マイクロホン用プリアンプは、広い帯域にわたる平坦な周波数特性とロー・ノイズが要求される増幅回路の典型例といえるでしょう。これとは対照的にレコード・カートリッジ用プリアンプは、信号を増幅（スケーリング）するだけではなく、その回路に必要とされる規定の周波数応答特性を実現することが必要です。この章の第2節で説明する RIAA フォノ・プリアンプ回路設計の主要なポイントは、「理路整然とした解析手法」です。これを理解することにより、部品や定数を理論的に選定でき、最適な周波数応答特性を実現できます。また、非常に精密な回路機能を実現可能にし、計算機ベースの設計値（シミュレーション）と実測値との高い相関性を維持できます。

1-1 マイクロホン用プリアンプ

マイクロホン用プリアンプ（マイク・プリアンプ）は、低いレベルのオーディオ信号の増幅という基本的機能が要求されます。レベルが非常に広い範囲にわたる可能性のある信号、さらにマイクロホンの種類とそれらのインピーダンスなどを考慮した場合、マイク・プリアンプはいろいろな回路方式を想定することができます。これらの要素は、それぞれ個別の用途に対する回路の最適化に大きな影響をもちます。

この節では、高インピーダンス/低インピーダンスそれぞれのマイクロホンが接続されるマイク・プリアンプ、およびファントム給電の有無、またトランス入力段をもつものなどについて説明していきます。

● シングルエンド入力で単一電源の高インピーダンス・マイク用プリアンプ

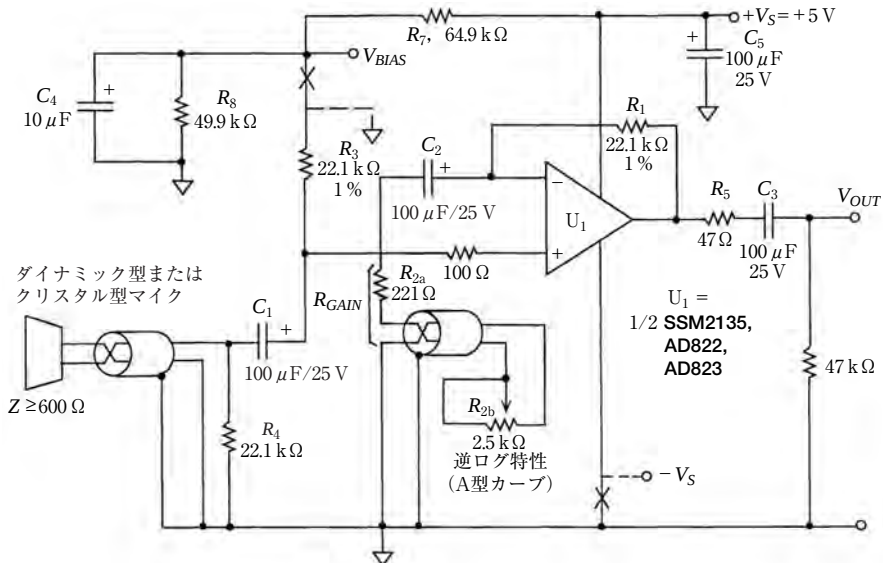
図1-1に非常に単純化したマイク・プリアンプ回路を示します。この回路は、シングルエンド入力をもつ非反転増幅回路の構成になっており、ダイナミック型や圧電型（クリスタル型）マイクなどの出力インピーダンスの高いマイクロホンへの用途に適しています。図に示すように、 R_{GAIN} によってゲインが20～40 dBの間で可変でき、600 Ω 以上の信号源インピーダンスのオーディオ信号源（マイクロホン）に使うことができます。

OP アンプ U_1 が回路全体の性能に大きく影響を与えます。ひとつは増幅動作という基本的な点、もうひとつはここで示しているように単一電源動作への適応性という点です。ノイズ性能という観点からすれば、 U_1 は500 Ω 以上の信号源に対して低い入力換算ノイズ・レベルでなければなりません。またこの場合、マイクロホンの信号源インピーダンスが全体のインピーダンスの支配項となるように外部回路の定数を決定しなければなりません。

5 Vの供給電源電圧で非常にロー・ノイズな性能を示すものは、かなり少ない種類のデバイスに絞られてしまいます。2回路入りのSSM2135か、OP213、AD822/AD823が候補といえ、これらが設計段階最初のデバイス選定での推奨アイテムです。

ロー・パワーで消費電流の少ないデバイスとしては、たとえばAD8541が挙げられるでしょう。トータルの供給電圧が10 V以上の場合であれば、そのほかの多くのロー・ノイ

〈図1-1〉シングルエンド入力/単一電源のマイク・プリアンプ



ズのデバイス（たとえばOP275, OP270/470）がこの回路で有効に使えるでしょう。また後述するように、この回路は両電源供給の場合にも簡単に応用することができます。

この回路では、ゲインを設定する抵抗 R_1 と R_2 の並列接続値（ここで $R_2 = R_{2a} + R_{2b} = R_{GAIN}$ ）が、想定される信号源インピーダンス（この場合は $1\text{ k}\Omega$ 以下）よりも低くなるようにします。このことで、高いゲインのときでもゲイン設定抵抗による入力換算ノイズへの影響を最小にできます。前述したように、回路のゲインは抵抗 R_{GAIN} を経由した帰還経路により調整できます。

システムとしての観点からすれば、ここで示したケースのように、マイクロホンやその他の低レベル信号ラインの信号レベル・コントロールは、前段でいくらかゲインをもたせたいうで、後段で行ったほうがよいといえます。そのために、 R_{GAIN} を固定抵抗とすることも可能です。

単一電源動作のため、入出力との結合は極性のあるコンデンサが使えます。ここでは C_1 , C_2 , C_3 です。 C_4 はノイズ・フィルタで、 C_5 はバイパス用です。回路において最小のノイズ・レベルを実現するため、増幅器のバイアス回路によるノイズが発生しないようにする必要があります。バイアス回路から直接的/間接的に加わってしまうノイズから逃れるためです [参考文献 (1) を参照]。

DC 電流が流れる抵抗には、低ノイズ*³ 特性の皮膜型抵抗を使うか、AC バイパスする必要があります。ここでは、 R_1 , R_2 , R_3 , R_4 , R_7 , R_8 に金属皮膜型のものを使い、 R_7 と R_8 は AC バイパスしています。 R_7 - R_8 から供給される 2.2 V のバイアス電圧により、 U_1 の出力を電源電圧のほぼ中点になるように設定しています。

もし、より高い電源電圧が使われる場合には、使用する OP アンプで最大振幅が取り出せるように R_7 - R_8 を調整するとよいでしょう。また、低バイアス電流のレール・ツー・レール出力の OP アンプを使う場合は、 R_7 と R_8 は同じ値の高抵抗 ($100\text{ k}\Omega$ 以上) にすることが適切です。

インピーダンスの低い信号源で動作させる場合は、 U_1 には OP213 か SSM2135 が適しています。AD82x ファミリー（もしくは選別された CMOS 品）などの FET 入力タイプは、高インピーダンス信号源、たとえばクリスタル・マイクやセラミック・マイクに対して適しています。この要件に対応するために、 R_3 と R_4 は $1\text{ M}\Omega$ 以上、 C_1 は $0.1\text{ }\mu\text{F}$ のフィルム・コンデンサとしなくてはなりません。

OP213 か SSM2135 を使った場合の周波数帯域幅は、ゲインが最大のときに約 30 kHz です。AD822 か AD820 を使った場合、同様の条件下では、帯域幅は約 20 kHz です。歪みとノイズ特性は、OP アンプ U_1 と信号源インピーダンスに依存します。入力をショー

* 3 : 【訳注】原著では excess noise と説明している。これは過剰ノイズとも呼び、 $1/f$ ノイズとなる。

トさせた状態では、SSM2135はゲイン100倍のときの出力ノイズは約 $110\ \mu\text{V}_{\text{RMS}}$ となり、 $2\ \text{k}\Omega$ の負荷に $1\ \text{V}_{\text{RMS}}$ を供給した場合の $1\ \text{kHz}$ における歪み特性は $THD+N^{*4}$ で $0.022\ \%$ となります。AD820では同様の条件下で、ノイズが $200\ \mu\text{V}_{\text{RMS}}$ 、 $THD+N$ が $0.05\ \%$ となります。それぞれゲインが低いときは特性が向上します。

図1-1に示した回路は、中程度の性能と単純さが要求される場合に適していますが、いくつか注意すべき点があります。マイクロホンにつながる入力ケーブルはシールドしなくてはならず、配線の長さはできるだけ短くする必要があります。 R_{GAIN} が回路から離れた位置にある場合、それを接続しているケーブルにも同様な注意が必要です。

この回路を両電源で動作させる場合、前述したように R_3 はグラウンドに接続します。また R_7 、 R_8 、 C_4 によるバイアス回路は不要になります。 U_1 には $\pm 5\ \text{V}$ 、 $\pm 15\ \text{V}$ などの対称な電圧の電源を供給し、 $-V_S$ の電源ラインは $+V_S$ のラインと同様にコンデンサでバイパスします。カップリング・コンデンサ C_1 、 C_2 、 C_3 はそのままですが、使用するOPアンプにマッチするように、その極性を決めなければなりません（もしくは無極性タイプを使う）。

$600\ \Omega$ 以下の出力インピーダンスをもつマイクロホンにもこの回路を使うことができます。しかし、ノイズ特性は最適にはなりません。また、そのようなマイクロホンの多くは、一般的にバランス（平衡）入力型のインターフェースが必要です。

*

*

以降に説明していく回路例では、低インピーダンス型やバランス出力型マイクロホンを使う場合に、ノイズ特性を最適化する手法も説明しています。これらの回路はプロ用途にも使えるものです。

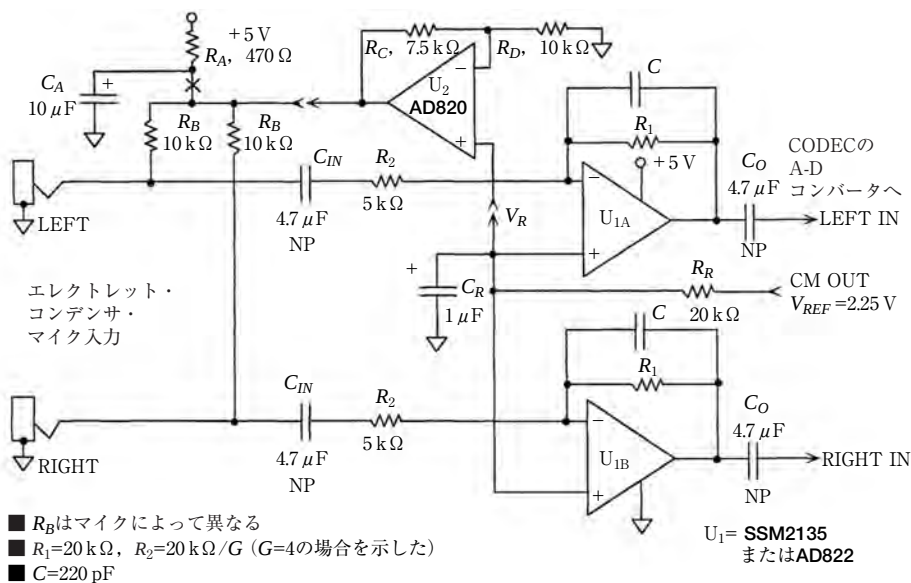
●エレクトレット型マイク・プリアンプのインターフェース

講演会場での音声録音など、あまりシビアではない用途では、一般的にエレクトレット型マイクが使われます。これは永久的に極性を偏極させたコンデンサを使ったマイクであり、ソース接地FETアンプが内蔵されています。増幅された出力信号は、シングルエンド型のリード線（その線は同時にFETアンプのDC電源も供給しており、一般的には $3\sim 10\ \text{V}$ のDC電源である）から取り出されます。

図1-2は基本的なインターフェース回路で、エレクトレット型マイク用途において、電源供給と出力レベルのスケーリング増幅（信号レベルの調整）の両面で機能します。この場合、このインターフェース回路でスケーリング増幅された出力信号は、 $+5\ \text{V}$ 電源を供給されたCODEC用IC（A-D変換と信号処理を行う）のLEFTとRIGHTの入力端子に入

* 4：【訳注】Total Harmonic Distortion + Noise；全高調波歪み＋ノイズ

〈図1-2〉エレクトレット・コンデンサ型マイクと+5V動作のCODECとのインターフェース回路



力されます。マイクに対するDCファントム給電用電源は、 R_A - C_A - R_B のデカップリング回路を通じて+5V電源から供給しています。AC出力信号は、 C_{IN} と R_2 によりDC成分を取り除いて U_1 に入力されます。

抵抗 R_B はマイクの種類や供給電圧により異なり、図中に示した定数はよく使われる一例です。マイク用供給電源の低ノイズ化を図るには、図中に示すように U_2 を使って、フィルタリングとレベル変換された電圧 V_R を作り出すこともできます。

スケーリング・アンプ U_1 にはSSM2135またはAD822を使用し、これによりマイクの信号を $1V_{RMS}$ のライン信号レベルか、CODEC入力に一般的に必要とされる信号レベルである 100 mV_{RMS} に適正化しています。A-D変換の前段のローパス・フィルタに入力することもできます。エレクトレット型マイクの種類は多く、それぞれが異なる動作パラメータをもつため、場合によっては信号レベルをスケーリングにより調整することが必要になります。

スケーリング・ゲインは単純に R_1/R_2 で決まります。 R_2 はマイクの定格出力レベルから、CODECのマイク入力端子の $0.1V_{RMS}$ を作り出すゲイン G となるように決定します。増幅段 U_1 は反転増幅なので、ゲイン G は1以上にも1以下にも設定できます。ここで示されている例の増幅率(4倍)以外にも、CODECにとって最適レベルとなるように実際の

出力信号レベルを適正化することができます。

増幅器のローパス特性のカットオフ周波数は時定数 $R_1 \cdot C$ で決められ、図の回路では -3 dB のポイントが 36 kHz となっています。 U_1 へのバイアス電圧は CODEC のリファレンス電圧端子か CM OUT 端子から加えられ、一般に $2.25 \sim 2.5\text{ V}$ がリファレンス電圧になっています。

低い周波数側の時定数 $C_{IN} \cdot R_B / R_2$ と $C_O \cdot R_1$ は、低域での位相ずれを低減するように広帯域設計になっています。これらに使われる無極性コンデンサは、狭帯域でもよい場合には $1\text{ }\mu\text{F}$ 以下にすることができます。

●低インピーダンス・マイクロホン用のトランス結合プリアンプ

どのような OP アンプであっても、最高の低ノイズ性能は、増幅器の特性ノイズ抵抗*5 R_N が信号源抵抗 R_S と等しいときに実現できます。この項では、この関係を用いたマイク・プリアンプの例について説明していきます。

ここでの例では、増幅器の R_N とは異なる信号源抵抗 R_S を、その増幅器の入力インピーダンス R_N により近づけて最適化するために、入力マッチング・トランスを用いています。この原理で動作する基本回路を図 1-3 に示します。信号源抵抗 R_S に対して最適なトランスの巻き線比を決定するために、まず使用する OP アンプの特性ノイズ抵抗 R_N を計算し、目的の信号源抵抗 R_S に対して適合するトランスの巻き線比を選び出します。

まず、OP アンプの e_N (電圧ノイズ密度) と i_N (電流ノイズ密度) のデータから R_N を最初に求めます。

$$R_N = \frac{e_N}{i_N} \dots\dots\dots (7-1)$$

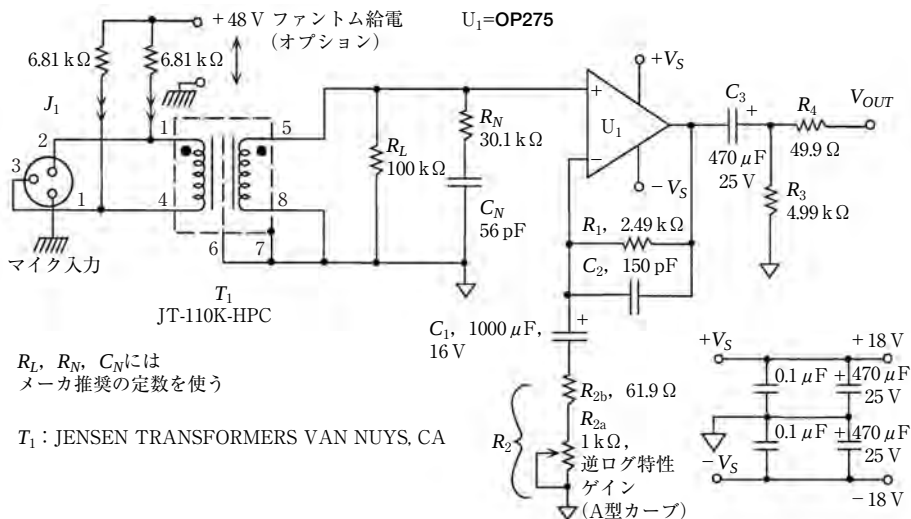
ここで、 e_N の単位は $\text{V}/\sqrt{\text{Hz}}$ で、 i_N の単位は $\text{A}/\sqrt{\text{Hz}}$ です。 T_1 の巻き線比は以下で計算できます。

$$\frac{N_2}{N_1} = \sqrt{\frac{R_N}{R_S}} \dots\dots\dots (7-2)$$

ここで、 N_2 、 N_1 はトランスの 2 次側、1 次側の巻き数です。OP アンプ OP275 では、 e_N が $7\text{ nV}/\sqrt{\text{Hz}}$ で、 i_N が $1.5\text{ pA}/\sqrt{\text{Hz}}$ となっています。したがって、 R_N は下記のようになります。

* 5 : 【訳注】 characteristic noise resistance ; 増幅器の入力回路が固有にもつ特性ノイズ抵抗

〈図1-3〉トランス入力マイク・プリアンプ (ゲイン：28～50dB)



$$R_N = \frac{e_N}{i_N} = \frac{7 \times 10^{-9}}{1.5 \times 10^{-12}} = 4.7 \text{ k}\Omega$$

e_N も i_N も周波数によって変化するので、 R_N もまた周波数によって変化します。そのため、 R_N を計算するためのデータシート上の数値 (上記に示したようなもの) も、ある特定の周波数で一番正確になります。もし、ある特定の周波数に対して増幅器を最適化する場合、計算に使用する e_N と i_N の値はその周波数に対してのものであるべきです。

しかしながらオーディオ用増幅器は広帯域回路であることから、許容度をもたせることが必要になります。使用する増幅器の最小ノイズ・フィギア (雑音指数) のプロットが入手可能であるなら、ノイズに対して最適な信号源インピーダンスをグラフィカルに決定することができます。

この場合、OP アンプの R_N に対して信号源抵抗 R_S が最適な抵抗値 (R_N と等しい大きさ) になるように、最適なトランスの巻き線比を計算します。たとえば、 R_S が 150 Ω であった場合、 R_N が 4.7 kΩ の OP275 (もしくは他の同様な増幅器) の最適な巻き線比は、

$$\frac{N_2}{N_1} = \sqrt{\frac{R_N}{R_S}} = \sqrt{\frac{4.7 \times 10^3}{1.5 \times 10^2}} \approx 5.6$$

となります。OP27 ファミリーなども、これらの手法で設計可能でしょう。

トランスは、カタログ上では狭帯域かつ規定のインピーダンス範囲内で仕様が規定されています。目安としては、2次側換算時のインピーダンスが5 k Ω ～10 k Ω 程度の製品が使いやすいといえるでしょう。これは使用するOPアンプにもよりますが、増幅器の最小ノイズ・インピーダンス (R_N のこと) が、ある程度広い周波数範囲では変化してしまうからです。ジェンセン (Jensen) 社の JT-110K-HPC がこの目的に対して適切なトランスです。T₁ は十分にシールドされているだけではなく、低レベルの信号増幅動作で適切に動作するものでなくてはならない点に注意しましょう。

この回路においてマッチング・トランスを使うことで、理論限界値からほんの数 dB 大きい程度か、信号源抵抗の熱雑音レベルに非常に近いレベルの等価入力ノイズ・レベル (トランスの入力側換算値) を実現できます。たとえば、室温で抵抗値 150 Ω の 20 kHz 帯域幅における熱雑音は 219 nV です。実際の回路では、トランスと OP アンプのノイズが重畳されることから、より高い入力換算ノイズ・レベルとなります。

トランスのさらなる利点は、実質的に電圧ゲインをもっているということです (ステップアップの巻き線比により実現できる)。回路全体の計算上のゲイン G_{total} が与えられた場合、OP アンプ U₁ に必要とされるゲイン $G_{(U1)}$ を以下の式 (7-3) のように低減させることができます。

$$G_{(U1)} = \frac{G_{total}}{N_2 / N_1} \dots\dots\dots (7-3)$$

図 1-3 の回路における総合ゲイン G_{total} は、トランスのステップアップ比 N_2/N_1 と、 $G_{(U1)}$ である $(R_1 + R_2)/R_2$ との積になります。これは増幅器のループ・ゲインを増大させ、結果的に帯域幅と精度が増大し、低歪みが実現できます。

ここで示したトランス入力型のマイク・プリアンプでは、T₁ にトランス JT-110K-HPC を使っており、1次側と2次側の巻き線比は約 1 : 8 (150 Ω : 10 k Ω) になっています。OP アンプの部分では、ゲイン変化量を約 3.3～41 倍としています。それに加えてトランスのゲイン 17.8 dB があるため、回路全体の総合ゲインは 28～50 dB (26～300 倍) になります。

このトランスと OP アンプ U₁ の組み合わせは、すばらしい過渡応答特性を示します。ここで用いている U₁ は OP275 の 1/2 回路であり、 ± 18 V 電源で動作させています。電源はよく平滑されたものが必要で、U₁ の直近にデカップリング・コンデンサが必要になります (特に低インピーダンス負荷の場合)。最大電圧定格に近いところで U₁ を動作させる場合には特に注意してください。OP275 の最大電源電圧は ± 22 V になっています。

最高性能を得るために、受動部品は高品質のもの、たとえば抵抗は 1 % の金属皮膜抵抗、 R_{2a} は逆ログ特性 (A 型カーブ) の皮膜型ポテンシオメータ、 C_1 と C_3 には低 ESR 特性の

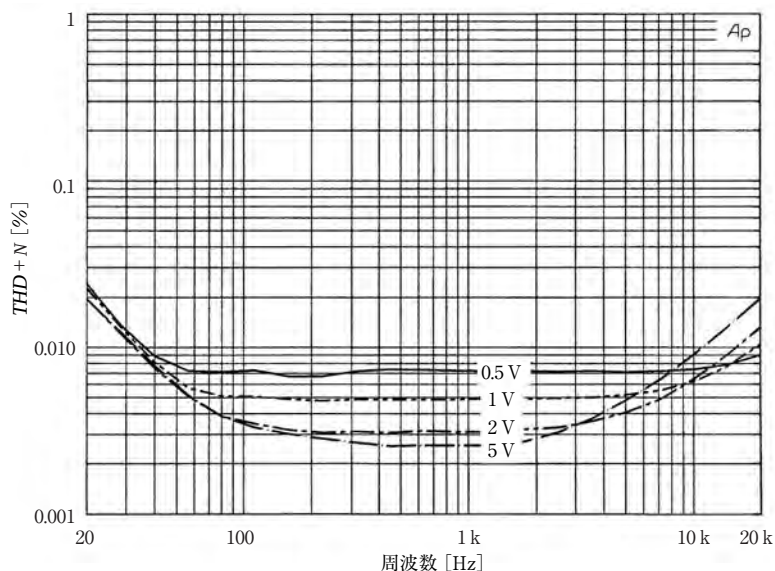
コンデンサを使用しなくてはなりません。

図のように、 $\pm 0.1\%$ にマッチした $6.81\text{ k}\Omega$ の抵抗と 48 V のDC電圧源を単純に加えるだけで、マイクロホンへのファントム給電を実現できます[参考文献(2)，(3)を参照]。トランス・メーカーからの推奨条件として、ファントム給電をする場合には、必ずよくマッチングしたDC供給用の抵抗を使う必要があります。これは、コモンモード除去性能を最適化することと、トランスの1次側に流れるDC電流を最小にすることが目的です[参考文献(4)を参照]。ファントム給電を使用しても、OPアンプに対してはほとんど影響を与えません。それは、トランスが1次側における直流コモンモード電圧の変化を2次側に通さないように働いてくれるからです。JT-110K-HPCのような入力用トランスのコモンモード除去性能は、 1 kHz において 85 dB 以上あるのが一般的で、より低い周波数においてはもう少し良好になります。

このOP275を使ったマイク・プリアンプの $THD + N$ の周波数特性を、図1-4の複数のプロットで示します。試験条件は、 35 dB にゲインを設定し、 $600\text{ }\Omega$ 負荷に対して 0.5 ， 1 ， 2 ， 5 V_{RMS} が出力されるような連続周波数スイープ入力信号を加えています。

この歪み特性テストは、次の項でも同様に行っています。各種の信号レベルにおける連続周波数スイープ入力信号に対する $THD + N$ を測定することで、スルー・レートの限界

〈図1-4〉トランス結合のマイク・プリアンプの 35 dB ゲイン時の $THD + N$ の周波数特性 ($600\text{ }\Omega$ 負荷に対して 0.5 ， 1 ， 2 ， 5 V_{RMS} を出力した場合)



で発生する歪みに対する感度が測定可能です[参考文献(5)～(7)を参照]。また、出力負荷テストは、負荷条件による非線形性の感度試験のために用いられます。

図1-4に示されるOP275のデータには興味深い領域が三つあります。一つは100 Hzより低い範囲でトランスの性能に大きく依存する歪み、もう一つは100 Hz～3 kHzの範囲で歪みが最小になるところ、最後に3 kHzより高い範囲で再度歪みが上昇するところです。中出力レベルでは、ほとんどの周波数範囲で $THD + N$ は0.01 %以下になっており、高い周波数においてはいくぶん高めになっています。

この回路の-3 dB帯域幅は約100 kHzであり、トランスJT-110K-HPCとその終端回路(信号源インピーダンスを150 Ω と想定している)がそれを決定する支配的要因です。逆に、信号源インピーダンスが高い場合や低い場合については、帯域幅はそれに比例して狭くなったり広がったりします*6。そのため、この回路の実設計においては、このことを考慮に入れておかなければなりません。たとえば、エミッタ・フォロウ出力のコンデンサ・マイクは、約15 Ω の信号源抵抗値を示します。

●超低ノイズのトランス結合マイク・プリアンプ

高性能な低ノイズ・マイク・プリアンプ回路を図1-5に示します。ここでは、巻き線比の低いトランス(ジェンセン社のJT-16A)を使っています。このトランスは1:2という低い昇圧比をもっており、AD797のような特性ノイズ抵抗(R_N)の低い増幅器と組み合わせて使うように最適化されています。回路図からわかるように、基本構成は前項で説明したトランス結合プリアンプと同じですが、細かい回路上の工夫によって最高レベルの性能を実現しています。

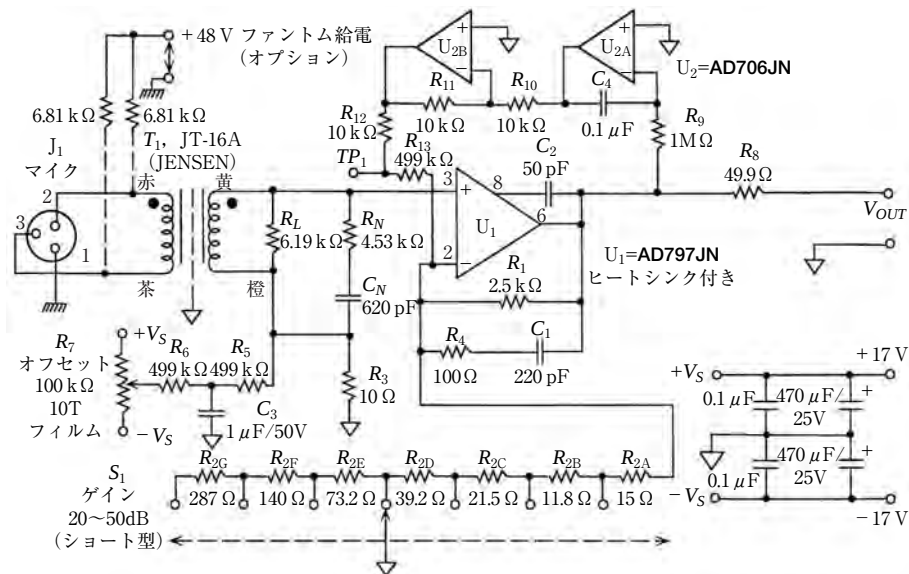
このプリアンプはゲインの設定方法に特徴があり、スイッチ S_1 によってフィードバック回路の R_2 を変化させることでゲインを変えています。これで U_1 のゲイン、つまり回路全体のゲインを変化させ、その比は20～50 dBになります。これは、このプリアンプが広範囲の用途において使えるということです。

図中に示してある $R_{2A} \sim R_{2G}$ の定数で、ゲインは5 dBステップで可変となります。 R_2 全体の抵抗値を最小の15 Ω にすることでゲインは50 dBに、最大の588.5 Ω にすることでゲインは20 dBに設定されます。トランス自体には固定で5.6 dBのゲインがあります。

AD797はオーディオ帯域において低歪み特性であり、かつ高精度でもありますから、この回路はDC結合でも非常に効果的に使用できます。これは、回路内および U_1 - V_{OUT} 間に結合用の大容量電解コンデンサが不要であるという、非常に重要な利点があるためです。これは以下のように実現されています。

*6:【訳注】 R_S が大きくなると帯域幅が狭くなる。

〈図1-5〉低ノイズのトランス入力マイク・プリアンプ (ゲイン：20～50dB 可変)

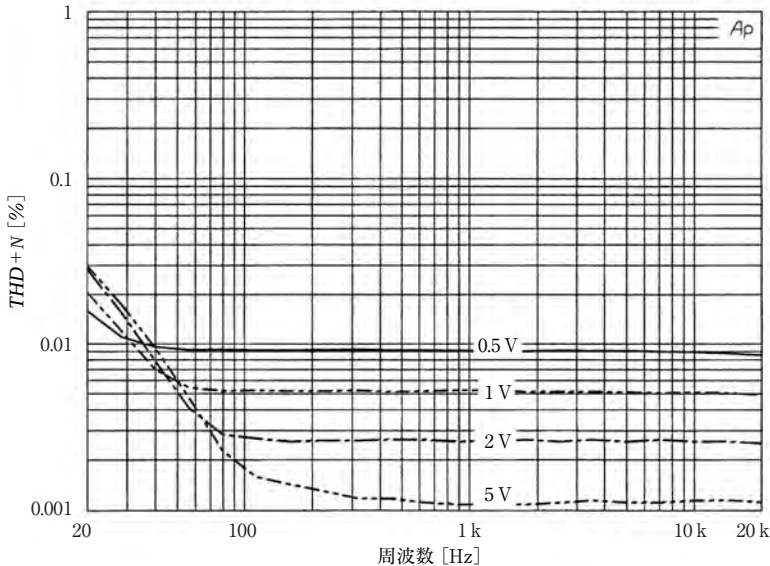


AD797におけるオフセット電圧の初期値は最大 $80\mu\text{V}$ であり、このことにより比較的簡単な調整回路 (半固定抵抗 R_7) でオフセットのゼロ調整が可能です。 R_7 は AD797 の入力で $\pm 150\mu\text{V}$ の可変範囲をもち、この回路のノイズは C_3 によって充分に低減されています。OP アンプの自己発熱が温度平衡に達し、ゲインを 35 dB の中レンジにセットして動作させ、オフセット電圧を調整により除去します。このとき、サーボ回路を一時的に無効にする (テスト・ポイント TP_1 をグラウンド電位にする) と非常にうまく調整できます。この状態のときには、 V_{OUT} の DC 電圧レベルは R_7 によって 1 mV 以下にトリミングできます。

これにより AD797 の残留オフセットを完全にゼロにでき、さらにゲイン設定回路から見える DC レベルを最小にできます。このことで、ゲインの切り替え時に発生するポップ・ノイズを最小にできます。

これ以降のオフセットによるずれ (ゲインを含む) は、ほんの数 mV になり、ほとんど問題にならないでしょう。 U_{2A} と U_{2B} によるサーボ回路が、長期間におけるオフセット電圧を $100\mu\text{V}$ 以下に抑えてくれるからです (若干のゲイン依存性はもっているが)。また、適切にゲイン切り替え動作をさせるためには、 S_1 はショート型 (メイク・ビフォア・ブ레이크接点) でなくてはなりません。

〈図 1-6〉低ノイズのトランス入力型マイク・プリアンプの $THD+N$ の周波数特性 (ゲイン: 35 dB, 600 Ω 負荷に対して 0.5, 1, 2, 5 V_{RMS} を出力した場合)



このマイク・プリアンプにおける $THD+N$ の周波数特性を図 1-6 に示します。試験条件は 35 dB のゲイン, 600 Ω 負荷に対して 0.5, 1, 2, 5 V_{RMS} が出力されるような連続周波数スイープ入力信号を加えています。これらの測定データから、回路内で発生する歪みは、すべてトランスから発生し、それも少量で、かつ低い周波数だけで発生することが明確にわかります。100 Hz 以上においては最大周波数まで、歪みはノイズ・フロア以下になっています。

この回路における -3 dB 帯域幅は 150 kHz から若干低いあたりになり、トランス JT-16A と終端回路がその支配的要因です。50 dB の最大ゲイン時に少し帯域幅が低下する程度です。先述のトランス結合型回路と同様に、この回路は 150 Ω の信号源インピーダンスを想定しており、同様な設計上の注意点があてはまります。

図示してある基本回路はシングルエンドのもので、出力 V_{OUT} は R_8 から取り出します。バランス・ラインを駆動する場合は、単純にトランスを追加するだけで実現できます。この場合、最小の歪み特性を実現させるために、ニッケル・コアのトランスを使うことを推奨します。適切なものの一つとしては、ジェンセン社の JT-11-DM かその同等品があげられます。この場合は 10 Ω の抵抗を経由して U_1 に接続します。

ここで示した回路は、近距離伝送の高インピーダンス負荷 (1 k Ω 以上) の場合に適して

います。非常に高レベルの駆動出力や、長距離の伝送線を駆動する場合には、専用の高出力電流ドライバを U_1 の後段に使わなければなりません（「1-4 ライン・ドライバ」の節で各種の回路例を紹介している）。

これを簡単に実現するには、入力段に AD797 を使用し、その出力段にエミッタ・フォロワ型のデバイスを用いた複合アンプ（コンポジット・アンプ）を U_1 として採用することで実現できます。良い選択肢として BUF04 という IC があり、これを AD797 の 6 番ピンとそれ以降の回路部分との間につないで使用します。このバッファにより U_1 の段をアイソレーションでき、重負荷時にも最高の直線性動作が実現できます。また、高振幅の出力が必要でないかぎり AD797 には $\pm 17\text{ V}$ の電源は必要ありません。より一般的な $\pm 15\text{ V}$ の電源を使うことで、 U_1 の発熱を低く抑えることができます。

◆参考文献◆

- (1) C. D. Motchenbacher, F. C. Fitchen, Low-Noise Electronic Design, Wiley, New York, 1973, ISBN 0-471-61950-7.
- (2) G. Bore, "Powering Condenser Microphones", db, June 1970.
- (3) "ANSI Standard 268-15 (Revision 1987, amendments 1989, 1990, 1991)". American National Standards Institute, 11 W. 42nd St., New York, NY, 10036.
- (4) Steve Hogan, "Standard Mic Input Application", Jensen Transformers Application note JT99-0003, November, 1992.
- (5) W. Jung, M. Stephens, C. Todd, "Slewing Induced Distortion & Its Effect on Audio Amplifier Performance. With Correlated Measurement/Listening Results", presented at 57th AES convention, May 1977, AES preprint # 1252.
- (6) W. Jung, M. Stephens, C. Todd, "An Overview of SID and TIM", Parts 1-3, Audio, June, July, August, 1979.
- (7) Walter G. Jung, Audio IC Op Amp Applications, 3d Ed., Howard W. Sams & Co., 1987, ISBN 0-672-22452-6.
- (8) W. Jung, A. Garcia, "A Low Noise Microphone Preamp with a Phantom Power Option", Analog Devices AN242, November 1992.
- (9) Walt Jung, "Audio Preamplifiers, Line Drivers, and Line Receivers", within Chapter 8 of Walt Kester, System Application Guide, Analog Devices, Inc., 1993, ISBN 0-916550-13-3, pp.8-1 ~ 8-100.
- (10) Walt Jung, "Microphone Preamplifiers for Audio", Analog Dialogue, Vol. 28, No. 2, 1994, pp.12 ~ 18.

1-2 RIAA フォノ・プリアンプ

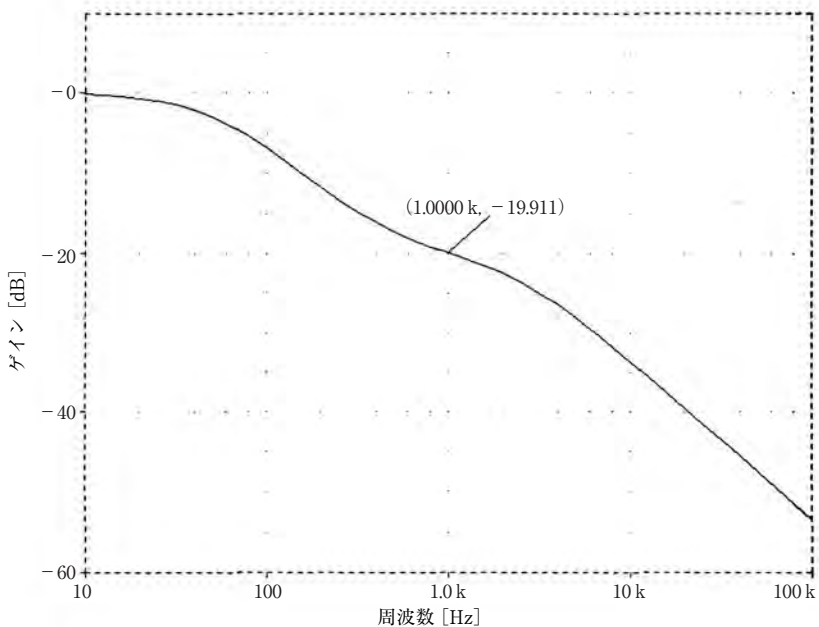
オーディオ周波数用途のプリアンプで、周波数応答特性をイコライジング (equalizing；等化) する必要のあるものとしては RIAA フォノ・プリアンプがあります。LP レコードの販売数は新しいデジタル・メディアの出現により沈降してはいますが、オーディオ製品においては今でもフォノ入力段をもつように設計されています。

RIAA プリアンプは、ゲイン特性がフラットでない周波数応答をもつように設定された増幅器ですが、この種の増幅器の用途は、より一般的で多岐にわたる展開も考えられるものです。この節で説明する設計テクニックは RIAA 回路の例に特化していますが、それらは他の一般的な周波数依存特性をもつ増幅回路設計においても利用可能なものです。

● RIAA の基礎

RIAA *7 のイコライジング曲線を図 1-7 に示します [参考文献 (1) を参照]。これは DC

〈図 1-7〉理想 RIAA ディエンファシス特性 (時定数：3180 μ s, 318 μ s, 75 μ s)



* 7：【訳注】Recording Industry Association of America；全米レコード工業会

レベルに対して相対量として示してあります。

この曲線は 50 Hz (f_1) 以下における最大ゲインと、高い周波数における二つの屈曲点 (ゲイン特性の変化点) を示しています。 f_1 より上の周波数ではゲインのロールオフ*8は 6 dB/oct. となっており、これが最初の高周波数屈曲点 ($f_2 = 500$ Hz) まで続きます。ゲインはいったん相対的にほぼ一定になり、第2の高周波数屈曲点 ($f_3 = 2.1$ kHz) まで続きます。さらに、その上の周波数では 6 dB/oct. に再度ロールオフしていき、それが残りのオーディオ周波数領域からさらにその上まで続いていきます。

ここでは示されていませんが、低周波数 f_0 のロールオフ特性を付与するかどうかは設計者の裁量で決めることができます。周波数応答を DC まで伸ばすこともできますが、そのかわりに 50 Hz 以下の低い周波数でロールオフさせるように設定することもできます。このロールオフが設定された場合、この特性は一般にランブル・フィルタ (rumble filter) と呼ばれ、ターン・テーブルやレコード自体で発生する低周波乱調信号を低減し、ドライバ回路が低周波で過負荷にならないようにできます。この特性は、後述する4番目の時定数に対応します。

周波数 f_1 , f_2 , f_3 におけるゲイン量が基本的な RIAA 曲線を決定づけています。規格としては、それぞれの周波数に対応する三つの時定数 T_1 , T_2 , T_3 (それぞれ 3180 μ s, 318 μ s, 75 μ s) として表されます [参考文献 (1) を参照]。

ここでは、 $T_1 \sim T_3$ を周波数が上昇する方向で定義していますが、逆に下降する方向による記述が参考文献 (1) で使われています (とはいえ時定数それ自体は同一)。いくつかの文献においては、 $T_1 \sim T_3$ に対応する「周波数」として記載してあるのを見かけがあります。これらの正確な周波数は、以下の基本的関係式から簡単に求めることができます。

$$f = \frac{1}{2\pi T} \quad \dots\dots\dots (7-4)$$

したがって、先に示した三つの時定数の周波数は、以下のとおりです。

$$f_1 = \frac{1}{T_1} = \frac{1}{2\pi \times 3180 \times 10^{-6}} = 50 \text{ Hz}$$

$$f_2 = \frac{1}{T_2} = \frac{1}{2\pi \times 318 \times 10^{-6}} = 500 \text{ Hz}$$

$$f_3 = \frac{1}{T_3} = \frac{1}{2\pi \times 75 \times 10^{-6}} = 2122 \text{ Hz}$$

* 8 : 【訳注】 roll off. 徐々に増幅率が周波数によって変化していくこと。

基本 RIAA 応答特性を改正した IEC 改正規格では、4 番目の時定数 $7950 \mu\text{s}$ が定義されており、これは $f_0 = 20 \text{ Hz}$ に対応しています [参考文献 (2) を参照]。しかし、このロールオフ周波数を使うことは米国では標準化されたことはありません。そのため、ここでは詳細に取り扱うことはしません。

RIAA プリアンプにおけるデシベル換算したゲイン特性は、一般的に 1 kHz の周波数を基準として定義されます。RIAA 曲線の評価を数値的に行えるようにするために、 $10 \text{ Hz} \sim 100 \text{ kHz}$ の周波数にわたる三つの基本 RIAA 時定数のデシベル相対値の一覧を表 1-1 に示します。

これらのデータから、いくつかのキーポイントをつかむことができます。 1 kHz のゲインを 0 dB の基準として取った場合、それより下の周波数は高いデシベル値、それより上の周波数は低いデシベル値をそれぞれ示します (表中の 2 列目)。DC (直流) を 0 dB の基準とした場合には、 1 kHz のゲインは DC ゲインから -19.91 dB になります (表中の 3 列目)。ゲインの比として考えた場合、理想 RIAA プリアンプにおける 1 kHz でのゲインは、 $0.101 \times \text{DC ゲイン}$ になることを示しています。上記で示した曲線にしたがったすべての RIAA プリアンプの設計において、定数 0.101 は特別な意味をもちます。そのため K_{RIAA} として表されています。

$$K_{\text{RIAA}} = 0.101 \quad \dots\dots\dots (7-5)$$

RIAA プリアンプ設計におけるゲインの表現方法において、論理的表現としてこの定数がよく出現します。以下に解説するすべての例 (そして事実上、一般的な RIAA プリアンプのすべて) において、基準 RIAA 曲線の形状が決まっています。そのため、特定の周波数 (1 kHz) のゲインが与えられたならば、それはその他すべての周波数のゲインを決定することになります。

図 1-7 の RIAA 曲線で気をつけたいことは、高い周波数ではゲイン特性は連続して低下していくということです。これは、 100% 帰還がかけられた、ユニティ・ゲインでも安定な増幅器が絶対に必要だということを示しています。基本的な帰還方式が採用されている場合は、このことはまさしく必須のことになります。RIAA イコライザを設計するためには多くの回路設計手法がありますが、そのすべては図 1-7 の周波数応答特性規格を満たすものでなくてはなりません。

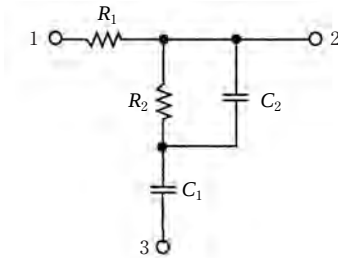
● RIAA フォノ・プリアンプにおけるイコライザ・ネットワーク

実際の RIAA フォノ・プリアンプ設計に適切な、2 種類のイコライザ・ネットワークがあります。それらを図 1-8 (a) に N1 型回路、図 1-8 (b) に N2 型回路として示します。そ

〈表 1-1〉RIAA 特性の周波数とゲイン (1 kHz と DC を基準としたもの)

周波数 [Hz]	0 db@1 kHz [dB]	0 db@DC [dB]
1.000E + 01	1.974E + 01	- 1.684E - 01
1.259E + 01	1.965E + 01	- 2.639E - 01
1.585E + 01	1.950E + 01	- 4.109E - 01
1.995E + 01	1.928E + 01	- 6.341E - 01
2.512E + 01	1.895E + 01	- 9.654E - 01
3.162E + 01	1.847E + 01	- 1.443E + 00
3.981E + 01	1.781E + 01	- 2.103E + 00
5.012E + 01	1.694E + 01	- 2.975E + 00
6.310E + 01	1.584E + 01	- 4.067E + 00
7.943E + 01	1.455E + 01	- 5.362E + 00
1.000E + 02	1.309E + 01	- 6.823E + 00
1.259E + 02	1.151E + 01	- 8.398E + 00
1.585E + 02	9.877E + 00	- 1.003E + 01
1.995E + 02	8.236E + 00	- 1.167E + 01
2.512E + 02	6.645E + 00	- 1.327E + 01
3.162E + 02	5.155E + 00	- 1.476E + 01
3.981E + 02	3.810E + 00	- 1.610E + 01
5.012E + 02	2.636E + 00	- 1.727E + 01
6.310E + 02	1.636E + 00	- 1.828E + 01
7.943E + 02	7.763E - 01	- 1.913E + 01
1.000E + 03	8.338E - 07	- 1.991E + 01
1.259E + 03	- 7.682E - 01	- 2.068E + 01
1.585E + 03	- 1.606E + 00	- 2.152E + 01
1.995E + 03	- 2.578E + 00	- 2.249E + 01
2.512E + 03	- 3.726E + 00	- 2.364E + 01
3.162E + 03	- 5.062E + 00	- 2.497E + 01
3.981E + 03	- 6.572E + 00	- 2.648E + 01
5.012E + 03	- 8.227E + 00	- 2.814E + 01
6.310E + 03	- 9.992E + 00	- 2.990E + 01
7.943E + 03	- 1.184E + 01	- 3.175E + 01
1.000E + 04	- 1.373E + 01	- 3.365E + 01
1.259E + 04	- 1.567E + 01	- 3.558E + 01
1.585E + 04	- 1.763E + 01	- 3.754E + 01
1.995E + 04	- 1.960E + 01	- 3.951E + 01
2.512E + 04	- 2.158E + 01	- 4.149E + 01
3.162E + 04	- 2.357E + 01	- 4.348E + 01
3.981E + 04	- 2.557E + 01	- 4.548E + 01
5.012E + 04	- 2.756E + 01	- 4.747E + 01
6.310E + 04	- 2.956E + 01	- 4.947E + 01
7.943E + 04	- 3.156E + 01	- 5.147E + 01
1.000E + 05	- 3.356E + 01	- 5.347E + 01

〈図 1-8〉2種類の RIAA イコライザ・ネットワーク回路 ($T_1 = 3180 \mu\text{s}$, $T_2 = 318 \mu\text{s}$, $T_3 = 75 \mu\text{s}$)



理論値

$$R_1 = 9.79 \text{ k}\Omega$$

$$R_2 = 789.3 \Omega$$

$$C_1 = 0.3 \mu\text{F}$$

$$C_2 = 0.1029 \mu\text{F}$$

標準系列

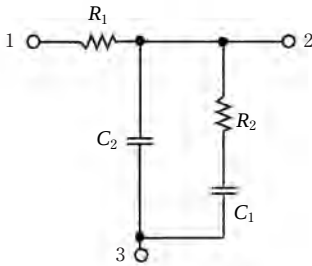
$$R_1 = 9.76 \text{ k}\Omega$$

$$R_2 = 787 \Omega$$

$$C_1 = 0.3 \mu\text{F} \text{ (基準)}$$

$$C_2 = 0.1 \mu\text{F} + 3 \text{ nF}$$

(a) N1型ネットワーク



理論値

$$R_1 = 7.290 \text{ k}\Omega$$

$$R_2 = 1.06 \text{ k}\Omega$$

$$C_1 = 0.3 \mu\text{F}$$

$$C_2 = 0.1029 \mu\text{F}$$

標準系列

$$R_1 = 7.32 \text{ k}\Omega$$

$$R_2 = 1.05 \text{ k}\Omega$$

$$C_1 = 0.3 \mu\text{F} \text{ (基準)}$$

$$C_2 = 0.1 \mu\text{F} + 3 \text{ nF}$$

(b) N2型ネットワーク

それぞれのネットワーク回路とその定数値は、標準 RIAA 時定数 $3180 \mu\text{s}$, $318 \mu\text{s}$, $75 \mu\text{s}$ を回路網理論によって高い精度で実現しています [参考文献 (3) ~ (6) を参照]。

使いやすいように、それぞれの理想時定数を実現する理論値を左に、その値に一番近くフィットする標準の系列 (トリミングなしとして) 値を右に示しています。もちろん設計者は RC を並列や直列にして、理論値に対して厳密/適切な値に近づけることもできます。

RIAA イコライザ・ネットワークを構成する定数として選定可能な RC の組み合わせは無限です。しかし、実際の部品選定では回路として実現可能となる方法を考えなくてはなりません。RIAA イコライザ・ネットワーク内の定数を決定していく手順としては理論的にはどのデバイスからでも開始することができますが、実際には入手可能性が狭い範囲にかぎられるコンデンサを最初に選定することを薦めます。その次に抵抗です。なぜなら抵抗は、広い範囲の値が標準在庫品として入手可能だからです。また、精密皮膜抵抗は事実上どのような定数でも特注すれば、最大数 M Ω まで入手することができることを覚えておってください。ここで示した値は、標準 E96 系列から選んだものです。

イコライジング精度の非常に高いネットワークを作ることでもでき、 $\pm 0.1 \text{ dB}$ 以下という驚くべき精度が実現されています [参考文献 (8) のデータ例を参照。同じく参考文献 (6) に引用されている]。設計手順においては、高精度イコライジングに大きく影響を与える、

イコライザ用部品選定にいくつかの定石があります。設計を開始するまえに、下記のような点に見通しをつけておくべきです。

■「部品定数の選定ずれ許容値」をどのくらいとして設計するかで、部品の理想的定数（製造偏差がゼロの状態）が、設計理論値からどのくらいずれているかを決定します。部品選定ずれを1%以下に、望ましくはゼロにするために、注意深く標準系列から選定し、また直列や並列に組み合わせたりすることで、このずれを最小にすることが良い設計といえるでしょう。

■「部品の製造時偏差」は、理想的とはいえない部品が、その定数規格値つまりカタログ表記値からどれだけずれているか（たとえば ± 1 、 $\pm 2\%$ など）を決定します。これは仕様を厳しくして管理することは可能ですが、最高級の部品（たとえば $\pm 1\%$ 以下などという精度をもつコンデンサ）が必要になってしまいます。

ただし「最高級の部品」には、定数によっては長い納期が必要という側面があることを肝に命ずるべきでしょう。コンデンサは標準在庫（すなわち標準系列）の部品定数のものを使うべきだといえます。この場合には、標準系列の部品を複数使うことも視野に入れてください（たとえば $0.03\ \mu\text{F}$ なら $0.01\ \mu\text{F}$ を3個並列にして使う）。

■「回路方式に依存する寄生成分」についても、同じように注意を払う必要があります。それらは潜在的に精度を悪化させてしまいます。増幅器のゲイン帯域幅は、イコライザ特性の寄生誤差として考えられる一つの要因になります。しかしながら、より起こりやすい誤差要因としては、アクティブ帰還型イコライザにおける寄生ゼロ点があげられます。もし $100\ \text{kHz}$ 以下において補償を施さない場合には、これだけでも重大な誤差を引き起こしてしまいます。

どのような状況下においても高いイコライジング精度を現実のものにするためには、いったん基本的な回路方式を決定したあとに、設計者は使用部品の品質保証をしなければなりません。それは精密な測定や選別、または購入時の精度規格を厳しくすることで実現します。この代替案として、参考文献(9)に挙げるような標準器に対して繰り返しトリミングを行う方法が考えられますが、これは量産には不向きです。この例としては、参考文献(9)のRIAA回路を引用した参考文献(8)のデータが挙げられます。もしこのような手法を使う場合には、測定機器には相応の精度が必要になります。この手法で使用するコンパレータは比較電圧付近での不確定性が小さい必要があります。また、全体の精度は比較基準に使われるデバイスに依存することになります。

適切に部品選定された高品位なRIAAイコライザ回路は、素晴らしい精度が出せるこ

とを頭に入れておいてください。例をあげれば、N1 型、N2 型のどちらの回路でも、理論値にできるだけぴったりと合った定数の単一部品素子を使用した場合、広い周波数帯域において ± 0.15 dB の誤差が実現できます。N1 型の回路で C_2 として複数のコンデンサを使った場合 (図 1-8 参照)、これより 3 倍良い精度のものも実現可能です。単一素子の場合には部品選定では 3 % 程度のずれが生じますので、 C_2 に複数のデバイスを使うことを強く推奨します。

同じく強く推奨したいことは、これらの RIAA イコライザ回路には高品質な部品だけを使うことです。その理由は明白です。この回路内の他の部分の品質に関わらず、イコライジング精度と忠実度は、回路の伝達関数を決定させるこれらの部品の品質より良くなることは間違いなくないからです。そのため、N1 型 (または N2 型) の RC 回路網には最適な部品を使用するようにしなくてはなりません。それらは以下のような点に留意して選びます。

■ コンデンサ

初期偏差の小さいもの (1 ~ 2 %) を使用することです。さらに、 $\tan \delta$ が低く *9、誘電体吸収が小さく、インダクタンスを構造上含まないこと、そして低ロスのリード線であることが必要です。

これらの一般的な基準には、テフロン、ポリプロピレン、ポリスチレン型のフィルム・コンデンサが最適で、多くの実用途においては 1 ~ 2 % のポリプロピレン型が好まれて使われます。絶対に避けたいものは「高誘電率型」のセラミック・コンデンサです。この対極として「低誘電率型」のセラミック・コンデンサ、たとえば C0G (NPO) 特性の誘電体のコンデンサはすばらしい温度特性をもっています。コンデンサについては第 5 巻 (原著では Chapter-7) の受動部品についての説明と、この節の最後に示してある部品に関する参考文献とを併せて読んでみてください。

■ 抵抗

これも偏差の小さいもの (1 % 以下) を使用することです。非線形性の小さい (電圧係数の小さい)、温度変化に安定な、ロスが低くインダクタンスを含まない頑丈で安定なリード線をもつものでなくてはなりません。これらの基準に合致するものは、金属箔型 *10、選別された厚膜型、選別された軍用グレードの金属皮膜抵抗 RN55 型/RN60 型です。第 5 巻の受動部品の章の抵抗についての説明と、この章の最後に示してある部品に関する参考

* 9 : 【訳注】 損失により発熱するため。

* 10 : 【訳注】 原著では bulk metal foil type と表記されている。bulk metal は Vishay 社で製造販売されているもの。

文献とを併せて読んでみてください。

低インピーダンス/低ノイズという観点からすれば、図1-8に挙げた部品定数は、完全に最適ではないことも覚えておいてください。現実の設計においては、低めの定数を使うことは思いとどまってしまうものと思います。例を挙げると、RIAA イコライザ回路の入力抵抗を1 k Ω 程度に下げることによって、イコライザ回路による入力換算ノイズへの影響度を低減させることができます。しかし、これはその一方で前段の増幅回路に大きなドライブ能力を必要とし、コンデンサの大きさも1～3 μ F程度（サイズが大きく高価で一般に入手も困難）になってしまいます。これは何らかの条件、たとえばコストダウンよりも性能が求められている場合や、設計段階でこのような考慮が必要なほど使用する増幅器が超低ノイズである場合などに必要となるかもしれません。

入力インピーダンスの絶対値の大小にかかわらず、ノイズをピックアップしないように部品は十分にシールドされていなければなりません。さらに、 C_1 と C_2 の外側の箔（巻き型コンデンサの対面する電極のうち容器の側面になっているほう）は、コモン電位か低インピーダンスの回路点に接続しなければなりません。

N1型/N2型のRIAA イコライザ・ネットワークはどちらも、アクティブ型やパッシブ型のイコライジング回路で使うことができます。アクティブ型（帰還型）イコライザ回路では、このRIAA イコライザ・ネットワークの入力抵抗 R_1 をコモン電位に対して単に戻すように使います。具体的には、端子1と端子3を接続して、端子1+3と端子2の2端子網インピーダンスとして、この回路を用いるということです。パッシブ型イコライザでは、同じRIAA イコライザ・ネットワークを3端子網として使います。これは二つの広帯域ゲイン・ブロックの間に配置されます。

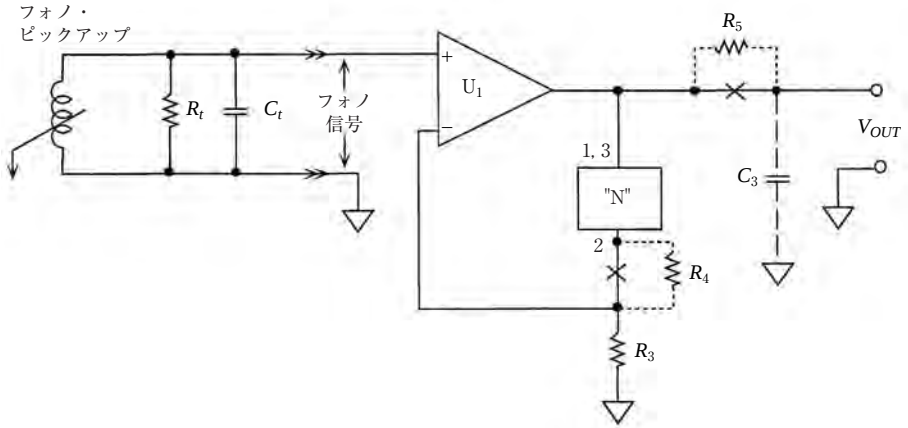
■ RIAA イコライザの回路方式

RIAA イコライザ回路を実現するためには多くの異なる回路方式があります。使われるフォノ・カートリッジの出力レベルにより、1 kHzにおけるプリアンプのゲインは30 dBから50 dB以上の範囲になります。

一般的な磁気型フォノ・カートリッジは基本的な2種類のタイプに分類されます。MM (Moving Magnet) 型とMC (Moving Coil) 型です。MM型は非常に一般的で、先に示した2種類の回路の両方に適しています。MC型は性能の高いカートリッジであり、普及型の製品ではあまり見かけませんが、それでも非常に広く使われています。

機能的には、両タイプの磁気型カートリッジは同じように動作します。そして、どちらのタイプもRIAA特性曲線に従ってフラットな応答になるようにイコライジングしなければなりません。実使用時における大きな違いは、MM型はレコードの記録速度1 cm/s 当たり約1 mVの出力レベルをもっていますが、MC型は同様の条件で一般に0.1 mV程

〈図1-9〉アクティブ・フィードバック型 RIAA イコライザの構成



度の出力レベルであるということです。そのため、MC 型フォノ・カートリッジ用の RIAA プリアンプは、MM 型用のものよりも高いゲインをもっていなければなりません。1 kHz におけるゲインは一般に、MC 型用で 40 ～ 50 dB、MM 型用では 30 ～ 40 dB となっています。

MC 型フォノ・カートリッジはインピーダンスが低く（標準的なもので 3 ～ 40 Ω の範囲）、かつ出力電圧が小さいことから、MC 型プリアンプのノイズ性能は非常に重要となります。これらの要求に対して有益なテクニックを、以下に実際の回路例を示しながら説明していきます。

●アクティブ・フィードバック型 RIAA イコライジング・プリアンプの構成

図1-9に、最もよく使われる RIAA イコライザの回路方式を一般化して示します。これはアクティブ・フィードバック型イコライザと呼ばれるもので、イコライザ・ネットワーク回路は“N”として示され、アクティブ・フィードバック経路の一部分となっています[参考文献(10)、(11)を参照]。

ここでは、フォノ・ピックアップからの入力は R_t - C_t により適切に終端されているものと仮定しています。これは U_1 を駆動するため、カートリッジ自体の周波数応答特性をフラットにするように選定されます。以下の説明においては、この理想的な入力信号が加えられたものとして、増幅回路の周波数特性を取り扱っていきます。

U_1 のゲインが十分に高いと想定した場合、この回路のゲイン対周波数特性は RIAA イコライザ・ネットワークによりほぼ決定されます。この段のゲインは、ネットワーク回路

Nと R_3 の値により設定され、 U_1 の出力 V_{OUT} は低インピーダンス出力になります。この段の1 kHzにおけるゲインは、RIAA 曲線と抵抗 R_1 と R_3 から以下のように決められます。

$$G = 0.101 \cdot \left(1 + \frac{R_1}{R_3}\right) \dots\dots\dots (7-6)$$

ここで、0.101は定数 K_{RIAA} 、 R_1 はネットワークNの内部にあるものとし、図中の R_4 と R_5 については後述します。

先に示したように、理想的なRIAA周波数応答は周波数が増加するにしたがって低下していき、ある高い周波数においてユニティ・ゲイン($G = 1$)以下になります(図1-7を再度参照)。しかし、図1-9の基本的な U_1 の回路では、そのような特性を実現することができません。なぜなら、高域に「寄生要素によるゼロ周波数」があり、 U_1 の出力で見た場合の最小ゲインはユニティ・ゲインに漸近しますが、ユニティにはなりません。この寄生ゼロ周波数は、イコライザ・ネットワーク回路の C_1 と C_2 の等価直列容量によるインピーダンスが R_3 と等しくなる点で生じます。このゼロ周波数においては、 U_1 の応答は平坦になり、RIAA 曲線に追従しなくなります。

しかし現実には、このゼロ周波数により引き起こされる誤差は、どの周波数にこのゼロ点が落ちるか(これはゲイン量で決定される)に依存し、それが問題になるかならないかが決まります。可聴周波数よりも十分に高い、たとえば100 kHz以上である場合には、オーディオ周波数範囲の上限においての微小なイコライジング誤差になるだけです。たとえば、ゼロ周波数が100 kHzであったとすると、20 kHzでの誤差はほんの0.3 dBです。都合のよいことに、この誤差は R_5 - C_3 による単純なローパス・フィルタを増幅器の出力に取り付けることで簡単に補正できます。このフィルタの時定数 T_4 は、ゼロ周波数と等しいところにセットされ、

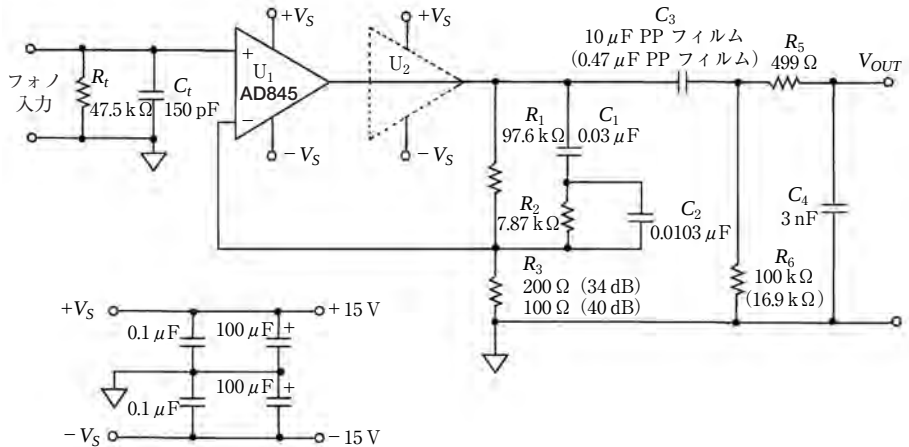
$$T_4 = R_3 C_{equiv} \dots\dots\dots (7-7)$$

となります。ここで、 R_3 は設計条件で規定されるゲインにより決まる値です。 C_{equiv} は、RIAA イコライザ・ネットワーク内のコンデンサ C_1 と C_2 の等価直列容量で、

$$C_{equiv} = \frac{C_1 C_2}{C_1 + C_2} \dots\dots\dots (7-8)$$

となります。ここで、 C_{equiv} は7.6 nFです。 R_3 を200 Ω とすると、 $T_4 = 1.5 \mu s$ です。 R_5 と C_3 の積を T_4 に等しくなるようにするため、先に R_5 の値を選定すれば、 C_3 は次式で求められます。

〈図 1-10〉DC 結合アクティブ・フィードバック型 RIAA イコライザによる MM 型カートリッジ用プリアンプ



$$C_3 = \frac{T_4}{R_5} \dots\dots\dots (7-9)$$

時定数が $1.5 \mu\text{s}$ の R_5 - C_3 は、 $R_5 = 499 \Omega$ 、 $C_3 = 3 \text{ nF}$ で実現できます。この設計変更は出力インピーダンスを上昇させ、負荷への影響度を大きくしてしまいます。したがって、追加部品と負荷量との兼ね合いで落としどころを考えなくてはなりません。一般的には R_5 は小さい値であるべきで、たとえば $1 \text{ k}\Omega$ 以下が良いでしょう。

条件によっては、RIAA イコライザ・ネットワーク回路 N に抵抗 R_4 (図 1-9 に点線で示してある) を付加します。これは、ゲインの高い周波数領域における増幅器の安定度を向上させる目的のためです。 R_4 を用いる場合、 T_4 は以下のように計算されます。

$$T_4 = (R_3 + R_4)C_{\text{equiv}} \dots\dots\dots (7-10)$$

R_5 - C_3 の積は、この T_4 と等しくなるように選びます (詳しくは後述)。

●アクティブ・フィードバック型 RIAA イコライジング・プリアンプの回路設計

これから示す二つの回路は、単純な RIAA フォノ・プリアンプ回路を実現するための最もポピュラーな設計例を応用したものです。さきほど説明したアクティブ・フィードバック方式を用いています。

図1-10はDC結合型の高性能な回路例であり、誤差1%の精密金属皮膜抵抗と、誤差1%または2%のポリスチレン型かポリプロピレン型のコンデンサを使用します。必要なゲインを得るためにOPアンプ U_1 が使われ、RIAAネットワークを形成するイコライジング用部品 R_1 - R_2 - C_1 - C_2 は、標準系列の部品定数で高精度を実現しています。RIAAネットワークには、端子1と端子3を接続したN1型の回路が用いられています。

先に説明したように、入力RC部品 R_i - C_i でMMカートリッジを終端しています。この部品定数にはカートリッジに適応する推奨値を使いますが、図では典型的な値として示しています。イコライザ・アンプの最適性能を引き出すためには、これらの部品は慎重に選定しなければなりません。カートリッジの誘導性信号源から最高のノイズ特性を得るために、OPアンプ U_1 の性能としては $5\text{ nV}/\sqrt{\text{Hz}}$ 以下の入力換算ノイズ電圧密度(バイポーラ型が良好)、 $1\text{ pA}/\sqrt{\text{Hz}}$ 以下の入力換算ノイズ電流密度(FET型が良好)が必要とされます。どちらの場合においても、 $1/f$ ノイズのコーナ周波数はできるだけ低くなくてはなりません。

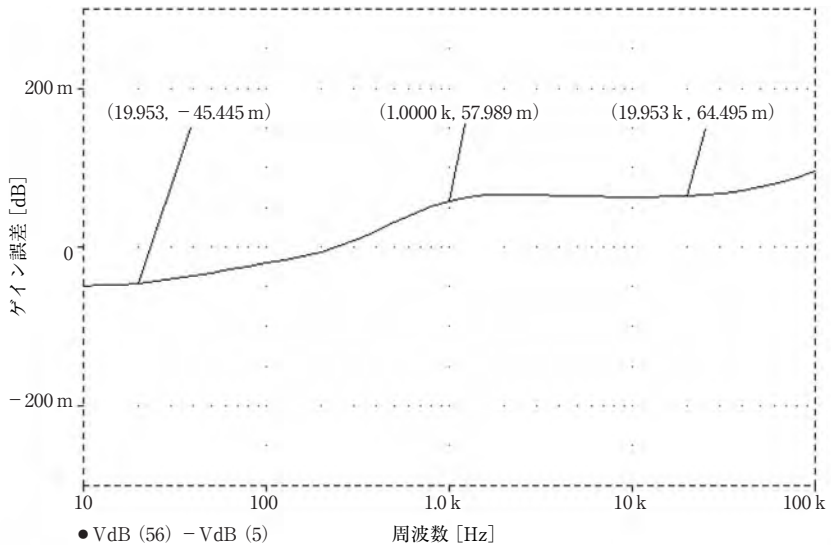
バイポーラ入力型のOPアンプにおいては、DC入力バイアス電流は、カートリッジと直結した場合に問題になる潜在的可能性があります。したがって、この回路には非常に低い入力バイアス電流のOPアンプが推奨されます。 U_1 にバイポーラ入力型OPアンプを使う場合、最小DCオフセット電圧を考慮すると、 100 nA よりかなり低い入力電流である必要があります(一般的なフォノ・カートリッジの出力抵抗である約 $1\text{ k}\Omega$ を想定している)。具体例を挙げるとすれば、OP27/OP270ファミリが使えるでしょう。

FET入力型OPアンプは一般に、無視できるほど小さなバイアス電流で動作しますが、その反面、いくぶん高めの電圧性ノイズ特性を示します。電圧性ノイズ特性は上述のバイポーラ入力型のものと同レベルとまではいかないものの、FET入力型で U_1 として使いやすいのはAD845やOP42です。これらのデバイスの良い点は、負荷となる帰還RIAAネットワーク回路(高い周波数ではほぼ R_3 の値になる)を低歪みで駆動できる高電流出力とスルー・レート特性をもっていることです。このうち、OP42のほうが良好なノイズ特性をもっており、AD845のほうは高電流出力、高スルー・レートです。

高利得段での高いゲイン精度を実現するために、増幅器は高いゲイン帯域幅積(GB 積)をもっていなければなりません。オーディオ周波数においては、 5 MHz 以上が望まれるでしょう。高い周波数においてはRIAAネットワーク回路を経由して100%の負帰還がかかるため、OPアンプ U_1 はユニティ・ゲインで安定である必要があります。OPアンプ以外の信号源ノイズを最小にするために、ゲイン設定抵抗 R_3 をいくぶん低めに設定し、OPアンプと比較して、発生する電圧性ノイズが低くなるようにします。

イコライザ・ネットワークに標準的な部品定数を使用しても、非常に高いRIAA曲線の精度が得られます。PSpiceでシミュレーションを行った結果を図1-11に示します(設

〈図 1-11〉DC 結合アクティブ・フィードバック型 RIAA イコライザによる MM 型カートリッジ用プリアンプの相対誤差の周波数特性 (ゲイン：34 dB, シミュレーション)



定ゲインは 34 dB)。シミュレーション結果から、20 Hz～20 kHz にわたって 1 kHz でのゲインに対しての相対誤差が ± 0.1 dB 以下になっていることがわかります。

図 1-11 では相対ゲインの縮尺を拡大して、応答特性の誤差量が簡単にわかるようにしています。完璧な応答特性は 0 dB の直線であり、それは 1 kHz 時のゲインと同じゲインをもつ理想 RIAA プリアンプと完全に同じ応答特性であることを示します。このシミュレーション感度の高さは、PSpice のラプラス関数の直接入力機能を用いて実現しています [参考文献 (10) 参照]。この評価ツールによって、RIAА イコライザ回路の理想伝達関数を正しく生成することができます。主要なパラメータは、先に説明した三つの時定数と理想 DC ゲインです。

この方法による比較を実行する記述をリスト 1-1 に示します。これは PSpice の CIR ファイルで、図 1-10 の回路を記述しています。ラプラス関数による計算は破線の内側に記述した部分で、このなかのパラメータ ENORM が回路のゲイン量として設定してありますから、これをエディットすれば回路の変更が可能です (太字部を参照)。ここでは、ENORM はリスト 1-1 に示す R_1 と R_3 の理想的定数を式 (7-6) に代入した計算値 490.7 にセットされています。シミュレーションを走らせると、シミュレーション回路と理想出力レベルの差異 [つまり $VdB(56) - VdB(5)$] は、応答特性の相対値を示します (図 1-11 を再度参照)。垂直軸の縮尺は感度に合わせて簡単に変更できるようになっており、図 1-11

〈リスト1-1〉ラプラス関数機能を用いて理想 RIAA 応答特性との比較をする PSpice 回路ファイルの例

```

RIAA34LP: 34 dB gain RIAA preamp with AD845
*
.OPT ACCT LIST NODE OPTS NOPAGE LIBRARY
.AC DEC 10 10 100KHZ
.LIB D:\PS\ADLIB\AD_RELL.LIB
.PRINT AC VDB(5) VDB(56)
.PROBE
VIN 1 0 AC 1E-3
VCC 52 0 +15V
VEE 53 0 -15V
* ----- V(5) = idealized RIAA frequency response -----
*
* Uses Laplace feature of PSpice Analog Behavioral option
* for frequency response reference.
* ENORM = ideal U1 DC gain = 1+(R1/R3) Use ideal values for R1, R3
* T1 - T3 are time constants desired (in  $\mu$ s).
* Input = node 1, Laplace Output = node 5
.PARAM ENORM = {490.7}
.PARAM T1 = {3180} ; Reference RIAA constants, do not alter!
.PARAM T2 = {318} ; Reference RIAA constants, do not alter!
.PARAM T3 = {75} ; Reference RIAA constants, do not alter!
*
ERIAA 5 0 LAPLACE {ENORM*V(1)}=
+ {(1+(T2*1E-6)*S)/((1+(T1*1E-6)*S)*(1+(T3*1E-6)*S))}
RDUMMY5 5 0 1E9
*
* -----
*
* (+) (-) V+ V- OUT
XU3 1 21 52 53 55 AD845
* Active values Theoretical values
R1 55 21 97.6K ; 97.9k
R2 21 8 7.87K ; 7.8931563k
C1 55 8 30NF ; 30nF
C2 21 8 10.3NF ; 10.2881nF
R3 21 0 200 ; 199.9148
C3 55 100 10E-6
R6 100 0 100K
R5 100 56 499
C4 56 0 3.0000E-9
.END

```

では ± 300 mdB (± 0.3 dB) で表示しています。

この回路の 1 kHz におけるゲインは、先に示した式 (7-6) で計算できます。図示されている定数では、ゲインがちょうど 50 倍弱 (約 34 dB) になります。 R_3 の値を小さくすることで高いゲインが設定可能ですが、ゲインが 40 dB より大きい場合には OP アンプの帯域幅によるイコライジング誤差が増えてきます。たとえば、 R_3 を 100 Ω にすればゲインは 100 倍 (約 40 dB) になります。ただし、 R_3 を 100 Ω に変更した場合には、式 (7-9) を満足

するように、 C_4 も 1.5 nF に変更しなければなりません。

使用する OP アンプの種類にも依存しますが、この回路は全周波数範囲において、かなりの低歪み特性を得ることができます。± 15 V の電源電圧で最大 7 V_{RMS} 出力のときに、だいたい 0.01 % 以下のレベルにすることができます。± 17 V の電源を供給すればさらに高出力が実現できますが、AD845 の場合にはヒートシンクが必要になるでしょう。

図 1-10 に示した U_2 は、高いゲインが必要な場合やネットワーク回路が低インピーダンスの場合に挿入するユニティ・ゲインのバッファであり、必要に応じて OP アンプで構成できます。しかし、 U_1 に AD845 を使用する場合には必ずしも必要ではありません。

低い周波数における応答特性を拡大する場合には、 C_3 と R_6 を大きい値にします。 C_3 はポリプロピレンのフィルム・コンデンサが良いでしょう。この新しい定数においては、20 Hz のコーナ周波数をもつシンプルな 6 dB/oct. 特性のランブル・フィルタが実現できます。この回路において C_3 は単なる DC ブロック用のコンデンサです。

回路の DC ゲインは 54 dB というオーダーになっていますから、OP アンプには低オフセット電圧のものを使用し、信号源に対してオフセット電圧の影響が少なくなるようにしなければなりません。このプリアンプは高ゲインかつ低レベルの信号を扱う回路 (50/60 Hz において 50 dB を越えるゲインをもっている) であるため、供給電源はよく平滑されたノイズのないものを使用し、基板レイアウトにおけるパターンの引き回しやシールドに十分に注意することが必要です。

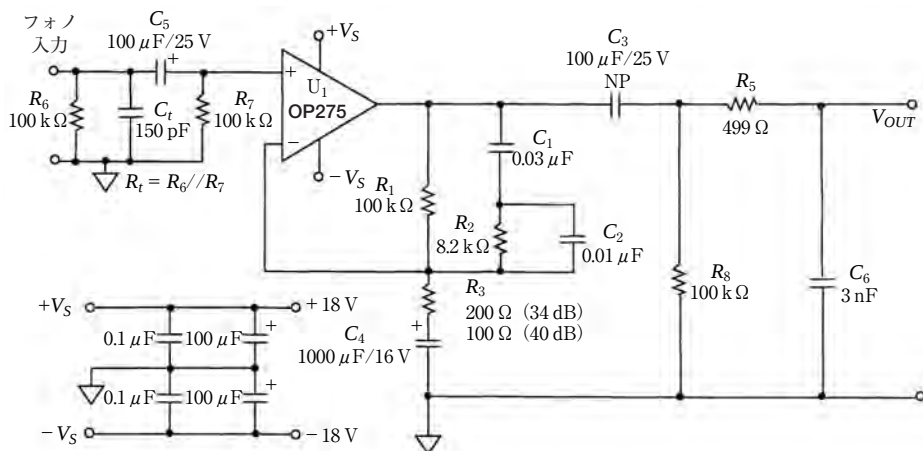
回路が AC 結合方式でよければ、バイアス電流は高いもののローコストな低ノイズのバイポーラ型 OP アンプを使うことができます。カートリッジに直接接続させることが難しくなりますが、デバイスとしては OP275 (I_B は最大 350 nA) などが挙げられます。この回路を図 1-12 に示しており、ユニティ・ゲインで安定な多くの種類のバイポーラ OP アンプを使うことができます。

ここでは U_1 への AC 結合のために C_5 が使われており、カートリッジの終端抵抗 R_t は R_6 と R_7 の並列接続値と等価になります。 R_3 のフィードバック経路は大容量の電解コンデンサ C_4 を通して AC 的にグラウンドに落としています。これらの対策により、 U_1 出力における DC オフセットを数 mV まで低減できます。

RIAA ネットワーク回路部品としては偏差 5 % で近似した値のものを使用して、生産性と低コストを実現しています。 C_3 には無極性の電解コンデンサを使用します。図示されている R_3 ・ C_4 の時定数により、34 dB のゲインをもたせたとき、1 Hz 以下のコーナ周波数を実現しています。

この回路の周波数応答特性は図 1-10 の回路ほどは良くありません。しかし、20 Hz ~ 20 kHz で ± 0.2 dB に収まっています。なお、ここでは低周波数でのロールオフの影響は無視しています。もし、より正確な周波数応答特性を望む場合には、N1 型 RIAA ネット

〈図1-12〉AC結合アクティブ・フィードバック型 RIAA イコライザによる MM 型カートリッジ用プリアンプ



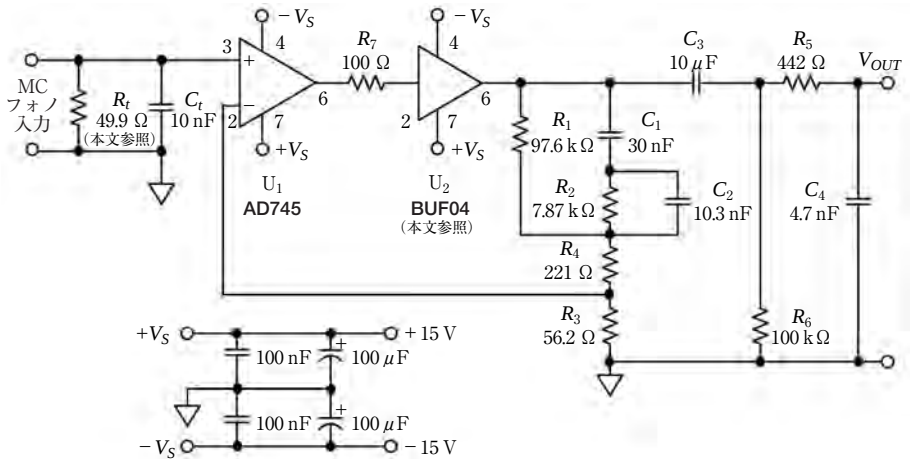
ワーク回路の定数を調整すればよいでしょう。OP275 は最大供給電源電圧が高めなので、この回路の電源電圧は、必要であれば $\pm 21\text{ V}$ にまで高くすることができ、その場合には 10 V_{RMS} まで出力できます。

アクティブ型 RIAA イコライザの回路方式には、非常に使い勝手のよい別のバリエーションがあります。この回路はかなりの高ゲインと低ノイズで動作し、低出力である MC カートリッジでの応用に適しています。図1-13に示す設計例においては、回路の基本構成は図1-10の回路と非常に似通っています。図中に示した R_t と C_t の定数は低めになっていますが、これは MC 型カートリッジ用として一般的なものです。もちろん、これらの部品定数はカートリッジ製造メーカの推奨条件（特に抵抗値）に従って選定します。

出力の小さい MC カートリッジにマッチするように、この回路では U_1 には非常に低ノイズな FET 入力型 OP アンプ AD745 を使います。AD745 は安定最小ゲインが5倍であり、ここまでの例で示してきたユニティ・ゲインで安定な OP アンプとは異なります。この理由により、ゲイン設定抵抗 R_1 - R_3 を変更しなくてはなりません。また、抵抗 R_4 の追加が必要になります。ここで図示されている比のとおり、 R_3 と R_4 は N1 型ネットワーク回路(R_1 - R_2 - C_2 の端子)の下部の端子電圧を5:1に電圧分割しています。これによって、 U_1 が5倍のゲイン時に安定するという要件を満たします。

この回路構成では、 R_3 はゲイン調整のために用いられ、 R_1 - R_2 - C_1 - C_2 も N1 型 RIAA ネットワークの基本回路を形成しています。 R_4 を使うことから、時定数 T_4 を計算するため

〈図 1-13〉低ノイズ DC 結合アクティブ・フィードバック型 RIAA イコライザによる MC 型カートリッジ用プリアンプ (ゲイン: 45 dB)



に式 (7-9) を用います。 C_4 を標準系列から選ぶと、計算により R_5 が求まります。これらの N1 型ネットワーク回路の定数と、1 kHz で 45 dB のゲインが必要なことから、 R_3 は 56.2Ω と求められ、 U_1 に AD745 か OP37 のいずれを用いる場合でも低ノイズ動作が可能な回路定数となります。

ここでは、いくつかの巧妙な回路動作がポイントになっています。この回路の DC ゲインは 1800 倍に近い値になっており、オフセット電圧が十分に低くないと U_1 が飽和してしまうことになります。幸いなことに、AD745 は全温度範囲において 1.5 mV の最大オフセット電圧になっていますから、出力側で見たオフセット電圧を 3 V 以下に抑えることができます。これにより、非対称のクリッピングが発生することで最大出力振幅を制限してしまうかもしれませんが、 $\pm 15 \text{ V}$ の電源電圧で動作させることで 5 V_{RMS} 以上の電圧振幅が実現可能です。結合コンデンサ C_3 は U_2 の DC 出力オフセット電圧を通さないの、 U_1 の DC 結合によるいかなる問題点をも無視できるようになります。

U_2 にはユニティ・ゲインのバッファ・アンプ BUF04 を使います。これは U_1 の負荷を最小にすることと、高ゲイン領域での高い直線性を得ることが目的です。BUF04 は内部でユニティ・ゲイン動作になるように設定されており、外付けの部品は必要ありません。このバッファはオプションであり、必ずしも必要ではないことに注意してください。

図 1-13 の回路を、先に紹介した PSpice のラプラス関数比較手法を用いて評価した結果を図 1-14 に示します。先の例と同様に、この表示の垂直軸の縮尺も非常に細かく $\pm 300 \text{ m}$

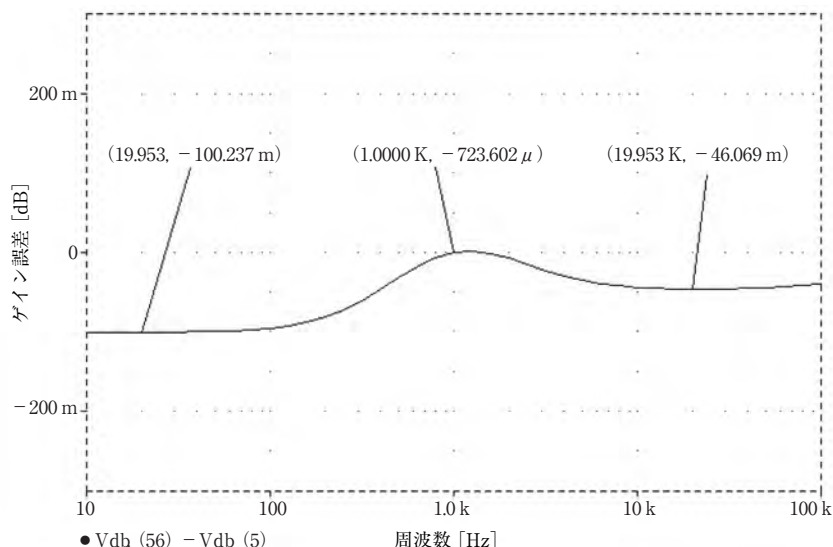
dB (± 0.3 dB) となっています。ここでも 1 kHz を基準とした 20 Hz ~ 20 kHz にわたるゲイン誤差は極端に小さく、約 0.1 dB に収まっています。この回路の実験による測定結果も、シミュレーション結果と一致します。耳で聞き取れるレベルとしては、 ± 0.1 dB 以下の誤差は気がつくものではありません。

この回路の歪みとノイズを測定すると、完全にノイズ・レベルのほうが支配的になっています。20 Hz ~ 20 kHz の周波数範囲、0.5 V ~ 5 V_{RMS} の出力電圧レベル範囲において測定される実際の THD + N は 0.01 % 以下になっています。もちろん、いかなる高ゲインの回路においても、基板レイアウトと回路に入力される配線がノイズに対して決定的な要因になり、それらからの影響が最小となるように配慮しなければなりません。供給電源も低ノイズで、よく平滑されたものである必要があります。

この例では、最良の周波数応答特性に設計を最適化するため、便利に使える SPICE 解析手法と、アクティブ型 RIAA イコライザ・プリアンプの基本的設計手順との両方を説明しました。これらの例で示した高精度 RIAA ネットワーク回路の定数は、回路に適合する唯一のものではありません。反対に、非常に多くの定数の組み合わせにおいて、ここで示したものに匹敵する性能を実現できることを覚えておいてください。

最後に述べた回路がアクティブ・イコライザ回路としては最良のものと考えられ、他の

〈図 1-14〉DC 結合アクティブ・フィードバック型 RIAA イコライザによる MC 型カートリッジ用プリアンプの相対誤差の周波数特性 (ゲイン：45 dB、シミュレーション)



動作要件（高ゲイン、別のネットワーク方式など）に対して簡単に応用が可能というメリットがあります。たとえば、 U_1 に $1\text{ nV}/\sqrt{\text{Hz}}$ 以下の低ノイズ性能をもつ AD797 を用いて、N1 型ネットワーク回路における RC 部品の実数値を低い方向にスケールリングすることで、より低いノイズ性能をもつ MC カートリッジへの適用が可能になります。このことは、 R_3 を $50\ \Omega$ 以下にできることから、 R_1 - R_4 の RIAA ネットワーク回路内のノイズを最小にできるメリットがあります。50 dB 以上のゲインをもたせることも可能で、出力レベルが微小な MC カートリッジに適切に使えます（ただし U_1 のオフセットの最悪値に対して十分な注意を払う必要がある）。

●パッシブ型 RIAA イコライジング・プリアンプの回路設計

RIAA イコライザ回路の別の設計アプローチは、パッシブ型イコライジング・プリアンプと呼ばれているものです [参考文献 (11) を参照]。この回路形式は、3 端子のパッシブ回路 N (N は N1 型か N2 型のいずれでも可能) で分離された、二つの高品位/広帯域ゲイン・ブロックによって構成されます。

ゲイン・ブロックは非常に広い周波数帯域をもっていると仮定することができ、そのためプリアンプにおける全体の周波数特性はパッシブ回路により決定されます。このことからパッシブ型イコライジングと呼ばれるわけです。

回路構成を図 1-15 に示します。この回路は、先に述べたように二つの高品位/広帯域ゲイン・ブロック U_1 と U_2 により成り立っています。プリアンプのゲイン、ノイズ、過負荷特性を最適化するように、これらの OP アンプの種類とその動作条件を選びます。回路定数と OP アンプを正しく選べば、この回路は MM 型にも MC 型にも対応することができます。

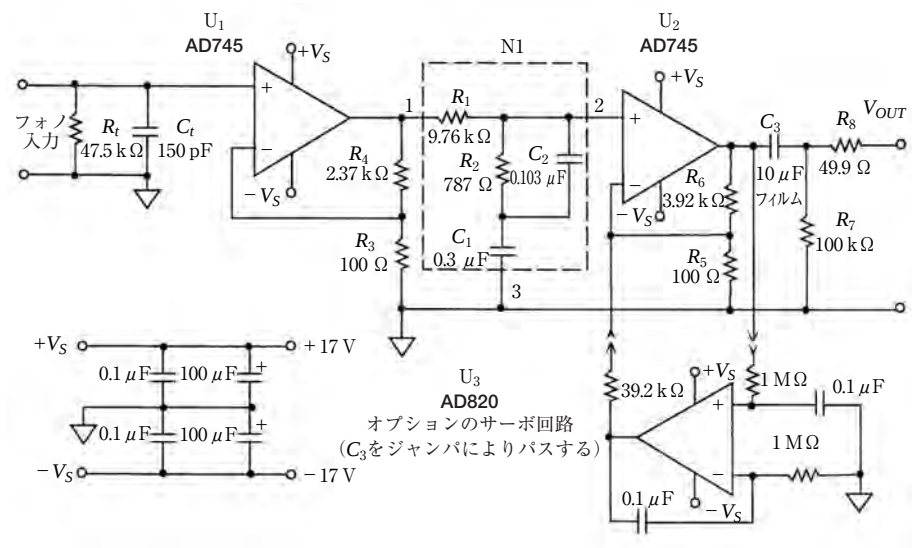
ゲイン段では、必要とする全体のゲインを R_4 - R_3 と R_6 - R_5 によって設定します。一般に、この回路の 1 kHz における全体のゲイン G は、次式で表されます。

$$G = 0.101 \cdot \left(1 + \frac{R_4}{R_3}\right) \cdot \left(1 + \frac{R_6}{R_5}\right) \dots\dots\dots (7-11)$$

二つの OP アンプによるゲイン・ブロックは、単純化のために同じ回路にしてもかまいません。ただし、同一であることは以下の理由から必須ではありません。なぜなら、このようなプリアンプの回路設計では、低ノイズでありながら過負荷に強いという信号の取り扱いについて注意深く最適化しなければならないからです。

U_1 の段には、回路全体における入力換算ノイズがこの段とカートリッジの成分が支配的になるように、十分に高いゲインが必要です。しかしながらその一方で、大入力や高周波域の入力信号で容易にクリップを起こすほど高くないゲインを適切に選定しなければな

〈図1-15〉パッシブ型 RIAA イコライジング・プリアンプ (ゲイン：40 dB)



りません。10 V_{RMS} 程度の出力レベルが出せる OP アンプであれば、 $\pm 18 V$ の電源電圧において必要十分なゲイン (約 25 倍) をもたせつつ、高周波域で 400 mV $_{RMS}$ 程度の信号を受けられるので、 U_1 用のデバイスとして使うことができます。

この二つのブロックのゲインは式 (7-11) で定義されるように、 R_4 - R_3 と R_6 - R_5 により設定されます。この式が示すゲインは 1 kHz における全体のゲインであり、これは U_1 段と U_2 段のゲインの積 (24.7×40.2) に、段間の回路 N のぶん (0.101) を掛けたものになります。これが 1 kHz において 40 dB という全体のゲインになります。全体のゲインは、 R_5 か R_3 を変えることで非常に簡単に変更できます。

先に示したように、このようなパッシブ型イコライジング・プリアンプは、過負荷の点と低ノイズの点から注意深く最適化しなければなりません。 U_1 段は十分に高いゲインを必要とされるため、この段とカートリッジも含めたノイズが全体の入力換算ノイズに支配的となりますが、その一方で大入力/高周波域の入力信号で容易にクリップを起こすほど高くないゲインに設定することが必要です。そのためには、 U_1 には高い出力駆動能力をもつ OP アンプを用い、デバイスの最大電源電圧を供給するようにします。

U_1 は相対的に高めのゲインで動作していますが、ユニティ・ゲインで安定である必要はありません。非補償型低ノイズ OP アンプ、たとえば OP37 や FET 入力 of AD745 を使えば最高の SN 比が得られます。他の FET 入力型の OP アンプ、OP17 ファミリーや AD845

もまた良い性能を発揮します。しかし、これらのノイズ・レベルは高めです。

一般論では、前述の要点から見た U_1 と U_2 のゲイン分配については、過負荷の観点からは U_1 を低くして U_2 を高くすべきですが、ノイズの観点からは U_1 を高くして U_2 を低くすべきです。現実的には、 U_1 に許容範囲内の最大電源電圧を与えることと、低ノイズ特性のデバイスを使うことで、これらの相反する要求を十分に満足することができます。20 kHz において 40 dB 近いロスがネットワーク N で生じてしまうので、高周波域での出力過負荷状態のほうが先に出てきてしまうでしょう。前述したゲイン分配により、この回路は ± 15 V の電源を供給したときに、20 kHz の周波数まで $3 V_{RMS}$ の無歪み信号を出力することができます。より高い電源電圧とすれば、さらに高レベルの信号を出力することができます。

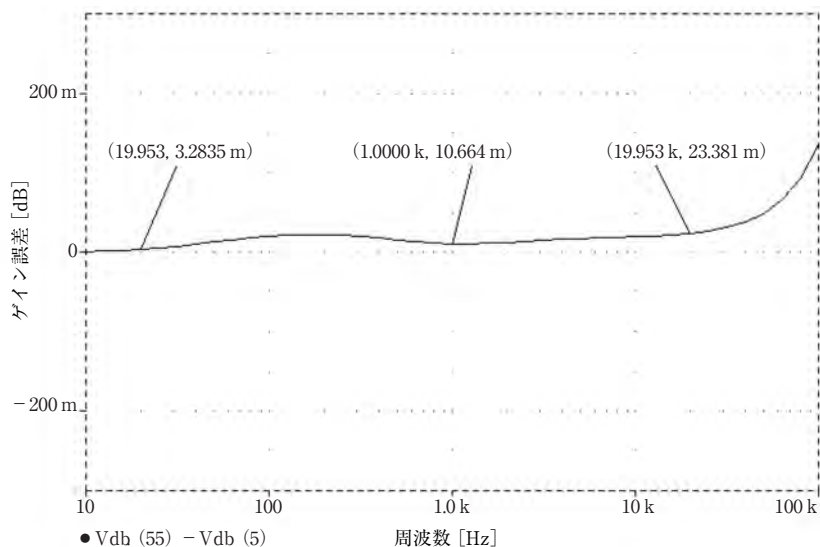
U_1 に続くイコライジング・ネットワーク回路 N は、低ノイズを実現する観点から、可能なかぎり低いインピーダンスのものを選ぶべきです。このネットワーク回路の端子 2 の出力ノイズは、 U_2 の入力換算ノイズ・レベルとして見えてしまいます。図 1-15 の回路は、図 1-9 (a) に N1 型ネットワークとして示した R_1 - R_2 - C_1 - C_2 の RC 定数を用いています。前述したように、図 1-9 のどちらの回路においても、同じ比率が満足されているかぎり部品定数の増減が可能です。

低い周波数においては、OP アンプ U_2 におけるノイズは U_1 のそれよりも問題になることはありませんが、それでも無視できるというものではありません。 U_1 と U_2 に電圧性ノイズの低いデバイスを使うことは非常に有効です。そのようなデバイスは相対的に低い入力換算電流ノイズ特性を示すからです。MC 型カートリッジ用のプリアンプなどで非常に低いノイズ性能が要求されているのであれば、N1 型ネットワーク回路の定数をさらに低減させ、ノイズ低減とゲインアップのために R_3 を小さくすることで対応できます。たとえば、 R_3 を 56.2 Ω に低減させ、 U_1 に OP37 を使うことで、ゲイン 45 dB のプリアンプを実現できます。

前にも説明したように、 U_1 にバイポーラ型 OP アンプを用いるならば、低バイアス電流のデバイスが最適です。100 nA 以下のバイアス電流のデバイスであれば、MM 型カートリッジに直結することも可能です。たとえば、80 nA_(max) のバイアス電流性能をもつ OP37 であれば、カートリッジ自体の 1 ~ 2 k Ω の出力抵抗により生じる U_1 での入力換算オフセット電圧は、わずか 80 ~ 160 μ V 程度です。出力抵抗が低い MC カートリッジの場合は、これよりさらに小さくなります。

同様に、 R_1 の約 10 k Ω に U_2 のバイアス電流が流れることで発生するオフセット電圧も、 U_1 で増幅されたオフセット電圧 (U_1 の入力換算オフセット電圧が増幅されたもの) よりも相対的に低くなっています。結果として、AD745 を 2 個使った回路全体での直流オフセット電圧の最悪値はゲイン 40 dB で 2 V 以下に維持でき、DC ブロックのためにコンデ

〈図 1-16〉パッシブ型 RIAA イコライジング・プリアンプの相対誤差の周波数特性(ゲイン：40 dB, シミュレーション)



ンサ C_3 を付けければよいことになります。

パッシブ型イコライジング・プリアンプの周波数特性は、アクティブ型のものよりも良いという傾向があります。それはアクティブ型プリアンプと比較して、増幅器との間での相互作用が少ないためです。高周波域での誤差は潜在的に大きいのですが、オーディオ周波数帯域においてはイコライジング・ネットワーク回路自体の精度まで到達することができます。

図 1-16 は、OP37 のモデルを使って図 1-15 の回路をシミュレーションした結果で、この点を明らかにしています。中域周波数の誤差は、N1 型ネットワーク回路に複数部品を用いた近似定数であるためですが、 ± 0.02 dB 程度の誤差に収まっています。実際の設計の点からすれば、この回路における周波数応答誤差は、ネットワーク回路に使用する素子の偏差が支配的になります。

この回路でも、必要に応じて出力オフセットのサーボ制御を追加することができます。そのためには、結合コンデンサ C_3 を省略して（ジャンパする）、非反転のサーボ積分回路 U_3 を U_2 の周辺に付加します。これは図 1-15 にオプションとして示してあります。 U_3 には AD820 や OP97 などの低オフセット OP アンプを用いて、汎用の非反転サーボ回路を構成すればよいでしょう。

◆参考文献◆

- (1) RIAA, "Standard Recording and Reproducing Characteristic, Bulletin E1", November 6, 1978, RIAA, 1 E. 57th St, NY, NY, 10022.
- (2) IEC, "Publication 98 (1964), Amendment #4", September 1976.
- (3) F. Bradley, R. McCoy, "Driftless DC Amplifier", Electronics, April 1952.
- (4) G. Korn, T. Korn, Electronic Analog and Hybrid Computers, 2nd Ed., McGraw-Hill, 1972, ISBN 0-07-035363-8.
- (5) D. Stout, M. Kaufman, Handbook of Operational Amplifier Circuit Design, McGraw-Hill, 1976, ISBN 0-07-061797-X.
- (6) S. Lipshitz, "On RIAA Equalization Networks", JAES, Vol. 27 #6, June 1979, pp.458 ~ 481.
- (7) P. Baxendall, "Comments on 'On RIAA Equalization Networks'", JAES, Jan/Feb 1981. See also: S. Lipshitz, "Author's response".
- (8) Walt Jung, "The PAT-5/WJ-1 Equalization Errors" (Letters), The Audio Amateur, issue 3/78, pp.49 ~ 53.
- (9) S. Lipshitz, W. Jung, "A High Accuracy Inverse RIAA Network", The Audio Amateur, issue 1/80, pp.22 ~ 24.
- (10) Walt Jung, "SPICE Technique Compares Frequency Responses", EDN, November 25, 1993, pp.188 and 190.
- (11) Walt Jung, "Topology Considerations for RIAA Phono Preamplifiers", 67th AES Convention, November 1980, preprint #1719.
- (12) G. Erdi, et al, "Op Amps Tackle Noise- and for Once Noise Loses", Electronic Design, December 20, 1980, pp.65 ~ 71.
- (13) Walt Jung, "Audio Preamplifiers, Line Drivers, and Line Receivers", within Chapter 8 of Walt Kester, System Application Guide, Analog Devices, Inc., 1993, ISBN 0-916550-13-3, pp.8-1 ~ 8-100.
- (14) W. Jung, R. Marsh, "Picking Capacitors", Parts 1&2, Audio, February & March 1980.
- (15) B. Duncan, "With a Strange Device", multiple part series on capacitors, Hi-Fi News And Record Review, April-November 1985.
- (16) B. Duncan, M. Colloms, "Piece de Resistance, Parts 1-3", Hi-Fi News And Record Review, March, April 1987 (Duncan); June 1987 (Colloms).

オーディオ信号用のライン・レベル段^{*11}は、現代のICを使ったオーディオ回路のダイナミック・レンジにおいては中程度のレベルといえます。一般に、ライン・レベル増幅段は1～10 Vレベルの入出力信号を扱うシングルエンド型またはバランス（平衡）型の回路で、出力パワーも中程度です。この章の後半では、いくつかのオーディオ信号用ライン・レベル段の回路について解説していきます。それらは下記のようなものです。

■ **ライン信号レシーバ**：シングルエンド型かバランス型のライン・レベルの信号を受けるライン・レシーバ回路。外来ノイズの影響を最小に抑えつつ、後段の信号処理のためにスケーリングされた信号を出力する

■ **ライン信号増幅器**：シングルエンド型で構成され、信号を受けてスケーリングする増幅器。低歪み設計がなされている

■ **ライン信号ドライバ**：シングルエンド型かバランス型の信号ドライバ回路。電圧/振幅/電流についてそれぞれ適切な出力レベルで駆動できる能力をもつ。負荷条件の厳しい場合（たとえば容量性のラインなど）もある

一般的なラインの駆動方法とバッファ増幅器設計の考えかたについては、とくにビデオ用途を中心として、参考文献(1)～(3)ですでに解説されています。この章の以下の節で示していく話題のうちいくつかは、広範囲の用途にわたって用いられるオーディオ用ライン・レシーバ/ドライバについて、それらの文献で解説されているテーマをさらに拡張したものです。なお、ビデオ用途でのライン信号の駆動方式と受信方式については、第3章で詳しく説明されています。

オーディオ信号の伝送システムでは、ビデオ信号の場合とは異なり、終端された伝送線路を用いることは必須ではありません。そのため、長距離の伝送線路は一般に容量性を示すことになります。したがって、容量性負荷の影響を軽減することは、オーディオ・ドライバにおいては重要な問題です。一般的にどのような種類のオーディオ機器であっても、その設計にはレイアウトやバイパスなどの実装技術が強く求められ、特にオーディオ用バッファ回路とライン信号ドライバ回路においては必須なことです。

いろいろなシステム構成のなかでオーディオ信号を送ったり受けたりする機能は、古くからさまざまな方法論の間のトレードオフであったと言えるでしょう。完全な差動伝送シ

* 11：【訳注】ライン・レベル (line level) とは、オーディオ機器同士を接続するときに使われる信号のレベルのことで、機器についているライン・イン、ライン・アウトなどの端子の信号レベルのこと。なお、ライン・レベルはボリューム・コントロールに依存せず一定である。

システム（バランス型伝送システム）は、低周波および高周波ノイズを除去する点では最適ですので、最高性能を実現しようとする場合にはこの方式が用いられます。

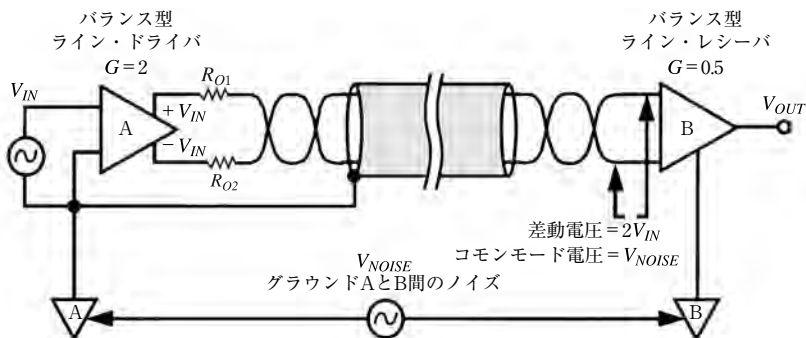
それでは、これらの詳細について以下に示していきましょう。

差動伝送（バランス型伝送）方式を用いた典型的なオーディオ・システムのブロック図を図1-17に示します。このようなバランス型伝送システムでは、ドライバとレシーバそれぞれにおいて何種類かの入出力結合方式を採用することができます。実際の回路について言及していくまえに、この結合方式を区別する主要なポイントを以下に簡単に述べておきます。

トランスは、従来からオーディオ・ライン信号用の結合素子として用いられてきました[参考文献(4)～(7)を参照]。トランスは入力段、出力段のどちらでも使うことができます。また一方で、ノイズのピックアップ、周波数応答特性、歪み、動作レベルなどの問題点を抱えていることもよく知られていました。これらの問題点はある程度解決可能ではありますが、その答えはいつもコストに跳ね返ってしまうものでした。それでもトランスは、この章の後半で説明するような各種の制限を乗り越えるための回路設計テクニックを実現できること、そして高い性能をもつことで、いずれにしても有益な素子だといえます。

トランス結合の唯一かつ最大のメリットは、信号伝送における絶縁（アイソレーション）が可能なことといえるでしょう。それは二つの点に言及できます。一つは、トランスでは絶縁された巻き線の両端子間でオーディオ信号が伝達されるので、直流的にドライバ段とレシーバ段を絶縁できるということです。トランス巻き線の絶縁破壊電圧に至るレベルまでのコモンモード電圧（グラウンド基準）、数10Vから数100Vという非常に高いグラウンド電位差でも信号を伝送することができます。この特徴は半導体回路では非常に難しい機能のひとつです。二つめとしては、適切に設計されたトランスは、オーディオ周波数全

〈図1-17〉バランス型オーディオ信号伝送システムの構成



域にわたって非常に高い(ときには100 dBを越える)コモンモード信号除去性能を実現できるということです。この点はトランスが本来もちあわせている特徴だといえます。トランス絶縁回路についても、この章でいくつか説明していきます。

図1-17のような一般的構成では、送端/受端の両側において、トランスをベースにした回路とアクティブ回路のどちらでもラインと結合することができます。どちらのアプローチでもその目的は、グラウンドAとグラウンドBとの間のノイズを80～100 dBのレベルで除去しながら、 V_{IN} に等しい受端側信号 V_{OUT} を再生することです。一般に、回路全体でユニティ・ゲインになるように設計し、バランス・ラインを $\pm V_{IN}$ で駆動し、レシーバ側のゲイン G を1/2とするように構成します。これにより、レシーバ側のコモンモード電圧レンジが最大となります。

注目すべき点としては、ラインを駆動する $\pm$ 電圧は、バランス型伝送の利点を得るがために、正確にバランスさせる必要はないということです。実際に、ラインの駆動レベルはある程度の非対称性があってもかまわず、それでも正しい振幅レベルで V_{OUT} から出力可能です。また高いノイズ除去性能も示してくれます。ここで求められることは、ラインを駆動するインピーダンス R_{O1} と R_{O2} が非常によくバランスしていることです。同じく、これらのバランスした駆動インピーダンスとともに、それと対応するレシーバの+端子と-端子の入力インピーダンスもまた等しくなくてはなりません。この技術的な背景は、少しあとで明確にしていきます。

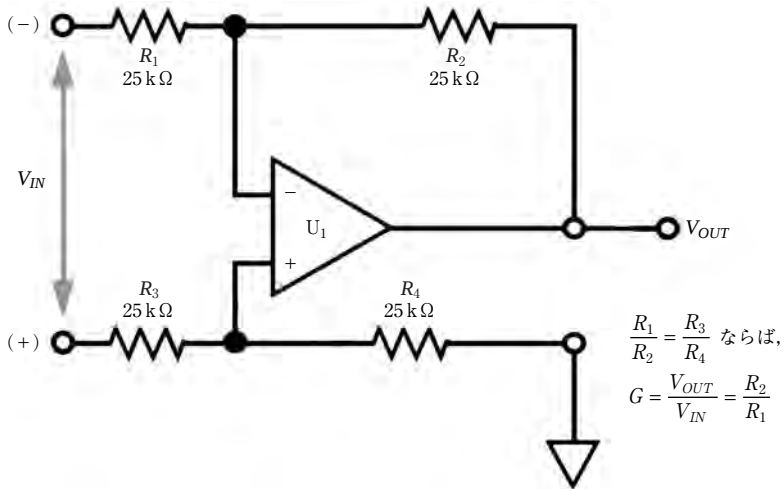
1-3 オーディオ用ライン・レシーバ

オーディオ用ライン・レシーバの回路方式と使用上の注意点について、簡単に過去へ遡ってみると、その進化のようすがよく理解できるでしょう。また、重要な点として、回路方式の変遷によりオーディオ回路の性能がいかに異なってきたかも理解できると思います。

図1-18に示す回路は古典的な4抵抗型差動増幅器の構成です。この回路は、計装アンプのもっとも簡単な形としても知られています(計装アンプとしての性能には大きな制約があるが)。オーディオ用途において、この回路および同様な回路は、その簡潔さからライン・レシーバと呼ばれています。計装アンプ回路の方式は多岐にわたり、古く1960年代後半から今日の近代的な計装アンプICまで、その開発には長い歴史的経緯があります[参考文献(8)～(12)、および本大全の第2巻を参照]。

今日、プロフェッショナル用オーディオの世界においては、概してバランス・モードで信号が伝送されます(図1-17参照)。これは、構成は単純ですがノイズ感受性の高いシグナルエンド型と比較して、この方法が外来ノイズの影響をかなり受けにくいという単純な事実からです。

〈図 1-18〉4 抵抗型差動増幅器を用いた簡単なライン・レシーバ



しかしながら、プロフェッショナル用オーディオの世界であっても、バランス型回路を用いたオーディオ信号ドライバ回路/レシーバ回路において、全員がこれだと言う方式はありません。つまりそれらは多くの方式からなり、そして異なる特性をもち、多岐にわたる回路が用いられているからです。実際のレシーバ回路の詳細に入るまえに、コモンモード入力電圧感度という観点について、回路性能に影響を与えるいくつかの問題点を簡単に見ていきましょう。これはハードウェアの選定をいかに注意深く行うかによって、システムのコストやサイズを低減し、最高の性能を維持できることを示しています。またその一方で、中程度の性能で十分な場合には、単純なレシーバ回路を採用することもできます。

● バランス型伝送システムにおける信号源と負荷間での相互影響

最近、オーディオ・システムのインターフェースにおいては、ノイズに対する感受性に関する多種の問題点が注目されてきています[参考文献(13), (14)を参照]。以下の説明ではまず、バランス型システムのドライバとレシーバが原理的にどのように相互影響を起こし、ノイズ感度特性という好ましくない側面を作り出すかという問題点を挙げていきます。そのあとで、実際の解決方法を提案していくことにします。

基本構成としてバランス型オーディオ信号伝送システムは図 1-17 に示したように、差動出力ドライバと、機器間接続ケーブルと、差動入力レシーバから成り立っています。ドライバは、等レベルで逆位相の 2 本の出力信号を出力し、出力端子はマッチングした信号

源インピーダンス R_{OUT1} と R_{OUT2} をもっています。

これから見ていくように、ノイズ感受性の観点から、これら二つのインピーダンスは良くバランスしている、つまりマッチングしていることが非常に大切です。ドライバはバランス伝送ラインの入力側に接続されます。このラインは一般的にシールドされたツイスト・ペアです。このラインの反対側は差動入力レシーバで、このバランス信号を受信してコモンモード・ノイズ電圧 V_{NOISE} を(理想的には)除去します。

ドライバからレシーバにノイズのないオーディオ信号を伝送することが目的であり、全体のシステムがその目的に対してどれだけうまく働くかは、ドライバとレシーバ回路の設計に大きく依存します。参考文献(14)と(15)ではアクティブとパッシブ、つまり異なるドライバ/レシーバ方式について解説しています。これらの論文は、もともとアクティブ型レシーバがもつノイズ感度起因する性能劣化について問題提起をしています。それは、システム駆動側のインピーダンスに等しい入力インピーダンス特性を、アクティブ型レシーバがもっていない場合に生じるものです。

ここで説明しているバランス型伝送方式は、ノイズが信号に混入するという視点で見ると、図1-19に示すようなブリッジ回路として取り扱うことができます。ここでは、差動型ドライバの電圧源の出力抵抗に対応する二つの信号源抵抗 R_{OUT1} , R_{OUT2} があります。同様に、差動型レシーバの入力抵抗に対応する二つの入力抵抗 R_{IN1} , R_{IN2} があります。 V_{OUT} はブリッジの出力であり、この出力電圧はブリッジ回路のミスマッチとコモンモード・ノイズ V_{NOISE} だけで決まります。

図1-19のようなブリッジ回路では、個々の抵抗の定数差異によって発生する差動電圧 V_{OUT} が最大になるのは、ブリッジの四つの抵抗が同じ値であるときです*12。

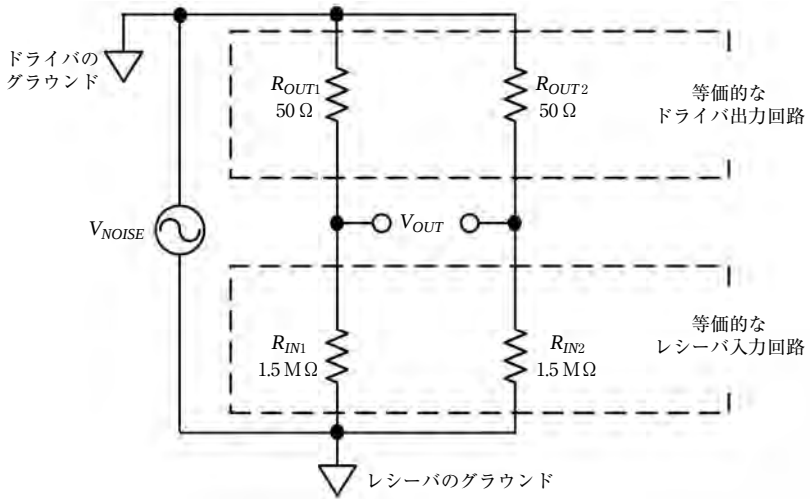
以下の一般式は、ブリッジ自体がもっているコモンモード除去性能 CMR (Common Mode Rejection) を、抵抗値とそれぞれの偏差 K_R の関数として示しています。

$$CMR[dB] = 20 \log_{10} \left(\frac{1 + \frac{R_{OUT}}{R_{IN}}}{K_R} \right) \dots\dots\dots (7-12)$$

この関係について考察してみると、与えられた K_R (全体の抵抗値の偏差を小数で表した係数) の変化に対して、コモンモード除去性能が最小になるのは、 $R_{IN} \div R_{OUT}$ の条件のときであることがわかります。コモンモード除去性能が最小であるということは、ブリッジが $R_{IN} \div R_{OUT}$ である条件において、励起電圧 V_{NOISE} に対してブリッジが最も敏感に

* 12 : 【訳注】ブリッジを構成する抵抗値が異なる場合と比較して、同じパーセントの定数差があった場合において出力が最大になるということ。

〈図 1-19〉コモンモード・ノイズと重要なインピーダンスに着目したバランス型ライン伝送オーディオ・システムのドライバとレシーバの原理図



なっているということを示します。このことに目を向けると、高い感度が求められる計測用ブリッジでは、基本的にブリッジの4素子に等しい抵抗値が用いられていることが理解できます。この場合、励起電圧に対しての感度が最大になります[第2巻第5部(原著では Chapter-4)を参照]。

逆に、ブリッジの上側アームと下側アームの抵抗値が大きく異なっている場合、コモンモード除去性能が最大になり、ブリッジの感度は最小になります。この改善策は、実質的には $R_{IN} \gg R_{OUT}$ とすることで実現できるでしょう。オーディオ・システムにおいては、ドライバの R_{OUT} はレシーバの R_{IN} よりも充分に小さくなるように設計されています。図 1-19 の定数例では、上側アーム (R_{OUT}) と下側アーム (R_{IN}) の定数の比率が 1/30,000 になっています。これによって、ブリッジの上側アームか下側アームの抵抗値が相対的に高率で変化したときの影響を、それほど問題にならないようにすることができます。別の言い方をすれば、 R_{OUT} か R_{IN} の小さな変化に対して、出力でのコモンモード除去性能への影響を小さくすることができます。

たとえば、図 1-19 の定数のときに R_{OUT} が 10% 変化したと想定しても、ノイズ電圧 V_{NOISE} を約 110 dB 低い出力にすることができます。その反対に、すべてのブリッジ回路の抵抗値が等しい場合には、同じ 10% の変化はたった 26 dB の低減量になってしまうのです。これに関して、制御可能な点が二つあります。一つは、定められた R_{IN} に対して

〈表 1-2〉 R_{IN}/R_{OUT} の比が高いほうがコモンモード・ノイズとブリッジのアンバランスに対しての感度が低くなる

R_{IN}/R_{OUT} [倍]	CMR [dB], $K_R = 0.1$	CMR [dB], $K_R = 0.01$
10	40.8	60.8
100	60.1	80.1
400	72.1	92.1
1k	80	100
10k	100	120
30k	109.5	129.5
100k	120	140

R_{OUT} を低くすることで、コモンモード除去性能を向上させることができます。もう一つは、定められた R_{OUT} に対して R_{IN} を大きくすることで同様な効果が期待できます。つまり、 R_{IN} と R_{OUT} の比が大きいことは、高いコモンモード除去性能を維持できるポイントになります。このことを表 1-2 に示します。

実際の伝送システムにおいては、ドライバとレシーバの筐体のそれぞれのコモン電圧間に、避けることのできないノイズ電位が発生しています。それは、それぞれが分離して配置され、そして異なる電源が供給されているからです。これにより発生するノイズ電圧レベルをどのくらい処置できるかは、表 1-2 を参照することで予想できます。コモンモード除去性能を最大にするには、 R_{IN}/R_{OUT} の比を少なくとも 1000 倍、十分な比としては 10000 倍以上にすべきです。この条件を満たすことによって、ブリッジに 10 % のアンバランスがあったとしても ($K_R = 0.1$)、理論的なコモンモード除去性能を 80 ~ 100 dB に維持できるでしょう (表の中央の列で太字で示された部分を参照)。

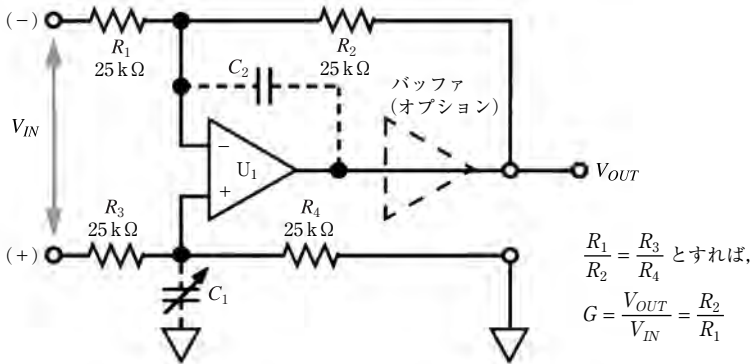
ここまで示したように、ブリッジを構成するインピーダンスに基づく感度に依存して、コモンモード V_{NOISE} のいくらかは V_{OUT} に現れてしまいます。コモンモード・ノイズ電圧が差動ノイズ電圧へ変わる基本的プロセスは、「モード変換」と呼ばれています。モード変換は予防することはできませんが、それが発生してからでは直すことができないのを知っておくことは重要です。いったんノイズ電圧が差動信号として現れた場合、どのようなレシーバでもそれを希望の実信号と分別することはできません。

大切なことは、ここまで説明してきたことは、オーディオ伝送システムにおけるいちばん基本的な部分であり、コモンモード除去性能に最も大きな影響を与えるということです。ライン・レシーバの回路自体が R_{IN} を決定してしまうため、これも大きな影響を与えてしまうことは明白です。次に、この点について説明していきます。

■ 単純なライン・レシーバ

図 1-20 に示す単純なライン・レシーバ回路では、四つのマッチングした抵抗とゲイン

〈図 1-20〉高周波領域での調整機能とバッファをオプションとしてもつ単純なライン・レシーバ



を得るための OP アンプが使われています。重要なことは、このようなブリッジ回路を元にした差動増幅器で良好な性能を出すためには、抵抗比がマッチングしている必要があるということです。OP アンプ自体も重要なポイントにはなりますが、この回路方式における実際上の制限は、 $R_1 \sim R_4$ ブリッジにおけるアンバランスによるものが支配的であるということです (AC 的にも DC 的にも)。

この回路自体は、4 個のマッチした金属皮膜抵抗と特性の良いオーディオ用 OP アンプで構成されているだけで、ありふれたものに見えることでしょう。この回路は十分に機能しますが、どれだけノイズを良好に除去できるかは別問題です。 C_1 と C_2 は必要に応じて追加し、高周波のコモンモード除去性能を調整するために使うことができます。同じく、ループ内部にユニティ・ゲイン・バッファを入れることも可能です (詳細は後述する)。

この回路をはじめとしたすべてのライン・レシーバのおもな目的は、先に説明してきたようなコモンモード・ノイズを除去することです。しかし、 U_1 に高品位の OP アンプが使われたにしても、ノイズ除去性能は抵抗のマッチングよりも良くなることはありません。具体的にいえば、 R_1/R_2 と R_3/R_4 の抵抗値の比をかなり高いレベルでマッチングさせなければ、ノイズを十分に除去することはできません (抵抗の絶対値自体はあまり重要ではない)。

十分に注意して、同じメーカーの同じ生産ロットの 4 個の 1% 抵抗を選定することで、マッチング比を全体の誤差で 0.1% 程度にまで抑え込むことができます。それによって、コモンモード除去性能を 66 dB にすることができます。4 個の 1% 偏差の抵抗のうち 1 個だけが 1% の誤差をもつ場合は、コモンモード除去性能は 46 dB になります。一般に、このタイプの回路でのコモンモード除去性能の最悪値は、次式で表されます。

$$CMR [dB] = 20 \log_{10} \left(\frac{1 + \frac{R_2}{R_1}}{4K_R} \right) \dots\dots\dots (7-13)$$

ここで、 K_R は個々の抵抗偏差を小数形式で表した係数です（たとえば、 $1\% = 0.01$ ）。この式は、4個の個別の抵抗器を使った場合に非常に便利に使えます[参考文献(8)を参照]。

回路の実現方法を考えると、一体型の集合抵抗ネットワークを用いることができますが、この全体のマッチング偏差が K_R である場合、この計算式は以下のようになります。

$$CMR [dB] = 20 \log_{10} \left(\frac{1 + \frac{R_2}{R_1}}{K_R} \right) \dots\dots\dots (7-14)$$

どちらの場合でも、OPアンプ自体は非常に高いコモンモード除去性能（100 dBを越えるような）をもっているものと仮定しています。

式(7-13)は、1%の抵抗を選別せずに四つ選んだもので組み立てた場合に、その偏差によるコモンモード除去性能の最悪値を示しています。これは事実、34 dBと非常に悪い値になってしまいます。

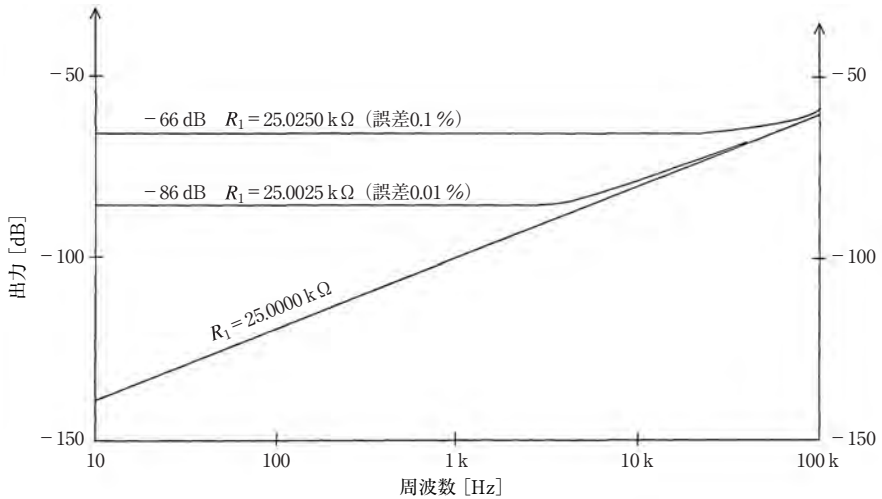
ノイズ除去を高性能かつ安定に行うためには、このような回路では単一サブストレート（ベース基板）上に同時に形成されトリミングされた4個の抵抗が有効であることは明らかでしょう。厚膜技術または薄膜技術を用いた一体型ネットワーク部品は、キャドック社（Caddock）やビシエイ・オームテック社（Vishay-Ohmtek）などから入手可能です。この場合の抵抗比の偏差は0.01%以下になっています。

以下に示すシミュレーション例により、部品に定数誤差がある場合の影響がより明確にわかるでしょう。図1-21は、図1-20に示したような差動増幅器における、DCマッチングの影響を示しています。それぞれ単一抵抗の mismatching を R_1 の比として、0.1%（上のプロット）、0.01%（中央のプロット）、完全にマッチングした場合（下のプロット）について示しています。

また、完全にDCバランスしている場合のコモンモード誤差対周波数特性のプロット（下のプロット）は、リアクタンス成分のアンバランスを示しています。これは回路内においてわざと発生させたコンデンサの mismatch によるもので、ストレイ容量のアンバランスを示しています。

この差動増幅回路で、 C_2 の容量値を C_1 の10 pFと等しくし、良くマッチングした抵抗を用いたときの効果として、周波数特性が本質的にフラットなコモンモード除去性能を得ることができます。これと反対に、容量の mismatch が10%あると、10 kHz程度の低周波

〈図 1-21〉単純なライン・レシーバにおける R_1 の誤差によるコモンモード除去性能の変化 (シミュレーション)



数でもコモンモード除去性能が低下してしまいます。つまり広帯域オーディオ用途では、フラットなコモンモード除去性能を実現するために、ACにおいてもDCと同じくらいにブリッジの比を維持する必要があります。したがって、 R_2/R_1 と R_4/R_3 の端子から見た容量はバランスさせなければなりません。実際の回路においては、寄生容量 C_1 - C_2 を非常に低い容量とするか、バランスさせることによりベストな性能を実現できます。

この回路は、入力のコモンモード電圧を電圧分割するという望ましい側面があります。つまり、過電圧に対しての保護能力があるということです。実際のライン・レシーバでは、非常に厳しい環境下で安全に使えるようにするため、また電源電圧よりも高いコモンモード電圧を受けられるようにするため、何らかの入力保護が必要になります。レシーバのゲイン設定抵抗は、この要求に対しての役も担っています。図 1-20 に示した回路の動作時のコモンモード入力電圧範囲は、 $(1 + (R_3/R_4)) \times V_{CM(U1)}$ であり、差動入力抵抗は $R_1 + R_3$ となっています。 $R_1 : R_4$ の比をマッチングさせる必要があるため、回路のゲインは簡単には変えられません。

●単純なライン・レシーバの機能を実現する

ライン信号側から見て十分に高いインピーダンスとするために、ここで説明したような単純なレシーバ回路では、一般的に 25 kΩ 以上の入力抵抗を使います。50 Ω の信号源によって駆動される場合、 R_{IN}/R_{OUT} の比率は 500 になります (これまでの説明と表 1-2 を再

度参照のこと)。マッチングの良い集合型抵抗ネットワークと、容量値が低いあるいはバランスさせた寄生容量が実現されている場合、 U_1 として推奨できるOPアンプはAD711, AD744 (1回路入り), AD712, AD746, OP249, OP275 (2回路入り)になります。OPアンプ内部の電圧性ノイズ・レベルは非常に低いので、 $10\text{ k}\Omega \sim 25\text{ k}\Omega$ の抵抗値ではこのノイズは問題にはなりません。これらのデバイスのもつ高スルー・レート特性と出力駆動性能は、高い周波数まで高い振幅レベルを保ちつつ、 $600\text{ }\Omega$ の負荷を高純度で駆動することができます。

低いインピーダンスの負荷を駆動する必要がある場合には、標準的なOPアンプのループ内にユニティ・ゲインのバッファを挿入することで、その出力電流レベルをブーストすることができます。このバッファとしては、BUF04やボルテージ・フォロワ接続したAD811などが良好に動作するでしょう。これについては、本節の後半で説明します。

DCとACの両方に対応するトリミングとバランスという観点からすると、図1-20の回路構成は、単一のモノリシックIC内に抵抗と増幅回路を作り込む場合に最も効果的なものです。そのようなデバイスとして、アナログ・デバイセズ社からはSSM2141やSSM2143がリリースされており、低歪み、高いコモンモード除去性能をもつオーディオ用ライン・レシーバです。SSM2141はユニティ・ゲイン、SSM2143はゲインが0.5に設定されています。SSM2141は図1-20に示したものと同じ値の抵抗を内蔵しており、SSM2143は $12\text{ k}\Omega/6\text{ k}\Omega$ の抵抗を内蔵しています。

図1-20のタイプの回路(他の回路方式でも信号源に対して抵抗性負荷になるもの)を用いる場合、四つの抵抗に対して付加されるすべての抵抗要素が、それらの比率を保つようにしなくてはなりません。そうしないと、コモンモード除去性能を悪化させてしまうかもしれないということを、設計者は肝に銘じておかねばなりません。具体的に考察してみると、 $2.5\text{ }\Omega$ (0.01%のミスマッチ)程度の抵抗要素は配線などで簡単に発生し、これをバランスさせないままにすると、完全にマッチングしている $25\text{ k}\Omega$ の抵抗の場合と比較して、コモンモード除去性能を -86 dB まで低下させてしまいます(図1-21参照)。これらの回路にはインピーダンスの低いバランスした信号を供給するのがベストであり、信号源インピーダンスとしては $25\text{ }\Omega$ 以下が好ましいでしょう。

●単純なライン・レシーバにおけるその他の問題

複数のバランスしたライン信号を使用するような大規模かつ高性能なシステムでは、レシーバの負荷バランスが問題となります。オーディオ・ライン・レシーバは、理想的にはその二つの入力端子で等しいAC負荷特性を示さなければなりません。図1-20に示したような単純なライン・レシーバ(および同様なすべての回路)では、この目標は叶いません。なぜなら、この基本回路は二つのライン入力に対してバランスした負荷とはならない

からです。ただし、これは回路で使用しているデバイスの問題ではなく、回路の構成自体の問題であることを理解しておくことが重要です。

図 1-20 の回路がコンプリメンタリな信号源 $+V_{IN}$ と $-V_{IN}$ で駆動されている場合、この単純なライン・レシーバでは R_1 と R_3 に対してアンバランスな入力電流が流れてしまいます。これは帰還回路の動作によるものです。図に示している定数では、 R_1 に流れる電流は R_3 の 3 倍になります。このように、二つのライン入力端子の入力負荷は同一ではないのです。

複数のバランス型伝送ラインをもつ大規模システムの場合、ライン入力でのアンバランス電流は大きな問題になる可能性があります。負荷が完全にバランスした回路の場合、その周辺に発生する電磁界は相互にキャンセルされるようになりますが、この場合にはそうはいきません。そのため、そのような大規模システムでこの単純なライン・レシーバ回路方式を用いた場合、クロストークによる障害が発生する可能性があります。

その一方で、大規模システムやライン信号のバランスの観点からは最適だとはいえないながら、簡易な用途においてはこの単純なライン・レシーバは使い勝手が良いものです。 R_1 - R_3 にいくぶん高めの抵抗値 (20 k Ω 以上) を用いれば、入力ラインが比較的短い、ラインの本数が少ない、ケーブル結線ではない (直結)、信号源インピーダンスが低い…などの小規模システムにおいては十分な性能が実現できます。そのような使い道では、SSM2141 や SSM2143 などのライン・レシーバ IC が有効に働いてくれます。

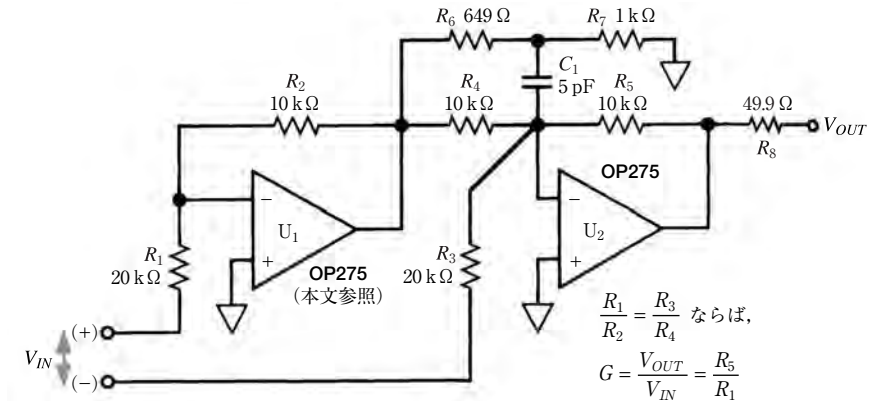
■ バランス型ライン・レシーバ

最高性能が要求されるオーディオ・システムにおいて重要なことは、ライン・レシーバのそれぞれの入力端子が信号源に対して等しい入力負荷として見えるようにすることです。つまり、それらを完全にバランスさせる必要があります。少なくとも二つの回路方式がこの基準に当てはまり、それらはプロ用途のバランス型システムとしてふさわしい回路です。

● バランス型帰還差動ライン・レシーバ

BBC のデビッド・バート (David Birt) は単純なライン・レシーバ回路を検討し、それを改良したバランス型の回路方式を提案しました。これを図 1-22 に示します [参考文献 (7) を参照]。ここで、 U_1 には 4 個入りの集合型抵抗ネットワークが接続されていますが、これは図 1-20 と同一の構成です。ユニティ・ゲインの反転増幅器 U_2 からの二つめの帰還経路によって、前の例ではグラウンドに落とされていた R_4 の基準電圧端子を駆動しています。このことによって、入力端の R_1 と R_3 に流れる入力電流の大きさが等しくなり (バランスする)、この段のゲインが半分になるという二つの効果が得られます。

〈図 1-23〉全反転増幅方式バランス型ライン・レシーバ



また重要なこととして、単に過大入力電圧の保護のため、ゲイン設定以外に四つの抵抗を追加する必要があります。これらの抵抗もゲインとコモンモード除去性能に影響を与えるため、抵抗比が精密にマッチングしたものがが必要です。

結論として、これらの計装アンプを使用して実用的なオーディオ用ライン・レシーバを作ることは現実的ではないといえます（8個以上のマッチングした抵抗と2～3個のOPアンプが必要となる）。

●全反転増幅方式のバランス型ライン・レシーバ

図 1-23 の回路は、回路的に整っているという点で非常に興味を惹かれると同時に、オーディオ用ライン・レシーバ用途に適していると考えられます。すべてのOPアンプが反転増幅段として用いられているため、この回路は非常に高いコモンモード電圧入力範囲と十分に高い入力抵抗をもちます。

図のように抵抗比がそれぞれマッチしている（ $R_1/R_2 = R_3/R_4$ ）ことで、この回路のコモンモード除去性能は、他の回路方式で同じ抵抗比を用いたものよりも良い特性を示します（双方のOPアンプはコモンモード入力電圧がゼロになるため）。この回路のコモンモード入力電圧範囲は $(R_1/R_2) \times V_{OUT(MAX)U1}$ と規定されます。差動入力抵抗は $R_1 + R_3$ です。

この回路は、コモンモード除去性能には影響を与えないままで単一の抵抗 R_5 によってゲイン調整が可能という、普通では考えられない、そして望ましい機能をもっています。ゲインはユニティ・ゲインの付近で（つまり1より低いゲインから1以上のゲインまで）設定できます。この点により、回路をフレキシブルに作ることができます。

この回路はバランスした信号源から駆動されますが、2個の反転型増幅器を用いている

ことから、(+)入力端子または(-)入力端子のどちらでも、反対側の入力端子からのゲイン変動を受けることなく、シングルエンドの信号源で駆動することもできます。また、図には示していませんが、抵抗比のマッチした入力抵抗のペアを付加することで、複数の入力を加算することも可能です。この例ではゲインは0.5に設定しており、ライン・レシーバの一般的な要求仕様に合致しています。

この回路は、基本回路としてもよく知られています[参考文献(8)～(11)を参照]。ただし、この回路例においては、高い周波数におけるコモンモード除去性能を拡大するために、進み位相補正が行われている点に注意してください。適切な値の小容量コンデンサを R_4 に並列接続して U_1 の利得帯域幅を補正することで U_1 からの遅れ成分を補償し、 U_2 における正負のコモンモード信号の位相マッチング特性を向上させています。しかし、数MHz以上の利得帯域幅と現実的な抵抗値を用いたOPアンプ回路においては、小容量コンデンサの容量の制御が非常に難しいという問題も生じてしまいます。

R_6 - R_7 - C_1 で構成されるT字形回路は、供給電圧を分圧することで C_1 の影響度を軽減してくれます。下記の式で、この分割比 K_C の概略値が計算できます。

$$K_C = \frac{1}{2\pi BW_{(U1)} R_4 C_1} \dots\dots\dots (7-15)$$

ここで、 K_C は R_6 - R_7 の分割比です。たとえば、 U_1 が5MHzの帯域幅($BW_{(U1)}$ は U_1 のクローズドループ帯域幅)をもつ場合、 K_C はおおよそ0.6となり、 C_C を3pF程度にもっていくことができます*13。

回路の寄生成分、負荷の影響、そして部品のばらつきは、この定数精度を低下させてしまいます。しかし、いったん現状の基板レイアウトやデバイスに対する補正がうまくできた場合には、10kHzにおいてコモンモード除去性能を30dB向上させることが可能です(位相補正がない場合と比較して)。この補正回路は、回路の基本機能としては必要ありませんが、オーディオ用途では便利に使えます。

● バランス型ライン・レシーバの性能

図1-22と図1-23に示したバランス型ライン・レシーバ回路において、コモンモード性能をテストしてみました。共通なテスト条件として、ゲイン $G = 0.5$ 、電源電圧 $V_S = \pm 18V$ 、 $10V_{RMS}$ 入力、周波数スイープを20Hz～50kHzとし、フィルタの帯域幅を80kHzとしました。

*13：【訳注】ここで、 C_C はT形回路の実効キャパシタンスであり、 $C_C = C_1 \times K_C = 5pF \times 0.6 = 3pF$ になる。

〈図 1-24〉2 種のバランス型ライン・レシーバのコモンモード誤差の周波数特性

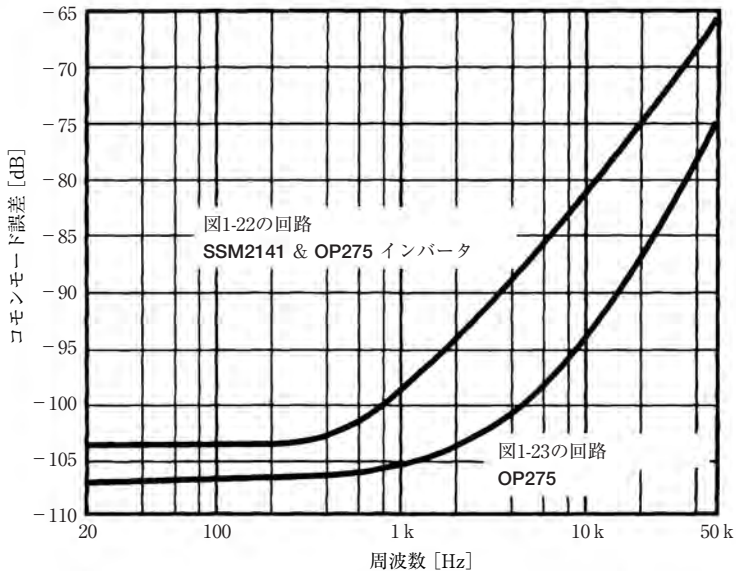
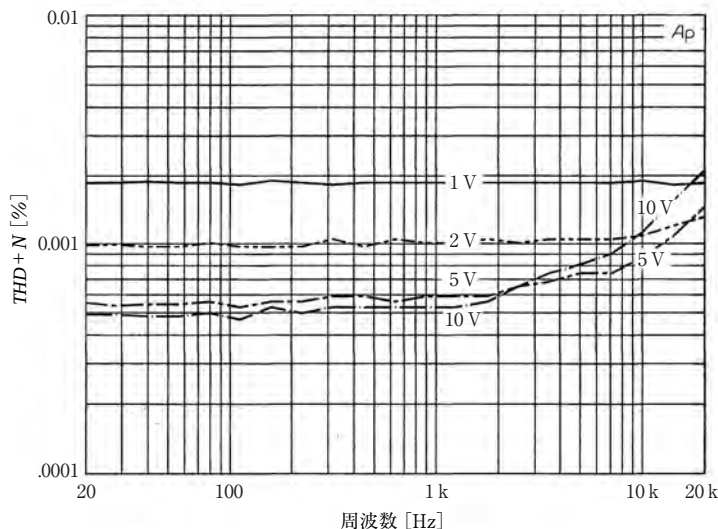


図 1-22 の回路は U_1 に SSM2141, U_2 に OP275 を反転増幅回路として用いており, $C_F = 68 \text{ pF}$ です。図 1-23 の回路は OP275 と 0.005 % にマッチングした集合抵抗ネットワーク, および前述したように調整された C_1 が用いられています。実験の結果を図 1-24 に示します。

両方の回路とも, 1 kHz 以下でコモンモード誤差が -100 dB 以下というすばらしい特性を示しています。図 1-23 の回路形式は, 高い周波数でさらに良い特性が得られています。これは, おそらく位相補正を行っているためだと思います (図 1-22 の回路には使うことができない)。補正なしの回路も最悪の場合でも, 10 kHz におけるコモンモード誤差が -80 dB より悪化することはない, 非常に良い性能を示しています。

THD + N のデータを両方の回路で測定してみると, 広い周波数範囲においてノイズ・フロアのほうが支配的でしたが, 二つの回路間で注目すべきいくつかの違いを見つけることができました。図 1-25 は, SSM2141/OP275 を使用した図 1-22 の回路における THD + N 特性で, 100 k Ω の負荷条件, 周波数スイープ入力信号を 1 V, 2 V, 5 V, 10 V_{RMS} とし, 電源電圧が $\pm 18 \text{ V}$ の場合のものです。入力レベルが低いときのプロットはノイズが支配的ですが, 5 V と 10 V の周波数スイープでは高い周波数で若干の歪みが見られます。ここでは示しませんが, この回路における歪みは 600 Ω 負荷の場合はさらに増

〈図 1-25〉図 1-22 に示したバランス型ライン・レシーバの $THD+N$ の周波数特性



加します。

図 1-23 の回路における 600 Ω 負荷のときの $THD+N$ 特性を図 1-26 に示します。入力駆動条件と電源条件は先と同様です。これらのデータからは、負荷および周波数の依存性が低いことがわかります。そのおもな要因は、OP275 のもつ高スルー・レート特性、および 600 Ω 負荷を十分に駆動できる高い駆動性能です。

図 1-23 の全反転増幅方式回路の $THD+N$ 性能は、全周波数にわたって実際の歪みよりもノイズが支配的になっています。すでに説明したように 1 個の抵抗でゲイン変更が可能であり、さまざまな OP アンプと入力抵抗値によって回路を構成することができるという点で、この回路は非常にフレキシビリティの高いものだといえます。

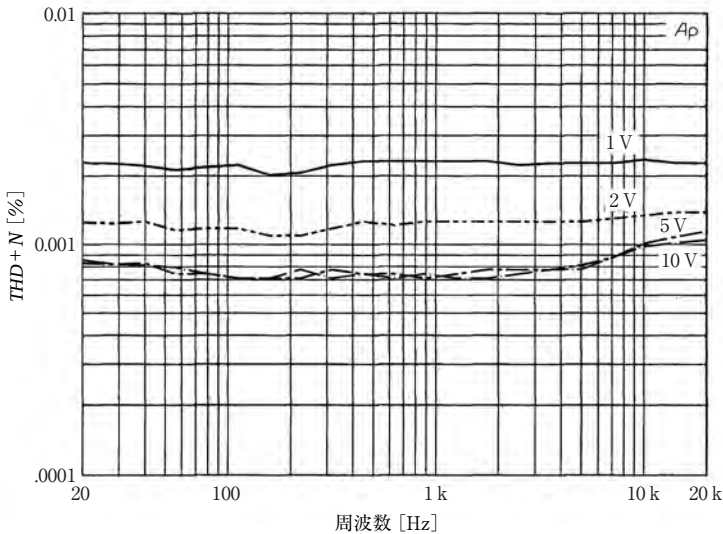
*

*

ここまで説明してきたライン・レシーバ回路は、どれも良好な性能を発揮してくれます。しかし、それらの入力抵抗は 25 k Ω 程度なので、駆動回路側のインピーダンス・ミスマッチングにより発生するコモンモード誤差の影響からは完全には逃げられません。ライン・レシーバ回路の設計技術者にとっては、駆動回路側のインピーダンスのふるまいを的確に予測できるとはかぎらないので、このままでは安心できないでしょう。

ここで、高めの駆動側インピーダンスやミスマッチが実質的に存在していても、高いコモンモード除去性能を保証できるようにするための解決方法が二つあります。一つは、ラ

〈図 1-26〉図 1-23 に示したバランス型ライン・レシーバの $THD+N$ の周波数特性



イン・レシーバ回路の入力インピーダンスをできるだけ高く保つことで、これは 10% 程度のインピーダンス・ミスマッチングがあっても、高いコモンモード性能を実現できます (表 1-2 を参照)。もう一つは、ライン・レシーバにライン・トランスを使うことです。これにより、高いコモンモード除去性能と直流絶縁が得られます。これら二つの方法について、以下で説明していくことにします。

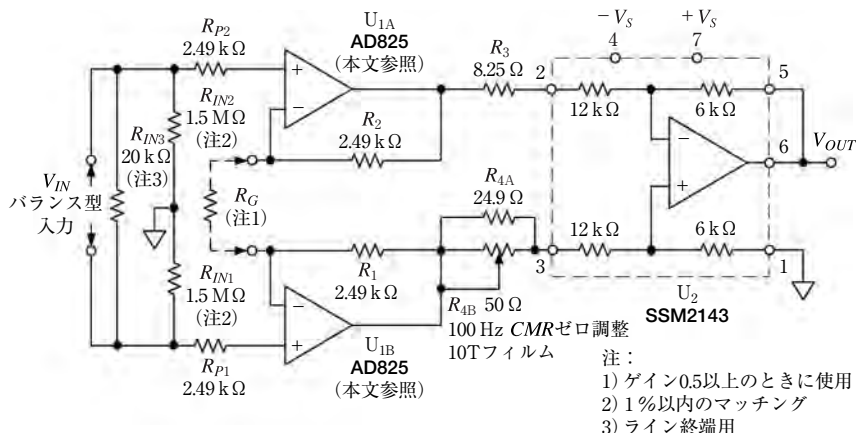
■ 入力バッファ付きバランス型ライン・レシーバ

図 1-27 は、OP アンプを 3 個用いた古典的な計装アンプの回路方式ですが、それをオーディオ用のライン・レシーバとして最適化した例として示しています [参考文献 (16) を参照]。 U_{1A} と U_{1B} に FET 入力型の OP アンプを使うことで、 R_{IN1} と R_{IN2} のバイアス抵抗を $M\Omega$ レベルの値にすることができます。このことにより、信号源から見た負荷量を大きく軽減し、コモンモード誤差に対してレシーバ回路の感度を低く抑えることができます。

抵抗 R_{IN3} は必要に応じて実装され、差動的にラインを終端します。保護抵抗 R_{P1} と R_{P2} により、OP アンプへの異常電流を安全なレベルまで制限することで、二つの入力端子に過電圧が加わっても許容できるようになっています。あとで説明する目標特性により、入力段は 2 回路入りか 1 回路入りの OP アンプのどちらかを選びます。

この回路において U_{1A} 、 U_{1B} 段の差動ゲイン G_1 は、 R_1 - R_2 - R_G により次のように設定さ

〈図 1-27〉入力バッファ付きバランス型ライン・レシーバ



れます。

$$G_1 = 1 + \frac{2R_1}{R_G} \dots\dots\dots (7-16)$$

ここでは、 $R_1 = R_2$ であり、 R_G は高いゲインが必要なときに用いられます。 R_G がない場合には1段目のゲインは1 (ユニティ・ゲイン) です。

U_1 段の差動ゲイン G_1 は上記のとおりであり、コモンモード・ゲインはユニティ・ゲインになります。この回路接続ではコモンモード信号は出力に単純に素通りします。そのため差動/同相の両方のモードの信号が U_2 の入力のところに現れます。しかし差動/同相の信号は、 U_1 によりそれぞれ異なる増幅率で増幅され、それらの差分が実質的なコモンモード除去性能となります。実際にはこの回路方式を採用することで、 U_2 自体のコモンモード除去性能 (その数値がいくつであっても) よりも高い、実用的なコモンモード除去性能が得られることになります。

U_2 の段は製造段階でトリミングされた4抵抗入り計装アンプ*14で、差動信号を1/2のゲインで増幅し、一方で U_{1A}/U_{1B} からのコモンモード成分を抑圧します。この回路全体のゲイン G を、この計装アンプのゲイン0.5よりも大きくする場合、 R_G の大きさは次式で求めます。

* 14：【訳注】ここでは「計装アンプ」と呼んでいるが、この回路は完全な意味での計装アンプではない。本大全の第2巻第1章で、「差電圧アンプ」として紹介している回路である。

$$R_G = \frac{R_1}{G - 0.5} \dots\dots\dots (7-17)$$

回路全体のゲインを1, 2, 4倍とする場合、ゲイン設定抵抗 R_G は、それぞれ4.99 k Ω , 1.69 k Ω , 715 Ω になります。これらは標準系列でいちばん近い定数です。

経験豊富なアナログ回路設計技術者であれば、半導体回路技術が30年以上経過しているのに、この回路のどこに新規性があるのか不思議に思うかもしれません[参考文献(9)を再度参照]。そのとおりなのですが、いくつかの改善によって、オーディオ用途でこの回路を意味あるものになっているのです。まず、説明したように U_1 段にFET入力型OPアンプを用いることで超低バイアス電流を実現し、入力からはほぼ無限小の負荷として見えるようになります。入力負荷として用いられる R_{IN1} と R_{IN2} には、必ず1%精度以上の抵抗を用いなければなりません。

ここではFET入力型のOPアンプが最も使いやすいのですが、選択上で重要な注意点を述べておきます。 U_{1A} と U_{1B} に使用するOPアンプは、大信号とコモンモード信号が重畳したときなどに生じる出力反転現象*15が発生してしまう可能性のある汎用タイプのものであってはなりません[本大全第5巻(原著ではChapter-7)の過電圧の部分を参照のこと]。図1-27の回路でテストしたOPアンプはすべてFET入力型のものであり、 ± 15 Vの電源電圧において、少なくとも ± 10 Vのコモンモード入力電圧範囲をもっています。とはいえ、どのようなOPアンプであっても、電源電圧を越えるような厳しい過大入力がか加わった場合には、挙動がおかしくなる可能性があります。テストした三つの種類のなかでは、AD825が過大入力に対して最も強い耐性をもっています。AD845は耐性は比較的弱いのですが、最高のコモンモード性能をもっています。AD823, AD825, AD845は広帯域特性をもつもので、より高いオーディオ周波数においても低歪み特性を示します。FET入力構造のOPアンプは高周波整流作用の感受性が低いため、高周波信号のある環境下において使用される場合のオーディオ用ライン・レシーバで非常に重要な特徴になります[本大全第5巻(原著ではChapter-7)のRFIの説明を参照のこと]。

同様に、 U_2 のデバイス選択も、CMR性能に対して非常に大きな影響を与えます。 U_2 に使用可能な4抵抗ユニティ・ゲイン計装アンプを何種類か挙げることはできますが、ここでの選定はユニティ・ゲインより低い(この場合は0.5)ことが前提です。外部抵抗 R_3 ・ R_4 により U_2 の回路網のバランスをトリミングすることによって、最高のコモンモード除去性能を引き出すことができます。 R_{4B} には金属皮膜抵抗体のトリマか、選別された固定

* 15：【訳注】入力レベルがコモンモード入力電圧範囲をはずれたとき、内部増幅回路のバイアスが適切になされずに、トランジスタがカットオフされてしまうことにより発生する急激な出力反転現象。位相反転とも呼ばれる。

抵抗を使用します。ここで示している数値は $\pm 0.05\%$ 以上の調整範囲をもち、SSM2143の個体ばらつきに対してゼロ・バランス点まで十分に追いつくことができます。

以降に示す特性データは、 U_2 にSSM2143を使用し、上記のトリム回路による調整を施し、この段における低周波コモンモード除去性能を110 dB程度までに行っています。

●入力バッファ付きバランス型ライン・レシーバの性能

先の考えかたが実際にうまくいくか確認してみるために、図1-27の回路の特性を測定してみました。ここでは、 U_{1A} と U_{1B} の部分に何種類かの1回路入りまたは2回路入りのOPアンプを使用し、 U_2 にはSSM2143を使用しています。

この3個のOPアンプによる計装アンプ型の回路構成においては、理論的には U_2 自体のコモンモード除去性能と比較しても高い性能が実現できます。しかし、この例のような回路全体が相対的に低ゲイン（ゲインが1, 2, 4倍程度）の場合には、このことを特徴として謳うことはあまりありません。またこの場合には、回路全体のコモンモード除去性能は、 U_1 と U_2 のそれぞれの性能に大きく依存してしまいます。すなわち、 U_1 と U_2 の両デバイスのコモンモード除去性能が回路全体のコモンモード性能の測定結果に影響を与えてしまうのです。

ここで使った実験の構成は、オーディオ・プレジジョン社のSystem 1 *16を使用し、修正版クロストーク・テスト・モードで動作させています。Aチャンネルでテスト回路を駆動し、回路出力をBチャンネルによりモニタします。このシステムは狭帯域トラッキング掃引解析が可能で、低周波数では130 dBを越えるダイナミック・レンジと、20 Hz～200 kHzにわたる解析周波数範囲をもっています。

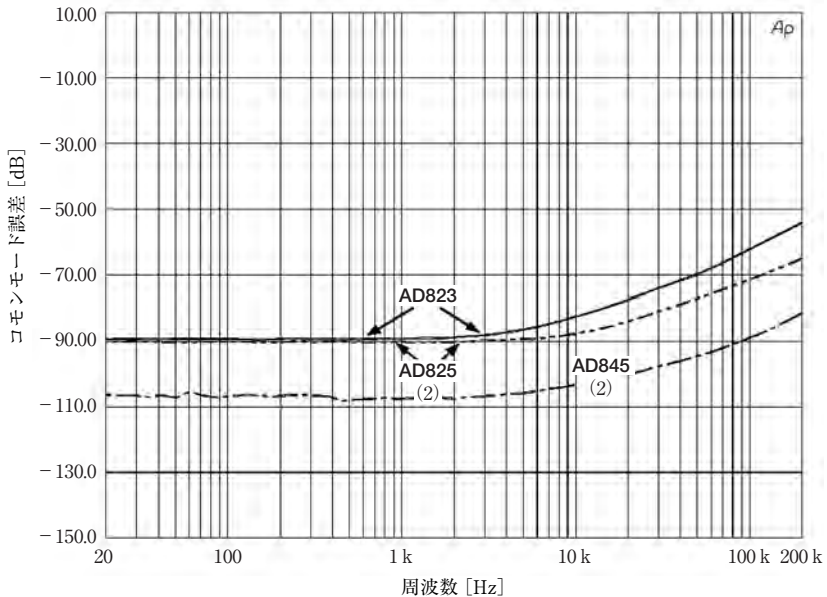
以下に示す測定結果はコモンモード誤差のプロットです。 U_2 出力の1 V_{RMS} を0 dB校正基準点として表示しています（回路のゲインは0.5として設定されている。つまり R_G がオープン）。回路への駆動電圧は2 V_{RMS} であり、電源電圧は ± 13 Vです。

図1-28は、1回路入りのAD825とAD845をそれぞれペアにして使用したものと、2回路入りのAD823を用いたときの結果です。すべてのデバイスで3 kHz以下において-90 dB以下のレベルのコモンモード誤差を示しており、かつAD845の低周波における誤差は-100 dBをかなり下回っています。いずれのデバイスも、性能が劣化しはじめる点であってもコモンモード誤差は-80 dBを越えており、20 kHzでのコモンモード誤差も小さくなっています。

これらの結果で、いかに多岐のデバイスがこの回路に使用可能であるかがわかりますが、

* 16：【訳注】Audio Precision System 1. Audio Precision 社 (<http://www.audioprecision.com/index.php>) から販売されている業界標準のオーディオ測定器。

〈図 1-28〉図 1-27 の回路で U_{1A}/U_{1B} に 3 種のデバイスを使用したときのコモンモード誤差の周波数特性 (ゲイン 0.5)



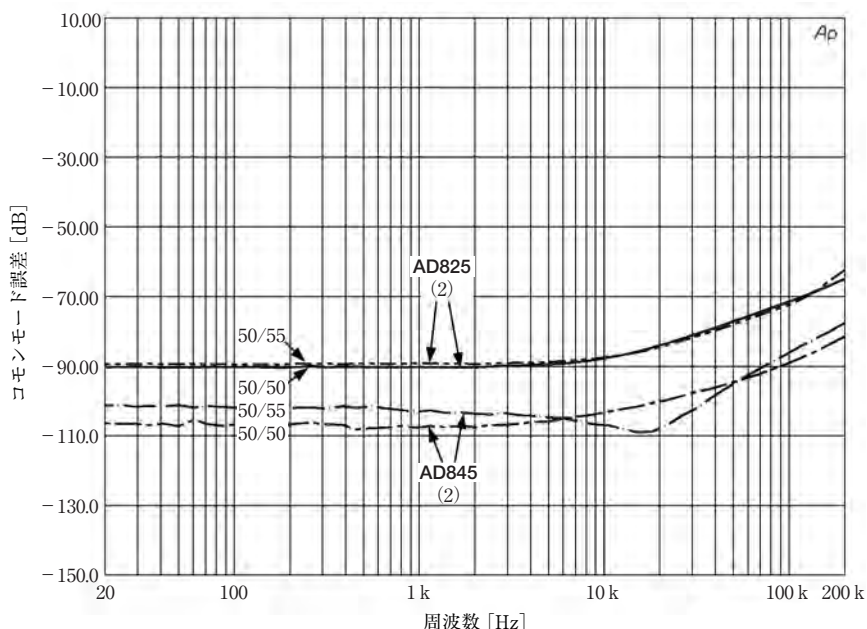
このデータは読者が同様な回路で実験した場合に必ず得られるというものではないことを理解しておいてください。デバイスは個体ごとに数 dB のばらつきが生じますので、それは頭に入れておく必要があります。しかしながら注目すべきことは、高いコモンモード除去性能の入力段をもっているデバイスは良い性能を示すということです。

この一例としては、AD845 が挙げられます。このデバイスは高い入力コモンモード除去性能を実現するためにカスコード入力回路になっており、20 kHz を越える周波数でも 100 dB を越えるコモンモード除去性能を示します。ただし、 U_{1A}/U_{1B} に AD845 を使ったものは、AD823 や AD825 と比較して入力のダイナミック・レンジが小さくなっています。これは AD845 がカスコード入力回路構成のため、入力電圧範囲が狭くなってしまうからです。

SSM2141 や SSM2143 のようなアクティブ型ライン・レシーバ回路に言えることとして、信号源抵抗のミスマッチに対する感度が高いということがありました。しかし、いままでに説明してきたように、実際の問題は信号源と負荷の相対的なインピーダンス差からくるものであり、これらのミスマッチ量の程度問題だということです。

SSM2141 や SSM2143 など、非常によくコントロールされた高いコモンモード除去性能

〈図 1-29〉AD825/AD845 のペア回路におけるコモンモード誤差の周波数 (定格 50 Ω の信号源抵抗がマッチングしている場合と 10 % ミスマッチしている場合)



をもつレシーバをそのまま使った場合に生じるコモンモード除去性能の低下の単純な原因は、信号源インピーダンスが制御されていないことによるものです。

実際のオーディオ機器のインターフェースでは、ほとんどインピーダンスが制御されていないので、数 Ω の信号源抵抗値のずれがあることが一般的です。もし、レシーバが 20 k Ω 程度の入力抵抗であり、それが 50 Ω かそれより高い信号源抵抗から信号供給されている場合、単純なライン・レシーバではこのずれ量によりコモンモード除去特性を大幅に低下させてしまいます。このことは、ブリッジ回路の同相モード除去比の関係を表す式 (7-12) を用いた計算例によりただちに理解することができます。この式の R_{OUT} を 50 Ω と 55 Ω (10 % のミスマッチ) とし、 R_{IN} を 20 k Ω としてみるとわかります。この程度のミスマッチ量でもコモンモード除去特性は低下し、50 Ω の 10 % の信号源抵抗値のずれにより -72 dB まで低下してしまいます (表 1-2 を再度参照)。

図 1-27 のバッファ回路を用いた方式では、この問題が直接に現れてきます。このようすを、二つの信号源抵抗値が同一だった場合とずれがあった場合でのコモンモード特性として図 1-29 に示します。これらのテストでは、図 1-27 の回路に AD825 と AD845 をそれ

ぞれ2個ずつ使ったサンプル回路（全体のゲインが0.5で R_{IN3} が20 k Ω ）にて同様な実験をしています。この回路は50 Ω の信号源抵抗を通して信号が供給されており、それぞれの信号源抵抗は同一である条件とずれた条件とで試験されています。この図では、デバイスの種類ごとに、50 Ω /50 Ω （同一である条件）と50 Ω /55 Ω （ずれた条件）との二つのプロットの間が離れていることがわかります。抵抗値のずれによる性能劣化が、より明確にわかります。

AD825を2個使った回路では、10%といういくぶん大きめの信号源抵抗値のずれがある実験条件でも、コモンモード除去の性能劣化が1 dB以内に収まっています。AD845は、全周波数にわたってAD825よりもコモンモード除去性能が高くなっています。インピーダンスが同一である場合、低い周波数では誤差量が-100 dBを越えるほどのコモンモード除去性能を示します。抵抗値のずれによりコモンモード除去性能が数dBのオーダーで劣化していますが、それでもなお20 kHzまでの周波数で-100 dBを越える性能が出ています。

U_{IA}/U_{IB} にAD845を使えば、図1-27の回路で広帯域コモンモード除去性能を最大にできます（とはいえデバイスのダイナミック・レンジの限界に十分な注意が必要）。過負荷条件下で最高性能を得るという点では、AD825がベストな選択であり、かつ推奨できるデバイスです。

信号源抵抗値のずれによるシステム全体のコモンモード除去性能劣化への影響は、 R_{IN} をより高くすることで緩和できることが、これらのテストで明らかになりました。信号源の影響度をさらに低減させるために、 R_{IN1} と R_{IN2} に高めの抵抗値を使うこともできます。

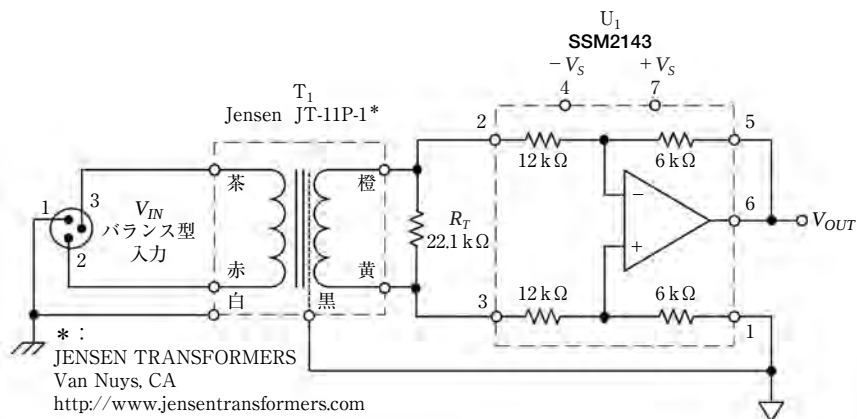
■ トランス入力型ライン・レシーバ

オーディオ信号でコモンモード成分をアイソレーションする古典的な解決方法は、ライン入力トランスを使うことです[参考文献(4)、(5)を参照]。ライン入力トランスは一般に1:1の巻き線比をもっており、直流を絶縁できるという特徴と、非常に高いコモンモード電圧除去特性をもっています。直流絶縁が必須の用途では、トランスを用いることは望ましい（あるいは唯一の）解決方法です。さらに、オーディオ周波数の低域から中域において、高く安定したコモンモード除去性能を実現するために、トランスは有効に活用できます。これは機器間の接続や、差動信号源抵抗の変化が想定される場合に有効です。

しかしながら、これらの特徴を実現することは、一方でいくぶんかのコストアップを招いてしまいます。高品位なトランスは価格が高く、ICの10~20倍になります。また、半導体での等価な回路と比較しても、結構大きなスペースを占有してしまいます。

ここまで説明したさまざまな要素は、本来のシステム要求に大きく依存することであり、設計において大切な選択ポイントと言えるでしょう。高性能のほうに回路を最適化する場合は、すべてが半導体ベースのライン・レシーバ回路かすべてがトランス・ベースの回路

〈図1-30〉トランス入力によるライン・レシーバ回路



方式かのどちらかで検討されることは少ないでしょう。いずれにしても、「性能はコストに跳ねかえる」ということは事実です。

低周波ではほぼ究極とも言えるレベルのコモンモード除去性能が必要になるか、完全に調整不要の回路が求められる場合は、ハイブリッド・ライン・レシーバを使うことが良い選択だというのは重要なことです。単純なライン・レシーバでバッファされたライン・トランスの例を図1-30に示します。この回路は単純なライン・レシーバとライン・トランスのそれぞれがもつ良い特徴が組み合わさっており、すばらしい性能を非常に簡潔な回路で実現しています。

回路にはたった3個の部品しかありません。 T_1 と2次側の終端抵抗、そして U_1 です。この構成は、トランスをバランス・モード(図の構成)でも、シングルエンド・モード(U_1 の2ピンをグラウンドに落とす)でも動作させることができます。このどちらを選ぶかが、コモンモード除去性能に大きな差をもたらします。これを以下に示していきましょう。

トランスの2次巻き線は全体の合成抵抗10 k Ω で終端されています。これは R_T と U_1 の入力抵抗12 k Ω によるものです。もし、他の型の終端回路を用いたり、 U_1 のデバイスをも他のものに置き換えた場合は、 R_T はそれにしたがって適切なものに変えなければなりません[参考文献(17)を参照]。回路全体のゲインは、実負荷状態でのトランスの1次側と2次側の電圧比と、 U_1 の電圧ゲイン(0.5)との積になります。実負荷条件のもとでは T_1 で電圧降下を生じるため、回路の全体のゲインはだいたい0.35(-9 dB)になってしまいます。もし、もっと高いゲインが必要な場合は、SSM2143を別の動作モードで使用することで可能になります。すなわち、12 k Ω /6 k Ω の入出力抵抗を逆にして、ゲイン2で動

作させるといものです。

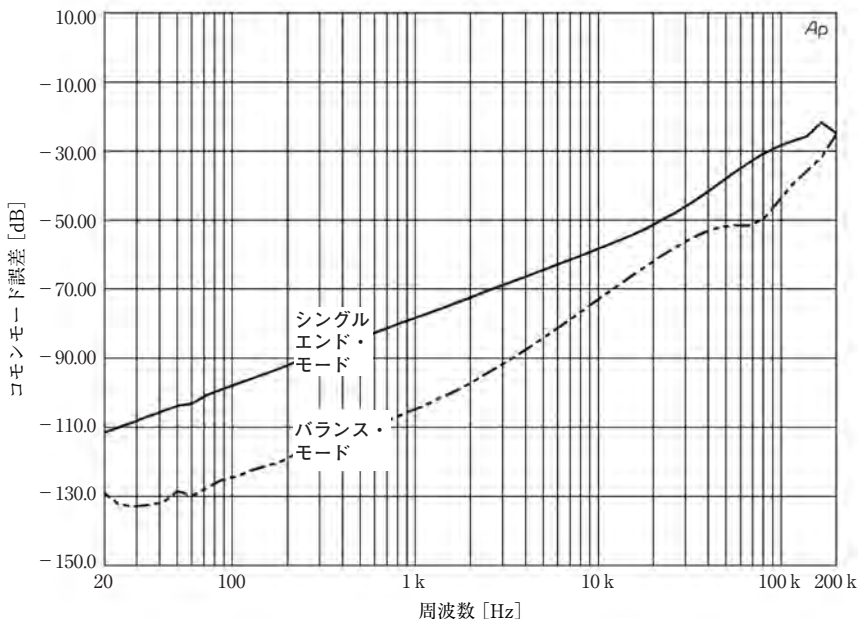
図 1-30 に示した回路におけるコモンモード除去性能のテスト結果を図 1-31 に示します。このテストにおける実験条件は、先に示した入力バッファ付きバランス型ライン・レシーバの条件とほぼ同様です。U₁ の出力における 1 V レベルが 0 dB 基準になっています。

いくつかの重要なポイントがこの結果からわかります。シングルエンド・モード (上側のプロット) では、JT-11P-1 のデータシート上の基本的性能と同じ特性になっています。コモンモード誤差が 60 Hz で -107 dB 程度という特性です。

この単純なバッファ付き回路は、低い周波数においてすばらしいコモンモード除去性能を示しますが、周波数が高くなるにしたがって性能は劣化してくることに注意しなければなりません。20 kHz ではシングルエンド・モードの誤差は -50 dB を若干越える程度で、良いとは言えますが最高レベルではありません。図 1-27 の回路でテストしたどの IC も、この性能から 30 dB 以上良くなっています。

一方、SSM2143 をバランス・モードで動作させた場合が、図の下側のプロットです。シングルエンド・モードの場合と比較して、大きな性能向上が明らかに見られます。低周

〈図 1-31〉 図 1-30 のトランス入力型ライン・レシーバ回路におけるコモンモード除去誤差の周波数特性 (シングルエンド・モードとバランス・モードで動作した場合)



波におけるコモンモード誤差が -130 dB 以下まで低減しており、計測器のノイズ・フロア（測定限界）に近づくレベルになっています。高い周波数においては、この誤差は低い周波数のものほど良いものではありません。20 kHzにおけるコモンモード除去性能は約60 dBになります。

トランスを基本としたライン・レシーバは、高い周波数におけるコモンモード除去性能では、図1-27に挙げたような入力バッファ付きバランス型ライン・レシーバと本格的に対抗できるものではないことは大切なポイントです。これは、トランスの内部巻き線間の容量が、コモンモード・ノイズに対してハイパス・フィルタとして動作するからです。この容量が、高い周波数におけるコモンモード・ノイズを出力に通過させるように働いてしまいます。この現象が影響を与える程度は、トランスの設計仕様に大きく依存してしまうことは当然でしょう。

それでも、測定データから直ちに言えることは、図1-30に示すように2次側をバランス・モードで動作させたほうが良いということです。これにより、周波数に依存するコモンモード除去性能の低下をいくぶん緩和してくれます。

●ライン・レシーバのまとめ

バランス伝送型システムのコモンモード・ノイズを最小にする目的のため、ここではアクティブ型/パッシブ型の両方の例を、それぞれの特徴とともに明らかにしてきました。読者は、これらのデータを実際の性能としてではなく、それらのデバイスがもっている一般的な特徴として捕らえておいてください。

まとめると、図1-27に示した入力バッファ付きバランス型ライン・レシーバは、差動信号源抵抗のばらつきの影響度を軽減しつつ、素晴らしいコモンモード除去性能を広帯域で実現しています。また、ユーザによる多くの点での変更が可能です（ゲインやコモンモード入力インピーダンスなど）。半導体回路によるライン・レシーバの設計手法は、高い周波数で最高のコモンモード除去性能を得られるというメリットをもっており、かつコモンモード除去性能の周波数特性も良好な平坦性をもっています。

回路例はここで示したままでうまく動作しますが、量産対応のためにはコモンモード除去性能の最悪時の品質向上対策が必要になるかもしれません。これは、 U_2 の周辺回路の選定とトリミングを注意深く行い、 U_{1A} と U_{1B} に使用する単一OPアンプのペアを最適に選択することで可能でしょう。回路の入力ダイナミック・レンジは、 U_{1A} - U_{1B} にペアのものを選び、供給電圧をよく検討することで最適化することができます。テストしたすべての種類のデバイスは、最大 $\pm 18\text{ V}$ の電源電圧まで動作し、最小でも $\pm 13\text{ V}$ となっています。一般的に用いられる $\pm 15\text{ V}$ 電源でも、素晴らしい性能と高い入力ダイナミック・レンジを得ることができます。

ライン・レシーバにトランス入力型を用いる設計手法は、低い周波数で最高のコモンモード除去性能を得ることができ、調整なしの回路にすることができます。図 1-30 のようにトランスと併用して、計装アンプ（正確には差電圧アンプ）をバランス・モードの2次のバッファとして使う場合は、低域から中域の周波数範囲にわたって、コモンモード除去性能をさらに向上させることができます。その一方で、コストやサイズの点、また高域でのコモンモード除去性能の低下が起こりうるという不利な点があります。

◆参考文献◆

- (1) Walt Jung, "Op Amps in Line-Driver and Receiver Circuits, Part 1", Analog Dialogue, 26-2, 1992.
- (2) W. Jung, A. Garcia, "Op Amps in Line-Driver and Receiver Circuits, Part 2", Analog Dialogue, 27-1, 1993.
- (3) Walt Jung, "Applications for Amplifiers in Audio", Ch. 5 within Walt Kester, Editor, 1992 Amplifier Applications Guide, Analog Devices, Inc., Norwood, MA, 1992, ISBN 0-916550-10-9.
- (4) Deane Jensen, "Transformer Application Notes (various)", Jensen Transformers, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, (213) 876-0059.
- (5) Bruce Hofer, "Transformers in Audio Design", Sound & Video Contractor, March 15, 1986.
- (6) Henry Ott, Noise Reduction Techniques in Electronic Systems, 2d Ed., Wiley, 1988.
- (7) David Birt, "Electrically Balanced Analogue-Line Interfaces", Proceedings of Institute of Acoustics Conference, Windermere, U.K., Nov. 1990.
- (8) Robert Demrow, "Narrowing the Margin of Error", Electronics, April 15, 1968.
- (9) Robert Demrow, "Evolution from Operational Amplifier to Data Amplifier", Analog Devices Application Note, September, 1968.
- (10) Walter Borlase, "Application/Analysis of the AD520 Monolithic Data Amplifier", Analog Devices Application Note, 1972.
- (11) Jeff Riskin, "A User's Guide to IC Instrumentation Amplifiers", Analog Devices AN244, January, 1978.
- (12) S. Wurcer, L. Counts, "A Programmable Instrumentation Amplifier for 12-Bit Resolution Systems", IEEE Journal of Solid State Circuits, Vol. SC-17 #6, Dec. 1982.
- (13) N. Muncy, "Noise Susceptibility in Analog and Digital Signal Processing Systems", JAES, Vol 43, No 6, June, 1995.
- (14) B. Whitlock, "Balanced Lines in Audio. Fact, Fiction, and Transformers", JAES, Vol 43, No 6, June, 1995.
- (15) B. Whitlock, "A New Balanced Audio Input Circuit For Maximum Common-Mode Rejection In Real- World Environments", presented at 101st AES Convention, November 1996, preprint #4372.
- (16) Walt Jung, "Practical Circuits for Quiet Audio Transmissions", Electronic Design Analog Applications Issue, November 17, 1997, pp.45 ~ 49.
- (17) "JT-11P-1 Line Input Transformer Data Sheet", Jensen Transformers, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, (213) 876-0059.

1-4 オーディオ用バッファとライン・ドライバ

オーディオ用ライン・ドライバとバッファ増幅器には、多岐にわたる種類の回路形式が応用可能です。これらにはシングルエンド出力型、差動出力型（バランス型）のドライバ、さらにトランス絶縁型ドライバなどが含まれます。さまざまな回路形式とともに、実現できる性能についてもさまざまなレベルがあります。それらについて、この節で解説していくことにします。また、ビデオや計測用途におけるバッファについては別の章で多面的に解説しています。

ビデオ信号用のドライバやバッファに使える OP アンプは、その多くがオーディオ信号用のドライバやバッファに使ってもうまく動作します。それらの OP アンプは、ビデオ帯域までにわたる良好な直線性を得るために高出力電流の出力段をもっているからです[参考文献(1)～(4)を参照]。ビデオ用 OP アンプのうちオーディオ用途で使えるものは、AD810, AD811, AD812, および AD815, AD817, AD826, さらに AD818, AD829, AD845, AD847 などです。このほかに、高出力かつ高精度の直線性ドライブ性能や、オーディオ用途で使いやすい特徴をもつデバイスとして AD797 と OP275 が挙げられます。

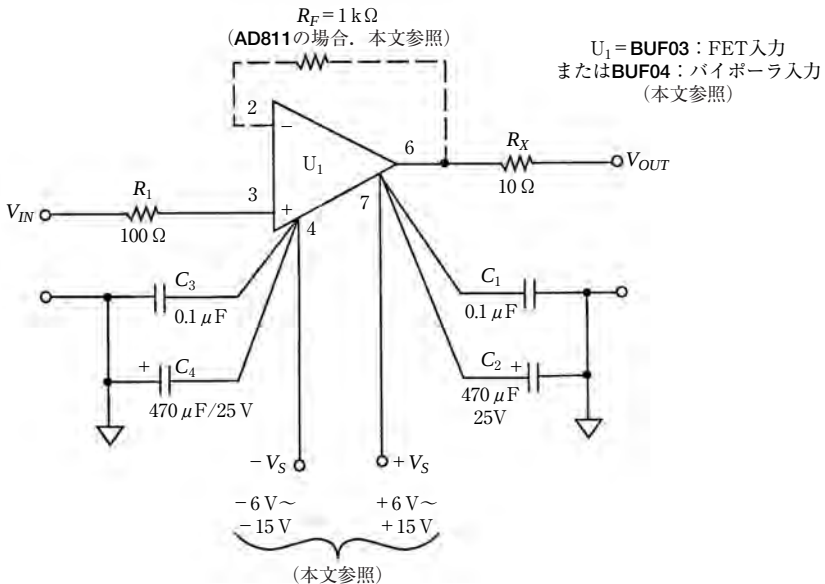
●大電流バッファの基本

実際の使いかたの詳細な説明に先立って、高出力電流バッファ/ドライバに密接に関連する回路原理の基本について最初に説明します。バッファ素子は 100 mA を越える出力電流をもつため、バイパス、グラウンド接続、配線などの実装技術がやはり重要であり、高性能を実現するためには十分に考慮しなければなりません。これらについて、図 1-32 に示す高電流出力オーディオ用バッファを例として、ここで簡単に説明しておくことにします。

入力、出力、電源のそれぞれで、寄生成分の影響をバッファ段に与えないように、まず最初に十分な注意を払わなければなりません。これは、 U_1 にどのような IC を使うかによらず必要なことです。また、バッファ/ドライバ出力などの大電流回路は、高速回路の原則にしたがった物理的形状に作り込まなければなりません。厚い銅張グラウンド・プレーンを使用して、回路レイアウトはコンパクトにし、高インピーダンスの端子は低容量となるように実装することが必要です。信号とグラウンドの配線は、信号間の結合と流れる負荷電流に注意してレイアウトしなければなりません[参考文献(5)～(7)を参照]。

それに加えて、大電流の流れる電源端子の直近に十分なバイパス・コンデンサを配置する必要があります。これは図 1-32 で、 U_1 の $\pm V_S$ 端子に対してケルビン接続された $C_1 \sim C_4$ として示してあります。この方法は、すべての大電流出力回路に標準的に用いられるものです。この節で説明するすべてのドライバ回路に、この手法が用いられているものとします。

〈図 1-32〉ユニティ・ゲインのバッファ回路



最低条件として、デバイスの電源端子の0.25インチ(6mm)以内に、低インダクタンス/低等価直列抵抗の高周波用バイパス・コンデンサを、図中で C_1 と C_3 として示しているように配置しなければなりません。これらは、 $0.1\text{ }\mu\text{F}$ の積層ポリエステル・フィルム・コンデンサなどのインピーダンスの低いコンデンサ(とくにフィルム型)が良いでしょう。それに加え、高いピーク負荷電流に対応するためのバイパス・コンデンサとして、 C_2 と C_4 には大容量の電解コンデンサを並列接続します。これらは、等価直列抵抗の低い $470\text{ }\mu\text{F}/25\text{ V}$ 以上の容量のものを、短いリード線で配線します。大切なことは、コンデンサの等価直列抵抗は、容量と定格電圧に逆比例して小さくなっていくため、大容量のものが定格電圧の高いものを選ぶことです。出力過渡電流を受け持つこれらのコンデンサには、スイッチング電源回路用の高周波用アルミ電解コンデンサを使うべきです。このタイプのコンデンサは高い周波数まで広帯域にわたって低いインピーダンス特性を示すものが多く、タンタル・コンデンサと比較しても、電源ライン上に生じる寄生共振を低減できます。

バッファ IC においては、DC 電源の管理と放熱の問題もまた重要です。たとえば、BUF03 や AD811 は、 $\pm 12\text{ V}$ を越える供給電源電圧では、軽い負荷条件であってもかなり発熱します。それは、デバイスの静状態消費電流が $15 \sim 18\text{ mA}$ であり、電源電圧が変わってもこの電流量があまり変わらないからです。

信頼性に関しては一般的に、いかなる IC も電力損失が 300 mW を越えるものはヒートシンクなしに使ってはならない、というルールがあります。バッファ回路やドライバ回路でこれ以上の電力を消費するものは、熱抵抗が最小のパッケージ品を使い、適切なヒートシンクを取り付けてください。サーマロイ社*17の 2227 が BUF03 などの TO-99 パッケージの IC に、アビッド社 (Aavid) の #5801 が BUF04 や AD811 などの高電力損失の 8 ピン DIP IC に適しています。

この回路の出力抵抗 R_X は、容量負荷からアイソレーションするために 10 Ω 以上でなくてはなりません (容量性負荷の問題については、後の章でより詳しく説明している)。容量性負荷による不安定性に対してさらに安全マージンをとるためには、この抵抗は電圧損失の点も考慮したうえで可能なかぎり大きくしたほうがよいでしょう。

入力抵抗 R_1 は、強靱な入力保護を実現するための安全対策であり、二つの役割をもっています。一つは、寄生成分を低減する素子として働くことで、増幅器によっては安定性のためにも必要になるものです。なお、ここで扱う数種のものについては絶対的に必須というものではありません。この抵抗のもう一つの (比較的小さい) 利点は、バッファが帰還回路のなかに取り込まれて動作し、OP アンプ出力でこのバッファをドライブしているときに発揮されます。多くのバッファ IC は、その内部にクランプ・ダイオードが入力と出力に形成されており、過負荷の条件下ではこれらのダイオードが過電圧をクランプするように動作します。このクランプ状態下において、 R_1 があることでバッファ IC への過電流の流入を防ぐことができます。

ここで挙げたような高速バッファ回路は、超広帯域特性、低い位相回転、低い出力インピーダンス特性をもっています。そのため、ここまでに示したような単独使用でも、従来から用いられているようなループ内に取り込まれて動作するバッファとしても (低速かつ出力ドライブ能力の低い増幅器の負担を低減するために) 使うことができます。AD811 や BUF04 を用いれば、ゲインと低歪み特性を維持しつつ、 ± 100 mA までの直線性をもった出力性能をもつバッファとして利用できます。

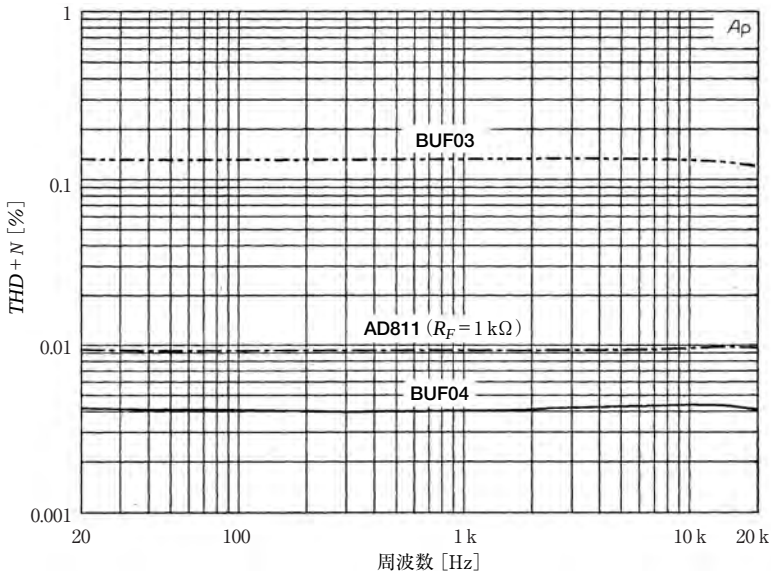
●バッファにおける $THD+N$ の性能

何種類かのユニティ・ゲインのバッファを使って、単独で動作させた場合の $THD+N$ 性能をテストした結果を図 1-33 に示します。これらのテストは、 ± 18 V の電源電圧を与え、10 V_{RMS} で 600 Ω の負荷を駆動するという共通の条件で行われています。

BUF03 を用いたオープンループ方式の設計では、約 0.15 % の歪み率をこの条件下で実現できます。BUF04 (クローズドループ電流帰還型バッファ) は、約 0.004 % という非常

* 17 : 【訳注】Thermalloy 社。現在は Aavid 社と一緒になっている。www.aavidthermalloy.com

〈図 1-33〉各種バッファ IC の $THD+N$ の周波数特性 ($V_{OUT} = V_{IN} = 10\text{ V}_{RMS}$, $R_{LOAD} = 600\ \Omega$, $V_S = \pm 18\text{ V}$)



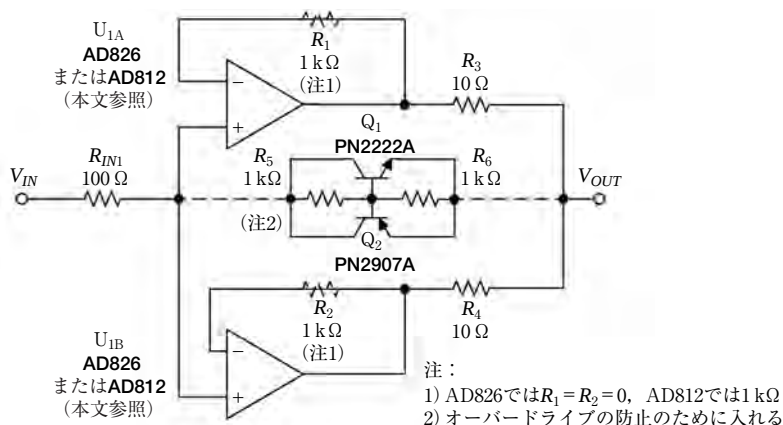
に低い歪み特性を示します。AD811 もまた電流帰還型の OP アンプですが、外部に R_F として $1\text{ k}\Omega$ を接続することで、ユニティ・ゲインのフォロワ回路として設定しています。すべての電流帰還型 IC はこの帰還抵抗を必要としますが、最適な定数はデバイスごとに異なります。AD811 は 0.01% 以下と、中程度の歪みレベルを示しています。

これらのデバイスから選択するならば、BUF04 と AD811 が入力バイアス電流が $1 \sim 2\ \mu\text{A}$ と低いうえ、 $\pm 100\text{ mA}$ 以上の出力電流を流す性能をもっているのが適切といえるでしょう。BUF03 は低めの出力電流 ($\pm 70\text{ mA}$) ですが、約 200 pA という、さらに低い入力バイアス電流特性を示すという利点をもっています。

● OP アンプを 2 個使用するバッファ

各種のシングル OP アンプ IC をユニティ・ゲインのバッファとして動作させる標準的な使用方法に加えて、2 回路入りのデュアル OP アンプ IC を使ったものも高出力バッファとして並外れて良好な性能を示します。2 回路入り OP アンプ IC をバッファに使うと、1 回路入り OP アンプと同じパッケージ・サイズの場合には、出力駆動能力を 2 倍にできるという長所があります。設計において二つのステップを踏むことで、この回路を良好に動作させることができます。最初のステップは、直線性の良い 1 回路入り OP アンプ (その

〈図1-34〉OPアンプを2個使用して低歪みのままで出力電流を100 mA以上に上昇できる



デバイス(2回路入りパッケージが供給されているもの)を選定することです。次のステップは、直線性を保ったままの状態、副作用を起こさずに、二つのOPアンプの出力を合成する方法を考案することです。

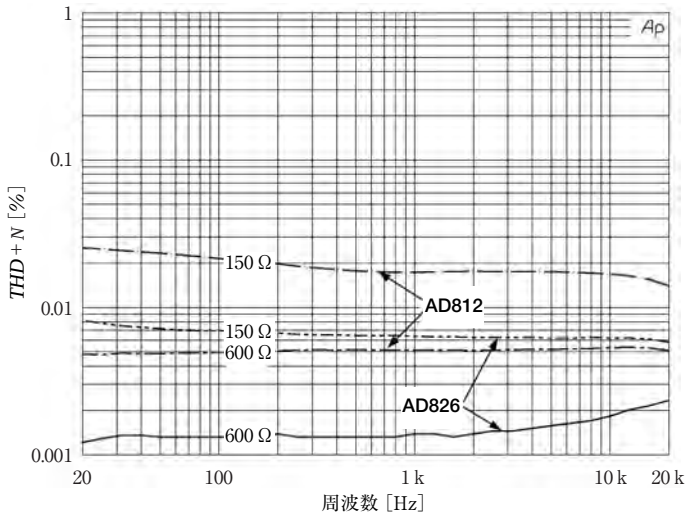
この目的に対して適切と思われる候補としては、AD817の2回路入りのバージョンであるAD826か、AD811の2回路入りであるAD812が良いでしょう。図1-34に、バッファの出力電流を100 mA以上のレベルまで増大可能な回路方式を示します。

ここで Q_1 - Q_2 を無視してみると、この回路は小さい定数の抵抗 R_3 と R_4 を通して出力を並列に接続されたユニティ・ゲインの2個のフォロワ回路として見るができます。これらの抵抗により、 U_{1A} と U_{1B} のそれぞれからバランスした駆動出力が得られ、二つの信号を線形合成できます。

電圧帰還型OPアンプAD826を使うと、 R_1 と R_2 の抵抗値をゼロにまで低くできるので、回路は非常に簡単になります。電流帰還型OPアンプAD812を用いる場合には、これらの2個の抵抗は1 k Ω でなくてはなりません(点線で示している)。 Q_1 - Q_2 の双方向クランプ回路は必要に応じて取り付けます。この回路は、入力過電圧に対しての保護回路で、 R_5 を通して電流制限回路として動作します。

この回路は、図1-35に示すように最高の性能を発揮します。この $THD+N$ 特性のグラフは、 ± 18 Vの供給電源、負荷条件は600 Ω と150 Ω の2種類、出力レベル10 V_{RMS}での状態を示しています(クランプ回路は動作させていない)。AD826は電圧帰還型の構成であることから最小の歪みレベルとなり、150 Ω の負荷を駆動する場合でも $THD+N$ が

〈図 1-35〉AD826 と AD812 の 2 回路入り OP アンプ使用によるバッファの $THD+N$ の周波数特性
 $(V_{OUT} = V_{IN} = 10\text{ V}_{RMS}, R_{LOAD} = 150/600\ \Omega, V_S = \pm 18\text{V})$



0.01 %以下となっています。この場合の合成ピーク出力電流も約 100 mA です。

●容量性負荷の問題

オーディオ信号ドライバの出力段は、普通はインピーダンスの高い負荷を駆動する電圧信号源として動作します。回路間を長い伝送ラインを経由して接続した場合には、ドライバからは終端されていない高容量性負荷が見えることになります。

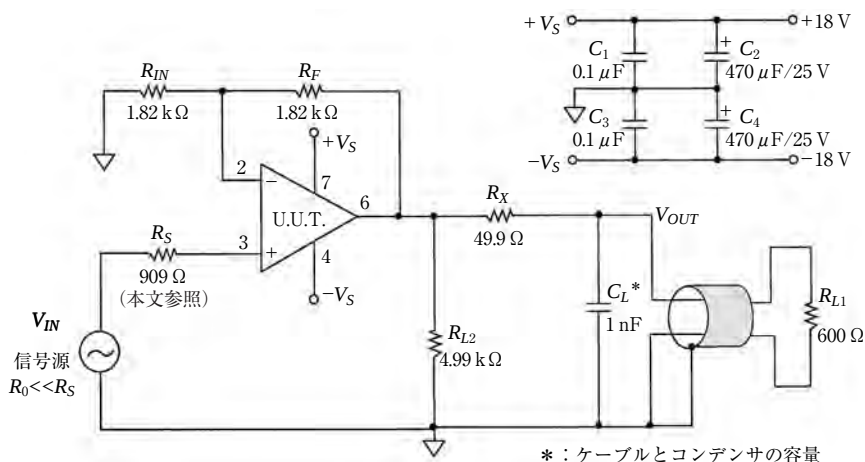
オーディオ信号ドライバで容量性負荷を駆動したときの安定性は、設計上の難しい問題になりがちであり、その対応も簡単ではありません。この問題に簡単に対応するためには、性能の低下や回路の複雑さという犠牲を払わなければなりません。

幸いにも、容量性負荷における OP アンプ・ドライバを安定化させるいくつかの定石のテクニックがあり、これらは道理にかなった直接的な対策として適用することができます。これらについては、次章で詳細に言及しています。したがって、ここではドライバの直線性に限定して解説しています。

●OP アンプ・デバイスと回路方式による歪みへの影響

シングルエンド型のオーディオ・ドライバは、直線性をもつ非反転増幅回路を使うことが基本となります。適切な OP アンプの選定とスケーリング・ゲインの設定により、実際

〈図1-36〉オーディオ用ライン・ドライバの評価回路



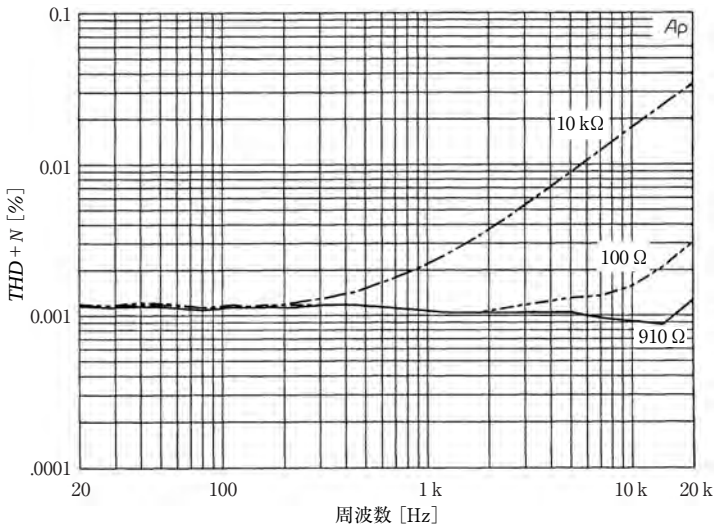
にこの回路はオーディオ用ドライバの基本回路として良好に動作します。回路構成としては、非反転増幅方式が好まれて用いられます。それは、入力回路が信号源に対して軽負荷となり、かつ信号の極性を反転しないからです。しかし、この回路を用いて最高性能を引き出そうとすると、歪みが発生しやすくなることを知っておくべきでしょう。以下に、いろいろなオーディオ用 OP アンプを使ったライン・ドライバ回路の歪み性能について説明します。

図1-36の回路は、600 Ωと1 nFの負荷をもった OP アンプの評価回路です。この負荷条件はかなり厳しいものであり、7 V_{RMS} 以上の出力領域におけるデバイスごとの歪み特性の差異が明らかになるでしょう。ここではゲインが2倍となっているので、テストするデバイスに対して相対的に高めのコモンモード入力電圧が加わることになります。そのため、このテスト回路は OP アンプ内部で発生するコモンモード歪み特性を明らかにすることができます。以下のテストにおいては、特に断わりのない限り、電源電圧 $V_S = \pm 18 \text{ V}$ 、測定器の周波数帯域幅は10 Hz～80 kHzに設定しています。

この回路において、十分な負荷駆動性能と直線性の高い出力段をもつ OP アンプを選定しても、それでもまだコモンモード電圧による非線型性の問題は残ります。この歪みは、OP アンプの二つの入力端子を見たときの $C-V$ 特性の非直線性*18が原因ですが、+と-の両入力端子でのインピーダンスをマッチングさせることで最小にすることができます。

* 18 : 【訳注】入力容量が入力電圧レベルにより非線形に変化する特性。

〈図 1-37〉JFET 入力型バイポーラ OP アンプ OP275 をフォロワ回路で使用したときの $THD+N$ の周波数特性と R_S 感度 ($V_{OUT} = 7 V_{RMS}$, $R_L = 600 \Omega$, $V_S = \pm 18 V$)



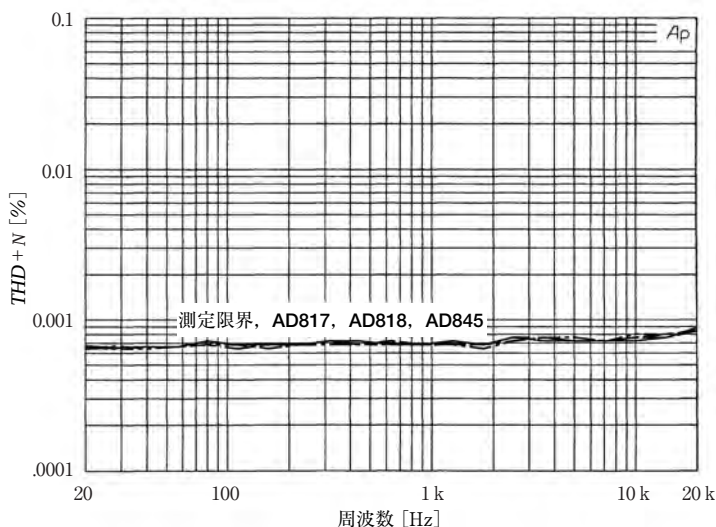
[参考文献 (8) を参照]。インピーダンスをマッチングさせた場合、誤差のうちの差動信号にかかわる成分が最小になり、 V_{OUT} に現れる歪みが最小になります。

図 1-37 の三つのプロットは、図 1-36 の回路で OP アンプに OP275 を使用したときのものです。OP275 は入力段に接合型 FET 素子が用いられており、サブストレートに対してかなりの（非線型の）容量をもっています。このテストでは、いろいろな大きさの信号源抵抗 R_S で実験しています。前述のように、 R_S が R_F と R_{IN} の並列抵抗値に等しいときに歪みが最小になり、この場合は約 910Ω です。 R_S の値が大きくなっても小さくなくても、歪みは大きくなります。高い信号源インピーダンス（ $10 k\Omega$ ）では、低周波帯域における歪みが上昇するため、回路全体の性能がさらに悪化してしまいます。

このことから、ボルテージ・フォロワで動作している OP アンプで最小の歪み特性を実現するためには、その信号源インピーダンスをできるだけバランスさせることが大切であることがわかります。OP275 はひとつの例であり、他の多くの OP アンプにおいても、ここで説明したようなコモンモード歪み効果の影響を受けてしまいます。

二つの信号源インピーダンスをバランスさせることは一番有効なことですが、インピーダンスの値自体を下げることも効果的です。 R_S の値を低くすることによって、歪み率が上昇しはじめる高周波域の屈曲点を周波数スペクトラムの上のほうに移動することができます。それにより歪みの発生を害害のないものにできます。このような OP アンプ増幅回

〈図 1-38〉A グループの OP アンプでの $THD + N$ の周波数特性 ($V_{OUT} = 7 V_{RMS}$, $R_S = 909 \Omega$, $R_L = 600 \Omega$, $V_S = \pm 18 V$)



路における歪み発生メカニズムを制御する最良の方法は、可能なかぎり小さな抵抗値を用いて、信号源インピーダンスをバランスさせることです。

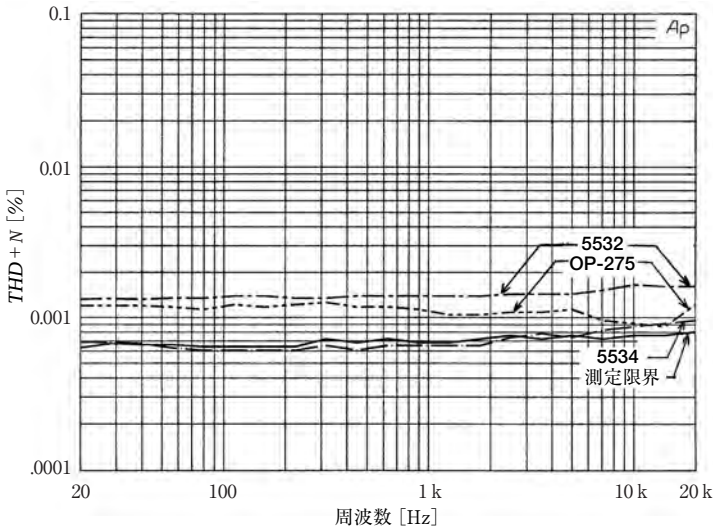
ほとんどすべての OP アンプ IC (とくに JFET 入力のもの) では、ディスクリートの JFET やバイポーラ・トランジスタで組んだ場合と同様に、非線型な $C-V$ 特性の影響を受けやすいということを覚えておいてください。以下に示す別の OP アンプでのテストでも図 1-36 の回路を用いていますが、この歪み発生メカニズムの影響を最小限にするために R_S をすべて 910Ω としています。

高出力で高いスルー・レート特性をもつ OP アンプでは、これらのテスト条件下で発生する歪みは、図 1-38 に示すようにテスト機器の残留ノイズに隠されてしまうレベルです。ここでは AD817, AD818, AD845 の $THD + N$ 特性を示していますが、 0.001% をかなり下回っており、テスト環境の残留ノイズとまったく等しいレベルです。

図 1-39 に示すのは、オーディオ用途向けに設計されている OP アンプでの特性で、これらも良い結果を示しています。業界標準の 5534 はテスト機器の残留ノイズ・レベルと同等か若干大きい程度の歪み特性であり、OP275 の特性は 0.001% からほんの少し上のレベル、5532 はそれより若干高めになっています。

これらの試験結果は、信号源抵抗がマッチングした状態であり、 600Ω 負荷という中程

〈図 1-39〉B グループの OP アンプでの $THD+N$ の周波数特性 ($V_{OUT} = 7 V_{RMS}$, $R_S = 909 \Omega$, $R_L = 600 \Omega$, $V_S = \pm 18 V$)

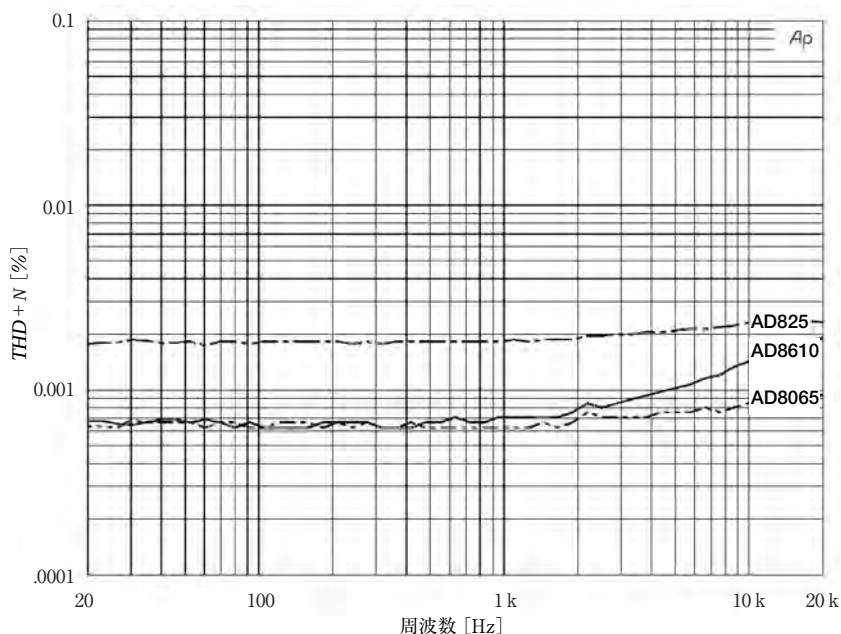


度の出力条件で、各種の 1 回路入り OP アンプの性能を明らかにしてくれています。ただし、テスト条件を変えれば特性の絶対値は変わります。また、複数メーカーによって生産される標準品ではメーカー間での差異があるでしょうし、また異なる試験サンプル間でも差異があるでしょう。

図 1-38 と図 1-39 のデータは、現在でも入手可能ながらやや古めの OP アンプのもですが、テスト結果では非常に高い性能を示しています。いくつかの新しいデバイスも、このテストにおいて非常に良い特性を示しました。図 1-40 は、比較的新しい FET 入力型 OP アンプ AD825, AD8610, AD8065 の特性です。AD825 については、図 1-38 や図 1-39 と同様な条件でテストしています。AD8610 と AD8065 については、ほぼ同様な条件でテストしていますが、最大供給電圧定格が低いため電源電圧を $\pm 13 V$ としています。

AD8610 と AD8065 では、電源電圧が低減された状態でも $7 V_{RMS}$ 以上の出力振幅を得ることができ、これは注目すべきことです。先と同様のテスト条件下での歪みは、AD8065 はテスト機器の残留ノイズにほぼ近く、AD8610 では高い周波数でいくぶん高めになります。AD825 はいくらか高めの歪み特性ですが、周波数依存性はほとんどありません。

〈図1-40〉CグループのOPアンプでの $THD+N$ の周波数特性 ($V_{OUT} = 7\text{ V}_{RMS}$, $R_S = 909\ \Omega$, $R_L = 600\ \Omega$, $V_S = \pm 18\text{ V}$)



■ シングルエンド型ライン・ドライバ

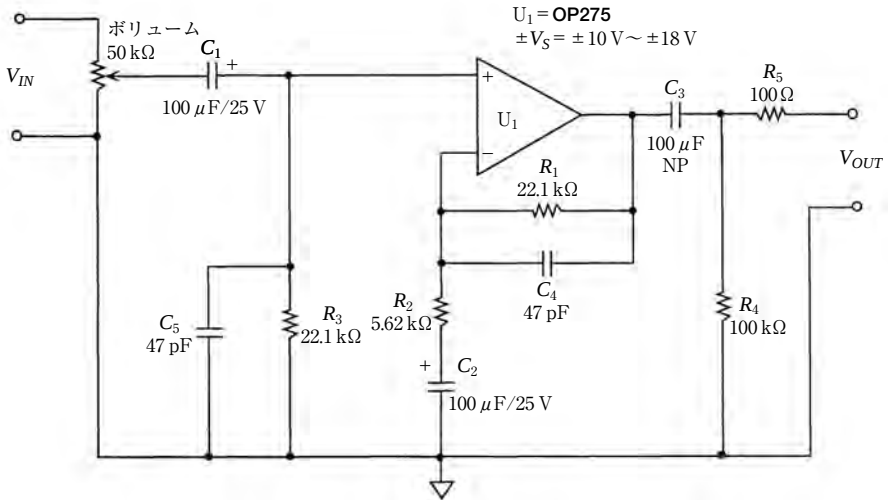
以降では、シングルエンドのラインを駆動する各種のライン・ドライバ回路について解説します。これらの回路は、さまざまな動作環境、各種の電源電圧、要求される性能のそれぞれについて最適化されなければなりません。

● 民生機器用ライン・ドライバ

代表的なライン・ドライバの用途として、CD/DVD プレーヤなどの民生機器のプリアンプのライン出力段があります。これは安価なオーディオ増幅段の典型例であり、一般的には定格ゲインが5～10倍、動作電源電圧が $\pm 10\text{ V} \sim \pm 18\text{ V}$ 、定格出力が $2 \sim 3\text{ V}_{RMS}$ で、 $10\text{ k}\Omega$ 以上の負荷駆動能力があるというものです。

バイアス回路の簡略化と出力DCオフセットを最小にする目的で、ACカップリング方式が使われます。また回路は、一般にボリューム・コントロール回路からの信号を入力します。ステレオ動作では、オーディオ用途に最適化されている2回路入りのOPアンプを一般に使用します。

〈図 1-41〉民生機器のライン・ドライバ段の回路



このような増幅回路を図 1-41 に示します。ここでは増幅用デバイスとして、2 回路入り OP アンプ OP275 が使われています。この回路の入力抵抗 R_3 と帰還抵抗 R_1 は同じ値となっており、これにより直流バイアス電流による U_1 の出力オフセットをほぼゼロにできます。これらの抵抗を流れる U_1 のバイアス電流により、結合コンデンサ C_1 と C_2 が正極性にバイアスされるようになります。この極性は、OP275 が PNP 入力段であることから生じるバイアス電流の極性によるものであり、NPN 入力段の OP アンプを使う場合には C_1 と C_2 の極性は逆になります。

R_1 と R_2 が、この段のゲインを設定します。図中の定数では、ゲインは定格 5 倍になります。 R_2 と C_2 が低域ロールオフ周波数を決定し、この定数では約 0.3 Hz になります。このカットオフ周波数は十分に低いため、もしゲインを大きくしたい場合は、 R_2 を小さくするだけで問題なく実現できます。出力コンデンサ C_3 は無極性型である必要があります。それは、 U_1 出力の DC オフセットの最悪値は一般に 10 mV 以下ですが、プラス/マイナスのどちらの極性にもなる可能性があるからです。DC オフセットの標準的なレベルは、この最悪値の 1/4 程度です。数 mV のオフセット電圧が回路動作のうえで許容されるのであれば、 C_3 はなくてもかまいません。

実測データは示しませんが、この回路の $THD + N$ 特性を、 $R_5 = 1 \text{ k}\Omega$ 、 $\pm 18 \text{ V}$ の電源電圧、 $10 \text{ k}\Omega / 600 \text{ pF}$ 負荷への出力 $1 \sim 3 \text{ V}_{\text{RMS}}$ の条件で測定してみました。低い出力レベ

ルにおける性能はノイズが支配的になり、測定結果は0.002%以下でした。出力レベルが3Vのときは、高い周波数において若干の歪みの上昇が見られました。この回路例は、増幅器の±端子から見た信号源インピーダンスをマッチングできない例ではありますが（ボリューム・コントロール回路によるインピーダンス変動のため）、それでも性能は非常に良いものといえます。

レベルの低い信号ではノイズが支配的要因になっており、さらに低ノイズを求める場合には R_2 の値を小さくすればよいでしょう。ノイズ量の限界を決定する要因は、ボリューム・コントロール回路の出力インピーダンスです。ボリュームが高い出力抵抗値を示す位置にあるときに、 U_1 からのノイズ電流によって高レベルのノイズを発生します。たとえば、ボリューム・コントロール回路の実効値 R_5 が10k Ω であった場合、 U_1 のノイズ電流1.2pA/ $\sqrt{\text{Hz}}$ によって、このノイズ源だけで入力換算ノイズ・レベル12nV/ $\sqrt{\text{Hz}}$ を生じてしまいます。

図1-41に示したドライバ回路はフレキシビリティが高く、歪みは若干大きくなりますが±10V程度の低い供給電源でも動作し、そのときでも出力は3V_{RMS}まで出せます。±5Vの供給電源でも、歪みは大きくなってしまいますが（それでもまだ0.01%以下）、2V_{RMS}の出力が可能です。

●並列出力のライン・ドライバ

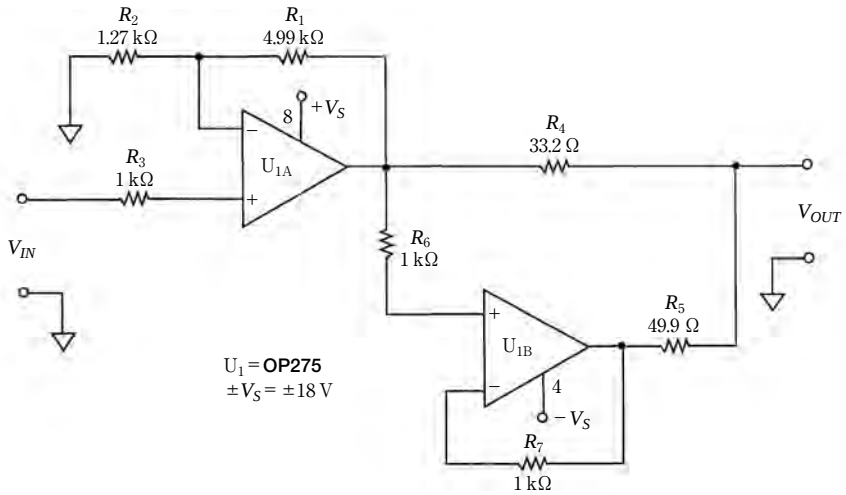
ドライバ回路において、出力をもう少し増加させたいというケースはままあります。しかし、バッファ用デバイスを追加することができない場合もあるでしょう。図1-42は、2回路入りのOPアンプICを使って、負荷の駆動能力を強化する方法を示しています。

この回路は2回路入りOPアンプOP275を使っており、 U_{1A} の部分はゲイン5倍の電圧増幅器です。 U_{1B} はボルテージ・フォロワ回路になっており、単純に負荷に対する電流量を増加させるために使われています。電流量の分担は出力の加算用抵抗 R_4 と R_5 により決定されます。この並列動作方式では、OP275内の1回路だけを使った場合と比較して、さらに低歪みで600 Ω の負荷を駆動できます。

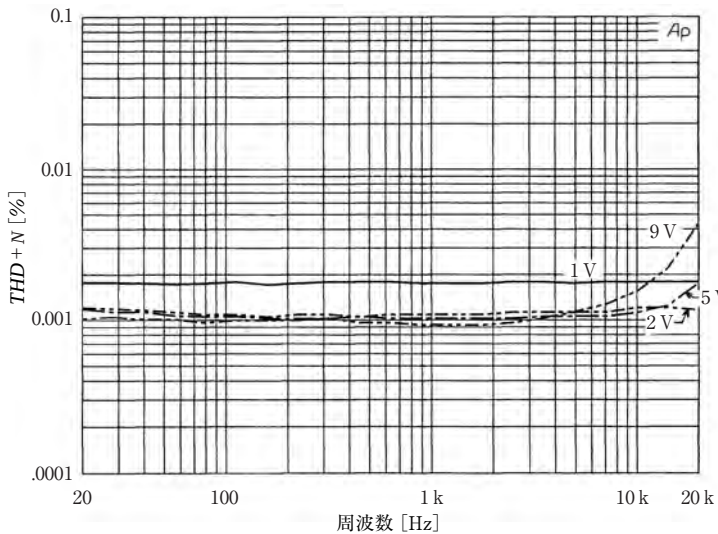
図1-43に、この回路のTHD+N特性を示します。これはOPアンプに±18Vの電源電圧を供給し、600 Ω 負荷に対して1V、2V、5V、9V_{RMS}の出力レベルとなるように駆動しているときのものです。

この方式は、ユニティ・ゲインで安定なものであれば、すべての2回路入りOPアンプで使うことができる汎用的な回路であり、 R_1 - R_2 を変えることでさまざまなゲインに設定できます。ただし、使用デバイスやゲインを変更する場合には、負荷を最小の歪みで駆動できるように R_4 と R_5 の比を調整する必要があります。

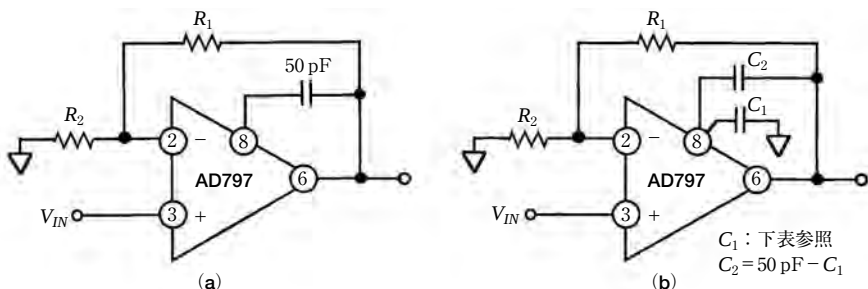
〈図 1-42〉2 回路入り OP アンプを並列接続したライン・ドライバ



〈図 1-43〉2 回路入り OP アンプを並列接続したライン・ドライバでの $THD+N$ の周波数特性
 ($V_{OUT} = 1, 2, 5, 9 \text{ V}_{\text{RMS}}$, $R_L = 600 \Omega$, $V_S = \pm 18 \text{ V}$)



〈図1-44〉歪みキャンセルと帯域幅拡大のために推奨されるAD797の使用法



	(a), (b)		(a)			(b)		
	R_1	R_2	C_1	C_2	3 dB 帯域幅	C_1	C_2	3 dB 帯域幅
	Ω	Ω	pF	pF		pF	pF	
$G = 10$	909	100	0	50	6 MHz	0	50	6 MHz
$G = 100$	1 k	10	0	50	1 MHz	15	33	1.5 MHz
$G = 1000$	10 k	10	0	50	110 kHz	33	15	450 kHz

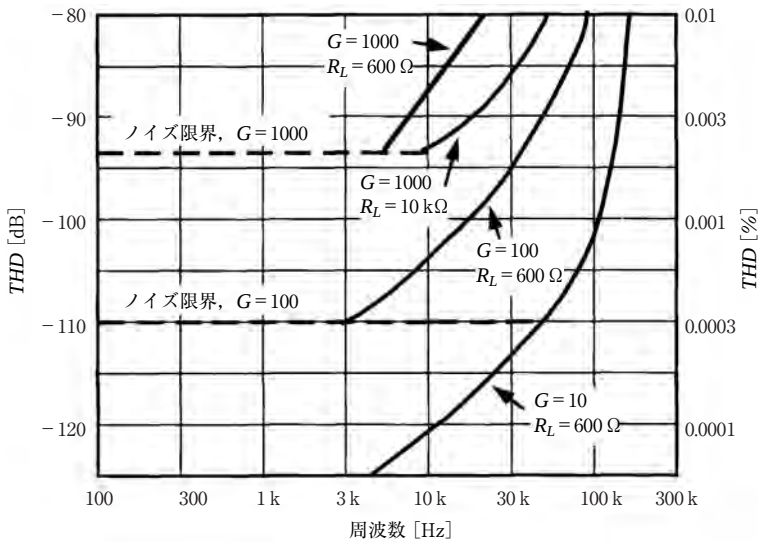
●広ダイナミック・レンジ/超低歪みドライバ

シングルエンド型のライン・ドライバは、回路方式は単純なのですが、ダイナミック・レンジと歪み特性を限界まで引き上げようとした場合、使用するデバイスの選択が難題になってきます。この問題への一つの回答として、入力換算ノイズが $1 \text{ nV}/\sqrt{\text{Hz}}$ 以下であり、出力段に歪みキャンセル機能をもつ AD797 が候補として挙げられます。これらの特徴により、広いダイナミック・レンジにわたって良好な性能を発揮することができます。

AD797 の電圧増幅段は、ブートストラップされたカレント・ミラー負荷回路に結合するフォールデッド・カスコード回路で構成されています。カレント・ミラーによりインピーダンスを高く上昇させることで、146 dB というゲインを得るために必要なインピーダンス量を確保しています。このバッファ付きシングル増幅段の構成は、多段構成を採用した旧来のデバイスの発展形であり、帯域幅、位相余裕度、セトリング時間、入力ノイズなどの点において良好な性能をもっています[この方式の詳細については参考文献(9)を参照]。

AD797 の標準的な使用法を図1-44に示します。8 番ピンのコンデンサを除けば、普通の OP アンプと同じです。図中の表の「(a), (b)」の欄に、最良のノイズ特性を得るための R_1 - R_2 の推奨抵抗値を示しています。これらの抵抗値の選定は注意深く行わなくてはなりません。なぜなら、100 Ω より大きい定数ではノイズ特性を悪化させてしまうからです。ここでは、ゲイン $G = 10 \sim 1000$ での推奨値が記載されています。AD797 は 50 mA まで

〈図 1-45〉歪みキャンセルと帯域幅拡大を図った図 1-44 の回路における 3 V_{RMS} 出力時の THD の周波数特性



負荷を駆動することができ、 $600\ \Omega$ 負荷を駆動する条件で歪み特性が規定されています。

最高レベルの性能が要求される増幅用途には、コンデンサ C_1 と C_2 を必要に応じて使います。図 1-44 (a) の回路構成では、 50 pF のコンデンサを追加するだけで歪みキャンセルが可能になり、最高の性能が実現できます。これにより増幅ゲインに影響を与えることなく、出力段の歪みを補償し、表中に示されているゲイン範囲において有効に働いてくれます。

AD797 を用いる場合、逆補償を制御するという手法があります。これは、図 1-44 (b) のようにコンデンサ C_1 と C_2 を使って実現しますが、必要に応じて使い分けてください。ゲインが 100 以上では、表の (b) 欄にあるように、 C_1 を付け加えるだけで OP アンプのオープンループ帯域幅が改善され、ゲイン $G = 100$ では 150 MHz 、 $G = 1000$ では 450 MHz と非常に高いゲイン帯域幅積 (GB 積) を実現することができます。高いゲインが必要なとき、このゲイン帯域幅積の改善が非常に有効に働くようになります。

AD797 におけるゲイン設定と歪み特性の関係を図 1-45 に示します ($600\ \Omega$ 負荷を駆動している)。先と同様に、低い周波数でのデータはノイズが支配的になっています。一方で、高い周波数では歪みは測定可能ですが、それでも非常に小さいレベルになっています。一例として、 20 kHz で 10 倍のゲインのときの歪みは約 0.0001% のオーダーであり、 3 V_{RMS} 出力時のダイナミック・レンジは 120 dB 、より大きい信号レベルの場合にはさらに広いダイナミック・レンジが実現可能です。

ここで繰り返しておきたい重要なポイントは、AD797が特殊な歪みキャンセル機能をもっているということです。図1-44(a)を再度参照してもらうと、50 pFのコンデンサがAD797の8番ピンと6番ピンの間に接続されていることがわかります。6番ピンはもちろん、このデバイスを普通に使うときの出力端子です。非常に特殊なケースでしょうが、さらに大きな出力電流が必要な場合には、ユニティ・ゲインのバッファ増幅器を6番ピンと負荷の間に付け加えることで実現できます。たとえば、出力電流を100 mA以上にまで増大するには、図1-32か図1-34のどちらかのバッファが使用可能です。

ここで注意すべきことは、50 pFの歪みキャンセル用コンデンサは、追加したバッファの出力とAD797の8番ピンの間に接続しなければならないということです(AD797の6番ピンではない)。この接続により、歪みキャンセル効果がAD797の内部回路に対してのみ適用されるのではなく、バッファを含んだ回路全体に適用されるようになります。

このコンセプトが有効に活用できる回路は、AD797を使ったマイク・プリアンプです。このアンプについては本章の前半で詳しく述べました(図1-5参照)。そこでも説明しましたが、AD797に追加するバッファICとしてはBUF04がふさわしいでしょう。50 pFの歪みキャンセル用のコンデンサを用いて、上述したように配線してください。この結果については読者の実験に委ねたいと思います(結果は明らかですが…)

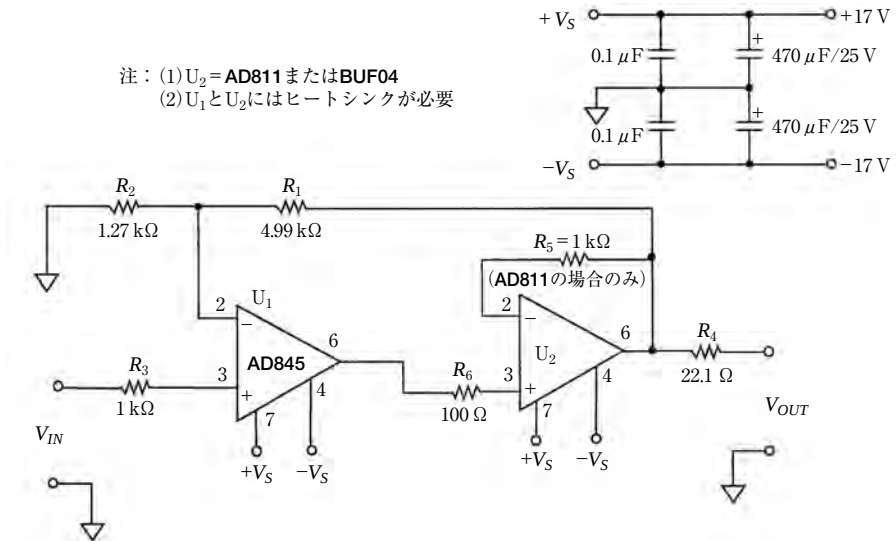
●電流ブースト付きライン・ドライバ

600 Ω 以下の負荷インピーダンスを駆動する性能が必要になったとき、最高レベルのOPアンプを用いても、定格出力電流や直線性に関する特性のほとんどが要求範囲をはずれてしまいます。このような場合には、電流ブースト(バッファ)したドライバ回路段を用いることができます。これにより、150 Ω 以下の重負荷まで駆動できます。別の事例としては、オーディオ用の長い伝送ラインを駆動する場合が挙げられます(その長さは数百フィートを越える場合もある)。

図1-46は高性能な電流ブースト・ドライバの例で、電圧ゲイン段 U_1 にAD845を用いて、電圧ゲインが1の電流ブースト段 U_2 と組み合わせています。全体のゲインは図のように5倍ですが、 R_1 と R_2 の大きさを変えることで簡単にゲインを変えることができます。最高のコモンモード歪み性能を得るために、入力抵抗 R_3 は $R_1//R_2$ (R_1 と R_2 の並列値)と等しく設定する必要があります。なお、 V_{IN} は低い信号源インピーダンスをもっていると仮定しています。

U_2 に使用できるOPアンプはAD811か、単純化するにはバッファICのBUF04を使うことができます。AD811や同類の電流帰還型OPアンプ(AD812など)を使う場合には、 R_5 を図中に示すように接続し、フォロワ回路として動作させる必要があります。BUF04は内部でフォロワ回路として接続されているため、外部の帰還抵抗 R_5 は必要ありません。

〈図 1-46〉電流ブースト付きライン・ドライバ



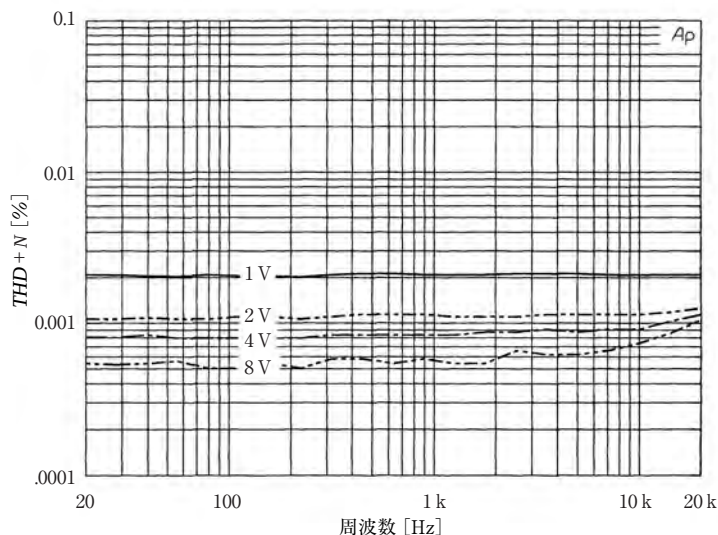
AD845 と AD811 は内部消費電力が高いため、電源電圧が $\pm 17 \text{ V}$ の場合はヒートシンクを付けなければなりません。しかし、高い電源電圧は大出力の場合にのみ必要とされるのであって、 $\pm 12 \text{ V}$ でも良好に動作し、その場合にはヒートシンクは必要ありません（ただし最大出力レベルは低くなる）。いずれの場合でも、デバイスに供給する電源はよくバイパスされており、低ノイズである必要があります。

ここで大切な注意点を一つ述べておきます。実使用環境下においては、デバイスの最大降伏電圧定格についてよく注意を払ってください。この回路を実際の製品などに使用する場合は、最大電圧定格 36 V のデバイスの場合は $\pm 17 \text{ V}$ 以下の電源にしなくてはなりません。同様に、最大電圧定格 24 V のものは $\pm 12 \text{ V}$ 以下の電源電圧でなければなりません。いずれの場合においても、必要な最大出力振幅で低歪み特性を実現するために、必要十分な電源電圧で使用することが重要です。

150Ω 負荷の場合には、出力に直列に挿入されている出力平準化のための抵抗 R_4 は、 22.1Ω にまで小さくすることができます。これは、 7 V_{RMS} までの出力振幅を得るためと、電力損失を最小に抑えるためです。この回路で、 U_2 のバッファ素子に AD811 を用いた場合の $THD + N$ 特性を図 1-47 に示します。テスト条件は $\pm 18 \text{ V}$ の電源を使用し、出力が $1, 2, 4, 8 \text{ V}_{\text{RMS}}$ になるような連続周波数スイープ信号を入力しています。

AD811 を U_2 に使用した場合の特性は、 150Ω 負荷を駆動する条件で、すべての振幅レ

〈図1-47〉図1-46の回路で U_2 にAD811を使用した電流ブースト型ドライバの $THD+N$ の周波数特性 ($V_{OUT} = 1, 2, 4, 8 \text{ V}_{RMS}$, $R_L = 150 \Omega$, $V_S = \pm 18 \text{ V}$)



ベル (最大 8 V_{RMS} まで) とすべての周波数帯域において、ノイズと測定器の残留歪みのほうが支配的なことがわかります。 8 V_{RMS} 出力では 10 kHz を越えるあたりでちょっとした歪みの上昇が見られますが、それでも 0.001% 程度です。 U_2 に BUF04 を使用した場合の特性はここでは示しませんが、低い出力レベルでの $THD+N$ 性能はほぼ同等で、高い周波数で 8 V_{RMS} 出力の場合に歪みの上昇が見られました (それでもまだ 0.01% 以下であった)。

U_2 に使用するデバイスとして、ここで示した2種類のうちどちらを選択するかは消費電力と性能のトレードオフであることに注意してください。 $\pm 15 \text{ V}$ 電源のときのスタンバイ時の消費電力を見ると、BUF04 では約 200 mW ですが、AD811 では2倍以上の 500 mW になります。 AD811 は低歪み特性を発揮しますが、消費電力の観点からは注意深い設計が求められます。 一般論として、上に示したように、回路に対して要求される出力レベルが確保できる必要最小限の供給電源を使用すべきです。 U_2 に AD811 を使う場合には、この点は特に重要です。

この回路の U_1 には、他の OP アンプを使うこともできますが、性能が低くなるという点には注意してください。 端的に言って、この用途において AD845 より高い性能を得ることは難しいでしょう。 他の候補としては、図1-40に特性を示したグループCの3種類の OP アンプが挙げられます。 AD825 では $\pm 17 \text{ V}$ 以下、AD8610 と AD8065 では $\pm 12 \text{ V}$

以下の適切な電源電圧で動作させることが前提です。図 1-40 の特性からは、AD8065 が広帯域で最小の歪み特性をもっているため、最もふさわしいように思えます。

しかし、図 1-46 のバッファ付きドライバ回路においては、AD8065 はより直線性の高い形で動作させるほうが適切です（出力を完全に無負荷で動作させること）。このことは、直線性を維持したまま負荷を駆動するという、AD8065 にとっての負担をなくすために重要です。この回路テクニックのバリエーションについては、これ以降に示す他のドライバ回路の説明のなかで改めて取り上げることとします。

●複合型電流ブースト・ドライバ

電流ブースト回路において役立つもうひとつのテクニックは、異なる 2 種類の OP アンプのもつ特徴を、一つの複合アンプ (composite amplifier) として利用するというものです。[この方式のいくつかのバリエーションについては参考文献 (10) ~ (13) を参照のこと]。これにより、非常に高性能なライン・ドライバを実現できます。

入力段に FET 入力型 OP アンプを使った場合には、一般的な 50 k Ω のボリュームによる信号源抵抗の変動によって生じるオフセット電圧の変化はゼロとなり、回路全体を DC 直結で実現できます。先に示したように、大電流の広帯域ブースタ出力段によって、直線性についても非常に良好な状態でライン・インピーダンスを 150 Ω まで許容できます。

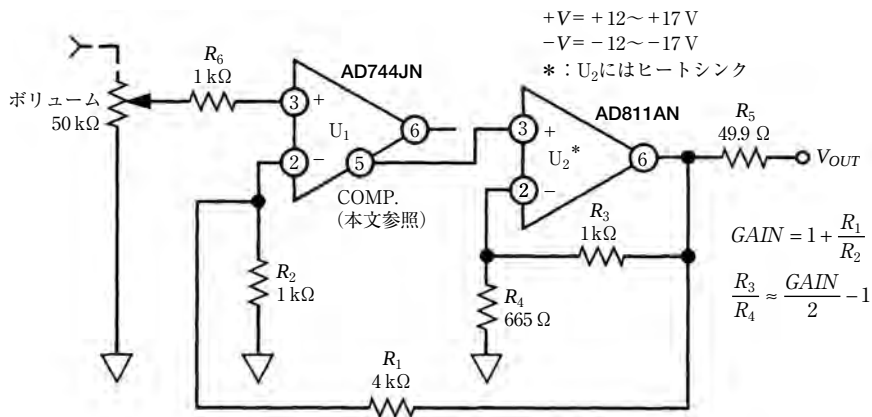
すなわち、入力部か出力部がそれぞれ最適化されている異なる種類の OP アンプを組み合わせることによって、それぞれの良い特徴を引き出すことができるわけです。図 1-48 に、2 個の OP アンプ IC を用いた低歪み複合アンプの回路を示します。

ここで性能を向上させている要素は、 U_1 の AD744 の回路段を無負荷で動作させ、AD744 の補償端子 (5 番ピン) で U_2 を駆動していることです。この AD744 だけの特別なやりかたは、 U_1 の AB 級出力段により発生するすべての歪みの原因を排除できます。もう一つのキーポイントとしては、 U_1 のスルー・レートと回路全体の利得帯域幅積は、 U_2 (OP アンプ AD811 自体は電圧ゲイン段として動作している) の電圧ゲインぶん拡大されるということがあります。これらの要因により、高出力でありながら直線性の高い負荷駆動電流性能が得られ、この回路の性能を FET 入力型のパワー OP アンプと等価なレベルにまで高めることができます。

この回路方式では、全体の電圧ゲインは (従来からの非反転増幅回路と同じように) R_1 と R_2 により決定され、この場合では 5 倍になります。この回路は、 U_2 の回路周辺に局所的なループがあることから、 U_2 段のゲインを設定する R_3/R_4 の比は、図示しているように正しく選定しなければなりません。これは R_1 と R_2 によって設定される回路全体のゲインを補完し、ループの安定性を最適にします。

また別の注意点として、 U_2 の帰還抵抗 R_3 は系の安定化の目的から最小の大きさにする

〈図1-48〉複合アンプ型電流ブースト・ライン・ドライバ (その1)



ことが望ましいでしょう（電流帰還型増幅器では抵抗値は一意で決まる）。AD811においては1kΩが最適であり，ここではこの定数で固定されています．したがって， U_2 の段で必要なゲインを設定するためには R_4 を選定します．詳細な設計手法は出典元である参考文献に記載されています〔参考文献(2)，(10)〕．

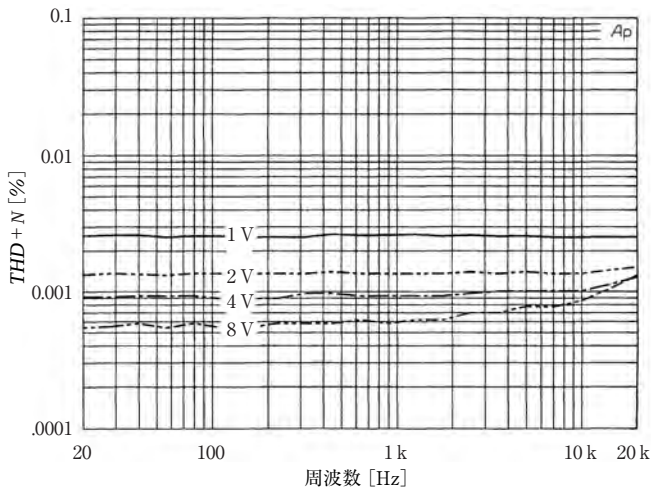
典型的なオーディオ用途の600Ω負荷における複合アンプ型ドライバの性能を，出力レベルが1，2，4，8V_{RMS}のときのTHD+N特性として図1-49に示します．このテストでは±18Vの電源電圧で動作させています．すべての出力レベルにおいて，出力に現れる歪みはノイズか残留歪みのほうが支配的であり，高い周波数において若干の上昇が見られる程度です．

この回路では，負荷も150Ωまで駆動することができます．ただし，±12V以上の供給電圧で使用する場合は， U_2 にはクリップ・オン型のヒートシンクを付けたほうがよいでしょう（先述したようにAD811は消費電力が高い）．実際のところ，この回路は±12Vの電源電圧で非常に良好に動作してくれます．

図1-48の回路は非常に柔軟性の高いもので，多岐にわたって応用することができます．ここで示したオリジナルの回路では，AD744の補償端子（5番ピン）で出力段の U_2 を駆動していますが，従来型の内部補償型のOPアンプを U_1 に使うこともできます．その場合においても，この回路構成の利点の多くを具現化することができます．

この柔軟性の高い回路は，モノラル用途では多くの1回路入りOPアンプを用いて実現

〈図1-49〉図1-48の複合アンプ型電流ブースト・ドライバにおける $THD+N$ の周波数特性
 ($V_{OUT} = 1, 2, 4, 8 \text{ V}_{RMS}$, $R_L = 600 \Omega$, $V_S = \pm 18 \text{ V}$)



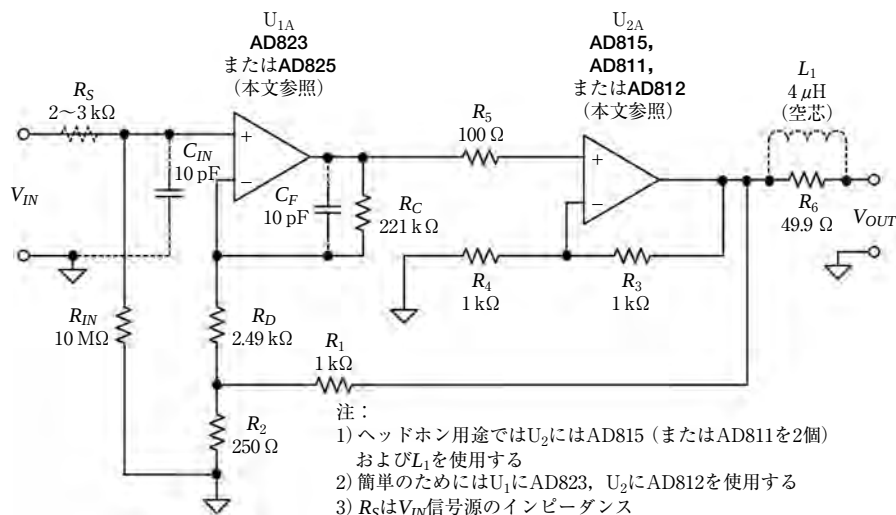
が可能であり、かつステレオ用途に対してはAD823などの2回路入りのFET入力OPアンプで実現が可能です。同様に、AD812などの2回路入り電流帰還型OPアンプも、出力段の U_2 に使うことができます。したがって、2個のICパッケージでステレオ用の回路を有効に作り込むことが可能です。

この回路方式のもつ柔軟性により、ライン・ドライバ回路のみならず、他の多くの別用途にも応用可能です。たとえば、大電力型パッケージを用いた2回路入りの電流帰還型OPアンプ(AD815など)を U_2 に使用すれば、ヘッドフォンのような非常に低インピーダンス(10Ω 程度)の負荷を駆動することができます[参考文献(12)を再度参照]。

図1-50に示すもうひとつの複合アンプ型電流ブースト・ライン・ドライバでは、上記に説明したいくつかの選択肢も盛り込まれており、さらに他のいくつかの機能も加えられています。先に出てきた回路と似ている点は、抵抗 $R_1 \sim R_4$ が先の回路と同じような機能で動作することです。全体のゲインは $R_1 \cdot R_2$ で決められ、出力段のゲインは $R_3 \cdot R_4$ によって決められます。

ここで二つの抵抗 R_C と R_D が、 U_1 段の周辺に局所的な帰還経路を形成することに注目してください。この局所的な帰還経路は U_1 の有効オープンループ帯域幅を増大させますが、それでも R_1 と R_2 で決定される全体の帰還ループ内で U_1 が動作していることには変わりありません。図中の定数で U_1 にAD823を用いた場合、オープンループ帯域幅は約100 kHzになります。これは、回路全体のオープンループ帯域幅がオーディオ周波数帯域

〈図 1-50〉複合アンプ型電流ブースト・ライン・ドライバ (その2)



幅よりも広いことを意味し、それにより通過帯域内における位相誤差を最小にしてくれるということです。

C_F は必要に応じて実装する小容量 (10 ~ 20 pF 程度) のコンデンサで、 U_1 を安定化するために用います。特に AD825 などの広帯域デバイスを使用したときに効果があります。 C_F を使う場合には、高い周波数におけるインピーダンス・マッチングを維持するために、 C_{IN} として同容量のコンデンサを使います。

FET 入力型 OP アンプである U_1 の入力端子から見て、DC と AC の両方の信号源インピーダンスをバランスさせることが重要です。この回路での入力インピーダンスのバランスは、抵抗 R_D に依存しており、これは二つの役割を担っています。外部抵抗 R_S は音量調節ボリュームの定格出力抵抗 (典型的な 50 kΩ ボリュームの視聴時レベルにおける位置による) ですが、 R_D の値は R_S にマッチングするように選びます。AD823 を用いた場合、 R_C の値は R_D の 100 倍ほどに設定します。

負荷が低インピーダンスである場合には、出力インダクタ L_1 が必要になります。ヘッドホン用途では、 R_6 による過度の電圧損失を避けるために、 L_1 のチョーク・コイルを使用します。 R_6 はヘッドホン用途でもライン・ドライバ用途でも必要です。設計対象がヘッドホン用ドライバの場合、AD815 の放熱のために周辺に数平方インチの領域が必要になります (デバイスのデータシートを参照)。AD811 や AD812 でも、100 Ω 以上の高いインピーダンスのヘッドホン駆動用であれば使うことができます。

この回路には非常に多岐にわたる選択肢があります。そのため、具体的な性能についてはここでは触れません。ヘッドフォン・ドライバ用途での性能について、参考文献(12)に書かれていますので参考にしてください。

■ バランス型ライン・ドライバ

バランス型ライン・レシーバの場合と異なり、高性能なオーディオ用バランス型ライン・ドライバの設計はかなり複雑なものであり、回路方式の選択肢も多くあります。この節では、バランスド・モードでオーディオ・ラインを駆動するさまざまな回路について、その性能と複雑さを対比しながら説明していくことにします。

オーディオ・ライン信号をバランス方式で駆動するメリットは多々あります。一番明白かつ最大の利点は、避けることのできないグラウンド・ノイズ(異なる位置に配置される機器間のドライバとレシーバ間に発生するノイズ)に対して、バランス方式が元来もちあわせているノイズ除去能力です。

バランス方式を用いることには、さらにいろいろな利点があります。バランス型ドライバは、電源供給ラインに対して流入するノイズが少ないことが挙げられます。これは、差動信号のリターン経路はグラウンドではないので、グラウンド系に対して出すノイズが本質的に少ないことによります。これは長いオーディオ・ラインを大電流で駆動する場合に大きな利点になります。複数のチャネル間のクロストークを減らせるからです。それでは以下に、バランス型ラインを駆動する各種の回路について説明していきます。

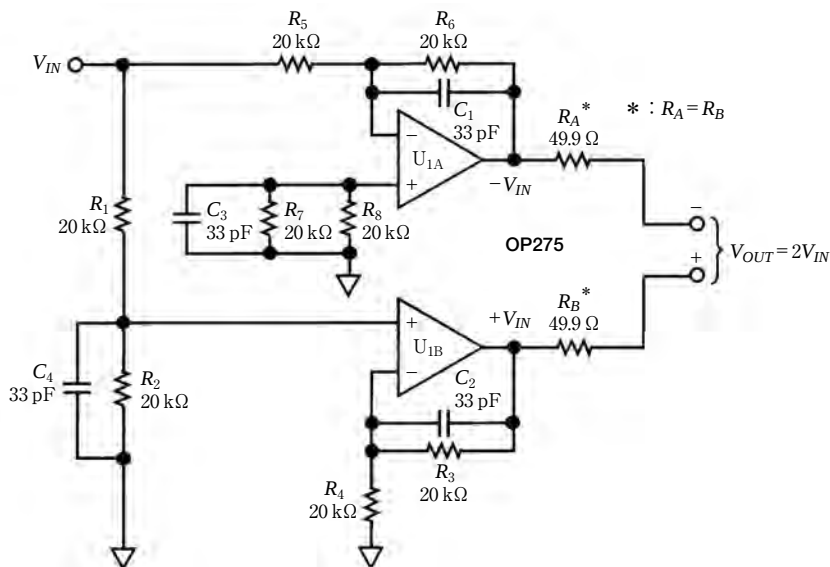
● インバータ・フォロワ型バランスド・ライン・ドライバ

差動駆動信号として $2V_{IN}$ を直接作り出す方法は、シングルエンド入力である V_{IN} をコンプリメンタリ方式[ゲインの等しい反転増幅器(インバータ)と非反転増幅器(フォロワ)]で増幅することです。 ± 1 のゲインをもつ OP アンプは共通電位に対して出力 $-V_{IN}$ と $+V_{IN}$ を作り出し、これは差動的には $V_{OUT} = 2V_{IN}$ となります。

このインバータ・フォロワ型ドライバは図 1-51 に示すように、OP275 と $8 \times 20 \text{ k}\Omega$ の一体型薄膜抵抗ネットワーク(個別部品でも可)によって簡単に実現することができます。ここで、 U_{1A} はゲイン-1 の出力を作り出し、 U_{1B} はゲイン+1 の出力を作り出します。バランス型ラインの両端子間に生じる出力信号のレベルは $2V_{IN}$ で、差動出力インピーダンスは $R_A + R_B$ と等しく 100Ω になります。 $R_A + R_B$ の出力抵抗は、先に説明した理由により、よくマッチングしていません。

U_1 周辺に使用するゲイン設定抵抗を同一の値にすることで、それぞれのチャネルのノイズ・ゲインをマッチさせることができます。また、これらの抵抗部品の購入も容易にしてくれます(同一の抵抗値の一体型抵抗ネットワークであれば標準品で入手が可能)。こ

〈図 1-51〉インバータ・フォロワ型バランス型ライン・ドライバ



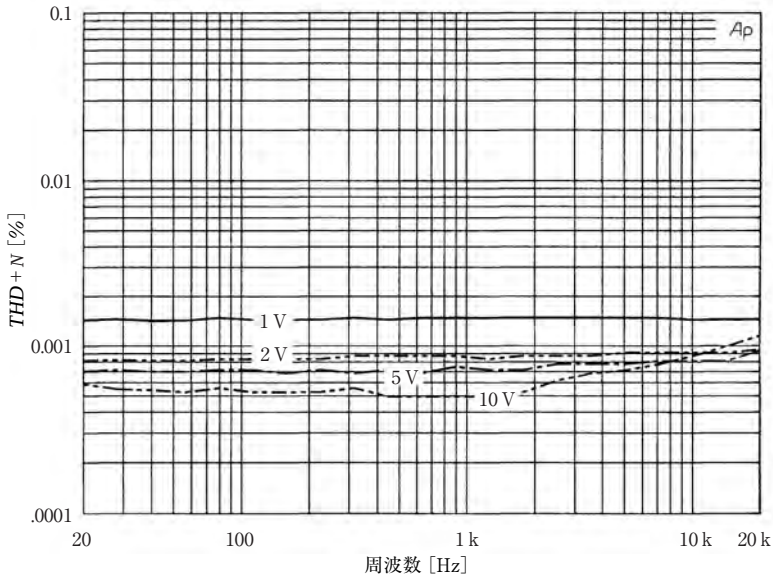
のことに加え、OPアンプの±入力端子から見た信号源インピーダンスをマッチングさせることができます。コンデンサ C_1 - C_2 により超音波領域で周波数特性をロールオフさせ、かつ容量性ライン負荷に対する安定性を高めています。この回路は、低コストで単純でありながら、良好な特性を示すという大きなメリットをもっています。 $R_1 \sim R_8$ に一体型抵抗ネットワークを使った場合は、回路全体を8個の部品だけで作ることができます。

図 1-51 の回路を $\pm 18 \text{ V}$ の供給電源で動作させたときの $THD + N$ 特性を図 1-52 に示します。測定条件は、 600Ω 負荷両端への出力電圧が 1, 2, 5, $10 \text{ V}_{\text{RMS}}$ になるように入力信号を加え、周波数を連続スイープさせています。歪みはほとんど 0.001% 以下であり、 1 V 出力時にはいくぶん高めになります（このレベルではノイズが支配的になっている）。この図には示していませんが、 600Ω 負荷時の最大出力レベルは、クリッピングが生じる直前で $12 \text{ V}_{\text{RMS}}$ でした。

システム的な観点からすると、この種のバランス型ライン・ドライバは、実際の応用時に問題が発生する可能性を潜在的にもっているため、注意して取り扱わなければなりません。このドライバ回路は、二つのシングルエンド型ドライバ回路を鏡像にした形式になっており、入力信号 V_{IN} の共通電位を基準にして出力電圧を作り出しています。

駆動されるケーブルの負荷端に高インピーダンス差動入力のリシーバを使用する場合（その例はライン・リシーバの節で説明した）には、このドライバ回路を応用するときの

〈図 1-52〉図 1-51 のインバータ・フォロワ型ドライバでの $THD+N$ の周波数特性 ($V_{OUT} = 1, 2, 5, 10 \text{ V}_{RMS}$, $R_L = 600 \Omega$, $V_S = \pm 18 \text{ V}$)



問題点は現実には発生しません。しかし、図 1-51 の差動出力のどちらか一方を、副作用なしにグラウンドに直結できないことに注意してください。これは、駆動電圧出力 V_{OUT} が完全に（トランス巻き線の場合のように）フローティングになっていないためです。

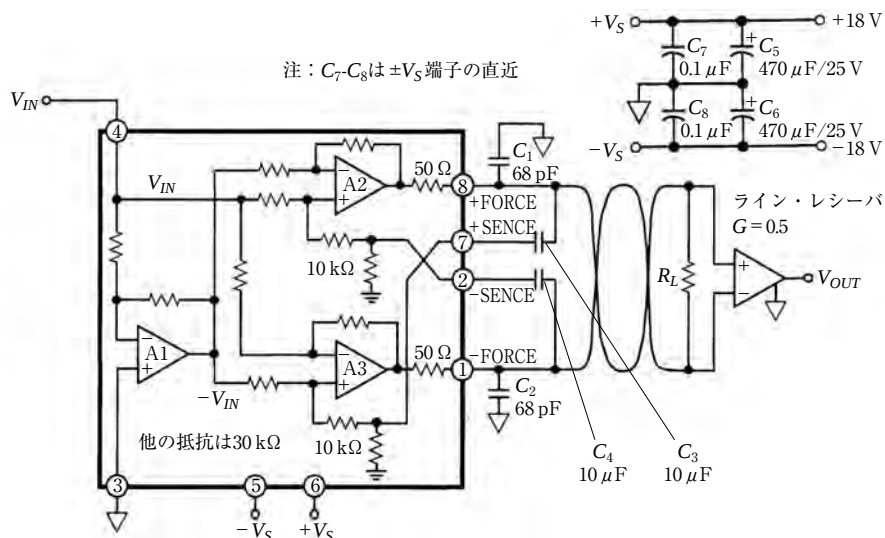
この点からすれば、この回路は「擬似差動型」なので、思慮分別なしに使うことはできません。それでも小規模なシステムや機能が限定されたシステムであれば、単純さという点では明らかにアドバンテージがあり、説明したように高い性能が実現可能です。

図のように出力抵抗 R_A と R_B が 49.9Ω とマッチングしていることから、どちらかの出力がショートしても、単に信号の半分がロスになるだけで回路にダメージは与えません。いずれにしても、レシーバ側にバランス型で高インピーダンスの差動負荷を用いていれば、副作用（ドライバ出力におけるアンバランス）は起こりません。

● たすきがけ結合によるライン・ドライバ

より洗練されたバランス型ライン・ドライバの形式として、正帰還経路と負帰還経路の両方をたすきがけ結線した OP アンプのペアを用いる方式があります。この種の回路の一般形は、たすきがけ結合されたハウランド回路 (cross-coupled Howland circuit) と呼ばれ、古典的な抵抗ブリッジをベースとした電流ポンプ回路を基本にしています。たすきがけ方

〈図 1-53〉バランス型ドライバ/レシーバ・システムで用いられる SSM2142 によるたすきがけ接続のライン・ドライバ



式については、ポンティス (Pontis) が高性能計測器用の半導体によるトランス・エミュレータに関する文献で詳解しています [参考文献 (14) 参照]。

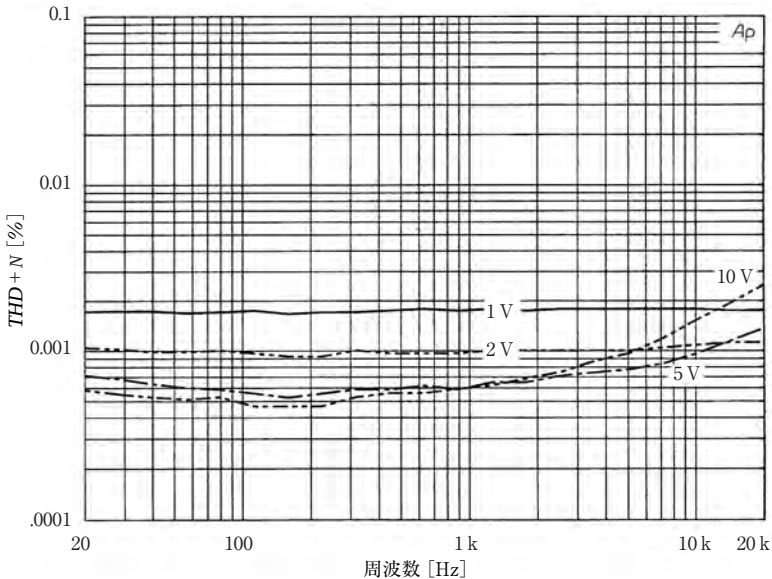
実用途においては、この回路方式は最高のフレキシビリティをもっています。すなわち、負荷抵抗の共通電位の端子*19がどのように接続されようとも、差動出力信号 V_{OUT} を一定レベルに保つことができます。これは、どちらかの出力端子が共通電位に対してショートしたとしても、トランスを使用した場合と同様に、信号レベルを低下させることなく伝送できるということです。

図 1-53 はバランス型ライン・ドライバ IC の SSM2142 を使用した例を示しています。SSM2142 は、2 個のたすきがけ結合されたハウランド回路 A_2 と A_3 、および入力バッファ A_1 から構成されています。図のように、トリミングされた複数の抵抗アレイと 3 個の OP アンプが 8 ピンのミニ DIP パッケージに封入されています。

SSM2142 ライン・ドライバは、シングルエンド入力から、 $600\ \Omega$ 負荷に対してゲイン 2 で差動増幅するように設計されています。最もシンプルな使いかたでは、FORCE/SENSE の出力端子を相互に接続します (7-8 と 1-2 を接続)。小容量のフィルム・コンデンサ C_1 - C_2

* 19 : 【訳注】それぞれの駆動出力の負荷をそれぞれシングルエンドとして考えた場合の電位、つまり仮想的なグラウンドの意味。

〈図 1-54〉図 1-53 の回路の SSM2142 ドライバ部分における $THD+N$ の周波数特性 ($V_{OUT} = 1, 2, 5, 10 \text{ V}_{RMS}$, $R_L = 600 \Omega$, $V_S = \pm 18 \text{ V}$)



が、ケーブル長が変わるような場合の IC の安定度向上のために装荷されています。ラインの DC オフセットから逃れるために、必要に応じて C_3 ・ C_4 のコンデンサを図のように取り付けます。これは無極性型である必要があり、フィルム・コンデンサが良いでしょう。

SSM2142 を使う場合に実装上で注意しなければならないことは、電源回路の高周波バイパスです。低インダクタンスの $0.1 \mu\text{F}$ のバイパス・コンデンサ C_7 と C_8 は、図中にも示しているように、電源供給端子 5 番ピンと 6 番ピンから 0.25 インチ以内に配置しなければなりません。このバイパスのリード線が長いと、余分な THD が発生してしまうでしょう。

システム応用としては、SSM2142 を差動ゲイン 0.5 のレシーバ回路と一緒に使います。このレシーバ回路には、SSM2143 や先に説明したライン・レシーバなどが使えます。図 1-53 の回路接続は、シングルエンド入力から差動信号出力を生成し、そして再度シングルエンドに戻るような伝送システム全体を示しています。また、この回路はノイズの混入を防ぎ、かつ送端から受端までの全体でユニティ・ゲインを構成します。

図 1-54 は、図 1-53 の回路のドライバ部分 (SSM2142) における $THD+N$ 特性を示しており、 600Ω の両端に $1, 2, 5, 10 \text{ V}_{RMS}$ を出力するような信号を加え、周波数を連続スイープさせています。 1 V 出力時においては、特性はノイズが支配的になっていますし、歪みは約 0.001% と低く (高出力時はほとんど残留歪みレベルになっている)、歪みの上昇

は10 V出力時の高い周波数帯域のみで見られます。

これら二つのバランス型ドライバ回路は600 Ω 以上の負荷の場合に適しており、ここで示した制限の範囲内ではうまく動作してくれます。

ただし、これらのドライバでは直流絶縁ができません。すなわち実際の用途において、送端のドライバのグラウンドと受端のレシーバのグラウンドとの間に直流電流経路が必要だということです。しかしながら、このことが実用上で問題になるということはないでしょう。

*

*

なお、以降に説明する回路は直流絶縁が可能なバランス型ドライバであり、これはグラウンド電位の差異が数百 V 程度まで(使用するトランスの実際の耐圧による)使用することができます。

■ トランス結合ライン・ドライバ

信号伝送においてトランスは、共通電位を完全に絶縁(直流絶縁)できるという大切な役割を担っています。すでにライン・レシーバの節で説明したように、トランスはそれ自体の技術上/実用上の制約なしに使うことはできません。しかし、直流的にグラウンドを絶縁できるというメリットだけでも、トランスを使う十分な理由になる応用分野があります[参考文献(15)と(16)を参照]。

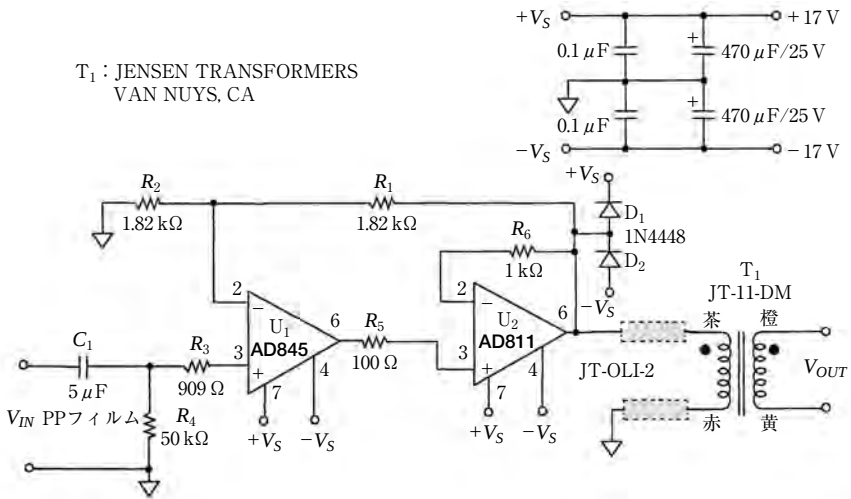
● トランス結合ライン・ドライバの基本回路

図1-55に示す回路は、低いDCオフセット、高い直線性をもつドライバの基本回路です。ここでは、高品位のニッケル・コアを使用した出力トランスが用いられており、ここまでに説明した設計コンセプトもいくつか採用されています。 U_1 と U_2 は大電流ドライバ回路になりますが、これは図1-46に示した電流ブースト・ドライバと同様なものです。

この回路では、 U_1 は低オフセット電圧のFET入力OPアンプであり、 T_1 の1次側でのDCオフセットを最小に抑えることができます(最大でも ± 12.5 mV)。最良の歪み特性を実現するためには、トランスの1次巻き線に流れる直流電流を最小にする必要があります。同様の理由により、 V_{IN} に重畳される直流オフセットを C_1 によりブロックします。 C_1 には高品質のフィルム・コンデンサを使ってください。

U_1 - U_2 の組み合わせにより100 mA以上の出力電流が流せるため、この回路は低インピーダンス負荷を駆動する場合に非常に有効です。長い伝送ラインを駆動する場合や超低歪みを実現するためには、図のようにバッファ U_2 を挿入することをお勧めします。 T_1 は1:1の巻き線比となっていますが、トランスの種類により異なる巻き線比が実現可能です。ステップアップやステップダウンを行わせて、600 Ω 負荷や150 Ω 負荷に対応するこ

〈図 1-55〉トランス結合ライン・ドライバの基本回路



とができます。

T_1 の 1 次巻き線側は直接駆動されておらず、2 個の直列接続の部品 (ジェンセン JT-OLI-2) で分離されています。この素子は、コイル ($3.7 \mu\text{H}$) と抵抗 (39Ω) が並列に接続された複合素子です。素子全体の直流抵抗は非常に低く、1.5 MHz を越えるあたりからインピーダンスが上昇し、負荷をアイソレーションする機能が得られます [素子のデータシートと参考文献 (17) を参照]。このアイソレーション素子を 2 個用いることで、トランス出力における最高の出力コモンモード除去性能が得られます。またこの回路では、2 個のアイソレーション素子の代わりに 1 個の 10Ω 抵抗を挿入するだけでも、コモンモード除去の性能は低下しますが、それなりにうまく動作します。

このドライバとトランスとの組み合わせ回路の $THD + N$ 特性を図 1-56 に示します。これらの特性は、電源電圧 $\pm 18 \text{ V}$ で 600Ω 負荷の両端への出力電圧が 1, 2, 4, 8 V_{RMS} になるように入力信号を加えて、周波数を連続スイープさせたときのもので、これらのデータは、 T_1 を駆動するラインに直列抵抗 10Ω を 1 個だけ付けた状態で測定しています (2 個のアイソレーション素子を用いた場合と比較してやや悪い結果になっていると考えられる)。

ここまで説明してきたゲインが 2 倍または 5 倍のドライバ基本回路と同様に、100 Hz から上の帯域においては、これらの測定結果は完全に歪みのないものになっています。低

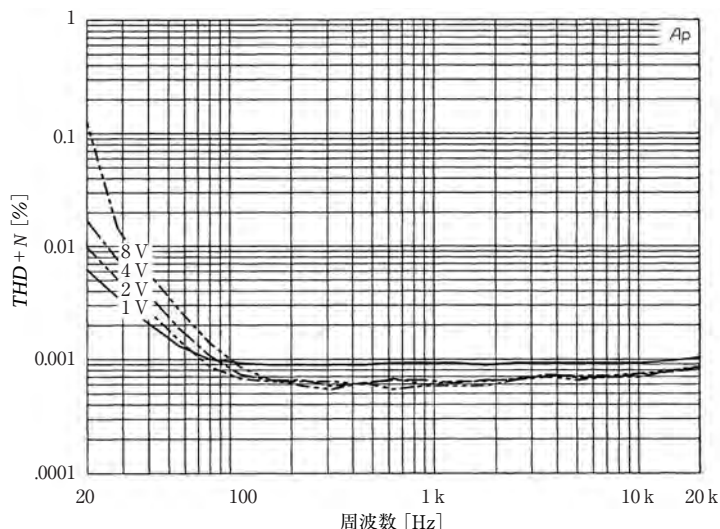
周波帯域では、信号レベルに依存して、周波数に逆比例した歪みの増加が見受けられます。計測された歪みは 8 V_{RMS} (約 20 dBm) のレベルのときに 20 Hz で最大になり、より低い出力レベルのときにはいくぶん低歪みになります。

このような歪みの現象はオーディオ用トランスで基本的なものですが、ものによって性能の良否が異なります。図 1-55 で使用しているニッケル・コア型などの高品位トランスでは、完全に取り除くことはできないものの、あるレベルまでは押さえ込むことができます。

実用面では、図 1-56 の特性に見られるような低周波歪みの問題を軽減できる要素がいくつかあります。まず、オーディオ信号レベルが 20 Hz 付近で最大になるということは考えにくいことが挙げられます。したがって、 T_1 を適度に軽く動作させることができ、この種の歪みの発生を大きく低減できるでしょう。

出力レベルにも依存せず、可能なかぎりの低歪み特性が要求される場合には、このトランス駆動回路をより洗練されたものにする必要があるでしょう。実は、トランス回路周辺に積極的に帰還をかけることで、非線形性を無視できるレベルにまで低減させることができます。この設計手法を次に紹介します。

〈図 1-56〉 図 1-55 のトランス結合ライン・ドライバにおける $THD+N$ の周波数特性 ($V_{OUT} = 1, 2, 4, 8\text{ V}_{\text{RMS}}$, $R_L = 600\ \Omega$, $V_S = \pm 18\text{ V}$)



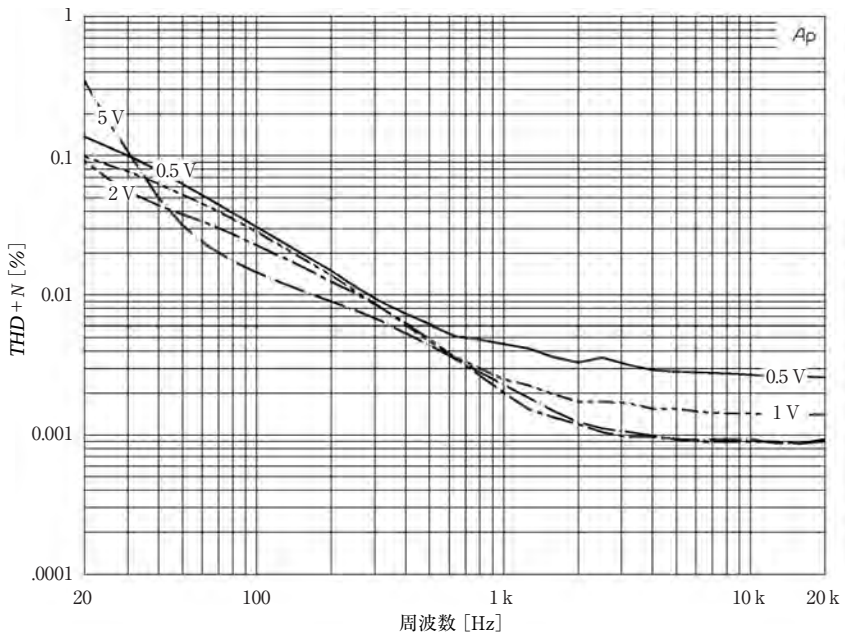
●帰還型トランス結合ライン・ドライバ

ニッケル・コア型のトランスと比較すれば、コア材が最高級でないトランスは経済性は高いといえますが、歪みが大きいことは間違いないため、これらの間のトレードオフになります。この問題をより複雑にしているのが、多くのトランスにおける歪み特性が、信号レベルと周波数によって複雑に変化することです。高いレベルや低い周波数では、急激に歪みが上昇してしまいます。この問題はニッケル・コア型トランスでは軽減されるものの、オーディオ用途でのトランス応用設計を複雑にしています。

ニッケル・コア型トランスは十分に低歪み特性をもっているのです。歪み補償を行わなくともそのまま使うことができます(図1-55を再度参照)。この簡単さは他のコア材においては得られ難いものです。

このふるまいを説明するために、別の種類のトランスにおける歪み特性を図1-57に示します。この特性グラフは、ランダール社(Lundahl)のLL1517型というシリコン鉄系のC型コアを使ったトランスのもので、600 Ω 負荷両端への出力電圧が0.5, 1, 2, 5 V_{RMS} となるように周波数スイープ信号を入力したときのものです。個々の素子ごとに

〈図1-57〉ランダール社 LL1517 型トランスとドライバ回路(フィードバックなし)における $THD+N$ の周波数特性 ($V_{OUT} = 0.5, 1, 2, 5 V_{RMS}$, $R_L = 600 \Omega$)



測定結果はばらつく可能性がありますが、全体の傾向としては、多くのオーディオ用トランスとして一般的なものだといえます。

ワーナー・パウディッシュ (Werner Baudisch) は、トランスの歪みを最小にする非常に有効な駆動回路技術を開発しました [参考文献 (18) を参照]。この技術は、駆動増幅回路をトランスの1次巻き線に直結するというものです。増幅器は、ゲイン安定化のために従来型の負帰還回路方式を用います。それに加えて、1次回路の電流検出抵抗により1次電流に比例した検出電圧を発生させ、その電圧も同様に増幅器に帰還します。この2番目の帰還経路は正帰還となっています。そのため、この回路構成は複合帰還型ドライバ (mixed feedback driver) という名前で知られています [参考文献 (19) を参照]。

この複合帰還型ドライバという回路技術は、帰還ループ経路の中にトランスの1次巻き線回路とライン・ドライバ回路を組み込めるという利点があります。これにより、好ましくない歪みの大部分がキャンセルできます。実際の回路においては、注意深くドライバ回路を調整することで、トランスを使わない場合のドライバ回路の歪みとほぼ同じレベルにまで回路 (トランスとドライバの両方の回路) の歪みを減らすことができます。この回路方式のすばらしさは、トランスのフローティング動作はそのまま、低い周波数の歪みが補正できることです。トランスの1次巻き線抵抗は複合帰還の動作によりうまくキャンセルされるため、トランスの2次側出力インピーダンスも低くなります。

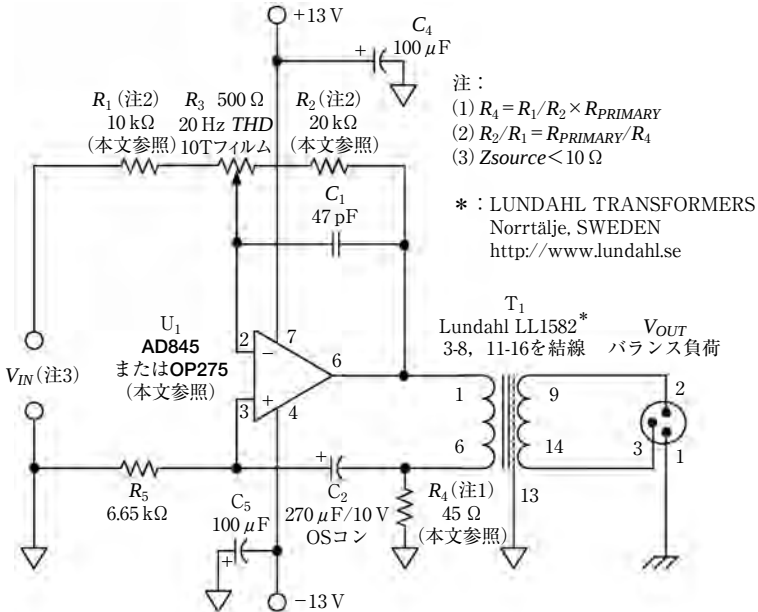
図 1-58 に示す回路は、AD845 または OP275 を増幅器に用いたシングルエンドの複合帰還型ドライバの基本回路です。T₁ にはランダール社のトランス LL1582 型か LL2811 型を使用します。これらのトランスは、2組の 1 : 1 の 1 次巻き線、同じく 2 組の 1 : 1 の 2 次巻き線をもっています。ここでは、それぞれの巻き線を直列に結線してあり、T₁ 全体における電圧ゲインは 1 になります。

正確な複合帰還動作を実現するために、この回路におけるカギとなる、二つの「比」がマッチするように設定しなければなりません。一つの比は、T₁ の 1 次側の全体の等価抵抗 $R_{PRIMARY}$ と検出抵抗 R_4 です。もう一つの比は R_2 と R_1 で、これらの関係は次式で示されます。

$$\frac{R_{PRIMARY}}{R_4} = \frac{R_2}{R_1} \dots\dots\dots (7-18)$$

$R_{PRIMARY}$ は T₁ 全体の有効直流抵抗であることがポイントです。ここでは、二つの 1 次巻き線の実効抵抗 45 Ω が直列につながれていますので、全体の $R_{PRIMARY}$ は 90 Ω になります。このドライバ回路は反転増幅器の形となっており、そのゲインは R_2/R_1 の比になります。2 倍のゲインであれば、 R_2 は単純に R_1 の 2 倍になり、20 kΩ と 10 kΩ です。 R_4 は次式で決定します。

〈図 1-58〉トランスを用いたシングルエンド複合帰還型ドライバの基本回路



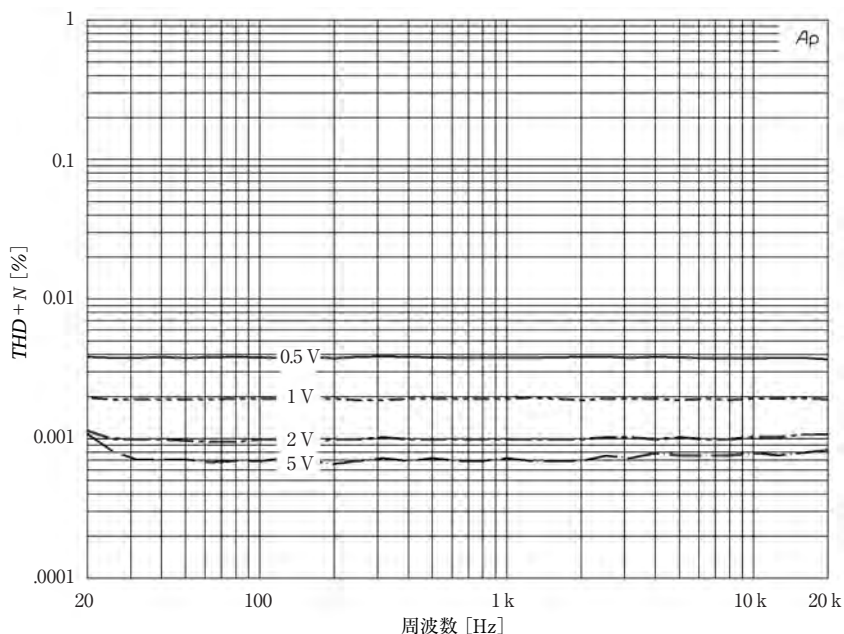
$$R_4 = \frac{R_2}{R_1} R_{PRIMARY} \dots\dots\dots (7-19)$$

$R_1 / R_2 = 1/2$ ですから、 R_4 は $R_{PRIMARY}$ の $1/2$ で 45Ω になります。

ここで、 R_1 の値が重要なポイントになります。そのため、 V_{IN} の信号源インピーダンスは十分に低く (10Ω 未満) 保たなくてはなりません。ほかにも、いくつかの細やかなテクニックが良好な性能を出すために必要となります。そのひとつは、式 (7-18) に示すような「比」のマッチングずれによる性能劣化の改善です。低周波数領域での THD は、最適に調整されたときのみ最小になります。そのため、 R_3 に多回転型トリマを用いることで、各種の偏差と T_1 の巻き線抵抗をうまくキャンセルするようにします。さらに、正帰還の経路は C_2 により AC 結合することです。これによって DC ラッチアップを予防し、負帰還動作より正帰還動作を優先させています。しかしながら一般的な時定数、たとえば 8 ms (20 Hz に対応する) は、最低周波数での THD を低くするためには充分ではありません。そのため、 C_2 - R_5 の時定数は非常に長時間 (約 1.8 秒) になるようにセットされており、 20 Hz における実現可能な最小 THD レベルに抑えています。

U_1 に AD845 を用いれば歪みを最小にできますし、さらに C_2 に OS コンデンサを用いる

〈図 1-59〉図 1-58 でランダー社 LL2811 型トランスと AD845 を用いたときの $THD+N$ の周波数特性 ($V_{OUT} = 0.5, 1, 2, 5 \text{ V}_{RMS}$, $R_L = 600 \Omega$)

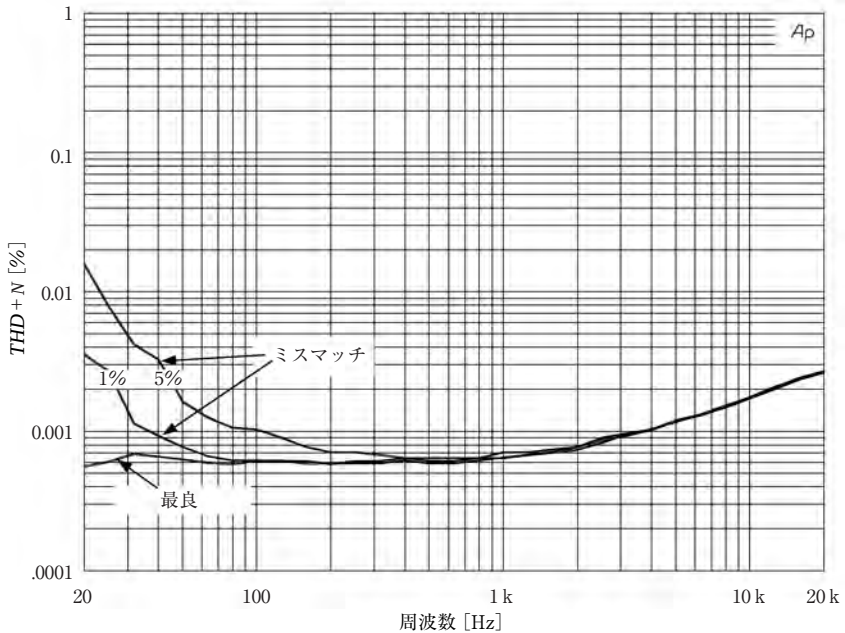


とより低歪みが期待できます。 C_2 には、より大きな定数の一般的なアルミ電解コンデンサも使うことができます(歪みが若干高めという不利益はあるが)。また、 U_1 に OP275 を使うこともできます(後述)。

U_1 に FET 入力 OP アンプ AD845 を用いた場合、 T_1 の 1 次巻き線における最大直流電圧は、OP アンプの $V_{OS} \times 3$ 倍(その段のノイズ・ゲイン)に等しくなり、7.5 mV 以下になります。AD845 は 250 mW も消費するため、電源電圧をできるだけ低くして、温度変化によるオフセット電圧の変化を小さくするようにします。

図 1-58 に示した回路の $THD+N$ の測定実験では、トランスに LL2811 型を使いました。このトランスは LL1582 型と同等ですが、ファラデー・シールドをもたないものです。二つのトランスは非常によく似たものですが、シングルエンド駆動回路用としては LL1582 型がふさわしいでしょう。この複合帰還型ドライバの性能を図 1-59 に示します。テスト条件は、600 Ω 負荷への出力電圧が 0.5, 1, 2, 5 V_{RMS} になるように周波数スイープ入力信号を加えています。これらのデータと図 1-57 のデータとを比較することで、歪み低減の有効性がよくわかります。歪みは大きく低減しています。さらに重要なことは、低い周

〈図 1-60〉ランダー社 LL1517 型トランスと AD8610 による複合帰還型ドライバのヌル状態精度と $THD+N$ の周波数特性の関係



波数領域の THD と信号レベルとの依存性は完全にはなくなっています。

この特性グラフは、 $THD+N$ 特性のほぼ理想的な例ともいえるものです。歪み率が周波数に依存せずフラットになっており、出力レベルが大きくなるほど低下していきます。5 V 出力時の 20 Hz 付近の部分でだけ、非常にわずかですが $THD+N$ の上昇があることがわかります。U₁ には OP275 も使用可能で、非常に良好に動作しますが、若干高めの歪み特性を示します。

直接に比較したデータは示しませんが、LL1517 型トランスも図 1-58 の回路で $R_4 = 9.2 \Omega$ とし、二つの 1 次側巻き線を直列に接続して使うことができます。しかしながら、図 1-58 と類似した別の回路で測定したいくつかのデータを見ると、この種のドライバには潜在的な制限*20があることがよくわかります。

図 1-60 は U₁ に OP アンプ AD8610、トランスに LL1517 型を使用した複合帰還型ドラ

* 20 : 【訳注】ヌル点をポテンショメータ R_3 を使って適切に調整する必要があること。これはトランスや OP アンプに何をを使うかには依存しない。また、1 次巻き線の等価抵抗の温度特性も最適なヌル点に影響を与える。

イバの高レベル出力時の $THD+N$ 特性です。三つの $THD+N$ 特性プロットが示されていますが、最良の $THD+N$ 特性を示すプロットは、実現可能なベストなヌル状態 (R_3 を調整して R_2/R_1 比のミスマッチを完全にキャンセルした状態) のものを示しています。ほかの2本のプロットは R_2/R_1 比のミスマッチが1%と5%の状況のもので、 $THD+N$ が低い周波数で上昇していることがわかります。このことは、オーディオ周波数帯域の下限で実現可能な最小レベルの歪み特性を得ることと、適切なヌル設定をすることが非常に深く関わっていることを示しています。

R_3 で抵抗比を微調整することで、高精度のヌル状態 (20 Hz, 室温における) を実現することができます。図 1-58 や類似の回路で最適な性能を得ようとする場合には、この微調整を行ったほうがよいでしょう。しかし、 T_1 の銅巻き線の温度係数 TC が約 $0.39\%/^{\circ}\text{C}$ であるため、周囲温度の 10°C の変化で、ほぼ5%という相当量のミスマッチを招いてしまいます。このときの特性は、図 1-60 の一番上のプロットと同等になります。これでも十分に良い特性ではありますが、技術的見地からすれば到達可能なレベルに達しているとは言えません。

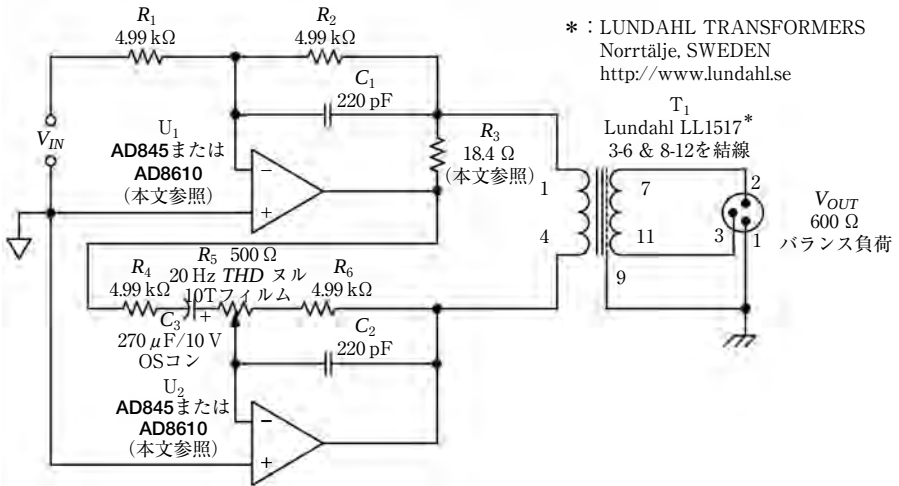
広い温度範囲でこの回路を使う場合に最良の性能を発揮させるには、 T_1 の銅巻き線に対して何らかの温度補償を行わなければなりません。これを行うには、 T_1 の銅の温度係数 TC に追従するような、温度に対して感度の高い素子を用いることです。回路全体の目標は、全温度範囲において R_{PRIMARY}/R_4 の比を一定にすることです。さらに、この方式がきちんと動作するには、 R_2/R_1 の比が温度に対して変化しないことが必要です。これは偏差、温度係数 TC の小さい金属皮膜抵抗 ($50\text{ ppm}/^{\circ}\text{C}$ より良いもの) を使うことで可能になります (もしくは温度変化に対して TC の比が小さい一体型抵抗ネットワークを用いる)。

オーディオ用トランスの出力バランスも、オーディオ・ライン・ドライバを設計する際に非常に重要な要素です。トランスのバランスが悪い場合は、コモンモード信号のモード変換により出力ラインに信号が現れてしまいます [参考文献 (20) を参照]。これはバランスが悪いことにより、結果として副次的な差動モード信号が発生してしまうということです。良いバランス (60 dB 以上) を達成するには、熟練したトランス巻き上げ技術か、トランスにファラデー・シールドを用いることにより実現可能です。LL1582 型と LL1517 型はファラデー・シールドが施されています。

トランス駆動回路は、バランス駆動方式で動作させることもできます。同じ電源電圧で得られる駆動出力電圧を2倍にできる利点があり、また歪みの発生をより小さくすることもできます。複合帰還の原理はバランス型の回路構成にも拡張して応用可能です。先に説明したシングルエンド回路と同じ考えかたで歪みの低減が可能です。この回路例を図 1-61 に示します。

図 1-61 の回路では、 U_1 - U_2 の低歪み OP アンプのペアで LL1517 型トランスを駆動して

〈図 1-61〉歪みを最小にするため複合帰還の原理を適用したバランス型トランス駆動回路



います。U₁はR₁-R₂のゲイン設定抵抗によりゲインが決まる反転増幅回路で、T₁の上側端子を駆動しています。T₁の1次側に直列に挿入した抵抗R₃は電流検出抵抗として動作し、ここで発生した電圧は、R₄を通して2段目の反転回路U₂を駆動するための補正電圧信号になります。

この回路は、アルヌ・オフエンバーグ (Arne Offenbergl) の複合帰還型バランス駆動回路を応用しています [参考文献 (21) を参照]。しかし、この応用回路においては二つの大きな違いがあります。一つはU₁を反転増幅回路として動作させていることで、U₁でコモンモード歪みが発生しないようにできます。二つめの相違は、R₁-R₂によりドライバ全体のゲインを簡単に設定できるということです。なお、この回路のR₁-R₂の抵抗値は、歪みをスル化 (図 1-58 に示す回路でR₃を調整することで実現している方式) させることに影響を与えません。

この回路方式での歪みのスル化は、R₃/R_{PRIMARY}とR₄/R₆の比がマッチングしたときに実現できます。簡単化するには、2番目の反転回路のゲインを1にセットし、R₃を以下のように選定します。

$$R_3 = \frac{R_4}{R_6} R_{PRIMARY} \dots\dots\dots (7-20)$$

図示しているR₄～R₆の値においてはR₃はR_{PRIMARY}と等しく、LL1517型トランスを

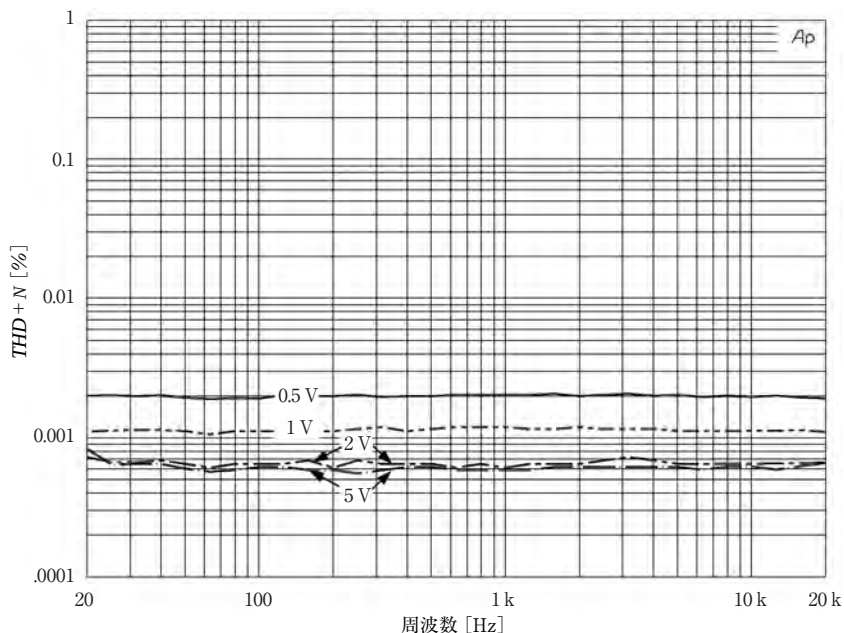
使って1次巻き線同士を直列に接続した場合には $18.4\ \Omega$ になります。

これらのドライバ回路のいずれにおいても、正しいOPアンプの選定が最終性能をほぼ決定します。また2回路入りデバイスは、増幅器を2個使ったこの回路には非常に有効です。以下に示す歪みのテストでは、これらの増幅器の選定のことも説明しています。

図1-61のバランス型トランス駆動回路の $THD+N$ 性能のデータを図1-62に示します。ここではLL1517型トランスを使用しており、 $600\ \Omega$ 負荷両端への出力電圧が0.5, 1, 2, 5 V_{RMS} になるように連続周波数スイープ入力信号を加えています。このテストでは、供給電源は $\pm 15\ V$ 、 U_1 - U_2 のOPアンプにはAD8610かAD845のペアを使っています(2個の1回路入りAD8610を2個使用したときの特性は、2回路入りAD8620の場合と似通ったものになる)。

これらの特性グラフの興味深い点は、 $THD+N$ が低く、かつ周波数によりまったく変化しないということです。これは真に理想に近いものといえます。低周波領域における歪みのスル化は、先に示した回路と同じくらい重要な問題です。最大レベル(5 V)のとき、

〈図1-62〉図1-61の回路でランダール社LL1517型トランスと2個のAD8610を用いたときの $THD+N$ の周波数特性 ($V_{OUT} = 0.5, 1, 2, 5\ V_{RMS}$, $R_L = 600\ \Omega$)



20 Hz 付近で $THD + N$ が若干上昇していることがわかります。

この AD8610 のデータでの広帯域の $THD + N$ 特性は、ここではデータを示しませんが AD845 のペアによる同様なテストよりも若干低い結果になりました。また、どちらの OP アンプの組み合わせでも、まったく平坦な $THD + N$ の周波数特性を示しました。

図 1-61 のバランス駆動回路が元来もつ特徴のために、図 1-58 の簡単なシングルエンド型回路と比較しても良好な低歪み特性が得られます。同じ理由から、ヌル調整についてもゲイン調整と信号源インピーダンスによる影響を受けません。したがってこの方式は、トランスの歪みをさらに低減させる強力な手法だと言えます。これらの理由により、バランス型駆動回路はプロ用途や高性能が要求される場合に推奨できます。しかし大切なこととして、歪みのヌル化を温度変化に対して安定化させることに注意が必要だという点は変わりありません。

このドライバ回路では LL1517 型をはじめとして、その他の多くのトランスを利用することができます。もちろん R_3 を適切に選定することが必要です。また、ここで示した特性データは、OP アンプをバッファなしで使っていることに注意してください。負荷のインピーダンスが非常に低い場合や長い伝送ラインにおいては、ここまで説明してきたようなユニティ・ゲイン・バッファを 2 個使い、 U_1 と U_2 の出力の両方にバッファを接続して動作させる必要があります。バッファを挿入することで、重い負荷や容量性負荷の場合でも図 1-62 に示したような $THD + N$ 性能を得ることができます。

◆参考文献◆

- (1) Walt Jung, "Op Amps in Line-Driver and Receiver Circuits, Part 1", Analog Dialogue, 26-2, 1992.
- (2) W. Jung, A. Garcia, "Op Amps in Line-Driver and Receiver Circuits, Part 2", Analog Dialogue, 27-1, 1993.
- (3) Walt Jung, "Walt's Tools & Tips: 'Op Amp Audio: Buffers Part I' " Electronic Design", September 1, 1998, pp.165, 166.
- (4) Walt Jung, "Walt's Tools & Tips: 'Op Amp Audio: Buffers Part II' " Electronic Design", October 1, 1998, pp.103, 104.
- (5) Paul Brokaw, "An IC Amplifier User's Guide to Decoupling, Grounding, And Making Things Go Right For a Change", Analog Devices AN202.
- (6) P. Brokaw, J. Barrow, "Grounding for Low and High Frequency Circuits", Analog Dialogue, 23-3 (1989) .
- (7) Alan Rich, "Shielding and Guarding", Analog Dialogue, 17-1 (1983) .
- (8) Scott Wurcer, "Input Impedance Compensation", discussion within AD743 data sheet, Analog Devices.
- (9) Scott Wurcer, "An Operational Amplifier Architecture With a Single Gain Stage and Distortion Cancellation", presented at 92nd Audio Engineering Society Convention, March 1992,

preprint #3231.

(10) W. Jung, S. Wurcer, 'A High Performance Audio Composite Line Stage' within "Applications for Amplifiers in Audio", Ch. 5 in W. Kester, Editor, 1992 Amplifier Applications Guide, Analog Devices, Inc., Norwood, MA, 1992, ISBN 0-916550-10-9.

(11) Walt Jung, 'High Performance Audio Stages Using Transimpedance Amplifiers', within Gary Galo, "POOGIE-5: Rite of Passage for the DAC960", The Audio Amateur, issue 2, 1992.

(12) Walt Jung, "Composite Line Driver with Low Distortion", Electronic Design Analog Special Issue, June 24, 1996, p.78.

(13) Walt Jung, "Walt's Tools & Tips: 'Op Amp Audio: Minimizing Input errors' ", Electronic Design, December 14, 1998, pp.80 ~ 82.

(14) George Pontis, "Floating a Source Output", HP Journal, August 1980.

(15) "Transformer Application Notes (various) ", Jensen Transformers, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, (213) 876-0059.

(16) Bruce Hofer, "Transformers in Audio Design", Sound & Video Contractor, March 15, 1986.

(17) Deane Jensen, "Some Tips on Stabilizing Operational Amplifiers", Jensen Transformers AN-001, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, (213) 876-0059.

(18) Werner Baudisch, "Schaltungsanordnung mit Verstärker mit Ausgangsubartrager", German patent DE2901567, issued July 24, 1980.

(19) Per Lundahl, "Mixed Feedback Drive Circuits For Audio Output Transformers", Lundahl Transformers, Norrtälje, Sweden, <http://www.lundahl.se>

謝辞：

この章の一部は、Walt Kester, "System Application Guide," Analog Devices, Inc., 1993, ISBN 0-916550-13-3 の第8章, Walt Jung, "Audio Preamplifiers, Line Drivers, and Line Receivers," pp.8-1 ~ 8-100 から引用したものです。

本稿の執筆にあたって、Lundahl Transformers 社の Per Lundahl 氏、ノルウェイの Arne Offenbergh 氏からたくさんの有益なコメントと資料をいただいたことに、深く感謝いたします。

訳者謝辞：

この章は難解な文章が多く、かつ筆者の Walt Jung 氏が定年退職されたため、Walt Kester 氏に翻訳に関して多大なるご協力をいただきました。氏に深く感謝申し上げます。

The translator would like to thank Mr. Walt Kester for his helpful advice and support while translating this very difficult portion, Section 6-1.

第 2 章

バッファ・アンプと容量性負荷

Walt Jung, Walt Kester / 訳：北村 透

本章では、オーディオ帯域から比較的高速な信号までに対応するバッファ・アンプについて解説していきます。また、バッファ・アンプで容量性の負荷をドライブする場合の問題点と対処法について考察します。

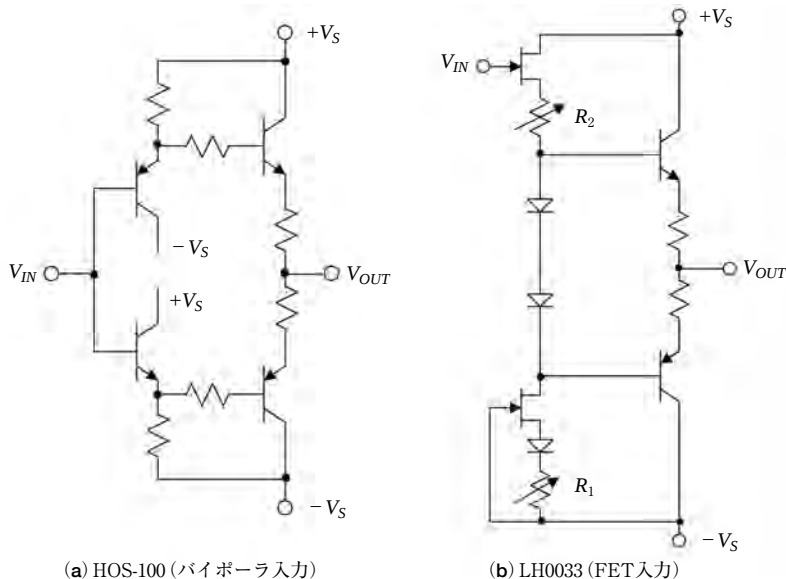
2-1 バッファ・アンプ

初期の高速回路では、高速バッファとして単純なエミッタ・フォロワが利用されていました。この頃、バッファ (buffer) とは一般に、ゲイン 1 (ユニティ・ゲイン) のオープンループ・アンプを意味していました。NPN トランジスタとマッチングした PNP トランジスタが利用できれば、図 2-1 (a) に示す単純なエミッタ・フォロワ回路の特性を改善することができます。このコンプリメンタリ回路 (complementary circuit) は、一次の直流オフセット電圧の補償*21 と 100 MHz 以上の帯域を実現しています。マッチングの取れていないディスクリートのトランジスタを利用し、トリミングを行わなくとも、オフセット電圧 50 mV (代表値) 以下が実現できます。この回路の初期の代表的な利用例として、アナログ・デバイsez社のハイブリッド・アンプ HOS-100 を挙げることができます。このデバイスは、初期の A-D コンバータや D-A コンバータ、サンプル&ホールド、マルチプレクサなどを構成する回路ブロックとして利用されました。

高い入力インピーダンスが要求されるときには、図 2-1 (b) に示すように、デュアル型の FET がコンプリメンタリ・エミッタ・フォロワ回路の前段に利用されます。このバッファ回路は、ナショナル セミコンダクター社 (National Semiconductor Corporation) の

* 21 : 【訳注】初段のトランジスタと出力段のトランジスタの V_{BE} が互いにオフセット電圧をキャンセルする動作をする。

〈図 2-1〉初期のハイブリッド型オープンループ・バッファ・アンプ



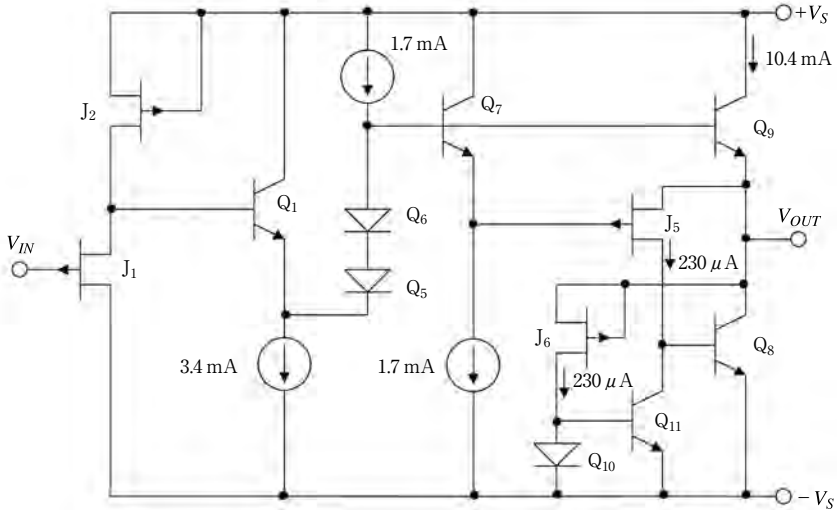
LH0033やアナログ・デバイセス社のADLH0033に利用されています。ハイブリッド素子であるこれらのデバイスは、厚膜抵抗をレーザ・トリムし、入力オフセット電圧を低減しています。たとえば、図 2-1 (b) の回路では、最初に R_1 によって特性の揃ったデュアル FET 2N5911 を流れるバイアス電流を調整します。その後、バッファ回路の入出力間オフセット電圧が最小になるように R_2 を調整します。この回路を用いると、100 MHz の帯域と約 -60 dBc 以下という中程度の歪み率が実現できます。しかしながら、500 Ω 以下の負荷を駆動すると、直流および交流の直線性が劣化します。

この機能を最初に完全なモノリシックで実現した IC は、図 2-2 に示すプレジジョン・モノリシック社 (Precision Monolithics, Inc.; PMI) の BUF03 です [参考文献 (1) 参照]。PMI は現在はアナログ・デバイセス社の一部門になっています。このオープンループ・バッファ IC は $2 V_{p-p}$ 振幅で、約 50 MHz の帯域を実現しました。

当時 (1979 年頃) の IC プロセスでは、一般にバーチカル PNP トランジスタは動作が遅く、周波数帯域が制限されていました。そのようなバーチカル PNP トランジスタを利用しない回路構成をとることによって広帯域回路を実現したところが BUF03 の興味深いところです。

この回路で、入力トランジスタ J_1 は、まったく同じサイズと特性の FET J_2 によってバ

〈図 2-2〉モノリシク・オープンループ・バッファ BUF03 (1979 年発売)



イアスされたソース・フォロワ回路を構成しているため、 J_1 のゲート-ソース間電圧は 0 V になります。 J_1 の出力はエミッタ・フォロワ Q_1 に加えられ、ダイオード Q_5 と Q_6 は、 Q_1 と Q_7/Q_9 で発生するベース-エミッタ間の電圧降下を補償します。

Q_7 に流れる電流は 1.7 mA で一定に保たれているため、 Q_7 の V_{BE} は一定です。トランジスタ Q_7 と Q_9 は電流が比例するように設計されており、 V_{BE} が等しいときに Q_9 には Q_7 の 6 倍の電流が流れます。負荷電流が変化して Q_9 の電流が増減すると、 Q_9 の V_{BE} は増減しようとし、この変化により J_5 のゲート-ソース間電圧が変化し、 Q_9 の電流が Q_7 の電流の 6 倍になるように、 Q_8 のベース電流を変化させます。負荷電流が $\pm 10\text{ mA}$ を越えるところまで、この局所的な負帰還回路は動作します。したがって、 Q_9 の電流は 10.4 mA で一定になるように保持されます（負荷に依存しない）。なぜならば、出力電圧や出力電流が変化しても Q_9 の V_{BE} は変化しないからです。

負荷が $1\text{ k}\Omega$ で出力電圧が 10 V のとき、トランジスタ Q_8 は 0.2 mA 引き込み、 Q_9 は負荷に 10 mA 、 J_5 に 0.2 mA 、そして J_6 に 0.2 mA 流し流し込みます。出力電圧が -10 V のとき、トランジスタ Q_8 は 20.2 mA 引き込み、そのため負荷に流れる合計電流は -10 mA になります。約 50 MHz のバンド幅 (2 V_{p-p} 振幅) を実現し、さらに DC オフセット電圧が 6 mV (代表値) 未満になるようにオンチップのツェナーザップ・トリミングが利用されて

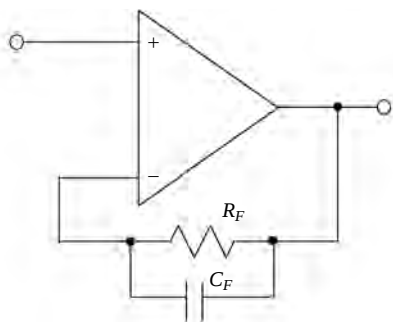
います。

ここまで述べてきたオープンループ・バッファは、広い帯域を実現していますが、負帰還回路の利点を利用できないという問題があります。オープンループ・バッファに、代表的なビデオ回路の負荷インピーダンスである $50\ \Omega$ 、 $75\ \Omega$ 、 $100\ \Omega$ などの負荷が接続されると、歪みと DC 特性の劣化が発生します。この解決方法は、適切に補償された広帯域 OP アンプをゲイン 1 のボルテージ・フォロワとして利用することです。初期のモノリシック・アンプではプロセスの制約により、そのような回路構成が困難であったために、オープンループ・バッファが一般的な解決策となっていました。

しかし今日では、ゲイン 1 で安定な OP アンプは電圧帰還型でも電流帰還型でも、すべてフォロワ回路として利用できます。しかしながら汎用 OP アンプは、一般に広い範囲のゲインと、種々の帰還条件で安定になるように補償されています。そのため低ゲイン域で、特にユニティ・ゲインの非反転回路で帯域を犠牲にしている部分があり、通常は外部での補償が必要となります。

一つの解決策は図 2-3 のように、必要とされるクローズドループ・ゲインで安定になるように OP アンプを補償し、同時にゲイン設定用抵抗をチップ上に内蔵することです。このような OP アンプは、内部でバッファを構成しているため、帰還入力の外部端子がないことに注意してください。また、抵抗と補償回路をチップ上に構成することは、寄生素素の影響を減少させることにも役立っています。

〈図 2-3〉初期のゲイン 1 のクローズドループ・モノリシック・バッファ



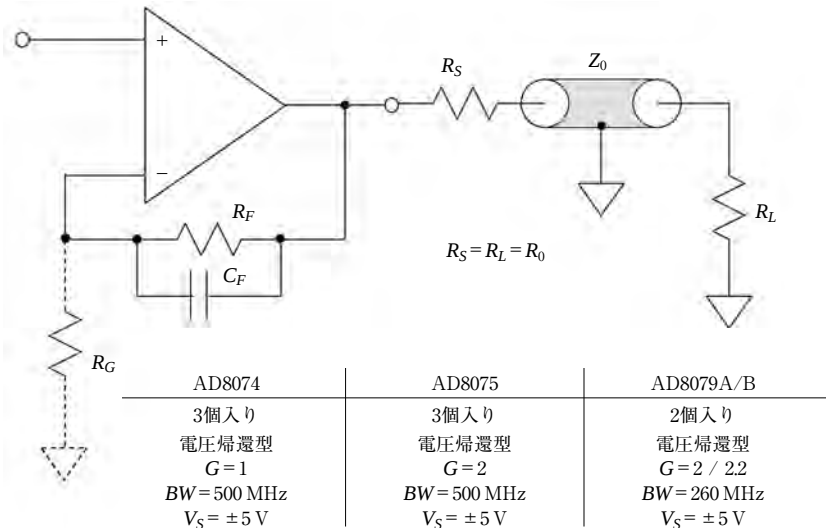
AD9620	AD9630	BUF04
電圧帰還型	電圧帰還型	電流帰還型
$G=1$	$G=1$	$G=1$
$BW=600\text{ MHz}$	$BW=750\text{ MHz}$	$BW=120\text{ MHz}$
$V_S=\pm 5\text{ V}$	$V_S=\pm 5\text{ V}$	$V_S=\pm 5\text{ V}\sim\pm 15\text{ V}$
1990年		1994年

このような方法で最適化されたOPアンプは何種類かあります。ロイ・ゴッサー (Roy Gossner) が設計したAD9620は、この方法をもっとも早くモノリシックICに取り入れたアンプです [参考文献(2) 参照]。AD9620は1990年に製品が発表され、 $\pm 5\text{V}$ の電源で600 MHzの帯域を実現しています。このバッファ・アンプは、ゲイン1に最適化された電圧帰還型デバイスです。AD9630は同じ技術を元に開発された類似のデバイスで、750 MHzの帯域を実現しています。

BUF04は、1994年に発売開始された120 MHzのバンド幅をもつゲイン1のバッファです [参考文献(3) 参照]。このデバイスは電源電圧 $\pm 5\text{V} \sim \pm 15\text{V}$ で動作し、大振幅信号に最適化されています。BUF04は広い電源電圧で動作するため、単独でゲイン1のバッファとして利用することもできますし、汎用OPアンプの出力電流能力を高めるために、帰還回路の中で利用することもできます (第1章を参照)。

ゲイン2のクロードループ・バッファ回路は、図2-4に示すように伝送線路のドライバ回路として広く利用されています。アンプ内部で規定される固定ゲインは、信号源インピーダンスと終端抵抗で発生する損失を補償するように設定されています。50 Ω 、75 Ω 、100 Ω が代表的な伝送線路のインピーダンスです。AD8074とAD8075は500 MHz帯域の3個入りバッファICで、それぞれゲイン1とゲイン2に最適化されています。AD8079AとAD8079Bは260 MHz帯域の2個入りバッファICで、それぞれゲイン2とゲイン2.2に最適化されています。

〈図2-4〉固定ゲインのビデオ伝送用ドライバIC



ここまでで紹介したバッファ・アンプは、すべてゲインが1倍～数倍の固定ゲイン・アンプでした。これらは広帯域固定ゲイン回路ブロックとして、ゲインを決定するための部品なしに、簡単に利用できます。もちろん(他の高速アンプと同様に)、電源のバイパス回路と適切なレイアウトが必要です。

ゲイン1で安定な電圧/電流帰還型 OP アンプは、そのほとんどがバッファ回路として利用できます。たとえば、電圧帰還型デバイスであれば1回路入りの AD817 (2回路入りの AD826)、電流帰還型デバイスならば AD811, AD8001, AD8015 や、これらのデバイスの2回路入りのタイプが利用できます。これらのほかに、低電圧で動作するレール・ツー・レール出力の OP アンプ AD8031/32 や AD8041/42 などもあります。

電圧帰還型 OP アンプを使用してゲイン1の高速バッファを構成するとき、通常は帰還回路の抵抗は不要ですから、回路は極めて簡単になります。しかし、すべての場合で抵抗が不要とはかぎらないので、デバイスのデータシートを確認してください。電流帰還型のユニティ・ゲイン・バッファ回路では必ず帰還抵抗が必要であり、その値は一般に 500 Ω から 1 k Ω の範囲です。基本回路で規定された抵抗値は、使用する電源電圧によって適切な値に設定しなければならないので注意してください。

2-2 容量性負荷の駆動

システム構成や信号の忠実度を考えると、ステージ間の接続は伝送線路が最適です。このことに関しては次章で詳しく述べます。しかしながら、すべてを伝送線路で設計することが、いつも可能とはかぎりませんし、現実的でない場合もあります。さらに、高性能回路の設計では、種々の寄生要素の影響を考慮しなければなりません。このような寄生要素の問題の一つは「容量性負荷」で、信号の伝達に伝送線路を利用しなければ、ほとんどの広帯域用途で問題となる可能性があります。

広帯域アナログ信号用のドライバ回路(信号を送送するための駆動回路)を設計するとき、容量性負荷(capacitive loading)の影響を常に考慮しなければなりません。なぜならば、プリント基板上には、簡単に容量が形成されるためです。特に広く長い信号ラインが、薄い、高誘電率の絶縁物で絶縁された広いグラウンド・パターン上に配置されると、大きな容量が形成されます。たとえば、0.025 インチ(0.635mm)幅のパターンが0.03 インチ(0.762mm)厚の G-10 基板でグラウンド・パターンと対向すると、22 pF/foot (72 pF/m)の容量を形成します[参考文献(4)、(5)を参照]。比較的小さな容量性負荷(たとえば 100 pF 未満)であっても問題となります。発振は起こさないまでも、要求される精度に信号がセトリングする時間が長くなることもあります。

高速アンプの容量性負荷は、高品質な信号伝送にとってほとんどの場合で有害です。し

かしながら、容量性負荷の問題をよく理解している回路設計者は、容量性負荷の影響と取り組み、より高性能な回路を編み出しています。伝送線路で接続されていない長距離伝送回路を利用するときは、容量性負荷の影響を注意深く確認し、回路の評価を行わなければなりません。特性がよくわからない容量性負荷に接続されるドライバ回路を設計するときは、容量性負荷の影響を受けないように、以下に述べる方法から、適切な設計手法を注意深く適用する必要があります。

マッチングの取れた短い伝送線路であれば、アンプの安定を保ちながら容量性負荷を駆動する方法がいくつかあります。

特定の容量負荷を補償する方法には下記の二つがあります。

- (a) 過補償 (overcompensation) を行う
- (b) ノイズ・ゲインを意図的に大きくすることによってクロスオーバー周波数を安定領域に移す

この二つの方法は、アンプの有効なクロードループ帯域幅を減少させるため特定の場合に有効といえますが、容量性負荷が接続されても安定性を保つことができます。

● 過補償を行う

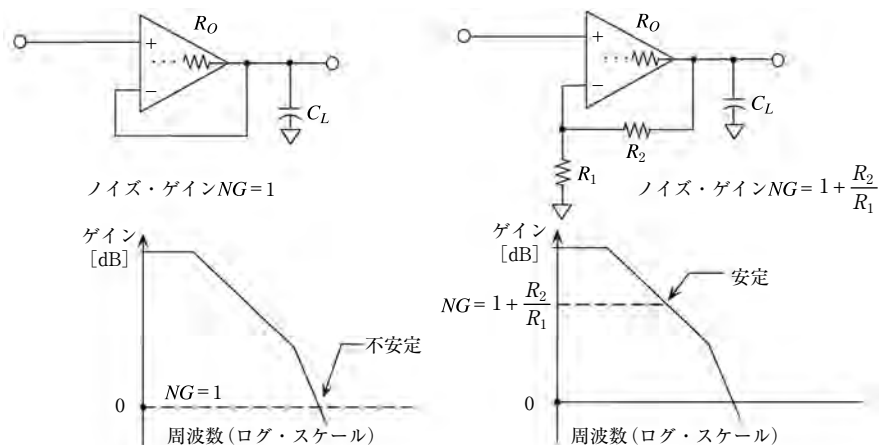
アンプを過補償することができれば、アンプの帯域を制限することができ、さらに容量性負荷が接続されても位相余裕に影響を与えることはありません。しかし実際には、このような方法が取れる位相補償用の端子を備えた高速 OP アンプは最近では少なくなっています。

しかしながら、たとえば AD829 のように、5 番ピンの AC コモン端子にコンデンサをつなぐことによって補償できる例もあります。新しい同様なデバイスに AD8021 があり、AD829 と同じような方法で補償することができます。一般に外部補償を利用できる OP アンプは、過補償を行って帯域幅を減少させることができます。このように、ゲイン 1 の周波数帯域 (ユニティ・ゲイン周波数) を減少させて、容量性負荷に対する安定性を保つことができます。

● ノイズ・ゲインを高める

ノイズ・ゲインを増加させた例を図 2-5 に示します。左図の容量性負荷が接続されたアンプは、ノイズ・ゲイン NG が 1 であるため不安定です。なぜならば、 $1/\beta$ の値がオープンループ特性の -12 dB/oct. の領域で交差するからです。このような場合、ノイズ・ゲインを大きくすればアンプの安定度を確保することができます。すなわち、右図の回路とボデ線図に示すように、 $1/\beta$ とオープンループ特性の交点が -6 dB/oct. の領域になるからです。

〈図2-5〉容量性負荷がOPアンプの安定性に与える影響



〈図2-6〉ノイズ・ゲイン (直流/交流) を増加させて回路を安定にする方法

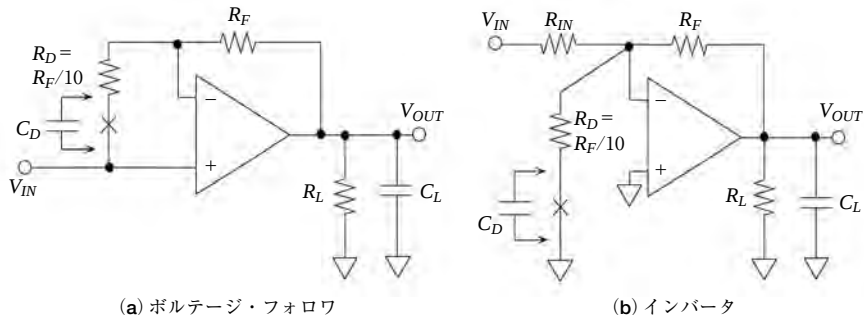
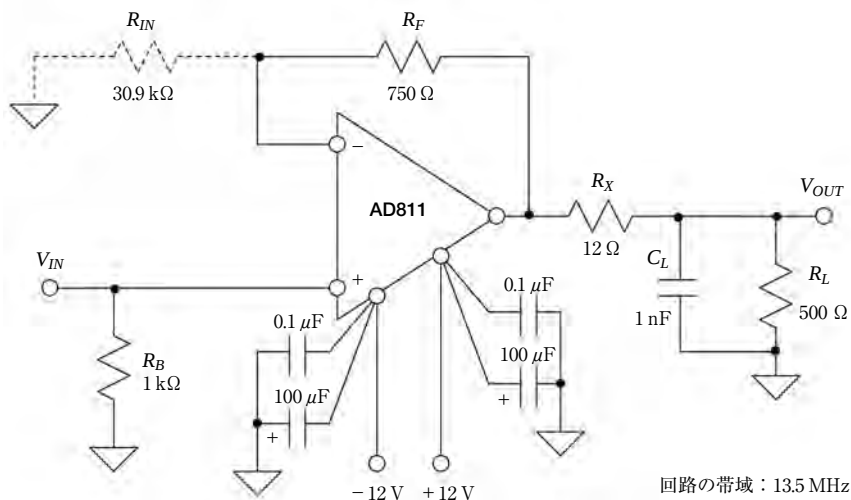


図2-6に示すように、抵抗あるいはRC回路をOPアンプの入力に入れることで、ノイズ・ゲインを高くすることができます (このことは回路の信号ゲインを大きくすることを直接には意味しない)。この手法は、OPアンプの内部回路に素子をつなぐ必要がないという特長があり、過補償よりも一般的に使うことができます。そのため、この方法はボルテージ・フォロウにもインバータにも使うことができます。付加した R_D と帰還抵抗 R_F により、回路が安定に動作するように、信号ゲイン (この例ではそれぞれ信号ゲインは1) よりも十分に大きなノイズ・ゲインを設定することができます。

負荷容量 C_L が、OPアンプのクロスオーバー周波数付近か、それより少し高い周

〈図 2-7〉ループ外に直列抵抗を接続して容量性負荷を切り離す方法



波数にポール（極）を作ると、負荷容量により生じた位相遅れが追加されて発振することがあります。しかし、 R_D を接続してノイズ・ゲインを大きく設定すれば、 $1/\beta$ のゲインとオープンループ・ゲイン特性の交点を、アンプの元々のクロスオーバー周波数の約1/10の周波数に移動することができます。このように、 $1/\beta$ のゲインとオープンループ・ゲイン特性の交点を十分に低い周波数に設定すれば、負荷容量 C_L によってアンプの元来のクロスオーバー周波数付近にポールがあっても問題はなくなり、アンプを安定に動作させることができます。

この方式の欠点は、 R_D が直流的に接続されている場合、直流オフセットと入力換算ノイズがノイズ・ゲイン倍になることです。しかし、 R_D と直列に C_D を接続して交流結合にすると、アンプのオフセット電圧は増加せず、ACノイズの増加も $1/(2\pi \cdot R_D \cdot C_D)$ 以上の周波数にかぎられます。ただし、 C_D を接続すると直流と交流とで異なる動作となるため、アンプのセトリング時間の問題に注意しなければなりません[参考文献(6)参照]。ここで挙げた例は一般的なもので、実際には個々のデバイスに応じて部品定数を決定しなければなりません。

●容量性負荷の分離

図2-7に示す、受動素子による容量性負荷の分離はもっと簡単な（そしてもっとも一般的な）方法です。この方法は、容量性負荷を帰還回路から分離するために、直列抵抗 R_X

を接続する方法で、電流帰還型/電圧帰還型、FET入力/バイポーラ入力など、OPアンプの形式を問わず利用することができます。

この方法の長所は、すでに述べたように、アンプの種類を問わずに利用できるという点です。ここでは、大電流ライン・ドライブに適した電流帰還型OPアンプAD811と、出力に直列に接続された分離抵抗 R_X (受動素子)で構成された例を示します。ここで要求される抵抗値はデバイスごとに異なるため、他のデバイスでこの方法を利用するときはデータシートを参照してください。接続可能な負荷容量と回路の安定を保つために必要な抵抗の最小値が掲載されています。

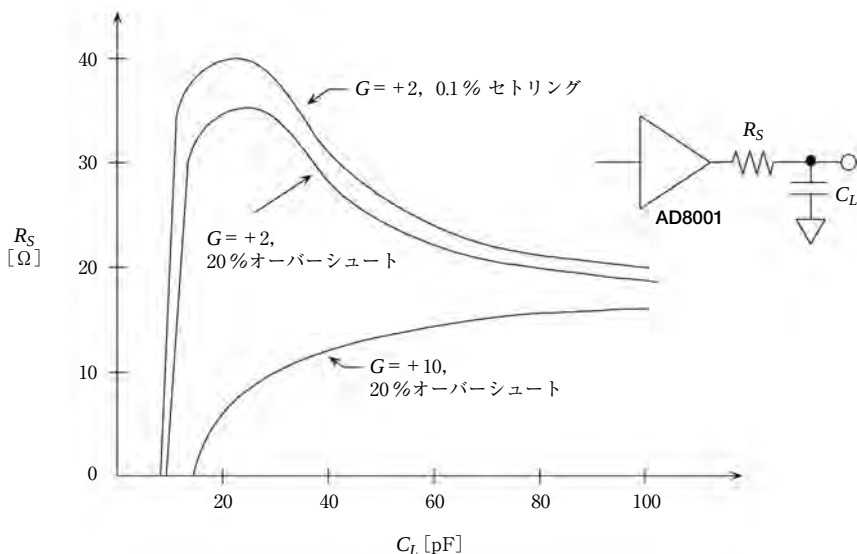
この方法の欠点は、 C_L と R_X の値で決まる帯域の制限と出力電圧振幅の減少、負荷容量 C_L と最大電流 I_{MAX} で決定されるスルー・レートの制限、 R_X と負荷抵抗 R_L で構成される電圧分圧回路によるゲイン誤差などです。ゲイン誤差は R_{IN} で補正することができ、この R_{IN} と R_F の比は、 R_L と R_X の比と同じにします。この回路例では、 $\pm 100\text{ mA}$ の電流で C_L を駆動しているため、出力 V_{OUT} のスルー・レートは $100\text{ V}/\mu\text{s}$ となり、AD811の本来のスルー・レート $2500\text{ V}/\mu\text{s}$ よりも遅くなっています。はなはだしいスルー・レートの低下がありますが、この回路を用いれば、簡単に容量性負荷に対する補償を行うことができます。他の補償方法を用いなくても、直列抵抗 R_X を $50\ \Omega \sim 100\ \Omega$ にすれば、ほとんどすべてのOPアンプでこの方法は使えます。ここでは非反転増幅回路の例を示しましたが、同じ手法は反転増幅回路でも利用できます。

●高速OPアンプでの容量性負荷の分離

非常に高速なOPアンプを利用する回路や、セトリング時間が大切な用途では、小さな容量が周波数特性に大きな影響を与え、しかもこの影響が不可避な場合があります。このような用途の一例として、A-Dコンバータの入力を駆動するアンプが挙げられます。高速A-Dコンバータの入力部は、しばしば容量性を示す構造になっているため、相反する問題が存在します。つまり、このような用途ではアンプは容量を安定に駆動し、最大のバンド幅と最小のセトリング時間を実現しなければなりません。このように負荷が容量性の場合、要求されるセトリング時間を満たすように R_S と C_L の値を最適化しなければなりません。

伝送線路の駆動回路では、伝送線路とインピーダンス・マッチングを取るためにアンプに直列に抵抗を接続します。入力抵抗が高いA-Dコンバータを駆動するときも同じように直列に抵抗を接続しますが、その理由はインピーダンス・マッチングではありません。

A-Dコンバータの入力容量からOPアンプの出力をアイソレーションし、リングングの発生を防ぐためです。高周波においては、OPアンプの出力インピーダンスは周波数とともに上昇するインダクタンスのような挙動を示し、負荷容量 C_L によりピーキングが発生

〈図 2-8〉 負荷容量 C_L に対して要求される R_S (AD8001 の例)

したり、はなはだしい場合は発振したりします。OP アンプのバンド幅が内部トランジスタの f_t の数十%程度だと、容量性負荷の影響は OP アンプの内部回路にも及び、状況をさらに複雑にします。ほとんどの広帯域 OP アンプ、たとえば AD8001 はこのような問題はらんでいます。

一般に、小さなダンピング抵抗 R_S を負荷容量 C_L に直列に接続することにより、望ましい応答を得ることができます(図 2-8 参照)。この抵抗は、必要な応答特性が得られる値とします。従来は、単に安定が保たれる値か、あるいは周波数応答のピーキングを抑える値が選択されてきましたが、たとえば 0.1% (あるいは 0.01%) にセトリングさせるような厳しい要求を満たすためには、異なる値を選択する必要があります。OP アンプによっては、図 2-8 に示すような R_S - C_L の最適値を求めるためのグラフが準備されています。このようなグラフは用途によって異なる R_S を決定するために役立ちます。

このグラフの形は次のように説明できます。 C_L が非常に小さいときには抵抗は不要ですが、 C_L がある値まで増加すると R_S が必要となってきます。ダンピングが必要な周波数は $R_S \cdot C_L$ の時定数に関係しているため、 R_S はゼロから急激に増加し、そして C_L の増加にともなって R_S は減少します。たとえば、セトリング精度 0.1% のように厳しい要求では、同一の C_L に対して要求される R_S の値は大きくなり、そのカーブは 20% のオーバーシュートのゆるいカーブより大きな値 (R_S について) をとります。図ではゲイン 2 の例で、

0.1%へのセトリング（上のカーブ）と20%のオーバーシュート（中央のカーブ）のカーブを示しています。クローズドループ・ゲインを大きくすると、この問題は著しく軽減され、同じ特性に対して要求される R_S の値が減少します。図中の一番下のカーブがこの例に当たり、AD8001を利用してクローズドループ・ゲインが10の場合、20%オーバーシュートとなる R_S の値を示しています。このことは、図2-5で説明した容量性負荷がOPアンプの安定性に与える影響と関連しています。

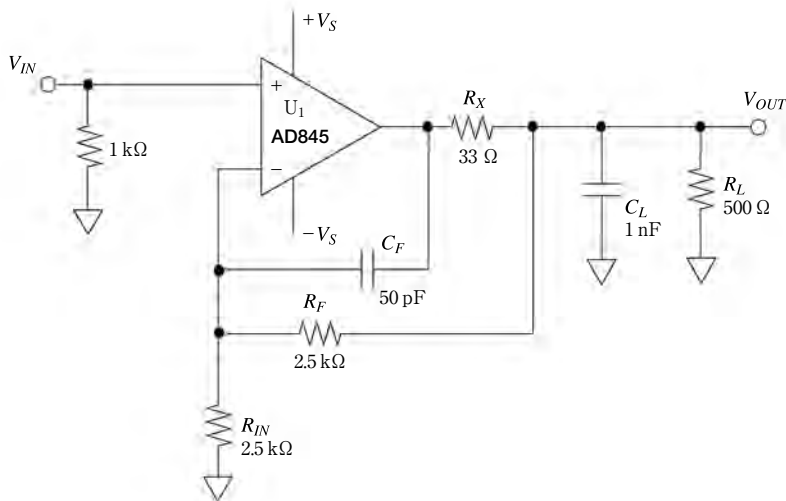
R_S によって特性を最適化することができますが、一般に大きな C_L はバンド幅とセトリング時間を劣化させます。 $R_S \cdot C_L$ の時定数を大きくすると、この時定数で回路の周波数特性が決定されてしまうためです。どのような回路でも、プリント基板の寄生素やその他の影響をよく考慮したあとで R_S の最適化を行う必要があります。

●ループ内補償

アクティブなループ内補償は図2-9に示すような回路で利用することができます。この回路は上述の受動素子による補償を改良した回路で、 R_X によって発生する直流および低周波で発生する誤差をなくすために帰還を利用しています。「受動素子補正」とは対照的に、「アクティブ補償」は積分器として C_F を接続することができない電流帰還型OPアンプでは利用できず、電圧帰還型OPアンプでのみ利用可能です。

この回路は、抵抗 R_X でアイソレーションした回路の負荷側から直流帰還をかけている

〈図2-9〉直流および低周波ゲイン誤差を発生させずにループ内で容量性負荷を補償する方法



ため、直流誤差が改善されます。交流信号の帰還は C_F を通じ、 R_X/R_F をバイパスしています。適切な容量をもつ C_F (R_X/R_F が一定であっても C_L により最適値は変わる) を接続することにより、ダンピングの効いた出力を得ることができます [参考文献(6), (7)を参照]。

この回路を用いても、バンド幅は狭まり、ヘッド・ルームは減少し、そして (通常は) スルー・レートも減少しますが、直流誤差は大幅に改善されます。この回路の欠点は、 C_L に対して最適の C_F を選択しなければならないことで、たとえ最初に最適な C_F を設定しても、 C_L が変化してしまえばその周波数応答はおおよそ平坦とはいいたがたい特性になってしまいます。この回路は、 U_1 と C_F で積分器を構成するため、電圧帰還型 OP アンプでのみ利用可能です。 R_{IN} の接地側を入力信号に接続し、OP アンプの非反転入力端子を接地することにより、反転増幅回路として利用することもできます。

●内部補償

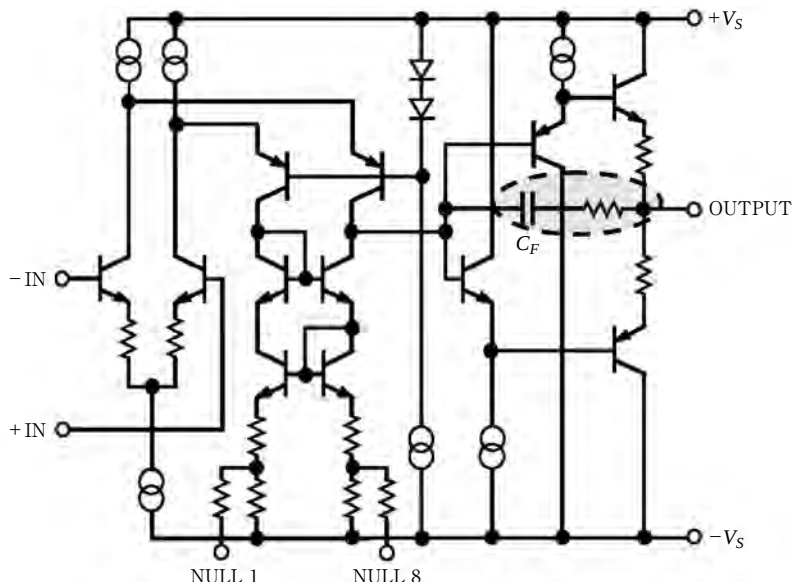
容量性負荷に対する補償回路を内蔵している OP アンプもあります。いかなる負荷容量に対しても、どのような帰還条件であっても動作するこの補償方法は、もっとも利用範囲の広い補償方法です。この方法の欠点は、補償回路を内蔵しない OP アンプと比較すると歪みが大きくなることと、容量負荷に対する補償量がいくぶんか振幅依存性をもつことです。

内部容量補償された OP アンプは、ユーザが何もしなくてよいため、最も良い方法のように思われます。図 2-10 に内部容量補償された AD817 の簡略した等価回路を示します。図では、エミッタ・フォロワ出力段付近にある容量性負荷に対する RC 補正回路を点線で囲んで示しています。この RC 回路は、特定の負荷条件下で動作することに注意してください。

通常の負荷 (容量性のない軽い抵抗負荷) の場合、出力段での入出力電圧誤差は小さいため、 C_F を含む回路網にかかる電圧は低く、AD817 のインピーダンスの高い補償回路接続点に与える影響は極めて少ないか、あるいはまったく影響を与えません。しかしながら、容量性負荷 (あるいは他の重い負荷) が接続されていると、大きな電流により C_F の回路の両端に電位差が発生し、補償点に接続された容量が機能しはじめます。重い負荷によって効果を発揮する補償容量は、出力に負荷容量 C_L が接続されると、アンプの速度を減少させます。参考までに述べると、10 MHz において 100 pF の負荷を $2 V_{pp}$ で駆動するために必要な電流は、 $6.3 \text{ mA}_{\text{peak}}$ ($12.6 \text{ mA}_{\text{pp}}$) です。

この補償の仕組みはアンプの出力段に組み込まれており、回路全体の補償動作をダイナミックに行うことができるため、外部に接続された帰還回路や容量値の影響を受けません。別の言葉でいうと、この方法を利用すれば、設計条件と無関係にうまく回路を動作させることができます (正しい IC を選択することが唯一の条件となる)。内部に容量性負荷の補

〈図 2-10〉容量性負荷の補償を内部回路で実現した AD817 の等価回路



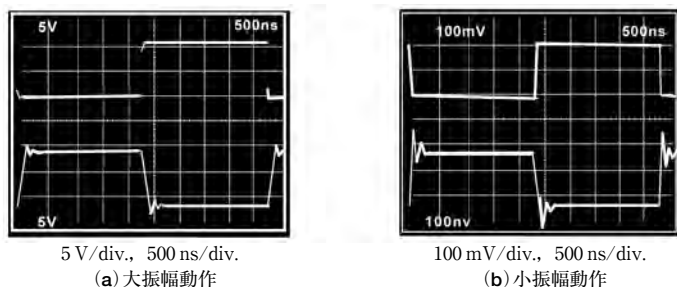
償回路を備える IC の例として、AD817 および AD847、それらの 2 回路入り品として AD826 および AD827 を挙げることができます。

しかしながら、この方法にもいくつかの注意点があります。受動素子を用いた補償方法と同様に、出力電流が増加すると、発振を防止するために素子の動作は遅くなり、バンド幅が狭くなります。また、出力電流が最大るとき、補償用の内部容量 C_F の端子間電圧が最大になるため、この適合型補償回路の補償量は最大になります。一方、信号レベルが小さいと、補償回路はアンプの動作スピードをあまり制限しないため、回路によっては信号が小さいときに最大のリングングが発生します。

図 2-11 に内部容量による容量性負荷の補償動作を示します。左側が大振幅動作をさせたときの入出力波形で、右側が小振幅動作のときのものです。この例は、AD817 を使用したゲイン 1 の反転増幅回路の例です。電源電圧は $\pm 15\text{ V}$ 、負荷抵抗 $1\text{ k}\Omega$ 、負荷容量 1 nF で、入力抵抗および帰還抵抗はそれぞれ $1\text{ k}\Omega$ です。上の波形が入力信号、下の波形が出力信号で、時間軸は 500 ns/div. で固定です。

左図の入力信号は $10\text{ V}_{\text{p-p}}$ で、出力に容量性負荷が接続されているためにスルー・レートが低くなっていますが、オーバーシュートは振幅に比較してそれほど小さくなく、比較的良好なセトリングを示しています。大振幅の場合、バンド幅は C_L によって制限されま

〈図 2-11〉内部で容量性負荷を補償した OP アンプの信号振幅と出力応答の関係



す。右図の入力信号は $200 \text{ mV}_{\text{p-p}}$ で、小振幅で動作させているため、大振幅と比較してオーバーシュート量、リングングともに大きくなっています。内部容量による容量性負荷補償アンプの性能は振幅依存性をもちますが、どのような容量性負荷を接続しても安定であるということに注目してください。

この補償方法は原理的に非直線性を発生し、アンプの歪み特性と負荷駆動特性に影響を与えるため、ビデオ用途で利用するときには注意が必要です。内部補償を行う C_F 回路は、AD817 や AD847 のようなデバイスの歪み特性や微分ゲイン/微分位相特性を若干劣化させます。したがって、最高のビデオ回路の AC 性能を達成するためには、 C_F 回路の利用は避けるべきです。

*

*

ここまで、容量性負荷に対する対処方法と、そのトレードオフを説明してきましたが、どのような方法をとっても OP アンプのバンド幅が狭くなり、スルー・レートが遅くなることを避けることはできません。もし、それらが許容できないのであれば、整合をとった伝送線路を利用する必要があり、その方法については次章で解説しています。

容量性負荷をドライブするとき、内部で容量補償された OP アンプを選択し、容量性負荷の問題を忘れてしまうのが一番簡単に思われます。実際、この方法は容量性負荷に対する「特効薬」です。適切な OP アンプを選択するだけで、容量性負荷のことなど考慮しなくてすむのですから、最良の方法のように思えます。

内部容量による補償方法は巧妙な方法ですが、内部の補償用 C_F -R 回路をもたない同等な OP アンプと比較すると、原理的に歪み特性が劣化します。「うまい話には気をつけろ」といいますが、最高の周波数特性を実現しようとしたとき、最新のデバイスを採用するか、内部容量補償されたデバイスを採用するかを真剣に検討する必要があります。たとえば、AD818 はゲイン 2 で安定な、映像信号用の最高のゲイン/位相特性をもつビデオ・アンプ

です。このAD818は、ゲイン2で安定なOPアンプAD817から、容量性負荷のための内部補償回路を取り去ったOPアンプです。ビデオ信号のドライバ用途で、AD817はAD818と同じような性能を達成することはできません。

一方、歪み特性に対する要求が厳しくなければAD817は良い選択といえるでしょう。簡単に利用することができ、容量性負荷にも強いOPアンプといえます。

◆参考文献◆

- (1) George Erdi, "A $300\text{V}/\mu\text{s}$ Monolithic Voltage Follower", IEEE Journal of Solid State Circuits, Vol.SC-14, No.6, December, 1979, pp.1059 ~ 1065.
- (2) Royal A. Gosser, "Wideband Transconductance Generator", US Patent 5,150,074, Filed May 3, 1991, issued September 22, 1992.
- (3) Derek. F. Bowers, "A 6.8mA Closed-Loop Monolithic Buffer with 120MHz Bandwidth, $4000\text{V}/\mu\text{s}$ Slew Rate, and $\pm 12\text{V}$ Signal Compatibility", 1994 Bipolar/BiCMOS Circuits and Technology Meeting 1.3, pp.23 ~ 26.
- (4) Walt Kester, "Maintaining Transmission Line Impedances on the PC Board", within Chapter 11 of Walt Kester, Editor, System Application Guide, Analog Devices, Inc., 1993, ISBN 0-916550-13-3.
- (5) William R. Blood, Jr., MECL System Design Handbook, (HB205, Rev.1), Motorola Semiconductor Products, Inc., 1988.
- (6) Joe Buxton, "Careful Design Tames High-Speed Op Amps", Electronic Design, April 11, 1991.
- (7) Walt Jung, "Op Amps in Line-Driver and Receiver Circuits, Part 1", Analog Dialogue, Vol.26-2, 1992.
- (8) Dave Whitney, Walt Jung, "Applying a High-Performance Video Operational Amplifier", Analog Dialogue, 26-1, 1992.