

OPアンプ大全 第4部

データ・コンバータ周辺のOPアンプ

Chapter-3 Using OP Amp with Data Converters

イントロダクション	79
A-D/D-A コンバータの特性仕様	85
A-D コンバータ入力の駆動	101
A-D/D-A コンバータへの基準電圧	129
D-A コンバータ出力のバッファリング	135

第 1 章

イントロダクション

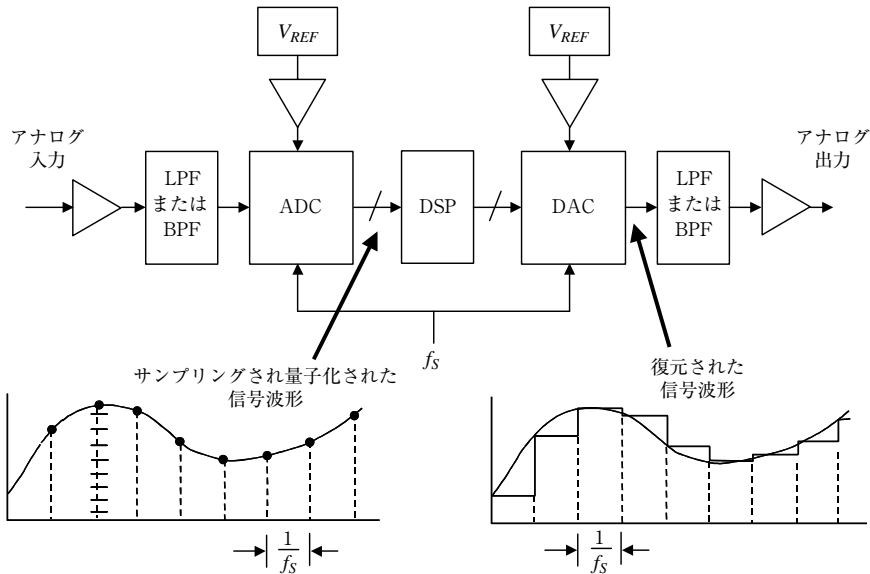
Walt Kester / 訳：北村 透

本書の第4部では、データ・コンバータとOPアンプ回路を含む周辺回路について解説します。データ・コンバータ回路を設計するためには、非常に広範な技術を理解する必要があります。そこで、この第4部では読者がOPアンプの正しい選択をするために必要な最小限の知識を提供できるように考えました。詳細については参考文献に譲ります [参考文献 (1) ~ (5)]。

図1-1に、一般的な離散信号処理システムのブロック図とOPアンプ回路を示します。入力信号を初段増幅回路で増幅/帯域制限し、A-Dコンバータ(ADC; Analog to Digital Converter)に加えます。前置増幅回路が必要かどうかは、A-Dコンバータの入力回路構成によって決まります。たとえば、スイッチト・キャパシタ・タイプのA-Dコンバータでは、その入力回路の構成から過渡電流が流れます。その過渡電流が信号源に影響を与えないようにするために、前段に増幅回路が必要となります。出力インピーダンスの低い適切なアンプを選択すれば、A-Dコンバータの入力に十分な電流を供給することができます。また、A-Dコンバータの入力条件と信号レベルを合わせるために、OPアンプを用いたオフセットとゲインの調整回路が必要となる場合もあります。

離散信号処理回路でのもうひとつの重要な回路は、アンチエイリアシング・フィルタ(anti-aliasing filter; 折り返し防止フィルタ)で、これによってナイキスト周波数 $f_S/2$ 以上の周波数成分を除去しなければなりません。一般にこの回路は、ローパス・フィルタ(LPF; Low Pass Filter, 低域通過フィルタ)ですが、アンダーサンプリング・システムではバンドパス・フィルタ(BPF; Band Pass Filter, 帯域通過フィルタ)が利用されます。OPアンプによる増幅回路はシステムの方式により、フィルタの前あるいは後に接続されます。フィルタ回路にアクティブ回路を利用した場合、フィルタ回路の最終段をバッファ回路として利用できます。アクティブ・フィルタ回路の詳細については、本大全の第3巻(原著ではChapter-5)で解説しています。

〈図 1-1〉増幅ブロックを含む代表的な離散信号処理システム



入力信号は増幅/帯域制限を受けたあと、A-Dコンバータに加えられます。通常、A-Dコンバータの最大入力電圧範囲は基準電圧 V_{REF} によって決まります。基準電圧を内蔵しているA-Dコンバータもありますが、内蔵されていない場合は外部基準電圧が必要となります。外部基準電圧を利用する場合、OPアンプによるバッファ回路が必要となる場合もあります。A-Dコンバータの基準電圧入力ピンが内部のスイッチト・キャパシタ回路に接続されていると過渡電流が流れます(スイッチト・キャパシタ型A-Dコンバータの入力回路と同様)。このため、基準電圧源が過渡電流の影響を受けないようにするためにバッファ回路が必要となります。バッファ回路を内蔵した基準電圧源を使えば、電流供給能力が十分に大きいため外部の増幅回路は不要です。

A-Dコンバータの出力は、図1-1中のDSP(Digital Signal Processor)と記載されたブロックでデジタル信号処理されます。DSPは、デジタル・フィルタやFFT(高速フーリエ変換)のような繰り返し演算に最適化された演算処理回路です。DSPの出力はD-Aコンバータ(DAC; Digital to Analog Converter)によってデジタル信号からアナログ信号に復元されます。離散信号処理で発生した影像周波数成分を除去するために、D-Aコンバータの出力も帯域制限をしなければなりません。また、信号の振幅やオフセット電圧を調整するために増幅回路が必要となります。一般に、出力フィルタ回路はD-Aコン

〈表 1-1〉データ・コンバータ回路における OP アンプの用途

- ・ゲイン調整
- ・DC レベル調整
- ・A-D コンバータの過渡電流に起因する信号源への負荷効果の防止
- ・基準電圧出力の電流増幅
- ・D-A コンバータ出力の増幅
- ・A-D コンバータ前段のアンチエイリアシング・フィルタ
- ・D-A コンバータ後段のイメージ周波数成分除去用フィルタ

バータとバッファ回路の間に接続されますが、逆順となる場合もあります。D-A コンバータの出力にアクティブ・フィルタによる帯域制限回路を利用すると、帯域制限とバッファ回路をひとつの回路で実現することができます。

表 1-1 に、データ・コンバータ回路での OP アンプの用途について簡単にまとめておきます。

1-1 データ・コンバータの動向

データ・コンバータ周辺で使用する OP アンプに要求される性能について理解するために、データ・コンバータの動向について考えてみましょう。まず、コンバータの性能について検討してみます。システム全体の性能を考えたとき、コンバータの性能が最も重要だからです。低周波 (10 Hz より低い信号帯域) のシステムでは、分解能が 24 ビット程度の $\Sigma\Delta$ 型 A-D コンバータがよく利用されています。一般に、オフセットとゲイン精度を保証するために、工場出荷時の校正機能や自動校正機能が $\Sigma\Delta$ 型 A-D コンバータには内蔵されています。より高い周波数の信号処理用 A-D コンバータは、広いダイナミック・レンジ (低歪みと低ノイズ) と高速サンプリング、そして優れた AC 特性が要求されます。

このほかに、省電力、単一電源動作、低価格、小型パッケージなどが、データ・コンバータに要求されます。このような要求を満たそうとすると、信号振幅が小さくなり、S/N が劣化するなどの問題も発生します。さらに、低価格な CMOS プロセスを利用したデータ・コンバータは、チップ上にアンプを作り込むことが難しく、多くの場合で外部バッファ回路が必要となります。表 1-2 に、一般的なデータ・コンバータの最近の動向を簡単にまとめておきます。

すでに述べたように、CMOS タイプの A-D コンバータの入力ピンは、スイッチト・キャパシタ回路で構成されたサンプル&ホールド回路に接続されているため、容量を充電するために過渡電流が流れます。信号源が影響されないようにするためには、バッファ回路

〈表1-2〉データ・コンバータの動向

- ・高速サンプル・レート，高分解能，優れたAC特性
- ・単一電源動作（+5V，+3Vなど）
- ・低消費電力
- ・より小さな入出力信号振幅
- ・低価格CMOSプロセスの利用
- ・小型パッケージ
- ・表面実装への対応

を利用しなければなりません。ほとんどのBi-CMOS/バイポーラ・タイプのデータ・コンバータはバッファ回路を内蔵していますが、CMOSタイプのコンバータと比較して、価格が高く、消費電力が多くなります。したがって、データ・コンバータに合わせてOPアンプを選択しなければなりません。OPアンプの選択手順を完全にマニュアル化することは困難ですが、次のようなガイドラインを示すことができます。

データ・コンバータのバッファ回路として利用するOPアンプは、データ・コンバータのDC/AC特性を劣化させないことが最も大切です。おそらく読者は、OPアンプのデータシートを注意深く読むことがバッファ用OPアンプの選定に重要だと思われるでしょう。たとえば、データ・コンバータの規格とOPアンプの規格を並べて、重要な特性を一つ一つ比べることが必要だと思われるかもしれませんが、確かに、そのようにすればある程度の検討ができますが、より正確な結論を得るためにはデータ・コンバータに接続された状態で、OPアンプがどのような性能を発揮するかを検討しなければなりません。たとえば、回路ゲイン、ゲイン設定のための抵抗値、信号源インピーダンス、出力負荷特性、入出力信号の振幅、入出力同相電圧の範囲、電源電圧など、すべての項目にわたってOPアンプの特性を検討する必要があります。

どんなに詳しく書かれたOPアンプのデータシートであっても、データシートの検討だけではデータ・コンバータ回路で要求される条件を満たしているかどうかを判断することはできません。実際の動作条件に合致しているかを推定だけで判断すると、うまく動作しないかもしれません。OPアンプはデータ・コンバータの過渡電流の影響を受け、この過渡電流によって生じるOPアンプの特性劣化はデータシートにはほとんどの場合に記載されていないからです。

推奨されるOPアンプの種類や参考回路が、データ・コンバータのデータシートには記載されています。しかし、そのデータ・コンバータが発売された時点で推奨されていたOPアンプは、今では新しいOPアンプに置き換えられ、廃止品種になっているかもしれません。

〈表 1-3〉A-D/D-A コンバータの周辺に使用する OP アンプの選定上の注意

- ・ A-D/D-A コンバータの性能を劣化させないこと
- ・ 一般に AC 特性が最も重要
 - ノイズ
 - 帯域幅
 - 歪み
- ・ OP アンプのデータシートだけから選定することは、A-D/D-A コンバータと組み合わせた実回路の特性と一致しないため困難
 - 電源電圧
 - 信号振幅範囲 (差動電圧範囲/同相電圧範囲)
 - 負荷 (静的負荷/動的負荷)
 - ゲイン
- ・ 特性条件で検索する
- ・ A-D/D-A コンバータのデータシートに推奨アンプの記載あり
(ただし、最新のデバイスは含まれない)

アナログ・デバイセズ社やそのほかの OP アンプ・メーカーのウェブ・サイトを利用すれば、アンプの特性条件の検索ができ、部品選択が容易になります。たとえば、最初に最小電源電圧 +3V を選定します。次に、周波数帯域で検索し、そしてさらにそれ以外の要求仕様を入力していけば、要求を満たす OP アンプの選択肢を狭めていくことができます。表 1-3 に、OP アンプ選択手順の要約を示します。

ここで示している手順は、OP アンプの選定に必ずしも必要ではありません。しかし、膨大な種類の OP アンプから、個々のデータシートを参照できる程度にまで候補を絞り込むことができます。そのあとで詳細な検討を行い、使用する OP アンプの選定ができるようになります。

今まで述べたように、適切なインターフェース回路を設計するためには、OP アンプとデータ・コンバータそれぞれについてよく理解しなければなりません。データ・コンバータの詳細を理解するためには参考文献 (2) ~ (6) を参照してください。次の章では、データ・コンバータ動作の詳細な内容には踏み込まず、重要な特性について述べていきます。残りの章で、種々のデータ・コンバータ回路で実際に利用される、個々の OP アンプ回路について解説していくことにします。

◆参考文献◆

- (1) ADI website, at <http://www.analog.com>
- (2) Walt Kester, Editor, Practical Analog Design Techniques, Analog Devices, 1995, ISBN: 0-916550-16-8.
- (3) Walt Kester, Editor, High Speed Design Techniques, Analog Devices, 1996, ISBN: 0-916550-

17-6.

(4) Chapters 3, 8, Walt Kester, Editor, Practical Design Techniques for Sensor Signal Conditioning, Analog Devices, 1999, ISBN: 0-916550-20-6.

(5) Chapters 2, 3, 4, Walt Kester, Editor, Mixed-Signal and DSP Design Techniques, Analog Devices, 2000, ISBN: 0-916550-23-0.

(6) Chapters 4, 5, Walt Kester, Editor, Linear Design Seminar, Analog Devices, 1995, ISBN: 0-916550-15-X.

第 2 章

A-D/D-A コンバータの 特性仕様

Walt Kester / 訳：北村 透

A-D コンバータや D-A コンバータについて考えるとき一番大切なことは、それらの出力/入力信号はデジタルであり、信号は量子化されているということです。N ビットという表現は 2^N 種類の状態を意味し、(基準電圧が固定であれば) N ビットの D-A コンバータは 2^N 段階のアナログ出力状態をもち、N ビットの A-D コンバータは 2^N 個のデジタル出力をもちます。ここでアナログ信号とは、通常、電圧あるいは電流です。

2-1 A-D/D-A コンバータの静的特性と DC 誤差

データ・コンバータの分解能を表す方法には、いくつかの種類があります。最下位ビット (LSB ; Least Significant Bit) の重み、フルスケール値の百万分率 (ppm FS ; parts per million of full scale), あるいは mV などです。個々のデバイスによって (同じメーカーのデバイスであっても) 異なる方法で分解能を定義していることがあるので、デバイス同士を比較するためには、それぞれの定義方法を理解し、同じ単位に変換し、比較するようになければなりません。分解能と最下位ビットの関係を表 2-1 に示します。

すでに述べたように (表 2-1 からも明らかのように)、コンバータの分解能である LSB 値はさまざまな単位で表されます。表 2-1 で示したように 10 V をフルスケール値として換算しておけば、別のフルスケール値に容易に変換することができます。

データ・コンバータの周辺で利用する OP アンプ回路について考えるまえに、データ・コンバータを含めたシステムの要求仕様と、それによって OP アンプ回路に期待される性能について検討しなければなりません。本章では、データ・コンバータ周辺回路の性能と誤差について考えていくことにします。

データ・コンバータが利用されはじめた当初、おもな応用分野は計測と制御でした。これらの用途では、変換速度はゆっくりとしていて、データ変換のタイミングはあまり重要

〈表 2-1〉量子化による最下位ビット (LSB) の重み

分解能 N	2^N	電圧値 [10V FS]	ppm FS	% FS	dB FS
2 ビット	4	2.5 V	250,000	25	- 12
4 ビット	16	625 mV	62,500	6.25	- 24
6 ビット	64	156 mV	15,625	1.56	- 36
8 ビット	256	39.1 mV	3,906	0.39	- 48
10 ビット	1,024	9.77 mV (10 mV)	977	0.098	- 60
12 ビット	4,096	2.44 mV	244	0.024	- 72
14 ビット	16,384	610 μ V	61	0.0061	- 84
16 ビット	65,536	153 μ V	15	0.0015	- 96
18 ビット	262,144	38 μ V	4	0.0004	- 108
20 ビット	1,048,576	9.54 μ V (10 μ V)	1	0.0001	- 120
22 ビット	4,194,304	2.38 μ V	0.24	0.000024	- 132
24 ビット	16,777,216	596 nV *	0.06	0.000006	- 144

* : 600 nV は 2.2 k Ω の抵抗が 25 $^{\circ}$ C で発生する 10 kHz 帯域の熱雑音に相当

注 : 10 ビット, 10 V フルスケールならば, 1 LSB は 10 mV あるいは 1000 ppm または 0.1 % となる. そのほかの値は 10 ビットの値に対して 2 の累乗の関係になっている

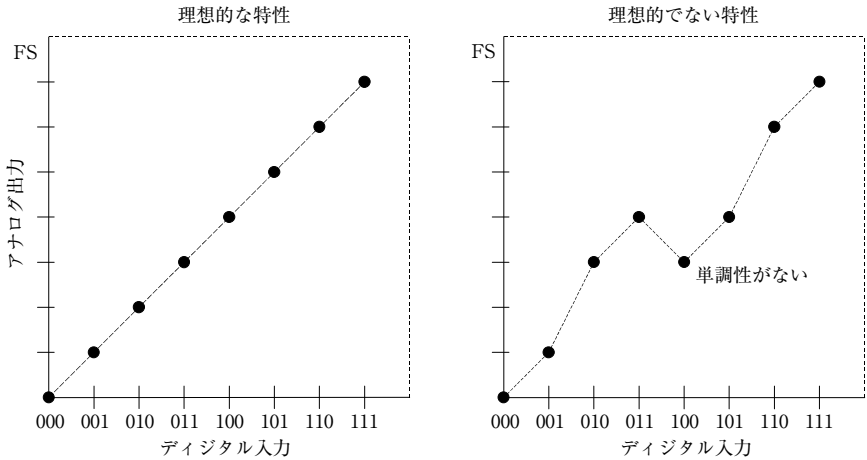
でありませんでした. このような用途ではデータ・コンバータの直流特性が重要で, 変換のタイミングと交流特性はあまり重要とされません. しかし今日, 多くのデータ・コンバータはサンプリング・システムや復調システムに利用され, AC 特性が重要になってきています (DC 特性はそれほど重要視されない).

図 2-1 は, 3 ビットの単極性 D-A コンバータの変換特性について, 理想的なものと理想的でないものを示しています. D-A コンバータの入力と出力はそれぞれ量子化された値で, このグラフでは 8 点で表されています. ここでは, この 8 点を結んだ直線を示していますが, 実際の信号はこのような連続的な直線ではなく, 量子化された点の集まりであることに注意してください.

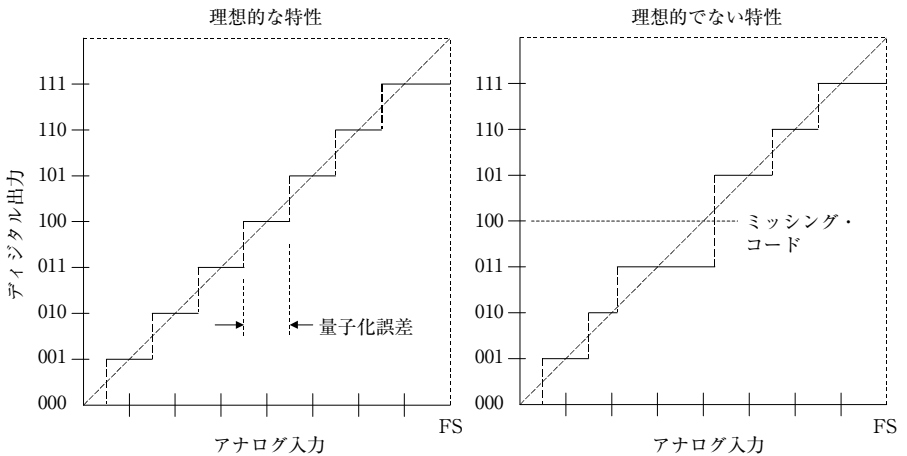
D-A コンバータと同様に, 図 2-2 では 3 ビットの単極性 A-D コンバータの変換特性について, 理想的なものと理想的でないものを示しています. A-D コンバータの入力はアナログ信号なので連続的ですが, 出力は量子化された値となります.

このように, 3 ビット A-D コンバータの特性は 8 段階で表すことができます (オフセットやゲイン, 直線性について考察するときは各段階の midpoint を結んだ直線を考える). 理想的な A-D コンバータはゼロの点から 0.5 LSB の点で最初の変化が現れ, その後, アナログ入力フルスケールから 1.5 LSB 下の点に達するまで, 1 LSB ごとに変化します. アナログ信号は連続量なので, どのような値も取りますが, デジタル信号は量子化されているため, 実際の入力信号と出力デジタル値の間には最大 0.5 LSB の差が発生します. この 0.5 LSB の誤差のことを量子化誤差 (quantization error), あるいは量子化不確定性

〈図 2-1〉D-A コンバータの伝達関数



〈図 2-2〉A-D コンバータの伝達関数



(quantization uncertainty) と呼びます (図 2-2 参照)。AC 信号の処理回路において、この量子化誤差は量子化ノイズ (後述) を発生します。

コンバータの積分非直線性 (Integral Non Linearity ; INL) は、アナログ・アンプの直線性誤差に相当し、コンバータの「理想直線からの最大偏差」と定義されます。一般に、

この値はフルスケールに対するパーセントで表されます(あるいはLSBを単位とする)。理想直線は、エンドポイント直線あるいは回帰直線のどちらかで定義されます。

・エンドポイント直線

エンドポイント直線は、始点と(ゲイン調整実施後の)フルスケールの間を結んだ直線です。この方法は、計測や制御用途でもっとも便利なコンバータの積分直線性誤差(測定の難しい「回帰直線」ではなく理想変換特性からの誤差)で、アナログ・デバイセス社が一般的に利用している定義です。

・回帰直線

回帰直線法(The Best Straight Line ; BSL)はAC用途において歪み量を推定するのに役立ち、データシート上の直線性誤差を見かけ上小さくします。回帰直線法ではコンバータの変換特性から回帰直線を求め、この直線からの最大偏差を測定します。一般に、この方法で測定された積分直線性誤差はエンドポイント直線で求めた誤差の半分となります。この方法をとればカタログ上の性能は向上しますが、誤差の推定が難しくなります。AC用途においては、直流特性よりも歪み特性が重要ですから、回帰直線を用いた積分直線性はコンバータの性能を表す指標としてあまり良いとはいえません。

もう一つの非直線性誤差の規格が、微分非直線性(Differential Non Linearity ; DNL)です。この直線性誤差は、コンバータのデータ変化点に関係しています。理想的には1LSBのデジタル・コードの変化は、ちょうど1LSBぶんのアナログ信号の変化に相当します。つまり、D-Aコンバータでは1LSBのデジタル・コードの変化は1LSBのアナログ出力の変化を引き起こし、A-Dコンバータでは1LSBの入力アナログ信号の変化が次のコードへの変化点となります。

1LSBのデジタル・コードの変化に相当するアナログ信号の変化が、理想的な1LSBからどれほどずれているかを示すのがDNL誤差です。コンバータのDNL誤差は、通常、すべてのデジタル・データ変化点のなかの最大誤差で定義されます。もし、D-AコンバータのDNLがどこかのデータ変化点で-1LSB未満であれば(図2-1参照)、そのD-Aコンバータは単調増加性(monotonicity)がなく、伝達特性は極大あるいは極小値を取ります。+1LSBを越えるDNLは単調増加性の喪失を意味しませんが、好ましい特性ではありません。D-Aコンバータの用途(特に負帰還システムにおいて非単調増加性は負帰還が正帰還になってしまう)において、単調増加性が保障されることは非常に重要です。そのため、D-Aコンバータの単調増加性はデータシートに明確に規定されています。しかし、DNLが1LSB以下($|DNL| < 1LSB$)ならば、単調増加性の有無の記載に関わらず単調増加性が保障されます。

A-Dコンバータも非単調増加となりますが、1LSBを越えるDNL誤差は普通ミッシング・コード(missing code)と呼ばれます(図2-2参照)。A-Dコンバータのミッシング・

コード（非単調増加性）は、D-A コンバータの非単調増加性と同一ように好ましくない特性です。このような結果は $DNL > 1 \text{ LSB}$ のときに発生します。

2-2 データ・コンバータのノイズ

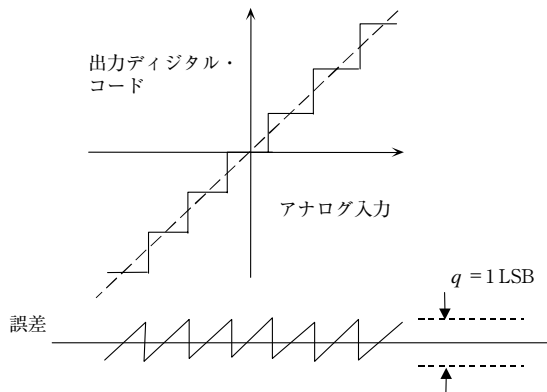
● データ・コンバータの量子化ノイズ

理想的な N ビット A-D コンバータの唯一の誤差（DC 特性であろうと AC 特性であろうと）は、サンプリングと量子化の結果から発生する誤差で、最大誤差は $\pm (1/2) \text{ LSB}$ です。理想的な N ビットの A-D コンバータに加えられた AC 信号の発生する量子化誤差の実効値（ナイキスト・バンド幅；DC からサンプリング周波数 f_s の $1/2$ まで）は、最小分解能（LSB；Least Significant Bit）を q とすると、 $q/\sqrt{12}$ となります。上記の計算は、入力信号が少なくとも数 LSB 変化し、常に出力コードが変化しているときに適用されます。直線的な傾きをもった入力信号の量子化誤差信号は、のこぎり波形のようになり、振幅のピーク・ツー・ピーク値は q であり、よって実効値は $q/\sqrt{12}$ となります（図 2-3 参照）。

図 2-3 からわかるように、フルスケール入力の正弦波と量子化ノイズの実効値の比を dB で表すと以下ようになります。

$$SNR = 6.02N + 1.76 \text{ dB} \dots\dots\dots (4-1)$$

<図 2-3> 理想的な N ビット A-D コンバータの量子化ノイズ



誤差の実効値 $= q/\sqrt{12}$

$$SNR = 6.02N + 1.76 \text{ dB} + 10 \log \left[\frac{f_s}{2 \cdot BW} \right] \quad (\text{フルスケールのサイン波において})$$

N : A-D コンバータのビット数

この式は、ノイズをナイキスト・バンド幅 (DC から $f_S/2$ まで) で測定した場合に有効です。もし、信号帯域 BW を $f_S/2$ より狭く取れば、信号帯域内の量子化ノイズは小さくなります。このときのフルスケール入力とノイズの比は次の式で与えられます。

$$SNR = 6.02N + 1.76 \text{ dB} + 10 \log\left(\frac{f_s}{2 \cdot BW}\right) \dots\dots\dots (4.2)$$

上記の式で表されるように、信号帯域の2倍以上のサンプリング周波数で A-D 変換を実行することをオーバーサンプリングと呼びます。式 (4.2) の補正項をプロセッシング・ゲイン (processing gain), あるいは単にプロセス・ゲインと呼ぶことがあります。これにより、信号帯域が一定のままサンプリング周波数を2倍にすると、SNR は 3 dB 改善されます。

● A-D コンバータの入力換算ノイズ

A-D コンバータの内部回路は、温度と kT/C で決定される広帯域ランダム・ノイズを発生します。このノイズは、入力信号が直流信号であっても存在します。このことは、広帯域 A-D コンバータ (あるいは高分解能 A-D コンバータ) の出力コードが、入力直流電圧に相当する値を中心に分布していることで理解できます (図 2-4 参照)。

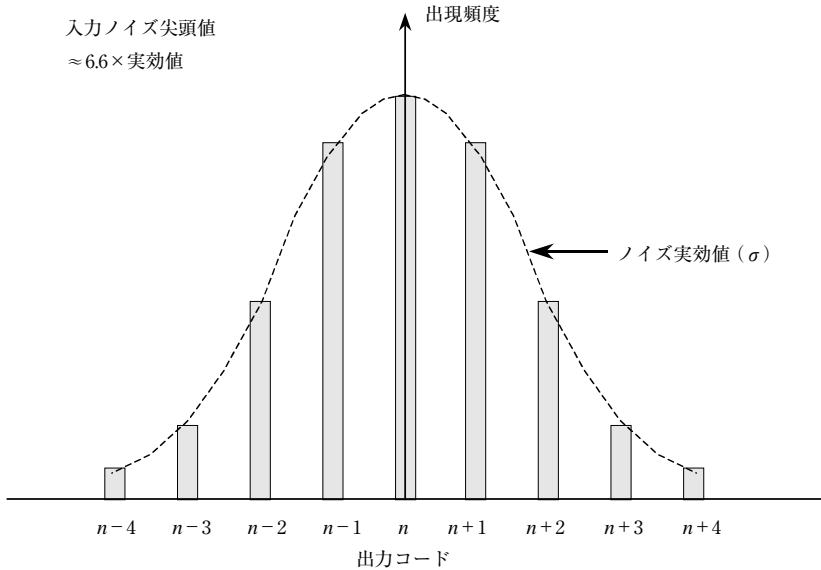
A-D コンバータの入力をグラウンドに短絡し、大量のデータを集め、ヒストグラムを作成することにより、このノイズを測定することができます (grounded input histogram ; 入力短絡ヒストグラムと呼ばれることがある)。

このノイズ信号の分布はほぼ正規分布であり、ヒストグラムの標準偏差 σ が入力実効値ノイズとなり、簡単に計算することができます。このノイズの値は、実効値電圧で表すこともできますが、一般には LSB を単位として表します。

● OP アンプ出力ノイズの計算と A-D コンバータ入力換算ノイズの比較

16 ~ 24 ビットの高精度 $\Sigma\Delta$ 型 A-D コンバータを低周波 (たとえば 20 Hz 未満) で利用するとき、A-D コンバータの入力をドライブするために OP アンプを利用すると、ノイズが増加するため望ましくありません。もし OP アンプ回路が必要ならば、OP アンプ出力の $1/f$ ノイズと A-D コンバータの入力換算ノイズを比較検討しなければなりません。通常、OP アンプの $1/f$ ノイズは入力換算された 0.1 Hz ~ 10 Hz 帯域の尖頭値 (p-p 値) で規定されます [本大全第1巻の第2部参照 (原著では Chapter-1)]。OP177 や AD707 (入力換算ノイズ 350 nV_{p-p})、または AD797 (入力換算ノイズ 50 nV_{p-p}) が、このような高分解能測定用途にもっとも適しています。

〈図 2-4〉入力短絡ヒストグラムにおける A-D コンバータの入力換算実効ノイズ

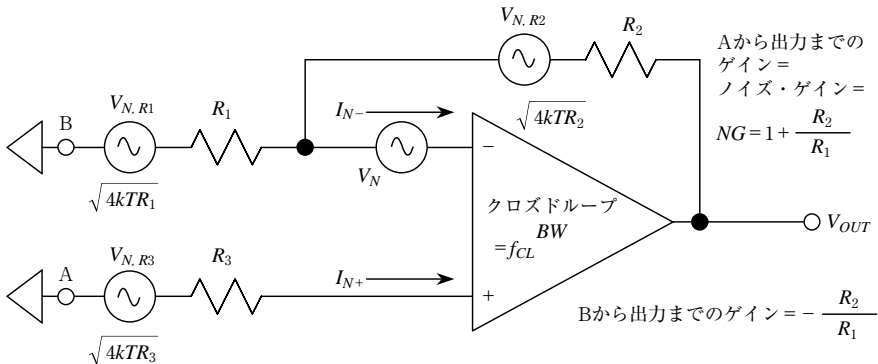


OP アンプの一般的な入力換算 (RTI ; referred-to-input), または出力換算 (RTO ; referred-to-output) ノイズの計算方法を図 2-5 に示します。このモデルでは、すべてのノイズ源を考慮してあります。クロズドループにおける周波数応答のゲイン・ピークが 1 dB 以下であれば、この計算結果はかなり正確です。もっと高い周波数では、ホワイト・ノイズ (白色雑音) が支配的となり、 $1/f$ ノイズは無視できます。ノイズ計算の実例を図 2-6 に示します。この例は、広帯域低歪みアンプ (AD9632) で、12 ビット、25 Msps の A-D コンバータ (AD9225) を駆動しています。ゲインが低く、帰還抵抗の値が小さいために、AD9632 の入力電圧ノイズ密度 ($4.3 \text{ nV}/\sqrt{\text{Hz}}$) が回路全体のノイズを決定しています。出力ノイズは AD9632 の入力電圧ノイズ密度の 2 倍 (ノイズ・ゲイン倍) になります。等価雑音周波数帯域を決定する OP アンプと A-D コンバータ入力との間の 1 次ローパス・フィルタの帯域が 50 MHz なので、入力電圧ノイズ密度を $\sqrt{50 \text{ MHz}}$ 倍すれば実効値でのノイズを計算することができます。

ここで、AD9632 のクロズドループ・バンド幅は 250 MHz で、AD9225 の入力バンド幅は 105 MHz です。もしフィルタ回路がなければ、AD9632 の出力ノイズが A-D コンバータの周波数帯域である 105 MHz の帯域にわたって積算されます。

しかしながら、A-D コンバータのサンプル周波数は 25 Msps なので、ナイキスト動作

〈図 2-5〉帰還抵抗を用いた一次応答 OP アンプ回路のノイズ・モデル

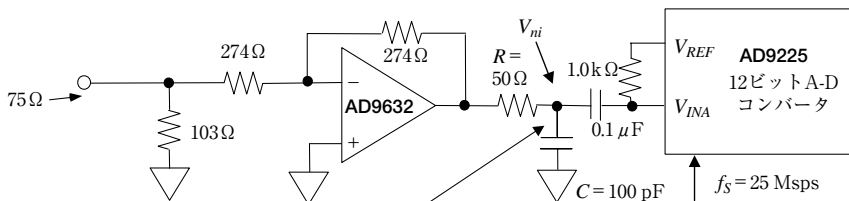


■ 入力換算ノイズ = $\sqrt{BW} \cdot \sqrt{V_N^2 + 4kTR_3 + 4kTR_1 \left[\frac{R_2}{R_1 + R_2} \right]^2 + I_{N+}^2 R_3^2 + I_{N-}^2 \left[\frac{R_1 \cdot R_2}{R_1 + R_2} \right]^2 + 4kTR_2 \left[\frac{R_1}{R_1 + R_2} \right]^2}$

■ 出力換算ノイズ = NG · 入力換算ノイズ

■ $BW = 1.57f_{CL}$

〈図 2-6〉OP アンプ AD9632 で駆動した 12 ビット 25 Msps A-D コンバータ AD9225 のノイズ計算



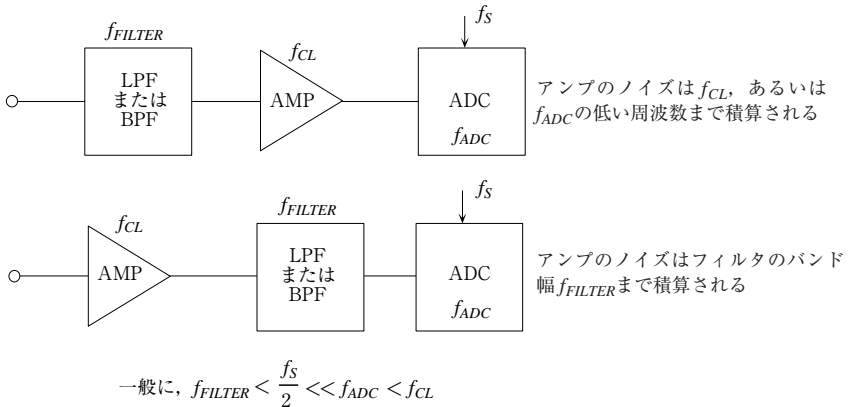
ノイズ・バンド幅 = $1.57 \cdot \frac{1}{2\pi RC} = 50 \text{ MHz}$

OPアンプAD9632の仕様	A-DコンバータAD9225の仕様
■ 入力電圧ノイズ = $4.3 \text{ nV}/\sqrt{\text{Hz}}$	■ 実効入力ノイズ = $166 \mu\text{V}_{\text{rms}}$
■ クローズドループ帯域幅 = 250MHz	■ 小信号入力帯域 = 105 MHz

AD9632出力ノイズ電圧密度 = $2 \times 4.3 \text{ nV}/\sqrt{\text{Hz}} = 8.6 \text{ nV}/\sqrt{\text{Hz}}$

$V_{ni} = 8.6 \text{ nV}/\sqrt{\text{Hz}} \cdot \sqrt{50 \text{ MHz}} = 61 \mu\text{V}_{\text{rms}}$

〈図 2-7〉OP アンプ・ノイズの影響を減少させるアンチエイリアシング・フィルタの適正な配置



ならば 12.5 MHz 以上の入力信号は不必要な信号です（反対にアンダーサンプリングを利用するならばナイキスト周波数 $f_S/2$ 以上の信号が重要となる）。この簡単な RC フィルタ回路で、不必要なノイズを大幅に減少させることができます。

ローパス・フィルタの出力ノイズを計算すると約 $61 \mu\text{V}_{\text{RMS}}$ となり、AD9225 の入力換算実効ノイズ値 $166 \mu\text{V}_{\text{RMS}}$ の 1/2 以下となります。フィルタがなければ、OP アンプの発生するノイズは $110 \mu\text{V}_{\text{RMS}}$ となります（A-D コンバータの有効ノイズ・バンド幅 $1.57 \times 105 \text{ MHz} = 165 \text{ MHz}$ の積算値）。

一般化した考えかたを図 2-7 に示します。ほとんどの高速 A-D コンバータは、受動部品を利用したアンチエイリアシング・フィルタ（基本サンプリングなら LPF，アンダーサンプリングなら BPF）を必要とします。そして、OP アンプ回路で発生したノイズを減少させるために、このフィルタ回路を OP アンプと A-D コンバータの間に接続します。

2-3 コンバータのダイナミック特性の測定と評価

A-D コンバータの交流特性を評価するために、種々の方法が用いられています。A-D コンバータの歴史の初期段階（1970 年代）には、A-D コンバータの交流特性を規定する標準的な規格はほとんどなく、測定方法や評価機器は確立していませんでした。その後、A-D コンバータのメーカーとユーザは、コンバータのダイナミック特性の評価方法について検討を重ね、表 2-2 に示すような現在では一般的となった評価規格を確立しました。

これらの規格は、A-D コンバータの周波数領域の特性を表し、A-D コンバータのノイ

ズや歪みを規定しています。

図2-8に示すように、A-D コンバータの出力は高速フーリエ変換 (FFT ; Fast Fourier Transform) で解析し、D-A コンバータの出力は従来からあるアナログ式のスペクトラム・アナライザで解析します。A-D コンバータの入力信号はアナログの正弦波で、D-A コンバータは入力信号にダイレクト・デジタル・シンセサイザ (DDS ; direct digital synthesis) で発生した正弦波を利用します。

● SINAD と SNR と ENOB

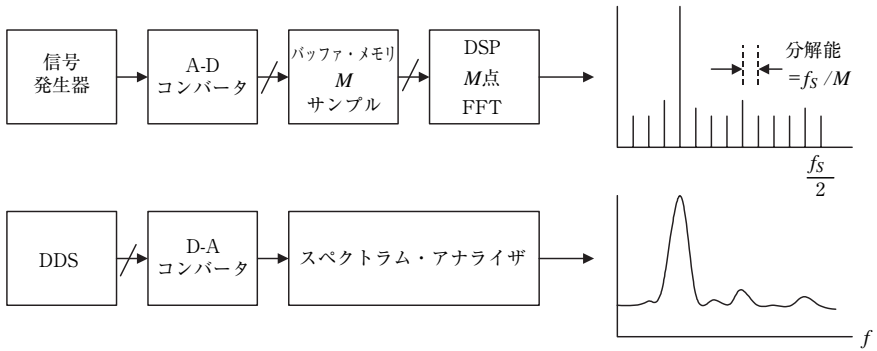
A-D コンバータのメーカー間で、*SINAD* (Signal-to-Noise-and-Distortion Ratio) と *SNR* (Signal-to-Noise Ratio) の定義が微妙に異なるため、*SINAD* や *SNR* を用いて A-D コンバータを比較するときは注意しなければなりません (表 2-3 参照)。信号-ノイズ歪み比 (*SINAD* あるいは $S/N + D$) は、信号の実効値と DC 以外の高調波を含む信号成分の自乗和の平方根の比で表します。*SINAD* は入力信号周波数をパラメータとし、A-D コンバータの総合的な動特性を示すよい指標です。*SINAD* は、すべてのノイズ (熱雑音を含む) と歪みを含んだ特性です。データシートなどでは、入力信号振幅をパラメータとした図がよく掲載されています。ノイズ測定のコリダ幅が同じならば *SINAD* と $THD + N$ は一致します。

SINAD は、A-D コンバータの交流特性が、高い周波数で発生する歪みにより、どのように劣化するかを示します。通常、ナイキスト周波数以上の周波数まで表示され、アンダーサンプリングを利用した場合の特性も評価することができます。*SINAD* は、理想的な N ビットの A-D コンバータの $SNR = 6.02N + 1.76$ dB の関係式を用いて、有効ビット数 (*ENOB* ; Effective Number of Bits) で示されます。 N について *SNR* の方程式を解き、

〈表 2-2〉A-D コンバータの動特性の規格

信号-ノイズ歪み比 (<i>SINAD</i> , または $S/N + D$)
有効ビット数 (<i>ENOB</i>)
信号対雑音比 (<i>SNR</i>)
アナログ帯域 (最大振幅, 小振幅)
高調波歪み
歪みの最悪値
歪み率 (<i>THD</i>)
歪み+ノイズ歪み率 ($THD + N$)
スプリアス・フリー・ダイナミック・レンジ (<i>SFDR</i>)
2 信号相互変調歪み
マルチトーン相互変調歪み

〈図 2-8〉A-D/D-A コンバータの動特性の測定



有効ビット数を求めます。SINADの代わりにSNRを利用することもあります。

$$ENOB = \frac{SINAD - 1.76 \text{ dB}}{6.02} \dots\dots\dots (4-3)$$

SN比 (SNR, あるいはSNR-without-harmonics) は SINAD と同様に計算されますが、高調波成分を含まずにノイズ成分だけを積算します。低次数の高調波が支配的ですから、実際には6次以下の高調波を除きます。SN比は試験周波数を高くすると劣化しますが、高調波を含まないため SINAD ほど急激に変化しません。

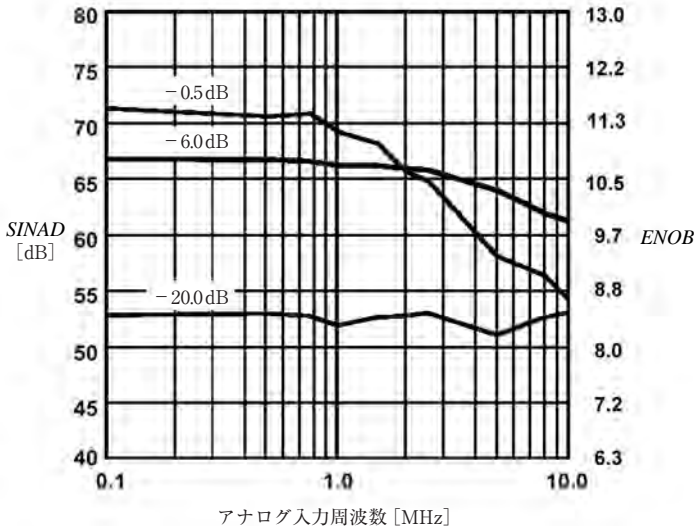
最近の A-D コンバータのデータシートでは、SINAD のことを SNR と称していることもあるので、特性を検討するときは注意してください。

12ビット、10 Msps の A-D コンバータ AD9220 の SINAD/ENOB 特性を図 2-9 に示します。

〈表 2-3〉SINAD と ENOB, SNR

- ・ SINAD (Signal-to-Noise and Distortion Ratio ; 信号対雑音および歪み比)
信号の実効値と、DC を除いた高調波を含む信号成分の自乗和の平方根との比
- ・ ENOB (Effective Number of Bits ; 有効ビット数)
- ・ SNR (Signal-to-Noise Ratio, Signal-to-Noise Ratio Without Harmonics ; 信号対雑音比, 高調波を除く信号対雑音比)
信号の実効値と、DC と最初の5次までの高調波を除くすべての信号成分の自乗和の平方根との比

〈図 2-9〉種々の入力信号レベルにおける 12 ビット 10 Msps A-D コンバータ AD9220 の *SINAD* と *ENOB*



●アナログ・バンド幅

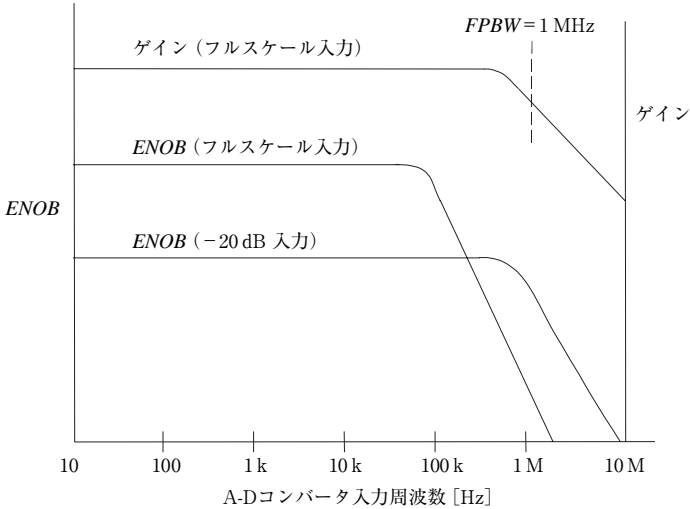
A-D コンバータのアナログ・バンド幅は、入力信号周波数を掃引し、基本波成分のスペクトラム (FFT で求める) が 3 dB 低くなった周波数で定義されます。この周波数は、小信号帯域 (SSBW ; small signal bandwidth) あるいはフルスケール信号帯域 (FPBW ; full power bandwidth) で求めることができるので、A-D コンバータのメーカーがどちらを採用しているかによって大きく異なります。

OP アンプの場合と異なり、A-D コンバータのアナログ・バンド幅の規格は、この周波数まで歪み特性が良いことを示すものではありません。実際に、ほとんどの A-D コンバータの *SINAD* (あるいは *ENOB*) は、入力周波数が 3 dB 帯域に近づくまえにかなり劣化します。図 2-10 に、A-D コンバータの *ENOB* とフルスケール信号帯域 (FPBW) の例を示しています。FPBW は 1 MHz まで伸びていますが、*ENOB* は 100 kHz 以上で急激に低下しています。

●高調波歪み, 最大歪みスペクトラム, 歪み率, 総合歪み+ノイズ

A-D コンバータの歪みを表すには種々の方法があります。FFT を利用すると、信号に含まれるいろいろな歪みを測定することができます。入力信号の高調波は、その他の歪み

〈図 2-10〉A-D コンバータのゲイン (バンド幅) と ENOB-入力周波数の特性からわかる ENOB の重要性



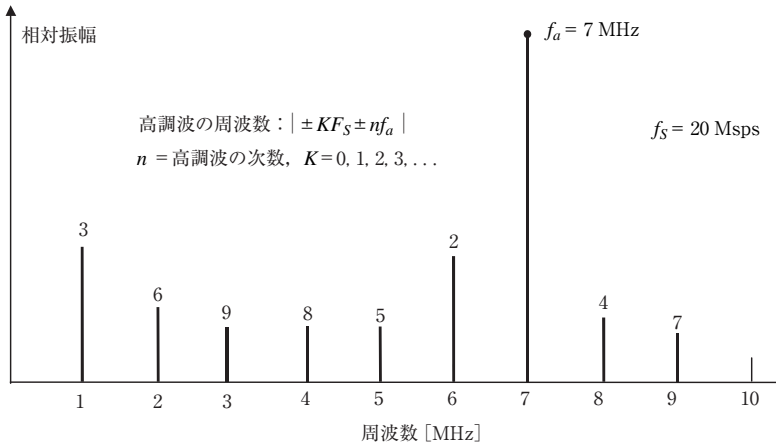
とスペクトラムの周波数で区別することができます。図 2-11 に、7 MHz の信号を 20 Msps でサンプリングしたときに現れる 9 次までの高調波を示します。 f_a の折り返された高調波歪みは、 $|\pm Kf_s \pm nf_a|$ (K は 0, 1, 2, 3... という値をとる) に現れます。通常、データシートには、ほかと比べて大きい 2 次と 3 次の高調波歪みか、あるいは最悪の高調波歪み成分が規定されます。

高調波歪みは通常、dBc (対キャリア・レベル比) で表され、オーディオ用途ではパーセントで表されます。高調波歪みは、入力信号レベルのフルスケール付近で規定されますが (入力の飽和を避けるために一般に 0.5 dB ~ 1 dB 低い値が選ばれる)、どのような信号レベルでも規定することができます。フルスケールより小さな値を利用すると、コンバータの DNL に起因する歪み (高調波歪みではない) が性能を決定します。

歪み率 (THD) は、基本周波数成分の実効値と、高調波成分 (通常は最初の五つの高調波が大きい) の 2 乗和の平方根の比で表されます。歪み率も、入力信号レベルのフルスケール付近で規定されますが、どのような信号レベルで規定することもできます。

$THD + N$ (Total Harmonic Distortion plus Noise) は、すべての高調波成分とノイズ成分 (直流成分を除く) の 2 乗和の平方根の比で表されます。ノイズ成分をどの帯域まで積算するかを規定しなければなりません。FFT を使用した場合、バンド幅は直流から $f_s/2$

〈図 2-11〉高調波歪みの周波数 (入力信号：7 MHz，サンプリング周期：20 MHz)



となります (この場合、 $THD + N$ と $SINAD$ は等しくなる)。

● スプリアス・フリー・ダイナミック・レンジ

通信用途の A-D コンバータにとっては、スプリアス・フリー・ダイナミック・レンジ ($SFDR$; Spurious Free Dynamic Range) がもっとも重要な規格です。A-D コンバータにとって、 $SFDR$ はミキサや LNA の 3 次インターセプト・ポイントに相当します。

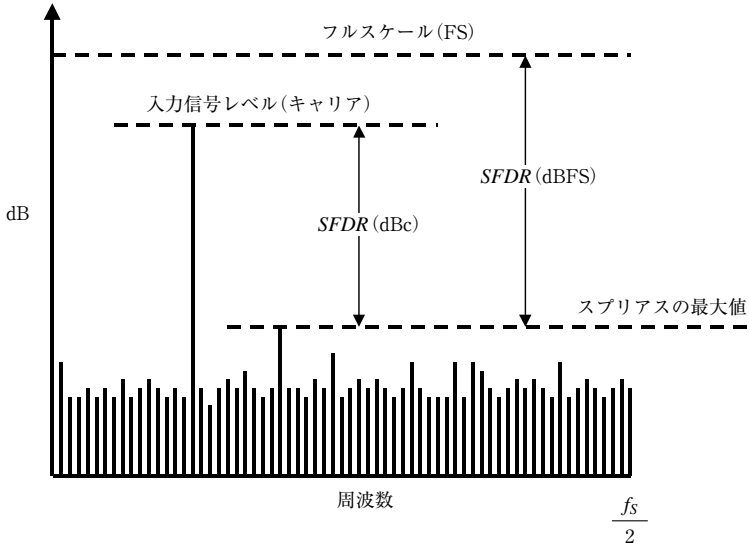
$SFDR$ は入力信号の実効値と、最大スプリアスの実効値の比で定義されます (最初のナイキスト周波数帯域、つまり $DC \sim f_s/2$)。 $SFDR$ は図 2-12 に示すように、入力信号振幅をパラメータとし、入力信号比 (dBc ; c は carrier を意味する)、あるいは A-D コンバータのフルスケール値 (dBFS) を基準にして表されます。

入力信号がフルスケール近くをとるとき、入力信号の 2 次、3 次のような低次高調波が最大スプリアス・スペクトラムとなります。しかしながら、入力信号がフルスケールから数 dB 小さくなると、入力信号の高調波以外のスプリアスが発生します。この原因は、すでに述べたように A-D コンバータの微分非直線性誤差です。このように、 $SFDR$ はその発生原因によらず、すべての歪み要素を考慮しています。

● 2 信号相互変調歪み

2 信号相互変調歪み (IMD ; two tone InterModulation Distortion) は通常、A-D コンバータに極めて近接した純度の高い二つの正弦波 f_1 , f_2 を加えて測定します。二つの信号

〈図 2-12〉 スプリアス・フリー・ダイナミック・レンジ (SFDR)



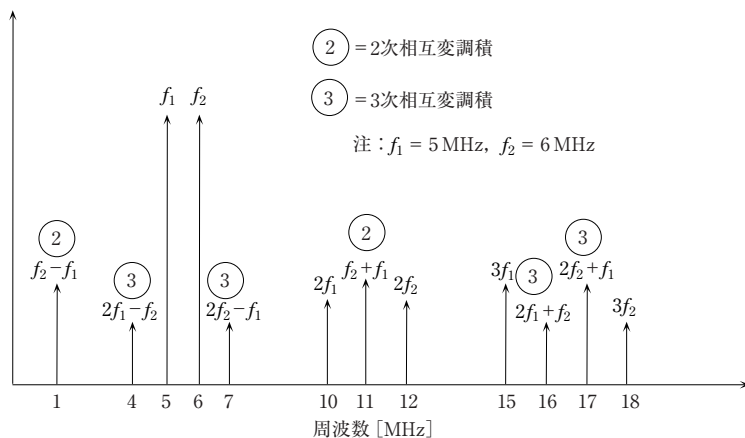
の振幅の合計値はフルスケールからおよそ 6 dB 弱低く設定し、二つの信号の位相が一致しても A-D コンバータが飽和しないようにします。2次および3次相互変調の周波数関係を図 2-13 に示します。

2次相互変調の周波数成分はデジタル・フィルタで除去することができます。しかしながら、3次相互変調歪み $(2f_2 - f_1)$ と $(2f_1 - f_2)$ の周波数は元々の信号周波数 f_1 , f_2 と近いいため、デジタル・フィルタで除去することはほとんど不可能です。特に規定がないかぎり、2信号相互変調歪みとは、この3次相互変調歪みを意味します。IMDはdBcで表され、基準はそれぞれの入力信号レベルであり、二つの信号の合計値ではありません。

さらに、もし入力した2信号が $f_S/4$ に極めて接近すると、折り返された3次歪みと3次相互変調歪み $(2f_2 - f_1)$, $(2f_1 - f_2)$ を分離することが困難になります。なぜならば、 $f_S/4$ の3次高調波は $3f_S/4$ であり、この信号は $f_S - 3f_S/4 = f_S/4$ に折り返されるからです。同様に、もし入力した2信号が $f_S/3$ に近いと、折り返された2次高調波が測定の邪魔になります。この理由は、 $f_S/3$ の2次高調波は $2f_S/3$ であり、その折り返しは $f_S - 2f_S/3 = f_S/3$ となるからです。

アナログ・アンプで利用されている2次/3次インターセプト・ポイントという考えかたは、A-D コンバータには適用できません。なぜならば、A-D コンバータの歪み成分の

〈図 2-13〉 $f_1 = 5 \text{ MHz}$, $f_2 = 6 \text{ MHz}$ 入力時の 2 次および 3 次相互変調積



ふるまいは予想できないからです（入力信号振幅の関数とはならない）。A-D コンバータでは、入力信号がフルスケールに近づいても徐々に飽和するようなことはなく（1 dB 抑圧点もない）、入力信号範囲を越えた信号が入力されるとリミッタ回路のように動作し、クリッピングにより非常に大きな歪みが発生します。反対に、信号がフルスケールより十分に小さいと歪み量はほぼ一定で、入力信号レベルによって変化しません。

通信用途では、マルチトーン *SFDR* の測定が行われます。周波数が近接した多くの信号を用いると、AMPS や GSM のような携帯電話システムで利用される広帯域スペクトラムを、さらに正確にシミュレーションすることができます。*SFDR* の大きな A-D コンバータを利用すれば、受信機が大信号のなかから小さな信号を受信する能力を高め、大きな信号の相互変調で小さな信号が埋もれてしまう事態を避けることができます。

◆参考文献◆

- (1) Walt Kester, Editor, Practical Analog Design Techniques, Analog Devices, 1995, ISBN: 0-916550-16-8.
- (2) Walt Kester, Editor, High Speed Design Techniques, Analog Devices, 1996, ISBN: 0-916550-17-6.
- (3) Chapters 3, 8, Walt Kester, Editor, Practical Design Techniques for Sensor Signal Conditioning, Analog Devices, 1999, ISBN: 0-916550-20-6.
- (4) Chapters 2, 3, 4, Walt Kester, Editor, Mixed-Signal and DSP Design Techniques, Analog Devices, 2000, ISBN: 0-916550-23-0.
- (5) Chapters 4, 5, Walt Kester, Editor, Linear Design Seminar, Analog Devices, 1995, ISBN: 0-916550-15-X.

第 3 章

A-D コンバータ入力の駆動

Walt Kester, Paul Hendriks / 訳：服部 明

OP アンプの応用分野の一つとして、A-D コンバータの駆動回路があります。この駆動回路では必要に応じて、A-D コンバータの入力レンジに合わせて信号の増幅を行ったり、レベル・シフトを行ったりします。また、アンチエイリアシング・フィルタのインピーダンス・マッチングのために OP アンプが使われる場合もあります。場合によっては、このアンチエイリアシング・フィルタをアクティブ・フィルタで構成するために、フィルタ回路の一部として OP アンプが使われることもあります。A-D コンバータによっては、内部の変換過程で発生するトランジェント（電流や電圧の遷移）が、そのまま入力に電流変動を引き起こすケースがあります。このような場合は OP アンプを使って、信号源に影響を与えないようにする必要があります。この章では、これらの現象やその他の事項を考えながら、A-D コンバータの性能をうまく引き出すための駆動回路について考察していくことにします。

まずはじめに、A-D コンバータを使用する際に、駆動回路が必ずしも必要であるとはかぎらないということを理解しておいてください。ある種のコンバータでは、比較的良好的な入力構成をもっており、信号源と直接にインターフェースできるように設計されているものがあります。A-D コンバータの入力アーキテクチャに関しての一般的な業界標準は存在しないので、A-D コンバータの入力インターフェース回路を設計するまえに、その A-D コンバータ自身の特徴を注意深く検証する必要があります。アプリケーションによっては、トランス駆動が最も適しているような場合もあります。

OP アンプを必要とする理由がある場合には、その選択は非常に重要な課題であり、それほど簡単なことではありません。表 3-1 に仕様項目をリストアップしました。最も重要なことは、A-D コンバータの DC 特性と AC 特性の全体に比べて、OP アンプの特性が下回ることはないようにすることです。普通に考えると、OP アンプのデータシートと A-D コンバータのデータシートを注意深く比較することで正しい選択が可能であると思いがち

〈表3-1〉A-Dコンバータを駆動するために一般的にOPアンプに要求される事柄

- ・ A-Dコンバータ, D-Aコンバータの特性仕様の低減を最小限にする
- ・ A-Dコンバータ, D-Aコンバータに対する高速なセトリング時間
- ・ 広帯域
- ・ 低ノイズ
- ・ 低歪み
- ・ 低消費電力
- ・ 注: OPアンプの動作性能は, アプリケーションでともに使用する A-D/D-Aコンバータの使用条件と同一のもので評価しなければならない
 - ゲイン設定用抵抗
 - 入力信号源インピーダンス, 出力負荷インピーダンス
 - 入力/出力信号電圧レンジ
 - 入力信号周波数
 - 入力/出力コモンモード・レベル
 - 供給電源電圧(単電源か両電源か)
 - 負荷の変動

です。しかしながら、この方法が通用するのは非常にまれなケースといえます。

重要なことは、OPアンプの性能仕様については、A-Dコンバータの駆動回路として使われる実際の回路構成のなかで評価しなければならないということです。完璧なデータシートであっても、あらゆる変数が広いレンジにわたっているため、要求するすべての情報を提供しているとはかぎらないといえます。OPアンプとA-Dコンバータのデータシートは、確かにそれらを選択する過程で使われますが、OPアンプとA-Dコンバータを組み合わせたときの総合的な性能に関して、実際のプロトタイプ回路なしで正確に予測することは難しいのです。特に、高性能なアプリケーションを目指している場合にはなおさらです。

テスト済みの具体的なアプリケーション例が、OPアンプやA-Dコンバータのデータシートにしばしば紹介されていますが、新しいOPアンプなどがリリースされると、即座にそのOPアンプが製造中止となってしまうこともありますので注意が必要です。しかし多くの場合では、A-Dコンバータのデータシートに掲載されているアプリケーション例は、テスト済みのインターフェースの第一次資料として大いに活用すべきであるといえます。

3-1 OPアンプに求められる主要な特性仕様

昨今、A-Dコンバータが主要な位置を占めるアプリケーションには二つあり、一つは高精度な高分解能計測で、もう一つは低歪みな高速システムといえます。高精度計測アプリケーションでは、少なくとも16ビット、ときには24ビットの分解能を必要とします。

〈表 3-2〉OP アンプの主要な性能仕様

<ul style="list-style-type: none"> ・ DC 特性 <ul style="list-style-type: none"> オフセット, オフセット・ドリフト 入力バイアス電流 オープンループ・ゲイン 積分直線性 (一般的にはアンプの直線性) 1/f ノイズ (電圧および電流) ・ AC 特性 (アプリケーションに依存) <ul style="list-style-type: none"> 広帯域ノイズ (電圧および電流) 小信号および大信号帯域幅 高調波歪み 全高調波歪み 全高調波歪み+ノイズ (THD + N) スプリアス・フリー・ダイナミックレンジ (SFDR) 3次相互変調歪み 3次インターセプト・ポイント
--

〈表 3-3〉AD8057/AD8058 の主要な AC 特性 ($G = +1$)

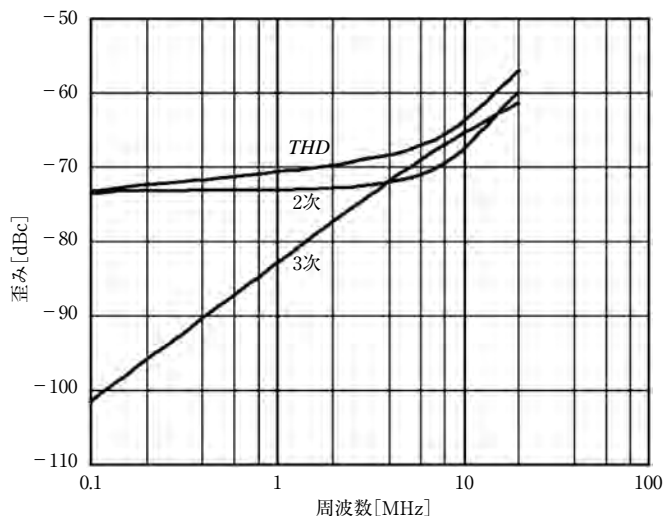
仕 様	$V_S = \pm 5 V$	$V_S = +5 V$
入力コモンモード電圧範囲	- 4.0 V ~ + 4.0 V	+ 0.9 V ~ + 3.4 V
出力コモンモード電圧範囲	- 4.0 V ~ + 4.0 V	+ 0.9 V ~ + 3.4 V
入力電圧ノイズ	7 nV/ $\sqrt{\text{Hz}}$	7 nV/ $\sqrt{\text{Hz}}$
小信号帯域幅	325 MHz	300 MHz
THD@5MHz, $V_O = 2 V_{p-p}$, $R_L = 1 k\Omega$	- 85 dBc	- 75 dBc
THD@20MHz, $V_O = 2 V_{p-p}$, $R_L = 1 k\Omega$	- 62 dBc	- 54 dBc

これらの A-D コンバータとともに使われる OP アンプは低ノイズでなくてはならず、優れた DC 特性をもっている必要があります。実際、高分解能計測用 A-D コンバータには、OP アンプをまったく必要とせず、トランスデューサと直接にインターフェースできるように設計されたものもあります。

A-D コンバータの前段に OP アンプ回路を必要とする場合は、表 3-2 にあげているような、ごく汎用的な DC 仕様に基づいて、素直に選択することができます。

OP アンプの AC 特性では、仕様のすべてを満足させることには困難がともないます。それは、これらの仕様はアプリケーション回路に大きく依存するからです。たとえば表 3-3 に、高速/低歪み OP アンプである AD8057/AD8058 のデータシート [参考文献 (1)] のなかから、いくつかの主要な仕様を取り出して示しました。これらの仕様は、供給電圧、信号レベル、出力負荷などに依存していることに注意してください。ほとんどの OP アンプに関して言えることですが、ごく標準的な AC 仕様 (最大値や最小値として示される)

〈図3-1〉AD8057/AD8058の周波数対歪み特性 ($G = +1$, $R_L = 150 \Omega$, $V_S = \pm 5 \text{ V}$)



だけが習慣的に提供され、強調されています。さらに加えて、入力と出力のコモンモード信号の範囲に制限があります。このことは、特に低電圧の両電源（または単電源）で動作させる場合には重要です。

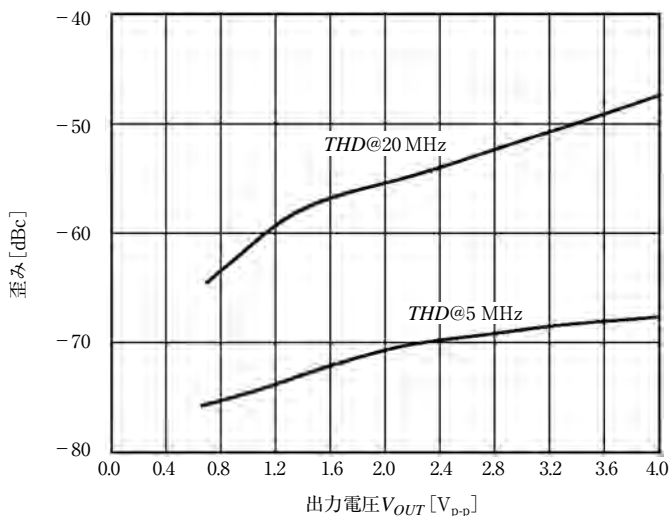
ほとんどのOPアンプのデータシートには、主要な仕様一覧表では明確に規定されていないような種々の条件下での性能データを、補足として提供している部分があります。例として図3-1に、AD8057/AD8058の $G = +1$ 、 $V_S = \pm 5 \text{ V}$ での周波数に対する歪み特性を示します。特別な断わりがないかぎり、このようなグラフによるデータの提示は標準値 (typical) として受け取るべきです (通常はそのように表記される)。

ここで、図3-1 (および図3-2) のデータは 150Ω のDC負荷に対してのものであることに注意してください。これは、 75Ω のケーブルと終端抵抗を負荷とするOPアンプの汎用的なアプリケーションとして記されているためです。歪み特性は、一般的には $500 \Omega \sim 1000 \Omega$ (多くのA-Dコンバータの標準的な入力抵抗値) 程度の軽い負荷のほうが良い特性が得られますが、データシート上にはこのようなデータが載っている場合があります。

一方、図3-2では、 5 MHz と 20 MHz の周波数での出力信号レベルの関数として、歪み特性が示されています。

いずれにしても、A-Dコンバータの駆動回路として使用するOPアンプを選ぶにあたって、このような特性で充分であるかどうかは、実際に使用するA-Dコンバータの動作条件にマッチするかどうかにか依存します。多くの場合は、データシート上でこのような比較

〈図 3-2〉AD8057/AD8058 の出力信号電圧対歪み特性 ($G = +1$, $R_L = 150 \Omega$, $V_S = \pm 5 V$)



を行うことによって、使用するべきOPアンプをふるいにかけることができるでしょう。この後の節では、高分解能から高速/低歪みの範囲にわたる、種々のA-Dコンバータの駆動回路の例を、いくつか紹介していくことにします。

3-2 A-Dコンバータを駆動するOPアンプ回路技術

●高分解能ΣΔ型A-Dコンバータの駆動

A-DコンバータAD77xxファミリは、高分解能(16~24ビット)で、それほど高くない周波数のトランスデューサ計測のアプリケーションに最適化されています。動作の詳細は参考文献(2)に記載されています。このファミリに共通する特性を表3-4に示します。

AD7730のような、このシリーズのいくつかの製品は、ハイ・インピーダンスの入力バッファを内蔵しています。このバッファは、フロントエンドのPGA(プログラマブル・ゲイン・アンプ)やΣΔ変調器で発生するスイッチング・トランジェントから入力部をアイソレートする役割を果たします。したがって、アナログ入力を駆動するための特別な対策は必要としません。しかしながら、このファミリの他の製品では入力バッファ回路を備えていないか、備えていてもプログラム制御によってバッファをバイパスできるタイプの製品があります。このような製品では、バッファをバイパスすることによって若干ノイズ性能を向上させることができます。

〈表 3-4〉高分解能の低周波計測用 A-D コンバータ

分解能：16～24 ビット

入力信号帯域幅：60 Hz 以下

有効サンプリング・レート：100 Hz 以下

アーキテクチャ： $\Sigma\Delta$ 型

・たとえば、ブリッジのようなセンサ (1 k Ω 以下) に外部バッファ・アンプなしで、直接インターフェースできるように設計されている (AD77xx シリーズ)

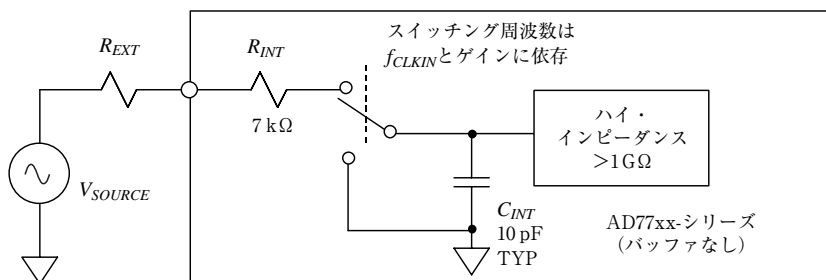
外部アンプを必要としないように、PGA と高分解能 A-D コンバータが内蔵されている

・もしバッファ回路を使う場合には、下記のような高精度で低ノイズ (特に $1/f$ ノイズ) アンプを使う必要がある

OP177

AD707

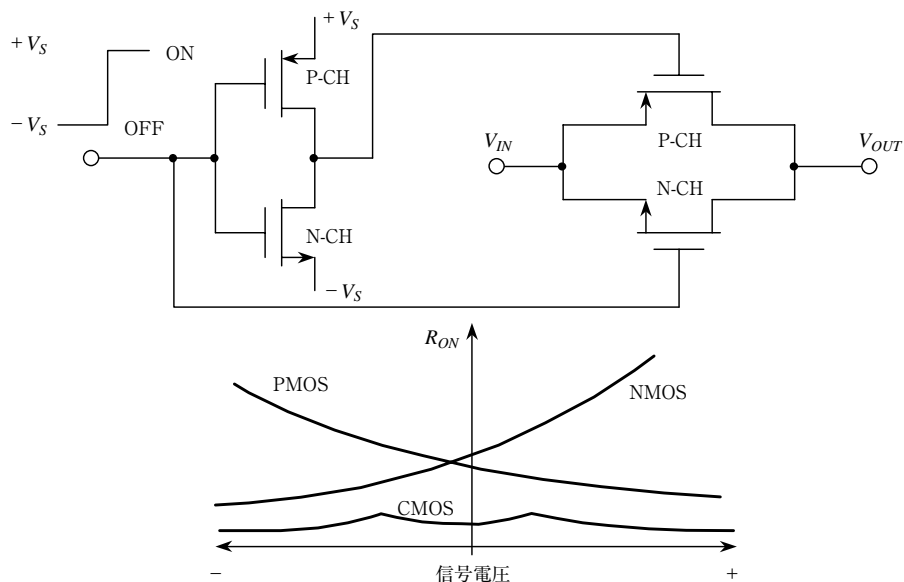
AD797

〈図 3-3〉入力バッファをもたない AD77xx シリーズ $\Sigma\Delta$ 型 A-D コンバータの入力部

- ・ R_{EXT} は、 C_{INT} の充電時間を増加させると同時にゲイン誤差を招く
- ・ 充電時間は入力のサンプリング・レートと内部PGAのゲイン設定に依存する
- ・ 希望の精度を維持するための R_{EXT} の許容値についてはデータシートを参照のこと
- ・ AD77xx シリーズ A-D コンバータでは、スイッチング回路から入力をアイソレートするためのバッファ回路をもっているものがある

バッファ回路をもっていない AD77xx ファミリの入力等価回路を図 3-3 に示します。入力のスイッチは、10 pF のサンプリング・キャパシタとグラウンド間を交互にスイッチングします。内部の 7 k Ω の抵抗値 R_{INT} は、入力マルチプレクサのオン抵抗値です。このスイッチング周波数は、入力クロックと内部 PGA のゲインに依存します。もし、このコンバータが 20 ビットの精度で動作しているとすると、10 pF の内部キャパシタ C_{INT} は、入力がこのキャパシタに接続されている間に、20 ビットの精度で充電が行われる必要があります。この期間は、スイッチング信号の半分の時間 (デューティ・サイクルが 50% として) となります。7 k Ω の抵抗と 10 pF のサンプリング・キャパシタで形成される入力

〈図 3-4〉基本的な CMOS アナログ・スイッチ



RCの時定数は70 nsとなります。もし、20ビット精度の充電を達成する場合には、このキャパシタは少なくとも時定数の14倍の時間、すなわち980 nsの間、充電される必要があります。この時定数は、外部に直列抵抗が接続される場合は、その値に応じて増加します。

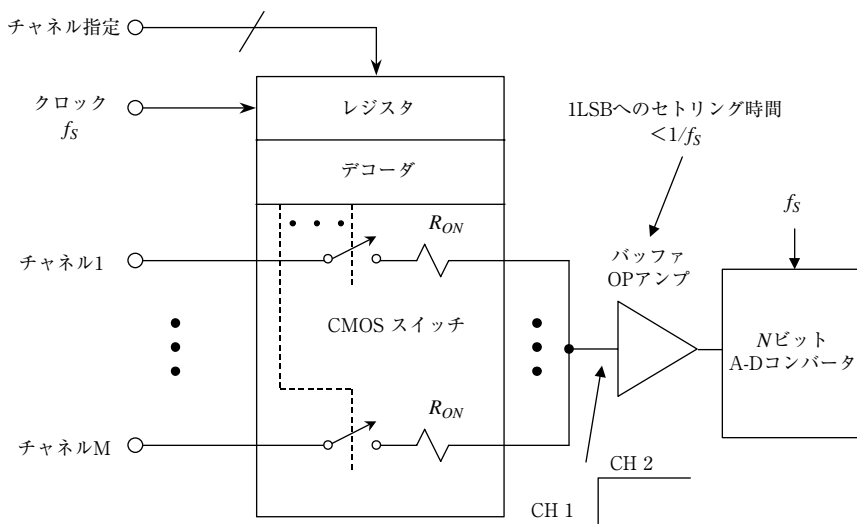
AD77xxシリーズA-Dコンバータのそれぞれのデータシート上には、与えられた精度を維持するために必要な R_{EXT} の最大許容値を示した表が掲載されています。外部信号源インピーダンスが数k Ω 以上となる場合には、それらの表を参照して検討する必要があります。

なお、このようなタイプのコンバータに使用する外付けバッファ用OPアンプを探す際には、最適な総合的性能をもったOPアンプを選ぶことを指針にしてください。この場合なら、OP177、AD707、AD797のような高精度、低ノイズ、バイポーラ入力タイプである必要があります。

●マルチプレクサに接続されるOPアンプについての考察

多くのデータ収集システムにおいて、マルチプレクサは基本的な構成要素といえます。マルチプレクサを用いたデータ収集システムで使われるスイッチは、通常は図3-4に示す

〈図3-5〉セトリングの高速なOPアンプ・バッファを必要とする標準的なマルチプレクサを用いたデータ収集システム

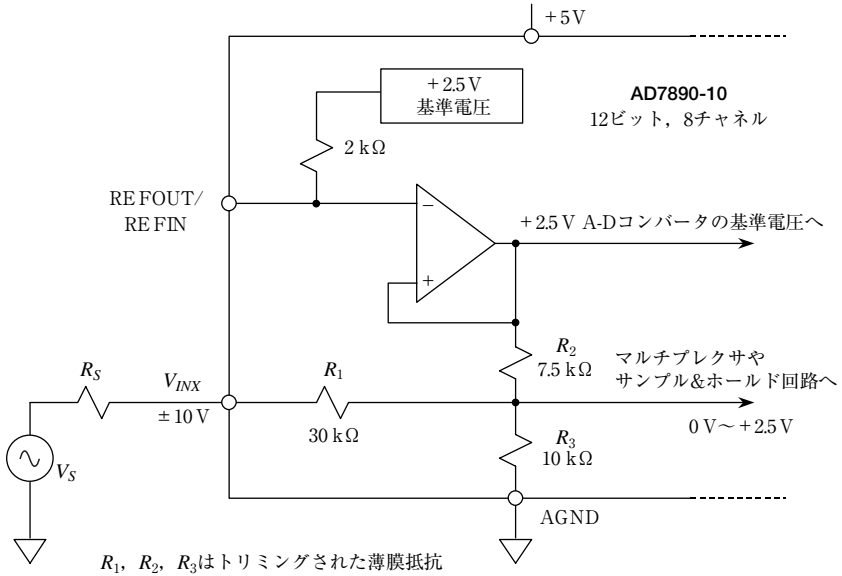


ようなCMOSタイプのもので、PチャンネルとNチャンネルのスイッチを並列に利用することで、信号電圧の関数で表されるオン抵抗 (R_{ON}) の変化を最小限にしています。オン抵抗の値として、 $5\ \Omega$ 以下から数百 Ω 程度までの値をもついろいろな種類のデバイスがあります。信号電圧の関数としてのオン抵抗の変化量 (R_{ON} モジュレーションとも呼ばれる) は、マルチプレクサが負荷を駆動する場合には歪みの原因となります。したがって、 R_{ON} の平坦性も重要な仕様の一つといえます。

R_{ON} がゼロでないことと R_{ON} モジュレーションの影響を避けるため、マルチプレクサの出力は適切なOPアンプ・バッファによって負荷からアイソレートする必要があります。このようなアイソレーション用のバッファ回路は、PGAやサンプル&ホールド回路、あるいはA-Dコンバータなどの高い入力インピーダンスを駆動する場合には必要ありません。ただし種類によっては、サンプル&ホールド回路やA-Dコンバータは、サンプリング時に高い周波数のパルス電流を引き込んだりすることがあります。それにより、バッファリングされていないマルチプレクサでは、十分な精度範囲に入るまでA-Dコンバータの入力を駆動できない場合がありますので、注意が必要です。

マルチプレクサの主要な仕様として、スイッチング時間、オン抵抗、オン抵抗平坦性、オフ・チャンネル・アイソレーションやクロス・トークがあります。マルチプレクサのス

〈図3-6〉スケーリング入力を備えた単電源のデータ収集用A-Dコンバータの入力部



イッチング時間は 20 ns 以下から 1 μ s を越える範囲であり、 R_{ON} は 5 Ω から数 100 Ω の範囲、そしてオフ・アイソレーションは 50 dB ~ 90 dB の範囲にわたっています。

図 3-5 に示すように、複数の CMOS スイッチが結合されて、アナログ・マルチプレクサが形成されています。標準的な入力チャンネル数の範囲は 4 ~ 16 で、ある種のマルチプレクサでは内部にチャンネル・アドレス・デコーダのロジック回路やレジスタをもっています。そうでないタイプの場合には、チャンネル指定などは外部から行う必要があります。使用しないマルチプレクサの入力はグラウンドに接続する必要があります。さもないと、システム精度の著しい低下を招く場合があります。OP アンプ・バッファ回路を必要とするアプリケーションにおいては、マルチプレクサのチャンネルを切り替えるときに、OP アンプやその後段につながっている A-D コンバータに、フルスケールのステップ入力印加される可能性があるので注意が必要です。OP アンプのセトリング時間は、A-D コンバータに誤差が生じないように、十分に速くなければなりません。OP アンプは 1 LSB 以内にセトリングする時間を求め、サンプリング周波数の逆数の時間以内にセトリングさせることが一般的です。

● スケーリング入力を備えた単電源動作のデータ収集用 A-D コンバータの駆動

AD789x や AD76xx ファミリーなどの単電源動作の逐次比較型 A-D コンバータ (AD974, AD976 や AD977 も同様) は、薄膜抵抗のアッテネータやレベル・シフトを内蔵しており、バイポーラあるいはユニポーラ極性のさまざまなアナログ入力範囲を選ぶことができます。

図 3-6 に、12 ビット、8 チャンネル A-D コンバータ AD7890-10 の入力回路を簡略化して示します。この図のような仕組みで、このコンバータは +5 V 単一電源で動作しながら、 ± 10 V の信号をデジタル化することが可能となっています。A-D コンバータの内部にある R_1 , R_2 , R_3 の薄膜抵抗ネットワークによって、コンバータの入力である ± 10 V の信号を減衰させ、さらに 0 V ~ +2.5 V の信号にレベル・シフトを行ってからデジタル化する構成です。このようなタイプの入力構造は、特別な駆動回路を必要としません。それは抵抗 R_1 が、変換過程の際にトランジエント電流を発生する実際のコンバータ回路から入力をアイソレートしているためです。しかしながら、外部の信号源インピーダンス R_S は、理論的に R_S/R_1 の比によって引き起こされるゲイン誤差を回避するような、低い値でなければなりません。

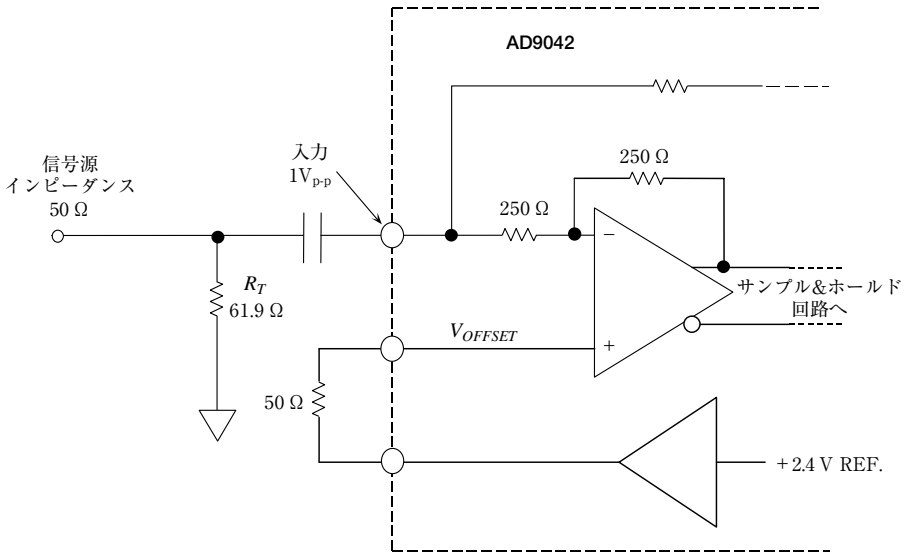
● バッファ入力を備えた A-D コンバータの駆動

ある種のコンバータでは、そのアナログ入力インターフェース回路をできるだけ簡単にするために、内部にバッファ・アンプを内蔵しています。このような品種は、バイポーラ・プロセスや BiCMOS プロセスで設計された A-D コンバータに多く見受けられます。逆に CMOS の A-D コンバータでは、このような入力アンプはごくまれにしか見受けられません。それは、CMOS で設計したアンプをコンバータと組み合わせることは、本来的に簡単ではないからです。

入力バッファ回路を内蔵した A-D コンバータ AD9042 (12 ビット、41 Msps) の入力部の構造を図 3-7 に示します。図のように、実効入力インピーダンスは 250 Ω です。外付けの 61.9 Ω と内部の 250 Ω との並列回路が、50 Ω の有効入力終端を形成し、信号源インピーダンスに合わせています。この回路は、AC カップリングとした状態を示しています。内部の 2.4 V のリファレンス電圧が、AD9042 の入力コモンモード電圧を設定しています。

入力のアンプは、A-D コンバータのサンプル&ホールド回路の前段に配置されています。したがって、変換過程に発生するいかなるトランジエントからも、入力をアイソレートすることができます。アンプのゲインは、A-D コンバータの入力レンジである $1 V_{p-p}$ となるように設定されています。シングルエンド入力の場合、入力アンプはシングルエンド信号を差動 (ディファレンシャル) に変換します。これによって、完全な差動回路設計技術を A-D コンバータの入口から出口までに適用することを可能としています。

〈図 3-7〉A-Dコンバータ AD9042 は 50 Ω 信号源から直接駆動して最良の SFDR を実現できるように設計されている

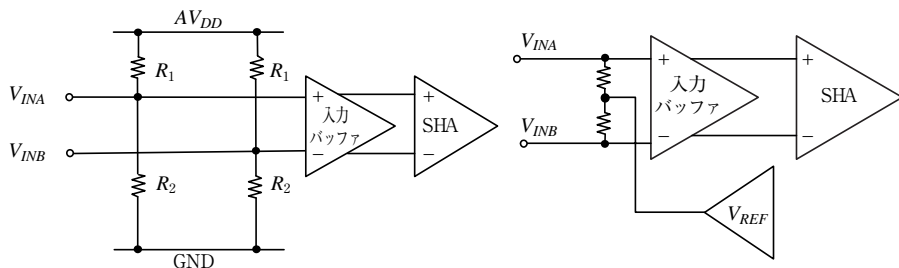


● 差動入力バッファをもつ A-D コンバータの駆動

図 3-8 は、差動入力バッファをもつ 2 種類の A-D コンバータの入力構造を示しています。入力のコモンモード電圧は、図 3-8 (a) では内蔵抵抗による分圧回路で、図 3-8 (b) ではリファレンス電圧によって設定されています。単電源動作の A-D コンバータでは、通常のコモンモード電圧は電源電圧のちょうど 1/2 の電圧となっていますが、まれに異なる電圧となっている場合もあります。いずれにしても、入力のバッファ回路はインターフェースを簡素化する役目を果たします。ただし、固定値に設定されたコモンモード電圧が、DC カップリングのアプリケーションにおいて自由度を制限してしまう場合もあります。

差動入力 A-D コンバータは、シングルエンドのものに比較すると、いくつかの優れた点があるということを理解しておくことが重要です。第一に、通信分野でのアプリケーションでは、バランスド・ミキサの出力や RF トランスなど、ほとんどの信号は差動となっている点です。したがって、このようなシステムでは、容易に差動信号と A-D コンバータがインターフェースできることになります。二番目に、信号の伝送経路や A-D コンバータの内部で平衡化した差動信号を維持することは、コモンモードのノイズ除去特性を改善するだけでなく、偶数次の歪み成分を最小限にする役割を果たします。三番目に、ちょっと微妙なことですが、たとえば信号シングが $2V_{p-p}$ の場合、差動入力ではわずか

〈図3-8〉差動入力バッファをもつA-Dコンバータの入力部の構成



- ・BiCMOSやバイポーラ・プロセスでは入力バッファを備えたものがある
- ・CMOSでは一般的ではない
- ・入力インターフェースを簡素化できる(トランジエント電流の影響がない)
- ・固定化された共通モード電圧は自由度を制限する場合がある

(a) 内蔵抵抗方式

(b) 基準電圧方式

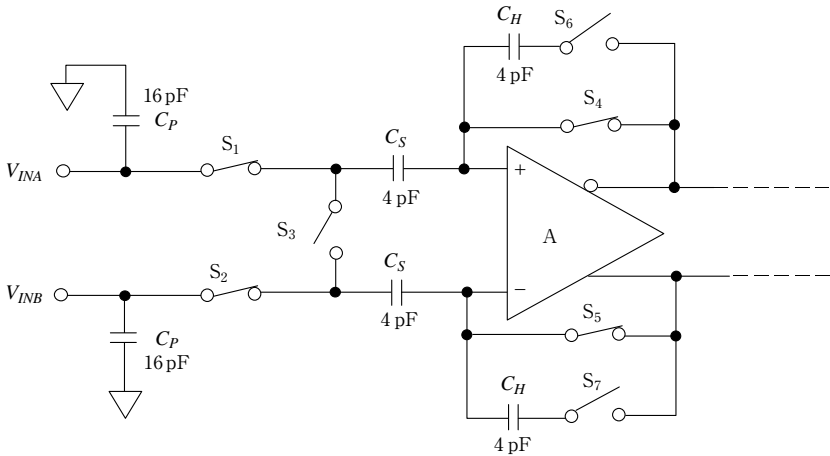
$1V_{p-p}$ の二つの駆動源を必要とするだけです。低電圧の単電源システムでは、駆動回路のこの電圧の絶対的な低さのために、実用的なヘッドルームの制限などによる歪みが発生することがあるので、この点でも有利です。

これらの点をすべて考慮すると、差動入力A-Dコンバータをすべての面で最高の性能をもたらす差動モードで使うことによって、システム技術者は大きな利益を享受することができるといえます。信号の相補駆動のために二つ目のOPアンプを使う必要があるということは事実ですが、デュアルOPアンプはシングルOPアンプに比べて、ほんの少しコスト高になるだけです。

●スイッチト・キャパシタ入力を備えたCMOS A-Dコンバータの駆動

CMOSタイプのA-Dコンバータは、低消費電力であるとともに低価格であることから、非常に多く使われています。図3-9に、差動のサンプル&ホールド回路をもった標準的なCMOS A-Dコンバータの入力部の等価回路を示します。図ではトラック・モード時のスイッチの状態が示されていますが、これらのスイッチはサンプリング周波数で開/閉を繰り返します。二つの16 pFのコンデンサ C_p は、スイッチ S_1 と S_2 の実効寄生容量と入力の浮遊容量を表しています。4 pFのコンデンサ C_s はサンプリング・キャパシタで、 C_H はホールド・キャパシタです。入力回路は完全な差動となっていますが、このA-Dコンバータの構造は、シングルエンドからでもディファレンシャルからでも駆動することができます。しかしながら一般的には、最適な性能は差動トランスや差動のOPアンプ駆動回路を使うことで得ることができます。

〈図 3-9〉標準的な CMOS スイッチト・キャパシタによるサンプル & ホールド回路の簡素化した入力回路



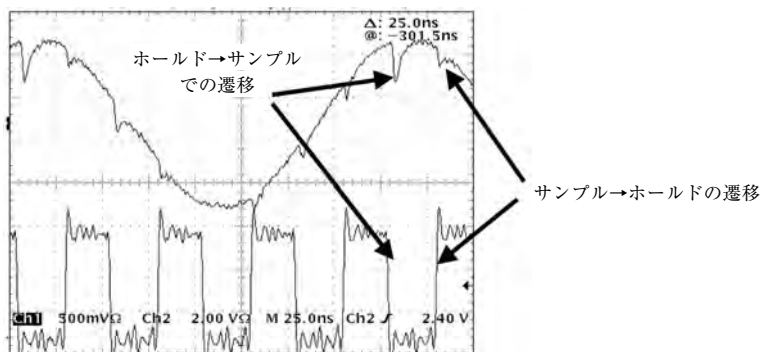
スイッチの状態はトラック・モード

トラック・モードでは、差動の入力電圧がコンデンサ C_S に与えられます。回路がホールド・モードに入ると、サンプリング・キャパシタ C_S に蓄えられた電圧はホールド・キャパシタ C_H に転送され、アンプ A でバッファされます（スイッチは最適なサンプリング・クロック位相で制御される）。サンプル & ホールド回路が再びトラック・モードに戻ると、入力源は C_S を充電または放電し、 C_S に新しい電圧を格納します。この C_S の充電/放電の動作はサンプリング周波数に対応する周期にわたって平均化され、入力インピーダンスは比較的良好な抵抗成分となります。しかしながら、この動作をサンプリング周期 ($1/f_s$) 内で解析してみると、入力インピーダンスは動的であるため、入力駆動源での予防処置が必要であることが明白となります。

入力インピーダンスの抵抗成分は、入力の駆動源が C_S に与える平均的チャージを計算することで導かれます。もし C_S が、スイッチ S_1 と S_2 がオープンになるまえに入力電圧によってフルに充電された場合は、入力に流れ込む平均電流から、入力間には $1/(C_S f_s)$ に等しい抵抗値が接続されたのと同値になることがわかります。 C_S の値は、ほんの数 pF ですから、この抵抗成分は標準的には $f_s = 10$ Msps のときに数 k Ω より大きな値となります。

サンプリングの期間にわたって、サンプル & ホールド回路の入力インピーダンスは動的な負荷として働きます。回路がトラック・モードに戻るときは、入力信号源は、理想的に

〈図3-10〉CMOSスイッチト・キャパシタ方式のサンプル&ホールド回路をシングルエンドで駆動したときの入力トランジェント応答特性 (AD9225)



- ・ホールド・モードからサンプル・モードへの切り替え時： C_S はソースに繋がれ「再充電」される。トランジェントは直線的、非直線的成分から構成されるが、サンプル・レート時には同相成分となる
- ・サンプル・モードからホールド・モードへの切り替え時：入力信号がサンプルされて C_S が信号源から切り離される

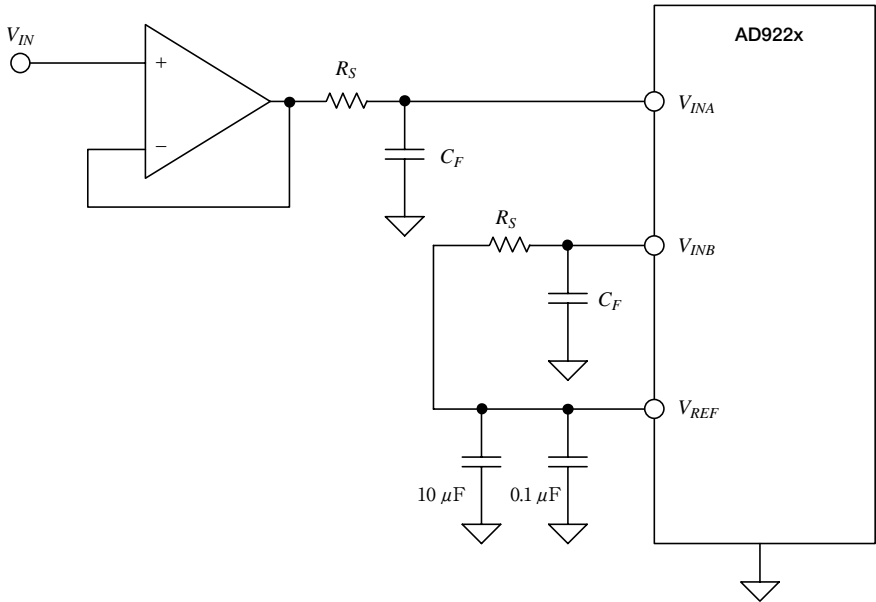
は S_1 と S_2 のオン抵抗 R_{ON} を通して指数関数的に増加する充電電流を供給できる必要があります。指数関数的な充電の要求とは、信号源のインピーダンスが十分に小さいということと、サンプリング周波数を越えた場合でもインピーダンス値があまり変わらないということの両方を意味します。

OPアンプの出力インピーダンスは、インダクタンスと抵抗の直列としてモデル化することができます。容量性の負荷がOPアンプの出力でスイッチングされる時、出力はその実効的な高周波出力インピーダンスに応じて、一瞬のうちに充電を行います。そのため、出力が設定電圧値に回復するときにはリングングが発生するでしょう。このような状態を改善するには、OPアンプとサンプル&ホールド回路入力に間に直列抵抗を挿入する方法があります。この直列抵抗の最適な値は、サンプリング周波数や使用するOPアンプなど、いくつかのファクタに依存します。しかし、ほとんどのアプリケーションにおいて、 $25\ \Omega \sim 100\ \Omega$ の抵抗が適当な値となります。

●シングルエンドA-Dコンバータの駆動

多くのCMOS A-Dコンバータの入力は差動となっていますが、AC性能の劣化を許容すればシングルエンドで駆動することができます。CMOSタイプのA-Dコンバータを使用するときには考慮すべき重要なことは、先に説明したような、入力のスイッチング・トラ

〈図 3-11〉スイッチト・キャパシタ入力をもつ A-D コンバータをシングルエンドで適確に駆動する回路



ンジェントといえます。

たとえば、12ビット、25 Msps A-D コンバータ AD9225 の片側入力ピンの入力スイッチング・トランジェントを図 3-10 に示します。このデータはインピーダンスが $50\ \Omega$ の信号源で、A-D コンバータを駆動して得られた結果です。サンプル・モードからホールド・モードへの遷移期間では、入力信号は C_S が信号源から切り離されてサンプルされます。ホールド・モードからサンプル・モードへの遷移時には、 C_S は信号源に再接続されて再充電されることに注意してください。このトランジェントはリニア成分、ノンリニア成分、そしてサンプル・レートの同相成分を含んでいます。

十分な帯域と歪み特性をもつ OP アンプを選ぶということに加えて、出力はサンプリング期間 ($1/f_s$) の間にセトリングする必要があります。図 3-11 に、シングルエンド出力の OP アンプで A-D コンバータを駆動する一般的な回路を示しています。

この回路での直列抵抗 R_S は二つの目的をもっています。標準的には、 $25\ \Omega \sim 100\ \Omega$ の範囲の抵抗値が使われ、これによって駆動用 OP アンプからのピーク・トランジェント電流を制限します。もう一つの重要な役割は、A-D コンバータの入力容量から駆動回路を切り離すことです（ただし OP アンプの位相マージンを低下させることがある）。

この回路のもう一つの特徴として、 R_S と C_F を組み合わせた2組のネットワークがあります。A-Dコンバータの V_{INA} と V_{INB} 入力に対する、信号源から見たDC/ACの両方のインピーダンス・マッチングをとることで、同相トランジエントのセトリングの対象性を確実にします。これによって、ノイズと歪み性能の最適化を図ることができます。両方の入力におけるシャント容量 C_F は、同相トランジエントを蓄積したうえで、グラウンドに流し込む役割を果たします。

さらにトランジエントのバッファの役割に加えて、 R_S と C_F は V_{IN} に対してローパス・フィルタを形成しています。このフィルタは、駆動用アンプの出力ノイズがA-Dコンバータ入力 V_{INA} へ与える影響を制限する役割を果たします。 R_S と C_F の適確な値は、通常は具体的な回路によって最適化されます。あるいは、A-Dコンバータのデータシートに推奨値が与えられている場合があります。さらに、A-Dコンバータのデータシート上の情報として、最高の性能を発揮させる駆動用OPアンプについても推奨されているはずです。

周囲の条件を勘案して最高の性能を得るためには、入手が可能ならA-Dコンバータの評価用ボードを使ってみることです。A-Dコンバータのデータシートに掲載されている回路の性能と同じ結果が得られれば、さらなる確実性が確保できます。アナログ・デバイセズ社は、非常に多くのA-D/D-Aコンバータの(もちろんOPアンプも)評価用ボードを提供しています。これらの情報は、本大全の第5巻(原著ではChapter-7)に記載されています。

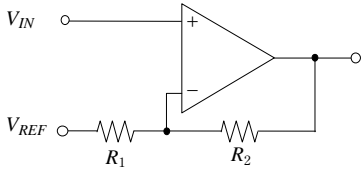
3-3 DCカップリングにおける OPアンプによるゲイン設定とレベル・シフト

DCカップリングのアプリケーションで使用する駆動用アンプは、入力信号をA-Dコンバータの入力電圧レンジに合わせるため、必要なゲインとオフセットを提供する必要があります。図3-12では、OPアンプでゲインとレベル・シフトを実現するいくつかの回路構成をまとめています。図3-12(a)の回路は非反転モードで動作しており、低インピーダンスの基準電圧 V_{REF} を用いて、出力にオフセットを与えています。ゲインとオフセットは次式の関係となります。

$$V_{OUT} = \left(1 + \frac{R_2}{R_1}\right) \cdot V_{IN} - \left(\frac{R_2}{R_1}\right) \cdot V_{REF} \quad \dots\dots\dots (4.4)$$

図3-12(b)の回路は反転モードでの動作となっており、信号ゲインとオフセットは独立しています。この回路の欠点は、 R_3 の追加によってノイズ・ゲインが増加してしまうことです。これによって、OPアンプの入力オフセット電圧とノイズの影響を受けやすく

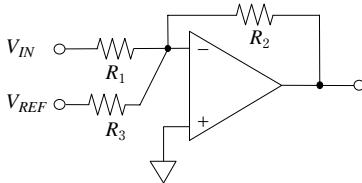
〈図 3-12〉OP アンプのゲインとレベル・シフトを設定する回路構成



$$V_{OUT} = \left(1 + \frac{R_2}{R_1}\right) \cdot V_{IN} - \frac{R_2}{R_1} \cdot V_{REF}$$

$$\text{ノイズ・ゲイン} = 1 + \frac{R_2}{R_1}$$

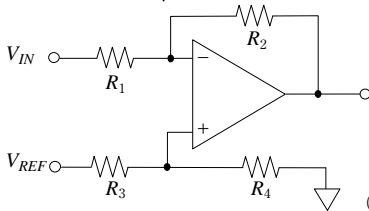
(a) 非反転モード



$$V_{OUT} = -\frac{R_2}{R_1} \cdot V_{IN} - \frac{R_2}{R_3} \cdot V_{REF}$$

$$\text{ノイズ・ゲイン} = 1 + \frac{R_2}{R_1 // R_3}$$

(b) 反転モード (1)



$$V_{OUT} = -\frac{R_2}{R_1} \cdot V_{IN} + \left(\frac{R_4}{R_3 + R_4}\right) \left(1 + \frac{R_2}{R_1}\right) \cdot V_{REF}$$

$$\text{ノイズ・ゲイン} = 1 + \frac{R_2}{R_1}$$

(c) 反転モード (2)

なってしまいます。この回路での、入出力の関係は次式となります。

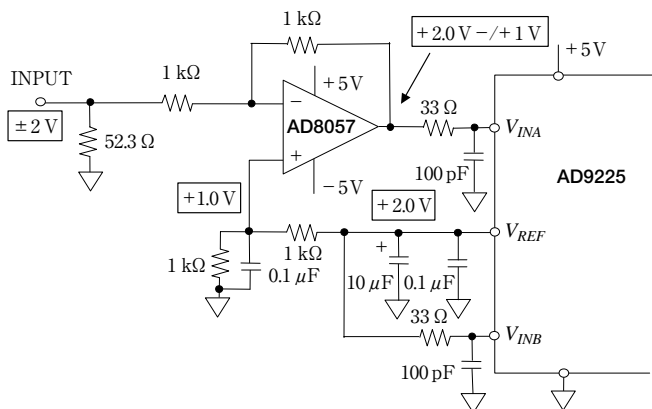
$$V_{OUT} = -\left(\frac{R_2}{R_1}\right) \cdot V_{IN} - \left(\frac{R_2}{R_3}\right) \cdot V_{REF} \dots\dots\dots (4-5)$$

図 3-12 (c) の回路も反転モードで動作します。ここではオフセット電圧 V_{REF} を非反転入力端子に与えています。これによって、ノイズ・ゲインを増加させずにすみませす。さらに、この回路は単一電源のアプリケーション ($V_{REF} > 0$ の必要がある) にも向いているといえます。入出力の関係は次式となります。

$$V_{OUT} = -\left(\frac{R_2}{R_1}\right) \cdot V_{IN} + \left(\frac{R_4}{R_3 + R_4}\right) \left(1 + \frac{R_2}{R_1}\right) \cdot V_{REF} \dots\dots\dots (4-6)$$

図 3-12 (a) の回路は、同図 (b)、(c) の回路とは違って、 V_{REF} のインピーダンスに敏感であることに注意してください。これは、 V_{IN} が OP アンプのコモンモード・レンジを越えて動作した場合、信号電流が V_{REF} に流れ込む(流れ出す)ことがあるためです。他の二つの回路では、コモンモード電圧が固定されているため、信号電流の V_{REF} への流れ込みは起こりません。

〈図 3-13〉12ビット、25 Msps CMOS A-Dコンバータ AD9225のDCカップリング/シングルエンド/レベル・シフト駆動回路



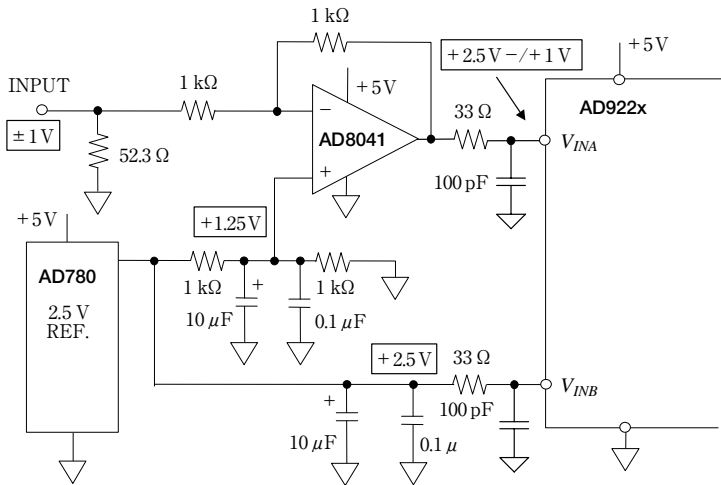
12ビット、25 Msps A-Dコンバータ AD9225をDCカップリングし、シングルエンド出力のOPアンプで駆動する回路を図3-13に示します。この回路は、 $\pm 2\text{V}$ の入力信号を単一電源動作のA-Dコンバータにインターフェースしており、トランジェント電流のアイソレーション機能も備えています。A-Dコンバータの入力電圧レンジは $0\sim +4\text{V}$ で、最小入力が 0V なので両電源タイプのOPアンプを使用する必要があります。

AD8057の非反転入力には $+1\text{V}$ でバイアスされており、バイポーラの入力信号源を、出力で $+2\text{V}$ のコモンモード電圧に設定しています。 V_{INA} と V_{INB} の信号源インピーダンスは、優れた同相トランジェント除去能力を得るため、マッチングさせていることに気を付けてください。ここで、 100pF のコンデンサは入力トランジェント電流からの電荷を蓄積する役割を果たすと同時に、 33Ω の直列抵抗とともにローパス・フィルタを形成してノイズを低減させています。

図3-13とよく似たレベル・シフト/駆動回路を図3-14に示します。この回路は $+5\text{V}$ 単一で動作します。この回路では、バイポーラの $\pm 1\text{V}$ 信号を、 $+2.5\text{V}$ のコモンモード電圧で 2V のスペンをもつA-Dコンバータの入力にインターフェースしています。ここでは、レール・ツー・レール出力をもつOPアンプAD8041が使われています。AD8041に与えられている $+1.25\text{V}$ の入力コモンモード電圧は、外部の基準電圧源AD780($+2.5\text{V}$)からの分圧によって作られています。

このようなタイプの単一電源回路では、クリッピングや余計な歪みを防ぐために、入力と出力のコモンモード電圧の制限をよく確認する必要があることに注意してください。

〈図 3-14〉単一電源の A-D コンバータの外部リファレンスを用いた DC カップリング/シングルエンド/レベル・シフト 駆動回路



3-4 差動入力をもつ A-D コンバータの駆動

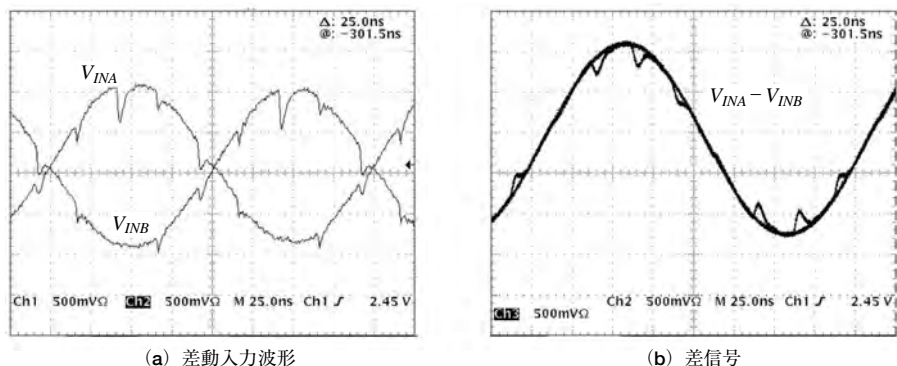
最近では、ほとんどの高性能 A-D コンバータは差動入力で設計されるようになってきています。完全に差動で設計された A-D コンバータは、優れた同相ノイズ除去特性と低い 2 次高調波歪み特性を示し、DC トリムを簡単にしてくれます。先に解説したように、これらの A-D コンバータはシングルエンドで駆動することも可能ですが、完全な差動で駆動することによって通常は、全般的な最適性能を得ることができます。差動入力 A-D コンバータの優位点を表 3-5 にまとめます。

12 ビット、25 Msps の CMOS A-D コンバータ AD9225 の V_{INA} と V_{INB} で観測した、二

〈表 3-5〉差動入力 A-D コンバータの優位点

- ・ 高い同相ノイズ除去
- ・ 柔軟な入力コモンモード電圧レベル
- ・ 小さな入力信号スイングは低電圧、単一電源アプリケーションに最適
- ・ 2 次高調波歪み成分の低減
- ・ 内部マッチングのため、内部 DC トリムが簡素化できる
- ・ 高性能な差動駆動回路を必要とする

〈図3-15〉CMOSスイッチト・キャパシタによるサンプル&ホールド回路(AD9225)の差動入力トランジェント応答



- ・差動チャージによるトランジェントは中央線に対して対象となっており、線形成分が支配している
- ・コモンモードのトランジェントは同じ信号源インピーダンスでキャンセルされる

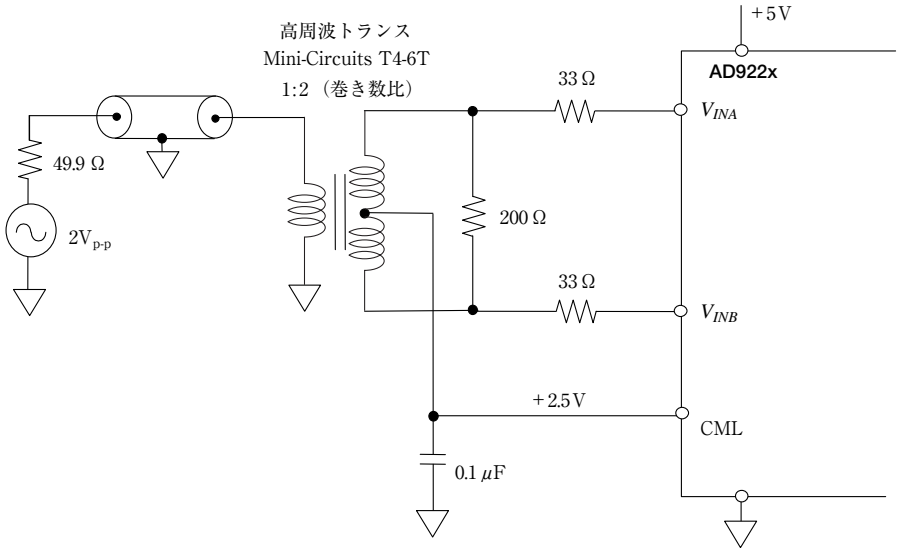
つの入力波形を図3-15(a)に示します。入力インピーダンスは $50\ \Omega$ で平衡されており、サンプリング周波数は $25\ \text{Msps}$ に設定されています。この図で、A-Dコンバータ内部でのサンプル&ホールドのスイッチト・キャパシタによるスイッチング・トランジェントが明確に現れていることがわかります。図3-15(b)は、二つの波形の差 $V_{INA} - V_{INB}$ を示しています。

差動のチャージ・トランジェント結果は、中央線に対して対象となっていることと、ほぼリニアな成分であることがわかります。このことは差動入力によりコモンモードでのトランジェントを低減でき、シングルエンド入力で達成された性能よりも優れた歪み特性を得ることができることがわかります。

●トランス結合によるA-Dコンバータの駆動

もしDC性能が必要でないならば、差動A-Dコンバータ入力をトランスでカップリングすることによって、優れた同相ノイズ除去と低歪み特性を得ることができます。図3-16はこの場合の標準的な回路を示します。ここで使用しているトランスはMini-Circuits社のRFトランス(モデルT4-6T)で、インピーダンス比は4(巻き数比は2)となっています。図では、信号源は $50\ \Omega$ のインピーダンスをもっています。インピーダンス比が1:4ですから、2次側では $200\ \Omega$ の終端がなされています。これによって、最適なパワーの伝送と最小のVSWR(インピーダンスの不整合による反射の影響)を実現しています。Mini-

〈図 3-16〉 A-D コンバータ AD922x のトランス・カップリング

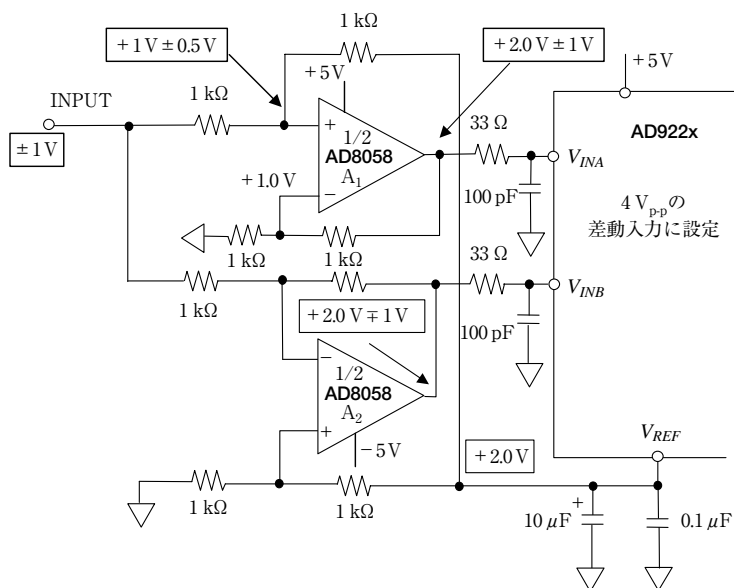


Circuits社のT4-6Tは100 kHz～100 MHzで1 dBの帯域をもっています。このトランスのセンタ・タップは、入力信号をA-Dコンバータの最適なコモンモード電圧にレベル・シフトするために、大変便利な手段を提供しています。AD922xのCML(コモンモード・レベル)端子は+2.5 Vのコモンモード電圧を出力しています。

また、アプリケーションに応じて性能を最適化するために、その他の巻き線比をもったトランスを使うことも可能です。たとえば、与えられた信号源やアンプ出力のパワー・レベルや信号スイングを小さくすることによって、歪み特性の改善が可能となる場合があります。そのようなときに、さらに高いインピーダンス比をもったトランスを選ぶことによって(たとえば1:16のインピーダンス比, 1:4の巻き線比をもつMini-Circuits社のT16-6T)、信号源のドライブ能力を減らしたぶん的信号レベルを効率的にステップ・アップすることができます。

トランスの2次側とA-Dコンバータの間に、直列に33 Ωの抵抗が挿入されていることに注目してください。この値は、A-DコンバータのSFDRとSNRの両方の性能を最適化するために、特別に選択されています。また、この抵抗はA-Dコンバータの入力でのトランジェントをアイソレートする役割も果たします。トランジェント電流は V_{INA} と V_{INB} 入力において、ほぼ同じといえます。したがって、トランスの同相ノイズ除去機能によっ

〈図 3-17〉OP アンプでシングルエンド信号を DC カップリングでレベル・シフトしながら差動に変換する駆動回路



て、トランスの1次側巻き線への影響をアイソレートできます。

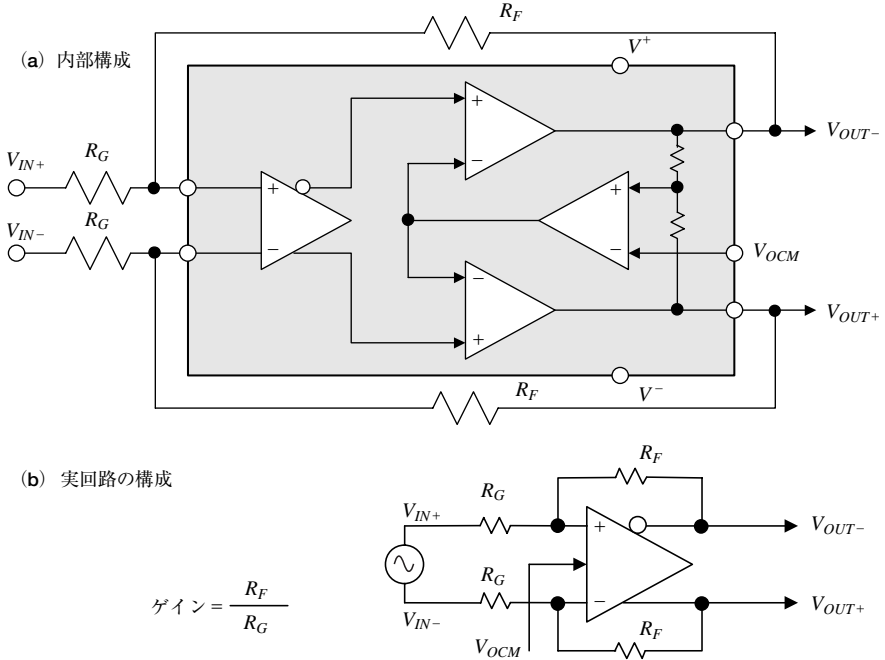
コモンモード電圧を+2.5Vにしてトランス・カップリングを行い、AD922xシリーズを駆動すると最大のSFDR性能が得られます。A-Dコンバータを差動で駆動すると、偶数次の高調波が、シングルエンド回路に比較して低減されます。

●差動アンプによるA-Dコンバータの駆動

差動入力をもったA-Dコンバータをトランスで駆動できないようなアプリケーションが多々あります。たとえば、周波数応答がDC領域まで必要となるようなケースです。このような場合、OPアンプを差動の駆動回路として使うことができます。図3-17に、デュアルOPアンプAD8058を使って、シングルエンドのバイポーラ信号をA-DコンバータAD922xファミリに入力するための適切な差動信号に変換する回路を示しています。A-Dコンバータの入力レンジは、それぞれの入力端子において $2V_{p-p}$ (4Vスパン)で、+2Vのコモンモード電圧に設定されています。

A_1 のアンプは、OPアンプで非反転増幅回路を構成しています。1kΩの分圧抵抗が、±1Vの入力信号を A_1 の非反転入力端子で+1V±0.5Vにレベル・シフトしていま

〈図 3-18〉差動 A-D コンバータ駆動用 AD813x の機能ブロック図と等価回路



す。したがって、 A_1 の出力電圧は $+2\text{ V} \pm 1\text{ V}$ となります。

A_2 のアンプは、同じ OP アンプで反転増幅回路を構成しています。1 k Ω の分圧抵抗は、この OP アンプの非反転入力に与える共通モード電圧を作り出しています。したがって、 A_2 の出力は $+2\text{ V} \mp 1\text{ V}$ となります。

この回路は、二つの OP アンプ間で優れたマッチング性能を提供します。それは、これらの OP アンプは同じダイ上のデュアル品で、しかも両方のアンプとも同じノイズ・ゲイン 2 で動作させているからです。しかしながら、AD8058 の入力電圧ノイズは $20\text{ nV}/\sqrt{\text{Hz}}$ なので、 A_1 と A_2 の両者の出力には $40\text{ nV}/\sqrt{\text{Hz}}$ として現れてしまいます。そのため、アプリケーションによっては SNR の劣化を招いてしまう場合があります。図 3-17 では、100 pF の入力コンデンサを、これをいくらかでも軽減するために使っています。このコンデンサは、入力ノイズを軽減させるだけでなく、トランジェント電流を和らげる役割も果たしています。この回路では、 A_1 の入力共通モード電圧が $+0.5\text{ V}$ 以下になる場合があることと、OP アンプには両電源を使わなくてはならないことに注意してください。

A-D コンバータの駆動用として最適化された完全な差動アンプとして、AD813x ファミ

りのブロック図を図3-18に示します[参考文献(5)を参照]。図3-18(a)は、内部の回路構成を示しています。また、図3-18(b)は実使用時の回路構成を示しています。ゲインは外付けの R_F と R_G で設定されます。そして、コモンモード電圧は V_{OCM} ピンに与えられる電圧で設定されます。内部でのコモンモードのフィードバックは、 V_{OUT+} と V_{OUT-} 出力をバランスさせます。つまり、二つの出力における信号は常に同じ振幅をもち、それぞれは次式の関係となり、 180° の位相差をもちます。

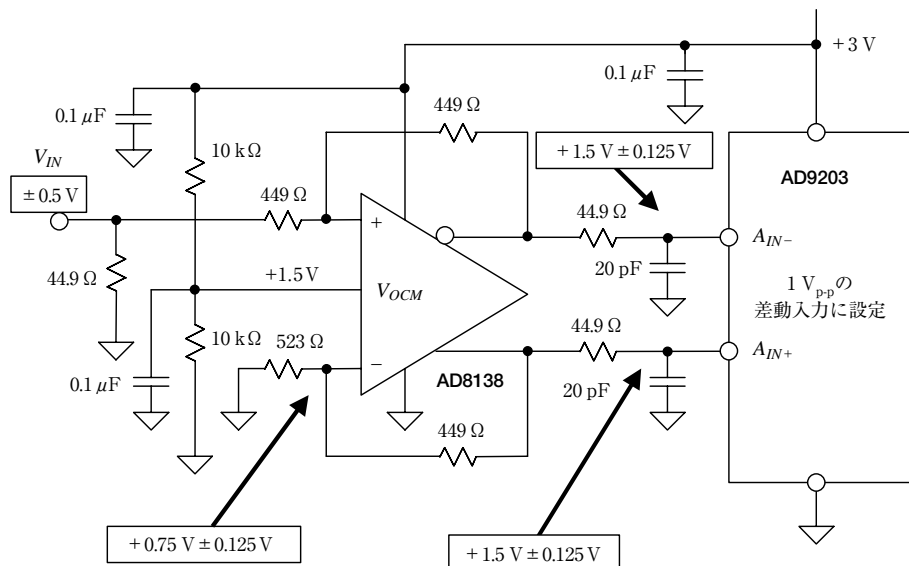
$$V_{OCM} = \frac{V_{OUT+} + V_{OUT-}}{2} \dots\dots\dots (4-7)$$

この回路は、差動とシングルエンドのどちらの入力でも使用することができます。そして、電圧ゲインは R_F と R_G の比に等しくなります。

AD8138は320 MHzの小信号帯域幅(-3 dB, $G = +1$)をもっており、A-Dコンバータの駆動用として、非常に良好な高調波歪み特性が得られるように設計されています。このICは、非常に優れた出力ゲインと位相のマッチングを提供し、このバランスの取れた構造が偶数次の高調波を低減します。

図3-19はAD8138によって、10ビット、40 MspsのA-DコンバータAD9203[参考文献

<図3-19> A-DコンバータAD9203(10ビット, 40 Msps)をAD8138で駆動する



(6)を参照]を駆動する回路です。この回路全体が+3Vの単電源で動作します。1V_{p-p}のバイポーラ、シングルエンドの入力信号は、AD8138の出力では+1.5Vのコモンモード電圧(電源電圧の半分の値)を中心とした1V_{p-p}の差動信号に変換されています。

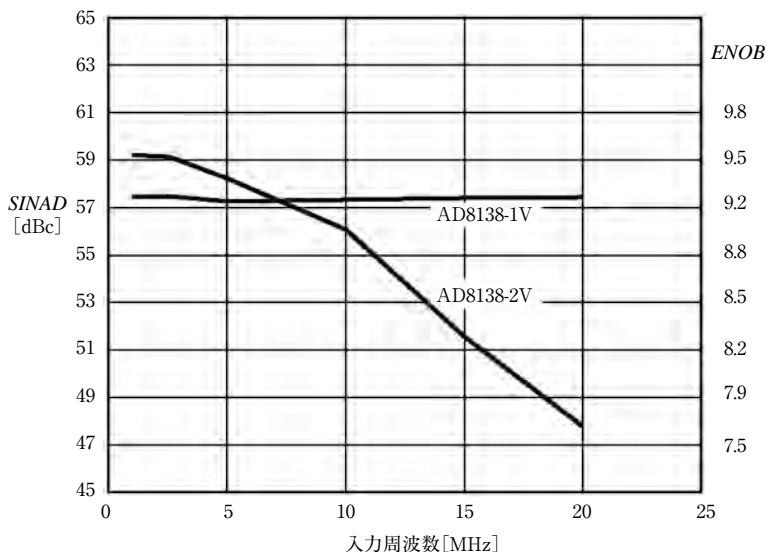
AD8138の差動入力のそれぞれの端子には、+0.625V～+0.875Vの間の電圧スイングが与えられており、それぞれの出力は+1.25V～+1.75Vの間のスイングとなります。これらの電圧値は、AD8138が+3Vの単電源で動作する際に許容できる出力電圧とコモンモード電圧範囲に入っています。

図示したように、この回路は1V_{p-p}のシングルエンド・バイポーラ入力信号で動作しており、A-DコンバータAD9203の入力スパンは1V_{p-p}の差動に設定されています。もし、信号の入力振幅が2V_{p-p}に増加する場合は、AD9203のスパンを2V_{p-p}の差動に設定する必要があります。そのような条件下では、AD8138のそれぞれの入力は+0.5V～+1Vの間でスイングさせ、出力を+1V～+2Vの間に収めなければなりません。

図3-20に示すように、この方法で振幅を増加させると、低周波側でのSNRが改善するおかげで、低域側でのSINADがわずかに改善されます。

しかしながら、それと同時に高域側のSINADは、信号振幅が大きくなることによって歪みが大きくなるために劣化しています。

〈図3-20〉差動アンプAD8138によってA-DコンバータAD9203(12ビット、40Msps)を駆動したときのSINADとENOBの特性



3-5 過電圧への対処

多くの高性能 A-D コンバータの入力部は、最新の設計による小面積の構造であるため、過電圧の印加に対して敏感となっています。一般的な A-D コンバータの入力部では、アナログ入力端子から上下の電源レールにダイオードを接続する構成の ESD 保護回路を内蔵しています。しかしこれらのダイオードは、標準的な OP アンプの駆動回路からもたらされるような大電流に対処するようには設計されていません。ここでは経験則から、下記の二つの原則を紹介しておきます。

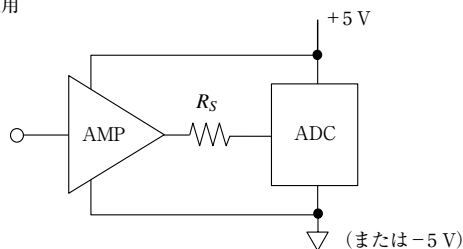
- (1) アナログ入力電圧が、両側の電源電圧から $+0.3\text{ V}$ 以上または -0.3 V 以下にならないように制限する
- (2) 過電圧の条件下でも、アナログ入力の電流が最大 5 mA を越えないように制限する

図 3-21 に、駆動用アンプと A-D コンバータのインターフェースでの標準的構成を示します。図 3-21 (a) では、A-D コンバータは保護のための一切の追加部品を必要としないため、これは、OP アンプと A-D コンバータの両方が同じ電源電圧から直接駆動されているためです。ここでの R_S は、過電圧の保護のための抵抗ではありません。これは、OP アンプの出力から A-D コンバータの入力容量をアイソレートする役割を果たします。

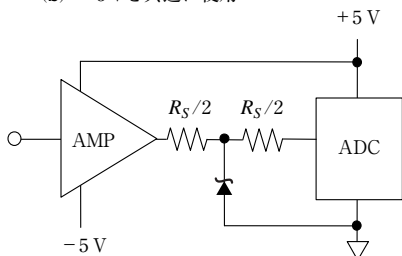
図 3-21 (b) は、両電源動作の OP アンプで単電源動作の A-D コンバータを駆動してい

〈図 3-21〉A-D コンバータの過電圧保護対策

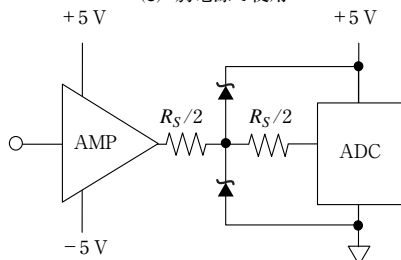
(a) 同一の電源で使用



(b) $+5\text{ V}$ を共通に使用



(c) 別電源で使用



る回路となっています。この図で、+5V電源は両方のデバイスで共通に使われています。ダイオードは、OPアンプの出力がグラウンド電位以下になったときにA-Dコンバータの入力を保護します。順方向の電圧降下と接合容量が低いことから、ショットキー・ダイオードが使われます。抵抗 R_S は、二つの等しい値の抵抗に2分割されています。これらの抵抗値は、A-Dコンバータにとっての過電流である5mAを越えないように制限する値にします。抵抗 R_S は、A-Dコンバータの入力容量と結合してローパス・フィルタを形成することに注意してください。この R_S があまり大きな値になると、入力帯域が制限されてしまいます。

図3-21(c)は、OPアンプとA-Dコンバータが、それぞれ別の電源で動作している場合を示しています。さまざまな電源や信号の条件下において、A-Dコンバータを保護するために2個のショットキー・バリア・ダイオードが使われています。図3-21(a)と同じように、 $R_S/2$ 抵抗はA-Dコンバータの過電流を制限するためのものです。

◆参考文献◆

- (1) Data sheet for AD8057/AD8058 Low Cost, High Performance Voltage Feedback, 325 MHz Amplifiers, <http://www.analog.com>.
- (2) Chapter 8 of Walt Kester, Editor, Practical Design Techniques for Sensor Signal Conditioning, Analog Devices, 1999, ISBN: 0-916550-20-6.
- (3) Data sheet for AD8131 Low-Cost, High-Speed Differential Driver, <http://www.analog.com>
- (4) Data sheet for AD8132 Low-Cost, High-Speed Differential Amplifier, <http://www.analog.com>
- (5) Data sheet for AD8138 Low Distortion Differential ADC Driver, <http://www.analog.com>
- (6) Data Sheet for AD9203 10-Bit, 40 MSPS, 3V, 74mW A/D Converter, <http://www.analog.com>
- (7) Chapters 3-6, Walt Kester, Editor, Practical Analog Design Techniques, Analog Devices, 1995, ISBN: 0-916550-16-8.
- (8) Chapters 4, 5, Walt Kester, Editor, High Speed Design Techniques, Analog Devices, 1996, ISBN: 0-916550-17-6.
- (9) Chapters 3, 4, Walt Kester, Editor, Mixed-Signal and DSP Design Techniques, Analog Devices, 2000, ISBN: 0-916550-23-0.
- (10) Chapters 4, 5, Walt Kester, Editor, Linear Design Seminar, Analog Devices, 1995, ISBN: 0-916550-15-X.

第 4 章

A-D/D-A コンバータの基準電圧

Walt Jung, Walt Kester / 訳：服部 明

おもに OP アンプのアプリケーションに向けた本書で、基準電圧 (voltage reference) についての章を含んでいることは、一見奇妙に思えるかもしれませんが、その重要な関連性はすぐに明らかになるでしょう。不幸なことに、A-D/D-A コンバータの基準電圧源に関しては、ほとんど業界での標準というものがありません。ある種の A-D/D-A コンバータでは内部に基準電圧源を内蔵していますが、内蔵していないものも多くあります。場合によっては、内蔵の基準電圧源の代わりに高精度で安定な外部基準電圧源を用いることで、データ・コンバータの DC 精度を改善できることも多々あります。

4-1 基準電圧源の利用法

基準電圧源としての素子には、バンド・ギャップ、埋め込みツェナー、あるいは XFET [参考文献 (1) 参照] などがありますが、一般にほとんどの基準電圧デバイスは出力バッファとしてある種の OP アンプを内蔵しています。この OP アンプは、基準電圧を出力する端子から内部の要素回路をアイソレートし、さらに駆動能力を提供します。しかしながら、この OP アンプは、OP アンプの安定動作に関する一般的な法則に則っている必要があります。以下に、このような基準電圧源に関連するトピックについて検討します。表 4-1 に基準電圧源に関する要点をまとめてあります。

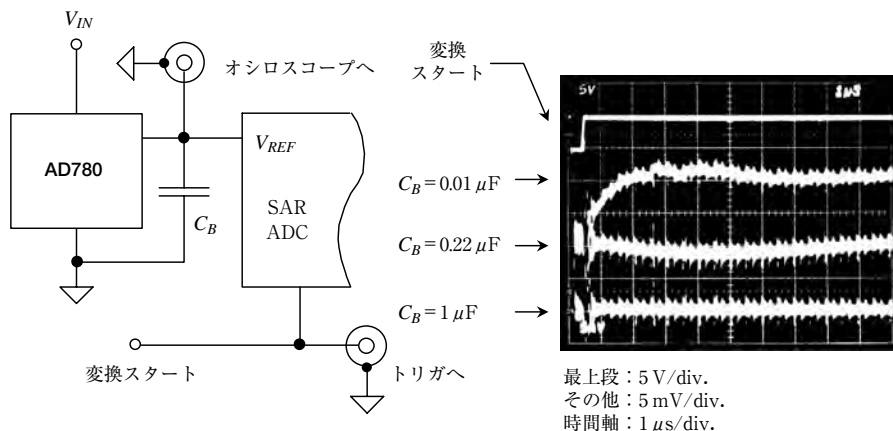
● 入力端子での電圧変動

A-D/D-A コンバータの基準電圧入力は、A-D コンバータのアナログ入力と同様に、内部での変換動作によってトランジェント電流の注入を引き起こすことがあることに注意してください。したがって、基準電圧を安定に保つために、的確なデカップリングを必要とします。ただしデカップリングを付け加えると、出力側の OP アンプに依存しますが、基

〈表 4-1〉A-D/D-A コンバータの基準電圧について考慮すべきこと

- ・データ・コンバータの精度は、内蔵であろうが外付けであろうが、基準電圧源によって決定される
- ・バンド・ギャップ、埋め込みツェナー、XFET は一般的には出力にバッファ用 OP アンプをもつ
- ・負荷変動によって非安定となり誤差を生じる
- ・外部のデカップリング・コンデンサが発振を引き起こす場合がある
- ・電流吐き出し/引き込みのための外部バッファを必要とする場合がある
- ・基準電圧のノイズがシステムの分解能を制約する場合がある

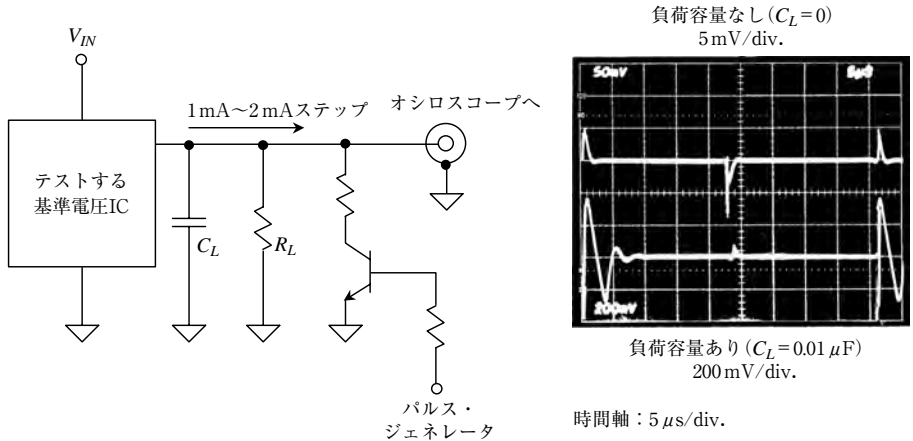
〈図 4-1〉逐次比較型 A-D コンバータのリファレンス端子での負荷変動とデカップリング・コンデンサ



準電圧デバイスのタイプによっては不安定になる場合があります。一般に、基準電圧 IC のデータシートでは出力 OP アンプのことまで詳細に記載されていません。このことは設計者に対して、トランジェント誤差からの安定性が果たして十分なのかどうかという一種のジレンマを与えることとなります。幸いにして、実験室で簡単なテストを行えばトランジェント誤差を測定でき、また容量性負荷に関しての安定性も確認することができます。

図 4-1 に、典型的な逐次比較型 A-D コンバータの基準電圧入力端子 V_{REF} に発生するトランジェントを示します。A-D コンバータの基準電圧入力は、変換中の誤差を防ぐために、十分に大きなデカップリング・コンデンサを付けても安定でなくてはなりません。このコンデンサ C_B の値は $1 \mu\text{F}$ から、大きな場合には $100 \mu\text{F}$ も必要とすることがあります。さらに、このコンデンサの耐圧は、もちろんリファレンス電圧より高くなければなりません。

〈図 4-2〉大きな容量負荷で基準電圧源が不安定になることがある



ん。表面実装型のものを使用すれば、物理的に最小のサイズとなるでしょう。図 4-1 の回路の場合、基準電圧入力端子に $1 \mu\text{F}$ のコンデンサを付ければ、トランジエントを許容範囲に減衰させることができます。

このコンデンサの容量は、ノイズ低減のためにさらに大きくすることが可能です。しかし、もちろんそれは価格やプリント基板のサイズなどのトレードオフとなります。AD780 は $100 \mu\text{F}$ までの容量でも十分に動作します。

●容量負荷で不安定になる基準電圧源

良く設計された基準電圧源は、重い容量のデカップリングでも安定です。しかし残念ながら、そうでないものもあります。

図 4-2 では、基準電圧出力に C_L ($0.01 \mu\text{F}$) を付け加えたときにトランジエントのリングングの量が増加しています。このような基準電圧源は、特にデータ・コンバータのアプリケーションには使うことはできません。データ・コンバータでは一般に、ある値のデカップリング・コンデンサをローカルに配置する必要があるからです。

基準電圧源とデータ・コンバータの間に、安定な OP アンプ・バッファを加えることも可能です。しかし、(AD780 のように) 出力容量に対して安定な良い基準電圧源もたくさんあります。データ・コンバータのアプリケーションでは、回路を複雑にしたり OP アンプのコストを負担するよりもむしろ、このようなタイプの基準電圧源を選ぶべきです。

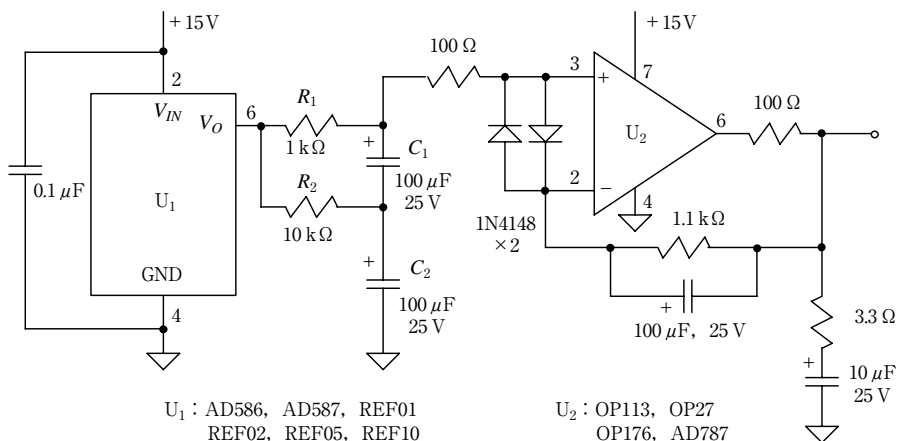
●基準電圧のローノイズ化

もし、基準電圧に良好なローノイズ特性が求められる場合は、ローパス・フィルタを付け加えて、その後段に低ノイズのOPアンプを使うことによって、希望の性能を達成することができます。図4-3の基準電圧回路は、そのような例の一つです[参考文献(2)、(3)を参照]。この回路は、外部にフィルタと高精度/ローノイズのOPアンプを使い、非常に低いノイズ特性と、高いDC精度の両方を提供します。U₁はバッファ出力をもった2.5 V、3.0 V、5 V、または10 Vの基準電圧ICです。U₁の出力はR₁-C₁/C₂で構成したノイズ・フィルタに導かれます。このフィルタは約1.7 Hzのコーナ周波数をもちます。

電解コンデンサは、一般的にDCのリークage誤差を起こしますが、C₁のブートストラップ接続にはR₂間での比較的小さな電圧降下をみのバイアス電圧が与えられることとなります。R₁を通して流れるリークage電流は減少し、許容可能な値の範囲となります。このフィルタでの減衰は数Hz以下ではほとんど期待できないため、基準電圧源のノイズ特性は低い周波数(10 Hz以下)ではIC自体の性能となります。

フィルタからの出力は、OP113などの高精度/ローノイズOPアンプによるユニティ・ゲインの電圧フォロワでバッファしています。このOPアンプは、±150 μV以下のオフセット誤差と1 μV/°C以下のドリフトといった優れたDC性能をもつため、ほとんどの基準電圧ICの精度やドリフト特性に重大な影響はもたらしません。たとえば、U₁にADR292Eを使った場合、この基準電圧ICの標準的ドリフトは3 ppm/°Cであり、この値は7.5 μV/°Cに相当しますが、これはバッファ・アンプよりも大きな値です。

〈図4-3〉フィルタとローノイズOPアンプで基準電圧ICのノイズ性能を向上させる (1.5 ~ 5 nV/√Hz@1 kHz)



どのような OP アンプであっても、通常の基準電圧 IC よりは電流制限に余裕があります。したがって、この回路はより大きな電流出力が可能となります。さらに、基準電圧 IC に直接に負荷を接続した際に引き起こされる、負荷によるサーマル誤差の心配もなくなります。

基準電圧が 5 V ~ 10 V の場合には、さらにローノイズの OP アンプを使うことができます。この回路に AD797 を使うと、OP113 のときの約 $5 \text{ nV}/\sqrt{\text{Hz}}$ と比較すると、 $2 \text{ nV}/\sqrt{\text{Hz}}$ 以下のノイズ性能が得られます。また、バッファ・アンプの種類によらず、 $I \times R$ によって引き起こされる出力電圧誤差を除去するために、負荷の直近（特に負荷が遠隔にある場合）でのケルビン接続を行うことができます。

◆参考文献◆

- (1) Chapter 2, Walt Kester, Editor, Practical Design Techniques for Power and Thermal Management, Analog Devices, 1998, ISBN: 0-916550-19-2.
- (2) Walt Jung, "Build an Ultra-Low-Noise Voltage Reference", Electronic Design Analog Applications Issue, June 24, 1993.
- (3) Walt Jung, "Getting the Most from IC Voltage References", Analog Dialogue, Vol. 28, No., 1994, pp.13-21.

第 5 章

D-A コンバータ出力のバッファリング

Walt Kester, Paul Hendriks / 訳：服部 明

OP アンプの重要なアプリケーションとして、D-A コンバータの出力バッファがあります。出力の形式で見ると、最近の IC タイプの D-A コンバータは、電圧出力型と電流出力型とに分けられます。OP アンプによる D-A コンバータ出力のバッファ回路の構成を、図 5-1 に示します。

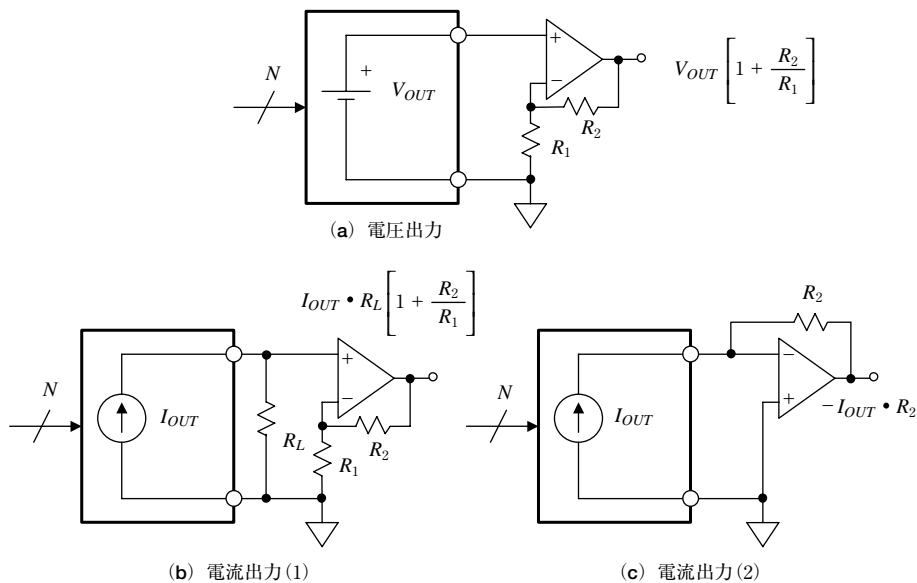
5-1 一般的考察

図 5-1 (a) は、電圧出力型 D-A コンバータのバッファ回路です。多くの場合、このような D-A コンバータの出力は特にバッファ回路を追加せずに、そのまま使われます。OP アンプによるバッファ回路が必要な場合は、 R_1 と R_2 の比によってゲインを決定したうえで、通常は非反転モードで構成します。

電流出力の D-A コンバータに関しては、基本的に二つの方法があります。図 5-1 (b) では、電圧は単に出力端子間の外部負荷抵抗 R_L で作られます。ここで、外部 OP アンプはバッファリングすると同時に、必要に応じた増幅を行うために使うことができます。ほとんどの D-A コンバータでは、20 mA 以上のフルスケール電流を供給することができるようになっています。したがって、かなり小さな値の負荷抵抗で、希望の電圧を作り出すことが可能となっています。たとえば、高速なセトリング特性を備えたビデオ用の D-A コンバータは通常 30 mA に近いフルスケール電流を供給します。これによって、信号源インピーダンス (75 Ω) と同軸ケーブルで接続された 75 Ω の終端抵抗に 1 V の電圧を発生することができます (この場合、D-A コンバータ出力から見た DC 負荷は 37.5 Ω となる)。

出力電流を直接、電圧に変換する方法を図 5-1 (c) に示しています。この回路は一般に、電流-電圧変換回路 (I - V コンバータ) と呼ばれる回路です。この回路では、D-A コンバータの出力は OP アンプの反転入力を駆動しており、出力電圧は帰還抵抗 R_2 によって作ら

〈図 5-1〉OP アンプを用いた D-A コンバータ出力のバッファ回路



れます。この方法では、D-A コンバータの出力は、常に仮想グラウンドとして動作することになります（これによって、図 5-1 (b) の構成と比較して直線性が改善される）。

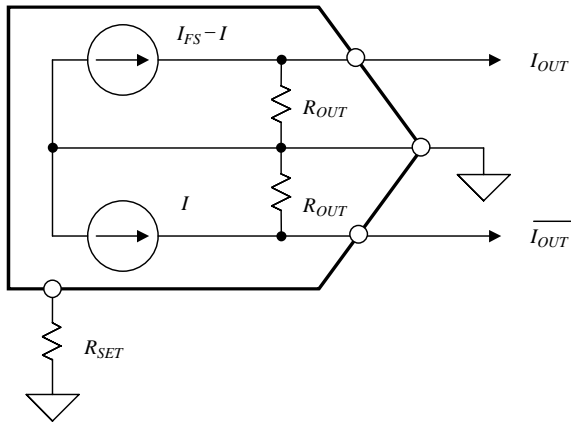
D-A コンバータのバッファとして使う OP アンプの一般的な選択方法は、A-D コンバータの入力バッファの場合とよく似ています。DC 精度、ノイズ特性、セトリング時間、帯域幅、歪み特性などのような基本的な仕様については、A-D コンバータのときと同様に適用されますので、ここでは繰り返しません。次節では、多少特殊なアプリケーション例について紹介していきます。

5-2 D-A コンバータ出力のバッファリング回路例

● 差動信号をシングルエンドに変換する技法

最近の電流出力型 D-A コンバータの一般的なモデルを図 5-2 に示します。このモデルは、AD976x および AD977x で構成される「TxDAC シリーズ」での標準となっています [参考文献 (1) を参照]。特にオーディオ周波数またはそれ以上では、電流出力は電圧出力よりも一般的といえます。バイポーラまたは BiCMOS プロセスで作られている D-A コン

〈図 5-2〉近代の高速 D-A コンバータの出力形態



- ・ I_{FS} は標準で2~20 mA
- ・ バイポーラまたはBiCMOSのD-Aコンバータは電流吸い込み動作 ($R_{OUT} < 500 \Omega$)
- ・ CMOSのD-Aコンバータは電流吐き出し動作 ($R_{OUT} > 100 \text{ k}\Omega$)
- ・ 出力コンプライアンス電圧は $\pm 1 \text{ V}$ 以下で最大性能

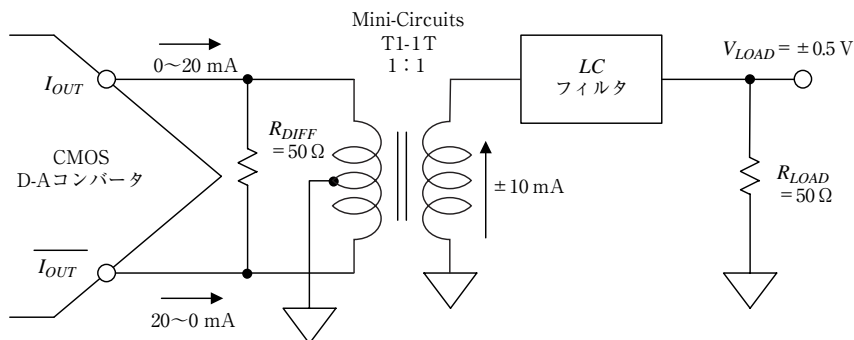
バータの場合、出力は電流吸い込み (sink current) となっており、出力インピーダンスは 500Ω 以下 (内部の $R\text{-}2R$ ラダー・ネットワークに依存する) となっているケースが多く見受けられます。一方、CMOSのD-Aコンバータでは電流吐き出し (source current) であり、通常 $100 \text{ k}\Omega$ 以上の出力インピーダンスをもっているケースが多く見受けられます。

その他の考察点として、出力コンプライアンス電圧 (compliance voltage) があり、これは電流出力 D-A コンバータの直線性を確保できる出力での最大電圧範囲を表します。この電圧は通常 $1 \text{ V} \sim 1.5 \text{ V}$ ですが、D-A コンバータによってはいろいろなケースがあります。D-A コンバータの最良の直線性は一般的に、OP アンプによる $I\text{-}V$ 変換回路のような、仮想グラウンドを駆動するときに発揮されます。

最近の電流出力型 D-A コンバータは、コモンモード・ノイズ除去能力を高めるとともに偶数次の歪み成分を低減させるために、差動出力となっているのが一般的です。フルスケールの出力電流は $2 \text{ mA} \sim 20 \text{ mA}$ 程度となっています。

同軸ケーブルを駆動するアプリケーションでは、D-A コンバータの差動出力をシングルエンド信号に変換させることが必要です。これは、低い周波数での応答を必要としない場合なら、RF トランスを使って即座に達成できます。図 5-3 に、標準的な例を示します。D-A コンバータのハイ・インピーダンスの電流出力は 50Ω に差動で終端されており、これによってトランスのソース・インピーダンスを 50Ω に決定しています。

〈図 5-3〉差動トランス結合



差動電圧は1 : 1のRFトランスの1次側を駆動しており、2次巻き線の出力にシングルエンドの電圧を作り出しています。50 ΩのLCフィルタの出力は負荷抵抗 R_L の50 Ωとマッチングしており、最終的に1 V_{p-p}の出力電圧となります。

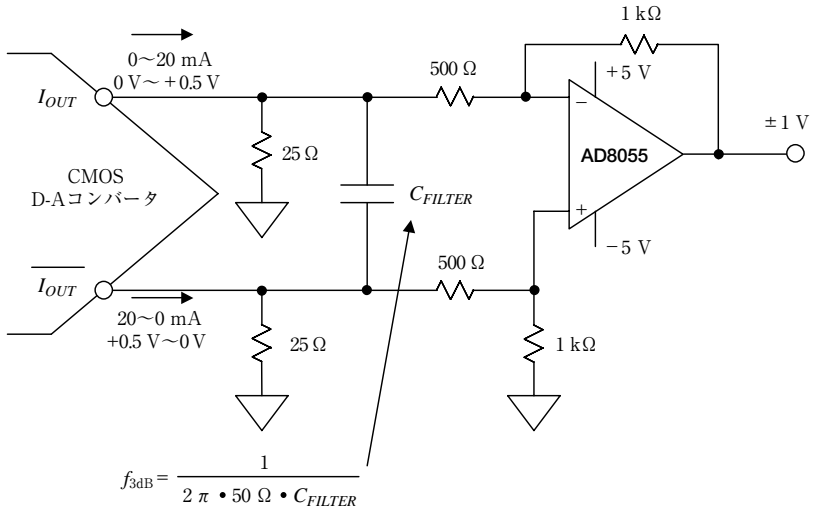
このトランスは、差動出力をシングルエンド信号に変換するだけでなく、D-Aコンバータの出力をLCフィルタというリアクティブ負荷からアイソレートしています。そのため、総合的な歪み特性が改善されています。

シングルエンド出力に直流までの周波数応答が必要な場合には、OPアンプによる差動-シングルエンド変換回路が使われます。図5-4では、OPアンプAD8055が広帯域と低歪みを達成するために使われています[参考文献(2)参照]。D-Aコンバータの電流出力は、バランスした25 Ωの抵抗負荷を駆動しています。その結果、それぞれの出力で位相が逆の0 ~ 0.5 Vの電圧が作られます。AD8055はゲイン2で構成されているので、最終的にはグラウンドを基準にした2 V_{p-p}のシングルエンド出力電圧が得られることになります。出力電圧はグラウンドを中心に上下にスイングするので、両電源のOPアンプを使う必要があることに注意してください。

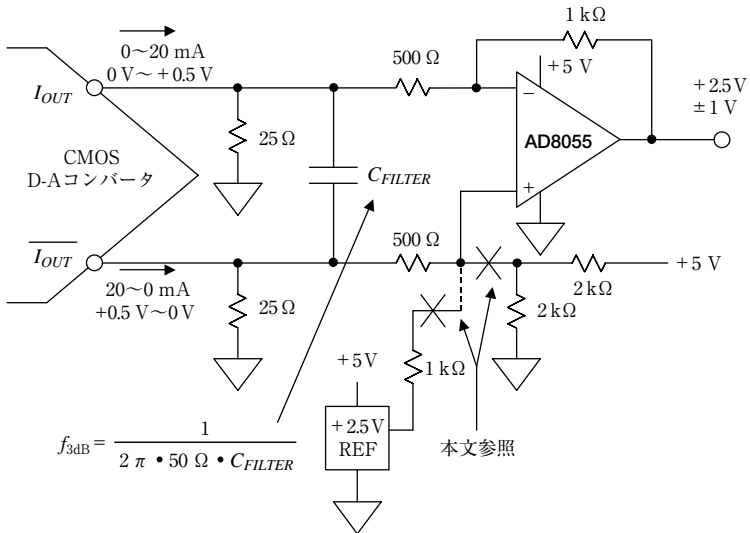
コンデンサ C_{FILTER} は差動出力インピーダンスに等価な50 Ωの抵抗とともに、差動フィルタを形成しています。このフィルタは、OPアンプのスルー・レートに起因する歪みを低減します。最適なフィルタのカットオフ周波数は、全域に渡って最良の歪み特性が得られるように、経験的に決められます。

図5-4の回路を修正して、OPアンプのコモンモード電圧を電源電圧の midpoint (+2.5 V) に設定することによって、単電源で動作させることもできます。その回路を図5-5に示します。出力電圧は、+2.5 Vのコモンモード電圧を中心とした2 V_{p-p}となります。コモンモード電圧の+2.5 Vは、+5 Vの電源電圧を抵抗分圧から得るか、あるいは直接+2.5 V

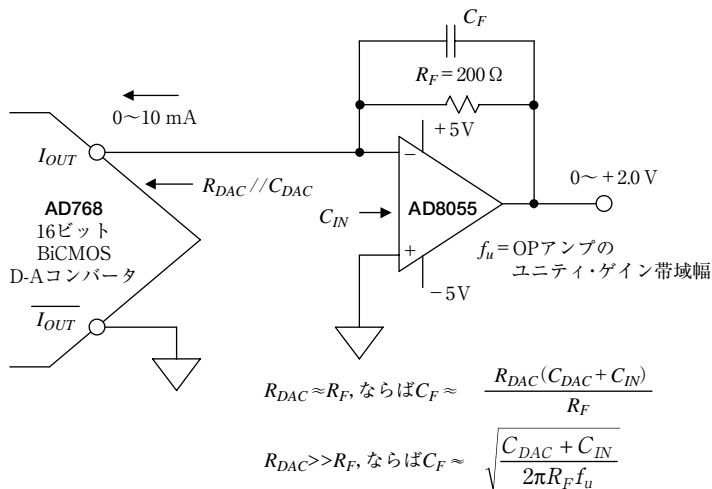
〈図 5-4〉両電源 OP アンプを用いた差動 DC 接続出力回路



〈図 5-5〉単電源 OP アンプを用いた差動 DC 接続出力回路



〈図5-6〉高精度16ビットD-AコンバータAD768とシングルエンドI-V変換OPアンプ回路



の基準電圧源から得るかすればよいでしょう。ただし、+5Vの電源電圧からコモンモード電圧を得る場合は、電源ノイズが増幅されないように、嚴重なデカップリングを施す必要があります。

●シングルエンドの電流-電圧変換

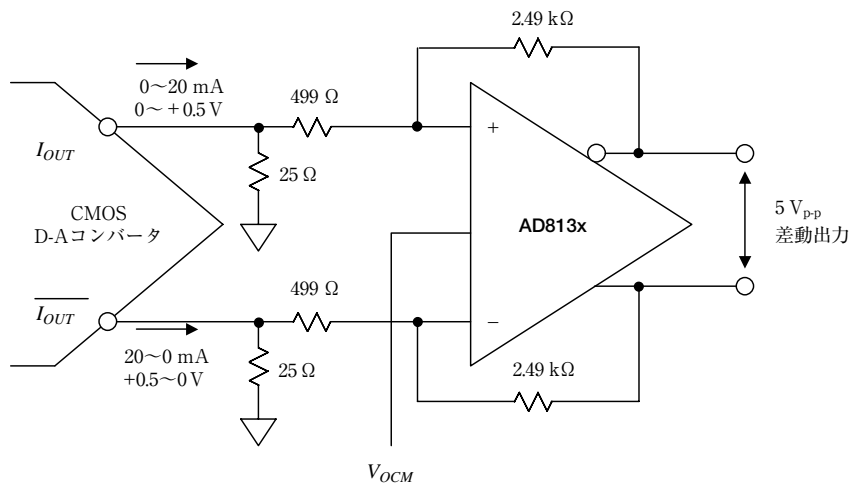
シングルエンドの電流-電圧変換は、図5-6に示すように単電源OPアンプをI-V変換回路として使うことによって容易に実現できます。D-AコンバータAD768[参考文献(3)を参照]からのフルスケール電流10mAは、200Ωの抵抗 R_F の両端で0~+2Vの出力電圧に変換されます。

OPアンプAD8055の仮想グラウンドを駆動することで、D-Aコンバータの非直線的な出力インピーダンスによって生じる歪みを最小化することができます。事実、このようなタイプの高分解能D-Aコンバータの多くは、I-V変換を使って工場でトリミングが施されています。

しかしながら、このような方法でD-Aコンバータの出力をシングルエンドに変換することは、差動モードに比較して同相ノイズ除去特性の劣化や2次歪み成分の増加を招くことになりますので、よく考慮する必要があります。

帰還コンデンサ C_F は、回路が最良のパルス応答を得るために最適化する必要があります。図中に示した等式は、単なるガイドラインと考えてください。この回路についての詳

〈図 5-7〉差動アンプ AD813x を用いた高速 D-A コンバータのバッファ回路



しい解説は参考文献 (6) に記載されています。

●差動電流-差動電圧変換

電流出力型 D-A コンバータからバッファリングされた差動の電圧出力が必要なときは、差動アンプの AD813x ファミリーを図 5-7 に示すように使うことができます。

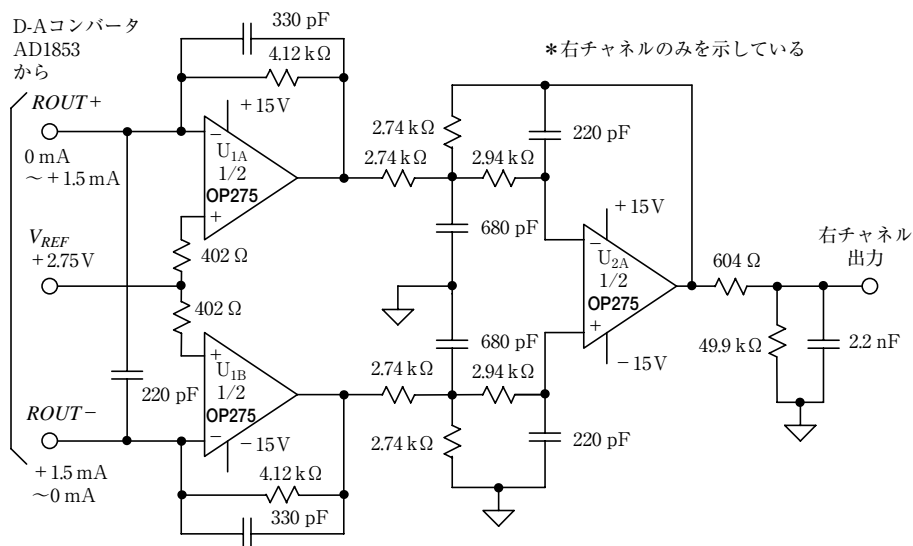
まず、D-A コンバータの出力電流は二つの 25 Ω 抵抗で電圧に変換されます。この電圧は AD813x によって 5 倍に増幅されます。この技法は、D-A コンバータからの高速スルー・レート電流によるアンプのオーバードライブと歪みの発生を防ぐために、直接的な I - V 変換の代わりに使われます。ここで、D-A コンバータの出力電圧は、そのコンプライアンス電圧以内に収めなければならないことに注意してください。

AD813x の入力端子 V_{OCM} は、AD813x の仕様範囲内で、最終的な出力電圧のコモンモード電圧を設定するために使われます。この回路の出力で伝送ラインを駆動する場合には、75 Ω の抵抗を二つ追加することも可能です。

●オーディオ D-A コンバータ用アクティブ・ローパス・フィルタ

図 5-8 は、 $\Sigma\Delta$ 型オーディオ D-A コンバータ AD1853 [参考文献 (4)] の出力に接続したアクティブ・ローパス・フィルタ回路で、この回路は I - V 変換をかねています。このフィルタは 4 ポールで構成されており、-3 dB のカットオフ周波数は 75 kHz です。高いオー

〈図5-8〉75 kHzの4ポール・アクティブ・フィルタによるステレオD-AコンバータAD1853の出力バッファ回路



バサンプリング周波数 24.567 Msps (D-A コンバータが 48 ksps のスループット・レートで動作した場合) で動作しているため、簡単なフィルタで 12 MHz 以上の折り返し成分をすべて除去することができます。

この図では2チャンネルのD-Aコンバータ出力の片側だけを示しています。U_{1A}とU_{1B}のI-V変換段は、シングル・ポールの差動フィルタを形成しており、U₂は2ポールのマルチフィードバック・フィルタを形成すると同時に、差動-シングルエンド変換を行っています。最後の4番目のポールは、出力での604 Ωの抵抗と2.2 nFのコンデンサによって形成されています。U₁とU₂には、オーディオ特性に優れたOPアンプOP275が使われています[参考文献(5)参照]。

アクティブ・フィルタの設計に関する詳細については、本大全の第3巻(原著ではChapter-5)を参照してください。

◆参考文献◆

- (1) Data sheet for AD9772A 14-Bit, 160 MSPS TxDAC+with 2x Interpolation Filter, <http://www.analog.com>.
- (2) Data sheet for AD8055/AD8056 Low Cost, 300 MHz Voltage Feedback Amplifiers, <http://www.analog.com>.

- (3) Data sheet for AD768 16-Bit, 30 MSPS D/A Converter, <http://www.analog.com>.
- (4) Data sheet for AD1853 Stereo, 24-Bit, 192 kHz, Multibit $\Sigma\Delta$ DAC, <http://www.analog.com>.
- (5) Data sheet for OP275 Dual Bipolar/JFET, Audio Operational Amplifier, <http://www.analog.com>.
- (6) Chapters 5, Walt Kester, Editor, Practical Design Techniques for Sensor Signal Conditioning, Analog Devices, 1999, ISBN: 0-916550-20-6.