

ハイスピード「め」な OP アンプで低入力容量アンプ回路を実現する

著者: 石井 聡

はじめに

AD8021 という高速めな OP アンプを使って、入力容量の非常に小さい 2 チャンネルの低入力容量アンプ回路を作ってみました。AD8021 はアンプ自体の入力容量がかなり小さく、一方で電源電圧範囲が最大 $\pm 12V$ ととても広い「稀有 (けう)」なアンプです。

おいおい特性は評価するとして、汚いですが、実験した基板や実験のようすをご紹介します。図 1～図 3 の写真は半田くずが飛び散っていますが、現場らしいなあとご賢察を…。

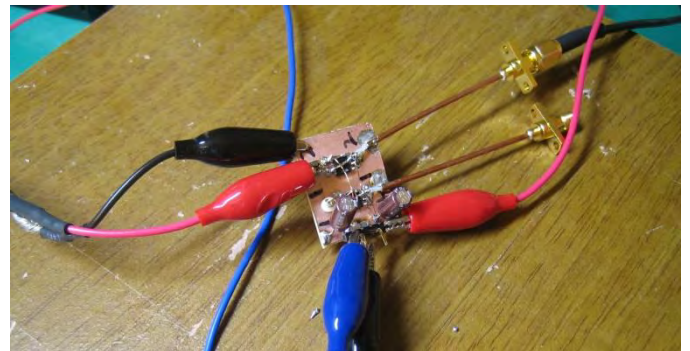


図 3. AD8021 を使った低入力容量アンプ (実験のようす)

最終的に出来上がった回路

図 1 の写真のように、出力は SMA コネクタ、プラス、セミリジッド (MKT タイセー、片側 CON1563BG/片側カットΦ = 0.063inch / L = 150mm) なのですが、入力は図 3 の写真を見て頂くと判りますが、「なんと」5cm 位のミノムシクリップで信号を与えています。

いわゆる「超アンバランス」な設定です。本来はこのような測定は行ってはいけませんが、今回は「どんなモンかな？」というところの測定なので、こうしています。大体 10MHz を超えるあたりでこの 5cm 位の配線がインダクタンスとなり、この部分でインピーダンスが暴れることになります。そのため実際に正しく計測したい場合にはご注意ください。

使用する OP アンプは AD8021

実験に使う AD8021 について、選定理由と特徴をご説明します。製品ページはこちらです。

<http://www.analog.com/jp/ad8021>

まずは高速・超低入力容量 (typ 1pF) にもかかわらず、電源電圧範囲が $\pm 2.5 \sim \pm 12V$ までと非常に広いことです。

今回の用途では、当初は、DC 0V を基準として 3~5V の信号を入れようと思っていたものです。高速だと電源電圧が低い OP アンプが多いなか、AD8021 では最大 $\pm 12V$ と大きく、同相入力電圧範囲も $-11.1V \sim +11.6V$ @ $\pm 12V$ と非常に広いものになっています。静止状態電源電流 max 7mA @ $\pm 5V$ で、電圧性ノイズ typ 2.1nV/ $\sqrt{Hz}$ 、電流性ノイズ typ 2.1pA/ $\sqrt{Hz}$ というスペックも持っています。

「よいアンプだ」と思いウキウキしながら盲目的に採用してしまいましたが、これが実際は、バイアス電流量を確認しなかったという基本的ミスにより、DC までの増幅が実現できませんでした。結果的には、高速回路ということで、交流信号のみでの対応としました。

アナログ・デバイセズの低入力容量 OP アンプと入力容量

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各所有者の財産です。
©2014 Analog Devices, Inc. All rights reserved.

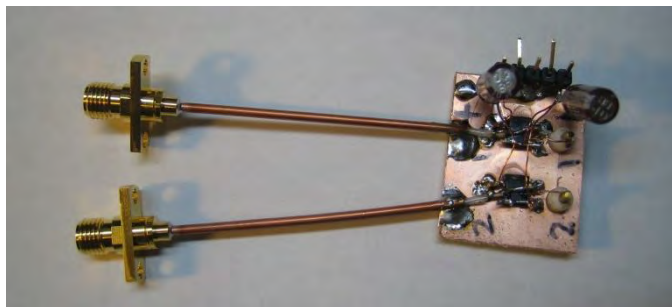


図 1. AD8021 を使った低入力容量アンプ (全景)

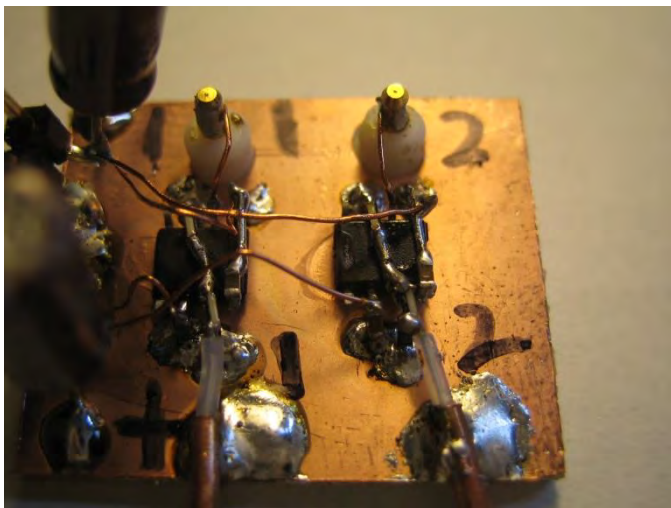


図 2. AD8021 を使った低入力容量アンプ (基板部拡大)

アナログ電子回路技術ノート

TNJ-009

の考え方

入力容量の低い OP アンプを「同相モード容量 2pF 未満」として、別表 1 にリストしてみましたので (72 種類ありました)、是非ご参照ください。

なお、実際は同相モードでの容量と、差動モードでの容量がそれぞれ異なってきますので、注意が必要です。図 4 のように、同相モードは二つの入力端子をショートしたときの入力容量なので $2C_C$ が見え (C_D は見かけ上キャンセルされます)、差動モードは端子間の容量 (差動で駆動しているので、 C_C は直列接続になります) になるので、 $C_D + C_C/2$ が見えることになります。

AD8021 は差動モード容量については規定されていませんが、同相モード容量が低いことから、推測で、ということで採用してみました。

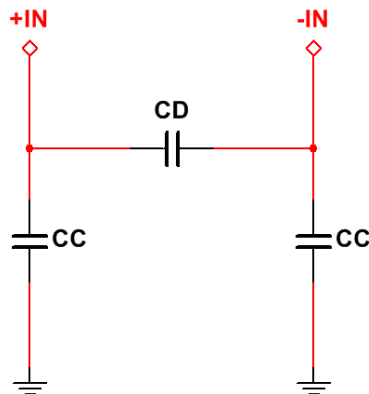


図 4. 差動入力端子の入力容量の考え方

当初の「うごくだろう」目論見の回路

当初「予定」の回路図を図 5 に示します。これで当初の目論見としては、DC から動作する 1pF の低入力容量、かつハイインピーダンスの信号検出回路を作ろう、というものでしたが、あいにくバイアス電流により、思った通りに行かず…、というところでした。その様子は技術ノートの後半にて説明したいと思います…。高速 OP アンプはバイアス電流が多くなっているところが実際です。

+側入力 (当初「予定」としては…) 完全にオープンです。つまりバイアス電流を AD8021 に与えるために、DC で入力する (コンデンサでカットできない) 構成である必要があります (いや、ありました…)

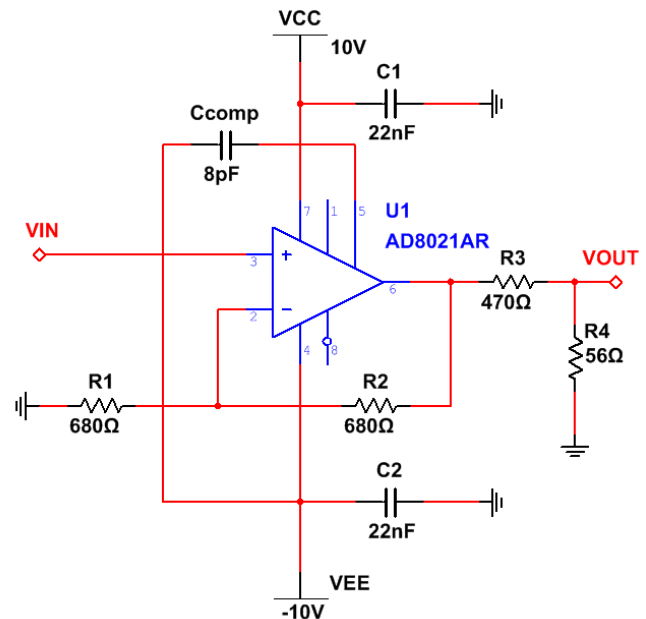


図 5. 「当初の目論見」のアンプ回路図

AD8021 は入力容量が低く、入力抵抗も大きい

このアンプは図 6 に示したデータシート抜粋のように、同相モード入力容量が typ 1pF とかなり低いもの (ただし同相モードの値) で、なおかつ入力抵抗も 10MΩ (このスペックを見ていただけなのが失敗の原因ですが…) とかなり良好なものです。なお実際の用途では、先に説明したように差動モード入力容量を調べる必要があります。

「いいアンプだし、うまく行くだろう」と、ウキウキ甘く楽観的な考えをもって取り組み始めました。

INPUT CHARACTERISTICS			
Input Resistance		10	MΩ
Common-Mode Input Capacitance		1	pF
Input Common-Mode Voltage Range		-4.1 to +4.6	V
Common-Mode Rejection Ratio	$V_{CM} = \pm 4V$	-85 to -90	dB

図 6. AD8021 の入力容量 (同相モードでの値。データシートからの抜粋)

AD8021 の実装のようす

図 7 の写真のように、半田がツララに… (…最初の写真は再度フラックスをつけて修正したものでした) なっていますが、入力端子側がスタンドで浮かされています。またパッケージも天地を逆にして配置してあります。アメリカではこの実装方法を「Dead Bug」(死んでひっくり返っている虫) というようです。

これはそれぞれ入力容量を低減させる (余計な浮遊容量がつかないように) ことが目的です。入力側の白いスタンドは手持ちのもので素性不明なのですが、テフロンでできているような「感じ」です。

いずれにしても電極から、スタンドがねじ込まれたプリント基板パターン間で、電極間距離を確保して、キャパシタンスを低減させるようにしてあります。またワイヤはポリウレタン電線ですが、短めなので (1mm = 1nH 程度なので) 数 nH のインダクタンスしかありません。

アナログ電子回路技術ノート

TNJ-009

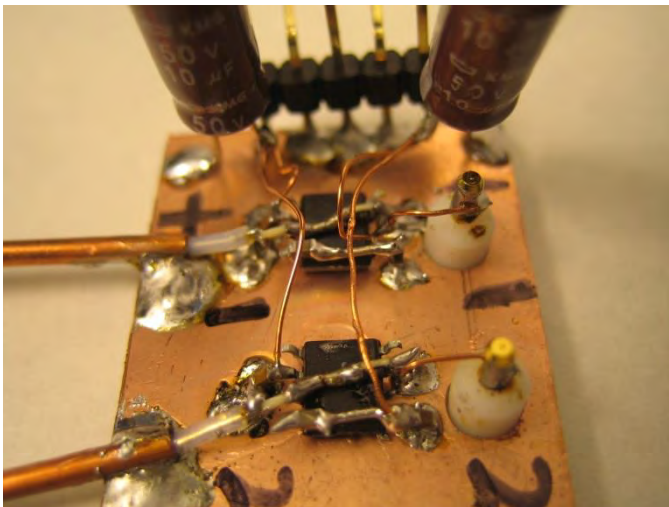
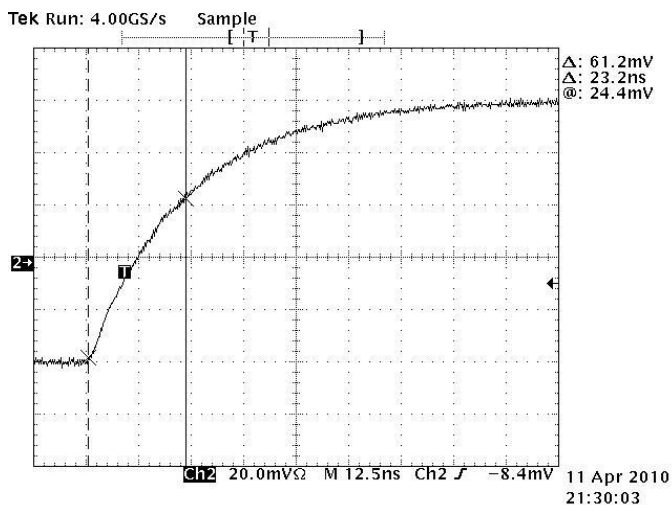


図 7. Dead Bug で実装された AD8021

AD8021 の入力容量を時定数として測定してみる

図 8 はこのテフロンらしい端子に $10\text{k}\Omega$ を入力信号との間に接続して時定数を測定することにより、入力容量を推定してみたものです。63%で 20ns ですから、 $\tau = CR$ で入力容量は浮遊容量 こみこみで 2pF と推測できます。これはスペック通りと言えるでしょう。

図 8. AD8021 入力容量を $10\text{k}\Omega$ を接続して時定数として測定。
 $\tau = 20\text{ns}$ で 2pF と推測される

50Ω系に接続するためのアンプの出力回路

出力回路について説明しておきます。これはオシロスコープ (50Ω 入力にして) に直結して 10:1 でプロービングできるようにするために、電圧ディバイダとして 9:1 の抵抗値になっています。また出力側から見た合成抵抗 (回路の出力抵抗) は計測系のインピーダンスに適合した 50Ω にかなり近くなっています。

無垢 (むく) の基板と周辺部品のレイアウト

バラックの実装で、どれだけハイスピードの性能が出るか? というところですが、図 7 により周辺部品のレイアウトについてご紹介します。

グラウンドプレーンとして、無垢のプリント基板を使っています。こうすれば一番低いインピーダンスが実現できます。高周波回路でも同じイメージでパターンを形成できます。

AD8021 のマイナス端子 (pin 2) からグラウンドに接続される 680Ω 、マイナス電源 (pin 4) のデカップリングコンデンサ 223 ($0.022\mu\text{F} = 22\text{nF}$) は IC から直下に落とします。部品は 1608 のチップ部品です。

(pin 4) - (pin 5) を接続する補償用コンデンサ C_{COMP} は IC の底面 (ここでは Dead Bug なので腹の上) から直接接続します。

出力 (pin 6) も 470Ω を端子から直接引き出し、 56Ω をパターン上に立てたところに接続します。出力のセミリジッドがここに接続されます。

こうすれば余計な浮遊容量、インダクタンスを無くすることができます。

高周波的に影響を与えづらいところについては、ポリウレタンを長めにし、配線しています。これが茶色で見える $10\mu\text{F}$ の電源コンデンサの部分です。

大振幅時の周波数応答特性

図 9 は、このアンプ回路への入力として 0dBm (開放端なので 0.45V rms) の信号を「例のミノムシクリップ」から与えたときの大振幅時の周波数特性です。入力信号レベルが大きいため大振幅応答になっています。マーカはデルタマーカにしてあるので、低域から -3dB の周波数になっています。

データシートの Fig. 11 がこれに相当しますが、ぼちぼち近いところがでてきます (実測での特性が暴れる原因はミノムシクリップによるところが大きい)。図 10 に AD8021 のデータシートの Fig. 11 を示しておきます。

図 9. 0.45V rms の信号を入力したときの AD8021 の大振幅応答のようす

アナログ電子回路技術ノート

TNJ-009

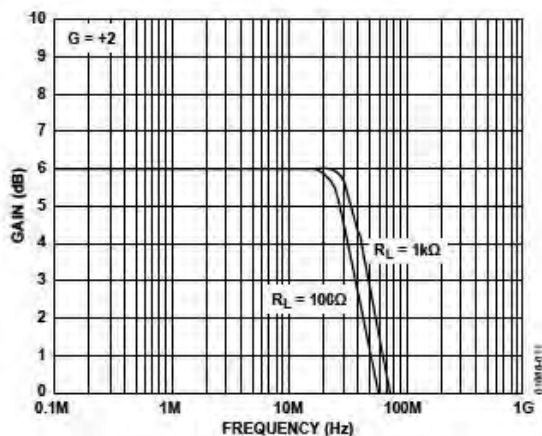


Figure 11. Large Signal Frequency Response vs. Frequency and Load, Noninverting (See Figure 49)

図 10. AD8021 の大振幅応答特性（データシートの Fig. 11 から抜粋）

実際の利得と小信号周波数特性

利得計算の説明をしておきます。アンプが+2（6dB）、出力がディバイダで 1/10（-20dB）、ディバイダの出力抵抗分（50Ω）と計測器の入力抵抗（50Ω）で分圧され、1/2（-6dB）になります。またアンプの入力はインピーダンスが高いため、開放端入力になり、+6dB、合計で、-14dB が総利得（ロス）になります。

小信号の周波数特性

次に入力レベルを-40dBm にしたときの測定結果とデータシートの比較をおこなってみます。

図 11 は、今までこの測定で使っているネットワーク・アナライザで測定したものです。最大周波数が（実は）150MHz までで、これから上が測定できません。

そこで図 12 のように、（会社のラボでの実施したものでは無かったので、高い周波数のネットワーク・アナライザやトラッキング・ジェネレータが無い）SSG でステップ周波数を発生させ、それをより高い周波数を計測できるスペアナのマックス・ホールドで観測してみたものを示します。

もし実験室にネットワーク・アナライザが無い場合には、このようなかたちで簡便な測定方法もあることを覚えておくと良いでしょう。

図 13 はデータシートの小信号応答の Fig. 14 です。図 12 の波形を見てみると、200MHz 弱で大きく暴れていることがわかります。これは完全に「みのむし」の影響でしょう。逆にいうと AD8021 は図 13 の Fig. 14 の周波数程度まで増幅できる能力がありそうだ、と見ることもできます。

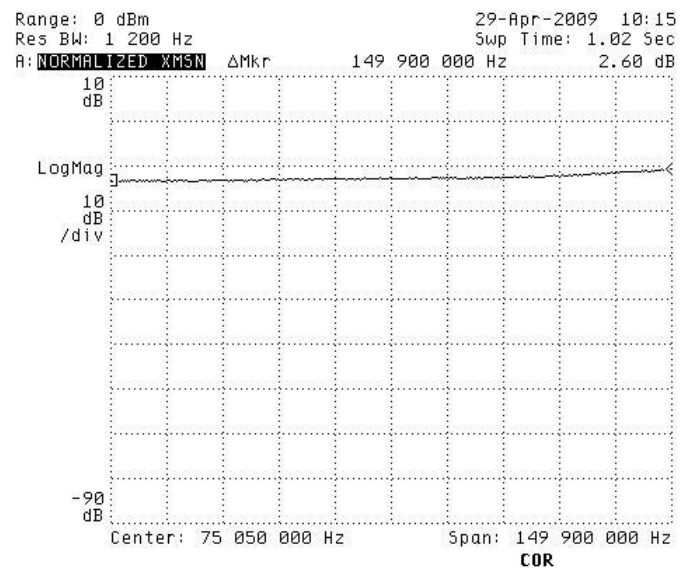


図 11. 4.5mV rms の信号を入力したときの AD8021 の小信号応答のようす（150MHz まで）

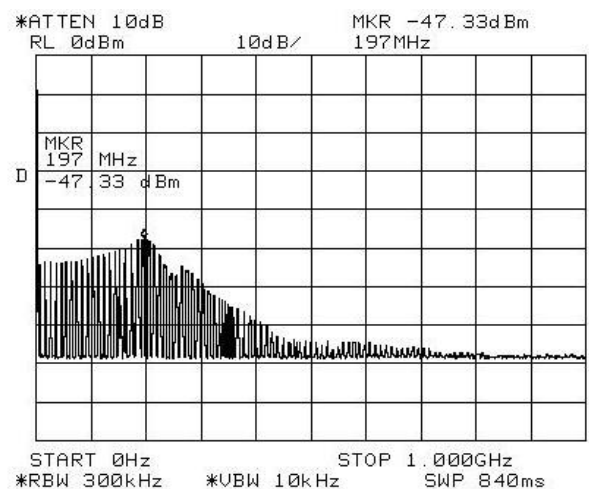
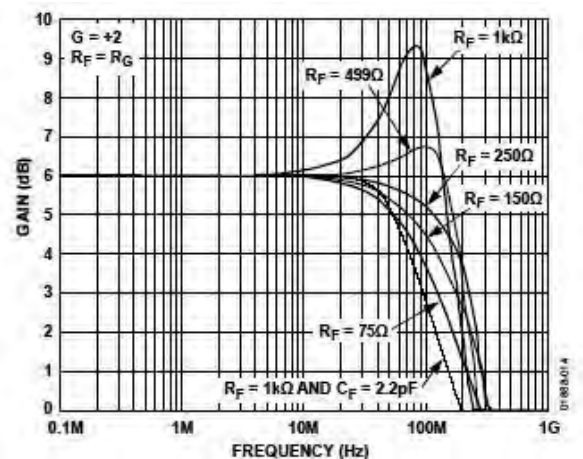


図 12. 簡易的に周波数特性を測定するため（ネットアナを使わずに）SSG とスペアナのマックス・ホールドで観測してみる

Figure 14. Small Signal Frequency Response vs. Frequency and R_L , Noninverting, $V_{OUT} = 50 \text{ mV p-p}$ (See Figure 48)

アナログ電子回路技術ノート

TNJ-009

図 13. AD8021 の小信号応答特性（データシートの Fig. 14 から抜粋）

周波数特性の暴れを再確認

「図 12 の波形が 200MHz 弱で大きく暴れていることがわかります」という、この上昇する原因をすこし推測してみます。

入力容量は 2pF ということが判りました（なお、これは入力信号電位で容量変化しないと想定して考えています）。最初の写真のように入力は「みのむしクリップ」です。長さは 50mm くらいでしょう。

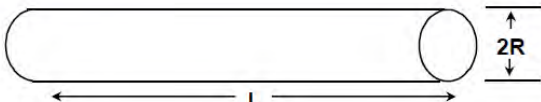
概略として、1mm は 1nH のコイルになりますから、この長さは 50nH 程度になると考えられます。これと入力容量の共振周波数は、

$$1/\sqrt{2\pi LC} = 500\text{MHz}$$

と計算できます。インダクタンスをもう少し大きく見積もると、さらに周波数も低くなりますね。共振したあたりでこの暴れが生じているのだろう、と推測もできるわけです。

図 14 のような資料がありました。ワイヤと平面パターンでのインダクタンスを計算する計算式です。ご参考になれば幸いです。

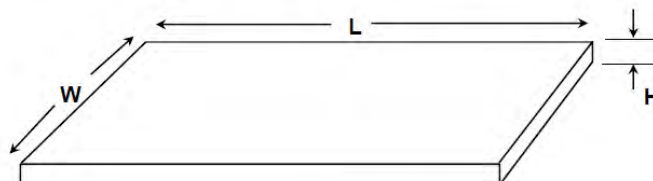
Wire and Strip Inductance Calculations



L, R in mm

$$\text{WIRE INDUCTANCE} = 0.0002L \left[\ln \left(\frac{2L}{R} \right) - 0.75 \right] \mu\text{H}$$

EXAMPLE: 1cm of 0.5mm o.d. wire has an inductance of 7.26nH
(2R = 0.5mm, L = 1cm)



$$\text{STRIP INDUCTANCE} = 0.0002L \left[\ln \left(\frac{2L}{W+H} \right) + 0.2235 \left(\frac{W+H}{L} \right) + 0.5 \right] \mu\text{H}$$

EXAMPLE: 1cm of 0.25 mm PC track has an inductance of 9.59 nH
(H = 0.038mm, W = 0.25mm, L = 1cm)

図 14. ワイヤと平面パターンでのインダクタンスを計算する計算式

本来はきちんと入力を終端すべきだが

本来であれば、ここからのアプローチとしては、入力をきちんとインピーダンスをコントロールした形で信号を与えなおすべきですが、この回路は「高い入力インピーダンスを維持する」回路ということで、目的が異なっているため、それは行いません。それでも、大体数 10MHz くらいまでは入力ハイインピーダンスで動作しそうだ、というところまでは来れたわけです。

と、ここまではよかったのですが…。

このアンプの目的は水晶発振回路の測定だった

図 1 の写真のように、この AD8021 で作ったアンプは 2 チャンネルありました。理由は、この回路で図 15 のような 10MHz の水晶発振回路の入力と出力のようすをオシロスコープで確認したかった、というところが目的でした。

発振回路は動作インピーダンスが高く（AD8021 の入力抵抗 10MΩ）、また容量変化の影響を受けやすいものです。そのため通常、オシロのプロブを当てるとプロブの入力容量が影響し、発振波形が変化してしまうものです。

アナログ電子回路技術ノート

TNJ-009

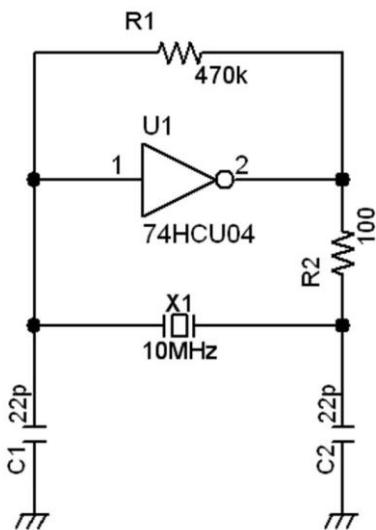


図 15. 低入力容量アンプで測定したかった 10MHz の水晶発振回路

全く持って動かない！（汗）

このアンプが出来上がったところで、ウキウキしながら、10MHz の発振回路に接続してみました。どんな波形が出るだろうか？と。出力は 1/10 の 50Ω ですから、オシロの入力を 50Ω のモードに変更し、直接 SMA-BNC ケーブルでアンプとつないでみます…。

「？…」発振が停止してしまいませんか！これは入力容量が大きすぎて発振が停止してしまったのでしょうか？「そんな筈は無いのだが…」と思いつつ、またがっかりしつつ、動作確認をしてみました。

図 15 の回路図の U1 の出力(pin 2)に接続しただけなら発振は停止しません。U1 の入力(pin 1)に接続してみると発振が停止してしまいます。悔しいことにオシロのプロブをこの回路に接続しても（U1 の入力 にプロブを接続した状態で出力の波形を見ると、発振波形は変わっていますが）、ちゃんと発振は継続したままです。

「あ！」

そうなのです。OP アンプのバイアス電流が原因なのです。図 16 のように AD8021 は高速 OP アンプゆえ、バイアス電流が大きく 7.5μA typ もあります！（いや…ありました）。さきの図 14 の回路図を見てわかるように、発振のバイアス抵抗が 470kΩ ですから、これではこの抵抗を電流が流れて、74HCU04 の入力バイアスレベルが大きく崩れてしまっていたわけです。

「オレはサルか…」と目の前の試作回路を見ながら、この低レベルな体たらくにがっかりしました。考えてみれば「当然」な話です。さて、どう対策しましょうか！

DC PERFORMANCE					
Input Offset Voltage	Two to Two ± Input or -input	0.4	1.0	mV	
Input Offset Voltage Drift		0.5		μV/°C	
Input Bias Current		7.5	10.5	μA	
Input Bias Current Drift		10		nA/°C	
Input Offset Current		0.1	0.5	μA	
Open-Loop Gain		82	86	dB	

図 16. AD8021 の入力バイアス電流（データシートからの抜粋）

バイアス電流の問題の対策をどうするか？

さて、その AD8021 ですが、バイアス電流が大きくて、まともに発振回路の動作をバッファリングできないと示しました。これはどうしたものでしょう。単純に大きめの容量のコンデンサで DC カットする方法も考えられますが、ここでは少しひねった方法で処理してみたので、それを示したいと思います。基本は、

- ①バイアス電流が 7.5 μA typ もあること
- ②入力抵抗（微分抵抗）は十分高いこと
- ③入力容量は 2pF 程度であること

ということなんです。そこで…DC カットが必要であることから、図 17 のように「入力に 3pF のトリマを写真のように直列に接続してみよう」というところなんです。この回路図を図 18 に示します。AD8021 の入力端子のバイアスとして 100kΩ をグラウンドに対して接続してあります。

3pF のトリマを回転させて、入力容量の 2pF と合わせて 1/2 の分圧としてみる、というものです。

なおバイアスとして 100kΩ の抵抗を入れてあります。

3pF のトリマを追加することの意義

さきに入力に直列に 3pF のトリマ・コンデンサを接続する方法を考えたとしてみました。このトリマを調整して 10MHz の（10MHz の発振信号を測定することが目的だったので）信号を測定しながら、振幅が規定の 1/2 になるレベルにします。

そうすると、（図 11 の周波数条件ですが）この 2pF - 2pF で 1/2 (-6dB) に分圧され、また無事に DC カットが出来ることになりま。

さらに！こうすることで、この回路自体の入力容量を 1pF にまで低くさせることもできるわけです。

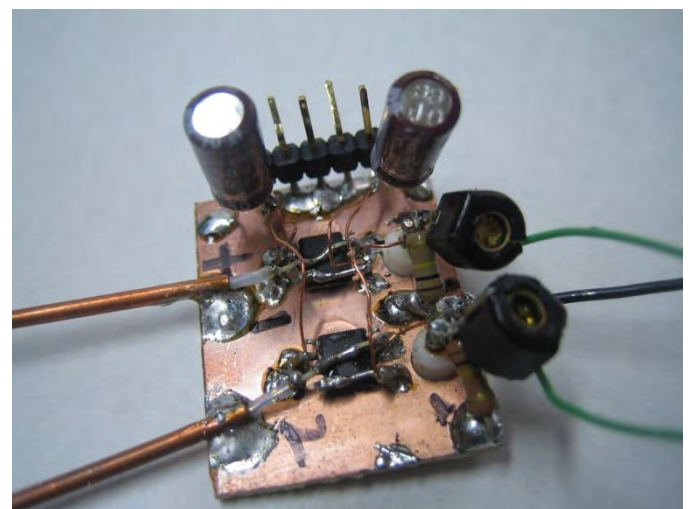


図 17. 入力に 3pF のトリマを直列に接続して約 2pF の直列容量としてみる（100kΩ のバイアス抵抗も接続している）

アナログ電子回路技術ノート

TNJ-009

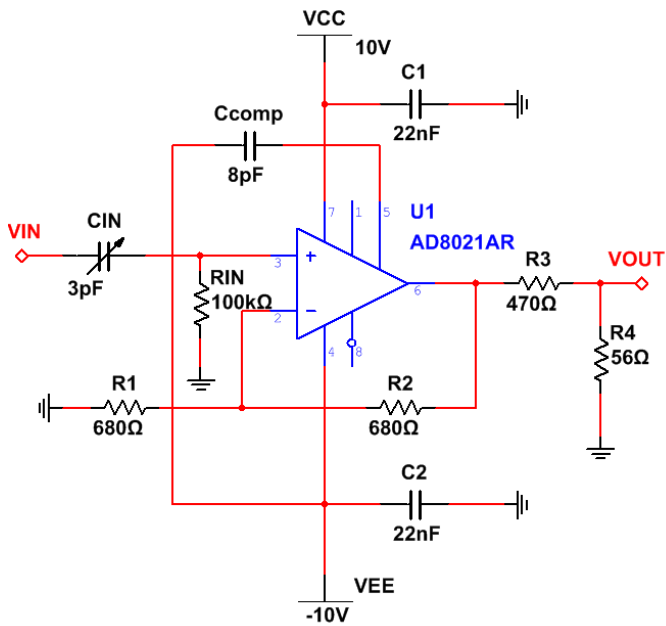


図 18. 図 17 のように入力に 3pF のトリマを直列に接続した回路図 (100kΩ のバイアス抵抗も接続している)

3pF のトリマを追加したときの特性がどうなるか

この 3pF のトリマを追加して調整し、直列に 2pF が挿入されたものとして、入力回路がどのように見えるか、シミュレーションで確認してみたいと思います。

周波数特性を NI Multisim でシミュレーションしてみました。図 19 はシミュレーションの回路図、図 20 は AC simulation の結果です。測定対象の信号の源周波数 10MHz あたりでは、振幅・位相ともども問題無い特性になっていることがわかります。

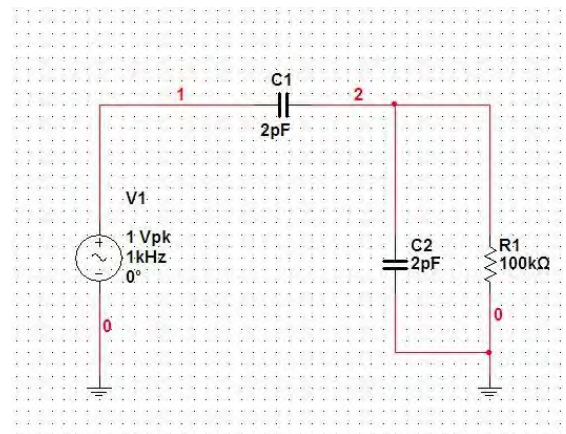


図 19. 入力が 2pF のときの周波数特性を考えるシミュレーション

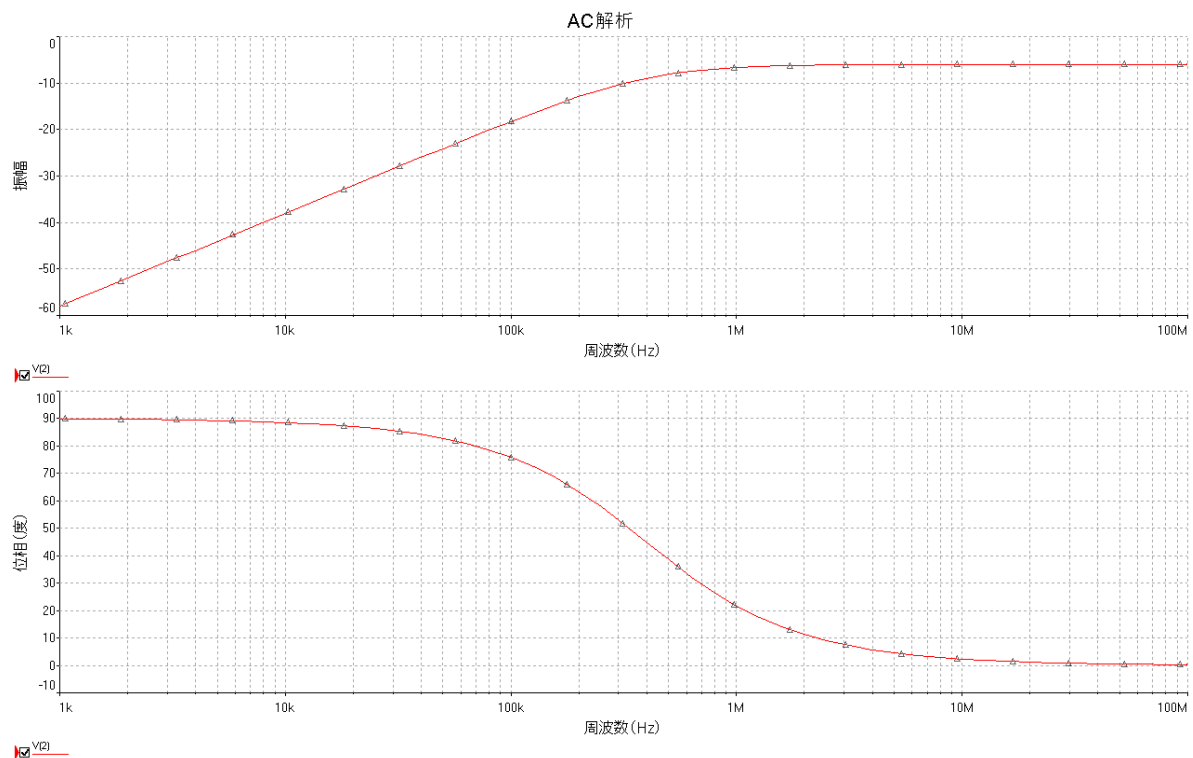


図 20. 図 19 の回路を NI Multisim でシミュレーション (上: 振幅特性、下: 位相特性)

アナログ電子回路技術ノート

TNJ-009

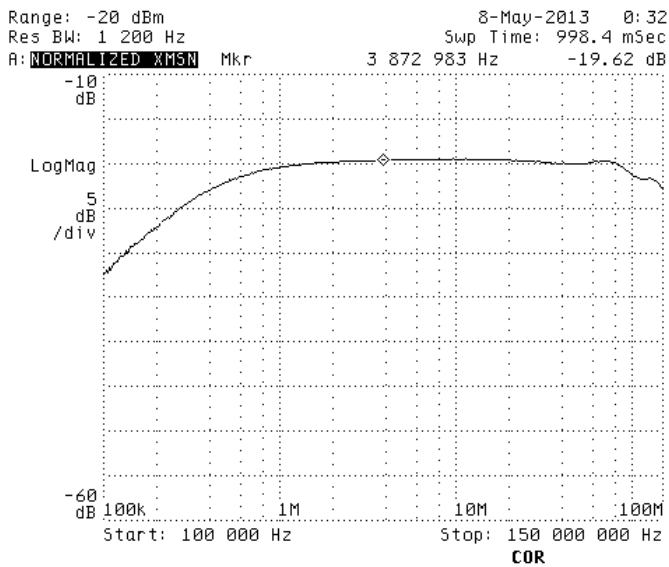


図 21. 2pF で分圧した回路の周波数特性 (-40dBm in 小信号)

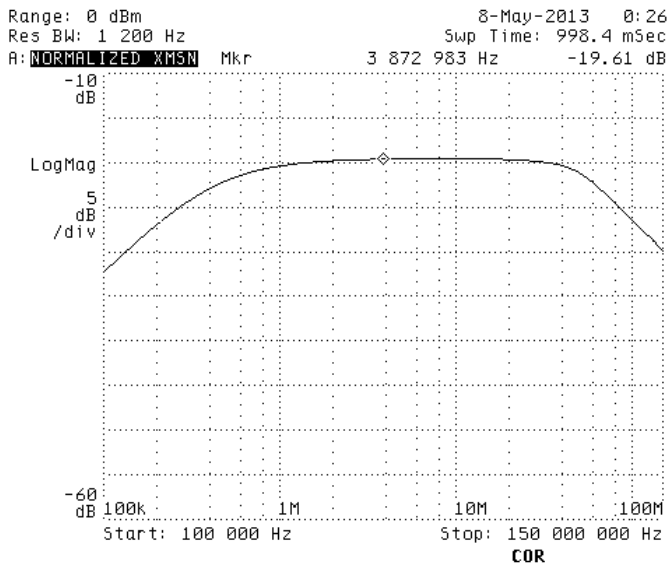


図 22. 2pF で分圧した回路の周波数特性 (0 dBm in 大振幅)

2pF (3pF のトリマ) で分圧した実際の回路の周波数特性

図 21 にネットワーク・アナライザを使用しログスイープ・モードに変更して、図 18 の回路の周波数特性を測定してみたもの、その小信号のときの特性を示します。

ここでの測定では、入力ミノムシクリップにせず、きちんと 50Ω のケーブルをはんだ付けして行いました。

小振幅では、100MHz 程度の帯域まで動作可能なことがわかります。高域は接続方法を変えてピーキングが減少したためか、若干落ちています。

図 22 は同じく大振幅 (0dBm 入力) での測定結果です。

最後にすこし補足

最後に 2 点ほど補足しておきます。

直列の 2pF による位相変動はどうなる？

入力に (トリマ・コンデンサの) 2pF という容量が直列に付いているわけですが、「これで位相はどうなるの？」という疑問があるかと思います。しかし、先の図 20 で示した位相特性のように、1MHz を超えたあたりから位相がゼロになってきています。

これは入力容量の 2pF とこのトリマの 2pF が、バランスがとれて、それで分圧回路となって、このような結果になっているわけです。面白いものですね。

バイアス抵抗は実験により 100kΩ とした

バイアス抵抗を 100kΩ としましたが、7.5uA typ のバイアス電流であれば、0.75V 程度の電圧降下になって、もう少し抵抗値を大きくしておいても、それほど問題は生じないはずでした。

しかし 270kΩ をつけて入力を開放した状態で電源を投入すると、電源投入の過渡動作で出力が飽和して立ち上ってしまう場合、どうも出力飽和状態でバイアス電流が増加するようで、開放状態にしたままだと、出力が張り付いたままでした。

そのためここでは、少し低めの 100kΩ としてみました。

まとめ

やはり高速回路で低いインピーダンスで動作させることを基本として考えられているアンプは、このような特殊な使い方ではいろいろ面白い「じゃじゃ馬的要素」が出てくるようで、たしなめる技術も重要というところでしょうか。特に高速 OP アンプはバイアス電流が大きめということは頭に入れておくべきことと思います。

アナログ電子回路技術ノート

TNJ-009

別表 1 入力容量の低い（同相モード容量が 2pF 未満）OP アンプ

Part#	Small Signal Bandwidth	Slew Rate	Input Offset Voltage	Amplifiers Per Package	Vcc-Vee	Input Bias Current	Cin	Package
ADA4856-3	225MHz	800V/us	1.3mV	3	3V-5.5V	3.8uA	500fF	CSP
ADA4853-1	90MHz	100V/us	1mV	1	2.65V-5V	1uA	600fF	SC70
ADA4853-2	100MHz	120V/us	2mV	2	2.65V-5V	1uA	600fF	CSP
ADA4853-3	100MHz	120V/us	1mV	3	2.65V-5V	1uA	600fF	CSP; SOP
AD8022	130MHz	50V/us	1.5mV	2	4.5V-26V	2.5uA	700fF	SOIC; SOP
AD549	1MHz	3V/us	500uV	1	10V-36V	150fA	800fF	TO-X
AD8008	650MHz	1KV/us	500uV	2	5V-12V	4uA	1pF	SOIC; SOP
AD8021	490MHz	150V/us	400uV	1	4.5V-24V	7.5uA	1pF	SOIC; SOP
AD8061	320MHz	650V/us	1mV	1	2.7V-8V	350nA	1pF	SOIC; SOT
AD8007	650MHz	1KV/us	500uV	1	5V-12V	4uA	1pF	SC70; SOIC
AD8018	130MHz	300V/us	1mV	2	3.3V-8V	1uA	1pF	SOIC; SOP
AD8062	320MHz	650V/us	1mV	2	2.7V-8V	350nA	1pF	SOIC; SOP
AD8063	320MHz	650V/us	1mV	1	2.7V-8V	350nA	1pF	SOIC; SOT
AD8565	5MHz	6V/us	2mV	1	4.5V-16V	600nA	1pF	SC70
AD8566	5MHz	6V/us	2mV	2	4.5V-16V	600nA	1pF	SOIC; SOP
AD8567	5MHz	6V/us	2mV	4	4.5V-16V	600nA	1pF	CSP; SOP
ADA4841-1	80MHz	13V/us	40uV	1	2.7V-12V	3uA	1pF	SOIC; SOT
ADA4841-2	80MHz	13V/us	40uV	2	2.7V-12V	3uA	1pF	SOIC; SOP
ADD8704	6.8MHz	6V/us	2mV	4	4.5V-16.5V	200nA	1pF	CSP; SOP
ADD8710	5MHz	8V/us	4mV	11	4.5V-18V	500nA	1pF	SOP
AD8036	240MHz	1.2KV/us	2mV	1	6V-12V	4uA	1.2pF	DIP; SOIC
AD8037	270MHz	1.5KV/us	2mV	1	6V-12V	3uA	1.2pF	DIP; SOIC
AD9631	320MHz	1.3KV/us	3mV	1	6V-12V	2uA	1.2pF	DIP; SOIC
AD9632	250MHz	1.5KV/us	2mV	1	6V-12V	2uA	1.2pF	DIP; SOIC
ADA4850-1	175MHz	220V/us	600uV	1	2.7V-6V	2.3uA	1.2pF	CSP
ADA4850-2	175MHz	220V/us	600uV	2	2.7V-6V	2.3uA	1.2pF	CSP
ADA4851-1	130MHz	375V/us	600uV	1	2.7V-12V	2.2uA	1.2pF	SOT
ADA4851-4	130MHz	375V/us	600uV	4	2.7V-12V	1.8uA	1.2pF	SOP
AD8045	1GHz	1.35KV/us	200uV	1	3.3V-12V	2uA	1.3pF	CSP; SOIC
AD8091	110MHz	170V/us	1.6mV	1	3V-12V	1.3uA	1.4pF	SOIC; SOT
AD8092	110MHz	170V/us	1.6mV	2	3V-12V	1.3uA	1.4pF	SOIC; SOP
AD8051	110MHz	170V/us	1.7mV	1	3V-12V	1.4uA	1.4pF	SOIC; SOT
AD8052	110MHz	170V/us	1.7mV	2	3V-12V	1.4uA	1.4pF	SOIC; SOP
AD815	120MHz	900V/us	10mV	2	10V-36V	2uA	1.4pF	DDPAK; SIP; SOIC
AD8397	69MHz	53V/us	1mV	2	3V-24V	200nA	1.4pF	SOIC
ADA4851-2	130MHz	375V/us	600uV	2	2.7V-12V	2.2uA	1.4pF	SOP

アナログ電子回路技術ノート

TNJ-009

別表 1 入力容量の低い（同相モード容量が 2pF 未満）OP アンプ（つづき）

Part#	Small Signal Bandwidth	Slew Rate	Input Offset Voltage	Amplifiers Per Package	Vcc-Vee	Input Bias Current	Cin	Package
AD817	50MHz	350V/us	500uV	1	5V-36V	3.3uA	1.5pF	DIP; SOIC
AD847	50MHz	300V/us	500uV	1	9V-36V	3.3uA	1.5pF	DIP; SOIC
AD8001	880MHz	1KV/us	2mV	1	6V-12V	3uA	1.5pF	DIP; SOIC; SOT
AD8002	600MHz	1.2KV/us	2mV	2	6V-12V	3uA	1.5pF	DIP; SOIC; SOP
AD8004	250MHz	3KV/us	1mV	4	4V-12V	35uA	1.5pF	DIP; SOIC
AD8042	170MHz	225V/us	3mV	2	3V-12V	1.2uA	1.5pF	DIP; SOIC
AD8047	250MHz	750V/us	1mV	1	6V-12V	1uA	1.5pF	DIP; SOIC
AD8048	260MHz	1KV/us	1mV	1	6V-12V	1uA	1.5pF	DIP; SOIC
AD8054	150MHz	190V/us	1.7mV	4	3V-12V	2uA	1.5pF	SOIC; SOP
AD8067	54MHz	640V/us	200uV	1	5V-24V	600fA	1.5pF	SOT
AD8074	600MHz	1.6KV/us	2.5mV	3	9V-11V	5uA	1.5pF	SOP
AD8075	550MHz	1.35KV/us	2.5mV	3	9V-11V	5uA	1.5pF	SOP
AD8079	260MHz	800V/us	5mV	2	6V-12V	3uA	1.5pF	SOIC
AD818	130MHz	500V/us	500uV	1	5V-36V	3.3uA	1.5pF	DIP; SOIC
AD826	50MHz	350V/us	500uV	2	5V-36V	3.3uA	1.5pF	DIP; SOIC
AD827	50MHz	300V/us	500uV	2	9V-36V	3.3uA	1.5pF	DIP; LCC; SOIC
AD828	130MHz	450V/us	500uV	2	5V-36V	3.3uA	1.5pF	DIP; SOIC
AD829	120MHz	230V/us	200uV	1	9V-36V	3.3uA	1.5pF	DIP; LCC; SOIC
ADA4817-1	1.05GHz	870V/us	400uV	1	5V-10V	2pA	1.5pF	CSP; SOIC
ADA4817-2	1.05GHz	870V/us	2mV	2	5V-10V	2pA	1.5pF	CSP
ADA4858-3	600MHz	600V/us	500uV	3	3V-5.5V	700nA	1.5pF	CSP
ADA4859-3	265MHz	740V/us		3	3V-5.5V	700nA	1.5pF	CSP
ADA4860-1	520MHz	790V/us	3.5mV	1	5V-12V	1.5uA	1.5pF	SOT
ADA4861-3	730MHz	680V/us	100uV	3	5V-12V	700pA	1.5pF	SOIC
AD8032	80MHz	35V/us	1mV	2	2.7V-12V	450nA	1.6pF	DIP; SOIC; SOP
AD8005	270MHz	1.5KV/us	5mV	1	4V-12V	500nA	1.6pF	DIP; SOIC; SOT
AD8031	80MHz	35V/us	1mV	1	2.7V-12V	450nA	1.6pF	DIP; SOIC; SOT
AD8044	160MHz	190V/us	1.4mV	4	3V-12V	2uA	1.6pF	DIP; SOIC
AD8072	100MHz	500V/us	2mV	2	5V-12V	4uA	1.6pF	DIP; SOIC
AD8073	100MHz	500V/us	2mV	3	5V-12V	4uA	1.6pF	DIP; SOIC
AD812	145MHz	425V/us	2mV	2	2.4V-36V	300nA	1.7pF	DIP; SOIC
AD813	100MHz	250V/us	2mV	3	2.4V-36V	500nA	1.7pF	DIP; LCC; SOIC
AD8639	1.5MHz	2V/us	3uV	2	5V-16V	1pA	1.7pF	CSP; SOP
AD8099	500MHz	1.35KV/us	200uV	1	5V-12V	3uA	1.8pF	CSP; SOIC
AD823	16MHz	25V/us	700uV	2	3V-36V	5pA	1.8pF	DIP; SOIC
AD8041	170MHz	170V/us	2mV	1	3V-12V	1.2uA	1.8pF	DIP; SOIC