

Ken Kavanagh 著 [ken.kavanagh@analog.com]

理論上では、DACにデジタル入力を与えると、正確な電圧が出力されるはずですが、しかし実際には、出力電圧の精度は、DACやシグナル・チェーンの他の部品からのゲイン誤差およびオフセット誤差の影響を受けます。正確な出力電圧を得るには、システム設計者はこれらの誤差を補正する必要があります。そのためには、外付け部品と製造後トリミングを利用します。デジタル校正では、DACに送られる入力を修正することで、ゲイン/オフセット誤差が考慮されるようにします。したがって、外付け部品やトリミングの必要がなくなります。

DSPやマイクロプロセッサでこれらの計算を実行すると、オーバーヘッドが増大して、コストと時間を要することがあります。DACによってはオンチップ・レジスタを備えているため、DACで計算を行って、プロセッサには他の機能を実行させることができます。AD536x、AD537x、AD538x、AD539x denseDAC™ マルチチャンネルDACファミリには、12～16ビットの分解能を持つ8～40のチャンネルがあります。単電源バージョンでは、5Vの出力を生成できます。両電源バージョンでは±10Vの出力を生成できます。各デバイスには、チャンネルごとに*m*と*c*の専用レジスタがあり、チャンネルごとのゲイン/オフセット校正が可能です。

図1は、AD5370 (16ビット、40チャンネルDAC) のチャンネルの1つを示します。*m*レジスタと*c*レジスタの値の計算を、以下のステップで説明します。

1. DAC入力をゼロとフルスケールに設定して、オフセット誤差とフルスケール誤差を測定します。
2. スパンを可能なコード数 (この場合は65,536) で除算して、実際のLSBサイズを計算します。
3. デフォルトの*m*レジスタ値から、過剰スパンに対応するLSBの数を減算します。例えば、10Vレンジでの50mVの過剰スパンは326LSBに対応します。
4. デフォルトの*c*レジスタ値に、オフセットに対応するLSBの数を加算します。例えば、-10mVのオフセットは65LSBです。

これによって、DACを理想的に動作するかのように扱うことが可能になり、内部誤差とシステム誤差を補正する適切な値が計算できるようになります。

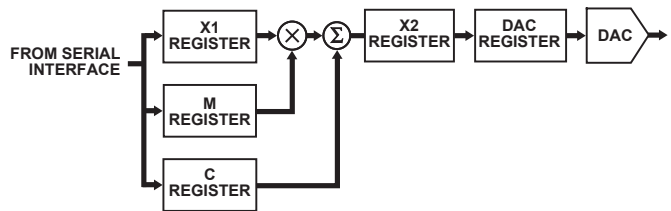


図1. AD5370 DACの1つのチャンネル

## ACシールドによるリモート容量センシングの強化

Kevin Staunton 著 [kevin.staunton@analog.com]

容量センシング・ユーザ・インターフェースは、最新のコンシューマ向け電子製品にとって魅力的な機能です。携帯電話、メディア・プレーヤ、衛星ナビゲーション・システムなどでは、ヒューマン・インターフェースを強化する傾向が高まっています。ユーザのタッチによって容量が変化してスイッチが作動する原理は十分に理解されています。しかし、適切なシールドと配線を備えたPCボード・センサ設計の実装は、ハードウェア設計者に課題を投げかけています。

指先タッチに対応して変化する容量は、1pFのわずかに数分の1です。したがって、センサやセンサ・パターンに見られるわずかな寄生容量によって、容量センサ・コントローラのダイナミック・レンジが減少します。さらに、不十分なセンサ・シールドによって、ノイズの多い応答を生み出す結合パスが生じることがあります。

これによって、センサで達成可能なS/N比とユーザ・インターフェースの分解能が低下します。AD7147 CapTouch™ コントローラは、ボタン、スクロール・バー、ホイールなどの機能を実装した単極容量センサと組み合わせて使用するように設計されており、容量センサの寄生容量、リモート・センサ接続、センサ配線、シールドの問題を最小限に抑えるアクティブなACSHIELD信号を提供します。

容量センシングの一般的な構成は、図1に示すように、メイン・ボード上にセンサ・コントローラを置き、別のセンサ・ボード上にセンサをパターン付けします。

センサ・ボードは、ケーブルによってメイン・ボードに接続されるのが普通です。このように分離することによって、高速信号が容量センサにカップリングすることを防ぎ、グラウンド・プレーンに起因する大きな寄生容量を低減します。さらに、センサはヒューマン・インターフェースであり、メイン・ボードから離れていることが要求される場合もあります。これらのセンサは、FR4または

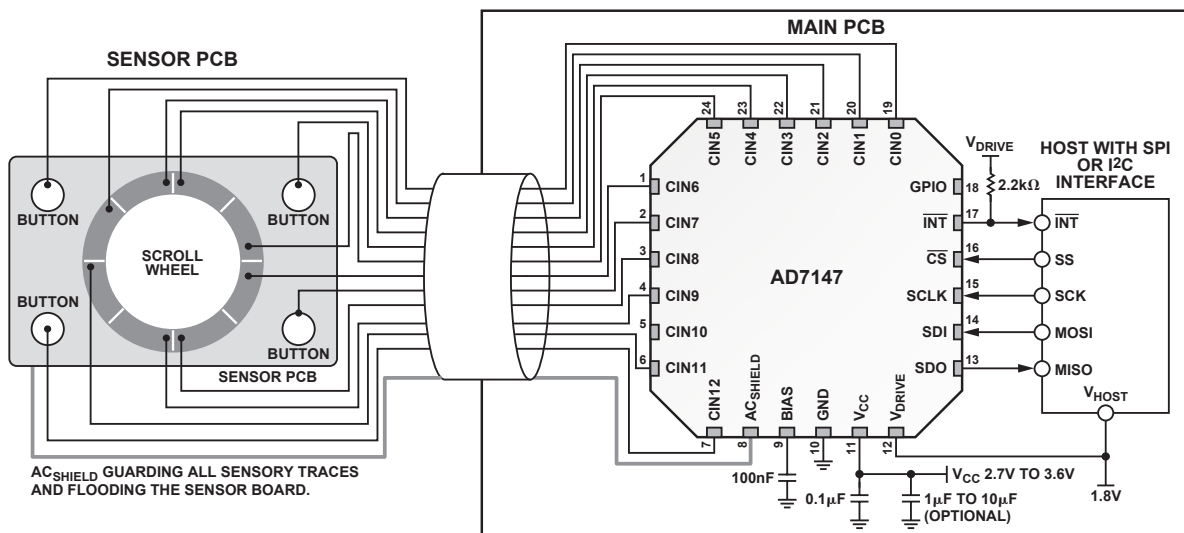


図1. 代表的な構成：コントローラをメイン・ボード上に置き、センサを別のボードにパターン付けします。

極薄の透明なITO材料の上に実装できます。

図2に示すように、AD7147の動作は、励起信号と容量デジタル・コンバータ (CDC) との間で容量センサを交互にスイッチすることです。

AC<sub>SHIELD</sub>信号のメリットは、センサの励起と同相の信号によってセンサとセンサ・パターンを保護できることです。シールドとセンサ/センサ・パターン間の電位をなくすと容量もなくなります。したがって、寄生容量とノイズ結合を最小限に抑えるため、AC<sub>SHIELD</sub>信号をセンサ・ボード上に配置させ、すべてのセンサ・パターンに沿った保護信号として使用できます。AD7147でAC<sub>SHIELD</sub>信号を使用することによって、コントローラとセンサの間を60cmまで分離できます。

アナログ・デバイゼスは、コントローラ、評価ツール、センサ設計ライブラリ、ホスト・マイクロコントローラ用のソフトウェアなど、容量センシングに完全なソリューションを提供しています。

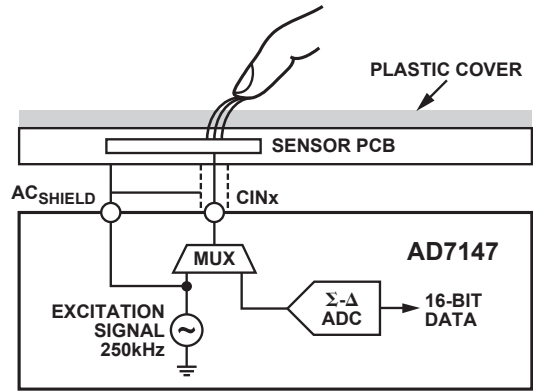


図2. センサとシールドの間の容量をなくすAC<sub>SHIELD</sub>

## 安価な高速アンプを用いた柔軟なクロック・バッファ

John Ardizzonei 著 [john.ardizzonei@analog.com]

家庭用電化製品は、標準的なクロック・バッファリング・アプリケーションに比べると周波数が低く、要求がそれほど厳しくない傾向があるため、通常のクロック・バッファの代わりに安価な高速オペアンプ (~100MHz帯域幅) を使用できます。高速アンプは通常のクロック・バッファより安価ですが、広範囲にわたる設計に対処できます。

ADA4850 (ADA4850-1/ADA4850-2)、ADA4851 (ADA4851-1/ADA4851-2/ADA4851-4)、ADA4853 (ADA4853-1/ADA4853-2/ADA4853-3)、およびAD8061単電源オペアンプは、低価格のクロック・バッファのすぐれた選択肢です。これらのアンプは、いずれも低電源電圧、低電源電流、電源条件の厳しいアプリケーション用のパワーダウン・モード、およびレールtoレール出力を特長とするため、広いダイナミック・レンジを可能にします。

通常のクロック・バッファと比較したオペアンプのメリットの一つは柔軟性です。オペアンプを使用すれば、クロック・パルスのバッファリング、増幅、オフセット、反転、減算、フィルタリングが可能です。オペアンプによって、高い入力インピーダンス、低い入力バイアス電流、低い電源電流、独立したパワー・ダウン (複数のアンプをシングル・パッケージに収めた場合)、低い出力インピーダンス、低い伝搬遅延が実現します。

クロック・バッファ・アプリケーションでオペアンプを使用する時、設計者はいくつかの動作制約を認識して遵守する必要があります。例えば、電圧帰還型アンプでは、ゲイン帯域幅積を指定します。アンプ回路のクロード・ループ・ゲインが増加するにつれて、その帯域幅は減少します。したがって、大きなゲインは小さな帯域幅を意味します。それぞれが低ゲインの複数のアンプをカスケード接続すれば、アンプは高い帯域幅で動作して信号パスの全体的なゲインと帯域幅を確保できます。

ポータブル電子機器には単電源動作が重要です。定義上、単電源オペアンプの入力同相電圧範囲は負側レール (グラウンド) を含みます。通常、グラウンドを200mV下回ることができます。しかしこれは、出力がグラウンドより低くスイングできることを意味するわけではありません。代表的なレールtoレール・アンプの出力段では、共通エミッタ構成を使用します。したがって、出力がレールに最も近づけるのはV<sub>ce</sub> (sat)であり、その範囲は出力負荷に応じて数十ミリボルトから数百ミリボルトです。

幸い、これらのアプリケーションでは、出力はグラウンドまでずっとスイングする必要はないのが普通です。しかし、入力グラウンドに近づきすぎると、出力段が飽和して、歪みと長い回復時間をもたらすことがあります。DC結合システムでは、信号のローレベルを200mVより上に保持するか、-200mVの負電源電圧を使用します。いずれの方法でも出力段の飽和を防止できます。

アンプではヘッドルーム (正側レールのどれだけ近くまでスイングできるか) も指定するため、入力同相電圧範囲のハイサイドにも同様に対処するよう注意が必要です。入力電圧が高くなりすぎた場合は、出力段が歪み遮断されます。必要なヘッドルームは、ADA4850とADA4851が2.2V、AD8061が1.8V、ADA4853はわずか1.2Vです。

図1は、+2のゲインを持つ、単電源非反転オペアンプのクロック・バッファを示します。設定により、AD8061の上限値は約33MHzです。伝搬遅延は2nsで、一部の専用クロック・バッファに匹敵します。

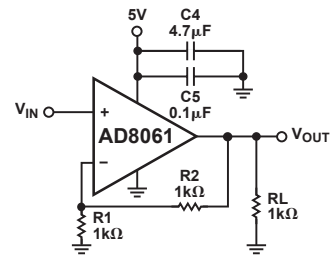


図1. 非反転オペアンプのクロック・バッファ

アプリケーションによってはAC結合を使用できるため、高帯域幅のアンプを使用して周波数性能を拡張できます。これらのアンプを単電源アプリケーションで使用するには、アンプの入出力を電源中央値にバイアスします。

図2は、AD8057高速アンプを使用する回路図を示します。ユニティ・ゲイン構成にてAD8057は、325MHzの帯域幅と1150V/μsのスルーレートとなります。なお、負荷抵抗により入力信号のDC平均と等しい電圧に戻されます。これによって、出力は再びグラウンドを基準とします。この構成の高い方の動作範囲は約100MHzです。

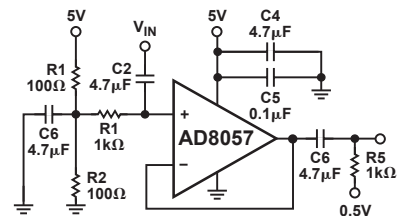


図2. AC結合されたクロック・バッファ (ユニティ・ゲイン)

上図に示すように、設計でクロック・バッファが必要となる時、高速アンプを使用すれば低価格で高い柔軟性を得ることができます。そのため、多くのアプリケーションでは、高速アンプが通常のクロック・バッファに対抗できます。アプリケーションにもよりますが、単電源アンプでも両電源アンプでも使用できます。