

模拟电路仿真

模拟电路仿真导论

近年来，系统设计人员承受的压力越来越大，他们需要先利用计算机仿真验证设计，再着手进行实际印刷电路板布局和硬件设计。对复杂数字设计进行仿真特别有利，原型制作阶段通常可以完全省去。大多数模拟电路并非如此。仿真可使设计人员对最终设计更有信心，而在高速/高性能模拟或混合信号电路设计中，完全绕开原型制作阶段风险很大。因此，在处理模拟电路时，有些原型制作必须进行仿真。原型制作技术将在[MT-100](#)中详细讨论。

[SPICE\(集成电路加重的仿真程序\)](#)是最常见的模拟电路仿真工具，可在不同计算机平台上以多种形式使用(参见参考文献1和2)。但是，为使仿真结果有意义，设计人员需要许多系统元件的精确模型。其中最重要的是用于集成电路的真实模型。

运算放大器几乎是所有模拟电路的基本构建模块，上世纪90年代初，ADI公司开发了一种先进的运算放大器SPICE模型，这种模型至今仍在使用(参见参考文献3和4)。在这种创新的开放式放大器架构中，增益和相位响应可以充分模拟，设计人员可以精确预测交流、直流和瞬态性能特性。这种模拟方法还扩展到了其他器件，如仪表放大器、基准电压源和模拟乘法器。以下讨论主要针对运算放大器，并说明了基本原理。

- ◆ 了解实际仿真目标
- ◆ 评估相应的可用模型
- ◆ 了解每种竞争运算放大器模型的功能
- ◆ 仿真完成后通常需要进行试验板制作

图1：使用得当时，仿真是一种强大的设计工具

图1列出了一些主要的SPICE仿真目标。SPICE仿真十分流行，因而出现了许多运算放大器宏观模型，(理想状态下)可以通过软件模拟放大器电气性能。在众多可用模型中，可能存在一些问题。可能无法确定模拟了哪些元件，而且模型精度也是个根本问题。这些问题都很重要，目的是使仿真结果更加可靠。因此，模型验证十分重要，必须先与实际器件性能条件进行对比确认，然后才能放心用于重要设计。

当然，设计的第一步即使采用精确的放大器模型并获得成功，也未必能保证仿真完全有效。基于不完整信息的仿真存在限值。目标电路的所有器件都应模拟，包括周围的无源元件、各种寄生效应，以及温度变化。然后，电路应在实验室通过试验板和原型制作进行验证。试验板电路是采用半永久实验室平台电路设计的快速运行实体模型，即小于最终物理形式的模型。其目的是在不具备整体物理环境的情况下显示实际性能。良好的试验板通常可以显示出SPICE预测不到的特性，预测不到可能是由于模型不完整、外部电路寄生效应等各种原因。但是，通过使用SPICE和智能试验板制作技术，可以保证在原型版本甚至是最终PCB上合理工作，从而快速有效完成电路设计。

宏观模型与微观模型

宏观模型和微观模型之间的区别通常不太清楚。微观模型采用IC器件的实际晶体管级和其他SPICE模型，所有的有源和无源器件都根据制造工艺提供完整特性。在区分微观模型与宏观模型时，有些作者用器件级模型一词来描述得到的总体运算放大器模型(参见参考文献5)。微观模型通常用于IC的实际设计过程。

	METHODOLOGY	ADVANTAGES	DISADVANTAGES
MACROMODEL	Ideal Elements Model Device Behavior	Fast Simulation Time, Easily Modified	May Not Model All Characteristics
MICROMODEL	Fully Characterized Transistor Level Circuit	Most Complete Model	Slow Simulation Possible, Convergence Difficulty, Non-Availability

图2：区分宏观模型与微观模型

宏观模型进行运算放大器性能仿真时复杂程度较低。该模型考虑了最终器件性能，采用本身的理想SPICE元件对观察到的特性尽可能多地进行模拟。在宏观模型的开发过程中，某个实际器件根据实验室和数据手册性能来测量，宏观模型则经过调整来匹配该特性。这一过程可能会牺牲部分性能。图2对比了宏观模型和微观模型之间的主要利弊。

两种方法各有利弊。微观模型可以显示几乎所有条件下完整而精确的运算放大器电路特性模型。但是，由于大量晶体管和二极管都有非线性节点，仿真时间会很长。当然，制造商也不太愿意发布这些模型，因为这些模型包含专有信息。而且，即使所有的晶体管都包括在内，也不能保证总体精度，因为晶体管模型本身就不能精确涵盖所有的工作区域。此外，由于节点数量很多，SPICE可能会出现收敛困难，从而导致仿真失败。这会使微观模型失去实际作用，比如不能用于多放大器有源滤波器。

另一方面，开发完善的宏观模型可以既提供精确结果，又节省仿真时间。在更加高级的宏观模型(如下文所述的ADSpice模型)中，瞬态和交流器件性能可以近似再现。运算放大器非线性特性也可以包括在内，如输出电压和电流摆幅限制。

但是，这些宏观模型依然属于实际器件的简化形式，因此，所有非线性都无法模拟。例如，并非所有的ADSpice模型都包括共模输入电压范围或噪声(最近开发的一些则包括)。一般而言，在模型开发过程中，由于参数可能对预期应用很重要，所以会经过优化——例如交流和瞬态响应参数。如果将每一种可能的特性都包括在内，可能会使宏观模型变得很麻烦，甚至可能会产生收敛问题。因此，ADSpice宏观模型只包括正常工作条件下对预期性能较为重要的运算放大器特性，而未必包括所有的非线性特性。

ADSpice运算放大器宏观型

基本ADSpice模型作为运算放大器宏观模拟的改进而开发，并且作为一种改进后的设计工具，以便实现更加精确的应用电路仿真。自从1990年推出以后，它就成为了一种标准运算放大器宏观模拟拓扑结构，工业上采用了频率整形的概念便表明了这一点(参见参考文献6和7)。

大约在1990年前，Boyle模型成为了占主导地位的运算放大器模型架构(参见参考文献8)。这种宏观模型开发于70年代早期，不能对高速放大器精确模拟。主要原因是频率整形能力有限——只有两个极点，而且没有零点。相比之下，ADSpice模型拓扑结构则具有灵活开放的架构，几乎可以级联无限的极点和零点频率整形级。与更简化的Boyle模型拓扑结构相比，这一主要差异可以带来更加精确的交流和瞬态响应。

ADSpice模型由下述三大部分组成。第一部分是输入和增益级的组合，包括适用于建模器件的晶体管模型(NPN或PNP双极性、JFET、MOSFET等)。第二部分是合成极点与零点级，由理想SPICE本身的元件组成。这些元件的数量或多或少，具体取决于运算放大器频率响应的复杂程度。最后一部分是输出级，将前两部分与外部进行耦合。

详细介绍上述各部分之前，必须认识到，出现下列情况时产生的变化确实存在。这不仅是因为各运算放大器模型之间存在差异，还因为运算放大器硬件拓扑结构在不断发展进步，从而导致模拟也相应发生变化。例如，现代运算放大器通常包括轨到轨输出或输入级，或两者兼具。因此，ADSpice模型的一些最新开发成果考虑到了这些问题，以及相应的模型开发。

此外，虽然Boyle模型和原始ADSpice模型是为了支持电压反馈运算放大器拓扑结构而设计，后续部分也增加了电流反馈放大器拓扑结构。实际上，参考文献9中就描述了一种ADSpice电流反馈宏观模型，恰好出现在参考文献3的电压反馈模型之后不久。下文将详细讨论这些电流反馈宏观模型。

ADSpice宏观模型：输入与增益/极点级

图3所示为基本ADSpice电压反馈运算放大器宏观模型输入级。如上所述，它采用整个模型中唯一的晶体管(一般情况下)，本例中为图表左侧的Q1-Q2 NPN对。需要用这些元件来对运算放大器差分输入级特性进行正确模拟。这种模型拓扑结构的基本原则是该级是针对单位增益而设计，需要适当选择Q1-Q2工作电流，以及增益设置电阻R3-R4和R5-R6。

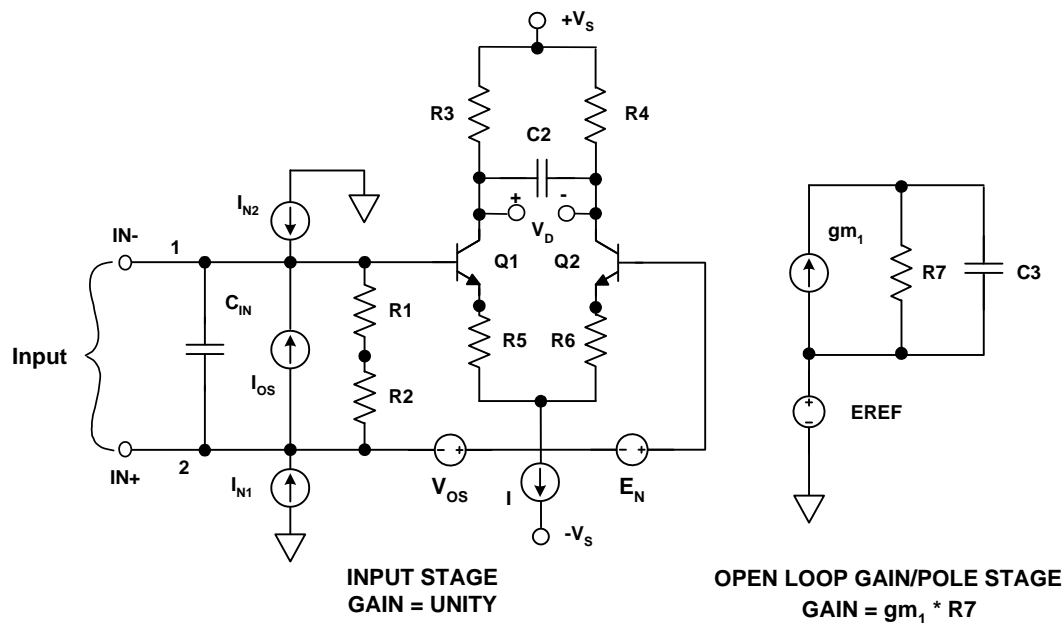


图3：ADSpice宏观模型的输入和增益/极点级

虽然本例使用了NPN晶体管，输入级却很容易修改，以便使用PNP双极性、JFET或MOSFET器件。输入级的其余部分采用简单的SPICE元件，如电阻、电容和受控源。

建模运算放大器的开环增益和频率特性关系通过增益级提供，如图表右侧所示。此处，受控源 g_{m1} 负责从输入级检测差分集电极电压 V_D ，并将该电压转换至成比例的电流。 g_{m1} 输出电流流经负载电阻 R_7 ，产生一个以内部电压 E_{REF} 为参考的单端电压。一般而言，该电压来自电源电压中点，并用于整个模型。

gm_1-R_7 乘积等于运算放大器额定增益时，该级就会产生宏观模型的整个开环增益。该设计因素意味着，所有其他的模型级都在单位增益下工作，从而使得增减后续级时的灵活性大大提升。通过这种方法，可以快速合成高性能高速运算放大器常见的复杂交流特性。而且，该级还可提供放大器交流响应中占主导地位的极点。开环极点频率通过选择电容C3来设置，如图表中所述。

ADSpice宏观模型：频率整形级

宏观模型增益级之后的各级是可变但数量无限的极点和/或零极点，它们共同提供频率响应整形。图4所示为这些级的典型拓扑结构。这些级可能是单极点或单零点，或者是极点/零点或零点/极点级的组合形式。上述所有级都具有直流传输单位增益，某一给定放大器类型可能包括上述所有级或其中一部分，这些级可能需要用来合成放大器的响应。

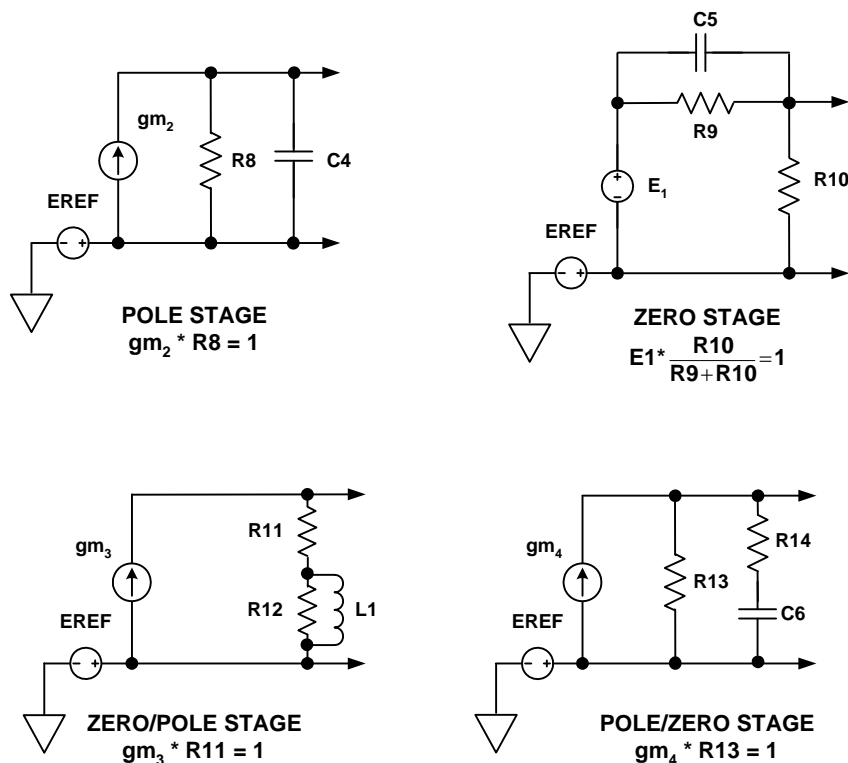


图4: ADSpice模型中可能存在的频率整形级

极点或零点频率由电阻和电容或电阻和电感共同设置，具体视情况而定。由于SPICE中可能的值有无限多，RC值从某种程度上来说可以任意选择，适用的范围很广。早期的ADSpice模型采用较高的值，后期则采用较低值以减少噪声(稍后详述)。

所有情况下，都假设每一级均向驱动级提供零负载。图中所示的各级没有反映具体的运算放大器，但还是可以从OP27模型中看到示例原则(参见参考文献10)。

上述所有频率整形级均为直流耦合，且具有单位增益，因此可任意增减，不会影响模型的低频响应。最重要的是，高频增益和相位响应可精确定制，以匹配实际放大器响应。与更简化的模型相比，这种频率整形灵活性的好处在ADSpice模型闭环脉冲响应和稳定性分析的性能对比中尤为明显。稍后将举例说明这一点。

ADSpice宏观模型：输出级

图5所示为ADSpice模型的输出级一般形式，可对运算放大器的多个重要特性进行模拟。 R_{O1} 和 R_{O2} 的戴维宁等效电阻能够模拟运算放大器的直流开环输出阻抗，电感 L_O 则模拟高频时阻抗的增加。该级的单位增益特性通过 g_7-R_{O1} 和 g_8-R_{O2} 的乘积来设置。

此外，输出负载电流准确反映在电源电流中。相比Boyle模型，这一特性是一项重大改进，因为负载电路的功耗可以准确分析。而且，采用运算放大器电源电流作为信号路径一部分的电路也可以准确仿真。输出级不是为了反映任何特定的运算放大器，但AD817模型中可以找到极为相似的特性(参见参考文献11)。

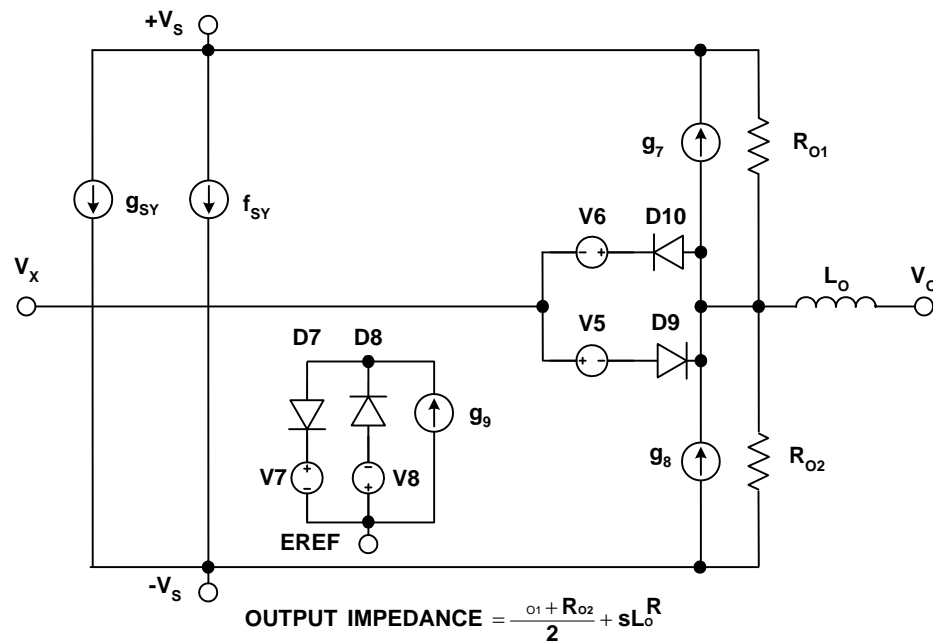


图5：通用宏观模型输出级

随着最近出现大量的轨到轨输出级运算放大器，各种定制模型拓扑结构得以开发出来。ADSpice库因此得以扩展，可以包括轨到轨模型特性，能够匹配采用P和N MOSFET器件的运算放大器架构以及双极性器件。从特性上来看，轨到轨输出级包括多个不同的关键性能点。最重要的一点就是能够使运算放大器输出在两个电源的几mV内摆动。第二点，该输出级具有大于1的电压增益，第三点，具有较高的输出阻抗(与传统发射极跟随器输出一样高)。

ADI SPICE宏观模型库中具有多种轨到轨输出级的模拟方法示例。[OP295](#)(参考文献12)采用CMOS器件来实现轨到轨输出，[OP284](#)(参考文献13)采用则采用双极性器件实现同一目的。[AD8031](#)和[AD823](#)(参考文献14和15)宏观模型采用合成技术来模拟轨到轨输出。[AD8051/AD8052/AD8054](#)、[AD8552](#)和[AD623](#)(参考文献16-18)综合采用选定的分立式器件模型和合成技术，来实现运算放大器与仪表放大器的轨到轨输出工作。

除了轨到轨输出工作以外，许多现代运算放大器还具有轨到轨输入级。这些级基本上可以通过补充PNP级来复制基于NPN的差分级，两个级并行工作。这使得运算放大器能够提供包括两个供电轨的共模范围。CMOS运算放大器中也可采用P型和N型MOS差分对实现这一特性。[OP284](#)、[AD8031](#)和[AD8552](#)(参考文献13、14和17)等模型示例均可体现轨到轨输出级。

ADSpice宏观模型：瞬态响应

多极点/零点的性能优势很容易通过瞬态脉冲响应测试显示出来，如图6所示。该图将一个实际[OP249](#)运算放大器(ADSpice模型)与Boyle模型进行了对比。该图显示由该模型中无限多个极点和零点产生的改进后的执行效果。

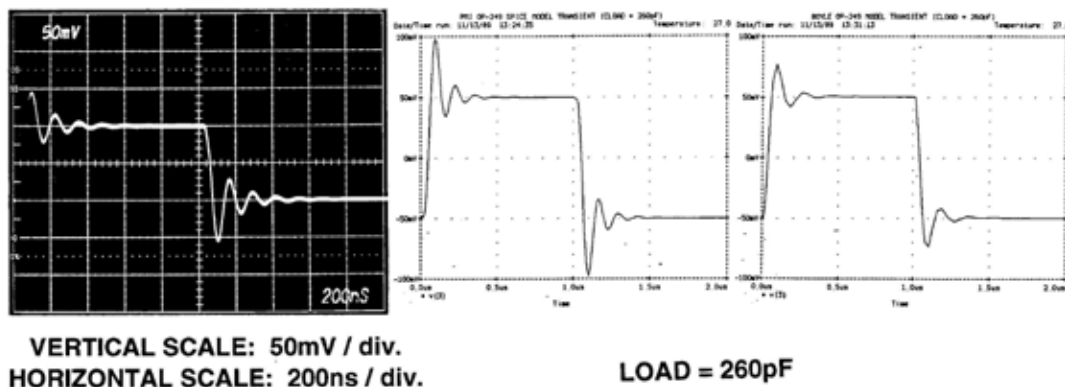


图6：OP249跟随器(左)模型的脉冲响应对比，在保真度方面ADSpice模型(中)优于Boyle模型(右)

对单位增益跟随器电路而言，该瞬态分析图中的差异很明显。其中采用OP249放大器，输出连接至反相输入，还采用260 pF容性负载。

如图所示，这会导致振铃，从运算放大器响应中可以看到(左)。注意，ADSpice模型可以准确预测过冲和阻尼振铃(中)频率。相比之下，Boyle模型(右)可以预测大约一半的过冲和小得多的振铃。

ADSpice宏观模型：噪声模型

ADSpice模型的一大改进是能够真实模拟运算放大器的噪声性能。对那些试图手动分析噪声的人来说，能够在SPICE中模拟电路噪声实在令人兴奋不已。完整的分析十分繁琐，需要添加来自所有有源器件和电阻的独立噪声贡献，并将其折合至输入端。

为了便于实现这一目标，ADSpice经过了改进，以包括能够精确模拟实际运算放大器宽带和 $1/f$ 噪声的噪声发生器。理论上，这首先包括在无噪声情况下制作现有模型，然后是增加分立式噪声发生器，从而仿真目标器件。如前所述，所有的ADI模型都不一定针对噪声精密特性而设计。但是，选定的器件模型针对噪声而设计，其典型应用包括低噪声应用。

第一步是练习调低模型的内部阻抗。例如，通过将极点/零点的阻抗从 $106\ \Omega$ 的基极阻抗减少到 $1\ \Omega$ ，总噪声可以大大降低，如图7所示。

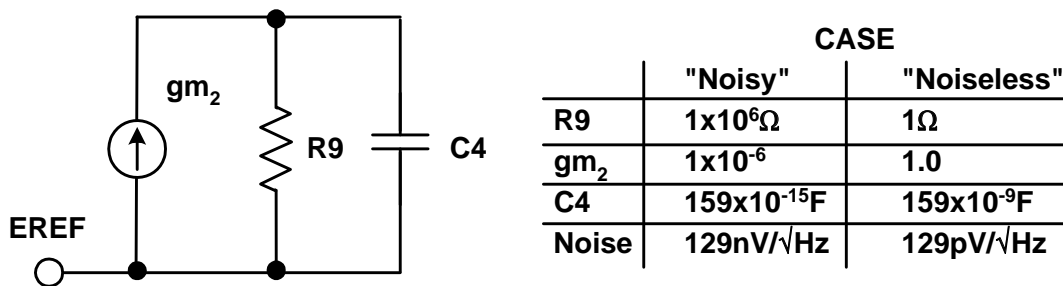


图7：为了实现低噪声工作，设计的第一步是减少极点/零点单元阻抗

在图表中的“噪声”列，具有较大R9阻值的所示极点级噪声为 $129 \text{ nV}/\sqrt{\text{Hz}}$ 。但是，当该电阻调低 10^6 倍至 $1\ \Omega$ 时，如“无噪声”列所示，级噪声为 $129 \text{ pV}/\sqrt{\text{Hz}}$ 。注意，跨导和电容值也以相同倍数调整，保持同样的增益和极点频率。为使模型的输入级无噪声，应在高电流下工作，并减少负载阻抗，使噪声贡献可忽略不计。将这些技术扩展用于整个模型，可使其基本无噪声。

一旦整体噪声减少，就会增加独立噪声源，一个针对电压噪声，两个针对电流噪声。使用的基本噪声源拓扑结构如图8所示，可以经过设置来产生电压和电流噪声输出。

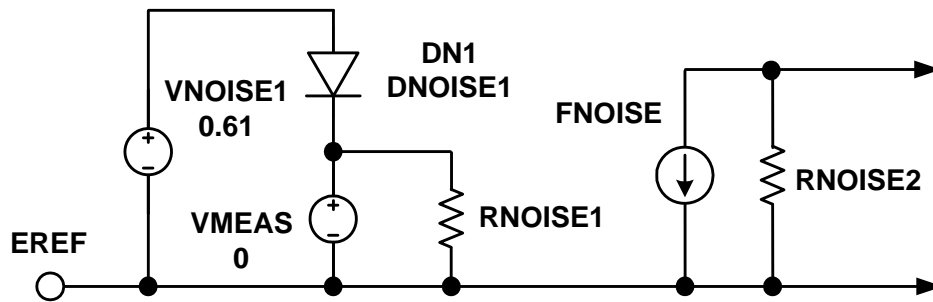


图8: 基本SPICE噪声发生器由二极管、电阻和受控源组成

注意，在SPICE中，半导体模型可以产生 $1/f$ (闪烁)噪声。噪声发生器采用DN1之类的二极管来产生这一部分噪声，模拟运算放大器的 $1/f$ 噪声。通过合理规定二极管模型参数和偏置电压 V_{NOISE1} ， $1/f$ 噪声会经过定制，以匹配运算放大器。DN1的噪声电流流经零电压源。此处， V_{MEAS} 用作测量器件，结合DN1的 $1/f$ 噪声和 R_{NOISE1} 的宽带噪声。

R_{NOISE1} 针对具有适当宽带噪声的值来选择。 V_{MEAS} 中的组合噪声电流由 F_{NOISE} 监控，表现为 R_{NOISE2} 上的电压。该电压随后会通过受控电压源与一个放大器输入串联注入，如图3中的 E_N (再看一次)。 F_{NOISE} 或受控电压源系数可用于整体噪声电压调整。

电流噪声的产生与上述过程相似，除非不使用产生 R_{NOISE2} 电压的电阻，两个电流受控源可驱动放大器输入。噪声发生器在接地电压附近具有对称性时，直流误差就不会产生。

ADSpice: 电流反馈放大器模型

如前所述，用于电流反馈放大器的全新模型拓扑结构已经开发完成，可以支持其独特的输入级结构(参见参考文献9)。该模型采用图9所示的拓扑结构，用于输入和增益级。模型的其余部分(未显示)包括多极点/零点和输出级，本质上和电压反馈放大器相同，如上文所述。

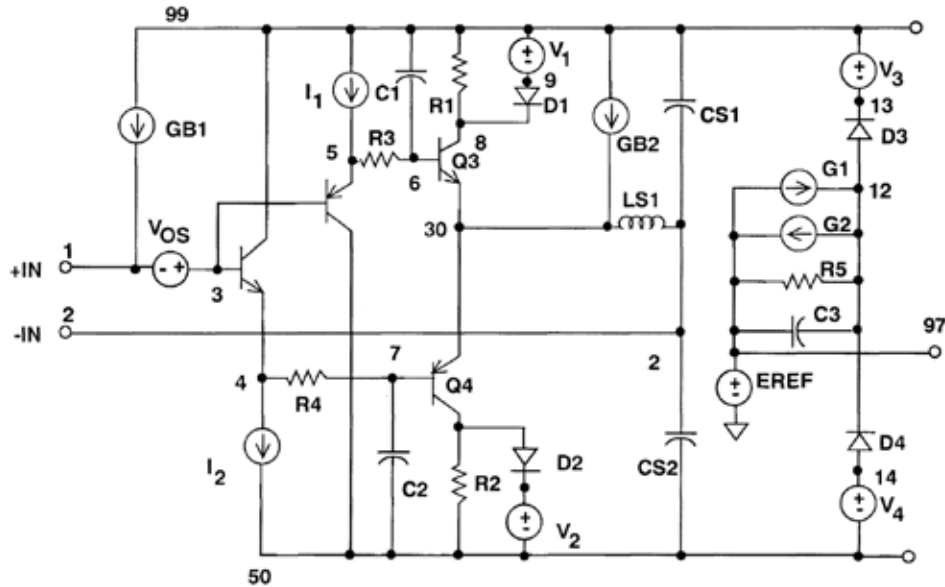


图9：电流反馈运算放大器宏观模型的输入和增益级

四个双极性晶体管输入级与实际电流反馈放大器类似，具有高阻抗同相输入(+IN)和低阻抗反相输入(-IN)。在电流反馈放大器中，最大压摆率极高，因为动态压摆率电流不限于差分对尾电流(与电压反馈运算放大器中一样)。在电流反馈运算放大器设计中，流经反相输入的误差电流可能会大得多，和反馈网络产生的一样。从内部来看，该电流流经Q3或Q4，并通过电流镜为补偿电容C3充电。

ADSpice模型的电流镜实际上是增益级G1和G2中的电压受控电流源。它们可以检测经过输入级电阻R1和R2的电压降，并将其转换至C3充电电流。G1和G2的值与R1-R2的倒数相等时，压摆电流也相等。通过D1-V1和D2-V2箝位R1-R2电压降后，最大电流会受到限制，因此会设置最高压摆率。模型的开环增益或跨阻通过R5设置，开环极点频率则由C3-R5设置(如前所述，见图3)。R5-C3(节点12)的输出可驱动模型的后续频率整形级，还是以EREF为内部基准电压。电流反馈放大器有一项独特的特性，即带宽与反馈电阻和内部补偿电容C3成函数关系。反馈电阻越低，带宽越高，直至达到最低限制，即器件振荡时的值。模型包括低阻抗反相输入，因此，由于RF已经更改，它可以精确模拟实际器件特性。图10针对AD811视频放大器将ADSpice模型与实际器件进行了对比。如图所示，模型可以针对1 kΩ反馈电阻而非500 Ω电阻准确预测极低频率下的增益滚降。

电流反馈放大器输入和增益级是对ADSpice模型的改进，可以增加模拟不同运算放大器器件时的灵活性，并为设计周期速度提供净增加效果。

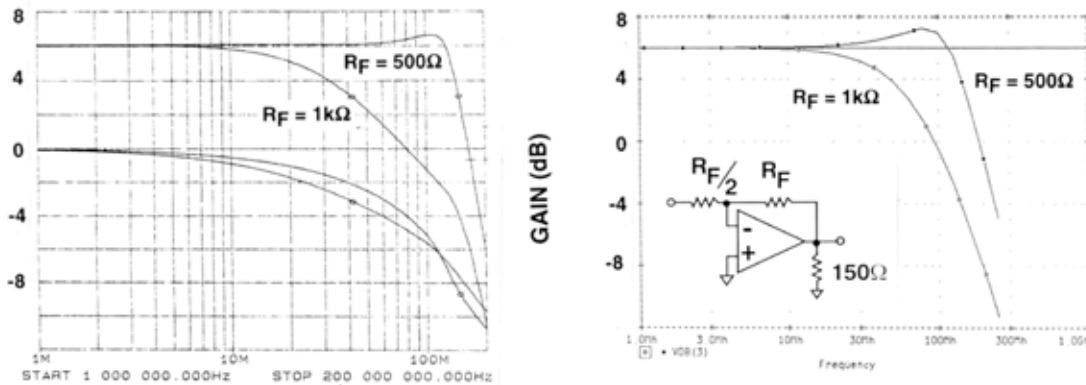


图10：实际AD811电流反馈运算放大器(左)和宏观模型(右)对比显示，两者在反馈阻抗变化时具有相似特性

模拟PCB寄生效应

PCB寄生效应可对电路的性能产生重大影响，对高速电路的影响尤为严重。输出节点上几皮法的电容就可使稳定电路和振荡电路出现差异。因此，电路仿真时，必须仔细考虑这些效应，才能获得有意义的结果。

为了表明PCB寄生效应的影响，图11(左)中的简单电压跟随器电路构建了两次。第一次是在仔细排列的PCB上，第二次是在元件插入型原型板上。其中用到了AD847运算放大器，因为其具有50 MHz带宽，会使寄生效应变得更加明显(C值越小，寄生效应越明显)。

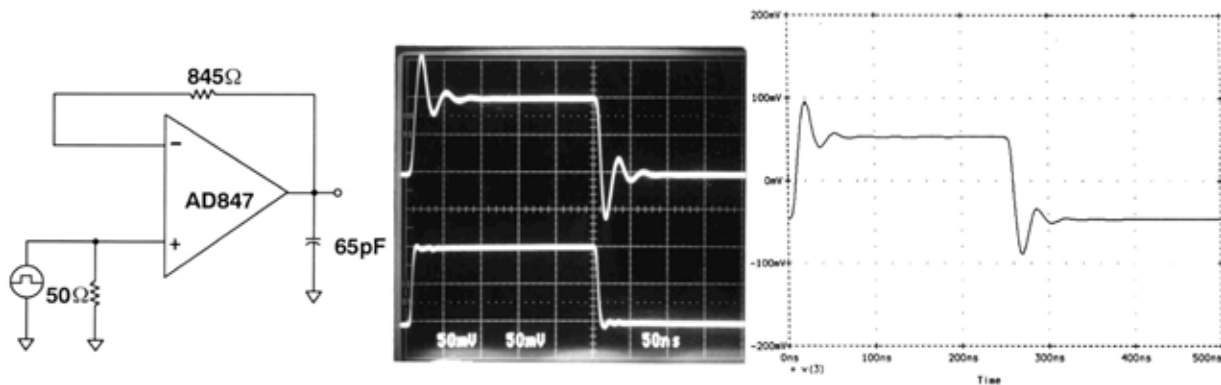


图11：将PCB布局中的寄生效应谨慎控制在较低值，实验室测试(中)和仿真(右)结果会趋于一致

如前所述，该电路在合理布局的PCB上运行，具有干净响应，过冲和振铃都很小(中)。SPICE模拟结果和实际器件也很接近，显示出相应的仿真结果(右)。

另一方面，插入型原型板上的同样电路也显示出完全不同的结果。一般而言，它显示出的性能会差得多，因为运算放大器输入周围的节点电容大得多，会将方波响应降低至严重的振铃，性能比器件完全发挥作用时要差得多，

分别如图12的中图和右图所示。左图的电压跟随器电路显示，额外电容为原型板的固有电容。通过该测试电路和相应的分析，(最初)不精确的实验室测试和相应的SPICE测试之间未能达成一致。但是，当SPICE文件中包括相关PCB寄生电容时，仿真结果就会与实际电路相符，如右图所示。

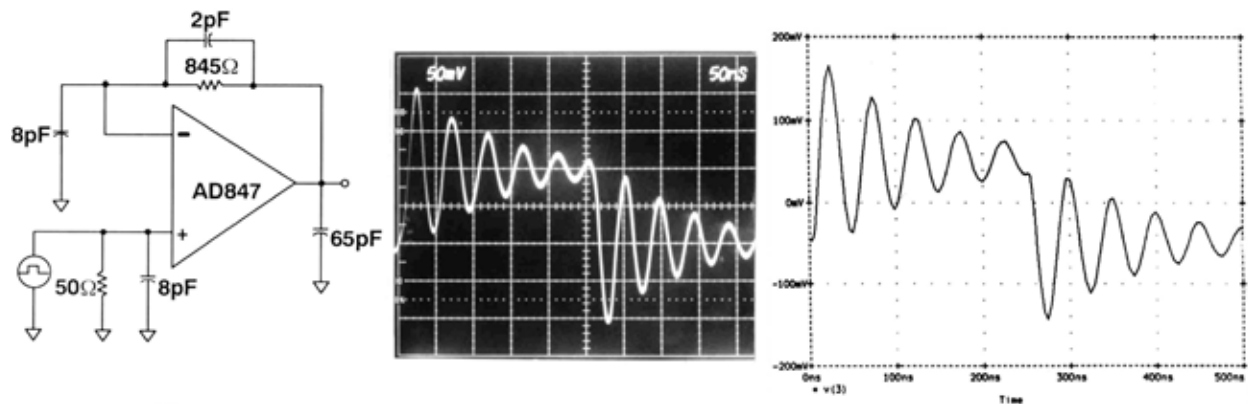


图12：没有低寄生效应时，实验室测试结果(中)和相应的仿真(右)依然不一致——阻尼响应较差时

该示例显示出几个要点。首先，PCB寄生效应很容易就能使高速电路表现得和简单SPICE分析结果不一致。其次，当SPICE网络列表经过调整，以便更合理地反映PCB的寄生元件时，仿真结果就和实际实验室测试差不多。最后一点显而易见，具有最小寄生效应的整洁PCB布局对高速设计至关重要。从更广阔的角度来看，如今的运算放大器已经能够在1 GHz甚至更高频率下工作了！

仿真还可以用作对PCB布局设计的初步测量，这一点也很有意思。如果在没有任何寄生效应时，仿真结果与PCB相一致，可以确定PCB布局十分合理。

寄生PCB元件并非仿真和试验板之间唯一可能产生差异的区域。电路在上电时可能会表现出非线性特性，会导致器件锁定。器件还可能由于电源去耦不足或引脚电感而产生振荡。SPICE电路无需旁路，但实际电路通常都需要！实际上，不可能预测出放大器可能面临的所有正常或异常工作条件。

因此，电路必须在实验室中经过原型制作，并进行彻底检查。在上述设计阶段事先仔细考虑，有助于尽可能防止在最终生产PCB时出现未知问题。

其他ADI设计与仿真工具

ADI公司网站[设计中心](#)有大量的有用设计工具。其中，下列工具与本指南讨论的仿真相关。

[ADIsimOpAmp](#)是一种在线工具，有助于电压反馈运算放大器的选择、评估和故障诊断。它两种评估模式：

1. “APET”模式(放大器参数评估工具)采用National Instruments LabVIEW®和典型参数数据对选定放大器的一般特性进行数学建模。借助这款工具，用户可以选择放大器，快速配置电路，施加信号，以及评估一般性能。
2. “SPICE”模式采用MultiSIM9® SPICE仿真引擎，用户可在SPICE环境下进行额外测试。

[ADIsimOpAmp](#)可用于快速选择及检查放大器参数性能，如增益带宽、压摆率、输入/输出范围、差分电压、增益误差、负载电流、可能的稳定性问题和直流误差。APET模式仅限于一阶估算，额外评估应使用SPICE仿真和硬件测试完成。

使用APET模式的基本仿真过程如下：

1. 选择电路
2. 输入电路元件值
3. 选择并输入输入信号参数
4. 选择待评估放大器
5. 参数搜索
6. 放大器向导
7. 推荐放大器(反向搜索-见下文)
8. 分析放大器响应
9. 运行模型
10. 查看结果

“推荐放大器”功能采用输入的电路要求，对数据库中所有放大器执行参数计算。计算完成后，就会由好至差的顺序列出器件。如果无法找到满足所有要求的放大器，搜索功能会推荐最接近的器件。

ADI公司与NI电子实验台部通过[Multisim™ Analog Devices®版](#)为电路板设计人员提供专门用于评估ADI器件的NI Multisim免费下载版本。利用这款易用的交互式SPICE仿真器，设计人员可以避免昂贵且费时费力的原型制作工作。

借助NI Multisim Analog Devices版，工程师可以：

1. 构建仿真器件评估电路，快速评估ADI公司的800多种运算放大器、开关和基准电压源。
2. 在最多包括25个器件的目标电路拓扑结构中检验受测单元。
3. 使用内置仪器和分析方法，包括示波器和最差情况分析。
4. 轻松替换器件，确定最佳设计选项。
5. 与ADI公司设计中心相连，使用更多在线评估工具。
6. 即时访问各种ADI器件的产品页面和数据手册。
7. 升级为NI Multisim完整版，完成设计并使用NI Ultiboard转换成电路板布局。

参考文献：

1. L. W. Nagel, "SPICE2: A Computer Program to Simulate Semiconductor Circuits," May 1975, UCB/ERL M75/520, Univ. of California, Berkeley, CA, 94720.
2. Andrei Vladimirescu, K.Zhang, A.R.Newton, D.O.Pederson, "SPICE Version 2G User's Guide," August 1981, Department of Electrical Engineering and Computer Sciences, Univ. of California, Berkeley, CA, 94720.
3. Mark Alexander, Derek Bowers, "SPICE-Compatible Op Amp Macromodels," *EDN*, February 15, 1990 and March 1, 1990 (available as Analog Devices, Inc. [AN-138](#)).
4. Joe Buxton, "Analog Circuit Simulation," Chapter 13 of *Amplifier Applications Guide*, 1992, Analog Devices, Inc., Norwood, MA, ISBN 0-916550-10-9.
5. Andrei Vladimirescu, *The SPICE Book*, John Wiley & Sons, New York, 1994, ISBN 0-471-60926-9.
6. "Development of an Extensive SPICE Macromodel for "Current-Feedback" Amplifiers," National Semiconductor AN-840, July 1992.
7. David Hindi, "A SPICE Compatible Macromodel for CMOS Operational Amplifiers," National Semiconductor AN-856, September 1992.
8. Boyle, et al, "Macromodelling of Integrated Circuit Operational Amplifiers," *IEEE Journal of Solid State Circuits*, Vol. SC-9, no.6, December 1974.
9. Derek Bowers, Mark Alexander, Joe Buxton, "A Comprehensive Simulation Macromodel for 'Current Feedback' Operational Amplifiers," *IEE Proceedings*, Vol. 137, Pt. G, # 2, April 1990.
10. [OP27 op amp macromodel, Rev B](#), Analog Devices, Inc., SPICE model library, December 1990.
11. [AD817 op amp macromodel, Rev A](#), Analog Devices, Inc., SPICE model library, November 1992.

12. [OP295 op amp macromodel, Rev 2.0](#), Analog Devices, Inc., SPICE model library, July, 2008.
13. [OP284 op amp macromodel, Rev B](#), Analog Devices, Inc., SPICE model library, November 1995.
14. [AD8031A op amp macromodel, Rev C](#), Analog Devices, Inc., SPICE model library, August 1996.
15. [AD823AN op amp macromodel, Rev C](#), Analog Devices, Inc., SPICE model library, April 1997.
16. [AD8051/AD8052/AD8054 op amp macromodel, Rev 0](#), Analog Devices, Inc., SPICE model library, September 1998.
17. [AD8552 op amp macromodel, Rev 1.0](#), Analog Devices, Inc., SPICE model library, July, 1999.
18. [AD623 in-amp macromodel, Rev B](#), Analog Devices, Inc., SPICE model library, September 2000.
19. PSpice® Simulation software, <http://www.cadence.com/products/orcad/pages/default.aspx> .
20. Hank Zumbahlen, *Basic Linear Design*, Analog Devices, 2006, ISBN: 0-915550-28-1. Also available as [Linear Circuit Design Handbook](#), Elsevier-Newnes, 2008, ISBN-10: 0750687037, ISBN-13: 978-0750687034. Chapter 12
21. Walter G. Jung, *Op Amp Applications*, Analog Devices, 2002, ISBN 0-916550-26-5, Chapter 7. Also available as [Op Amp Applications Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7844-5. Chapter 7.
22. Walt Kester, [High Speed System Applications, Analog Devices, 2006, ISBN-10: 1-56619-909-3, ISBN-13: 978-1-56619-909-4, Part 4](#).

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.