

## 运算放大器输入、输出、单电源和轨到轨问题

### 单电源运算放大器问题

由于市场需求，单电源供电已成为一项日益重要的要求。汽车、机顶盒、照相机/摄像机、PC和笔记本电脑应用要求IC供应商提供各种采用单电源轨供电，而性能则与双电源器件相同的线性器件。功耗现已成为线路或电池供电系统的关键参数，某些情况下甚至比成本还重要。因此，器件以低电压/低电源电流工作至关重要。与此同时，精度和精密性要求则迫使IC制造商要在放大器设计中做到“事半功倍”。

在单电源应用中，对放大器性能的最直接影响是输入和输出信号范围缩小。由于输入和输出信号的偏移度更小，放大器电路对内部和外部误差源变得更敏感。在12位、10 V满量程系统中，精密放大器的0.1 mV失调电压引起的误差小于0.04 LSB。但在单电源系统中，“轨到轨”精密放大器的1 mV失调电压则代表5 V满量程系统中的0.8 LSB误差(或2.5 V满量程系统中的1.6 LSB误差)。

在某些低压单电源器件中，增益精度也会降低，因此需要仔细考虑器件选型。许多具有120 dB左右开环增益的放大器通常都采用双电源供电，如OP07型等。然而，许多用于精密应用的单电源/轨到轨放大器在轻负载(>10 kΩ)下通常具有25,000至30,000的开环增益。某些器件，比如OP113/OP213/OP413系列，确实具有高开环增益(>120 dB)，适用于要求苛刻的应用。另一个例子是AD855x系列斩波稳定运算放大器。

除了这些限制以外，还有许多其它在双电源放大器中不是大问题的设计考虑，现在却变得很重要。例如，信噪比(SNR)性能由于信号摆幅缩小而降低。“接地基准”不再是一个简单的选择，因为一个基准电压可能只适用于某些器件，而不适用于其它器件。放大器电压噪声随着工作电流的降低而提高，带宽降低。在单电源、低功耗应用中，要利用选择相对有限的放大器实现足够的带宽和所需的精度，对系统设计来说是一个巨大的挑战。

大多数电路设计人员视“地”基准为理所当然。许多模拟电路以地基准为中心缩放输入和输出范围。在双电源应用中，将电源电压一分为二的基准电压(0 V)是非常方便的，这样将使各个方向上的电源裕量相等，而且0 V一般是低阻抗接地层的电压。然而，在单电源/轨到轨电路中，由于没有标准可依，接地基准可以在电路的电源范围内任意选择。接地基准的选择取决于待处理信号的类型和放大器特性。例如，选择负电源轨作为接地基准，可以优化输出要摆动到0 V的运算放大器动态范围。另一方面，信号可能需要进行电平转换，以便兼容其它不是采用0 V输入工作的器件(如ADC等)的输入。

为了保持低电源电压应用的宽动态范围，也需要轨到轨放大器输出级。单电源/轨到轨放大器的输出电压摆幅应在任一电源轨的至少100 mV范围内(标称负载下)。输出电压摆幅与输出级拓扑结构和负载电流密切相关。图1列出了单电源运算放大器的设计问题。

- ◆ **Single Supply Offers:**
  - Lower Power
  - Battery Operated Portable Equipment
  - Requires Only One Voltage
  
- ◆ **Design Tradeoffs:**
  - Reduced Signal Swing Increases Sensitivity to Errors Caused by Offset Voltage, Bias Current, Finite Open-Loop Gain, Noise, etc.
  - Must Usually Share Noisy Digital Supply
  - Rail-to-Rail Input and Output Needed to Increase Signal Swing
  - Precision Less than the best Dual Supply Op Amps but not Required for All Applications
  - Many Op Amps Specified for Single Supply, but do not have Rail-to-Rail Inputs or Outputs

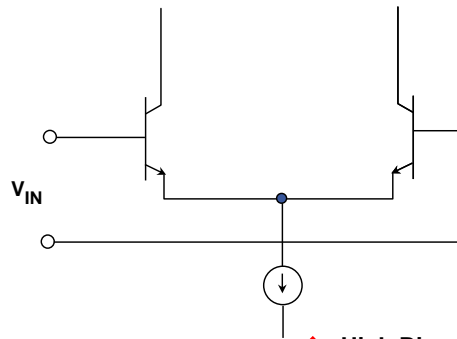
**图1：单电源运算放大器设计问题**

## 运算放大器输入级

为了正确设计所需的接口，了解运算放大器的输入和输出结构非常重要。为便于讨论，可以将输入级和输出级分别加以研究，因为目前还没有必要考虑二者的关系。

## 双极性输入级

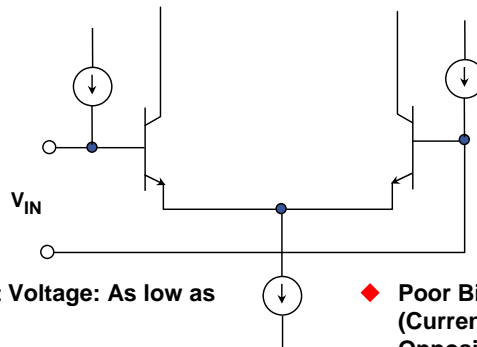
图2所示为常见的基本双极性输入级，它包括一个“长尾”双极性晶体管对。它有许多优势：结构简单，失调电压非常低，反相和同相输入端的偏置电流匹配良好且不随温度而发生较大变化。此外，通过激光调整降低双极性运放的初始失调电压也能使其温漂最小化。这种架构曾用于非常早期的单芯片运算放大器，如 $\mu$ A709等。它也运用于现代高速运算放大器。图中显示为NPN双极性晶体管，但其原理同样适用于PNP双极性晶体管。



- ◆ Low Offset: As low as  $10\mu\text{V}$
- ◆ Low Offset Drift: As low as  $0.1\mu\text{V}/^\circ\text{C}$
- ◆ Temperature Stable  $I_B$
- ◆ Well-Matched Bias Currents
- ◆ Low Voltage Noise: As low as  $1\text{nV}/\sqrt{\text{Hz}}$
- ◆ High Bias Currents:  $50\text{nA} - 10\mu\text{A}$
- ◆ (Except Super-Beta:  $50\text{pA} - 5\text{nA}$ , More Complex and Slower)
- ◆ Medium Current Noise:  $1\text{pA}/\sqrt{\text{Hz}}$
- ◆ Matching source impedances minimize offset error due to bias current

图2: 双极性晶体管输入级

## 偏置电流补偿双极性输入级



- ◆ Low Offset Voltage: As low as  $10\mu\text{V}$
- ◆ Low Offset Drift: As low as  $0.1\mu\text{V}/^\circ\text{C}$
- ◆ Temperature Stable  $I_{\text{bias}}$
- ◆ Low Bias Currents:  $<0.5 - 10\text{nA}$
- ◆ Low Voltage Noise: As low as  $1\text{nV}/\sqrt{\text{Hz}}$
- ◆ Poor Bias Current Match (Currents May Even Flow in Opposite Directions)
- ◆ Higher Current Noise
- ◆ Not Very Useful at HF
- ◆ Matching source impedances makes offset error due to bias current worse because of additional impedance

图3: 偏置电流补偿双极性输入级

简单的双极性输入级(例如图2所示)会表现出高偏置电流, 因为外部看到的电流事实上是两个输入晶体管的基极电流。如果通过内部电流源提供该必要的偏置电流, 如图3所示, 那么基极电流与电流源之间的差分电流将是流入输入端的唯一“外部”电流, 它可能相当小。

多数现代精密运算放大器都会采用某种方式的内部偏置电流补偿，大家熟悉的OP07和OP27系列就是如此。

偏置电流补偿输入级具有简单双极性输入级的许多优良特性，例如：低电压噪声、低失调电压和低漂移。此外，它还提供具有良好温度稳定性的低偏置电流。但是，其电流噪声特性不是非常好，而且偏置电流匹配较差。

后两个副作用源于外部偏置电流，它是补偿电流源与输入晶体管基极电流的“差值”。这两个电流不可避免地具有噪声。由于两者不相关，两个噪声以和的平方根形式相加(即使直流电流是相减的)。所产生的外部偏置电流为两个近乎相等的电流之差，因此净电流的极性是不确定的。所以，偏置补偿运算放大器的偏置电流可能不仅不匹配，而且有可能方向相反。

许多情况下，运算放大器的数据手册中没有提到偏置电流补偿特性，而且不会提供原理示意图。通过检查偏置电流规格，很容易确定是否采用了偏置电流补偿。如果偏置电流用“±”值表示，则运算放大器非常有可能对偏置电流进行了补偿。

注意，通过检查“失调电流”规格(偏置电流之差)，很容易验证这一点。如果存在内部偏置电流补偿，则失调电流的幅度与偏置电流相同。如果没有偏置电流补偿，则失调电流一般比偏置电流至少低10倍。注意，无论偏置电流的确切幅度是多少，上述关系一般都成立。

偏置电流对运放输出失调电压的影响常常可以通过如下方法来消除：使两个输入端的源电阻相等。但有一点需要注意：这种做法仅对无偏置电流补偿，即输入电流匹配良好的双极性输入运算放大器有效。如果运算放大器采用内部偏置电流补偿，则向任一输入端增加额外电阻都会使输出失调变得更差！

## FET输入级

场效应晶体管(FET)具有远高于双极性结型晶体管(BJT)的输入阻抗，似乎是运算放大器输入级的理想器件。然而，并不是所有双极性IC工艺都能制造FET，即使某种工艺能够制造FET，其本身往往也会有一些问题。

FET具有高输入阻抗、低偏置电流和良好的高频性能(在运算放大器应用中，FET器件的较低 $g_m$ 支持更高的尾电流，从而提高最大压摆率)。FET的电流噪声也低得多。

另一方面，FET长尾对的输入失调电压不如BJT那么好，而且用于降低失调电压的调整功能不能同时降低漂移，漂移需要单独进行调整。因此，虽然JFET运算放大器具有良好的失调和漂移特性，但比不上最佳BJT器件。

可以将JFET运算放大器的电压噪声降到非常低的程度，但涉及的器件非常大，并且具有相当高的输入电容，它随输入电压而变化，因此需要权衡电压噪声与输入电容。

FET运算放大器的偏置电流是栅极扩散层的漏电流(或栅极保护二极管的漏电流，其特性与MOSFET相似)。芯片温度每升高 $10^{\circ}\text{C}$ ，该漏电流就会提高一倍。因此，FET运算放大器在 $125^{\circ}\text{C}$ 时的偏置电流比 $25^{\circ}\text{C}$ 时高1000倍。显然，在双极性和FET输入运算放大器之间进行选择时，这是一个重要考虑因素，特别是在高温应用中，双极性运算放大器的输入偏置电流实际上会降低。

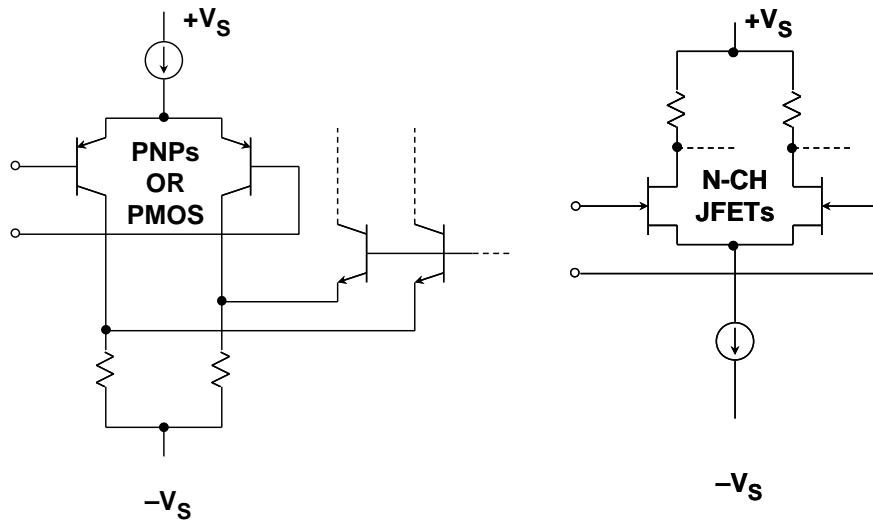
到目前为止，我们从一般意义上谈到了所有类型的FET，包括结型(JFET)和MOS型(MOSFET)。实践中，双极性/JFET组合技术运算放大器(即BiFET)的性能优于仅使用MOSFET或CMOS技术的运算放大器。虽然ADI和其它公司采用MOS或CMOS输入级制造高性能运算放大器，但一般而言，这些运算放大器的失调和漂移、电压噪声、高频性能不如精密双极性器件。功耗通常略低于性能相当甚至更好的双极性运算放大器。

JFET器件需要的裕量高于BJT器件，因为JFET的夹断电压通常大于BJT基极-射极电压。相应地，JFET器件更难于采用非常低的电源电压(1-2 V)工作。在这方面，CMOS具有优势，所需的裕量低于JFET。

### 轨到轨输入级

如今，要求运算放大器的输入共模电压包括两个电源轨，即轨到轨共模工作，已变得非常普遍。虽然这种特性在某些应用中无疑很有用，但工程师应认识到，在为数很少的应用中，这种特性是绝对不可缺少的。应将这些应用与许多其它应用区别开来，后者例如：共模范围接近电源的应用，或者包括一个电源是必需的，但并不需要真正的输入轨到轨。

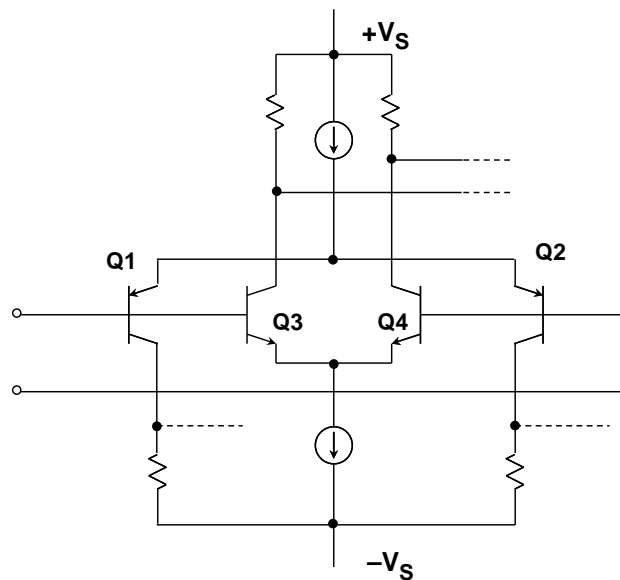
许多单电源应用要求输入共模电压范围扩展到一个电源轨(通常为地)。高端或低端电流检测应用就是这样的例子。许多放大器可以处理0 V共模输入，这可以利用PNP(或PMOS)差分对(或N沟道JFET对)轻松实现，如图4所示。这种运算放大器的输入共模范围一般是从负电源轨( $-V_s$ 或地)以下约200 mV到正电源轨( $+V_s$ )的大约1-2 V范围内。



**图4：PNP/PMOS或N沟道JFET级支持共模输入扩展到负电源轨**

输入级也可以采用NPN(或NMOS)晶体管(或P沟道JFET)设计，这种情况下，输入共模范围将包括正电源轨，并进入负电源轨的约1-2 V范围内。这种要求通常出现在高端电流检测等应用中。OP282/OP482输入级采用N沟道JFET输入对，其输入共模范围包括正电源轨，因而适合高端检测应用。

图6为真正轨到轨输入级的示意图。注意：需要使用两个长尾对，一个是PNP双极性晶体管Q1-Q2，另一个是NPN晶体管Q3-Q4。利用CMOS对也可以构建类似的输入级。



**图5：真正轨到轨双极性晶体管输入级**



应当注意，两个晶体管对具有不同的失调电压和偏置电流，当施加的共模电压改变时，放大器的输入失调电压和输入偏置电流也会改变。事实上，当两个电流源在整个输入共模范围的大部分范围内均保持活动时，放大器输入失调电压等于两个晶体管对的平均失调电压。在某些设计中，电流源在输入共模电压范围内的某点交替关闭，当信号接近负电源时，放大器输入失调电压以PNP对失调电压为主；当信号接近正电源时，放大器输入失调电压以NPN对失调电压为主。如上所述，真正轨到轨输入级也可以采用CMOS晶体管构建，例如[CMOS AD8531/AD8532/AD8534](#)运算放大器系列就是如此。

放大器输入偏置电流是晶体管电流增益的函数，同时也是所施加输入共模电压的函数。与大家熟悉的双电源器件相比，这将导致共模抑制(CMR)性能相对较差，并且共模输入阻抗在共模输入电压范围内变化不定。选择轨到轨输入运算放大器时，特别是针对同相配置，应当认真考虑这些特性。输入失调电压、输入偏置电流和CMR在部分共模范围内可能非常好，但在NPN与PNP器件交替工作区域，这些特性可能非常差。

真正轨到轨放大器的输入级设计必须在输入共模电压范围的某点，从一个差分对过渡到另一个差分对。某些器件的共模交越阈值比正电源低约1 V(信号很少出现在该区域)，如[OP191/OP291/OP491](#)系列和[OP279](#)等。PNP差分输入级的有效范围从负电源以下约200 mV到正电源的大约1 V范围内。在该共模范围内，放大器输入失调电压、输入偏置电流、CMR、输入噪声电压/电流主要由PNP差分对的特性决定。但在交越阈值时，放大器输入失调电压变为NPN/PNP对的平均失调电压，并且可能快速变化。

此外，如上所述，在大部分输入共模范围内，放大器偏置电流以PNP差分对为主；在NPN差分对变为有效的交越阈值处，放大器偏置电流改变极性和幅度。

[OP184/OP284/OP484](#)系列等运算放大器采用轨到轨输入级设计，在整个输入共模电压范围的大部分范围内，NPN和PNP晶体管对均有效。利用这种方法处理偏置时，不存在共模交越阈值。放大器输入失调电压为NPN和PNP级的平均失调电压，由于输入级电阻经过细致的激光调整，失调电压在整个输入共模范围内平稳地变化。

同样，一丝不苟的输入级电流平衡和输入晶体管设计，使得OP184系列的输入偏置电流在整个共模输入电压范围内平稳变化。例外情况发生在输入范围的极端处，此时由于寄生PN结的轻微正偏，放大器失调电压和偏置电流急剧提高。当输入电压在任一电源轨的大约1 V范围内时，就会发生这种情况。

当两个差分对在输入共模范围的大部分范围内均有效时，放大器在共模范围中部的瞬态响应速度更快，双极性输入级快2倍，JFET输入级快 $\sqrt{2}$ 倍，其原因是两个工作输入级的跨导更高。

输入级 $g_m$ 决定放大器的压摆率和单位增益交越频率，因此，在输入共模范围的极端处，当PNP级(信号接近正电源轨)或NPN级(信号接近负电源轨)被强制切断时，响应速度会略有下降。跨导发生变化时的阈值约在任一电源轨的1V范围内，该行为与输入偏置电流相似。

鉴于真正轨到轨运算放大器输入级有许多怪异之处，应当对确实需要真正轨到轨输入的应用进行仔细评估，并且应确保所选放大器的输入失调电压、输入偏置电流、共模抑制和噪声(电压和电流)是合适的。

## 输出级

最早期的IC运算放大器输出级是带有NPN电流源或下拉电阻的NPN射极跟随器，如图6A所示。显然，趋正信号的压摆率要大于趋负信号的压摆率。

虽然所有现代运算放大器都具有某种形式的推挽输出级，但许多放大器仍然是非对称的，一个方向的压摆率大于另一个方向的压摆率。非对称性往往会给交流信号带来失真，其产生原因一般是所用IC工艺的NPN晶体管快于PNP晶体管。就饱和电压而言，它还可能导致输出离一个电源更近，而离另一个电源更远。

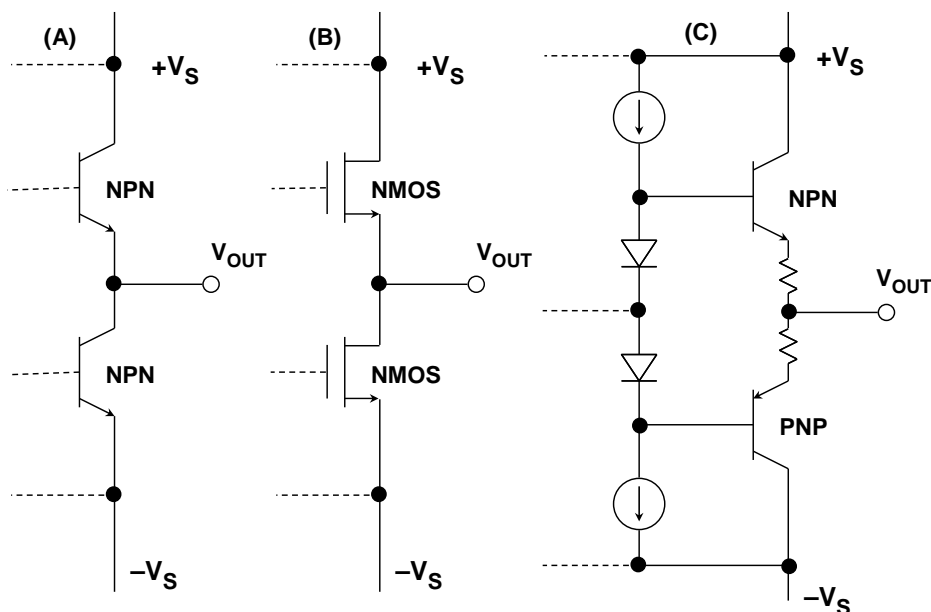


图6: 某些传统的运算放大器输出级



许多应用要求输出仅向一个电源轨摆动，通常是负电源轨(即单电源系统中的地)。可以利用下拉电阻来使输出趋向负电源轨(前提是负载阻抗足够高，或者也以该电源轨为地)，但速度缓慢。用FET电流源代替电阻可以加快速度，但会提高设计复杂度，如图6B所示。

借助现代互补双极性(CB)工艺，能够轻松获得匹配良好的高速PNP和NPN晶体管。图6C所示的互补射极跟随器输出级具有许多优点，最突出的一个是低输出阻抗。然而，这种输出级的输出电压只能在任一电源轨的一个 $V_{BE}$ 压降范围内摆动。因此，采用+5 V单电源供电时，这种输出级的典型输出摆幅为+1 V至+4 V。

利用图7A和图7B所示的互补共射极/共源极输出级，运算放大器的输出电压摆幅可以更接近电源轨，但这些输出级的开环输出阻抗远高于图6C所示的射极跟随器输出级。但在实际应用中，该放大器的高开环增益和所施加的反馈仍然能产生低输出阻抗(特别是在10 Hz以下的频率时)。对于这类输出级，应当仔细评估存在负载时应用内部的环路增益。通常会给出运算放大器在10 k $\Omega$ (或更高)负载电阻下的最小增益。应当注意，应用负载不得低于额定负载，否则增益精度可能会受损。

还应注意，与射极跟随器输出级相比，这种输出级可能会使运算放大器对容性负载更敏感。同样，器件数据手册会说明这一点，并给出不会引起过冲或不稳定现象的最大容性负载。

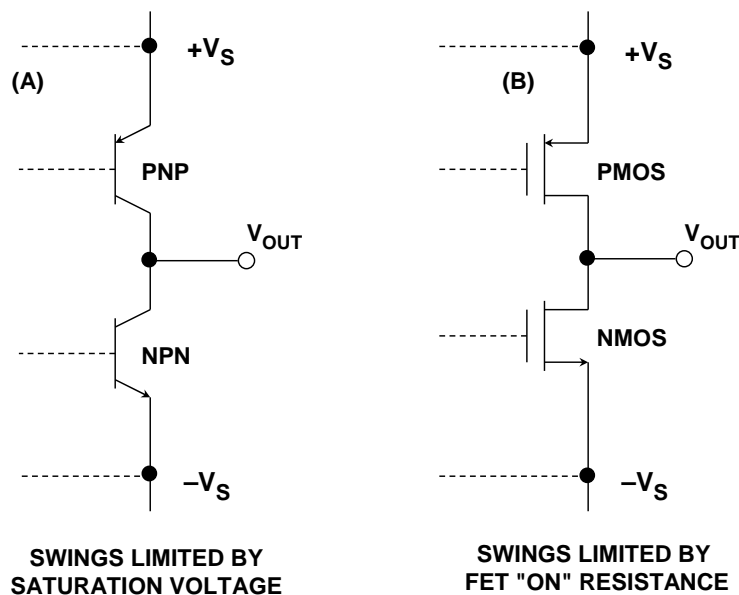


图7：“近乎”轨到轨的输出结构

使用BJT的互补共射极输出级(图7A)无法完全摆动到电源轨，只能摆动到电源轨的晶体管饱和电压( $V_{CESAT}$ )范围内。对于较小的负载电流(小于100  $\mu\text{A}$ )，饱和电压可能低至5至10 mV；但是，对于较高负载电流，饱和电压可能增加至数百毫伏(比如50 mA时为500 mV)。

另一方面，采用CMOS FET构建的输出级(图7B)则可以提供近乎真正轨到轨的性能，但只能在空载条件下。如果运算放大器输出必须流出或吸入相当大的电流，则输出电压摆幅会降低，降幅为FET内部导通电阻上的 $I \times R$ 压降。通常而言，精密放大器的导通电阻在100  $\Omega$ 左右，但高电流驱动CMOS放大器的导通电阻可能小于10  $\Omega$ 。

根据以上基本原因，应该明白，根本不存在“真正轨到轨输出级”，因此图7的标题是“近乎”轨到轨的输出结构。运算放大器输出级能够做到的最好程度，是在轻负载条件下实现近乎轨到轨的摆幅。

### 单电源系统的电路设计考虑

许多波形本质上是双极性的，这意味着信号自然地以基准电平为中心摆动，基准电平通常是地。在单电源环境下，这显然不成立，因而必须对信号进行交流耦合。

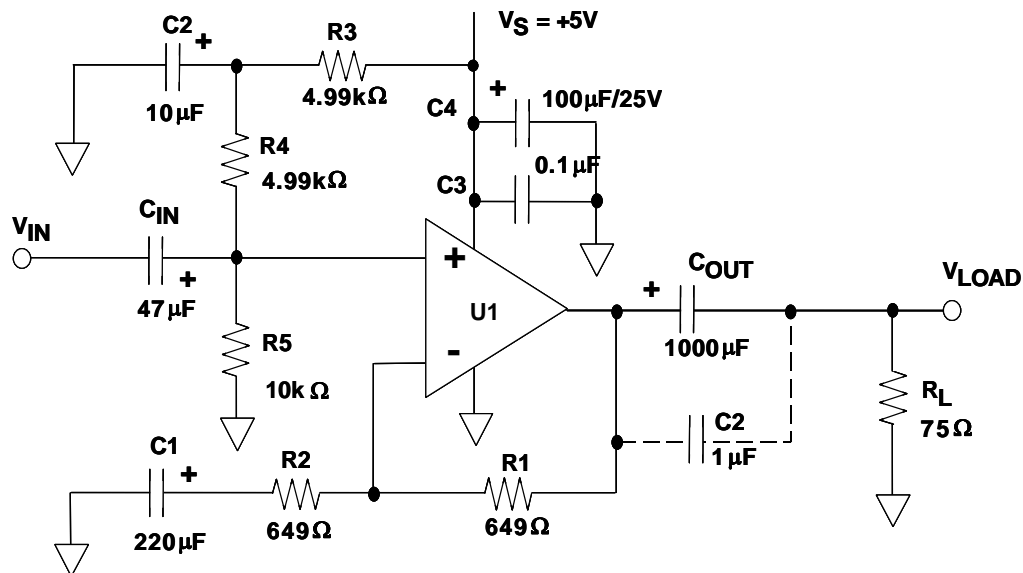


图8：单电源偏置

交流耦合是指应用一个高通滤波器，从而在电源电压范围的中心附近建立一个新的基准电平，如图8所示。串联电容会阻隔输入信号的直流成分。转折频率(响应比中频带水平低3 dB时的频率)由以下器件的值决定：

$$f_C = \frac{1}{2\pi R_{EQ}C}, \quad \text{公式 1}$$

其中：

$$R_{EQ} = \frac{R4 R5}{R4+R5}. \quad \text{公式 2}$$

应注意，如有多个部分被交流耦合，则在转折频率时各部分的响应都会降低3 dB。因此，如果有两个部分的转折频率相同，则总响应将降低6 dB，三部分则会降低9 dB，依此类推。为使系统的总响应满足要求，应当考虑这一点。还应注意，从转折频率开始，幅度响应会滚降10倍或更多。

任意波形的交流耦合可能会带来直流耦合系统中根本不存在的一些问题，这些问题与波形占空比有关，当信号接近电源轨时尤为严重，就像在交流耦合的低电源电压系统中一样。

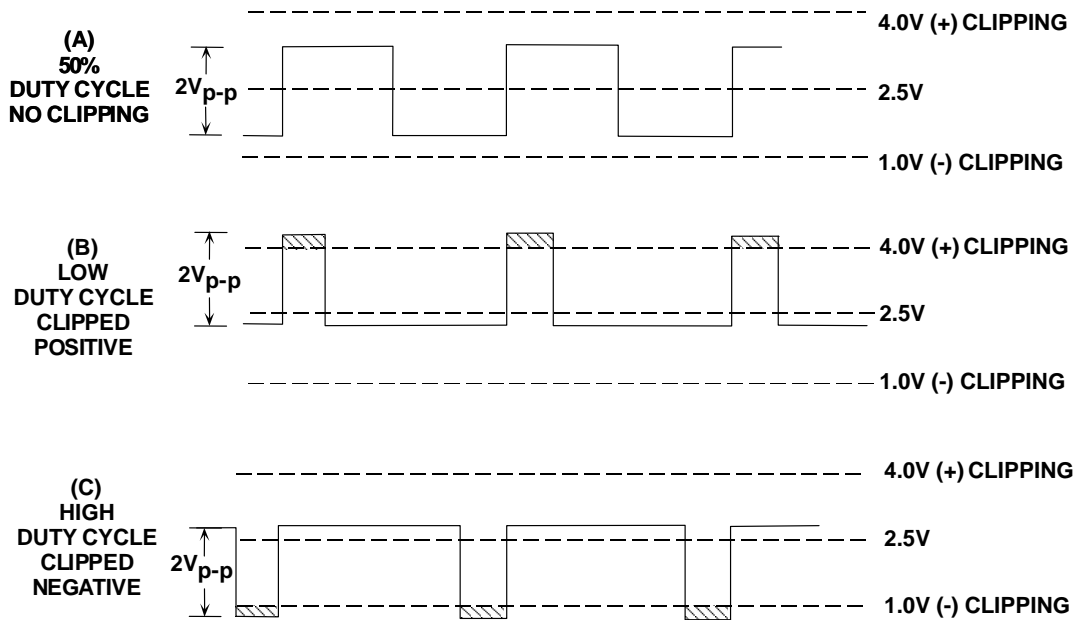


图9：单电源偏置的裕量问题

在诸如图8所示的放大器电路中，输出偏置点等于施加于运放(+)输入端的直流偏置。对于2 V<sub>p-p</sub>输出电平的对称(50%占空比)波形，输出信号将围绕偏置点(标称值2.5 V±1 V，使用图9给出的值计算)对称地摆动。然而，如果该脉冲波形的占空比非常高(或非常低)，则C<sub>IN</sub>和R4||R5的交流均值效应将会高移或低移有效峰值电平，具体取决于占空比。这种现象的净效应是降低放大器的工作裕量，如图9所示。

图9(A)所示为一个约2 V<sub>p-p</sub>电平的50%占空比方波，信号摆幅对称偏置，位于5 V电源放大器的上下削波点之间。该放大器(例如类似图8中的偏置AD817)只能摆动到图中标出的受限直流电平，距离任一电源轨均是大约1 V。在示例(B)和(C)中，输入波形的占空比调整到高低两个极端，同时保持相同的峰峰值输入电平。在放大器输出上，可以看到(B)和(C)中的波形分别在负端和正端削波。

#### 参考文献：

1. Hank Zumbahlen, *Basic Linear Design*, Analog Devices, 2006, ISBN: 0-915550-28-1. Also available as [Linear Circuit Design Handbook](#), Elsevier-Newnes, 2008, ISBN-10: 0750687037, ISBN-13: 978-0750687034. Chapter 1.
2. Walter G. Jung, *Op Amp Applications*, Analog Devices, 2002, ISBN 0-916550-26-5, Also available as [Op Amp Applications Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7844-5. Chapter 1.

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.