

ADC架构III: Σ - Δ 型ADC基础

作者: Walt Kester

简介

Σ - Δ 型ADC是现代语音频带、音频和高分辨率精密工业测量应用所青睐的转换器。高度数字架构非常适合现代细线CMOS工艺,因而允许轻松添加数字功能,而又不会显著增加成本。随着此转换器架构的广泛使用,了解其基本原理显得非常重要。

由于该主题长度较长, Σ - Δ 型ADC需要分为两个教程MT-022和[MT-023](#)来讨论。本教程(MT-022)首先讨论 Σ - Δ 的历史和过采样、量化噪声整形、数字滤波以及抽取的基本概念。而教程[MT-023](#)讨论的是与 Σ - Δ 相关的较高级主题,包括空闲音、多位 Σ - Δ 型ADC、多级噪声整形 Σ - Δ 型ADC(MASH)、带通 Σ - Δ 型ADC以及一些应用示例。

历史展望

Σ - Δ 型ADC架构源自脉冲码调制(PCM)系统的早期研发阶段,尤其是那些与称为“ Δ 调制”和“差分PCM”的传输技术相关的。(在参考文献1中,Max Hauser非常清楚地描述了 Σ - Δ 型ADC的历史和概念。) Δ 调制最初由法国ITT实验室的E. M. Deloraine、S. Van Mierlo和B. Derjavitich于1946年发明(参考文献2、3)。

其原理在数年之后由荷兰的飞利浦实验室“重新发现”。该实验室的工程师于1952年和1953年发表了一位和多位概念的首次大型研究结果(参考文献4、5)。1950年,美国贝尔电话实验室的C. C. Cutler申请了一项关于差分PCM的重要专利,其中也涵盖了相同的重要概念(参考文献6)。

Δ 调制和差分PCM的重要驱动力是通过传输连续样本之间的数值变化(Δ)而非真实样本自身,以实现更高的传输效率。

在 Δ 调制中,模拟信号通过1位ADC(比较器)进行量化,如图1A所示。比较器输出由1位DAC转回为模拟信号,并在通过积分器后从输入中减去。模拟信号波形的传送方式如下:“1”表示自上次采样后出现正偏移,而“0”则表示自上次采样之后出现负偏移。

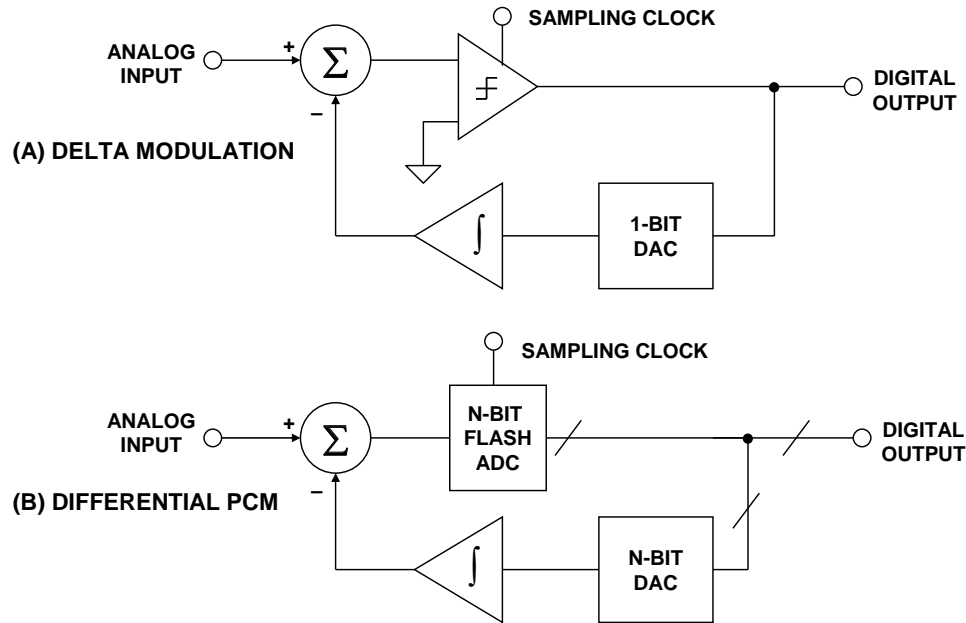


图1： Δ 调制和差分PCM

如果模拟信号在一定时间内保持固定的直流电平，则会获得"0"和"1"交替形式。应注意，差分PCM(见图1B)采用几乎完全相同的概念，不同之处仅在于其采用多位ADC而非单个比较器来获得所传送的信息。

由于并没有限制同符号脉冲的出现次数，因此 Δ 调制系统能够跟踪任何幅度的信号。理论上不存在峰值削波。不过， Δ 调制在理论上存在一定局限性，即模拟信号不可快速变化。斜率削波问题如图2所示。图中，虽然每个采样时刻都指示正偏移，但模拟信号上升过快，因此量化器无法保持同步。

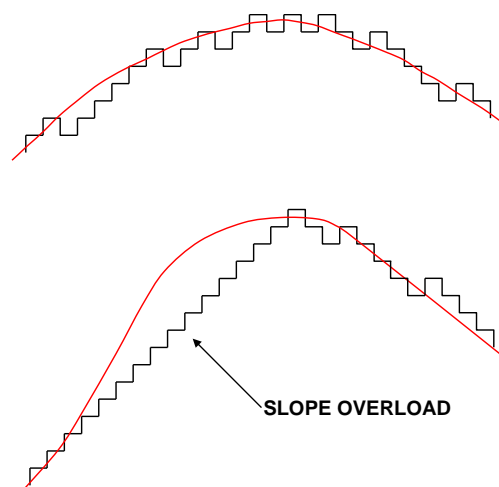


图2：使用 Δ 调制进行量化

要减少斜率削波，可增加量化步长或加快采样速率。差分PCM采用多位量化器通过增加复杂性来有效地增加量化步长。测试表明，要获得与经典PCM相同的品质， Δ 调制要求采用非常高的采样速率，通常为最高目标频率的20倍，而非奈奎斯特速率(2倍)。

为此， Δ 调制和差分PCM从未广泛流行开来，但只要对 Δ 型调制器稍微进行一些修改便可得到基本的 Σ - Δ 架构，该架构是而今最受欢迎的ADC架构之一。

1954年，贝尔实验室的C. C. Cutler申请了一项非常重要的专利，其中介绍了旨在实现较高分辨率的过采样和噪声整形理论(参考文献7)。他并不是专门为了设计奈奎斯特ADC，而是为了传送过采样噪声整形信号而又不降低数据速率。因此，Cutler的转换器呈现了 Σ - Δ 型ADC中的所几乎有概念，只有数字滤波和抽取除外，数字滤波和抽取在使用真空管技术的时代显得过于复杂和昂贵。

之后数年里依旧偶尔出现这些概念方面的重要著作，其中包括C. B. Brahm于1961年申请的重要专利，该专利详细介绍了二阶多位噪声整形ADC的环路滤波器模拟设计(参考文献8)。这段时间内，晶体管电路开始取代真空管，这为该架构的实现提供了更多可能性。

1962年，Inose、Yasuda和Murakami详细阐述了Cutler于1954年提出的一位过采样噪声整形架构(参考文献9)。他们的实验电路采用固态器件来实现一阶和二阶 Σ - Δ 型调制器。在1962年论文之后紧接着于1963年发表了第二篇论文，其中给出了过采样和噪声整形的出色理论探讨(参考文献10)。这两篇论文还最先使用“ Δ - Σ ”名称来描述该架构。“ Δ - Σ ”名称一直沿用到19世纪70年代，那时AT&T工程师开始使用“ Σ - Δ ”名称。从此以后，两个名称都一直在用；不过， Σ - Δ 可能是两个名称当中较为正确的。

有趣的是，前文提到的所有著作都是关于直接传送过采样数字化信号，而非奈奎斯特ADC的实现。1969年，贝尔实验室的D. J. Goodman发表了一篇论文，介绍了在调制器后使用数字滤波器和抽取器的真正奈奎斯特 Σ - Δ 型ADC(参考文献11)。这是首次使用 Σ - Δ 架构来明确地构建奈奎斯特ADC。1974年，J. C. Candy(也来自贝尔实验室)描述了一种具有噪声整形、数字滤波和抽取功能的多位过采样 Σ - Δ 型ADC来实现高分辨率奈奎斯特ADC(参考文献12)。

与其它架构相比，该IC Σ - Δ 型ADC具有数项优势，尤其是针对高分辨率、低频应用时。首先，该一位 Σ - Δ 型ADC本身具有单调性且无需激光调整。此外，该架构的数字化密集特性使得该 Σ - Δ 型ADC非常适合低成本CMOS工艺。参考文献13-21中给出了一些早期单芯片 Σ - Δ 型ADC示例。从那以后，上文所述早期著作中提出的基本架构经过了连续工艺的过程和设计改进。

现代CMOS Σ - Δ 型ADC(以及DAC, 就此而言)是语音频带和音频应用所青睐的转换器。高度数字化架构使得其非常适合细线CMOS工艺。此外, 高分辨率(最高达24位)低频 Σ - Δ 型ADC在精密工业测量应用中几乎已经取代了老的积分型转换器。

Σ - Δ 型ADC基础

Σ - Δ 型ADC的架构和理论说明可说是数不胜数, 但大多数都涉及到错综复杂的积分运算并因此而变得更让人费解。有些工程师不清楚 Σ - Δ 型ADC的工作原理, 故而研读已发表的典型文章, 结果发现这些文章内容过于复杂而不易理解。

其实, 只要避开详细的数学运算, Σ - Δ 型ADC也没什么特别难以理解的, 而此部分的目的就是尝试阐明该主题。 Σ - Δ 型ADC包含非常简单的模拟电子电路(一个比较器、一个基准电压源、一个开关以及一个或以上的积分器与模拟求和电路)和相当复杂的数字运算电路。这个数字电路由一个用作滤波器(通常但不总是低通滤波器)的数字信号处理器(DSP)组成。无需确切知道该滤波器的工作原理, 便可领会其具体作用。要弄清楚 Σ - Δ 型ADC的工作原理, 需要熟悉过采样、量化噪声整形、数字滤波和抽取等概念。

接下来, 我们借助频域分析来看看过采样技术。当直流转换具有多达 $\frac{1}{2}$ LSB的量化误差时, 数据采样系统便存在量化噪声。理想的经典N位采样ADC在DC至 $f_s/2$ 的奈奎斯特频段范围内均匀地分布着均方根大小为 $q/\sqrt{12}$ 的量化噪声(其中, q 是一个LSB的值而 f_s 是采样频率), 如图3A所示。因此, 采用满量程正弦波输入时, 其SNR将为 $(6.02N + 1.76)$ dB。(有关推到过程, 请参考“[教程MT-001](#)”。)如果ADC并不理想, 其噪声大于理论上的最小量化噪声, 那么其有效分辨率将低于N位。其实际分辨率(通常称为“有效位数”或ENOB)定义为:

$$\text{ENOB} = \frac{\text{SNR} - 1.76\text{dB}}{6.02\text{dB}} \quad \text{等式 1}$$

如果选择更高的采样速率 Kf_s (见图3B), 均方根量化噪声保持为 $q/\sqrt{12}$, 但该噪声现在分布在DC至 $Kf_s/2$ 这个更宽的带宽范围内。如果接着在输出端应用数字低通滤波器(LPF), 则可以消除多数量化噪声, 而又不会影响所需信号, 从而使得ENOB得以改善。这样, 我们便使用低分辨率ADC完成了高分辨率模数转换。系数K通常称为“过采样率”。注意, 从这一点看, 过采样还有一个好处, 那就是可降低对模拟抗混叠滤波器的要求。这是 Σ - Δ 的一项巨大优势, 尤其是在锐截止线性相位滤波器成本非常重要的消费电子音频应用中。

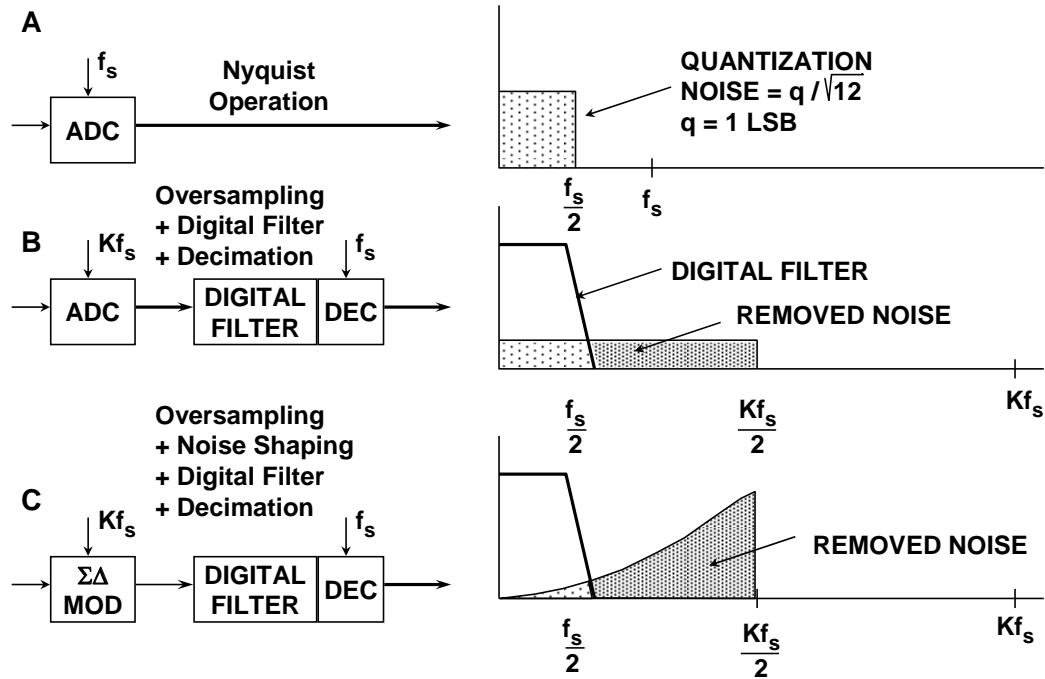
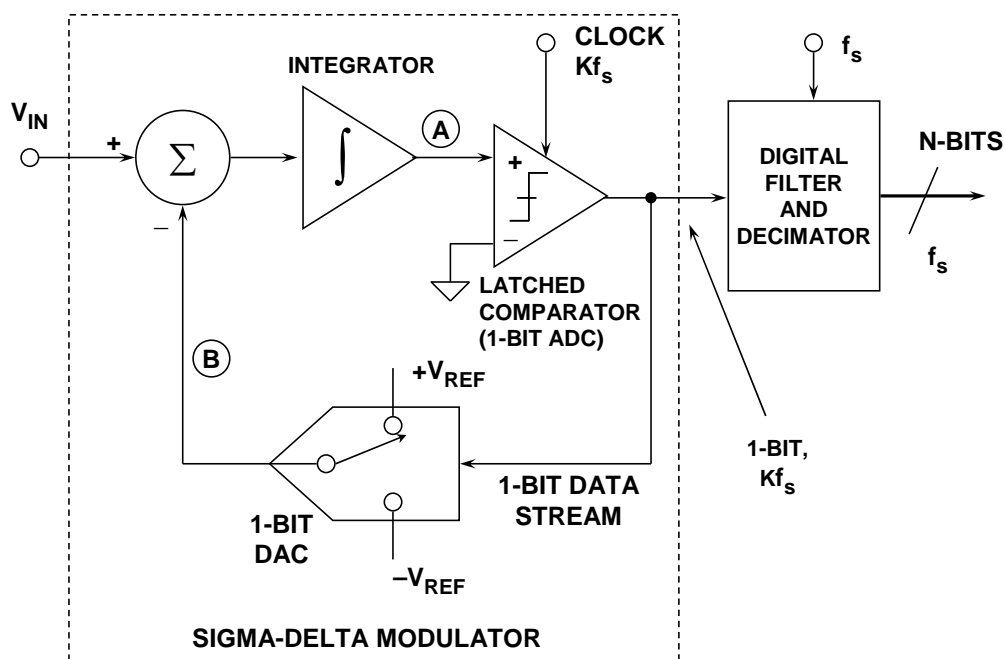


图3：过采样、数字滤波、噪声整形和抽取

由于数字输出滤波器会减少带宽，因此输出数据速率将小于原始采样速率(Kf_s)但仍旧满足奈奎斯特准则。这点或许可通过将每第 M 个结果传递至输出端并丢弃其它结果来实现。该过程称为 M 倍“抽取”。不管该术语的来源如何(decem在拉丁语中表示“十”)，只要输出数据速率是信号带宽的两倍以上，那么 M 可以是任意整数值。抽取并不会导致任何信息丢失(见图3B)。

如果只是采用过采样来提高分辨率，则要让分辨率增加 N 位，就必须进行 2^{2N} 倍过采样。 Σ - Δ 型转换器无需此类高过采样率，因为其不仅会限制信号通带，而且还会对量化噪声进行整形，以使此类噪声大多数位于此通带之外，如图3C所示。

如果选用一个1位ADC(一个比较器)并以一个积分器的输出来驱动该比较器，然后将该ADC输出馈入一个1位DAC并将1位DAC的输出与输入信号的加和馈入积分器，便可得到一阶 Σ - Δ 型调制器，如图4所示。若接着在数字输出端添加一个数字低通滤波器(LPF)和抽取器，则可以得到一个 Σ - Δ 型ADC。 Σ - Δ 型调制器会对量化噪声进行整形，以使其位于数字输出滤波器的通带以外，因此ENOB要远大于在该过采样率下所预期的结果。

图4：一阶 Σ - Δ 型ADC

直观而言， Σ - Δ 型ADC的工作方式如下。假定在 V_{IN} 处施加直流输入。积分器在节点A处持续斜升或斜降。比较器的输出通过一个1位DAC反馈至节点B处的求和输入。比较器输出通过1位DAC的回到求和点的负反馈环路强制将节点B处的平均直流电压设为 V_{IN} 。这表示平均DAC输出电压必须等于输入电压 V_{IN} 。平均DAC输出电压由比较器输出的1位数据流中的1的密度来控制。随着输入信号增加到 $+V_{REF}$ ，串行位流中的"1"数量增加，而"0"数量则减少。类似地，随着信号负向趋近 $-V_{REF}$ ，串行位流中的"1"数量减少，而"0"数量则增加。从非常简单的角度来看，此项分析显示输入电压的平均值包含在比较器输出的串行位流中。数字滤波器和抽取器处理该串行位流并产生最终的输出数据。

对于任意给定输入值，一个采样间隔内的1位ADC的输出数据几乎毫无意义。只有对大量样本求平均值时，才会产生有意义的值。由于一位数据输出具有明显的随机性，因此很难在时域内对 Σ - Δ 型调制器进行分析。如果输入信号接近正满量程，位流中的"1"将明显多于"0"。同样，如果信号接近负满量程，位流中的"0"将明显多于"1"。如果信号接近中间电平，则"1"和"0"的数量大致相等。图5显示了两种输入条件下积分器的输出。第一种条件是输入为0(中间电平)。为了解码输出，需使输出样本通过一个简单的数字低通滤波器(对每4个样本求平均值)。滤波器的输出为 $2/4$ ，此值代表双极性0。如果对更多样本求平均值，则可实现更高动态范围。例如，对4个样本求平均值可以得到2位的分辨率，对8个样本求平均值则可得到 $4/8$ ，或者说3位的分辨率。在图5下方的波形中，针对4个样本所获得的平均值为 $3/4$ ，8个样本的平均值为 $6/8$ 。

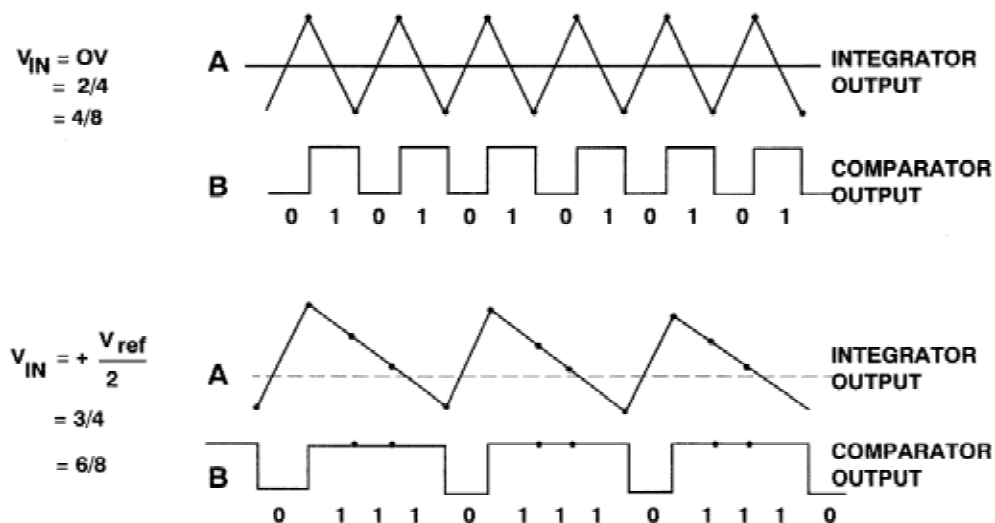


图5: Σ - Δ 型调制器波形

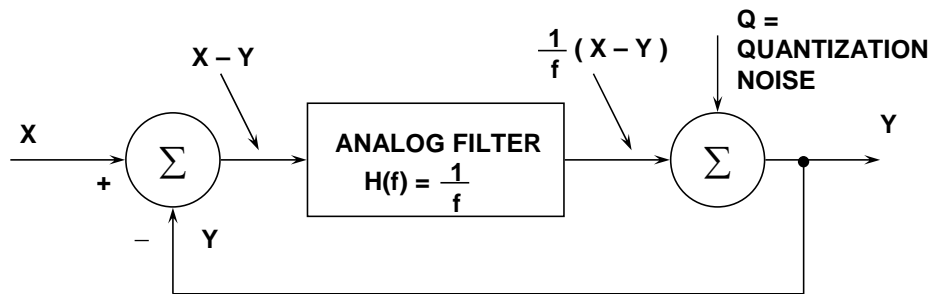
有关 Σ - Δ 型调制器时域特性的交互式教程，请参见ADI公司[设计中心](#)网页中的“ [\$\Sigma\$ - \$\Delta\$ 教程](#)”，其中以图形方式展示了理想 Σ - Δ 型ADC的行为。

Σ - Δ 型ADC也可以视作一个后接计数器的同步电压频率转换器。如果对足够多样本的输出数据流中“1”的数量进行计数，则计数器输出将能代表输入的数字值。很显然，这种求平均的方法仅对直流或变化非常慢的输入信号有效。此外，为了实现N位有效分辨率，必须计数 $2N$ 个时钟周期，这将严重限制有效采样速率。

应注意，由于数字滤波器是 Σ - Δ 型ADC的一个重要组成部分，其固定的“流水线”延迟(有时称为“延迟时间”)主要取决于数字滤波器中的抽头数。 Σ - Δ 型ADC中的数字滤波器可能相当大(数百抽头)，因此在多路复用应用中，延迟时间可能会变成一个问题，因为在切换通道之后必须留出足够的建立时间。

Σ - Δ 型ADC的频域分析和噪声整形

进一步进行时域分析的意义不大，而要清楚地说明噪声整形概念，最好是在频域内考虑简单的 Σ - Δ 型调制器模型，如图6所示。



$$Y = \frac{1}{f} (X - Y) + Q$$

REARRANGING, SOLVING FOR Y:

$$Y = \frac{X}{f+1} + \frac{Qf}{f+1}$$

SIGNAL TERM

NOISE TERM

图6: Σ - Δ 型调制器的简化频域线性化模型

调制器中的积分器表示为传递函数等于 $H(f) = 1/f$ 的模拟低通滤波器。此传递函数具有与输入频率成反比的幅度响应。1位量化器产生量化噪声 Q ，量化噪声 Q 被注入输出求和模块。如果我们以 X 表示输入信号并以 Y 表示输出，则输入加法器的信号输出为 $X-Y$ 。此信号与滤波器传递函数 $1/f$ 相乘，然后结果送入输出加法器的一路输入。可以看出，输出电压 Y 的表达式可以写作：

$$Y = \frac{1}{f} (X - Y) + Q \quad \text{等式 2}$$

此表达式经过简单地整理并求解 Y ，便可得到以 X 、 f 和 Q 表示的下列等式：

$$Y = \frac{X}{f+1} + \frac{Q \cdot f}{f+1} \quad \text{等式 3}$$

注意，当频率 f 趋近0时，输出电压 Y 趋近 X 且无噪声成分。在较高频率时，信号成分的幅度趋近0，且噪声成分趋近 Q 。在高频时，输出主要由量化噪声组成。本质上，模拟滤波器对信号有低通效应，对量化噪声有高通效应。因此，模拟滤波器执行 Σ - Δ 型调制器模型中的噪声整形功能。对于给定输入频率，高阶模拟滤波器可提供更多衰减。只要采取一定的防范措施，则 Σ - Δ 型调制器也同样如此。

通过在 Σ - Δ 型调制器中使用一个以上的积分和求和级，我们可以实现更高阶量化噪声整形并可针对给定过采样率取得更好的ENOB，如图7所示为一阶和二阶 Σ - Δ 型调制器。

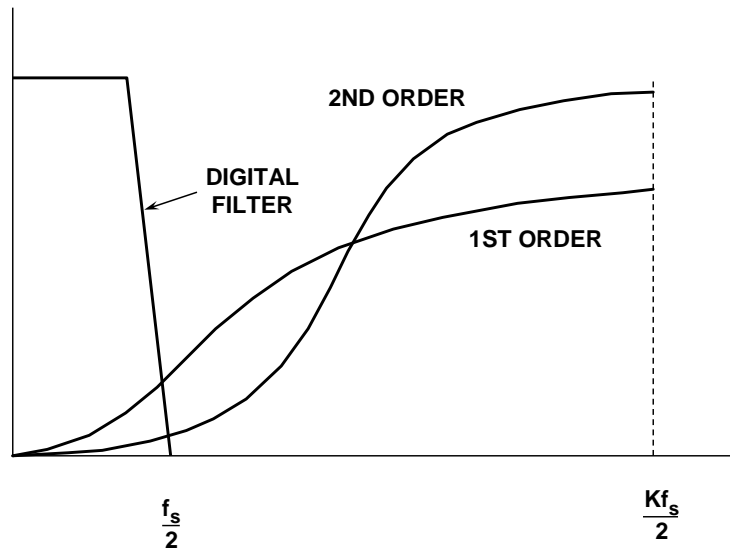


图7: Σ - Δ 型调制器对量化噪声进行整形

二阶 Σ - Δ 型调制器的框图如图8所示。之前曾认为三阶及以上的 Σ - Δ 型ADC在输入为某些值时可能会出现不稳定。近期分析结果显示，比较器中使用有限增益而非无限增益时，并不一定会出现不稳定情况，但即使真的开始出现不稳定情况，还可以设置数字滤波器和抽取器中的DSP来识别初始不稳定性并做出反应来进行预防。

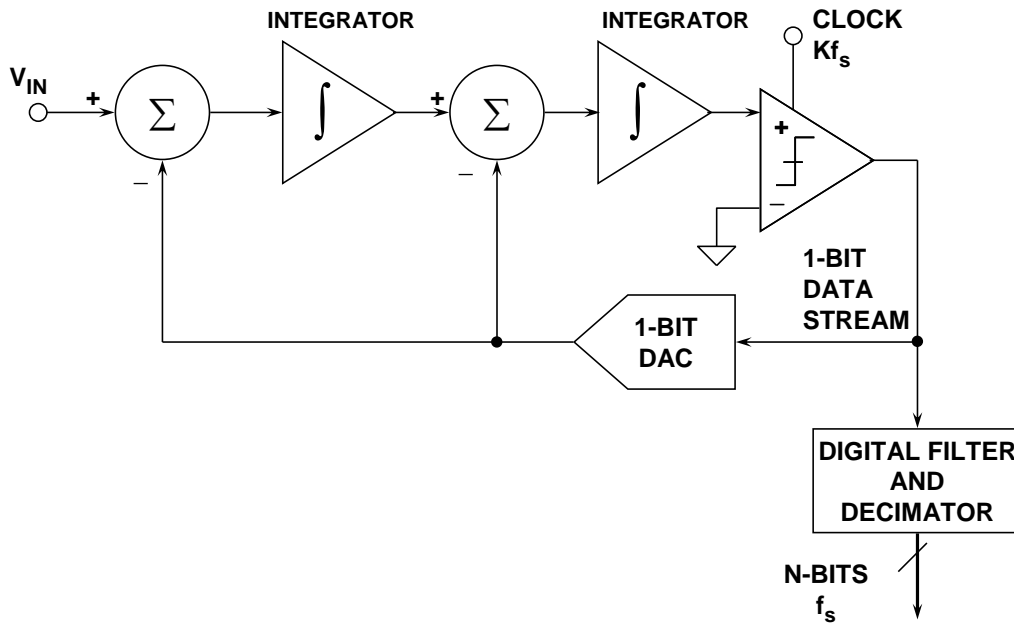


图8: 二阶 Σ - Δ 型ADC

图9显示的是 Σ - Δ 型调制器的阶数与实现特定SNR所需的过采样量之间的关系。例如，如果过采样率为64，则理想的二阶系统能够提供约80 dB的SNR，这表示有效位数(ENOB)约为13。虽然数字滤波器和抽取器的滤波可以达到任何需要的精度，但向外界提供13个以上的二进制位是没有意义的。增加的位不含有用的信号信息，并且除非采用后置滤波技术，否则将淹没于量化噪声中。通过增加过采样率和/或采用更高阶调制器，可以从1位系统获得额外分辨率。有关通常用于实现更高分辨率的其它方法(如多位 Σ - Δ 架构)，请参见“教程[MT-023](#)”。

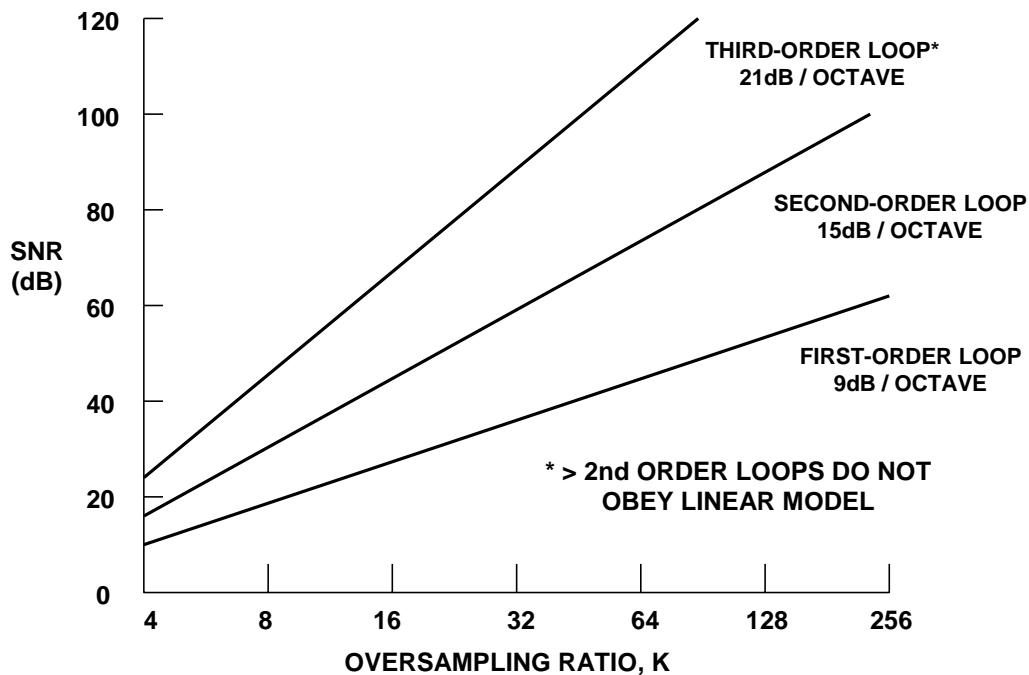


图9：一阶、二阶和三阶环路的SNR与过采样率之间的关系

总结

本教程从历史展望角度介绍了 Σ - Δ 型ADC的各种基础知识，包括过采样、数字滤波、噪声整形和抽取等重要概念。“教程[MT-023](#)”将介绍一些更高级的概念和 Σ - Δ 型ADC的各种应用，如空闲音、多位 Σ - Δ 、MASH和带通 Σ - Δ 。

参考文献

1. Max W. Hauser, "Principles of Oversampling A/D Conversion," *Journal Audio Engineering Society*, Vol. 39, No. 1/2, January/February 1991, pp. 3-26. (*one of the best tutorials and practical discussions of the sigma-delta ADC architecture and its history*).
2. E. M. Deloraine, S. Van Mierlo, and B. Derjavitch, "Methode et système de transmission par impulsions," *French Patent 932,140*, issued August, 1946. Also *British Patent 627,262*, issued 1949.
3. E. M. Deloraine, S. Van Mierlo, and B. Derjavitch, "Communication System Utilizing Constant Amplitude Pulses of Opposite Polarities," *U.S. Patent 2,629,857*, filed October 8, 1947, issued February 24, 1953.
4. F. de Jager, "Delta Modulation: A Method of PCM Transmission Using the One Unit Code," *Phillips Research Reports*, Vol. 7, 1952, pp. 542-546. (*additional work done on delta modulation during the same time period*).
5. H. Van de Weg, "Quantizing Noise of a Single Integration Delta Modulation System with an N-Digit Code," *Phillips Research Reports*, Vol. 8, 1953, pp. 367-385. (*additional work done on delta modulation during the same time period*).
6. C. C. Cutler, "Differential Quantization of Communication Signals," *U.S. Patent 2,605,361*, filed June 29, 1950, issued July 29, 1952. (*recognized as the first patent on differential PCM or delta modulation, although actually first invented in the Paris labs of the International Telephone and Telegraph Corporation by E. M. Deloraine, S. Mierlo, and B. Derjavitch a few years earlier*)
7. C. C. Cutler, "Transmission Systems Employing Quantization," *U.S. Patent 2,927,962*, filed April 26, 1954, issued March 8, 1960. (*a ground-breaking patent describing oversampling and noise shaping using first and second-order loops to increase effective resolution. The goal was transmission of oversampled noise shaped PCM data without decimation, not a Nyquist-type ADC*).
8. C. B. Brahm, "Feedback Integrating System," *U.S. Patent 3,192,371*, filed September 14, 1961, issued June 29, 1965. (*describes a second-order multibit oversampling noise shaping ADC*).
9. H. Inose, Y. Yasuda, and J. Murakami, "A Telemetry System by Code Modulation: Δ - Σ Modulation," *IRE Transactions on Space Electronics Telemetry*, Vol. SET-8, September 1962, pp. 204-209. Reprinted in N. S. Jayant, *Waveform Quantization and Coding*, IEEE Press and John Wiley, 1976, ISBN 0-471-01970-4. (*an elaboration on the 1-bit form of Cutler's noise-shaping oversampling concept. This work coined the description of the architecture as 'delta-sigma modulation'*).
10. H. Inose and Y. Yasuda, "A Unity Bit Coding Method by Negative Feedback," *IEEE Proceedings*, Vol. 51, November 1963, pp. 1524-1535. (*further discussions on their 1-bit 'delta-sigma' concept*).
11. D. J. Goodman, "The Application of Delta Modulation of Analog-to-PCM Encoding," *Bell System Technical Journal*, Vol. 48, February 1969, pp. 321-343. Reprinted in N. S. Jayant, *Waveform Quantization and Coding*, IEEE Press and John Wiley, 1976, ISBN 0-471-01970-4. (*the first description of using oversampling and noise shaping techniques followed by digital filtering and decimation to produce a true Nyquist-rate ADC*).
12. J. C. Candy, "A Use of Limit Cycle Oscillations to Obtain Robust Analog-to-Digital Converters," *IEEE Transactions on Communications*, Vol. COM-22, December 1974, pp. 298-305. (*describes a multibit oversampling noise shaping ADC with output digital filtering and decimation to interpolate between the quantization levels*).
13. R. J. van de Plassche, "A Sigma-Delta Modulator as an A/D Converter," *IEEE Transactions on Circuits and Systems*, Vol. CAS-25, July 1978, pp. 510-514.

14. B. A. Wooley and J. L. Henry, "An Integrated Per-Channel PCM Encoder Based on Interpolation," *IEEE Journal of Solid State Circuits*, Vol. SC-14, February 1979, pp. 14-20. (one of the first all-integrated CMOS sigma-delta ADCs).
15. B. A. Wooley et al, "An Integrated Interpolative PCM Decoder," *IEEE Journal of Solid State Circuits*, Vol. SC-14, February 1979, pp. 20-25.
16. J. C. Candy, B. A. Wooley, and O. J. Benjamin, "A Voiceband Codec with Digital Filtering," *IEEE Transactions on Communications*, Vol. COM-29, June 1981, pp. 815-830.
17. J. C. Candy and Gabor C. Temes, *Oversampling Delta-Sigma Data Converters*, IEEE Press, ISBN 0-87942-258-8, 1992.
18. R. Koch, B. Heise, F. Eckbauer, E. Engelhardt, J. Fisher, and F. Parzefall, "A 12-bit Sigma-Delta Analog-to-Digital Converter with a 15 MHz Clock Rate," *IEEE Journal of Solid-State Circuits*, Vol. SC-21, No. 6, December 1986.
19. D. R. Welland, B. P. Del Signore and E. J. Swanson, "A Stereo 16-Bit Delta-Sigma A/D Converter for Digital Audio," *J. Audio Engineering Society*, Vol. 37, No. 6, June 1989, pp. 476-485.
20. B. Boser and Bruce Wooley, "The Design of Sigma-Delta Modulation Analog-to-Digital Converters," *IEEE Journal of Solid-State Circuits*, Vol. 23, No. 6, December 1988, pp. 1298-1308.
21. J. Dattorro, A. Charpentier, D. Andreas, "The Implementation of a One-Stage Multirate 64:1 FIR Decimator for use in One-Bit Sigma-Delta A/D Applications," *AES 7th International Conference*, May 1989.
22. Walt Kester, [Analog-Digital Conversion](#), Analog Devices, 2004, ISBN 0-916550-27-3, Chapter 3. Also available as [The Data Conversion Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7841-0, Chapter 3.

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.