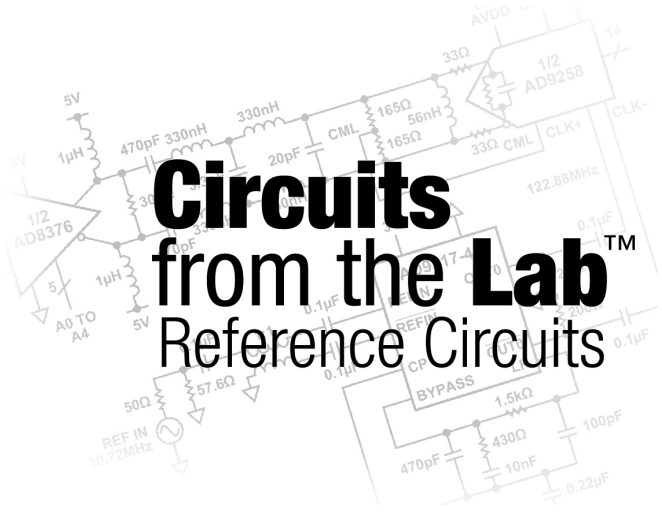
ADI参考电路合集（第3册）

ADI公司　编译



内容简介

本书主要介绍由ADI工程师亲自参与设计、调试并验证的参考电路。通过这些参考电路，可以将这些产品迅速和放心地组合起来。这些电路为许多通用应用提供解决方案。每款电路包含详细的设计文档，常见电路变化以及更多信息。电路功能和性能已经过硬件验证。

本书将是广大工程技术人员、高等院校师生进行电路设计的参考书。

关于ADI参考电路及免责声明

ADI公司的已验证电路由ADI工程师设计和搭建。每个电路的设计和搭建均采用标准的工程实践技术，其功能和性能已经在室温下的实验室环境中经过了测试和验证。但是，用户需负责自行测试电路，并决定它对自己是否适用。因而，ADI公司将不对由任何原因、连接到任何已验证电路上的任何物品所导致的直接、间接、特殊、偶然、必然或者惩罚性的损害负责。在文档的"常见变化"章节里描述的其他变化电路也未必被实际搭建和测试过。

已验证电路仅供与ADI公司产品一起使用，并且其知识产权为ADI公司或其授权方所有。虽然用户可能在自己的产品设计中使用已验证电路，但是并未被默认授予其他许可，或是通过此参考电路的应用及使用而获得任何专利或其它知识产权。ADI公司提供的信息被认为是准确及可靠的。不过，已验证电路是以"原样"的方式提供的，并不具有任何种类的承诺，包括但不限于：明示、暗示或者法定承诺，任何商业性、未侵权或者某特定用途实用性的暗示承诺，ADI公司无需为已验证电路的使用承担任何责任，也不对那些可能由于其使用而造成任何专利或其它第三方权利的侵权负责。ADI公司有权随时修改任何参考电路，而不另行通知。所有商标和注册商标均属于其相应公司。

©2012，ADI公司保留所有权利。

关于ADI公司

Analog Devices, Inc.（简称ADI）将创新、业绩和卓越作为企业的文化支柱，并基此成长为该技术领域最持久高速增长的企业之一。ADI公司是业界广泛认可的数据转换和信号处理技术全球领先的供应商，拥有遍布世界各地的60000客户，涵盖了全部类型的电子设备制造商。作为领先世界40多年的高性能模拟集成电路 (IC) 制造商，ADI的产品广泛用于模拟信号和数字信号处理领域。公司总部设在美国马萨诸塞州诺伍德市，设计和制造基地遍布全球。

目录

按电路应用分类　　按电路类型分类

汽车

鲁棒的视频接收器，输入具有电池短路保护功能 (CN0263) 135
带输出电池短路保护功能的可靠复合视频传输解决方案 (CN0264) 139
支持通过UTP传输视频的完整宽带驱动器和接收器解决方案，针对RGB、YPbPr及其他 (CN0275) 202
利用ADuC7060/ADuC7061精密模拟微控制器构建基于汽车SENT接口且带冷结补偿的热电偶温度传感器 (CN0281) ... 246
USB供电的DVI/HDMI至VGA转换器(HDMI2VGA)，具有音频提取功能 (CN0282) 252
集成MEMS麦克风、模拟波束成形和电源管理的高性能、低噪声演播室麦克风 (CN0284) 91
低成本、高性能SOUND BAR系统 (CN0296) 319
采用ARM Cortex-M3的12位、4-20mA环路供电型热电偶测量系统 (CN0300) 323
带频率响应补偿的MEMS振动分析仪 (CN0303) 341
EMC COMPLIANT RS-485收发器保护电路 (CN0313) 383
磁阻角度测量 (CN0323) 425
磁阻(MR)转速传感器 (CN0332) 449
磁阻线性位置测量 (CN0341) 484

通信

16位10 MSPS ADC AD7626的单端转差分高速驱动电路 (CN0105) 14
将集成VCO和外部PLL电路的频率合成器杂散输出降至最低 (CN0232) 65
带无缝本振接口的宽带6 GHz有源混频器 (CN0239) 76
具有带通抗混叠滤波器的高性能、高IF、75 MHz带宽、14位、250 MSPS接收机前端 (CN0242) 82
基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机 (CN0248) 91
14位、125 MSPS四通道ADC，通过后端数字求和增强SNR性能 (CN0249) 97
用于双极性输入的16位、125 MSPS单电源直流耦合型模拟前端 (CN0252) 109
为窄带、高中频、16位、250 MSPS接收机前端设计带通滤波器的谐振匹配方法 (CN0268) 152
集成带通滤波器的高中频采样接收机前端 (CN0279) 234
在IQ调制器的输出端提供固定功率增益 (CN0283) 258
集成MEMS麦克风、模拟波束成形和电源管理的高性能、低噪声演播室麦克风 (CN0284) 264
宽带低误差矢量幅度(EVM)直接变频发射机 (CN0285) 274
扩展高性能锁相环的低频范围 (CN0290) 301
利用低抖动LVPECL扇出缓冲器增加时钟源的输出数 (CN0294) 308
RF至13 GHz超快速建立PLL (CN0302) 336
使用LO二分频调制器的宽带低误差矢量幅度(EVM)直接变频发射机 (CN0311) 372
基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机 (CN0320) 409
检波范围为95 dB的真RMS RF检波器 (CN0340) 478

医疗保健

16位10 MSPS ADC AD7626的单端转差分高速驱动电路 (CN0105) 14
利用运算放大器AD8622和ADA4062-2构建精密、低噪声、高增益8极点有源低通滤波器 (CN0127) 19
具有带通抗混叠滤波器的高性能、高IF、75 MHz带宽、14位、250 MSPS接收机前端 (CN0242) 82
12位、1 MSPS SAR ADC和驱动器，总功耗低于5 Mw (CN0247) 86
14位、125 MSPS四通道ADC，通过后端数字求和增强SNR性能 (CN0249) 97
具有暗电流补偿功能的2 MHz带宽PIN光电二极管前置放大器 (CN0272) 183
具有低输入偏置电流和高交流共模抑制性能的高速FET输入仪表放大器 (CN0273) 191
超低功耗独立运动开关 (CN0274) 196
针对交流性能优化的18 位、5 MSPS 数据采集系统 (CN0277) 219
在IQ调制器的输出端提供固定功率增益 (CN0283) 258
宽带低误差矢量幅度(EVM)直接变频发射机 (CN0285) 274
利用低抖动LVPECL扇出缓冲器增加时钟源的输出数 (CN0294) 308
针对高达 4 kHz低于奈奎斯特频率输入信号优化的16 位、300 kSPS 低功耗数据采集系统 (CN0305) 347
针对高达 1 kHz低于奈奎斯特频率输入信号优化的16 位、100 kSPS 低功耗数据采集系统 (CN0306) 352
集成低功耗输入驱动器和基准电压源的16位6 MSPS SAR ADC系统，针对多路复用应用优化 (CN0307) 356
电池供电病人监护应用中ECG前端的供电 (CN0308) 361
24位、250 kSPS单电源数据采集系统 (CN0310) 367
使用LO二分频调制器的宽带低误差矢量幅度(EVM)直接变频发射机 (CN0311) 372
EMC COMPLIANT RS-485收发器保护电路 (CN0313) 383
具有温度补偿的隔离式低功耗PH值测试系统 (CN0326) 442

仪表仪器和测量

16位10 MSPS ADC AD7626的单端转差分高速驱动电路 (CN0105) 14
适合自动测试设备的集成设备电源(DPS)，输出电压范围为0 V至25 V (CN0130) 22
3通道热电偶温度测量系统，精度为0.25 ° C (CN0172) 28
单电源、低功耗的可编程窗口检测器 (CN0182) 34
完整的5 V单电源8通道多路复用数据采集系统，集成用于工业级信号的PGIA (CN0201) 49
采用ARM Cortex - M3的USB热电偶温度测量系统 (CN0221) 54
将集成VCO和外部PLL电路的频率合成器杂散输出降至最低 (CN0232) 65
使用电化学传感器的单电源、微功耗有毒气体探测器 (CN0234) 71
带无缝本振接口的宽带6 GHz有源混频器 (CN0239) 76
12位、1 MSPS SAR ADC和驱动器，总功耗低于5 Mw (CN0247) 86
基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机 (CN0248) 91
14位、125 MSPS四通道ADC，通过后端数字求和增强SNR性能 (CN0249) 97
用于双极性输入的16位、125 MSPS单电源直流耦合型模拟前端 (CN0252) 109
鲁棒、低功耗的电池监控电路前端 (CN0253) 115
16位、250 kSPS、8通道单电源隔离数据采集系统 (CN0254) 119
16位、100 kSPS 单电源低功耗数据采集系统 (CN0255) 125
隔离式LVDS接口电路 (CN0256) 132

具有HART接口的完整4 mA至20 mA环路供电现场仪器 (CN0267) 144
18位、1.33 MSPS、16通道数据采集系统 (CN0269) 158
完整的4 mA至20 mA HART解决方案 (CN0270) 170
具有暗电流补偿功能的2 MHz带宽PIN光电二极管前置放大器 (CN0272) 183
具有低输入偏置电流和高交流共模抑制性能的高速FET输入仪表放大器 (CN0273) 191
针对交流性能优化的18 位、5 MSPS数据采集系统 (CN0277) 219
集成隔离式电源、用于太阳能光伏转换器的强大完全隔离式电流检测电路 (CN0280) 239
宽带低误差矢量幅度(EVM)直接变频发射机 (CN0285) 274
具有0.5°C精度的隔离式4通道热电偶/RTD温度测量系统 (CN0287) 279
集成电压或电流驱动的灵活4 mA至20 mA环路供电压力传感器变送器 (CN0289) 294
扩展高性能锁相环的低频范围 (CN0290) 301
灵活的4 mA至20 mA压力传感器变送器，集成电压或电流驱动 (CN0295) 313
RF至13 GHz超快速建立PLL (CN0302) 336
带频率响应补偿的MEMS振动分析仪 (CN0303) 341
针对高达 4 kHz低于奈奎斯特频率输入信号优化的16位、300 kSPS低功耗数据采集系统 (CN0305) 347
针对高达 1 kHz低于奈奎斯特频率输入信号优化的16位、100 kSPS低功耗数据采集系统 (CN0306) 352
集成低功耗输入驱动器和基准电压源的16位6 MSPS SAR ADC系统，针对多路复用应用优化 (CN0307) 356
24位、250 kSPS 单电源数据采集系统 (CN0310) 367
使用LO二分频调制器的宽带低误差矢量幅度(EVM)直接变频发射机 (CN0311) 372
带可编程增益跨阻放大器和同步检波器的双通道色度计 (CN0312) 376
采用微功耗仪表放大器的可配置4-20 mA环路供电发射器/接收器 (CN0314) 388
16位、线性、超稳定、低噪声、双极性、±10 V直流电压源 (CN0318) 396
采用ARM Cortex-M3的14位、4-20 mA环路供电型热电偶温度测量系统 (CN0319) 402
基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机 (CN0320) 409
具有温度补偿的隔离式低功耗PH值测试系统 (CN0326) 442
检波范围为95 dB的真RMS RF检波器 (CN0340) 478
磁阻线性位置测量 (CN0341) 484
16位、单电源、缓冲电压输出ADC，具有低于±1 LSB的积分非线性和差分非线性 (CN0348) 492

过程控制与工业自动化

3通道热电偶温度测量系统，精度为0.25 ° C (CN0172) 28
单电源、低功耗的可编程窗口检测器 (CN0182) 34
采用+12 V至±5 V电源的精密、16位双极性输出电压源 (CN0183) 38
用于动态电源控制型DAC的高瞬态电流5 V稳压器 (CN0198) 43
完整的5 V单电源8通道多路复用数据采集系统，集成用于工业级信号的PGIA (CN0201) 49
采用ARM Cortex - M3的USB热电偶温度测量系统 (CN0221) 54
用于I/O卡和PLC应用的4通道、灵活、可配置、电压和电流输出电路 (CN0229) 59
12位、1 MSPS SAR ADC和驱动器，总功耗低于5 Mw (CN0247) 86
24位、4.7 Hz、4通道模拟数据采集系统 (CN0251) 103
16位、250 kSPS、8通道单电源隔离数据采集系统 (CN0254) 119
16位、100 kSPS单电源低功耗数据采集系统 (CN0255) 125

具有HART接口的完整4 mA至20 mA环路供电现场仪器 (CN0267) 144
18位、1.33 MSPS、16通道数据采集系统 (CN0269) 158
完整的4 mA至20 mA HART解决方案 (CN0270) 170
集成放大器冷结补偿的热电偶温度测量系统 (CN0271) 178
具有额外电压输出能力的完整4 mA至20 mA HART解决方案 (CN0278) 224
具有0.5°C精度的隔离式4通道热电偶/RTD温度测量系统 (CN0287) 279
集成电压或电流驱动的灵活4 mA至20 mA环路供电压力传感器变送器 (CN0289) 294
灵活的4 mA至20 mA压力传感器变送器，集成电压或电流驱动 (CN0295) 313
采用ARM Cortex-M3的12位、4-20 mA环路供电型热电偶测量系统 (CN0300) 323
带频率响应补偿的MEMS振动分析仪 (CN0303) 341
24 位、250 kSPS 单电源数据采集系统 (CN0310) 367
EMC COMPLIANT RS-485收发器保护电路 (CN0313) 383
采用微功耗仪表放大器的可配置4-20 mA环路供电发射器/接收器 (CN0314) 388
16位、线性、超稳定、低噪声、双极性、±10 V直流电压源 (CN0318) 396
采用ARM Cortex-M3的14位、4-20 mA环路供电型热电偶温度测量系统 (CN0319) 402
具有HART的完全隔离、单通道电压、4 mA至20 mA输出 (CN0321) 417
使用4引脚或6引脚端子板的PLC/DCS通用模拟输入 (CN0325) 431
具有温度补偿的隔离式低功耗PH值测试系统 (CN0326) 442
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于±10 V输入 (CN0335) 455
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于4-20 mA输入 (CN0336) 463
带三线式补偿的12位、300 kSPS、单电源、完全隔离式RTD温度测量系统 (CN0337) 470
16位、单电源、缓冲电压输出ADC，具有低于±1 LSB的积分非线性和差分非线性 (CN0348) 492

电机控制

鲁棒、低功耗的电池监控电路前端 (CN0253) 115
高性能、10位至16位旋变数字转换器 (CN0276) 209
LVDT信号调理电路 (CN0288) 288
通用LVDT信号调理电路 (CN0301) 329
带频率响应补偿的MEMS振动分析仪 (CN0303) 341
EMC COMPLIANT RS-485收发器保护电路 (CN0313) 383
磁阻角度测量 (CN0323) 425
磁阻(MR)转速传感器 (CN0332) 449
磁阻线性位置测量 (CN0341) 484

安全楼宇自动化

超低功耗独立运动开关 (CN0274) 196
支持通过UTP传输视频的完整宽带驱动器和接收器解决方案，针对RGB、YPbPr及其他 (CN0275) 202
高性能、10位至16位旋变数字转换器 (CN0276) 209
LVDT信号调理电路 (CN0288) 288
通用LVDT信号调理电路 (CN0301) 329
采用微功耗仪表放大器的可配置4-20 mA环路供电发射器/接收器 (CN0314) 388

按电路类型分类　　按电路应用分类

ADC

16位10 MSPS ADC AD7626的单端转差分高速驱动电路 (CN0105) 14
3通道热电偶温度测量系统，精度为0.25 ° C (CN0172) 28
完整的5 V单电源8通道多路复用数据采集系统，集成用于工业级信号的PGIA (CN0201) 49
使用电化学传感器的单电源、微功耗有毒气体探测器 (CN0234) 71
具有带通抗混叠滤波器的高性能、高IF、75 MHz带宽、14位、250 MSPS接收机前端 (CN0242) 82
12位、1 MSPS SAR ADC和驱动器，总功耗低于5 Mw (CN0247) 86
14位、125 MSPS四通道ADC，通过后端数字求和增强SNR性能 (CN0249) 97
24位、4.7 Hz、4通道模拟数据采集系统 (CN0251) 103
用于双极性输入的16位、125 MSPS单电源直流耦合型模拟前端 (CN0252) 109
16位、250 kSPS、8通道单电源隔离数据采集系统 (CN0254) 119
16位、100 kSPS 单电源低功耗数据采集系统 (CN0255) 125
为窄带、高中频、16位、250 MSPS接收机前端设计带通滤波器的谐振匹配方法 (CN0268) 152
18位、1.33 MSPS、16通道数据采集系统 (CN0269) 158
集成放大器冷结补偿的热电偶温度测量系统 (CN0271) 178
具有暗电流补偿功能的2 MHz带宽PIN光电二极管前置放大器 (CN0272) 183
针对交流性能优化的18 位、5 MSPS 数据采集系统 (CN0277) 219
集成带通滤波器的高中频采样接收机前端 (CN0279) 234
具有0.5°C精度的隔离式4通道热电偶/RTD温度测量系统 (CN0287) 279
LVDT信号调理电路 (CN0288) 288
针对高达 4 kHz低于奈奎斯特频率输入信号优化的16位、300 kSPS低功耗数据采集系统 (CN0305) 347
针对高达 1 kHz低于奈奎斯特频率输入信号优化的16位、100 kSPS低功耗数据采集系统 (CN0306) 352
集成低功耗输入驱动器和基准电压源的16位6 MSPS SAR ADC系统，针对多路复用应用优化 (CN0307) 356
电池供电病人监护应用中ECG前端的供电 (CN0308) 361
24位、250 kSPS单电源数据采集系统 (CN0310) 367
带可编程增益跨阻放大器和同步检波器的双通道色度计 (CN0312) 376
基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机 (CN0320) 409
具有HART的完全隔离、单通道电压、4 mA至20 mA输出 (CN0321) 417
磁阻角度测量 (CN0323) 425
使用4引脚或6引脚端子板的PLC/DCS通用模拟输入 (CN0325) 431
具有温度补偿的隔离式低功耗PH值测试系统 (CN0326) 442
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于±10 V输入 (CN0335) 455
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于4-20 mA输入 (CN0336) 463
带三线式补偿的12位、300 kSPS、单电源、完全隔离式RTD温度测量系统 (CN0337) 470
磁阻线性位置测量 (CN0341) 484
16位、单电源、缓冲电压输出ADC，具有低于±1 LSB的积分非线性和差分非线性 (CN0348) 492

DAC

单电源、低功耗的可编程窗口检测器 (CN0182) 34
采用+12 V至±5 V电源的精密、16位双极性输出电压源 (CN0183) 38
用于动态电源控制型DAC的高瞬态电流5 V稳压器 (CN0198) 43
用于I/O卡和PLC应用的4通道、灵活、可配置、电压和电流输出电路 (CN0229) 59
具有HART接口的完整4 mA至20 mA环路供电现场仪器 (CN0267) 144
完整的4 mA至20 mA HART解决方案 (CN0270) 170
具有额外电压输出能力的完整4 mA至20 mA HART解决方案 (CN0278) 224
16位、线性、超稳定、低噪声、双极性、±10 V直流电压源 (CN0318) 396
具有HART的完全隔离、单通道电压、4 mA至20 mA输出 (CN0321) 417
16位、单电源、缓冲电压输出ADC，具有低于±1 LSB的积分非线性和差分非线性 (CN0348) 492

接口和隔离

用于I/O卡和PLC应用的4通道、灵活、可配置、电压和电流输出电路 (CN0229) 59
16 位、250 kSPS、8 通道单电源隔离数据采集系统 (CN0254) 119
隔离式LVDS接口电路 (CN0256) 132
具有HART接口的完整4 mA至20 mA环路供电现场仪器 (CN0267) 144
完整的4 mA至20 mA HART解决方案 (CN0270) 170
具有额外电压输出能力的完整4 mA至20 mA HART解决方案 (CN0278) 224
集成隔离式电源、用于太阳能光伏转换器的强大完全隔离式电流检测电路 (CN0280) 239
具有0.5°C精度的隔离式4通道热电偶/RTD温度测量系统 (CN0287) 279
EMC COMPLIANT RS-485收发器保护电路 (CN0313) 383
具有HART的完全隔离、单通道电压、4 mA至20 mA输出 (CN0321) 417
使用4引脚或6引脚端子板的PLC/DCS通用模拟输入 (CN0325) 431
具有温度补偿的隔离式低功耗PH值测试系统 (CN0326) 442
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于±10 V输入 (CN0335) 455
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于4-20 mA输入 (CN0336) 463
带三线式补偿的12位、300 kSPS、单电源、完全隔离式RTD温度测量系统 (CN0337) 470

电源和散热管理

适合自动测试设备的集成设备电源(DPS)，输出电压范围为0 V至25 V (CN0130) 22
采用+12V至±5V电源的精密、16位双极性输出电压源 (CN0183) 38
用于动态电源控制型DAC的高瞬态电流5 V稳压器 (CN0198) 43
完整的5 V单电源8通道多路复用数据采集系统，集成用于工业级信号的PGIA (CN0201) 49
采用ARM Cortex - M3的USB热电偶温度测量系统 (CN0221) 54
使用电化学传感器的单电源、微功耗有毒气体探测器 (CN0234) 71
超低功耗独立运动开关 (CN0274) 196
高性能、10位至16位旋变数字转换器 (CN0276) 209
集成隔离式电源、用于太阳能光伏转换器的强大完全隔离式电流检测电路 (CN0280) 239
利用ADuC7060/ADuC7061精密模拟微控制器构建基于汽车SENT接口且带冷结补偿的热电偶温度传感器 (CN0281) ... 246

集成MEMS麦克风、模拟波束成形和电源管理的高性能、低噪声演播室麦克风 (CN0284) 264
宽带低误差矢量幅度(EVM)直接变频发射机 (CN0285) 274
扩展高性能锁相环的低频范围 (CN0290) 301
采用ARM Cortex-M3的12位、4-20mA环路供电型热电偶测量系统 (CN0300) 323
电池供电病人监护应用中ECG前端的供电 (CN0308) 361
采用ARM Cortex-M3的14位、4-20mA环路供电型热电偶温度测量系统 (CN0319) 402
具有HART的完全隔离、单通道电压、4 mA至20 mA输出 (CN0321) 417
使用4引脚或6引脚端子板的PLC/DCS通用模拟输入 (CN0325) 431
磁阻(MR)转速传感器 (CN0332) 449
磁阻线性位置测量 (CN0341) 484

射频

将集成VCO和外部PLL电路的频率合成器杂散输出降至最低 (CN0232) 65
带无缝本振接口的宽带6 GHz有源混频器 (CN0239) 76
基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机 (CN0248) 91
在IQ调制器的输出端提供固定功率增益 (CN0283) 258
宽带低误差矢量幅度(EVM)直接变频发射机 (CN0285) 274
扩展高性能锁相环的低频范围 (CN0290) 301
利用低抖动LVPECL扇出缓冲器增加时钟源的输出数 (CN0294) 308
使用LO二分频调制器的宽带低误差矢量幅度(EVM)直接变频发射机 (CN0311) 372
基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机 (CN0320) 409
检波范围为95 dB的真RMS RF检波器 (CN0340) 478

开关和多路复用

鲁棒、低功耗的电池监控电路前端 (CN0253) 115
18位、1.33 MSPS、16通道数据采集系统 (CN0269) 158
具有0.5°C精度的隔离式4通道热电偶/RTD温度测量系统 (CN0287) 279

运算放大器

16位10 MSPS ADC AD7626的单端转差分高速驱动电路 (CN0105) 14
利用运算放大器AD8622和ADA4062-2构建精密、低噪声、高增益8极点有源低通滤波器 (CN0127) 19
采用+12V至±5V电源的精密、16位双极性输出电压源 (CN0183) 38
用于I/O卡和PLC应用的4通道、灵活、可配置、电压和电流输出电路 (CN0229) 59
使用电化学传感器的单电源、微功耗有毒气体探测器 (CN0234) 71
12位、1 MSPS SAR ADC和驱动器，总功耗低于5 Mw (CN0247) 86
24 位、4.7 Hz、4 通道模拟数据采集系统 (CN0251) 103
16 位、250 kSPS、8通道单电源隔离数据采集系统 (CN0254) 119
16 位、100 kSPS 单电源低功耗数据采集系统 (CN0255) 125
鲁棒的视频接收器，输入具有电池短路保护功能 (CN0263) 135
带输出电池短路保护功能的可靠复合视频传输解决方案 (CN0264) 139
18位、1.33 MSPS、16通道数据采集系统 (CN0269) 158

具有低输入偏置电流和高交流共模抑制性能的高速FET输入仪表放大器 (CN0273) 191
高性能、10位至16位旋变数字转换器 (CN0276) 209
针对交流性能优化的18 位、5 MSPS 数据采集系统 (CN0277) 219
集成隔离式电源、用于太阳能光伏转换器的强大完全隔离式电流检测电路 (CN0280) 239
利用ADuC7060/ADuC7061精密模拟微控制器构建基于汽车SENT接口且带冷结补偿的热电偶温度传感器 (CN0281) ... 246
集成MEMS麦克风、模拟波束成形和电源管理的高性能、低噪声演播室麦克风 (CN0284) 264
具有0.5°C精度的隔离式4通道热电偶/RTD温度测量系统 (CN0287) 279
LVDT信号调理电路 (CN0288) 288
集成电压或电流驱动的灵活4 mA至20 mA环路供电压力传感器变送器 (CN0289) 294
灵活的4 mA至20 mA压力传感器变送器，集成电压或电流驱动 (CN0295) 313
通用LVDT信号调理电路 (CN0301) 329
RF至13 GHz超快速建立PLL (CN0302) 336
带频率响应补偿的MEMS振动分析仪 (CN0303) 341
针对高达 4 kHz 低于奈奎斯特频率输入信号优化的16 位、300 kSPS 低功耗数据采集系统 (CN0305) 347
针对高达 1 kHz 低于奈奎斯特频率输入信号优化的16 位、100 kSPS 低功耗数据采集系统 (CN0306) 352
集成低功耗输入驱动器和基准电压源的16位6 MSPS SAR ADC系统，针对多路复用应用优化 (CN0307) 356
带可编程增益跨阻放大器和同步检波器的双通道色度计 (CN0312) 376
采用微功耗仪表放大器的可配置4-20 mA环路供电发射器/接收器 (CN0314) 388
16位、线性、超稳定、低噪声、双极性、±10 V直流电压源 (CN0318) 396
采用ARM Cortex-M3的14位、4-20mA环路供电型热电偶温度测量系统 (CN0319) 402
磁阻角度测量 (CN0323) 425
具有温度补偿的隔离式低功耗PH值测试系统 (CN0326) 442
磁阻(MR)转速传感器 (CN0332) 449
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于±10 V输入 (CN0335) 455
12位、300 kSPS、单电源、完全隔离式数据采集系统，用于4-20 mA输入 (CN0336) 463
带三线式补偿的12位、300 kSPS、单电源、完全隔离式RTD温度测量系统 (CN0337) 470
磁阻线性位置测量 (CN0341) 484
16位、单电源、缓冲电压输出ADC，具有低于±1 LSB的积分非线性和差分非线性 (CN0348) 492

音频和视频

支持通过UTP传输视频的完整宽带驱动器和接收器解决方案，针对RGB、YPbPr及其他 (CN0275) 202
USB供电的DVI/HDMI至VGA转换器(HDMI2VGA)，具有音频提取功能 (CN0282) 252
低成本、高性能SOUND BAR系统 (CN0296) 319

ADC驱动放大器

具有带通抗混叠滤波器的高性能、高IF、75 MHz带宽、14位、250 MSPS接收机前端 (CN0242) 82
用于双极性输入的16位、125 MSPS单电源直流耦合型模拟前端 (CN0252) 109
为窄带、高中频、16位、250 MSPS接收机前端设计带通滤波器的谐振匹配方法 (CN0268) 152
集成放大器冷结补偿的热电偶温度测量系统 (CN0271) 178
具有暗电流补偿功能的2 MHz带宽PIN光电二极管前置放大器 (CN0272) 183
集成带通滤波器的高中频采样接收机前端 (CN0279) 234

视频解码器

鲁棒的视频接收器，输入具有电池短路保护功能 (CN0263) 135
带输出电池短路保护功能的可靠复合视频传输解决方案 (CN0264) 139

MEMS加速度计

超低功耗独立运动开关 (CN0274) 196
带频率响应补偿的MEMS振动分析仪 (CN0303) 341

R/D转换器

高性能、10位至16位旋变数字转换器 (CN0276) 209

时钟

扩展高性能锁相环的低频范围 (CN0290) 301
利用低抖动LVPECL扇出缓冲器增加时钟源的输出数 (CN0294) 308
使用LO二分频调制器的宽带低误差矢量幅度(EVM)直接变频发射机 (CN0311) 372

微控制器

采用ARM Cortex - M3的USB热电偶温度测量系统 (CN0221) 54

微处理器

利用ADuC7060/ADuC7061精密模拟微控制器构建基于汽车SENT接口且带冷结补偿的热电偶温度传感器 (CN0281) ... 246
采用ARM Cortex-M3的12位、4-20mA环路供电型热电偶测量系统 (CN0300) 323
采用ARM Cortex-M3的14位、4-20mA环路供电型热电偶温度测量系统 (CN0319) 402

ANALOG DEVICES

参考电路 CN-0105

Circuits from the Lab™ Reference Circuits

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006 或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD7626	16 位、10 MSPS PulSAR 差分 ADC
ADA4932-1	低功耗差分 ADC 驱动器
AD8031	2.7 V、800 µA、80 MHz 轨到轨输入/输出放大器

16 位 10 MSPS ADC AD7626 的单端转差分高速驱动电路

电路功能与优势

图 1 所示电路可将高频单端输入信号转换为平衡差分信号，用于驱动 16 位 10 MSPS PulSAR® ADC AD7626。该电路采用低功耗差分放大器ADA4932-1来驱动ADC，最大限度提升 AD7626 的高频输入信号音性能。此器件组合的真正优势在于低功耗、高性能。

AD7626 具有突破业界标准的动态性能，在 10 MSPS 下信噪比为 91.5 dB，实现 16 位 INL 性能，无延迟，LVDS 接口，功耗仅有 136 mW。AD7626 使用 SAR 架构，主要特性是能够以 10 MSPS 无延迟采样，不会发生流水线式 ADC 常有的“流水线延迟”，同时具备出色的线性度。

ADA4932-1 具有低失真（10 MHz 时 100 dB SFDR）、快速建立时间（9 ns 达到 0.1%）、高带宽（560 MHz，-3 dB，G = 1）和低电流（9.6 mA）等特性，是驱动 AD7626 的理想选择。它还能轻松设定所需的输出共模电压。

该组合提供了业界领先的动态性能并减小了电路板面积：AD7626 采用 5 mm × 5mm、32 引脚LFCSP封装，ADA4932 -1 采用 3mm× 3mm、16 引脚LFCSP封装），AD8031采用 5 引脚SOT23 封装。

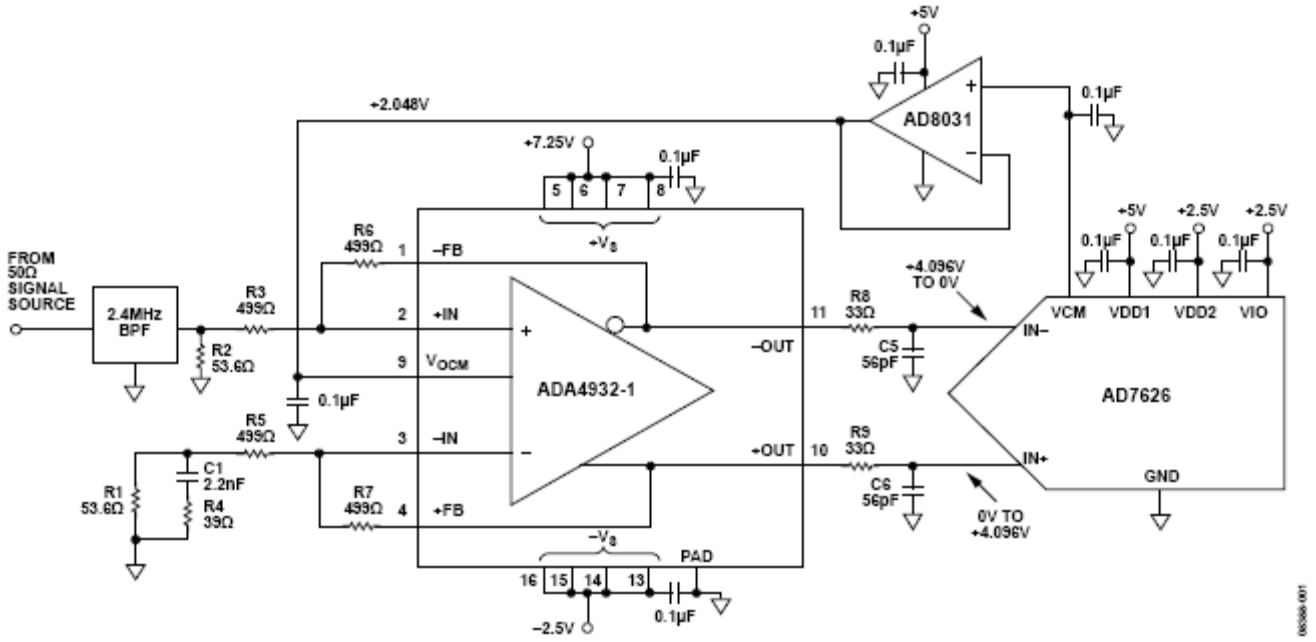


图 1. ADA4932-1 驱动AD7626（未显示去耦和所有连接）

Rev.0
“Circuits from the Lab” from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any “Circuit from the Lab”. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2010 Analog Devices, Inc. All rights reserved.

电路描述

采用差分放大器成功驱动 ADC 需要正确平衡差分放大器的各端。

图 1 显示了 ADA4932-1、AD7626 和相关电路的原理图。在使用的测试电路中，信号源之后配置有 2.4 MHz 带通滤波器。该带通滤波器能抑制 2.4 MHz 信号的谐波，并确保只有目标频率的信号能够通过并由 ADA4932-1 和 AD7626 进行处理。

本例中信号源的特性阻抗为 50 Ω，通过带通滤波器交流耦合到 ADA4932-1。将信号源施加于 ADA4932-1 的正输入时，要求信号源也以 50 Ω 正确端接（通常情况下任何源阻抗均可）。选中端接电阻 R2，以使 R2 与 ADA4932-1 输入阻抗的并联组合等于 50 Ω。ADA4932-1 输入阻抗（观察电阻 R3）的计算公式如下：

$$R_{IN} = \frac{R_G}{1 - \frac{R_F}{2 \times (R_G + R_F)}}$$

其中R_G = R3 = R5 = 499 Ω，R_F = R6 = R7 = 499 Ω。根据这些值，本电路的输入阻抗约为 665 Ω。ADA4932-1 的输入阻抗665Ω与R2 的电阻 53.6 Ω并联后为 50 Ω（即输入源阻抗）。

为使 ADA4932-1 的两个输入端保持适当平衡和对称，与输入源阻抗等效的戴维南阻抗和端阻抗必须添加到反相输入端。在这种情况下，就涉及到滤波器的交流特性。

如图 1所示，戴维南等效网络显示在ADA4932-1 的反相输入端。频率为 2.4 MHz时，此电路性能得到优化。C1 和R4 串联组合后，与电阻R1 并联。频率为 2.4 MHz时，C1 和R4 的复合串联组合等于 55.6 Ω。与R1 并联的 55.6 Ω阻抗与戴维南等效电路在同相输入端的输入阻抗只有几欧姆之差。两个输入的匹配可确保输出对称、均衡且经过优化，可实现最低失真。

有关单端输入端接方法的详细说明，请参阅 应用笔记 AN-1026“高速差分ADC驱动器设计考虑”。此外，ADI公司 DiffAmpCalcuator™设计工具大大简化了这一操作，并针对与差分放大器设计有关的其他问题提供了独到见解。

ADA4932-1 差分驱动器的增益配置约为 1（单端输入至差分输出）。由于 50 Ω 信号源以及在 ADA4932-1 输入端匹配的端阻抗的作用，相对于戴维南等效信号源电压，通道的净总增益大约为 0.5。

使用配置为单位增益缓冲器的AD8031来缓冲AD7626 的VCM输出电压（标称+2.048 V），即可设定ADA4932-1 输出的共模电压。AD8031 为ADA4932-1 V_{OCM}引脚提供低源阻抗，并能驱动大型旁路电容，如图 1所示。

当驱动AD7626（带开关电容输入的 10 MSPS ADC）的高频输入时，ADA4932-1 的作用尤其显著。ADA4932-1 和AD7626 的IN+和IN-引脚之间的电阻（R8、R9）和电容（C5、C6）电路可充当低通噪声滤波器。该滤波器限制了AD7626 的输入带宽，但其主要功能是优化驱动放大器和AD7626 之间的接口。串联电阻将驱动放大器与ADC开关电容器前端的高频开关尖峰隔离。AD7626 数据手册显示了 20 Ω和 56 pF的值。在图 1所示电路中，这些值根据实际应用优化为 33 Ω和 56 pF。若要针对转换中的电路和输入频率对电阻-电容组合进行略微优化，只需改变R-C组合即可。但是切记，若组合不当，将限制AD7626 的总谐波失真（THD）和线性度性能。此外，ADC带宽的增加会引起更多噪声。

ADA4932-1 电源电压的选择也得到了优化。在电路中，对应于 4.096V 的内部基准电压，AD7626 的输出共模电压（VCM 引脚）为 2.048 V，每个输入（IN+、IN-）在 0 V 和+4.096 V 之间摆幅，发生 180°错相，这提供了 ADC 的 8.2 V 满量程差分输入。对于线性运算的每个电源电压，ADA4932-1 输出级需要大约 1.4 V 的裕量。当电源电压关于共模电压大致对称时，能获得最佳失真性能。如果选定-2.5 V 负电源，则至少需要大约+6.5 V 正电源才能关于 2.048V 共模电压对称。

实验表明，+7.25 V 正电源可为 2.4 MHz 信号音提供最佳的总失真性能。

使用低抖动时钟源和AD7626 的单音-1 dBFS幅度 2.402 MHz 输入，可产生图 2所示的FFT结果：信噪比为 88.49 dB，总谐波失真为-86.17 dBc。从图中可以看到，基波的谐波重新混叠到通带。例如，采样率为 10 MSPS时，三次谐波（7.206 MHz）会在 10.000 MHz-7.206 MHz = 2.794 MHz混叠到通带。图 3 所示为-6 dBfs幅度信号音的第二个FFT坐标图。

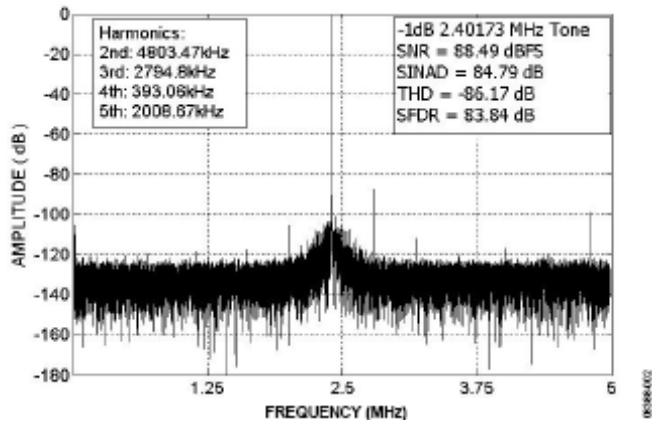


图 2. AD7626 输出，64,000 点，FFT 坐标图，-1 dBFS 幅度，2.40173 MHz 的输入信号音，10.000 MSPS 采样率

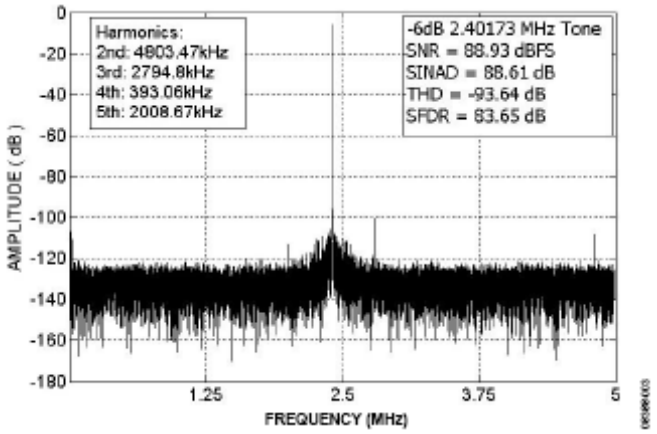


图 3. AD7626 输出，64,000 点，FFT 坐标图，-6 dBFS 幅度，2.40173 MHz 输入信号音，10.000 MSPS 采样率

计算信噪比和总谐波失真时，用整个奈奎斯特带宽的平均噪声取代了电路所用带通滤波器的通带准许通过的非谐波噪声。

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件放置、信号路由以及电源层和接地层。（有关PCB布局的详细信息，请参见MT-031 教程、MT-101 教程和*高速印刷电路板布局实用指南*一文。）

AD7626—典型连接和基准电压配置

AD7626 的典型连接图见图 4。AD7626 集成一个内部基准电压源，还可根据系统要求提供两个外部基准电压源。将ADR280基准输出（1.2 V）施加到REFIN引脚可产生基准电压，然后由片内基准电压缓冲内部放大到正确的ADC基准电压 4.096 V。ADR280 可由用于AD7626 的同一 5 V模拟供电轨供电，同时使用片内基准电压缓冲。或者，也可以将 4.096 V外部基准电压（ADR434或ADR444）施加到ADC的非缓冲REF输入。此做法在多通道应用中很常见，在此类应用中，系统基准电压通常是分立缓冲的（使用AD8031），并且由所有ADC通道共享。ADR434 和ADR444 的配置也极其适用于单通道应用，此类应用需要较低的基准电压源温度系数（ADR434B和ADR444B最大为 3 ppm/°C）。用于为放大器ADA4932-1 供电的正供电轨也能为ADR434 或ADR444 的VIN电源引脚供电。

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。虽然此电路为直流耦合，但应用于交流耦合也很常见。该电路的常见变化包括单电源电压、以差分方式驱动的输入以及需要信号衰减的输入。其它 ADC 驱动/差分放大器也可用于根据具体应用调整性能（如功率、噪声、带宽、架构等）。

如AD7626 数据手册所示，当输入频率为 1MHz或更低时，推荐使用驱动放大器ADA4899-1。如数据手册中AD7626 典型工作特性一节的高频坐标图所示，使用ADA4938-1 可通过最高达 10 MHZ的高速信号有效驱动AD7626。

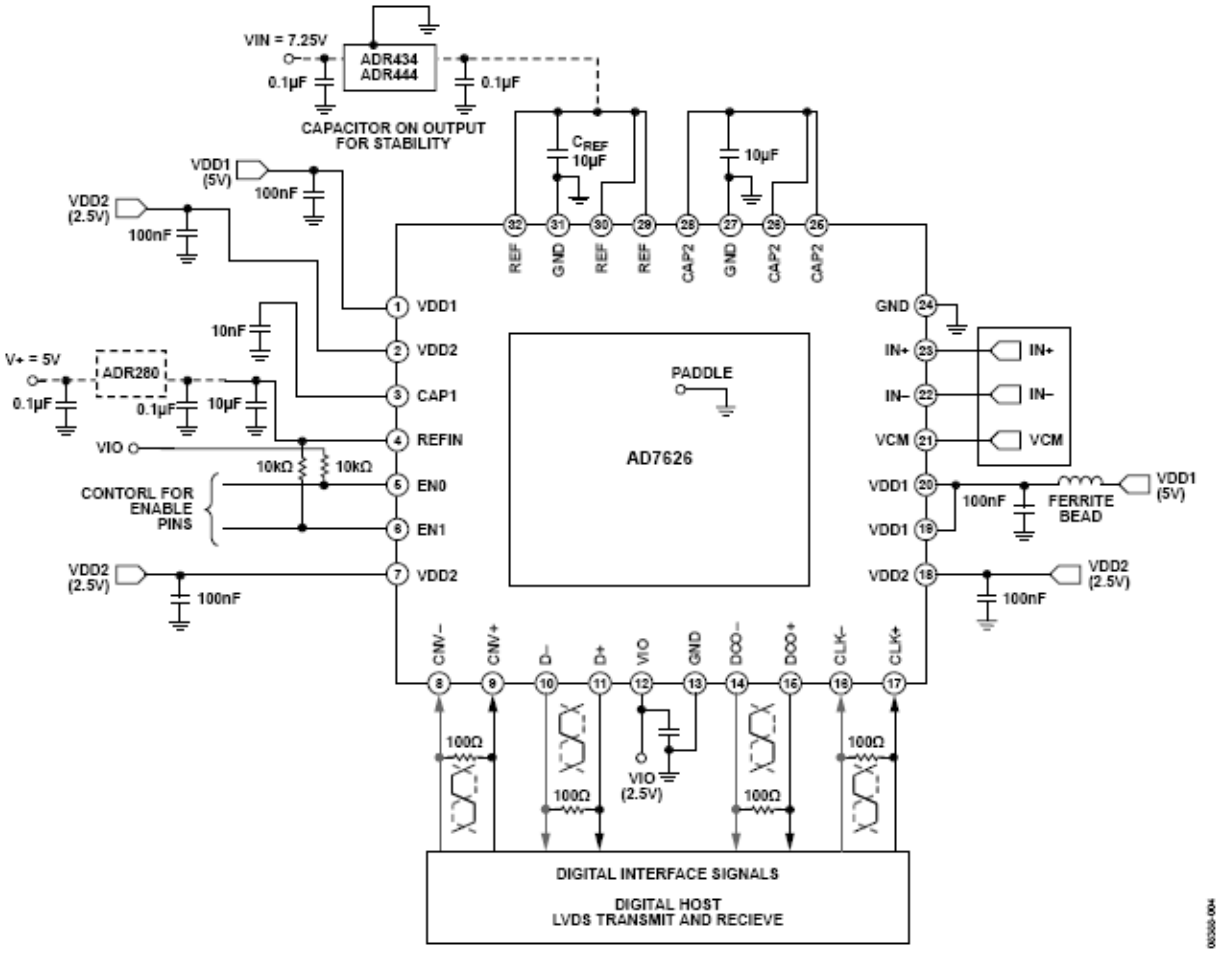


图 4. AD7626 的典型连接图（显示去耦和 LVDS 接口连接）。

进一步阅读

Ardizzoni, John, and Jonathan Pearson, *High Speed Differential ADC Driver Design Considerations*, Application Note AN-1026, Analog Devices.

Ardizzoni, John. "A Practical Guide to High-Speed Printed-Circuit-Board Layout," *Analog Dialogue* 39-09, September 2005.

AN-742 Application Note, *Frequency Domain Response of Switched Capacitor ADCs*. Analog Devices.

AN-827 Application Note, *A Resonant Approach to Interfacing Amplifiers to Switched-Capacitor ADCs*. Analog Devices.

Kester, Walt. 2006. *High Speed System Applications*. Analog Devices. Chapter 2, "Optimizing Data Converter Interfaces."

MT-073 Tutorial, *High Speed Variable Gain Amplifiers*. Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*, Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*, Analog Devices.

MT-076 Tutorial, Differential Driver Analysis, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

ADI DiffAmpCalculator™ Design Tool

数据手册和评估板

AD7626 Data Sheet

AD7626 Evaluation Board

ADA4932-1 Data Sheet

AD8031 Data Sheet

修订历史

7/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

CN08388-0-7/10(0)

Circuits from the Lab™ Reference Circuits

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD8622	双通道、低功耗、精密、轨到轨输出运算放大器
ADA4062-2	低功耗 JFET 输入运算放大器

利用运算放大器 AD8622 和 ADA4062-2 构建精密、低噪声、高增益 8 极点有源低通滤波器

电路功能与优势

本电路是一个精密、低噪声、低功耗、8 极点有源低通滤波器，其增益为 40 dB，它采用 Sallen-Key 拓扑结构，可提供巴特沃兹响应。

本电路不是采用一个四通道运算放大器简单构建，而是精选双通道运算放大器组合来提供更加优化的解决方案。低噪声（0.2 μV峰峰值，0.1 Hz至 10 Hz）、低失调电压（典型值 10 μV）运算放大器AD8622用于输入和增益级。相对于其功耗（±15 V时每个放大器 215 μA），AD8622 提供的失调电压和噪声为业界最低。JFET输入运算放大器ADA4062-2用于最后两级，其功耗同样很低（每个放大器 165 μA）。ADA4062-2 的低输入偏置电流允许最后两级使用较大的电阻和较小的电容，从而减小无源器件板的面积。

该滤波器提供业界功耗最低的解决方案（使用±15 V 电源时，总静态电流为 760 μA），不仅具有精密和低噪声特性，而且提供高增益。它使用两个双通道运算放大器，而不是一个四通道运算放大器，这也使得 PCB 布局更加灵活、简便。ADA4062-2 还提供 1.3 mm × 1.6 mm LFCSP 封装（小于 SC-70），是业界最小的 JFET 输入运算放大器。因此，设计人员不必担心使用两个双通道放大器比使用一个四通道放大器要占用更多电路板空间的问题。

低通滤波器经常用作数据采集系统中的抗混叠滤波器，或者用作噪声滤波器以限制高频噪声。巴特沃兹滤波器是一种幅度响应极为平坦的滤波器，通带和阻带中均无纹波。然而，与其它有纹波的响应相比，无纹波是以频率响应的过渡带更宽为代价而实现的，因此，通常需要高阶巴特沃兹滤波器。

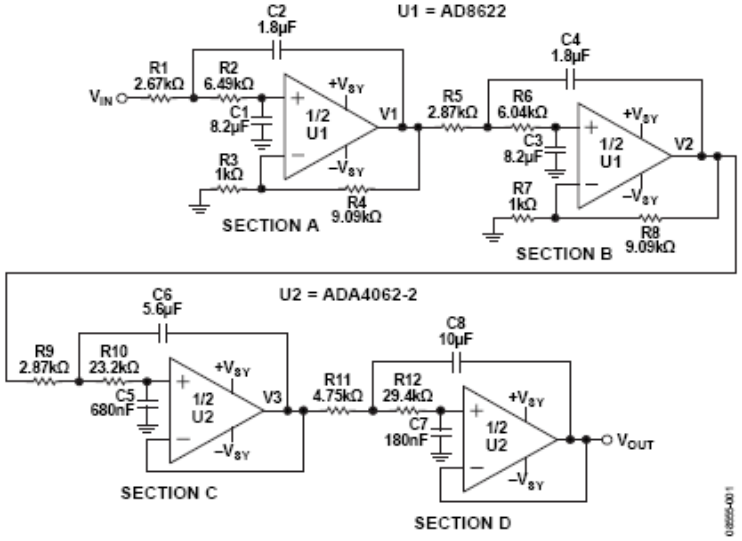


图 1. 利用AD8622 和ADA4062-2 构建的 8 极点Sallen Key巴特沃兹低通滤波器，V_{SY} = ±15 V（未显示去耦）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2010 Analog Devices, Inc. All rights reserved.**

有源滤波器设计比无源滤波器设计更为复杂，因为前者必须选择拓扑结构和适当的运算放大器。然而，有源设计可提供信号增益，而且无需实现低频无源滤波器所要求的大电感和电容。

Sallen-Key拓扑结构也称为电压控制电压源(VCVS)结构，其设计简单，电路元件少，在业界广为使用。所示滤波器的截止频率f_C为 10 Hz，总增益为 100 V/V或 40 dB。使用标准滤波器设计技术，可以将该设计轻松调整到其它频率。

电路描述

该 8 极点低通滤波器具有 4 个复数共轭极点对，由 4 个双极点 Sallen Key 低通滤波器级联而成。A、B 部分配置为增益各为 10 的双极点低通滤波器，C、D 部分则配置为单位增益滤波器。级联的排列非常重要。如果需要增益，则应在前面几级产生增益，以便降低输出端的总噪声。

另一个避免运算放大器饱和或削波的极佳原则是按照Q（品质因素）由小到大的顺序排列各级。表 1 显示巴特沃兹滤波器各级的Q要求和极点位置。另外，有关s平面上的极点位置和不同阶滤波器的Q要求，请参考线性电路设计手册第 8 章（“模拟滤波器”）。

表 1：8 极点巴特沃兹低通滤波器设计表

部分	极点	Q
A	- 0.9808 ± j 0.1951	0.5098
B	- 0.8315 ± j 0.5556	0.6013
C	- 0.5556 ± j 0.8315	0.9000
D	- 0.1951 ± j 0.9808	2.5628

为了降低成本和减小电路板空间，一般使用一个四通道放大器来实现 8 极点滤波器。然而，也应当考虑利用两个双通道放大器的方案，因为这会带来其它好处。使用两个双通道运算放大器时，PCB 布局更简单，有时还可以减少电路板层数。走线可以分散分布，从而降低寄生电容和串扰。滤波器各级都有不同的增益、带宽、噪声和直流精度要求，因此必须为各级选择适当的放大器。

滤波器第一级应使用低噪声和低失调电压运算放大器，因为来自第一级的噪声和失调电压会被所有四级的噪声增益放大。AD8622 是一款双通道、低功耗、精密运算放大器。电源电压为±15 V 时，0.1 Hz 至 10 Hz 电压噪声为 0.2 μV 峰峰值，失调电压典型值仅为 10 μV。AD8622 具有直流精度和低噪声特性，因而成为滤波器前两级的不错选择。前两级选择较小的电阻，以降低其对滤波器总噪声的热噪声贡献。当滤波器总增益集中在前两级时，其余级对运放的噪声要求就不那么重要，可以使用成本和精度较低的运算放大器。

C、D 部分选择低功耗放大器 ADA4062-2。它具有 JFET 差分对输入，输入阻抗较高，偏置电流非常低。由于后两级的噪声要求降低，而且 ADA4062-2 的偏置电流非常低，因此可以使用较大的电阻值和较小的电容。JFET 的低输入偏置电流对电路的直流误差贡献极小。

一个双极点低通滤波器的截止频率f_C和Q可以通过下式计算：

$$f_C = \frac{1}{2\pi\sqrt{R1 \times R2 \times C1 \times C2}} \quad (1)$$

$$Q = \frac{\sqrt{R1 \times R2 \times C1 \times C2}}{R1 \times C1 + R2 \times C1 + R1 \times C2\,(1 - Gain)} \quad (2)$$

一般来说，为使上述公式具有较高的精度，所选运算放大器的增益带宽积至少应比滤波器的f_C、Q和增益的乘积大 100 倍。

为获得足够的全功率带宽，还需要考虑压摆率。压摆率的通用计算公式为：

$$Slew\ Rate = \pi \times f_C \times V_{OUT\,P-P} \quad (3)$$

对于 10 Hz 截止频率，AD8622 和 ADA4062-2 均有足够的压摆率，不会发生压摆率限制现象。

选择适当的电阻和电容值也很重要。较大电阻会导致热噪声增加。虽然可以使用较小的电容来实现特定的f_C，但现在放大器的输入电容可能很大。该电容至少应比放大器输入电容大 100 倍。电阻和电容对于确定性能随工艺容差、时间和温度的变化非常重要。建议使用 1%或更佳容差的电阻以及 5%或更佳容差的电容。还需要旁路电容（图中未显示）。本例中，每个双通道运放的每个电源引脚上都应有一个 10 μF钽电容与一个 0.1 μF陶瓷电容并联。有关正确去耦技术的详细说明，请参考教程MT-101。

图 2显示该低通滤波器的频率响应实测结果，其中：

V_1为第一级的输出。

V_2为第二级的输出。

V_3为第三级的输出。

V_{OUT}为滤波器最终输出。

V_1显示出每 10 倍频程 40 dB的滚降；V_2显示出每 10 倍频程 80 dB的滚降；V_3显示出每 10 倍频程 120 dB的滚降。所需输出V_{OUT}显示出每 10 倍频程 160 dB的滚降，过渡带较陡。如前所述，随着滤波器阶数提高，过渡带将变得更陡。

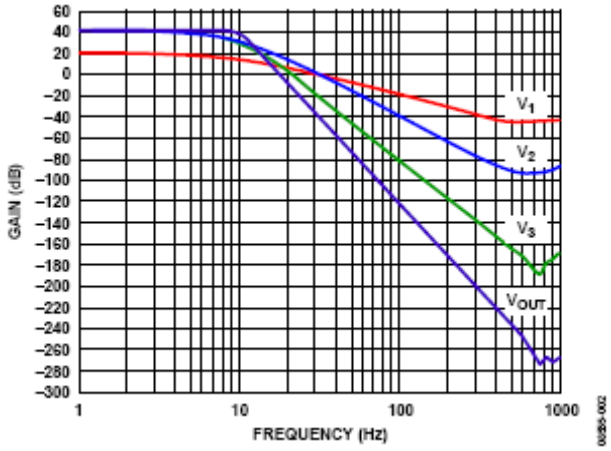


图 2. 8 极点有源滤波器的频率响应测量结果

ADI公司有一款滤波器向导设计工具，可帮助用户设计有源滤波器以及选择适当的运算放大器。该工具逐步引导用户完成滤波器应用设计的整个过程。具体步骤包括：输入滤波器标准，检查推荐的器件，有源滤波器合成，以及最终生成材料清单和/或运放SPICE 网络列表。

常见变化

如前所述，后两级对运算放大器选择的要求较低。可以代替ADA4062-2 的放大器有很多。例如，可以使用成本更低的OP07D，不过其电源电流较高。如果要求更低的电源电压，可以考虑ADA4665-2。如果设计需要四通道运放，也可以使用AD8624。不过，在选择放大器时，务必确保不要超出输入共模电压范围。

进一步阅读

AN-202 Application Note, *An IC Amplifier User's Guide to Decoupling, Grounding, and Making Things Go Right for a Change*. Analog Devices.

AN-214 Application Note, *Ground Rules for High-Speed Circuits*, Analog Devices.

AN-345 Application Note, *Grounding for Low- and High-Frequency Circuits*, Analog Devices.

AN-347 Application Note, *Shielding and Guarding: How to Exclude Interference-Type Noise*, Analog Devices.

AN-358 Application Note, *Noise and Operational Amplifier Circuits* Analog Devices.

AN-649 Application Note, *Using the Analog Devices Active Filter Design Tool*, Analog Devices.

AN-940 Application Note, *Low Noise Amplifier Selection Guide for Optimal Noise Performance*, Analog Devices.

Jung, Walt. *Op Amp Applications, Analog Devices. Also available as Op Amp Applications Handbook*, Elsevier.

MT-047 Tutorial, *Op Amp Noise*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Zumbahlen, Hank. *Basic Linear Design*, Analog Devices.

Chapter 8. Also available as *Linear Circuit Design Handbook*, Elsevier.

数据手册和评估板

AD8622 Data Sheet

AD8624 Data Sheet

ADA4062-2 Data Sheet

ADA4665-2 Data Sheet

OP07D Data Sheet

修订历史

1/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08555-0-1/10(0)

ANALOG DEVICES

www.analog.com

Circuits from the Lab™ Reference Circuits

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和/或技术支持，请拨打 4006-100-006
或访问www.analog.com/zh/circuits 。

连接/参考器件	
AD5560	1.2 A 可编程器件电源
AD7685	16 位、250 kSPS PulSAR® ADC
ADR435	5 V超低噪声XFET®基准电压源

适合自动测试设备的集成设备电源(DPS)，输出电压范围为 0 V至 25 V

电路功能与优势

以前，DPS（设备电源）解决方案采用分立放大器、开关、DAC、电阻等器件设计。随着硅工艺的革新和芯片日益缩小，现在虽能够实现高集成度的解决方案，但也几乎不可能将所有器件均集成到一块硅片上。尽管 AD5560 DPS 是一款高度集成的器件，但若要提供完整的系统解决方案，仍需要精心选择几个外部器件。本电路笔记旨在详细说明为了提供更完整的设备电源解决方案，需要哪些器件以及为什么选择这些器件。

该产品主要用于自动测试设备(ATE)中驱动待测设备(DUT)的电源。因此，对这种 DPS 有许多不同的要求，包括电压和电流规格（取决于它所驱动的待测设备类型），以及稳定性、精度等其它因素。

作为设备电源，AD5560 必须能够及时提供待测设备所需的电压和电流。

受最大容许电压|AVDD − AVSS| ≤ 33 V 限制，AD5560 可以在−22 V 至+25 V 范围内实现 25 V 的峰峰值电压跨度。

此外，AD5560 提供的电流范围可以高达±1.2 A。请注意，由于封装的功耗限制，在较高输出电压时无法提供 1.2 A 电流。

1.2 A 输出能力主要针对向不大于 3.5 V 的低压轨供电。因此，在审查电压和电流要求时，需要考虑许多因素，例如：上裕量、下裕量(footroom)、最差情况下的功耗、供电轨、热性能等。

本电路旨在提供三个受测设备供电轨：

0 V 至 25 V / 5 µA 至 25 mA
0 V 至 7 V / 500 mA
0 V 至 3 V / 1.2 A

本电路所选的器件和配置将根据上述组合专门定制。

欲了解该产品的其它用途或更详细信息，请参考AD5560 数据手册。

电路描述

AD5560 DPS 可提供受测设备所需的电源电压和测量功能，但为了构成完整电路，仍需要若干其它器件：一个基准电压源；一个 ADC，用来对测量结果进行数字化处理；以及一个温度监控器，用来测量内部检测二极管的温度，以便用户查看芯片或 PC 板上的温度梯度。

该 ADC 用来对测量输出进行数字化处理。根据基准电压和 OFFSET DAC 设置的不同，测量输出（MEASOUT 引脚）可以提供不同的输出范围。

利用 OFFSET DAC，可以使强制电压输出范围发生偏移，以实现不同的输出范围。本文关注的特定输出范围是 0 V 至 25 V。因此，默认 MEASOUT 输出范围(MEASOUT GAIN = 1)也将是 0 V 至 25 V。没有任何 ADC 能够直接处理这一输出范围，因此需要进行某种外部信号调理，使该范围与某一单极性或双极性 ADC 的输入范围相匹配。

MEASOUT 还有一种设置(MEASOUT GAIN = 0.2)，可将 MEASOUT 输出范围调整偏移到 0 V 至 5.125 V。（其中略微超量程，可用于校准等。）

Rev.0
"Circuits from the Lab" from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any "Circuit from the Lab". (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2009 Analog Devices, Inc. All rights reserved.

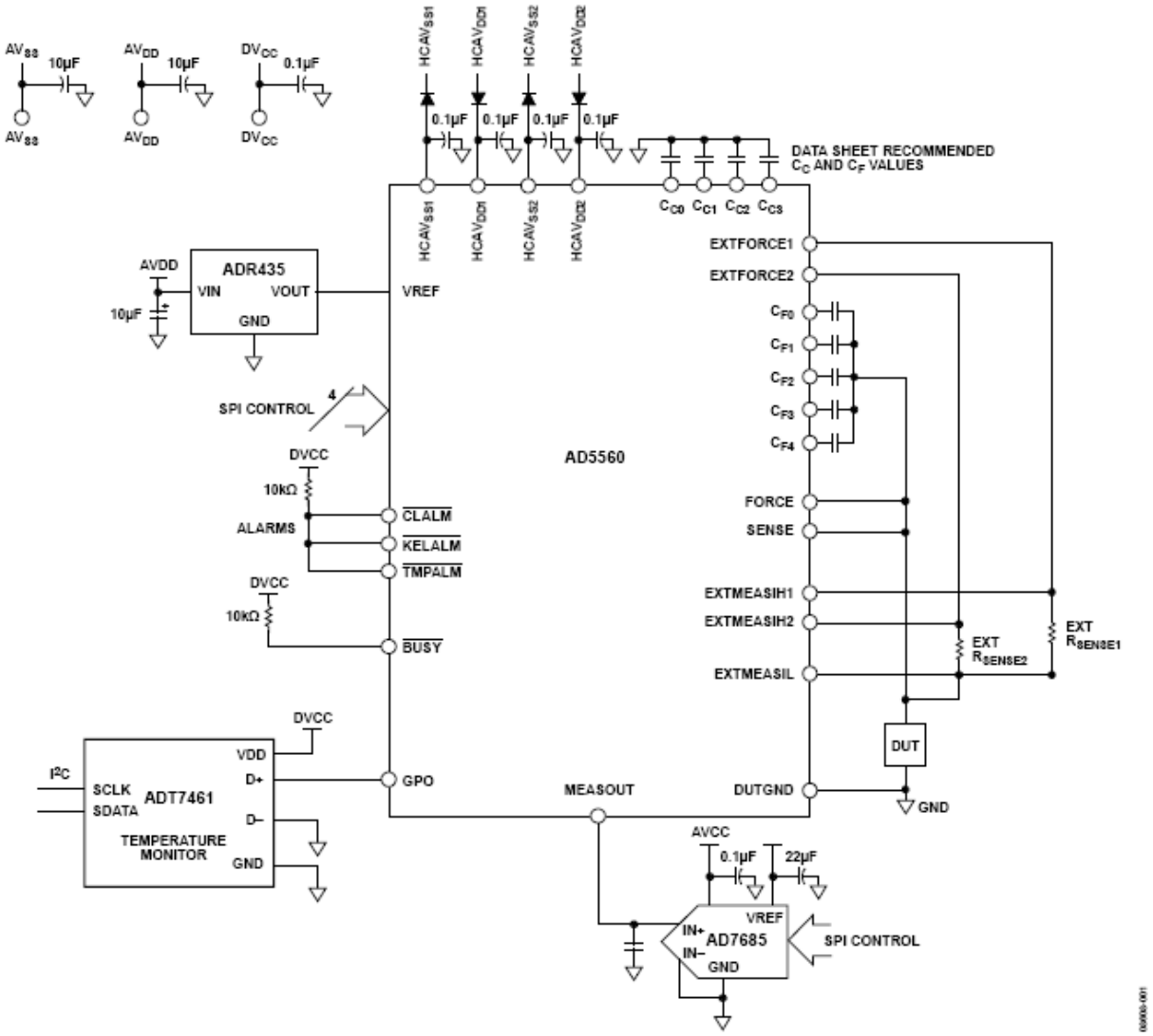


图 1.适合自动测试设备的设备电源(DPS)（原理示意图，去耦和所有连接均未显示）

对于本例，我们将使用 0 V 至 5.125 V 范围，这样就能方便地使用单极性输入 ADC。

16 位、250 kSPS ADC AD7685 能够处理MEASOUT路径上的 0 V至 5 V输出范围，所以适合本应用。此外，如果希望升级路径，那么速度更快、尺寸相同的其它ADC（例如 500 kSPS AD7686）也是颇具吸引力的选择。

ADC 考虑因素

每个 DPS 通道可以有一个专用 ADC，从而提供最快的吞吐速率；或者也可以多个通道共用一个 ADC。许多典型应用中，8 个或 16 个通道共用一个 ADC。

利用各 MEASOUT 引脚的内部禁用功能，可以实现多个通道共用一个 ADC。这就要求对 DPS 寄存器执行写入命令，以使能/禁用相应的开关。如果选择这种方法，则应注意，一次只能选择一个 MEASOUT。

或者，可利用外部 4:1 或 8:1 多路复用器来控制测量通道选择。以这种方式，可以使能所有MEASOUT路径，由多路复用器选择测量通道。类似地，采用 16:1 多路复用器时，可实现更多测量路径共享一个ADC。多路复用器的选择将取决于所用的ADC及其输入电压范围。（对于双极性输入ADC，ADG1404/ADG1204将是理想之选；若采用单电源，则ADG706或ADG708更合适。）MEASOUT路径的输出阻抗通

常为 60 Ω；除开关阻抗外，还应考虑使用一个ADC缓冲器来驱动ADC（例如，运算放大器ADA4898-1是合适的选择）。

基准电压源

由于需要 25 V 输出电压范围，因此选择 5 V X-FET 基准电压源 ADR435。该基准电压源具有出色的温度漂移性能和低噪声特性，能够驱动多个 PMU 通道。

温度监控器

AD5560 具有 16 个温度监控二极管组成的阵列，分别位于芯片上的不同点。必须用电流驱动这些二极管来产生电压，从而指示芯片相应区域的温度。借助芯片上如此多的温度二极管，用户就能测量芯片或电路板在特定情况下的温度梯度。为此，选择 ON Semiconductor 的温度监控器 ADT7461A，以便与片内温度二极管接口。由于本例中每个二极管均通过多路复用器与 AD5560 的 GPO 引脚相连，因此 ADT7461A 的串联电阻消除功能很重要。如果没有串联电阻消除功能，多路复用器的导通电阻将会产生测量误差。请注意，ADT7461A 配有一个双线式接口。

补偿和前馈电容

作为设备电源，根据待测设备旁路和去耦要求的不同，AD5560 可能会面对各种容性负载。本电路设计可处理 0 µF 至 160 µF 的容性负载。为了使内部补偿算法实现最佳稳定性，并建立至此负载范围内，需用表 1 所示的外部电容。

Table 1. Suggested Compensation Capacitor Selection for DUT Capacitance of 0 µF to 160 µF

Capacitor	Value
C_{C0}	100 pF
C_{C1}	100 pF
C_{C2}	330 pF
C_{C3}	3.3 nF
C_{F0}	4.7 nF
C_{F1}	22 nF
C_{F2}	100 nF
C_{F3}	470 nF
C_{F4}	2.2 µF

虽然有 4 个补偿输入引脚(C_{CX})和 5 个前馈电容输入引脚(C_{FX})，但只有待测设备负载电容有较大变化时，用户才需要使用所有的电容输入。如果待测设备负载电容值已知，并且不会因电压范围与测试条件的组合不同而变化，则可以仅用一组C_{CX}和C_{FX}电容。有关补偿算法的详细信息，请参考AD5560 数据手册。

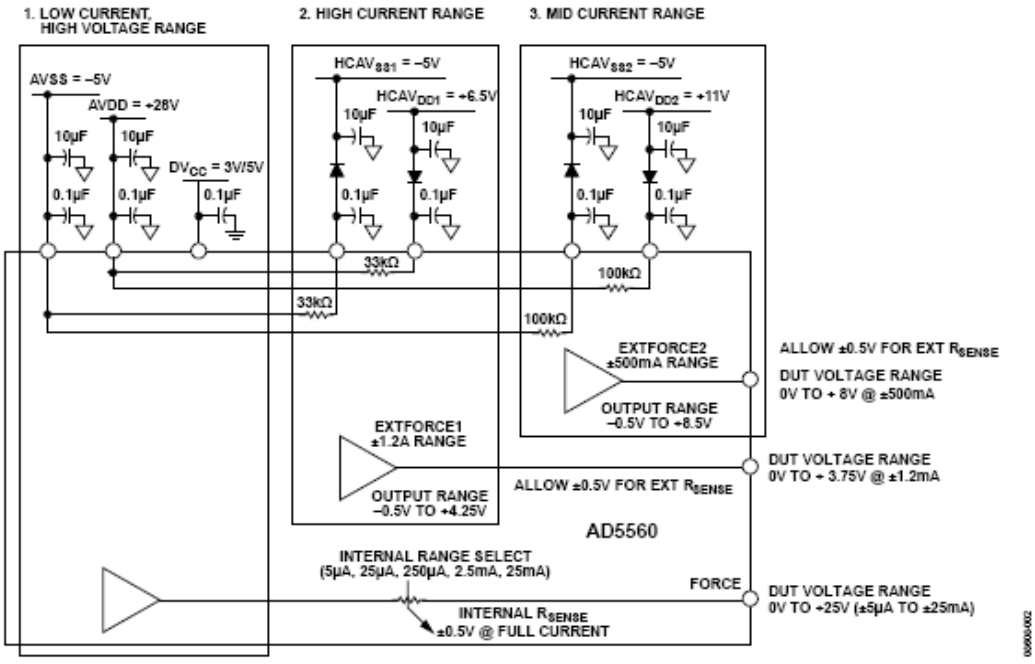


图2.在 AD5560 内使用额外供电轨以实现多种电压/电流范围并使功耗最小的一个示例（原理示意图，去耦和所有连接均未显示）

C_{CX}和C_{FX}引脚的电压范围与FORCE上的预期电压范围相同；因此，选择电容时应考虑这一情况。C_{FX}电容可以具有 10%的容差，特别是在低电流范围内测量电流时，这一额外变量会直接影响建立时间。C_{CX}的容差不应大于 5%。

输出电压范围

本设计电路的输出电压范围如下：

0 V 至 25 V / 5 µA 至 25 mA
0 V 至 7 V / 500 mA
0 V 至 3 V / 1.2 A

为配置这些供电轨组合，我们需要调整OFFSET DAC的设置。建议值为 0xD1D，它可以实现上述范围。图 2所示的例子说明如何分配AD5560 来实现这些输出范围。

高电流 (HC) 电源路径二极管

由于AD5560 可以输出高电流，提供最高 1.2 A的电流范围，因此可将这些供电轨分为三种不同类型：低电流范围（5 µA 至 25 mA）采用AVDD/AVSS供电；中间电流范围（称为EXT2）采用HCAVDD2/HCAVSS2 供电；高电流范围（称为EXT1）采用HCAVDD1/HCAVSS1 供电。HC电源应始终等于或小于AVDD/AVSS供电轨。HC供电轨的作用是让用户选择电压较低的电源，以降低AD5560 的功耗。EXT1 和EXT2 输出级设计要求供电电压高于待测设备电压。如果HC电源低于AVDD/AVSS电源，则可能会存在不符合上述要求的情况。因此，我们建议在HC电源与HC封装引脚之间的路径中添加一个二极管（如图 2所示）。当EXT1 级或EXT2 级关断时，我们希望它保持关断，并且不会泄漏电流至待测设备。这样，该二极管与内部泄漏电阻一起，将可以提高HC封装引脚电压（接近AVDD/AVSS电源轨），从而使EXT1/EXT2 输出级保持关断状态。图 3和图 4分别显示适合EXT1 和EXT2 范围的二极管电路详情。

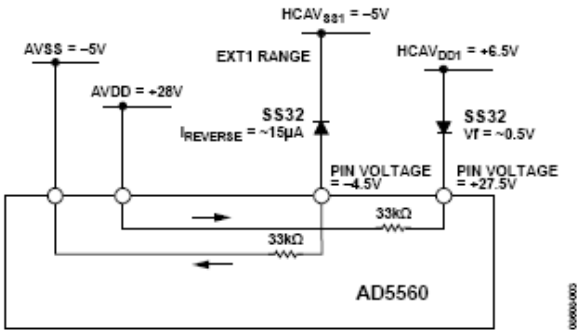


图 3.用于EXT1 范围的二极管示例

该二极管需能够承载输出级所能提供的最高电流（包括瞬时电流/故障条件）。EXT1 级的电流要求可能远高于 EXT2 级，因此在选择二极管时，最好分别为 EXT1 和 EXT2 选择不同的二极管（就电路板大小而言）。

为使总功耗和电源开销最小，压降应尽可能低。

二极管关断时的泄漏电流或反向电流应足够低，以确保 HC 引脚电压能够支持待测设备输出电压范围。二极管的反向电流会在内部泄漏电阻（EXT1 为 33 kΩ，EXT2 为 100 kΩ）上产生压降；因此，HC 引脚电压会降低。

许多供应商均可提供合适的二极管，如 ON Semiconductor、Vishay 等。

可以用低导通电阻功率MOSFET代替二极管，如图 5所示。由于FET上的压降远低于二极管，因而采用MOSFET的优势是可以降低总功耗。

请注意，分立功率 MOS 器件的漏极与源极之间存在一个寄生体二极管。此二极管的方向必须与 MOS 器件所代替的常用二极管的方向相同。同时必须为 MOS 栅极提供合适的驱动器。

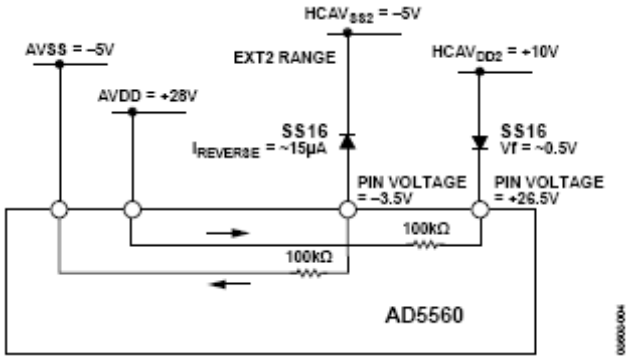


图 4.用于 EXT2 范围的二极管示例

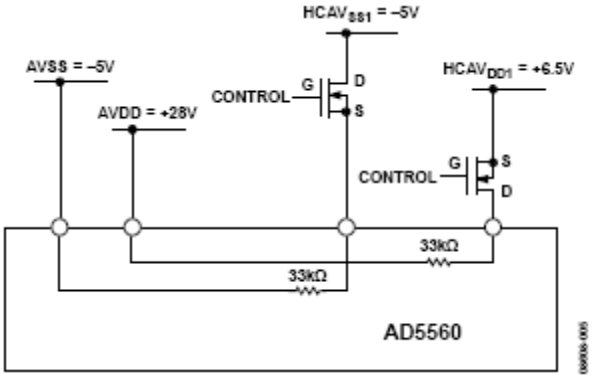


图 5.用 MOSFET 代替二极管示例

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能，必须采用适当的布局、接地和去耦技术（请参考教程MT-031—*“实现数据转换器的接地并解开AGND和DGND的迷团”*，以及教程MT-101—*“去耦技术”*）。请注意，图 1为原理示意图，并未显示所有必需的去耦。精心考虑电源和接地回路布局有助于确保达到额定性能。安装AD5560所用的印刷电路板(PCB)应采用模拟部分与数字部分分离设计，并限制在电路板的一定区域内。如果AD5560 所在系统中有多个器件要求AGND至DGND连接，则只能在一个点上进行连接。星形接地点尽可能靠近该器件。

线性度测量

图 6和图 7显示FVMV（强制电压、测量电压）模式下系统的线性度测量结果。图 6显示偏斜电源（+28 V、−5 V）的线性度。对于这一特定增益设置(MEASOUT GAIN = 0.2)，偏斜电源条件下线性度性能会降低。图 7显示对称电源(±15 V)的线性度获得改善。两项测量均采用AD7685 ADC和图 1所示电路进行。对于对称电源，FVMI（强制电压、测量电流）模式下的线性度测量结果如图 8所示。

温度测量

用ADT7461A测得的温度梯度示例如图 9所示。此处使用的散热器只是一个简易散热器，不存在气流。目的是帮助我们了解在 1 A负载条件下，使用片内温度二极管的芯片温度梯度情况；功耗大约为 5.4 W。二极管用编号表示（按照数据手册）；本例在不同时间点循环测量一些二极管。即使采用这一简易散热器，也可以看到芯片上存在 17°C的温差。

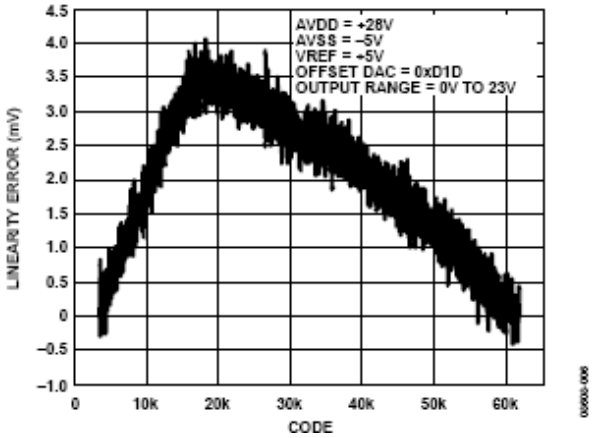


图 6. 使用AD7685 测量折合到待测设备的FVMV（强制电压、测量电压）线性度误差时的典型线性度性能；+28 V、−5 V偏斜电源；注意：其中包括FV误差。

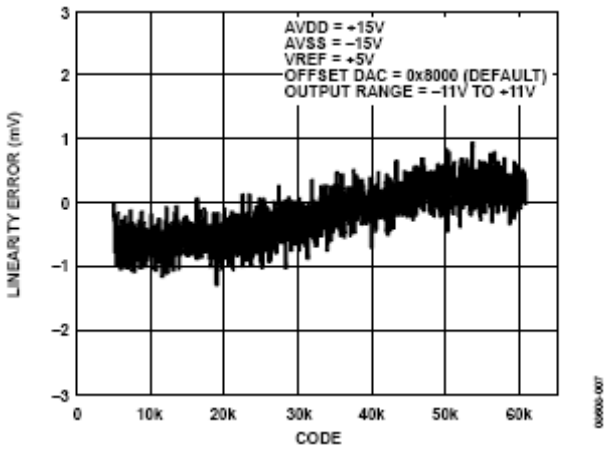


图 7. 使用AD7685 测量折合到待测设备的FVMV线性度误差时的典型线性度性能；±15 V对称电源；注意：其中包括FV误差

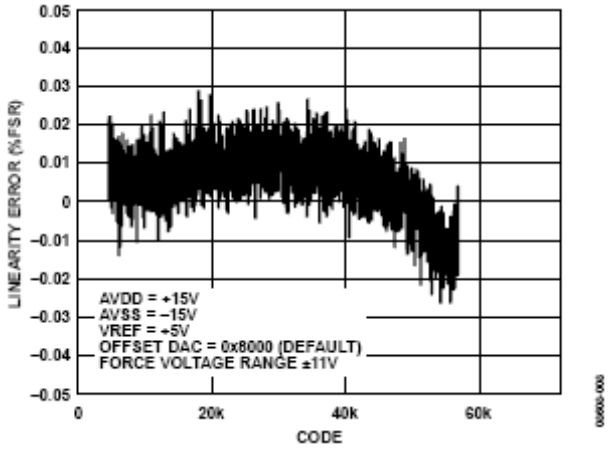


图 8. 使用AD7685 测量FVMI（强制电压、测量电流）线性度误差时的典型线性度性能；±15 V对称电源。

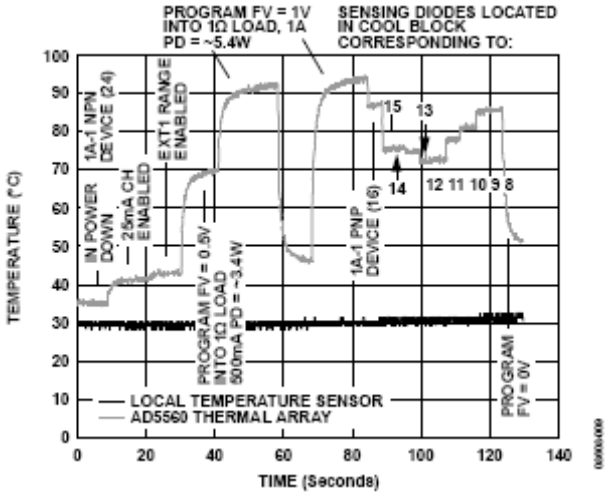


图 9. ADT7461A用作温度监控器示例（X轴为时间，单位为秒）。

常见变化

根据所驱动的待测设备类型，DPS电路并非一定需要使用全部 25 V范围。例如，用户利用基准电压源ADR421 (2.5 V)，可以实现较低的输出电压范围（标称范围为±6.4 V）。可以用片内OFFSET DAC对此范围进行调整，以便符合待测设备的要求（详情请参考ADR421 数据手册）。如果所需电压范围比这还小，只需使用增益设置“m”寄存器进一步缩小该范围。对于“m”寄存器，可以使用¼的调整系数，同时仍然保持 16 位分辨率。对于这些低压应用，AD5560 能够处理低得多的差分电源电压，使得|AVDD – AVSS| ≥ 16 V，因而AVDD/AVSS无需成为高压供电轨，这有助于降低AD5560 的功耗。欲了解更多信息，请参考AD5560 数据手册。

按 ADC 通道划分 DPS 测量通道有多种方式，多个 PMU 通道也可以共用一个 ADC 通道（有时以 8:1 或 16:1 的比率）。可以使用片内 MEASOUT 禁用特性。另外，也可以使用模拟多路复用器来实现此功能。这样会增加测量路径的串联电阻；因此，应当考虑缓冲 ADC 输入端之前的测量路径。许多 ADC 数据手册均含有适用 ADC 驱动器的建议。

16 位、250 kSPS ADC AD7685 能够处理MEASOUT路径上的 0 V至 5 V输出范围，所以适合本应用。此外，如果希望升级路径，那么速度更快、尺寸相同的其它ADC（例如 500 kSPS AD7686）也是颇具吸引力的选择。

也可以选择其它ADC，例如具有双极性范围或更快采样速率的ADC。如果使用外部多路复用器，则对于双极性输入ADC，ADG1404/ADG1204是理想之选；若采用单电源，则ADG706或ADG708将更合适。

MEASOUT路径的输出阻抗通常为 60 Ω；除开关阻抗外，还应考虑使用一个ADC缓冲器来驱动ADC（例如，运算放大器ADA4898-1是合适的选择）。

进一步阅读

Automatic Test Equipment (www.analog.com/ATE)

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

AD5560 Data Sheet

AD5560 Evaluation Board

AD7685 Data Sheet

AD7685 Evaluation Board

ADR435 Data Sheet

修订历史

10/09—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.

©2010 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN08608-0-10/09(0)

ANALOG DEVICES

参考电路 CN-0172

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0172.

连接/参考器件	
ADT7320	±0.25°C精度、16位数字SPI温度传感器
AD7793	3通道、低噪声、低功耗、24位、Σ-Δ型ADC，集成片内仪表放大器和基准电压源

3通道热电偶温度测量系统，精度为0.25°C

评估和设计支持

电路评估板

CN-0172电路评估板(EVAL-CN0172-SDPZ)
系统演示平台(EVAL-SDP-CB1Z)
CN0172分线板(EVAL-CN0172-SDPZ评估板附带)

设计和集成文件

原理图、布局文件、物料清单、软件

电路功能与优势

图1中的电路在功能上可提供高精度、多通道的热电偶测量解决方案。精确的热电偶测量要求采用精密器件组成的信号链，能够放大较小的热电偶电压、降低噪声、校正非线性度并提供精确的基准结补偿(通常称为"冷结补偿")。本电路可解决热电偶温度测量的全部这些难题，并具有±0.25°C以上的精度。

图1中的电路显示将3个K型热电偶连接至AD7793精密24位Σ-Δ型模数转换器(ADC)，以测量热电偶电压。由于热电偶是一种差分器件而不是绝对式温度测量器件，必须知道基准结温才能获得精确的绝对温度读数。这一过程被称为基准结补偿，通常称为冷结补偿。本电路中，ADT7320精密16位数字温度传感器用于冷结基准测量，并提供所需的精度。

对于需要在热电偶提供的宽温度范围内进行高性价比的精确温度测量而言，这类应用非常受欢迎。

电路描述

图1中的电路专为使用ADT7320同时测量3个K型热电偶而设计，该器件是一款±0.25°C精度、16位数字SPI温度传感器。

热电偶电压测量

采用热电偶连接器和滤波器作为热电偶与AD7793 ADC之间的接口。每个连接器(J1、J2和J3)都直接与一组差分ADC输入相连。AD7793输入端的滤波器可在信号到达ADC的AIN(+)和AIN(−)输入端之前降低任何热电偶引脚上的拾取噪声。AD7793集成片内多路复用器、缓冲器和仪表放大器，可放大来自热电偶测量结点的小电压信号。

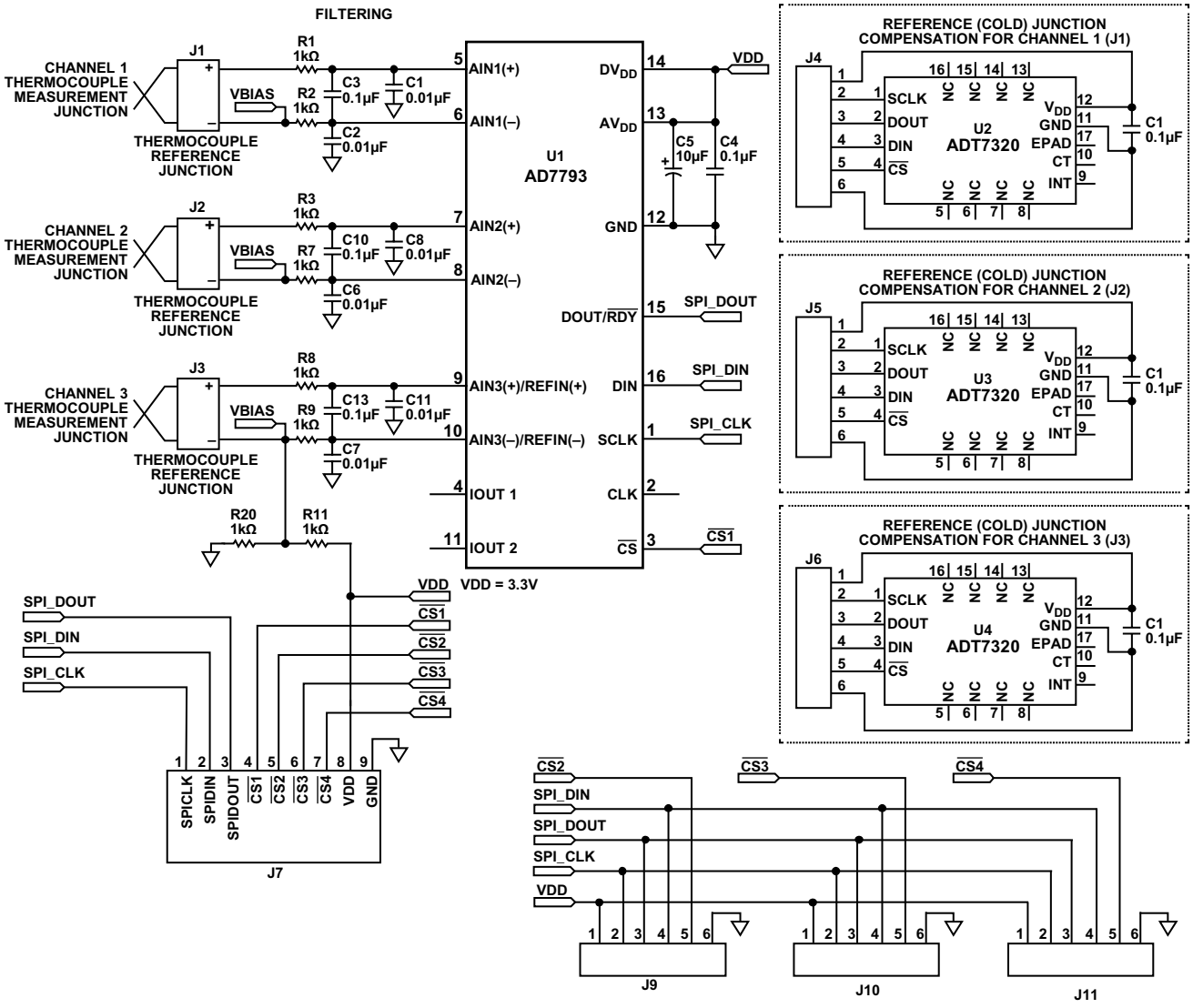
冷结测量

ADT7320精密16位数字温度传感器用于测量基准结(冷结)温度，其精度在−20°C至+105°C温度范围内可达±0.25°C。ADT7320完全经过工厂校准，用户无需自行校准。它内置一个带隙温度基准源、一个温度传感器和一个16位Σ-Δ型ADC，用来测量温度并进行数字转换，分辨率为0.0078°C。

AD7793和ADT7320均利用系统演示平台(EVAL-SDP-CB1Z)由SPI接口控制。此外，这两个器件也可由微控制器控制。

Rev. A
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

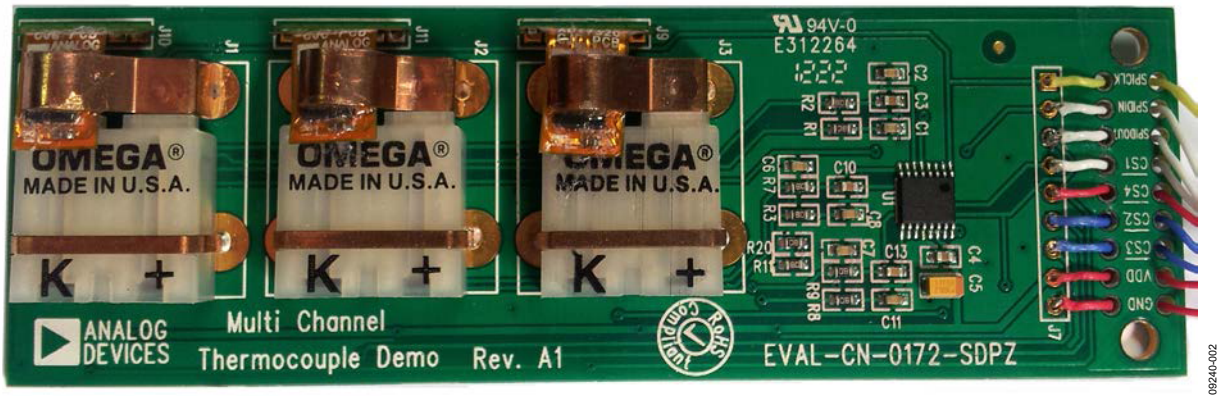
One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2012–2013 Analog Devices, Inc. All rights reserved.



NOTES:
1. EPAD = EXPOSED PADDLE OF THE LFCSP PACKAGE (ADT7320)
2. THE REFERENCE (COLD) JUNCTION COMPENSATION SENSOR BOARDS CONNECTIONS TO THE REST OF THE CIRCUIT:
 A) CHANNEL 1 (J1): J4 TO J9
 B) CHANNEL 2 (J2): J5 TO J10
 C) CHANNEL 3 (J3): J6 TO J11

09240-001

图1. 多通道热电偶测量系统(原理示意图： 未显示所有连接和去耦)



09240-002

图2. EVAL-CN0172-SDPZ电路评估板

图2显示带有3个K型热电偶连接器的EVAL-CN0172-SDPZ电路评估板，AD7793 ADC和ADT7320温度传感器安装在独立柔性印刷电路板(PCB)的两块铜触点之间，用于基准温度测量。

图3是安装在独立柔性PCB上ADT7320的侧视图，该器件插在热电偶连接器的两个铜触点之间。图3中的柔性PCB更薄更灵活，比小型FR4类PCB更具优势。它允许将ADT7320巧妙地安装在热电偶连接器的铜触点之间，以尽量降低基准结和ADT7320之间的温度梯度。

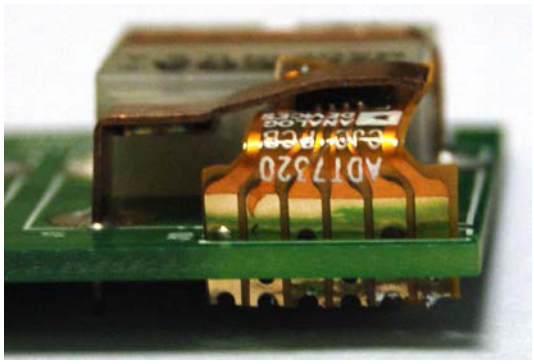


图3. 安装在柔性PCB上ADT7320的侧视图

小而薄的柔性PCB还能使ADT7320快速响应基准结的温度变化。图4显示ADT7320的典型热响应时间。

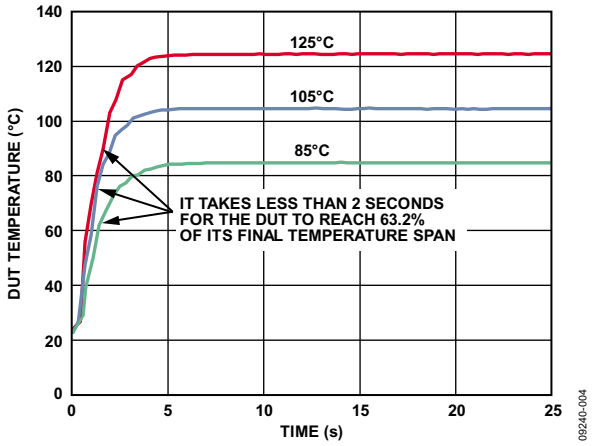


图4. ADT7320典型热响应时间

本解决方案较为灵活，允许使用其它类型的热电偶，如J型或T型。本电路笔记中，选择K型是考虑到其更受欢迎。实际选用的热电偶具有裸露尖端。测量结位于探头壁(probe wall)之外，暴露在目标介质中。

采用裸露尖端的优势在于，它能提供最佳的传热率、具有最快的响应时间，并且成本低、重量轻。不足之处是容易受到机械损坏和腐蚀的影响。因此，不适合用于恶劣环境。但在需要快速响应时间的场合下，裸露尖端是最佳选择。若在工业环境中使用裸露尖端，则可能需对信号链进行电气隔离。可使用数字隔离器达到这一目的(见www.analog.com/icoupler)。

不同于传统的热敏电阻或电阻式温度检测器(RTD)，ADT7320是一款完全即插即用型解决方案，无需在电路板装配后进行多点校准，也不会因校准系数或线性化程序而消耗处理器或内存资源。它在3.3 V电源下工作时的典型功耗仅为700 µW，避免了会削弱传统电阻式传感器解决方案精度的自发热问题。

精密温度测量指南

下列指南可确保ADT7320精确地测量基准结温度。

电源：如果ADT7320从开关电源供电，可能产生50 kHz以上的噪声，从而影响温度精度规格。为了防止此缺陷，应在电源和V_{DD}之间使用RC滤波器。所用元件值应仔细考虑，确保电源噪声峰值小于1 mV。

去耦：ADT7320必须在尽可能靠近V_{DD}的地方安装去耦电容，以确保温度测量的精度。推荐使用诸如0.1 µF高频陶瓷类型的去耦电容。此外，还应使用一个低频去耦电容与高频陶瓷电容并联，如10 µF至50 µF钽电容。

最大热传导：塑料封装和背面的裸露焊盘(GND)是基准结至ADT7320的主要热传导路径。由于铜触点与ADC输入相连，本应用中无法连接背面的焊盘，因为这样做会影响ADC输入的偏置。

精密电压测量指南

下列指南可确保AD7793精确地测量热电偶测量结的电压。

去耦：AD7793必须在尽可能靠近AV_{DD}和DV_{DD}的地方安装去耦电容，以确保电压测量的精度。应将0.1 µF陶瓷电容与10 µF钽电容并联，将AV_{DD}去耦到GND。此外，应将0.1 µF陶瓷电容与10 µF钽电容并联，将DV_{DD}去耦到GND。更多有关接地、布局和去耦技巧的讨论，请参考指南MT-031和指南MT-101。

滤波：AD7793的差分输入用于消除热电偶线路上的大部分共模噪声。例如，将组成差分低通滤波器的R1、R2和C3放置在AD7793的前端，可消除热电偶引脚上可能存在的拾取噪声。C1和C2电容提供额外的共模滤波。由于输入ADC的AIN(+)和AIN(–)均为模拟差分输入，因此，模拟调制器中的多数电压均为共模电压。AD7793的出色共模抑制(100 dB最小值)进一步消除了这些输入信号中的共模噪声。

本方案解决的其他难题

下文总结了本解决方案是如何解决前文提到的其它热电偶相关难题。

热电偶电压放大：热电偶输出电压随温度的变化幅度只有每度几µV。本例中所用的常见K型热电偶变化幅度为41 µV/°C。这种微弱的信号在ADC转换前需要较高的增益级。AD7793内部可编程增益放大器(PGA)能够提供的最大增益为128。本解决方案中的增益为16，允许AD7793通过内部基准电压源运行其内置的满量程校准功能。

热电偶的非线性校正：AD7793在宽温度范围(–40°C至+105°C)内具有出色的线性度，不需要用户校正或校准。

为了确定实际热电偶温度，必须使用美国国家标准技术研究院(NIST)所提供的公式将参考温度测量值转换成等效热电电压。此电压与AD7793测量的热电偶电压相加，然后再次使用NIST公式将两者之和再转换回热电偶温度。另一种方法涉及查找表的使用。然而，若要获得同样的精度，查找表的大小可能有较大不同，这就需要主机控制器为其分配额外的存储资源。所有处理均通过EVAL-SDP-CB1Z以软件方式完成。

欲查看完整原理图和EVAL-CN0172-SDPZ的布局，请参见CN-0172设计支持包：www.analog.com/CN0172-DesignSupport。

常见变化

对于精度要求较低的应用，可用AD7792(16位Σ-Δ型ADC)替代AD7793(24位Σ-Δ型ADC)。对于基准温度测量，可用±0.5°C精度的ADT7310数字温度传感器替代±0.25°C精度的ADT7320。AD7792和ADT7310均集成SPI接口。

电路评估与测试

本系统使用EVAL-CN0172-SDPZ和EVAL-SDP-CB1Z。EVAL-CN0172-SDPZ板自带CN0172分线板。

设备要求

需要以下设备：

- 一个油槽
- EVAL-CN0172-SDPZ电路评估板
- CN0172分线板(EVALCN0172- SDPZ评估板自带)
- EVAL-SDP-CB1Z电路评估板
- CN0172评估板软件
- 一台Datron 4808校准仪
- 一台Hart Scientific 1590超级温度计
- 一个Hart Scientific精密探头
- GPIB电缆(3)
- 一台PC，安装Windows XP或更高版本，运行LabVIEW并带有一块GPIB卡和一个USB 2.0端口

设置与测试

图5中的测试设置用于评估多通道热电偶解决方案的性能。使用Datron校准仪提供精密电压源，用于3个热电偶输入。使用超级温度计测量油槽的温度，并通过GPIB总线对其进行控制。

CN0172的LabVIEW软件通过USB端口、EVAL-SDP-CB1Z评估板、分线板和SPI总线控制EVAL-CN0172-SDPZ评估板。EVAL-SDP-CB1Z评估板的电源来自USB总线，EVAL-SDP-CB1Z的3.3 V输出为EVAL-CN0172-SDPZ评估板供电。

如果不需要油槽测量，则可利用CD光盘上的软件，通过PC的USB接口使用EVAL-CN0172-SDPZ评估板测量3个热电偶的温度。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN0172用户指南：www.analog.com/CN0172-UserGuide。

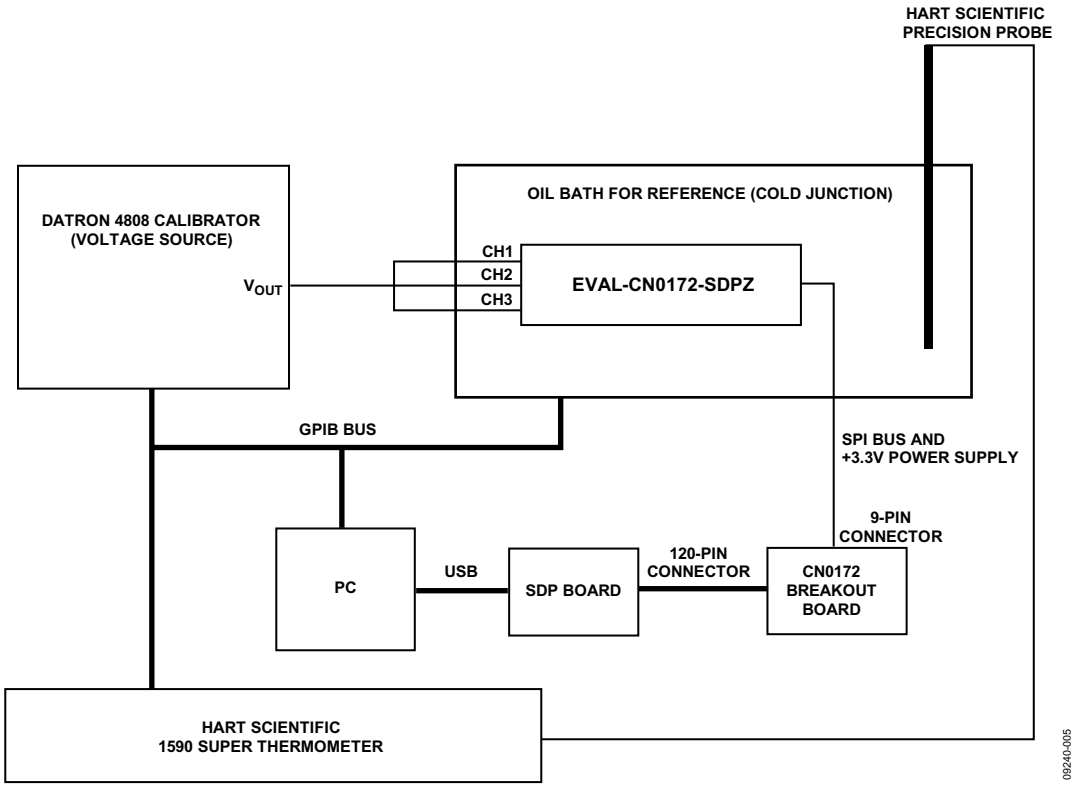


图5. 测试设置功能框图

测试结果

图6显示采用不同的冷结(CJ)温度固定值，在各种热电偶温度下该解决方案的误差曲线。宽温度范围内的整体解决方案误差不超过±0.25°C。请注意，若对AD7793 ADC执行系统校准，则可进一步改善解决方案精度。

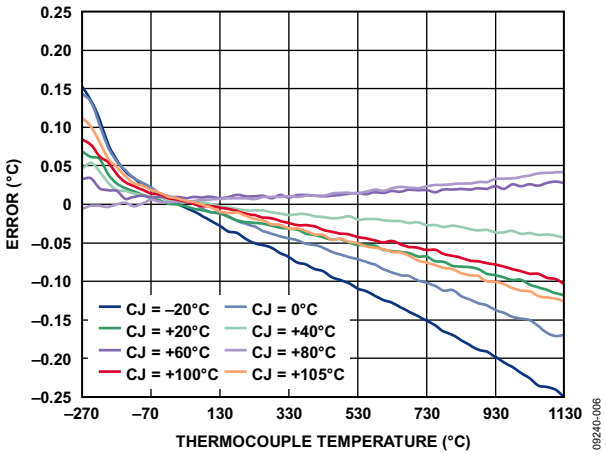


图6. 固定冷结(CJ)温度下的误差与热电偶温度的关系

图7显示采用不同的热电偶温度固定值，在各种CJ温度下该解决方案的误差曲线。宽温度范围内的整体解决方案误差不超过±0.25°C。

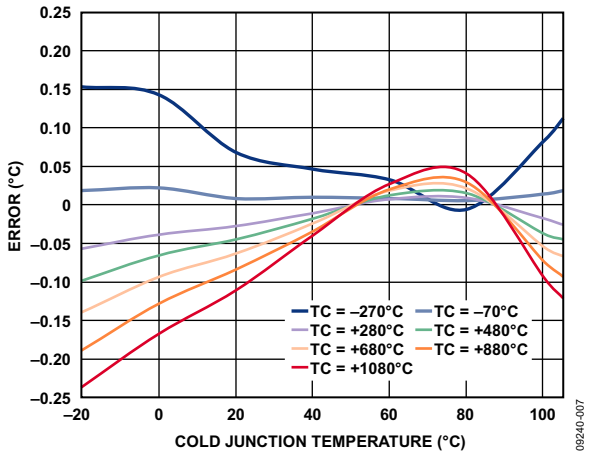


图7. 固定热电偶温度下的误差与冷结温度的关系

了解详情

CN-0172 Design Support Package: http://www.analog.com/CN0172-DesignSupport

Duff, Matthew, and Joe Towey, *Two Ways to Measure Temperature Feature Simplicity, Accuracy and Flexibility* , Analog Dialogue,Vol 44, October 2010.

Thermocouple 101: What is a Thermocouple? ADI Video.

McNamara, Donal, *Temperature Measurement Theory and Practical Techniques,* AN-892 Application Note, Analog Devices.

AD779x Instrumentation Converters, Frequently Asked Questions.

ADT7320/ADT7420 Digital Temperature Sensors, Frequently Asked Questions.

Kester, Walt. 1999. *Sensor Signal Conditioning*. Section 7. Analog Devices.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Σ-Δ ADC Basics,* Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Σ-Δ ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0172 Circuit Evaluation Board (EVAL-CN0172-EB1Z)

Standard Development Platform Board (EVAL-SDP-CB1Z)

ADT7320 Data Sheet and Evaluation Board

ADT7310 Data Sheet and Evaluation Board

AD7793 Data Sheet and Evaluation Board

AD7792 Data Sheet and Evaluation Board

修订历史

2013年8月—修订版0至修订版A

更改标题 1

2012年12月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09240sc-0-8/13(A)

ANALOG DEVICES

参考电路 CN-0182

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0182.

连接/参考器件	
AD5668	八通道、16位、SPI兼容电压输出*dense*DAC
ADCMP370	采用轨到轨输入的通用、精密、单电源比较器

单电源、低功耗的可编程窗口检测器

评估和设计支持

电路评估板

CN-0182电路评估板(EVAL-CN0182-SDZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是具有可编程上限和下限的单电源、低功耗、窗口检测器。这种电路可用于在信号超出预设限值的情况下产生报警，在检测和监控应用中很受欢迎。AD5668-1八通道、低功耗、16位、缓冲电压输出DAC用于设置窗口限值。AD5668-1内置一个片内1.25 V、5 ppm/°C基准电压源，满量程输出范围为0 V至2.5 V。内部基准电压源通过软件写入使能。SPI接口用于与AD5668-1进行通信。

所使用的比较器是ADCMP370通用、低功耗比较器(5 V时为20 μW，典型值)，具有9 mV输入失调电压(最大值)和开漏输出。

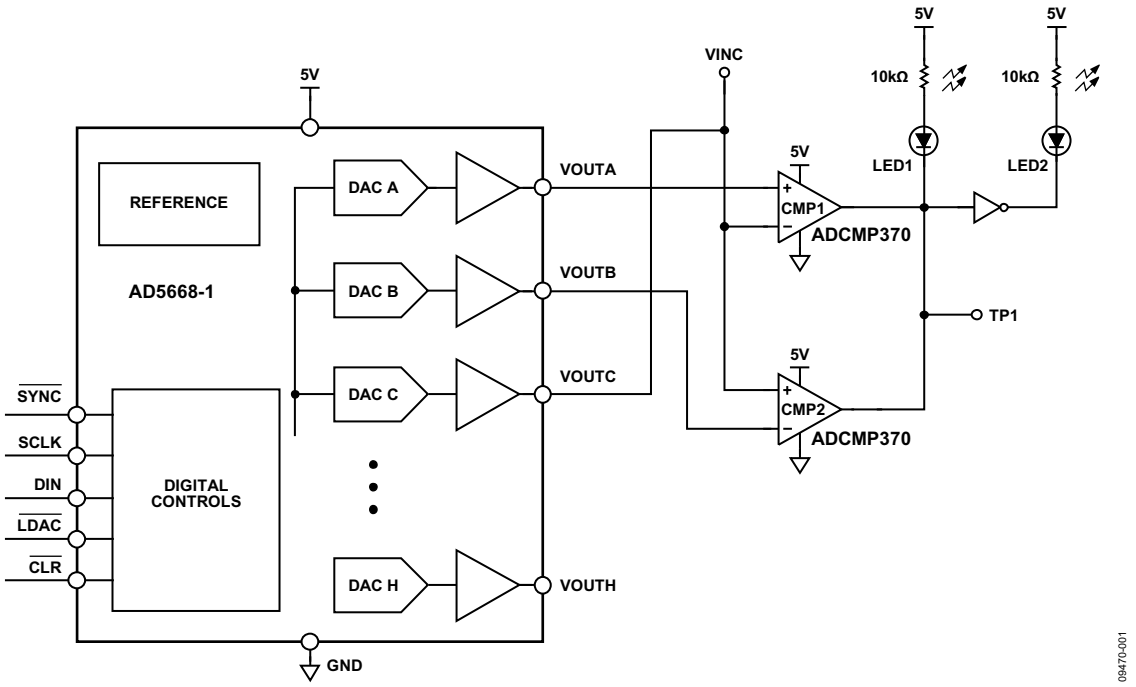


图1. 低功耗、单电源窗口检测器(原理示意图，所有连接和去耦均未显示)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

电路描述

图1所示电路是上限和下限可编程窗口检测器。上限和下限单独载入每个DAC寄存器。该电路的主要应用是测试外部信号是否落在编程限值范围内。

AD5668-1是一款八通道DAC，通道A和通道B上的输出分别设置上限和下限。

出于测试目的，DAC C提供信号输入。当信号进入由DAC A和DAC B设置的区域时，TP1上的电压变为逻辑1，LED1关闭，LED2开启。当信号超出由上限和下限设置的窗口时，LED1开启，LED2关闭。

如果将上拉电阻连接到ADCMP370的输出，如果同相输入大于反相输入，则输出为5 V；否则输出为0 V。

ADCMP370具有开漏输出，使比较器C1和比较器C2的输出通过“线与”方式连在一起。表1显示了该电路的真值表。本示例中，VOUTA为上限，VOUTB为下限，且VOUTA > VOUTB。

电路工作原理如图2所示。DAC C产生0 V至2.5 V三角波形，将VINC (TP2/TESTC)输入驱动至比较器。阈值电平由DAC A (VOUTA = 2 V)和DAC B (VOUTB = 1 V)设置。当VINC电压介于两个阈值间时，TP1上的电压变为逻辑1。

表1. 电路的真值表

VINC电平	输出CMP1	输出CMP2	输出CMP1和输出CMP2	TP1	LED1	LED2
VINC < VOUTB < VOUTA	1	0	0	0	开	关
VINC > VOUTA > VOUTB	0	1	0	0	开	关
VOUTB < VINC < VOUTA	1	1	1	1	关	开

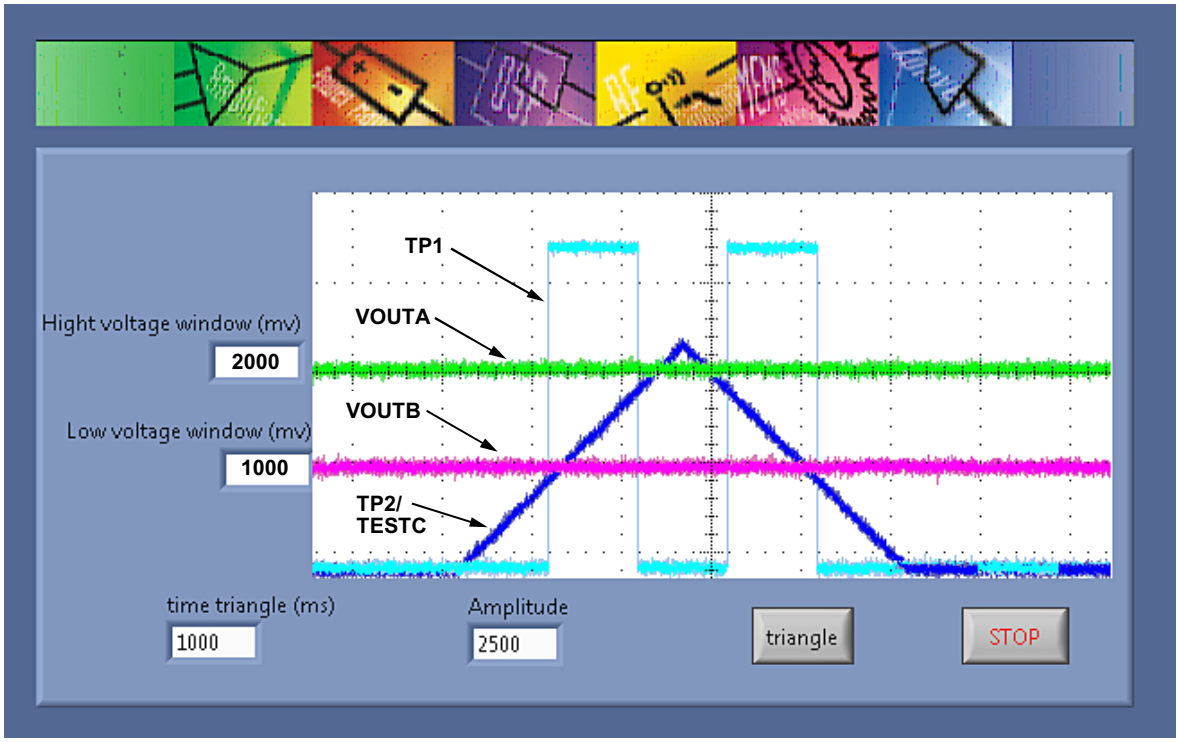


图2. VOUTA = 2 V，VOUTB = 1 V且VINC = 0 V至2.5 V斜坡时，窗口比较器的输出

常见变化

AD5668-2和AD5668-3内置一个2.5 V、5 ppm/°C基准电压源，满量程输出范围为0 V至5 V。

AD5668-1和AD5668-2内置一个上电复位电路，用于上电至0 V，直到执行一次有效的写操作为止。AD5668-3上电至中间电平。

电路评估与测试

设备要求(可以用同等设备代替)

- EVAL-SDP-CB1Z系统演示平台
- CN-0182电路评估板(EVAL-CN0182-SDZ)
- CN-0182评估软件
- Tektronix TDS2024，4通道示波器
- HP-E3630A 0 V至6 V、2.55 A ± 20 V、0.5 A三路输出直流电源
- PC（Windows® 32位或64位）

开始使用

将CN-0182评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“**My Computer**(我的电脑)”，找到包含评估软件光盘的驱动器，打开**Readme**文件。

按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图3所示为测试设置的功能框图。

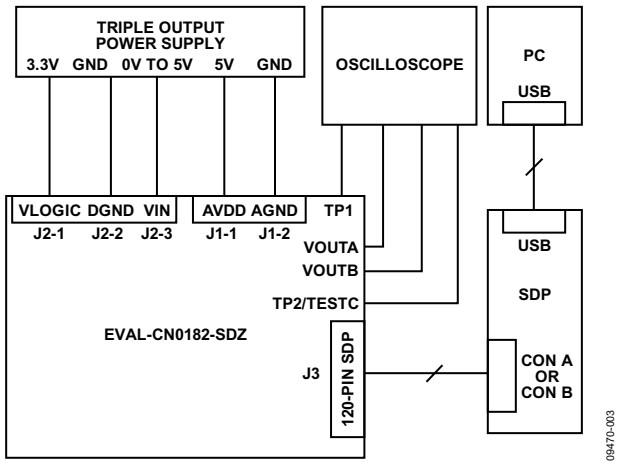


图3. 测试设置功能框图

设置

EVAL-CN0182-SDZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z评估(SDP)板上的CON A或CON B连接器。使用螺丝，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为5 V和3.3 V输出后，关闭电源。

在断电情况下，将一个5 V电源连接到J1-1引脚(AVDD)，将GND分别连接到J1-2和J2-2引脚(AGND和DGND)，将3.3 V连接到J2-1引脚(VLOGIC)。或者将链路2放在位置B，以便从USB端口通过SDP板为数字电路供电(默认设置)。本例中不需要VLOGIC。

接通电源，然后将SDP板附带的USB电缆连接到PC上的USB端口。注意：接通EVAL-CN0182-SDZ的直流电源之前，请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

设置测试设备后，将示波器探头连接到标记为TP1、VOUTA、VOUTB和TP2/TESTC的测试点。

附带的软件允许设置VOUTA和VOUTB值，从而定义窗口。如果保持默认设置，在主软件窗口中按一下“**triangle**(三角)”，以在VINC上创建三角信号，如图2所示。此信号的持续时间和幅度可变化。可在TP2/ TESTC测试点上观察此信号。持续时间为1秒、VOUTA和VOUTB分别建立至2000 mV和1000 mV时，两个LED随着VINC值进入和超出限值而闪烁，如“电路描述”部分所述。AD5668-1 DAC将VOUTA、VOUTB和VINC的最大值限制在2.5 V。

将链路5放在位置A允许将外部信号VINC施加于VIN引脚。可在TP2测试点上观察此信号。此外，可在TP1测试点上观察输出。

未插入链路1时，输出根据VINC相对于VOUTA的电平而变化。

表2. 跳线设置(表中粗体部分为默认设置)

跳线	描述	设置	功能
LK1	CMP1和CMP2比较器输出连接	**插入**	**CMP1和CMP2输出在TP1短路连接在一起。这是窗口比较器配置。**
		断开	两个CMP输出未短接。CMP1仅链接至LED，VINC仅与VOUTA相比较(高电平)。
LK2	数字电源	位置A	数字电路通过连接至J2-1引脚(VLOGIC)的外部电源供电。
		位置B	**数字电源由SDP电路板提供；VLOGIC引脚上不需要施加任何电压。**
LK5	VINC电压源	**位置A**	**VINC由SDP设置，可在TESTC测试点上测量。**
		位置B	VINC由外部电源(0 V至5 V)通过J2-3引脚(VIN)设置，可在TP2测试点上测量。

了解详情

CN-0182 Design Support Package:
http://www.analog.com/CN0182-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0182 Circuit Evaluation Board (EVAL-CN0182-SDZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD5668 Data Sheet and Evaluation Board

ADCMP370 Data Sheet and Evaluation Board

修订历史

2012年4月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09470sc-0-4/12(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0183.

连接/参考器件	
AD5668	16位电压输出*dense*DAC，内置5 ppm/°C片内基准电压源和SPI接口
AD8638	16 V自稳零型轨到轨输出运算放大器
ADP2300	1.2 A、20 V、700 kHz异步降压开关稳压器
REF192	精密、微功耗、2.5 V低压差基准电压源

采用+12 V至±5 V电源的精密、16位双极性输出电压源

评估和设计支持

电路评估板

CN-0183电路评估板(EVAL-CN0183-SDZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路提供精密、16位、±2.5 V低漂移双极性电压输出，采用+10 V至+15 V单电源供电。AD5668 8通道*dense*DAC的单极性电压输出由AD8638自稳零型运算放大器放大并进行电平转换。AD8638的最大漂移贡献仅为0.06 ppm/°C。外部基准电压源REF192确保最大漂移为5 ppm/°C(E级)，并为AD8638电平增益和转换电路提供低阻抗伪地电压。

该电路针对采用单个+12 V供电轨的系统中经常出现的一个问题提供了高效解决方案。合适的印刷电路板(PCB)布局和接地技术可确保ADP2300开关稳压器不会降低电路的整体性能。

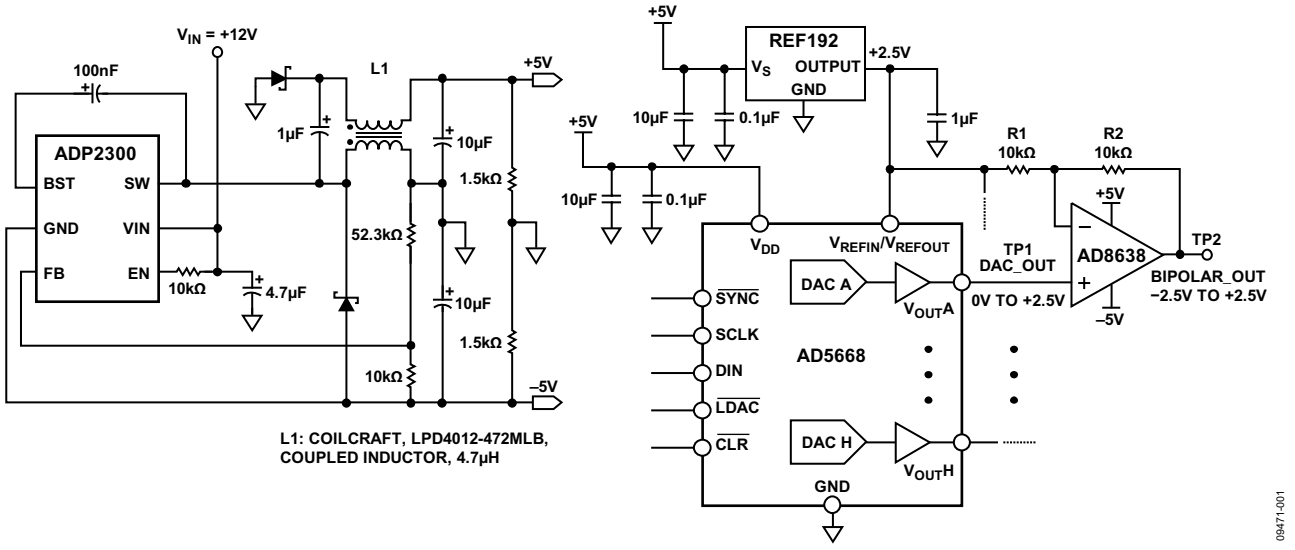


图1. 采用±5 V电源的双极性输出DAC电路

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012–2013 Analog Devices, Inc. All rights reserved.**

电路描述

AD5668是一款通过SPI接口控制的16位、8通道、电压输出*dense*DAC。它包含一个片内基准电压源，最大漂移为10 ppm/°C。上电时，片内基准电压源关闭，因而可以用外部基准电压。内部基准电压源通过软件写入使能。图1所示的电路中采用了外部REF192，因为需要低输出阻抗来驱动AD8638运算放大器的2.5 V伪地基准电压。

AD5668的输出电压在TP1处为0 V至2.5 V，此信号驱动AD8638运算放大器的同相输入端。运算放大器的信号增益为1 + R2/R1，因此R1 = R2时等于2。通过以2.5 V基准电压驱动R1，向运算放大器输出中注入2.5 V的负偏移。因此，TP2的双极性输出电压摆幅为−2.5 V至+2.5 V。

该电路采用单电源供电，标称电压为12 V，可在10 V至15 V之间变动。经过调节的−5 V供电轨由反相降压-升压配置中连接的ADP2300开关稳压器产生。该电路可使用www.analog.com/ADIsimPower上提供的ADIsimPower程序来设计。L1耦合电感用于为采用Zeta配置的电路产生未经调节的5 V电源。该电路能够针对较小的输出电流产生高效率。

图2和图3分别显示了在TP2(双极性输出)处测量的积分非线性(INL)和差分非线性(DNL)。

图4和图5分别显示了在TP1(单极性DAC输出)处测量的INL和DNL。

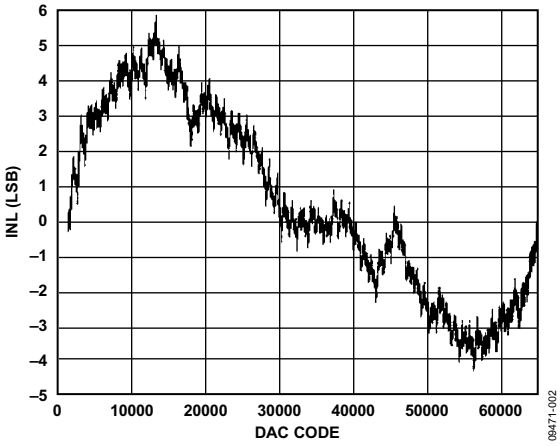


图2. 双极性输出(TP2)的INL性能

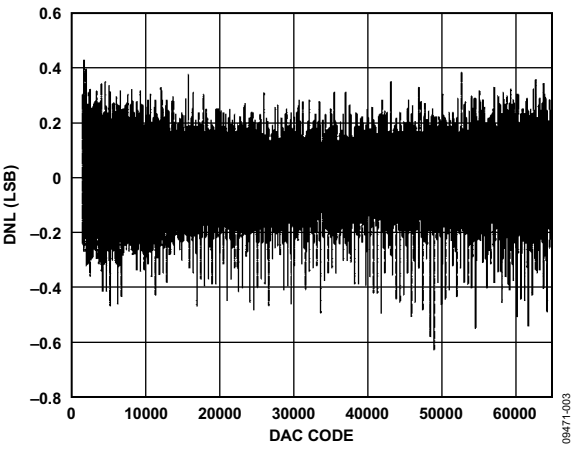


图3. 双极性输出(TP2)的DNL性能

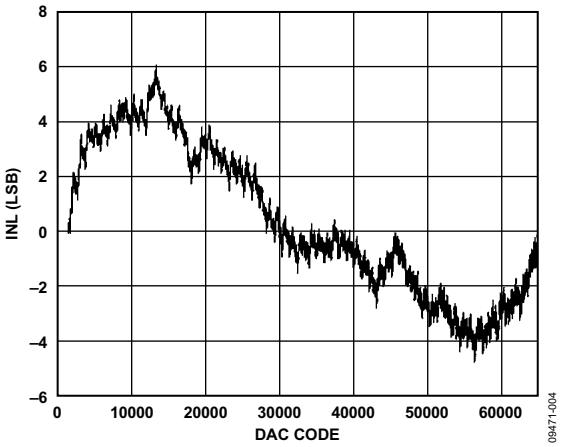


图4. 单极性DAC输出(TP1)的INL性能

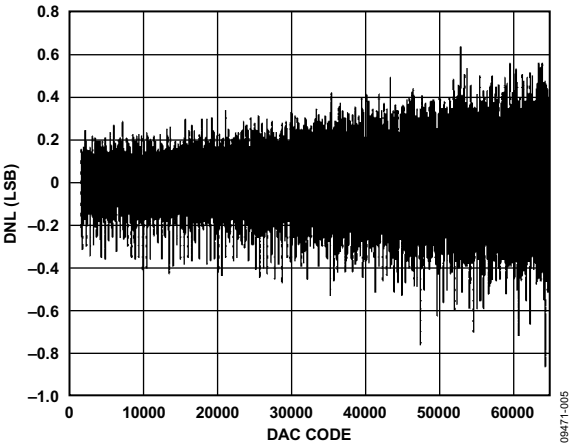


图5. 单极性DAC输出(TP1)的DNL性能

常见变化

AD5628和AD5648分别是AD5668的12位和14位版本。它们都有一个内部增益为2的片内基准电压源。AD5628-1/AD5648-1/AD5668-1内置一个1.25 V、5 ppm/°C基准电压源，满量程输出范围可达到2.5 V；AD5628-2/AD5648-2/AD5668-2和AD5668-3内置一个2.5 V、5 ppm/°C基准电压源，满量程输出范围可达到5 V。上电时，片内基准电压源关闭，因而可以使用外部基准电压源。内部基准电压源通过软件写入使能。上述器件内置一个上电复位电路，确保DAC上电后输出0 V(AD5628-1/AD5648-1/AD5668-1、AD5628-2/AD5648-2/AD5668-2)或中间电平(AD5668-3)并保持该电平，直到执行一次有效的写操作为止。

AD8639是AD8638的双通道版本，可根据需要使用。图1中的电路使用单个AD8638来最大限度地减小八个通道之间的串扰。

可使用其他2.5 V基准电压源，例如ADR4525，它拥有±0.02%的精度和最大2 ppm/°C的温度系数(B级)。

电路评估与测试

设备要求(可以用同等设备代替)

需要以下设备：

- 系统演示平台(EVAL-SDP-CB1Z)
- CN-0183电路评估板(EVAL-CN0183-SDZ)
- CN-0183评估软件
- Tektronix TDS2024，4通道示波器
- HP E3630A 0 V至6 V/2.55 A、± 20 V/0.5 A三路输出直流电源
- PC(Windows 32位或64位)

开始使用

将CN-0183评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“**我的电脑**”，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。图6显示了评估软件主窗口。



图6. 评估软件主窗口

测试设置功能框图

图7为测试设置的功能框图。此设置允许通过示波器观察DAC输出(TP1)和双极性输出(TP2)。

线性度测量要求使用可由PC通过USB端口读取的精密数字电压表(DVM)。

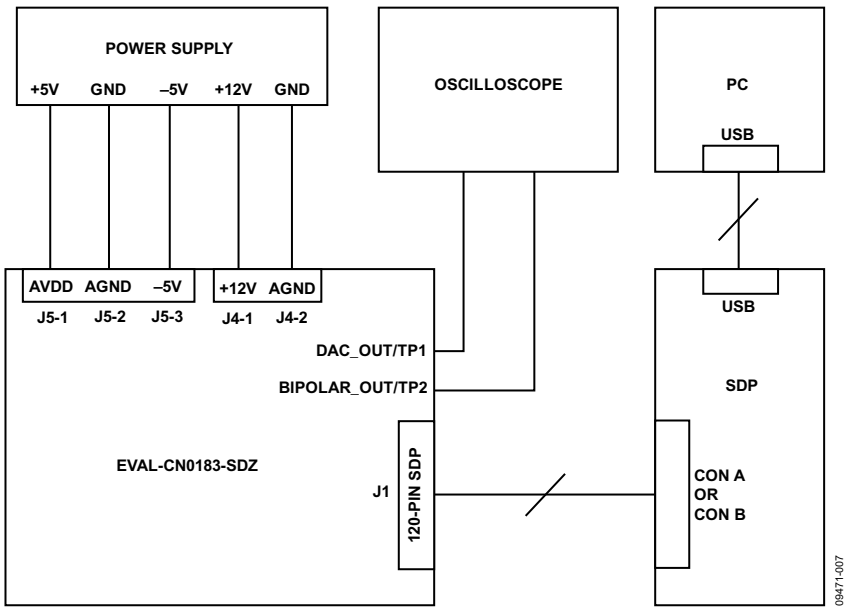


图7. 测试设置功能框图

设置

将EVAL-CN0183-SDZ上的120引脚连接器连接到EVAL-SDP-CB1Z上的**CON A**或**CON B**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为+5 V、−5 V和+12 V输出后，关闭电源。

在断电情况下，将−5 V电源连接到J5-3上的−5 V引脚，将+5 V电源连接到J5-1上的AVDD引脚，将GND连接到J5-2和J4-2上的AGND引脚，将+12 V电源连接到J4-1上的+12 V引脚。或者，将链路2和链路3放在位置B，以便使用ADP2300为电路提供+5 V至−5 V的电压。注意，这种情况下不需要AVDD和−5 V。

接通电源，然后将SDP板附带的USB电缆连接到PC上的USB端口。接通EVAL-CN0183-SDZ的直流电源之前，请勿将该USB电缆连接到SDP板上的微型USB连接器。

设置测试设备后，将示波器探头连接到TP1和TP2测试点。TP3、TP4和TP5测试点分别连接到基准电压、经过调节的+5 V和经过调节的−5 V。检查这些测试点电压是否正确(使用TP6接地)。

利用CD中提供的软件，用户能够通过向DAC中加载一个代码和选择基准电压源来设置V_{OUT}A值。如果用户保留默认设置，将需要提供+5 V和−5 V电压，不需要+12 V。默认设置使用外部REF192基准电压源，从而提供2.5 V (TP1)的满量程DAC输出，双极性输出(TP2)中则为−2.5 V至+2.5 V。加载0x0000可将DAC输出和双极性输出分别设置为0 V和−2.5 V。加载0x8000可将DAC输出和双极性输出分别设置为1.25 V和0 V。加载0xFFFF可将DAC输出和双极性输出均设置为2.5 V。

表1.EVAL-CN0183-SDZ的跳线设置(默认设置以粗体字显示)

跳线	说明	设置	功能
LK1	将AD5668基准电压源引脚短接至REF192输出	**插入** 断开	**它将AD5668基准电压源引脚短接至REF192输出，允许使用外部DAC基准电压源。** 只能使用AD5668的内部基准电压源。
LK2	AVDD电源	**位置A** 位置B	**该电路采用施加于J5-1 AVDD引脚上的外部5 V电源供电。** 数字电源由ADP2300调节器输出的5V电压提供。
LK5	−5V电压源	**位置A** 位置B	**模拟电路由施加于J5-3 −5V引脚上的外部电源供电。** 数字电源由ADP2300调节器反相输出的−5V电压提供。

了解详情

CN-0183 Design Support Package:
http://www.analog.com/CN0183-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

ADIsimPower Design Tool

数据手册和评估板

CN-0183 Circuit Evaluation Board (EVAL-CN0183-SDZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD5668 Data Sheet and Evaluation Board

AD8638 Data Sheet and Evaluation Board

ADP2300 Data Sheet and Evaluation Board

REF192 Data Sheet and Evaluation Board

修订历史

2013年6月—修订版0至修订版A

更改图1 1

2012年6月-版本0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09471sc-0-6/13(A)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0198.

连接/参考器件	
AD5755	16位、四通道、电压输出DAC，提供动态电源控制
ADP2300	700 kHz异步降压开关稳压器

用于动态电源控制型DAC的高瞬态电流5 V稳压器

评估和设计支持

电路评估板

AD5755评估板(EVAL-AD5755SDZ)
系统演示平台(EVAL-SDP-CB1Z)
ADP2300评估板(ADP2300-EVALZ)

设计和集成文件

原理图、布局文件、物料清单、软件

电路功能与优势

图1中的电路可为基于数模转换器的4 mA至20 mA输出电路提供独特的节能解决方案。为了能对10 Ω和1000 Ω之间的典型阻性负载提供足够的裕量，传统的4 mA至20 mA输出驱动器级必须至少能在20 V(加上一些额外裕量)的电压下工作，以便提供足够的电压，驱动高数值的阻性负载。然而，对于低数值的阻性负载，固定的高电源电压值会导致极高的内部功耗，不仅影响DAC精度，更需采用额外的散热手段。

四通道、16位DAC AD5755集成4个独立的高效内部DC-DC转换器，能够根据4 mA至20 mA驱动器的实际输出电压检测值，以动态可调节的升压驱动4个输出级。无论负载电阻多大，升压电路都可在输出级保持数伏的裕量；对于输入10 Ω负载的24 mA输出电流而言，可降低大约4倍的最大内部功耗。

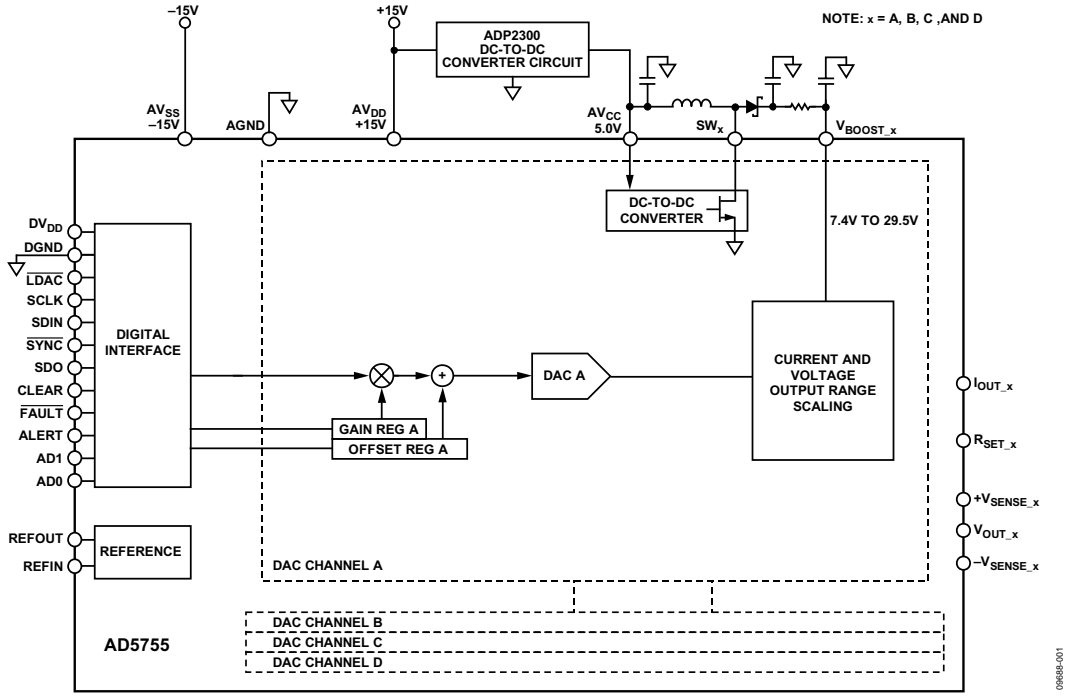


图1. 电源方案经修改后的电流和电压输出型DAC(原理示意图：未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

内部DC-DC转换器需要一个外部5 V电源供电，当DAC以满量程压摆率输出时，转换器将消耗大量电流。基于ADP2300的高效率外部DC-DC转换器电路采用15 V电源驱动，并提供5V电压输出。ADP2300具有针对高达800 mA大电流阶跃的出色瞬态响应性能，可确保升压转换器的正常工作，而无需使用5 V独立电源。

整个电路采用±15 V电源供电，允许DAC提供范围涵盖工业信号电平的最高±10 V电压输出以及4 mA至20 mA的电流输出。本器件组合是一款低成本、高能效解决方案，最大程度减少了所需的外部器件数目，并保证各种负载条件下的16位性能。

电路描述

本电路增强AD5755器件对压摆率和动态电源的控制特性，建立了更为完整和稳定的DAC解决方案。利用ADP2300部署简易降压DC-DC转换器，本电路可提供高于普通电流值的电源电流，当压摆率控制AD5755的输出时，这种功能得以应用。

AD5755工作性能与任何将数字数据转换为模拟电流的标准DAC相似(例如，0 mA至20 mA、4 mA至24 mA或0 mA至24 mA)，或与任何将数字数据转换为电压输出的标准DAC相似(例如，0 V至5 V、0 V至10 V、±5 V或±10 V)。AD5755采用AV_{SS}扩展至−26.4 V和AV_{DD}扩展至+33.0 V的电源供电。

功耗控制

在标准电流控制模块或执行器设计中，负载电阻值典型范围为50 Ω至750 Ω，但也可低至10 Ω，或高达1 kΩ。在整个负载电阻值范围内，必须采用可提供足够裕量的电源电压，为4 mA至20 mA输出驱动器级供电。例如，当驱动24 mA至1 kΩ负载时，要求使用高于27 V的电源电压，此时假定需要具有3 V的裕量。本例中由输出驱动器产生的内部封装功耗为3 V × 24 mA = 72 mW。然而，当使用同样的27 V电源电压驱动10 Ω负载时，驱动器的内部功耗约为27 V × 24 mA = 648 mW。对于四通道DAC而言，这表示总功耗大于2.5 W。

AD5755电路对输出电压进行检测，并动态调节升压电源电压，使其满足电源电压要求的同时留有足够的裕量。对于将24 mA输出驱动至10 Ω而言，7.4 V的升压电压产生的内部功耗仅为7.4 V × 24 mA = 178 mW。这表示与不进行调节的情况相比，功耗降低了将近4倍。

通过4个工作在5 V输入电压下的独立DC-DC转换器，可单独为所有4个DAC输出产生升压电源电压。

DC-DC转换器

AD5755集成4个独立的板载DC-DC转换器，为每个独立通道提供针对V_{BOOST_X}电源电压的动态控制。图2所示为该DC-DC电路需要的分立式元件，以下各节将介绍该电路的工作原理。

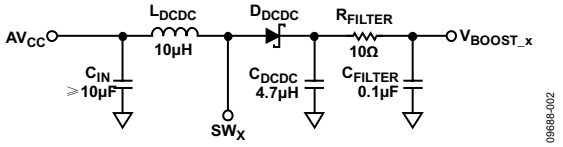


图2. DC-DC外部电路

建议在C_{DCDC}之后放置一个10 Ω、100 nF低通RC滤波器。虽然该器件会消耗少量电能，但会减少V_{BOOST_X}电源上的纹波。推荐的L_{DCDC}、C_{DCDC}和D_{DCDC}器件值见表1。

表1. 用于DC-DC转换器的分立元件

符号	器件	值	制造厂商
L_{DCDC}	XAL4040-103	10 µH	Coilcraft
C_{DCDC}	GRM32ER71H475KA88L	4.7 µF	Murata
D_{DCDC}	PMEG3010BEA	0.38 V_F	NXP

DC-DC转换器工作原理

片上DC-DC转换器采用一种恒频、峰值电流模式控制方案，以将4.5 V至5.5 V的AV_{CC}输入升压，从而驱动AD5755输出通道。这些器件设计用于工作电流断续模式(DCM)，占空比小于90%(典型值)。

断续导通模式是一种工作模式，其中电感电流在较大比例的开关周期内为零。DC-DC转换器属于异步器件，要求采用外部肖特基二极管。

DC-DC转换器输出电压

启用通道电流输出时，转换器将V_{BOOST_X}电源调节至7.4 V (±5%)或($I_{OUT} \times R_{LOAD}$ + 裕量)(取较大值)。电压裕量值约为3 V。在电压输出模式下，若输出被禁用，转换器将把V_{BOOST_X}电源调节至+15 V (±5%)。在电流输出模式下，若输出被禁用，转换器将把V_{BOOST_X}电源调节至7.4 V (±5%)。

在通道内部，V_{OUT_X}级和I_{OUT_X}级共用一个V_{BOOST_X}电源，因此I_{OUT_X}级和V_{OUT_X}级的输出可以连在一起。

DC-DC转换器建立时间

在电流输出模式下，步长大于约1 V ($I_{OUT} \times R_{LOAD}$)的建立时间将以DC-DC转换器的建立时间为主。当I_{OUT_X}引脚需要的电压与顺从电压之和低于7.4 V (±5%)时除外。负载越小，建立时间越快。当电流步长小于24mA时，建立时间也会更快。

DC-DC转换器V_{MAX}功能

最大V_{BOOST_X}电压在DC-DC控制寄存器中设置。达到该最大电压时，DC-DC转换器被禁用，V_{BOOST_X}电压则下降约0.4 V。当V_{BOOST_X}电压下降时，DC-DC转换器被重新启用，电压斜坡再次升到V_{MAX}(若仍有必要)。

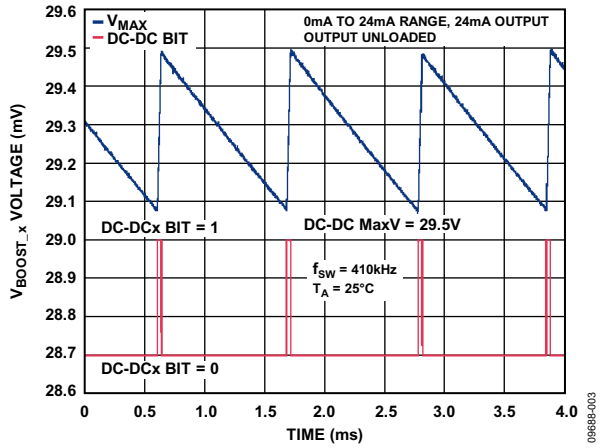


图3. V_{MAX}工作原理

从图3可以看出，当AD5755上升到V_{MAX}值时，状态寄存器中的DC-DCx位置位，但当电压下降到V_{MAX} − 0.4 V时，DC-DCx位解除置位。

AV_{CC}电源静态电流要求

DC-DC转换器设计用于提供此数值的V_{BOOST_X}电压：

$$V_{BOOST} = I_{OUT} \times R_{LOAD} + Headroom$$

这意味着，对于固定负载和输出电压，DC-DC转换器的输出电流可以通过下式计算：

$$AI_{CC} = \frac{Power\ Out}{Efficiency \times AV_{CC}} = \frac{_{OUT} \times V_{BOOST}}{\eta_{V_{BOOST}} \times AV_{CC}}$$

其中：

I_{OUT}是I_{OUT_X}的输出电流(单位：A)。

ηV_{BOOST}为V_{BOOST_X}的效率，表示为小数。

AV_{CC}电源的压摆电流要求

在压摆期间，AI_{CC}的电流要求大于静态工作模式，这是因为输出功率会增大，以便给DC-DC转换器的输出电容充电。如果无法提供足够的AI_{CC}电流，AV_{CC}电压会下降。受AV_{CC}下降影响，压摆所需的AI_{CC}电流会进一步增加。这意味着AV_{CC}端的电压会继续下降，V_{BOOST_X}电压以及输出电压可能永远无法达到目标值。由于该AV_{CC}电压为所有通道共用，所以这也可能会影响其他通道。

ADP2300 AV_{CC}电源

ADP2300和某些分立元件用于创建简单的5 V电轨，满足AD5755如前所述的电源电流要求。通过输出电压与FB引脚之间的一个电阻分压器(见图4)，可从外部设置输出电压。

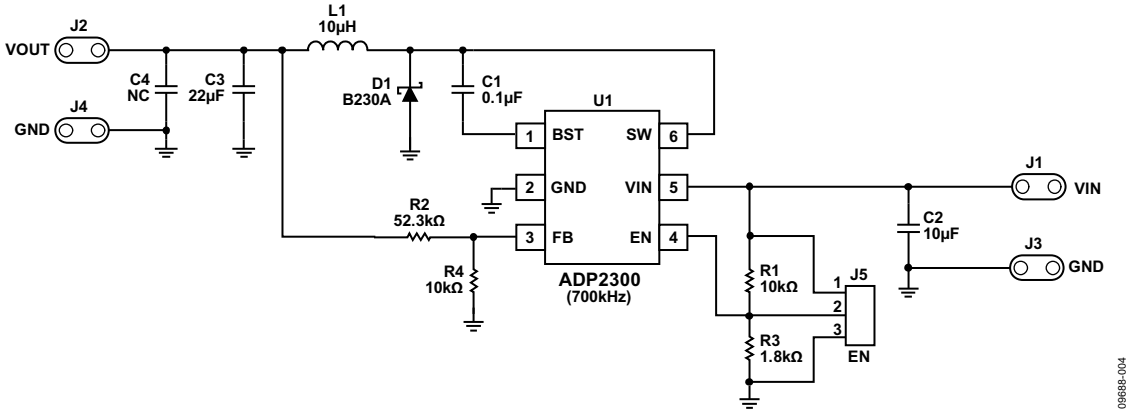


图4. ADP2300典型应用(ADP2300评估板)

测试数据与结果

所有测试数据均来自EVAL-AD5755SDZ、EVAL-SDP-CB1Z和ADP2300-EVALZ板。使用ADP2300的系统积分非线性(INL)、差分非线性(DNL)和总非调整误差(TUE)分别见图5、图6和图7。AD5755升压调节器在所有测量过程中均处于工作状态。

该系统的完整文档位于CN0198设计支持包中。

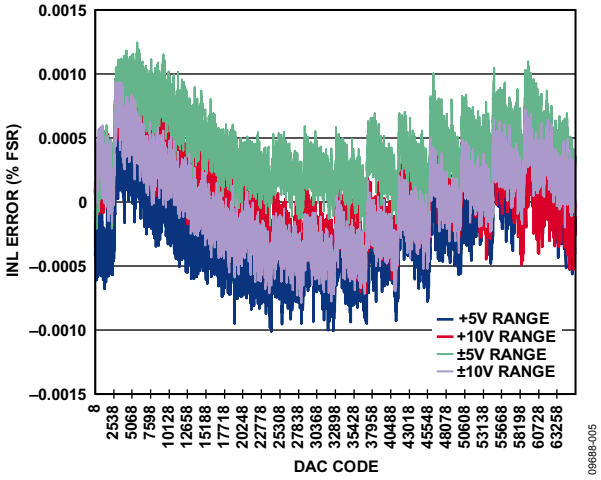


图5. 电压输出的INL

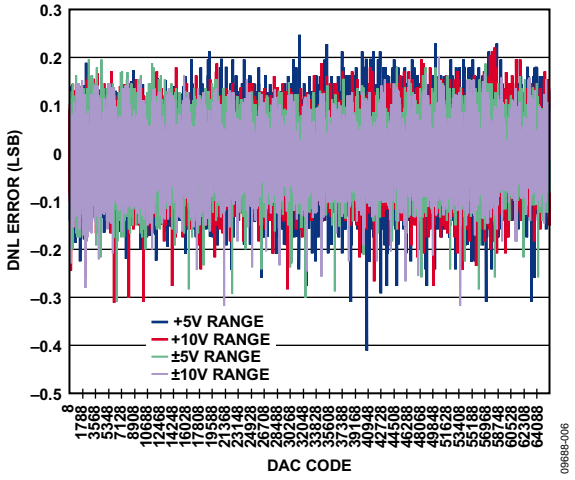


图6. 电压输出的DNL

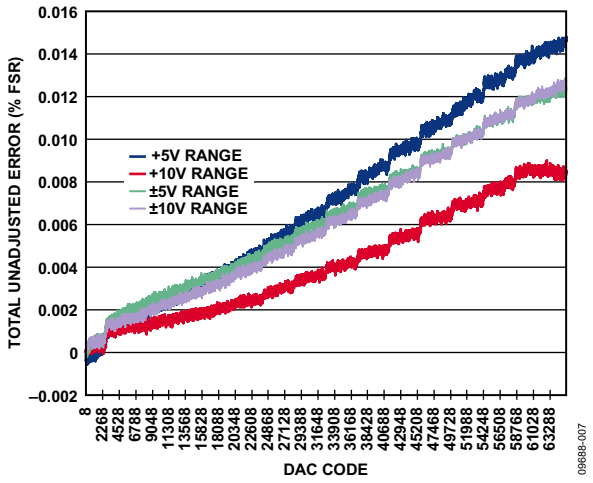


图7. 电压输出的TUE

常见变化

AD5755-1与AD5755性能相近，但前者提供HART连接。AD5755-1各通道均有一个相应的CHARTx引脚，因此HART信号可以耦合到其电流输出端。

电路评估与测试

本电路使用EVAL-AD5755SDZ电路板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。

EVAL-AD5755SDZ电路板包含待评估的电路，且SDP评估板与AD5755评估软件一起使用，可获取数据。

设备要求

需要以下设备：

- 带USB端口和Windows® XP、Windows Vista®(32位)或Windows 7(32位)PC
- EVAL-AD5755SDZ电路板
- EVAL-SDP-CB1Z SDP评估板
- ADP2300-EVALZ评估板
- AD5755评估软件
- 电源：±15 V
- 数字万用表(即Agilent 34401A)
- GPIB转USB电缆(仅在捕捉DAC模拟数据并将其传送到PC时才需要)

开始使用

将AD5755评估软件光盘放入PC中，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

测试设置框图见图8，电路原理图见**EVAL-CN0198-SDPZ-SCH-RevX.pdf**文件。此文件位于CN0198设计支持包中。

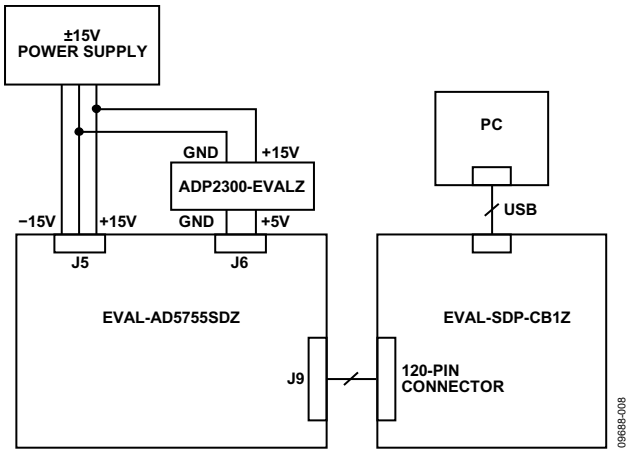


图8. 测试设置框图

设置

将EVAL-AD5755SDZ上的120引脚连接器连接到EVAL-SDP-CB1Z上的**CON A**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

在关断电源的情况下，执行下列操作：

- 将±15 V电源连接至EVAL-AD5755SDZ的J5端子板。
- 将15 V电源连接至ADP2300-EVALZ的输入端。
- 将输出引脚连接至EVAL-AD5755SDZ的J6连接器。
- 将±15 V电源连接至EVAL-AD5755SDZ的J5连接器。
- SDP板附带的USB电缆连接到PC上的USB端口。注意：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

为ADP2300-EVALZ和EVAL-AD5755SDZ电源供电。

通过USB电缆将PC连接到SDP板上的微型USB连接器，并启动评估软件。

一旦USB通信建立，就可以使用SDP板来发送和接收来自EVAL-AD5755SDZ的数据。

有关EVAL-SDP-CB1Z的信息，请参阅SDP用户指南。

有关测试设置以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0198用户指南。

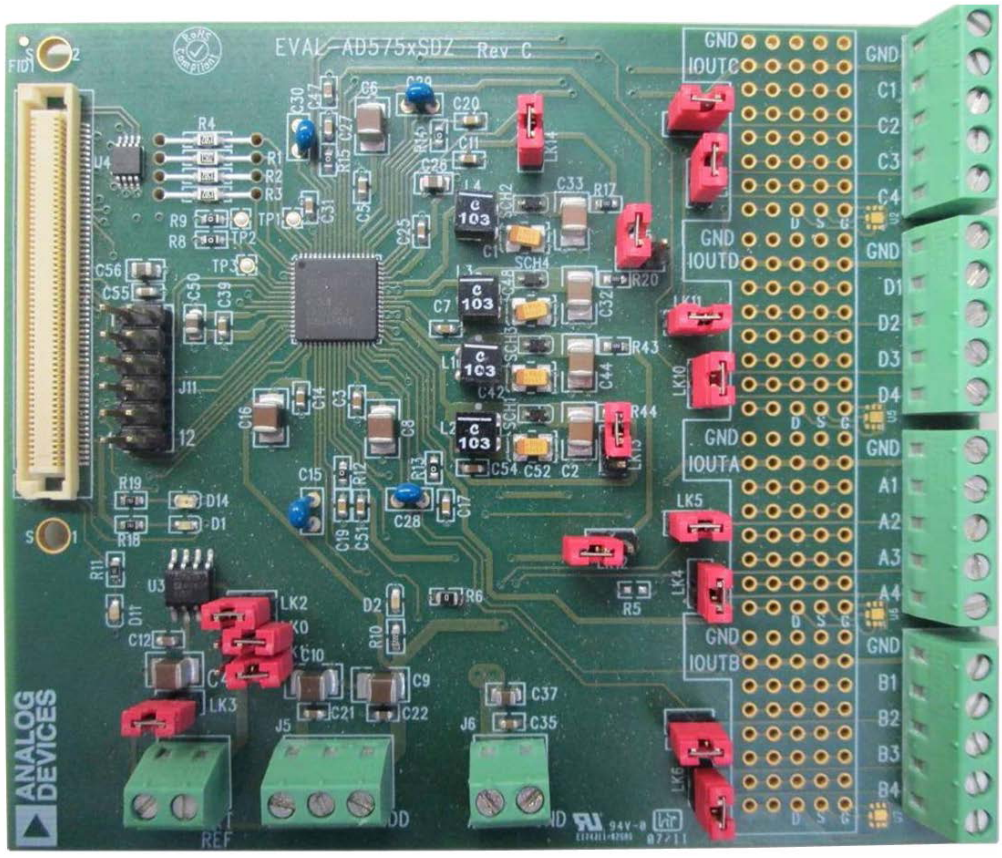


图9. EVAL-AD5755SDZ板的照片

了解详情

CN0198 Design Support Package:
http://www.analog.com/CN0198-DesignSupport.

UG-244 (EVAL-AD5755SDZ Evaluation Board User Guide). Evaluation Board for a Quad-Channel, 16-Bit, Serial Input, 4 mA to 20 mA, Voltage Output DAC with Dynamic Power Control and HART Connectivity. Analog Devices, Inc., 2011.

UG-179 (ADP2300-EVALZ Evaluation Board User Guide). *Evaluation Board for the 1.2 A, 20 V Nonsynchronous Step-Down Regulators.* Analog Devices, 2010.

ADIsimPower

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD5755 Data Sheet

AD5755 Evaluation Board

ADP2300 Data Sheet

ADP2300 Evaluation Board

修订历史

2012年12月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09688sc-0-12/12(0)

ANALOG DEVICES

参考电路 CN-0201

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0201.

连接/参考器件	
ADAS3022	16位、1 MSPS、8通道数据采集系统
ADP1613	650 kHz/1.3 MHz升压PWM DC-DC开关转换器
AD8031/AD8032	2.7 V、每放大器800 μA、80 MHz、单路/双路、轨到轨I/O放大器
ADR434	超低噪声XFET基准电压源，具有吸电流和源电流能力

完整的5 V单电源8通道多路复用数据采集系统，集成用于工业级信号的PGIA

评估和设计支持

电路评估板

ADAS电路评估板(EVAL-ADAS3022EDZ)

ADP1613不包括评估板

转换器评估与开发板(EVAL-CED1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款高度集成、16位、1 MSPS、多路复用、8通道、灵活的数字采集系统(DAS)，集成可编程增益仪表放大器(PGIA)，能够处理全范围工业级信号。

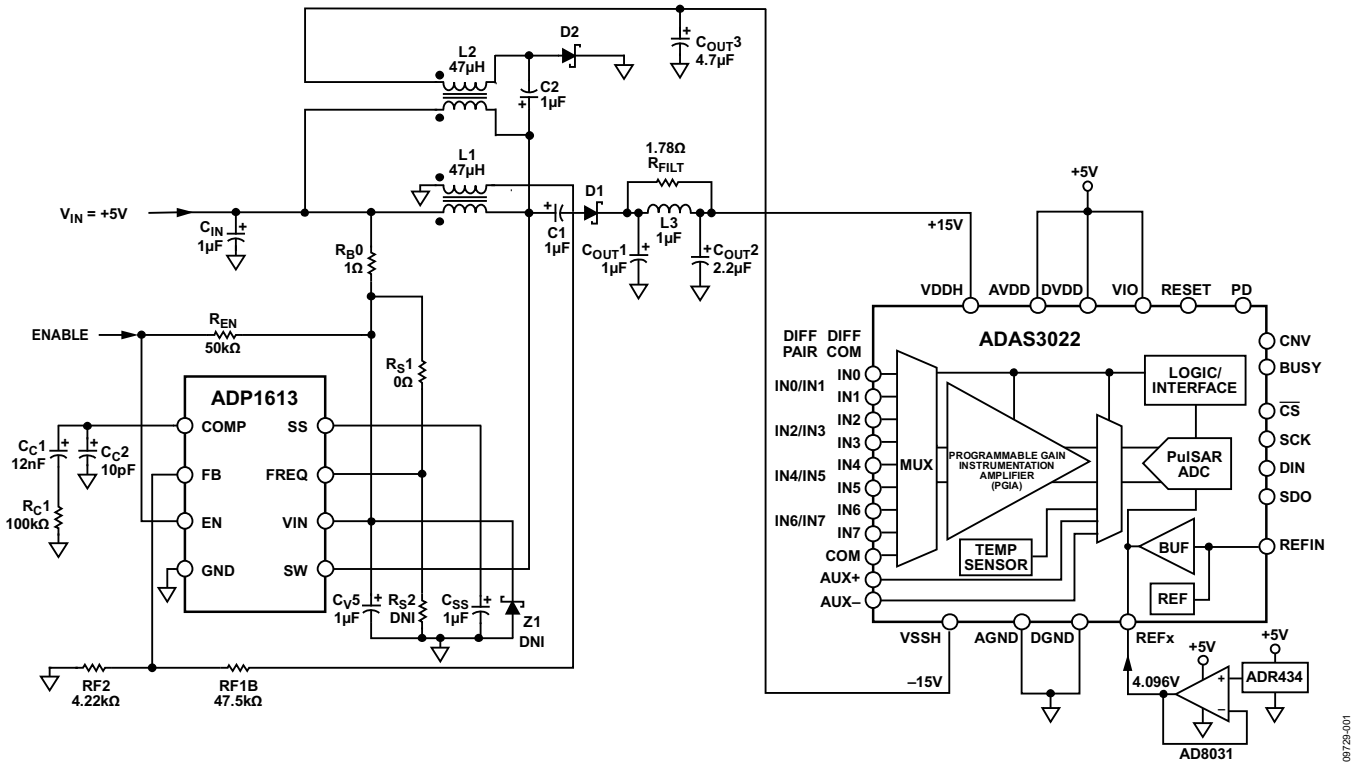


图1. 完整的5 V、单电源、8通道数据采集解决方案，集成PGIA
(原理示意图：未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

+5 V单电源为电路供电，高效率、低纹波升压转换器产生±15 V电压，可处理最高±24.576 V的差分输入信号(±2 LSB INL最大值、±0.5 LSB DNL典型值)。对于高精度应用，这款紧凑、经济型电路可以提供高精度和低噪声性能。

基于逐次逼近寄存器(SAR)的数据采集系统集成真正的高阻抗差分输入缓冲器，因此无需额外缓冲；缓冲通常用来减少基于容性数模转换器(DAC)的SAR模数转换器(ADC)产生的反冲。此外，该电路具有高共模抑制，无需外部仪表放大器；而通常存在共模信号的应用中需要用到仪表放大器。

ADAS3022是完整的16位、1 MSPS数据采集系统，集成如下器件：一个8通道、低泄漏多路复用器；一个具有高共模抑制的可编程增益仪表放大器级；一个精密低漂移4.096 V基准电压源；一个基准电压缓冲器；以及一个高性能、无延迟、16位SAR ADC。ADAS3022在每个转换周期结束时降低功耗，因此，工作电流和功耗与吞吐率成线性比例关系，使其成为低采样速率电池供电应用的理想选择。

ADAS3022集成8路输入和1路COM输入；该COM输入可配置为8路单端通道、参考同一基准电压的8路通道、4路差分通道或单端和差分通道的不同组合。

图1所示电路中，经AD8031运算放大器缓冲后的ADR434低噪声基准电压源提供参考电压。AD8031能够以快速恢复的方式驱动动态负载，因此非常适合用作参考缓冲器。

ADP1613是一款DC-DC升压转换器，集成电源开关，在不影响ADAS3022性能的情况下为ADAS3022提供片内输入多路复用器以及可编程增益仪表放大器所需的±15 V高压电源。

本电路采用ADAS3022、ADP1613、ADR434和AD8031精密器件的组合，可同时提供高精度和低噪声性能。

电路描述

ADAS3022是首款单芯片上完整的DAS，能够以最高1 MSPS的速率进行转换，并接受最高±24.576 V的差分模拟输入信号。该器件需使用高压双极性电源：±15 V(VDDH和VSSH)、+5 V(AVDD和DVDD)、以及+1.8 V至+5 V (VIO)。

ADAS3022无需使用标准解决方案中的信号缓冲、电平转换、放大、噪声抑制以及其它模拟信号调理，简化了精密16位、1 MSPS DAS的设计难题。此外，ADAS3022以更高的数据速率、更小的尺寸、更快的产品上市时间、以及更低的价格，提供更佳的时序和噪声性能。

ADAS3022内部集成PGIA，可设置增益为0.16、0.2、0.4、0.8、1.6、3.2和6.4，并且它能够处理的全差分输入范围分别为±24.576 V、±20.48 V、±10.24 V、±5.12 V、±2.56 V、±1.28 V和±0.64 V。输入范围参考内部4.096 V基准电压源。

相对于COM引脚上的输入电压，它可测量伪差分、单极性和双极性的输入范围。

图1所示电路中，外部基准电压由4.096 V ADR434提供。ADR434具有高精度、低功耗(工作电流为800 μA)、低噪声、±0.12%最大初始误差以及出色的温度稳定性等特性。无论在具有高带宽要求的电池供电系统中，还是元件密度高且要求较低功耗的高速系统中，用于缓冲外部基准电压的AD8032低功耗运算放大器都是理想的选择。

ADAS3022数字接口由异步输入(CNV、RESET、PD和BUSY)以及兼容SPI、FPGA或DSP用于回读转换结果回读和编程配置寄存器的4线式串行接口($\overline{CS}$、SDO、SCK和DIN)组成。

ADP1613电源设计

ADP1613用作单端初级原边电感(SEPIC) Cuk转换器，是ADAS3022在外部5 V电源供电情况下，为其提供20 mA时所需±15 V高压电源以及最大值为3 mV的低输出纹波的理想选择。本应用中，ADP1613的开关频率为1.3 MHz。如图2所示，ADP1613尽可能地减少了外部元器件数目，并且具有超过86%的效率，因此它能满足ADAS3022的规格要求。在该拓扑中使用低成本ADP1613的最大优势，是它在两条供电轨之间的出色跟踪能力，同时使用现成的耦合电感可产生±15 V电压。除此之外，还能通过ADIsimPower设计工具轻松快捷地完成设计制造。

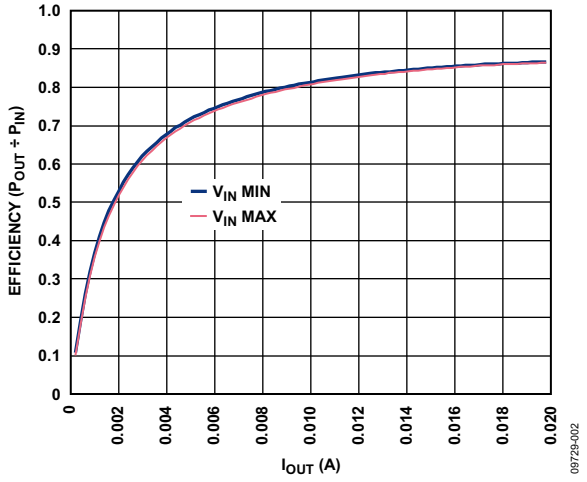


图2. ADP1613的效率(P_{OUT}/P_{IN})与输出电流(I_{OUT})的关系

图1所示电路采用ADP161x SEPIC-Cuk可下载设计工具中的下列输入进行设计，ADIsimPower提供该设计工具：

- V_{INMIN} = 4.75 V
- V_{INMAX} = 4.99 V
- V_{OUT} = 15 V
- V_{RIPPLE} = 0.02%
- 环境温度 = 55°C
- 针对最低成本优化
- 外部滤波器选项

注意，ADP1613的SW引脚上的最大电压为：$V_{IN} + V_{OUT} = 20$ V，低于其21 V的绝对最大电压规格。针对大于等于5 V的输入电压，设计工具建议使用由SW引脚驱动的串接N沟道MOSFET。由于具有1 V的安全裕量，对于最高5.25 V输入、15 V输出而言，该电路无需使用FET。因此，设计工具中所用输入电压设为4.99 V。可在CN0201-设计支持包中找到ADP1613 SEPIC-Cuk转换器的设计结果。

动态性能

图3表示存在交流输入信号的情况下，ADAS3022的典型动态性能。试验中，分别采用线性±15 V台式电源和ADP1613评估板的±15 V输出驱动ADAS3022，未观察到有交流或直流性能的差异。

常见变化

其它外部4.096 V基准电压源可与ADAS3022一同使用，如ADR444和ADR4540。若需要，可使用AD8031或AD8605运算放大器作为外部基准电压缓冲器。

应参考ADAS3022数据手册，获取有关内部或外部基准电压源和基准电压缓冲器的更多使用建议。

ADP1612/ ADP1613/ ADP1614是升压、DC-DC转换器，集成电源开关，可提供最高20 V的输出电压。当ADP1613用作SEPIC-Cuk转换器时，其电流输出能力最高为60 mA。ADP1614提供最高120 mA的电源。利用ADIsimPower设计工具可进行完全定制设计，并通过单个控制器的低成本SEPIC-Cuk拓扑快速创建稳定的双路供电轨。

电路评估与测试

该电路使用ADI的ADP1613评估板、EVAL-ADAS3022EDZ评估板以及EVAL-CED1Z转换器评估和开发板测试，连接方式见图4。7 V壁式电源连接至EVAL-CED1Z，外部5 V电源连接至ADP1613评估板。

EVAL-ADAS3022EDZ是一款用户评估板，用以简化16位ADAS3022完整DAS的独立性能和功能测试。ADP1613评估板通过ADP161x SEPIC-Cuk可下载设计工具搭建，ADIsimPower提供该工具。

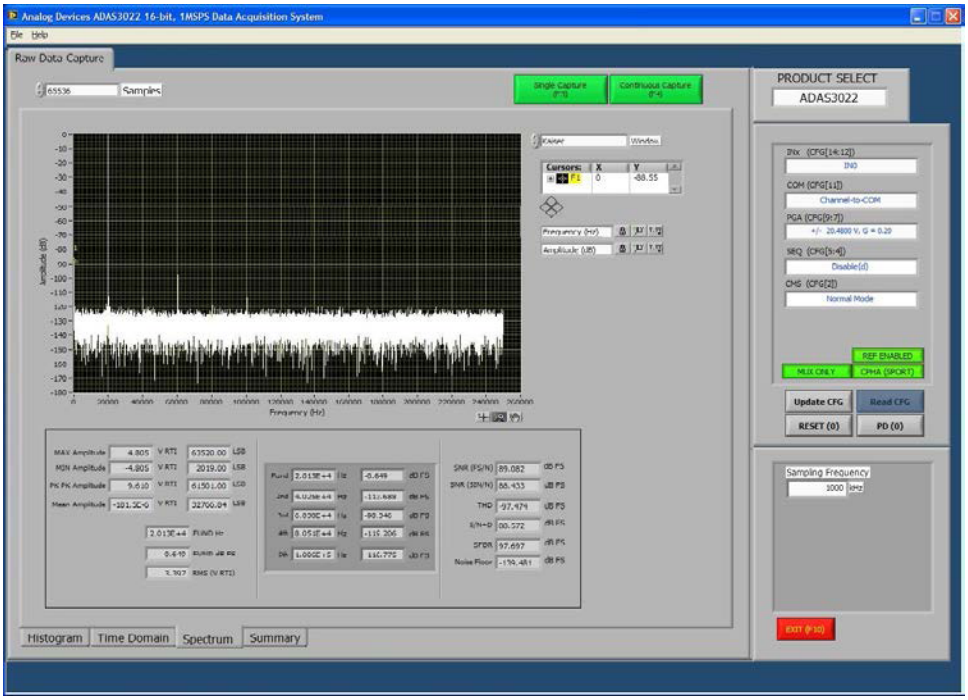


图3. 使用EVAL-CED1Z评估板和软件的ADAS3022 FFT输出

EVAL-CED1Z板是一种使用ADI精密转换器的系统评估、演示和开发平台。它提供转换器和PC之间所需的通信，编程或控制器件，通过USB线收发数据。

设备要求

需要使用以下设备：

- ADAS电路评估板和软件(EVAL-ADAS3022EDZ)
- 转换器评估和开发板(EVAL-CED1Z)
- ADIsimPower提供的ADP1613评估板
- Audio Precision SYS-2702
- PC/笔记本电脑(Windows 32位或64位)
- USB接口电缆(1)和AP电缆(1)
- 7V/2 A直流壁式电源，为EVAL-CED1Z板供电
- 5 V/100 mA直流电源，为ADP1613评估板供电。

功能框图

测试设置的功能框图如图4所示。ADP1613评估板由外部+5 V电源驱动，产生ADAS3022板所需的±15 V电压。7 V直流壁式电源为EVAL-CED1Z板供电。EVAL-CED1Z板上的稳压器提供ADAS3022板所需的5 V电源。运行交流测试时，采用Audio Precision SYS-2702产生低失真输入信号。

软件安装

ADAS3022评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows XP和Windows 7(32位和64位)。如果安装文件未自动运行，可以运行光盘中的**setup.exe**文件。

若要安装软件，执行下列步骤：

1. 请先安装评估软件，再将ADAS3022评估板和EVAL-CED1Z板连接到PC的USB端口，确保PC能够正确识别评估系统。
2. 光盘文件安装完毕后，将EVAL-CED1Z板连接到ADAS3022评估板，然后按照UG-484的“电源”部分所述为EVAL-CED1Z接通电源，然后利用附送的电缆连接到PC的USB端口。
3. 检测到评估系统后，确认出现的所有对话框。这样就完成了安装。

如前文图3中所示，该软件可采集并处理FFT数据。请参考UG-484用户指南，获取有关EVAL-ADAS3022EDZ测试设置的完整信息。

欲详细了解参数定义以及如何计算信噪比(SNR)、总谐波失真(THD)和信纳比(SINAD)，请参阅ADAS3022数据手册中的“术语”部分和以下文献：数据转换手册第5章“测试数据转换器”，ADI公司。

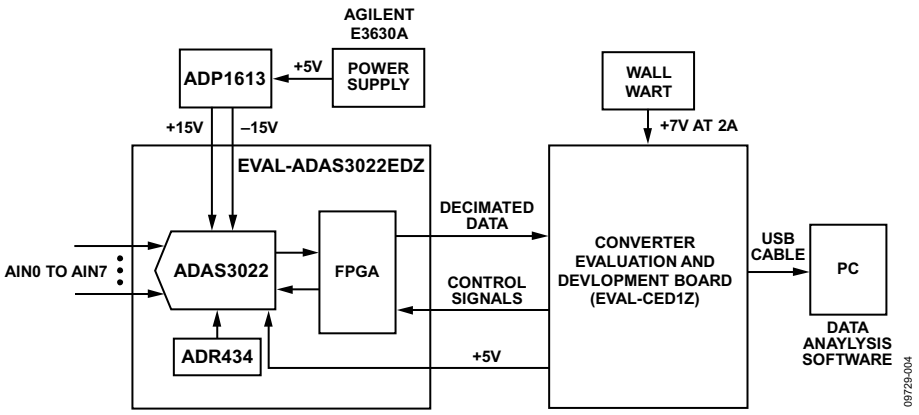


图4. 测试设置功能框图

了解详情

CN-0201 Design Support Package:
www.analog.com/CN0201-DesignSupport

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3, 5, and 7.

MT-021 Tutorial, *ADC Architectures II: Successive Approximation ADCs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

CN-0105 Circuit Note, *Single-Ended-to-Differential High Speed Drive Circuit for 16-Bit, 10 MSPS AD7626 ADC.*

CN-0237 Circuit Note, *Ultralow Power, 18-Bit, Differential PulSAR ADC Driver.*

User Guide UG-484 for EVAL-ADAS3022EDZ.

AN-1106 Application Note, *An Improved Topology for Creating Split Rails from a Single Input Voltage*

数据手册和评估板

ADAS3022 Data Sheet and Evaluation Board

ADP1613 Data Sheet

ADR434 Data Sheet

AD8031 Data Sheet

修订历史

2012年10月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09729sc-0-10/12(0)

ANALOG DEVICES

参考电路 CN-0221

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0221.

连接/参考器件	
ADuCM360/ ADuCM361	Cortex-M3的微控制器，内置双通道24位Σ-Δ型ADC
ADP1720-3.3	低压差线性调节器

采用ARM Cortex - M3的USB热电偶温度测量系统

评估和设计支持

电路评估板

CN-0221电路评估板(EVAL-ADuCM360TCZ)

设计和集成文件

ADuCM360原理图、布局文件、物料清单、源代码

电路功能与优势

本电路显示如何在精密热电偶温度监控应用中使用精密模拟微控制器ADuCM360/ADuCM361。ADuCM360/ADuCM361集成双通道24位Σ-Δ型模数转换器(ADC)、双通道可编程电流源、12位数模转换器(DAC)、1.2 V内部基准电压源、ARM Cortex-M3内核、128 kB闪存、8 kB SRAM以及各种数字外设，例如UART、定时器、SPI和I²C接口等。在本电路中，ADuCM360/ADuCM361连接到一个热电偶和一个100 Ω铂电阻温度检测器(RTD)。RTD用于执行冷结补偿。

在源代码中，ADC采样速率选择4 Hz。当ADC输入可编程增益放大器(PGA)的增益配置为32时，ADuCM360/ADuCM361的无噪声代码分辨率大于18位。

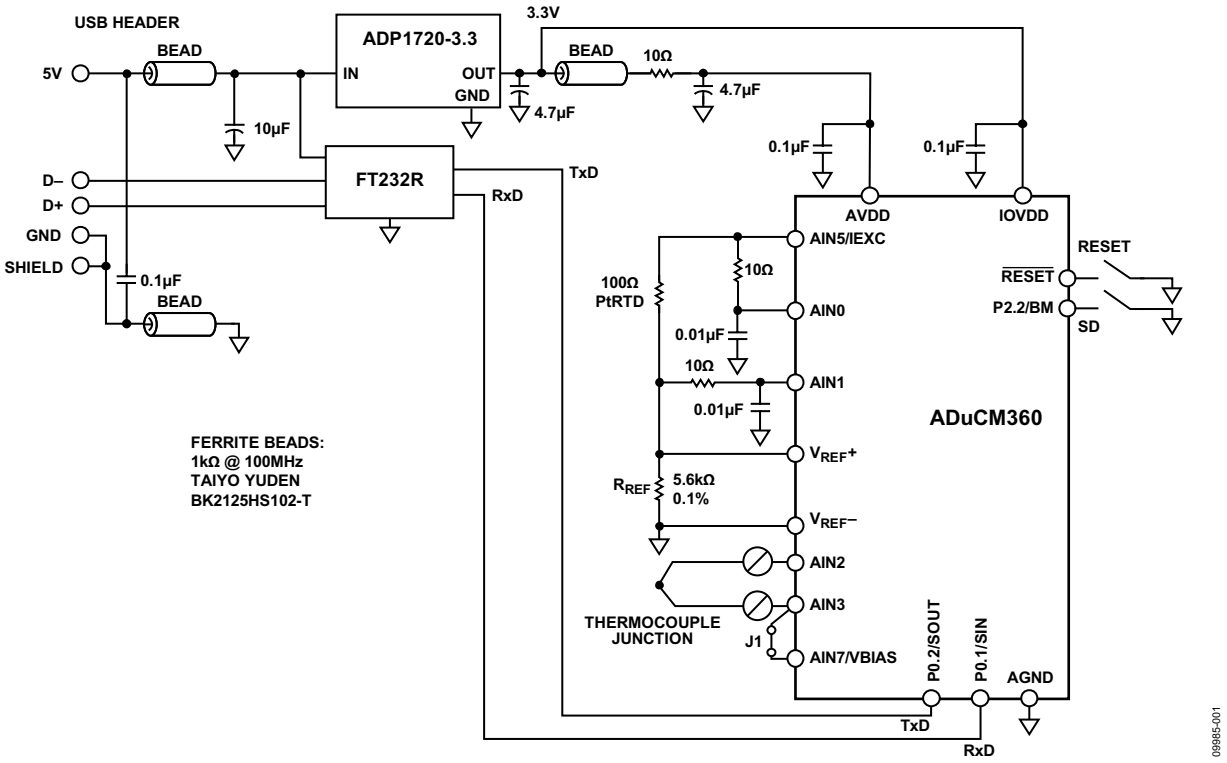


图1. ADuCM360/ADuCM361用作温度监控控制器与热电偶接口(原理示意图，未显示所有连接)

Rev. C

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2014 Analog Devices, Inc. All rights reserved.

电路描述

本应用中用到ADuCM360/ADuCM361的下列特性：

- 在软件中，为热电偶和RTD配置了32倍PGA增益的24位Σ-Δ型ADC。ADC1在热电偶信号采样与RTD电压信号采样之间连续切换。
- 可编程激励电流源，用来驱动受控电流流经RTD。双通道电流源可在0 μA至2 mA范围内配置。本例使用200 μA设置，以便将RTD自热效应引起的误差降至最小。
- ADuCM360/ADuCM361中的ADC内置1.2 V基准电压源。它的内部基准电压源精度高，适合测量热电偶电压。
- ADuCM360/ADuCM361中的ADC内置外部电压基准电压源。它可测量RTD电阻；采用比率式设置，将一个外部基准电阻(R_{REF})连接在外部VREF+和VREF−引脚上。
- 偏置电压发生器(VBIAS)。VBIAS用于将热电偶共模电压设置为AVDD/2。
- ARM Cortex-M3内核。功能强大的32位ARM内核集成了128 kB闪存和8 kB SRAM存储器，用来运行用户代码，可配置并控制ADC，通过RTD处理ADC转换，以及控制UART/USB接口的通信。
- UART用作与PC主机的通信接口。
- 两个外部开关用来强制该器件进入闪存引导模式。使SD处于低电平，同时切换RESET按钮，ADuCM360/ADuCM361便进入引导模式，而不是正常的用户模式。在引导模式下，通过UART接口可以对内部闪存重新编程。

热电偶和RTD产生的信号均非常小，因此需要使用PGA来放大这些信号。

本应用使用的热电偶为T(铜-康铜)型，其温度范围为−200°C至+350°C。灵敏度约为40 μV/°C，这意味着ADC在双极性模式和32倍PGA增益设置下可以覆盖热电偶的整个温度范围。

RTD用于执行冷结补偿。本电路使用铂100 Ω RTD，型号为Enercorp PCS 1.1503.1。它采用0805表贴封装。温度变化率为0.385 Ω/°C。

注意，基准电阻RREF应为精密5.6 kΩ (±0.1%)电阻。

ADuCM360/ADuCM361的USB接口通过FT232R UART转USB收发器实现，它将USB信号直接转换为UART。

除图1所示的去耦外，USB电缆本身还须采用铁氧体磁珠来增强EMI/RFI保护功能。本电路所用铁氧体磁珠为Taiyo Yuden #BK2125HS102-T，它在100 MHz时的阻抗为1000 Ω。

本电路必须构建在具有较大面积接地层的多层印刷电路板(PCB)上。为实现最佳性能，应采用适当的布局、接地和去耦技术(请参考教程MT-031——实现数据转换器的接地并解开"AGND"和"DGND"的谜团、教程MT-101——去耦技术、以及ADuCM360TCZ评估板布局)。

评估该电路所用的PCB如图2所示。

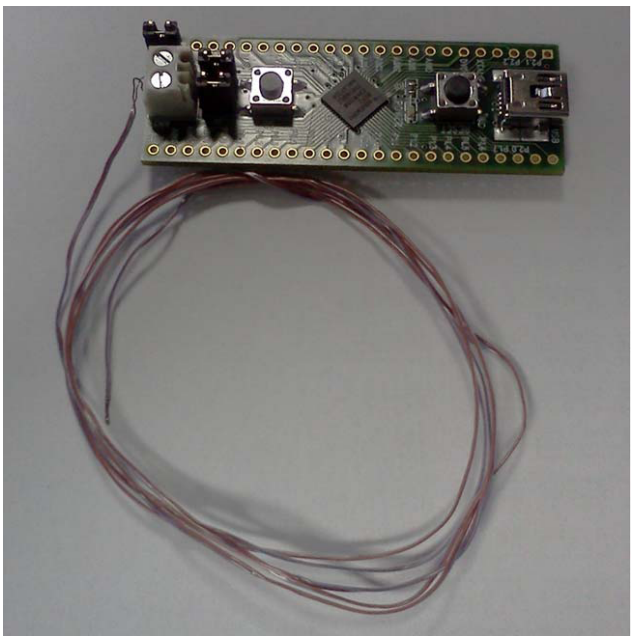


图2. 本电路所用的EVAL-ADuCM360TCZ板

代码说明

用来测试电路的源代码链接在CN0221设计支持包中：
http://www.analog.com/CN0221-DesignSupport

UART配置为波特率9600、8数据位、无极性、无流量控制。如果本电路直接与PC相连，则可以使用“超级终端”(HyperTerminal)等通信端口查看程序来查看该程序发送给UART的结果，如图3所示。

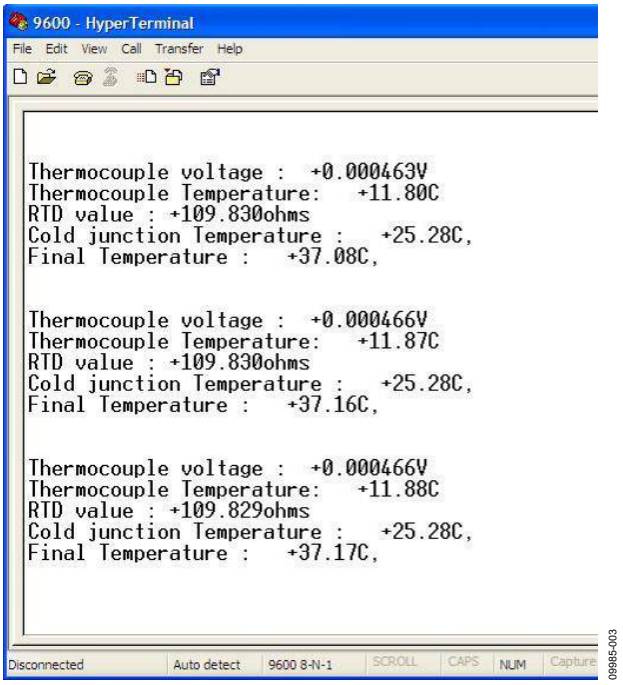


图3.“超级终端”通信端口查看程序的输出

测量热电偶和RTD的温度，以获得温度读数。通过查找表，将RTD温度转换为它的等效热电偶电压(可查看ISE公司的ITS-90 T型热电偶表)。这两个电压相加以得出热电偶的绝对温度值。

首先，V1是热电偶两条线之间测得的电压。通过查找表，测量RTD电压并转换为温度值；然后，该温度值再转换为它的等效热电偶电压(V2)。随后，V1和V2相加得出总热电偶电压值，此数值经转换后作为最终的温度测量值。

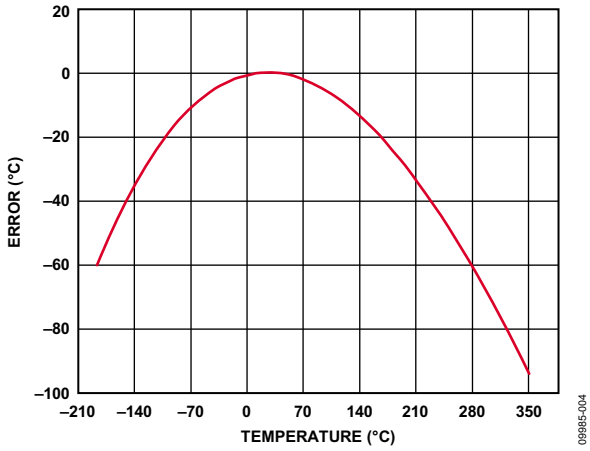


图4. 使用简单线性逼近法时的误差

最初，这一转换是基于一个简单的线性假设：热电偶的温度为40 µV/°C。从图4可以看出，只有针对0°C左右的小范围温度，如此转换所产生的误差才是可以接受的。计算热电偶温度的更好方法是对正温度使用6阶多项式，对负温度使用7阶多项式。这需要进行数学运算，导致计算时间和码字大小增加。适当的折衷是针对固定数量的电压计算相应的温度，然后将这些温度存储在一个数组中，其间的值利用相邻点的线性插值法计算。从图5可以看出，使用这种方法时误差显著降低。图5表示使用理想热电偶电压的算法误差。

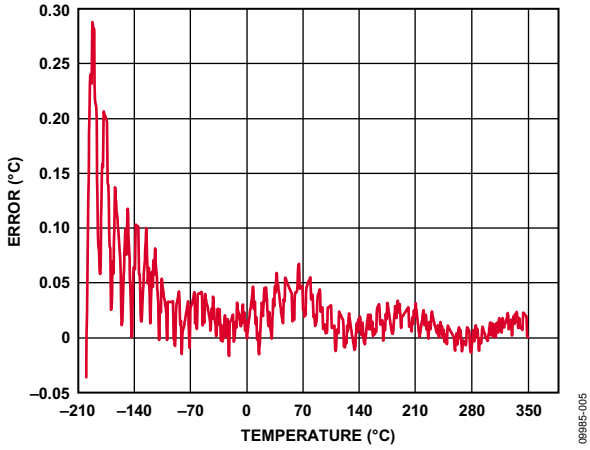


图5. 使用分段线性逼近法时的误差
(采用52个校准点和理想测量值)

图6表示在ADuCM360上采用ADC1测量全热电偶工作范围内的52个热电偶电压，所产生的误差。整体最大的误差为<1°C。

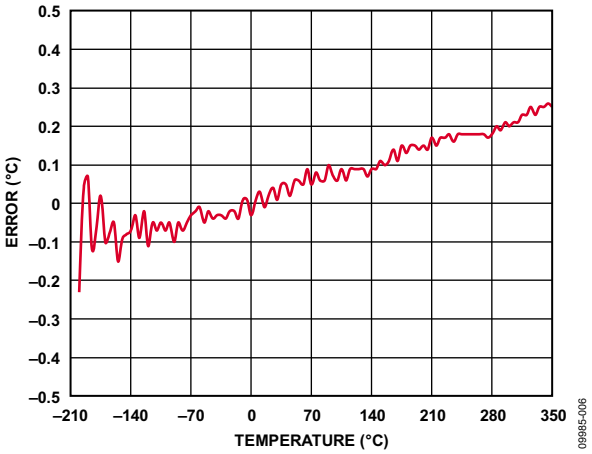


图6. 使用分段线性逼近法时的误差
(采用ADuCM360/ADuCM361测量的52个校准点)

像热电偶一样，RTD温度可使用查找表的方法计算与实现。注意，描述RTD温度与电阻关系的多项式与描述热电偶的多项式不同。

欲了解有关线性化和实现RTD最佳性能的详细信息，请参考应用笔记AN-0970：利用ADuC706x微控制器实现RTD接口和线性化。

常见变化

请注意，ADuCM360/ADuCM361可以通过标准串行接口编程或调试。

对于标准UART至RS-232接口，可以用ADM3202等器件代替FT232R收发器，前者需采用3 V电源供电。对于更宽的温度范围，可以使用其它热电偶，例如J型热电偶。为使冷结补偿误差最小，可以让一个热敏电阻与实际的冷结接触，而不是把它放在PCB上。

针对冷结温度测量，可以用一个外部数字温度传感器来代替RTD和外部基准电阻。例如，ADT7410可以通过I^2C接口连接到ADuCM360/ADuCM361。

有关冷结补偿的更多信息，请参阅ADI公司的《信号调理》第7章“温度传感器”。

如果USB连接器与本电路之间需要隔离，则应增加隔离器件ADuM3160/ADuM4160。

电路评估与测试

为测试与评估电路，将热电偶测量和RTD测量单独进行评估。

热电偶测量测试

基本测试设置如图7。热电偶与J5相连，必须安装J1跳线以便对AIN7/VBIAS引脚进行热电偶共模电压设置。电路板从PC的USB连接获得电源。

使用两种方法来评估本电路的性能。首先使用连接到电路板的热电偶来测量冰桶的温度,然后测量沸水的温度。

使用Wavetek 4808多功能校准仪来充分评估误差，如图4和图6所示。这种模式下，校准仪代替热电偶作为电压源，如图7所示。为了评估T型热电偶的整个范围，利用校准仪设置T型热电偶–200°C至+350°C的正负温度范围之间52个点的等效热电偶电压。(可查看ISE公司的ITS-90 T型热电偶表)。

为评估查找算法的精度，将551电压读数(等效温度范围：–200°C至+350°C，间隔+1°C)送往温度计算函数。图4和图5表示以线性法和分段线性逼近法计算的误差。

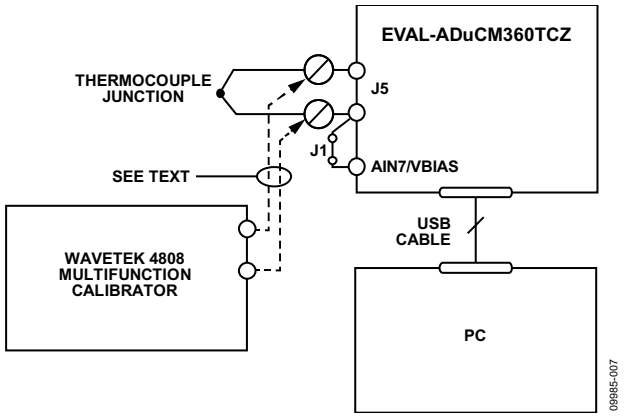


图7. 用于在热电偶完整输出电压范围内校准和测试电路的设置

RTD测量测试

为评估RTD电路和线性化源代码，以精确可调节的源电阻替代板上的RTD。采用仪器为1433-Z Decade Resistor。RTD值在90 Ω至140 Ω之间，表示的RTD温度范围为−25°C至+114°C。

图8表示测试设置电路，图9表示RTD测试的误差结果。

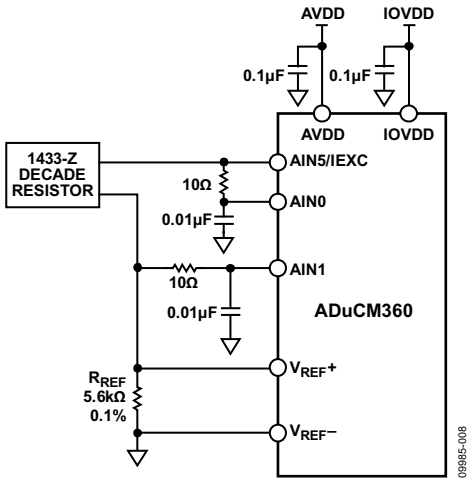


图8. 用于测量RTD误差的测试设置

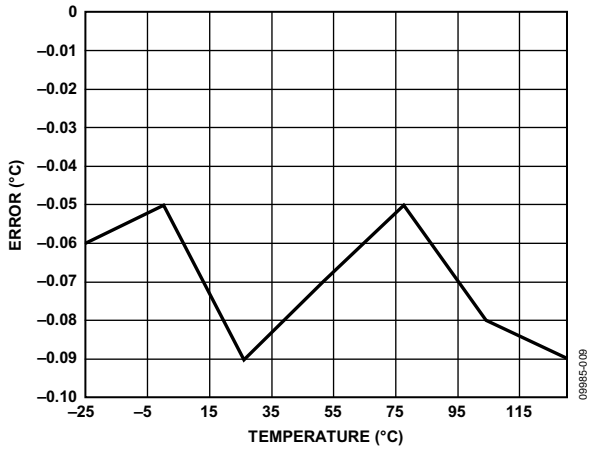


图9. RTD测量误差，以°C表示
(采用分段线性代码和ADC0测量)

了解详情

CN0221 Design Support Package:
http://www.analog.com/CN0221-DesignSupport

ADIsimPower Design Tool.

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 7, "Temperature Sensors."

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 8, "ADCs for Signal Conditioning."

Looney, Mike. *RTD Interfacing and Linearization Using an ADuC706x Microcontroller.* AN-0970 Application Note. Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics*. Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications.* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques.* Analog Devices.

ITS-90 Table for Type T Thermocouple.

数据手册和评估板

ADuCM360/ADuCM361 Data Sheet

ADuCM360/ADuCM361 Evaluation Kit

ADM3202 UART to RS232 Transceiver Data Sheet

ADP120 Data Sheet

ADP1720 Data Sheet

修订历史

2014年4月—修订版B至修订版C

更改电路功能与优势部分 1
更改电路描述部分 2
更改常见变化部分 4

2013年12月—修订版A至修订版B

更改代码描述部分 3

2013年8月—修订版0至修订版A

更改标题 1

2012年5月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN09985sc-0-4/14(C)

ANALOG DEVICES

参考电路 CN-0229

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0229.

连接/参考器件	
AD5750-2	输出范围可编程的工业电流/电压输出驱动器
AD5686R	四通道、16位nanoDAC+，内置2.5 V、2 ppm/°C片内基准电压源
ADuM5400	集成DC/DC转换器的四通道隔离器
ADuM1301	三通道数字隔离器

用于I/O卡和PLC应用的4通道、灵活、可配置、电压和电流输出电路

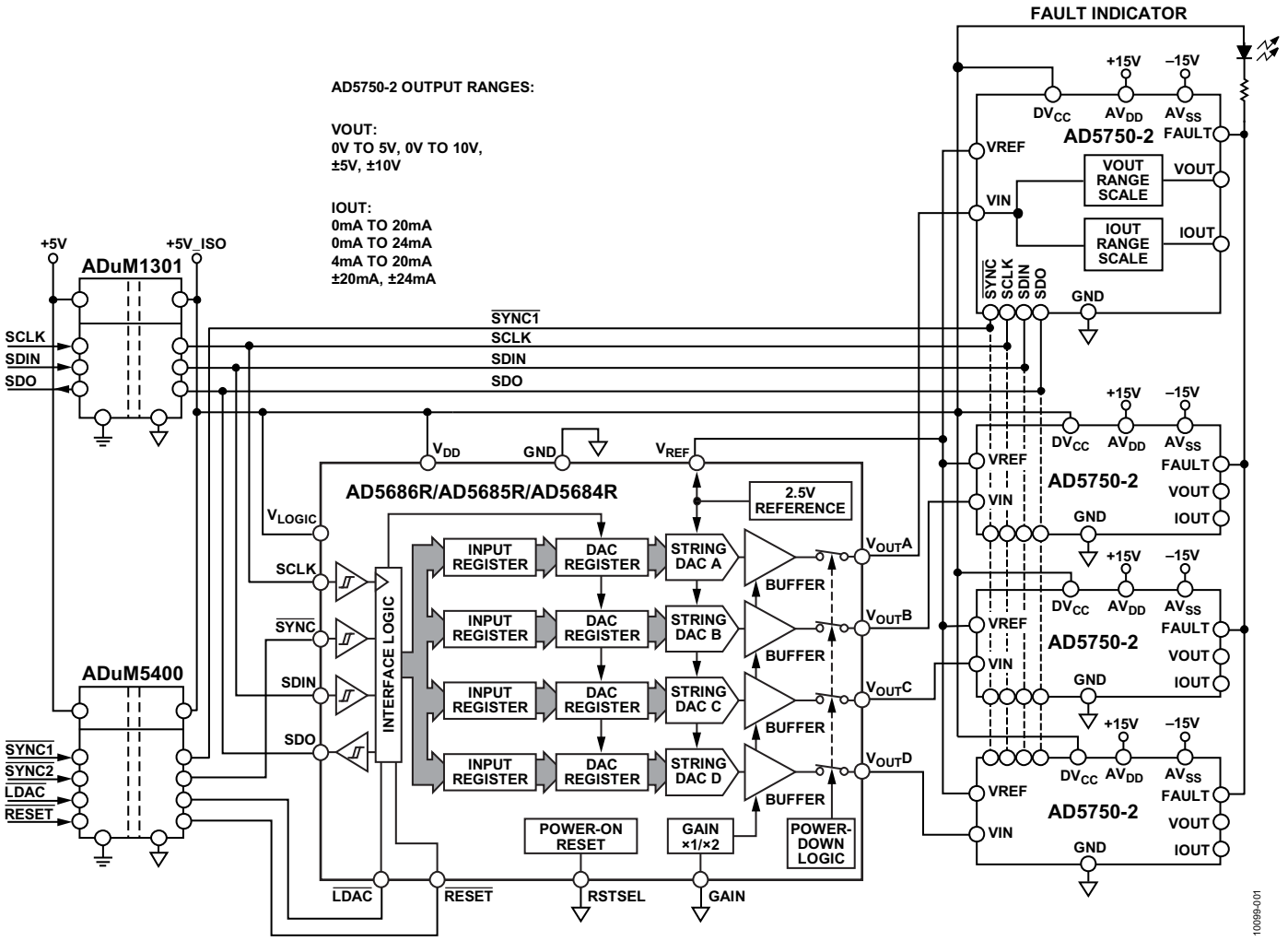


图1. 模拟输出电路的原理示意图(未显示所有连接和保护电路)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

评估和设计支持

电路评估板

CN-0229电路评估板(EVAL-CN0229-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一种仅使用两个模拟器件的多通道、灵活的模拟输出解决方案，它满足多通道I/O卡、可编程逻辑控制器(PLC)和分布式控制系统(DCS)应用的大部分要求。具有轨到轨缓冲输出的四通道、16位nanoDAC+AD5686R配合四个工业电流/电压输出驱动器AD5750-2使用，可提供所有典型的电流和电压输出范围、16位分辨率且无失码、0.05%的线性度以及小于0.1%的输出误差。

AD5686R具有高驱动能力(最高±5 mA)、超低漂移(2 ppm/°C，典型值)、2.5 V基准电压源，能够同时为AD5686R和AD5750-2提供基准电压，确保电路的低噪声、高精度、低温漂。

ADuM1301和ADuM5400对电源和模拟信号链与主机控制器之间的所有必要信号提供2500 V rms隔离。

对于需要4个以上通道的多通道I/O卡应用，多个AD5686R可以菊花链形式连接，且不需要额外的外部数字I/O电路。这样成本便降至最低，特别是对于高通道数隔离应用。

该电路还具有一些支持工业应用的重要特性，如片内输出故障检测、通过CRC执行分组差错检验(PEC)、灵活的上电选项和ESD保护(AD5686R为4 kV，人体模型，AD5750-2为3 kV，人体模型)，非常适合构建鲁棒的工业控制系统。在大批量生产中，它无需外部精密电阻或校准程序就能保持一致的性能，因而是PLC或DCS模块的理想选择。

电路描述

AD5750/AD5750-1/AD5750-2是单通道、低成本、精密电压/电流输出驱动器，设计用于满足工业过程控制应用的需要。输出电压范围可以针对PLC和DCS应用的标准输出范围进行编程：0 V至5 V、0 V至10 V、−5 V至+5 V和−10 V至+10 V。针对标准范围，还提供了20%的超范围设置，由此便可得到下列选项：0 V至+6 V、0 V至+12 V、-6 V至+6 V和-12 V至+12 V。

电流输出通过单独的引脚提供，可以编程为以下范围：+4 mA至+20 mA、0 mA至+20 mA、−20 mA至+20 mA、0 mA至+24 mA和−24 mA至+24 mA。单极性范围具有2%的超范围设置。

由于AD5750/AD5750-1/AD5750-2的电流输出既可以是源电流，也可以是吸电流，因此它能与广泛的传感器或执行器接口。如果需要，可以将电压和电流输出引脚连接在一起，以便将系统配置为单通道输出。

一般而言，电流输出电路需要至少一个精密电阻，用于电流检测。电路的电流精度和温度漂移特性部分取决于电阻和基准电压。AD5750/AD5750-1/AD5750-2内置高精度、低漂移电阻，如果需要还可以使用外部电阻。要提高输出电流在全温度范围内的稳定性，方法之一是在AD5750/AD5750-1/AD5750-2的REXT1和REXT2引脚连接一个外部低漂移电阻来替代内部电阻。外部电阻通过输入移位寄存器进行选择。如果不使用外部电阻选项，REXT1和REXT2引脚应保持悬空。

AD5686R是一款四通道、16位、轨到轨电压缓冲输出nanoDAC+，片内集成一个典型值为2 ppm/°C、最大值为5 ppm/°C的2.5 V基准电压源。片内基准电压源可驱动所有四个AD5750-2的基准输入，具有0.05 Ω的低输出阻抗，源电流和吸电流最高可达5 mA。AD5686R内置一个上电复位电路，确保DAC输出上电至0 V并保持该电平，直到执行一次有效的写操作为止。

AD5686R DAC与AD5750-2驱动器之间的接口简单，无需外部基准电压源或精密电阻。AD5686R的输出电压范围是0 V到2.5 V，与AD5750-2的输入范围匹配。此外，AD5686R的基准输出电压为2.5 V，与AD5750-2的基准输入要求完全匹配。

ADuM1301是一款三通道数字隔离器。ADuM5400是一款四通道数字隔离器，集成隔离式DC/DC转换器。它们均基于*i*Coupler®技术，用来在信号链与系统微控制器之间实现隔离，隔离额定值为2.5 kV rms。ADuM5400为副边的5 V电路提供5 V隔离电源。

用于PLC和DCS应用的器件所需的ESD保护和过压保护一般远高于形式上的推荐要求。AD5686R和AD5750-2的各引脚内置ESD保护二极管，可以防止4 kV(AD5686R)和3 kV(AD5750-2)瞬变(人体模型)损害器件。但是，工业控制环境可能会使I/O电路遭受高得多的瞬变。

使用外部54 V、600 W瞬变电压抑制器(TVS)作为增强ESD保护的第一级。在AD5750-2的VSENSE+和VSENSE−引脚上与1 kΩ、0.5 W电阻串联地放置肖特基功率二极管，在VOUT和IOUT引脚上放置50 mA、30 V自恢复保险丝。这些保护电路置于EVAL-CN0229-SDPZ电路板中，以提供50 V过压保护和50 mA过流保护。图1的原理示意图未显示可选的外部保护电路，但可以在CN0229设计支持包的详细原理图(**EVAL-CN0229-SDPZ-PADSSchematic** pdf文件)中找到：http://www.analog.com/CN0229-DesignSupport。

本电路必须构建在具有较大面积接地层的多层电路板(PCB)上。为实现最佳系统性能和低EMI，请采用适当的布局、接地和去耦技术(请参考指南MT-031——实现数据转换器的接地并解开AGND和DGND的谜团以及指南MT-101——去耦技术)。

测量

对于PLC、DCS和其它过程控制系统，积分非线性(INL)、微分非线性(DNL)和输出误差是最重要的性能指标。AD5750-2具有非常灵活并且可配置的输出范围，可以满足应用需要。该电路的INL、DNL和输出误差测量结果分别如图2、图3和图4所示。数据是在25°C时在电压输出模式下获得的。AD5750-2范围设置为0 V至5 V。所有其它范围的测试结果如表1所列。

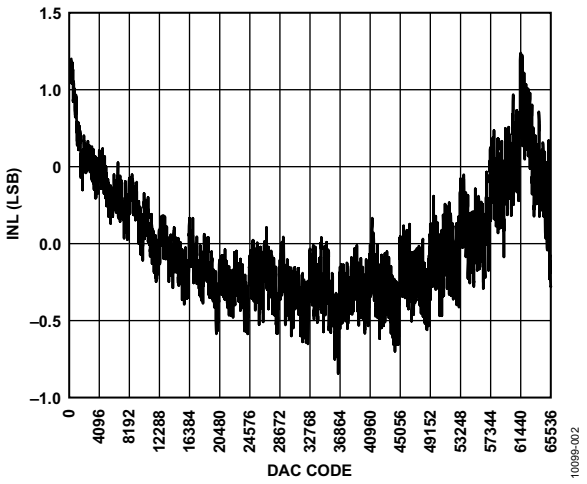


图2. 0 V至5 V输出范围的INL

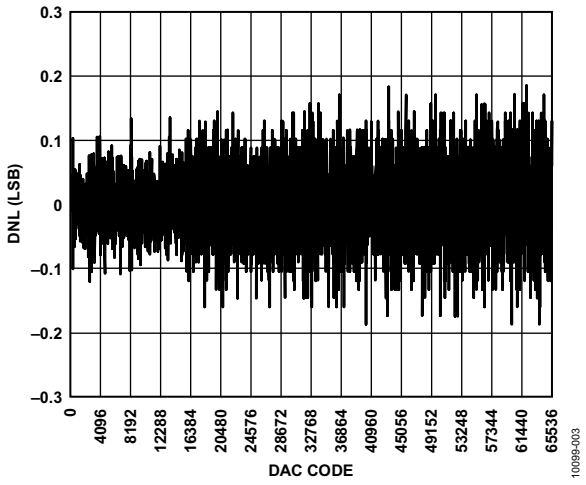


图3. 0 V至5 V输出范围的DNL

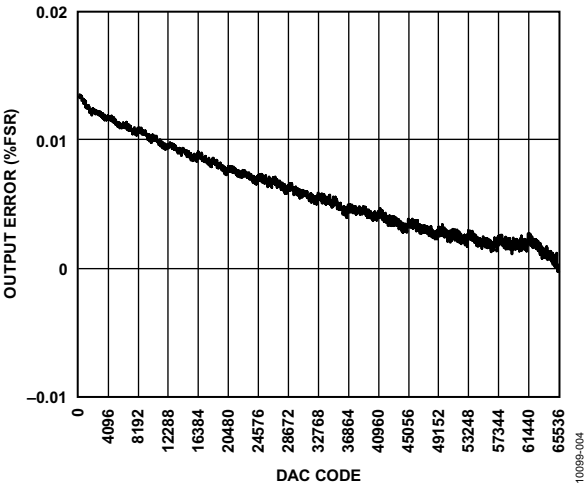


图4. 0 V至5 V输出范围的输出误差

表1. 所有输出范围的测试结果

范围	电流检测电阻	INL (LSB)	线性度(%FSR)	输出误差(%FSR)
0 V至+5 V	无关	1.3	0.002	0.01
0 V至+10 V	无关	1.1	0.002	0.02
−5 V至+5 V	无关	1.4	0.002	0.02
−10 V至+10 V	无关	1.2	0.002	0.02
0 V至+6 V	无关	1.9	0.003	0.02
0 V至+12 V	无关	1.4	0.002	0.05
−6 V至+6 V	无关	1.3	0.002	0.03
−12 V至+12 V	无关	1.7	0.003	0.05
−2.5 V至+2.5 V	无关	1.3	0.002	0.03
+4 mA至+20 mA	内部	5.3	0.008	0.07
0 mA至+20 mA	内部	4.2	0.006	0.06
0 mA至+24 mA	内部	2.9	0.004	0.05
−20 mA至+20 mA	内部	5.4	0.008	0.02
−24 mA至+24 mA	内部	3.9	0.006	0.02
+4 mA至+20mA	外部	2.0	0.003	0.04
0 mA至+20mA	外部	1.7	0.003	0.04
0 mA至+24mA	外部	1.6	0.002	0.04
−20 mA至+20 mA	外部	3.7	0.006	0.03
−24 mA至+24 mA	外部	4.4	0.007	0.03
+3.92 mA至+20.4 mA	内部	1.7	0.014	0.11
0 mA至+20.4 mA	内部	2.9	0.006	1.86
0 mA至+24.5 mA	内部	2.5	0.005	0.30

表1所示测试结果是在25°C下使用EVAL-CN0229-SDPZ电路板的第一通道和Agilent E3631A直流电源，利用Agilent 34401A数字万用表测得的。

注意，客户需要调整输出范围3.92 mA至20.4 mA、0 mA至20.4 mA和0 mA至24.5 mA，以便与4 mA至20 mA、0 mA至20 mA和0 mA至24 mA范围完全匹配。0 mA至20.4 mA范围下的1.86% FSR输出误差包括增益误差，增益误差由客户通过校准轻松消除。

死区以GND为参考，低至约10 mV。所有线性度测试结果使用一个递减的数据范围256到65,535计算。对于3.92 mA至20.4 mA、0 mA至20.4 mA和0 mA至24.5 mA，低死区大于其他标准范围，测量数据范围为1000到65,535。

常见变化

AD5685R(14位)和AD5684R(12位)与AD5686R引脚兼容，适合不需要16位分辨率的应用。

对于需要通道间隔离的应用，单通道DAC(例如16位的AD5660、14位的AD5640和12位的AD5620)是较好的选择。

对于单通道应用，详情参见CN-0202、CN-0203和CN-0204电路笔记。

AD5623R(12位)、AD5643R(14位)和AD5663R(16位)是双通道nanoDAC，AD5624R(12位)、AD5644R(14位)和AD5664R(16位)是四通道nanoDAC器件，均适合多通道应用。AD5628/AD5648/AD5668是八通道12/14/16位SPI电压输出denseDAC，片内集成5 ppm/°C基准电压源。

AD5750和AD5750-1驱动器与AD5750-2引脚兼容。AD5750在4.096 V基准电压下可接受0 V至4.096 V的输入。AD5750-1在1.25 V基准电压下可接受0 V至2.5 V的输入。AD5751是单极性模拟输出驱动器，使用50 V AVDD电源时，可以提供40 V输出。

电路评估与测试

设备要求(可以用同等设备代替)

- 系统演示平台(EVAL-SDP-CB1Z)
- CN-0229电路评估板(EVAL-CN0229-SDPZ)
- CN-0229评估软件
- Agilent 34401A 6.5数字万用表
- Agilent E3631A 0 V至~6 V/5 A ±25 V/1 A三路输出直流电源
- 带USB接口的PC(Windows® 2000或Windows XP)
- National Instruments GPIB转USB-B接口和电缆

开始使用

将CN-0229评估软件光盘放入PC的光盘驱动器，加载评估软件。打开“**My Computer**(我的电脑)”，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图5所示为测试设置的功能框图。**EVAL-CN0229-PADSSchematic** pdf文件包含CN-0229评估板的详细电路原理图。此文件位于CN-0229设计支持包中：**http://www.analog.com/CN0229-DesignSupport**。

设置

EVAL-CN0229-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上的CON A或CON B连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为+15 V、−15 V和+6 V输出后，关闭电源。

在断电情况下，将一个+15 V电源连接到CN1的+15 V引脚，将一个−15 V电源连接到CN1的−15 V引脚，将GND连接到CN1的GND引脚。以同样方式将+6 V连接到CN2。接通电源，然后将SDP板附带的USB电缆连接到PC上的USB端口。注意：接通EVAL-CN0229-SDPZ的直流电源之前，请勿将该USB电缆连接到SDP板上的微型USB连接器。

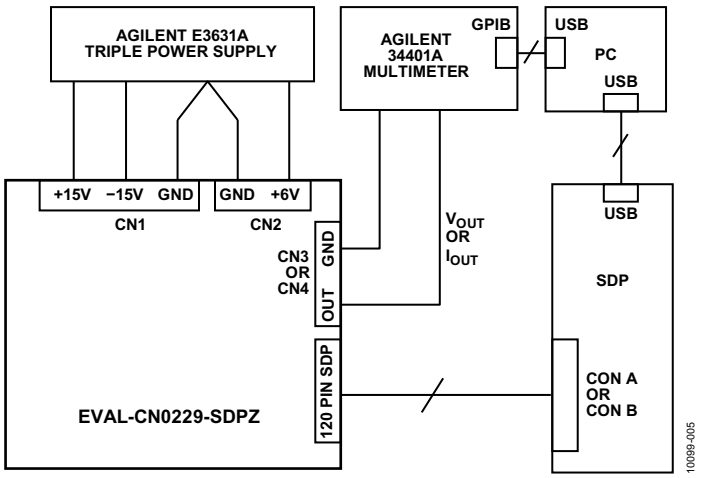


图5. 测试设置功能框图

表2. EVAL-CN0229-SDPZ的跳线设置(以粗体字显示的值为默认设置)

跳线[1]	描述	设置	功能
JP1_[CH]	VSENSE+设置	**短路**	**通道[CH]的VSENSE+与VOUT内部短接[CH]。**
		开路	通道[CH]的VSENSE+与VOUT无内部连接。
JP2_[CH]	VSENSE−设置	**短路**	**通道[CH]的VSENSE−与GND内部短接。**
		开路	通道[CH]的VSENSE−与VOUT无内部连接。
JP3_[CH]	VOUT和IOUT引脚短路	短路	通道[CH]的VOUT和IOUT短接在一起。
		开路	**通道[CH]的VOUT和IOUT无内部连接。**
JP4_[CH]	设置外部补偿电容	短路	为通道[CH]增加1 nF补偿电容。
		开路	**移除通道[CH]的1 nF补偿电容。**

[1]注意：[CH] = 1、2、3或4。

测试

设置好测试设备后，将CN3的VOUT引脚或CN4的IOUT引脚连接到Agilent 34401A的输入端。根据输入信号类型(电流或电压)，确保Agilent 34401A前面板上的电缆连接正确。测试INL、DNL和输出误差需要相当长的时间，因为AD5686R 16位DAC的所有电平都需要由Agilent 34401A设置并测量。

利用CD中提供的软件，可以通过PC设置DAC代码。需要使用自动测试程序来逐步测试各个代码并分析数据。CD中未提供此程序，必须由客户根据测试设置所用特定万用表的要求予以实现。

在图5所示的测试配置中，利用National Instruments GPIB转USB-B接口和电缆，Agilent 34401A万用表的GPIB输出与PC上的另一个USB端口接口。这样，万用表读数就能与载入PC中Excel电子表格的各代码对应。然后根据业界标准定义分析这些数据，以获得INL、DNL和输出误差。

欲详细了解参数定义以及如何从测量数据计算INL、DNL和输出误差，请参阅AD5686R数据手册的“术语”部分和以下文献：数据转换手册第5章“测试数据转换器”，ADI公司。

了解详情

CN-0229 Design Support Package:
http://www.analog.com/CN0229-DesignSupport

Slattery, Colm, Derrick Hartmann, and Li Ke, "PLC Evaluation Board Simplifies Design of Industrial Process Control Systems." *Analog Dialogue* (April 2009).

CN-0202 Circuit Note, *Flexible High Accuracy, Low Drift, PLC/DCS Analog Output Module.*

CN-0203 Circuit Note, *Flexible PLC/DCS Analog Output Module Using Only Two Analog Components.*

CN-0204 Circuit Note, *Flexible, High Voltage, High Accuracy, Low Drift PLC/DCS Analog Output Module.*

CN-0063 Circuit Note, *16-Bit Fully Isolated Voltage Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0064 Circuit Note, *16-Bit Fully Isolated 4 mA to 20 mA Output Module Using the AD5662 DAC, ADuM1401 Digital Isolator, and External Amplifiers*, Analog Devices.

CN-0065 Circuit Note, *16-Bit Fully Isolated Output Module Using the AD5422 Single Chip Voltage and Current Output DAC and the ADuM1401 Digital Isolator*, Analog Devices.

CN-0066 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC and the ADuM5401 Digital Isolator*, Analog Devices.

CN-0067 Circuit Note, *Fully Isolated Input Module Based on the AD7793 24-Bit Σ-Δ ADC, the ADuM5401 Digital Isolator, and a High Performance In-Amp*, Analog Devices.

CN-0097 Circuit Note, *Simplified 12-Bit Voltage and 4 mA-to-20 mA Output Solution Using the AD5412*, Analog Devices.

CN-0209 Circuit Note, *Fully Programmable Universal Analog Front End for Process Control Applications*, Analog Devices.

AN-0971 Recommendations for Control of Radiated Emissions with isoPower Devices by Mark Cantrell

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Walt Kester, *Practical Design Techniques for Sensor Signal Conditioning, Analog Devices*, 1999, ISBN 0-916550-20-6

Walt Kester, *Data Conversion Handbook*, Chapter 5, Analog Devices.

数据手册和评估板

CN-0229 Circuit Evaluation Board (EVAL-CN0229-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD5750-2 Data Sheet and Evaluation Board

AD5686R Data Sheet and Evaluation Board

ADuM5400 Data Sheet and Evaluation Board

ADuM1301 Data Sheet and Evaluation Board

修订历史

2012年4月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

CN10099sc-0-4/12(0)

ANALOG DEVICES

参考电路 CN-0232

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0232.

连接/参考器件	
ADF4350	ADF4350集成VCO的小数N分频PLL频率合成器
ADF4153	ADF4153小数N分频PLL频率合成器

将集成VCO和外部PLL电路的频率合成器杂散输出降至最低

评估和设计支持

电路评估板

ADF4350评估板(EVAL-ADF4350EB2Z)

ADF4153评估板(EVAL-ADF4153EBZ1)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路使用带集成式VCO和外部PLL的ADF4350频率合成器，通过隔离PLL频率合成器电路与VCO电路将杂散输出降至最低。

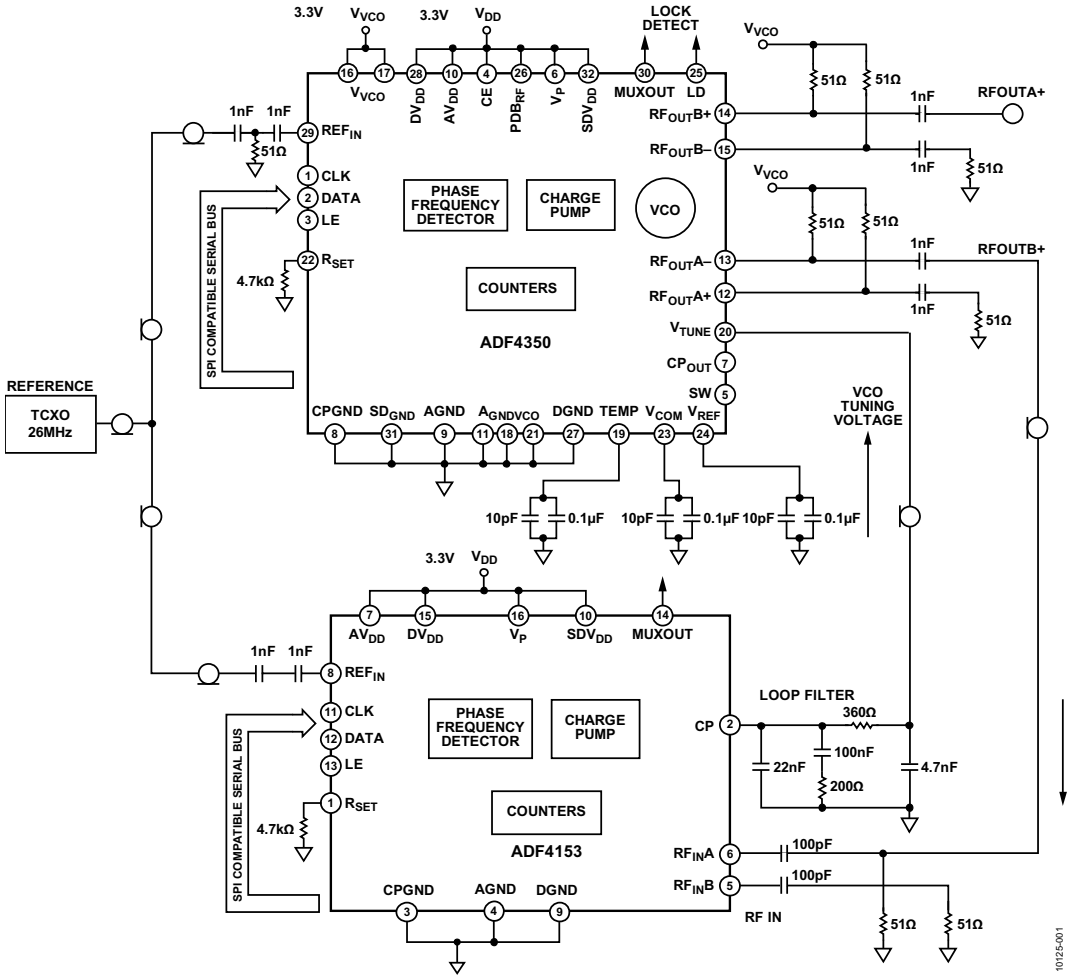


图1. ADF4153 PLL与ADF4350相连(原理示意图，所有连接和去耦均未显示)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

集成PLL和VCO的器件可从数字PLL电路馈通至VCO，由于PLL电路靠近VCO，会导致较高的杂散电平。

图1所示电路使用完全集成的小数N分频PLL和VCO ADF4350，配合ADF4153 PLL使用时，它可产生137.5 MHz至4400 MHz范围内的频率。

除了杂散性能改进外，使用外部PLL的另一潜在优势是可以增加频率分辨率。例如，如果选择ADF4157 PLL取代ADF4153，PLL的频率分辨率可精细至0.7 Hz。

电路描述

ADF4350是一款宽带PLL和VCO，由三个独立的多频段VCO组成。每个VCO涵盖约700 MHz的范围(VCO频率之间有部分重叠)。这样可提供2.2 GHz至4.4 GHz的基本VCO频率范围。低于2.2 GHz的频率可使用ADF4350的内部分频器生成。

对于大多数应用，ADF4350的内部PLL用于锁定VCO。除了锁定PLL，PLL电路的另一重要功能是VCO频段选择，即使用内部PLL的内部参考(R)和反馈(N)计数器比较VCO输出和参考输入。要完成频率生成，必须使能内部PLL，且必须设置所需频率。一旦频段选择已经耗去足够的时间，内部PLL可禁用，最后，可使能外部PLL。外部PLL比较参考频率与VCO输出频率以产生稳定的直流电压，用以锁定PLL。

图2显示了使用ADF4350内部PLL和VCO在RF_{OUT}A+上测得的输出频率杂散，ADF4153 PLL禁用。请注意，13 MHz和26 MHz时存在PFD杂散。

图3显示了ADF4350内部PLL电路禁用、外部ADF4153 PLL有效时，在RF_{OUT}A+上测得的输出杂散。在此模式下，ADF4153的电荷泵输出驱动环路滤波器，后者又驱动ADF4350的V_{TUNE}输入。V_{TUNE}输入控制ADF4350 VCO输出频率。

比较图2和图3可发现，在图2中由于鉴频鉴相器(PFD)频率(13 MHz和26 MHz时)产生的杂散在图3中消失在噪底中。

常见变化

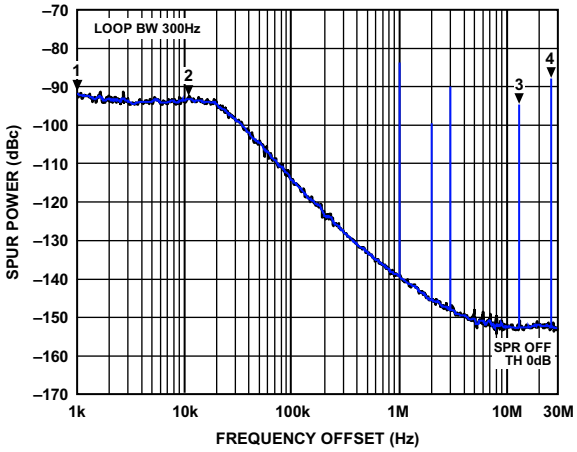
可以选择不同的PLL。ADF4350和ADF4153内的小数N分频PLL具有PFD/4095的最低频率分辨率。如果需要更精细的分辨率，可以选择ADF4157。PLL的分辨率为$PFD/2^{25}$，从而提供<1 Hz的超精细分辨率。

对于需要更简单的软件编程能力的应用，ADF4150 PLL与ADF4350软件兼容，简化了软件编程序列。

R&S FSUP SIGNAL SOURCE ANALYZER

SETTINGS	RESIDUAL NOISE (T1 WITHOUT SPURS)	SPUR LIST
SIGNAL FREQUENCY: 1.6000GHz	INT PHN (1.0k .. 30.0M): –49.1dBc	1.000MHz –83.82dBc
SIGNAL LEVEL: 5.44dBm	RESIDUAL PM: 0.285°	2.001MHz –99.68dBc
CROSS CORR MODE: HARMONIC 1	RESIDUAL FM: 3.24kHz	3.000MHz –89.92dBc
INTERNAL REF TUNED: INTERNAL PHASE DET	RMS JITTER: 0.4946ps	13.000MHz –94.70dBc

PHASE NOISE (dBc/Hz)	MARKER 1 (T1)	MARKER 2 (T1)	MARKER 3 (T1)	MARKER 4 (T1)
RF ATTEN: 5dB	1kHz	10.98633kHz	13.00011MHz	26.00002MHz
TOP –70dBc/Hz	–91.84dBc/Hz	–93.42dBc/Hz	–94.7dBc	–87.89dBc



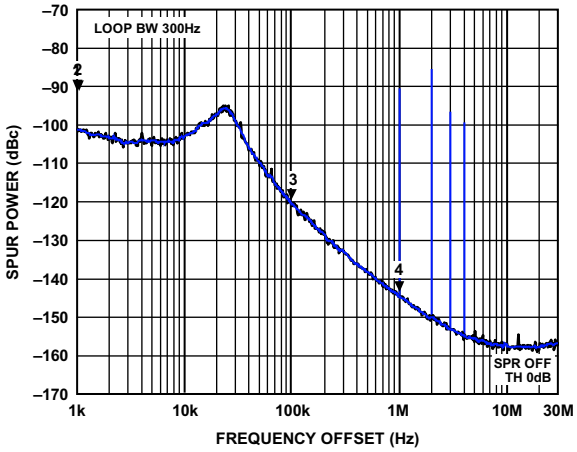
10125-002

图2. ADF4350在1.6 GHZ时的PFD杂散

R&S FSUP SIGNAL SOURCE ANALYZER

SETTINGS	RESIDUAL NOISE (T1 WITHOUT SPURS)	SPUR LIST
SIGNAL FREQUENCY: 1.6000GHz	INT PHN (1.0k .. 30.0M): –53.3dBc	1000.0kHz –90.44dBc
SIGNAL LEVEL: 1.71dBm	RESIDUAL PM: 0.174°	2.000MHz –85.60dBc
CROSS CORR MODE: HARMONIC 1	RESIDUAL FM: 1.846kHz	3.000MHz –96.36dBc
INTERNAL REF TUNED: INTERNAL PHASE DET	RMS JITTER: 0.3025ps	4.000MHz –99.28dBc

PHASE NOISE (dBc/Hz)	MARKER 1 (T1)	MARKER 2 (T1)	MARKER 3 (T1)	MARKER 4 (T1)
RF ATTEN: 5dB	1kHz	1kHz	100kHz	1MHz
TOP –70dBc/Hz	–101.23dBc/Hz	–101.23dBc/Hz	–120.62dBc	–144.68dBc



10125-003

图3. 使用ADF4153 PLL时， ADF4350在1.6 GHZ时的PFD杂散

电路评估与测试

CN-0232使用EVAL-ADF4350EB2Z板来评估所述电路，仅略作修改以加快设置和评估。EVAL-ADF4350EB2Z板使用标准ADF4350编程软件，该软件包含在评估板附带的光盘上。EVAL-ADF4153EBZ1评估板自带用于ADF4153 PLL的软件。

设备要求

- 带编程软件的EVAL-ADF4350EB2Z。
- 带编程软件的EVAL-ADF4153EBZ1。
- 5.5 V电源。
- R&S SMA100A信号发生器或等效器件。
- R&S FSUP26频谱分析仪或等效器件。
- 两台运行Windows® XP、Windows Vista(32位)或Windows 7(32位)的PC，一台带USB端口，另一台带打印机端口。如果两种端口都没有，可使用EVAL-ADF4xxxX-USB USB适配器套件代替打印机端口。

需要SMA同轴电缆将EVAL-ADF4350EB2Z的RFOUTB+连接至EVAL-ADF4153EBZ1的RFIN。另外需要简单的SMA分路器，以便在两个电路板之间共享基准电压源。需要某种柔性微型同轴电缆将ADF4153环路滤波器的输出连接到ADF4350 V_{TUNE}输入。为了将无用干扰降至最低，电缆两端必须接地至各电路板上的适当GND点。

功能框图

本实验中使用EVAL-ADF4153EBZ1和EVAL-ADF4350EB2Z。选择EVAL-ADF4350EB2Z是因为它含有辅助RFOUTB+输出级，该级通过SMA电缆连接到EVAL-ADF4153EBZ1，如图4所示。

两个PLL使用相同的基准输入(REFIN)频率；因此SMA分路器将相同REFIN连接到两个电路板。

EVAL-ADF4153EBZ1上的环路滤波器输出通过屏蔽同轴电缆连接到ADF4350的V_{TUNE}引脚，以确保引脚上无额外噪声或杂散。两个器件是单独编程的。可能需要为每个电路板使用不同PC，以确保硬件驱动器之间不发生冲突。

开始使用

UG-110用户指南详细说明了EVAL-ADF4350EB2Z评估软件的安装和使用。UG-110还包含电路板设置说明和电路板原理图、布局和物料清单。

UG-167用户指南包含关于EVAL-ADF4153EBZ1的类似信息。电路板上必要的修改是去除了VCO (Y1)。为了将该电路板重新配置为输入，去除了R7电阻，并将R8和R9改变为0 Ω。

ADF4350板上的PLL环路滤波器未被使用，应予去除。此时，微型同轴电缆可用于将ADF4153环路滤波器(T7)的输出连接到ADF4350 (T4)的V_{TUNE}引脚。此电缆的外屏蔽体必须连接到两个电路板上的接地点。

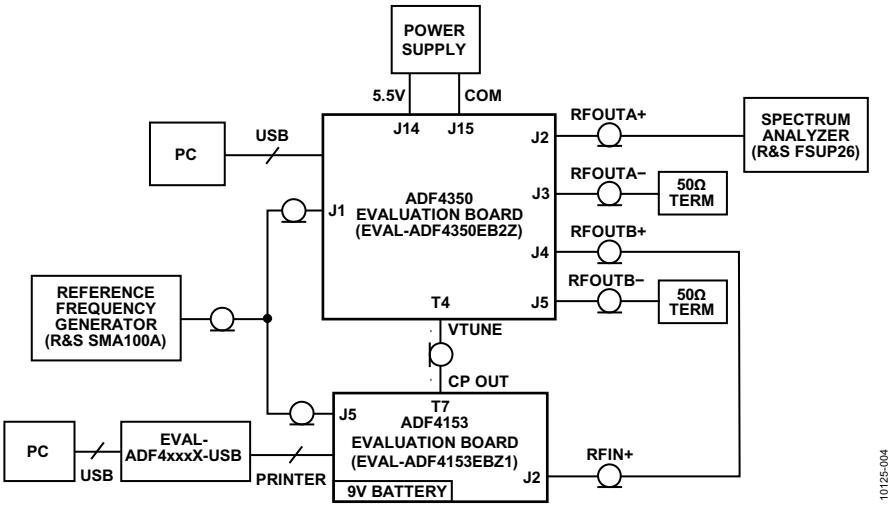


图4. 测试设置功能框图

初始化程序

ADF4350必须为每个新频率执行频段选择。

1. 正常初始化ADF4350(设置R5、R4、R3、R2、R1、R0)，但DB4、R2设置为1(I_{CP}三态使能)，因为ADF4350电荷泵未被使用。将DB9、R4设置为0，以实现RFOUTB+上的分频VCO输出。使能RFOUTB+(辅助输出)。此信号经同轴电缆馈入ADF4153。
2. 初始化ADF4153(根据数据手册)，以接受VCO输出频率作为RF输入频率。请注意，频段选择开关位于内部；因此不需要外部开关来去除PLL V_{TUNE}。
3. ADF4153实现锁定时，必须将ADF4350计数器复位到1(DB3、R2)。不激活计数器复位会降低杂散性能。此外，所有ADF4350频率合成器模块可使用测试模式位(DB10、R5)关断。

频率更新

1. 将DB10、R5设置为0以重新激活ADF4350频率合成器模块。
2. 将ADF4350的DB3、R2设置为0以取消计数器复位，因为频段选择需要这些计数器。
3. 根据需要为新频率设置ADF4350和ADF4153 N计数器寄存器。
4. ADF4153实现锁定时，可激活ADF4350计数器复位(DB3、R2)。此外，所有频率合成器模块可使用测试模式位(DB10、R5)关断。
5. 视需要为新频率重复第1至第4步。

图5和图6中显示的软件屏幕截图显示了26 MHz REF_{IN} (ADF4350)和13 MHz PFD (ADF4153)的软件窗口。

设置设备后，使用标准RF测试方法测量输出信号的频谱纯度。

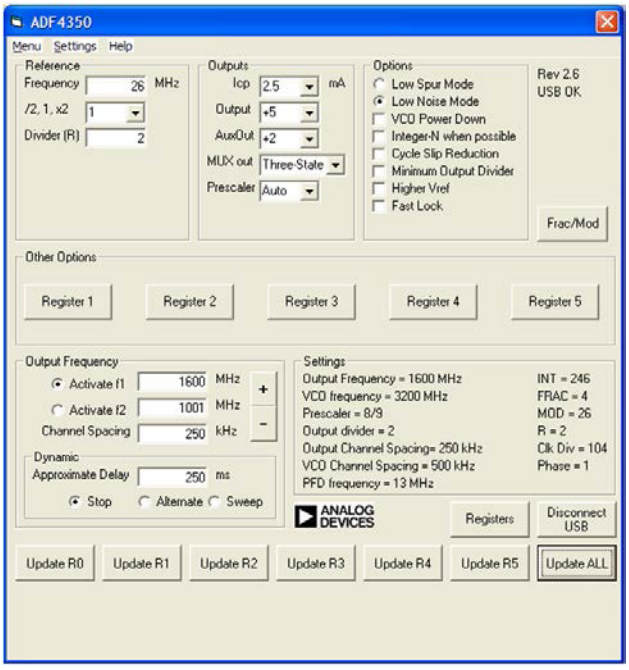


图5. ADF4350软件窗口

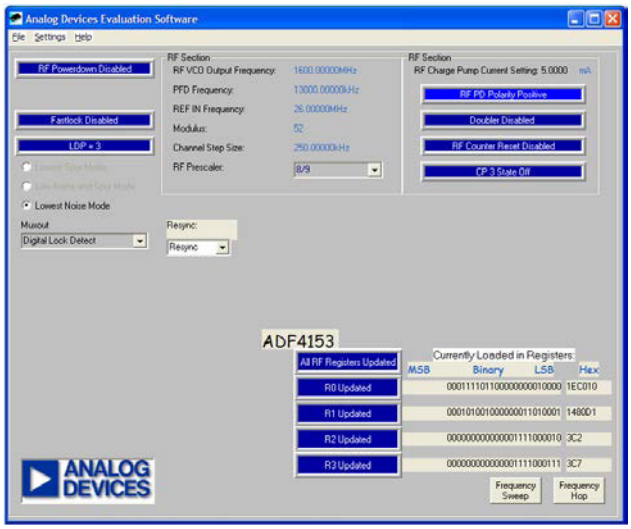


图6. ADF4153软件窗口

了解详情

CN0232 Design Support Package:
http://www.analog.com/CN0232-DesignSupport

UG-110, User Guide for the EVAL-ADF4350EB2Z board

UG-167, User Guide for the EVAL-ADF4153EBZ1 board

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-086 Tutorial, Fundamentals of Phase Locked Loops (PLLs), Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

ADIsimPLL Design Tool

数据手册和评估板

ADF4350 Evaluation Board (EVAL-ADF4350EB2Z)

ADF4153 Evaluation Board (EVAL-ADF4153EBZ1)

ADF4153 Data Sheet

ADF4350 Data Sheet

修订历史

2012年4月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10125sc-0-4/12(0)

ANALOG DEVICES

参考电路 CN-0234

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0234.

连接/参考器件	
ADA4505-2	微功耗、轨到轨I/O、双通道运算放大器
ADR291	微功耗、2.5 V基准电压源
ADP2503	2.5 MHz、降压/升压DC-DC转换器
AD7798	16位低功耗Σ-Δ型ADC

使用电化学传感器的单电源、微功耗有毒气体探测器

评估和设计支持

电路评估板

CN-0234电路评估板(EVAL-CN234-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是使用电化学传感器的单电源、低功耗、电池供电、便携式气体探测器。本示例中使用Alphasense CO-AX一氧化碳传感器。

对于检测或测量多种有毒气体浓度的仪器，电化学传感器能够提供多项优势。大多数传感器都是针对特定气体而设计，可用分辨率小于气体浓度的百万分之一(ppm)，所需工作电流极小，非常适合便携式电池供电的仪器。

图1所示电路使用双通道微功耗放大器ADA4505-2，该器件在室温下的最大输入偏置电流为2 pA，每个放大器的功耗仅为10 μA。此外，ADR291精密、低噪声、微功耗基准电压源的功耗仅为12 μA，可建立2.5 V共模伪地基准电压。

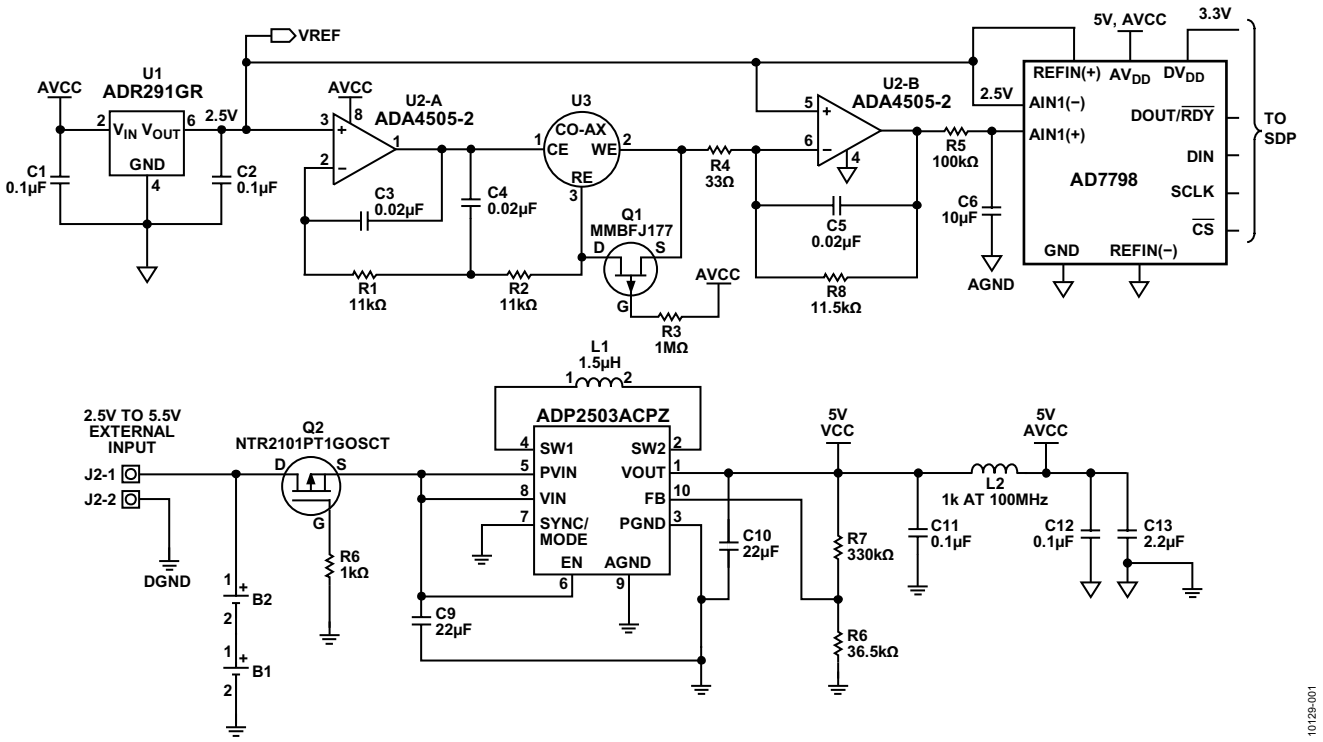


图1. 低功耗气体探测器电路

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

ADP2503高效率、降压/升压调节器支持两节AAA电池的单电源供电，在节能模式下的功耗仅为38 μA。

图1所示电路(不包括AD7798 ADC)的总功耗在正常条件下(未探测到气体)约为110 μA，在最差条件下(探测到2000 ppm CO)约为460 μA。AD7798工作时的功耗约为180 μA(G = 1，缓冲模式)，节能模式下仅为1 μA。

由于电路功耗极低，两节AAA电池便可提供合适的电源。当连接到ADC和微控制器或者内置ADC的微控制器时，电池寿命可从6个月以上到一年以上不等。

电路描述

图2显示电化学传感器测量电路的原理示意图。电化学传感器的工作原理是允许气体通过薄膜扩散到传感器内，并与工作电极(WE)相互作用。传感器参考电极(RE)提供反馈，以便通过改变反电极(CE)上的电压保持WE引脚的恒定电位。WE引脚上的电流方向取决于发生的反应是氧化还是还原。在一氧化碳情况下发生的是氧化；因此，电流会流入工作电极，这要求反电极相对于工作电极处于负电压(通常为300 mV至400 mV)。驱动CE引脚的运算放大器相对于V_{REF}应具有±1 V的输出电压范围，以便为不同类型的传感器(Alphasense应用笔记AAN-105-03，设计恒电位电路，Alphasense公司)提供充足裕量。

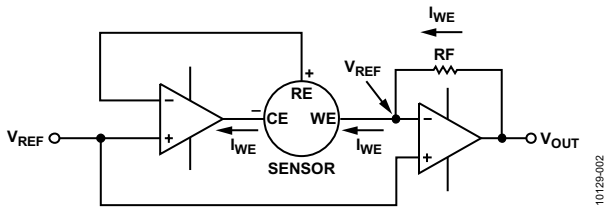


图2. 简化电化学传感器电路

流入WE引脚的电流对于每ppm气体浓度低于100 nA；因此将此电流转换为输出电压需要具有极低输入偏置电流的跨阻放大器。ADA4505-2运算放大器在室温下具有最大输入偏置电流为2 pA的CMOS输入，因此很适合这种应用。

2.5 V ADR291为电路建立伪地基准电压，因此支持单电源供电同时消耗极低的静态电流。

放大器U2-A从CE引脚吸取足够的电流，以便在传感器的WE和RE引脚间保持0 V电位。RE引脚连接到U2-A的反相输入；因此其中无电流流动。这意味着电流从WE引脚流出，随气体浓度呈现线性变化。跨阻放大器U2-B将传感器电流转换为与气体浓度成正比的电压。

此电路笔记选择的传感器是Alphasense CO-AX一氧化碳传感器。表1显示与此常见类型的一氧化碳传感器相关的典型规格。

警告：一氧化碳是有毒气体，一旦浓度高于250 ppm便有危险；测试本电路时应格外小心。

表1. 典型一氧化碳传感器规格

参数	值
灵敏度	55 nA/ppm至100 nA/ppm (典型值，65nA/ppm)
响应时间(t_{90}，0 ppm至400 ppm CO)	<30秒
范围(ppm CO，保证性能)	0 ppm至2,000 ppm
超量程限制(不保证规格)	4,000 ppm

跨阻放大器的输出电压为：

$$V_O = 2.5\ V + I_{WE} \times R_F \quad (1)$$

其中I_{WE}是流入WE引脚的电流，RF是跨阻反馈电阻(图1中显示为R8)。

CO-AX传感器的最大响应是100 nA/ppm，其最大输入范围为2000 ppm的一氧化碳。因此，最大输出电流为200 μA，最大输出电压由跨阻电阻决定，如公式2所示。

$$V_O = 2.5\ V + 2000\ ppm \times 100\frac{nA}{ppm} \times R_F$$

$$V_O = 2.5\ V + 200\ \mu A \times R_F \quad (2)$$

使用5 V电源为电路供电可在跨阻放大器U2-B的输出端产生2.5 V的可用范围。为跨阻反馈电阻选择11.5 kΩ电阻可提供4.8 V的最大输出电压，从而提供大约8%的超量程能力。

传感器使用65 nA/ppm的典型响应时，公式3显示与一氧化碳的ppm有函数关系的电路输出电压。

$$V_O = 2.5\ V + 748\frac{\mu V}{ppm} \quad (3)$$

电阻R4将噪声增益保持在合理水平。选择此电阻的值需权衡两个因素决定：噪声增益的幅度和暴露于高浓度气体时传感器的建立时间误差。对于本例，R4 = 33 Ω，由此可计算噪声增益等于349，如公式4所示。

$$NG = 1 + \frac{11.5\ k\Omega}{33\ \Omega} = 349 \quad (4)$$

跨阻放大器的输入噪声在输出端表现为由噪声增益放大。对于本电路，我们仅关注低频噪声，因为传感器工作频率极低。ADA4505-2的0.1 Hz至10 Hz输入电压噪声为2.95 μV p-p；因此，输出端噪声为1.03 mV p-p，如公式5所示。

$$V_{OUTPUTNOISE} = 2.95\ \mu V \times NG = 1.03\ mV\ p\text{-}p \quad (5)$$

由于这是极低频1/f噪声，所以很难滤除。然而，传感器响应也极低；因此可以利用这一点，使用截止频率为0.16 Hz的极低频率低通滤波器(R5和C6)。即使是这样的低频滤波器，与30秒的传感器响应时间相比，它对传感器响应时间的影响也可忽略。

电化学传感器的一个重要特性是极长的时间常数。首次上电时，输出建立最终值可能需要几分钟。当暴露于目标气体浓度的中量程阶跃时，传感器输出达到最终值的90%所需的时间可在25秒至40秒之间。如果RE与WE引脚间的电压产生剧烈幅度变化，传感器输出电流建立最终值可能需要几分钟。这也同样适用于传感器周期供电的情况。为避免启动时间过长，当电源电压降至JFET的栅极-源极阈值电压(约2.5 V)以下时，P沟道JFET Q1将RE引脚与WE引脚短接。

两节AAA电池或2.3 V至5.5 V电源为此电路供电。Q2提供反向电压保护，ADP2503将输入电源调节至传感器供电所需的5 V电压。

常见变化

如果使用可编程变阻器(如AD5271)，而不是固定跨阻电阻(R8)，本电路就可以用于不同的气体传感器，而无需改变物料清单。AD5271提供20 kΩ、50 kΩ或100 kΩ的标称电阻值。由于有256个跳变位置，因此100 kΩ选项的阶跃为390.6 Ω。AD5271的电阻温度系数为5 ppm/°C，优于大多数分立电阻；其电源电流为1 μA，对系统功耗的影响极小。

虽然两节AAA电池就能为图1所示电路供电数月之久，一些应用可能需要使用外部电源运行。实施双电源配置的最有效方式是使用内置开关且具有机械断开特性的电源插座，在将外部电源插头插入插座时可自动移除电池电源。

本文所述电路具有极低的功耗。使用两个ADA4528-1运算放大器代替ADA4505-2可大幅降低噪声，提高精度，但功耗也会增加。ADA4528-1具有实际为零的失调漂移和业界领先的低输入电压噪声。

同样，ADR3425可取代ADR291，从而获得极低温漂；但代价是功耗增加。

最后，图1所示电路适用于与12位ADC接口，例如大多数混合信号微控制器中的内置转换器。

对于必须测量气体浓度ppm比例的应用，使用ADA4528-1和ADR3425使得电路性能适合与16位ADC接口，例如AD7798或AD7171。

电路评估与测试

本电路使用EVAL-CN0234-SDPZ电路评估板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。此外，连接两个电路板需要EVAL-CN0234-SDPZ附带的小适配板。EVAL-CN0234-SDPZ包括AD7798 16位Σ-Δ型ADC，用于对电路的输出电压进行数字化处理。

CN-0234评估软件与SDP板通信，以从EVAL-CN0234-SDPZ电路评估板捕捉数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista(32位)或Windows 7(32位)PC
- EVAL-CN0234-SDPZ电路评估板和适配板
- EVAL-SDP-CB1Z SDP评估板
- CN0234评估软件
- 两节AAA电池
- 校准气体(建议使用低于250 ppm的CO)

开始使用

将CN0234评估软件光盘放入PC的光盘驱动器，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图3显示测试设置的功能框图。EVAL-CN0234-SDPZ-SCH PDF文件提供了完整电路原理图。此文件位于CN0234设计支持包中。

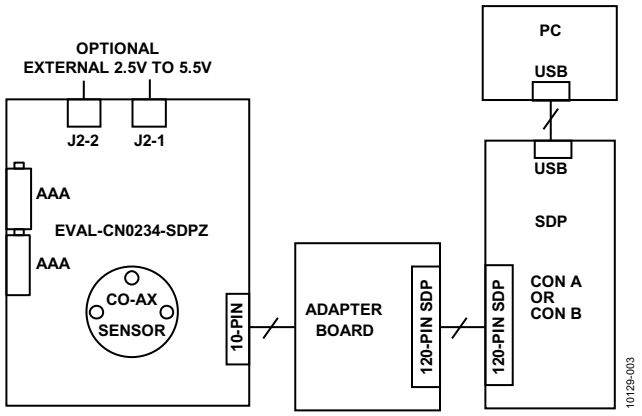


图3. 测试设置功能框图

设置

将EVAL-CN0234-SDPZ上的10引脚连接器连接到适配板，将适配板的120引脚连接器连接到EVAL-SDP-CB1Z SDP评估板上的CON A连接器。使用尼龙五金配件，通过120引脚连接器两端的孔将适配板牢牢固定至SDP板。将电化学传感器连接到EVAL-CN0234-SDPZ电路评估板上的插口。

将电源开关滑动到关闭位置，将两节AAA电池插入电池座。

将SDP板附带的USB电缆连接到PC上的USB端口和SDP板。SDP板从PC的USB端口取电。

测试

将EVAL-CN0234-SDPZ电路板上的电源开关移动到打开位置，启动评估软件。如果“**Device Manager(设备管理器)**”中出现“**Analog Devices System Development Platform(ADI系统开发平台)**”驱动器，软件便能与SDP板通信。一旦USB通信建立，就可以使用SDP板来发送、接收、采集来自EVAL-CN0234-SDPZ电路评估板的串行数据。

CN0234评估软件readme文件包含有关如何使用评估软件采集数据的详细信息。SDP用户指南包含有关SDP板的信息。

该电路板的输入信号是气体浓度；因此需要校准气体源。使用一氧化碳进行测试时，最大短时间接触限值为250 ppm。

要执行系统校准，首先请确认不存在一氧化碳。要开始采集数据，请单击“**Start Acquisition(开始采集)**”。从“**Calibrate(校准)**”菜单选择“**Set Zero(设置0)**”。如果满意ADC读数，请单击“**OK(确定)**”，当前ADC读数会被存储为0点。应用校准气体，当传感器输出完全建立后，从“**Calibrate(校准)**”菜单中选择“**Set Span(设置范围)**”。输入所用校准气体的浓度，单击“**OK(确定)**”。如此会存储系统范围。

要应用系统校准数据，请选中前面板上的“**Display Calibrated Data(显示校准数据)**”复选框。

如果未选中“**Display Calibrated Data(显示校准数据)**”复选框，程序采用默认比例值运行，即假定标称传感器响应为65 nA/ppm，无失调误差。

要将校准数据保存到文件，请从“**File(文件)**”菜单中选择“**Save Calibration Constants to File(将校准常数保存到文件)**”。同样，选择“**Load Calibration Constants from File(从文件加载校准常数)**”可使用先前保存的校准数据。

图4显示电路对50 ppm一氧化碳阶跃的响应。传感器响应缩短了初始上升时间，而长尾现象与测试室成函数关系。

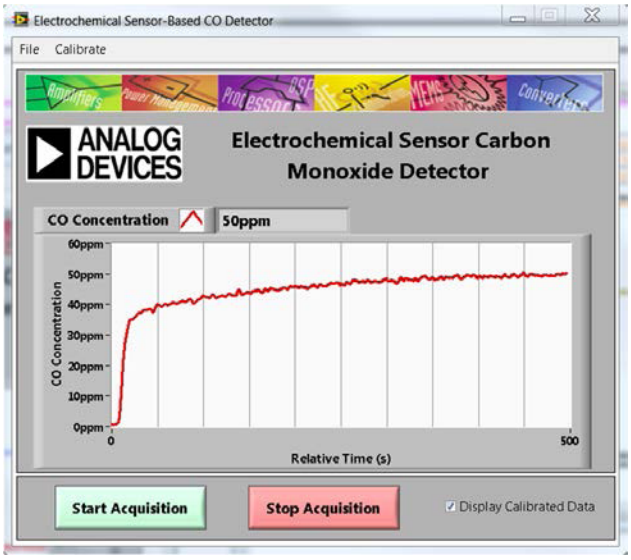


图4. 对0 ppm至50 ppm一氧化碳阶跃的响应

图5显示从50 ppm CO环境迅速移除传感器后的电路响应，它可以更好地衡量电路性能。

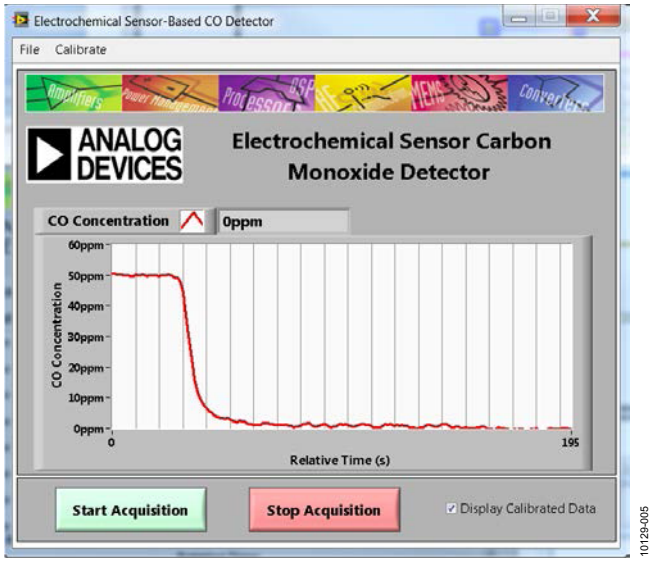


图5. 对50 ppm至0 ppm一氧化碳阶跃的响应

了解详情

CN-0234 Design Support Package:
http://www.analog.com/CN0234-DesignSupport

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

ADIsimPower Design Tool, Analog Devices:
http://www.analog.com/ADIsimPower

Alphasense Application Note AAN-105-03, *Designing a Potentiostatic Circuit*, Alphasense Limited.

数据手册和评估板

CN0234 Circuit Evaluation Board (EVAL-CN0234-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

ADA4505-2 Data Sheet.

ADR291 Data Sheet.

ADP2503 Data Sheet.

AD7798 Data Sheet

修订历史

2012年1月—修订版0至修订版A

更改图1 1

更改图3 4

2012年3月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10129sc-0-1/13(A)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0239.

连接/参考器件	
ADF4351	集成VCO的35MHz至4400 MHz、宽带频率合成器
ADL5801	10 MHz至6 GHz宽带有源混频器

带无缝本振接口的宽带6 GHz有源混频器

评估和设计支持

电路评估板

ADL5801评估板(ADL5801-EVALZ)

ADF4351评估板(EVAL-ADF4351EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中所示电路为一款10 MHz至6 GHz宽带有源混频器，其中集成了用于直接连接基于频率合成器的低相位噪声本振(LO)的接口。该电路提供了一款最佳解决方案，对于要求把频率转换成较高或较低频率的宽带应用具有极大的吸引力。该双芯片电路覆盖了较宽的LO频率范围，即35 MHz至4400 MHz。LO接口十分简单，采用无缝设计，无需巴伦、匹配网络和LO缓冲器。另外，借助混频器偏置调节功能，可以基于应用要求或输入信号大小，实现IP3、噪声系数和电源电流的优化。

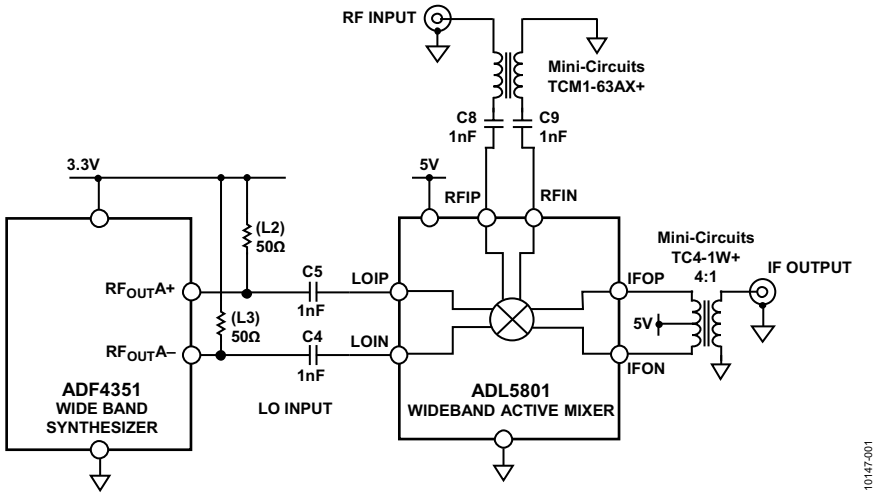


图1. ADF4351 PLL(集成VCO)与ADL5801宽带有源混频器之间的宽带接口
(简化的原理示意图，其中仅显示了接口细节)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013 Analog Devices, Inc. All rights reserved.**

电路描述

ADF4351是一款宽带小数N分频和整数N分频锁相环PLL频率合成器，覆盖从35 MHz至4400 MHz的频率范围。该器件具有一个集成电压控制振荡器(VCO)，其基波频率范围为2200 MHz至4400 MHz。利用一组分频器可实现多倍频程操作。

ADL5801是一款高线性度、双平衡、有源混频器，集成一个LO缓冲器放大器，所支持的频率范围为10 MHz至6000 MHz。该混频器有一种偏置调节功能，可优化输入线性度、噪声系数和直流工作电流。图1所示电路有一个简单的LO接口，适用于需要宽带上变频或下变频的应用。接口覆盖的RF频率范围为35 MHz至4400 MHz。

ADF4351 PLL有一个差分LO输出接口，ADL5801针对差分LO驱动而优化。差分接口提供共模噪声抑制和偶数阶谐波消除功能。

正常情况下，建议在ADF4351的输出端口使用上拉偏置电感。该解决方案可输出更高的功率，但会限制器件的频率范围。标准评估板配有两个7.5 nH上拉电感，在500 MHz以上频率可发挥出最佳性能。在图1所示电路中，偏置电感被两个50 Ω的上拉电阻取代，以降低输出接口对频率的依赖性。这一变化导致输出功率下降；然而，ADL5801可以容忍这一限制，因为该器件的额定LO驱动电平低至−10 dBm。图2比较了器件在阻性和感性两种上拉网络条件下的输出功率。

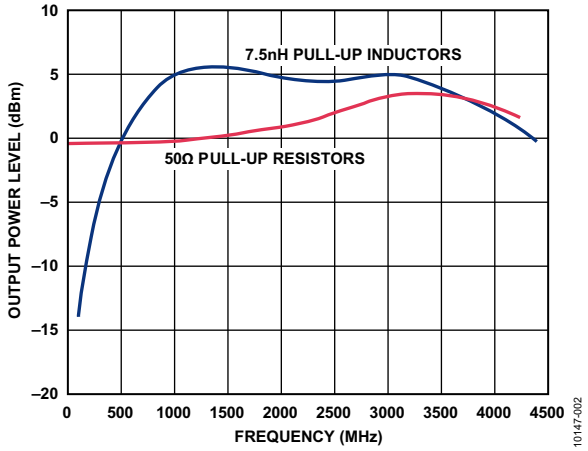


图2. 阻性和感性上拉网络条件下 ADF4351输出端的功率水平比较

阻性上拉网络代表着输出端100 Ω的额定差分阻抗，而ADL5801 LO端口的差分输入阻抗为50 Ω。混频器LO路径中阻抗的不匹配并不会导致电路性能下降。然而，建议尽量缩短器件间连接走线的长度，以降低阻抗不匹配导致的影响。

以上描述的PLL混频器接口表现出优秀的宽带性能，如图3和图4所示。电路在3500 MHz以下频率可使输入IP3维持在25 dBm以上，在不超过4400 MHz的频率下则维持在23 dBm。根据电路表现，在整个工作频段内，转换增益超过−0.7 dB，噪声系数小于12.2 dB。

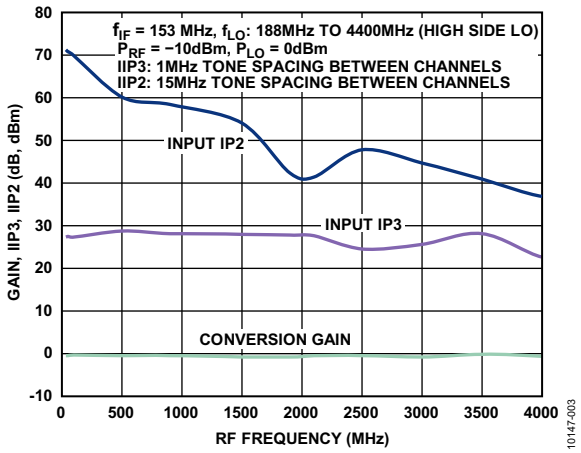


图3. 转换增益、输入IP2、输入IP3与RF频率

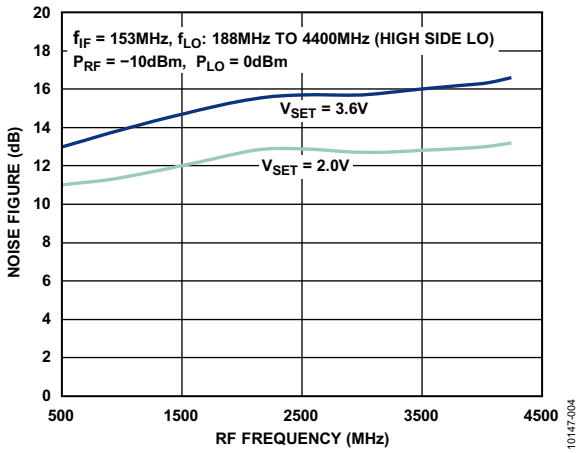


图4. 噪声系数与RF频率的关系

ADF4351会激活其分频器网络中的几个部分，以产生跨越多个倍频程的输出频率。电路的功耗取决于工作频率和混频器的偏置点。这些部分的组合决定着PLL的功耗。例如，当对PLL编程以输出35 MHz的频率时，器件会激活全部6个分频器网络，功耗为132 mA。该点代表器件的最差条件功耗点。类似地，ADL5801的偏置电平，可用来调节IP3和噪声系数，决定着混频器的功耗。VSET引脚用于调节器件的偏置电平。图5和图6所示为混频器的直流电流、输入IP3和噪声系数性能，表现为VSET电压的函数。

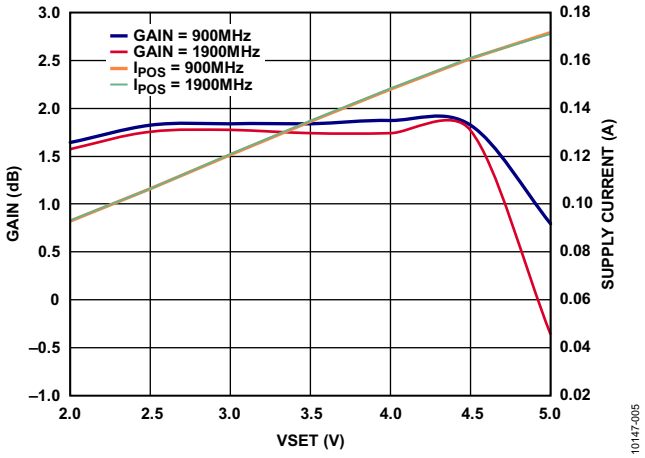


图5. 功率转换增益和电源电流与VSET的关系

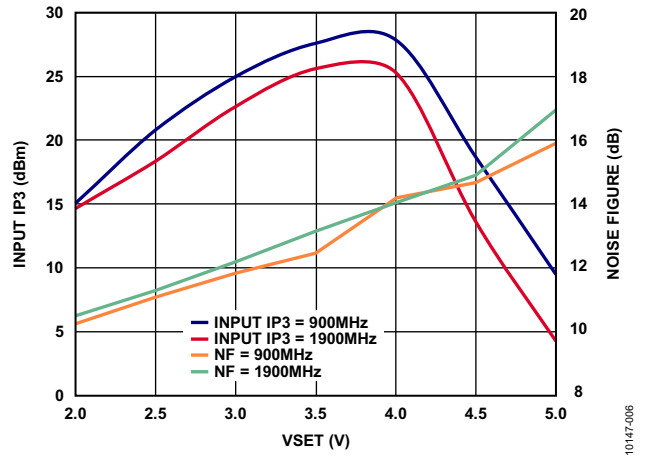


图6. 输入IP3和噪声系数与VSET的关系

VSET电平与直流工作电流和输入IP3成正比，而噪声系数则与VSET电压成反比。当VSET电压为3.6 V时，混频器表现出最佳线性度。当混频器偏置电平为3.6 V且处于PLL的最差条件功耗点时(全部分频器均开启)，电路功耗约为1.14 W。

常见变化

ADF4350工作频率为135 MHz至4.4 GHz，与ADF4351引脚兼容，噪声系数略高。上面讨论的接口适用于集成VCO和差分输出的其他PLL，如ADF4350或ADF4360系列产品。集成VCO的ADF4360系列整数-N分频PLL非常适合要求固定或较窄LO频率范围的应用。这些器件有助于降低电路的功耗，其代价是相位噪声较高。对于要求一个以上输出混频器的应用来说，ADL5801可用ADL5802取代，后者为双通道有源混频器。

电路评估与测试

上述电路是利用针对ADF4351 (EVAL-ADF4351EB1Z)和ADL5801 (ADL5801-EVALZ)的标准评估板实现的。ADF4351评估板套件包括一个参考晶振、控制软件以及器件工作所需要的编程接口电缆。控制软件提供相应的选项，用于设置输出频率、功率水平、参考频率和各种其他特性。

表1和表2列出了为实现该应用电路在评估板上改动的组件。

表1. EVAL-ADF4351EB1Z上的组件改动情况

位置	默认值	新值
L2, L3	7.5 nH	50 Ω
L1, L4	1.9 nH	0 Ω

表2. ADL5801-EVALZ上的组件改动情况

位置	默认值	新值
T2/T4/T7	Mini-Circuits TCM1-1-13M+	0 Ω
C4, C5	100 pF	1 nF

测试

图8所示为测试设置的功能框图。PLL的输出以及混频器的LO端口是用一个评估用同轴通孔连接器桥接的。图7所示为两块连接起来的评估板的照片。以下列出了用来评估电路的设备清单。

设备要求

- 带USB端口的Windows® XP、Windows® Vista(32位)或Windows® 7(32位)PC
- ADF4351评估板(EVAL-ADF4351EB1Z)
- ADL5801评估板(ADL5801-EVALZ)
- RF信号发生器(Rohde & Schwarz SMT06或等效器件)
- 频谱分析仪(Rohde & Schwarz FSEA30或等效器件)
- 电源： Agilent E3631或等效产品

  EVAL-ADF4351EB1Z：+5.5 V

  ADL5801-EVALZ：+5 V (VPOS), +3.6V (VSET)

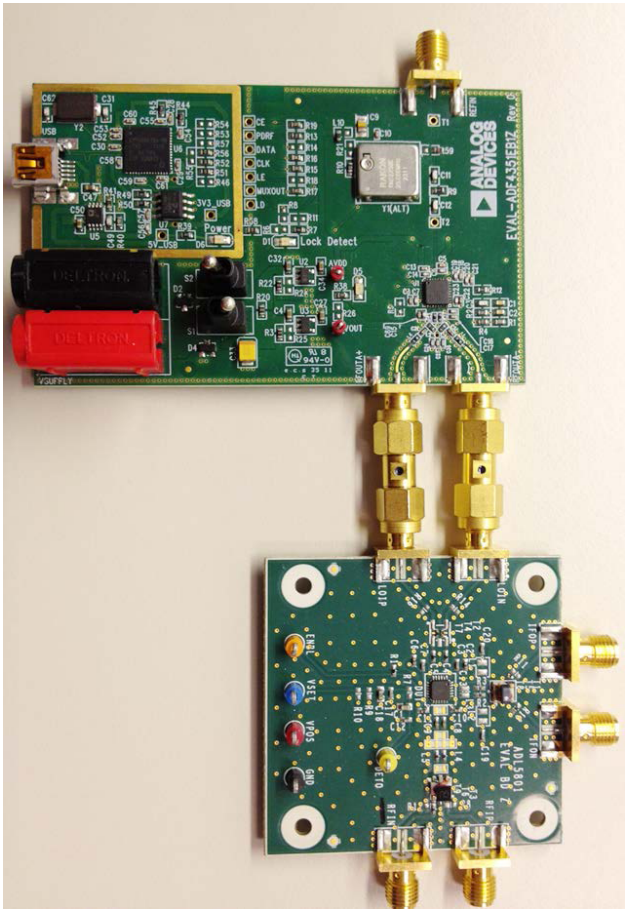


图7. 用于连接ADF4351和ADL5801的电路板设置

控制软件用来对所需LO频率和输出功率编程。图9是用于驱动ADF4351的软件配置的屏幕截图。有关ADF4351的设置详情，请参阅UG-435用户指南、ADF4351小数-N分频PLL频率合成器评估板以及UG-476用户指南、PLL软件安装指南。

利用一个外部电源，以3.6 V的VSET电压对ADL5801进行偏置。该外部偏置连接可以用板载连接代替，后者用一个阻性分频器网络通过电源引脚来路由。连接位置R10，使R7和R8开路，即可使能该阻性分频器网络。表3提供了实现目标混频器偏置电平所需要的R10值。有关更多信息，请参阅ADL5801数据手册中的"RF电压-电流(V-I)转换器"部分。

表3. 实现目标混频器偏置电平的R10建议值 (I_{POS} 为对应的ADL5801电源电流)

R10 (Ω)	VSET (V)	I_{POS} (mA)
226	4.5	160
562	4.01	146
568	4	145
659	3.9	142
665	3.89	142
694	3.85	142
760	3.8	139
768	3.79	139
1000	3.6	133
1100	3.53	131
1150	3.5	130
1200	3.47	129
1300	3.4	127
1400	3.35	126
1500	3.3	124
1600	3.26	122
1700	3.21	121
1800	3.17	120
1900	3.14	119
2000	3.1	118
2300	3	114
5900	2.5	98
开路	2.03	82

为了展示电路对35 MHz至4400 MHz范围内RF频率的支持能力，采用高边LO配置以及153 MHz的IF频率来运行该器件。

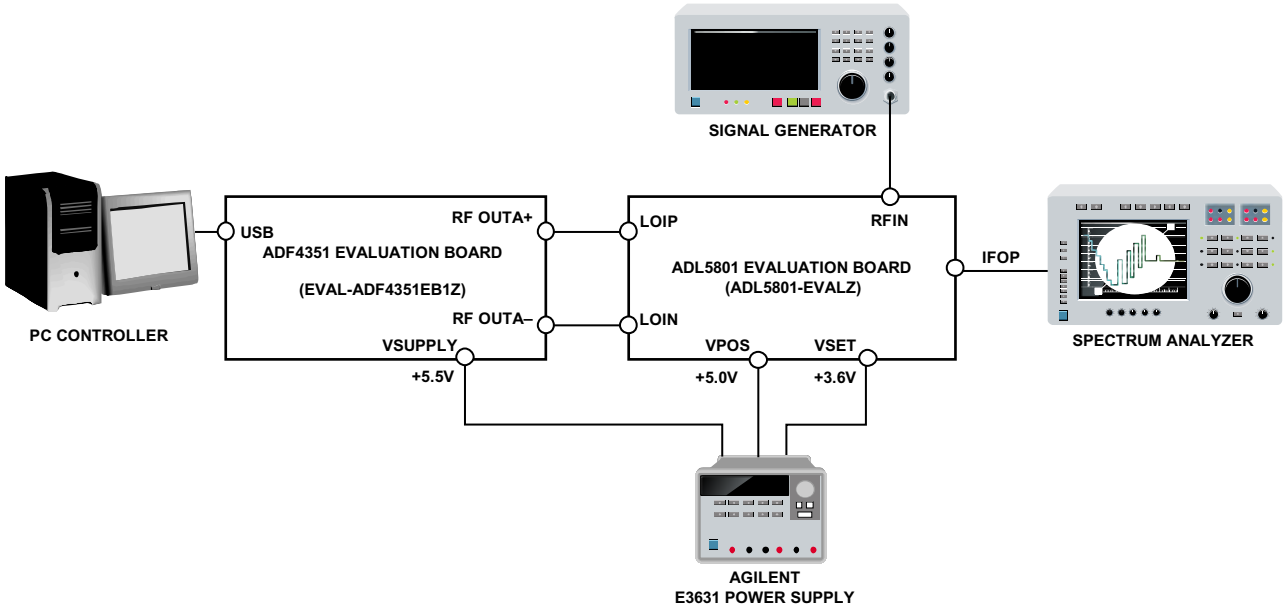


图8. 电路评估测试设置功能框图

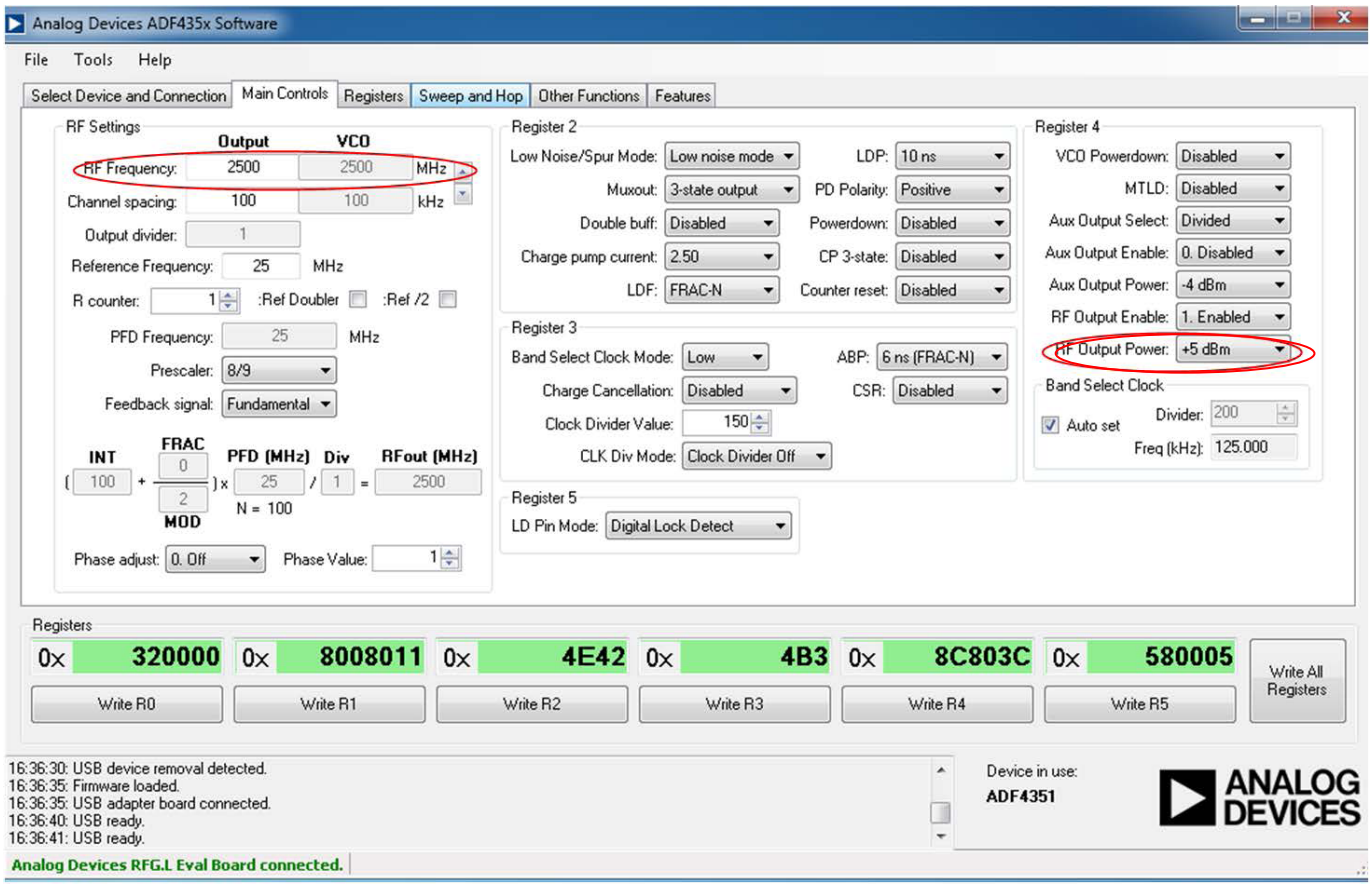


图9. 用于驱动ADF4351的软件配置的屏幕截图

了解详情

CN-0239 Design Support Package:
http://www.analog.com/CN0239-DesignSupport

UG-435 User Guide, Evaluation Board for the ADF4351 Fractional-N PLL Frequency Synthesizer.

UG-476 User Guide, PLL Software Installation Guide.

ADIsimRF Design Tool

ADIsimPLL Design Tool

MT-031 Tutorial, Grounding Data Converters and Solving the Mystery of "AGND" and "DGND", Analog Devices.

MT-086 Tutorial, Fundamentals of Phase Locked Loops (PLLs), Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

AN-30 Application Note, Ask the Application Engineer—PLL Synthesizers, Analog Devices

数据手册和评估板

ADF4351 Data Sheet and Evaluation Board

ADL5801 Data Sheet and Evaluation Board

修订历史

2013年8月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10147sc-0-8/13(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0242

连接/参考器件	
AD9643	14位双通道ADC，采样速率为250 MSPS
ADL5202	宽动态范围、高速、数字控制VGA

具有带通抗混叠滤波器的高性能、高IF、75 MHz带宽、14位、250 MSPS接收机前端

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是基于ADL5202宽动态范围、高速、数字控制可变增益放大器(VGA)和14位、250 MSPS AD9643双通道模数转换器(ADC)的75 MHz宽带接收机前端。

五阶巴特沃兹抗混叠滤波器基于放大器和ADC的性能与接口要求而优化。由滤波器网络和其它阻性元件引起的总插入损耗约为2.3 dB。整体电路(集成带通滤波器)拥有75 MHz的1 dB带宽(145 MHz至220 MHz)和110 MHz的3 dB带宽(120 MHz到230 MHz)。通带平坦度为1 dB。

该电路专为处理以182.5 MHz(第二奈奎斯特频率区域)为中心、采样速率为245.76 MSPS的75 MHz带宽IF信号而优化。在75 MHz频段内采用182.5 MHz模拟输入时，测得的信噪比(SNR)和无杂散动态范围(SFDR)分别为68.4 dBFS和80.7 dBc。

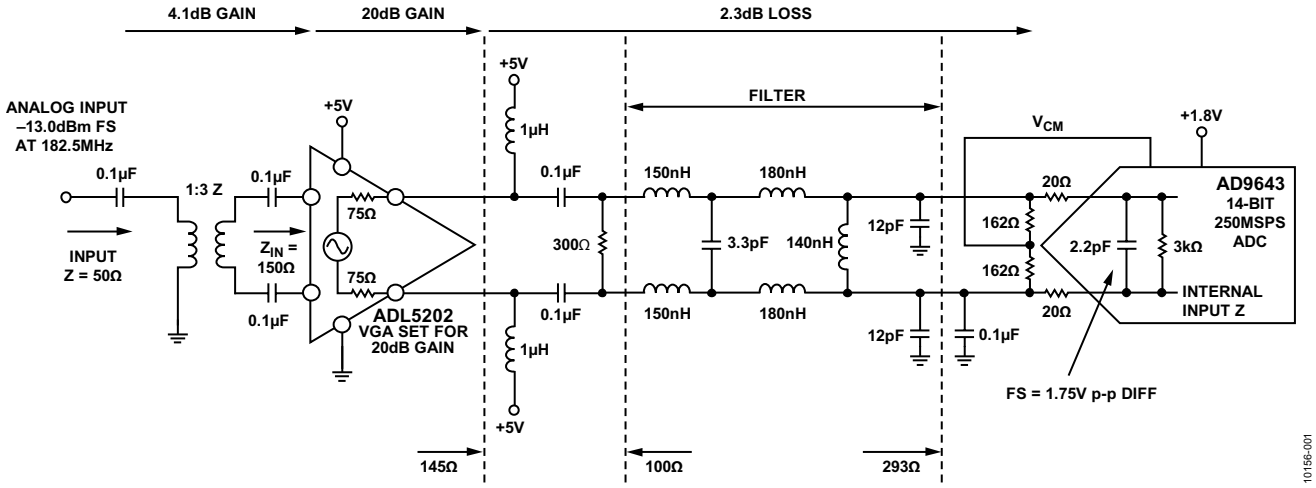


图1. 四通道IF接收机前端的单通道(原理示意图：未显示所有连接和去耦)增益、损耗和信号电平10 MHz下测得值

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

电路描述

图1所示电路接受单端输入并使用宽带宽(5 MHz至300 MHz) M/A-COM TC3-1T+ 1:3 (Z)变压器将其转换为差分输入信号。ADL5202 6.0 GHz差分放大器具有150 Ω的差分输入阻抗，并支持三种不同的增益设置：0 dB、10 dB和20 dB。

ADL5202是AD9643的理想驱动器，通过带通滤波器可在ADC中实现全差分架构，提供良好的高频共模抑制，同时将二阶失真产物降至最低。ADL5202的可编程增益范围为−11.5 dB至20 dB，步长为0.5 dB。本电路中采用了三种增益设置来说明ADL5202和AD9643的高性能。

滤波器网络的插入损耗约为2.3 dB；给ADL5202编程来提供2.3 dB以上的正增益值时可使用放大器的增益来补偿此损耗。增益还有助于将放大器的噪声影响降至最低。

抗混叠滤波器是采用标准滤波器设计程序(本例中是来自Agilent的Advanced Design System [ADS])设计的五阶巴特沃兹带通滤波器。选择巴特沃兹滤波器是因为它具有平坦响应。其它滤波器设计程序可从Nuhertz Technologies或Quite Universal Circuit Simulator (Qucs) Simulation获得。

为了实现最佳性能，ADL5202应载入150 Ω的净差分负载。1 µH电感为ADL5202的输出级提供偏置，串联电容则将滤波器及ADC与放大器输出端的这种偏置电压隔开。ADL5202的输出端具有约145 Ω的阻抗负载，此阻抗来自滤波器输入和输出端的端接电阻，以及ADC电阻和ADC输入端的串联阻尼电阻。

20 Ω电阻与ADC输入串联，将内部开关瞬变与滤波器和放大器隔离开。两个162 Ω电阻与ADC并联，用于降低ADC的输入阻抗，使性能更具可预测性。

AD9643的差分输入阻抗与2.2 pF并联，约为3 kΩ。对于该类型的开关电容输入ADC，实部和虚部与输入频率成函数关系；详细分析请参见应用笔记AN-742。

五阶巴特沃兹滤波器采用100 Ω的源阻抗、293 Ω的负载阻抗、75 MHz的1 dB带宽以及110 MHz的3 dB带宽设计而成。滤波器的最终电路值如图2所示。为滤波器无源元件选择的值是最接近程序生成值的标准值。ADC的内部2.2 pF电容在滤波器设计中用作最终分流电容的一部分。ADC输入端的这种分流电容有助于减少ADC输入采样网络的反冲电荷电流并优化滤波器性能。

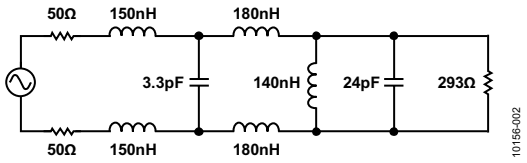


图2. 五阶差分巴特沃兹滤波器的最终设计值，Z_S = 100 Ω，Z_L = 293 Ω，f_C = 182.5 MHz

表1总结了系统的测量性能，其中3 dB带宽为110 MHz。网络的总插入损耗约为2.3 dB。

表1. 电路的测定性能

性能规格(1.75 V p-p FS)	最终结果
截止频率f_{LOW} (-1 dB)	145 MHz
截止频率f_{HIGH} (-1 dB)	220 MHz
截止频率f_{LOW} (-3 dB)	120 MHz
截止频率f_{HIGH} (-3 dB)	230 MHz
通带平坦度(10 MHz至190 MHz)	1 dB
SNR FS (140 MHz)	68.4 dBFS
SFDR (140 MHz)	80.7 dBc
H2/H3 (140MHz)	80.7 dBc/ 84.5 dBc
总增益(182.5 MHz，ADL5202增益 = 20 dB)	21.8 dB
输入驱动(182.5 MHz)	−13.0 dBm

图3所示为最终滤波器电路的带宽响应，图4和图5所示为SNR和SFDR性能。

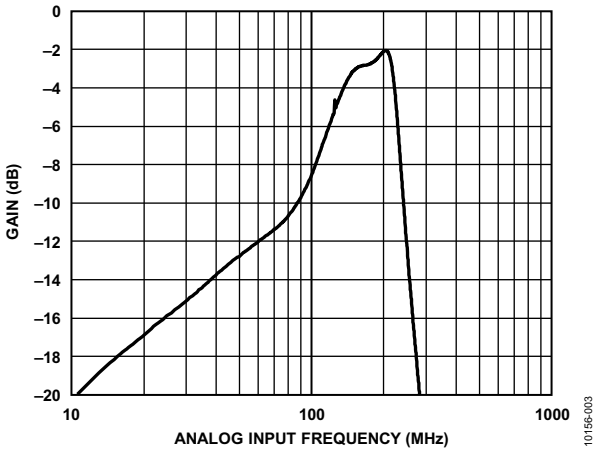


图3. 通带平坦度性能与模拟输入频率的关系

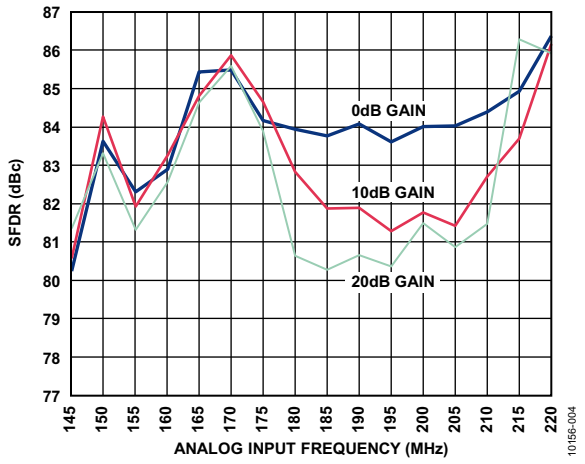


图4. SFDR性能与模拟输入频率的关系
(0 dB增益、10 dB增益和20 dB增益)

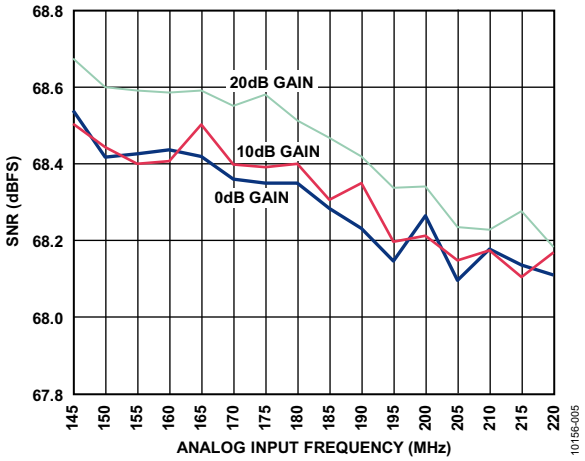


图5. SNR性能与模拟输入频率的关系
(0 dB增益、10 dB增益和20 dB增益)

滤波器和接口设计程序

本节介绍放大器/ADC与滤波器接口设计的常用方法。为实现最佳性能(带宽、SNR和SFDR)，放大器和ADC应对一般电路形成一定设计限制，例如：

- 放大器必须参考数据手册推荐的正确直流负载，以获得最佳性能。
- 必须在放大器和电源之间使用直流偏置电感，以便正确地偏置放大器输出。
- ADC的输入阻抗必须通过外部并联电阻降低，并且必须使用正确的串联电阻将ADC与滤波器隔离开。此串联电阻也会减少信号尖峰。

此设计方法倾向于利用大多数高速ADC相对较高的输入阻抗和驱动源相对较低的阻抗，将滤波器的插入损耗降至最低。

有关设计程序的详情，请参见电路笔记CN-0227、CN-0238和CN-0279。

电路优化技术和权衡

本接口电路内的参数具有高互动性；因此优化电路的所有关键规格(带宽、带宽平坦度、SNR、SFDR和增益)几乎不可能。不过，通过变更驱动放大器输出串联电阻(用于低阻抗输出)和/或与ADC输入端串联的电阻(在图1所示电路中为20 Ω)，可以最大程度地减少通常发生于带宽响应内的信号尖峰。

选择ADC输入端的串联电阻，以尽量减少任何残余电荷注入(从ADC内部采样电容)造成的失真。增加此电阻也倾向减少带内的信号尖峰。

不过，增加ADC输入串联电阻也会增加信号衰减，因此放大器必须驱动更大信号才能填充ADC的输入范围。

优化通带平坦度的另一方法是略微变更滤波器分流电容。

ADC输入端接电阻(图1所示电路中为364 Ω)通常应该选择为使净ADC输入阻抗介于200 Ω和400 Ω之间。使该电阻位于此范围内可减少ADC输入电容的影响，并且可能稳定滤波器设计；但是，这样会增加电路的插入损耗。提高该值也会减少信号尖峰。

上述因素的权衡可能有些困难。本设计中，每个参数权重相等；因此所选值代表了所有设计特征的接口性能。某些设计中，根据系统要求，可能会选择不同的值，以便优化SFDR、SNR或输入驱动电平。

本设计的SFDR性能取决于两个因素：放大器和ADC接口元件值，如图1所示。表1和图4所示的最终SFDR性能数字是在优化滤波器设计后获得的，考虑了用于滤波器设计的板寄生电容和非理想元件。

该特定设计中可以权衡的另一因素是ADC满量程范围设置。对于采用本设计获得的数据，满量程ADC差分输入电压设置为1.75 V p-p，它可以优化SFDR。将满量程输入范围更改为2.0 V p-p可稍稍改善SNR，但SFDR性能会略微降低。沿相反方向将满量程输入范围更改为1.5 V p-p可稍稍改善SFDR，但SNR性能会略微降低。

本设计中的信号与0.1 µF电容进行交流耦合，以阻挡放大器、其端接电阻和ADC输入之间的共模电压。有关共模电压的更多详情，请参见AD9643数据手册。

无源组件和PCB寄生效应考虑

该电路或任何高速电路的性能都高度依赖于适当的印刷电路板(PCB)布局，包括但不限于电源旁路、受控阻抗线路(如需要)、元件布局、信号布线以及电源层和接地层。有关高速ADC和放大器PCB布局的更多详情，请参见指南MT-031和MT-101。

对于滤波器内的无源元件，使用低寄生表面贴装电容、电感和电阻。所选电感来自Coilcraft 0603CS系列。滤波器使用的表贴电容为5%、C0G、0402型，以确保稳定性和精度。

有关系统的完整文档，包括原理图、物料清单及PCB布局，请参见CN-0242设计支持包。

常见变化

针对需要更少带宽和更低功耗的应用，可使用ADL5562差分放大器。ADL5562的带宽为3.3 GHz。如需更低的功耗和带宽，还可使用ADA4950-1。该器件的带宽为1 GHz，仅使用10 mA的电流。

电路评估与测试

本电路使用修改的AD9643-250EBZ电路板和基于HSC-ADC-EVALCZ FPGA的数据采集板。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。修改的AD9643-250EBZ板包括本电路笔记所述的评估电路，HSC-ADC-EVALCZ数据采集板与VisualAnalog评估软件一起使用，此外还使用SPI控制器软件来适当控制ADC并采集数据。有关修改的AD9643-250EBZ板的原理图、BOM和布局文件，请参见UG-293用户指南。CN-0242设计支持包中的**readme.txt**文件说明了对标准AD9643-250EBZ板做出的修改。应用笔记AN-835详细说明了如何设置硬件和软件，以运行本电路笔记所述的测试。

了解详情

CN-0242 Design Support Package: http://www.analog.com/CN0242-DesignSupport

UG-293: Evaluating the AD9643/AD9613/AD6649/AD6643 Analog to Digital Converters

Alex Arrants, Brad Brannon and Rob Reeder, AN-835 Application Note: Understanding High Speed ADC Testing and Evaluation, Analog Devices.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Agilent Technologies, Advanced Design System.

Reeder, Rob, *Frequency Domain Response of Switched Capacitor ADCs*, AN-742 Application Note, Analog Devices.

Reeder, Rob, *Achieve CM Convergence between Amps and ADCs*, Electronic Design, July 2010.

Reeder, Rob, *Mine These High-Speed ADC Layout Nuggets For Design Gold*, Electronic Design, September 15, 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 1: Power and Ground Planes*, Design News, November 2010.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 2: Using Power and Ground Planes to Your Advantage*, Design News, February 2011

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 3: The E-Pad Low Down*, Design News, June 2011

数据手册和评估板

AD9643 Data Sheet

AD9643 Evaluation Board (AD9643-250EBZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

ADL5202 Data Sheet

修订历史

2012年9月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10156sc-0-9/12(0)

ANALOG DEVICES

参考电路 CN-0247

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0247.

连接/参考器件	
AD7091R	超低功率、12位、1 MSPS ADC
AD8031	2.7 V、800 µA、80 MHz轨到轨输入/输出 单路放大器

12位、1 MSPS、单电源、低功耗数据采集系统

评估和设计支持

电路评估板

AD7091R评估板(EVAL-AD7091RSDZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路是超低功耗数据采集系统，采用12位、1 MSPS SAR ADC AD7091R和运算放大器驱动器AD8031，电路的总功耗低于5 mW，采用3 V单电源供电。

所选器件的低功耗和小封装尺寸使得这种组合成为业界领先的便携式电池供电系统解决方案，在这种系统中功耗、成本和尺寸极为关键。

当V_{DD}引脚为3 V时，AD7091R的电源电流典型值仅为350 µA，远低于目前市场上的任何ADC竞争产品。这意味着典型功耗约为1 mW。

AD8031仅需800 µA的电源电流，电源电压为3 V时的典型功耗为2.4 mW，在10 kHz模拟输入信号下以1 MSPS的速率进行采样时，系统总功耗低于5 mW。

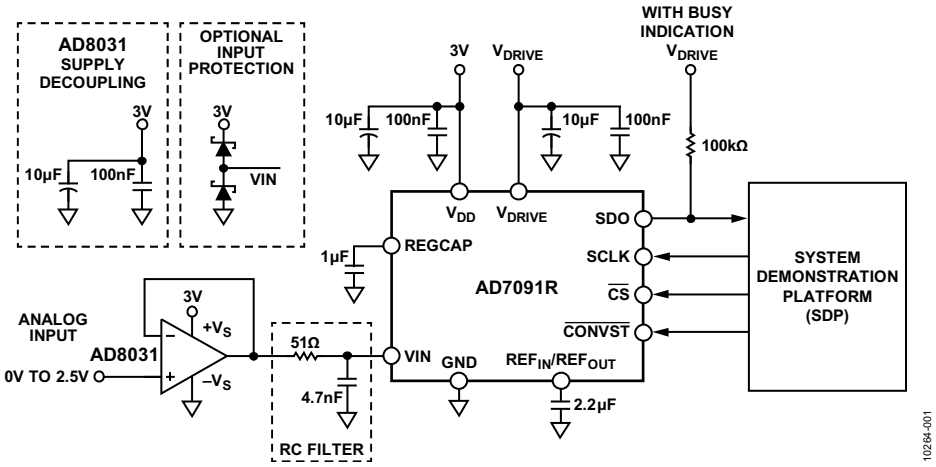


图1. 集成驱动器的12位、1 MSPS低功耗ADC(原理示意图：未显示所有连接)

Rev. B

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

电路描述

针对模拟信号，大多数SAR ADC需要合适的输入缓冲器以获得最佳性能。当内部采样保持开关从保持切换到采样时，缓冲器可将信号源与ADC输入产生的瞬变相互隔离。驱动ADC的缓冲器必须从该瞬变中恢复，并在ADC采集时间之内建立至所需精度。 这在信号源具有高阻抗，并且低失真和高信噪比极为关键的应用中尤为重要。 因此，选择合适的缓冲器运算放大器便成为该设计中极为重要的一个环节。

AD7091R是一款12位、快速、超低功耗、单电源供电ADC，集成2.5 V内部基准电压源。该器件可采用2.7 V至5.25 V电源供电。AD7091R的吞吐速率可达1 MSPS。当输入信号为10 kHz、采样速率为1 MSPS时，该器件的总功耗约为2.3 mW。

在无需1 MSPS采样频率的应用中，这一数字将下降，因为AD7091R的功耗与吞吐速率成正比，如表1所示。

可通过降低转换器的吞吐速率而进一步降低功耗。表1显示当电源为3 V且器件工作在普通模式下，AD7091R的典型功耗与吞吐速率的关系。

表1表示在省电模式下可减少的功耗。当AD7091R工作在较低的吞吐速率时，省电模式对于大幅度降低电源需求极为有效。

AD7091R采用小型3 mm×2 mm、10引脚LFCSP或3 mm×5 mm、10引脚MSOP封装。两款封装与同类竞争解决方案相比，大幅度节省了空间。

AD8031是一款低功耗轨到轨输入/输出运算放大器，是驱动AD7091R合适的放大器。AD8031采用2.7 V至12 V电源供电，支持通过一个供电轨驱动两个IC。AD8031带宽为80 MHz，压摆率为30 V/μs，达到0.1%精度的建立时间为125 ns。

当采用单电源工作时，AD8031的输出可达负供电轨的20 mV以内。 若要达到0 V输入的线性度，则AD8031需要一个额外的负电源(参考指南MT-035)。

图1显示了简化电路图。使用100 nF和10 μF陶瓷电容可对IC电源引脚实现良好的接地去耦。将这些电容放置于尽可能靠近两个IC的电源引脚的位置。

切记，该ADC的模拟输入信号不能超过供电轨300 mV以上。如果信号超过此电平，内部ESD保护二极管将呈正偏，并开始向基板内传导电流。在不会导致不可恢复的器件损坏的条件下，二极管的最大导通电流为10 mA。可通过在VIN和AD7091R的电源供电轨之间连接一对肖特基二极管达到保护的作用，如指南MT-036中所描述。

AD7091R集成了一个内部2.5 V基准电压。针对REF_{IN}/REF_{OUT}引脚的良好去耦可达到指定的性能。REF_{IN}/REF_{OUT}电容的典型值为2.2 μF。注意高于内部基准源电压的外部基准电压源同样可以驱动该ADC。

若使用了外部基准电压，则该电压范围必须为2.7 V至V_{DD}，并且必须连接REF_{IN}/REF_{OUT}引脚。调节器旁路(REGCAP)去耦电容的典型值为1 μF。

施加于V_{DRIVE}输入的电压控制串行接口的逻辑电平电压。将该引脚连接至逻辑系列的电源电压，该电源电压与AD7091R数字输出相连。可将V_{DRIVE}设为1.8 V至V_{DD}范围内的值。V_{DRIVE}去耦电容的典型值为100 nF，与10 μF并联。

若需忙碌指示功能，可在V_{DRIVE}和SDO引脚之间连接一个100 kΩ的上拉电阻。

用于缓冲AD7091R模拟输入的AD8031被配置成一个单位增益缓冲器。在运算放大器的输出级后面连接一个单极点RC滤波器，以降低带外噪声。RC滤波器的截止频率设为660 kHz。然而，根据系统吞吐速率的要求，该参数可能有所不同。对于AD7091R未工作在最大吞吐速率下的系统，可降低滤波器的截止频率。取决于模拟信号的输入幅度和失调，可将AD8031运算放大器配置成提供增益、衰减和电平转换，以匹配ADC模拟输入范围的输入信号摆幅。

表1. AD7091R在3 V、普通模式下的典型功耗与吞吐速率的关系

模式	I_{DD}	I_{DRIVE}	I_{AMP} (μA)	总电流(μA)	总功耗(mW)
省电	550 nA	36 nA	766	767	2.3
静态(上电、输入接地、无时钟)	21 μA	81 nA	766	787	2.4
工作(上电、10 kHz输入、1 MSPS采样)	368 μA	406 μA	766	1540	4.6
工作(上电、输入接地、1 MSPS采样)	344 μA	35 μA	766	1145	3.4
工作(上电、输入接地、1 kSPS采样)	57.8 μA	18.9 μA	766	843	2.5

注意，采样时转换开始脉冲宽度 = 20 ns，V_{DD} = V_{DRIVE} = 3 V。

图2和图3表示电路的积分非线性(INL)和微分非线性(DNL)曲线。 注意INL和DNL低于±1 LSB。

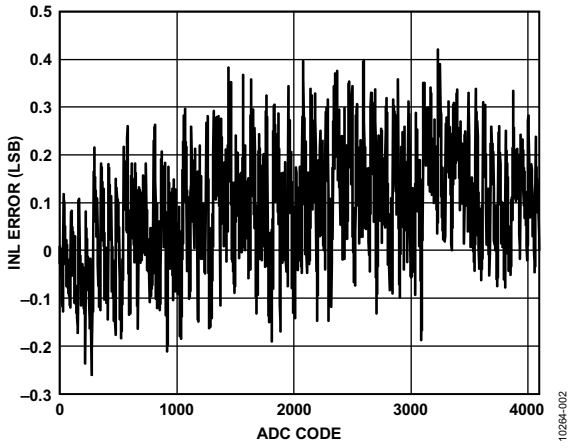


图2. 采样速率为1 MSPS时的INL

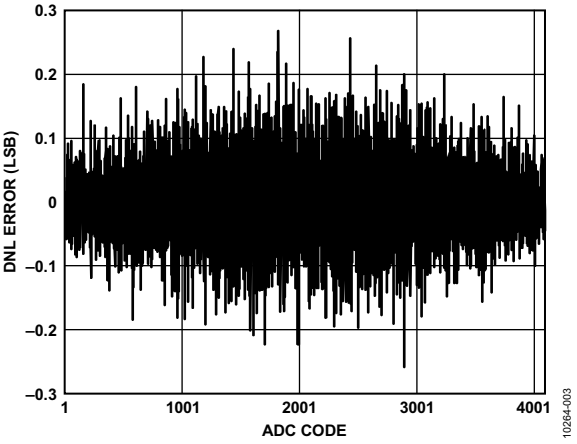


图3. 采样速率为1 MSPS时的DNL

图4表示针对8192个样本计算的FFT数据；采样速率为1 MSPS，模拟输入频率为10 kHz。 SNR为70.44 dBFS。

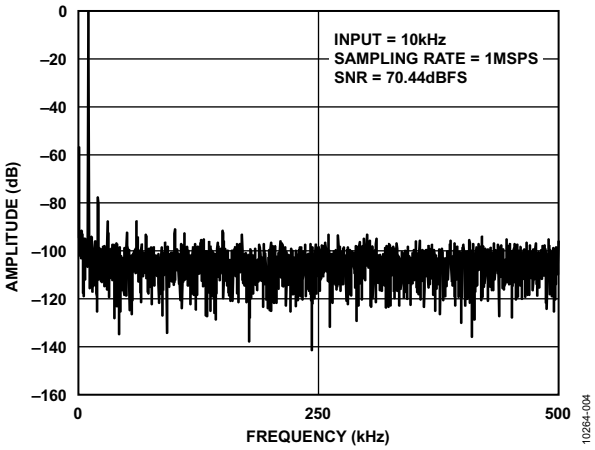


图4. 系统的FFT，输入=10 kHz，采样频率=1 MSPS

该电路必须构建在具有较大面积接地层的多层印刷电路板(PCB)上。为实现最佳性能，必须采用适当的布局、接地和去耦技术(请参考指南MT-031、指南MT-101以及CN-0247设计支持包中展示的AD7091R评估板布局)。

根据应用和传感器的具体要求，可以更改AD7091R和AD8031周围的器件值。例如，可配置缓冲器以提供增益和失调，并且RC滤波器的截止频率可根据采样频率和输入频率而变化。

有关完整的文档包，包括原理图、电路板布局以及物料清单(BOM)，请参考http://www.analog.com/CN0247-DesignSupport

电路评估与测试

为了评估和测试AD7091R与本电路笔记所述电路，我们开发了评估板EVAL-AD7091RSDZ。有关详细的原理图和用户指南，请参考EVAL-AD7091RSDZ文档。图5显示测试设置的功能框图。

设备要求

为测试该电路，需要如下设备：

- EVAL-AD7091RSDZ评估板(包括软件和9 V直流壁式电源适配器)
- EVAL-SDP-CB1Z系统演示平台电路板
- 一个低失真信号发生器，如Agilent 81150A或Audio Precision System Two 2322
- 带USB 2.0端口的PC，运行Windows® XP、Windows Vista或Windows 7(32位或64位)
- 电源：9 V直流壁式电源适配器(包括在评估板中，外部3 V/50 mA直流电源)

设置

连接任何硬件之前，确保EVAL-AD7091RSDZ评估板上的连接位置如下：

- LK1： 位置A(选择AD8031作为输入缓冲器)
- LK2： 位置A(输入J5连接至输入缓冲器)
- LK5： 位置A(使能外部V_{DRIVE}源)
- LK6： 位置B(使能外部V_{DD}源)

之后，根据评估板文档中所述连接硬件并安装软件。

测试

请参考评估板文档，查看如何运行本电路笔记中所述各种测试的完整描述。

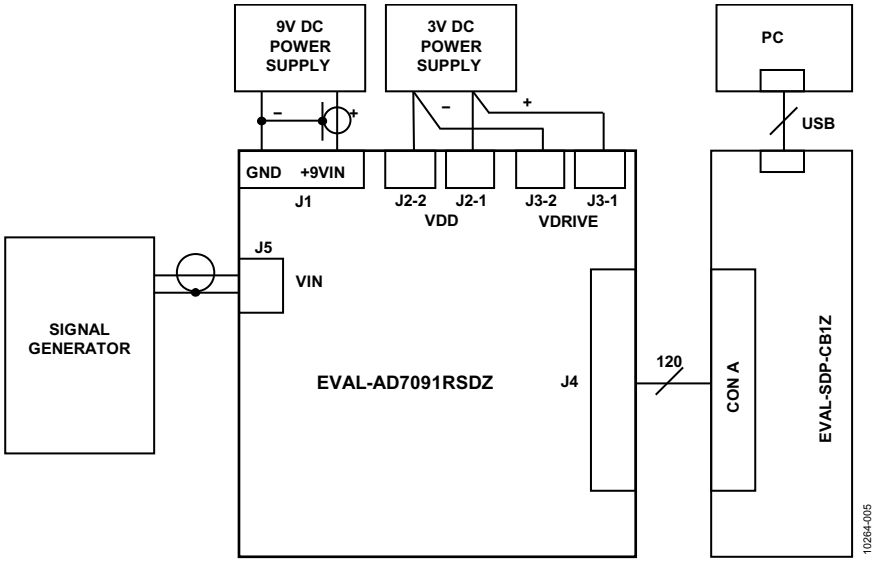


图5. 测试设置功能框图

了解详情

CN-0247 Design Support Package:
http://www.analog.com/CN0247-DesignSupport

MT-031 *Tutorial, Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD7091R Data Sheet and Evaluation Board

System Demonstration Platform (EVAL-SDP-CB1Z)

AD8031 Data Sheet

修订历史

2013年12月—修订版A至修订版B

更改标题 1

2012年10月—修订版0至修订版A

删除“常见变化”部分 3

2012年4月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10264sc-0-12/13(B)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0248.

连接/参考器件	
ADRF6510	30 MHz双通道可编程滤波器和可变增益放大器
ADL5387	50 MHz至2 GHz正交解调器
ADL5336	集成48 dB增益控制范围和可编程RMS检波器的LF至1 GHz VGA

基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机

评估和设计支持

电路评估板

ADRF6510评估板(ADRF6510-EVALZ)
ADL5387评估板(ADL5387-EVALZ)
ADL5336评估板(ADL5336-EVALZ)
AD8130评估板(AD8130-EBZ)，需要两个

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

该电路是灵活的频率捷变中频至基带接收机。中频和基带上的可变增益用于调整信号电平。ADRF6510基带ADC驱动器还包括可编程低通滤波器，可消除通道外阻塞和噪声。

此滤波器的带宽可随着输入信号带宽变化而动态地调节。这样可以确保由本电路驱动的ADC的可用动态范围得到充分使用。

电路内核是IQ解调器。ADL5387基于2×LO的相位分离架构支持宽频率范围工作。精确的正交平衡和低输出直流失调确保了对误差矢量幅度(EVM)的影响极小。

本电路内所有元件间的接口均采用全差分式。如果不同级间需要直流耦合，相邻级的偏置电平彼此兼容。

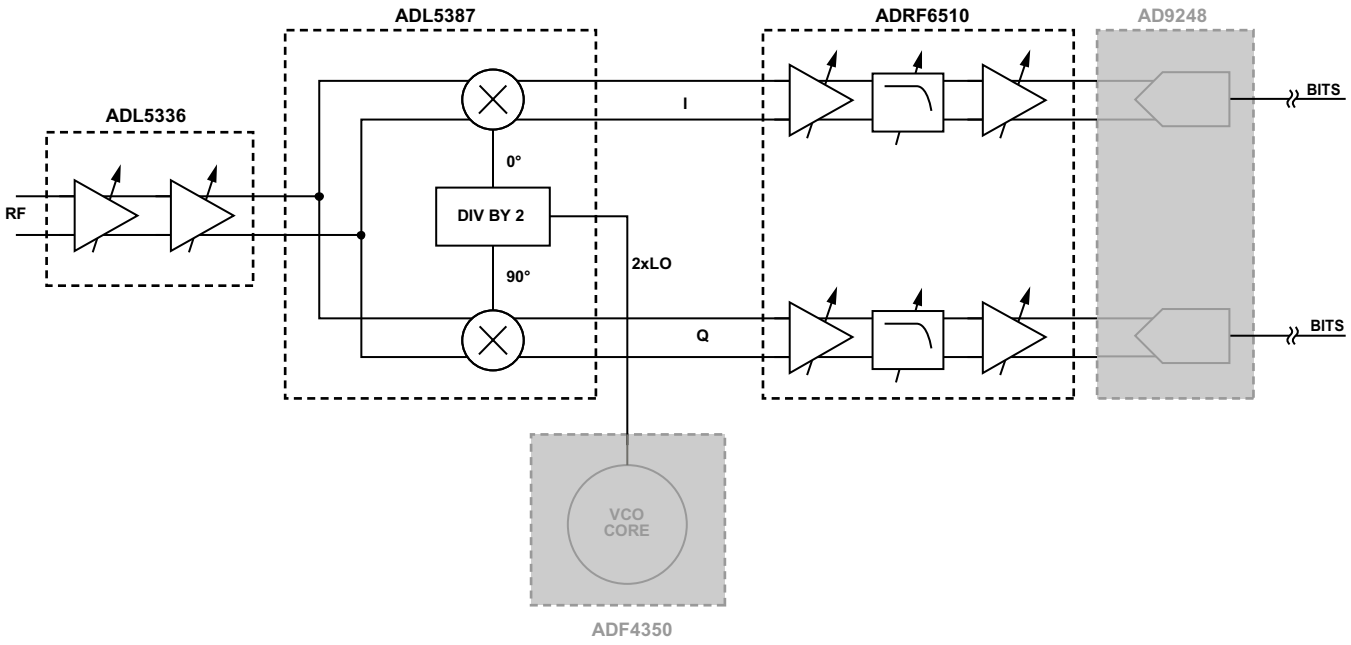


图1. 直接变频接收机原理示意图(所有连接和去耦均未显示)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

电路描述

接收机架构

本电路笔记中描述了接收机的直接变频(也称为零差或零中频)架构。与可以执行多次频率转换的超外差式接收机相比，直接变频无线电只能执行一次频率转换。一次频率转换的优势如下：

- 降低接收机复杂性，减少所需级数；提高性能和降低功耗
- 避免镜像抑制问题和不需要的混频产物；只需要基带上的一个LPF
- 高灵敏度(相邻通道抑制比[ACRR])

图1显示了该系统的基本原理示意图，包括集成自动增益控制(AGC)环路的级联中频可变增益放大器(VGA)，以及紧随其后的正交解调器、具有可变基带增益的可编程低通滤波器。图1中以灰色显示的元件(ADF4350和AD9248)是为清楚起见，并不包括在系统级测量中(有关这些器件的详情请参见"常见变化"部分)。

理想情况下，第一级的输入和最后级的输出应设置系统的动态范围(信噪比)。实际上，情况可能并非如此。在正交解调器之前放置级联VGA不仅会给系统带来更多增益，而且有利于整体系统噪声性能，只要VGA的噪声系数低于正交解调器，只要VGA仍具有增益，且未发生衰减。后续级的噪声系数通过初始VGA的增益进行分频处理。提供VGA(相对于仅提供固定增益放大器)的另一优点是AGC环路可经设计以调平正交解调器的输入信号。这一限制施加于正交解调器和任何后续级的信号电平的能力非常重要。

中频VGA和AGC环路

中频VGA和AGC环路功能可通过ADL5336来实现。它具有两个可级联VGA，每个VGA具有24 dB的模拟动态范围，并且可以通过SPI端口以数字方式改变每个VGA上的最大增益。

为了实现信号调平AGC功能，每个ADL5336 VGA具有平方律检波器，通过可编程衰减器连接到输出。检波器将衰减器的输出与63 mV rms的内部基准电压进行比较。如果衰减器输出与63 mV rms基准电压间有差异，误差电流便会产生并集成到C_{AGC}电容内。AGC环路通过将DTO1/DTO2引脚连接到GAIN1/GAIN2引脚关闭。为了使AGC环路正常工作，将MODE引脚拉至低电平，从而产生负VGA增益斜率。

每个ADL5336 VGA具有允许的输入功率范围，AGC将在此范围内调平至特定设定点。在该范围以外，VGA输出随输入一起按dB递增或递减(假定VGA未处于压缩状态或信号不在噪底内)。

IQ解调器

信号从ADL5336路由至ADL5387，在此接受解调并将频率转换为零中频。ADF4350频率合成器可向ADL5387提供所需的2×LO信号(参见"常见变化"部分)；但实际测试使用信号发生器代替ADF4350。

ADL5387使用两个双平衡混频器，一个用于I通道，一个用于Q通道。提供给混频器的LO使用2分频正交分相器生成。这为I和Q通道提供了0°和90°信号。ADL5387在RF输入至基带I和Q输出之间提供约4.5 dB的转换增益。

低通滤波器、基带VGA和ADC驱动器

低通滤波、基带增益和ADC驱动器功能全部使用ADRF6510来实现。施加于ADRF6510的信号现在具有独立的I和Q路径，信号首先通过前置放大器放大，然后进行低通滤波，以抑制任何不需要的带外信号和/或噪声，最后通过VGA放大。

ADRF6510的每个通道可分为三个级：

- 前置放大器
- 可编程低通滤波器
- VGA和输出驱动器

通过GNSW引脚，前置放大器具有6 dB或12 dB的用户可选增益。低通滤波器可通过SPI端口设置为1 MHz至30 MHz的转折频率，步进为1 MHz。VGA具有50 dB增益范围，增益斜率为30 mV/dB。VGA增益通过GAIN引脚控制，GNSW引脚被拉低时范围可为0.5 dB至+45 dB，GNSW引脚被拉高时范围可为+1 dB至+51 dB。输出驱动器能够将1.5 V p-p差分电压驱动至1 kΩ负载内，同时保持高于60 dBc的HD2和HD3。

可施加于低通滤波器同时仍在ADRF6510内保持可接受的HD电平的最大CW信号为2 V p-p。如果存在较大带外干扰源且可能造成ADL5387和/或ADRF6510的输入过载，带外干扰源(及所需的带内信号)可通过ADL5336 VGA予以衰减。一旦带外干扰源被ADRF6510的低通滤波器抑制，所需信号可使用X-AMP VGA(紧随ADRF6510的滤波器)放大。

ADRF6510发出的IQ信号可施加于适当的模数转换器(ADC)，例如AD9248。

测量结果

4-QAM、5 MSPS调制信号被施加于ADL5336的输入。有关测试设置的更多信息，请参见“电路评估和测试”部分。

EVM衡量数字发射机或接收机的性能质量，反映幅度和相位误差所导致的实际星座点与理想位置的偏差。如图2所示。

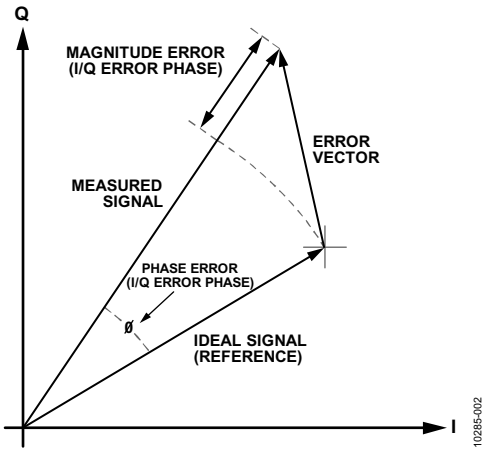


图2. EVM图

图3显示了系统EVM与ADL5336输入功率的关系，VGA上的最大增益针对VGA1和VGA2分别设置为15.2 dB和19.5 dB。测试了数个AGC设定点组合。图4也是系统EVM与ADL5336输入功率的关系；不过VGA的增益分别设置为9.7 dB和13.4 dB。测试了相同的AGC设定点组合。

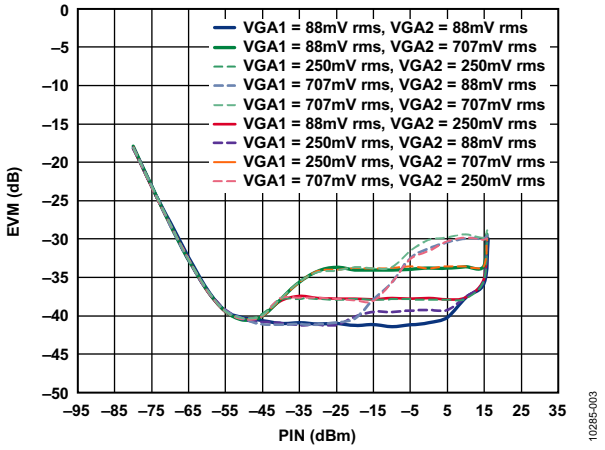


图3. 系统EVM，数字VGA增益 = 11

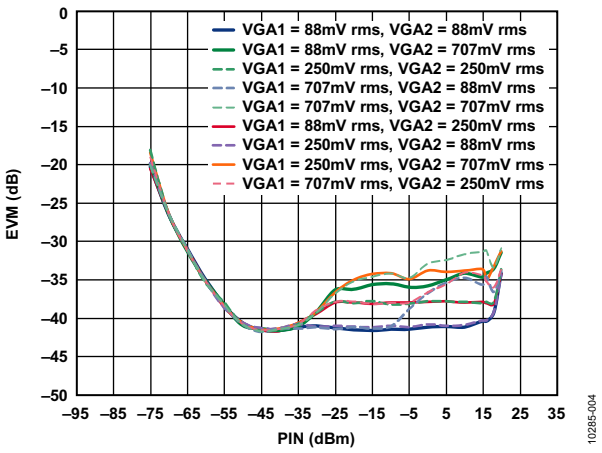


图4. 系统EVM，数字VGA增益 = 00

图3和图4说明，施加于ADRF6510的信号电平必须保持足够低以免压缩输入级和/或滤波器。在最高AGC设定点(500 mV rms和707 mV rms)，ADL5387 IQ解调器的输入开始压缩并给EVM造成额外下降。当AGC设定点位于最低点(88 mV rms)时，可实现最佳EVM。当设定点为250 mV rms时，EVM已经开始下降。

图5比较了ADL5336 VGA上的最小和最大数字增益设置(VGA均设置为增益代码11或增益代码00)间的EVM，此时VGA1和VGA2设定点分别为250 mV rms和88 mV rms。

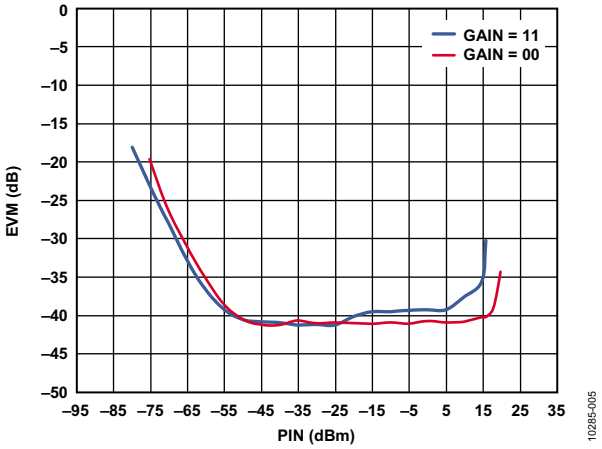


图5. 系统EVM，VGA1设定点 = 250 MV RMS，VGA2设定点 = 88 MV RMS

对于给定AGC设定点，当最大增益代码为11时，从VGA2至VGA1的切换在VGA2超出增益范围后发生；因此，施加于ADRF6510的信号电平继续增加(同时EVM下降)，直至VGA1到达设定点。一旦VGA1到达设定点，EVM再次变平；因此施加于ADRF6510的信号电平在大约5 dBm的输入功率下不会变化，除非VGA1超出增益范围。当最大增益代码设置为00时，VGA均可提供更多衰减，因此允许

VGA2偏移动态范围，以免在输入功率低至与最大增益代码为11时相同的情况下到达设定点。这样VGA2可在较高输入功率下保持在设定点，使VGA2至VGA1的切换可发生在VGA2超出增益范围之前。这样就能确保施加于ADRF6510的信号电平保持在恒定值，直至到达输入功率范围最高点。

图6比较了ADL5336 VGA上的最小和最大数字增益设置(VGA均设置为增益代码11或增益代码00)间的EVM；不过VGA1和VGA2设定点分别为707 mV rms和88 mV rms。

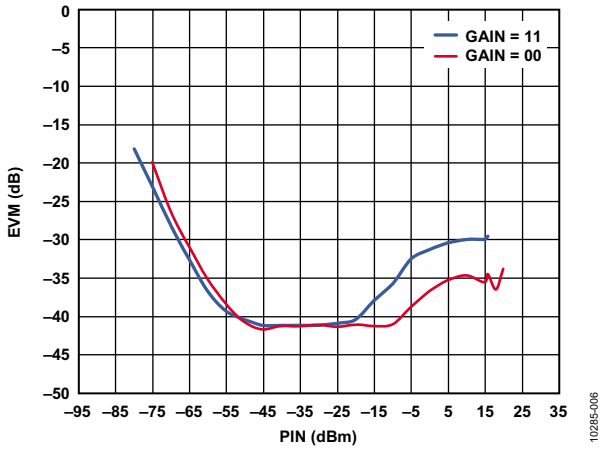


图6. 系统EVM，VGA1设定点 = 707 MV RMS，VGA2设定点 = 88 MV RMS

图6中的动态特性与图5相同，只不过更为夸张。当最大增益代码为00时，VGA2在约−40 dBm的输入功率下到达设定点。其保持设定点至约−10 dBm，此时VGA1尚未到达707 mV rms的设定点。除非输入功率约为0 dBm，并且EVM开始略微变平，否则VGA1不会到达设定点。当最大增益设置为11时，相同情况再次发生；不过，VGA2仅保持设定点至大约-20 dBm，因为再无更多增益可用于获得规定的设定点。

常见变化

系统和频率合成器

为ADL5387提供2×LO的信号发生器可被宽带频率合成器取代，例如ADF4350，该器件集成了VCO。ADF4350属于一个频率合成器系列，该系列具有135 MHz至4350 MHz的宽频率范围，且具有变化的相位噪声和输出功率指标，因此很容易找到符合应用所需规格的器件。

系统和ADC

为系统添加ADC以对ADRF6510的I和Q信号进行采样正是完善模拟信号链自然演化的结果。双通道ADC，例如AD9248，提供14位分辨率，且采用20 MSPS、40 MSPS或65 MSPS采样速率。建议在ADRF6510和AD9248的输出之间放置抗混叠滤波器。抗混叠滤波器设计示例请参考ADRF6510数据手册。

ADRF6510输出共模电压考虑因素

ADRF6510输出共模电压可在1.5 V至3.0 V范围内调节，且不会损失驱动能力。许多现代ADC的输入共模电压小于1.5 V。将VOCM引脚驱动至小于1.5 V的输出共模电压使ADRF6510的失真性能开始下降；但器件在小于1.5 V的共模电平下仍可工作。为了保持失真性能，可能需要直流电平转换电路，或者可使用具有较低共模电压的集成式滤波器和VGA器件，例如ADRF6516。

电路评估与测试

需要/使用的设备

信号发生器包括：

- Agilent E4438C矢量信号发生器
- Agilent E4438C信号发生器

基带信号捕获器件有

- Agilent DSO90604A示波器

EVM运算器件包括：

- Agilent 89600 VSA软件
- 运行Windows XP的PC，通过USB电缆连接到示波器

电源包括：

- ±5 V电源除AD8130电路板需要±5 V外，所有电路板均需要+5 V

评估板包括：

- ADL5336-EVALZ(需要一个)
- ADL5387-EVALZ(需要一个)
- ADRF6510-EVALZ(需要一个)
- AD8130-EBZ(需要两个)

开始使用

要使用ADL5336和ADRF6510，需要评估软件来控制每个器件的各个方面。此软件可在**工具、软件和仿真模型**链接中的各个产品网页上找到。

下载和安装软件后，将USB电缆从电脑连接到评估板，然后针对需要控制的器件运行软件。

功能框图

图7显示了用于测试接收链的测试设置的功能框图。ADL5336评估板仅允许单端输入和输出。ADL5387板上的RF输入也是如此。矢量信号发生器上的RF输出端口仅为单端；因此，发生器与ADL5336的输入之间需要巴伦。如图7所示，直至AD8130差动放大器的其余信号路径均为差分。由于示波器仅允许对单端信号进行采样，同时受VSA软件控制，因此需要差分转单端转换。

设置与测试

接收机测试设置的第一步是开启所有测试设备。测试设备预热时，电路板必须正确配置以便在信号链内正常使用。

在ADL5336上，应确保安装0 w跳线电阻，将VGA1输出连接到VGA2输入。

在ADL5387电路板上，旁路输出巴伦以在ADL5387和ADRF6510之间构建完整的差分、直流耦合信号路径。

在ADRF6510电路板上，执行下列操作：

- 旁路输入和输出巴伦
- 在输出信号线路上放置1 kΩ差分输出负载(每个输出路径上放置两个接地的500 Ω电阻就足够了)
- 用1 μF电容取代普通C_{OFS}电容

收集评估板并将所有信号路径连接在一起，如图7所示。将所有电路板连接到+5 V，同时将两个AD8130板连接到−5 V。请确保电源电流与期望值一致。

如图7所示，完成下列连接：

- 将矢量信号发生器的单端、50 Ω输出连接到ADL5336评估板的INPUT1。
- 将AD8130的I信号路径输出连接到示波器上的输入1，并将AD8130的Q信号路径输出连接到示波器的输入3。
- 将USB电缆从PC连接到示波器。
- 将信号发生器的RF端口连接到ADL5387评估板的LO输入。

在Agilent E4438C信号发生器上，执行下列操作：

- 将频率设置为400 MHz
- 将幅度设置为0 dBm
- 接通RF端口

在Agilent E4438C矢量信号发生器上，执行下列操作：

- 将RF载波频率设置为200 MHz
- 将幅度设置为−30 dBm
- 接通RF端口
- 接通矢量信号发生器内部的定制ARB
- 将信号设置为4-QAM，符号速率设置为5 MSPS，脉冲整形滤波器α值设置为0.35

在PC上，启动Agilent 89600 VSA软件。在VSA软件中，执行下列操作：

- 接通数字解调器
- 将输入设置为I+ jQ选项
- 将频率设置为0 Hz，符号速率设置为5 MSPS，α值设置为0.35

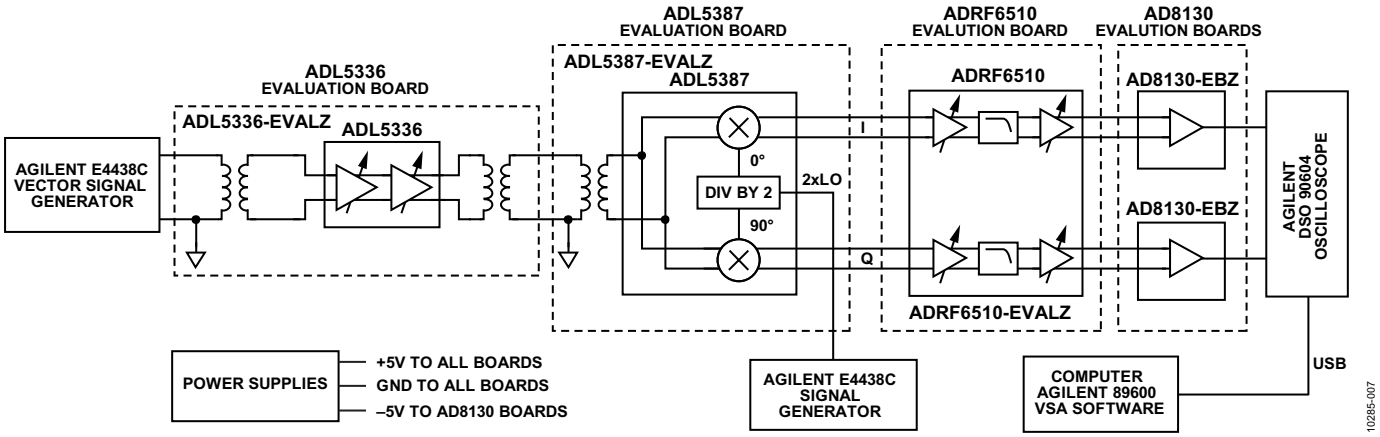


图7. 测试直接变频接收机的功能框图

矢量信号发生器上的信号指标必须匹配VSA软件上的指标。软件启动后，应显示**IQ星座图**窗格和**频谱**窗格。在VSA软件中通过下列步骤添加信息窗口：

1. 点击**显示**
2. 点击**布局**
3. 选择**栅格2×2**

默认情况下，已经显示的其他两个窗格应为**误差矢量与时间**和信息窗口**符号/误差**。如果并非如此，执行下列操作：

1. 双击任意窗格的标题
2. 在出现的窗口中选择**符号/误差**

符号/误差窗格提供许多结果，包括EVM。软件应锁定在信号上，并报告EVM数值。

AGC设定点、最大增益和滤波器带宽全部可采用个别器件的各控制软件来设置。ADL5336输入端的功率控制可通过矢量信号分析仪上的功率扫描完成。从−80 dBm扫描至几乎+16 dBm，以便在此测试设置下测试接收机。ADRF6510上的增益始终设置为实现1.5 V p-p差分输出电平，假定有足够的增益可用。某些情况下，对于极小的信号电平，ADRF6510无足够的增益来到达1.5 V p-p差分电平。

了解详情

CN-0248 Design Support Package:
http://www.analog.com/CN0248-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout, Analog Dialogue* 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

ADIsimPLL Design Tool

ADIsimRF Design Tool

AN-0996 Application Note. *The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems.* Analog Devices.

AN-1039 Application Note. *Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity*. Analog Devices.

CN-0134 Circuit Note, Broadband Low Error Vector Magnitude (EVM) Direct Conversion Transmitter, Analog Devices

数据手册和评估板

ADRF6510 Data Sheet and Evaluation Board

ADL5387 Data Sheet and Evaluation Board

ADL5336 Data Sheet and Evaluation Board

ADF4350 Data Sheet and Evaluation Board

AD9248 Data Sheet and Evaluation Board

ADRF6516 Data Sheet and Evaluation Board

AD8130 Data Sheet and Evaluation Board

修订历史

2012年4月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10285sc-0-4/12(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0249.

连接/参考器件

AD9253	14位、125 MSPS四通道模数转换器(ADC)

14位、125 MSPS四通道ADC，通过后端数字求和增强SNR性能

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是14位、125 MSPS四通道ADC系统的简化图，该电路使用后端数字求和将信噪比(SNR)从单通道ADC的74 dBFS提升到四通道ADC的78.5 dBFS。

这项技术特别适合要求高SNR(如超声和雷达)的应用，并且利用了现代高性能、低功耗、四通道流水线式ADC。

该电路使用了非相关噪声源在方和根(rss)基础上相加，而信号电压在线性基础上相加的基本原理。

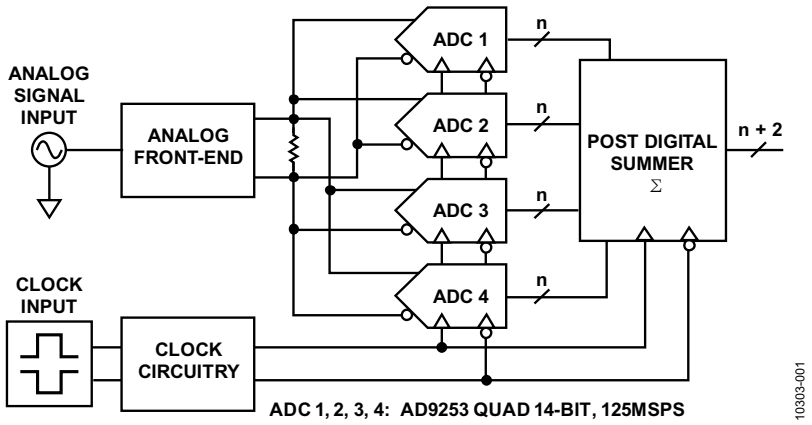


图1. 四个并联ADC求和得到更高SNR的基本框图

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013 Analog Devices, Inc. All rights reserved.**

电路描述

每个ADC的输入由信号项(V_S)和噪声项(V_N)组成。将四个噪声电压源求和可得到总电压V_T，它是四个信号电压加上四个噪声电压方和根的线性和，例如：

$$V_T = V_{S1} + V_{S2} + V_{S3} + V_{S4} + \sqrt{V_{N1}^2 + V_{N2}^2 + V_{N3}^2 + V_{N4}^2}$$

由于$V_{S1} = V_{S2} = V_{S3} = V_{S4}$，信号可有效地乘以4，而转换器噪声——具有等效rms值——仅乘以2，因此信噪比以系数2增加，即6.02 dB。所以，6.02 dB的SNR增量是将四个类似信号求和所引起的一个额外的有效分辨率位的结果。由于SNR(dB) = 6.02N + 1.76 dB，其中N为位数，从而：

$$N + \Delta N = \left[\frac{SNR(dB)}{6.02} - \frac{1.76}{6.02}\right] + \frac{6.02\ \text{dB}}{6.02} = N + 1$$

表1显示将多个ADC输出求和得到的SNR理论值。为方便起见，显然应选择将四个ADC求和。某些关键情况下可能需要更多的ADC求和，但具体取决于其他的系统规格(包括成本)和可用的电路板空间。

表1. 增加SNR与ADC数目的关系

ADC数目	SNR增量(dB)
2	3
4	6
8	9
16	12
32	15

14位ADC的理想SNR是(6.02 × 14) + 1.76 = 86.04 dB。AD9253数据手册指定的典型SNR为74 dB，但其产生的ENOB为12位。

$$ENOB = \frac{74 - 1.76}{6.02} = 12\ \text{bits}$$

图1所示电路集成无源接收器前端，由四个模拟输入通道组成，采用器件为14位、125 MSPS四通道模数转换器AD9253。

该电路接受单端输入，并通过双平衡配置中两个阻抗比为1:1的宽带宽(3 GHz) M/A-COM ETC1-1-13巴伦将输入转换为差分信号，如图2所示。

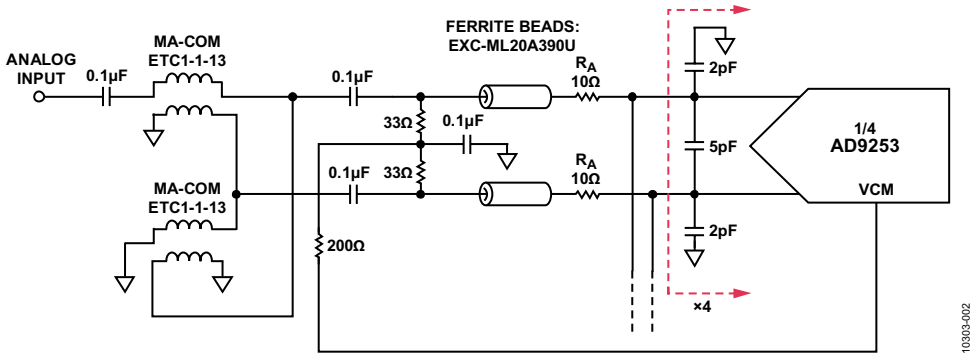


图2. 输入模拟求和网络

所有四个ADC输入均在巴伦配置的次级侧相连。电路中无增益，每个模拟输入对都有简单滤波功能，减少可能反馈至邻近ADC通道的残余反冲信号。

通过ADC的全差分架构提供良好的高频共模抑制性能，因此求和时非相关噪声源最小，产生78.5 dBFS SNR和85dBc SFDR性能(第一奈奎斯特频带内，以125 MSPS采样时0 MHz至62.5 MHz)。整体电路带宽为65 MHz，通带平坦度为1 dB。

为了获得最佳性能，采用双平衡巴伦法在频率范围内达到最佳的偶阶杂散性能。由于四个ADC的输入相连，维持平衡可能有一定难度，哪怕频率低于100 MHz。

使用66 Ω差分端接电阻端接巴伦配置的次级侧。选择66 Ω有助于减少四个转换器输入阻抗并联组合的损耗，同时最大程度降低变压器次级侧对初级侧的损耗，获得从初级侧看来大约50 Ω的总阻抗。

此设计中采用了铁氧体磁珠，有助于降低电路板布局以及四个未缓冲并联ADC通道引起的寄生容性负载的影响。磁珠可减少来自每个ADC输入通道的反冲，从而保持了整体带宽。

10 Ω串联电阻具有双重作用。首先，它们驱动ADC输入滤波器(2 pF共模和5 pF差分)；其次，它们起到减少来自每个ADC反冲的作用。有关反冲充电和未缓冲ADC架构的更多信息，请参见应用笔记AN-742。

表2总结了系统的测量性能，其中−3 dB带宽为67 MHz。网络的总插入损耗约为3 dB，因此需要+13 dBm的输入驱动能力，以便为ADC的输入提供满量程2 V p-p差分信号。

表2. 电路的测定性能

性能规格(2.0 V p-p FS)	最终结果
采样频率	125 MSPS
通带平坦度(67 MHz)	3 dB
SNRFS (10 MHz)	78.5 dBFS
SFDR (10 MHz)	85 dBc
H2/H3 (10 MHz)	85 dBc/90 dBc
输入阻抗 (10 MHz)	58 Ω
输入驱动 (10 MHz)	+13.0 dBm

系统性能

14位、125 MSPS、四通道ADC AD9253与16位、125 MSPS ADC AD9653引脚兼容。图3显示AD9253和AD9653四通道求和配置的带宽测量对比。

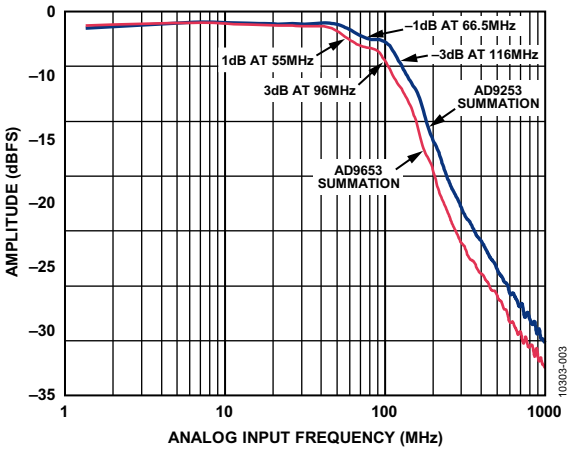


图3. AD9253和AD9653四通道求和配置的频率响应

针对单通道和四通道版本的AD9253、AD9653测量SNR，结果显示在图4中。

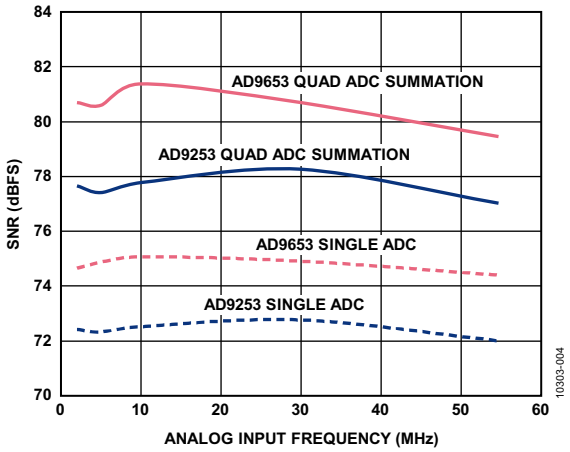


图4. AD9253、AD9653单通道和四通道求和配置的SNR性能与频率的关系

请注意，使用四通道求和技术，可增加14位ADC AD9253在10 MHz时的SNR，增加量约为5 dB。16位ADC AD9653的SNR增加量大致相同。

另一方面，单个14位ADC AD9253和单个16位ADC AD9653相差大约3 dB。

SFDR数据用于AD9253和AD9653的四通道求和配置，如图5所示。

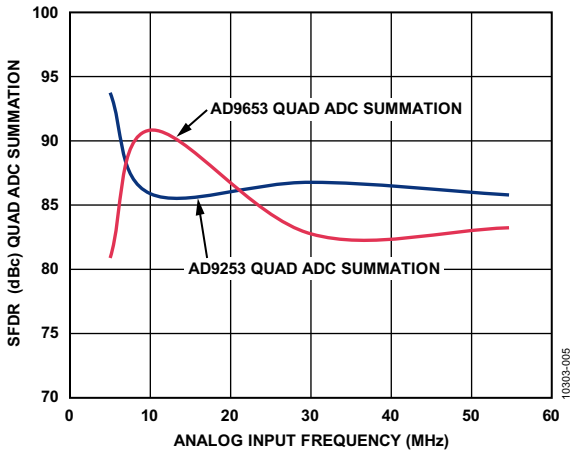


图5. AD9253和AD9653四通道求和配置的SFDR性能与频率的关系

图1和图2中所示电路的输入阻抗使用一个在1 GHz频段内校准至50 Ω的网络分析仪测量，如图6所示。可以看出最终网络在所需频段内(第一奈奎斯特区，直流至62.5 MHz)的VSWR为1.2或更低。

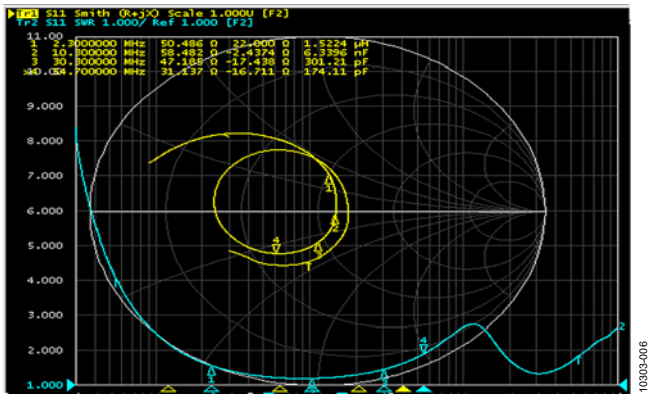


图6. 完整前端四通道求和的输入阻抗

前端接口设计程序

本节介绍无源前端ADC与滤波器接口设计的常用方法，采用无源求和技术。为实现最佳性能(带宽、SNR和SFDR)，前端和ADC应对一般电路形成一定设计限制：

- 知道并理解设计前端时的关键参数，包括：
  - 输入阻抗/VSWR(电压驻波比)是一个无量纲参数，反映目标带宽内有多少功率被反射到负载中。网络的输入阻抗是特定的负载值，通常为50 Ω。
  - 通带平坦度通常指额定带宽内容许的波动纹波量。
  - 带宽仅仅是系统要使用的频率范围。
  - 最小信噪比(SNR)和无杂散动态范围(SFDR)。
  - 输入驱动电平与带宽、输入阻抗和VSWR特性有关，可设置转换器满量程输入信号所需的增益和幅度。它高度依赖所选的前端元件，如变压器、放大器或抗混叠滤波器，并且可能是最难以达到的参数之一。
- ADC与滤波器的负载间必须确定正确数量的串联电阻。这是为了防止通带内的不良信号尖峰，并尽量减少单个ADC输入的反冲。在大部分情况下，必须凭经验确定正确值。
- ADC的输入阻抗可能需要经过外部并联电阻分流，才会降低数值。
- 应使用正确串联电阻将ADC与滤波器隔离开。此串联电阻也会减少尖峰信号，且通常凭经验确定。

电路优化技术和权衡

本接口电路内的参数具有高互动性；因此优化电路的所有关键规格(带宽、带宽平坦度、SNR、SFDR和增益)几乎不可能。

在图2中，通带峰化可以随着串联电阻RA的值提高而降低。但是，此电阻的值越高，信号衰减就越大，输入网络必须以更大的信号驱动，以填充所有ADC并联组合的满量程输入范围。

上述因素的权衡可能有些困难。本设计中，每个参数权重相等；因此所选值代表了所有设计特征的接口性能。某些设计中，根据系统要求，可能会选择不同的值，以便优化SFDR、SNR或输入驱动电平。

本设计的SNR性能取决于以下几个因素：ADC架构的本质、通过内部采样和保持机制设置的AD9253内部前端缓冲器偏置电流，以及设计的带宽要求。本例中使用了整个第一奈奎斯特区。

该特定设计中可以权衡的另一因素是ADC满量程设置。对于采用本设计获得的数据，满量程ADC差分输入电压设置为2 V p-p，它可以优化SFDR。将满量程输入范围改为低于2.0 V p-p的最大满量程范围会降低SNR性能。

无源组件和PCB寄生效应考虑

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路(如需要)、元件布局、信号布线以及电源层和接地层。高速ADC和放大器PCB布局的详情请参见指南MT-031和MT-101。

对于滤波器内的无源元件，使用低寄生表面贴装电容、电感和电阻。所选电感来自Coilcraft 0603CS系列。滤波器使用的表贴电容为5%、C0G、0402型，以确保稳定性和精度。

系统的完整文档请参见CN-0249设计支持包。

常见变化

对于需要相同带宽、更低功耗和性能的应用，可使用12位、125 MSPS四通道ADC AD9633。对于需要相同带宽、略高功耗和更高性能的应用，可使用16位、125 MSPS四通道ADC AD9653。这些器件与之前列举的其他器件引脚兼容。

电路评估与测试

本电路使用修改的AD9253-125EBZ电路板和基于HSC-ADC-EVALCZ FPGA的数据采集板。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。修改的AD9253-125EBZ板包括本笔记所述的评估电路，与Visual Analog评估软件一起使用的HSC-ADC-EVALCZ数据采集板，以及用于适当控制ADC并采集数据的SPI控制器软件。CN-0249设计支持包位于：http://www.analog.com/CN0249-DesignSupport，包含原理图、BOM和电路板布局布线。应用笔记AN-835详细说明了如何设置硬件和软件，以运行本电路笔记所述的测试。用户指南《评估AD9653/AD9253/AD9633模数转换器》描述了评估AD9253的基本程序。

了解详情

CN-0249 Design Support Package:
http://www.analog.com/CN0249-DesignSupport

AN-742 Application Note, Frequency Domain Response of Switched-Capacitor ADCs, Analog Devices

Arrants, Alex, Brad Brannon, and Rob Reeder, AN-835 Application Note, *Understanding High Speed ADC Testing and Evaluation*, Analog Devices.

Evaluating the AD9653/AD9253/AD9633 Analog-to-Digital Converters, User Guide

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 1: Power and Ground Planes*, November 2010.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 2: Using Power and Ground Planes to Your Advantage*, February 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 3: The E-Pad Low Down*, June 2011.

Reeder, Rob, *Achieve CM Convergence between Amps and ADCs*, Electronic Design, July 2010.

Reeder, Rob, *Maximize ADC Performance Through Balance And Symmetry*, Electronic Design, November 2010.

Reeder, Rob & Michael Elliott, *Kick Back at High-Speed Unbuffered ADCs*, Electronic Design, July 2011.

Reeder, Rob, *Mine These High-Speed ADC Layout Nuggets For Design Gold*, Electronic Design, September 15, 2011.

Reeder, Rob, Mark Looney and Jim Hand, *Pushing the State of the Art with Multichannel A/D Converters*, Analogue Dialogue, May 2005.

数据手册和评估板

AD9253 Data Sheet

AD9253 Evaluation Board (AD9253-125EBZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

修订历史

2013年5月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10303sc-0-5/13(0)



ANALOG DEVICES

参考电路 CN-0251

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0251.

连接/参考器件	
ADG1409	4 Ω R_{ON}、4/8通道、±15 V/+12 V/±5 V iCMOS多路复用器
AD8226	低成本、宽电源电压范围、轨到轨输出仪表放大器
AD8475	精密、可选增益、全差分漏斗放大器
AD7192	4.8 kHz、超低噪声、24位Σ-Δ型ADC，内置PGA
ADP1720-5	50 mA、高压、微功耗线性5 V稳压器
ADR444	超低噪声LDO XFET基准电压源

24位、4.7 Hz、4通道模拟数据采集系统

评估和设计支持

电路评估板

CN-0251电路评估板(EVAL-CN0251-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一种灵活的信号调理电路，用于处理宽动态范围(从几mV p-p到20 V p-p)的信号。该电路利用高分辨率模数转换器(ADC)的内部可编程增益放大器(PGA)来提供必要的调理和电平转换并实现动态范围。

在过程控制和工业自动化应用中，±10 V满量程信号非常常见；然而，有些情况下，信号可能小到只有几mV。用现代低压ADC处理±10 V信号时，必须进行衰减和电平转换。但是，对小信号而言，需要放大才能利用ADC的动态范围。因此，在输入信号的变化范围较大时，需要使用带可编程增益功能的电路。

此外，小信号可能具有较大的共模电压摆幅；因此需要较高的共模抑制(CMR)性能。在某些源阻抗较大的应用中，模拟前端输入电路也需要具有高阻抗。

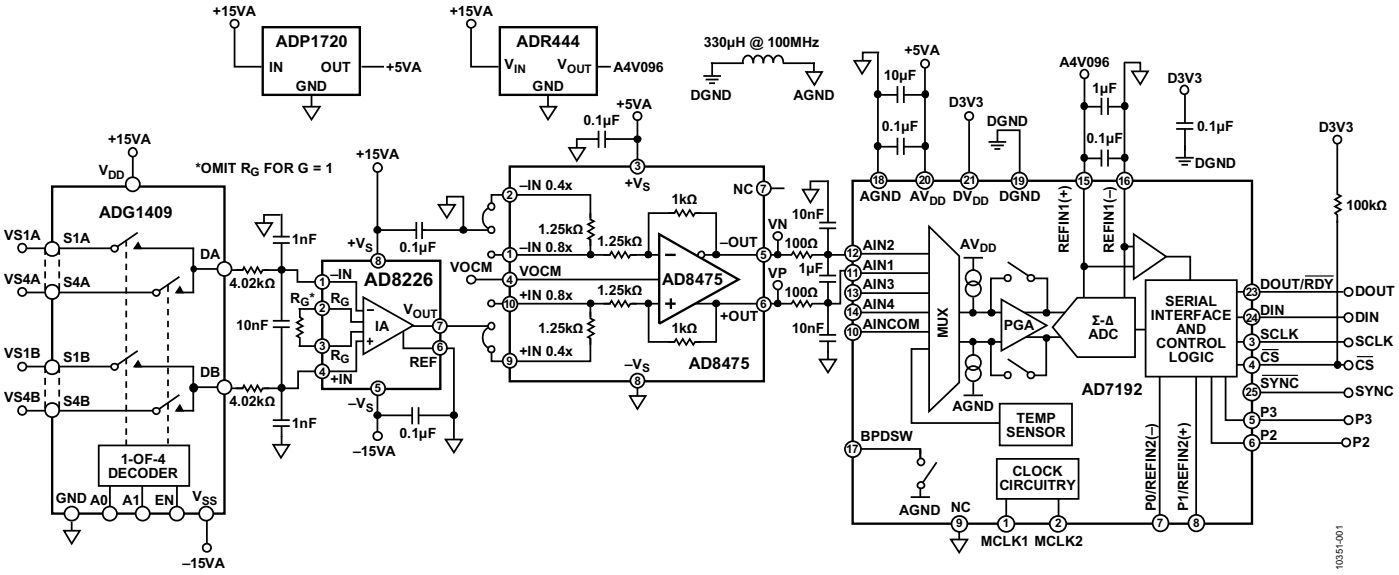


图1. 适合宽工业范围信号调理的灵活模拟前端电路

Rev. B

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

图1所示电路解决了所有这些难题，并提供了可编程增益、高CMR和高输入阻抗。输入信号经过4通道ADG1409多路复用器进入AD8226低成本、宽输入范围仪表放大器。AD8226提供高达80 dB的高共模抑制(CMR)和非常高的输入阻抗(差模800 MΩ和共模400 MΩ)。宽输入范围和轨到轨输出使得AD8226可以充分利用供电轨。

AD8475是一款全差分衰减放大器，集成精密增益电阻，可提供精密衰减(G = 0.4或G = 0.8)、共模电平转换及单端差分转换功能。AD8475是一种易于使用、完全集成的精密增益模块，采用单电源供电时，最高可处理±10 V的信号电平。因此，AD8475适用于衰减来自AD8226且最高20 V p-p的信号，同时维持高CMR性能并提供差分输出来驱动差分输入ADC。

AD7192是一款内置PGA的24位Σ-Δ型ADC。片内低噪声增益级(G = 1、8、16、32、64或128)意味着可直接向该ADC输入小信号。

结合上述器件，对幅度会变化的信号而言，该电路可以提供非常好的性能且易于配置。该电路适合工业自动化、过程控制、仪器仪表和医疗设备应用。

电路描述

该电路包含一个ADG1409多路复用器、一个AD8226仪表放大器、一个AD8475差动放大器、一个AD7192 Σ-Δ型ADC(带ADR444基准电压源)以及ADP1720稳压器。只需少量外部元件来提供保护、滤波和去耦，使得该电路具有高集成度，而且所需的电路板(印刷电路板[PCB])区域较小。

稳压器和基准电压源的选择

该电路选择ADP1720-5作为5 V稳压器。它是一款高压、微功耗、低压差线性稳压器，适合工业应用。

该电路选择4.096 V ADR444作为基准电压源。它是一款超低噪声、高精度、低压差器件，特别适合高分辨率、Σ-Δ型ADC和精密数据采集系统。

输入开关和保护

ADG1409多路复用器拥有2位二进制地址线，可用于选择四种可能的输入通道之一。该设计还包括外部保护功能，如标准二极管和瞬态电压抑制器，用以增强电路的鲁棒性。这些在图1中并未显示，但是在CN0251设计支持包的详细原理图及其它文档中有所展示。

ADG1409多路复用器配置为接受四路差分输入信号：(VS1A – VS1B)、(VS2A – VS2B)、(VS3A – VS3B)和(VS4A – VS4B)。多路复用器的输出(DA和DB)施加于AD8226仪表放大器的输入端。

AD8226输入仪表放大器

外部R_G电阻设置AD8226的增益。对于该电路，省略了R_G，且仪表放大器级的增益为1。因此，AD8226的输出为VSxA – VSxB，其中x为输入通道编号。

AD8226的差分输入由两个4.02 kΩ电阻和一个10 nF电容进行滤波，这些电阻和电容构成一个截止频率为2.0 kHz的单极点RC滤波器。两个1 nF电容增加了截止频率为40 kHz的共模滤波。

AD7192 ADC PGA增益配置

AD7192配置为接受差分模拟输入，以匹配来自AD8475的差分输出信号。AD7192的满量程输入范围为$\pm V_{REF}$/增益，其中$\pm V_{REF}$ = REFINx(+) – REFINx(-)。

AD7192中的缓冲器使能时，输入通道会驱动缓冲放大器的高阻抗输入级，此模式下的绝对输入电压范围将限制在AGND + 250 mV至AV_{DD} – 250 mV。增益级使能后，缓冲器输出将施加于PGA的输入端，模拟输入范围必须限制在$\pm(AV_{DD} – 1.25\ V)$/增益以内，因为PGA需要额外的裕量。因此，采用4.096 V基准电压源和5 V电源时，为了最充分地利用ADC的动态范围，可按表1所示对信号进行衰减或放大。

表1. AD8475和AD7192内置PGA的各种输入范围增益配置

输入范围(VSxA – VSxB)	AD8475增益	AD7192增益	PGA输出范围，双极性模式(V)
±10 V	0.4	1	±4
±5 V	0.8	1	±4
±1 V	0.4	8	±3.2
±500 mV	0.8	8	±3.2
±250 mV	0.8	16	±3.2
± 125 mV	0.8	32	±3.2
±62.5 mV	0.8	64	±3.2
±31.25 mV	0.8	128	±3.2

差分衰减放大器

为了驱动低压ADC，±10 V或±5 V信号需要进行衰减和电平转换。若将差动放大器配置与精密电阻配合使用，势必会因电阻之间出现失配而导致CMR性能下降。AD8475电平转换器/衰减器集成精密激光调整匹配电阻，可确保低增益误差、低增益漂移(最大3 ppm/°C)和高CMR特性。

AD8475提供两个引脚可选的增益选项，即0.4和0.8。VOCM引脚用于调整精密电平转换的输出共模电压，以便匹配ADC的输入范围，并使动态范围最大化。此引脚可保持悬空，并利用一个精密分压器进行内部偏置，该分压器由电源与地之间的两个200 MΩ电阻组成，从而在该引脚上提供中间电源电压。

由两个100 Ω电阻和一个1 μF电容组成的一个单极点差分RC滤波器充当AD7192的抗混叠和降噪滤波器，其截止频率为800 Hz。两个10 nF电容提供截止频率为160 kHz的共模滤波。

滤波器、输出数据速率和建立时间

AD7192 Σ-Δ型ADC由调制器和数字滤波器组成。输出数据速率(f_{ADC})和建立时间(t_{SETTLE})与滤波器配置及斩波配置有关。表2显示了不同配置情况下的输出数据速率和建立时间计算情况。

表2. 不同配置的输出数据速率和建立时间

斩波滤波器选项	SINC3	SINC4
禁用	$f_{ADC} = f_{CLK}/(1024 \times FS[9:0])$ $t_{SETTLE} = 3/f_{ADC}$	$f_{ADC} = f_{CLK}/(1024 \times FS[9:0])$ $t_{SETTLE} = 4/f_{ADC}$
使能	$f_{ADC} = f_{CLK}/(3 \times 1024 \times FS[9:0])$ $t_{SETTLE} = 2/f_{ADC}$	$f_{ADC} = f_{CLK}/(4 \times 1024 \times FS[9:0])$ $t_{SETTLE} = 2/f_{ADC}$

布局考虑

该电路或其它任何高速/高分辨率电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、信号路由以及适当的电源层和接地层。有关PCB布局的详情，请参见指南MT-031和MT-101以及“高速印刷电路板布局实用指南”一文。

系统性能

24位AD7192 Σ-Δ型ADC可在该电路中提供非常好的性能。有关Σ-Δ型ADC的更多详情，请参见指南MT-022和MT-023。

在配置设为斩波禁用、输出数据速率为4.7 Hz、增益为1且采用一个SINC4滤波器的情况下，噪声性能如图2所示，500个样本的噪声分布直方图则如图3所示。该电路中测得的峰峰值噪声约为3.9 μV(见图2)，均方根噪声为860 nV。这相当于峰峰值(无噪声码)分辨率为20位，均方根分辨率为23位。表3显示了斩波禁用且采用一个SINC4滤波器时一些数据速率和增益设置条件下的AD7192均方根噪声。

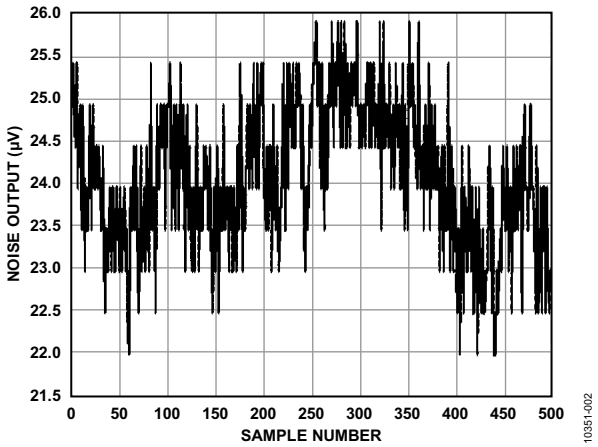


图2. 噪声输出(V_{REF} = 4.096 V，AV_{DD} = 5 V，输出数据速率 = 4.7 Hz)

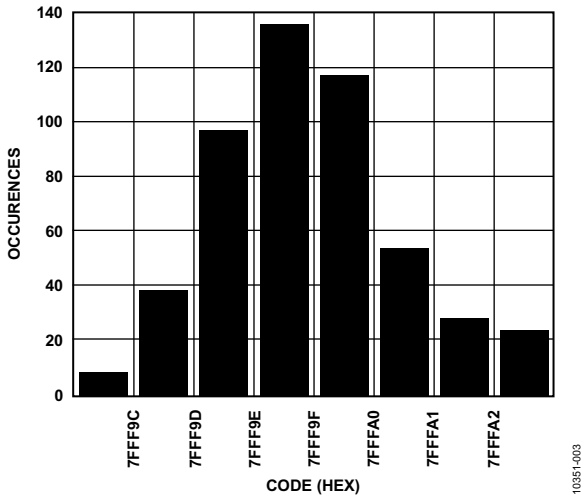


图3. 噪声直方图(V_{REF} = 4.096 V，AV_{DD} =5 V，输出数据速率 = 4.7 Hz，增益 = 1，斩波禁用，SINC4滤波器)

表3. 斩波禁用且采用一个SINC4滤波器时不同输出数据速率和增益设置条件下的AD7192系统均方根分辨率(减去2.7位以获取峰峰值或无噪声码分辨率)

滤波器字(十进制)	输出数据速率(Hz)	建立时间(ms)	增益1	增益8	增益16	增益32	增益64	增益128
1023	4.7	852.5	23.0	21.8	20.4	19.7	18.8	17.4
640	7.5	533	22.5	21.5	20.0	19.5	18.5	17.2
96	50	80	22.3	20.9	19.8	19.3	18.2	17.0
16	300	13.3	21.8	20.2	19.3	18.6	17.6	16.8
5	960	4.17	20.9	19.8	18.9	18.0	17.2	16.2
1	4800	0.83	19.2	19.0	18.4	17.6	16.6	15.8

常见变化

可使用其它集成PGA的24位或较低分辨率的Σ-Δ型ADC，例如AD7190、AD7193、AD7797和AD7799。如果无需对输入信号进行衰减，则可使用功耗低于AD8475的AD8476。

在无需衰减和高输入阻抗的应用中，可将AD7192直接连接到传感器，以避免模拟前端调理电路引入的噪声。例如，满量程输出电压较小的称重传感器无需衰减，因此可以直接连接到AD7192差分输入端(参见CN-0102、CN-0107、CN-0108、CN-0118、CN-0119和CN-0155)

电路评估与测试

该电路测试设置使用EVAL-CN0251-SDPZ电路评估板和系统演示平台(SDP)评估板(EVAL-SDP-CB1Z)。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0251-SDPZ板包含要评估的电路，如本电路笔记所述；SDP评估板与CN-0251评估软件一起使用，可从EVAL-CN0251-SDPZ中获取数据。SDP也用于控制AD7792 ADC中的多路复用器输入和各种功能。

设备要求

需要以下设备：

- 带USB端口的Windows XP、Windows Vista(32位)或Windows 7 (32位)PC
- EVAL-CN0251-SDPZ电路评估板
- EVAL- SDP-CB1Z SDP评估板
- 直流电源：+15 V、−15 V和+6 V。
- CN-0251评估软件

开始使用

将CN-0251评估软件光盘放进PC的光盘驱动器，加载评估软件。找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图4为测试设置功能框图。**EVAL-CN0251-SDPZ-SCH.pdf**文件包含EVAL-CN0251-SDPZ的详细原理图。此文件位于CN-0251设计支持包中：www.analog.com/CN0251-DesignSupport。

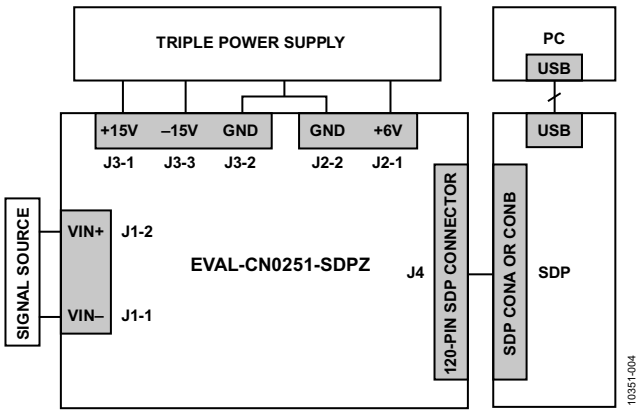


图4. 测试设置功能框图

设置

将EVAL-CN0251-SDPZ上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)上的**CONA**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为+15 V、−15 V和+6 V输出后，关闭电源。

在断电情况下，将+15 V电源连接到J3的+15 VA引脚，将−15 V电源连接到J3的−15 VA引脚，将GND连接到J3的AGND引脚。此外，在断电情况下，将6 V电源连接到J2。接通电源，然后将SDP板附带的USB电缆连接到PC上的USB端口。接通EVAL-CN0251-SDPZ的直流电源之前，请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

设置好电源并将它连接到EVAL-CN0251-SDPZ后，启动评估软件，并通过USB电缆将PC连接到SDP板上的微型USB连接器。如果**设备管理器**中列出了Analog Devices System Development Platform驱动器，软件将能与SDP板通信。

一旦USB通信建立，就可以使用SDP来发送、接收和捕捉来自EVAL-CN0251-SDPZ的串行数据。然后，连接信号源以便进行测量。

有关SDP的信息，请访问www.analog.com/SDP。

了解详情

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

MT-022 Tutorial, ADC Architectures III: Sigma-Delta ADC Basics, Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

数据手册和评估板

CN-0251 Circuit Evaluation Board (EVAL-CN0251-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD8226 Data Sheet

AD8475 Data Sheet

AD7192 Data Sheet

ADG1409 Data Sheet

ADR444 Data Sheet

ADP1720 Data Sheet

修订历史

2013年12月—修订版A至修订版B

更改标题 1

2013年4月—修订版0至修订版A

更改电路评估与测试部分 5

2012年6月-版本0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

CN10351sc-0-12/13(B)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0252.

连接/参考器件	
ADA4930-1/ ADA4930-2	超低噪声单通道/双通道驱动器，适用于低压ADC
AD9265	16位、125 MSPS/105 MSPS/80 MSPS、1.8 V模数转换器

用于双极性输入的16位、125 MSPS单电源直流耦合型模拟前端

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路解决直流耦合单电源系统中双极性输入信号与差分输入、低压模数转换器(ADC)实现接口时经常遇到的问题。本技术使用两个电平转换电阻，通过控制输入共模电平，确保差分驱动放大器输入端具有正确的共模电平。通过对ADA4930-1差分驱动器的V_{OCM}引脚施加正确的电压，单独实现输出共模电压。

这一灵活的方案允许ADA4930-1差分驱动器采用3.3 V单电源工作，同时16位、125 MSPS ADC AD9265采用1.8 V电源工作，以此最大程度降低总电路功耗。

在宽带应用中，目标频率范围通常包括直流。若要使差分输入ADC的动态范围最大，可适当增大典型输入信号，这便要求差分驱动器在较低的增益设置下工作。满足这些条件后，差分驱动器的输入共模电压还必须保持在额定范围内。

在直接耦合单电源应用中，经常需要对差分放大器的输入和输出共模电压进行独立控制；这些应用包括：处理具有高输入共模电压的解调器输出、直流器件连接差分器件的X射线应用，以及那些差分驱动器必须处理低数值输入共模电压的应用等。低输入共模电压应用可能包括单端或差分输入，输入可以是零输入、双极性输入或负输入。

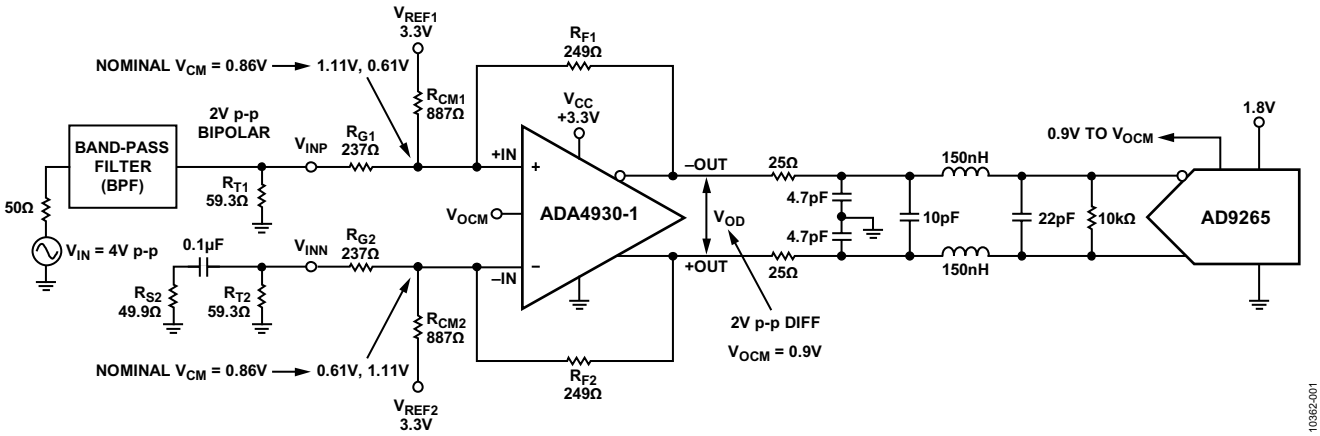


图1. 高速、单端至差分ADC驱动器(原理示意图：未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013 Analog Devices, Inc. All rights reserved.**

电路描述

现代高速ADC通常由差分放大器驱动，以获得最佳性能。典型差分驱动器在增益小于等于2时可获得最佳交流性能，并且在单电源应用中，满量程输入信号频率超出ADC驱动器的输入共模电压范围。

为了避免使用差分放大器时的共模电压问题，必须仔细分析电路。针对ADA4930-1差分驱动器的设计公式与分析可在其数据手册内找到；而ADI公司的差分放大器计算器(DiffAmpCalc设计工具)允许以节点分析的方式对电路进行完整分析，并将结果以图形格式表示。

图1中的电路使用ADA4930-1，因为它能在采用3.3 V单电源的情况下输出0.9 V的共模电压(V_{OCM})，该共模电平最为适合1.8 V ADC，如AD9265。

为了优化噪声性能并尽可能减少其对信纳比(SINAD)的负面影响，选用的R_{Fx}值为249 Ω。然后，使用DiffAmpCalc设计工具，测得V_{IN}至差分输出电压(VOD)的增益为0.511，从而确定R_{Gx}和R_{Tx}值。

图1中的输入信号来源于50 Ω RF，并驱动带通滤波器。为了保持差分放大器源阻抗平衡，将0.1 µF交流耦合电容与49.9 Ω电阻串联，然后连接至未使用的输入，如图1所示。该电容的阻抗足够低，可用作70 MHz中心频率的交流短路信号。

采用3.3 V单电源并用于ADA4930-1的输入共模电压范围为0.3 V至1.2 V。两个输入共模电阻R_{CM1}和R_{CM2}连接差分放大器输入引脚和基准电压V_{REF1}与V_{REF2}，确保满量程双极性输入信号下的输入共模电压不低于0.3 V。

若没有共模偏置电阻，则ADA4930-1的输入共模电压低于0.3 V，采用满量程信号时会发生削波。

为方便起见，V_{REF1}和V_{REF2}分别连接3.3 V单电源V_{CC}。与3.3 V电源的连接可提升标称输入共模电压，以适应负输入信号摆幅。计算共模电阻的技巧可参见ADA4930-1数据手册。

将小数值缓冲器电阻与差分放大器的输出串联使用是非常普遍的做法。这样做可以最大程度降低高频峰值，并将放大器输出与滤波器电容隔离。在图1所示电路中，这些值为25 Ω。

3极点巴特沃兹低通滤波器有助于滚降二阶和三阶谐波，并降低ADC输入噪声。选择奇数阶滤波器，以便使最终滤波器电容与AD9265的输入电容并联。

巴特沃兹滤波器针对100 MHz的截止频率、50 Ω的输入阻抗和1 kΩ的输出阻抗而设计。滤波器元件值四舍五入至标准值，并进一步优化，以获得最佳系统性能。

选择10 kΩ电阻与ADC输入并联，其数值尽可能大，以便尽量减少信号路径上的衰减。ADA4930-1与AD9265距离很近，可最大程度降低70 MHz时的传输线路效应。因此，未采用驱动器输出与ADC输入间的传统端接方式。

驱动AD9265时，应当注意不要过驱ADC输入。ADA4930-1采用3.3 V电源时的最大输出为1.74 V，该值位于AD9265的最大输入电压规格内。

共模电压分析

图2显示输入适当数值至DiffAmpCalc工具后，设计的基本切入点。注意，输入信号为1.4 V p-p，因此+IN和−IN输入的信号低至0.305 V。较大的信号会造成削波，如图3所示。

解决问题的方法之一是添加一个负电源，但由于不能超出5.5 V最大电源电压，因此不能使用±3.3 V电源。虽然可以采用一个+3.3 V、−1 V双电源系统，但这并不方便，而且会增加功耗。

如图1所示，加入的两个R_{CMx}电阻便是理想的解决方案，并且通过887 Ω电阻可将ADA4930-1上的标称共模电压从0.489 V上升至0.860 V。+IN和−IN输入的最大负摆幅和正摆幅现在分别是0.61 V和1.11 V，位于0.3 V至1.2 V的允许范围内。

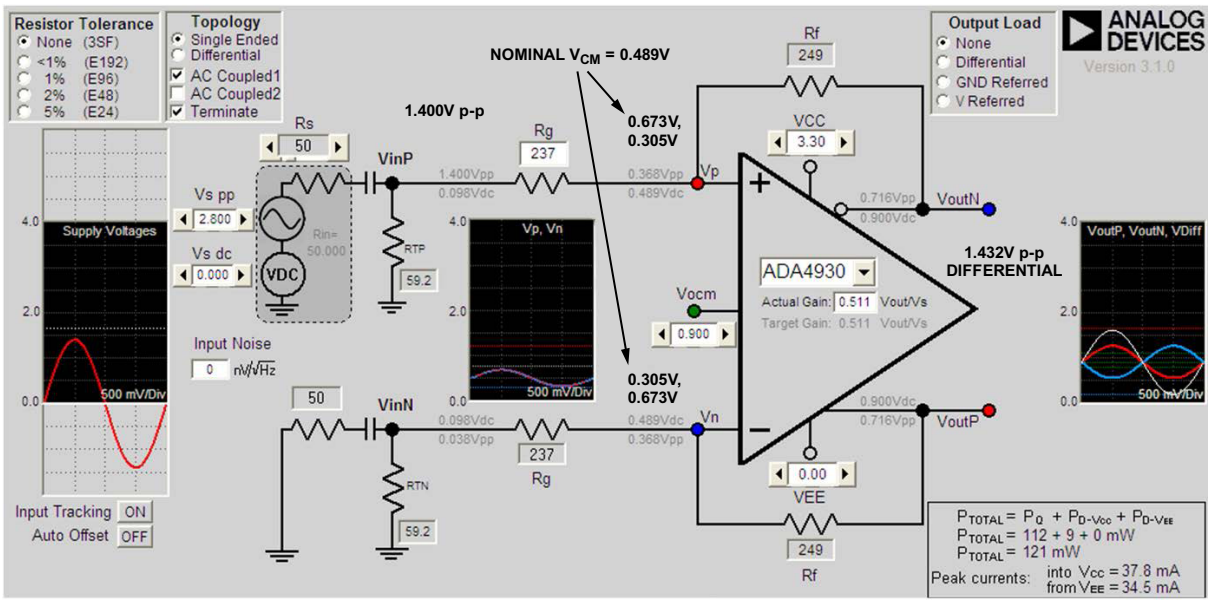


图2. 针对低电平输入信号的DiffAmpCalc设计分析，3.3 V单电源，V_{OCM} = 0.9 V

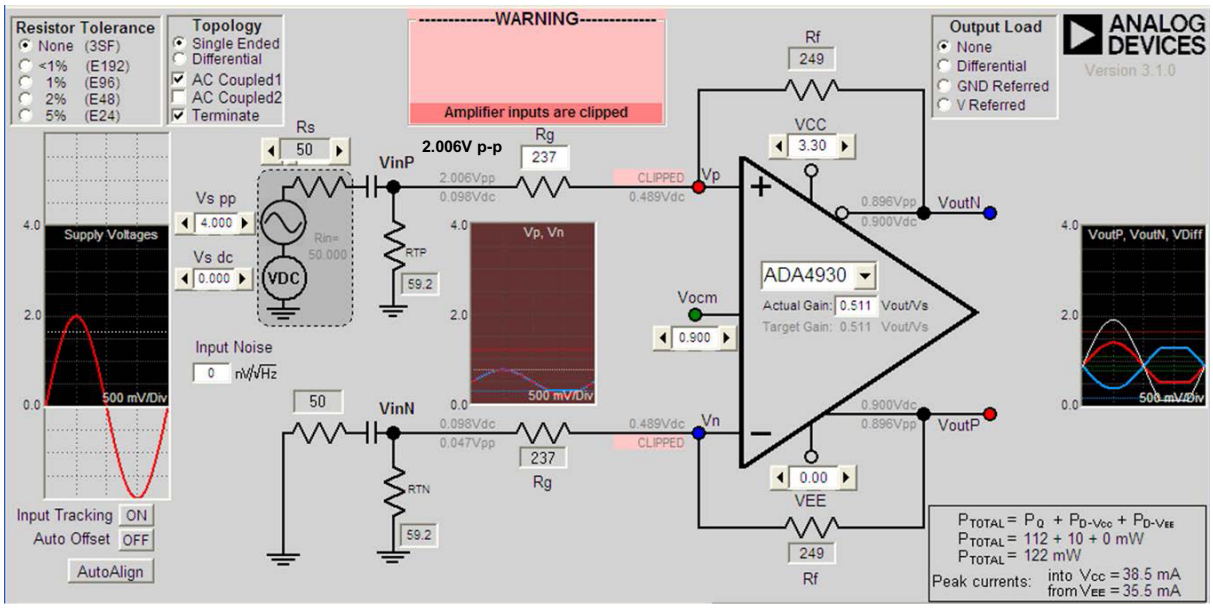


图3. 针对满量程输入信号的DiffAmpCalc设计分析，3.3 V电源，V_{OCM} = 0.9 V，显示削波影响

电路性能

图4显示AD9265评估板直接耦合至外部带通滤波器时的性能，中心频率为70 MHz，采样率为125 MSPS。AD9265评估板的标准配置可采用一个RF巴伦将单端信号转换为差分信号。

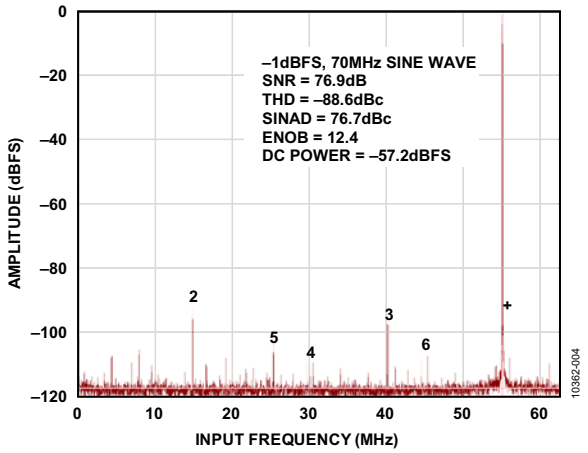


图4. 由巴伦驱动的AD9265 VisualAnalog FFT

图5显示了图1中使用AD9265和ADA4930-1且无887 Ω偏置电阻的单电源设计。削波影响很明显。DiffAmpCalc也显示了这一削波影响(见图3)。

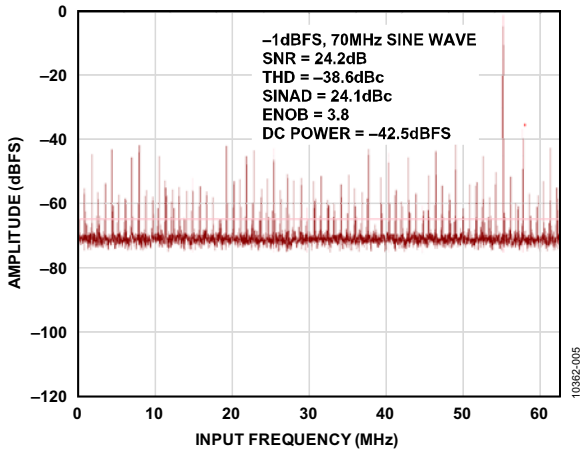


图5. ADA4930-1和AD9265 VisualAnalog FFT，移除R_{CM1}和R_{CM2}后显示削波影响

图6显示ADA4930-1采用3.3 V单电源供电时的性能，此时连接共模电阻R_{CM1}和R_{CM2}。此外，AD9265评估板上的巴伦和RC滤波器被移除，并以3极点巴特沃兹滤波器代替，如图1所示。

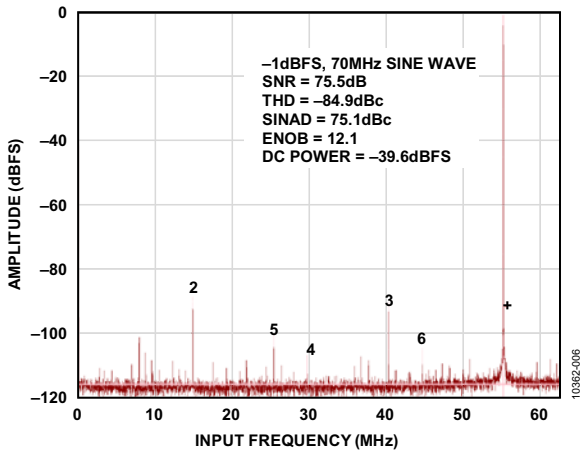


图6. ADA4930-1和AD9265 VisualAnalog FFT，添加R_{CM1}和R_{CM2}，如图1所示

以有效位数(ENOB)、SINAD和信噪比(SNR)作为品质因数，表1比较了图4、图5和图6的结果。

表1. ENOB、SINAD和SNR结果汇总

品质因数	基准值 (见图4)	无R_{CM}电阻 (见图5)	R_{CM}电阻 (见图6)
ENOB	12.4	3.8	12.1
SINAD (dBc)	76.7	24.1	75.1
SNR (dB)	76.9	24.2	75.5

输入共模电阻的主要功能是独立转换输入共模电压，加入此电阻几乎不会对性能产生影响，如表1所示。例如，加入R_{CM}电阻之前的ENOB是12.4，而加入以后则为12.1。根据图1中的配置，由于ADA4930-1输出噪声密度为4.7 nV/√Hz，ENOB的轻微下降可归结为本底噪声的轻微上扬。本数值采用DiffAmpCalc工具计算得到。因此，通过添加R_{CM1}和R_{CM2}两个电阻，即可单独控制ADC驱动器的输入和输出共模电平，同时保持出色的ENOB、SINAD和SNR性能。

常见变化

改变ADA4930-1的反馈和增益电阻是图1所示电路的变化形式之一。增加反馈和增益电阻至499 Ω基本不会增加本底噪声，因此性能下降极少(见图7)。

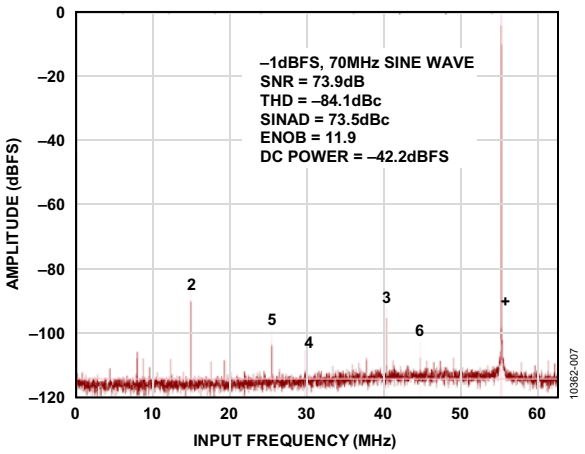


图7. ADA4930-1和AD9265 VisualAnalog FFT，使用499 Ω反馈和增益电阻

虽然改变增益和反馈电阻的影响不大，但ENOB则从12.1位下降至11.9位。

图1的另一种变化形式是使用替代型ADC，如AD9255(14位、125 MSPS)、AD9258(双通道14位、125 MSPS)或AD9268(双通道16位、125 MSPS)。

对于需要双驱动器的应用，如基于双通道AD9258或AD9268的I/Q接收器，可使用ADA4930-2驱动器。

电路评估与测试

设备要求

需要使用以下设备：

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows 7(32位)PC
- ADA4930-1YCP-EBZ评估板
- AD9265-125EBZ评估板
- HSC-ADC-EVALCZ FPGA数据采集套件
- VisualAnalog软件
- ADI公司的DiffAmpCalc工具
- 3.3 V、100 mA电源
- 0.9 V、100 mA电源
- 6 V、2 A壁装式电源(各两个)
- 125.127 MHz Wenzel晶体振荡器(器件号：500-25341)
- 70 MHz带通滤波器
- 125 MHz带通滤波器
- RF源：Rohde & Schwarz SMA100A信号发生器
- 带BNC和SMA连接器的同轴电缆

开始使用

软件安装

AD9265的VisualAnalog软件可在www.analog.com/visualanalog上找到；FPGA数据采集套件的使用指南可在www.analog.com/fifo上找到。该软件兼容Windows XP (SP2)、Windows Vista和Windows 7(32位或64位)。下载VisualAnalog软件并安装。

请先安装评估软件，再将FPGA数据采集套件连接到PC的USB端口，确保PC能够正确识别评估系统。

设置与测试

有关使用软件和运行测试的完整设置信息，请参考UG-074用户指南。图8显示测试设置的功能框图。

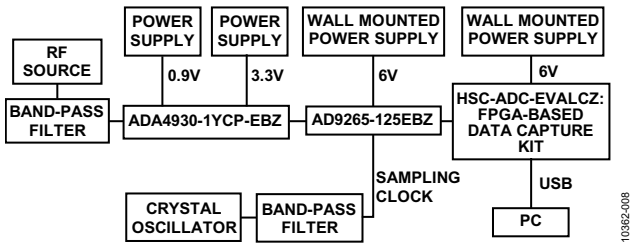


图8. 测试设置功能框图

若要测试图1中的电路，AD9265评估板上的硬件需要经过下文所述的微小改变：

- 在J2安装SMA输入连接器INPUT–。
- 将T3和T6的巴伦移除。
- 将C2至C4、C15、C96和C71的电容移除。
- 将R1、R15、R16、R22、R23和R47的电阻移除。
- 在R1、R22、R23、R32、C3、C25、C71和C96安装0 Ω电阻。
- 在R37和R47安装4.7 pF电容。
- 在T6封装的引脚1和引脚6上安装150 nH电感。
- 在T6封装的引脚3和引脚4上安装150 nH电感。
- 在T6封装的引脚1和引脚3上安装10 pF电容。
- 移除P18跳线。

了解详情

CN-0252 Design Support Package:
http://www.analog.com/CN0252-DesignSupport.

UG-074 User Guide, *Evaluating the AD9265/AD9255 Analog-to-Digital Converters.*

UG-132 User Guide, *Differential Amplifier Evaluation Board for Single 16-lead 3 mm × 3 mm LFCSP Packages.*

AN-835 Application Note, *Understanding High Speed ADC Testing and Evaluation.*

AN-905 Application Note, *VisualAnalog Converter Evaluation Tool Version 1.0 User Manual.*

DiffAmpCalc™ Differential Amplifier Calculator:
http://www.analog.com/diffampcalc

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-003 Tutorial, *Understanding SINAD, ENOB, SNR, THD, THD + N, and SFDR so You Don't Get Lost in the Noise Floor*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*, Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*, Analog Devices.

MT-076 Tutorial, *Differential Driver Analysis,* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADA4930-1 Data Sheet

ADA4930-1 Evaluation Board (ADA4930-1YCP-EBZ)

ADA4930-2 Data Sheet

ADA4930-2 Evaluation Board (ADA4930-1YCP-EBZ)

AD9265 Data Sheet

AD9265-125EBZ Evaluation Board

FPGA-Based Data Capture Kit: HSC-ADC-EVALCZ

修订历史

2013年4月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10362sc-0-4/13(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0253.

连接/参考器件	
ADG5408/ ADG5409	高压防闩锁型4/8通道多路复用器
AD8226	宽电源电压范围、轨到轨输出仪表放大器

鲁棒、低功耗的电池监控电路前端

评估和设计支持

电路评估板

CN-0253电路评估板(EVAL-CN0253-SDPZ)

系统演示平台(EVAL-SDP-CS1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路为鲁棒的电池监控前端，专为可能发生瞬变的环境而设计，例如工业或过程自动化环境。该电路使用ADG5408 4通道CMOS多路复用器，后接AD8226仪表放大器，以低功耗和低成本精确监控各电池的电压，且无需额外的外部瞬变保护电路。

瞬变过压条件可造成传统CMOS开关发生闩锁。通过结隔离技术，PMOS和NMOS晶体管的N和P井形成寄生硅控整流器(SCR)电路。过压条件触发此SCR，导致电流被显著放大，进而引起闩锁。闩锁是一种在关闭电源之前会持续存在的不良高电流状态，它可能导致器件故障。

如果输入或输出引脚电压之一超过供电轨一个二极管压降以上，或者电源时序控制不当，则可发生闩锁。如果通道上出现故障，且信号超过最大额定值，则故障可触发典型CMOS器件的闩锁状态。

电路上电期间，也可能在CMOS开关上电前产生输入端电压，特别是使用多个电源为电路供电时。此条件可能超过器件的最大额定值，并触发闩锁状态。

本设计中使用的两个多路复用器和仪表放大器(IA)具有鲁棒的输入。ADG5408是防闩锁型高压8:1多路复用器。用于制造ADG5408的沟道隔离技术可防止闩锁状态，并减少外部保护短路。防闩锁不保证过压保护，仅表示开关会进入高电流SCR模式。ADG5408还具有8 kV人体模型静电放电(ESD)额定值(ANSI/ESDA/JEDEC JS-001-2010)。

AD8226是一款低成本、低功耗仪表放大器，具有鲁棒的输入，可处理相反供电轨最高达40 V的输入电压，同时将输出限制在供电轨内。例如，采用±18 V电源时，AD8226正或负输入的无损害摆幅为±22 V。AD8226的所有输入均通过内部二极管提供ESD保护。

电路描述

电池监控系统(BMS)需要在电池组内的每个电池两端施加个别电压，以评估电池的充电状态(SOC)和运行状态(SOH)。通过两个多路复用器实现电池组引脚的多路复用，如图1所示，可评估每个电池两端的电压。

一个多路复用器用于正引脚，另一个用于负引脚。此差分多路复用允许将单个仪表放大器用于最多八个通道。这样放大器不需要每个电池的共模电压供BMS使用。

ADG5408的每个通道具有低导通电阻，通常为13.5 Ω，整个温度范围内的最大值为22 Ω。输入失调电流最大值为2 nA时，通道电阻上的最大误差电压为44 nV。

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

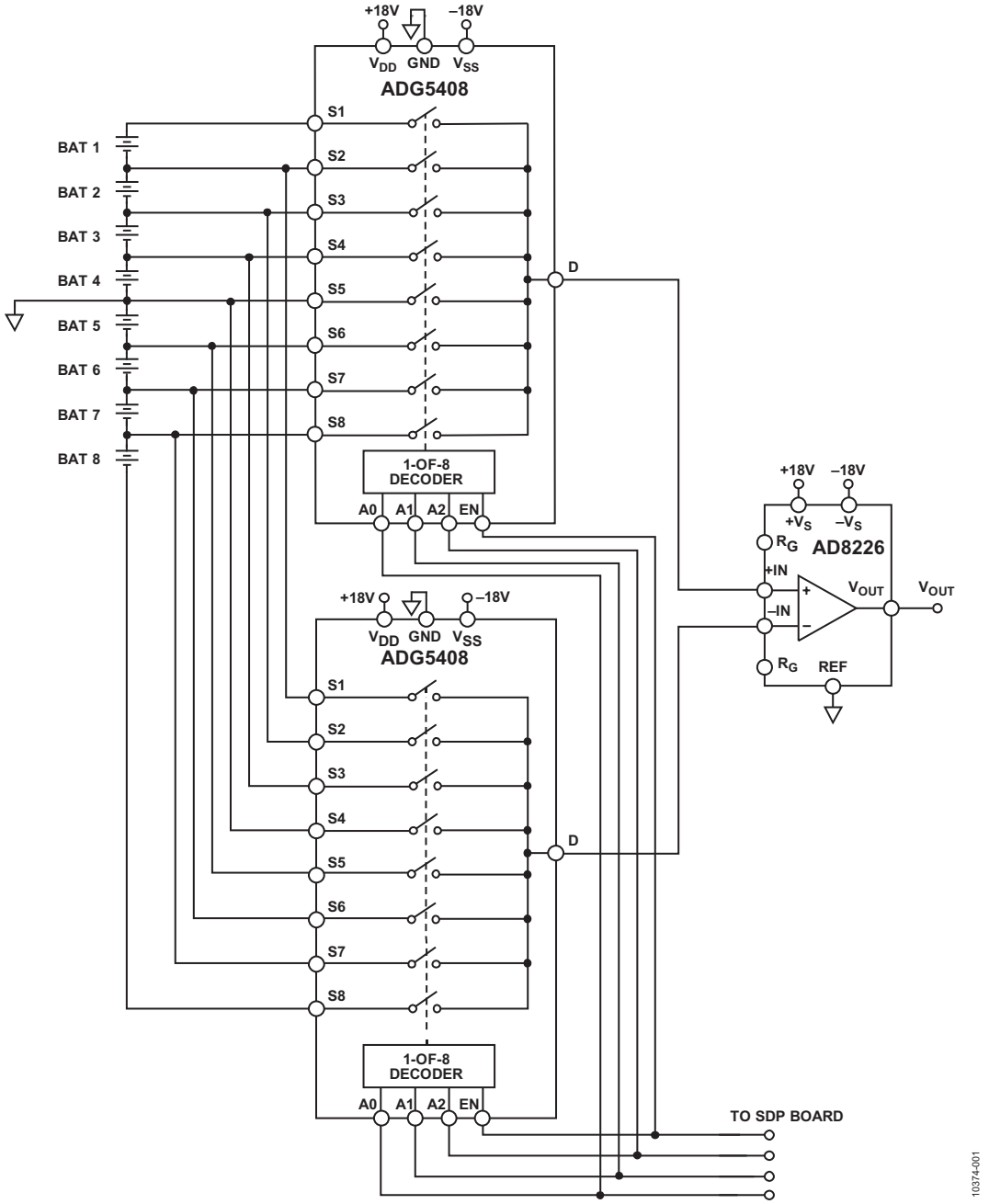


图1. 鲁棒的电池监控电路原理示意图(未显示所有连接和去耦)

图2显示典型CMOS开关(使用外延层)与ADG5408在接受闩锁测试时的结果对比。测试期间，将应力电流施加于引脚1 ms，此操作称为触发，触发后测量引脚上的电流。此特定测试在开关断开、漏极(D)设为VDD且源极(S)设为VSS时执行，如图3所示。接着源极电压被驱动至超过VSS，直至达到所需的触发电流。如果未发生闩锁，则引脚电流返回预触发值。发生闩锁后，引脚继续吸取电流，而不用触发电压驱动。只能通过关断器件来停止。

从图2可看出，此典型CMOS开关在−290 mA达到闩锁电流，而ADG5408不会发生闩锁，除非测试结束于−510 mA。

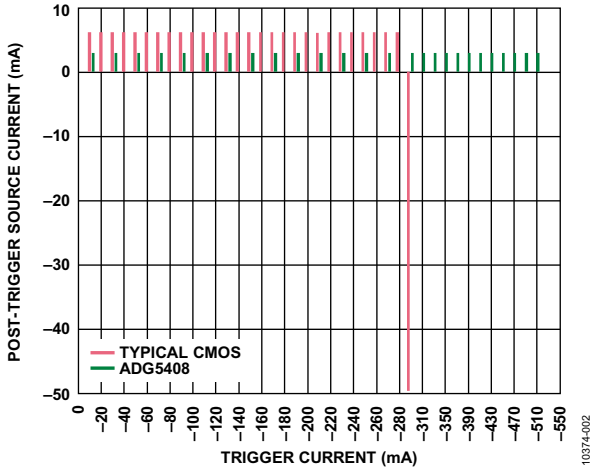


图2. 闩锁后触发电流对比

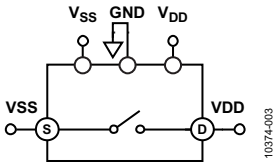


图3. 闩锁测试配置(预触发)

常见变化

对于堆叠使用四个或更少电池的应用，可使用单个ADG5409的四个差分通道。ADG5409将四个差分输入切换为单个差分输出，且具有与ADG5408相同的防闩锁结构。

电路评估与测试

该电路使用EVAL-CN0253-SDPZ评估板，可单独用作评估板，或与EVAL-SDP-CS1Z系统演示平台(SDP)评估板配合使用。在独立模式下，A0、A1、A2和EN逻辑电平可由电路板上的链路或通过SMB连接器连接到电路板的外部来源控制。

如果需要电脑控制，可使用120引脚对接连接器将EVAL-SDP-CS1Z连接到EVAL-CN0253-SDPZ评估板。

设备要求

- EVAL-CN0253-SDPZ评估板
- ±18 V电源
- 锂离子电池
- 用于测量输出的数字电压表

如果需要使用PC控制EVAL-CN0253-SDPZ板，额外要求包括：

- 带USB端口的Windows® XP、Windows Vista®(32/64位)或Windows 7(32/64位)PC
- EVAL-SDP-CS1Z SDP
- CN-0253评估软件

开始使用

仅在独立使用时需要EVAL-CN0253-SDPZ、电源和测试电池。

要使用PC对电路板进行编程，应安装评估软件。为此，须将CN-0253评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“**My Computer**(我的电脑)”，找到包含评估软件光盘的驱动器，打开**Readme**文件，按照说明安装和使用评估软件。

测试设置的功能框图

图4显示测试设置功能框图。**EVAL-CN0253-SDPZ-SCH-Rev0.pdf**文件包含电路板的完整电路原理图。此文件位于CN-0253设计支持包中：(http://www.analog.com/CN0253-DesignSupport)。

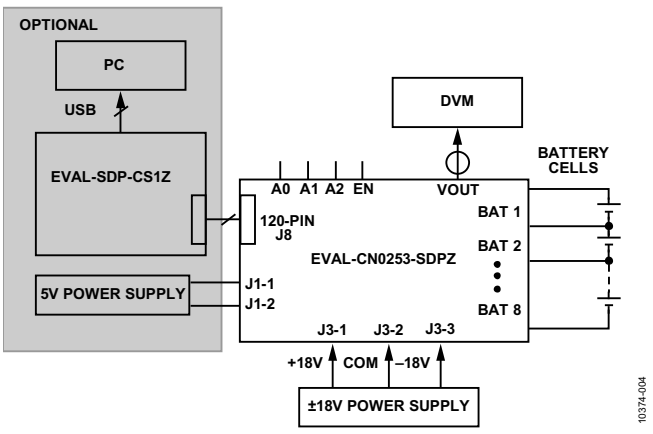


图4. 测试设置功能框图

设置

电源输出关闭时，将+18 V电源连接到J3-1引脚(VDD_EXT)，将−18 V电源连接到J3-3引脚(VSS_EXT)，并将J3-2引脚(GND_EXT)接地。将测试电池接到电池连接。确保链路接头保留在未连接电池的电池连接上；也就是说，如果仅使用四个电池，剩余的四个电池连接应保持连接。

如果电路板需要电脑控制，必须移除以下链路接头：EN、A0、A1和A2。如果使用EVAL-SDP-CS1Z，请使用120引脚连接器将EVAL-SDP-CS1Z连接到EVAL-CN0253-SDPZ。使用尼龙五金配件固定连接。

测试

为±18 V电源供电。使用电路板上的EN链路使能ADG5408多路复用器的输出。使用电路板上的A0、A1和A2链路选择测试电池。SMB连接器VOUT可用于连接独立的ADC评估板，例如EVAL-AD7298SDZ，或者使用数字电压表手动测试。

如果需要电脑控制，请使用USB电缆将EVAL-SDP-CS1Z连接到PC。启动CN-0253评估软件。电池电压可依据手动测试方法测试。如果使用EVAL-SDP-CS1Z，可提供额外的5 V电源引脚。

了解详情

CN-0253 Design Support Package:
http://www.analog.com/CN0253-DesiignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

Redmond, Catherine, *Winning the Battle Against Latchup in CMOS Analog Switches*, Analog Dialogue Volume 35, Number 5, October, 2001, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-069 Tutorial, *In-Amp Input Overvoltage Protection*, Analog Devices.

MT-088 Tutorial, *Analog Switches and Multiplexers Basics*, Analog Devices.

MT-092 Tutorial, *Electrostatic Discharge (ESD)*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0253 Circuit Evaluation Board (EVAL-CN0253-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

ADG5408 Data Sheet and Evaluation Board

ADG5409 Data Sheet and Evaluation Board

AD8226 Data Sheet and Evaluation Board

修订历史

2012年5月—修订版0至修订版A

改变通道4至通道8电路功能和利益组 1

2012年4月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10374sc-0-5/12(A)

ANALOG DEVICES

参考电路 CN-0254

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0254.

连接/参考器件	
AD7689	16位、8通道、250 kSPS PulSAR ADC
AD8608	精密CMOS轨到轨I/O四路运算放大器
AD8605	精密CMOS轨到轨I/O运算放大器
ADuM3471	PWM控制器和变压器驱动器
ADP3336	500 mA anyCAP®可调低压差稳压器

16位、250 kSPS、8通道、单电源、隔离式数据采集系统

评估和设计支持

电路评估板

CN-0254电路评估板(EVAL-CN0254-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件和材料清单

电路功能与优势

图1所示电路是高性价比、高度集成的16位、250 kSPS、8通道数据采集系统，可对±10 V工业级信号进行数字化转换。该电路还可在测量电路与主机控制器之间提供2500 V rms隔离，整个电路采用隔离式PWM控制5 V单电源供电。

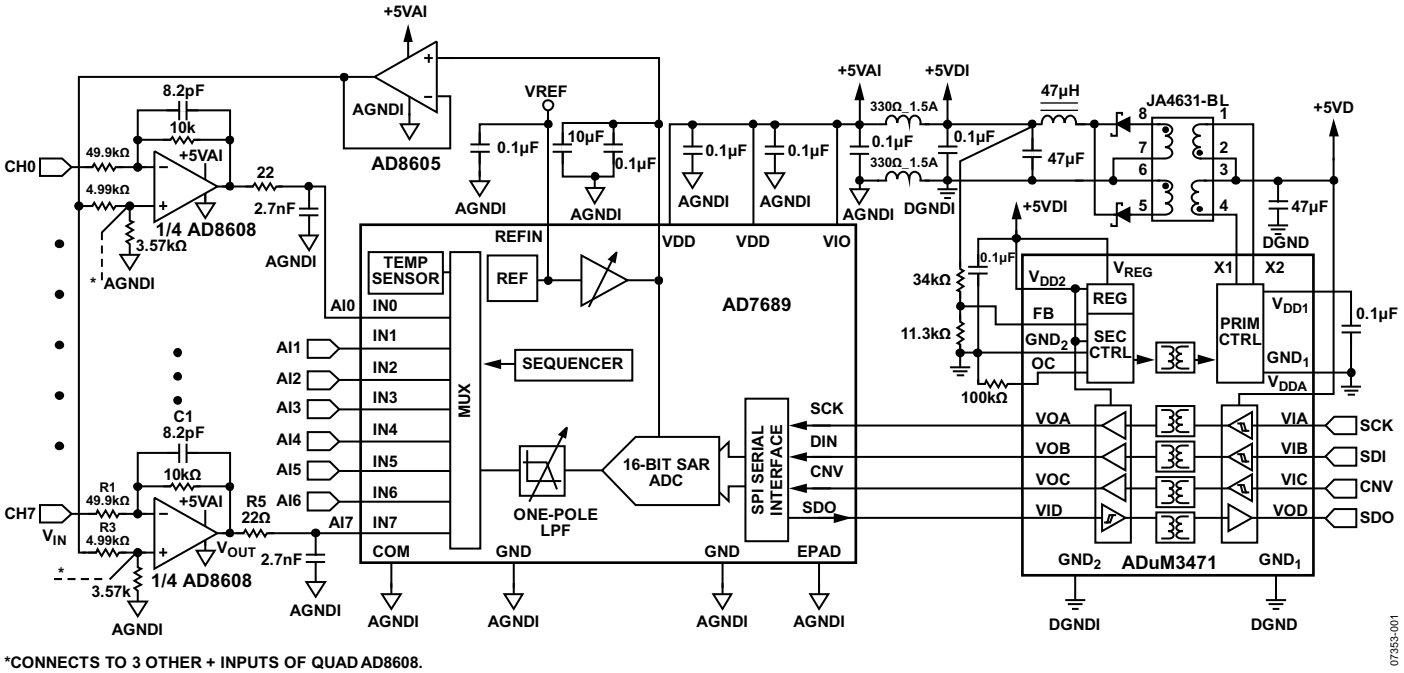


图1. 16位、250 KSPS、8通道数据采集系统(原理示意图：未显示所有连接和去耦)

Rev. B

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

电路描述

此电路配合 16位、8通道、250 kSPS PulSAR ADC AD7689和两个低成本精密四通道运算放大器AD8608使用，在数据采集系统内提供所有信号调理和数字化功能。另外仅需要AD8605运算放大器，用于缓冲AD7689的基准电压。

AD8605和AD8608分别是低成本单通道和四通道轨到轨输入和输出CMOS放大器。AD8608可对±10 V输入信号进行反转、电平转换和衰减，以便匹配ADC的输入范围，当使用+4.096 V基准电压源和+5 V单电源时，输入范围为0 V至+4.096 V。

AD8605用作外部基准电压缓冲器，为电平转换提供足够的驱动能力。AD8605和AD8608具有极低的失调电压、低输入电压和电流噪声以及宽信号带宽，因此适合各种应用。AD8608的低电流和电压噪声可确保电阻噪声是高输入阻抗输出噪声的主要因素。本电路中的输入阻抗(等于R1)为50 kΩ。

16位、8通道、250 kSPS PulSAR ADC AD7689内置多通道低功耗数据采集系统所需的所有元件。它包括一个16位SAR ADC、一个8通道低串扰多路复用器、一个低漂移基准电压源和缓冲器、一个温度传感器、一个可选单极点滤波器和一个通道序列器。序列器可用于连续扫描通道，且不需要微控制器或FPGA来控制通道开关。AD7689采用20引脚、4 mm × 4 mm LFCSP小尺寸封装，因此成本和印刷电路板(PCB)面积降至最低。工作温度范围为−40°C至+85°C。5 V电源、250 kSPS时的功耗为12.5 mW(典型值)。

ADuM3471为四通道数字隔离器，集成PWM控制器和变压器驱动器用以驱动隔离式DC/DC转换器。ADuM3471为电路提供5 V、2 W隔离电源，并在SPI接口隔离数字信号。

模拟前端设计

在过程控制和工业自动化系统中，典型的信号电平最高可达±10 V。图1电路使用具有衰减和电平转换功能的反相放大器，将±10 V信号转换为适合ADC范围的信号。

电路公式如下：

$$V_{OUT} = -\frac{R2}{R1} \times V_{IN} + \left(\frac{R1+R2}{R1}\right) \times \left(\frac{R4}{R3+R4}\right) \times V_{REF} \quad (1)$$

前端信号增益(−R2/R1)设置为−0.2，使得到达ADC的信号范围为4 V峰峰值。这与0 V至4.096 V的输入范围(等于基准电压V_{REF})相适合。

$$\frac{R1}{R2} = 5 \quad (2)$$

对于O V输入信号，运算放大器的输出应位于中间电平或0.5 V_{REF}。

$$\left(\frac{R1+R2}{R1}\right) \times \left(\frac{R4}{R3+R4}\right) = 0.5 \quad (3)$$

把公式1代入公式2，得到

$$\frac{R3}{R4} = 1.4 \quad (4)$$

运算放大器输入端的共模电压通过下式计算：

$$V_{CM} = V_{REF} \times \left(\frac{R4}{R3+R4}\right) \quad (5)$$

$R3/R4 = 1.4$且$V_{REF} = 4.096$ V时，运算放大器的共模电压为1.7 V。

每个AD8608内有四个放大器，四个同相输入短接在一起并连接到电阻分压器R3/R4。第二个分压器用于第二个AD8608。要消除运算放大器输入偏置电流，

$$R1||R2 = 4\ (R3||R4) \quad (6)$$

电路输入阻抗为R1，理想情况下应较高。不过，电阻热噪声与电阻平方根成正比，因此系统噪声性能随该电阻值增加而下降。要决定最佳值，需要对噪声进行简单分析。

根据奈奎斯特准则，最大信号频率成分应小于最大采样速率的一半。AD7689 250 kSPS采样速率产生125 kHz的奈奎斯特频率。为了将此带宽内的信号衰减降至最低，前端的−3 dB截止频率被设计为奈奎斯特频率的大约12倍或1.5 MHz。

此电路的噪声模型如图2所示。本电路中有三种噪声源：电阻噪声、放大器电压噪声和放大器电流噪声。每个噪声源的均方根值如表1所示。有关运算放大器噪声的详情，请参见应用笔记AN-358和教程MT-047、MT-048和MT-049。

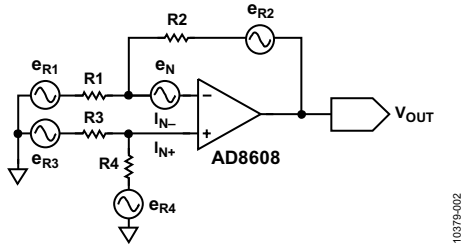


图2. AD8608反相配置的噪声模型

在目标带宽内，ADC之前的总均方根噪声应小于0.5 LSB，以便ADC可对输入信号进行正确数字转换。

电阻噪声可通过下式计算：

$$e_R = 4 \times \sqrt{\frac{R}{1000}}\, nV/\sqrt{Hz} \text{ at } 25°C \quad (7)$$

其中R单位为Ω。

使用图1所示电阻值和1.5 MHz带宽时的噪声性能总结在表1中。

这些不相关噪声电压以“方和根”形式相加；因此1.5 MHz带宽内的总运算放大器输出均方根噪声约为21.3 μV。对于4.096 V基准电压，16位LSB为62.5 μV。21.3 μV的均方根噪声小于0.5 LSB，所以图1所示电阻值适合本应用。

请注意，总输出噪声的最大来源是电阻R2，在本电路中为10 kΩ。减小R2值需要R1成比例下降，从而降低输入阻抗。

AD8608的输入电流噪声很小，除非使用极大电阻值，否则不会成为重要因素。AD8605和AD8608的低输入电流噪声和输入偏置电流使其成为高阻抗传感器(例如光电二极管)的理想放大器。

与R2并联地添加C1电容，以形成单极点、有源低通滤波器。带宽使用公式7计算。假定使用1.5 MHz、−3 dB带宽，C1约为10 pF。本电路中，考虑到PCB板的寄生效应，选择8.2 pF值。

$$f_{-3dB} = \frac{1}{2\pi R2 \times C2} \quad (8)$$

模数转换器(ADC)

AD7689是一款现代SAR ADC，使用内部开关电容DAC。由于采用SAR架构，转换过程中无流水线延迟，从而大大简化多路复用操作。图3显示等效模拟输入电路。小瞬态电流以采样频率注入模拟输入，由R5和C2组成的外部滤波器网络减小了它对运算放大器输出的影响。此外，滤波器带宽为2.7 MHz，可减少ADC输入端的噪声。

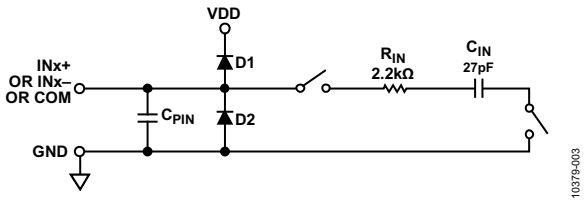


图3. AD7689的等效模拟输入电路

在4.096 V或2.5 V可选基准电压下，此电路的输入范围可在±10 V和±6 V之间切换，而不会降低系统分辨率。

内部温度传感器可用于监控AD7689的结温，实现精密应用中的系统校准和温度补偿。

表1. 图1所示电路值的噪声总结

噪声源	均方根噪声密度	RTO因数(公式)	RTO因数	输出噪声密度 (nV/√Hz)	输出均方根噪声，1.5 MHz带宽(μV)
e_{R1}	28 nV/√Hz	$\frac{R2}{R1}$	0.2	5.6	6.9
e_{R2}	12.6 nV/√Hz	1	1	12.6	15.4
e_{R3}	9 nV/√Hz	$\left(1+\frac{R2}{R1}\right)\times\left(\frac{R4}{R3+R4}\right)$	0.5	4.5	5.5
e_{R4}	8 nV/√Hz	$\left(1+\frac{R2}{R1}\right)\times\left(\frac{R3}{R3+R4}\right)$	0.7	5.6	6.9
e_n	6.5 nV/√Hz	$1+\frac{R2}{R1}$	1.2	7.8	9.6
i_n+	0.01 pA/√Hz	$\left(1+\frac{R2}{R1}\right)\times\left(\frac{R3\times R4}{R3+R4}\right)$	2.5 kΩ	0.025	0.03
i_n−	0.01 pA/√Hz	R2	10 kΩ	0.1	0.12

隔离电源和数字I/O的单芯片解决方案

ADuM3471是同时用于电源和数字I/O隔离的单芯片解决方案。隔离电压为2500 V rms(UL 1577器件认可)。ADuM3471提供4通道隔离式I/O端口，并集成用于隔离式DC/DC转换器的PWM控制器和变压器驱动器。配合一些外部元件使用时，ADuM3471可通过任何调节电压(3 V至24 V)提供2 W隔离电源。必要的外部元件是一个用于电能传输的变压器、两个用于全波整流的肖特基二极管、一个用于纹波抑制的LC滤波器和两个用于设置输出电压的反馈电阻。详情参见ADuM3471数据手册和图1。

布局考量

该电路或任何高速/高分辨率电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、信号路由以及适当的电源层和接地层。有关PCB布局的详细信息，请参见教程MT-031、教程MT-101和高速印刷电路板布局实用指南(《模拟对话》39-09，2005年9月)一文。

有关CN-0254的完整设计支持包，包括原理图、电路板布局和BOM，请参阅http://www.analog.com/CN0254-DesignSupport。

系统性能

图4显示评估板端子板上的CH0至CH7短接到GND时，ADC代码出现10,000次(1 kSPS时需要1秒)的曲线图。请注意，95%的代码处于4 LSB，峰峰值分布约为7 LSB。这对应于约7 ÷ 6.6 = 1.1 LSB的均方根值。

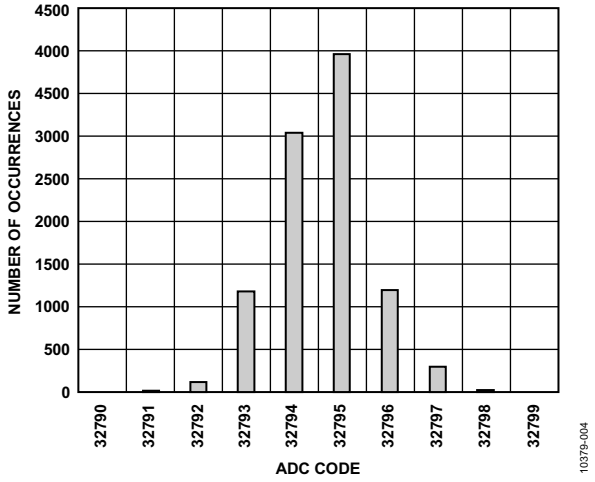


图4. 0 V DC输入时的直方图，10,000个样本

交流性能如图5所示。采样速率250 kSPS由系统演示平台(EVAL-SDP-CB1Z SDP)控制，包括信号窗口和FFT的数字信号处理通过CN-0254评估软件在PC上计算。输入正弦波形为20 kHz音频，由低失真B&K正弦发生器Type 1051提供。

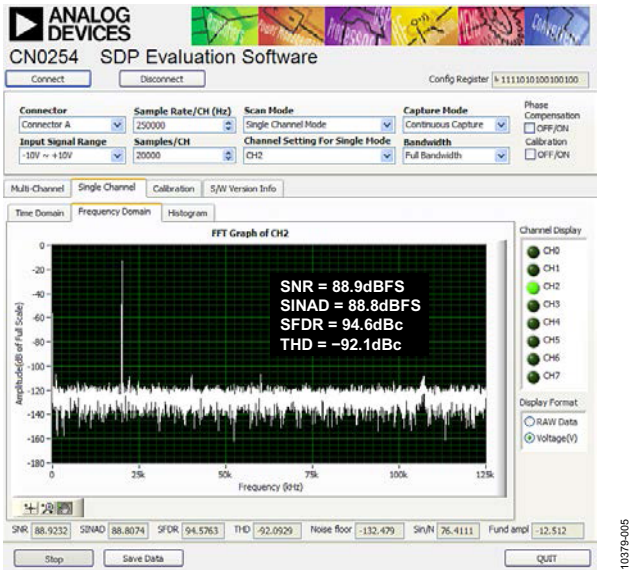


图5. KAISER窗口(参数 = 20)、20 KHZ输入、250 KSPS采样速率下的FFT

常见变化

对于需要更高采样速率的应用，AD7699采样速率高达500 kSPS，是AD7689的理想引脚替代产品。

AD8615、AD8616和AD8618分别为单通道/双通道/四通道精密、CMOS、轨到轨输入/输出运算放大器，带宽最高可达20 MHz。可用于带宽需求比AD8605/AD8608系列更高的应用。

ADR3412 (1.200 V)、ADR3420 (2.048 V)、ADR3425 (2.500 V)、ADR3430 (3.000 V)、ADR3433 (3.300 V)、ADR3440 (4.096 V)和ADR3450 (5.000 V)均为低成本、低功耗、高精度CMOS基准电压源，具有±0.1%的初始精度、低工作电流和低输出噪声特性，采用SOT-23小型封装。如果需要，这些器件可代替AD7689内部基准电压源。

ADuM3470、ADuM3471、ADuM3472、ADuM3473和ADuM3474非常适合需要电源和数字I/O隔离的应用。ADuM120x和ADuM140x系列用于隔离式I/O扩展。针对高数据速率，ADuM344x系列最高支持150 Mbps。

电路评估与测试

设备要求(可以用同等设备代替)

- 带USB端口的Windows® XP、Windows Vista(32位)或Windows 7(32位)PC
- EVAL-CN0254-SDPZ电路评估板
- EVAL-SDP-CB1Z系统演示平台评估板
- 电源：6 V(直流)，500 mA
- CN0254评估软件
- B&K正弦发生器Type 1051

开始使用

将CN-0254评估软件光盘放进PC的光盘驱动器，加载评估软件。打开"**My Computer(我的电脑)**"，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图6所示为测试设置的功能框图。**EVAL-CN0254-SDPZ-PADSSchematic** pdf文件包含CN-0254评估板的详细电路原理图。CN-0254设计支持包，包括原理图、PCB布局、BOM和Gerber文件，可从http://www.analog.com/CN0254-DesignSupport下载。

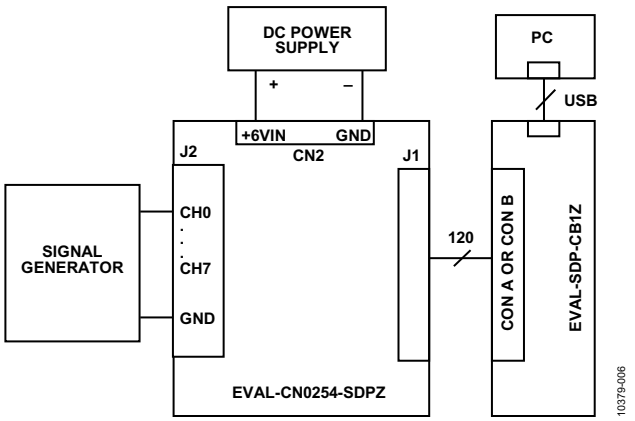


图6. 评估测试设置

设置与测试

将CN-0254评估电路板上的120引脚连接器连接到EVAL-SDP-CB1Z评估(SDP)板上的**CON A**或**CON B**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。将直流输出电源成功设置为6 V输出后，关闭电源。将6 V连接到CN2。接通电源，然后使用USB转miniUSB电缆将SDP连接到PC。

设置电源并将其连接到EVAL-CN0254-SDPZ电路板后，启动评估软件。单击"**Connect(连接)**"，以便让软件与SDP板通信。SDP板可用于发送、接收、捕捉来自EVAL-CN0254-SDPZ板的串行数据。本电路笔记中的数据使用B&K正弦发生器Type 1051生成。有关SDP板的信息，请访问：www.analog.com/SDP。

了解详情

CN0254 Design Support Package:
http://www.analog.com/CN0254-DesignSupport

Lewis Smith and D.H. Sheingold, Noise and Operational Amplifier Circuits, Application Note AN-358, Analog Devices.

Martin Murnane, Chris Augusta. *Understanding PulSAR ADC Support Circuitry*, Application Note AN-931, Analog Devices.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-047 Tutorial, *Op Amp Noise*, Analog Devices.

MT-048 Tutorial, *Op Amp Noise Relationships: 1/f Noise, RMS Noise,and Equivalent Noise Bandwidth*, Analog Devices.

MT-049 Tutorial, *Op Amp Total Output Noise Calculations for Single-Pole System*, Analog Devices

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

CN0225 Circuit Note, *High Impedance, High CMR, ±10 V Analog Front End Signal Conditioner for Industrial Process Control and Automation*, Analog Devices

CN0261 Circuit Note, *Optimizing AC Performance in an 18-Bit, 250 kSPS, PulSAR Measurement Circuit*, Analog Devices.

UG-197 User Guide, *iCoupler ADuM347x Quad-Channel Isolators with Integrated Transformer Driver Evaluation Board*, Analog Devices.

数据手册和评估板

CN-0254 Circuit Evaluation Board (EVAL-CN0254-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7689 Data Sheet and Evaluation Board

AD8608 Data Sheet and Evaluation Board

AD8605 Data Sheet and Evaluation Board

ADuM3471 Data Sheet and Evaluation Board

修订历史

2013年12月—修订版A至修订版B

更改标题 1

2012年5月—修订版0至修订版A

更改图1 1

2012年4月-版本0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10379sc-0-12/13(B)

ANALOG DEVICES

参考电路 CN-0255

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0255.

连接/参考器件	
AD7988-1	16位、100 kSPS PulSAR ADC
ADA4841-1	低功耗、低噪声放大器
AD8032	双通道、轨到轨缓冲放大器
AD8031	单通道、轨到轨I/O运算放大器
ADR4525	2.5 V低噪声基准电压源

16位、100 kSPS、单电源、低功耗数据采集系统

评估和设计支持

评估板

CN-0255电路评估板(EVAL-CN0255-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件和材料清单

电路功能与优势

大多数系统中，需要在性能与低功耗之间进行权衡。本电路设计的重点是考察部分权衡因素，同时在16位、100 kSPS数据采集系统中实现低功耗(8 mW，典型值)和高性能。

本电路使用AD7988-1低功耗(350 µA) PulSAR®模数转换器(ADC)，该器件直接从ADA4841-1高性能、低电压、低功耗运算放大器驱动。选择该放大器是因为它具有极佳的动态性能，可采用单电源电压供电且提供轨到轨输出。此外，输入共模电压范围包括负供电轨。

AD7988-1 ADC需要2.4 V至5.1 V间的外部基准电压。本应用中，选择的基准电压是ADR4525精密2.5 V基准电压源。

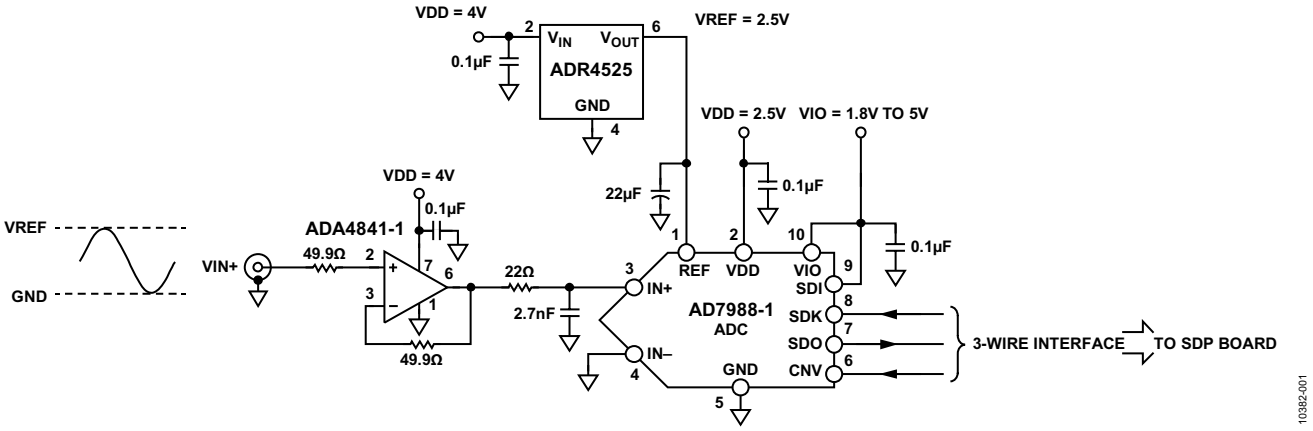


图1. 基本单端、低电压、低功耗、16位、100 KSPS ADC解决方案

Rev. A

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

电路描述

本电路的核心是AD7988-1 16位、100 kSPS逐次逼近型ADC，采用VDD单电源供电。它内置一个低功耗、高速、16位采样ADC和一个多功能串行端口接口(SPI)。在CNV上升沿，该器件对IN+与IN-之间的模拟输入电压差进行采样，范围从0 V至REF。基准电压(REF)由外部提供，并且可以独立于电源电压(VDD)。

在为本电路笔记执行的实验中，AD7988-1评估板与系统演示平台(SDP，EVAL-SDP-CB1Z)接口，ADC SPI兼容串行接口则连接到DSP SPORT接口。ADC SPI接口能够将几个ADC以菊花链形式连结到单三线式总线上。采用独立VIO电源引脚时，它与1.8 V、2.5 V、3 V或5 V逻辑兼容。

AD7988-1采用10引脚MSOP或10引脚QFN (LFCSP)封装。为方便起见，该电路板采用MSOP封装。

ADC输入从ADA4841-1单位增益稳定、低噪声和低失真、轨到轨输出放大器进行缓冲和驱动，该器件通常在1.1 mA的静态电流下工作。此放大器提供2.1 nV/√Hz的低宽带电压噪声和1.4 pA/√Hz的电流噪声，100 kHz时具有极佳的−105 dBc无杂散动态范围(SFDR)。为了在更低频率下保持低噪声环境，10 Hz时放大器具有7 nV/√Hz和13 pA/√Hz的低1/f噪声。

使ADA4841-1非常适合单电源应用的主要特性是，它在该应用中可以采用单供电轨供电，同时将可负供电轨接地。放大器输出摆幅可以达到地电平的50 mV范围内，这是本应用可接受的值。请注意，输入共模电压范围从负供电轨扩展至正供电轨的1 V范围内。为容纳目标信号范围(0 V至2.5 V)，必须提供1 V裕量；因此本电路中使用4 V供电轨。ADA4841-1采用6引脚SOT-23或8引脚SOIC封装。

本应用中使用的2.5 V基准电压源是ADR4525，属于ADR45xx基准电压源系列，可以提供高精度、低功耗、低噪声，且具有±0.01%初始精度、极佳的温度稳定性和低输出噪声。ADR4525的低热致输出电压迟滞和低长期输出电压漂移提高了系统性能。700 µA的最大工作电流和500 mV的低压差(最大值)使该器件最适合便携式设备。

用于本电路中的三个产品的额定工作温度范围均为−40°C至+125°C全工业温度范围。

性能预期

由于功耗在本应用中是关键，有必要分析每个元件的贡献，以确保在众多可用产品中选择适当的器件。第一步是查看三个选定器件的不同电源电流。

表1中显示了为每个贡献元件计算和测得的典型电源电流。ADC数字接口的VIO电源可以忽略不计，因此不包括在内。测得电流与计算值的比较非常有利；无源元件可能引起小差异，使电源电流略不同于典型数据手册规格。

表1. 计算和测得的电源电流贡献

		计算			测量通道		
加载	**描述**	**电源电流**	**电源电压**	**功耗**	**电源电流**	**电源电压**	**功耗**
ADC	AD7988-1	150 µA	2.5 V	375 µW	148 µA	2.5 V	370 µW
驱动器	ADA4841-1	1.1 mA	4 V	4.4 mW	1.95 mA	4 V	7.8 mW
基准电压源	ADR4525	700 µA	4 V	2.8 mW			
基准负载	ADC基准电流	60 µA	4 V	240 µW			
总计				**7.81 mW**			**8.17 mW**

使用低值基准电压时，AD7988-1 ADC的交流性能会有所下降。图2中显示了这一性能下降，其中信噪比、信纳比(SINAD)和有效位数(ENOB)均显示为基准电压的函数。请注意，对于2.5 V基准电压，预计SNR性能约为86 dB至87 dB。

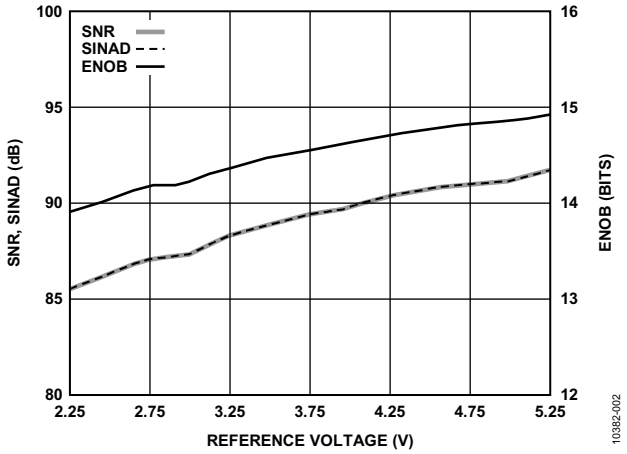


图2. AD7988-1 ADC SNR、SINAD和ENOB与基准电压的关系

电路测量结果如图3所示。86.17 dB的SNR性能与2.5 V基准电压的预计效果相当，如上文图2所示。

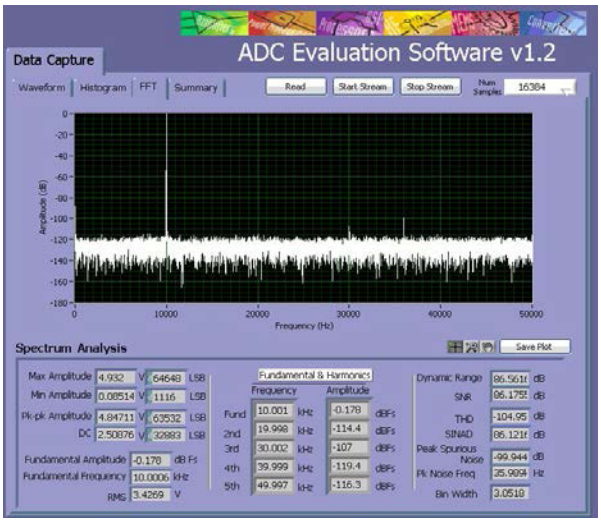


图3. 在10 KHZ输入音下测得的100 KSPS采样速率的交流性能，SNR = 86.17 DB

常见变化

PulSAR®系列的其它引脚兼容16位ADC提供更高的采样速率：AD7988-5 (500 kSPS)、AD7980 (1 MSPS)和AD7983 (1.33 MSPS)。请注意，采样速率越高，功耗越高。或者，如果需要更高的分辨率，合适的引脚兼容器件有AD7691 (18位，250 kSPS)、AD7690(18位，400 kSPS), AD7982(18位，1 MSPS差分输入)、AD7984(18位，1.33 MSPS)。

对于更高的输入电压范围，请为基准电压源和ADC驱动器选择更高的基准电压和更高的电压供电轨。

图4中显示了AD7988-5(16位，500 kSPS)ADC在相似条件下的动态性能；不过采样速率为500 kSPS。SNR等于86.37dB。

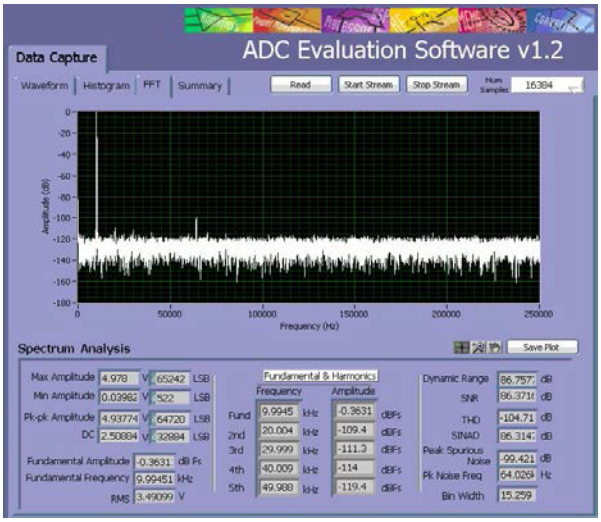


图4.使用500 KSPS AD7988-5 ADC在10 KHZ输入音下测得的500 KSPS采样速率的交流性能，SNR = 86.37 DB

添加输入共模电压偏置放大器

在交流耦合应用中，输入信号必须偏置，以便使其位于ADC输入范围(2.5 V基准电压为0 V至2.5 V)的中心。图5所示电路解决了此共模信号要求。

许多放大器在此应用中可用于缓冲目的。AD8031是一款单电源电压反馈型放大器，具有高速性能，小信号带宽为80 MHz，压摆率为30 V/μs，建立时间为125 ns。该放大器为带容性负载的单位增益稳定型放大器，采用3.3 V单电源时功耗低于2.5 mW。AD8031采用5引脚SOT-23、8引脚SOIC、8引脚PDIP和8引脚MSOP封装。在此电路中，AD8031用于缓冲到达分压器的2.5 V基准电压，该分压器为ADA4841-1的输入提供所需的1.25 V共模电压。表2中显示了缓冲器使用的额外功率。

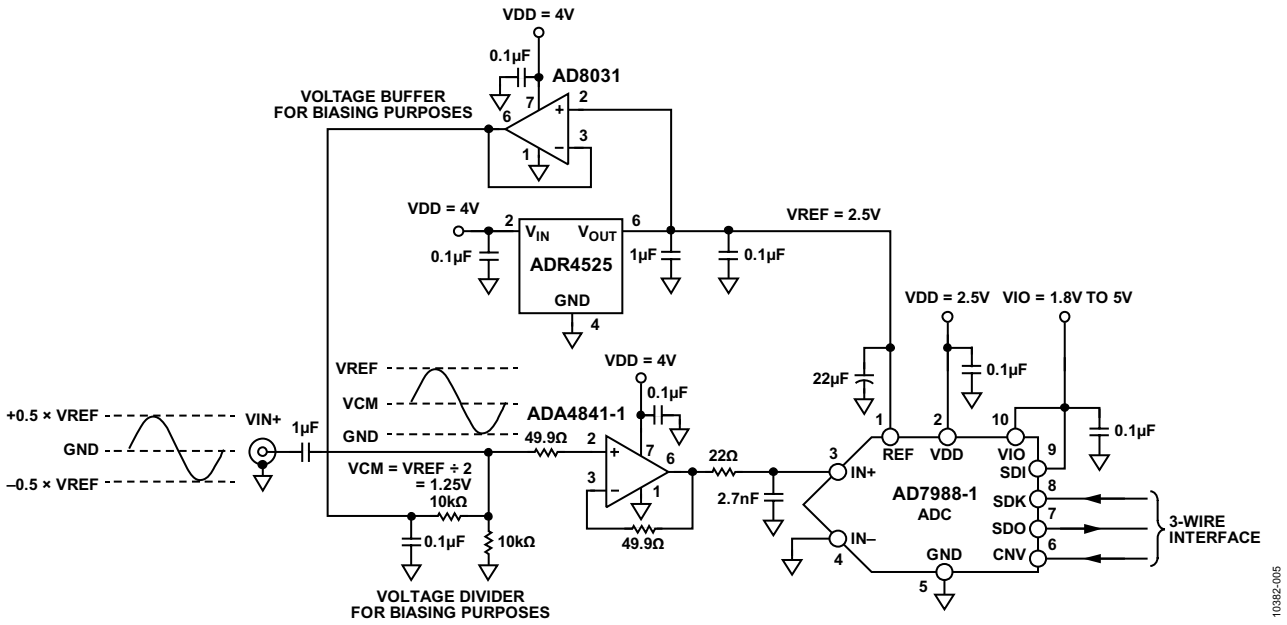


图5. 增强型电路，包括共模缓冲器，用于在交流耦合应用中确定输入电压范围的中心

表2. 计算的电源电流贡献，包括VCM缓冲器(AD8031)

加载	描述	电源电流	电源电压	功耗
ADC	AD7988-1	150 µA	2.5 V	375 µW
驱动器	ADA4841-1	1.1 mA	4 V	4.4 mW
基准电压源	ADR4525	600 µA	4 V	2.4 mW
VCM缓冲器	AD8031	750 µA	4 V	3 mW
总计				**10.17 mW**

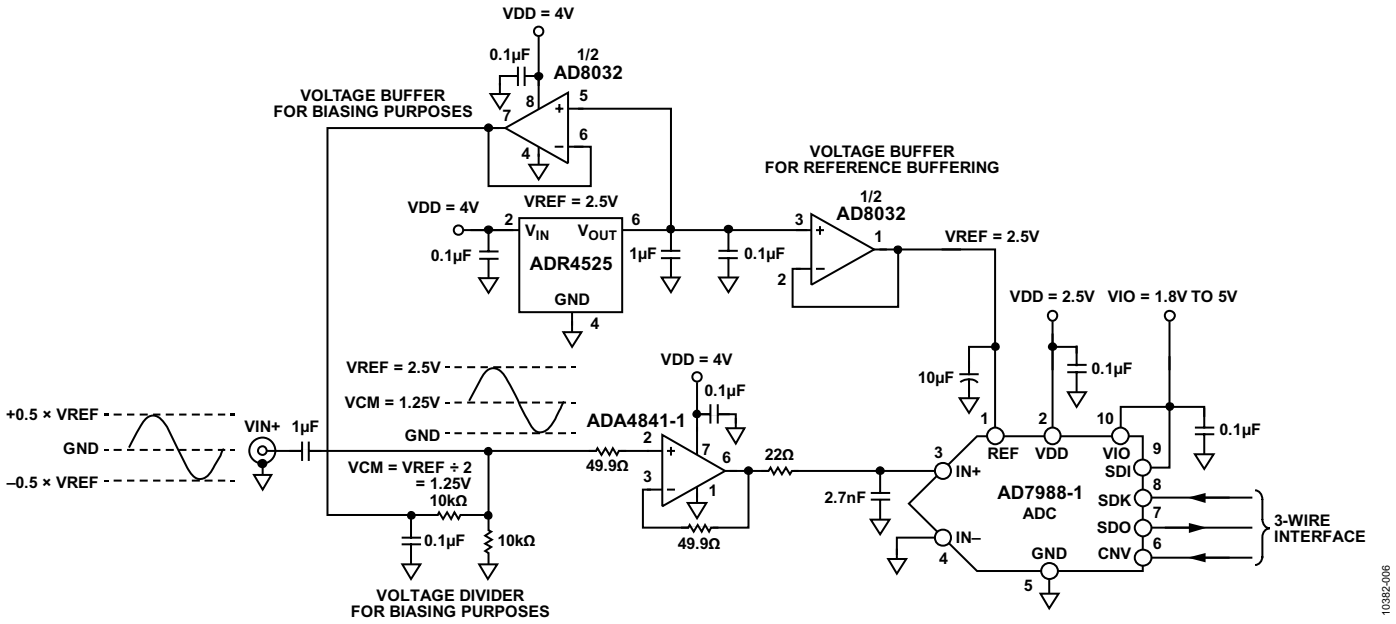


图6. 增强型电路，包括共模和基准电压缓冲器

添加基准电压缓冲器

在不同电路共享基准电压源的应用中，可能需要缓冲基准电压以确保最佳性能。本实例中，使用AD8032(AD8031的双通道版本)非常有效，如图6所示。如果缓冲ADC基准输入，去耦值可降低至尽可能靠近该器件的10 µF陶瓷芯片电容。

图7和图8分别显示了AD7988-1和AD7988-5的性能，同时使用AD8032放大器建立VCM电平并缓冲基准电压，如图6所示。此电路实施于EVAL-CN0255-SDPZ评估板上。

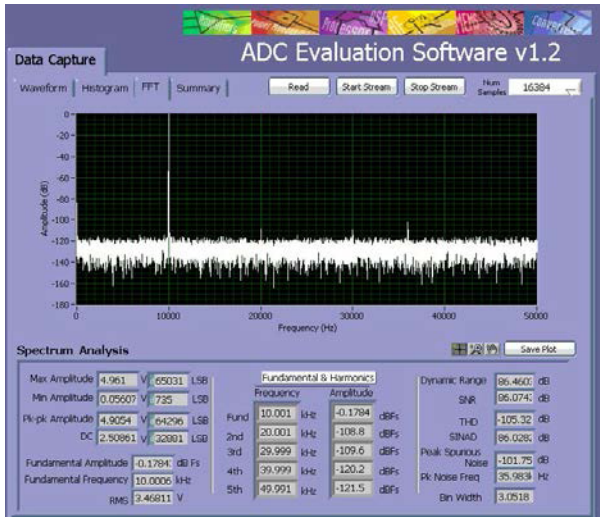


图7. AD7988-1在10 KHZ输入音下测得的交流性能，采样速率100 KSPS

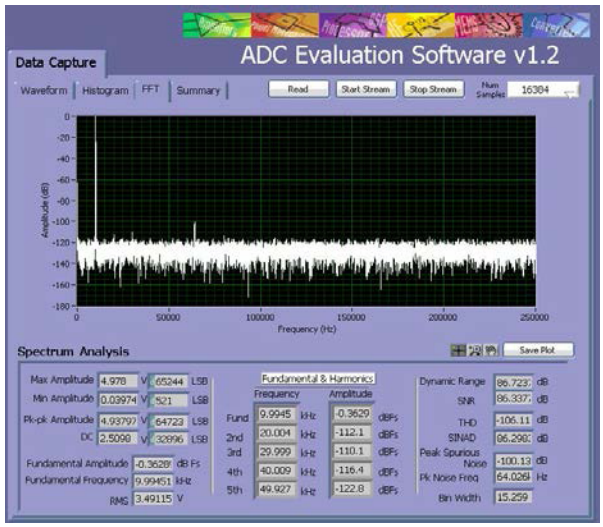


图8. 针对类似配置，使用500 KSPS AD7988-5在10 KHZ输入音下测得的交流性能

电路评估与测试

设备要求(可以用同等设备代替)

- EVAL-CN0255-SDPZ
- 系统演示板(EVAL-SDP-CB1Z)
- 函数发生器/信号源，例如这些测试中使用的Audio Precision SYS-2522。
- 电源，2.5 V及4 V
- 带USB端口的PC、USB电缆，安装10引脚PulSAR软件

设置与测试

交流性能测量设置的功能框图如图9所示。将2.5 V和4 V电源连接至评估板电源引脚。

为了测量频率响应，按照图9所示连接设备。将Audio Precision SYS-2522信号发生器设置为10 kHz频率和2.5 V p-p正弦波，并具有1.25 V直流漂移。使用评估板软件记录数据。

软件分析是评估板软件的一部分，使用户可以采集并分析直流和交流性能。

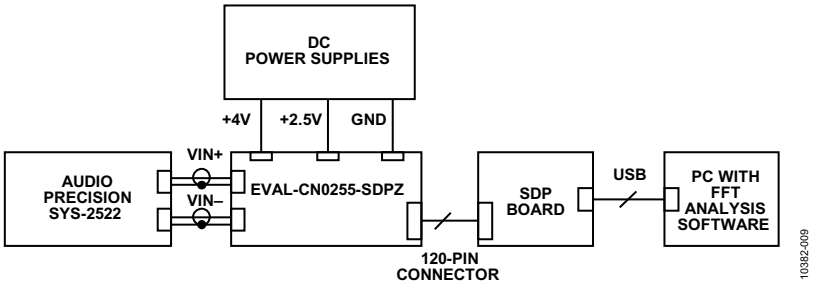


图9. 用于测量交流性能的电路测试设置

了解详情

CN0255 Design Support Package:
http://www.analog.com/CN0255-DesignSupport

System Demonstration Platform (SDP) website

MT-021 Tutorial, *Successive Approximation ADCs*, Analog Devices

Voltage Reference Selection and Evaluation Wizard, Analog Devices

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0255 Circuit Evaluation Board (EVAL-CN0235-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7988-1 Data Sheet

AD7988-5 Data Sheet

ADR4525 Data Sheet

AD8031 Data Sheet

AD8032 Data Sheet

ADA4841-1 Data Sheet

修订历史

2013年12月—修订版0至修订版A

更改标题 1

2012年4月-版本0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10382sc-0-12/13(A)

ANALOG DEVICES

参考电路 CN-0256

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0256.

连接/参考器件	
ADN4663	双通道LVDS驱动器
ADN4664	双通道LVDS接收器
ADuM3442	四通道数字隔离器
ADuM5000	隔离式DC/DC转换器

隔离式LVDS接口电路

评估和设计支持

电路评估板

CN-0256电路评估板(EVAL-CN0256-EBZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

低压差分信号(LVDS)是低功耗、高速、点对点通信的既定标准(TIA/EIA-644)。它用于在仪器仪表和控制应用中通过背板或短电缆链路传输大量数据，或分配高速时钟至应用电路的不同部分。

图1所示电路表示LVDS接口的隔离。隔离LVDS接口的好处有：保护器件免受故障影响(安全隔离)，以及增加鲁棒性(功能隔离)。

ADuM3442为ADN4663 LVDS驱动器的逻辑输入以及ADN4664 LVDS驱动器的逻辑输出提供数字隔离。除了使用ADuM5000提供隔离式电源，在工业和仪器仪表应用中隔离LVDS链路还面临着许多挑战，包括：

- 逻辑信号与LVDS驱动器/接收器隔离、确保电路总线端的标准LVDS通信。
- 高度集成的隔离仅使用两个额外的宽体SOIC器件(ADuM3442和ADuM5000)来隔离标准LVDS器件(ADN4663和ADN4664)。
- 与传统隔离(光耦合器)相比功耗更低。LVDS应用的特性之一是低功耗工作。
- 多通道隔离。LVDS应用中，使用并行通道以尽量增大数据吞吐量。本电路演示4通道隔离(本实例中采用两条发射通道和两条接收通道)。
- 工作速度高；最高工作速度达150 Mbps，轻松满足基本LVDS的速度要求。

图1所示电路隔离了一个双通道LVDS线路驱动器和一个双通道LVDS接收器。它可在单电路板上实现两条完整的发射和接收路径。

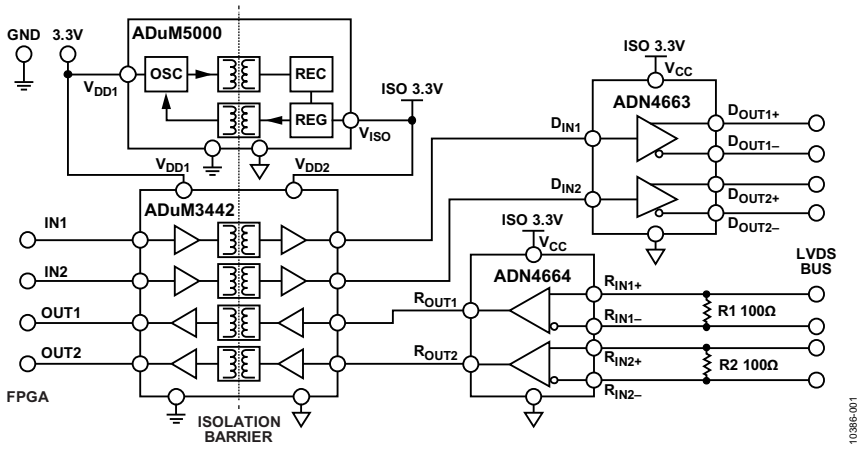


图1. 隔离式LVDS接口电路(原理示意图，未显示所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

电路描述

隔离式LVDS的应用包括安全隔离和/或电路板间、背板和印刷电路板(PCB)通信链路的功能隔离。例如当LVDS背板系统的一个或多个插卡有遭受高电压瞬变的风险时，便可使用安全隔离。隔离LVDS接口可确保这类故障条件不影响系统中的其他电路。某些情况下使用功能隔离很有效，例如测量设备。若在ADC和FPGA之间隔离LVDS链路，则可提供浮动的接地层，提升测量数据的完整性，并降低来自应用的其他部分的干扰。

图2表示隔离式LVDS接口电路，它隔离两个发射通信通道(CMOS/TTL至LVDS)和两个接收通道(LVDS至CMOS/TTL)。隔离信号的数据速率最高可达150 Mbps，此速率下还可保持ADuM3442的最大脉冲宽度失真规范。

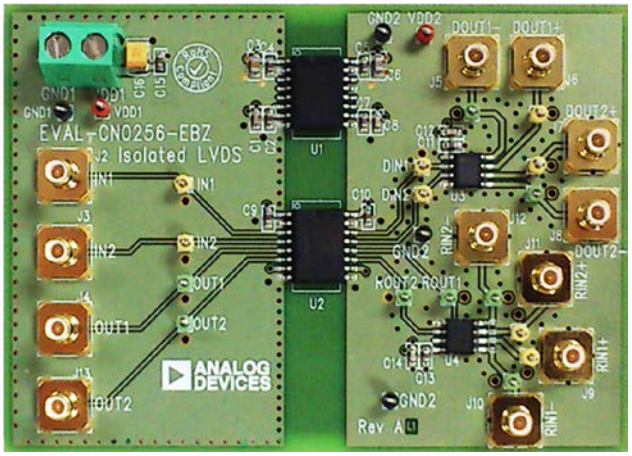


图2. 隔离式LVDS接口电路

逻辑电平可施加于IN1和IN2，并且被ADuM3442隔离。ADuM3442对应的输出(DIN1和DIN2测试引脚)连接至ADN4663 LVDS驱动器，以便在DOUT1+、DOUT1−和DOUT2+、DOUT2−上建立LVDS信号。

ADN4664 LVDS接收器可在RIN1+、RIN1−和RIN2+、RIN2−上接收LVDS信号。接收器输出(ROUT1、ROUT2测试引脚)连接至ADuM3442，以便隔离信号。ADuM3442对应的逻辑输出为OUT1和OUT2。

电路通过连接VDD1从逻辑端供电。电源可以是3.3 V或5 V，为ADuM3442(电路信号隔离)的逻辑端供电或为ADuM5000供电，ADuM5000则为电路总线端提供隔离式电源。

ADuM5000的输出V_{ISO}可为LVDS驱动器(ADN4663)和LVDS接收器(ADN4664)以及ADuM3442的总线端提供3.3 V电源。

采用了AN-0971应用笔记“*isoPower*器件的辐射控制建议”指南中的描述进行电路布局。此外，该布局针对高速差分信号优化。LVDS输入/输出走线长度匹配，并具有50 Ω的对地阻抗(差分对之间的阻抗为100 Ω)。每对测试点与驱动器/接收器同样距离匹配。多个接地过孔排列在走线旁边以增加高速工作时的信号完整性。

LVDS的输入RIN1+、RIN1−和RIN2+、RIN2−连接100 Ω的端电阻(R1、R2)。将任意连接到DOUT1+、DOUT1−和DOUT2+、DOUT1−的总线接收端进行端接。

电源和接地通过螺旋电缆连接器互相连接(VDD1和GND1)。逻辑输入(IN1、IN2)/输出(OUT1、OUT2)通过4个SMB连接器互相连接。总线信号通过8个SMB连接器以相似的方式连接。它们通过走线以对地50 Ω的阻抗连接LVDS驱动器(ADN4663)和接收器(ADN4664)。

电路评估与测试

若要对隔离式LVDS接口电路板供电，在VDD1上施加3.3 V或5 V电源。检查VDD2测试点的电压水平以测试该电路是否正确供电。该测试点是ADuM5000提供的隔离式电源，额定值应为3.3 V或5 V。

完整的发射和接收通道可通过将LVDS输出的一条通道连接至LVDS输入的一条通道进行测试。例如，要测试通道1，则：DOUT1+与RIN1+相连；DOUT1-与RIN1-相连；连接可使用SMB至SMB导联。

信号发生器或模式发生器可连接至IN1，并且OUT1测试点(或OUT1连接器)的输出必须匹配输入。测试设置如图3所示。

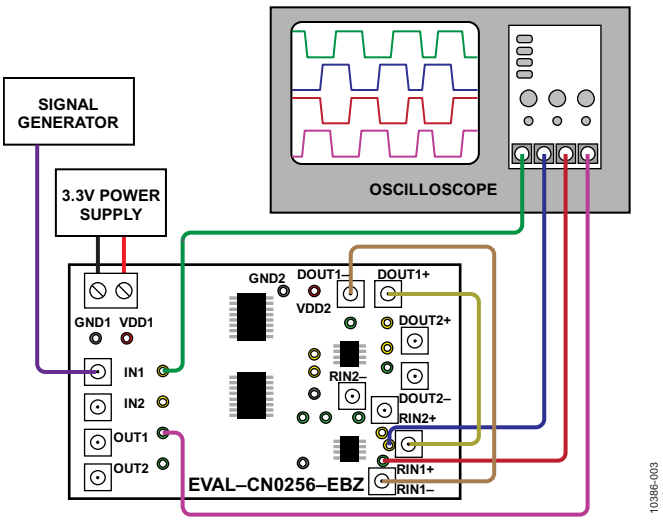


图3. 发射和接收通道1的测试设置

图4中的示波器曲线图表示IN1、RIN1+、RIN1−和OUT1的测试波形，测试时在IN1上采用50 Mbps时钟信号，DIN1+和RIN1+、DIN1−和RIN1−之间采用90 cm屏蔽导联。

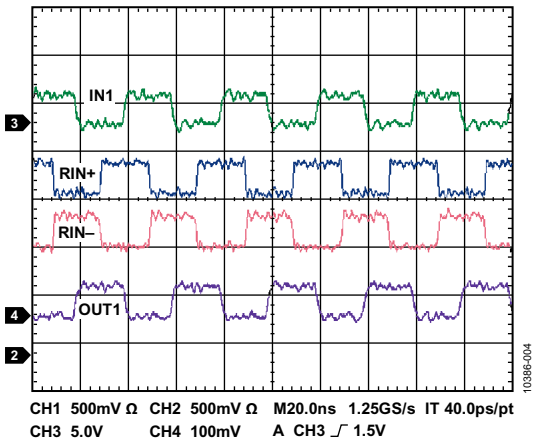


图4. 50 Mbps信号时，IN1、RIN1+、RIN1−和OUT1的示波器曲线图

测量时在LVDS总线上使用低电容探头(<1 pF)。当数据速率更高时，可在LVDS输出和输入间使用更短的电缆。

了解详情

CN0256 Design Support Package: http://www.analog.com/CN0256-DesignSupport.

Cantrell, Mark. Application Note AN-0971. Recommendations for Control of Radiated Emissions with isoPower Devices. Analog Devices.

Chen, Baoxing. iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers. Analog Devices, 2006.

数据手册和评估板

ADN4663 Data Sheet

ADN4664 Data Sheet

ADuM3442 Data Sheet

ADuM5000 Data Sheet

修订历史

2012年7月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10386sc-0-7/12(0)

ANALOG DEVICES

参考电路 CN-0263

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0263.

连接/参考器件	
ADV7180	10位、4倍过采样标清电视视频解码器
ADA4830-1	高速差动放大器，输入具有电池短路保护功能

鲁棒的视频接收器，输入具有电池短路保护功能

评估和设计支持

电路评估板

CN-0263电路评估板(EVAL-CN0263-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路提供了极为鲁棒的解决方案，集成过压(电池短路[STB])保护，可在恶劣环境下接收CVBS视频信号。它采用低成本、低功耗、单极性、差分接收器ADA4830-1，可在ADV7180完成数字化前将全差分或伪差分(地参考单端)视频信号转换为单端信号。

ADA4830-1用于消除共模噪声和相位噪声，噪声是由于输入视频信号源与接收电路之间存在地电位差造成的。更重要的是，ADA4830-1和ADV7180的组合提供了可在恶劣汽车环境下工作的非常鲁棒的输入特性，还可保护与检测电池短路事件，并符合汽车制造商严格的要求。

该鲁棒的接收器电路使用ADA4830-1和ADV7180，符合传统、经验证的隔离/独立式低压集成电路架构，例如来自外部并使用放大器电路进行信号调理和保护的ADV7180。

ADA4830-1(单通道)是一款单芯片高速差动放大器，集成最高18 V的输入过压(电池短路)保护功能，提供宽输入共模电压范围和出色的ESD鲁棒性。它设计用作差分或伪差分CVBS及其它高速视频信号的接收器，适合在恶劣的高噪声环境下工作，如汽车信息娱乐和视觉系统等。

ADA4830-1兼具高速和精密特性，可以精确再现CVBS视频信号，同时抑制不需要的共模误差电压。

凭借STB保护/检测、鲁棒的ESD耐受性和宽输入共模电压范围，ADA4830-1可用作后视摄像头和后座娱乐等系统内的汽车模拟视频接收器。

ADV7180和ADA4830-1完全符合汽车应用标准，非常适合汽车应用中的信息娱乐系统和视觉安全系统。ADV7180和ADA4830-1提供非常小的LFCSP封装，适合空间受限的应用。

电路描述

ADA4830-1是一款单芯片高速差动放大器，专为汽车应用而设计。该设计以传统4电阻差动放大器为基础，经优化以避免增强该标准放大器应用电路时容易犯的错误。

当检测到输入过压条件时，集成到ADA4830-1的电池短路保护功能利用快速开关电路，将内部电压节点箝位并保持在安全电平。这种保护使得ADA4830-1的输入可以直接连接到远程视频源，如后视摄像头等，而不需要昂贵的串联大电容。

像ADV7180等大多数视频解码器都建立在极低的电压处理上，因此输入电压范围有限。ADA4830-1的信号增益为0.5 V/V，设计用于将视频信号保持在视频解码器允许的输入范围内，通常为1 V p-p或更低。

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

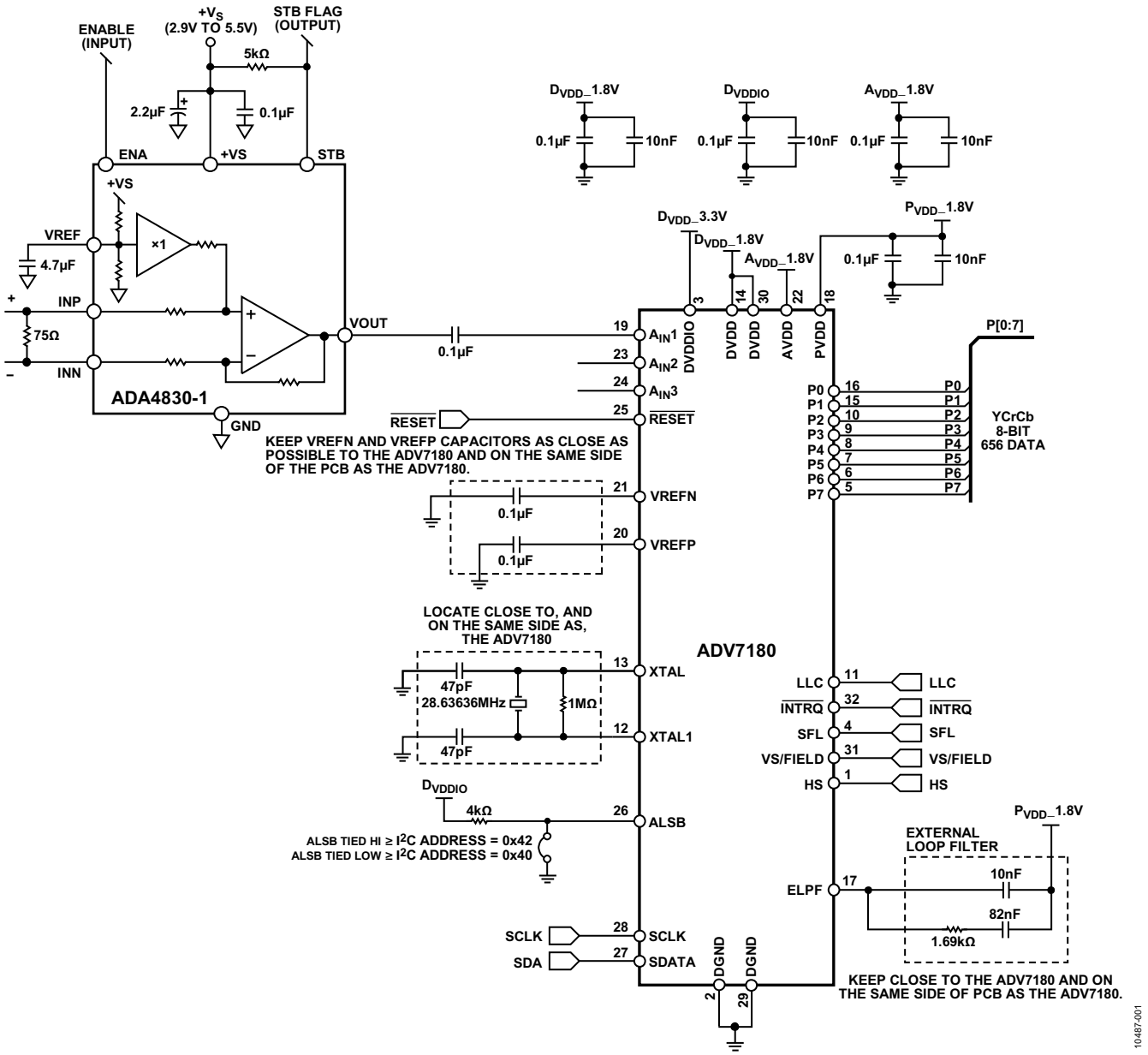


图1. 鲁棒的差分视频接收器，采用ADA4830-1和ADV7180(未显示所有连接和去耦)

输入共模电压范围

在一个具有0.5 V/V增益的标准4电阻差动放大器中，输入共模(CM)范围是内核放大器CM范围的三倍。ADA4830-1的输入共模被扩展至超过地电压±8.5 V(5 V电源)。这种极宽的共模电压范围可让ADA4830-1和ADV7180在很大的共模偏置和噪声下工作，而对图像质量不产生任何不利影响。

线路诊断

图1所示的ADA4830-1/ ADV7180组合通过连接ADA4830-1上的STB输出至ADV7180的其中一个GPIO端口而具有电池短路线路诊断功能。在电池短路事件发生期间，STB输出为逻辑低电平信号。ADV7180读取该低电平并产生一个可被系统微控制器读取的中断。电池短路输出标志(STB引脚)功能与电池短路保护无关。它的作用是表示每个输出的过压状态。由于是被动提供保护，因此始终有效；标志仅表示目前是否发生故障而已。

输入ESD保护

保护ADA4830-1输入的架构采用了双向非对称闭锁电压的全新技术。它不受电池短路影响，并且具有超过8 kV HBM等级的ESD鲁棒性。对于高达15 kV的额外ESD保护，推荐使用外部瞬态抑制器。

共模噪声抑制

ADA4830-1集成的片内电阻内部匹配良好，增加了宽频率范围的共模抑制(CMR)性能。图2表示ADA4830-1 CMR与频率的关系，低频时的典型值为65 dB，可在共模噪声较大的情况下恢复视频信号。

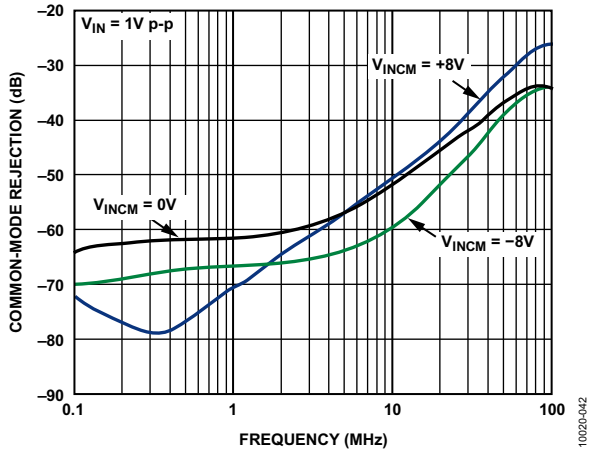


图2. 不同输入共模电压下的CMR与频率响应的关系

共模误差，无论是直流偏置还是交流信号，都会降低视频图像质量。图3和图4显示白色背景下的单个巨大黑色条纹。图3表示500 kHz、1 V p-p共模噪声信号对视频图像质量的影响。图4表示加入了ADA4830-1输入级以去除共模噪声的增强视频图像质量。

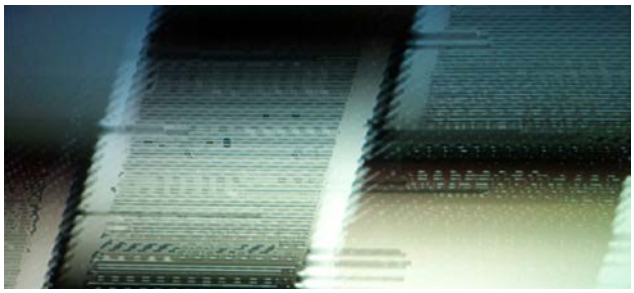


图3. 加入1 V p-p、500 kHz共模噪声、旁路ADA4830-1后，视频显示的黑色条纹



图4. ADA4830-1抑制1 V p-p、500 kHz共模噪声后，视频显示的黑色条纹

ADV7180自动检测与全球NSTC、PAL和SECAM标准兼容的标准模拟基带电视信号，并将其转换为与8位ITU-R.656接口标准兼容的4:2:2分量视频数据。针对具有真8位数据分辨率的消费电子应用，精确的10位模数转换可以提供专业品质的视频性能。三个模拟视频输入通道接受标准复合视频信号、S-视频信号或分量视频信号，支持较宽范围的消费视频源。自动增益控制(AGC)和箝位复位电路使输入视频信号峰峰值范围可达到1.0 V。

印刷电路板(PCB)布局考量

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局和接地的详细论述，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。

通过10 µF和0.1 µF电容对ADV7180的电源进行去耦。此外，采用0.1 µF和22 µF电容对ADA4830-1进行去耦，以适当抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，以确保0.1 µF电容具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。

确保电源走线尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。通过数字地将时钟及其它快速开关数字信号屏蔽起来，使之不影响电路板的其它器件。

有关本电路笔记的完整设计支持包，包括电路板布局布线、完整的原理图和物料清单，请参阅http://www.analog.com/CN0263-DesignSupport。

常见变化

若需要多个通道，则ADA4830-1提供2通道版本，即ADA4830-2。

电路评估与测试

该电路使用EVAL-CN0263-EB1Z电路板，其中包含要评估的电路，如本笔记所述。电路板还包括ADV7391视频编码器，可用于重建输入视频信号。若需有关输出电路的介绍，请参考CN-0264电路笔记。Cypress USB微控制器用于配置EVAL-CN0263-EB1Z板并向/从该板加载软件。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC。
- Astrodesign VG-828可编程视频信号发生器。
- 用作单通道和共模误差电压的视频源。本电路笔记中的测试采用AD8137差分放大器，它将单端视频从VG-828转换为差分视频，并为AD8137的V_{OCM}输入施加500 kHz、1 V p-p共模信号。加入共模电压情况下的输出差分信号施加于评估板的输入端。
- Hewlett-Packard 3314A函数发生器。
- Agilent E3631A电源。
- EVAL-CN0263-EB1Z电路板。
- CN-0263评估软件。
- 电源：7.5 V或7.5 V壁式电源适配器。
- 视频显示器，用于观察EVAL-CN0263-EB1Z电路板的模拟视频输出。

开始使用

将CN-0263评估软件光盘放入PC，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

电路框图参见本电路笔记的图1，电路原理图参见**EVAL-CN0263-EB1Z-SCH.pdf**文件。此文件位于CN0263设计支持包中。

设置

在断电情况下，将一个7.5 V电源连接到电路板上的+7.5 V和GND引脚。如果有7.5 V壁式电源适配器，可将其连接到板上的管式连接器，代替7.5 V电源。将USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到板上的微型USB连接器。

测试

为连接到EVAL-CN0263-EB1Z电路板的7.5 V电源(或壁式电源适配器)通电。启动评估软件，并通过USB电缆将PC连接到PCB上的微型USB连接器。

有关如何使用评估软件来捕捉数据的详细信息，请参阅CN-0263评估软件的**Readme**文件。

了解详情

CN0263 Design Support Package:
http://www.analog.com/CN0263-DesignSupport

CN-0264 Circuit Note. *A Robust Solution for Transmitting Composite Video with Output Short-to-Battery Protection.* Analog Devices, Inc., 2012.

AN-617 Application Note. *Wafer Level Chip Scale Package.* Analog Devices, Inc., 2012.

MT-031 Tutorial. *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices, Inc., 2009.

MT-101 Tutorial. *Decoupling Techniques.* Analog Devices, Inc., 2009.

数据手册和评估板

CN-0263 Circuit Evaluation Board (EVAL-CN0263-EB1Z)

ADV7180 Data Sheet

ADV7180 Evaluation Board

ADA4830-1 Data Sheet

ADA4830-1 Evaluation Board

修订历史

2012年7月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10487sc-0-7/12(0)

ANALOG DEVICES

参考电路 CN-0264

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0264.

连接/参考器件	
ADV7391/ ADV7393	低功耗、芯片级、16/8位标清/高清视频编码器
ADA4432-1	单端标清视频滤波器放大器，输出具有电池短路保护功能
ADA4433-1	差分标清视频滤波器放大器，输出具有电池短路保护功能

带输出电池短路保护功能的可靠复合视频传输解决方案

评估和设计支持

电路评估板

CN-0264电路评估板(EVAL-CN0264-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路显示了数模视频转换器与输出具有电池短路(STB)保护功能的低成本、低功耗、完全集成式重构视频滤波器配对，非常适用于在恶劣的信息娱乐环境(例如汽车领域)中传输CVBS视频。尽管ADV7391等许多视频编码器(视频DAC)都能直接驱动视频负载，但在视频编码器的输出端放置一个视频驱动器通常都很有好处，可用于实现省电、滤波、线路驱动以及过压电路保护功能。视频驱动器通常配置为有源滤波器(也称为重构滤波器)，其主要用途体现在两个方面：阻止采样过程中引入视频信号的高频成分(奈奎斯特频率以上)；提供增益以驱动连接到视频显示器的75 Ω外部电缆。

后视摄像头和后座娱乐系统等信息娱乐及其它视频系统的设计人员都倾向于用这种电路来传输视频，其原因就如上文所述。然而，还有第三种迫切的设计问题，也就是鲁棒性。ADA4432-1和ADA4433-1为模拟视频设计人员提供集成式IC，这种IC具有至关重要的过压保护功能、强化的ESD耐受性能、出色的视频特性、较低的功耗以及线路诊断功能。

ADA4432-1和ADA4433-1是完全集成的视频重构滤波器，分别为单端和差分类型。二者使输出端具有高达18 V的过压保护(STB保护)功能，同时还具备低功耗特性和线路诊断功能。线路诊断功能通过逻辑输出方式提供，可在发生故障情况时激活。ADA4432-1和ADA4433-1内置一个高阶滤波器，该滤波器的−3 dB截止频率为10 MHz且在27 MHz时提供45 dB抑制性能。

凭借STB保护和鲁棒的ESD耐受性能，ADA4432-1和ADA4433-1能够在恶劣的环境中提供卓越的保护。

ADV7391和ADA4432-1完全符合汽车应用标准，非常适合汽车应用中的信息娱乐系统和视觉安全系统。ADV7391、ADA4432-1和ADA4433-1提供非常小的LFCSP封装，适合小空间应用。

电路描述

ADV7391是一款低功耗、完全集成式数字视频编码器，能够将来自CMOS成像设备的数字8位分量视频数据转换为与全球标准兼容的标准模拟基带视频信号。三个10位数模视频转换器(采用V_{AA} = 2.6 V至3.46 V工作)支持标清(SD)或高清(HD)视频格式的复合(CVBS)、S视频(YC)或分量(YPrPb/RGB)模拟输出。图1中的电路配置为仅通过DAC1提供低输出驱动。为了进一步降低功耗，其它DAC和锁相环(PLL)均已关闭。低驱动模式定义为4.33 mA满量程输出电流。ADV7391包含一个R_{SET}引脚。R_{SET}引脚与AGND之间连接了一个电阻，用于控制满量程输出电流。对于低驱动操作，R_{SET}必须等于4.12 kΩ，R_L必须等于300 Ω。连接到R_{SET}引脚的电阻必须有1%的容差。

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

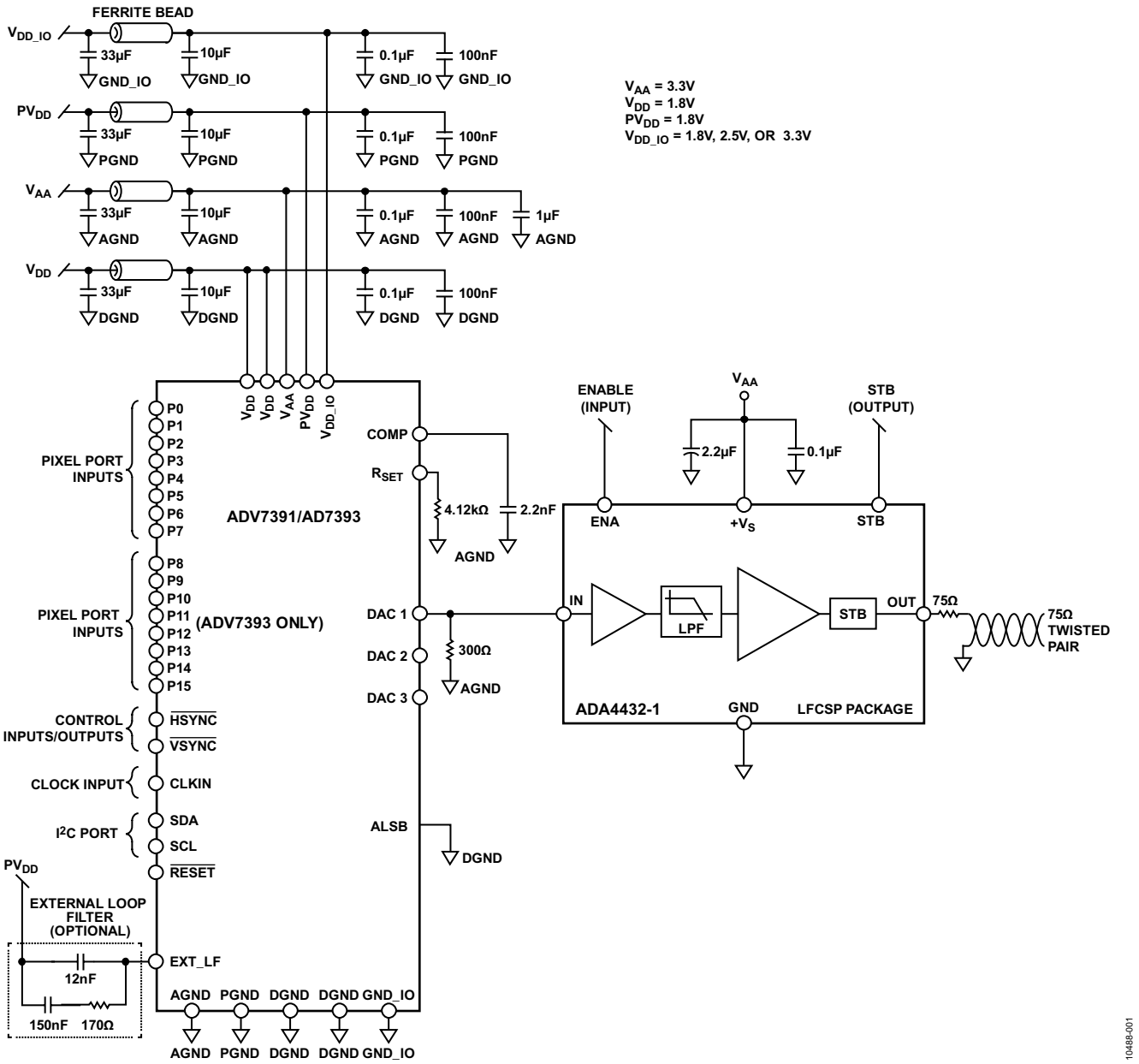


图1. 采用ADA4432-1的低成本、完全集成式重构滤波器(未显示所有连接和去耦)

ADV7391包含一个片内PLL，允许对视频数据进行过采样。如图1所示，PLL已禁用(子地址0x00，Bit 1 = 1)，从而提供了2倍的SD过采样速率。在PLL禁用的情况下，为了节省空间和成本，移除了外部环路滤波器元件。

ADA4432-1可用作带不平衡传输线路的伪差分(单端)驱动器。伪差分模式使用一个导体来承载从驱动器传输到接收器的不平衡数据信号，另一个导体用作接地参考信号。

正极导体将ADA4432-1输出端连接到差分接收器的正输入端。来自源极电路的负极线或接地导体连接到接收器的负输入端。ADA4432-1的输出端接电阻应该与接收器输入端接电阻的阻抗相匹配。例如，在一个75Ω的系统中，ADA4432-1的每个输出端均后部端接75Ω电阻，这些电阻与接收器处的一个75 Ω电阻相连。

在图1中，ADA4432-1配置为单端至单端驱动器，允许使用双绞线、非双绞线或同轴电缆进行不平衡传输。

低功耗考虑因素

与通过DAC输出直接驱动视频电缆相比，在低电源电压下利用ADA4432-1或ADA4433-1和串联源端接和并联负载端接能够实现显著的省电效果。图2显示了直接驱动电缆的视频DAC。正确端接的DAC驱动传输线路要求将两个75 Ω负载并联，需要超过33 mA的电流才能实现1.3 V的满量程电压电平。图3显示了利用ADA4432-1和串联-并联端接驱动相同视频负载的情况。这就要求有两倍的输出电压来驱动150 Ω等效电阻，但只需要略高于15 mA的电流即可实现满量程输出。采用与DAC相同的电源电压时，与图2中的电路相比，这样可以省电74%。ADA4432-1提供的高阶滤波功能可降低DAC过采样速率要求，从而进一步降低功耗。图3所示配置实现省电的主要来源是ADV7391的低驱动模式设置。与过采样要求(PLL关闭)及所需负载电流的降低相结合，此模式可以明显降低功耗。

有关低驱动模式的详情，请参阅ADV7391数据手册。

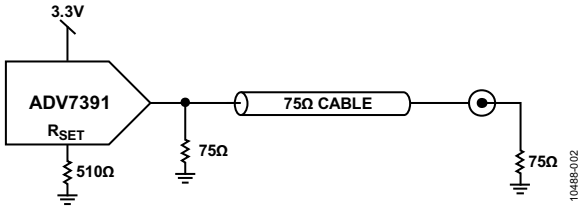


图2. 利用DAC直接驱动视频传输线路

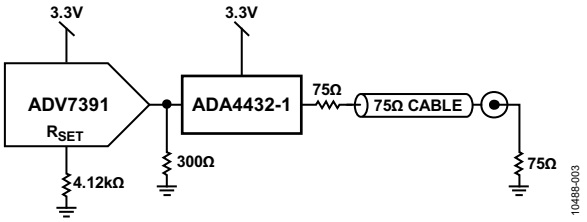


图3. 利用ADA4432-1驱动视频传输线路

EMI和EMC考量

ADV7391等视频DAC的模拟输出要求进行低通滤波，以去除频率高于采样速率或频率边带的无用信号成分。数模信号的转换会在频域中创建重复镜像，具体频率大小等于采样频率的倍数。重构滤波器的主要功能就是去除这些频率边带成分。此类滤波器可以显著衰减边带信号，从而防止在对DAC输出进行解码时出现混叠。混叠误差会导致图像质量问题。

此外，镜像频率边带会在输出走线和线路中造成辐射，可能对相邻电路及其它电子系统造成干扰。为了降低辐射影响，在沿印刷电路板(PCB)走线和传输电缆进行传输之前，应先去除所有无用的高频成分。ADA4432-1可对DAC输出进行滤波并去除无用的高频内容，从而帮助降低EMI。图4至图6说明了这一点。

图4显示了不采用ADA4432-1的情况下ADV7391输出端CVBS视频信号的频谱。该频谱显示了内容带宽为6.5 MHz的信号，其边带为27 MHz、54 MHz、108 MHz等。ADV7391采用全输出驱动模式工作，PLL关闭且2倍过采样。

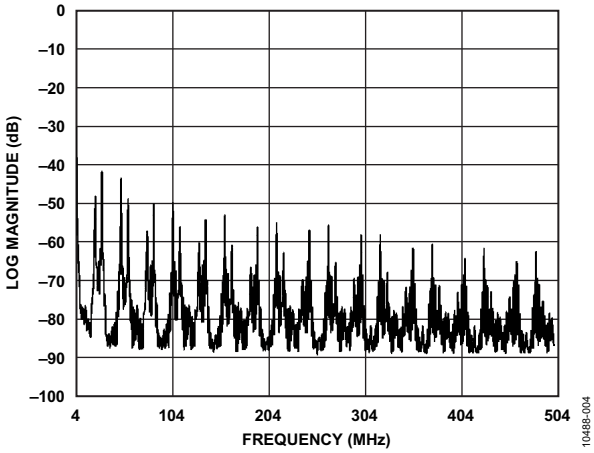


图4. 直接在ADV7391输出端测量的CVBS (PLL关闭、2倍过采样和全输出驱动模式)

图5显示了不采用ADA4332-1的情况下ADV7391输出端相同CVBS信号的频谱。此处的差别在于，虽然ADV7391也采用全输出驱动模式工作，但是PLL开启且进行8倍过采样。

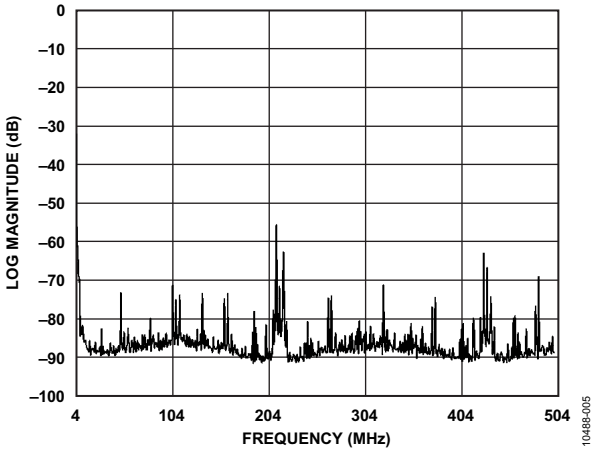


图5. 直接在ADV7391输出端测量的CVBS (PLL开启、8倍过采样和全输出驱动模式)

图6显示了采用ADA4432-1对ADV7391输出进行滤波的情况下相同CVBS信号的频谱。所有边带均衰减到50 dB以下。ADV7391采用低输出驱动模式工作，PLL关闭且进行2倍过采样。

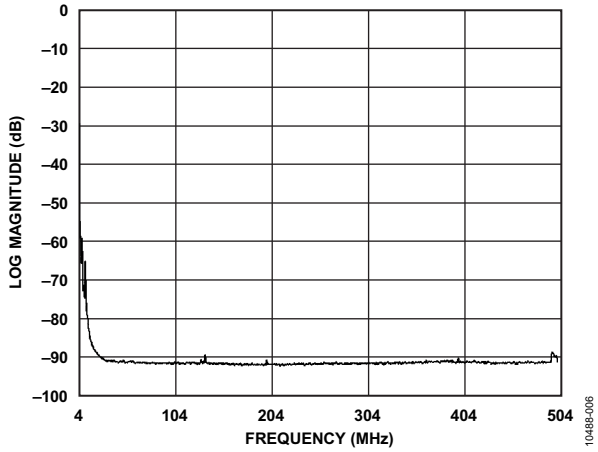


图6. 在ADA4432-1输出端测量的CVBS(PLL关闭)

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。应尽可能隔离PCB的数字部分和模拟部分。本PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局和接地的详细论述，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。

通过10 µF和0.1 µF电容对ADV7391的电源进行去耦。通过0.1 µF和22 µF电容对ADA4432-1和ADA4433-1输出放大器进行去耦，以适当地抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 µF电容应具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。

两个IC应尽可能相互靠近，这点很重要。电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。通过数字地将时钟及其它快速开关数字信号屏蔽起来，使之不影响电路板的其它器件。

有关本电路笔记的完整设计支持包(包括电路板布局)，请访问http://www.analog.com/CN0264-DesignSupport

常见变化

许多应用都需要差分输出，而不是单端输出。对于此类应用，应以ADA4433-1替换ADA4432-1。

ADA4433-1是一款全差分滤波器/驱动器，可用作单端至差分放大器或差分至差分放大器。在图7中，ADA4433-1配置为单端至差分输出驱动器。在单端至差分输出应用中，对INN输入进行适当地偏置可优化输出范围。为了最有效地利用ADA4433-1的输出范围，尤其在电源电压较低的情况下，允许差分输出电压围绕输出共模电压(V_{OCM})电平(即电源电压中间值，1.65 V)沿正负两个方向摆动是非常重要的。

为此，应将–IN输入偏置到预期输入信号范围的中点，如图7所示。这通过使用分压器对电源电压进行分压来实现(3.3 V电源和GND之间连接的7.5 kΩ和1.33 kΩ将–IN偏置到0.5 V)。0.1 µF电容有助于对高频电源噪声进行滤波。–IN偏置到0.5 V时，+IN上的1 V p-p单端信号可产生–0.5 V至+0.5 V的差分输入电压。所得差分输出在VOCM电平(1.65 V)上下摆动。ADA4433-1的输出电压范围现在为1.15 V至2.15 V，只需要1 V的输出范围即可在接收器处产生1 V p-p信号。

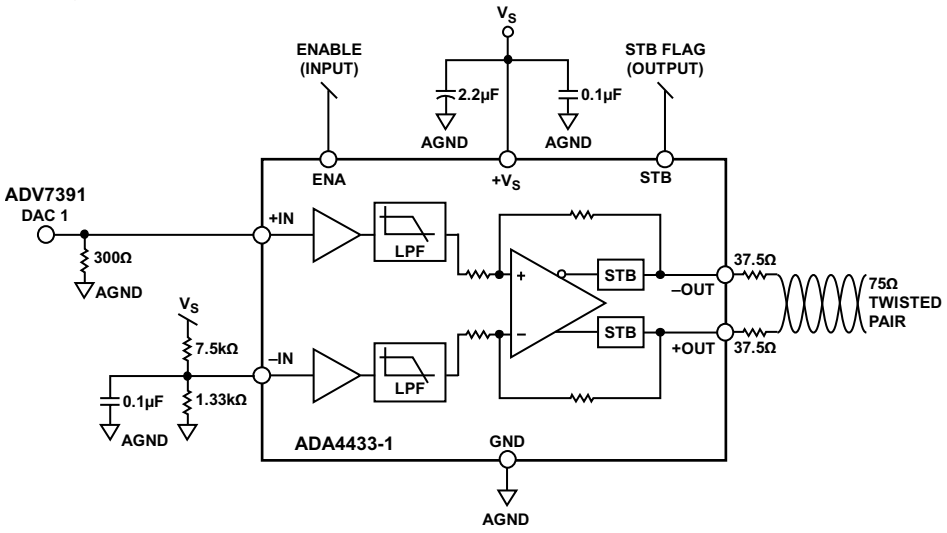


图7. ADA4433-1典型应用电路

ADA4433-1的差分输出允许使用双绞线或非双绞线进行完全平衡的传输。在这种配置下，差分输出端接电阻包括每个输出端连接一个源电阻。两个电阻均等于接收器输入端接电阻的一半。例如，在75 Ω系统中，ADA4433-1的每个输出端后部均端接37.5 Ω电阻，这些电阻与接收器处的75 Ω差分电阻相连。

电路评估与测试

该电路使用EVAL-CN0264-EB1Z电路板，其中包含要评估的电路，如本笔记所述。Cypress USB微控制器用于配置EVAL-CN0264-EB1Z板并向/从该板加载软件。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC
- EVAL-CN0264-EB1Z电路评估板
- CN-0264评估软件
- 电源：7.5 V壁式电源适配器
- 频谱分析仪：Agilent E4440A或等同产品

开始使用

将CN0264评估软件光盘放进PC的光盘驱动器，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

电路框图参见本电路笔记的图1，电路原理图参见**EVAL-CN0264-EB1Z-SCH.pdf**文件。此文件位于CN0264设计支持包中。

设置

在断电情况下，将一个7.5 V电源连接到板上的7.5 V引脚和GND引脚。如果有7.5 V壁式电源适配器，可将其连接到板上的管式连接器，代替7.5 V电源。将USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到板上的微型USB连接器。

测试

为连接到EVAL- CN0264-EB1Z电路板的7.5 V电源(或壁式电源适配器)通电。启动评估软件，并通过USB电缆将PC连接到PCB上的微型USB连接器。

有关如何使用评估软件来捕捉数据的详细信息，请参阅CN-0264评估软件Readme文件。

了解详情

CN0264 Design Support Package:
http://www.analog.com/CN0264-DesignSupport

AN-617, *Wafer Level Chip Scale Package,* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0264 Circuit Evaluation Board (EVAL-CN0264-EB1Z)

ADV7391 Data Sheet

ADV7391 Evaluation Board

ADA4432-1 Data Sheet

ADA4432-1 Evaluation Board

ADA4433-1 Data Sheet

ADA4433-1 Evaluation Board

修订历史

2012年6月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10488sc-0-6/12(0)

ANALOG DEVICES

参考电路 CN-0267

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0267.

连接/参考器件	
ADuCM360	低功耗、精密模拟微控制器
AD5421	16位、环路供电、4 mA至20 mA DAC
AD5700	低功耗HART调制解调器

具有HART接口的完整4 mA至20 mA环路供电现场仪表

评估和设计支持

电路评估板

CN0267电路评估板(DEMO-AD5700D2Z)

设计和文件汇总

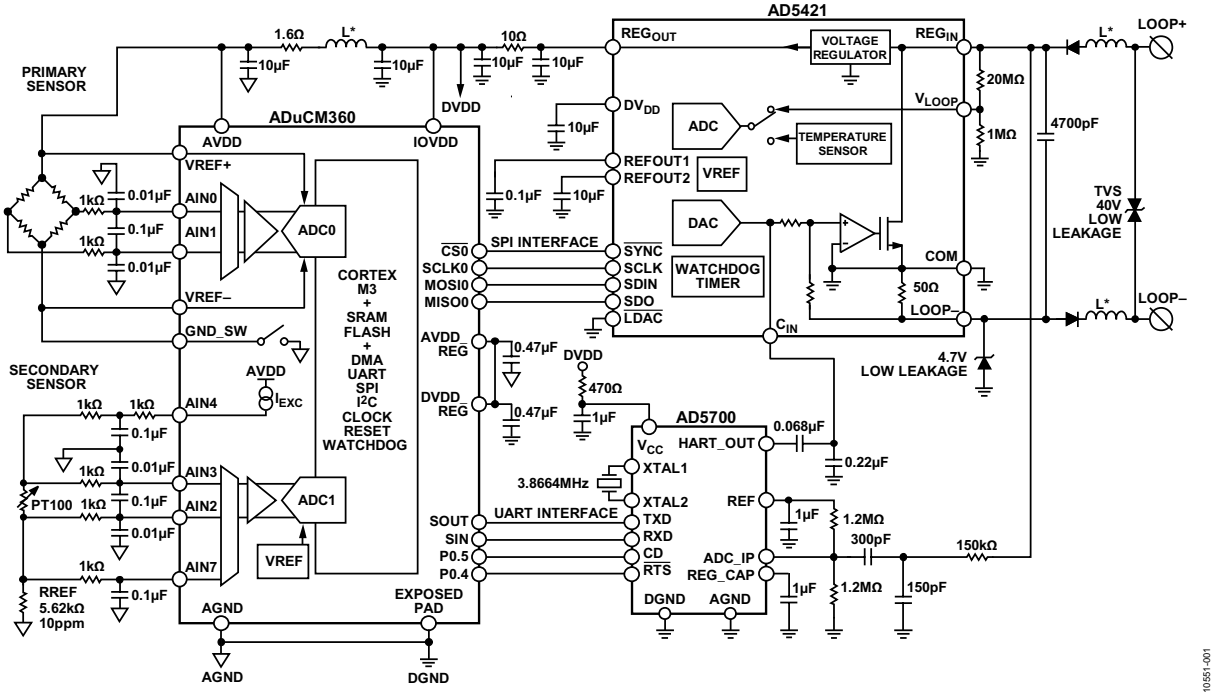
原理图、布局文件、物料清单、代码示例

电路功能与优势

图1所示电路是一款完整的智能工业环路供电现场仪器，提供4 mA至20 mA模拟输出和可寻址远程传感器高速通道(HART®)接口。HART是一种数字双向通信，可在4 mA至20 mA模拟电流信号之上调制一个1 mA峰峰值频移键控(FSK)信号。它可实现众多功能，例如远程校准、故障查询和过程变量传输；这些功能在诸如温度和压力控制等应用中是必须的。

该电路已通过兼容性测试和验证，并通过了HART通信基金会(HCF)的注册。这一成功注册可让电路设计人员极其放心地使用电路中的一个或全部元件。

该电路使用了超低功耗精密模拟微控制器ADuCM360、4 mA至20 mA 16位环路供电数模转换器(DAC) AD5421，以及业界功耗最低、尺寸最小的HART兼容型IC调制解调器AD5700。



NOTES
1. L* = FERRITE BEAD, 0.3Ω @ DC, 1kΩ @ 100MHz.
2. THE ADuCM360 EXPOSED PAD IS CONNECTED TO DGND.

图1. 具有HART接口的4 mA至20 mA环路供电现场仪器(原理示意图：未显示所有连接和去耦)

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

电路描述

模拟前端接口

ADuCM360模拟前端集成双通道、高性能、24位Σ-Δ型模数转换器(ADC)。同时还集成了可编程增益仪表放大器、精密带隙基准电压源、可编程电流源、灵活的多路复用器以及其它许多特性。该器件允许直接与多个模拟传感器对接，如压力传感器电桥、电阻式温度传感器、热电偶以及工业用途的其它各类传感器。

图1表示连接主要桥式传感器与辅助电阻式温度传感器的示例电路。而ADuCM360具有灵活的前端，允许进行除此之外的其它各种配置，满足各种类型的精密模拟传感器应用要求。

主传感器输入

ADuCM360的片内ADC0测量现场仪器的主传感器，在图1中表示为桥式传感器。该传感器通过一个RC滤波器网络连接至模拟输入引脚AIN0和AIN1，以便增强系统抵抗电磁干扰的能力。共模滤波器带宽约为16 kHz，差模带宽为800 Hz。

ADuCM360的VREF+和VREF−基准电压输入检测电桥的激励电压并启动电路的比率工作模式，使测量独立于传感器电源电压的确切值。若应用需要，则片内接地开关可动态断开电桥的激励电压，降低功耗。

辅助传感器输入

本电路使用100 Ω铂(Pt)电阻温度检测器(RTD)作为辅助传感器。RTD能够检测主传感器的温度，因此，如果必要，可对主传感器进行温度补偿。

ADuCM360可编程电流源通过AIN4引脚为RTD提供电源。ADuCM360上的ADC1利用配置为差分输入的AIN3和AIN2引脚，测量RTD的电压。利用精密电阻(RREF)，对流过RTD的确切电流值进行检测，并使用ADC1的AIN7引脚测得。ADC1使用片内带隙基准电压源。

数字数据处理、算法和通信

所有现场仪器的数字功能均由ADuCM360 32位ARM Cortex™ M3 RISC处理器提供，该处理器集成128 k字节非易失性flash/EE存储器、8 k字节SRAM，以及一个支持有线(2× SPI、UART、I^2C)通信外设的11通道直接存储器访问(DMA)控制器。

演示软件可进行初始化和配置、处理来自模拟输入的数据、控制模拟输出，并进行HART通信。

模拟输出

AD5421集成16位低功耗精密DAC，该DAC带4 mA至20 mA环路供电输出驱动器，可提供现场仪器模拟输出所需的全部功能。

AD5421通过SPI接口与ADuCM360控制器对接。

AD5421还集成了一系列与4 mA至20 mA环路相关的诊断功能。辅助ADC可通过连接至V_{LOOP}引脚上的20 MΩ/1 MΩ电阻分压器测量仪器环路端的电压。该ADC还可通过集成式传感器测量芯片温度。ADuCM360控制器可配置并读取AD5421的全部诊断数据，但AD5421也可采用自主工作方式。

例如，若控制器和AD5421之间的通信发生故障，AD5421将在一段时间后自动设置其模拟输出为3.2 mA报警电流。此报警电流将现场仪器工作故障这一情况汇报给主机。

输出电流值的任何改变都受到软件的控制，以防对HART通信产生干扰。(参见“模拟变化率”部分)。

HART通信

AD5700集成完整的HART FSK调制解调器。该调制解调器通过标准UART接口，伴随请求发送(RTS)和载波检测(CD)信号实现与ADuCM360控制器的连接。

HART输出通过0.068 μF/0.22 μF容性分压器调整至所需幅度，并耦合至AD5421的CIN引脚，然后与DAC输出一同驱动和调制输出电流。

HART输入通过一个简单的无源RC滤波器，从LOOP+端耦合至AD5700的ADC_IP引脚。RC滤波器作为第一级，用作HART解调器的带通滤波器，同时增强系统抵抗电磁干扰的能力——这对于稳定工作在恶劣工业环境中的应用而言非常重要。

AD5700低功耗振荡器采用与XTAL1和XTAL2引脚直接相连的3.8664 MHz外部晶振，产生HART调制解调器的时钟。

输出保护

瞬变电压抑制器(TVS)保护4 mA至20 mA HART接口免受过压影响。其额定电压不应超过AD5421在REG_{IN}引脚上的60 V绝对最大电压。请注意，TVS泄漏电流可能会影响电流输出精度；因此，选用此器件时，需关注一定环路电压和温度范围下的泄漏电流。

可使用外部耗尽型FET与AD5421搭配工作，提高环路电压最大值。

本电路具有保护功能，通过与环路输出相串联的一对二极管保护电路免受极性反转的影响。

铁氧体磁珠与环路串联，该串联部分与4700 pF电容一同提升系统的EMC性能。由于HART网络的规格限制，请勿在环路端点处使用更高数值的电容。

4.7 V低泄露齐纳二极管保护AD5421的片内50 Ω环路检测电阻免受AD5421的COM引脚和LOOP−引脚间意料之外的外部电压影响(例如，对ADuCM360编程或调试电路时)。

电源和电源管理

包括传感器驱动电流在内的完整现场仪器电路必须工作在4 mA至20 mA环路提供的限量电源下。这对所有环路供电现场仪器设计而言，都是一个普遍的难题。图1中的电路提供了低功耗以及高性能解决方案的一个实例。应用中用到的全部三个集成电路均针对低功耗而设计，并且电路依靠各自的集成特性提供灵活的电源管理结构和性能最优的环路供电解决方案。

AD5421采用4 mA至20 mA环路电压供电，为电路的其余部分提供经过调节的低电压。AD5421的REG_{OUT}电压在1.8 V至12 V范围内引脚可编程，具体电压值取决于电路要求。图1中的电路采用3.3 V电源电压选项，作为所用输入传感器的一个实例。然而，由于ADuCM360和AD5700具有更宽的电源电压范围，因此可采用不同的电源电压，以满足应用要求。

REG_{OUT} RC滤波器(10 µF/10 Ω/10 µF)有助于防止传感器模拟前端受到来自环路的任何干扰的影响。它还能防止电路产生的任何干扰(尤其是控制器和数字电路产生的干扰)回流耦合至环路，这对于可靠的HART通信而言非常重要。

AD5700 HART调制解调器通过一个额外的RC滤波器供电(470 Ω/1 µF)。该滤波器在环路供电应用中的作用非常重要，因为它可防止AD5700的电流噪声与4 mA至20 mA环路输出进行耦合；若非如此，将影响HART通信。在静默测试期间，特地通过HART带内噪声解决4 mA至20 mA环路噪声性能问题。AD5700调制解调器使用外部晶振，以及通过XTAL1和XTAL2接地的8.2 pF电容，在使用最低功耗中电容是选加的。

ADuCM360具有极为灵活的内部电源管理功能，提供所有内部模块的许多供电和时钟选项，并且当软件调用时，允许针对特定的仪器应用，在要求的功能、性能和功耗之间取得最佳平衡。请参考ADuCM360产品页面和AN-1111应用指南。

模拟前端AVDD通过另一个滤波器(10 µF/铁氧体磁珠/1.6 Ω/10 µF)供电，以便最大程度针对低压传感器信号减少电源噪声，获得更佳性能。

ADuCM360的GND_SW接地开关引脚控制主传感器的激励和电源。仪器上电时，开关默认为关闭。这一默认设定允许在开启传感器之前对系统进行全面配置，包括适当的电源模式，从而最大程度降低4 mA至20 mA环路输出上可能存在的任何上电尖峰。

类似地，辅助传感器采用ADuCM360的可编程电流源供电，因此可通过软件完全控制其电源输入。

ADuCM360软件

可在CN-0267设计支持包中找到演示本电路功能和性能的基本代码示例。

代码示例包括基本HART从机命令响应，用于演示硬件的功能和特性。代码示例不包括HART通信的协议层。

常见变化

ADuCM360具有一个高性能且非常灵活的模拟前端，提供12个模拟输入引脚以及供基准电压源和接地开关使用的额外引脚。它允许与多个各类模拟传感器直接接口，比如任意的阻性桥式传感器、电阻式温度传感器或热电偶。由于可用于几乎所有的传感器现场仪器，这款现场仪器解决方案并不局限于温度补偿型压力测量。

在模拟前端只需一个Σ-Δ型ADC的应用中，可使用ADuCM361替换ADuCM360。除了没有第二个ADC，ADuCM361提供ADuCM360的所有特性。

ADuCM361片内DAC和外部晶体管可用于控制4 mA至20 mA环路，详情请参见CN-0300。

AD5421可通过保护电路直接与环路相连。也可在AD5421和环路电源之间连接一个耗尽型N沟道MOSFET，如图2所示。由于在本配置中使用额外MOSFET，因此可将AD5421上的电压降保持在12 V左右，降低AD5421封装的功耗，并增加4 mA至20 mA模拟输出精度。它还可将环路允许的最大电压提升至MOSFET的额定电平值。额外的MOSFET对HART通信无影响。

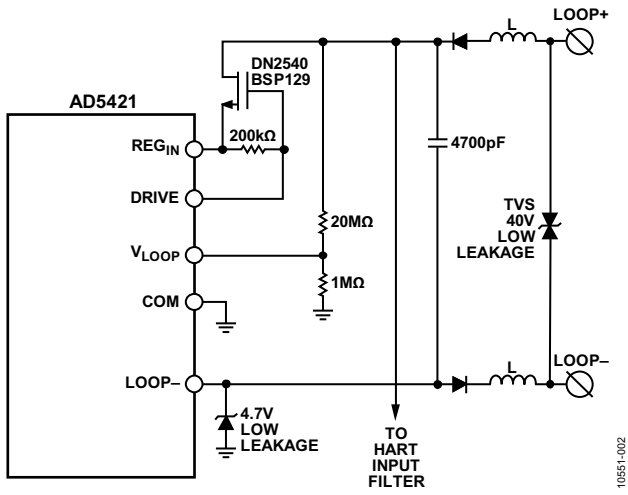


图2. MOSEFT连接至AD5421环路电源

本电路中，AD5700与3.8664 MHz晶振共同使用，形成具有最低功耗的配置。作为替代方案，AD5700-1可配合0.5 %精度的集成式内部振荡器使用。与晶体振荡器相比，内部振荡器最多会增加225 μA调制解调器电源电流，但因为无需使用外部晶体，因此该方案同时节省了成本，降低了所需的电路板面积。

对于非环路供电的应用，则AD5410、AD5420、AD5422或AD5755是针对4 mA至20 mA DAC不错的选择。

电路评估与测试

电路硬件

图1中的电路基于图3中的DEMO-AD5700D2Z印刷电路板构建。

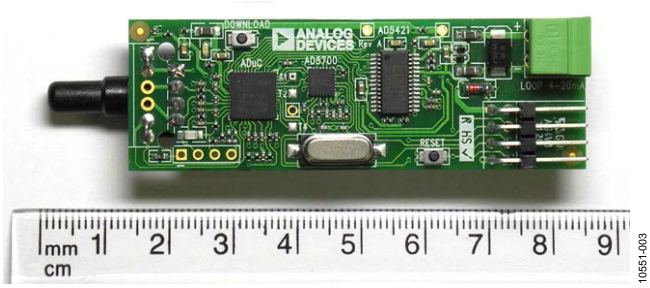


图3. DEMO-AD5700D2Z印刷电路板(未显示压力传感器)

DEMO-AD5700D2Z电路板具有一些额外的特性，方便进行系统评估。连接器具有0.1英寸的引脚间距，允许使用可选的主级和次级传感器连接。HART兼容性测试可能需要用到HART RTS和DC信号的测试点。

DEMO-AD5700D2Z边沿上的连接器使ADuCM360信号线和UART下载/调试信号可被访问，让软件开发、代码下载和在线调试与仿真更为便捷。连接器带有小型的连接头扩展器(随DEMO-AD5700D2Z板一同提供)，兼容ADI的所有基于Cortex-M3的开发工具，例如EVAL-ADuCM360QSPZ评估套件(该评估套件不随DEMO-AD5700D2Z板提供)。

图1的简化框图中未显示这些特性；然而，可在CN-0267设计支持包中的完整电路图上看到它们。设计支持包还包括完整的现场仪器C语言代码示例，可用来对全部硬件模块和电路特性进行完整的验证与评估，并对HARt接口的功能性提供一定程度的验证。有关HART接口规格和资源的详细信息，请联系HART通信基金会。

HART兼容性

DEMO-AD5700D2Z已通过HART FSK物理层规范(HCF_SPEC-054，修订版8.1)的兼容性验证，该验证采用HART物理层测试规范(HCF_TEST-2，修订版2.2)中的方法和设备。本电路板已提交HART通信基金会，并成功注册。

可在HART通信基金会(HFC)网站上找到该注册电路，产品目录为：DEMO-AD5700D2Z。

涉及的两项测试为：静默期间的输出噪声和模拟变化率。

静默期间的输出噪声测试

当HART设备没有进行传输(静默)时，噪声不应耦合至网络上。噪声过高可能会干扰设备本身或网络上的其它设备对HART信号的接收。

对于在环路中的500 Ω负载上测得的电压噪声，其包含的宽带噪声和HART扩展频带中的相关噪声总和不能超过2.2 mV rms。此外，HART扩展频带外的噪声不应超过138 mV rms。

500 Ω负载上的噪声采用真均方根测量仪测得。此噪声作为带外噪声直接进行测量，作为带内噪声通过HCF_TOOL-31滤波器测量。也可使用示波器来检查噪声波形。

在最差情况下进行噪声测量，即4 mA输出电流。图4显示捕获的噪声波形，结果总结在表1中。

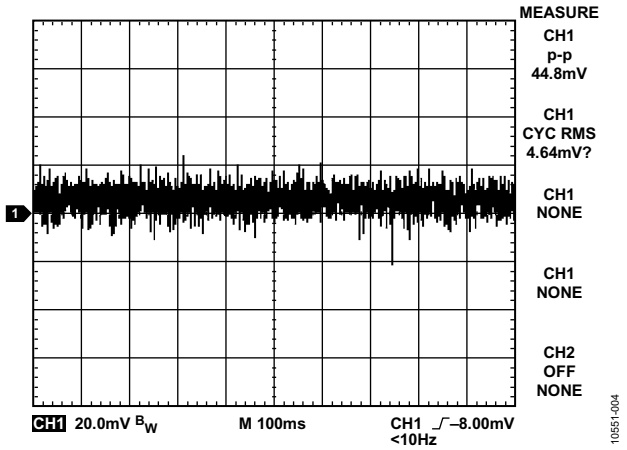


图4. 静默波形下的输出噪声

表1. 静默时的输出噪声

输出噪声	测得值 (mV)	测得值 (mV)
扩展频率范围以外	4.13	<138
扩展频率范围以内	1.03	<2.2

模拟变化率测试

此规范可确保当设备调节模拟输出电流时，模拟电流的最大变化率不会干扰HART通信。电流的阶跃变化会扰乱HART信号传输。

最差情况下的模拟输出电流变化一定不能产生高于15 mV峰值电压的干扰，此数值在HART扩展频带下，通过对500 Ω负载进行测量得到。

AD5421 DAC和输出驱动器相对较快。因此，为了满足所需的系统规格，可将AD5421的硬件压摆率限值与ADuCM360软件中的数字滤波器相结合，控制输出电流的变化。

通过与AD5421的C_{IN}引脚相连的电容，设置硬件压摆率限值。当模拟输出电流值需要改变较大的步进时，ADuCM360软件将发送到AD5421 DAC的输出电流变化分割成数个较小的步进。

使用一个示波器执行该测试，并通过HCF_TOOL-31滤波器耦合至500 Ω负载。

结果如图5所示。波形CH1显示4 mA和20 mA之间的周期性步进，直接在500 Ω负载上测得。波形CH2是HCF_TOOL-31滤波器输出端捕获的信号，将其放大10倍，并处于150 mV峰值限制之内。

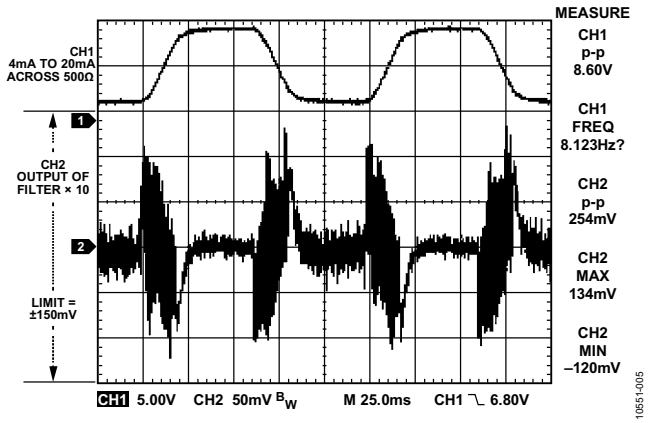


图5. 模拟变化率波形

电路功耗

使用两种方法来评估电路功耗性能。

在第一种方法中，测量来自AD5421集成式电压调节器的输出电流。

考虑到最小模拟输出电流为4 mA，并且HART输出直流调制峰值为0.5 mA，则电路在正常工作模式下消耗的最大电流必须低于3.5 mA。AD5421自身工作需消耗0.3 mA的最大电流，因此留给AD5421 REG_{OUT}输出的最大电流约为3.2 mA。

为了便于进行在线测量，DEMO-AD5700D2Z在10 Ω电阻两侧的REG_{OUT}输出滤波器中均有测试点(T5，T6)，如图6所示。此设置允许对电阻上的压降进行测量，并对电流进行计算，而无需打断电源电流或干扰电路。

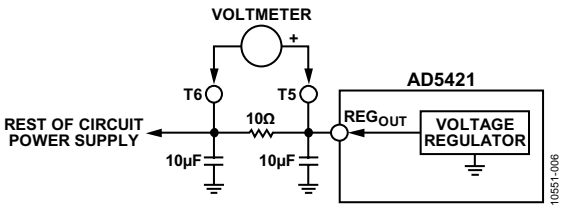


图6. 使用测试点测量AD5421 REG_{OUT}电流

结果显示在表2中，测量条件如下：

- REG_{OUT} = 3.3 V
- ADuCM360 M3内核时钟 = 2 MHz
- 两个ADC每秒均转换50个样本
- ADC0的两个缓冲器均开启，增益 = 8
- ADC1的两个缓冲器均开启，增益 = 16
- RTD激励电流 = 200 μA
- SPI与AD5421通信的串行时钟 = 100 kHz
- HART通信

电路及所有相关模拟和数字模块(包括输入传感器)的功耗在环路电流最小值为4 mA时，许可的预算之内。

表2. AD5421的电源电流(REG_{OUT} = 3.3V)

输入传感器	T5至T6电压最大值(mV)	REG_{OUT}电流最大值(mA)
无	24.4	2.44
24PCDFA6D(3.3 V时为5 kΩ、0.66 mA)	31.0	3.10

在评估电路功耗的第二种方法中，电路经验证正常工作，执行HART通信任务时的模拟输出电流设置为4 mA最小值。结果显示电路提供4 mA电流，且HART输出信号不失真。

主传感器输入性能

ADuCM360片内集成大部分模拟前端，因此模拟输入的性能主要由ADuCM360的规格决定。

噪声电平是受模拟前端与板上其余电路部分交互干扰的主要因素。因此，测试主要针对噪声以及相关的系统分辨率性能。

该演示配置为从主模拟输入通过HART通信发送数据，数值以压力表示，单位为kPa。捕获100个样本，完成基本数据分析以便量化性能。两项测试包括：

- 第一项测试将标准压力传感器(Honeywell 24PCDFA6D)直接焊接至电路板上。
- 第二项测试采用由一组固定和可变电阻生成的主输入信号执行，如图7所示。

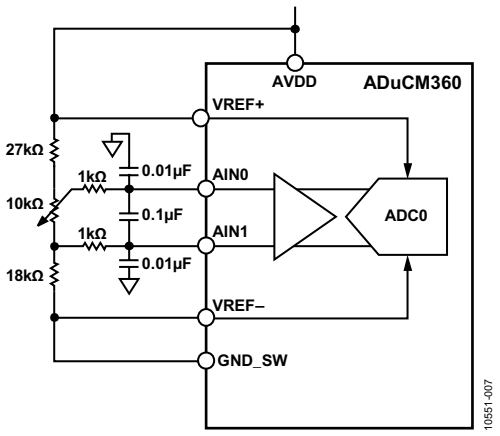


图7. 由一组电阻生成的主输入信号

性能总结见表3，图8和图9显示信号曲线图。

表3. 主传感器输入噪声和分辨率

参数	压力传感器	阻性网络
满量程	207 kPa	246 kPa
均方根噪声	1.3 Pa	0.68 Pa
峰峰值噪声	6.8 Pa	3.6 Pa
有效分辨率(rms)	17.2 bit	18.5 bit
无噪声分辨率(p-p)	14.9 bit	16.1 bit

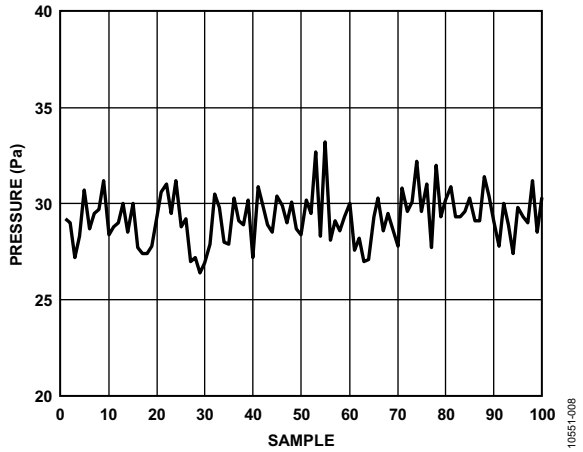


图8. 压力传感器输入信号曲线图

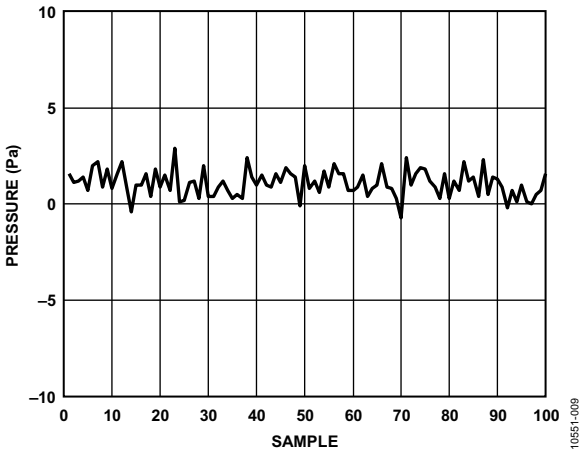


图9. 阻性网络作为主输入信号的曲线图

辅助传感器输入性能

辅助传感器输入性能与主传感器类似，辅助传感器输入的性能主要由ADuCM360的模拟前端决定(噪声性能除外)。

模拟输入配置为通过HART通信路径向主机发送温度数据(以°C表示)。对100个样本执行两项测试，以便进行性能的量化分析。

第一项测试采用板载100 Ω铂电阻传感器进行，第二项测试则采用标准(固定)100 Ω ± 1%电阻代替板载传感器进行。

性能总结见表4，图10和图11显示信号曲线图。

表4. 辅助传感器输入噪声性能

参数	压力传感器	阻性网络
均方根噪声	0.037°C	0.033°C
峰峰值噪声	0.19°C	0.16°C

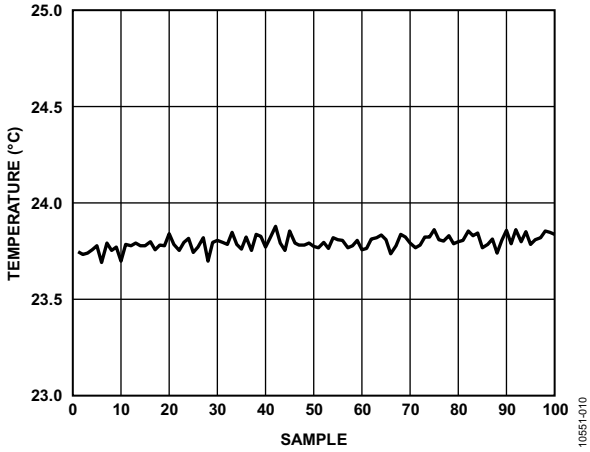


图10. RTD(100 Ω铂电阻)传感器输入信号曲线图

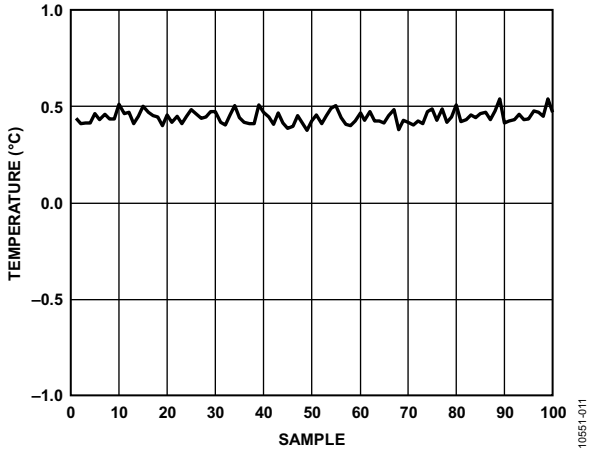


图11. 固定100 Ω ± 1%电阻用作辅助输入的信号曲线图

了解详情

CN-0267 Design Support Package:
http://www.analog.com/CN0267-DesignSupport

CN-0270, *Complete 4 mA to 20 mA HART Solution*

CN-0278, Complete 4 mA to 20 mA HART Solution with Additional Voltage Output Capability

CN-0300, *Complete Closed-Loop Precision Analog Microcontroller Thermocouple Measurement System with 4 mA to 20 mA Output*

AN-1111, *Options for Minimizing Power Consumption When Using the ADuCM360/ADuCM361*

HART® Communication Foundation

数据手册和评估板

ADuCM360 Data Sheet and Evaluation Board

AD5421 Data Sheet and Evaluation Boards

AD5700 Data Sheet and Evaluation Board

修订历史

2013年2月—修订版0至修订版A

更改“电路硬件”部分和图3标题 4

2012年12月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10551sc-0-2/13(A)

Circuits from the Lab™ Reference Circuits

Circuit from the Lab™参考电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：www.analog.com/zh/CN0268。

连接/参考器件	
ADL5565	6 GHz超高动态范围差分放大器
AD9467	16位、200 MSPS/250 MSPS ADC

为窄带、高中频、16位、250 MSPS接收机前端设计带通滤波器的谐振匹配方法

评估和设计支持

设计和整合文件

原理图、布局文件、物料清单

电路功能与优势

图1所示的电路是一款16位、250 MSPS、窄带、高中频接收机前端，其中在ADL5565差分放大器与AD9467 ADC之间提供最佳接口。

AD9467是一款缓冲输入16位、200 MSPS或250 MSPS ADC，具有约75.5 dBFS的SNR性能和介于95 dBFS与98 dBFS之间的SFDR性能。由于具有高输入带宽、低失真和高输出线性度，ADL5565差分放大器适合驱动中频采样ADC。

本电路笔记介绍了如何设计接口电路和抗混叠滤波器才能在保持高性能的同时确保最低信号损耗的系统化过程。使用谐振匹配方法来设计最平坦的巴特沃兹四阶带通滤波器，中心频率为200 MHz。

电路描述

使用差分放大器来驱动高速ADC的优势包括信号增益、隔离和ADC与源阻抗匹配。ADL5565允许6 dB、12 dB或15.5 dB的引脚绑定增益调整。或者，通过对输入应用两个外部电阻，可在0 dB至15.5 dB范围内实现更精细的增益步进。此外，ADL5565具有高输出线性度、低失真、低噪声和宽输入带宽。3 dB带宽为6 GHz，0.1 dB平坦度为1 GHz。ADL5565能实现大于50 dB的输出三阶交调截点(OIP3)。

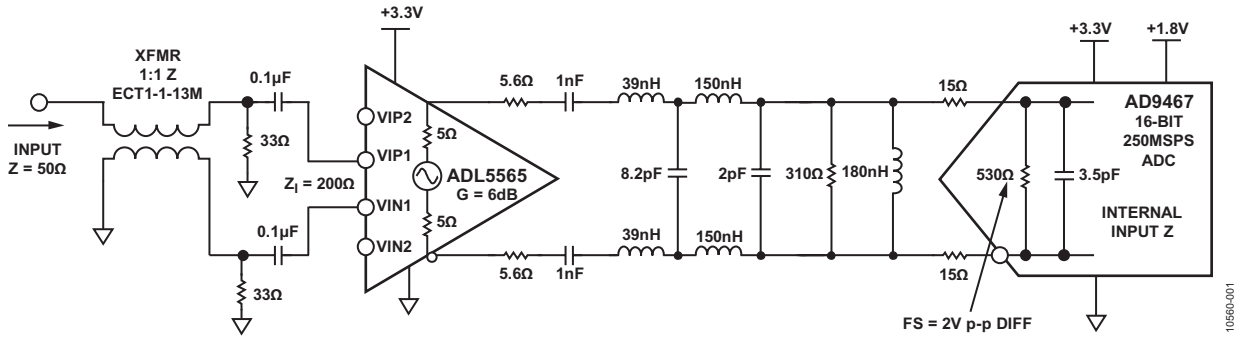


图1. 使用ADL5565差分放大器和AD9467 ADC完成窄带高中频应用的谐振滤波器设计

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com/zh**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

为实现ADL5565和AD9467必须提供的最佳性能水平，必须严格遵循各数据手册中指定的设计原则。部分设计准则包括正确匹配ADL5565的输入和输出阻抗以实现最低信号损耗和最佳线性度、抗混叠滤波器使用系统性设计以改善动态范围，以及源阻抗应匹配ADC输入等等。

ADL5565输入阻抗匹配

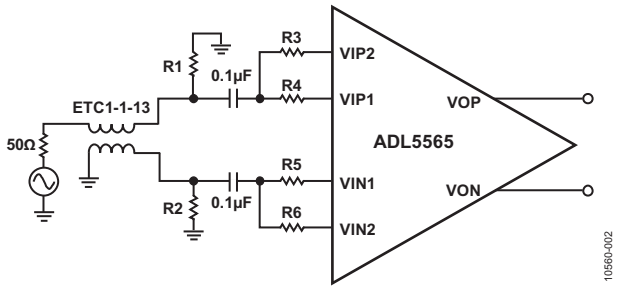


图2. ADL5565输入阻抗匹配

图2显示了建议ADL5565使用的输入匹配网络。ADL5565的输入阻抗与增益相关，6 dB增益下的差分输入阻抗为200 Ω，12 dB增益下为100 Ω，15.5 dB增益下为67 Ω。为使信号发生器的50 Ω源阻抗与ADL5565的输入阻抗匹配，R1和R2必须加以选择，使两者之和与ADL5565的输入阻抗Z_I并联后等于50 Ω。为维持差分电路内的平衡，R1必须等于R2。以下公式可用于计算必要的匹配电阻。

$$R1 = R2$$

$$2R1 \parallel Z_I = 50\ \Omega$$

$$R1 = R2 = \frac{25}{1-(50/Z_I)}$$

表1显示了计算后的端接电阻和用于ADL5565的不同增益设置的引脚配置。

图2所示配置的替代方案是以阻抗转换RF变压器取代1:1巴伦ETC1-1-13。这样可以无需使用R1和R2。6 dB增益配置可使用1:4变压器，12 dB增益配置可使用1:2变压器。此替代配置的优点是元件数更少，信号损耗更低。不过应注意变压器的带宽。与1:1巴伦相比，阻抗转换变压器的带宽更窄，插入损耗更高。

图2显示了使用巴伦或变压器驱动ADL5565的单端转差分方法。此配置在某些应用中可能不可行或无必要。ADL5565的驱动器接口具有灵活性，例如可以单端(图示)或使用差分混频器以差分方式来驱动。有关不同输入接口的详情请参考ADL5565数据手册。

ADL5565输出负载匹配

ADL5565线性度性能已针对200 Ω输出负载进行了优化。这是常见的输出阻抗，用于与ADC接口和滤波器设计。在200 Ω的优化输出负载下，ADL5565在200 MHz时的输出IP3为46 dBm。

如果200 Ω输出负载不适合应用，可在ADL5565的输出负载与线性度性能之间权衡。图3显示了三阶交调(IMD3)与常用输出负载频率的曲线图。

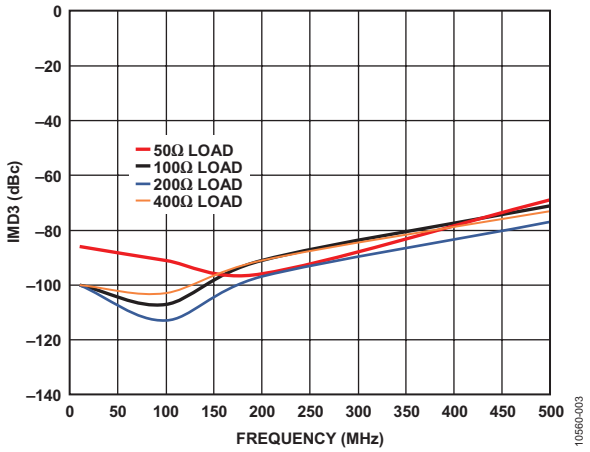


图3. ADL5565 IMD3与用于50 Ω、100 Ω、200 Ω和400 Ω输出负载的频率的关系，3.3 V电源，增益 = 6 DB

表1. ADL5565的增益、输入阻抗及R1、R2、R3、R4、R5和R6值

增益(dB)	ADL5565输入阻抗Z_I，(Ω)	R1 (Ω)	R2 (Ω)	R3 (Ω)	R4 (Ω)	R5 (Ω)	R6 (Ω)
6	200	33	33	开路	0	0	开路
12	100	50	50	0	开路	开路	0
15.5	67	开路	开路	0	0	0	0

AD9467源阻抗

AD9467在此电路中是ADC的理想之选，因为它是针对宽带宽范围内的高性能以及易用性进行优化的中频采样ADC。AD9467具有集成式缓冲器，用以对驱动器放大器提供固定输入阻抗。此输入结构优于使用直接耦合至采样开关的无缓冲前端的ADC。无缓冲ADC对驱动放大器提供随时间变化的输入采样保持阻抗。加入输入缓冲器可放宽驱动要求，但代价是功耗略高。AD9467的缓冲式源阻抗被建模为530 Ω电阻的固定阻抗，与3.5 pF电容并联。

与ADC接口时，建议从530 Ω减去真实输入阻抗，到达200 Ω至400 Ω范围内的较低值。通过降低ADC的输入阻抗，采样保持结构引起的反冲可更快地稳定下来，从而提高线性度性能。不利的一面是输入功率增加，因为驱动满量程ADC需要更高功率。在此电路示例中，AD9467的输入阻抗降至200 Ω，以匹配ADL5565的输出阻抗，并平衡线性度与ADC输入功耗的关系。AD9467的输入阻抗通过与ADC差分输入并联放置310 Ω电阻降至200 Ω。

抗混叠滤波器设计

ADC前方的抗混叠滤波器有助于减少无用奈奎斯特区中的信号成分和噪声，从而避免造成带内混叠、防止动态性能降低。抗混叠滤波器通常用LC网络设计而成，为获得所需阻带和通带特性，源阻抗和负载阻抗必须选择得当。例如，滤波器设计可使用Nuhertz Technologies提供的软件或Agilent Technologies的高级设计系统(ADS)完成。

在图1所示的电路中，使用ADS程序来设计四阶最平坦（巴特沃兹）低通滤波器。图4显示了源阻抗与负载阻抗为200 Ω、3 dB截止频率为300 MHz的低通滤波器设计。选择200 Ω阻抗是因为它是驱动器放大器和ADC的常用源阻抗与负载阻抗。首批元件是用于放宽驱动器要求的串联电感。

在图1的最终优化电路中，滤波器源阻抗约等于21.6 Ω；不过为设计滤波器的低通部分，选择了200 Ω，因为整体滤波器最终是谐振带通滤波器，更为重要的是，放大器和ADC必须接受正确的负载和源阻抗，以实现优化的线性度性能。其结果是阻抗不匹配带来了幅度损耗。

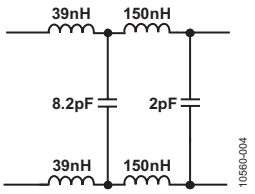


图4. 低通滤波器设计

低通滤波器设计通过建立谐振进行进一步调谐，以在目标频段内产生峰化。这样就得到了高中频下的窄带、带通滤波器。在ADC差分输入两端放置电感可使ADC的输入电容归零，并建立峰化。图5显示了用于决定谐振电感值的计算。在AD9467的3.5 pF源阻抗情况中，需要181 nH的并联电感才能让电容性电纳归零；结果仅剩RC并联等效电阻中的高阻抗阻性部分。为计算选择的谐振频率为200 MHz。

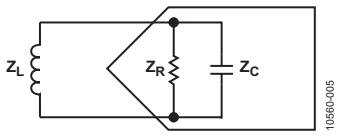


图5. 谐振匹配

$$Z_C = \frac{1}{j\omega C}$$

$$Z_L = j\omega L$$

$$Y_C = \frac{1}{Z_C}$$

$$Y_L = \frac{1}{Z_L}$$

$$Y_C + Y_L = 0$$

$$L = \frac{1}{\omega^2 C}$$

测定性能

图1显示了最终电路配置。ADL5565的各输出端以5.6 Ω填充，以提高驱动器放大器的稳定性。建议的串联电阻一般介于数欧姆至数十欧姆间。更大的电阻值可提高稳定性；但不利的一面是功率损耗，因为串联电阻与ADC输入端的阻抗一起形成了分压器，导致信号衰减。

紧跟ADL5565输出端串联电阻的是1 nF隔直电容。其后是抗混叠滤波器，接着是310 Ω并联电阻，用以降低ADC的输入阻抗。最后，15 Ω电阻与ADC输入串联，将内部开关瞬变与滤波器和放大器隔离开。

图6和图7显示了所得抗混叠滤波器响应，1 dB带宽为41 MHz，3 dB带宽为89 MHz，以203 MHz中频为中心。图8显示了图1所示最终接收机电路的FFT频谱，其中SNR为72.5 dBFS，SFDR性能接近90 dBc。

滤波器元件可使用ADS作为仿真工具进一步调谐，以将谐振尖峰偏移至所需的中频。例如，将抗混叠滤波器的并联8.2 pF电容更改为10 pF，可将谐振尖峰降低至180 MHz。图9至图11显示了此条件下的滤波器曲线和单频FFT性能。

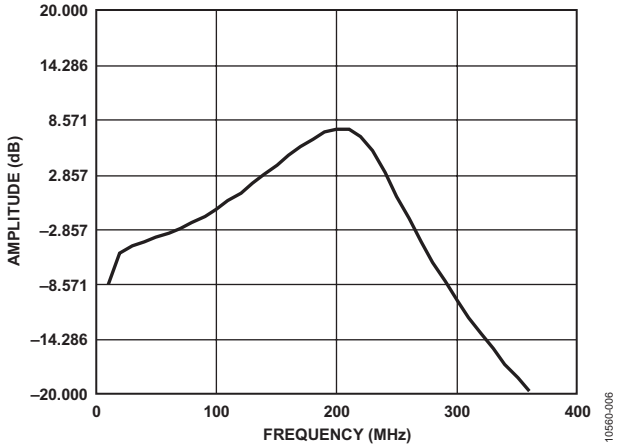


图6. 抗混叠滤波器响应，F_C = 203 MHZ

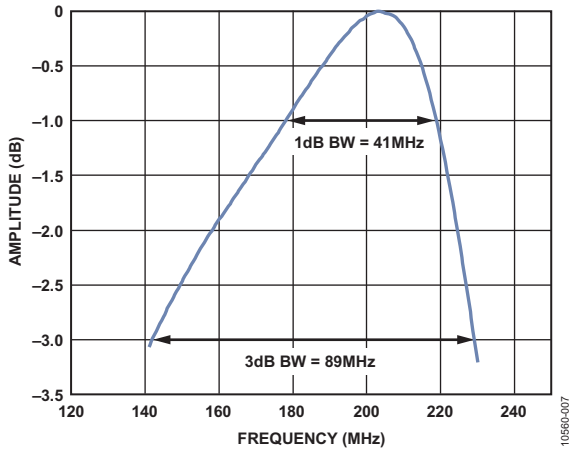


图7. 抗混叠滤波器响应，F_C = 203 MHZ，1 DB和3 DB带宽

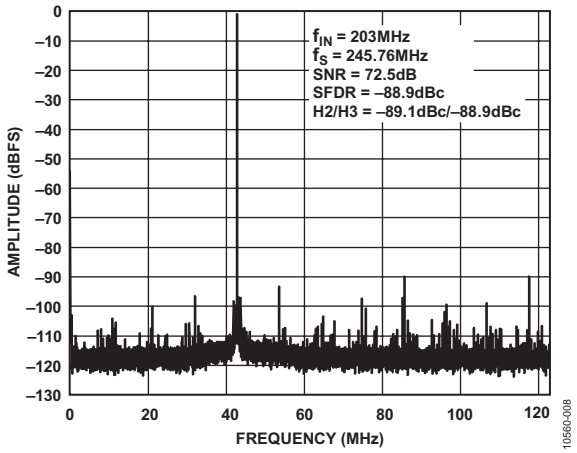


图8. 单频FFT曲线图，输入 = 203 MHZ，采样速率 = 245.76 MSPS

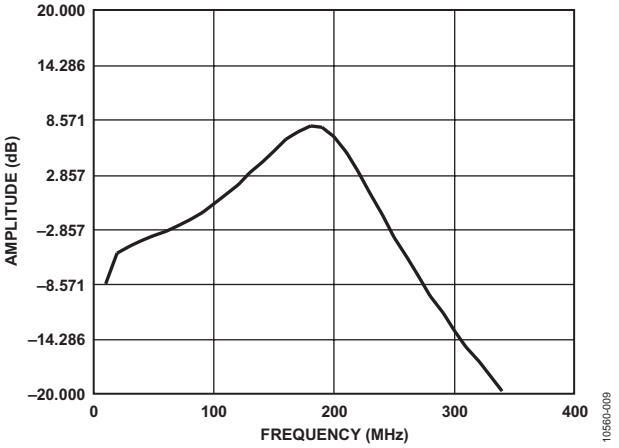


图9. 抗混叠滤波器响应，F_C = 183 MHZ

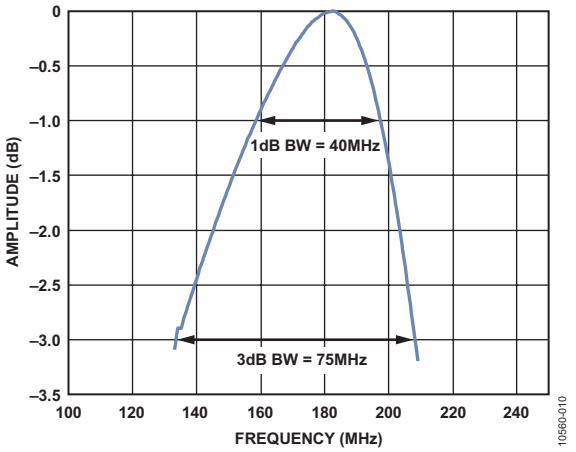


图10. 抗混叠滤波器响应，F_C = 183 MHZ，1 DB和3 DB带宽

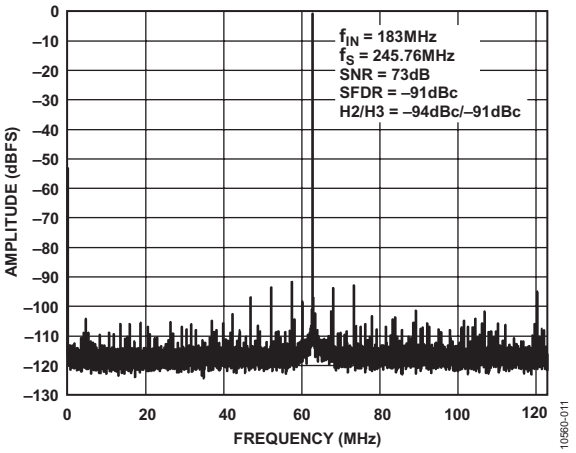


图11. 单频FFT曲线图，输入 = 183 MHZ，采样速率 = 245.76 MSPS

常见变化

驱动放大器和高速ADC具有许多组合；不过，为了获得最佳性能，必须注意ADC驱动放大器的输入和输出阻抗及ADC的输入电抗。各器件均有自己的阻抗特性。图1所示电路的常见变化是驱动AD9467的ADL5562（3.3 GHz带宽），采用适合宽带接收机应用的低通、抗混叠滤波器设计，如电路笔记CN-0227所述。

同样，电路笔记CN-0110介绍如何使用ADL5562差分驱动器放大器来驱动高中频交流耦合应用中的宽带宽ADC，例如AD9445。作为需要可变增益的替代器件，可用AD8375可变增益放大器取代ADL5565。AD8375是一款数字控制、可变增益、宽带宽放大器，可以在较宽的24 dB增益范围内提供精密增益控制，分辨率为1 dB。AD8376是AD8375的双通道版本。电路笔记CN-0002介绍如何使用AD8376 VGA来驱动高中频交流耦合应用中的宽带宽ADC。

电路评估与测试

图1所示电路使用AD9467评估板(AD9467-250EBZ)来实现。AD9467评估板的底侧包括ADL5562和用于四阶滤波器的原型区域。ADL5562被ADL5565取代，因为这两款ADC驱动器引脚兼容。关于AD9467-250EBZ板的原理图、BOM和布局布线，请参阅用户指南UG-200。表2显示了为复制图1所示电路而需对AD9467评估板做出的修改。此电路笔记的完整文档可在CN-0268设计支持包中找到，请访问：http://www.analog.com/CN0268-DesignSupport.

本电路使用修改的AD9467-250EBZ电路板和基于HSC-ADC-EVALCZ FPGA的数据采集板来运行测试。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。修改的AD9467-250EBZ板包括本笔记所述的评估电路，HSC-ADC-EVALCZ数据采集板与VisualAnalog评估软件一起使用，此外还使用SPI控制器软件来适当控制ADC并采集数据。

应用笔记AN-835详细说明了如何设置硬件和软件，以运行本电路笔记所述的测试。

表2. 针对ADL5565驱动器选项的AD9467评估板修改

索引标识符	描述	制造厂商	产品型号
R121, R122, C109, C110, C117, R103, C116, R130, C118	DNI		
R125, R110, R107, R113, R114, R119, R120	0 Ω		
T103	巴伦，1:1阻抗比	M/A-Com	MABA-007159-000000
R105, R106	33 Ω		
C101, C105, C106, C107	0.1 µF		
U100	ADL5565	Analog Devices	
R117, R118	5.6 Ω		
C113, C114	1 nF		
L101, L102	39 nH	Coilcraft	0805CS
C119	8.2 pF	Murata	GRM15
L103, L104	150 nH	Coilcraft	0805CS
C120	2 pF	Murata	GRM15
L100	180 nH	Coilcraft	0805CS
R111, R112	155 Ω		
R127, R128	15 Ω		

进一步阅读

CN-0268 Design Support Package: http://www.analog.com/CN-0268-DesignSupport

UG-200 User Guide: *Evaluating the AD9467 16-Bit, 200 MSPS/250 MSPS ADC*, Analog Devices.

CN-0002 Circuit Note, *Using the AD8376 VGA to Drive Wide Bandwidth ADCs for High IF AC-Coupled Applications*. Analog Devices

CN-0110 Circuit Note, *Using the ADL5562 Differential Amplifier to Drive Wide Bandwidth ADCs for High IF AC-Coupled Applications*, Analog Devices

CN-0227 Circuit Note, *High Performance, 16-Bit, 250 MSPS Wideband Receiver with Antialiasing Fitler*, Analog Devices.

Arrants, Alex, Brad Brannon and Rob Reeder, AN-835 Application Note, *Understanding High Speed ADC Testing and Evaluation*, Analog Devices.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, *Analog Dialogue* 39-09, September 2005.

Newman, Eric and Rob Reeder. AN-827 Application Note, *A Resonant Approach to Interfacing Amplifiers to Switched-Capacitor ADCs*. Analog Devices.

Reeder, Rob. AN-742 Application Note, *Frequency Domain Response of Switched Capacitor ADCs*. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*. Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD9467 Data Sheet

ADL5565 Data Sheet

Circuit Evaluation Board (AD9467-250EBZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

修订历史

4/10—Rev. 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10560sc-0-06/12(0)

ANALOG DEVICES

www.analog.com

ANALOG DEVICES

参考电路 CN-0269

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0269.

连接/参考器件	
AD7984	18位、1.33 MSPS PulSAR 10.5 mW ADC，采用MSOP/QFN封装
AD8475	精密、可选增益、全差分漏斗放大器
AD8065	高性能、145 MHz FastFET运算放大器
ADG5208	高压防闩锁型8通道多路复用器
ADG5236	高压防闩锁型双通道SPDT开关
ADR444	超低噪声、4.096 V、LDO XFET基准电压源，具有吸电流和源电流能力

18位、1.33 MSPS、16通道数据采集系统

评估和设计支持

电路评估板

CN-0269电路评估板(EVAL-CN0269-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1显示的是高性能工业信号电平多通道数据采集电路，已针对快速通道间切换进行了优化。该电路能以最高18位分辨率处理16通道单端输入或8通道差分输入。

单通道采样速率高达1.33 MSPS，分辨率为18位。所有输入通道的通道间切换速率为250 kHz，具有16位性能。

信号处理电路与简单的4位增/减二进制计数器结合，提供无需FPGA、CPLD或高速处理器即可实现通道间切换的简单、高性价比方案。可编程设置计数器，使其递增或递减计数，实现顺序采样多个通道；也可加载固定的二进制字，用于单通道采样。

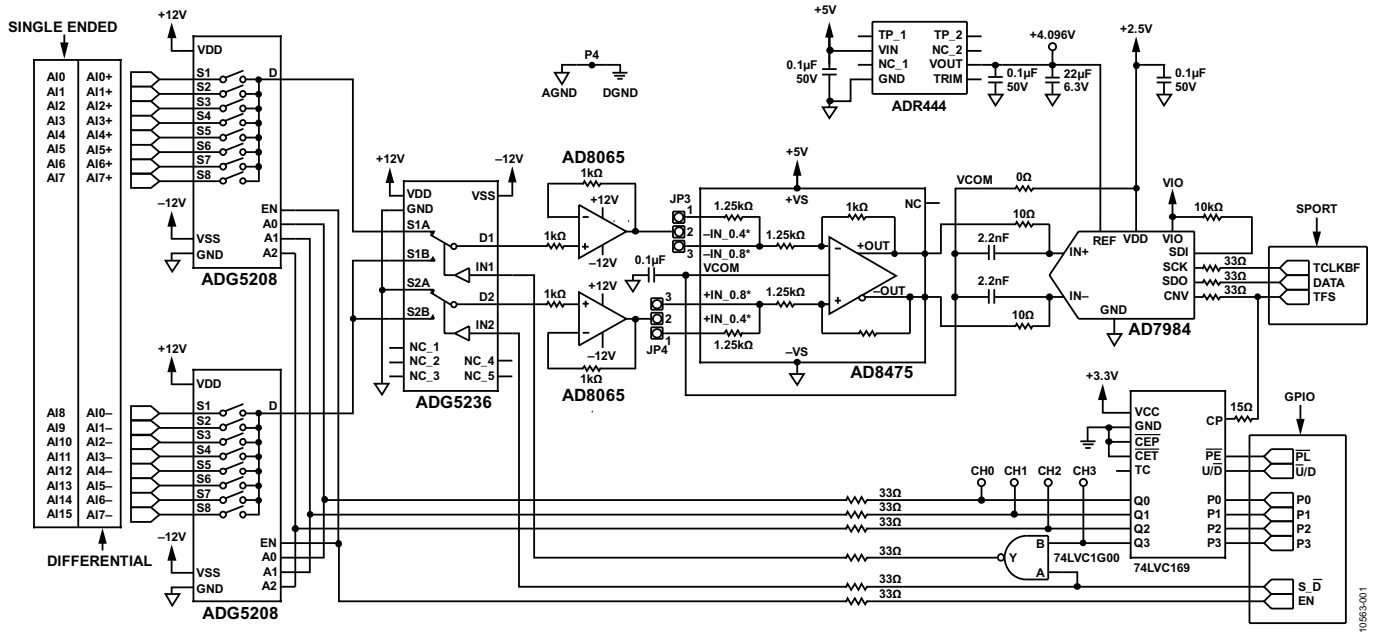


图1. 多通道数据采集电路(原理示意图：未显示所有元件、连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

本电路是多通道数据采集卡的理想解决方案，可用于多种工业应用，包括过程控制和电力线监控。

电路描述

图1中的电路是一款经典的多通道异步数据采集信号链，由多路复用器、放大器和ADC组成。

该架构允许使用单个ADC对多通道进行快速采样，具有低成本和出色的通道间匹配性能。

通道间切换速度受限于信号链上多路复用器之后的多个元件建立时间，因为多路复用器会对下游放大器和ADC产生满量程步进电压输出。该电路的元件经过精心挑选，最大程度降低建立时间，提升通道间切换速度。

器件选择

ADG5208多路复用器根据3位二进制地址线所确定的地址，将8路输入之一切换至公共输出。ADG5236内置两个独立可选的单刀双掷(SPDT)开关。两个ADG5208开关与一个ADG5236结合，允许16路单端通道或8路真差分通道通过4位数字控制信号连接信号链的其余部分。

4位数字信号由4位二进制增/减计数器产生，计数器的触发信号与18位、1.33 MSPS AD7984 ADC的转换(CNV)输入是同一个信号。

AD8065 JFET输入运算放大器带宽为145 MHz，配置为单位增益缓冲器，可提供出色的建立时间性能和极高的输入阻抗。AD8065还提供极低的阻抗输出，驱动AD8475漏斗放大器的衰减级。

全差分信号链具有以下优势：良好的共模抑制性能和更少的二阶失真产物。为了利用现代低压差分输入ADC处理±10 V工业电平信号，有必要使用衰减和电平转换级。

AD8475是一款全差分衰减(漏斗)放大器，集成精密增益电阻，提供0.4倍或0.8倍的精密衰减、共模电平转换和单端至差分转换，以及输入过压保护等功能。快速建立时间(0.001%建立时间为50 ns)以及低噪声性能(10 nV/√Hz)使得AD8475非常适合用来驱动采样速率最高为4 MSPS的18位差分输入ADC。

本电路选取了AD7984——一款18位PulSAR® ADC，对单通道进行采样时，该器件能以1.33 MSPS的速率提供18位分辨率。但是，顺序切换通道时，信号链上各种元件的建立时间限制了整体精度。例如，以250 kHz速率进行通道间切换时，具有16位性能。

时序分析

若图1中的电路工作在连续切换模式下，则所有16通道单端或8通道差分信号流将通过ADG5208和ADG5236组成的两级多路复用器合并为时分多路复用信号。多路复用后的信号可驱动缓冲器电路(AD8065)以及衰减和电平转换电路(AD8475)。AD8475的输出信号通过一个RC滤波器(2.2 nF、10 Ω)驱动差分输入ADC。

在通道间切换时，多路复用输入信号通常含有较大的电压阶跃。最差情况下，一个通道处于负满量程，而下一个通道则处于正满量程。因此，阶跃最大可以等于满量程输入信号，本例中是20 V。对于模拟信号链而言，在短时间内从如此大的阶跃信号电平建立至高精度存在很大的挑战。必须仔细检查电路的时序，确定不同采样速率下的建立时间以及信号链上的电路所要求的建立时间。

图2显示系统的基本时序图，我们的分析以此为基础。

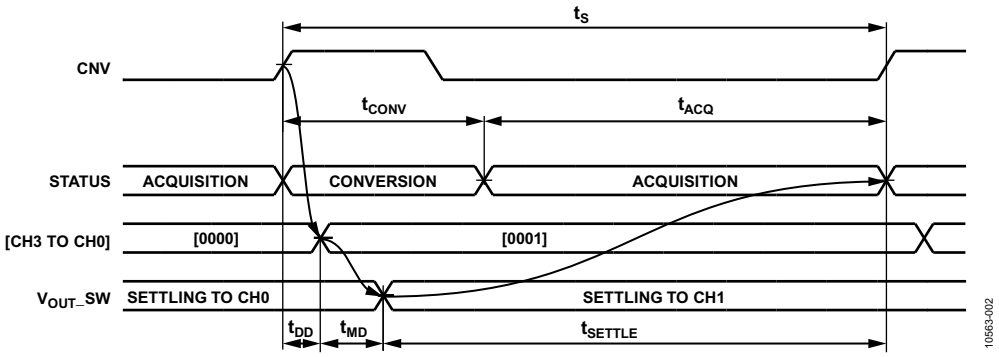


图2. 多通道数据采集电路时序

数字延迟

在图1所示的电路中，ADC和多路复用器均由数字控制器的CNV信号上升沿触发。此时，SAR ADC完成样本采集，转换周期开始。

理想情况下，信号链有一个建立到下一个通道的完整采样周期，但数字电路存在延迟，会降低可用建立时间。图2中，t_{DD}是信号通过NAND栅极的延迟加上计数器CLK至OUT的延迟。此数字延迟可在每个元件的数据手册中找到，总数值约为8 ns。

图2中显示为t_{MD}的时间是信号通过两个多路复用器级的延迟，测量起点为数字输入的50%处，终点为模拟输出信号开始建立的地方。

由于ADG5208和ADG5236在此电路中同步切换，图2中标记为t_{MD}的时间等于较慢的器件(即ADG5208)产生的延迟。

多路复用器的转换时间延迟在数据手册中很容易找到。然而，数据手册上的转换延迟等于50%数字输入到90%数字输出之间的延迟时间，如图3所示。

t_{MD}通过下式计算：

$$t_{MD} = t_{TRANSITION} - t_{SETTLE\ (90\%)} \quad (1)$$

采样速率为f_S时，留给模拟信号链的最大建立时间可估算如下：

$$t_{SETTLE(fs)} = 1/f_S - t_{DD} - t_{MD} \quad (2)$$

估算多路复用器的建立时间时，一种很好的一阶近似方法是将处于导通状态的多路复用器看作具有时间常数$R_{ON} \times C_D$的简单RC电路。

开关至误差百分比内的建立时间可计算如下。更多详情，请参见AN-1024应用笔记：如何计算多路复用器的建立时间和采样速率。

用于测量300 Ω||35 pF负载条件下转换延迟的测试电路如图3所示。在此测试配置下，建立时间可从等式3估算得到。

$$t_{SETTLE} = -\ln\left(\frac{\%\,error}{100}\right)\left(\frac{R_{ON}R_L}{R_{ON}+R_L}\right)(C_D + C_L) \quad (3)$$

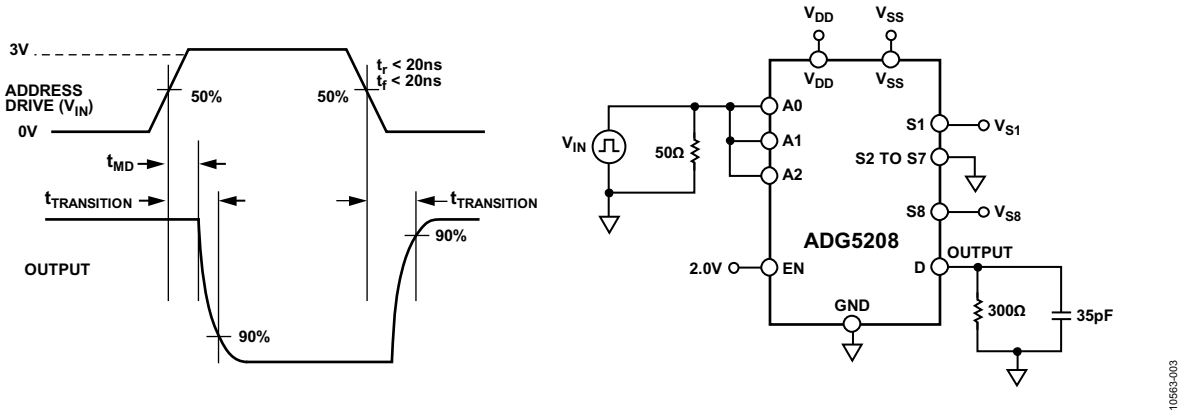


图3. ADG5208转换延迟测试电路

对于ADG5208，R_{ON}为160 Ω，C_D为52 pF。ADG5208的转换延迟为160 ns。因此，ADG5208的90%建立时间为：

$$t_{SETTLE\ (90\%)} = -\ln\left(\frac{10}{100}\right)(160 \,||\, 300\ \Omega)(52\ \text{pF} + 35\ \text{pF}) = 21\ \text{ns}$$

根据公式1，

$t_{MD} = t_{TRANSITION} - t_{SETTLE(90\%)} = 160\ \text{ns} - 21\ \text{ns} = 139\ \text{ns}$

由此可知，在此ADG5208和ADG5236的电路配置下，数字电路产生的总额外延时为：

$t_{DD} + t_{MD} = 8\ \text{ns} + 139\ \text{ns} = 147\ \text{ns}$

实际上，这一由于数字控制电路产生的147 ns数字延迟以及多路复用器产生的一部分转换延迟可通过使转换信号的上升沿相对于多路复用器更新信号具有一定延迟而加以补偿，延迟量等于$t_{DD} + t_{MD}$。 然而，t_{DD}和t_{MD}均为温度和电源电压的函数，并且各器件的这种函数关系有所不同。必须为这种差异以及参数漂移留有足够的时间裕量。例如，在这种147 ns的数字延迟配置下，将多路复用器相对ADC转换信号提前100 ns至120 ns(该提前量以t_{AHEAD}表示)会导致可用建立时间的同量增长。

优化后的时序如图4所示，但为了简便起见而并未用于实际电路中。

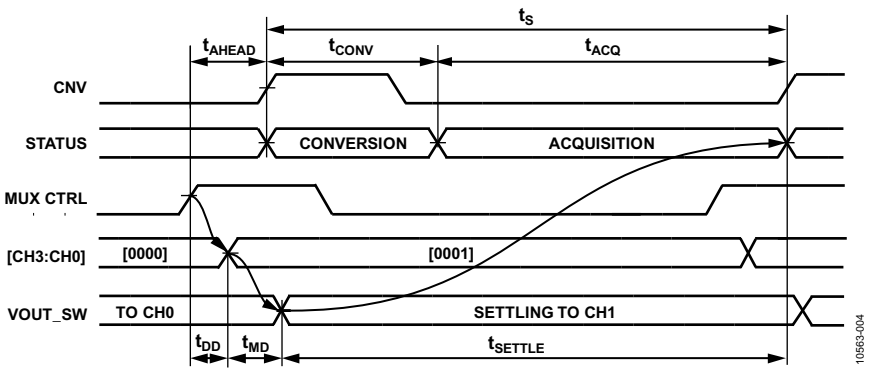


图4. 多通道数据采集电路的最佳时序

建立时间分析

若图1中的电路工作在连续切换模式下，则所有16通道单端或8通道差分信号流将通过由ADG5208和ADG5236组成的两级多路复用器合并为时分多路复用信号。然后，信号通过高阻抗、低电容输入的AD8065缓冲。

AD8065缓冲器的低阻抗输出驱动AD8475级，可衰减、进行电平转换并执行单端至差分转换。RC(10 Ω、2.2 nF)滤波器放置在AD7984 ADC的输入端，以便限制带外噪声并衰减来自ADC开关电容输入端的反冲噪声。滤波器的−3 dB带宽为7.2 MHz。(参见精密SAR模数转换器的前端放大器和RC滤波器设计，模拟对话，46-12，2012年12月)。

为了计算建立时间，电路可分为4个部分，如图5所示。

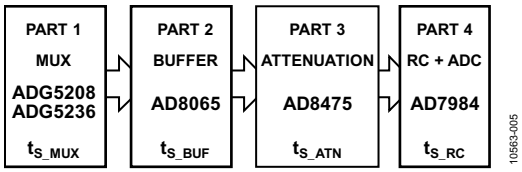


图5. 用于建立时间分析的子级框图

因此，总建立时间大致等于每一级建立时间的和方根(rss)。

$$t_{S_ALL} = \sqrt{t_{S_MUX}^{2} + t_{S_BUF}^{2} + t_{S_ATN}^{2} + t_{S_RC}^{2}}$$

采样速率为f_S时，为了使建立时间在额定误差范围内，必须满足下列关系。

$$t_{S_ALL} + t_{DD} + t_{MD} < 1/f_S$$

$$\text{Or, } f_S < 1/(t_{S_ALL} + t_{DD} + t_{MD})$$

多路复用器级建立时间

CMOS开关的等效电路可以近似看作理想开关与电阻(R_{ON})串联连接，以及与两个电容(C_S、C_D)并联连接。随后，多路复用器级和相关的滤波器可以如图6所示建模。

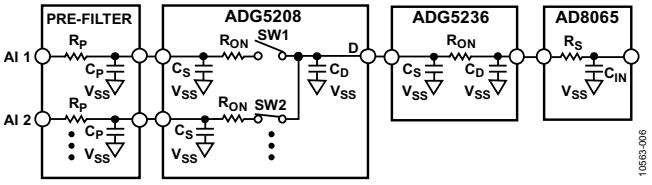


图6. 输入前置滤波器、多路复用器和AD8065输入端的一阶模型

注意，ADG5236模型未显示串联开关，因为它只在单端变为差分模式输入时才切换。

图1中未显示多路复用器前面的前置滤波器。该前置滤波器用于噪声抑制。此外，与保护二极管和TVS组合的R_P电阻针对恶劣环境提供额外的瞬变和过压保护。保护元件参见CN-0269设计支持包中的完整电路原理图。

R_S是一个与AD8065的同相输入串联的1 kΩ电阻，而C_{IN}是AD8065的输入电容。AD8065的输入阻抗等于1 GΩ||2.2 pF，1 GΩ电阻可忽略不计。

图6中的电路使用NI Multisim™进行仿真，如图7所示；其中，元件值如下：

前置放大器：R_P = 300 Ω；C_P = 120 pF；
ADG5208：R_{ON} =160 Ω；C_S = 5.5 pF；C_D = 52 pF；
ADG5236：R_{ON} =160 Ω；C_S = 2.5 pF；C_D = 12 pF；
AD8065：R_S =1 kΩ；C_{IN} = 2.2 pF。

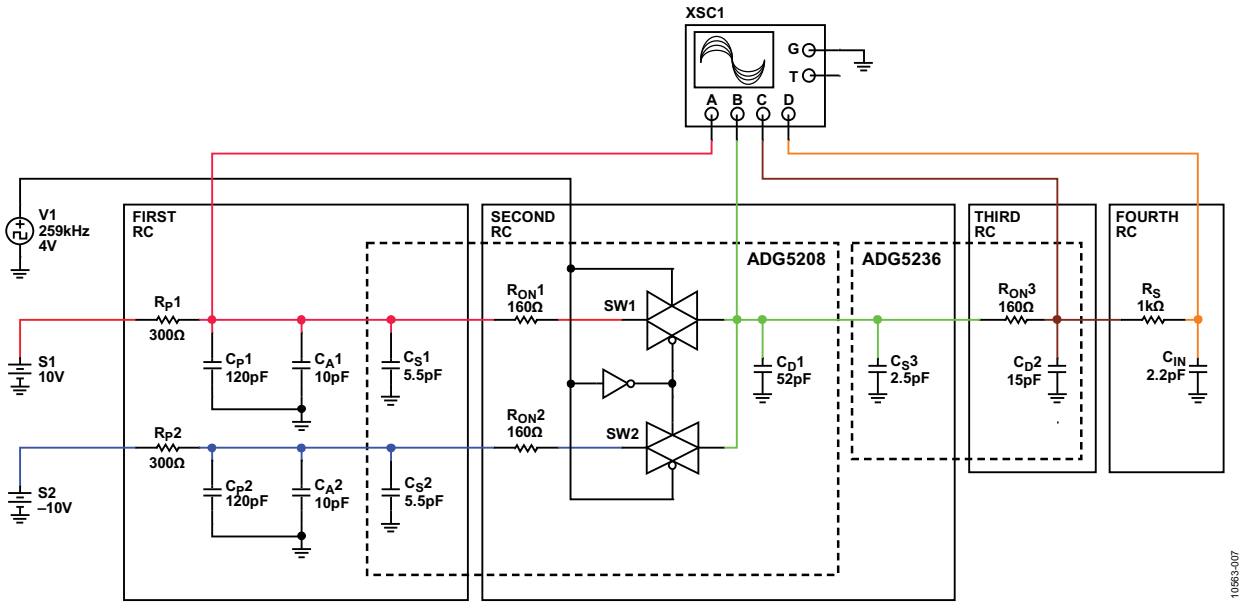


图7. 用于前置滤波器、多路复用器和AD8065输入的NI Multisim仿真电路

仿真结果如图8所示。从结果中可以看出，图7中的电路建立时间为：

t_{S_MUX} = 10.1300 − 8.0011 = 2.129 µs

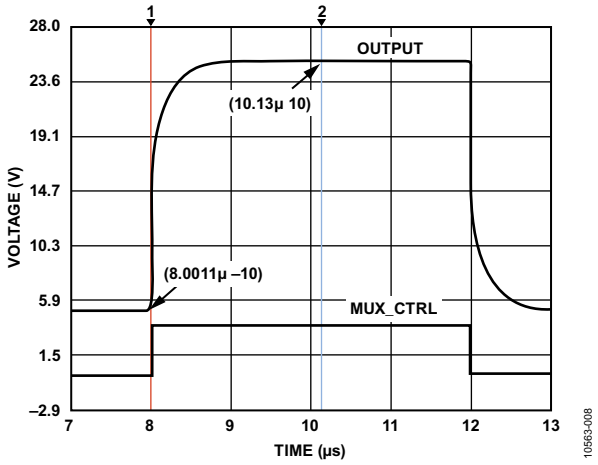


图8. 前置滤波器、多路复用器和AD8065输入的建立时间仿真

由于多路复用器的建立时间为2.1 µs，这将使每通道的最大吞吐速率限制为476 kSPS (1/2.1 µs)，哪怕多路复用器是信号链上的唯一一个元件。由于信号链上每一级的建立时间贡献以和方根(rss)方式相叠加，因此建立时间短于大约2.1 µs ÷ 3 = 700 ns的级对总建立时间的影响最小。

AD8065缓冲器和AD8475衰减级的建立时间

放大器的建立时间是指输出响应输入的阶跃变化，然后进入并保持在规定误差带所需的时间，参照输入脉冲50%点测得，如下图9所示。

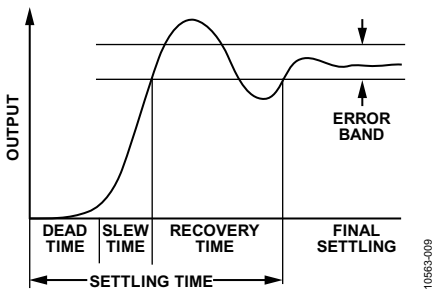


图9. 运算放大器的建立时间

误差带通常定义为阶跃的特定百分比，如0.1%、0.01%、0.001%等。如图9所示，死区时间、压摆时间和恢复时间共同组成总建立时间。

对于快速建立运算放大器(如AD8065)，死区时间仅是总建立时间的一小部分，通常可忽略。

运算放大器的建立时间是非线性的；相比建立到0.1%所需的时间，建立到0.01%所需的时间可能长达30倍之久。运算放大器的热效应可能会导致运算放大器建立到0.01%所需的时间长达几百微秒，虽然建立到0.1%仅需不足100 ns。由于小幅振铃和/或长期热效应，某些具有0.1%建立时间额定值的运算放大器可能永远无法建立至0.01%或0.001%。

建立时间同样与运算放大器闭环增益和反馈网络以及补偿成函数关系。建立时间取决于输出电压阶跃幅度。较大的输出阶跃相比较小的阶跃通常具有更长的建立时间。

测量10 V或20 V输出阶跃的0.01%或0.001%建立时间是一项极为困难的任务，因为存在示波器过驱和灵敏度效应，另外产生建立至要求精度的输入脉冲也极为困难。

AD8065运算放大器的0.1%建立时间额定值为250 ns，阶跃为10 V输出，压摆率为180 V/µs。输出摆动至10 V的压摆时间约为55 ns，而20 V输出阶跃的压摆时间约为110 ns。如需估算20 V阶跃的0.1%建立时间，可将额外的压摆时间与10 V阶跃的相应额定值相加，得到的结果大致为：250 ns + 55 ns = 305 ns。根据经验数据，对于20 V输出阶跃，假设0.01%建立时间大约为600 ns。

AD8475差分衰减放大器0.0001%建立时间额定值为50 ns，压摆率为50 V/µs，输出阶跃为2 V。在该电路中，输出等于8 V，因此假设建立时间与输出电压阶跃成正比，则8 V建立时间约为200 ns。

噪声滤波器和AD7984 ADC的建立时间

AD7984 ADC属于PulSAR®系列，基于电荷再分配数模转换器容性DAC构建。输出代码由两个阶段确认。第一个阶段是采集阶段。内部容性DAC切换至ADC输入引脚，以便采集信号。驱动ADC输入的外部支持电路必须要能在采集阶段结束时建立至要求的电压。然后，ADC进入转换阶段，断开容性DAC的输入。然后，使用SAR转换算法在此阶段中执行转换。

由外部RC滤波器组成的等效模拟输入电路如图10所示。R_{EXT}和C_{EXT}是ADC前端的外部滤波器，在本电路中分别为10 Ω和2.2 nF。引脚电容(C_{PIN})为数pF，可以忽略，因为C_{EXT}数值很大。R_{IN}通常等于400 Ω，CIN通常等于30 pF。

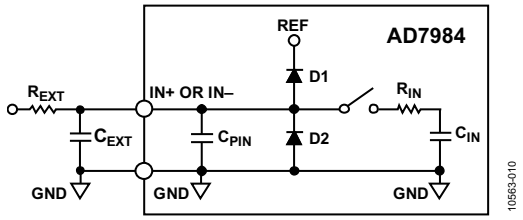


图10. AD7984输入等效电路

在转换阶段，开关打开，R_{EXT}和C_{EXT}时间常数确定输入建立时间。

开关关闭且ADC进入采集阶段后，内部R_{IN}和C_{IN}并联连接，并与外部网络相连；此时，电荷瞬变可能会注入输入端。

在本电路中，由于AD8475的增益为0.4倍，且单端输入阶跃为20 V，输入AD7984的电压阶跃为4 V单端和8 V差分。

第一次施加阶跃电压后，AD8475处于转换模式，开关打开。R_{EXT}和C_{EXT}时间常数为22 ns，而12.48的时间常数为275 ns（建立至18位所需的时间见表1），当采样速率为1 MSPS时，该值低于500 ns的允许转换时间。

AD7984在500 ns间隔结束时进入采集模式，此时开关关闭。在该时刻，RC滤波器电压可以是正满量程，C_{IN}上的电压可以是负满量程；反之亦然。此时，C_{IN}上的电压建立时间与R_{EXT}、C_{EXT}、R_{IN}和C_{IN}成函数关系。

该电路的建立时间可通过Multisim仿真，如图11所示。SIN是Multisim的一个组件，称为PULSE_VOLTAGE，提供4 V阶跃输入，具有50%占空比。图11中的另一个PULSE_VOLTAGE为SW_ADC。该PULSE_VOLTAGE与理想开关A1共同控制SAR ADC的转换和采集周期。脉冲宽度为500 ns，等于AD7984的转换时间。5 µs等于输入开关信号的半周期。SIN和SW_ADC由同一个时钟相位控制。SIN切换后，在第一个500 ns期间打开A1开关。然后，关闭A1，允许容性DAC从外部RC滤波器采集输入信号。

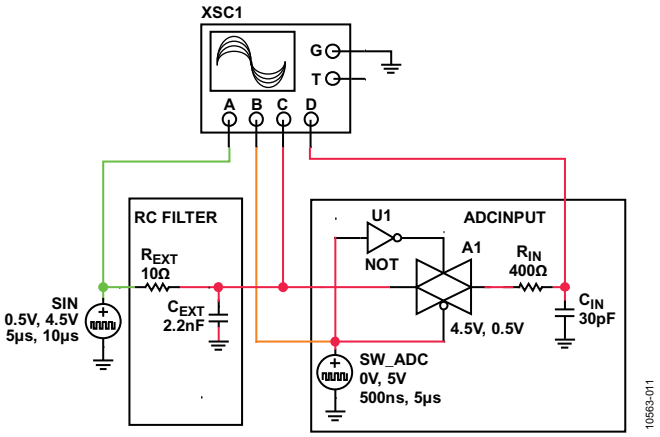


图11. AD7984前端的Multisim建立时间模型

仿真结果如图12所示。蓝色标签显示C_{IN}上的电压以18位精度建立至4 V的时间为输入阶跃信号之后的469 ns。因此，AD7984前端的总建立时间t_{SRC}为469 ns。

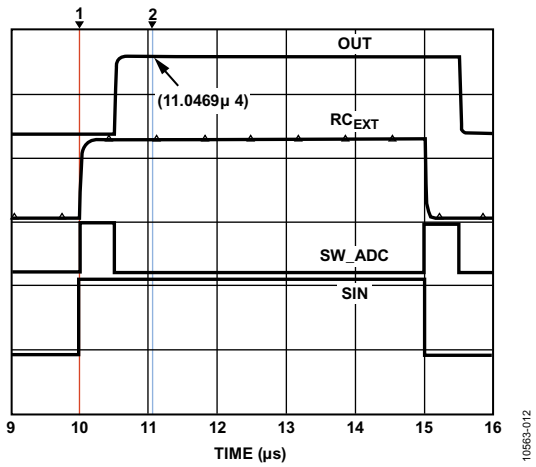


图12. AD7984前端仿真模型的建立时间波形

表1非常有用，它显示了针对简单RC网络，建立至给定精度所需的时间常数。

表1. 针对简单RC网络建立至给定精度所需的时间常数

分辨率，位数	LSB(%FS)	时间常数数量 = −ln (% 误差/100)
6	1.563	4.16
8	0.391	5.55
10	0.0977	6.93
12	0.0244	8.32
14	0.0061	9.70
16	0.00153	11.09
18	0.00038	12.48
20	0.000095	13.86
22	0.000024	15.25

图1中整个电路的总建立时间可估算如下：

$$t_{S_ALL} = \sqrt{t_{S_MUX}^{2} + t_{S_BUF}^{2} + t_{S_ATN}^{2} + t_{S_RC}^{2}}$$

$$= \sqrt{2129^{2} + 600^{2} + 200^{2} + 469^{2}} = 2270\ \text{ns}$$

因此，对于建立至18位，此电路的最大开关速率为：

$$f_S < 1/(2270\ \text{ns} + 147\ \text{ns}) = 414\ \text{kHz}$$

噪声分析

AD8065缓冲器级的噪声

本电路中信号链的噪声源为电阻热噪声以及来自AD8065和AD8475的电压和电流噪声。两个开关的导通电阻很小，可忽略。

AD8065电路的简化噪声分析模型见图13。

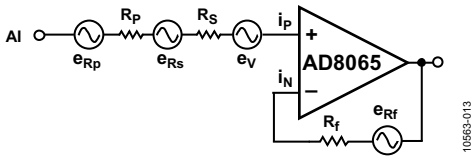


图13. AD8065噪声模型

图13所示噪声源必须乘以噪声增益(单位增益缓冲器为1)，从而转换为输出。

$$e_{AD8065_RTO} = \sqrt{e_{RP}^2 + e_{RS}^2 + e_{Rf}^2 + e_V^2 + (R_P + R_S)^2 i_p^2 + R_f^2 i_p^2}$$

电阻器的噪声可以从用下方程计算：

$$e_R = 4 \times \sqrt{\frac{R}{1000}}\ \text{nV}/\sqrt{\text{Hz}}\ \text{at 25°C}$$

其中R是Ω。

e_{RP} = 2.2 nV/√Hz

e_{RS} = e_{Rf} = 4 nV/√Hz

e_V = 7 nV/√Hz

i_p = i_N = 1 pA/√Hz

$e_{VAD8065}$ = 10 nV/√Hz

AD8475衰减级的噪声

e_{AD8065_RTO}项表示来自电路输入端并输入AD8475级的噪声。此噪声乘以AD8475级的信号增益(0.4)，便可反映在AD8475的输出端，如图14所示。

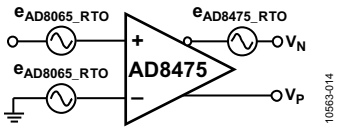


图14. AD8475噪声模型

AD8475输出电压噪声同样为10 nV/√Hz，包括放大器电压和电流噪声，以及内部电阻噪声。

ADC前端的整个信号链噪声密度为：

$$e_{TOTAL_GAIN} = \sqrt{2 \times \left(GAIN_{AD8475} \times e_{AD8475_RTO}\right)^2 + e_{AD8475_RTO}^2}$$

对于±10 V输入范围，$GAIN_{AD8475}$ = 0.4。

$e_{TOTAL_0.4}$ = 11.5 nV/√Hz

为±5伏的输入范围，则$GAIN_{AD8475}$ = 0.8。

$e_{TOTAL_0.8}$ = 15.1 nV/√Hz

AD8475的总输出噪声施加于带宽为7.23 MHz的RC滤波器(10 Ω、2.2 nF)。AD8065带宽为145 MHz，AD8475带宽为150 MHz。AD7984 ADC的输入带宽为10 MHz，因此AD7984的输入端噪声通过RC噪声滤波器限制为7.23 MHz。

AD8475以0.8增益设置工作时(噪声条件为最差情况)，到ADC的输入均方根噪声可计算如下：

$$V_{TOTAL_RMS} = (15.1\text{nV}/\sqrt{\text{Hz}} \times \sqrt{1.57 \times 7.23\ \text{MHz}} = 51\ \mu\text{V}$$

V_{TOTAL_PP} = 6.6 × 51 µV = 337 µV

对于基准电压为4.096 V的18位AD7984，差分输入范围为8.196 V，LSB值等于31 µV。因此，337 µV峰峰值噪声相当于11 LSB峰峰值。

多路复用器开关瞬变效应

多路复用器具有源极和漏极电容。多路复用器的漏极电容保持来自上一个输入通道的电压。多路复用器切换至下一通道时，可能会在R_{ON}电阻两端产生瞬变或反冲毛刺。该瞬变会影响下一次转换。因此，由于存在瞬变，前置滤波器驱动器需要具有极低的输出阻抗和快速建立时间。

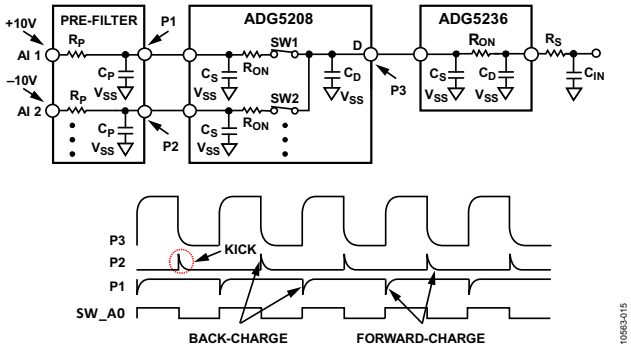


图15. 多路复用器开关瞬变

驱动器要求能在开关打开之前将输入充电至所需精度(正向充电)。开关打开后，进行反向充电，通常该过程很短，并且不会产生什么问题。

EVAL-CN0269-SDPZ评估板在每个输入通道上为输入缓冲器预留了空间，并在通道1至通道4上安装有AD8065器件。加入缓冲器会略微增加噪声密度和建立时间。为了使电路易于驱动，可在多路复用器前端放置一个缓冲器(前置缓冲器) 然而，在实际应用中，由于在不使用缓冲器的情况下进行正向和反向充电，来自输入电缆或端子连接器的寄生电感和电容将极大地增加建立时间，并产生振铃。额外的输入缓冲器会隔离寄生效应，为多路复用器提供极低的阻抗。使用与不使用输入缓冲器的电路性能差异可参见本电路笔记的测试部分。

使用输入缓冲器的另一个原因是，可在它前面放置一个额外的滤波器，用来抗混叠和抑制噪声。

测试结果直方图

图16显示10,000个样本的测试结果直方图。测试时，将16路单端通道短接在一起，并与PCB的GND相连。注意，峰峰值噪声约为12 LSB，包括输入缓冲器。

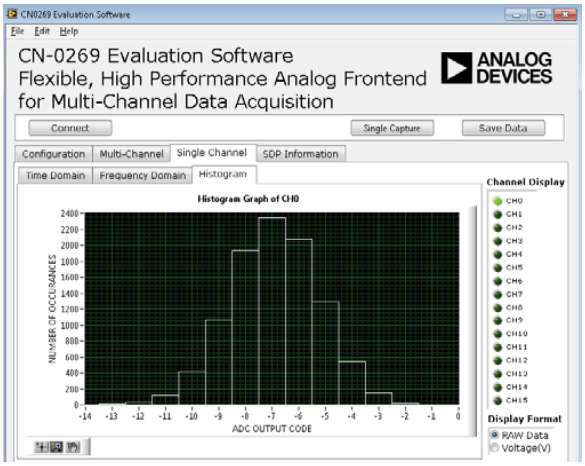


图16. 0 V输入下的直流直方图(采样速率：1 MSPS，样本数：10,000)

交流测试结果

在系统级执行交流性能测试，AD7984采样速率为300 kSPS，由1051 B&K型正弦发生器提供2.5 V峰峰值、10.675 kHz的输入正弦波信号。电路在通道4上连续采样，不包括输入缓冲器的效应。FFT显示SNR = 91.33 dBFS。

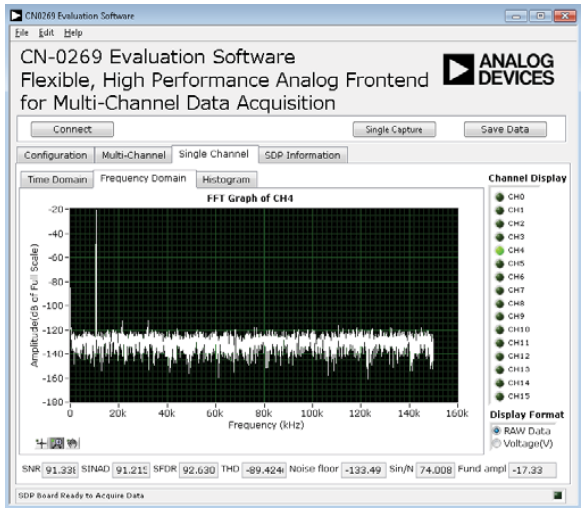


图17. Kaiser窗口(参数 = 20)、2.5 V p-p、10.675 kHz输入、300 kSPS采样速率下通道4的FFT(无输入缓冲器)

开关速度和建立时间测试结果

下图显示建立时间性能。实验室测试设置如图18所示。

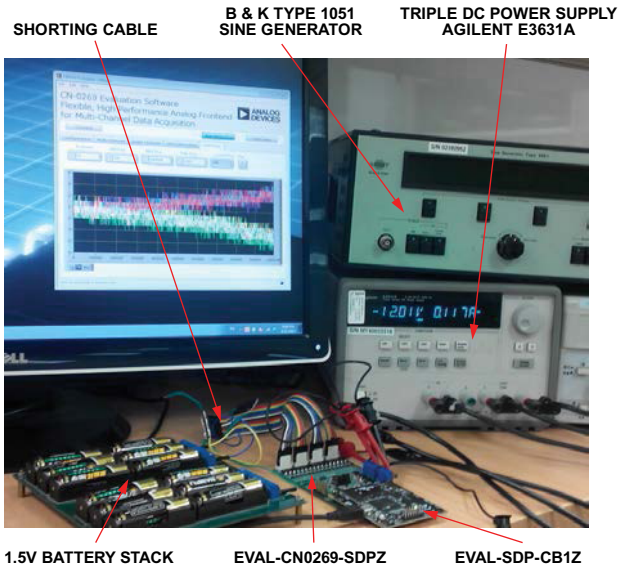


图18. 开关速度和建立时间的实验室测试设置

CN-0269评估板配置为16通道单端输入模式，8个奇数通道短接在一起，8个偶数通道短接在一起。

一组电池用于产生不同的直流输入电压，实现低噪声和低阻抗性能。

奇数和偶数通道连接至不同的电压。LabVIEWTM软件控制EVAL-SDP-CB1Z通道间参数，并在输入通道间连续切换。开关速率范围为100 Hz至1 MHz，以1 kHz为增量。每种开关速率下获取10个样本，并对结果求均值。开关速率最低的平均值用作参照点。对10个样本和参照值求差值，即可计算每种开关速率下的误差。测试结果如图19和图23所示。

图中，2 LSB误差对应于17位建立时间，而4 LSB误差对应于16位建立时间。

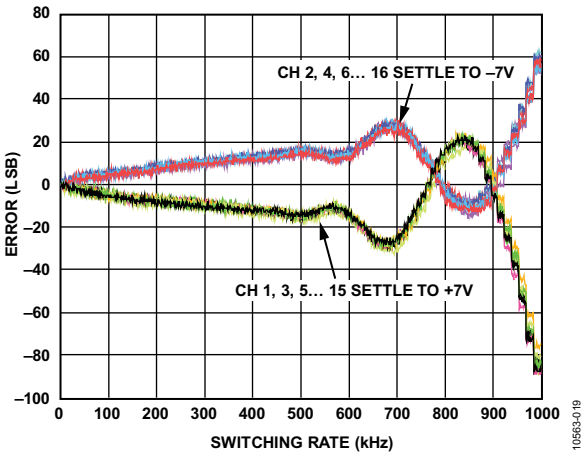


图19. 16通道单端、14 V阶跃下的误差与开关速率的关系（无前置缓冲器）

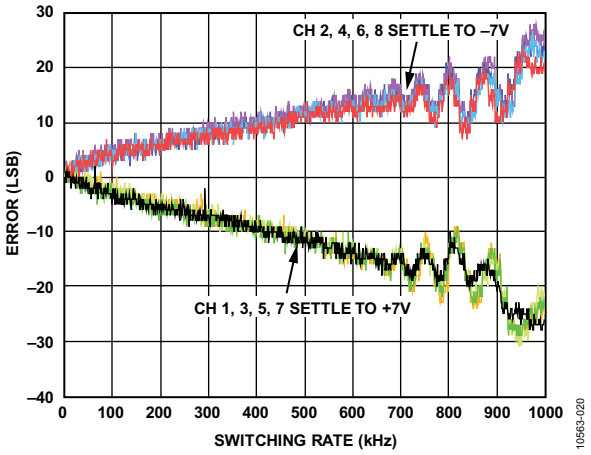


图20. 8通道差分模式、14 V阶跃下的误差与开关速率的关系（无输入缓冲器）

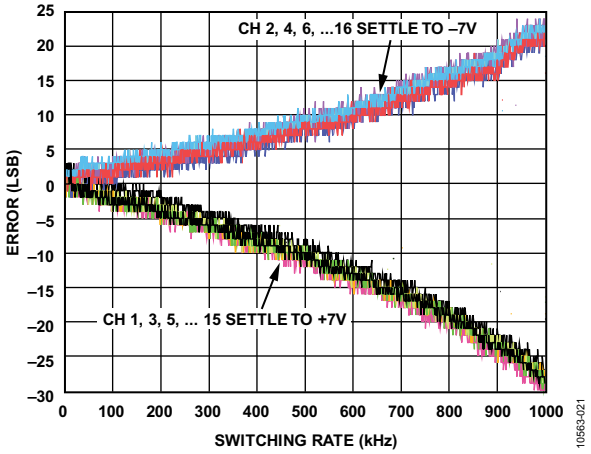


图21. 16通道单端模式、14 V阶跃下的误差与开关速率的关系（无输入缓冲器）

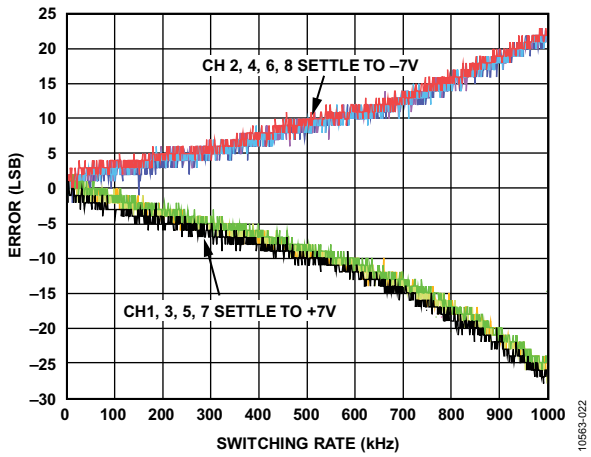


图22. 8通道差分模式、14 V阶跃下的误差与开关速率的关系（有前置缓冲器）

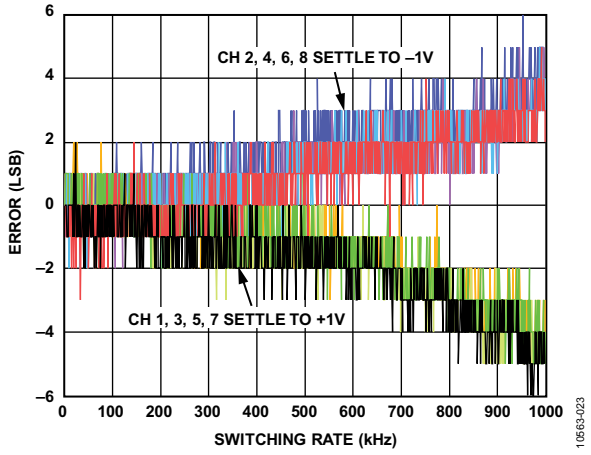


图23. 8通道差分模式、2 V阶跃下的误差与开关速率的关系（有输入缓冲器）

如上图所示，可以看出，在低于1 MHz的开关速率下，带有输入缓冲器的电路比不带前置缓冲器的电路具有更佳的建立时间性能。

图21、图22和图23显示连接输入缓冲器后，电路以高于250 kHz的通道间开关速率建立至16位的情况。

常见变化

18位AD7984采用10引脚MSOP或10引脚QFN (LFCSP)封装。有很多其他的PulSAR ADC产品也采用这种封装，分辨率为14/16/18位，并提供各种采样速率。

缓冲放大器的另一种选择是AD8021。如果需要可编程增益，则AD8250、AD8251和AD8253的0.001%建立时间为685 ns。如果要求具有更低的电容，则可以使用ADG12xx系列多路复用器。

电路评估与测试

本电路使用EVAL-CN0269-SDPZ电路板和EVAL-SDP-CB1Z SDP-B系统演示平台控制器板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0269-SDPZ板包含要评估的电路，如本笔记所述。SDP-B控制器板与CN-0269评估软件一起使用，可从EVAL-CN0269-SDPZ电路板获取数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP(32位)、Windows Vista®或Windows 7 PC
- EVAL-CN0269-SDPZ电路板
- EVAL-SDP-CB1Z SDP-B控制器板
- CN-0269 SDP评估软件
- 6 V直流(500 mA)、±12 V(300 mA)电源
- 低失真信号发生器，提供±10 V输出，频率为直流至1 MHz

开始使用

将CN-0269评估软件光盘放进PC的光盘驱动器，加载评估软件。打开我的电脑，找到包含评估软件的驱动器。

功能框图

电路框图见图1，完整的电路原理图见**EVAL-CN0269-SDPZ-SCH-RevX.pdf**文件。此文件位于CN-0269设计支持包中：图24显示测试设置的功能框图。

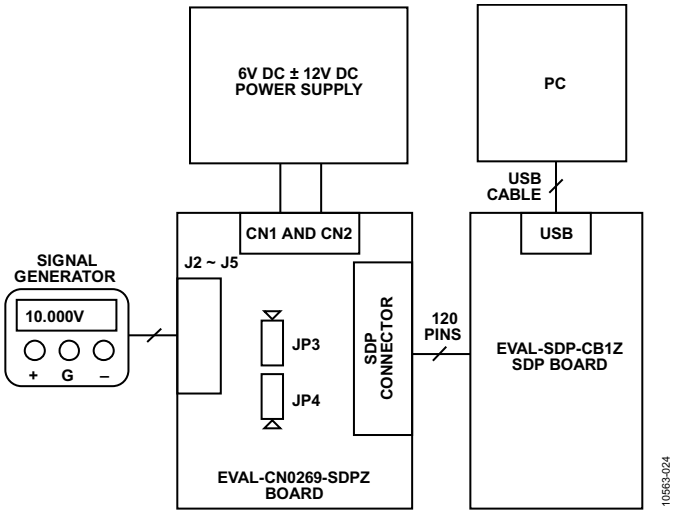


图24. 测试设置框图

设置

将EVAL-CN0269-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z控制器板(SDP-B)上的**CON A**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个6 V和±12 V直流电源连接到板上标有+6 V、±12 V和GND的引脚CN1、CN2。如果有6 V壁式电源适配器，可将其连接到板上的管式连接器，代替6 V电源。SDP-B板附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到SDP-B板上的微型USB连接器。同时接通6 V和±12 V电源，然后将USB电缆连接到微型USB连接器。

测试

开启6 V和±12 V电源后，启动评估软件程序。一旦建立USB通信，就可以使用SDP-B板来发送、接收、捕捉来自EVAL-CN0269-SDPZ板的串行数据，并在时域和频域下进行数据分析，以便评估整个电路的性能。

图25显示EVAL-CN0269-SDPZ评估板连接后的照片。有关SDP-B板的信息，请参阅SDP-B用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0269软件用户指南：

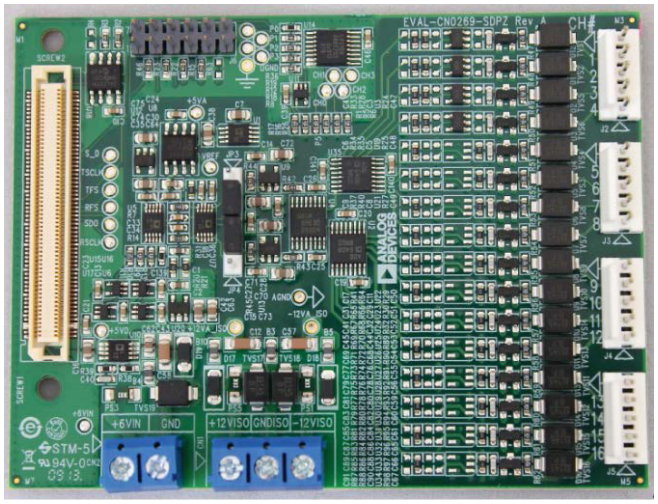


图25. EVAL-CN0269-SDPZ评估板

针对原型开发的连接

EVAL-CN0269-SDPZ评估板设计为通过SPORT端口，与基于Black-Fin DSP的EVAL-SDP-CB1Z SDP-B板共同评估；但是，任何微处理器都可通过14引脚PMOD连接器连接AD7984的串行端口。为使另一个控制器能与EVAL-CN0269-SDPZ评估板一同使用，第三方必须开发相应的软件。

目前已有一些转接板能实现与Altera或Xilinx现场可编程门阵列(FPGAs)的接口。利用Nios驱动器，Altera的BeMicro SDK板能配合BeMicro SDK/SDP转接板一同使用。任何集成FMC连接器的Xilinx评估板均可与FMC-SDP转接板一同使用。

了解详情

CN-0269 Design Support Package:
http://www. analog. com/CN0269-DesignSupport

UG-277 User Guide, *SDP-B User Guide*, Analog Devices.

Alan, Walsh. *Front-End Amplifier and RC Filter Design for a Precision SAR Analog-to-Digital Converter*, Analog Dialogue 46-12, December 2012.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

Kester, Walt, *Data Conversion Handbook*, Chapter 8, Section 8.2, *Multichannel Data Acquisition Systems*, Elsevier.

Manning, Michael. *Switch and Multiplexer Design Considerations for Hostile Environments*, Ask the Applications Engineer-40, Analog Dialogue, Volume 45, May 2011.

AN-359 Application Note, *Settling time of Operational Amplifiers,* Analog Devices.

AN-931, Application Note, *Understanding PulSAR ADC Support Circuitry*, Analog Devices.

AN-1024 Application Note, *How to Calculate the Settling Time and Sampling Rate of a Multiplexer*, Analog Devices.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-046 Tutorial, *Op Amp Settling Time*, Analog Devices.

MT-048 Tutorial, *Op Amp Noise Relationships: 1/f Noise, RMS Noise, and Equivalent Noise Bandwidth*, Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*, Analog Devices.

MT-088 Tutorial, Analog Switches and Multiplexers, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0269 Circuit Evaluation Board (EVAL-CN0269-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD8065 Data Sheet

AD8475 Data Sheet

ADG5208 Data Sheet

ADG5236 Data Sheet

AD7984 Data Sheet

ADR444 Data Sheet

修订历史

2013年11月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10563sc-0-11/13(0)



Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0270.

连接/参考器件	
AD5700, AD5700-1	低功耗HART®调制解调器
AD5420	16位4 mA至20 mA DAC

完整的4 mA至20 mA HART解决方案

评估和设计支持

电路评估板

CN-0270评估板(EVAL-CN0270-EB1Z)包括USB-SWD/UART-EMUZ

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路使用AD5700(业界功耗最低、尺寸最小的HART[1]兼容型IC调制解调器)以及AD5420(一款16位电流输出DAC)，形成完整的HART兼容型4 mA至20 mA解决方案，这在环路供电变送器的应用中非常常见。

为了进一步节省空间，AD5700-1提供了精度为0.5%的内部振荡器。

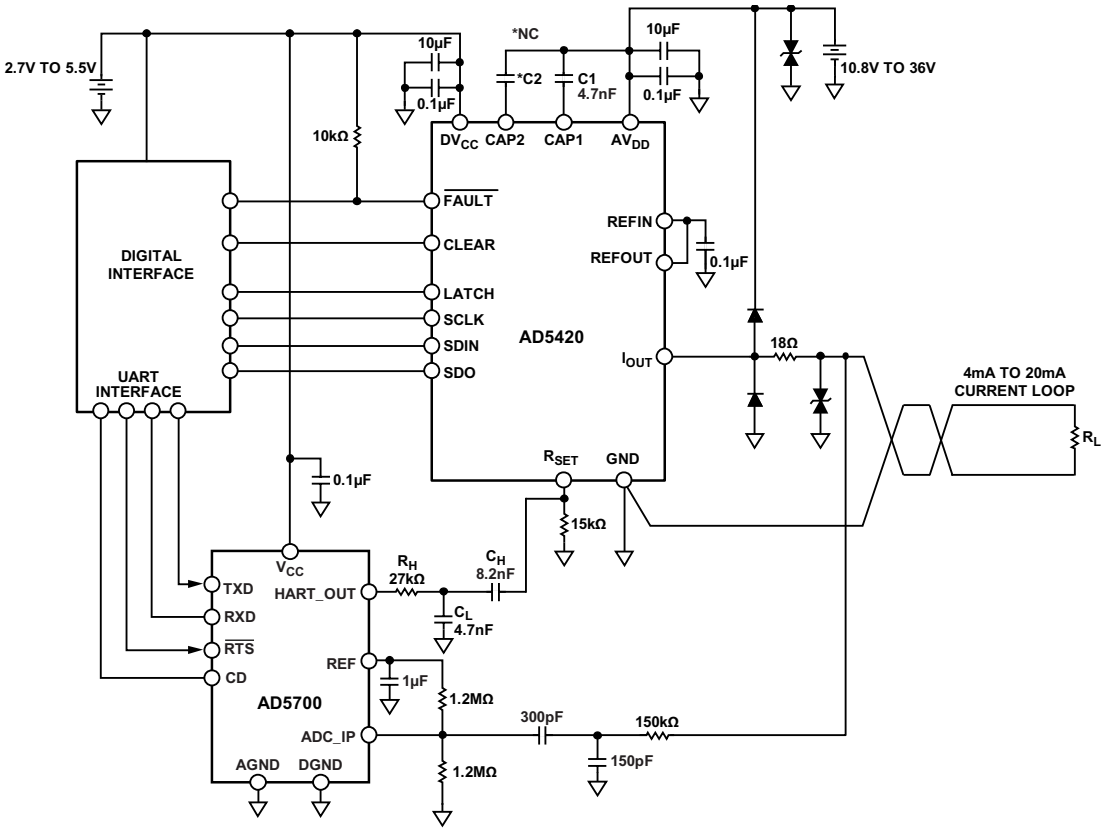


图1. AD5420 HART电路简化原理图

[1] HART®是HART通信基金会的注册商标。

Rev. B

Circuits from the Lab reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012–2014 Analog Devices, Inc. All rights reserved.**

该电路符合由HART通信基金会定义的HART物理层规范，例如模拟变化率和静默期间噪声规格。

多年来，过程控制仪器仪表中一直使用4 mA至20 mA通信。此通信方式稳定可靠，对长距离通信中的环境干扰具有高抗扰度。不过，其限制是每次只能进行一个过程变量的单向通信。

可寻址远程传感器高速通道(HART)标准的开发实现了高性能的双向数字通信，同时支持传统仪器仪表设备所使用的4 mA至20 mA模拟信号。它衍生出各种特性，例如远程校准、故障查询和额外过程变量的传输。简言之，HART是一种数字双向通信系统，其在4 mA至20 mA模拟电流信号之上调制一个1 mA p-p频移键控(FSK)信号。

电路描述

图1显示AD5420如何与AD5700 HART调制解调器和UART接口配合使用，以构建一个支持HART的4 mA至20 mA电流输出。这种电路在线路供电型现场变送器中非常流行，在此类电路中，多种输入信号(RTD、TC和欧姆)被转换成可调模拟4 mA至20 mA输出信号。从AD5700输出的HART_OUT信号经过衰减后，交流耦合至 AD5420的R_{SET}引脚。如果未使用R_{SET}外部电阻，连接AD5420和AD5700的替代方法请参见应用笔记AN-1065，其中，AD5700 HART调制解调器输出通过CAP2引脚耦合到AD5420。本电路笔记中所述的方法是需要使用外部R_{SET}电阻，其电源抑制性能要高于应用笔记的替代解决方法。无论使用哪一种解决方案，AD5700 HART调制解调器输出均可在不影响电流直流成分的前提下调制4 mA至20 mA模拟电流(如图2所示)。二极管保护电路(D1至D4)将在“瞬态电压保护”部分详细论述。

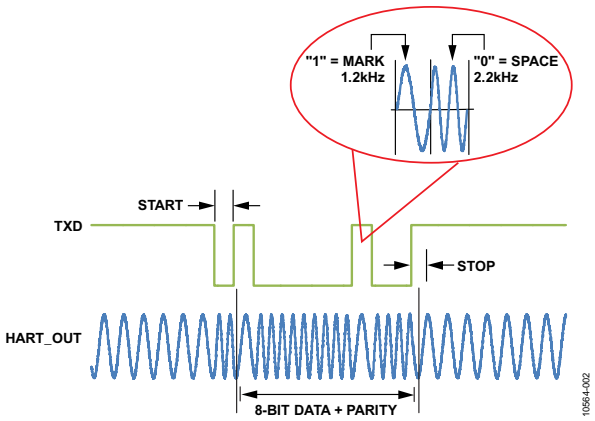


图2. AD5700/AD5700-1样片调制器波形

确定外部元件值

C1和C2可配合器件的数字压摆率控制功能使用，以控制AD5420对应I_{OUT}信号的压摆率。确定电容的绝对值时，要确保调制解调器的FSK输出无失真通过。因此，调制解调器输出信号的带宽必须通过1200 Hz和2200 Hz频率。图3显示了实现此要求的电路。在此情况下C2保持开路。

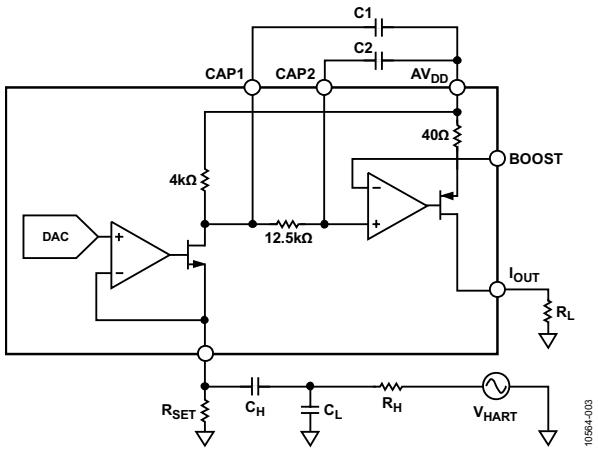


图3. AD5420/AD5410和AD5700 HART调制解调器连接

低通和高通滤波器电路通过R_H、C_L、C_H和C1的相互作用并配合AD5420的一些内部电路来形成。在计算这些元件的值时，低通和高通频率截止点目标分别为>10 kHz和<500 Hz。图4显示了仿真频率响应的曲线图，表1显示了增加各元件而剩余元件值保持恒定对频率响应的影响。

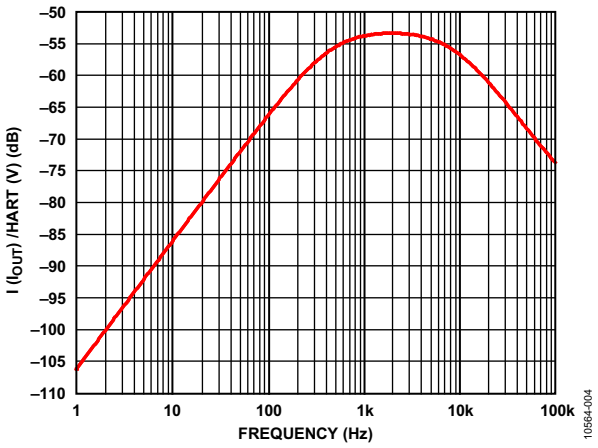


图4. 仿真频率响应

表1. 个别元件值增加对频率响应的影响

元件	C1	C_H	C_L	R_H
f_L (Hz)	↓	↓	↓	↓
f_H (kHz)	↓	无变化	无变化	无变化
G (dB)	↓	↑	↓	↓

调制解调器的输出是一个FSK信号，包括1200 Hz和2200 Hz移频。这个信号需要转换为一个1 mA峰峰值电流信号。为此，R_{SET}引脚上的信号幅度必须衰减。这是因为AD5420有内部电流增益配置设计。假定调制解调器的输出幅度为500 mV峰峰值，则其输出必须经过500/150 = 3.33倍衰减。此衰减通过R_H和C_L来实现。

本电路笔记中的测量使用以下元件值完成：

- C1 = 4.7 nF
- R_H = 27 kΩ
- C_L = 4.7 nF
- C_H = 8.2 nF

图5表明在500 Ω负载电阻上分别测得了1200 Hz和2200 Hz移频。通道1显示耦合至AD5420输出的调制HART信号(设为输出4 mA)，而通道2显示AD5700 TXD信号。

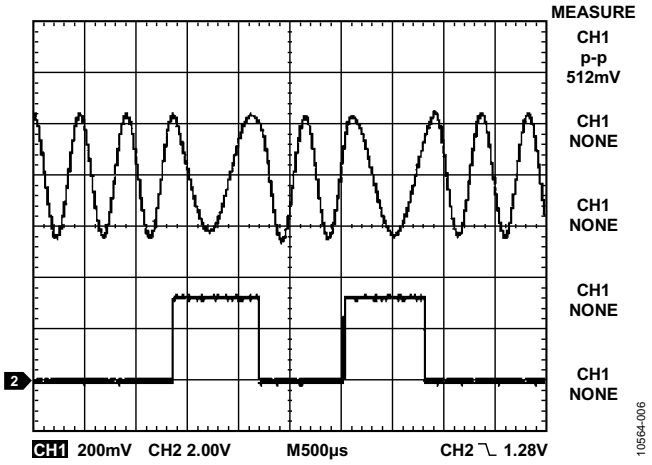


图5. 在500 Ω负载上测得的FSK波形

HART兼容性

图1中的电路要与HART兼容，必须符合HART物理层规范。HART规范文档中包含了众多物理层规范。其中最重要的两个是静默期间输出噪声和模拟变化率。

静默期间输出噪声

当HART设备没有进行传输(静默)时，不应在HART扩展频带中将噪声耦合到网络上。噪声过高可能会干扰设备本身或网络上其它设备对HART信号的接收。

对于在500 Ω负载上测得的电压噪声，其包含的扩展频带中的宽带噪声和相关噪声总和不能超过2.2 mV rms。此噪声通过在500 Ω负载上连接HCF_TOOL-31滤波器(可从HART通信基金会获得)并将滤波器输出连接到真均方根测量仪(参见图6)来测量。也可使用示波器来检查输出波形峰峰值电压。

AD5420输出电流设为4 mA、12 mA和20 mA。测得噪声没有明显差异。使用和不使用HCF_TOOL-31带通滤波器时，测得的均方根值分别为115 µV rms和252 µV rms。这两个值均在要求的2.2 mV rms(使用HART滤波器)和138 mV rms(不使用HART滤波器的宽带噪声)规范内。

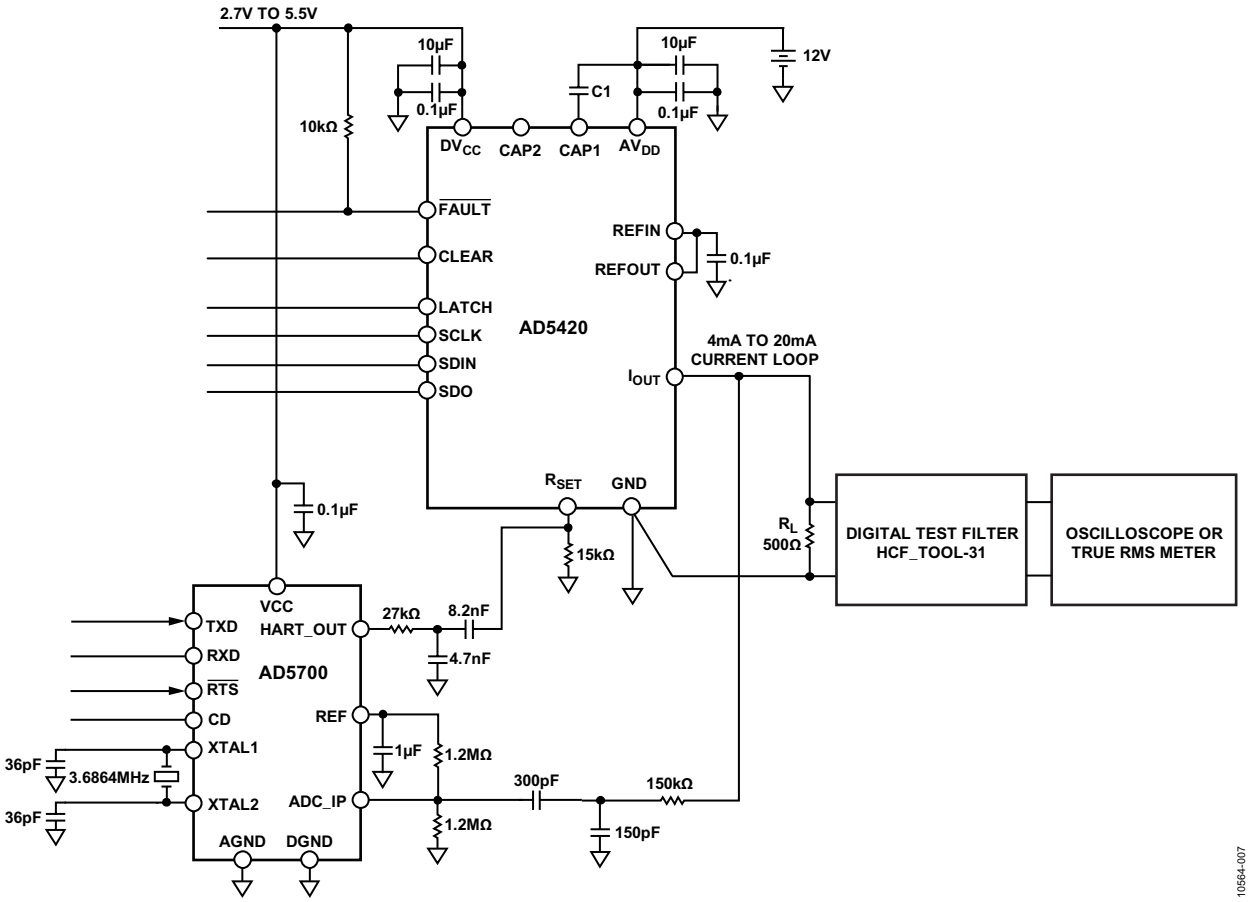


图6. HART规范测试电路

图7和图8分别显示4 mA和12 mA输出电流的示波器曲线图。注意，滤波器的通带增益为10。通道1和通道2分别显示滤波器的输入和输出。

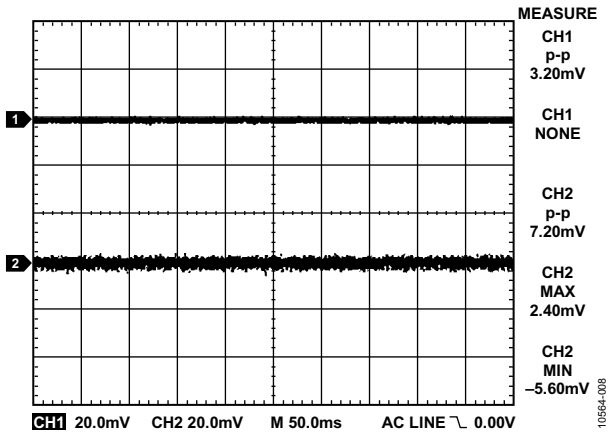


图7. 输出电流为4 mA时HART滤波器输入(通道1)和输出(通道2)端的噪声

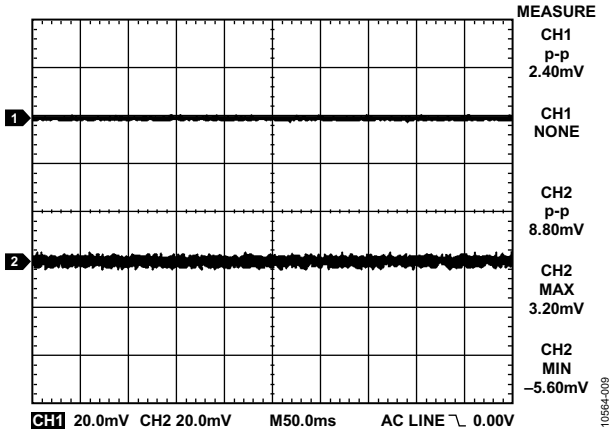


图8. 输出电流为12 mA时HART滤波器输入(通道1)和输出(通道2)端的噪声

模拟变化率

此规范可确保当设备调节电流时，模拟电流的最大变化率不会干扰HART通信。电流的阶跃变化会扰乱HART信号。仍然使用如图6所示的相同测试电路。为进行这个测试，AD5420编程为输出一个4 mA至20 mA切换的周期波形，并且该波形在两个值上都没有延迟，以获得最大变化率。为了符合HART规范，滤波器输出端波形的峰值电压不能大于150 mV。符合这一要求可确保模拟信号的最大带宽处于规定的直流至25 Hz频带中。

AD5420输出从4 mA变为20 mA的正常时间约为10 µs。这个速度显然太快，而且会对HART网络造成重大破坏。为了降低变化率，AD5420提供了两种特性：一是在CAP1和CAP2引脚处连接电容，二是提供数字压摆率控制功能(详情请参考AD5420数据手册)。

要使带宽降低到25 Hz以下，需要在CAP1和CAP2引脚处连接非常大的电容值。最佳解决方案是结合使用外部电容和AD5420的数字压摆率控制功能。两个电容C1和C2的作用是降低模拟信号的变化率；不过还不足以满足规范。使能压摆率控制功能可以为变化率的设置提供灵活性。

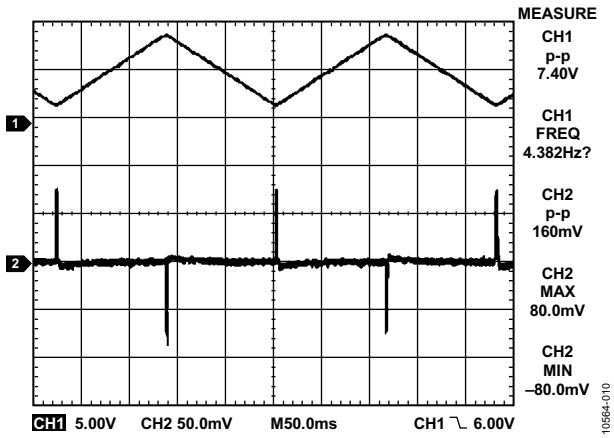


图9. AD5420输出(通道1)和HART滤波器输出(通道2)，SR CLOCK = 3，SR STEP = 2，C1 = 4.7 nF，C2 = NC

图9显示AD5420的输出和HART滤波器的输出。滤波器输出端的峰值电压为80 mV，处于规定范围以内。压摆率设置为SR CLOCK = 3和SR STEP = 2，从4 mA至20 mA的转换时间设为约120 ms，C1 = 4.7 nF，C2未连接。如果这个变化率太低，可以缩短压摆时间。但这会使滤波器输出端的峰值电压增加。从CAP1连接至AV_{DD}的电容可用于抵消此增加。

图10显示了压摆率控制设置改为SR CLOCK = 5和SR STEP = 2，同时C1电容值保持4.7 nF不变的结果。这样，转换时间就会在240 ms左右。滤波器输出端的峰值幅度可通过增加C1值、配置更慢的压摆率或通过两者的组合来进一步降低。

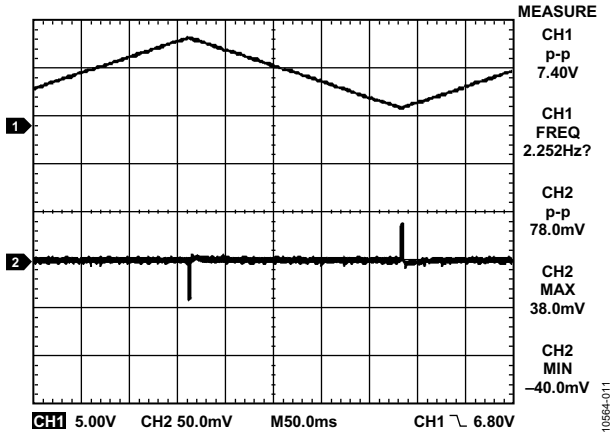


图10. AD5420输出(通道1)和HART滤波器输出(通道2)，SR CLOCK = 5，SR STEP = 2，C1 = 4.7 nF，C2 = NC

瞬态电压保护

AD5420内置ESD保护二极管，在一般工作条件下可防止器件受损。但是，工业控制环境会使I/O电路遭受高得多的瞬变。为了防止过高瞬态电压影响AD5420，可能需要外部功率二极管和浪涌电流限制电阻，如图1所示。对电阻值的约束条件(图1中显示为18 Ω)是，在正常工作期间，I_{OUT}的输出电平必须保持在其电压限值(AV_{DD} − 2.5 V)以内，并且这两个保护二极管和电阻必须具有适当的额定功率。在18 Ω下，对于4 mA至20 mA输出，引脚上的顺从电压限值会降低$V = I_{MAX} \times R = 0.36$ V。通过瞬态电压抑制器(TVS)或瞬态吸收器可实现进一步的保护。这些元件包括单向和双向抑制器，可提供各种各样的隔离和击穿电压额定值。TVS应尽量采用最低击穿电压定标，同时在电流输出的功能范围内不导通。建议保护所有远程连接节点。

在许多过程控制应用中，需要在控制器与受控单元之间提供一个隔离栅，以保护和隔离控制电路遭受可能发生的任何危险的共模电压。ADI公司的*i*Coupler系列产品可隔离高于2.5 kV的电压。有关*i*Coupler产品的详情，请访问：www.analog.com/icouplers。为了减少所需隔离器的数量，CLEAR等非关键信号可以连到GND；$\overline{\text{FAULT}}$和SDO可以不连接，从而只需要隔离三个信号。不过请注意，$\overline{\text{FAULT}}$或SDO引脚是访问AD5420的故障检测功能所必需的。

常见变化

图1所示电路的一个常见变化是使用AD5422(LFCSP版本)，它类似于AD5420，但具有电压输出通道和电流输出通道，因而是PLC/DCS类应用的常见选择。电路笔记CN-0065提供有关IEC 61000兼容解决方案的额外信息，该解决方案适合使用AD5422和ADuM1401数字隔离器的全隔离式输出模块。

电路笔记CN-0233包含有关提供电源和数据隔离的信息，所使用的是ADuM3471 PWM控制器和具有四通道隔离器的变压器驱动器。电路笔记CN-0278和电路笔记CN-0321都含有采用AD5422和AD5700的HART解决方案。这些器件拥有电压和电流输出能力。

如果需要多个通道，可使用AD5755-1四通道电压和电流输出DAC。该产品具有创新型片内动态电源控制功能，在电流模式下，可以最大限度地降低封装功耗。各通道均有一个相应的C_{HART}引脚，因此HART信号可以耦合到AD5755-1的电流输出端。

如果需要环路供电的4 mA至20 mA HART解决方案，可以组合AD5421和AD5700 HART调制解调器。该电路详见电路笔记CN-0267，并以评估板方式供货。

电路评估与测试

使用EVAL-CN0270-EB1Z电路板对电路进行测试。ADI J-Link OB仿真器(USB-SWD/UART-EMUZ)用于把评估板连接到运行评估软件的PC上。测试设置如图11所示。

设备要求

需要以下设备：

- CN-0270评估板(EVAL-CN0270-EB1Z)
- CN-0270评估板软件(ftp://ftp.analog.com/pub/cftl/CN0270/)
- EVAL-CN0270-EB1Z包含的J-Link OB仿真器(USB-SWD/UART-EMUZ)。
- 运行Windows® XP或以上操作系统的PC，带USB端口
- 电源电压：10.8 V至36 V
- 数字测试滤波器(HCF_TOOL-31，可从HART通信基金会获得)
- 负载电阻：500 Ω
- 示波器，Tektronix DS1012B或等效器件

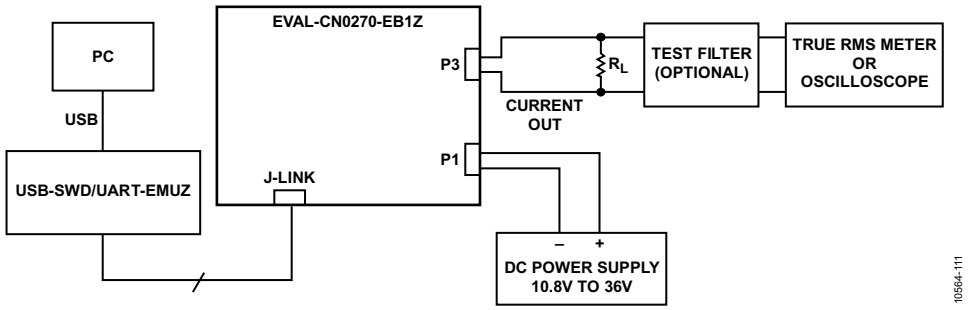


图11. 测试设置框图

对于静默测试期间的输出噪声，如上所述，AD5700调制解调器不发射数据(静默)。AD5420设置为输出所需的电流并通过HCF(HART通信基金会)带通滤波器。接着使用Tektronix TDS1012B示波器测量输出噪声。

模拟变化率规范可确保当AD5420调节电流时，模拟电流的最大变化率不会干扰HART通信。电流的阶跃变化会扰乱HART信号。

为进行这个测试，AD5420编程为输出一个4 mA至20 mA切换的周期波形，并且该波形在两个值上都没有延迟，以获得最大变化率。所用的压摆率设置为SR CLOCK = 3和SR STEP = 2，C1设置为4.7 nF，C2保持开路。同时完成另一个测量，将SR CLOCK设置改变为5而不是3，并保持所有其他设置和元件值不变，从而进一步降低压摆率。

有关软件操作的详情，请参阅CN-0270软件用户指南。

了解详情

CN0270 Design Support Package:
http://www.analog.com/CN0270-DesignSupport

Maurice Egan, *Configuring the AD5420 for HART Communication Compliance*, Application Note AN-1065, Analog Devices.

HART Communication Foundation

数据手册和评估板

AD5420 Data Sheet and Evaluation Board

AD5700 Data Sheet and Evaluation Board

AD5700-1 Data Sheet and Evaluation Board

修订历史

2014年7月 — 修订版A至修订版B

更改图1 1
更改图6 4
更改常见变化部分、电路评估部分、测试部分和图11 6

2012年5月—修订版0至修订版A

更改电路功能和优势部分 1
更改电路描述部分 2
更改常见变化部分 6

2012年4月—修订版0：初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10564sc-0-7/14(B)

ANALOG DEVICES

参考电路 CN-0271

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0271.

连接/参考器件	
AD8495	完整的K型0°C至50°C范围热电偶放大器，集成冷结补偿功能
AD8476	低功耗、单位增益全差分放大器和ADC驱动器
AD7790	16位、单通道、超低功耗Σ-Δ型ADC
ADR441	超低噪声、2.5V LDO XFET基准电压源，具有吸电流和源电流能力

集成冷结补偿的K型热电偶测量系统

评估和设计支持

电路评估板

CN-0271电路评估板(EVAL-CN0271-SDPZ)

系统演示平台，SDP-B (EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完整的热电偶信号调理电路，带有冷结补偿功能并后接一个16位Σ-Δ型模数转换器(ADC)。AD8495热电偶放大器为测量K型热电偶温度提供了一种简单的低成本解决方案，且包含冷结补偿功能。

AD8495中的固定增益仪表放大器可放大热电偶的小电压，以提供5 mV/°C输出。该放大器具有高共模抑制性能，能够抑制热电偶的长引线可能会拾取的共模噪声。如需额外保护，该放大器的高阻抗输入端允许轻松添加额外的滤波措施。

AD8476差分放大器提供正确的信号电平和共模电压，以驱动AD7790 16位Σ-Δ型ADC。

该电路为热电偶信号调理和高分辨率模数转换提供了一种紧凑的低成本解决方案。

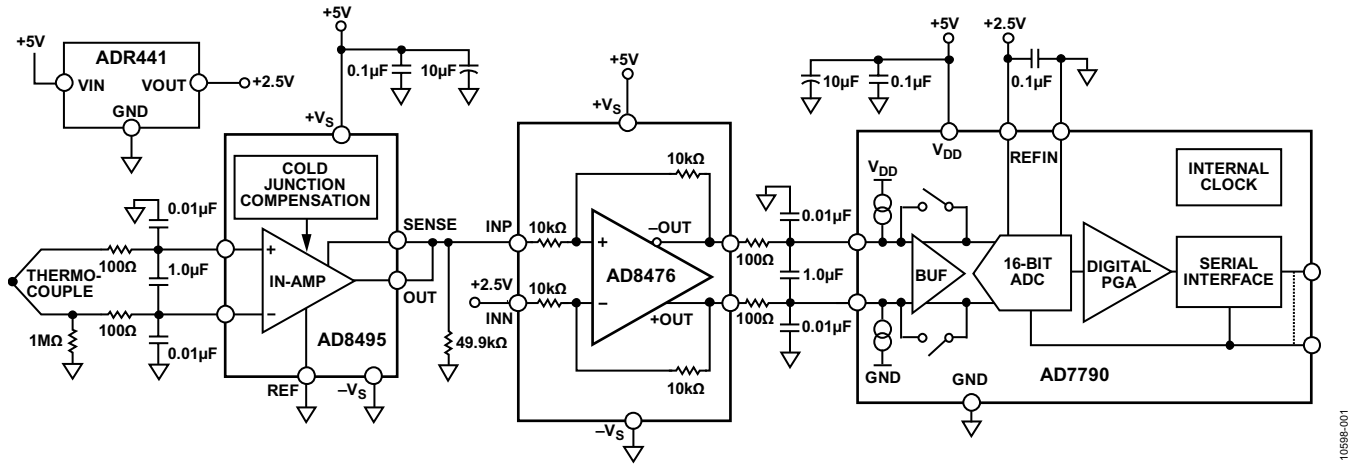


图1. 集成冷结补偿的K型热电偶测量系统(原理示意图：未显示所有连接)

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

电路描述

热电偶是一种广泛用于温度测量的简单元件。它由两种异质金属的连接结组成。这些金属在一端相连，形成测量结，也称为热结。热电偶的另一端连接到与测量电子装置相连的金属线。这种连接形成了第二个结——基准结，也称为冷结。为了得出测量结的温度(T_{MJ})，用户必须知道热电偶所产生的差分电压。用户还必须知道基准结温(T_{RJ})所产生的误差电压。补偿基准结温误差电压称为冷结补偿。为使输出电压精确地代表热结测量结果，电子装置必须补偿基准(冷)结温的任何变化。

该电路使用AD8495热电偶放大器，并采用单个5 V电源供电。AD8495的输出电压针对5 mV/°C校准。采用5 V单电源时，输出在大约75 mV和4.75 V之间保持线性，对应于15°C至950°C的温度范围。AD8495的输出驱动AD8476单位增益差分放大器的同相输入端，该放大器则将单端输入转换为差分输出，用于驱动AD7790 16位Σ-Δ型ADC。

AD8495输入端之前的低通差分和共模滤波器可消除RF信号，如果任由其到达AD8495，它可能会被整流，表现为温度波动。两个100 Ω电阻和一个1 μF电容构成一个截止频率为800 Hz的差分滤波器。两个0.01 nF电容构成一个截止频率为160 kHz的共模滤波器。AD8476差分放大器的输出端在信号施加于AD7790 ADC之前使用了一个类似的滤波器。

AD8495输入可保护器件不受最高超出对侧供电轨25 V的输入电压偏移的影响。例如，在该电路中，正供电轨为5 V而负供电轨接地时，器件可以安全地承受-20 V至+25 V的输入电压。基准引脚和检测引脚处的电压不得超出供电轨0.3 V以上。此特性对存在电源时序控制问题的应用特别重要，这类问题可导致信号源在施加放大器电源之前活动。

该系统的理论分辨率可根据AD8495的带宽、电压噪声密度和增益来计算得出。峰峰值(无噪声码)分辨率(单位为位)为：

$$Noise\ Free\ Bits = \frac{\log\left[\frac{V_{OUT_{MAX}}}{6.6 \times Voltage\ Noise\ Density \times Gain \times \sqrt{1.57 \times Bandwidth}}\right]}{\log(2)}$$

$$= \frac{\log\left[\frac{4.9\ \text{V}}{6.6 \times (32\ \text{nV}/\sqrt{\text{Hz}}) \times 122.4 \times \sqrt{1.57 \times 800\ \text{Hz}}}\right]}{\log(2)} = 12.4\ \text{bits}$$

AD8476是一款功耗极低的全差分精密放大器，集成了用于单位增益的薄膜激光调整型10 kΩ增益电阻。它是此类应用的理想之选，因为它能够防止在AD8495上施加相对较高的阻抗负载。

AD7790是一款适合低频测量应用的低功耗、完整模拟前端，内置一个低噪声16位Σ-Δ型ADC，其中有一个可配置为缓冲或无缓冲模式的差分输入端。

测试结果

衡量该电路性能的一个重要指标是线性误差量。在-25°C至+400°C范围内，AD8495的输出精度在2°C以内。在此范围以内或以外工作时，要实现更高的精度，必须在软件中实施一种线性校正算法。CN-0271评估软件使用NIST热电电压查找表来确保15°C至950°C范围内输出误差在1°C以内。

图2将AD8495与CN-0271系统的性能进行了比较，并显示了对ADC输出进行线性化校正后的结果。有关如何在软件中实施此算法的详情，请参见AN-1087应用笔记“使用AD8494/AD8495/AD8496/AD8497时的热电偶线性化”。

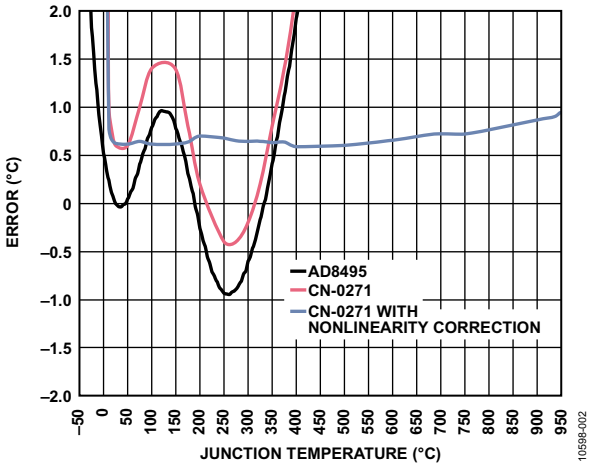


图2. AD8495输出误差、CN-0271电路总误差以及热电偶非线性校正后的CN-0271电路总误差

系统的噪声性能对电路的精度也很重要。图3显示了1,000个测量样本的直方图。该数据是利用连接到EVAL-SDP-CB1Z系统演示平台(SDP-B)评估板的CN-0271评估板获得的。有关设置详情，请参见“电路评估与测试”部分。

测得的峰峰值噪声约为6 LSB (1 LSB = 4.9 V ÷ 65536 = 74.8 µV)，对应于0.449 mV p-p和13.4位的无噪声分辨率。

$$Noise\ Free\ Bits = \frac{\log\left(\frac{V_{IN_MAX}}{Noise_{Vp-p}}\right)}{\log(2)} = \frac{\log\left(\frac{4.9\ V}{0.449\times10^{-3}\ Vp-p}\right)}{\log(2)} = 13.4\ bits$$

这表明转换器并未降低无噪声分辨率，因为从固定热电偶输入电压所测分辨率而得到的无噪声位数与根据AD8495的理论输出噪声而预测的无噪声位数大致相同。

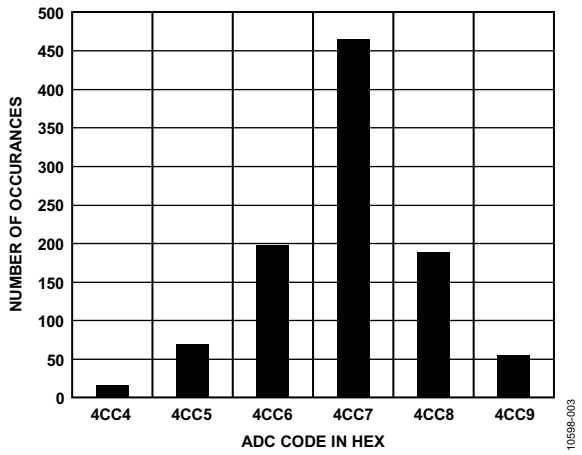


图3. 120 Hz条件下1,000个样本的码字直方图

有关本电路笔记的完整设计支持包，请访问www.analog.com/CN0271-DesignSupport

常见变化

为了测量负温度，需对基准引脚施加一个电压，以偏置0°C时的输出电压。AD8495的输出电压为：

$$V_{OUT} = (T_{MJ} \times 5\ mV/°C) + V_{REF}$$

通过将电路修改为采用双电源供电，可以测量完整的K型热电偶范围−200°C至+1250°C。AD8495采用单电源供电时，测量低于环境温度的温度时会得到非线性结果，因为输出开始发生饱和，接近于供电轨。要在较低温度条件下保持精度不变，请使用双电源，或者通过对基准引脚施加合适的偏移电压对输出进行电平转换。

AD8494针对J型热电偶进行了校准。AD8494和AD8495针对0°C和50°C之间的基准结进行了优化。

AD8496(J型)和AD8497(K型)针对25°C和100°C之间的基准结进行了优化。

经验证，该电路能够稳定地工作，并具有良好的精度。

电路评估与测试

本电路使用EVAL-CN0271-SDPZ电路板和系统演示平台(SDP-B)控制器板(EVAL-SDP-CB1Z)。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0271-SDPZ包含要评估的电路，如本电路笔记所述；SDP-B控制器板与CN-0271评估软件一起使用，可从EVAL-CN0271-SDPZ电路板中获取数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC
- EVAL-CN0271-SDPZ电路评估板
- SDP-B控制器板(EVAL-SDP-CB1Z)或SDP-S控制器板(EVAL-SDP-CS1Z)
- CN-0271 SDP评估软件
- 6 V电源(EVAL-CFTL-6V-PWRZ)或同等直流电源

开始使用

将CN-0271评估软件光盘放进PC的光盘驱动器，加载评估软件。打开**我的电脑**，找到包含评估软件的驱动器。

功能框图

电路框图参见本电路笔记的图1，电路原理图参见**EVAL-CN0271-SDPZ-SCH-RevA.pdf**文件。此文件位于CN-0271设计支持包中。

设置

将EVAL-CN0271-SDPZ电路板上的120引脚连接器连接到SDP-B控制器板(EVAL-SDP-CB1Z)上的**CON A**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

在断电情况下，将EVAL-CFTL-6V-PWRZ插头连接到板上标有J5的管式连接器。如果没有，则将+6V和GND引脚连接到板上提供的两个J4引脚螺丝。此外，将SDP-B板附带的USB电缆连接到PC上的USB端口。

然后，将一个K型热电偶连接器连接到板上的J1，另一端连接到测试设备。

测试

启动评估软件，并通过USB电缆将PC连接到SDP-B板上的微型USB连接器。一旦USB通信建立，就可以使用SDP-B板来发送、接收和捕捉来自EVAL-CN0271-SDPZ板的串行数据。

图4显示了CN-0271 SDP-B评估软件界面的屏幕截图，图5则显示了EVAL-CN0271-SDPZ评估板和SDP-B板的照片。有关SDP-B板的信息，请参阅UG-277用户指南。

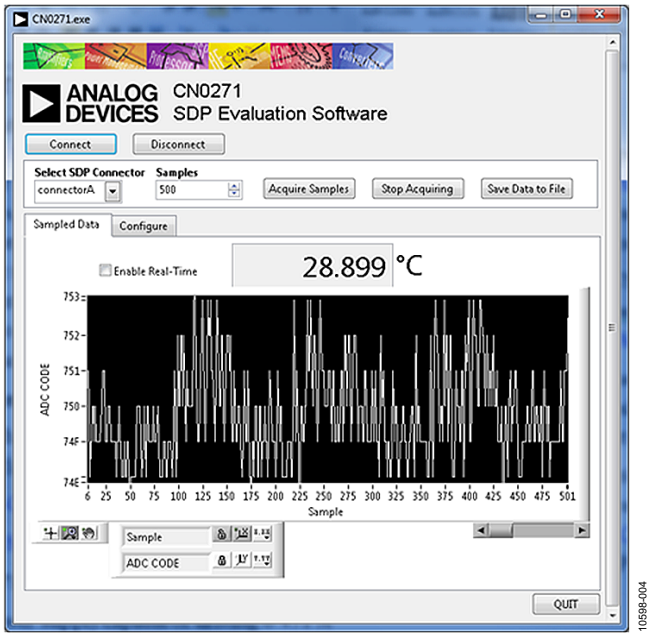


图4. CN-0271 SDP-B评估软件界面

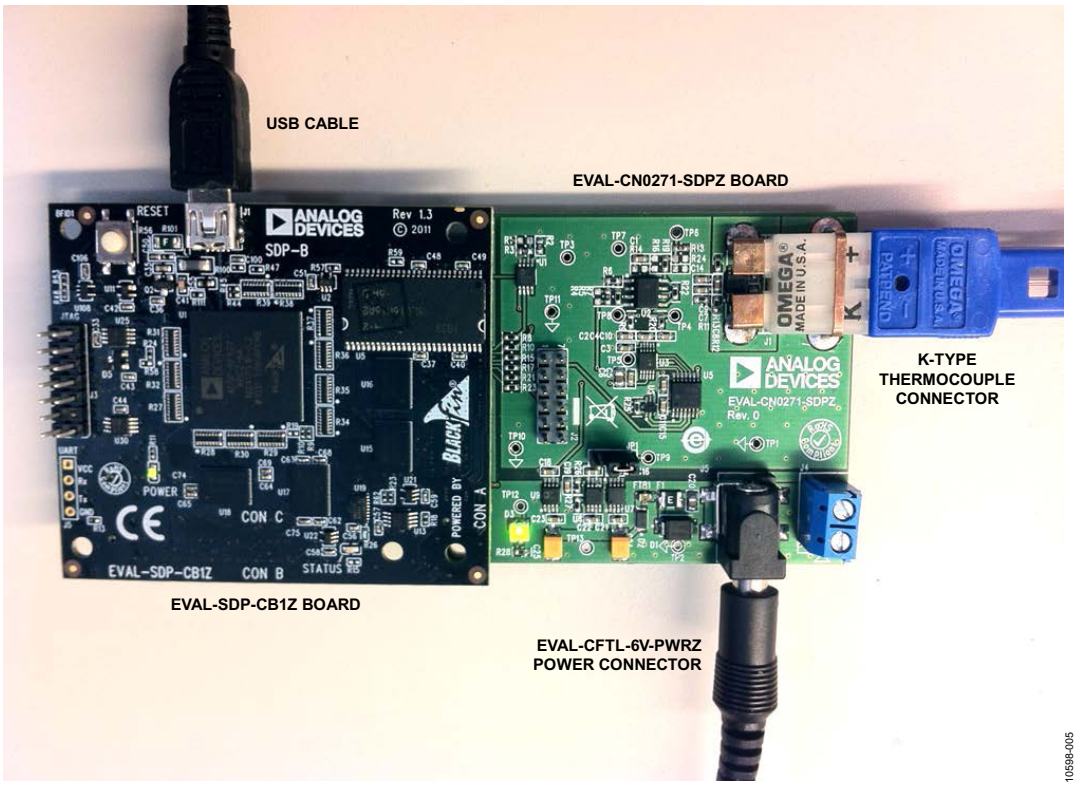


图5. 连接到SDP-B板的EVAL-CN0271-SDPZ评估板

了解详情

CN0271 Design Support Package:

www.analog.com/CN0271-DesignSupport

SDP-B User Guide

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

Duff, Matthew and Towey, Joseph. *Two Ways to Measure Temperature Using Thermocouples Feature Simplicity, Accuracy, and Flexibility.* Analog Dialog 44-10, October 2010.

Malik, Reem. *Thermocouple Linearization When Using the AD8495/AD8496/AD8497*, Application Note AN-1087, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-068 Tutorial, *Difference and Current Sense Amplifiers*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0271 Circuit Evaluation Board (EVAL-CN0271-SDPZ)

System Demonstration Platform, SDP-B (EVAL-SDP-CB1Z)

AD8495 Data Sheet

AD8476 Data Sheet

AD7790 Data Sheet

ADR44x Data Sheet

ADP3336 Data Sheet

修订历史

2012年6月—修订版0至修订版A

更改图1 1

2012年6月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

CN10598sc-0-6/12(A)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0272.

连接/参考器件	
AD8065	高性能、145 MHz *FASTFET*™运算放大器
AD8475	精密、可选增益、全差分漏斗放大器
AD9629-20	12位、20 MSPS、1.8 V ADC
ADR441	超低噪声LDO XFET® 2.5 V基准电压源，具有吸电流和源电流能力

具有暗电流补偿功能的2 MHz带宽PIN光电二极管前置放大器

评估和设计支持

电路评估板

CN-0272电路评估板(EVAL-CN0272-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个高速光电二极管信号调理电路，具有暗电流补偿功能。系统转换来自高速硅PIN光电二极管的电流，并驱动20 MSPS模数转换器(ADC)的输入。该器件组合可提供400 nm至1050 nm的频谱敏感度和49 nA的光电流敏感度、91 dB的动态范围以及2 MHz的带宽。信号调理电路采用±5 V电源供电，功耗仅为40 mA，适合便携式高速、高分辨率光强度应用，如脉搏血氧仪。

本电路还适合其它应用，如模拟光隔离器。它还能满足需要更高带宽和更低分辨率的应用，如自适应速度控制系统。

本电路笔记讨论图1中所示电路的优化设计步骤，以满足特定带宽应用的要求，这些步骤包括：稳定性计算、噪声分析和器件选择考虑因素。

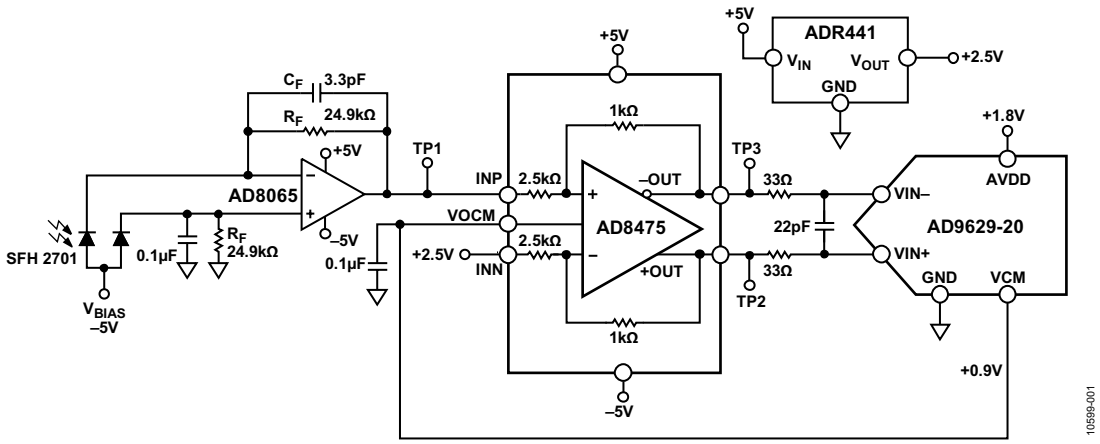


图1. 具有暗电流补偿功能的光电二极管前置放大器系统(原理示意图：未显示所有连接和去耦)

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

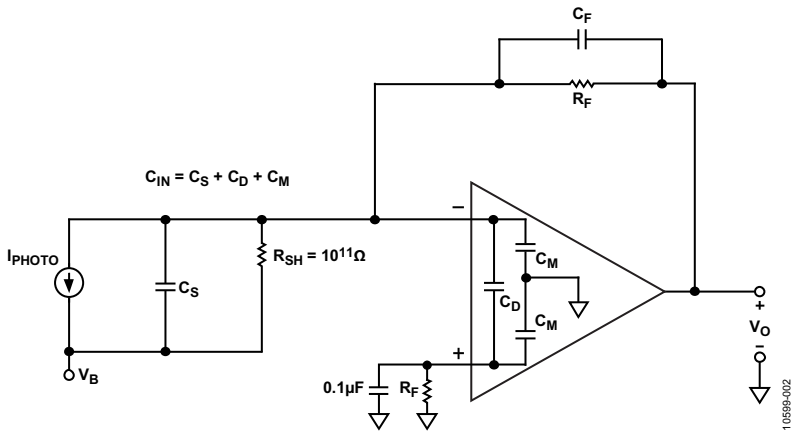


图2. 宽带光电二极管前置放大器用于交流和噪声分析的等效电路

电路描述

器件选择

光电二极管属于高阻抗传感器，用于检测光的强度。它没有内部增益，但相比其它光检测器，可在更高的光级度下工作。

光电二极管工作时采用零偏置(光伏)模式或反向偏置(光导)模式。光伏模式可获得最精确的线性运算，而让二极管工作在光导模式可实现更高的开关速度，但代价是降低线性度。在反向偏置条件下，存在少量的电流(称为暗电流)，它们甚至在没有光照度的情况下也会流动。可在运算放大器的同相输入端使用第二个同类光电二极管消除暗电流误差，如图1所示。

有三个因素影响光电二极管的响应时间：

- 处于光电二极管耗尽区域内载波的充电采集时间
- 处于光电二极管未耗尽区域内载波的充电采集时间
- 二极管电路组合的RC时间常数

由于结电容取决于光电二极管的扩散区以及施加的反向偏置，采用扩散区较小的光电二极管并施加较大的反向偏置即可获得更快的上升时间。在CN-0272电路笔记中，采用SFH 2701 PIN光电二极管，其结电容典型值为3 pF，0 V偏置下的最大值为5 pF。1 V反向偏置时的典型电容为2 pF，5 V反向偏置时为1.7 pF。本电路的测量均在5 V反向偏置下进行。

图2显示了一个电流电压转换器和一个光电二极管的电气模型，其基本传递函数为：

$$V_{OUT} = \frac{I_{PHOTO} \times R_F}{1 + sC_F R_F}$$

其中，I_{PHOTO}为光电二极管的输出电流，R_F和C_F的并联组合设置信号带宽。理想情况下，光电二极管的全部输出电流均通过R_F，但由于所有运算放大器都存在输入偏置电流，导致其输出产生误差。最好能够将运算放大器的输入偏置电流限制在数pA范围内，并且压低输入失调电压，以使误差最小。AD8065的输入偏置电流仅为2 pA，输入失调电压仅为400 µV。

本电路设计为提供5 V满量程输出，最大光电二极管电流为200 µA。由此确定反馈电阻值：

$$R_F = 5\ \text{V}/200\ \mu\text{A} = 24.9\ \text{k}\Omega$$

此前置放大器所能实现的稳定带宽是以下参数的函数：R_F、放大器的增益带宽积(65 MHz)，以及放大器求和点的总电容C_{IN}。对本电路而言，二极管SFH 2701 (OSRAM Opto Semiconductors GmbH)的最大电容值为C_D = 5 pF。AD8065共模输入电容为C_M = 2.1 pF，差模输入电容为C_D = 4.5 pF。因此，总输入电容为C_{IN} = 11.6 pF。

在45°相位裕量$f_{(45)}$下产生的信号带宽可以表示为：

$$f_{(45)} = \sqrt{\frac{f_{CR}}{2\pi \times R_F \times C_{IN}}} = \sqrt{\frac{65\ \text{MHz}}{2\pi \times 24.9\ \text{k}\Omega \times 11.6\ \text{pF}}}$$

$$= 5.7\ \text{MHz}$$

由于可实现的最大带宽大于所需带宽，AD8065非常适合本应用，这多数要归功于其较大的f_{CR}和C_{IN}之比。

R_F和C_{IN}在放大器的环路传递函数中产生一个极点，它可能会导致峰化和电路不稳定(见图3)。增加C_F可以在环路的传递函数中创建一个零点，它能补偿上述极点的影响并降低信号带宽。

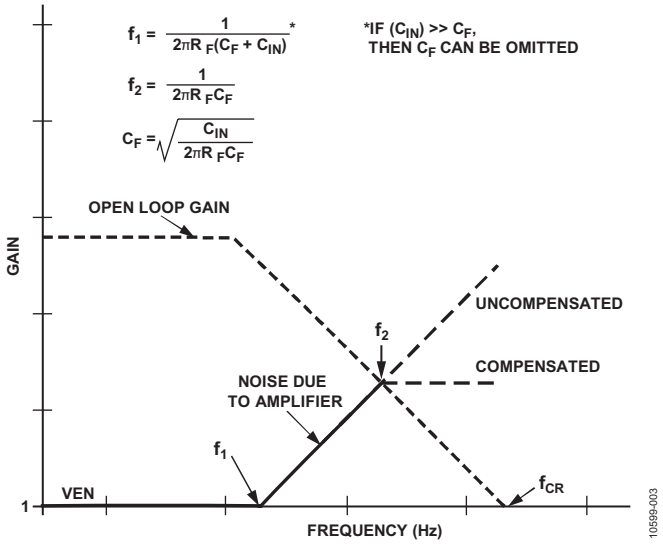


图3. 输入电容补偿

选定R_F，则产生2 MHz带宽的C_F值可以表示为：

$$C_F = \frac{1}{2\pi R_F f_2} = \frac{1}{2\pi \times 24.9\ \text{k}\Omega \times 2\ \text{MHz}} = 3.3\ pF$$

通过计算获得45°相位裕量所需的电容值，可确定3.3 pF电容对于稳定系统是否足够。产生$f_{(45)}$的C_F值可以表示为：

$$C_F = \sqrt{\frac{C_{IN}}{2\pi \times R_F \times f_{CR}}} = \sqrt{\frac{11.6\ \text{pF}}{2\pi \times 24.9\ \text{k}\Omega \times 65\ \text{MHz}}}$$

$$= 1.1\ \text{pF}$$

由于所需的3.3 pF高于1.1 pF的最小值，而通过增加电容值便可增加相位裕量，因此系统稳定。

噪声分析

选定器件后，必须确定完成信号转换所需的分辨率。如同大多数的噪声分析一样，只需考虑几个关键参数。噪声源以RSS方式叠加；因此，只需考虑至少高于其它噪声源三至四倍的任何单个噪声源即可。

对于光电二极管前置放大器而言，主要的输出噪声源是运算放大器的输入电压噪声和反馈电阻噪声。FET输入运算放大器的输入电流噪声可忽略不计。由于寄生电容具有滤波效果，反向偏置引起的光电二极管散粒噪声可忽略不计。

电阻噪声可根据约翰逊噪声公式计算：

$$V_{R_F}RTO = \sqrt{4kTR_F \times 1.57 f_2} = 36\ \mu\text{V rms}$$

其中：

*K*表示玻尔兹曼常数(1.38×10^{-23}J/K)。

*T*表示绝对温度(单位K)。

系数1.57将近似单极点带宽转换为等效噪声带宽。

注意，前置放大器正输入端的0.1 μF电容可消除第二个R_F电阻产生的高频噪声，该电阻用于抵消偏置电流的影响。

输出噪声主要源于输入电压噪声和高频噪声增益峰化，峰化现象发生在f_1和f_{CR}之间。若假定整个频率范围内的输出噪声不变，并且使用了交流噪声增益的最大值，则：

$$V_N RTO = V_N \left(1 + \frac{C_{IN}}{C_F}\right)\sqrt{1.57 f_2} = 56\ \mu\text{V rms}$$

其中，V_N表示放大器的输入电压噪声(7 nV/√Hz)。

折合到输出的总均方根噪声便是两个器件的RSS值：

$$Total\ RTO\ Noise = \sqrt{(36)^2 + (56)^2} = 67\ \mu\text{V rms}$$

前置放大器的总输出动态范围可这样计算：将满量程输出信号(5 V)除以总输出均方根噪声(67 μV rms)，然后转化为dB，其结果约等于97 dB。

$$Dynamic\ Range = 20 \log(5\ \text{V}/67\ \mu\text{V})) = 97\ \text{dB}$$

ADC选型

由于放大器的噪声输出量(即能够解析出来的最大位数)可通过将满量程输出除以均方根噪声算得：

$$Total\ RMS\ LSBs = 5\ \text{V}/67\ \mu\text{V} = 74{,}627$$

因此，均方根LSB的数量可转化为有效分辨率：

$$Effective\ Resolution = \log_2(74{,}627) = 16.19\ \text{Bits}$$

从有效分辨率中减去2.7位，即可得到无噪声码分辨率：

$$Noise\text{-}Free\ Code\ Resolution = Effective\ Resolution - 2.7\ \text{Bits}$$

$$= 16.19\ \text{Bits} - 2.7\ \text{Bits}$$

$$= 13.49\ \text{Bits}$$

根据最终应用的不同，13位可能远高于实际需要的分辨率。由于目标应用无需这么高的分辨率，可以确定本系统符合12位的设计要求。

如果LSB以电流表示的数值低于暗电流，则如前文所述，可在运算放大器的同相输入端使用第二个同类光电二极管消除暗电流。例如，若要求16位分辨率，则检测到的光电流量为：

$$I_{LSB} = \frac{I_{PHOTO}}{2^N} = \frac{200\ \mu A}{2^{16}} = 3\ nA$$

由于流经SFH 2701的最大暗电流额定值为5 nA，则在16位设计中就需要暗电流补偿。

本应用采用12位ADC，因此LSB值为49 nA，无需进行暗电流补偿。

若带宽为2 MHz，则合理的设计原则是选择一个10倍或更高采样速率的ADC。这表示，理想的ADC必须具有12位分辨率，采样速率必须达到20 MSPS。

AD9629-20是一款20 MSPS、12位分辨率的ADC，可作为理想的替代产品使用。但它要求差分输入，并且5 V p-p单端输入必须转换为2 V p-p差分信号。使用AD8475差分漏斗放大器可轻松满足这一要求。它能简化单端至差分转换，并提供共模电平转换和精密衰减。

AD8475最大输出失调仅为500 µV，具有10 nV/√Hz的差分输出噪声，以及−112 dB的总谐波失真加噪声(THD + N)性能。

AD8475支持最大输出电压为2 V p-p，最高频率为10 MHz，完全符合2 MHz的设计要求。

AD8475的增益由AD9629-20的模拟输入范围(2 V p-p)和AD8065的满量程输出(5 V p-p)共同决定。

Gain = 2 V p-p/5 V p-p = 0.4

AD9629-20通过VCM引脚提供0.9 V的片内共模电压。该引脚以0.9 V共模电压驱动AD8475的VOCM引脚。

重要的是，必须考虑本系统中AD8475的噪声贡献。首先，将AD8065 (67 µV rms)的输出噪声乘以AD8475的增益，即可算出AD8065的噪声贡献。

Noise at AD8475 Output due to Noise of AD8065 =
0.4 × 67 µV rms = 27 µV rms

AD8475的输出噪声可这样计算：将输出噪声密度(10nV/√Hz)乘以带宽的平方根(通过输出滤波器设置)。

$$Output\ Filter\ BW = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 66\ \Omega \times 22pF} = 110\ MHz$$

经滤波处理后的AD8475输出噪声 =

$$10\ nV/\sqrt{Hz} \times \sqrt{(1.57 \times 110\ MHz)} = 131\ \mu V\ rms$$

AD8475经滤波后的输出端总噪声可利用两个器件的RSS值计算：

$$Total\ Noise = \sqrt{(27)^2 + (131)^2} = 134\ \mu V\ rms$$

把AD8475的噪声贡献计算在内，便可确定进行解析所需的位数，还能进行总动态范围的计算。

Total RMS LSBs = 5 V/134 µV = 37,313

Effective Resolution = $\log_2$(37,313) = 15.19 Bits

Noise-Free Code Resolution = *Effective Resolution* − 2.7 Bits
= 15.19 Bits − 2.7 Bits
= 12.49 Bits

Dynamic Range = 20 log(5 V/134 µV)) = 91 dB

测试结果

使用一个激光二极管驱动D1光电二极管，并产生电流。光电二极管D2用于暗电流补偿，其覆有光学不透明环氧树脂(EPO-TEK® 320)材料，当D1受到激励时，可防止D2产生输出电流。

通过迫使光电二极管驱动一个高于预期的电流，AD8065的近似最大上升和下降时间达到72 ns(见图4)。

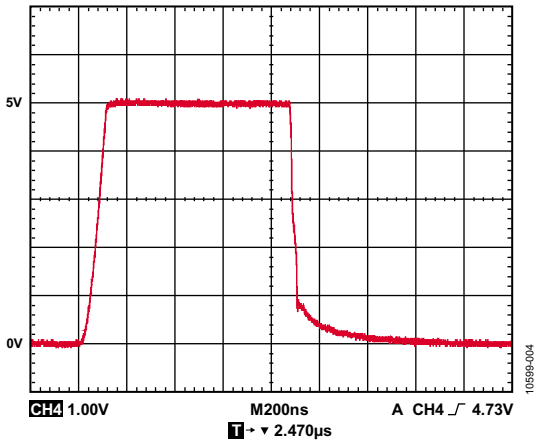


图4. 对光电二极管进行过驱得到的脉冲响应

通过改变激光二极管的位置，使其不再对光电二极管过驱至超过200 µA，便可测得更实用的系统上升和下降时间。图5显示AD8065的上升和下降测量值分别为282 ns和290 ns。需注意，由于存在足够的相位裕量，在两种测试用例中分别关闭激光二极管后，均不存在振铃。

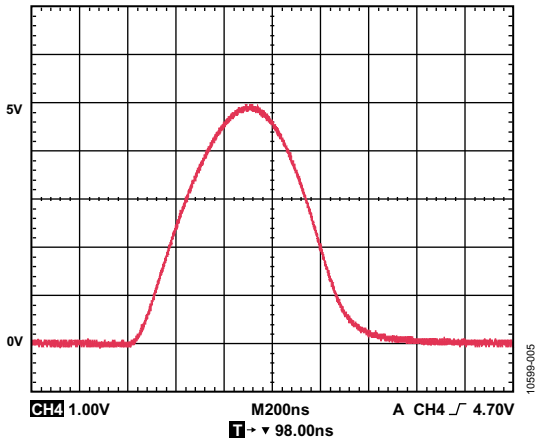


图5. 激光二极管的脉冲响应

既然已经测试了系统对亮光脉冲的响应，那么系统对光强高速变化的响应亦可测得。利用Agilent 33250A函数发生器以2 MHz的正弦波驱动激光二极管。图6显示AD8065的输出可正确检测较小的光强变化，图7显示CN0272评估软件正确获取AD9629-20 ADC的转换数据，并以图形方式显示的屏幕截图。

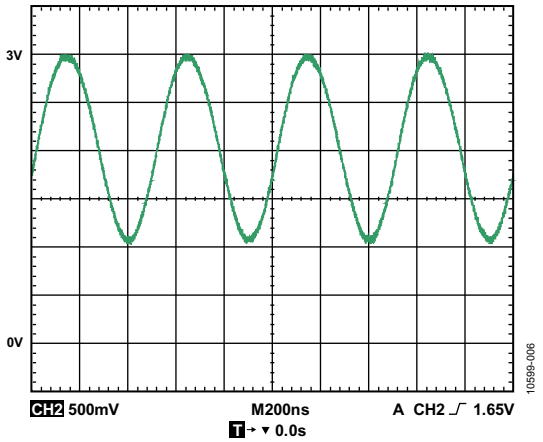


图6. 使用可变光源的AD8065输出

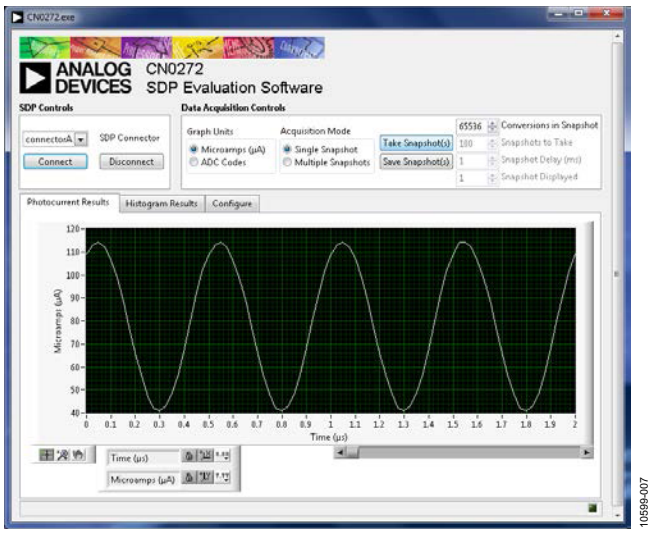


图7. CN0272评估软件对2 MHz可变光源进行数字化处理的屏幕截图

有关本电路笔记的完整设计支持包，请参阅 http://www.analog.com/CN0272-DesignSupport。

脉搏血氧仪中的应用

脉搏血氧仪是一种医疗设备，用于连续测量氧饱和血红蛋白(Hgb)的百分比和病人的脉搏数。携氧血红蛋白(氧合血红蛋白)吸收红外光谱区(940 nm)中的光，未携氧的血红蛋白(脱氧血红蛋白)则吸收可见红光(650 nm)。通过计算这两个光强之比，便可得到体内氧气含量的百分比。

在脉搏血氧仪中，两个LED(一个发出红光，另一个发出红外光)受到两个电流源快速并有顺序的激励，并用一个光电二极管检测LED的光强。图1中的电路可与LED吸电流电路同步(如CN-0125)，以便捕捉透过组织传递的每个LED发出的光

常见变化

选用的器件针对噪声和成本优化；但也能用其它组合替换。

其它适用的双电源放大器包括ADA4817-1和ADA4637-1。若需采用单电源工作，则建议使用AD8605或AD8615。这些放大器的输入偏置电流都不超过2 pA，输入失调电压不超过400 μV，并且单位增益带宽积超过10 MHz。

对于需要100 MHz及以上带宽的应用(如自适应速度控制)，建议采用下列器件组合：ADA4817-1 FastFET放大器、ADA4932-1低功耗差分ADC驱动器和AD9634-210 12位、210 MSPS ADC。

ADA4817-1具有400 MHz的高增益带宽积和1.4 pF的极低输入电容。这些特性使得这款放大器成为宽带跨导应用的理想选择。

ADA4932-1驱动器能以最高360 MHz的频率保持2 V p-p输出，这对于AD9634-210 ADC而言足够了。

电路评估与测试

本电路使用EVAL-CN0272-SDPZ电路板和EVAL-SDP-CB1Z SDP-B系统演示平台转接板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0272-SDPZ板包含要评估的电路，如本笔记所述。SDP-B转接板与CN0272评估软件一起使用，可从EVAL-CN0272-SDPZ电路板获取数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP(32位)、Windows Vista®或Windows® 7 PC
- EVAL-CN0272-SDPZ电路板
- EVAL-SDP-CB1Z SDP-B转接板
- CN0272 SDP评估软件
- EVAL-CFTL-6V-PWRZ直流电源或同等6 V/1 A台式电源
- 400 nm至1050 nm光源

开始使用

将CN0272评估软件光盘放进PC的光盘驱动器，加载评估软件。打开**我的电脑**，找到包含评估软件的驱动器。

功能框图

电路框图见图1，完整的电路原理图见**EVAL-CN0272-SDPZ-PADSSchematic-RevC.pdf**文件。此文件位于CN0272设计支持包中。

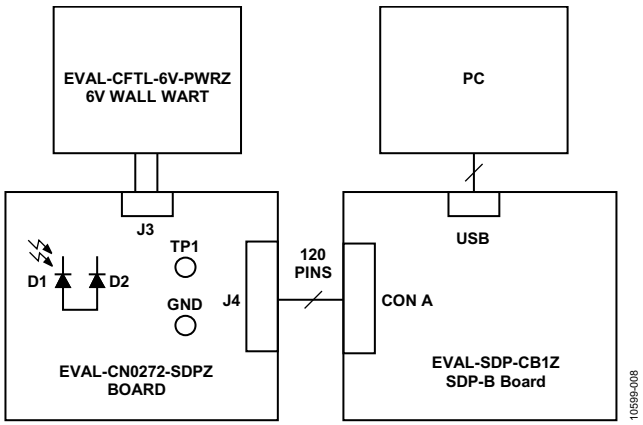


图8. 测试设置框图

设置

EVAL-CN0272-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z转接板(SDP-B)上的**CON A**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个6 V电源连接到电路板上的+6 V和GND引脚。如果有6 V壁式电源适配器，可将其连接到板上的管式连接器，代替6 V电源。SDP-B板附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到SDP-B板上的微型USB连接器。

测试

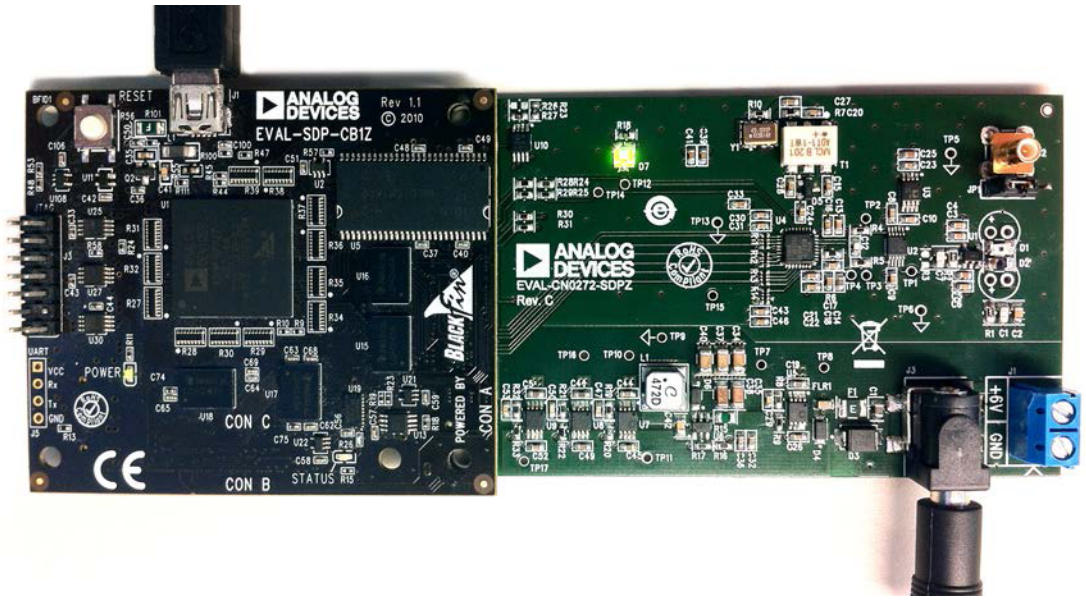
为连接到EVAL-CN0272-SDPZ电路板的6 V电源(或“壁式电源适配器”)通电。启动评估软件，并通过USB电缆将PC连接到SDP-B板上的微型USB连接器。

一旦建立USB通信，就可以使用SDP-B板来发送、接收、捕捉来自EVAL-CN0272-SDPZ板的并行数据。

图9显示EVAL-CN0272-SDPZ评估板连接SDP板的照片。有关SDP-B板的信息，请参阅EVAL-CN0272-SDPZ SDP-B用户指南。

注意，光电二极管D2用于暗电流补偿，其覆有光学不透明环氧树脂(EPO-TEK 320)材料，当D1受到激励时，可防止D2产生输出电流。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0272软件用户指南。



10569-009

图9. 连接到EVAL-SDP-CB1Z SDP-B板的EVAL-CN0272-SDPZ评估板

针对原型开发的连接

EVAL-CN0272-SDPZ评估板设计用于EVAL-SDP-CB1Z SDP-B板，但任何微处理器都可与AD9629-20的并行外设接口(PPI)实现对接。为使另一个控制器能与EVAL-CN0272-SDPZ评估板一同使用，第三方必须开发相应的软件。

目前已有一些转接板能实现与Altera或Xilinx现场可编程门阵列(FPGAs)的接口。利用Nios驱动器，Altera的BeMicro SDK板能配合BeMicro SDK/SDP转接板一同使用。任何集成FMC连接器的Xilinx评估板均可与FMC-SDP转接板一同使用。

了解详情

CN0272 Design Support Package:

http://www. analog. com/CN0272-DesignSupport

SDP-B User Guide

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

Kester, Walt, Wurcer, Scott, Kitchin, Chuck. *High Impedance Sensors,* Practical Design Techniques for Sensor Signal Conditioning, Section 5, 1999.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-068 Tutorial, *Difference and Current Sense Amplifiers*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

CN-0125, *High Precision, Low Power, Low Cost Pulse Oximeter Infrared and Red Current Sinks Using the ADA4505-2 10 µA Zero Input Crossover Distortion Op Amp, ADR1581 Precision Shunt Voltage Reference, and ADG1636 Dual SPDT Switches,* Analog Devices.

DiffAmpCalc™: Differential Amplifier Calculator

Analog Photodiode Wizard

Analog Devices Pulse Oximetry Products

SFH-2701 PIN Photodiode, OSRAM Opto Semiconductors GmbH

Photodiode Characteristics and Applications, Application Note, OSI Optoelectronics, 12525 Chadron Ave, Hawthorne, CA 90250

数据手册和评估板

CN-0272 Circuit Evaluation Board (EVAL-CN0272-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD8065 Datasheet

AD8475 Datasheet

ADR441 Datasheet

AD9629-20 Datasheet

修订历史

2012年12月—修订版0至修订版A

更改测试部分 6

2012年11月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10599sc-0-12/12(A)

ANALOG DEVICES

参考电路 CN-0273

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0273.

连接/参考器件	
ADA4817-2	低噪声、1 GHz FastFET双通道运算放大器
ADA4830-1	高速差动放大器，输入具有电池短路保护功能

具有低输入偏置电流和高交流共模抑制性能的高速FET输入仪表放大器

评估和设计支持

电路评估板

CN-0273电路评估板(EVAL-CN0273-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款高速FET输入、增益为5的仪表放大器，具有35 MHz宽带宽和10 MHz时55 dB的出色交流共模抑制(CMR)性能。该电路适用于需要高输入阻抗、快速仪表放大器的应用，包括RF、视频、光学信号检测和高速仪器仪表。高CMR和高带宽特性还使其成为宽带差分线路接收器的理想选择。

大多数分立式仪表放大器需要昂贵的匹配电阻网络才能获得高CMR性能；然而，该电路使用一个集成式差动放大器以及片内匹配电阻改善性能、降低成本，并最大程度减少印刷电路板(PCB)布局面积。

图1中的复合式仪表放大器电路具有下列性能：

- 失调电压： 4 mV(最大值)
- 输入偏置电流： 2 pA(典型值)
- 输入共模电压： −3.5 V至+2.2 V(最大值)
- 输入差分电压： ±3.5 V/G1(最大值)，G1表示第一级增益
- 输出电压摆幅： 0.01 V至4.75 V(典型值，150 Ω负载)
- −3 dB带宽： 35 MHz(典型值，G = 5)
- 共模抑制： 55 dB(典型值，10 MHz)
- 输入电压噪声： 10 nV/√Hz(典型值，100 kHz RTI)
- 谐波失真： −60 dBc(10 MHz，G = 5，V_{OUT} = 1 V p-p，R_L = 1 kΩ)

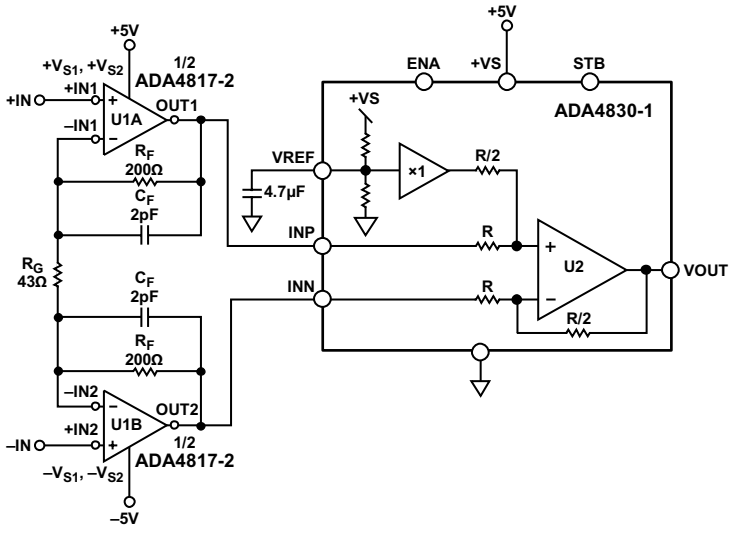


图1. 高速FET输入仪表放大器(注意： 未显示电源去耦)

Rev. B

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

大多数全集成式仪表放大器采用双极性或互补双极性工艺制造，并针对低频应用优化，具有50 Hz或60 Hz下的高CMR性能。然而，用于视频和RF系统中放大高速信号并提供高频噪声信号共模抑制特性的宽带宽仪表放大器的需求正不断增长。

需要用到极高速度、宽带宽的仪表放大器时，一种常见的方法是使用两个高输入阻抗的分立式运算放大器来缓冲并放大第一级的差分输入信号，然后在第二级中将单个放大器配置为差动放大器，以便提供差分至单端转换。该配置通常称为三运放仪表放大器。这种方法需要使用4个相对昂贵的精密匹配电阻，以达到良好的CMR性能。如果匹配有误差，则最终输出也会产生误差。

图1所示电路能够解决这一问题。该电路使用ADA4830-1集成式高速差动放大器。激光调整薄膜电阻以极高的精度匹配，因此无需使用4个相对昂贵的精密匹配外部电阻。

此外，使用高速双通道ADA4817-2作为输入级放大器，允许复合式仪表放大器提供高达80 MHz的带宽，同时电路总增益为2.5。

采用4 mm × 4 mm LFCSP单封装的双通道ADA4817-2放大器和集成式ADA4830-1差动放大器可极大地减少电路板空间，从而降低大型系统的设计成本。

该电路可在噪声环境中使用，因为ADA4817-2和ADA4830-1均提供低噪声以及高频下出色的CMR性能。

电路描述

该电路基于传统的三运放仪表放大器拓扑，两个运算放大器用于输入增益级，一个差动放大器用于输出级。该电路增益为5，带宽为35 MHz。

FET放大器输入增益级

ADA4817-2(双通道)FastFET放大器是具有FET输入的单位增益稳定、超高速电压反馈型放大器。这些放大器采用ADI公司的专有超快速互补双极性(XFCB)工艺制造，工作噪声极低，输入阻抗非常高且速度快，适合要求高速和高源阻抗的应用。

ADA4817-2运算放大器配置为共享RG增益电阻。对于差分输入，电路增益为$1 + 2R_F/R_G$。采用共模输入时，无电流流过R_G增益电阻。因此，该电路在共模输入时用作缓冲器。随后，第二级差动放大器可有效移除共模输入。

ADA4817-2的单位增益带宽积fu等于410 MHz。其闭环带宽可通过下式近似计算：

$$f_{-3\,dB} = f_U/G1$$

其中，*G1*为第一级的增益。

对于该电路而言，由于第一级闭环增益为10，因此−3 dB带宽估算值为41 MHz。该值非常接近35 MHz的测试带宽。

PCB板上的寄生电容和容性负载可能会使第一增益级振荡。使用低数值的反馈电阻，并使用反馈电容，可缓解这一问题。

本电路选用了200 Ω的反馈电阻。反馈电容C_F为2 pF，具有最佳带宽平坦度。

差动放大器和CMR

ADA4830-1是高速差动放大器，具有宽共模电压范围，兼具高速和精密特性。它提供0.5 V/V的固定增益，−3 dB带宽为84 MHz。通过片内激光调整电阻，10 MHz时该器件的CMR典型值为55 dB。

CMR是仪表放大器极为重要的规格参数，主要取决于第二级差动放大器使用的4个电阻的比率匹配，如图2所示。

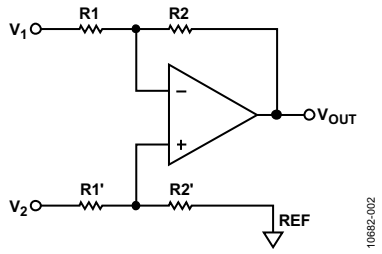


图2. 差动放大器

通常，最差情况下的CMR由下式给出：

$$CMR\ (\text{dB}) = 20\log\left[\frac{1 + R2/R1}{4Kr}\right]$$

其中，*Kr*是以小数表示的单个电阻容差。上述等式表示最差情况下的CMR为34 dB，其中4个电阻具有相同的标称值(1%容差)。该电路采用单芯片ADA4830-1差动放大器而非分立式电阻，放大器片内集成激光调整薄膜电阻，因此具有出色的CMR性能并节省PCB空间。直流时CMR是65 dB，10 MHz时CMR是55 dB。

差分和共模电压考虑因素

若要最大化输入电压范围并简化电源要求，则电路第一级采用±5 V电源，而第二级采用+5 V。最大差分输入范围由ADA4817-2的输出摆幅决定。采用±5 V电源时，ADA4817-2输出摆幅为±3.5 V。因此，允许的最大差分输入为±3.5 V/G1，其中G1表示第一级增益。请注意，需在允许的最大差分输入和第一级闭环增益之间作出权衡。

下一步，分析共模电压限制。ADA4817-2输入端的共模电压必须位于$-V_S$至$+V_S$ − 1.8 V之间，即采用±5 V电源时范围为−5 V至+2.2 V。采用±5 V电源时，ADA4817-2的输出摆幅限制为±3.5 V(参考ADA4817-2数据手册)。因此，ADA4817-2的输出摆幅将电路的负输入共模电压限制为−3.5 V，从而复合电路允许的输入共模范围为−3.5 V至+2.2 V。

若要从该电路获得高性能，必须采用良好的布局、接地和去耦技术。有关PCB布局详情，请参考指南MT-031、指南MT-101以及“高速印刷电路板布局实用指南”一文。另外，ADA4817-2数据手册和ADA4830-1数据手册中还提供了布局指南。

电路性能

测试该复合电路的4个最重要参数：CMR、−3 dB带宽、折合到输入端的噪声以及谐波失真，测试结果见图3至图6。

图3显示复合电路的CMR为−65 dB(直流)，以及−55 dB (10 MHz)。图4显示增益为5时的带宽为35 MHz，输出负载为100 Ω。图5显示100 kHz时，该复合电路折合到输入的噪声仅为10 nV/√Hz，并且较高频率下的平带噪声为8 nV/√Hz。图6显示10 MHz时，电路的THD为60 dBc(V_{OUT} =1 V p-p，R_L = 1 kΩ)。

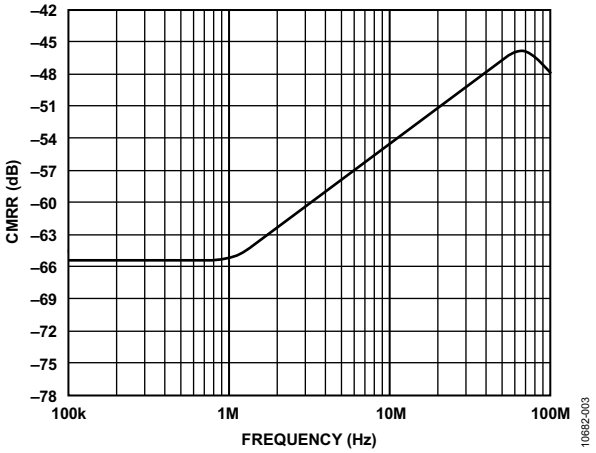


图3. CN-0273 CMR

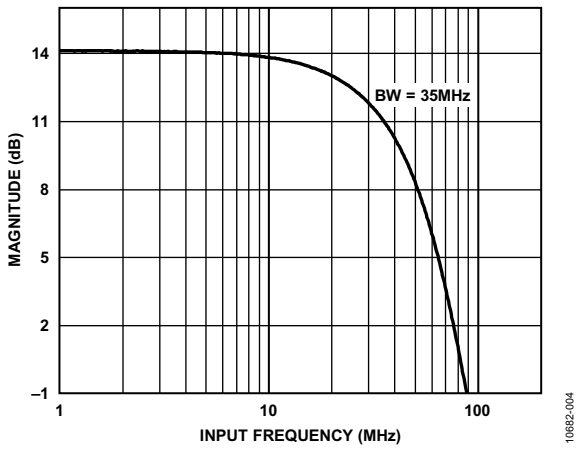


图4. 复合电路的频率响应(V_{OUT} = 1 V p-p，R_L = 100 Ω)

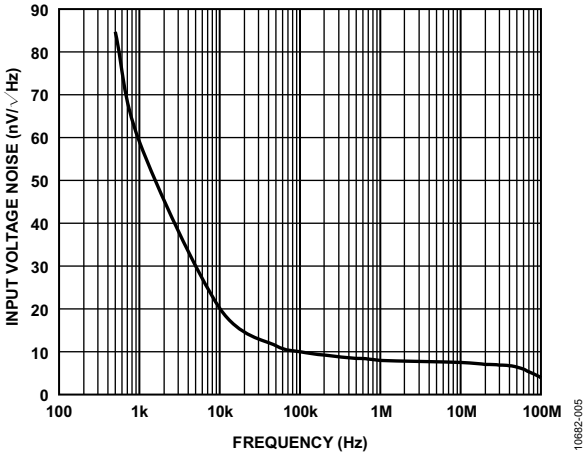


图5. 复合电路折合到输入的电压噪声

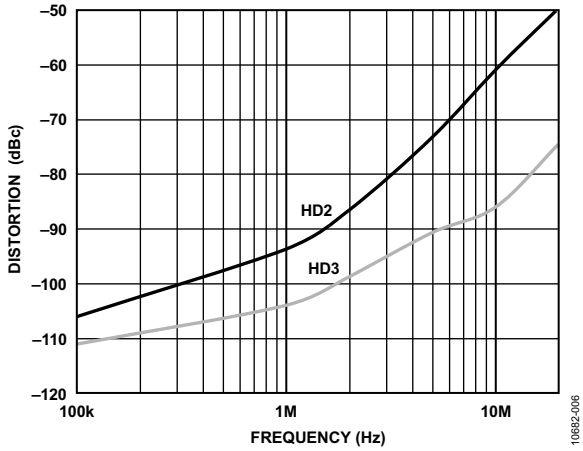


图6. 二次(HD2)和三次(HD3)谐波失真(V_{OUT} = 1 V p-p，R_L = 1 kΩ)

常见变化

通过增益电阻值R_G，可方便地配置该电路的总增益，如图1所示。请注意，总增益越大，电路带宽越窄。

可在速度较低的应用中使用AD8274代替第二级中的差动放大器。AD8274差动放大器具有固定的增益2，因此电路可获得更高的总增益。

若要增加输入共模范围和差分范围，可使用±12 V供电且单位增益带宽为145 MHz的轨到轨高速FET输入放大器，如AD8065/AD8066。

电路评估与测试

可以利用信号发生器和示波器轻松评估该电路。该板采用传统放大器测试方式，通过网络分析仪进行测试。完整原理图和PCB布局，请参考CN0273-设计支持包。电路板的照片如图7所示。

请注意，图3中的CMRR数据在0 V差分输入电压情况下获得。图4中的带宽数据和图6中的失真数据在共模电压为0 V的平衡差分驱动源情况下获得。

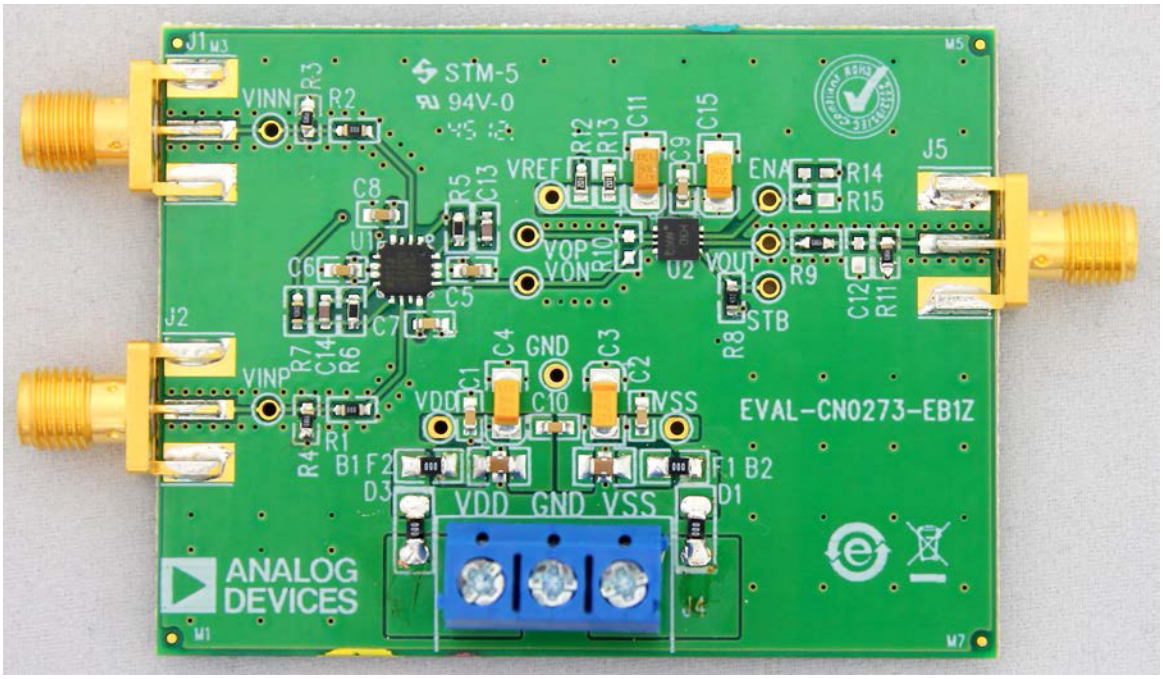


图7. EVAL-CN0273-EB1Z评估板照片

了解详情

CN-0273 Design Support package:
http://www.analog.com/CN0273-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-061 *Tutorial, Instrumentation Amplifier (In-Amp) Basics,* Analog Devices.

MT-063 *Tutorial, Basic Three Op Amp In-Amp Configurations,* Analog Devices.

MT-064 *Tutorial, In-Amp DC Sources,* Analog Devices.

MT-068 *Tutorial, Difference and Current Sense Amplifiers,* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

A Designer's Guide to Instrumentation Amplifiers, Analog Devices.

数据手册和评估板

CN-0273 Circuit Evaluation Board (EVAL-CN0273-EB1Z)

ADA4817-2 Data Sheet

ADA4830-1 Data Sheet

修订历史

2013年8月—修订版A至修订版B

更改图7 4

2013年5月—修订版0至修订版A

更改"电路评估与测试"部分 4

2012年10月—版本0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10682sc-0-8/13(B)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0274.

连接/参考器件	
ADXL362	Nanopower、三轴、±2 g/±4 g/±8 g 数字输出MEMS加速度计
ADP195	采用反向电流阻挡的逻辑控制型高端电源开关

超低功耗独立运动开关

评估和设计支持

电路评估板

CN-0274电路评估板(EVAL-CN0274-SDPZ)

系统演示平台(EVAL-SDP-CS1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路采用一个三轴ADXL362数字加速度计和ADP195高端电源开关来构建一个超低功耗、对运动敏感的开关。

ADXL362是一款超低功耗三轴加速度计，在唤醒模式下的功耗不足100 nA。与使用功率占空比来实现低功耗的加速度计不同，ADXL362没有通过欠采样混叠输入信号；它在全数据速率下进行持续采样。还有一个片内、12位温度传感器，精度可达±0.5°。

ADXL362的输出分辨率为12位支持±2 g、±4 g及±8 g三种工作范围，±2 g范围内的分辨率为1 mg/LSB。噪声电平要求低于480 μg/√Hz的应用可以选择两个低噪声模式(低至120 μg/√Hz)之一，电源电流增加极小。

ADXL362的最小额定工作温度范围是−40°C至+85°C，并提供16引脚陶瓷基板栅格阵列(LGA)封装。

ADP195是一款高端负载开关，采用1.1 V至3.6 V电源供电，可防止电流反向从输出端流向输入端。该器件内置一个低导通电阻P沟道MOSFET，后者支持1.1 A以上的连续负载电流并可将功率损耗降至最低。

这种器件组合针对控制负载功率的独立运动开关提供了业界领先的低功耗解决方案。

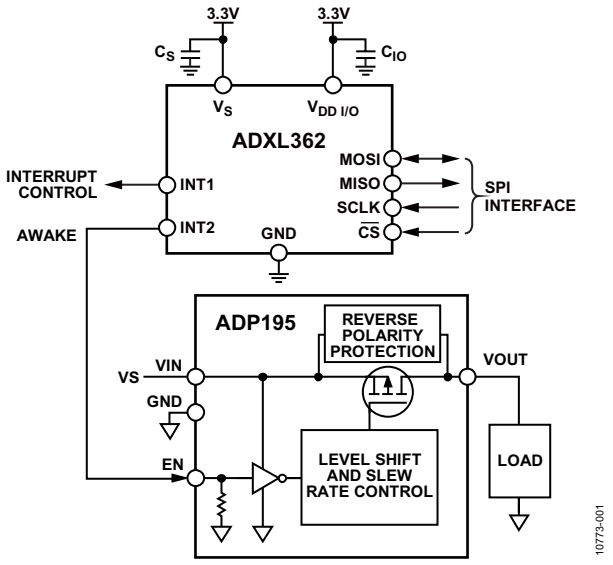


图1. 超低功耗独立运动开关(原理示意图：未显示去耦和所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

电路描述

ADXL362基本工作原理

ADXL362是一款三轴、超低功耗加速度测量系统，能够测量动态加速度(由运动或冲击导致)和静态加速度(即重力)。

传感器的移动元件为多晶硅表面微加工结构(也称为梁)，置于硅晶圆顶部。多晶硅弹簧悬挂于晶圆表面的结构之上，提供加速度力量阻力。

结构偏转由差分电容进行测量。每个电容均由独立固定板和活动质量块连接板组成。任何加速度均会使梁偏转、差分电容失衡，从而使传感器输出的幅度与加速度成比例。相敏解调用于确定加速度的幅度和极性。

工作模式

ADXL362的三种基本工作模式为待机、测量和唤醒。

- 将ADXL362置于待机模式可以暂停测量，并将功耗降至10 nA。会保留所有待处理数据或中断，但不会处理新的信息。ADXL362以待机模式上电，上电时所有传感器功能均关闭。
- 测量模式是ADXL362的正常工作模式。在此模式下，器件会持续读取加速度数据。采用2.0 V电源供电时，在输出数据速率高达400 Hz的整个范围内，该加速度计的功耗都低于3 μA。在此模式下工作时，可以使用介绍的所有功能。作为超低功耗加速度计，ADXL362能够以12.5 Hz(最小值)至400 Hz(最大值)的数据速率持续输出数据，同时功耗仍然低于3 μA。由于能够以所有数据速率针对其传感器的全部带宽持续采样，因此ADXL362不会出现欠采样和混叠现象。
- 唤醒模式非常适合以极低功耗(电源电压为2.0 V时功耗为270 nA)简单地检测是否存在运动。唤醒模式在实施运动激活开关时尤其有用，可让系统的其余部分保持关断，直至检测到运动。在唤醒模式下，每秒只进行6次加速度测量，以确定是否存在运动，这样可将功耗降至非常低的水平。在唤醒模式下，除了活动定时器，可以使用加速度计的其它所有功能。可访问所有寄存器，也可从器件中获取实时数据。

CN0274评估软件采用ADXL362的唤醒模式。也就是说，检测到运动之前，ADXL362会保持休眠状态，而一旦检测到运动就会进入测量模式。

功率/噪声权衡

ADXL362提供了几个用于降低噪声的选项，但使用时会造成功耗略微增加。

带宽为100 Hz时，ADXL362在正常工作状态下的噪声性能通常为7 LSB rms，这对于大多数应用都合适，具体取决于带宽和所需的分辨率。对于要求噪声更低的情况，ADXL362提供了两种低噪声工作模式，以略微增加功耗为代价来降低噪声。

表1. ADXL362噪声与功耗的关系

模式	噪声(μg/vHz，典型值)	功耗(μA，典型值)
正常工作	380	2.7
低噪声	280	4.5
超低噪声	175	15

表1显示了正常工作模式以及两种低噪声模式下的功耗值和噪声密度，其中电源电压典型值为3.3 V。

CN0274评估软件采用ADXL362的正常工作噪声模式。

运动检测

ADXL362的内置逻辑可检测到运动(加速度超过特定阈值)和静止(加速度未超过特定阈值)。

对运动或静止事件的检测由状态寄存器指示，也可配置用于产生中断。此外，器件的运动状态(即器件是在运动还是静止)通过AWAKE bit指示。

加速度计处于测量模式或唤醒模式时，可以使用运动和静止检测。

运动检测

加速度在用户指定的一段时间内始终高于指定阈值时，即检测到运动事件。有两种运动检测事件：绝对运动检测和参考运动检测。

- 使用绝对运动检测时，将加速度样本与用户设置的阈值进行比较，以确定是否存在运动。例如，如果阈值设为0.5 g，任意轴上的加速度为1 g并且持续时间超过了用户定义的运动时间，则置位运动状态。在许多应用中，根据与参考点或方位的偏差进行运动检测优于根据绝对阈值进行运动检测。由于这样可消除重力导致的静态1 g对运动检测的影响，因此会特别有用。加速度计静止时，虽然本身没有在运动，但其输出仍然可以达到1 g。使用绝对运动检测时，如果阈值设为小于1 g，立刻就能检测到运动。
- 在参考运动检测模式下，当加速度样本在用户定义的时间段内比内部定义的参考值至少高出用户设置的数量时，则检测到运动。启用运动检测后会计算参考值，并且获取的第一个样本将用作参考点。只有加速度与此初始方位的偏差足够大时，才会检测到运动。参考配置使运动检测非常敏感，甚至可以检测到最细微的运动事件。

CN0274评估软件在搜索运动时采用参考工作模式。

静止检测

加速度在指定的时间段内始终低于指定阈值时，即检测到静止事件。有两种非运动检测事件：绝对静止检测和参考静止检测。

- 使用绝对静止检测时，在用户设置的时间内将加速度样本与用户设置的阈值进行比较，以确定是否不存在运动。
- 使用参考静止检测时，则在用户定义的时间内将加速度样本与用户指定的参考进行比较。器件首次进入唤醒状态时，第一个样本将用作参考点，并且围绕该点应用阈值。如果加速度保持在阈值范围内，器件将进入休眠状态。如果加速度值超出阈值范围，该点将用作新的参考，然后针对该点重新应用阈值。

CN0274评估软件在搜索静止时采用参考工作模式。

链接运动和静止检测

可以同时使用运动和静止检测功能，然后通过主机处理器手动处理，或者也可以配置为通过多种方式进行交互：

- 在默认模式下，运动和静止检测功能都处于使能状态，并且所有中断都必须由主机处理器处理；也就是说，处理器必须读取每个中断，然后才能清零并再次使用。
- 在链接模式下，运动和静止检测功能彼此链接，以致在任意给定时间都只有一项功能处于使能状态。一旦检测到运动，就会认为器件处于运动或唤醒状态，然后不再搜索运动：下一个事件预期为静止，因此只有静止检测起作用。如果检测到静止，则认为器件处于静止或休眠状态。此时下一个事件预期为运动，于是只有运动检测起作用。在此模式下，主机处理器必须处理每个中断，然后使能下一操作。
- 在环路模式下，运动检测的工作方式与上文所述链接模式相同；但是，无需由主机处理器处理中断。此配置简化了常用运动检测的实施，并且通过减少总线通信功耗而增强了省电效果。
- 如果在链接模式或环路模式下使能自动休眠模式，则在检测到静止事件后，器件会自主进入唤醒模式，而一旦检测到运动事件，则重新进入测量模式。

CN0274评估软件采用自动休眠和环路模式来演示ADXL362的功能。

AWAKE Bit

AWAKE bit是一个状态位，用于指示ADXL362是处于唤醒状态还是休眠状态。检测到运动条件表明器件处于唤醒状态，检测到静止条件则表明器件处于休眠状态。

唤醒信号可映射至INT1或INT2引脚，因此可用作状态输出，以便根据加速度计的唤醒状态连接下游电路的电源或断开其电源连接。与环路模式一起使用时，此配置可以实现一种微小的自主运动激活开关。

如果下游电路的导通时间在可接受范围内，则这种运动开关配置能够消除应用中其余部分的待机功耗，从而显著降低系统级功耗。这种待机功耗通常会超过ADXL362的整个功耗范围。

中断

ADXL362的一些内置功能可触发中断，以便针对某些状态条件向主机处理器发出提醒。

通过设置INTMAP1和INTMAP2寄存器中的适当位，可将中断映射至两个指定输出引脚(INT1和INT2)之一(或两者)。所有功能都可以同时使用。如果多个中断映射至一个引脚，则中断的OR组合决定该引脚的状态。

如果没有功能映射至某个中断引脚，则该引脚自动配置为高阻抗状态(高阻态)。引脚也会在复位后进入此状态。

检测到特定状态条件时，则会激活该条件映射至的引脚。默认情况下，引脚配置为高电平有效，因此激活后引脚会变为高电平。不过，通过在适当的INTMAP寄存器中设置INT_LOW引脚，可以将配置切换为低电平有效。

INT引脚可连接到主机处理器的中断输入端，并以中断程序对中断作出响应。由于多个功能可映射至同一个引脚，STATUS寄存器可用于确定导致中断触发的具体条件。

CN0274评估软件对ADXL362的配置为：检测到运动后，INT1引脚为高电平；检测到静止后，INT1引脚为低电平。

测试结果

所有测试均使用EVAL-CN0274-SDPZ和EVAL-SDP-CS1Z执行。演示器件的功能时，运动阈值设置为0.5 g，静止阈值设置为0.75 g，而静止样本数量设置为20。搜索运动时，只需任意轴上的一个加速度样本越过阈值。

开始时，将电路定位为电池组与桌子贴合，印刷电路板(PCB)可沿任意方向缓慢旋转90°，从而在接近与初始方位垂直的位置这一过程中使得加速度越过阈值。

图2显示了CN0274评估软件的屏幕截图，其中ADXL362起初处于休眠状态并搜索运动。接着，样本11越过阈值时，ADXL362进入唤醒状态并开始搜索静止。阈值进行调整，以表明器件正在搜索静止。

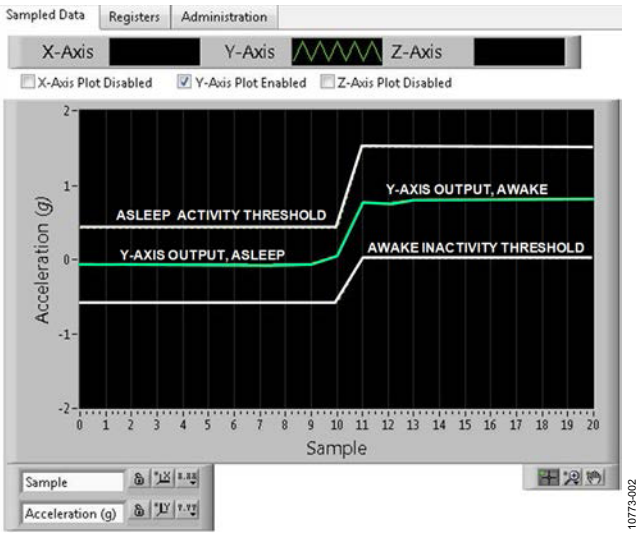


图2. 评估软件输出的屏幕截图

为了更好地展示，已利用图上的单选按钮禁用了X轴和Z轴曲线。

ADP195的输出(或中断引脚本身)通过数字万用表测量。ADXL362处于唤醒状态时，中断变为高电平并将ADP195的EN引脚驱动至高电平，进而将MOSFET的栅极驱动至低电平，从而导致开关闭合，这样就会接通任意下游电路与电源的连接。相反，ADXL362处于休眠状态时，中断会将ADP195的EN引脚驱动至低电平，进而将MOSFET的栅极驱动至高电平，从而导致开关断开。

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本系统的PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局和接地的详细论述，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。

ADXL362的电源应当用1 μF和0.1 μF电容去耦，以适当抑制噪声并减小纹波。这些电容应尽可能靠近器件。对于所有高频去耦，建议使用陶瓷电容。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。通过数字地将时钟及其它快速开关数字信号屏蔽起来，使之不影响电路板的其它器件。PCB的照片如图3所示。

有关本电路笔记的完整设计支持包，请访问www.analog.com/CN0274-DesignSupport。

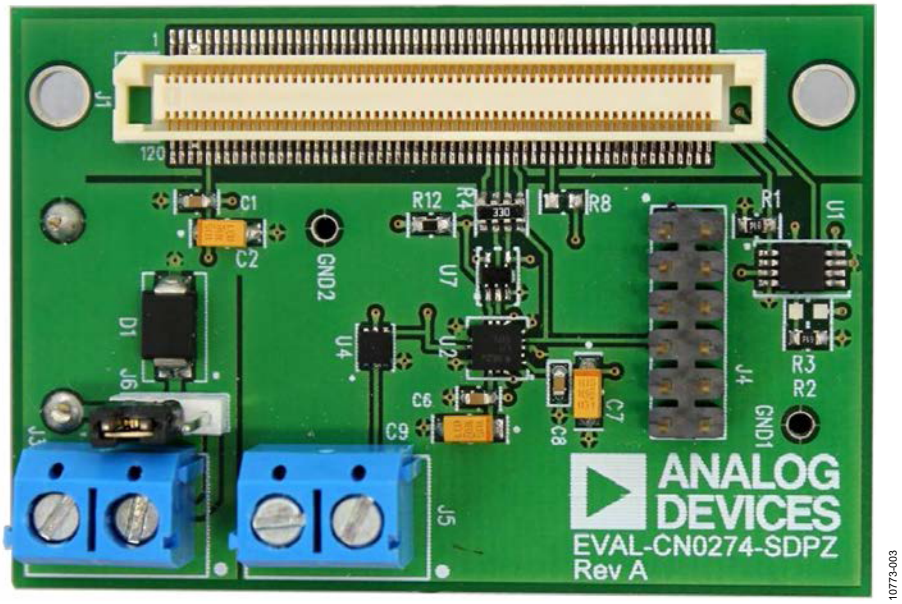


图3. EVAL-CN0274-SDPZ PCB照片

常见变化

ADXL362内置自由落体检测功能。通过写入定制软件，可使用非运动中断来实施此功能。

当物体处于真正的自由落体状态时，所有轴上的加速度都是0 g。因此，自由落体检测的实现方式是查找特定时间段内所有轴上的加速度都降至特定阈值以下(接近0 g)。

通过设置非运动阈值(300 mg至600 mg)和非运动时间(150 ms至350 ms)，可将ADXL362用作自由落体检测器。这些值的寄存器设置视器件的g范围设置而定。

电路评估与测试

本电路使用EVAL-SDP-CS1Z系统演示平台(SDP)评估板和EVAL-CN0274-SDPZ电路板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。

EVAL-CN0274-SDPZ包含要评估的电路，如本笔记所述。EVAL-SDP-CS1Z与CN0274评估软件一起使用，可从EVAL-CN0274-SDPZ获取数据。

由于ADXL362在休眠和唤醒状态下功耗都相对较小，因此可以利用EVAL-SDP-CS1Z中接出的数字数据线为EVAL-CN0274-SDPZ供电。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC
- EVAL-CN0274-SDPZ评估板
- EVAL-SDP-CS1Z评估板
- CN0274评估软件
- 电源：3.0 V或2节AAA电池。

开始使用

将CN0274评估软件光盘放入PC，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

测试设置框图参见图4，电路原理图参见**EVALCN0274-SDPZ-SCH-RevA.pdf**文件。此文件位于CN0274设计支持包中。

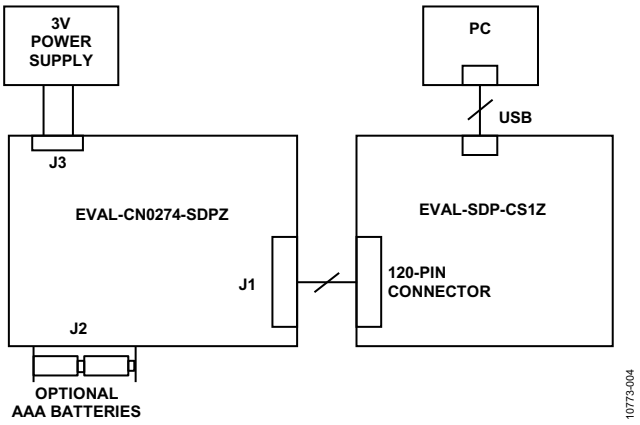


图4. 测试设置框图

设置

将CN0274评估软件上的120引脚连接器连接到EVAL-SDP-CS1Z上的连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

在断电情况下，将3.0 V电源连接到J3连接器。或者，也可使用PCB底部的连接器J2，以便通过两节AAA电池为整个电路供电。将EVAL-SDP-CS1Z附带的USB电缆连接到PC上的USB端口。注意：此时请勿将该USB电缆连接到SDP板上的mini-USB连接器。

测试

为J3螺纹接线端子通电，或在PCB底部的J2连接器中放置电池(将跳线J6移至左侧以方便电池供电)。启动CN0274评估软件，并通过USB电缆将PC连接到EVAL-SDP-CS1Z上的mini-USB连接器。

一旦USB通信建立，就可以使用EVAL-SDP-CS1Z来发送、接收和捕捉来自EVAL-CN0274-SDPZ的串行数据。

有关EVAL-SDP-CS1Z的信息，请参阅SDP用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅软件的**Readme**文件：www.analog.com/CN0274- UserGuide。

了解详情

CN-0274 Design Support Package:
http://www.analog.com/CN0274-DesignSupport

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

AN-688 Application Note, *Phase and Frequency Response of iMEMS Accelerometers and Gyros*, Analog Devices

数据手册和评估板

CN0274 Circuit Evaluation Board (EVAL-CN0274-SDPZ)

System Demonstration Platform (EVAL-SDP-CS1Z)

ADXL362 Data Sheet

ADP195 Data Sheet

ADP195 Evaluation Board

修订历史

2012年9月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10773sc-0-9/12(0)

ANALOG DEVICES

参考电路 CN-0275

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0275.

连接/参考器件	
AD8147	用于宽带视频的三路视频驱动器
AD8122	具有可调线路均衡特性的三通道差分接收器
AD8120	三通道偏斜补偿视频延迟线，内置模拟和数字控制功能

支持通过UTP传输视频的完整宽带驱动器和接收器解决方案，针对RGB、YPbPr及其他

评估和设计支持

电路评估板

EVAL-CN0275-EB1Z(包括EVAL-CN0275-TX-EBZ发射板和EVAL-CN0275-RX-EBZ接收板)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

无屏蔽双绞线(UTP)——如Category-5e (Cat-5e)——最初设计为传输局域网(LAN)流量，现已成为其他许多信号传输应用的经济型解决方案，因为它具有可观的性能和低成本优势。这些应用均为传输宽带视频信号的系统，它们采用4对双绞线中的3对传输红、绿、蓝(RGB)电脑视频信号或亮度和两个色差(YPbPr)、高清分量视频信号。视频信号消隐间隔中可嵌入所需的水平和垂直同步脉冲，这些脉冲亦可在3对双绞线中作为共模差分信号传输。这些系统经常包含视频交叉点开关，并用于将小部分视频信号源分发至许多显示器(如数字标牌)，或将大部分视频信号源分发至几个显示器，如键盘-视频-鼠标(KVM)网络。

通过UTP电缆传输的信号主要受三个损害的影响导致视频质量下降

- 集肤效应造成限带非线性，导致信号消散和高频信号成分损失。该损害导致图像锐度下降并出现暗条纹。
- 阻性损耗带来低频扁平损耗，造成图像对比度下降。
- 用于减少线对间串扰的对绞率(走线长度)不同，导致4对双绞线之间存在延迟偏斜。由于接收到的3路信号在时间上存在对准误差，导致延迟偏斜产生接收图像的色彩误差。

图1所示的方案通过采用AD8122三路接收器/均衡器以克服这些损害，恢复视频的高频内容，同时提供平坦的增益。AD8120三路偏斜补偿模拟延迟线，在两路最先到达的信号中加入延迟，使得三路接收信号在时间上正确排列。AD8147三路驱动器提供视频源信号所需的单端至差分转换。

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

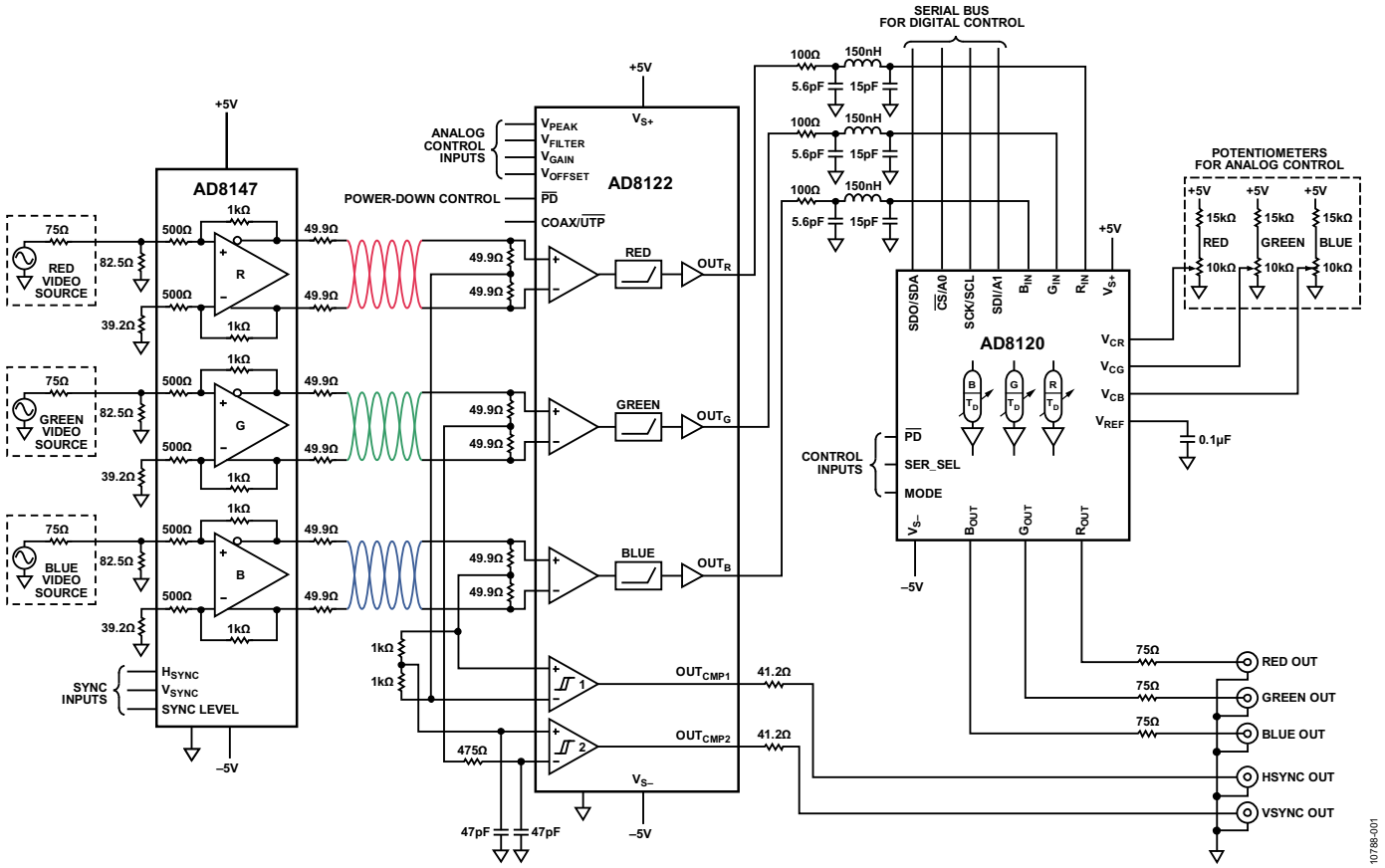


图1. 均衡与延迟补偿UTP驱动器和接收器(原理示意图：未显示所有引脚、连接和去耦)

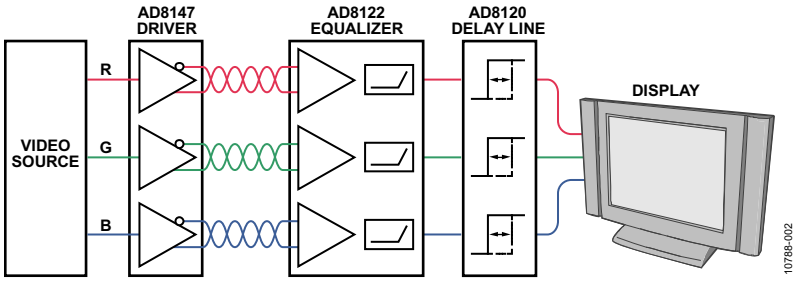


图2. 通过UTP传输视频的系统简化框图

电路描述

图1所示视频传输系统采用RGBHV视频信号，其中RGB表示红、绿、蓝视频信号，HV表示独立水平和垂直同步脉冲信号。因此，总共5路信号通过3对双绞线电缆传输。

视频系统性能以时序描述最为合适，并且最重要的参数是阶跃响应建立时间。视频显示的两个像素之间的传输通常是阶跃函数，且每一像素持续一段特定的时间。理想情况下，视频的阶跃响应最终值误差应小至忽略不计(低于满量程约46 dB，或3.5 mV)，为像素时间的一小部分(对于60 Hz时的UXGA，约为6 ns)。虽然某些频域性能指标很重要，但最重要的是这些指标如何在时域内影响视频信号。例如，系统带宽必须足够高，以产生上升时间满足建立时间要求的阶跃响应。然而，单有带宽还不够，因为振铃、过冲和响应迟缓，甚至宽系统带宽具有的短上升时间，都可产生极大的建立误差。系统简化框图见图2。

驱动器

RGB信号通常源自75 Ω单端、源接端电压源，且需要75 Ω负载端。在负载上，正确端接的信号幅度通常在0 mV和700 mV间变化。若要通过UTP传输RGB信号，则信号需进行单端模式至平衡(差分)模式的转换，然后放大2倍以考虑由于UTP源和负载端造成的6 dB损耗。这可通过使用三路差分驱动器轻松实现，如AD8147。

AD8147根据以下等式提供额外的特性以编码TTL逻辑电平、三路输出共模电压(V_{OCM})上的水平和垂直同步脉冲信号：

$$Red\ V_{OCM} = \frac{K}{2}\left(V_{SYNC} - H_{SYNC}\right) + V_{MIDSUPPLY}$$

$$Green\ V_{OCM} = \frac{K}{2}\left(-2V_{SYNC}\right) + V_{MIDSUPPLY}$$

$$Blue\ V_{OCM} = \frac{K}{2}\left(V_{SYNC} + H_{SYNC}\right) + V_{MIDSUPPLY}$$

其中：

K表示中间电源电压($V_{MIDSUPPLY}$)时共模脉冲电压的峰值偏差。V_{SYNC}和H_{SYNC}是单位加权项，对于逻辑1为+1，对于逻辑0为−1。这种编码方案产生数值为零的净交流共模电压，减少来自电缆的共模电磁辐射。

驱动器评估板包含安装单端至差分模式转换和同步脉冲编码所需的全部信息，包括K的调节。

接收机

UTP电缆的集肤效应产生随频率增加的传输损耗，导致接收信号呈现圆形且分散，并且简单电缆电阻导致电缆的扁平阻性损耗。图3通过对比300米长的UTP全摆幅视频阶跃响应与输入电缆的阶跃信号，展示了这些效应。

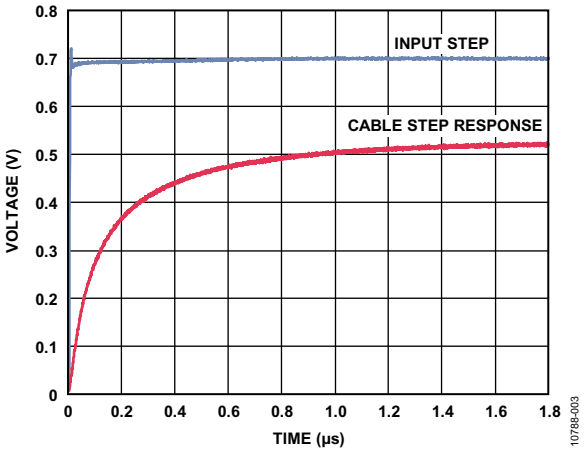


图 3. 300米Cat-5e非均衡电缆的阶跃响应

AD8122是三路均衡器，进行差分至单端模式转换，针对信号损坏具有高共模抑制和补偿。图4表示均衡器输出的正确阶跃信号，建立至1%误差所需时间少于70 ns。注意图4中的时间刻度以纳秒为单位。

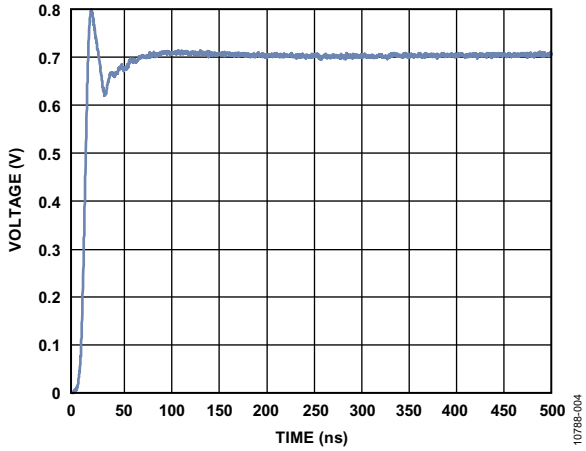


图4. 300米Cat-5e电缆均衡阶跃响应(注意时间单位为ns)

对于频域而言，图5表示长度为100英尺至1000英尺的Cat-5e电缆的频率响应，长度以100英尺递增，限带效应和扁平损耗极为明显。

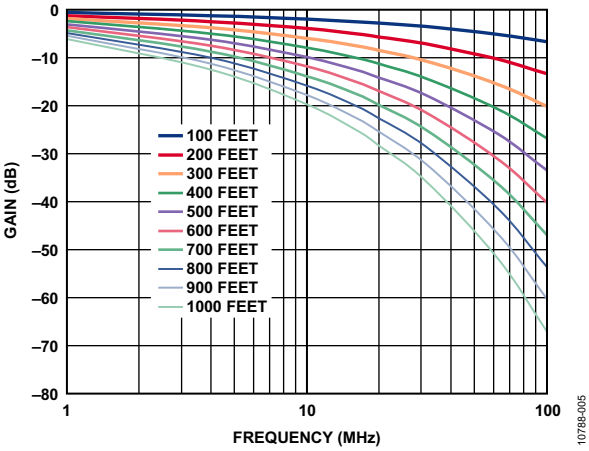


图5. 针对不同电缆长度的非均衡Cat-5e电缆频率响应

有关AD8122如何有效恢复接收信号的高频内容以及扁平损耗可通过对比图6中AD8122输出的均衡频率响应和图5中的非均衡频率响应而看出。对于1000英尺(300米)长的电缆，60 MHz时超过50 dB的非均衡损耗经AD8122均衡器优化后为3 dB。

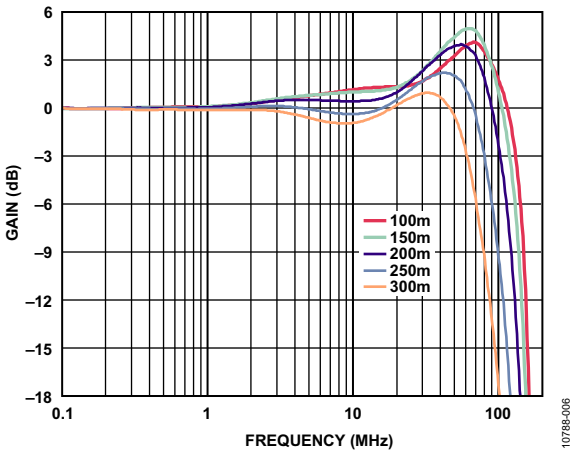


图6. 针对不同电缆长度的均衡Cat-5e电缆频率响应

针对最后一个损害，AD8120三路延迟线纠正了3对双绞线之间的时间偏斜并提供2的增益以驱动通过双端接75 Ω电缆传输至显示器的视频信号。

接收器评估板包括AD8122和AD8120以及所需的全部支持电路，包括5个电位计以调节高升频值、平坦增益和3条延迟线。此外，还提供针对AD8120的可选串行控制的串行接口。

结束语

视频分配系统中远端的图像质量很重要。图像质量由阶跃响应至3.5 mV的建立时间最终值所决定，当该值超过像素时间的某一部分时，图像质量便开始受影响。图7表示未采用均衡或偏斜校正时，通过300米(1000英尺)Cat-5e电缆接收图像的极端例子。图7中的黑色拖尾极为严重，阶跃响应迟缓，且由于时间偏斜导致色彩失调。完全校正后的图像见图8。



图7. 通过300米Cat-5e电缆传输，非均衡、无偏斜校正图像



图8. 通过300米Cat-5e电缆传输，经均衡与偏斜校正后的图像

发射器和接收器评估板的实物照片对应显示在图9与图10中。若需获得EVAL-CN0275-TX-EBZ发射器评估板和EVAL-CN0275-RX-EBZ接收器评估板完整的设计支持包，包括原理图、布局文件和材料清单，请访问www.analog.com/CN0275-DesignSupport

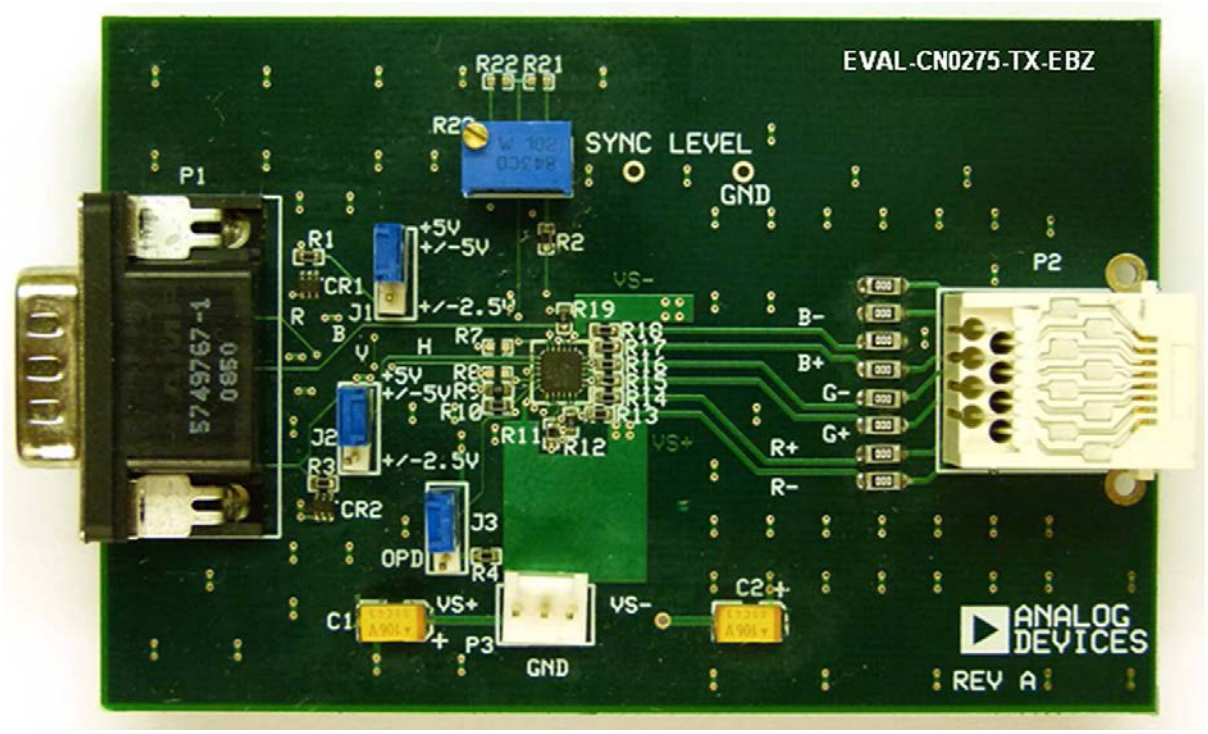


图9. EVAL-CN0275-TX-EBZ发射器评估板

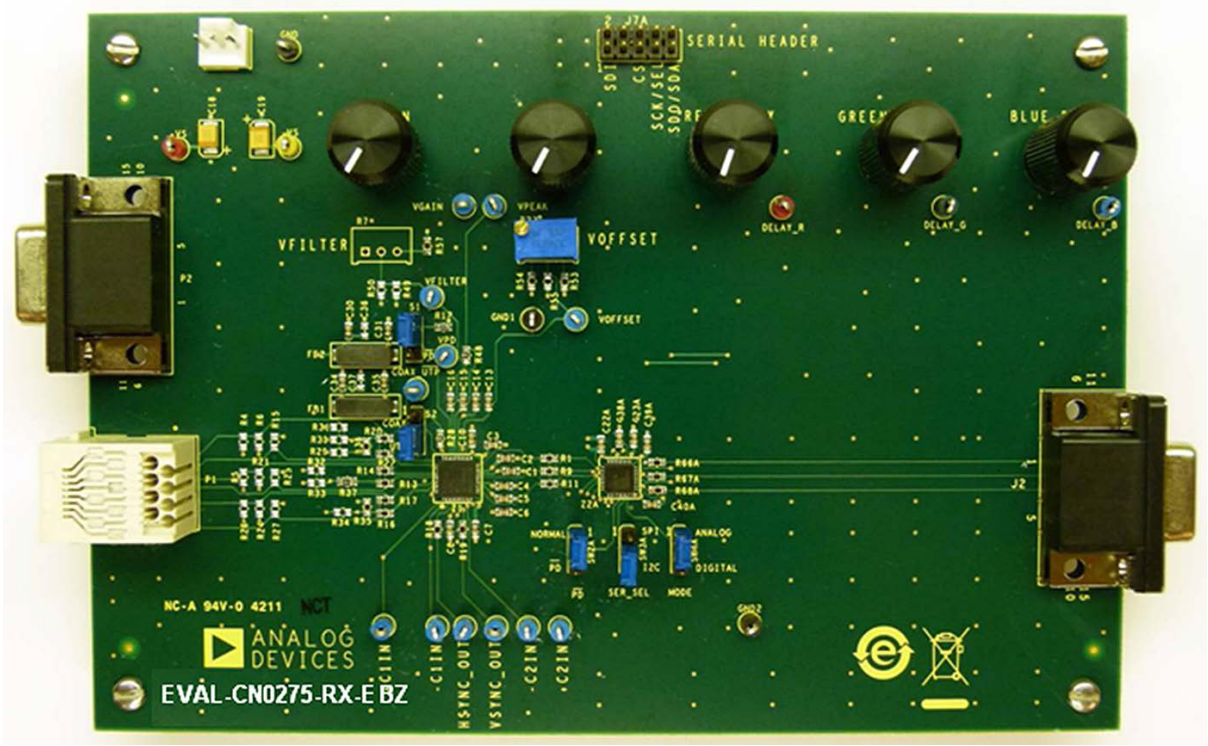


图10. EVAL-CN0275-RX-EBZ接收器评估板

常见变化

成本更低的AD8124三路均衡器在仅需驱动最高200米的UTP系统中可替换AD8122。AD8124与AD8122引脚不兼容，且控制功能也有所不同。

驱动器除了AD8147，还有很多选择。AD8146提供和AD8147相同的功能，但不集成专门的共模同步电路。AD8146通常用在那些将垂直和水平同步脉冲放置在视频信号消隐间隔中的系统，而非将脉冲置于共模电压上的系统。AD8148与AD8147规格相同，只不过它的固定增益为4而非2，并且可配置用于预加重，以驱动最高为100英尺的UTP。对于要求功耗更低的系统，AD8133和AD8134可提供与AD8146和AD8147对应相同的功能，且消耗更低的功耗，但它们的带宽较低。最后，对于可使用5 V电源、成本最低的系统，AD8141和AD8142 CMOS驱动器也许是最佳的选择。

UTP的安装各不相同，可能覆盖较广的区域、通过多个配线架，并且时而没有接地参考。这些情况可能导致与本地接收器接地参考有关的接收共模电压的剧烈波动。在均衡器前端放置一个具有宽共模范围的平坦增益差分接收器，如AD8143，则可在这些情况下提供最高21 V的输入共模范围。

AD8122和AD8124均同时支持同轴电缆与UTP电缆。AD8122可引脚绑定为任一模式，且AD8124利用V_{POLE}控制以修改它的频率响应，支持任一电缆类型。

电路评估与测试

ADI公司提供完整的系统级即插即用驱动器和接收器评估板，包含所需的全部视频图像阵列(VGA)电路和RJ-45连接器。提供带有旋钮的电位计以控制均衡和偏斜校正。一个简单的视频源即可提供最好的测试配置，例如一台电脑和一台高质量显示器。若电脑和显示器支持最高UXGA/60 Hz的分辨率则更佳。

设备要求

需要以下设备：

- 一个UXGA视频源(笔记本电脑)
- EVAL-CN0275-TX-EBZ发射器评估板
- EVAL-CN0275-RX-EBZ接收器评估板
- ±5 V电源(两个：一个用于发射器评估板，另一个用于接收器评估板)
- Cat-5e电缆，100英尺至1000英尺，增量为100英尺(Stellar Labs U5E-24-CMR-665，MCM Electronics #24-10510)
- 一台UXGA视频显示器

测试

测试设置的简化框图见图11。连接设备后，即可使用标准视频进行端到端的测试。

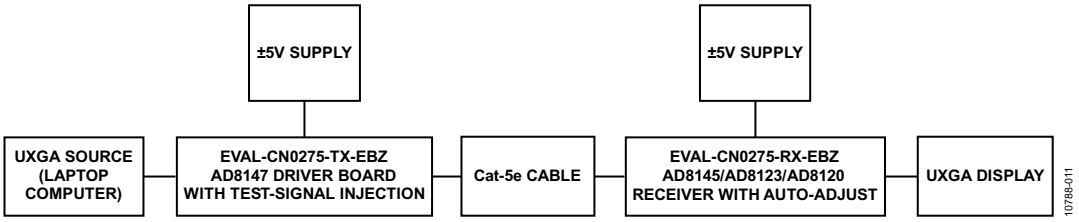


图11. 通过UTP传输视频的自动调整测试配置功能框图

了解详情

CN0275 Design Support Package:
http://www.analog.com/CN0275-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*. Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

EVAL-CN0275-EB1Z (Includes EVAL-CN0275-TX-EBZ Transmit Board and EVAL-CN0275-RX-EBZ Receive Board)

AD8147 Data Sheet

AD8122 Data Sheet

AD8120 Data Sheet

修订历史

2012年8月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10788sc-0-8/12(0)

ANALOG DEVICES

参考电路 CN-0276

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0276.

连接/参考器件	
AD2S1210	分辨率可变、10位至16位R/D转换器，内置参考振荡器
AD8397	轨到轨、高输出电流放大器
ADG1611/ ADG1612	1 Ω导通电阻、±5 V、+12 V、+5 V和+3.3 V供电四通道SPST开关
ADM6328	超低功耗、3引脚SOT-23封装微处理器复位电路
ADP7104	20 V、500 mA低噪声CMOS LDO
AD8692/ AD8694	低成本、低噪声、双通道/四通道CMOS RRO运算放大器

高性能、10位至16位旋变数字转换器

评估和设计支持

电路评估板

CN-0276电路评估板(EVAL-CN0276-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完整的高性能旋变数字(RDC)电路，该电路可在汽车、航空电子和关键工业应用等要求宽温度范围内具有高稳定性应用的场合精确测量角度位置和速度。

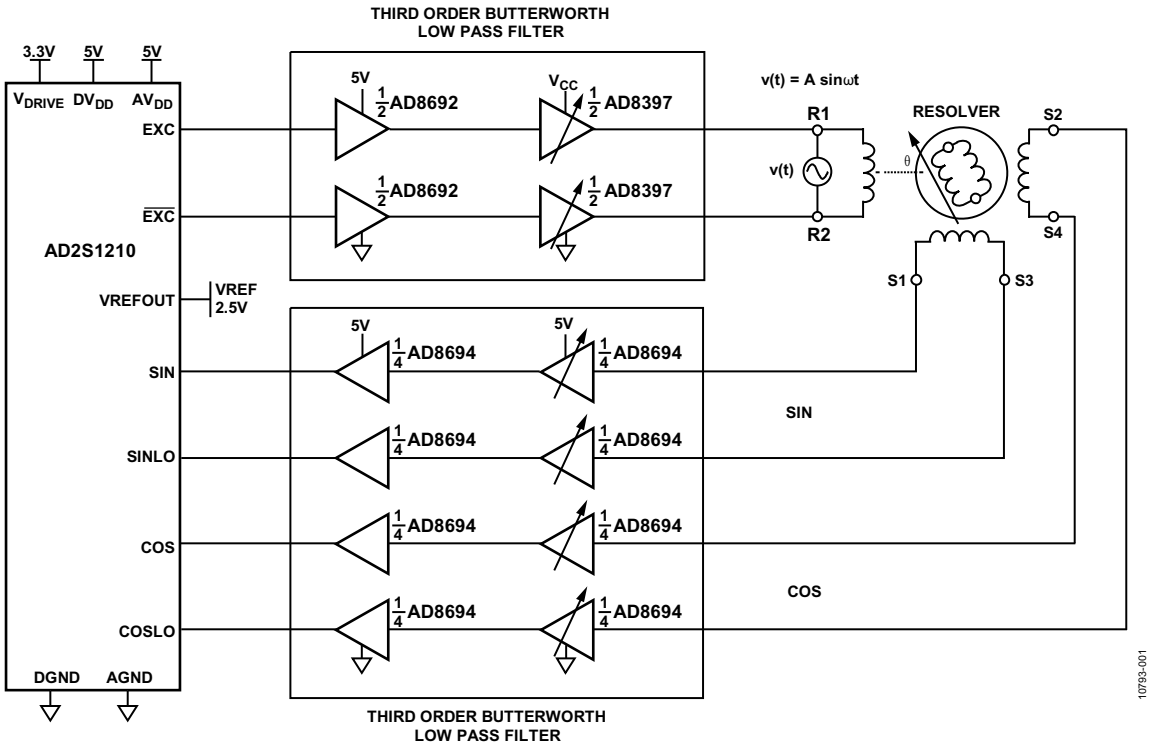


图1. 高性能旋变数字转换(RDC)电路原理示意图：未显示所有元件、连接和去耦

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

该电路具有创新的旋变转子驱动器，提供两种工作模式：高性能和低功耗。在高性能模式下，系统采用12 V单电源供电，能够为旋转变压器提供6.4 V rms (18 V p-p)的驱动信号。在低功耗状态下，系统采用6 V单电源供电，能够为旋转变压器提供3.2 V rms (9.2 V p-p)的驱动信号，且系统功耗小于100 mA。驱动器和接收器均提供有源滤波，可最大程度减少量化噪声的影响。

10位模式下，RDC的最大跟踪速率为3125 rps(分辨率 = 21 弧分)；16位模式下为156.25 rps(分辨率 = 19.8弧秒)。

电路描述

信号链设计时需仔细，不仅要考虑幅度和频率，还需注意相移和稳定性。此外，旋转变压器转子绕组的电抗具有阻性分量和感性分量。

AD2S1210 RDC激励信号频率范围为2 kHz至20 kHz，以250 Hz增量进行设置。大部分旋转变压器的额定激励频率固定，典型值为10 kHz左右。不同的旋转变压器具有不同的相移，信号链设计中必须予以考虑。

激励信号施加于旋变转子绕组，后者其实是一个非理想电感，典型电阻性分量为50 Ω至200 Ω，电抗性分量为0 Ω至200 Ω。例如，图1所示电路中的Tamagawa TS2620N21E11旋转变压器阻抗在10 kHz时为70 Ω + j100 Ω。

典型激励电压可高达20 V p-p (7.1 V rms)，因此必须考虑旋变驱动器的最大电流和最大功耗。本电路选用AD8397，因为该器件具有宽电源范围(24 V)、高输出电流(采用±12 V电源时，输入32 Ω负载的峰值电流为310 mA)、轨到轨输出电压和低热阻封装(8引脚SOIC EP封装的θ_{JA} = 47.2°C/W)。

AD2S1210的激励输出信号来自内部DAC，该DAC会产生一定的量化噪声和失真。由于这个原因，双通道运算放大器AD8692配置为三阶有源巴特沃兹滤波器，以便减少驱动信号噪声。类似地，SIN和COS接收器电路使用两个四通道运算放大器AD8694作为有源噪声滤波器。

信号链设计

信号链设计中必须考虑这些因素：

- AD2S1210激励信号输出范围： 3.2 V(最小值)、3.6 V(典型值)、4.0 V(最大值)
- AD8692输出电压范围：0.29 V至4.6 V，+5 V电源供电时
- AD8397输出电压范围：0.18 V至5.87 V，+6 V电源供电时
- AD8397输出电压范围： 0.35 V至11.7 V，+12 V电源供电时
- 旋转变压器(TS2620N21E11)变压比:0.5
- 旋转变压器(TS2620N21E11)相移：0°
- AD8694输出电压范围：0.37 V至4.6 V，+5 V电源供电时
- AD2S1210输入差分峰峰值信号范围(SIN、COS)：2.3 V(最小值)3.15 V(典型值)、4.0 V(最大值)
- 旋转变压器输出SIN、COS负载应当相等
- 旋转变压器输出负载应当至少等于旋转变压器输出阻抗的20倍
- 总信号链相移范围： $n \times 180° - 44° \le \varphi \le n \times 180° + 44°$，n为整数

旋转变压器激励滤波器和驱动器电路

AD2S1210激励信号滤波器和功率放大器电路如图2所示。必须密切关注信号链路上每一部分的增益和信号电平，避免AD8397输出驱动器在AD2S1210的4.0 V p-p最大激励(EXE)下达到饱和。注意，由于以差分方式驱动旋转变压器，对应真正EXE输出和互补EXE输出分别有两个相同的通道，如图2所示。

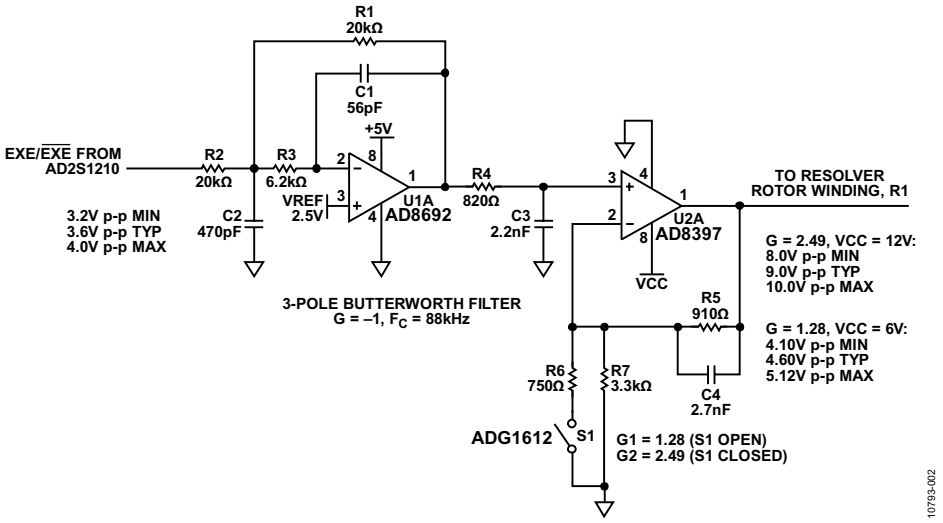


图2. 激励驱动器和滤波器电路(未显示所有连接和去耦)

AD8692滤波器电路的直流增益为−1。对于高性能模式(S1关闭)，AD8397驱动器级的增益设为2.5(若使用实际可用电阻则为2.49)，从而使用12 V电源供电时，4.0 V p-p EXE输入产生10 V p-p输出。这将允许AD8397的输出相对于每条供电轨可以有1 V裕量。对于低功耗模式(S1开启)，增益设为1.28，从而使用6 V电源供电时，4.0 V p-p EXE输入产生5.12 V p-p输出。

ADG1612典型导通电阻小于1 Ω，适用于增益开关。但是，由于开关的关断电容典型值为72 pF，不应直接将其与运算放大器的输入相连。注意，在电路中，R6接地，电容关断时对性能的影响极小。

AD8692配置为多反馈(MFB)三阶巴特沃兹低通滤波器，相移范围为180° ± 15°。设计步骤见线性电路设计手册(第8章)。为该滤波器选择适当的运算放大器很重要。一般而言，运算放大器的增益带宽积应当至少比有源滤波器的−3dB截止频率大20倍。在这种情况下，截止频率为88 kHz，AD8692的增益带宽积为10 MHz，即截止频率的113倍。由于AD8692是一款CMOS运算放大器，其输入偏置电流极低，并且不会对滤波器的直流特性产生很大影响。输入电容为7.5 pF，可使滤波器设计中所选电容的截止频率影响降至最低。

滤波器的−3dB截止频率为88 kHz，10 kHz时的相移为−13°，10 kHz的直流增益为1。

AD8397功率放大器增益可配置为1.28(低增益模式)或2.49(高增益模式)。低增益模式下，10 kHz时的相移等于−1.9°，而高增益模式下的相移等于−5.2°。

AD8692三阶低通滤波器传递函数如图3所示。

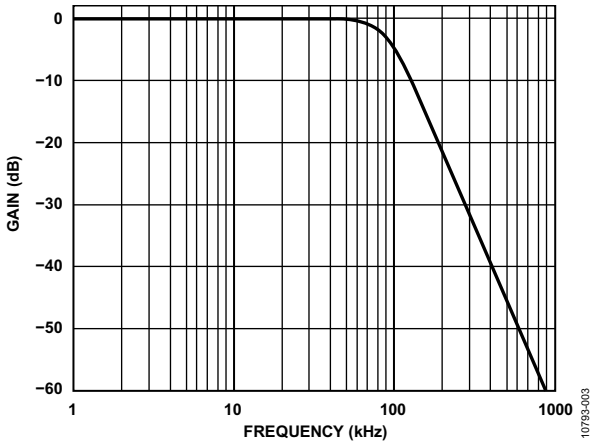


图3. AD8692三阶低通滤波器响应

该滤波器可极为有效地降低驱动旋转变压器的激励信号所产生的噪声。图4显示的是10 kHz EXE信号，直接在AD2S1210的输出端进行测量。图5显示C3处测得的信号(输入至AD8397)以及滤波器过滤噪声的有效性。

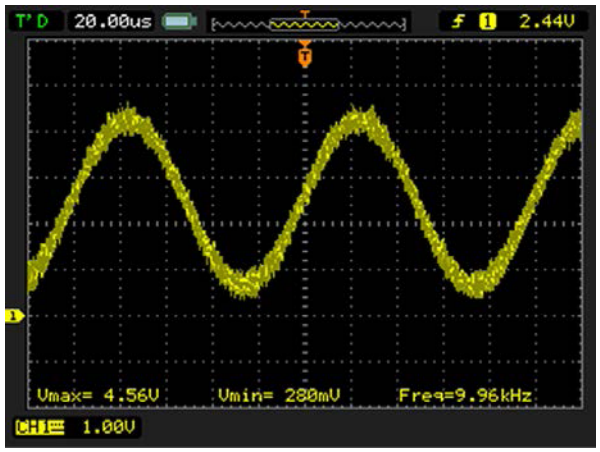


图4. AD2S1210 EXC引脚测得的信号

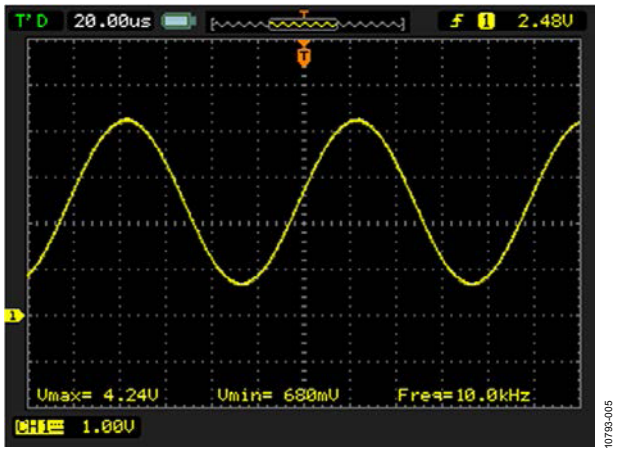


图5. C3上测得的信号(输入至AD8397驱动器)

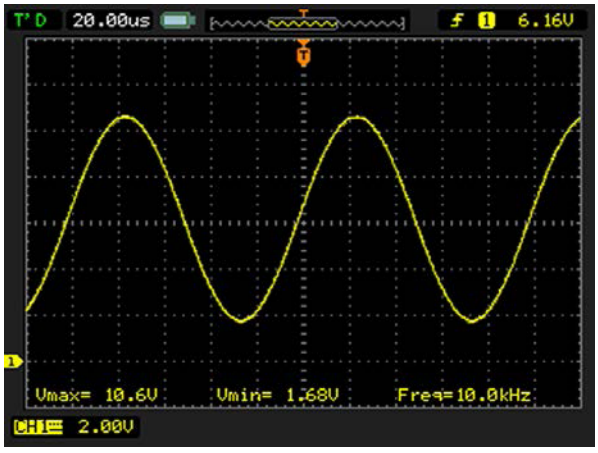


图7. 使用高性能模式时，旋转变压器输入端的信号

图6和图7分别显示低功耗模式下和高性能模式下，在旋转变压器某个输入端测量的AD8397输出。注意，这些信号在旋转变压器输入的一侧测得，而施加于旋转变压器的实际差分信号具有双倍的幅度。

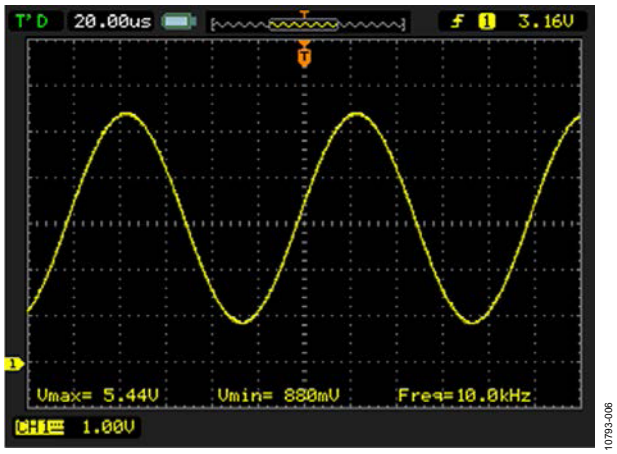


图6. 使用低功耗模式时，旋转变压器输入端的信号

旋转变压器SIN/COS接收器电路和滤波器

图8显示接收器电路，包括三阶巴特沃兹滤波器和可编程增益级。驱动器电路处于高性能模式时(VCC = 12 V)，S1开启，总增益为0.35。驱动旋转变压器的输入为18 V p-p(差分)，而由于旋转变压器的转换比为0.5，因此SIN/COS输出为9 V p-p差分。9 V p-p差分等于4.5 V p-p单端，当其乘以0.35增益系数时，可得1.58 V p-p(3.16 V p-p差分)，适用于AD2S1210 SIN/COS输入的最佳输入电压。类似地，在低功耗模式下，S1关断，总增益为0.7，同样为AD2S1210的SIN/COS输入提供最佳输入信号电平。

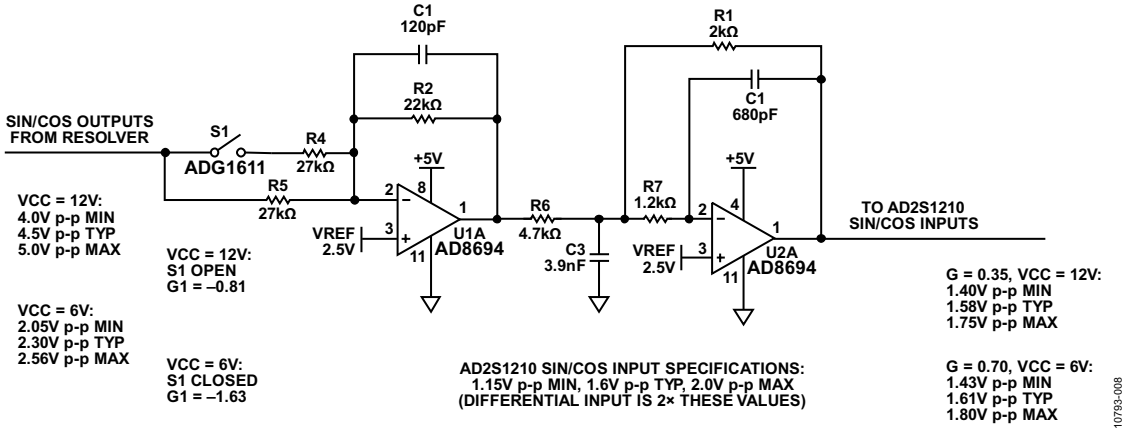


图8. 旋转变压器接收器电路(原理示意图：未显示所有连接和去耦)

除了提供增益调节，接收器电路还拥有截止频率为63 kHz、10 kHz时相移为−18.6°的三阶巴特沃兹滤波器特性。

低增益模式和高增益模式下滤波器的频率响应分别如图9和图10所示。

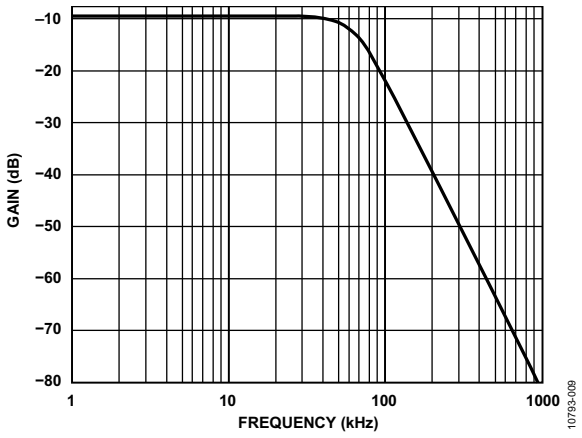


图9. 旋转变压器接收器电路，低增益传递函数

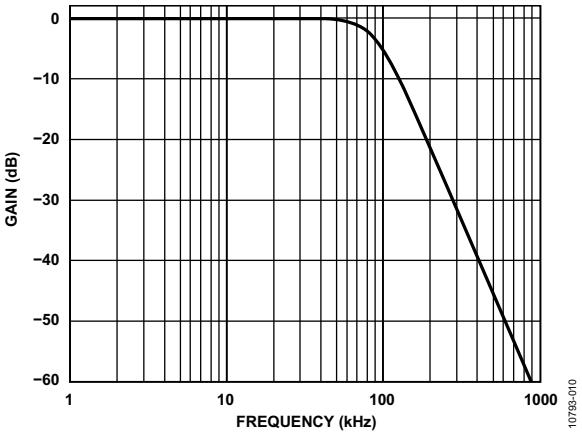


图10. 旋转变压器接收器电路，高增益传递函数

AD2S1210 SIN/COS输入端的电压如图11所示(1.64 V p-p，3.28 V p-p差分)。

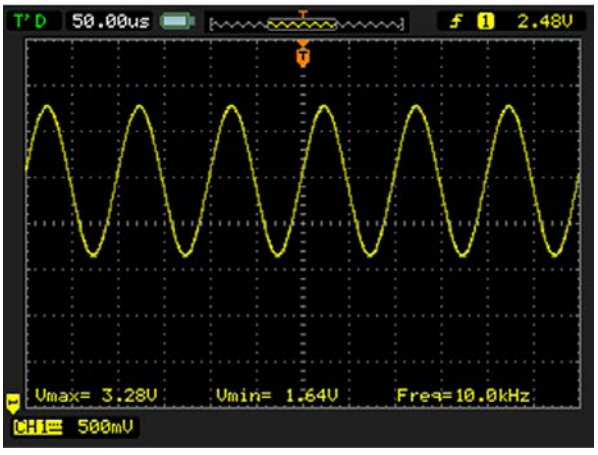


图11. AD2S1210的正弦和余弦输入信号

图12显示AD2S1210 EXC引脚(通道1，黄色)到SIN输入引脚(通道2，蓝色)之间的总相移约为40°，低于44°的最大设计值。



图12. AD2S1210 EXC和SIN引脚之间的相移

自动模式检测电路

图13所示复位电路采用ADM6328微处理器复位电路，可根据VCC电压值确定驱动器和接收器的增益。阈值电压设为如果VCC高于11.5 V，那么电路将切换到高性能模式。如果VCC低于11.5 V，那么电路切换到低功耗模式。

由于ADM6328功耗仅1 μA，该器件可使用高阻抗R1/R3电阻分压器输出作为其电源，而不会产生很大的压降。

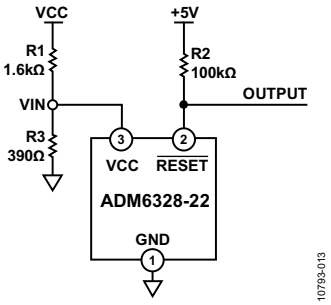


图13. VCC检测电路

ADM6328具有开漏输出，电阻R2用作上拉电阻。这样可以确保输出摆幅与VCC输入无关。ADM6328电源电压由下式确定：

$$VIN = VCC \times \frac{R3}{R1 + R3}$$

电路使用ADM6328-22，该器件典型阈值电压为2.2 V，最大值为2.25 V。最大VCC阈值电压为11.5 V，因此：

$$\frac{R1}{R3} = \frac{11.5\ \text{V}}{2.25\ \text{V}} - 1 = 4.1$$

R1和R3分别选用1.6 kΩ和390 Ω，比值为4.102。

旋转变压器驱动器功率放大器功耗

由于旋转变压器具有相对较低的阻抗和较大的VCC电压，了解AD8397驱动放大器的功耗非常重要，以确保满足最大功耗规格要求。AD8397安全工作的最大功耗受限于结温的升高。

塑封器件的最大安全结温由塑料的相变温度决定，约为150°C。即便只是暂时超过此限值，由于封装对芯片作用的应力改变，参数性能也可能会发生变化。

结温的上升可根据环境温度(T_A)、封装热阻(θ_{JA})和放大器功耗(P_{AMP})算出：

$$T_J = T_A + P_{AMP} \times \theta_{JA}$$

本电路使用AD8397ARDZ，该器件采用带裸露焊盘(EP)的8引脚SOIC封装，θ_{JA} = 47.2°C/W。

放大器功耗P_{AMP}计算如下：从电源提供的功耗P_{SUPPLY}中减去负载功耗P_{LOAD}：

$$P_{AMP} = P_{SUPPLY} - P_{LOAD}$$

旋变器转子绕组的等效负载阻抗等于：

$$Z = R + jX_L, \text{ where } X_L = \omega L$$

阻抗幅度为：

$$|Z| = \sqrt{R^2 + X_L^2}$$

施加于转子绕组的信号为：

$$v(t) = A \sin\omega t$$

施加于Z的均方根电压为：

$$V = A/\sqrt{2}$$

流经Z的均方根电流由下式得出：

$$I = \frac{V}{|Z|}$$

$$I = \frac{(A/\sqrt{2})}{|Z|}$$

$$P_{LOAD} = V \times I \cos\theta = \frac{A^2 \times \frac{R}{|Z|}}{2|Z|}$$

其中cosθ = 功率因数= $\frac{R}{|Z|}$

可以首先计算来自电源的平均电流，从而算出电源提供的功耗。注意，这些计算忽略了运算放大器的静态电流，只考虑激励电流产生的电流。这些计算的等效电路如图14所示。

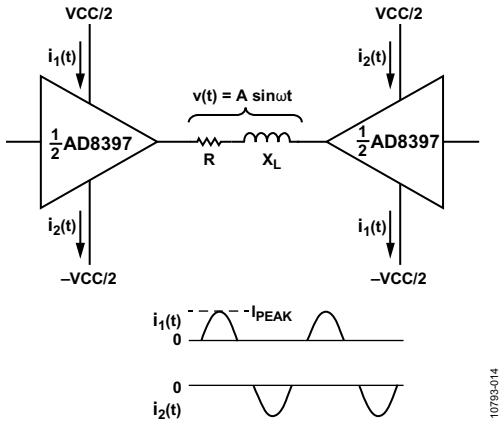


图14. 计算电源电流的等效电路

来自电源的峰值电流为

$$I_{PEAK} = \frac{A}{|Z|}$$

由于施加于负载的信号为正弦波，每个电源必须向负载供应半波整流正弦波电流。平均电流等于$I_{PEAK/\pi}$

$$I_{AVG} = \frac{I_{PEAK}}{\pi} = \frac{A}{\pi|Z|}$$

由于该电流必须由各供电轨提供，

$$P_{SUPPLY} = 2 \times VCC \times I_{AVG} = \frac{2 \times VCC \times A}{\pi|Z|}$$

现在可计算P_{PEAK}：

$$P_{AMP} = P_{SUPPLY} - P_{LOAD} = \frac{2 \times VCC \times A}{\pi|Z|} - \frac{A^2 \times \frac{R}{|Z|}}{2|Z|}$$

$$P_{AMP} = \frac{4 \times VCC \times A - \pi A^2 \times \frac{R}{|Z|}}{2\pi|Z|}$$

使用Tamagawa TS2620N21E11旋转变压器时，10 kHz下的阻抗为70 Ω+j100 Ω。在高性能状态下(VCC = 12 V、A = 10 V)，使用上述推导等式，可算得AD8397功耗为390 mW。

AD8397(EP封装)的结至环境热阻θ_{JA}为47.2°C/W，因此上升至环境温度以上的结温为47.2°C/W × 0.39W = 18.4°。

电源

整个电路采用+6 V或+12 V外部VCC供电，具体取决于工作模式。电路的5 V电源来自5 V、500 mA低压差调节器(LDO) ADP7104-5。3.3 V ADP7104-3.3用于提供3.3 V电源。详细电源电路参见CN0276设计支持包中的完整原理图(www.analog.com/CN0276-DesignSupport)。

PCB设计和布局考虑

不良布局会导致性能不佳，哪怕与RDC电路有关的频率较低。例如，虽然旋转变压器采用10 kHz激励信号工作，AD2S1210的工作时钟为8.192 MHz；因此，进行布局、接地和去耦时，必须将其看作高速器件。教程MT-031和教程MT-101详细讨论了这些话题。

针对CN-0276提供设计支持包，包含完整的原理图、PAD和Gerber布局文件，以及物料清单。设计支持包位于：http://www.analog.com/CN0276-DesignSupport。

系统性能结果

测量电路整体系统噪声的一种好办法是固定旋转变压器位置，并生成输出代码直方图。应在禁用迟滞功能的情况下执行该测试。下图显示AD2S1210输出的码直方图(10/12/14/16位角度精度模式)。各种情况下均使用全16位RDC产生直方图，电路处于高性能模式下(VCC = +12 V)。

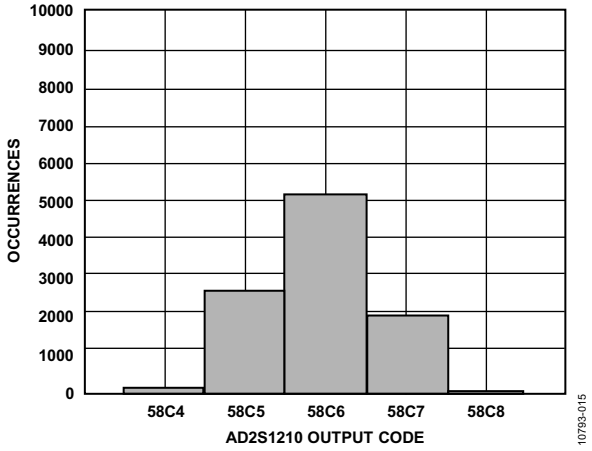


图15. 输出码直方图，10,000样本，迟滞禁用，10位角度精度模式，16位ADC分辨率

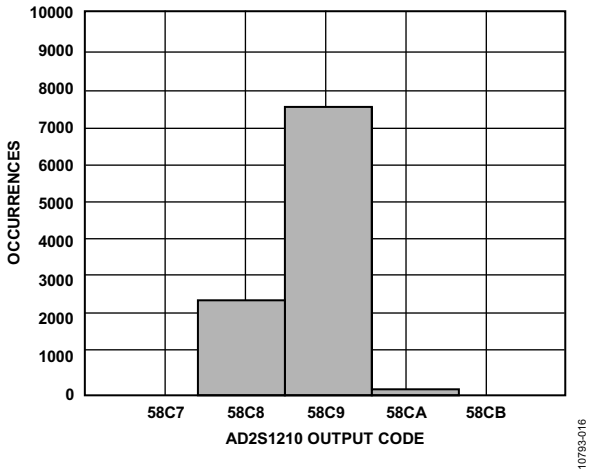


图16. 输出码直方图，10,000样本，迟滞禁用，12位角度精度模式，16位ADC分辨率

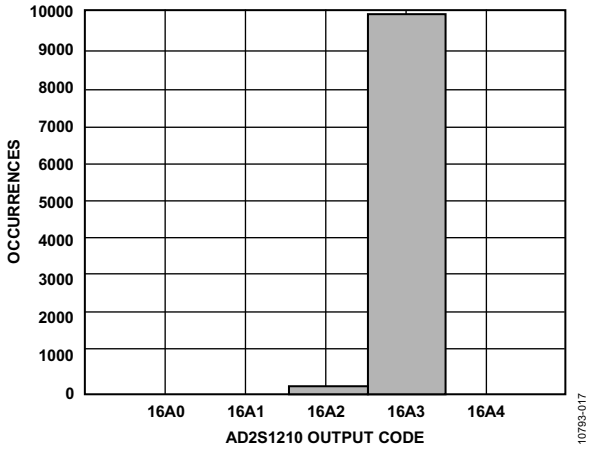


图17. 输出码直方图，10,000样本，迟滞禁用，14位角度精度模式，16位ADC分辨率

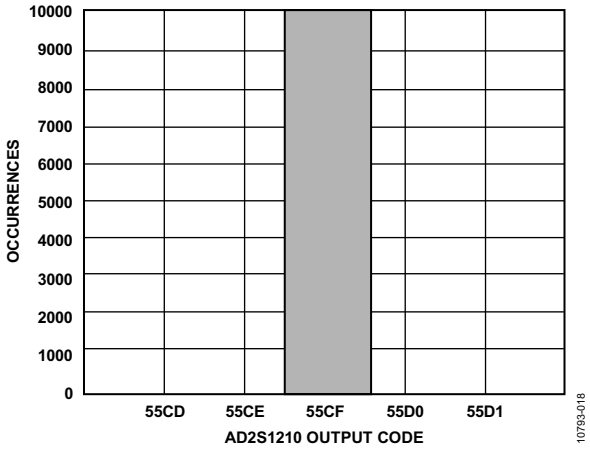


图18. 输出码直方图，10,000样本，迟滞禁用，16位角度精度模式，16位ADC分辨率

直方图显示，驱动器和接收器电路上集成低通滤波器的AD2S1210可在所有模式下获得高角度分辨率。

常见变化

CN-0276电路可用于各种类型的旋转变压器。为获得最佳性能，设计人员应适当调整无源器件。使电路适应不同旋转变压器的基本原则是：

1. 确保每个放大器输出保持在允许的电压范围内。
2. 确保没有元器件发生过压情况。例如，若旋转变压器输出电压对于ADG1611开关而言过高，可以在电路的输入端串联一个电阻，如图8所示。
3. 确保总信号链相移保持在如下范围内：$n \times 180° - 44° \leq \varphi \leq n \times 180° + 44°$，其中n为整数。

在某些应用中，可加入一个电容并与旋转变压器的初级绕组并联连接，并选择适当的值，使其以工作频率与旋转变压器电感产生谐振。这会使负载表现为阻性。例如，电路中使用的旋转变压器在10 kHz下的电抗为100 Ω，相当于1.6 mH电感。与初级端并联的160 nF电容使负载大约为70 Ω，这是阻抗的真实部分。

然而，在较高的频率下(但仍然在运算放大器的带宽范围内)，运算放大器可能会因为容性负载而振荡。本应用中，必须仔细补偿运算放大器，从而使其在整个带宽内保持稳定。

电路评估与测试

本电路使用EVAL-CN0276-SDPZ电路板和EVAL-SDP-CB1Z SDP-B系统演示平台控制器板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0276-SDPZ包含待评估电路；EVAL-SDP-CB1Z (SDP-B)与CN-0276评估软件一起使用，可交换来自EVAL-CN0276-SDPZ的数据。

设备要求

需要以下设备：

- 带USB端口的Windows® 7(或更新)PC
- EVAL-CN0276-SDPZ电路板
- EVAL-SDP-CB1Z SDP-B控制器板
- CN-0276评估软件
- 6 V/1 A台式电源
- 12 V/1 A台式电源
- Tamagawa TS2620N21E11旋转变压器

开始使用

将CN-0276评估软件光盘放进PC的光盘驱动器，加载评估软件。打开我的电脑，找到包含评估软件的驱动器。有关软件操作的详情请参见CN0276软件用户指南。

功能框图

图19显示测试设置的功能框图。

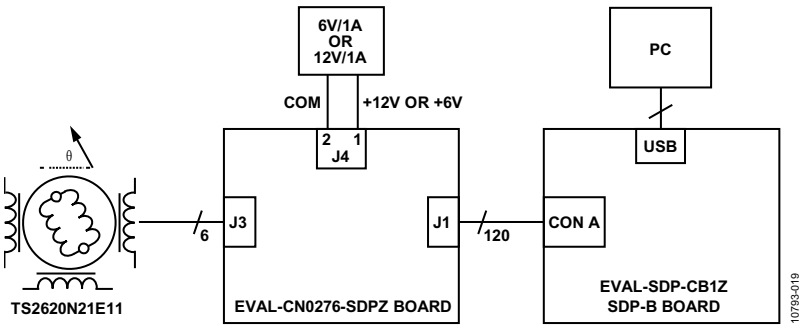


图19. 测试设置功能框图

设置

将EVAL-CN0276-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z控制器板(SDP-B)上的CON A连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个6 V或12 V电源连接到电路板上的VCC和GND引脚。SDP-B板附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到SDP-B板上的微型USB连接器。将旋转变压器TS2620N21E11连接至EVAL-CN0276-SDPZ电路板的J3。

测试

为连接到EVAL-CN0276-SDPZ的6 V或12 V电源通电。启动评估软件，并通过USB电缆将PC连接到EVAL-SDP-CB1Z上的微型USB连接器。

一旦USB通信建立，EVAL-SDP-CB1Z就可用来发送、接收、采集来自EVAL-CN0276-SDPZ的并行数据。

图20为使用该电路测量位置和速度时的软件输出显示屏幕截图。

图21显示EVAL-CN0276-SDPZ评估板的照片。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0276软件用户指南：

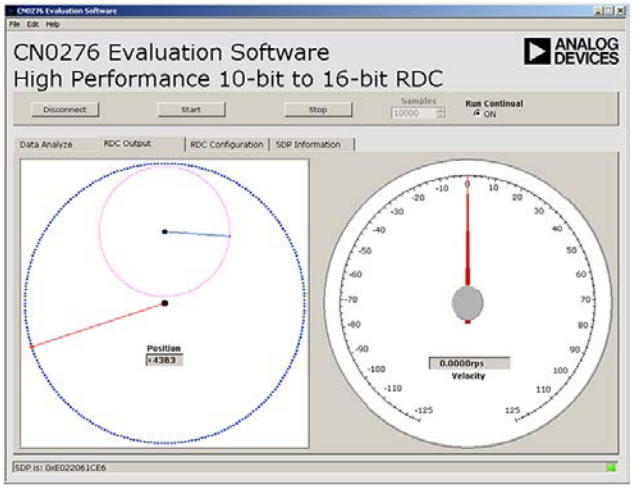


图20. 软件输出窗口屏幕截图

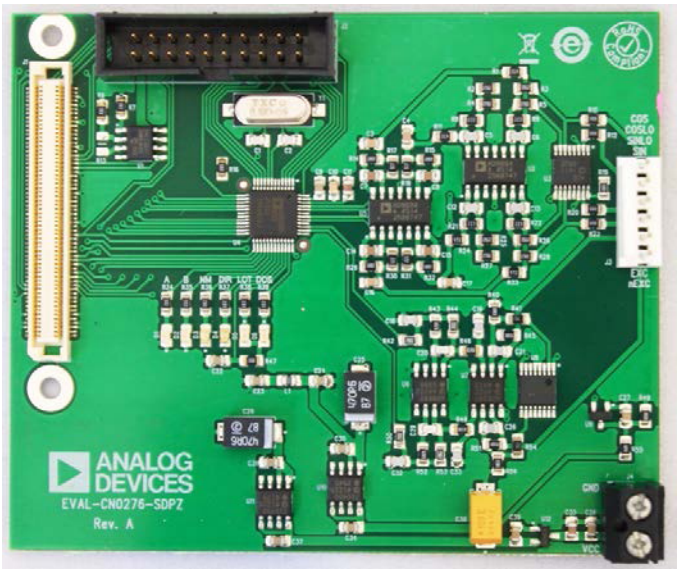


图21. EVAL-CN0276-SDPZ PCB照片

针对原型开发的连接

EVAL-CN0276-SDPZ评估板设计用于EVAL-SDP-CB1Z SDP-B板，但任何微处理器都可实现与AD2S1210 SPI端口的对接(用户应将$\overline{\text{SOE}}$引脚设为低电平，激活SPI接口)。为使另一个控制器能与EVAL-CN0276-SDPZ评估板一同使用，第三方必须开发相应的软件。

目前已有一些转接板能实现与Altera或Xilinx现场可编程门阵列(FPGAs)的接口。利用Nios驱动器，Altera的BeMicro SDK板能配合BeMicro SDK/SDP转接板一同使用。任何集成FMC连接器的Xilinx评估板均可与FMC-SDP转接板一同使用。

了解详情

CN-0276 Design Support Package:
http://www.analog.com/CN0276-DesignSupport

Mark Thomas, *Dynamic Characteristics of Tracking Converters*, Application Note AN-264, Analog Devices.

John Gasking, *Resolver-to-Digital Conversion*, Application Note AN-263, Analog Devices.

Dennis Fu, *Digital Resolver Integration*, Application Note AN-234, Analog Devices.

Dennis Fu, Circuit Applications of the AD2S90 Resolver-to-Digital Converter, Application Note AN-230, Analog Devices.

MT-030 Tutorial, *Resolver-to-Digital Converters*, Analog Devices.

MT-031 Tutorial, *Grounding Techniques*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0276 Circuit Evaluation Board (EVAL-CN0276-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD2S1210 Data Sheet

AD8397 Data Sheet

ADG1611/ADG1612 Data Sheet

ADM6328 Data Sheet

ADP7104 Data Sheet

AD8692/AD8694 Data Sheet

修订历史

2013年11月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10793sc-0-11/13(0)

ANALOG DEVICES

参考电路 CN-0277

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0277.

连接/参考器件	
AD7960	18位、5 MSPS PulSAR®差分ADC
ADA4897-1/ ADA4897-2	1 nV/√Hz、低功耗、轨到轨输出单通道/双通道放大器
AD8031/ AD8032	2.7 V、800 µA、80 MHz轨到轨I/O单通道/双通道放大器
ADR4550	超低噪声、高精度基准电压源

针对交流性能优化的18 位、5 MSPS数据采集系统

评估和设计支持

电路评估板

AD7960电路评估板(EVAL-AD7960FMCZ)

系统演示平台(EVAL-SDP-CH1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路是一款完整的18位、5 MSPS、低功耗、低噪声、高精度数据采集信号链解决方案，功耗仅122 mW。基准电压源、基准电压源缓冲器、驱动放大器和ADC提供优化解决方案，具有业界领先的99 dB SNR和−117 dB THD。由于具有功耗低和PCB尺寸小的特点，该电路适合便携式应用。

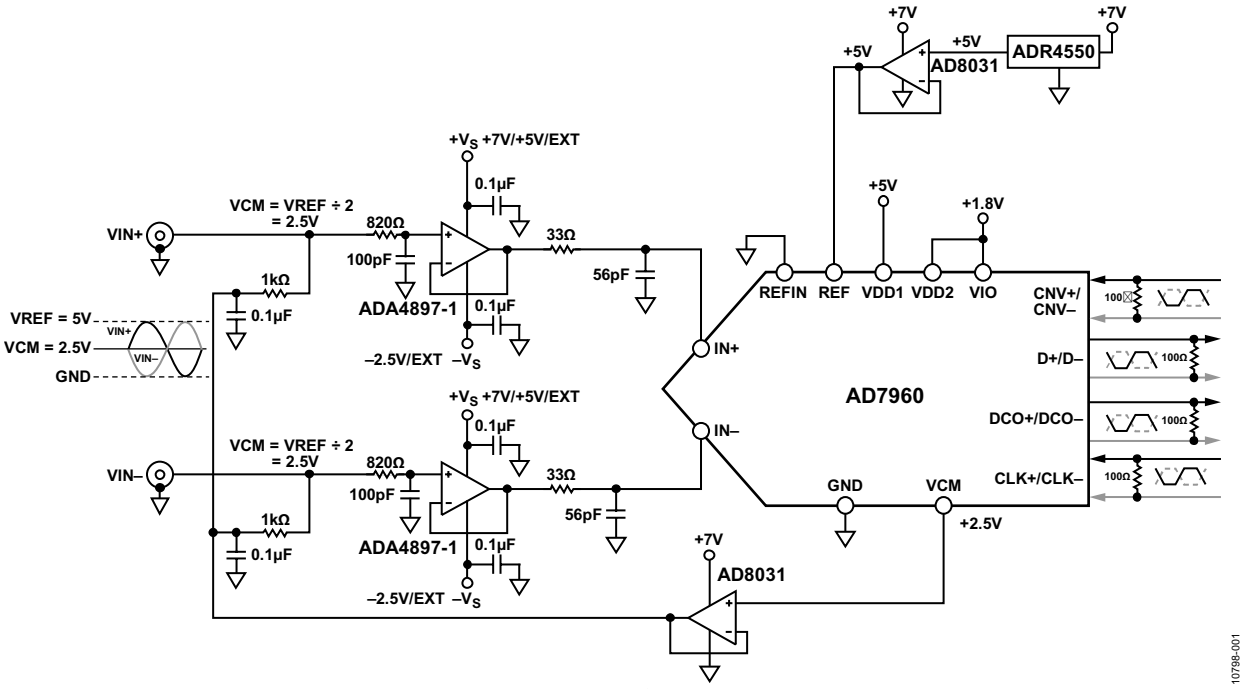


图1. 18位、5 MSPS信号链(未显示所有连接和去耦)

Rev. C

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013–2014 Analog Devices, Inc. All rights reserved.

电路描述

ADA4897-1是驱动高精度、18位、5 MSPS SAR ADC AD7960的理想选择。ADA4897-1是一款低噪声(1 nV/√Hz典型值)和低功耗(3 mA)轨到轨输出放大器，带宽为230 MHz，压摆率为120 V/μs，0.1%建立时间为45 ns。

ADA4897-1运算放大器的输入信号经820 Ω / 100 pF网络过滤，该网络带宽为2 MHz。针对AD7960 ADC输入的额外过滤由33 Ω / 56 pF网络提供，该网络带宽为86 MHz。后一个滤波器有助于降低来自AD7960容性DAC输入的反冲，并限制进入AD7960输入端的噪声。

电路使用+7 V和-2.5 V电源，用于ADA4897-1驱动器的输入，以最大程度降低功耗，实现最佳系统失真性能。ADA4897-1具有轨到轨输出级，可摆幅至每供电轨的150 mV以内。+7 V和−2.5 V电源提供的额外裕量具有出色的失真性能。

AD8031用于缓冲外部基准电压源和AD7960的共模输出电压，适合各种应用，从高带宽电池供电系统到元器件密度要求具有更低功耗的高速系统。AD7960差分输入范围由5 V或4.096 V外部基准电压源设置。图1中，5 V基准电压源由ADR4550提供，该基准电压源具有高精度、低功耗(950 μA最大工作电流)、低噪声特性，最大初始误差为±0.02%，提供出色的温度稳定性和低输出噪声性能。AD8031具有大容性负载稳定性，可驱动去耦电容，用于最大程度降低瞬态电流引起的电压尖峰。

AD7960数字接口使用低电压差分信号(LVDS)实现高数据传输率。用户必须对AD7960施加LVDS CLK+/CLK− 信号，才能向数字主机传输数据。

AD7960是一款5MSPS、18位转换器，具有±0.8 LSB INL、±0.5 LSB DNL、100 dB DR，功耗仅为46.5 mW。 如图1所示，AD7960采用+5 V (VDD1)和+1.8 V(VDD2、VIO)电源。使用ADP7104和ADP124等LDO可产生所需的5 V和1.8 V电源。

AD7960可将反相模拟输入信号(IN+和IN−)的差分电压转换为数字输出信号。模拟输入IN+和IN−要求共模电压等于基准电压的一半。低噪声、低功耗放大器AD8031缓冲来自低噪声、低漂移ADR4550的+5V基准电压，还可缓冲AD7960的共模输出电压(VCM)。ADA4897-1配置为单位增益缓冲器，以0 V至5 V差分反相(180°反相)驱动AD7960的输入。图2显示典型积分非线性与AD7960输出代码的函数关系，并位于±0.8 LSB的规格范围内(采用5 V外部基准电压源)。

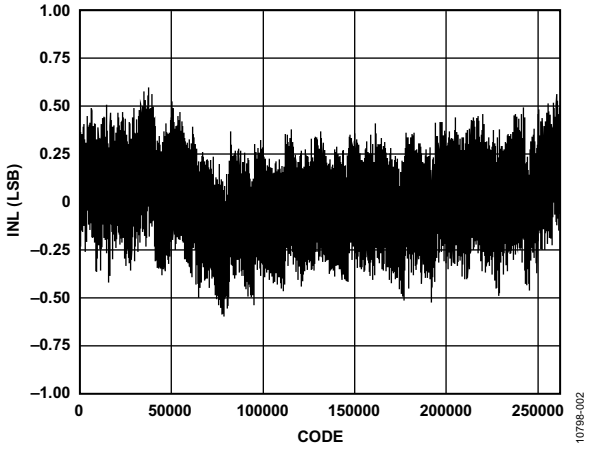


图2. AD7960典型积分非线性与输出代码的关系(5 V基准电压源)

直方图与FFT性能

图3中的直方图以及图4中的FFT曲线显示该电路的精密性能，采用5 V外部基准电压源。使用EVAL-AD7960FMCZ评估板获取数据，使用Audio Precision SYS-2702作为信号源。

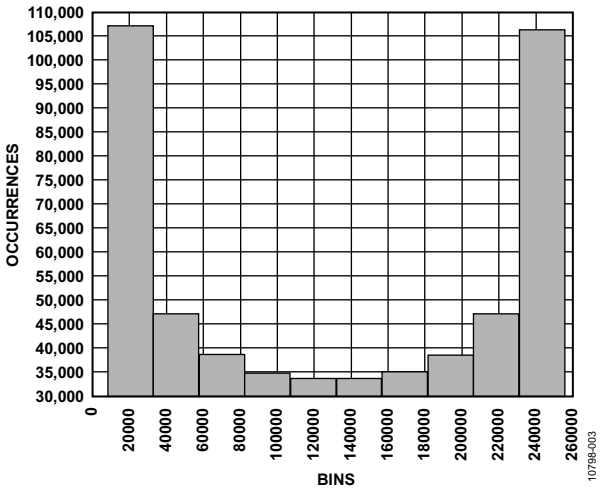


图3. 典型直方图(5 V基准电压源)

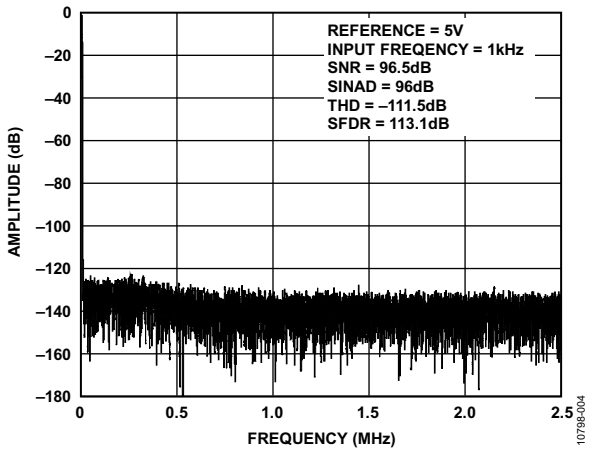


图4. 1 kHz、−0.5 dBFS输入音FFT(5 V基准电压源)

欲查看完整原理图和印刷电路板的布局，请参见CN-0277设计支持包：www.analog.com/CN0277-DesignSupport。

常见变化

AD7961是一款16位、5 MSPS PulSAR®差分ADC，与AD7960 PulSAR®系列引脚兼容，因此如果只要求具有16位性能时，可代替图1电路中的AD7960使用。AD7960系列支持4.096 V或5 V外部基准电压源。EVAL-AD7960FMCZ板允许通过跳线选择ADR4540 (4.096 V)或ADR4550 (5 V)。

连接基准电压源的各种选项可通过AD7960的EN[0:3]使能引脚控制，如AD7960数据手册中所述。若需0 V至5 V输入范围，则ADR4550基准电压源可与AD8031基准电压源缓冲器一同使用。可以通过将AD7960的使能引脚设为EN[0:3] = 'X001' or 'X101'实现。

如果需要，ADA4897-1和AD8031单通道运算放大器可用它们的双通道版本(分别为ADA4897-2和AD8032)来替代。

如需获得最佳的噪声和失真性能，则必要时可在电路中使用具有单位增益稳定、超低失真、1 nV/√Hz电压噪声的运算放大器ADA4899-1 (15 mA)代替ADA4897-1。

电路评估与测试

我们开发了EVAL-AD7960FMCZ评估板来评估和测试AD7960 ADC。为了测试图1中的电路，使用两个ADA4897-1运算放大器驱动AD7960。

EVAL-AD7960FMCZ用户手册UG-490提供详细的原理图和用户指南。该文档描述如何运行本电路笔记中涉及的AC/DC测试。

请注意，用户可采用外部双电源，选择性为EVAL-AD7960FMCZ板上的输入放大器提供+7 V和−2.5 V电源。

测试设置的功能框图如图5所示，而评估板的照片如图6所示。

设备要求

为测试该电路，需要如下设备：

- EVAL-AD7960FMCZ评估板和软件
- 系统演示平台(EVAL-SDP-CH1Z)板
- 一个低失真信号发生器，如Agilent 81150A或Audio Precision SYS2702
- 带USB 2.0端口的PC，运行Windows® XP、Windows Vista或Windows 7(32位或64位)
- 12 V直流壁式电源适配器(包括在EVAL-SDP-CH1Z板中)
- USB接口电缆(1)和SMA电缆(1)

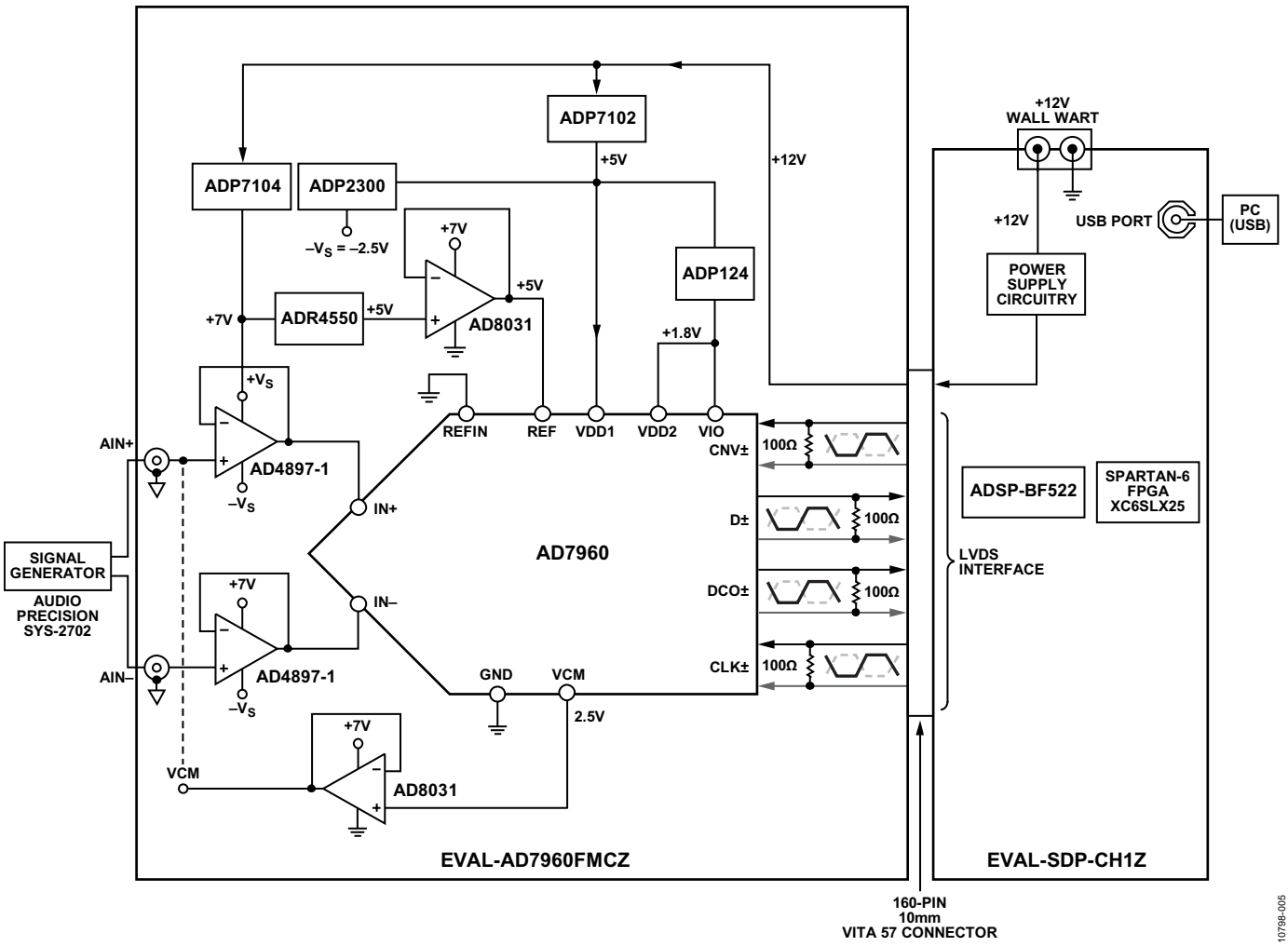


图5. 测试设置功能框图

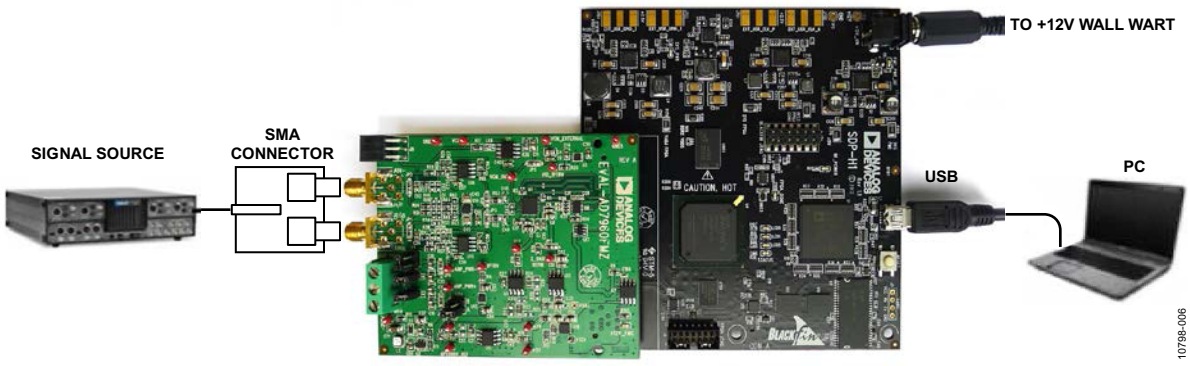


图6. EVAL-AD7960FMCZ板连接EVAL-SDP-CH1Z板

了解详情

CN-0277 Design Support Package:
www.analog.com/CN0277-DesignSupport

CN-0307 Circuit Note, CN-0307 Circuit Note, *A 16-Bit, 6 MSPS SAR ADC System with Low Power Input Drivers and Reference Optimized for Multiplexed Applications*

CN-0237 Circuit Note, *Ultralow Power, 18-Bit, Differential PulSAR® ADC Driver.*

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND.* Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues.* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

UG-490 User Guide, *Evaluating the AD7960 18-Bit, 5 MSPS PulSAR Differential ADC,* Analog Devices.

UG-502 User Guide, *SDP-H1 Controller Board*, Analog Devices.

数据手册和评估板

AD7960 Data Sheet and Evaluation Board

ADA4897-1 Data Sheet

ADA4897-2 Data Sheet

ADR4550 Data Sheet

AD8031 Data Sheet

AD8032 Data Sheet

修订历史

2014年2月—修订版B至修订版C

更改“常见变化”部分 3

更改“了解详情”部分 5

2013年12月—修订版A至修订版B

更改标题 1

2013年9月—修订版0至修订版A

更改图3 2

2013年8月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2013–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10798sc-0-2/14(C)

参考电路
CN-0278

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0278.

连接/参考器件	
AD5700, AD5700-1	低功耗HART调制解调器
AD5422	16位电流和电压输出DAC

具有额外电压输出能力的完整4 mA至20 mA HART解决方案

评估和设计支持

电路评估板

AD5422电路评估板(EVAL-AD5422EBZ，LFCSP版本)

AD5700-1/AD5700评估板(EVAL-AD5700-1EBZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路使用业界功耗最低且尺寸的HART®[1]兼容型IC调制解调器AD5700和16位电流输出和电压输出DAC AD5422，构成完整的HART兼容型4 mA至20 mA解决方案。该电路中采用OP184，使得I_{OUT}和V_{OUT}引脚能够短接在一起，从而减少可编程逻辑控制(PLC)模块应用中所需的螺丝连接数量。为了进一步节省空间，AD5700-1提供了精度为0.5%的内部振荡器。

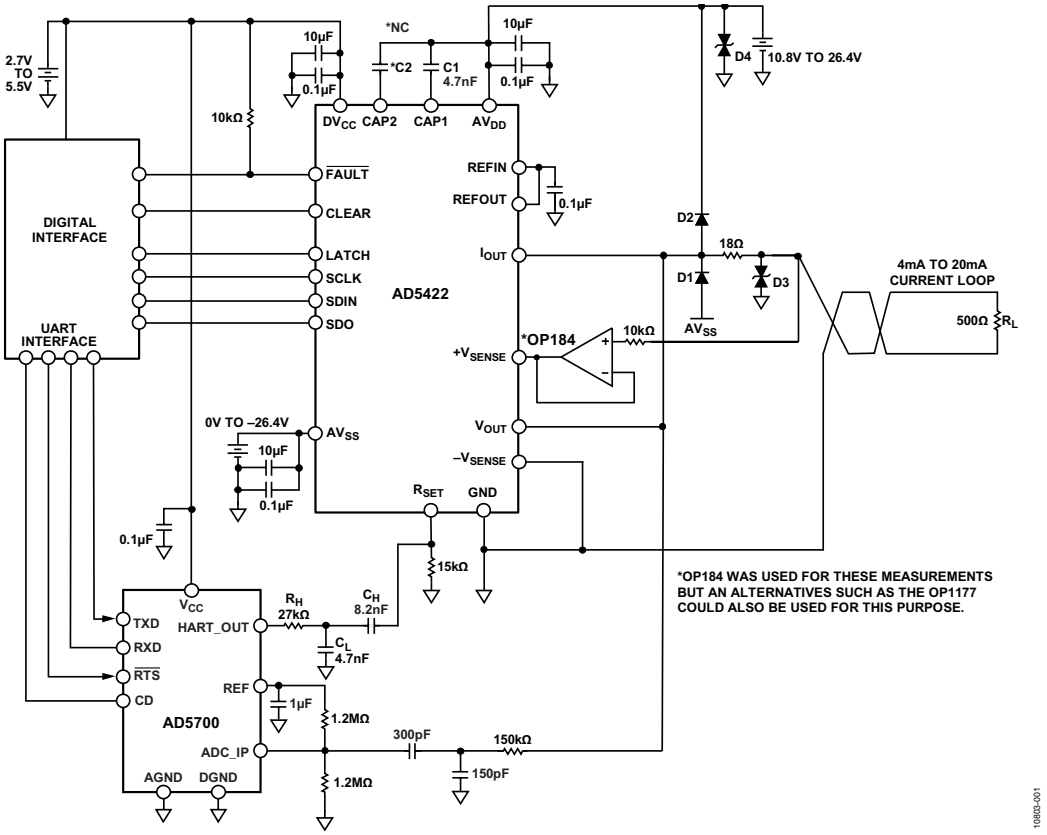


图1. AD5422 HART使能电路原理示意图

[1] HART is a registered trademark of the HART Communication Foundation.

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2014 Analog Devices, Inc. All rights reserved.

应用笔记AN-1065描述了为符合HART通信标准而对AD5420 I_{OUT} DAC进行配置的方式。AN-1065概述了AD5700 HART调制解调器输出如何进行衰减并通过CAP2引脚交流耦合至AD5420。AD5422也是如此。然而，如果应用中涉及特别恶劣的环境，则可采用一种电源抑制特性更加的替代电路配置。这种替代电路要求使用外部R_{SET}电阻，并涉及到将HART信号耦合至AD5420或AD5422的R_{SET}引脚。CN-0270描述了AD5420的这种解决方案，通常是在线路供电的发射器应用中。目前的电路笔记与AD5422相关；与AD5420不同，该器件提供电压和电流输出引脚，因此特别适合PLC/分布式控制系统(DCS)应用。AD5422提供40引脚LFCS和24引脚TSSOP封装，这点与电路特性的相关性将在“电路描述”部分加以介绍。

该电路符合由HART通信基金会定义的HART物理层规范，例如静默期间输出噪声和模拟变化率规格。

多年来，过程控制仪器仪表中一直使用4 mA至20 mA通信。此通信方式稳定可靠，对长距离通信中的环境干扰具有高抗扰度。不过，其限制是每次只能进行一个过程变量的单向通信。

可寻址远程传感器高速通道(HART)标准的开发实现了高性能的双向数字通信，同时支持传统仪器仪表设备所使用的4 mA至20 mA模拟信号。它衍生出各种特性，例如远程校准、故障查询和额外过程变量的传输。简言之，HART是一种数字双向通信，可在4 mA至20 mA模拟电流信号之上调制一个1 mA峰峰值频移键控(FSK)信号。

电路描述

图1显示AD5422如何与AD5700 HART调制解调器和UART接口配合使用，以使PLC和DCS系统常用的4 mA至20 mA电流输出支持HART。如果应用无需短接I_{OUT}和V_{OUT}引脚，则不一定需要连接至$+V_{SENSE引}$脚的缓冲器。来自AD5700的HART_OUT信号经衰减后，交流耦合至AD5422的RSET引脚。如果未使用外部R_{SET}电阻，通过CAP2引脚连接AD5422和AD5700的替代方法请参见应用笔记AN-1065，如前文所述。此方法只适用于AD5422的40引脚LFCSP封装选项，因为引脚数量较少的24引脚TSSOP封装没有CAP2引脚。

虽然本电流电路笔记中描述的方法需要使用外部R_{SET}电阻，但其电源抑制性能却高于替代应用笔记解决方案。无论使用哪一种解决方案，AD5700 HART调制解调器输出均可在不影响电流直流电平的前提下调制4 mA至20 mA模拟电流(如图2所示)。二极管保护电路(D1至D4)将在“瞬态电压保护”部分详细论述。

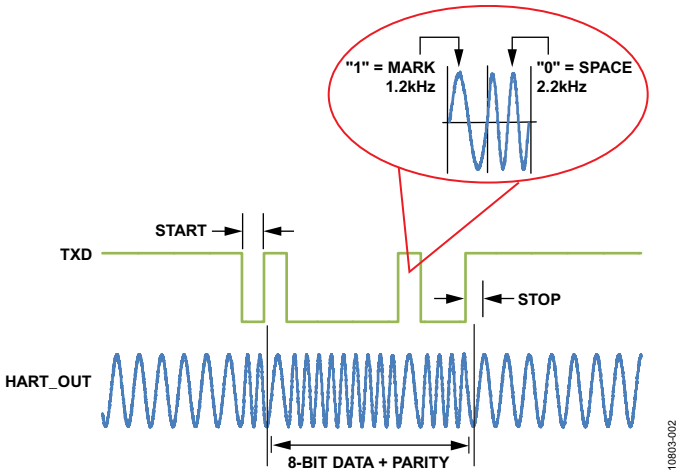


图2. AD5700/AD5700-1样片调制器波形

确定外部元件值

C1和C2电容可配合器件的数字压摆率控制功能使用，以控制AD5422的I_{OUT}信号压摆率。确定电容的绝对值时，要确保调制解调器的FSK输出无失真通过。因此，调制解调器输出信号的带宽必须通过1200 Hz和2200 Hz频率。图3显示了实现此要求的电路。在此情况下，C2(如图1所示)保持开路。

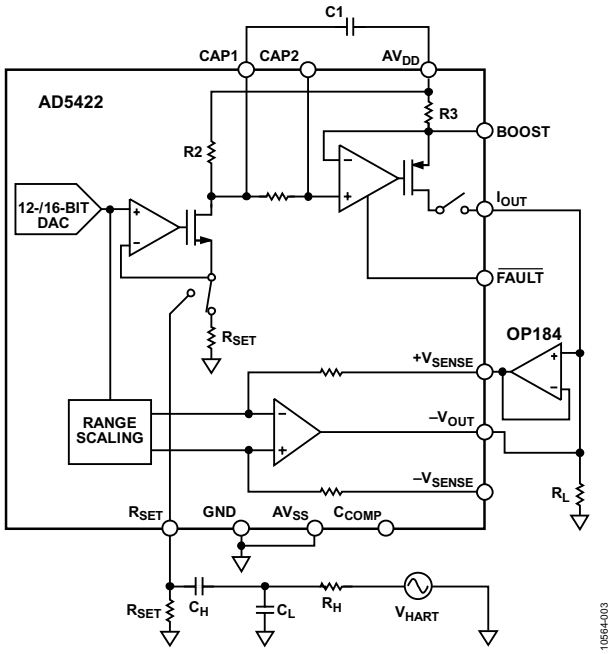


图3. AD5422和AD5700 HART调制解调器连接

低通和高通滤波器电路通过R_H、C_L、C_H和C1的相互作用并配合AD5422的一些内部电路来形成。在计算这些元件的值时，低通和高通频率截止点目标分别为>10 kHz和<500 Hz。图4显示了仿真频率响应的曲线图，表1显示了增加各元件而剩余元件值保持恒定对频率响应的影响。

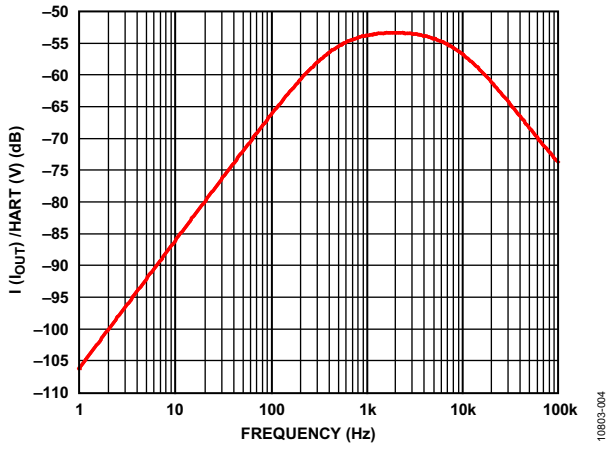


图4. 仿真频率响应

表1. 个别元件值增加对频率响应的影响

元件	C1	C_H	C_L	R_H
f_L (Hz)	↓	↓	↓	↓
f_H (kHz)	↓	无变化	无变化	无变化
G (dB)	↓	↑	↓	↓

调制解调器的输出是一个FSK信号，包括1200 Hz和2200 Hz移频。这个信号必须转换为1 mA峰峰值电流信号。为此，R_{SET}引脚上的信号幅度必须衰减。这是因为AD5422采用内部电流增益配置设计。假定调制解调器的输出幅度为500 mV p-p，则其输出必须经过500/150 = 3.33倍衰减。此衰减通过R_H和C_L来实现。

本电路笔记中的测量使用以下元件值完成：

- C1 = 4.7 nF
- R_H = 27 kΩ
- C_L = 4.7 nF
- C_H = 8.2 nF

图5表明在500 Ω负载电阻上分别测得了1200 Hz和2200 Hz移频。通道1显示耦合至AD5422输出中的调制HART信号(设置为输出4 mA)，通道2则显示AD5700 TXD信号。

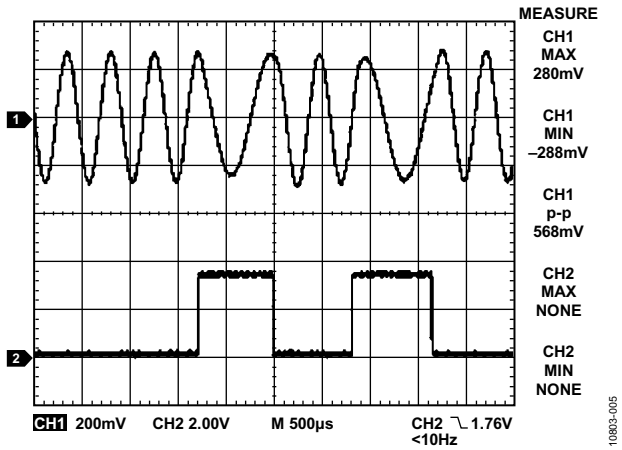


图5. 在500 Ω负载上测得的FSK波形

HART兼容性

图1中的电路要与HART兼容，必须符合HART物理层规范。HART规范文档中包含了众多物理层规范。其中最重要的两个是静默期间输出噪声和模拟变化率。

静默期间输出噪声

当HART设备没有进行传输(静默)时，不应在HART扩展频带中将噪声耦合到网络上。噪声过高可能会干扰设备本身或网络上其它设备对HART信号的接收。

对于在500 Ω负载上测得的电压噪声，其包含的扩展频带中的宽带噪声和相关噪声总和不能超过2.2 mV rms。此噪声通过在500 Ω负载上连接HCF_TOOL-31滤波器(可从HART通信基金会获得)并将滤波器输出连接到真均方根测量仪(参见图6)来测量。也可使用示波器来检查输出波形峰峰值电压。

AD5422输出电流设置为4 mA、12 mA和20 mA。对于所有这三个输出电流值，有带通滤波器时的结果十分相似，不过电流输出值增加时，宽带宽噪声也略有增加。在输出电流为4 mA的情况下，使用和不使用HCF_TOOL-31带通滤波器时，测得的均方根值分别为143 μV rms和1.4 μV rms。这两个值均在要求的2.2 mV rms(使用HART滤波器)和138 mV rms(不使用HART滤波器的宽带噪声)规范内。在输出电流为12 mA的情况下，使用和不使用HCF_TOOL-31带通滤波器时，测得的均方根值分别为158 μV rms和2.1 μV rms，这两个值同样都在HART协议规范要求的范围内。

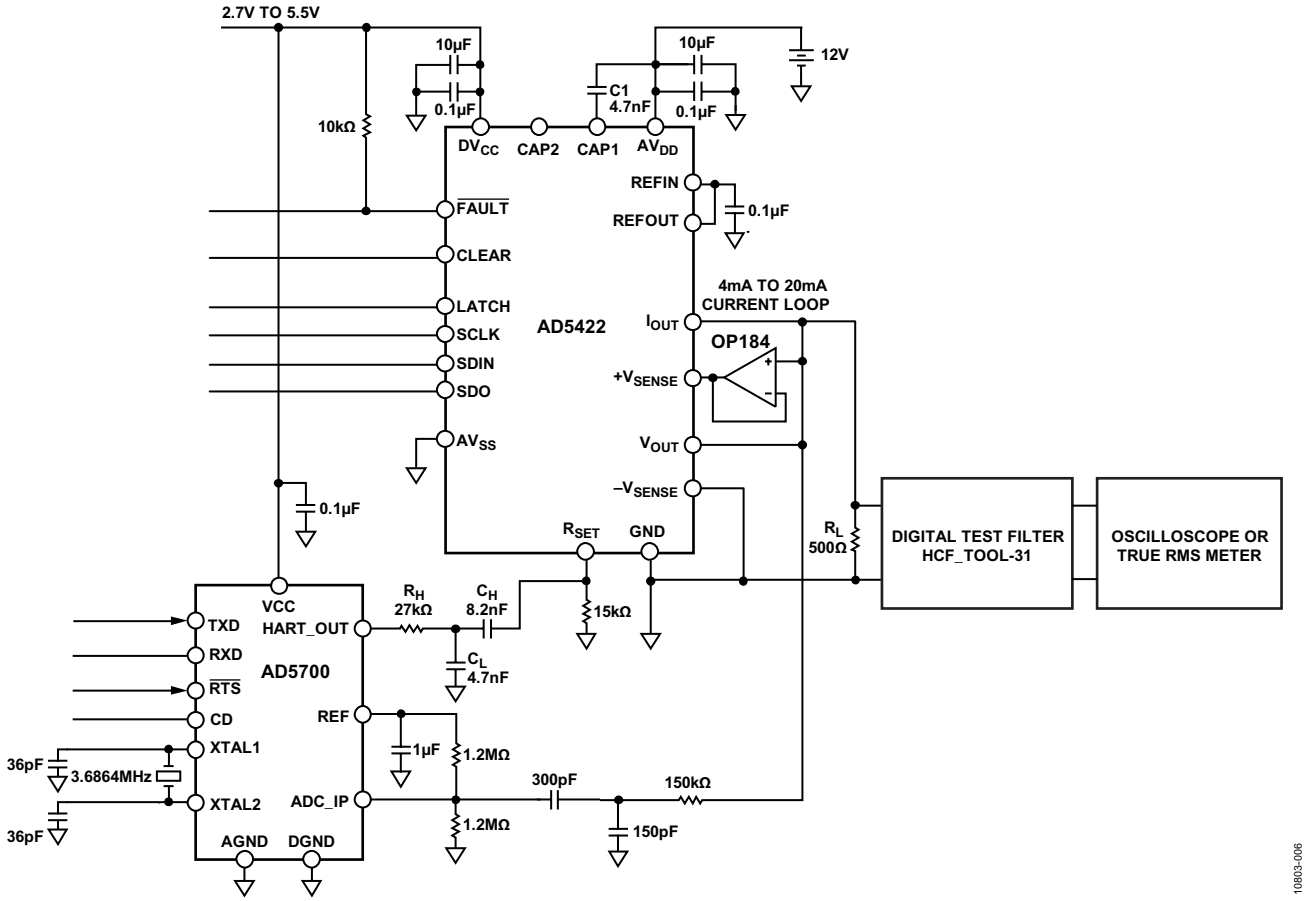


图6. HART规范测试电路

图7和图8分别显示4 mA和12 mA输出电流的示波器曲线图。注意，滤波器的通带增益为10。每个曲线图上的通道1和通道2分别显示滤波器的输入和输出。

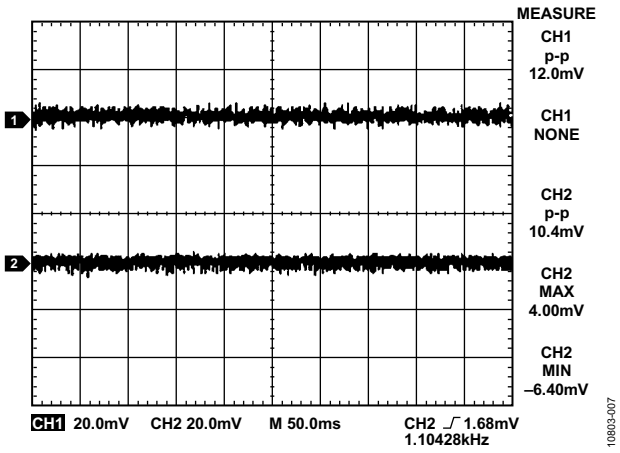


图7. 输出电流为4 mA时HART滤波器输入(通道1)和输出(通道2)端的噪声

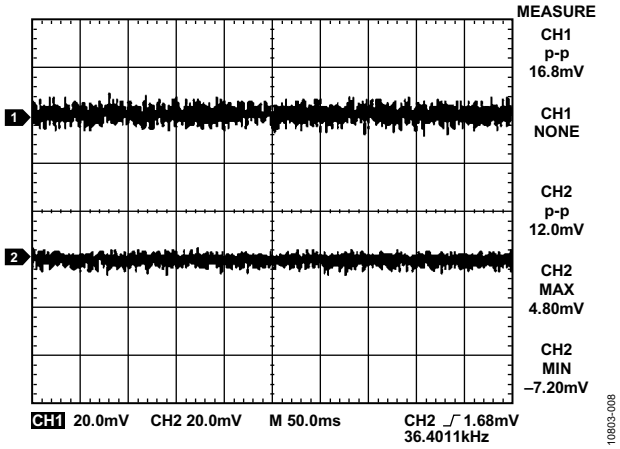


图8. 输出电流为12 mA时HART滤波器输入(通道1)和输出(通道2)端的噪声

模拟变化率

此规范可确保当设备调节电流时，模拟电流的最大变化率不会干扰HART通信。电流的阶跃变化会扰乱HART信号。仍然使用如图6所示的相同测试电路。为进行这个测试，AD5422被编程为输出一个4 mA至20 mA切换的周期波形，该波形在两个值上都没有延迟，以获得最大变化率。为了符合HART规范，滤波器输出端波形的峰值电压不能大于150 mV。符合这一要求可确保模拟信号的最大带宽处于规定的直流至25 Hz频带中。

AD5422输出从4 mA变为20 mA的正常时间约为10 µs。这个速度显然太快，而且会对HART网络造成重大破坏。为了降低变化率，AD5422提供了两种特性：一是在CAP1和CAP2引脚处连接电容，二是提供内部线性数字压摆率控制功能(详情请参考AD5422数据手册)。对于较快的压摆率，可在与AD5422通信的控制器/FPGA上实施一个非线性数字斜坡发生器。

要使带宽降低到25 Hz以下，需要在CAP1和CAP2引脚处连接非常大的电容值。最佳解决方案是结合使用外部电容和AD5422的数字压摆率控制功能。两个电容C1和C2的作用是降低模拟信号的变化率；不过还不足以满足规范。使能压摆率控制功能可以为变化率的设置提供灵活性。

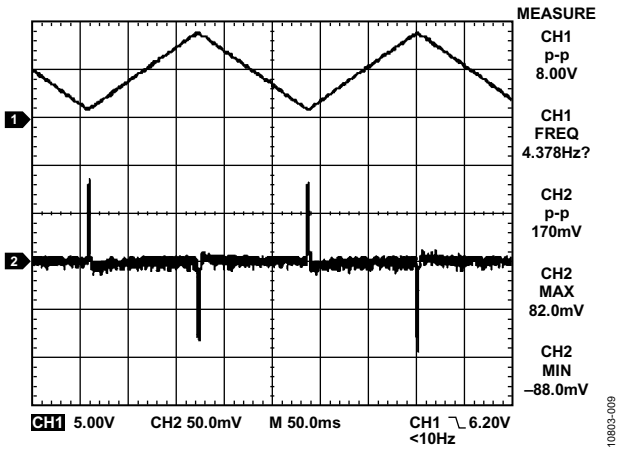


图9. AD5422输出(通道1)和HART滤波器输出(通道2)，SR时钟= 3，SR阶跃= 2，C1 = 4.7 nF，C2 = NC

图9显示了AD5422的输出和HART滤波器的输出。滤波器输出端的峰值电压为82 mV，处于规定范围以内。压摆率设置为SR时钟= 3和SR阶跃= 2，从4 mA至20 mA的转换时间设为约120 ms，C1 = 4.7 nF，C2未连接。如果这个变化率太低，可以缩短压摆时间。采用C1 = 4.7 nF且C2未连接的电路配置时，可以发现压摆时间设为80 ms(SR时钟= 1，SR阶跃= 2)时，所得到的模拟变化率符合HART规范。然而，如果将压摆时间进一步缩短至60 ms(SR时钟= 0，SR阶跃= 2)，则会导致结果超出150 mV规格范围。从CAP1连接至AV_{DD}的电容可用于抵消滤波器输出端因压摆时间过快而导致的峰值电压增加。然而，选择此值时必须小心，因为它会影响“确定外部元件值”部分讨论的低通滤波器截止频率。

图10显示了压摆率控制设置改为SR时钟= 5、SR阶跃= 2且C1电容值保持4.7 nF不变的结果。这样，转换时间就会在240 ms左右。滤波器输出端的峰值幅度可通过增加C1值、配置更慢的压摆率或通过两者的组合来进一步降低。

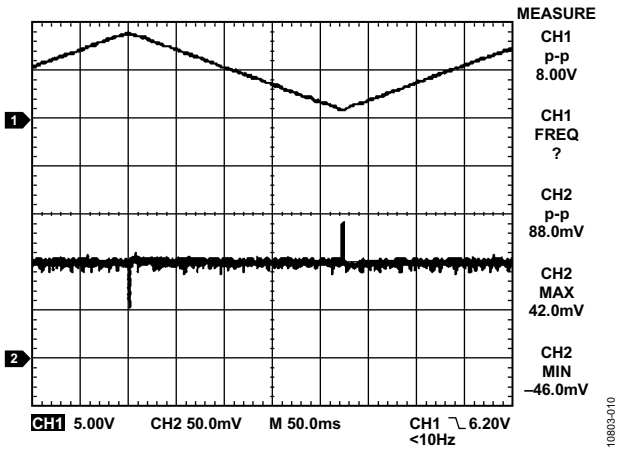


图10. AD5422输出(通道1)和HART滤波器输出(通道2)，SR时钟= 5，SR阶跃= 2，C1 = 4.7 nF，C2 = NC

瞬态电压保护

AD5422内置ESD保护二极管，可防止正常操作造成的损害。但是，工业控制环境会使I/O电路遭受高得多的瞬变。为了防止过高瞬态电压影响AD5422，可能需要外部功率二极管和浪涌电流限制电阻，如图1所示。对电阻值的约束条件(图1中显示为18 Ω)是，在正常工作期间，I_{OUT}的输出电平必须保持在其顺从电压限值(AV_{DD} – 2.5 V)以内，并且这两个保护二极管和电阻必须具有适当的额定功率。在18 Ω的条件下，对于4 mA至20 mA输出，引脚处的顺从限值降低V = I_{MAX} × R = 0.36 V。OP184缓冲器的正输入端还连接了一个10 kΩ电阻，用以限制瞬态期间的电流来保护放大器。通过瞬态电压抑制器(TVS)或瞬态吸收器可实现进一步的保护。这些元件包括单向和双向抑制器，可提供各种各样的隔离和击穿电压额定值。TVS应尽量采用最低击穿电压定标，同时在电流输出的功能范围内不导通。建议保护所有远程连接节点。

在许多过程控制应用中，需要在控制器与受控单元之间提供一个隔离栅，以保护和隔离控制电路，防止危险的共模电压破坏电路。

ADI公司的*i*Coupler系列产品可隔离高于2.5 kV的电压。有关*i*Coupler产品的详情，请访问www.analog.com/icouplers。为了减少所需隔离器的数量，CLEAR等非关键信号可以连到GND；$\overline{\text{FAULT}}$和SDO可以不连接，从而只需要隔离三个信号。不过请注意，$\overline{\text{FAULT}}$或SDO引脚是访问AD5422的故障检测功能所必需的。

常见变化

图1所示电路的一个常见变化是使用AD5420，它类似于AD5422，但只有一个电流输出。因此，其输出端没有OP184缓冲器配置。这种AD5420和AD5700 HART调制解调器电路详见CN-0270。电路笔记CN-0065提供有关IEC 61000兼容解决方案的额外信息，该解决方案适合使用AD5422和ADuM1401数字隔离器的全隔离式输出模块。电路笔记CN-0233包含有关提供电源和数据隔离的信息，所使用的是ADuM3471 PWM控制器和具有四通道隔离器的变压器驱动器。

如果需要多个通道，可使用AD5755-1四通道电压和电流输出DAC。该产品具有创新型片内动态电源控制功能，在电流模式下，可以最大限度地降低封装功耗。各通道均有一个相应的CHARTx引脚，因此HART信号可以耦合至AD5755-1的电流输出端。

如果需要环路供电的4 mA至20 mA HART解决方案，可以组合使用AD5421和AD5700 HART调制解调器。此类支持HART的智能发射机参考演示电路由ADI公司开发，采用了AD5421、ADuCM360和AD5700调制解调器。该电路已通过兼容性测试和验证，并注册为HART通信基金会认证的HART解决方案。

电路评估与测试

要构建此电路，需要使用AD5422评估板(EVAL-AD5422EBZ，LFCSP版本)和AD5700-1评估板(EVAL-AD5700-1EBZ)，参见图11。除了这两个评估板之外，该电路还需要三个外部电容(C1、C_H和C_L)、一个电阻(R_H)、一个负载电阻(R_L)、一个缓冲放大器以及一个UART接口。

设备要求

需要以下设备：

- AD5422评估板(EVAL-AD5422EBZ，LFCSP版本)
- AD5700评估板(EVAL-AD5700-1EBZ)
- 运行Windows® XP的PC，带USB端口
- 主机控制器和UART接口(标准微控制器，例如ADuC7060)
- 10.8 V至60 V的电源
- 数字测试滤波器(HCF_TOOL-31，可从HART通信基金会获得)
- 500 Ω负载电阻
- OP184放大器(位于单独的试验板上且带有连接线)
- 外部电容C1 (4.7 nF)、C_H (8.2 nF)和C_L (4.7 nF)；电阻R_H (27 kΩ)
- Tektronix DS1012B示波器或等同产品

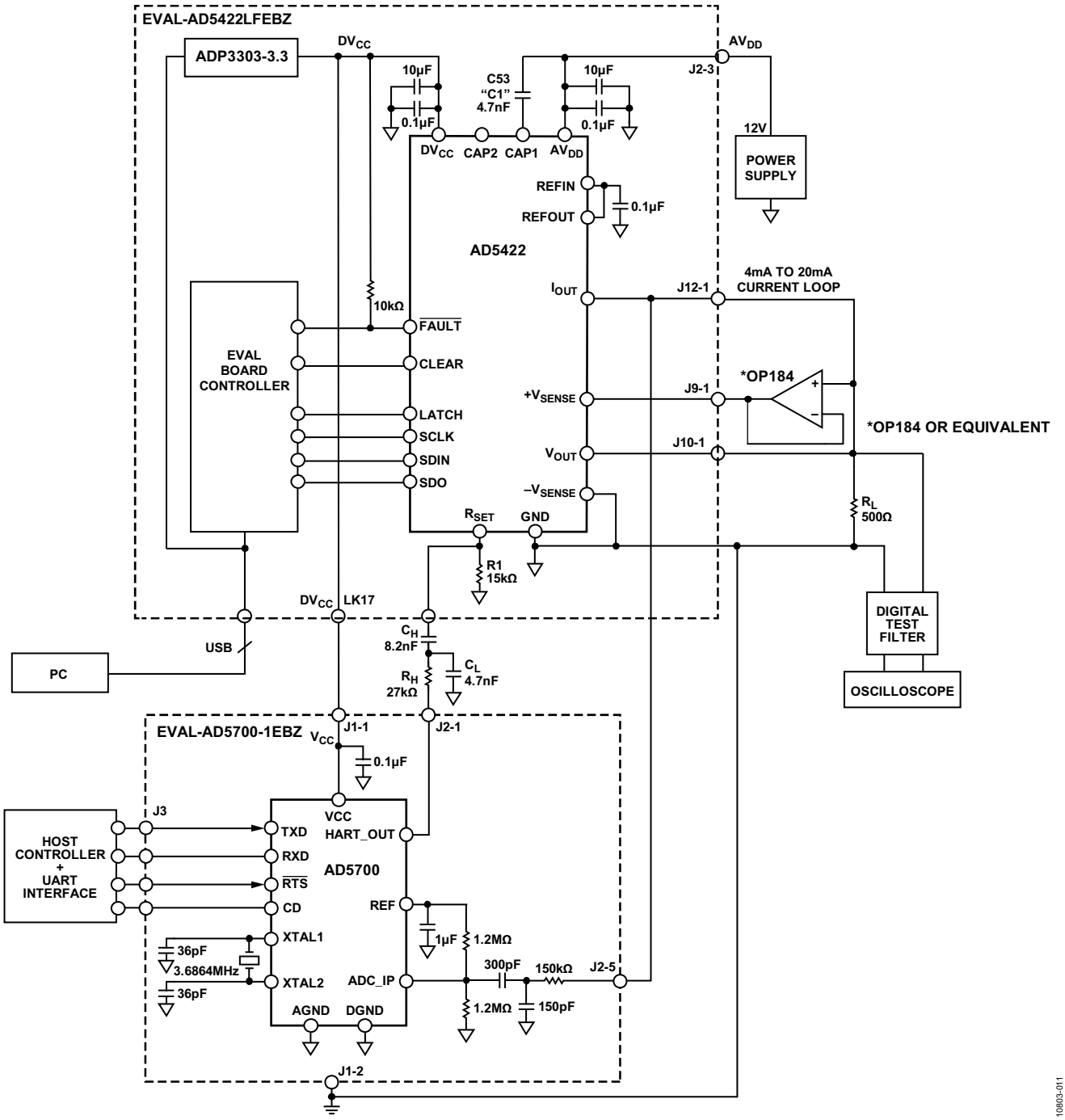


图11. 测试设置框图

静默期间噪声测量 — AD5422 LFCSP

如前文所述，对于静默测试期间的输出噪声，AD5700调制解调器并未在发射数据(静默)。AD5422设置为输出所需的电流并通过HART通信基金会带通滤波器。接着使用Tektronix TDS1012B示波器测量输出噪声；结果显示输出噪声在HART通信基金会协议规范要求的范围内。

模拟变化率测量 — AD5422 LFCSP

模拟变化率规范可确保当AD5422调节电流时，模拟电流的最大变化率不会干扰HART通信。电流的阶跃变化会扰乱HART信号。为进行这个测试，AD5422被编程为输出一个4 mA至20 mA切换的周期波形，该波形在两个值上都没有延迟，以获得最大变化率。所用的压摆率设置为SR时钟= 3和SR阶跃= 2，C1设置为4.7 nF，C2保持开路。

此外，再将SR时钟设置改变为5而不是3，并保持其它所有设置和元件值不变，从而进一步降低压摆率，由此另外进行测量；至于相关影响，可比较图9和图10来得出。

静默期间噪声测量 — AD5422 TSSOP

另外还执行了额外测量，以模拟AD5422 TSSOP封装选项在这种配置下的表现；不过，没有连接在CAP1引脚的电容(C1)(因为此器件的TSSOP版本没有CAP1引脚)。

虽然与有C1的LFCSP器件相比，没有C1时测得的静默期间输出噪声值更大，但还是在HART通信基金会协议规范要求的范围内。图12和图13中的通道2显示了有HCF_TOOL-31滤波器时的宽带噪声，I_{OUT}为4 mA时结果为530 µV rms，I_{OUT}为12 mA时结果为690 µV rms。可将这些曲线图与图7及图8进行比较，以体现有无C1的影响如何。

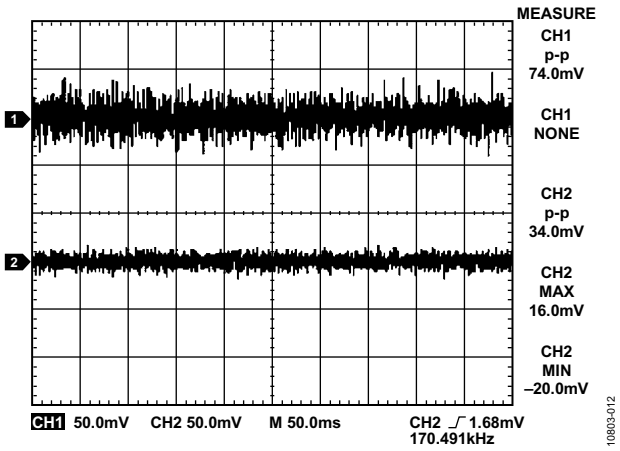


图12. 无C1且输出电流为4 mA时HART滤波器输入(通道1)和输出(通道2)端的噪声

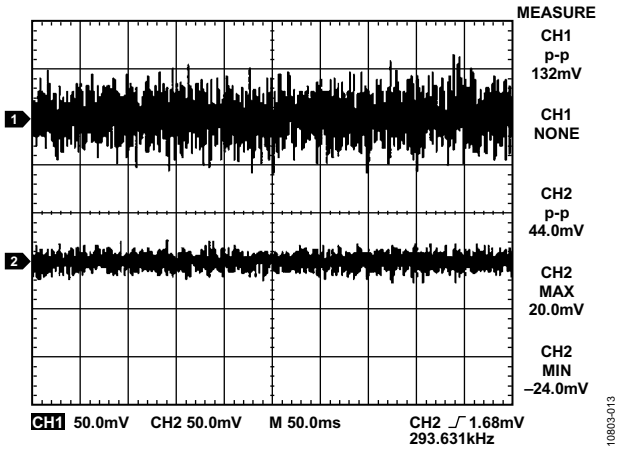


图13. 无C1且输出电流为12 mA时HART滤波器输入(通道1)和输出(通道2)端的噪声

模拟变化率测量 — AD5422 TSSOP

从模拟变化率测试的角度来看，无论有无C1，最大峰值结果都相似。主要区别在于，没有C1时，峰峰值本底噪声要大得多。图14和图15分别是压摆率为120 ms(SR时钟= 3和SR阶跃= 2)和240 ms(SR时钟= 5和SR阶跃= 2)时的模拟变化率曲线图。

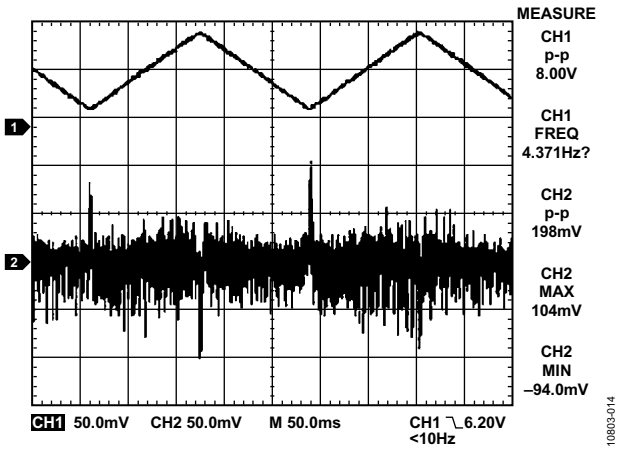


图14. AD5422输出(通道1)和HART滤波器输出(通道2)，SR时钟= 3，SR阶跃= 2，C1 = NC，C2 = NC

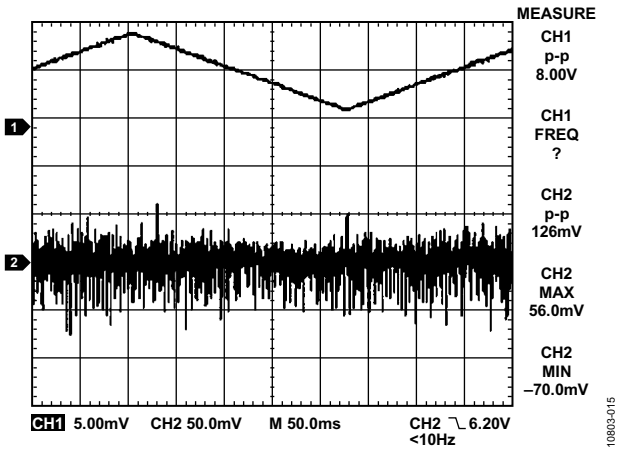


图15. AD5422输出(通道1)和HART滤波器输出(通道2)，SR时钟= 5，SR阶跃= 2，C1 = NC，C2 = NC

同样，可将这些曲线图与图9及图10进行比较，以体现有无C1的影响如何。虽然这种电路配置中所用的HART耦合技术要求采用外部R_{SET}电阻，但请注意，即使该电路的HART部分未实施，添加缓冲器也会在使用内部R_{SET}电阻时造成I_{OUT}精度略微降低。因此，在使用这种缓冲器配置将电压和电流输出引脚连接在一起时，建议使用外部R_{SET}电阻。

了解详情

CN0278 Design Support Package:
http://www.analog.com/CN0278-DesignSupport

CN-0270, *Complete 4 mA to 20 mA HART Solution*

Maurice Egan, *Configuring the AD5420 for HART Communication Compliance*, Application Note AN-1065, Analog Devices.

HART® Communication Foundation

数据手册和评估板

AD5422 Data Sheet and Evaluation Boards (TSSOP and LFCSP available)

AD5700 Data Sheet and Evaluation Board

AD5700-1 Data Sheet and Evaluation Board

修订历史

2014年5月—修订版0至修订版A

更改图6 4

更改图11 11

2012年6月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10803sc-0-5/14(A)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0279.

连接/参考器件	
AD9642	14位、250 MSPS模数转换器
ADL5565	6 GHz、超高动态范围差分放大器

集成带通滤波器的高中频采样接收机前端

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路是基于ADL5565超低噪声差分放大器驱动器和AD9642 14位、250 MSPS模数转换器(ADC)的窄带带通接收机前端。

三阶巴特沃兹抗混叠滤波器基于放大器和ADC的性能和接口要求而优化。滤波器网络和其它组件引起的总插入损耗仅有5.8 dB。

整体电路带宽为18 MHz，通带平坦度为3 dB。采用127 MHz模拟输入时，测量得到信噪比(SNR)和无杂散动态范围(SFDR)分别为71.7 dBFS和92 dBc。采样频率为205 MSPS，因此中频输入信号定位于102.5 MHz和205 MHz之间的第二奈奎斯特频率区域。

电路描述

该电路接受单端输入并使用宽带宽(3 GHz) Mini-Circuits TC2-1T 1:2变压器将其转换为差分信号。6 GHz差分放大器ADL5565以6 dB的增益工作时，差分输入阻抗为200 Ω；以12 dB的增益工作时，差分输入阻抗为100 Ω。它还提供15.5 dB的增益选项。

ADL5565是AD9642的理想驱动器，通过带通滤波器可在ADC中实现全差分架构，提供良好的高频共模抑制，同时将二阶失真产物降至最低。根据输入连接的不同，ADL5565提供6 dB或12 dB的增益。本电路使用12 dB的增益来补偿滤波器网络和变压器的插入损耗(约5.8 dB)，总信号增益为5.5 dB。

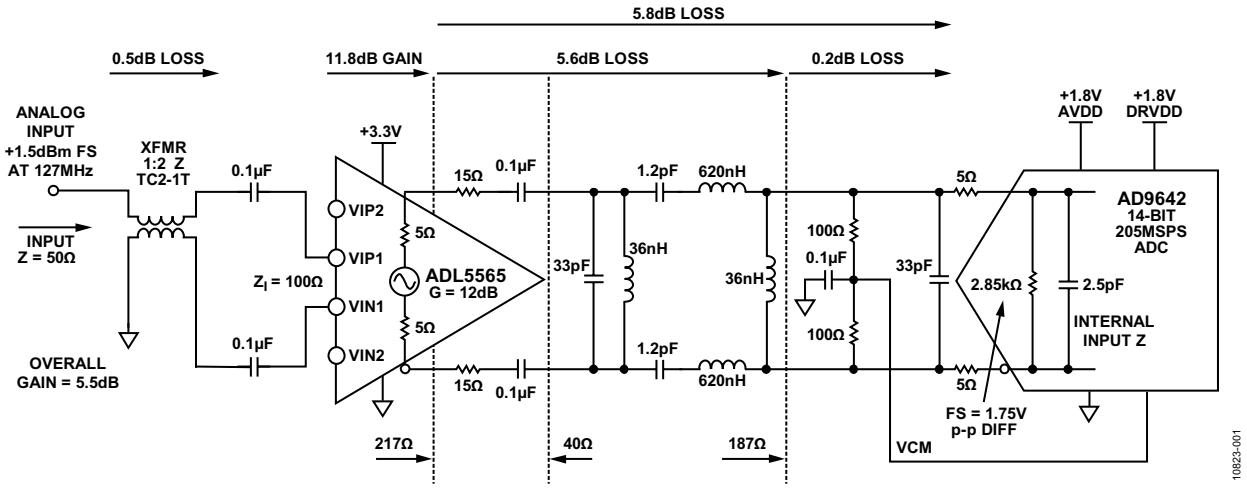


图1. 14位、250 MSPS宽带接收机前端(原理示意图：未显示所有连接和去耦)
增益、损耗和信号电平在127 MHz输入频率下测得

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

1.5 dBm的输入信号在ADC输入端产生1.75 V p-p满量程差分信号。

抗混叠滤波器是采用标准滤波器设计程序设计出的三阶巴特沃兹滤波器。选择巴特沃兹滤波器是因为它具有通带平坦度。三阶滤波器产生的交流噪声带宽噪声比为1.05，可以借助多款免费滤波器程序进行设计，例如Nuhertz Technologies Filter Free或Quite Universal Circuit Simulator (Qucs) Free Simulation等。

为了实现最佳性能，ADL5565应载入200 Ω的净差分负载。15 Ω串联电阻将滤波器电容与放大器输出隔离开，100 Ω电阻与下游阻抗并联，当加入30 Ω串联电阻时可产生217 Ω的净负载阻抗。

5 Ω电阻与ADC输入串联，将内部开关瞬变与滤波器和放大器隔离开。

2.85 kΩ输入阻抗由可通过AD9642网页上下载的电子表格确定。只需使用目标中频中心频率的并联跟踪模式值。电子表格同时给出实值与虚值。

三阶巴特沃兹滤波器采用源阻抗(差分)为200 Ω、负载阻抗(差分)为200 Ω、中心频率为127 MHz和3 dB带宽为20 MHz设计而成。标准滤波器设计程序计算出的值如图1所示。由于需要较大的串联电感，1.59 μH的电感被降为620 nH，并且0.987 pF的电容按比例提高到2.53 pF，因此保持127 MHz的谐振频率不变，使元件值更实际

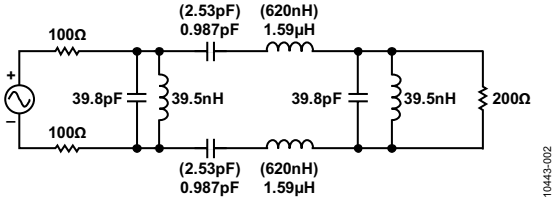


图2. 开始三阶差分巴特沃兹滤波器的设计，
Z_S = 200 Ω，Z_L = 200 Ω，F_C = 127 MHz，B_W = 20 MHz

第二并联电容的值减去ADC的2.5 pF内部电容，得到37.3 pF的值。该电路中，电容位于ADC附近，以减少/吸收电荷反冲。

为最终滤波器无源元件选择的值(经实际电路寄生效应调整后)显示在图1中。表1总结了系统的测量性能，其中3 dB带宽为18 MHz，以127 MHz为中心。网络的总插入损耗约为5.8 dB。图3所示为频率响应；图4所示为SNR和SFDR性能。

表1. 电路的测定性能

性能规格：-1 dBFS (FS = 1.75 V p-p)，采样速率 = 205 MSPS	**最终结果**
中心频率	127 MHz
通带平坦度(118 MHz至136 MHz)	3 dB
SNRFS (127 MHz)	71.7 dBFS
SFDR (127 MHz)	92 dBc
H2/H3 (127 MHz)	93 dBc/92 dBc
总增益(127 MHz)	5.5 dB
输入驱动(127 MHz)	0.5 dBm (−1 dBFS)

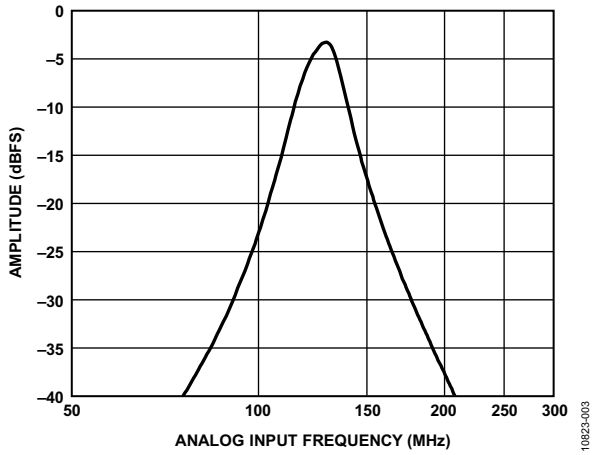


图3. 通带平坦度性能与频率的关系

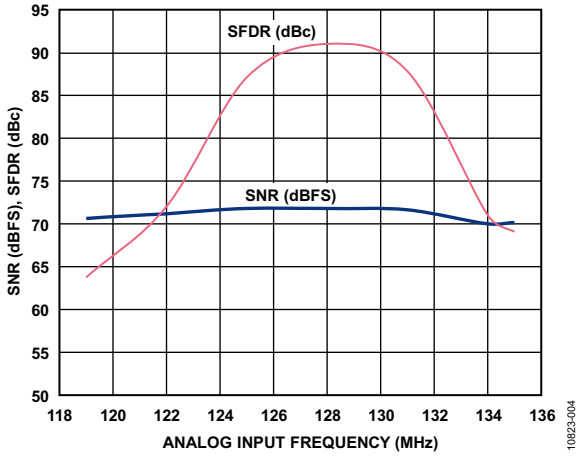


图4. SNR/SFDR性能与频率的关系，采样速率 = 205 MSPS

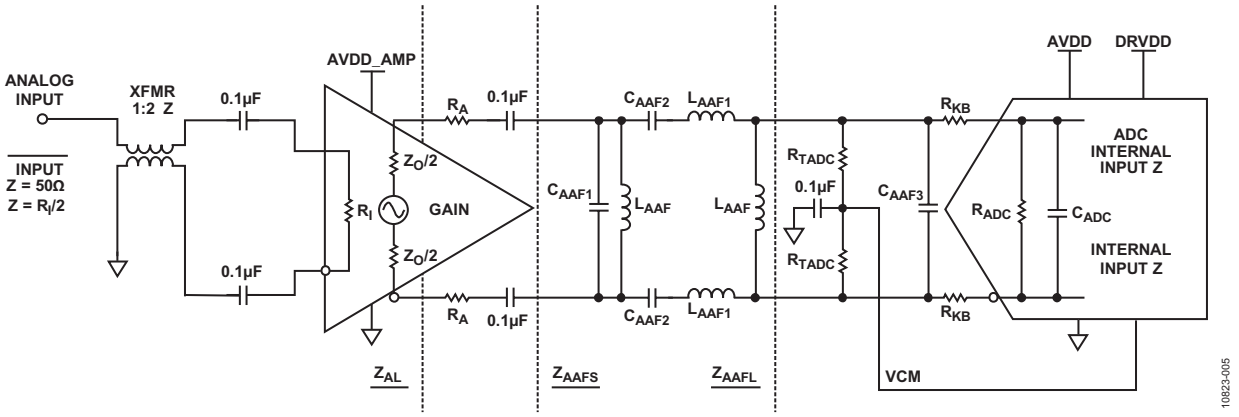


图5. 采用带通滤波器的一般差分放大器/ADC接口

滤波器和接口设计程序

本节介绍放大器/ADC与带通滤波器接口设计的常用方法。为实现最佳性能(带宽、SNR和SFDR)，放大器和ADC应对一般电路形成一定设计限制。

1. 放大器必须参考数据手册推荐的正确直流负载，以获得最佳性能。
2. 放大器与滤波器的负载间必须使用正确数量的串联电阻。这是为了防止通带内的不良信号尖峰。
3. ADC的输入必须通过外部并联电阻降低，并使用正确串联电阻将ADC与滤波器隔离开。此串联电阻也会减少信号尖峰。

图5所示的一般电路适用于大多数高速差分放大器/ADC接口，并作为带通滤波器的基础。此设计方法倾向于利用大多数高速ADC的相对较高输入阻抗和驱动源(放大器)的相对较低阻抗，将滤波器的插入损耗降至最低。

基本设计流程如下：

1. 设置外部ADC端接电阻R_{TADC}，使得R_{TADC}和R_{ADC}的并联组合介于200 Ω和400 Ω之间。
2. 根据经验和/或ADC数据手册建议选择RKB，通常介于5 Ω和36 Ω之间。
3. 使用下式计算滤波器负载阻抗

$$Z_{AAFL} = 2R_{TADC} \,||\, (R_{ADC} + 2R_{KB})$$

4. 选择放大器外部串联电阻R_A。如果放大器差分输出阻抗在100 Ω至200 Ω范围内，R_A应小于10 Ω。如果放大器输出阻抗为12 Ω或更低，R_A应介于5 Ω和36 Ω之间。
5. 选择Z_{AAFL}，使放大器获得的总负载Z_{AL}最适合通过以下公式选择的特定差分放大器：

$$Z_{AL} = 2R_A + Z_{AAFL}$$

6. 使用下式计算滤波器源阻抗

$$Z_{AAFS} = Z_O + 2R_A$$

7. 利用滤波器设计程序或表格，以及源阻抗Z_{AAFS}、负载阻抗Z_{AAFL}、滤波器类型、带宽和阶数，设计滤波器。实际使用的带宽比应用的通带所需带宽高出10%，以确保频率范围内的平坦度。

经过上述初步计算，须了解电路的下列项目。

1. C_{AAF3}值必须至少为10 pF，比C_{ADC}大数倍。这样可将滤波器对C_{ADC}波动的敏感度降至最低。
2. Z_{AAFL}与Z_{AAFS}之比不可高于约7，使滤波器在大多数滤波器表和设计程序的限值内。
3. C_{AAF1}值必须至少为5 pF，以尽可能降低对寄生电容和元件波动的敏感度。
4. 电感L_{AAF}必须为合理值，至少为数nH。
5. C_{AFF2}和L_{AAF1}必须为合理值。有时电路仿真器会使这些值太低或太高。为使这些值更合理，只需保持同样的谐振频率并将这些值与更好的标准值元件相比。

在某些情况下，滤波器设计程序可提供一个以上独特解决方案，特别是对于更高阶滤波器。应始终选择采用最合理元件值组合的解决方案。另外应选择结束于分流电容的配置，以便分流电容与ADC输入电容组合。

电路优化技术和权衡

本接口电路内的参数具有高相互作用性；因此优化电路的所有关键规格(带宽、带宽平坦度、SNR、SFDR和增益)几乎不可能。不过，通过变更R_A和R_{KB}，可以最大程度地减少通常发生于带宽响应内的信号尖峰。

R_A值也会影响SNR性能。更大值在降低带宽峰化的同时倾向略微提高SNR，因为驱动ADC满量程需要更高信号电平。

选择ADC输入端的R_{KB}串联电阻以尽量减少任何残余电荷注入(从ADC内部采样电容)造成的失真。增加此电阻也倾向减少带内的信号尖峰。

不过，增加R_{KB}会增加信号衰减，因此放大器必须驱动更大信号才能填充ADC的输入范围。

为优化中心频率，通带特性、串联电容、C_{AAF2}可在小范围内变动。

ADC的输入端接电阻R_{TADC}通常选择为使净ADC输入阻抗介于200 Ω和400 Ω之间，是大多数放大器的典型特性负载值。选择的数值太高或太低都可能对放大器的线性度造成不利影响。

上述因素的权衡可能有些困难。本设计中，每个参数权重相等；因此所选值代表了所有设计特征的接口性能。某些设计中，根据系统要求，可能会选择不同的值，以便优化SFDR、SNR或输入驱动电平。

本设计的SFDR性能取决于两个因素：放大器和ADC接口元件值，如图1所示。

请注意，本设计中的信号与0.1 µF电容进行交流耦合，以阻挡放大器、其端接电阻和ADC输入之间的共模电压。有关共模电压的更多信息，请参阅AD9642数据手册。

无源组件和PCB寄生效应考虑

该电路或任何高速电路的性能都高度依赖于适当的印刷电路板(PCB)布局，包括但不限于电源旁路、受控阻抗线路(如需要)、元件布局、信号布线以及电源层和接地层。高速ADC和放大器PCB布局的详情请参见指南MT-031和MT-101。此外，请参考CN-0227和CN-0238。

对于滤波器内的无源元件，使用低寄生表面贴装电容、电感和电阻。所选电感来自Coilcraft 0603CS系列。滤波器使用的表贴电容为5%、C0G、0402型，以确保稳定性和精度。

系统的完整文档请参见CN-0279设计支持包

常见变化

AD9643是AD9642的双通道版本。

如需较低的功耗和带宽，还可使用ADA4950-1和/或ADL5561/ ADL5562。这些元件与之前列举的单通道元件引脚兼容。

电路评估与测试

本电路使用修改的AD9642-250EBZ电路板和基于HSC-ADC-EVALCZ FPGA的数据采集板。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。修改的AD9642-250EBZ板包括本笔记所述的评估电路，HSC-ADC-EVALCZ数据采集板与VisualAnalog®评估软件一起使用，此外还使用SPI控制器软件来适当控制ADC并采集数据。AD9642-250EBZ板的原理图、BOM和布局请参见User Guide UG-386。CN-0279设计支持包中的**readme.txt**说明了对标准AD9642-250EBZ板做出的修改。应用笔记AN-835详细说明了如何设置硬件和软件，以运行本电路笔记所述的测试。

了解详情

CN-0279 Design Support Package:
http://www.analog.com/CN0279-DesignSupport

UG-386 User Guide, Evaluating the AD9642/AD9634/AD6672 Analog-to-Digital Converters

Arrants, Alex, Brad Brannon and Rob Reeder, AN-835 Application Note, *Understanding High Speed ADC Testing and Evaluation*, Analog Devices.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, *Analog Dialogue* 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Quite Universal Circuit Simulator

Nuhertz Technologies, Filter Free Filter Design Program

Reeder, Rob, *Achieve CM Convergence between Amps and ADCs*, Electronic Design, July 2010.

Reeder, Rob, *Mine These High-Speed ADC Layout Nuggets For Design Gold*, Electronic Design, September 15, 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 1: Power and Ground Planes*, November 2010.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 2: Using Power and Ground Planes to Your Advantage*, February 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 3: The E-Pad Low Down*, June 2011.

数据手册和评估板

AD9642 Data Sheet

ADL5565 Data Sheet

Circuit Evaluation Board (AD9642-250EBZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

修订历史

2012年7月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10823sc-0-7/12(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0280.

连接/参考器件	
AD7401A	隔离式Σ-Δ调制器
AD8639	自稳零型轨到轨输出双通道运算放大器
ADuM6000	隔离式5kV DC-DC转换器
ADM8829	开关电容电压反相器
ADP121	150mA、低静态电流、CMOS线性稳压器
ADP7104	20V、500 mA低噪声CMOS LDO
ADP7182	−30V、200mA、低噪声、负线性稳压器

集成隔离式电源、用于太阳能光伏转换器的强大完全隔离式电流检测电路

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完全隔离的电流传感电路，自带隔离电源。 该电路具有极强的鲁棒性，可以安装在检测电阻附近，以实现精确的测量，最大程度地降低噪声拾取。 输出为来自一个Σ-Δ调制器的单路16 MHz位流，由一个DSP通过一个sinc3 数字滤波器进行处理。

该电路是太阳能光伏(PV)转换器交流电流监测的理想选择，在这种应用中，峰值交流电压可能高达数百伏特，电流可能在几mA到25 A之间变化。

电路描述

电路采用一个1mΩ检测电阻，通过一个双通道AD8639低失调放大器来测量最高±25 A的峰值电流。放大器的增益设为10，以发挥AD7401AΣ-Δ调制器的满量程范围优势。对于较高的电流，可以通过相应降低AD8639的增益来测量(最高±50 A或±100 A)，以确保发挥出AD7401A满量程输入范围的最大优势。

通过1 mΩ电阻的±25 A电流形成±25 mV的电压。然后，该电压由AD8639放大至±250mV，并输入AD7401A。AD7401A的差分输入充当传统三运放仪表放大器配置中的差动放大器。

凭借仅3 μV的典型失调电压、0.01 μV/°C的漂移以及1.2 μV p-p的噪声(0.1 Hz至10 Hz)，AD8639非常适合必须将直流误差源降至最低的应用。整个工作温度范围内几乎为零的漂移特性可以给太阳能面板应用带来极大的好处。许多系统都可以利用AD8639提供的轨到轨输出摆幅来使信噪比(SNR)达到最大。

在电流测量电流周围采用一个保护环，以防止任何漏电流进入这个敏感的低电压区域。BAT54肖特基二极管可以保护AD8639的输入，使其不受瞬态过压和ESD的影响。

单极点RC滤波器(102 Ω、1 nF)的差模带宽为1.56 MHz，可以降低AD7401A输入端的带宽噪声。

Σ-Δ调制器需要一个来自外部源的时钟输入，如DSP处理器或FPGA。时钟频率的可能范围为5 MHz至20 MHz，图1所示电路使用的频率是16 MHz。调制器极其强大的单位流输出可以直接由$sinc^3$滤波器处理，其中，可将数据转换成一个ADC字。

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113
©2013 Analog Devices, Inc. All rights reserved.

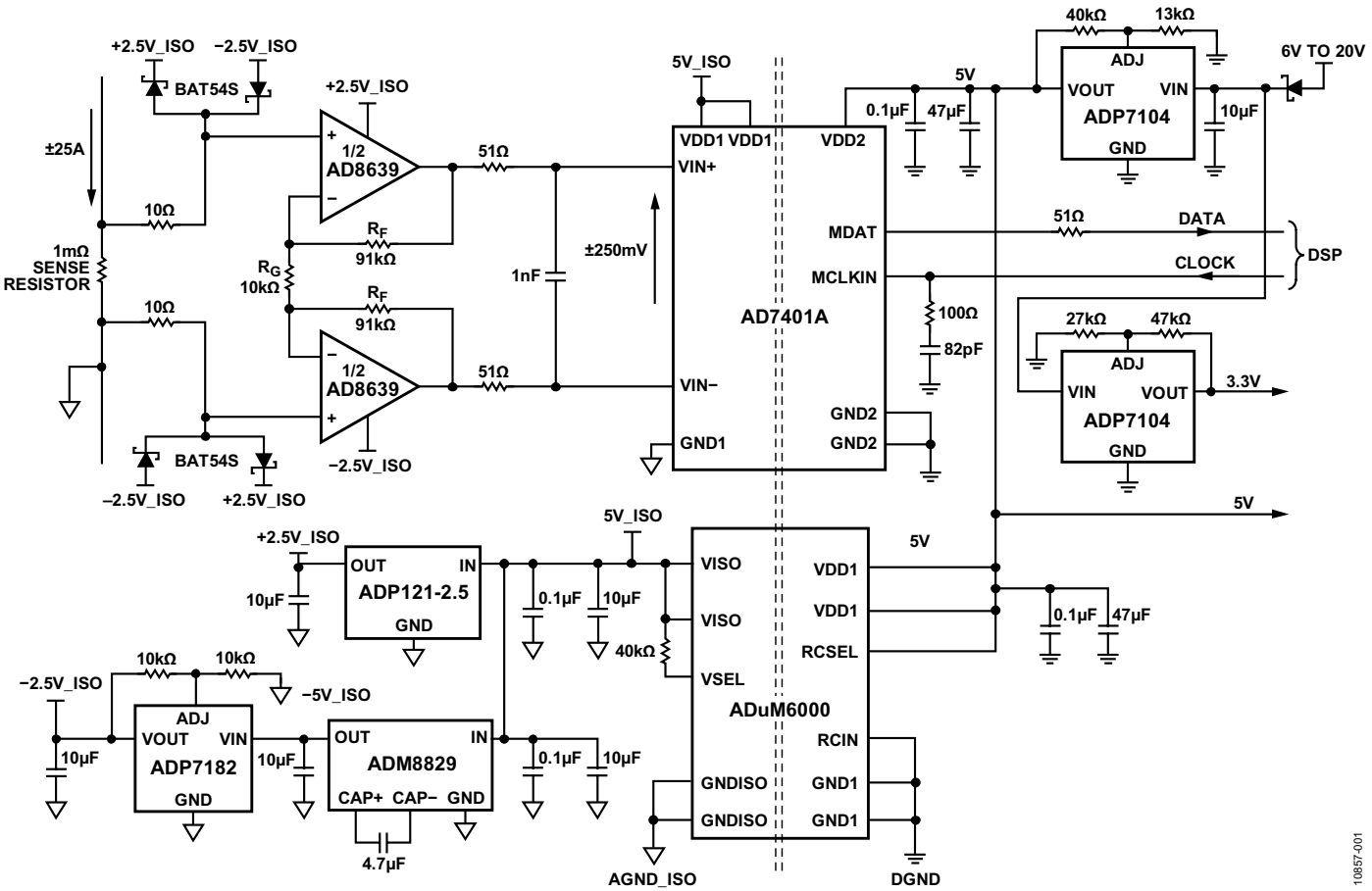


图1. 隔离式电流检测电路(简化原理图： 未显示所有连接和去耦)

交流和直流信息都可以用AD740x器件来分析，因此，不但可以监控交流性能，而且还可以监控系统中可能存在的任何直流注入。在太阳能应用中，直流注入至关重要，因为如果过多的直流电流注入电网，结果可能使其路径上的任何变压器饱和，因此，必须将直流电流限制在低毫安范围之内。

使用AD740x器件一个关键优势在于，它们可以非常接近实际交流电流路径，而DSP或FPGA则可能存在一定的距离，甚至位于系统中的另一块电路板上。这样，通过最大程度地降低EMI/RFI效应，结果可以提高整个系统的精度。

安全性通过20 µm聚酰亚胺薄膜隔离栅来实现。更多有关这些内容的信息以及各种认证可在相关数据手册中找到。AD7401A工作电压高达891 V单极性范围，或565 V双极性范围，并横跨隔离栅，如表1所示。

表1. AD7401A的最大连续工作电压[1]

参数	最大值	单位	约束条件
交流电压，双极性波形	565	V峰值	最少50年寿命
交流电压，单极性波形	891	V峰值	CSA/VDE认证的最大工作电压
直流电压	891	V	CSA/VDE认证的最大工作电压

[1] 指隔离栅上的连续电压幅度。 详情请参见AD7401A数据手册。

电源配置

ADuM6000是一款5 V隔离式DC-DC转换器，通过一个内部625 kHz PWM方式提供跨越隔离栅的5 V直流电源。该电流在隔离栅的隔离端整流和滤波。

AD8639运算放大器电源被调节至±2.5 V，以实现更好的噪声性能。+2.5 V由低噪声ADP121低压差稳压器提供，后者由+5 V隔离电源驱动。

ADM8829开关电容电压逆变器由+5 V隔离电源驱动，产生−5 V输出电压，后者由ADP7182负线性稳压器调节至−2.5 V。

原理

AD7401A是一款二阶Σ-Δ调制器，片上的数字隔离采用ADI公司的*i*Coupler®技术，能将模拟输入信号转换为高速1位数据流。模拟调制器对模拟输入信号连续采样，因而无需外部采样保持电路。AD7401A采用5 V电源供电，可输入±250 mV的差分信号(满量程±320 m)。输入信息以数据流密度的形式包含在输出数据流内，该数据流的最高数据速率可到20 MHz。通过适当的数字滤波器重构原始信息。处理器侧(非隔离)可采用5 V或3 V电源(VDD2)。

太阳能应用中的电流测量需采用隔离测量技术。AD7401A是ADI公司以交流测量实现此类应用的众多产品之一。这类隔离基于*i*Coupler® 技术。

电流互感器是一种替代隔离方法，称为电流隔离。

本文介绍采用AD7401A和ADuM6000器件，并由ADI公司设计的电流测量模块的典型性能。

太阳能光伏(PV)逆变器系统应用

太阳能光伏逆变器转换来自太阳能面板的电能并高效地将其输送到公用电网中。来自太阳能面板的电能基本上属于直流源，它会被转换成交流，并与电网频率成一定的相位关系，馈送至公用电网上，且效率极高(95%至98%)。转换可以采用单级，也可以采用多级，如图2所示。第一级通常为DC-DC转换，其中太阳能面板的低电压与高电流输出转换为高电压与低电流。这样做的目的是为了将电压提升至与电网峰值电压兼容的水平。第二级通常将直流电压和电流转换为交流电压和电流，一般使用H-电桥电路。(见ADI文章“借助隔离技术将太阳能光伏发电系统整合于智能电网”)。

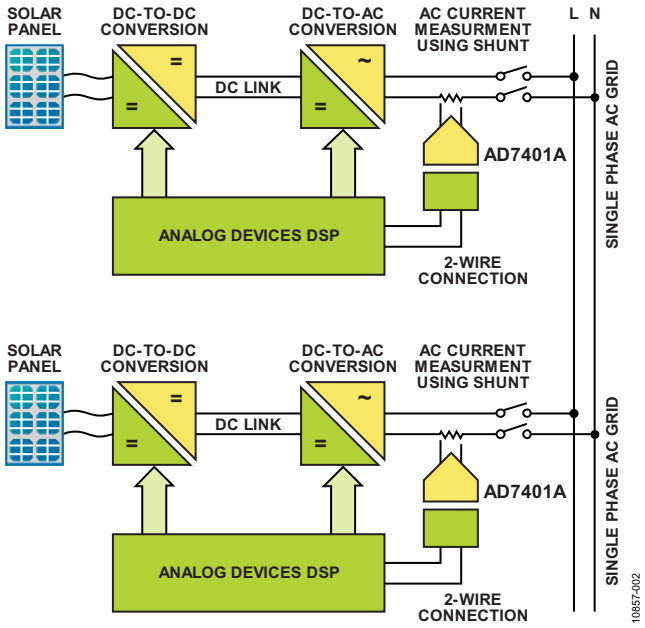


图2. 太阳能光伏逆变器系统

以前的太阳能光伏逆变器只是将电能转储到公用电网的模块。面向新设计的太阳能逆变器侧重于安全性、电网整合和成本的降低。为此，太阳能光伏逆变器设计人员正在考虑采用现有太阳能逆变器模块中未使用的新技术来改善性能，并尽可能降低成本。

在该电路中，DSP控制着DC-DC转换器和DC-AC转换器。公用电网一般通过继电器连接。交流电流测量由AD7401A实现，该器件测量输出到电网的电流，通常为25A。

太阳能光伏逆变器系统的输出端可能有隔离变压器，也可能没有(出于节省成本的考虑)，但是，如果没有变压器，则太阳能光伏逆变器必须测量输出电流的直流分量。该电流称为直流注入，其值对电路的运行至关重要。过多直流注入到电网，结果可能使直流路径上的任何变压器饱和。直流注入电流必须限制在低mA值之内。在该应用中，这两个任务都能够完成，由此可以实现成本的节省，因为诸如霍尔效应电流传感器一类的替代方法可能需要两个器件：一个用于高电流范围，一个用于低电流范围。

AD7401A的失调性能

电流测量模块中AD7401A的失调在整个温度范围内(最高为125°C)进行测量。结果如图3所示，符合AD7401A数据手册中的规格。在整个温度范围内，在分流电阻中无电流流过的情况下，测得的最大失调变化约为±20 mA(温度范围：−40°C至+125°C)。

测试中施加的电压如下：

- VDD_ISO = 5 V
- VDD_FPGA = 3.3 V
- MCLKIN = 16 MHz(EVAL-CED1Z，采用Altera FPGA，256抽取率)。
- VIN = 6 V @ 62 mA(电流检测模块输入电源电压)。

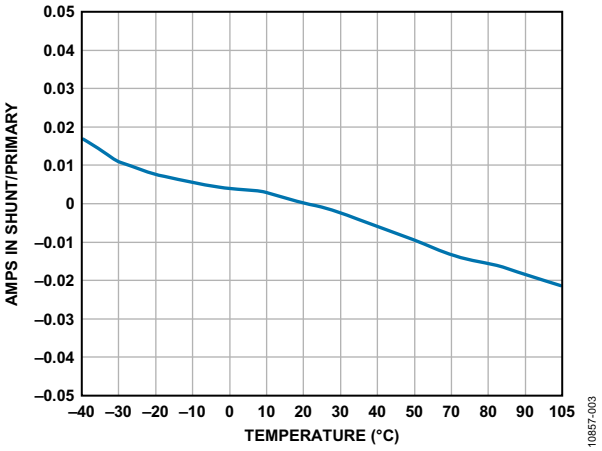


图3. AD7401A模块失调

线性度性能

分析了模块在最高±28A的电流条件下的线性度。如图4所示，校准后可以实现低于±0.2%的线性度。分析中采用了上一节规定的电压。图4同时展示了满量程误差和绝对误差分析，定义如下：

$$满量程误差 = (V_{分流} - V_{计算}) / V_{满量程}$$

$$绝对误差 = (V_{分流} - V_{计算}) / V_{分流}$$

其中

$V_{分流}$ = 精密分流电阻中的电流(用DVM测量)

$V_{计算}$ = 来自ADC输出的计算所得电流(AD7401A)

$V_{满量程}$ = 模块的满量程电流范围(28 A)。

使用绝对误差方法的好处在于，可以在低测量范围下分析误差，此时的误差表现较为突出。对于太阳能应用来说，这是十分重要的，因为可以在低电流范围中测量直流注入。

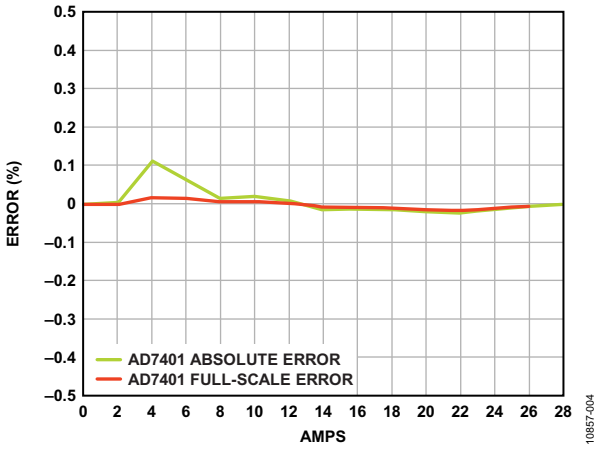


图4. AD7401A线性度性能

SINC3 滤波器性能

AD7401A的额定抽取速率(DR)为256，但也可在其他抽取速率下使用该器件。当DR = 256时，sinc3滤波器的响应如图5所示，其中，输出数据速率为62.5 kHz，FFT噪底如图6所示。

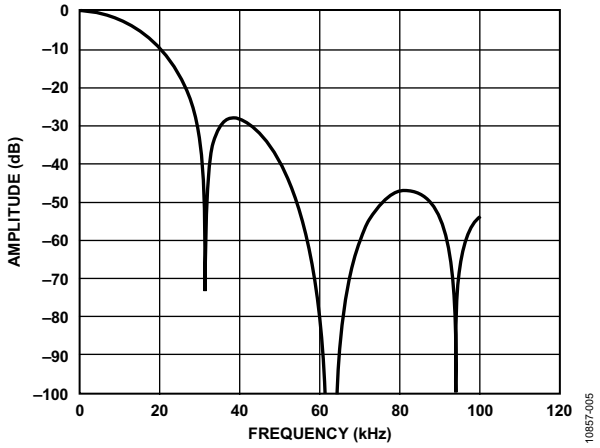


图5. Sinc3滤波器的响应(抽取速率= 256，输出数据速率= 62.5 kHz)

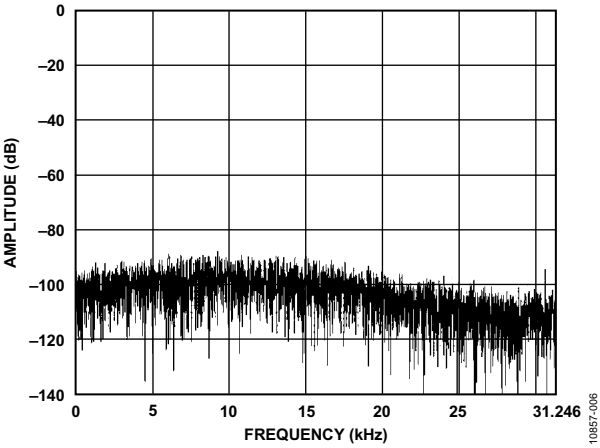


图6. 16K点FFT所示噪底(抽取速率= 256，输出数据速率= 62.5 kHz)

对于较高的抽取速率，sinc3滤波器响应大幅改善。当DR = 1024时，sinc3滤波器的响应如图7所示，其中，数据速率为15.6 kHz。这时，系统的噪声性能有所改善，如图8所示，只是数据速率降低了。

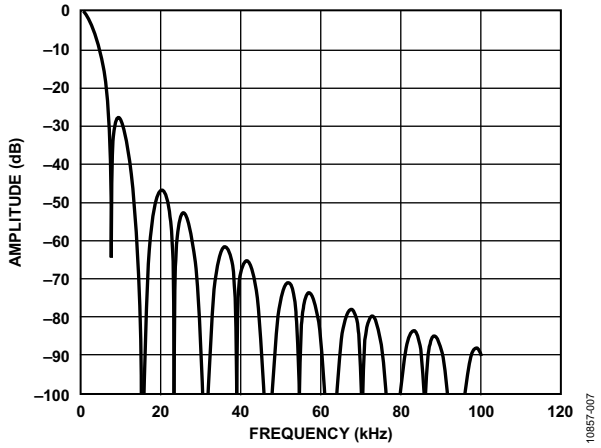


图7. Sinc3滤波器的响应(抽取速率= 1024，输出数据速率= 15.6 kHz)

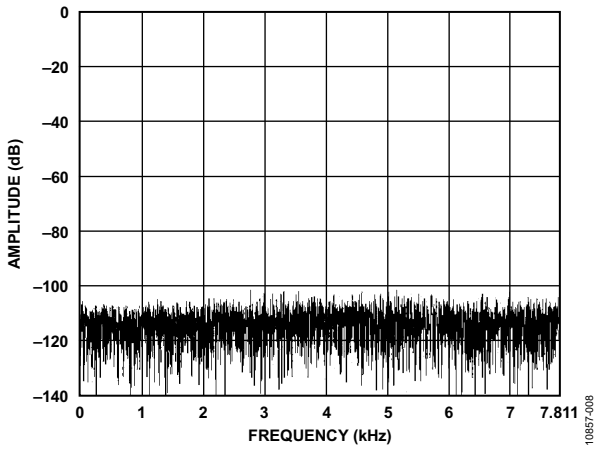


图8. 16K点FFT所示噪底(抽取速率= 1024，输出数据速率= 15.6 kHz)

布局考量

设计印刷电路板(PCB)布局时应特别小心，必须符合相关辐射标准。有关电路板布局建议，请参阅AN-0971应用笔记。这种布局的示例如图9所示。布局的关键是确保第3层(浮动层)与第2层(接地层)之间有良好的重叠。这一简单的重叠可以大幅降低系统中的辐射。图10所示为PCB布局的俯视图，图11为实际电路板照片。

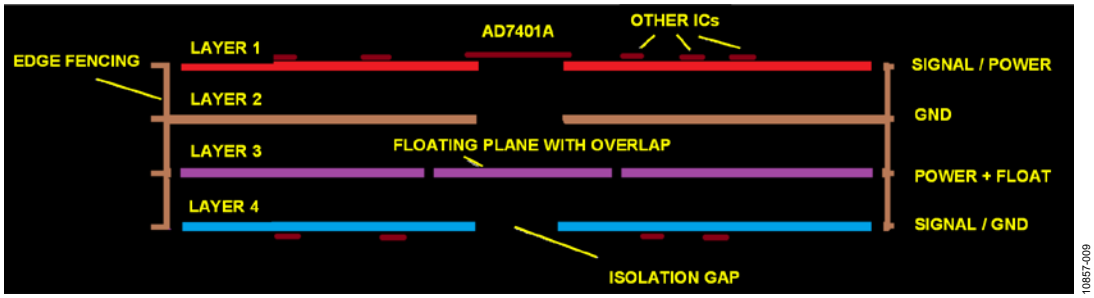


图9. 4层电路板示例

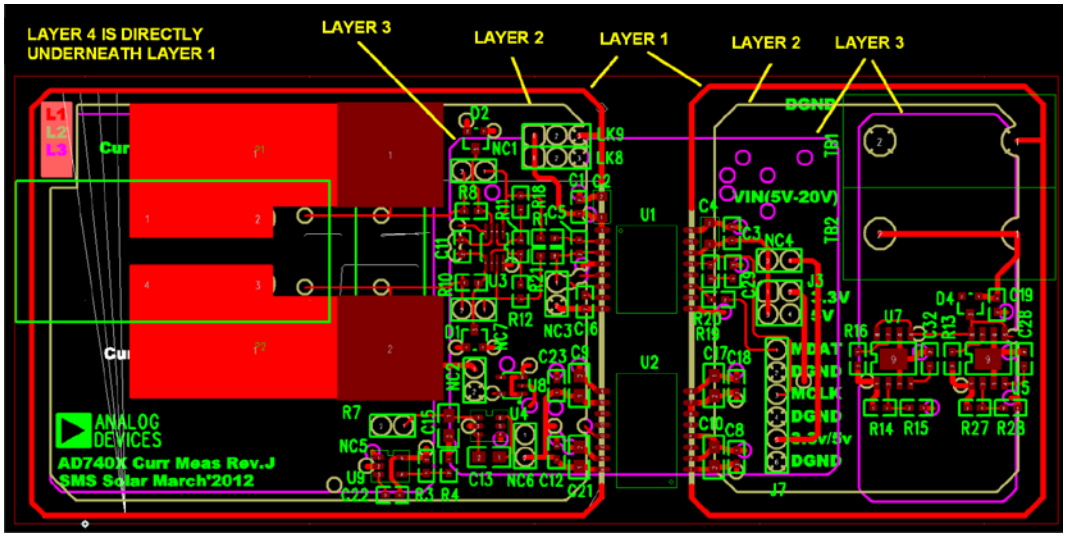


图10. 电流测量建议布局

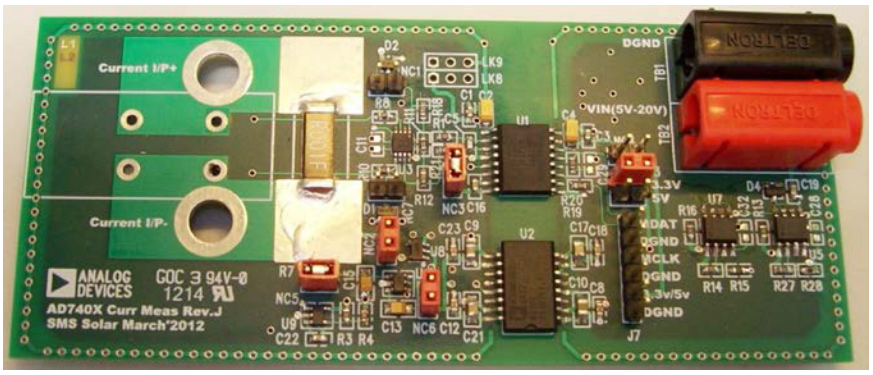


图11. 电流测量板照片

ADI隔离式ADC和*iso*Power器件符合太阳能工业的需求，可为电力系统提供新的技术。与当今太阳能逆变器中使用的常规方法相比，使用这种技术可以改善电网集成的性能。

常见变化

AD8638运算放大器是AD8639的单通道版本。

AD7401AΣ-Δ调制器系列的其他成员包括集成10 MHz片内时钟的AD7400。

电路评估与测试

设备要求

- 能在100V下输出28A电流的直流源，用于仿真源。
- 6.5位DVM和校准分流电阻，用于测量输入电流
- EVAL-CN0280-EB1Z评估板
- 6 V、200 mA电源
- 7 V、2 A电源
- EVAL-CED1Z转变器评估和开发板软件。
- 有关sinc3滤波器的实现示例代码可在AD7401A数据手册中找到。

功能框图

图12显示测试设置的功能框图。

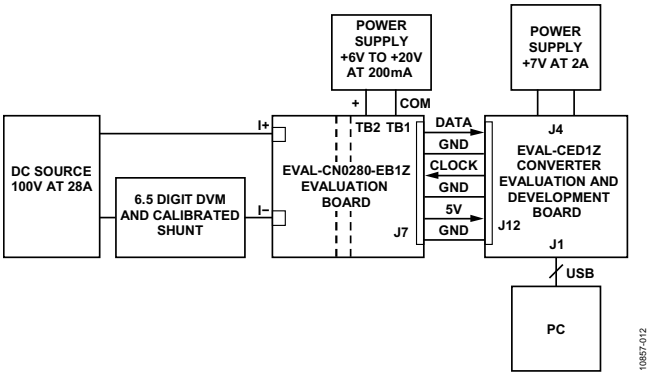


图12. 测试设置功能框图

了解详情

CN-0280 Design Support Package:
http://www.analog.com/CN0280-DesignSupport

CN-0183 Circuit Note, *A Novel Analog-to-Analog Isolator Using an Isolated Sigma-Delta Modulator, Isolated DC-to-DC Converter, and Active Filter*, Analog Devices.

*Defining Smart Grids and Smart Opportuni*ties, IMS Research, February 28, 2012.

Cantrell, Mark. Application Note AN-0971, Recommendations for Control of Radiated Emissions with isoPower Devices. Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. High Speed Digital Isolators Using Microscale On-Chip Transformers, Analog Devices, 2003.

Chen, Baoxing. iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers, Analog Devices, 2006.

Chen, Baoxing. "Microtransformer Isolation Benefits Digital Control." Power Electronics Technology. October 2008.

Ghiorse, Rich. Application Note AN-825, Power Supply Considerations in iCoupler® Isolation Products, Analog Devices.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems." Analog Dialogue. Volume 40, December 2006.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Murname, Martin, *Isolation Technology Helps Integrate Solar Photovoltaic Systems onto the Smart Grid*, Analog Dialogue, Analog Devices, 46-09, September 2012.

数据手册和评估板

AD7401A Data Sheet

AD8639 Data Sheet

ADuM6000 Data Sheet

ADM8829 Data Sheet

ADP121 Data Sheet

ADP7104 Data Sheet

ADP7182 Data Sheet

修订历史

2013年10月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10857sc-0-10/13(0)

ANALOG DEVICES

参考电路 CN-0281

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support visit www.analog.com/CN0281.

连接/参考器件	
ADuC7060/ ADuC7061	基于ARM7的微控制器，内置双通道24位Σ-Δ型ADC
ADT7311	±0.5℃精度、16位数字SPI温度传感器
AD8628	精密、低功耗、零漂移运算放大器
ADP7102	低压差线性稳压器

利用ADuC7060/ADuC7061精密模拟微控制器构建基于汽车SENT接口且带冷结补偿的热电偶温度传感器

评估和设计支持

设计和集成文件

原理图、布局文件、源代码

电路功能与优势

本电路显示如何在精密热电偶温度监控应用中使用ADuC7060或ADuC7061精密模拟微控制器。ADuC7060/ADuC7061集成双通道24位Σ-Δ型模数转换器(ADC)、双通道可编程电流源、14位数模转换器(DAC)、1.2 V内置基准电压源以及ARM7内核、32 kB闪存、4 kB SRAM和各种数字外设，例如UART、定时器、串行外设接口(SPI)和I²C接口。

在该电路中，ADuC7060/ADuC7061连接到一个热电偶和一个100 Ω铂电阻温度检测器(RTD)。RTD用于冷结补偿。作为额外选项，ADT7311数字温度传感器可用于代替RTD来测量冷结温度。

在源代码中，ADC采样速率选择4 Hz。当ADC输入可编程增益放大器(PGA)的增益配置为32时，ADuC7060/ADuC7061的无噪声分辨率大于18位。

与主机的单边半字节传输(SENT)接口通过使用定时器控制数字输出引脚来实现。然后，使用外部NPN晶体管将此数字输出引脚通过外部方式电平转换为5 V。按照SENT协议(SAE J2716标准)第6.3.1节的建议在SENT输出电路中提供了EMC滤波器。数据按下降沿到下降沿测量，每个脉冲的持续时间与系统时钟周期数相关。可通过测量SYNC脉冲来确定系统时钟速率。SYNC脉冲在每个数据包开始时发送。要了解更多详情，请参见"SENT接口"部分。

电路描述

本应用中用到ADuC7060/ADuC7061的下列特性：

- 内置PGA的24位Σ-Δ型主ADC。PGA的增益在本应用的软件中设置为32。主ADC在热电偶信号采样与RTD电压信号采样之间连续切换。
- 如果用RTD测量冷结温度，可编程激励电流源会驱动受控电流流过RTD。双通道电流源可在0 μA至2 mA范围内以200 μA阶跃配置。本例使用200 μA设置，以便将RTD自热效应引起的误差降至最小。
- 如果用ADT7311测量冷结温度，将在主机模式下使用SPI接口来连接ADT7311从机。
- ADuC7060/ADuC7061中ADC的内置1.2 V基准电压源。内部基准电压源精度高，适合测量热电偶电压。
- ADuC7060/ADuC7061中ADC的外部基准电压源。为了测量RTD电阻，我们采用比率式设置，将一个外部基准电阻(R_{REF})连接在外部VREF+和VREF−引脚上。
- AD8628单电源运算放大器用于缓冲R_{REF}至ADC的高阻抗基准电压。
- OP193是用于替代AD8628的另一种选项。
- 用于将热电偶共模电压设为地以上850 mV的DAC。

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012–2013 Analog Devices, Inc. All rights reserved.**

- ARM7TDMI®内核。功能强大的16/32位ARM7内核集成了32 kB闪存和SRAM存储器，用来运行用户代码，可配置并控制ADC、通过RTD处理ADC转换，以及控制SPI接口的通信。
- 定时器1和数字输出引脚用于产生SENT输出信号。
- 用于抑制ESD、电快速瞬变(EFT)和电涌瞬变(最高23 kV)的可选PESDLIN保护二极管。
- 按照SAE　J2716标准(SENT协议)第6.3.1节的建议在SENT输出端提供了EMC滤波器。
- 两个外部开关用来强制该器件进入闪存引导模式。使S1处于低电平，同时切换S2，ADuC7060/ADuC7061将进入引导模式，而不是正常的用户模式。在引导模式下，通过UART接口可以对内部闪存重新编程。

ADuC7060/ADuC7061的辅助ADC不含PGA，因此二者均连接到主ADC，二者之间的切换通过软件完成。热电偶和RTD产生的信号均非常小，因此需要使用PGA来放大这些信号。

本应用使用的热电偶为T型(copperconstantan)，其温度范围为−200°C至+350°C。其灵敏度约为40 μV/°C，这意味着ADC在双极性模式和32倍PGA增益设置下可以覆盖热电偶的完整温度范围。

RTD用于冷结补偿。本电路使用的是100 Ω铂RTD，型号为Enercorp PCS 1.1503.1。它采用0805表贴封装，温度变化率为0.385 Ω/°C。

注意，基准电阻R_{REF}应为精密5.6 kΩ (±0.1%)电阻。

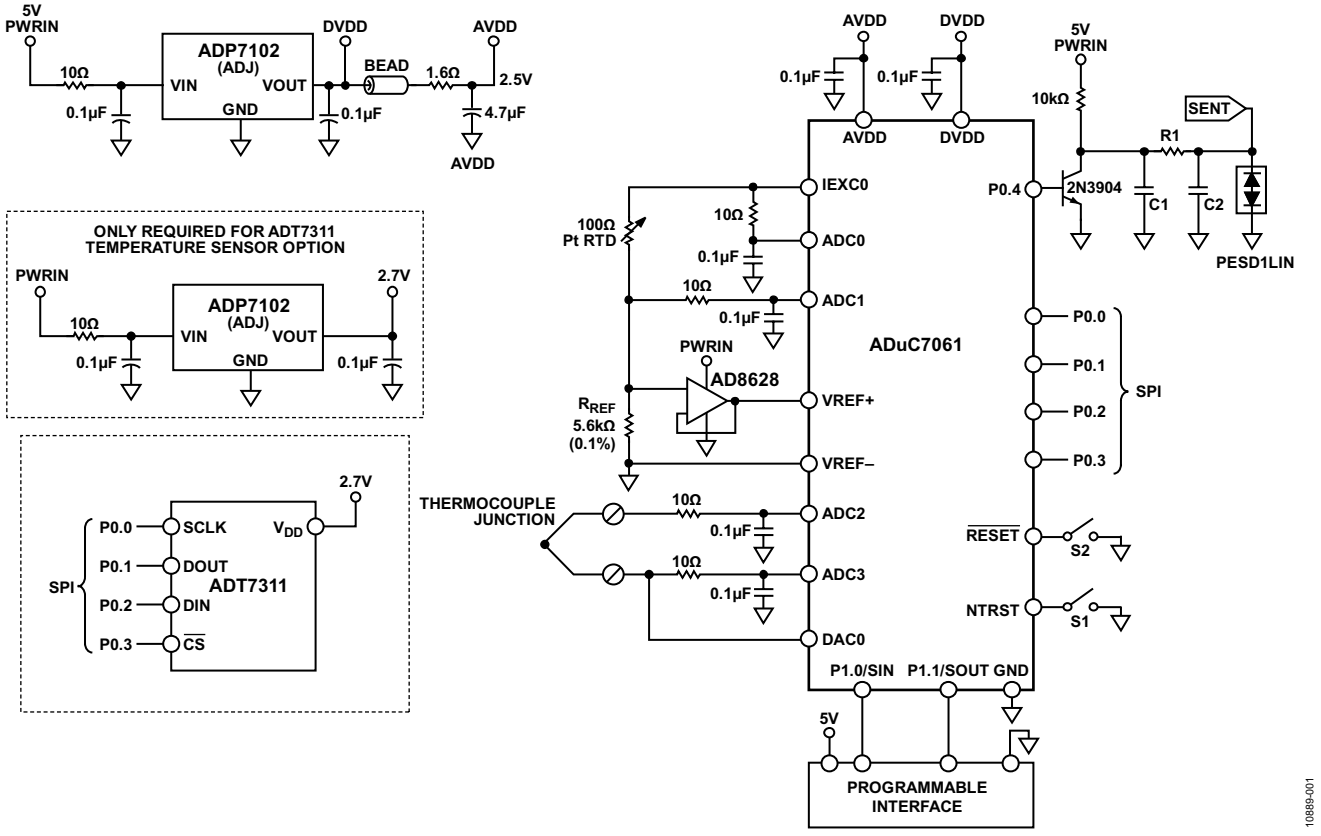


图1. 具有热电偶接口、用作温度监控器控制器的ADuC7060/ADuC7061(原理示意图，未显示所有连接)

SENT接口

SENT接口是一种单引脚单向(传感器至主机)时间调制信号，主要用于在汽车系统中使分布式传感器与主机CPU接口。

SENT的主要要求包括以下几点：

- 必须有0 V至5 V的信号摆幅，且带有EMC滤波。
- 用于SENT信号的时钟必须具备±20%的精度。
- SENT输出电路必须足够稳定，以耐受对地短路和电源电压短路。

关联的源代码使用ADuC7061的P0.4数字引脚作为SENT输出引脚。所用数据包格式为单传感器数据包格式，详见SAE J2716标准(SENT协议)文档的第A.4节。可修改源代码(尤其是SENT.h和Sent.c文件)，来支持其它数据包格式。整体温度结果以/°C格式通过数据半字节1至数据半字节3返回。总而言之，返回的输出数据包为

- 同步脉冲的56个时钟周期
- 状态脉冲(7个周期至15个周期)
- 数据半字节1(温度结果的Bit 11至Bit 8)
- 数据半字节2(温度结果的Bit 7至Bit 4)
- 数据半字节3(温度结果的Bit 3至Bit 0)
- 数据半字节4(计数器的Bit 7至Bit 4)
- 数据半字节5(计数器的Bit 3至Bit 0)
- 数据半字节6(与半字节1相反)

图2为数据包示例。

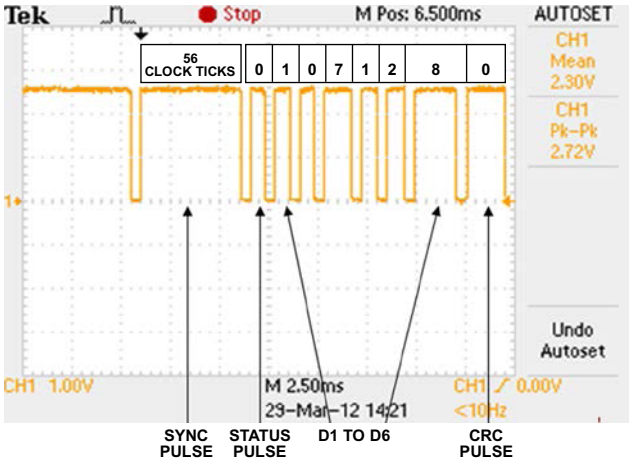


图2. 在P0.4引脚处测得的示例SENT数据包

该电路必须构建在具有较大面积接地层的多层印刷电路板(PCB)上。为实现最佳性能，必须采用适当的布局、接地和去耦技术(请参见指南MT-031“实现数据转换器的接地并解开AGND和DGND的谜团”、指南MT-101“去耦技术”以及ADuC7060/ADuC7061评估板布局)。

代码说明

定时器1用于控制SENT输出引脚P0.4。根据热电偶的ADC结果和冷结温度计算出温度结果后，SENT数据包结构SENT_PACKET将更新，并且定时器1会启动。该结构的域会在P0.4引脚上逐个输出，如图2所示。数据包的第一级是同步序列。主机根据此脉冲确定时钟周期，并据此确定后续半字节值。

要获得温度读数，应测量热电偶和RTD的温度。RTD温度通过一个查找表转换为其等效热电偶电压。将这两个电压相加，便可得到热电偶电压的绝对值。

首先，测量热电偶两条线之间的电压(V1)。然后，测量RTD电压并通过查找表将其转换为温度。接着，将此温度转换为其等效热电偶电压(V2)。然后，将V1和V2相加，以得出整体热电偶电压，接着将此值转换为最终的温度测量结果。

最后，采用分段线性方案来计算最终的温度值。固定数量的电压各自对应的温度存储在一个数组中，其间的值则利用相邻点的线性插值法计算。图3给出了使用理想热电偶电压时的算法误差。图4显示了使用ADuC7060/ADuC7061上的ADC0引脚测量整个热电偶工作范围内的52个热电偶电压时获得的误差。最差情况的总误差小于1°C。

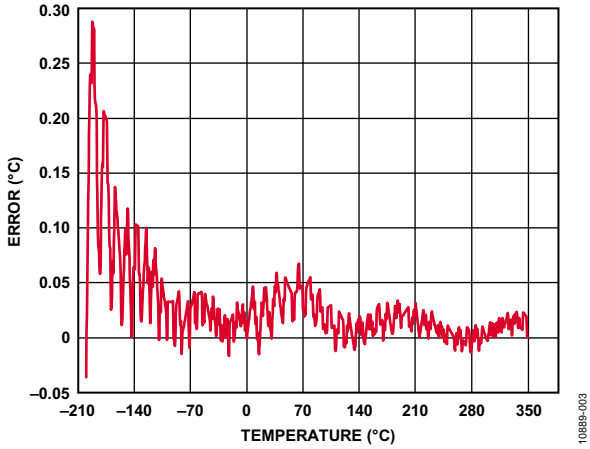


图3. 通过分段线性逼近法利用52个校准点和理想测量值计算时的误差

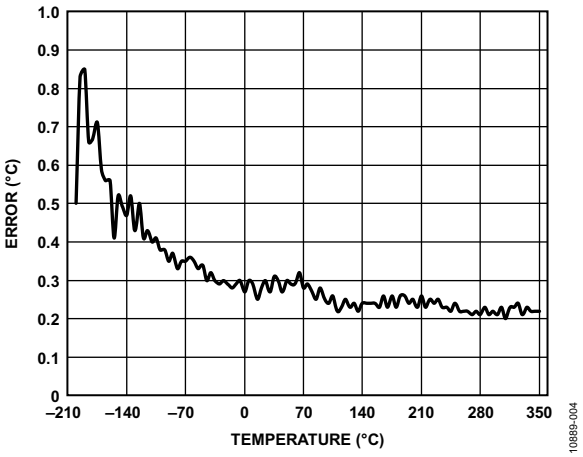


图4. 通过分段线性逼近法利用在ADuC7060/ADuC7061的ADC0引脚处测量的52个校准点计算时的误差

RTD温度是运用查找表计算出来的，并且对RTD的运用方式与对热电偶一样。注意，描述RTD温度与电阻关系的多项式与描述热电偶的多项式不同。

设计支持包中的源代码是利用KEIL µVision V3.90生成的。

有关线性化和实现RTD最佳性能的详细信息，请参考应用笔记AN-0970“利用ADuC706x微控制器实现RTD接口和线性化”。

常见变化

可不使用外部RTD而改用ADT7311温度传感器来测量冷结温度。

使用ADT7311的源代码随附于设计支持包中的软件包：www.analog.com/CN0281-DesignSupport。

需要一个额外的外部稳压器来为ADT7311供电。

如果微控制器上需要更多GPIO引脚，则可选择采用48引脚LFCSP或48引脚LQFP封装的ADuC7060。请注意，ADuC7060/ADuC7061可通过标准JTAG接口进行编程或调试。

使用外部基准电阻作为RTD测量的基准源时，建议以单位增益模式使用运算放大器来对VREF+引脚的输入进行缓冲。这是为了确保进入VREF+引脚的输入泄漏电流不会有损于测量精度。图9中的OP193就是针对此目的。图1显示了额定工作温度范围为−40°C至+150°C的AD8628。

对于更宽的温度范围，可以使用不同的热电偶，例如J型热电偶。为使冷结补偿误差最小，可以让一个热敏电阻与实际的冷结接触，而不是将其放在PCB上。

针对冷结温度测量，可以用一个外部数字温度传感器来代替RTD和外部基准电阻。例如，ADT7311可以通过I²C接口连接到ADuC7060/ADuC7061。

有关冷结补偿的更多信息，请参阅ADI公司的《传感器信号调理》第7章“温度传感器”。

电路评估与测试

SENT接口测试

评估SENT接口输出时，利用数字示波器和逻辑分析仪。测试时间仅为一个SENT时钟周期(100 µs)，这是SENT标准允许的最大值。这项实施方案的限制因素包括以下几点：

- 定时器FIQ中断延迟的变化。ARM7的中断延迟最高可达45个CPU时钟。CPU时钟频率为10.24 MHz时，此延迟最高可达4.4 µs。最小值为5个CPU时钟(0.5 µs)。当ARM7内核正在执行LDMIA或STMIA(从存储器加载或向其中存储多个值)时，延迟状况最差。选择“**Split Load and Store Multiple**(独立加载和存储多项)”编译器选项即可最大限度地避免此问题，具体方法见图5。
- ADuC7060/ADuC7061上的10.24 MHz振荡器在最差情况下的精度为±3%，工作温度范围为−40°C至+125°C。

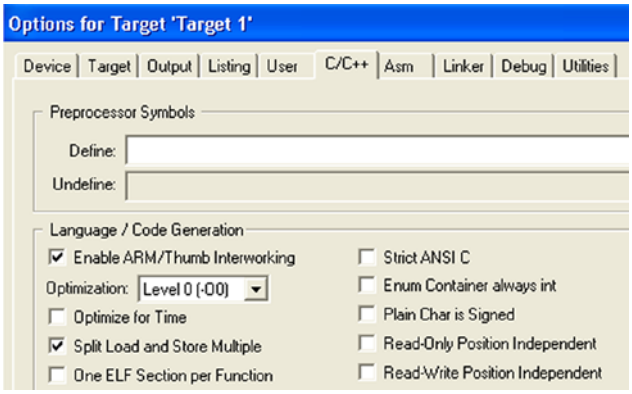


*图5. 选择“**Split Load and Store Multiple**(独立加载和存储多项)”选项*

尽管存在这些限制，但选择一个SENT时钟周期(100 µs)时，这种实施方案仍完全符合SENT规范的±20%时序精度要求。

图1中的SENT输出上考虑到了EMC滤波器。为此滤波器选择值(R1、C1、C2)，以满足目标发射器输出波形，如图6所示，从而降低因SENT输出而造成的EMC辐射。

这里只对此滤波器做了有限测试；因此，忽略了该输出滤波器的电阻和电容值，如图1所示(R1、C1和C2)。

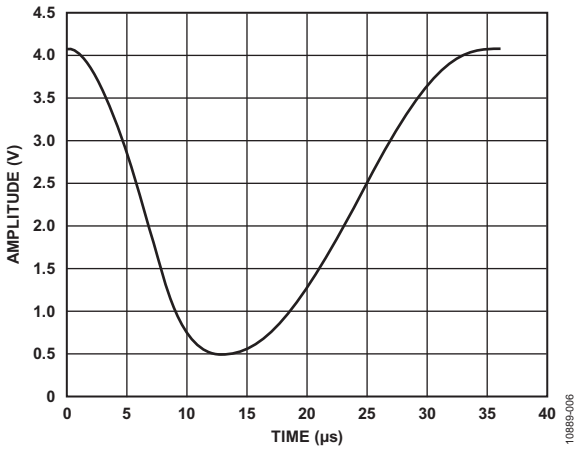


图6. SENT整形波形发射器输出示例

为了进一步测试和评估该电路，这里单独评估了热电偶测量和RTD测量。

热电偶测量测试

基本测试设置如图7所示。使用了两种方法来评估该电路的性能。首先使用连接到电路板的热电偶来测量冰桶的温度，然后测量沸水的温度。

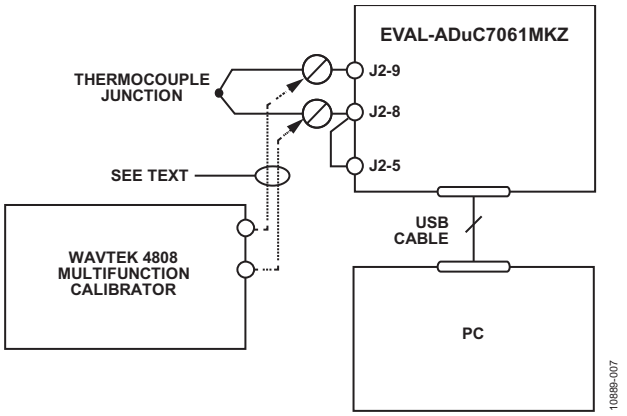


图7. 用于在整个热电偶输出电压范围内校准和测试电路的设置

使用Wavetek 4808多功能校准仪来充分评估误差，如图3和图4所示。这种模式下，校准仪代替热电偶作为电压源，如图7所示。为了评估T型热电偶的整个范围，利用校准仪设置T型热电偶−200°C至+350°C的正负温度范围之间52个点的等效热电偶电压(T型热电偶请参见ITS-90表)。

为了评估查找算法的精度，将−200°C至+350°C温度范围内每隔+1℃的温度所对应的551个电压读数传递到温度计算函数中。针对线性方法和分段线性逼近法计算得到误差，如图3和图4所示。

RTD测量测试

为了评估RTD电路和线性化源代码，以精确的可调电阻源代替了电路板上的RTD。所用的仪器是1433-Z十进制电阻。测试的RTD值范围是90 Ω到140 Ω，代表−25°C到+114°C的RTD温度范围。

图8显示了RTD测试的误差结果，图9则显示了设置电路。

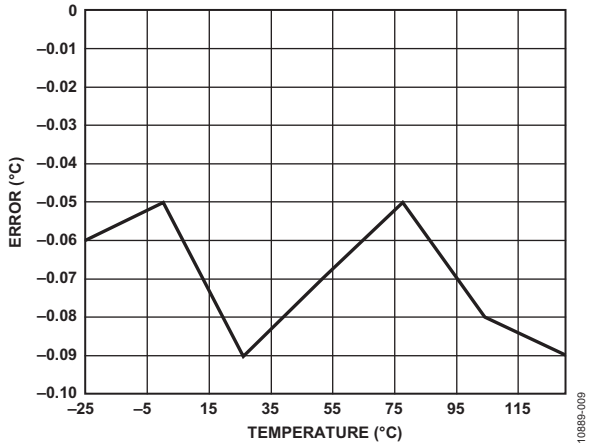


图8. 使用分段线性代码和ADC0测量结果进行RTD测量时的°C误差

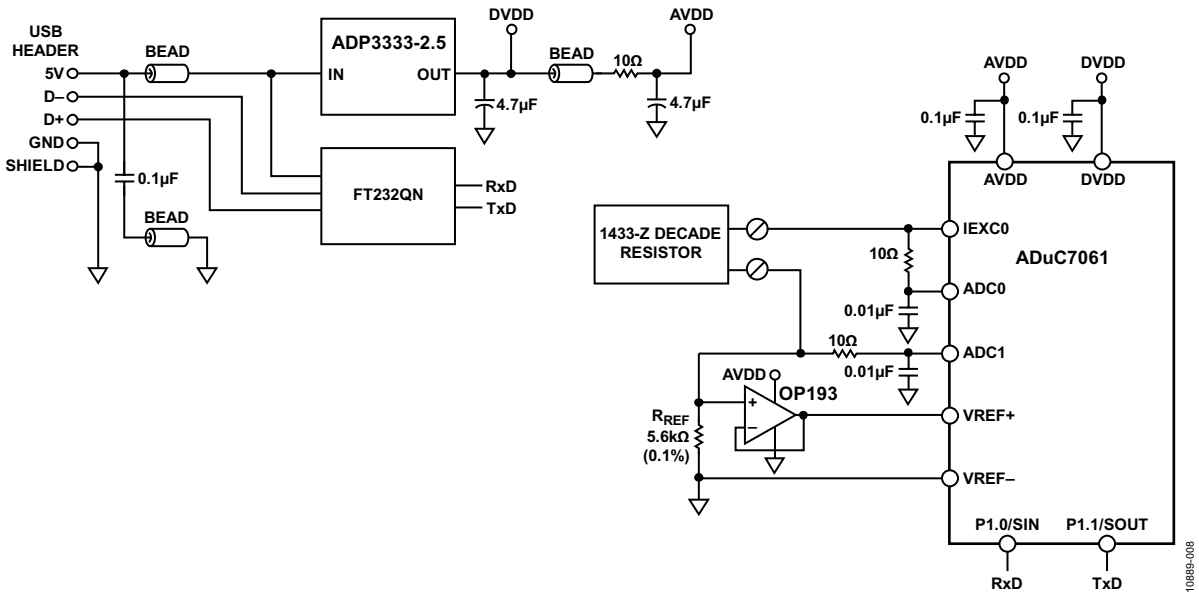


图9. 用于校准和测试-25℃至+114℃范围内RTD输出电压的测试设置

了解详情

CN0281 Design Support Package:
http://www.analog.com/CN0281-DesignSupport.

ADIsimPower Design Tool.

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 7, "Temperature Sensors."

Kester, Walt. 1999. Sensor Signal Conditioning. Analog Devices. Chapter 8, "ADCs for Signal Conditioning."

Looney, Mike. *RTD Interfacing and Linearization Using an ADuC706x Microcontroller.* AN-0970 Application Note. Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics.* Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications.* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques.* Analog Devices.

ITS-90 Table for Type T Thermocouple.

SAE J2716 Standard (SENT Protocol).

数据手册和评估板

ADuC7060/ADuC7061 Data Sheet

ADuC7060/ADuC7061 Evaluation Kit

ADM3202 Data Sheet

ADT7311 Data Sheet

AD8628 Data Sheet

ADP7102 Data Sheet

修订历史

2013年7月—修订版0至修订版A

更改图1 2
更改“常见变化”部分 4

2012年7月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10889sc-0-7/13(A)

参考电路
CN-0282

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN282.

连接/参考器件	
ADV7611	低功耗、165 MHz HDMI接收器
ADV7125	三通道、8位、高速视频DAC
SSM2604	低功耗音频编解码器
ADuC7020	模拟微控制器
ADP2301	降压开关调节器

USB供电的DVI/HDMI至VGA转换器(HDMI2VGA)，具有音频提取功能

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个完整的HDMI/DVI至VGA (HDMI2VGA)转换解决方案，带有模拟音频输出。它使用ADV7611低功耗、高清多媒体接口(HDMI)接收器，可接收高达165 MHz的视频流。该电路以USB电缆供电，最高工作分辨率为1600 × 1200 (60 Hz)。

电路使用扩展显示识别数据(EDID)内容，确保来自HDMI/DVI的视频流可达到HDMI源、转换器和视频图像适配器(VGA)显示所支持的最高分辨率。

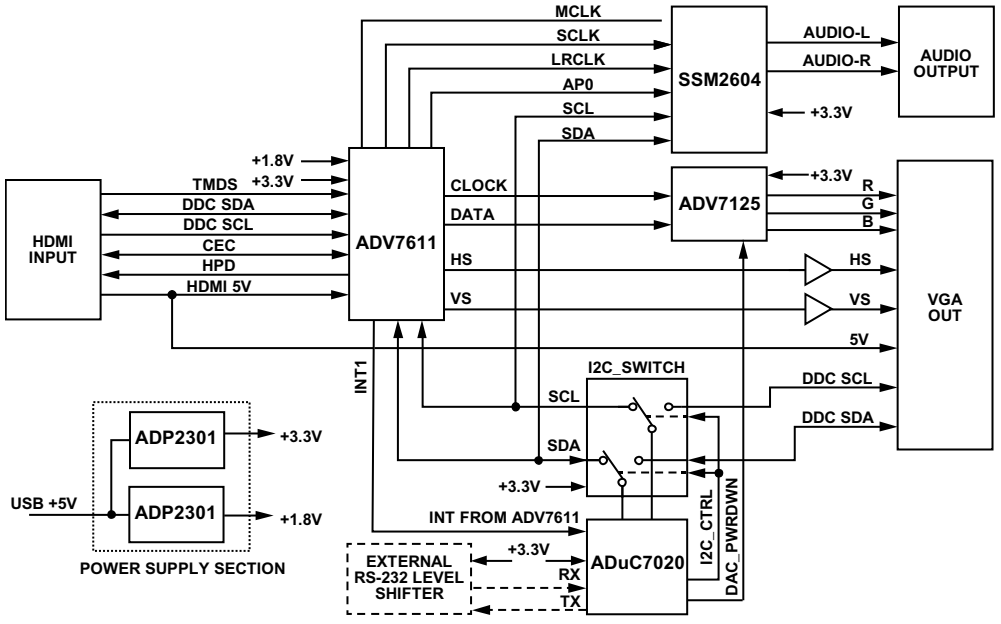


图1. HDMI至VGA (HDMI2VGA)转换器功能框图(原理示意图：未显示所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

HDMI接收器还可用来调节视频，如亮度或对比度；音频编解码器可用来设置音频输出的音量。

该电路有很多优势。高度集成的视频接收器无需额外的现场可编程门阵列(FPGA)便可调节视频。可轻松通过I²C写入调节亮度、对比度或改变音频音量。内置式EDID存储器可减少器件数量和电路板面积。降压开关调节器允许USB端口对电路供电。通过采用业界标准的片间连接，接收器、编解码器和视频数模转换器(DAC)之间可实现直接互连。该电路使用2层印刷电路板(PCB)，能以高达UXGA的分辨率(60 Hz时1600 × 1200)工作。

电路描述

ADV7611为HDMI输入提供接收解决方案，并具有5 V电缆检测、热插拔检测线路置位和用于EDID的DDC线路。ADV7611集成了一个内部EDID RAM，可显示HDMI源。本电路中的内置色彩空间转换器(CSC)可转换任何HDMI色彩空间至8位RGB444字，适合驱动ADV7125视频DAC输入。它涉及如下色彩空间的转换：RGB、YCrCb(601和709)、XVYCC(601和709)以及HDMI规范中的其他色彩空间。ADV7611还支持所有444和422之间转换的采样方案。

ADV7125视频DAC可将接收到的数字信号转换成VGA兼容型模拟信号。

转换器内部的音频处理始于ADV7611的内置音频数据包提取模块。该器件可输出几乎任何HDMI标准；然而，后端的SSM2604音频编解码器仅接受以44.1 kHz或48 kHz速率采样、并以线性脉冲码调制(LPCM)的I2S数据流。为保证这种I2S数据流的正常传送，ADV7611必须提供具有适当EDID内容的HDMI源，且EDID内容必须仅有LPCM功能。

音频线路的输出信号阻抗为100 Ω，并且需要一个额外的功率放大器级以便连接耳机或扬声器。

该电路采用ADuC7020微控制器控制。ADuC7020采用I²C SDA和SCL线路，通过ADG736连接，并切换到任一VGA显示数据通道(DDC)线路或主I²C总线。这种切换可以将主I²C总线从VGA I²C DDC线路中隔离，以降低任何潜在冲突的风险(以防万一监视器与其他设备共享DDC I²C，或VGA DDC线路故障)。主I²C总线包含ADV7611和SSM2604 I²C从机设备。

ADuC7020亦带有通用异步收发器(UART)线路。它们与串行编程按钮(与P0.0相连)和复位按钮共同使用，通过可执行文件对片内闪存进行编程。正常工作时，UART接口在软件开发期间还可用于调试输出或终端。它需要一个额外的电平转换器(比如ADM3202)通过RS232标准接口连接电脑。ADuC7020同时连接ADV7611的INT1和RESET引脚和ADV7125的PSAVE引脚，用于视频DAC控制。

该电路板使用两个ADP2301降压开关调节器，以5 V USB电源对电路板供电。这款高效率调节器可为电路板上的器件提供3.3 V和1.8 V电源。

初始化电路板

当电路板第一次通电时，它将VGA EDID从监视器读回，对ADV7611编程，使其接收HDMI流，并对SSM2604编程，使I²S音频可以通过DAC输出。

设置EDID内容

HDMI2VGA转换器确保视频显示器支持的正确视频标准可通过HDMI链路发送。HDMI规范要求HDMI源在发送视频流之前检查支持的HDMI接收器视频模式。一旦HDMI源读取了EDID内容，它便只能选择视频显示器支持的标准，理想化的情况是该标准正好最适用于该显示器。因此，要确保显示器支持输出视频，EDID内容非常重要。

音频标准的处理方法与此类似。EDID的内容中同时列出了HDMI接收器支持的音频标准。HDMI源发送的音频流必须匹配EDID内容罗列的标准之一。

ADuC7020用于读取VGA内容，以确定监视器的能力。典型监视器的VGA EDID不罗列音频能力，并且可能含有ADV7611不支持的视频分辨率(例如超过165 MHz的像素速率以及60 Hz时的1920 × 1200 VESA)。

因此，确保传送至HDMI源的EDID内容仅包含ADV7611和VGA显示通常支持的视频模式便非常重要。

为ADV7611准备EDID

最近发送至HDMI源的EDID信息初始源包含来自VGA监视器并经过读取和更改的EDID。一旦读取，VGA EDID便将以下字节复制到内部ADuC7020 RAM作更改。一旦完成更改，它们便提供给HDMI源(通过ADV7611内部EDID)。

- 字节[0:19]，报头信息
- 字节[19:24]，基本显示信息
- 字节[25:34]，颜色坐标
- 字节[35:37]，已建立的位图设置(ADV7611全部支持)

EDID的第20位字节(视频输入参数)被修改为0以表示HDMI2VGA转换器是一种数字视频输入。

EDID的字节[38:54]包含标准时序信息。为确保所列模式无一超过165 MHz的最大像素时钟频率，STD时序信息模块中列出的每一种模式均使用如下公式计算像素时钟频率：

PCLK = (X分辨率 + 1) × (Y分辨率 + 1) × 垂直刷新率

上面的方程估算传输视频时必须使用的最小像素频率。该估算基于这样一个假设：视频仅包含一个水平同步脉冲，每行脉冲宽度仅为一个像素值，并且每帧的垂直消隐间隔(VBI)仅一行。在实际应用中不会采用这种类型的视频，并且该估算也只是近似值。若要获得准确的PCLK值，请查找基于实际VESA标准的表格。

若计算得到的PCLK频率超过165 MHz，则EDID放弃使用该视频模式。

EDID的下一部分(字节[54:125])由4个描述符模块占据([54:71]、[72:89]、[90:107]和[108:125])。该应用检查全部4个描述符模块，并鉴别出两种类型的描述符：

- 详细的时序描述符(起始两位字节中至少有一个为非零)，用于像素时钟频率
- 监视器范围描述符(起始两位字节为零，第四位字节等于253)，用于监视器支持的最大像素时钟频率

详细时序描述符(DTD)表示监视器的本地视频时序。起始两位字节包含像素时钟频率值。若超过165 MHz，则整个描述符由适合640 x 480 (60 Hz)视频模式的DTD模块替换。

监视器范围描述符包含监视器可处理的最高PCLK频率信息。若它超过165 MHz，则将其设为等于165 MHz。

标准EDID的最终模块包含两个字节。

- 第126位字节给出额外EDID模块的数目。本应用以1覆写此字节以提供一个额外的EDID。
- 第127位字节是校验和字节。

额外的EDID模块(CEA-861类型)长度为128字节，包含音频能力和可支持视频标准的640 x 480像素的描述信息。该模块的主要目的是为HDMI源提供音频能力信息：带有左前置和右前置扬声器的立体声LPCM，44.1 kHz、48 kHz和32 kHz。CEA-861模块还包含所支持视频标准的额外信息，如YCbCr444和YCbCr422，以及标准RGB。

更多信息，请参考设计支持文件中的C源代码：http://www.analog.com/CN0282-DesignSupport

HDMI源和VGA显示的检测

来自HDMI电缆信号的5 V信号将输入视频告知VGA监视器。ADuC7020并不检测VGA连接，并假设连接存在。监视器检测可通过回读EDID内容完成。若没有I²C应答，则假定监视器未连接。

无需检测HDMI源。一旦ADV7611针对接收HDMI内容编程，每次当电缆连接或输入视频标准变更时它便工作。当电缆断开时，HDMI接收器以最后接收的视频分辨率生成蓝屏。

HDMI源的检测由ADV7611完成。连接状态可由回读IO映射内的寄存器0x6F决定(器件地址为0x98)。参见硬件使用指南 (UG-180)

HDMI2VGA转换器的限制

需要考虑数据内容的保护。标准VGA信号是未经加密的视频信号，可使用模拟记录仪记录并回放，期间无任何内容保护机制。因此，VGA视频对于受版权保护的内容而言并不安全。因为HDMI至VGA转换器不支持原始版权视频流的内容保护，应当不允许它接收这些内容。

ADV7611解决了这一问题。它发布了两个芯片版本：ADV7611和ADV7611-P。ADV7611支持加密内容的解密，而ADV7611-P没有这一功能，它仅能接收未加密的视频内容。HDMI2VGA转换器必须使用ADV7611-P。

图1所示电路加以修改便可在现有VGA监视器内接收加密内容，只要修改的方式不允许用户轻松访问解密视频流即可。

布局考虑

ADV7611BSWZ-P和ADV7125BCPZ之间谨慎的布线可让该电路建立在一块2层电路板上。该电路板已证明可在165 MHz像素时钟频率下传输视频流。PCB的底层主要是一个实体接地层，一些线路与底层相连。许多过孔连通顶层和底部接地层，减少高速信号下电路板电流的瞬变特性造成的接地反弹。图2是PCB的俯视图。若需完整原理图、物料清单(BOM)和布局细节，请参考设计支持文件：http://www.analog.com/CN0282-DesignSupport。

在实际系统中使用时，4层的PCB更具有优势。HDMI兼容性测试要求进入HDMI接收器的所有最小化传输差分信号(TMDS)线路具有100 Ω ± 10%的特征阻抗。4层PCB通常比2层PCB更容易保持线路特征阻抗。另外，4层PCB提供更多选项抑制电磁干扰(EMI)/射频干扰(RFI)，并符合电磁兼容规范(EMC)。

高速数字信号具有快速上升和下降沿，因此有产生EMI/RFI效应的风险。电路板上的高速信号主要存在于连接ADV7611输出和ADV7125 DAC输入的像素总线链路上。某些情况下，可在这些线路上添加串联电阻，减缓快速边沿，以尽可能降低EMI/RFI效应。在2层电路板布局中，ADV7611和ADV7125相对距离较近，因此无需串联电路。

提供设置像素总线驱动器以及音频输出的驱动强度的选项，可用来降低EMI/RFI辐射的影响。在ADV7611内部完成驱动强度的降低工作。更多信息，请参考UG-180用户指南的“驱动强度选择”部分。

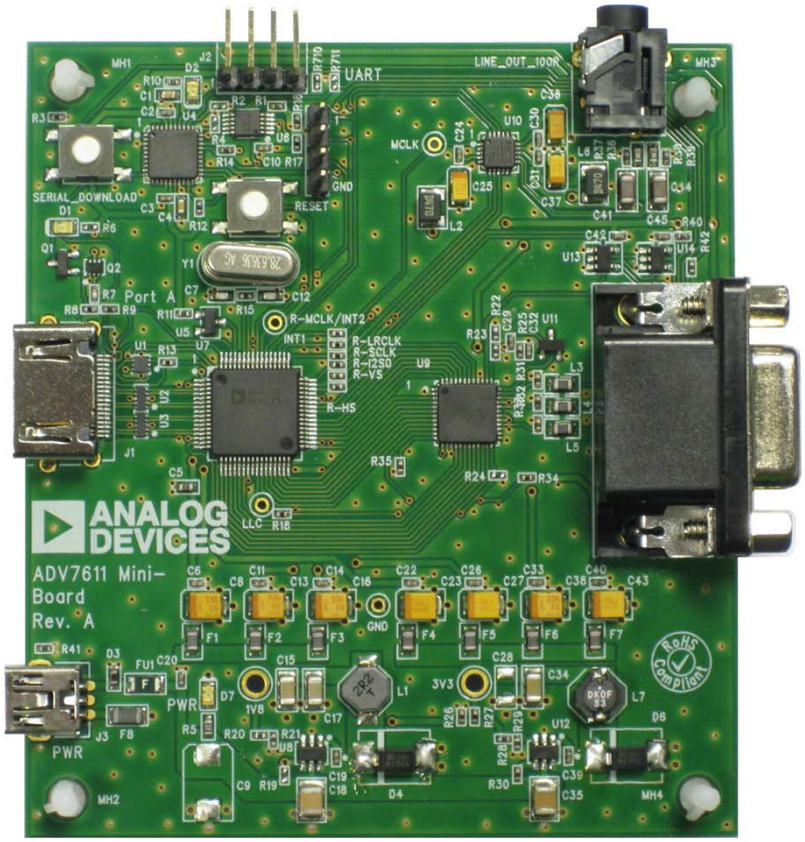


图2. 带音频提取的HDMI至VGA (HDMI2VGA)转换器，2层PCB

评估与测试

该电路使用如下HDMI源进行测试：

- DVD-S97 DVD/CD播放器(640 × 480p)
- Dell E6520笔记本电脑(1280 × 1024或1600 ×1200 VGA监视器分辨率)
- 蓝光Panasonic DMP-BDT100 (640 × 480p)
- Quantum Data 882视频发生器 (UXGA 1600 × 1200，60 Hz，8 bpp)

该电路使用如下VGA监视器进行测试：

- Dell 1908FP(60 Hz时，最大分辨率：1280 ×1024)
- Dell 2007FP(60 Hz时，最大分辨率：1600 ×1200)
- Sun Microsystems GDM-5010PT监视器

电路板评估过程中，使用UART连接器(EVAL-ADuC-CABLE1Z)显示评估板的编程信息、调试信息和VGA监视器的EDID内容。EVAL-ADuC-CABLE1Z是一款RS-232电平转换器，允许LVTTL和RS-232逻辑电平间接口。

测试要求连接图3所示电缆(VGA、HDMI、音频输出和USB)，并按下复位按钮。

消费类视频播放器(DVD或蓝光)通常不支持VESA视频分辨率，如XGA、SXGA或UXGA。测试过程中，这些源输出标准VGA。

Dell E6520笔记本电脑可用作视频源，它本身支持VESA标准并可正确回读HDMI2VGA转换器提供的内容。它输出1280 × 1024 / 60 Hz至Dell 1908FP监视器，或输出1600 × 1200 / 60 Hz至Dell 2007FP监视器。

两个视频播放器均可针对EDID提供LPCM音频内容，并可从音频编解码器正常解码及输出数据。

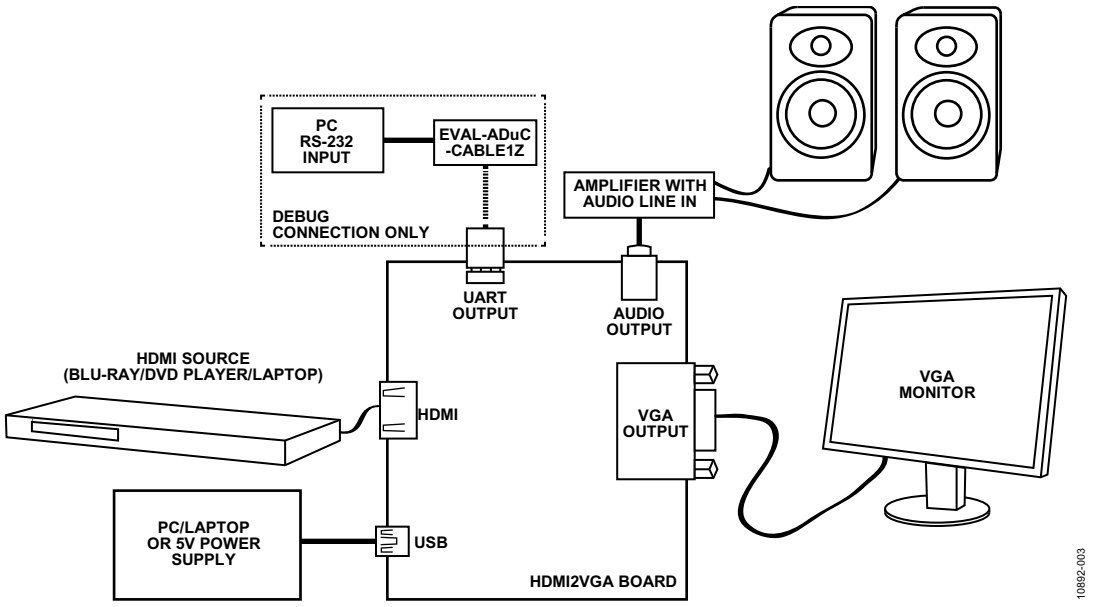


图3. 测试设置框图

了解详情

CN-0282 Design Support Package:
http://www.analog.com/CN0282-DesignSupport

ADV7611 Design Support File on Engineer Zone:
http://ez.analog.com/docs/DOC-1745

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout.* Analog Dialogue 39-09, September 2005.

MT-031 Tutorial. *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND".* Analog Devices, Inc., 2009.

MT-101 Tutorial. *Decoupling Techniques.* Analog Devices, Inc., 2009.

Howard Johnson, Martin Graham, *High-Speed Digital Design*, Prentice Hall, ISBN-10: 0133957241, ISBN-13: 978-0133957242.

Howard Johnson, Martin Graham, High Speed Signal Propagation, Prentice Hall, ISBN-10: 013084408X, ISBN-13: 978-0130844088.

VESA EDID Specification

CEA861 Specification

HDMI 1.4b Specification

数据手册和评估板

ADV7611 Datasheet

ADV7125 Datasheet

ADuC7020 Datasheet

ADP2301 Datasheet

SSM2604 Datasheet

UG-180, User Guide for ADV7611

修订历史

2012年7月—修订版0：初始版

I^2C refers to a communications protocol originally developed by Philips Semiconductors (now NXP Semiconductors).

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10892sc-0-7/12(0)

ANALOG DEVICES

参考电路 CN-0283

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0283.

连接/参考器件	
ADL5375	400 MHz至6 GHz宽带正交调制器
ADL5320	400 MHz至2700 MHz ¼ W RF驱动器放大器

在IQ调制器的输出端提供固定功率增益

评估和设计支持

电路评估板

ADL5375评估板(ADL5375-05-EVALZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

无论IQ调制器是用于直接变频应用还是作为上变频器用于第一中频(IF)，通常都会有一些增益直接施加在IQ调制器之后。本文将介绍如何选择合适的驱动器放大器，以便在IQ调制器的输出端提供第一级增益。图1所示器件为ADL5375 IQ调制器和ADL5320驱动器放大器。这两款器件在系统性水平方面匹配良好；也就是说，它们具备同等性能，因此任何一方都不会造成整体性能下降。由于这些器件的动态范围匹配良好，因此建议在IQ调制器与RF驱动器放大器之间进行简单的直接连接，器件之间无需任何衰减。

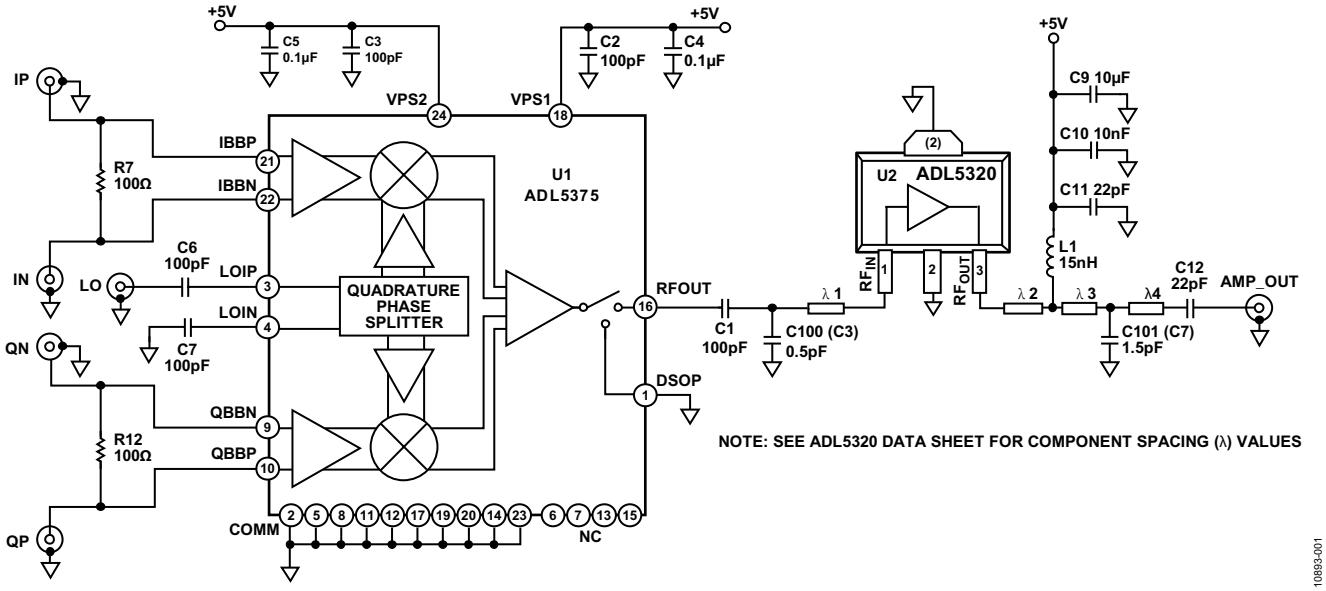


图1. 带输出功率增益的IQ调制器电路原理图

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

电路描述

ADL5375是一款通用型高性能IQ调制器，输出频率范围是400 MHz至6 GHz。由于具备低噪声和750 MHz的宽输入基带带宽(3 dB)，因此可通过多种调制和带宽的信号来驱动该器件。这些输入信号能够以直流或复数中频为中心。

与ADL5375的LO接口为1XLO型，即输出频率和LO频率相等(当基带信号以直流为中心时)。电路笔记CN-0134介绍了如何通过ADF4350驱动ADL5375。

系统级计算和RF放大器选择

在1 GHz至2 GHz的频率范围内，ADL5375的输出压缩点(OP1dB)和三阶压缩点(OIP3)分别为10 dBm和25 dBm左右。在选择RF放大器以便在IQ调制器之后提供增益时，必须选择输入P1dB和输入IP3等于或略高于这些数值的器件。如果所选器件的输入P1dB和输入IP3较低，则会导致级联性能降低；如果这两项规格明显高于ADL5375，却不会带来任何好处，并且可能会造成信号链的总电源电流出现不必要增加。

ADL5320是一款驱动器放大器(需要外部调谐元件的RF放大器)，额定工作范围是400 MHz至2700 MHz。采用5 V电源供电时，其功耗为104 mA(也可以采用低至3.3 V的电源供电，此时功耗和性能都有所下降)。

表1显示了1900 MHz条件下ADL5375 IQ调制器折合到输出端的IP3 (OIP3)和P1dB (OP1dB)以及ADL5320驱动器放大器折合到输入端的规格。两种情况下，IQ调制器折合到输出端的规格与放大器折合到输入端的规格之间均相差3 dB左右。

表1. 1900 MHz条件下ADL5375 IQ调制器与ADL5320驱动器放大器的IP3和P1dB规格

Parameter	ADL5375 (Output Referred)	ADL5320 (Input Referred)
IP3	24.2 dBm	28.3 dBm
P1dB	10 dBm	13 dBm

图2显示了2140 MHz条件下IQ调制器与驱动器放大器的仿真级联性能。此仿真利用ADIsimRF设计工具来完成。值得注意的是，调制器的OIP3 (24.2 dBm)与复合OIP3 (36.5 dBm)之差12.3 dB刚好略小于ADL5320驱动器放大器的增益(13.7 dB)。这表明驱动器放大器对总体OIP3的影响非常小。

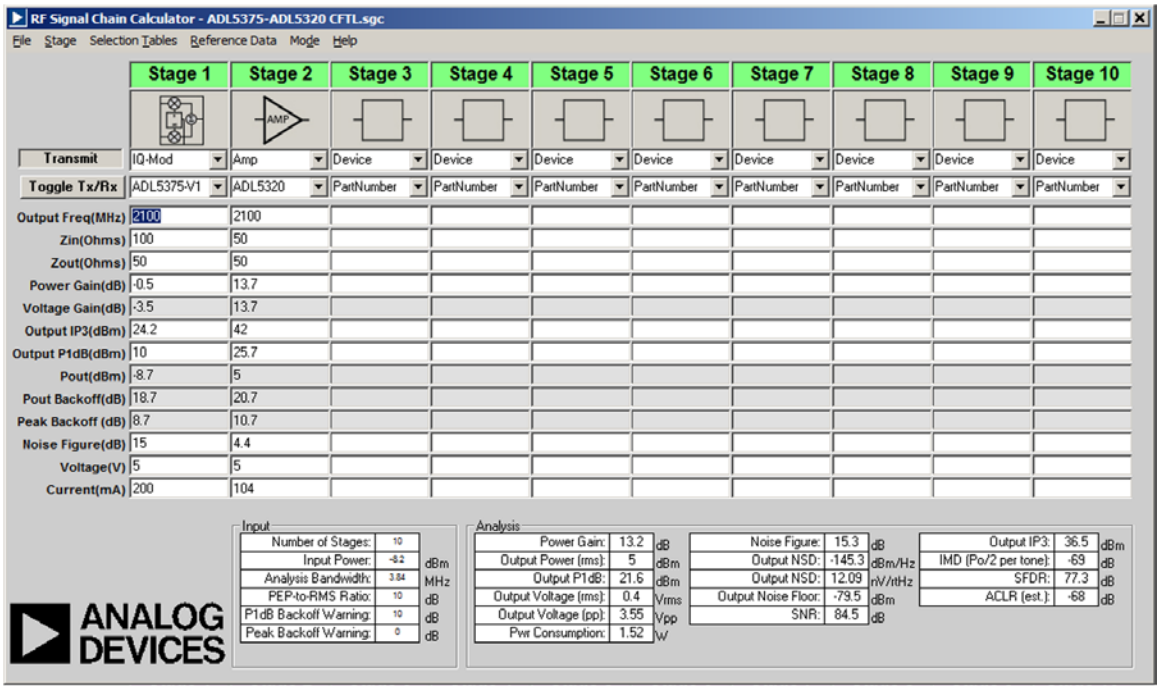


图2. 显示了ADL5375与ADL5320级联性能的ADIsimRF设计工具屏幕截图

图3显示了IQ调制器输出端与复合电路输出端所测OIP3与输出功率(P_{OUT})的关系图。两条OIP3曲线轮廓的形状非常相似，只在输出功率和OIP3方面有所偏移。这进一步表明，当信号经过RF放大器时，IP3只会略有下降

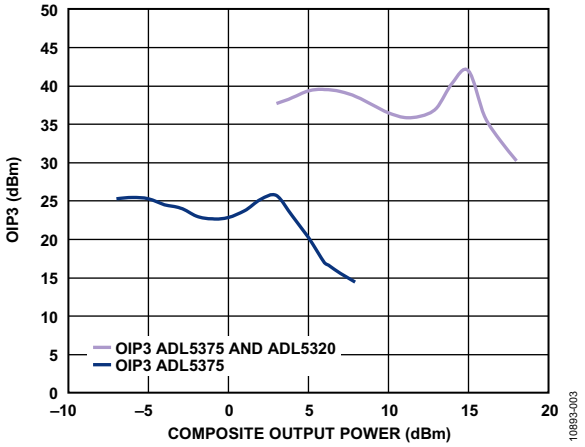


图3. 2100 MHz条件下ADL5375 IQ调制器与复合电路(ADL5375和ADL5320驱动器放大器)的OIP3与POUT之间的关系

选择输出功率水平

虽然输出功率水平高达15 dBm时电路的OIP3水平介于35 dBm至40 dBm范围内，但实际工作时无法实现这一点，尤其在包络调制方案并非恒定不变的情况下，此类方案往往拥有相对较高的峰均比。为了理解这一点，请检查电路的输入电压与输出功率传递函数，然后考虑IQ调制器输入端的典型驱动电平。

图4显示了使用CW正弦波驱动信号时以输出功率(dBm)和输入电压(V p-p)表示的电路传递函数。ADL5375等IQ调制器通常由双通道、电流输出、数模转换器(DAC)驱动。一般而言，DAC的两个电流输出端(标称范围是0 mA至20 mA)会通过两个50 Ω电阻接地，并且每个IQ输入端上会放置两个100 Ω分流电阻(有关此接口的更多信息，请参见电路笔记CN-0205)。DAC在0 dBFS条件下运行时，这对应于IQ调制器上的驱动电平为1 V p-p或0.353 V rms(这里忽略了低通滤波器的插入损耗，该滤波器通常放置在DAC和IQ调制器之间)。这样就会产生约13 dBm的输出功率。

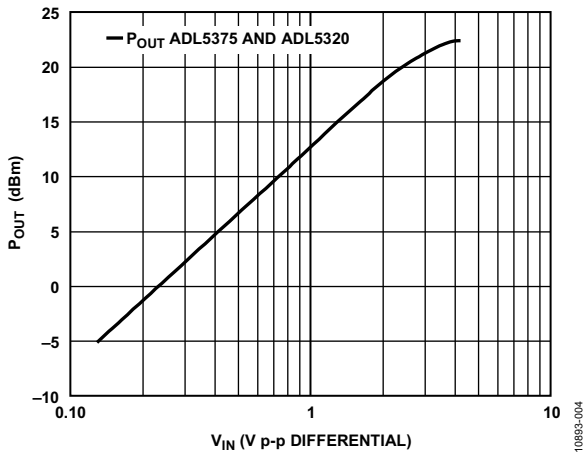


图4. 以输出功率(dBm)和输入电平(V p-p差分)表示的电路传递函数

假设IQ调制器的I和Q输入端如上文所述通过100 Ω电阻端接，则可相对于典型ADI DAC的dBFS驱动电平来绘制输出功率曲线(见图5)。因此，0 dBFS的驱动电平对应于1 V p-p，这样也就产生了与上文所述相同的13 dBm输出功率。

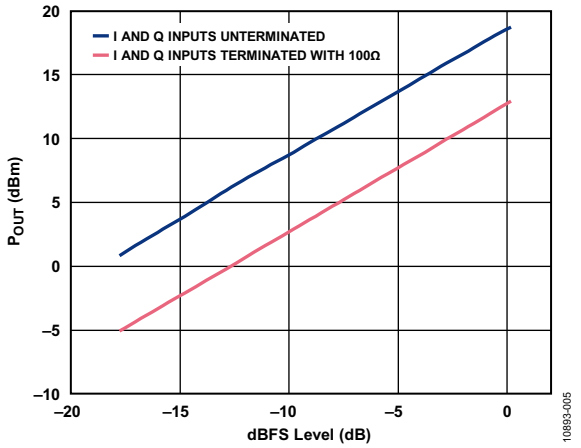


图5. IQ调制器I和Q输入端通过100 Ω电阻端接以及未端接情况下以输出功率和DAC驱动电平表示的电路传递函数

图5还显示了I和Q输入端未通过100 Ω电阻端接时电路的传递函数。由于得到的DAC电压驱动电平增加一倍(最大2 V p-p)，因此得到的输出功率相对于同样的DAC驱动电平增加了6 dB。

虽然在没有I和Q端接电阻的情况下电路也可以运行，但这确实为通常放置在DAC和IQ调制器之间的滤波器带来了一些问题。由于该滤波器一般两端都会端接，因此最好在IQ调制器的I和Q输入端之间放置一些电阻(这些输入端的未端接输入电阻值约为60 kΩ)。可利用100 Ω至1000 Ω范围内的电阻值来提高得到的DAC电压驱动电平和对应的输出功率。但是，设计DAC和IQ调制器之间的滤波器时要小心谨慎，确保其支持不同的源阻抗和负载阻抗。

如上所述，从图4和图5中可以看出，采用1 V p-p正弦波(0 dBFS)信号时输出功率约为13 dBm(I和Q输入端通过100 Ω电阻端接)。实际上，DAC驱动电平必须略低于0 dBFS，以减少失真(通常为1 dB至2 dB)。除此之外，均方根驱动电平也应该降低一些，具体幅度等于载波调制的峰均比。峰值包络功率(PEP)与均方根功率之比通常在5 dB(对于类似于QPSK的调制方案，在调制为恒定包络的特殊情况下则为0 dB)至10 dB(对于更高阶的QAM调制方案)范围内。参见图6，这表明0 dBm至10 dBm范围内的输出功率水平是可行的。

单载波宽带码分多址(WCDMA)信号的邻道功率比(ACPR)已成为评估电路系统级失真(也就是相对于仅依靠IP3和IMD电平的评估)的主流指标。图6显示了测得的电路ACPR与输出功率水平之间的关系。在采用WCDMA信号的情况下，ACPR定义为载波(带宽为3.84 MHz)中的功率与邻道(通道间隔为5 MHz)中的功率之比，同样也是在3.84 MHz带宽条件下测量。该曲线还显示了同类测量的相间通道功率比，但是载波偏移为10 MHz。

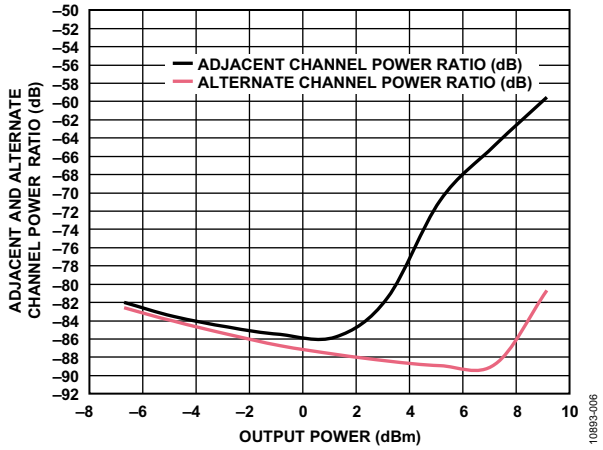


图6. OIP3和WDCMA ACPR与输出功率的曲线图

本例中，信号的PEP与均方根之比约为10 dB(WCDMA信号的峰均比视载波的配置及加载方式而定)。根据该曲线和所需的ACPR级别，在0 dBm至10 dBm范围内选择一个输出功率水平。功率水平低于0 dBm时，ACPR开始取决于电路逐渐降低的信噪比。

常见变化

ADL5320驱动器放大器的额定工作范围是400 MHz至2.7 GHz。这样很方便地涵盖了ADL5375 IQ调制器额定频率范围的较低部分。在2.3 GHz至4 GHz的频率范围内工作时，推荐使用ADL5321驱动器放大器。ADL5320和ADL5321都必须调谐至各自的工作频率范围内。这两款器件的数据手册都包含一些表格，其中提供了针对常用工作频率进行元件调谐的推荐值。

也可以使用ADL5601或ADL5602等内部匹配的宽带增益模块来在IQ调制器的输出端提供增益。然而，由于这类器件的OIP3较低(相对于ADL5320和ADL5321而言)，因此它们往往决定电路的总体IP3并使其降低。

许多窄带IQ调制器都可在其工作频率范围内提供更高的性能。例如，ADL5370/ADL5371/ADL5372/ADL5373/ADL5374。与ADL5375相比，这些窄带器件可提供更高的增益和OIP3。与ADL5320及ADL5321驱动器放大器搭配使用时，最终结果就是总输出功率更高，而复合OIP3相似。

ADRF6701/ADRF6702/ADRF6703/ADRF6704系列窄带IQ调制器集成锁相环(PLL)和压控振荡器(VCO)。这些器件的性能与ADL5370/ADL5371/ADL5372/ADL5373/ADL5374系列相似，但集成度更高。

有许多选项可用于驱动IQ调制器的I和Q输入端。AD9125和AD9122均为16位双通道DAC，工作速率分别是1 GSPS和1.2 GSPS。这些器件可用于生成基带频谱(以0 Hz为中心)或复数中频频谱(通常在100 MHz至200 MHz范围内)。

电路评估与测试

该电路使用包含ADL5320驱动器放大器的ADL5375评估板(ADL5375-05-EVALZ)来实现。此电路板可配置为提供IQ调制器输出信号，或者复合调制器和放大器信号。此电路板的默认配置是调制器和放大器复合输出，并且放大器调谐为在1800 MHz至2200 MHz范围内工作。如上所述，ADL5320数据册提供了为支持其它频率进行电容调谐的值和布放位置。

设备要求

需要以下设备：

- ADL5375评估板(ADL5375-05-EVALZ)
- 两个RF信号发生器：Agilent 8648C或等效设备，工作频率为25 MHz和26 MHz
- 一个RF信号发生器：Agilent 8648C或等效设备，工作频率约为2 GHz
- 一个RF频谱分析仪：Rohde & Schwarz FSIQ、Rohde & Schwarz FSQ、Agilent PSA或等效设备
- 一个ZFSC-2-2-S+ 180°功率分路器/合成器，Mini-Circuits
- 一个ZMSCQ-2-50+ 90°功率分路器，Mini-Circuits
- 两个ADT2-1T 1:2巴伦，Mini-Circuits
- 四个ZFBT-6GW-FT+偏置器，Mini-Circuits

设置与测试

图7显示了用于IP3测试和功率扫描测试的测试设置。两个工作频率分别为25 MHz和26 MHz的RF信号发生器产生的信号通过一个具有良好输入间隔离的180°分相器/合相器以无源方式合并。接着，该双音信号被施加到一个90°分相器，该分相器的额定工作频率范围是25 MHz至50 MHz。然后，这些分相器输出再施加到两个1:2变压器，从而产生差分输出信号(分相器的0°输出应该传送到IQ调制器的IP和IN输入端)。这些差分信号再施加到四个偏置器，从而偏置为0.5 V。该网络由两个100 Ω电阻端接(ADL5375评估板上提供用于这些电阻的焊盘)。

ADL5375的本振(LO)由第三个信号发生器提供，产生0 dBm。最终输出频率等于输入RF信号频率与LO频率之差。因此，如果双音信号的频率为25 MHz和26 MHz，而LO的频率为2150 MHz，则输出频谱会出现在2124 MHz和2125 MHz。

也可以使用包含ADL5375 IQ调制器的AD9122双通道DAC评估板(AD9122-M5375-EBZ)来实现本电路。这种情况下，应将ADL5375 IQ调制器的输出端连接到独立的ADL5320评估板(ADL5320-EVALZ)。这种方法的好处是DAC可以生成适当偏置的差分信号，而无需偏置器、分相器和变压器。

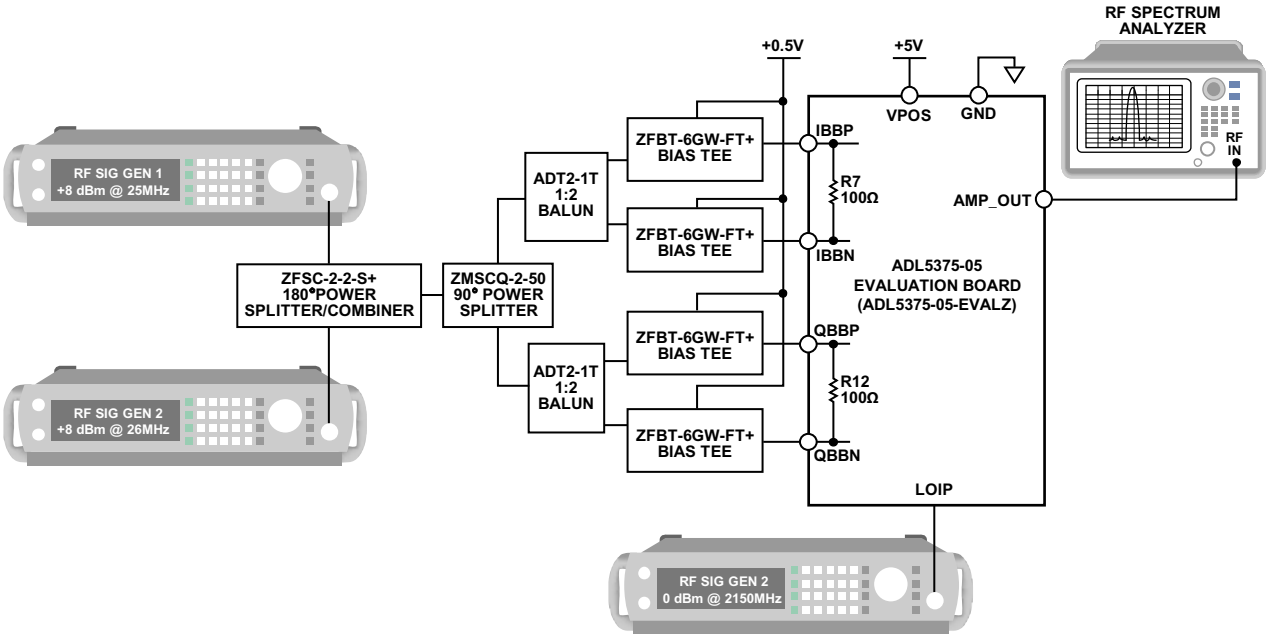


图7. IP3测试和功率扫描的测量设置

了解详情

CN0283 Design Support Package:
http://www.analog.com/CN0283-DesignSupport

Nash, Eamon, *Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity*, Application Note AN-1039, Analog Devices

ADIsimRF Design Tool

Circuit Note CN-0016, *Interfacing the ADL5370 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC*, Analog Devices.

Circuit Note CN-0017, *Interfacing the ADL5371 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC*, Analog Devices.

Circuit Note CN-0018, *Interfacing the ADL5372 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC*, Analog Devices.

Circuit Note CN-0019, *Interfacing the ADL5373 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC*, Analog Devices.

Circuit Note CN-0020, *Interfacing the ADL5374 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC*, Analog Devices.

Circuit Note CN-0021, *Interfacing the ADL5375 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC*, Analog Devices.

Circuit Note CN-0070, *Precise Control of I/Q Modulator Output Power Using the ADL5386 Quadrature Modulator and the AD5621 12-Bit DAC*, Analog Devices.

Circuit Note CN-0134, *Broadband Low Error Vector Magnitude (EVM) Direct Conversion Transmitter*, Analog Devices.

Circuit Note CN-0140, *High Performance, Dual Channel IF Sampling Receiver*, Analog Devices.

Circuit Note CN-0144, *Broadband Low Error Vector Magnitude (EVM) Direct Conversion Transmitter Using LO Divide-by-2 Modulator*, Analog Devices.

Circuit Note CN-0205, *Interfacing the ADL5375 I/Q Modulator to the AD9122 Dual Channel, 1.2 GSPS High Speed DAC*, Analog Devices.

Circuit Note CN-0243, *High Dynamic Range RF Transmitter Signal Chain using Single External Frequency Reference for DAC Sample Clock and IQ Modulator LO Generation*, Analog Devices.

Circuit Note CN-0245, *Wideband LO PLL Synthesizer with Simple Interface to Quadrature Demodulators*, Analog Devices.

数据手册和评估板

ADL5375 Evaluation Board, ADL5375-05-EVALZ

ADL5320 Evaluation Board, ADL5320-EVALZ

AD9122 Evaluation Board, AD9122-M5375-EBZ

ADL5375 Data Sheet

ADL5320 Data Sheet

修订历史

2012年9月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10893sc-0-9/12(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0284.

连接/参考器件	
ADMP411	高SPL麦克风，提供扩展低频响应和模拟输出
ADA4075-2	低功耗、超低噪声放大器
AD8273	极低失真、双通道、音频差动放大器
ADP1613	650 kHz /1.3 MHz升压PWM DC-DC开关转换器，电流限值为2.0 A
ADP1720	50 mA、高压、微功耗线性稳压器

集成MEMS麦克风、模拟波束成形和电源管理的高性能、低噪声演播室麦克风

评估和设计支持

电路评估板

EVAL-CN0284-EB1Z评估套件

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路将多达32个模拟MEMS麦克风与运算放大器和差动放大器相连，实现专业级演播室或现场表演麦克风。该电路设计为具有极低噪声，且针对高达131 dB SPL(声压级)的声学输入提供线性输出。由两个采用+9 V单电源电池供电的电压调节器产生±9 V和+1.8 V供电轨。

ADMP411由一个MEMS麦克风元件和一个阻抗匹配放大器组成。该麦克风支持高达131 dB SPL的声学输入，且在28 Hz范围内具有平坦的低频响应。这些特性使该麦克风成为全带宽、宽动态范围音频捕捉应用的理想选择，如录音棚和舞台等。

ADA4075-2运算放大器用于在该电路中执行多种不同功能，包括一个求和放大器和全通滤波器。该运算放大器具有低噪声、低功耗和低失真特性，是电池供电式高性能音频应用的理想选择。

AD8273将单端麦克风信号转化为差分信号，可输出至标准麦克风XLR连接器。增益设置电阻对差动放大器而言是内部元件，因此无需外部元器件即可输出高性能差分信号。差动放大器具有极低的失真、低噪声和良好的输出驱动能力，是驱动差分麦克风输出的良好选择。

本电路的电源由DC-DC开关转换器ADP1613以及线性调节器ADP1720组成(原理图见图8)。ADP1613采用SEPIC- Ćuk配置，产生用于放大器的±9 V供电轨，而ADP1720产生MEMS麦克风的1.8 V电源。这些调节器能够以极低的纹波高效产生所需的电源电压。

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013 Analog Devices, Inc. All rights reserved.**

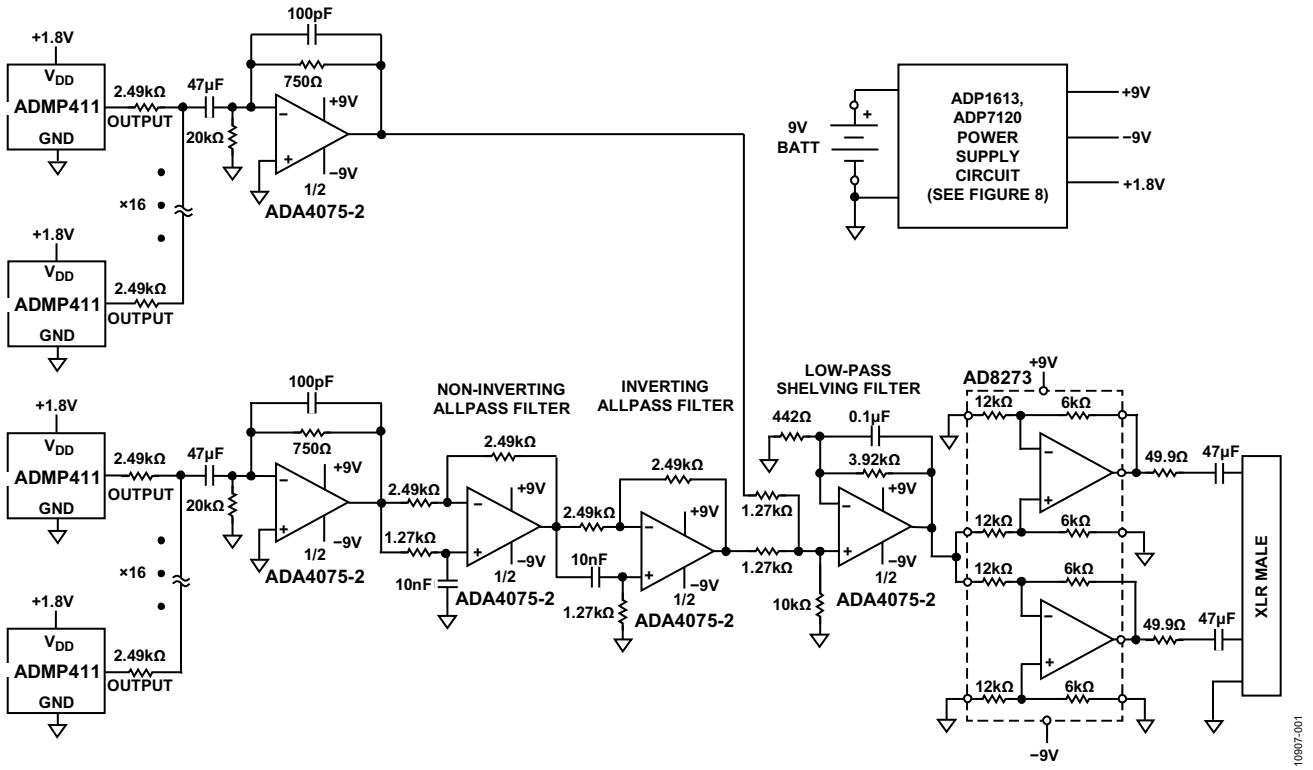


图1. 麦克风电路图(原理示意图：未显示所有连接和去耦)

电路描述

在该电路中，由许多ADMP411 MEMS麦克风组成的阵列紧密排列，以便改善系统的整体SNR性能，使其达到可用于极低噪声录音棚应用的水平。该电路可采用一组或两组麦克风，具体取决于所需的方向性。使用一组麦克风阵列和一些简单的过滤，便可使能某些基本波束成形，实现超心形方向响应；而单个麦克风阵列的方向响应通常是全向的，比如单个MEMS麦克风的响应。

在经过求和、滤波以及波束成形处理后，信号依然是单端的。AD8273差动放大器将单端信号转换为差分信号，然后输出至XLR插孔。

该电路采用9 V单电源电池供电，两个调节器产生±9 V和+1.8 V电源。放大器使用双极性电源，而MEMS麦克风采用低压1.8 V单电源供电。

求和放大器

ADA4075-2作为求和放大器，用在本电路的两处地方。首先，将16个ADMP411麦克风阵列中的每一个麦克风输出相加，加法运算由增益为0.31的反相求和放大器实现。 输入求和电阻均为2.49 kΩ，从而每个麦克风对输出的贡献均相等。阵列中麦克风的数量每增加一倍，总SNR就增加3 dB。这是因为麦克风信号以相干的方式相加，从而麦克风的数量每增加一倍，输出幅度就会增加6 dB；而噪声的增加却是不相干的，每次向噪底增加3 dB。因此，SNR净增加量为3 dB。本电路采用16个ADMP411麦克风，每个麦克风具有62 dBA的独立SNR，因此，麦克风的数量经过4次倍增之后，阵列的SNR增加12 dB，达到74 dBA。

ADMP411 输出阻抗为200 Ω，因此2.49 kΩ求和电阻可将每个麦克风的输出信号幅度降低7.5%(即0.7 dB)。

ADA4075-2器件具有单位增益稳定的特性，因此该放大器可用于增益小于1的情况。如需在本电路中使用另一个运算放大器，则应检查其闭环增益，确保它在如此低的增益下稳定。

这种程度的下降可确保XLR插头的输出与典型录音麦克风相似。灵敏度高于大约−30 dBV的麦克风可视为太“热”，而难以用于典型录音配置中。若需使用灵敏度更高的麦克风，则可增加该反馈电阻的尺寸，从而增加增益。除保持典型麦克风输出电平外，输出电平仅受电源电压限制。

ADA4075-2的输入同样经过交流耦合，因为ADMP411的输出偏置为0.8 V。该级输出以及其余放大器级偏置为0 V。

第二个ADA4075-2求和放大器用于将两个同相阵列相加，或将一个麦克风阵列与另一个延迟反相阵列相加，用于波束成形处理。

极性

ADMP411具有声学反相输出，这意味着正压力输入产生负输出电压。来自16位ADMP411麦克风的信号经放大器相加后反相。这是为了保留声学输入信号的极性。该信号在第一个放大器级中反相，因此XLR输出插孔处的声学输入不反相。信号路径上的其他级均不反相，除非出于波束成形处理的需要而反转两个麦克风路径的其中之一。

波束成形

波束成形包括处理多个麦克风的输出(亦或如本文中的情况，即多个麦克风阵列)，以便形成定向拾音模式。对于录音和现场声音应用，重要的是麦克风仅拾取一个方向的声音，如歌唱者或仪器等，并且衰减主轴外的声音。本设计使用模拟延迟、均衡滤波器和求和放大器实现波束成形。

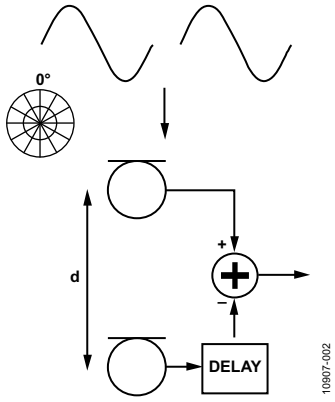


图2. 端射波束成形阵列

如图2所示，将两个麦克风板相距d放置，即可配置为双元阵列。延迟来自一个阵列板的信号(延迟时间为声音在两个板之间传播的时间)，然后将该延迟信号从来自第一个麦克风阵列板的信号中去除，即可实现心形模式(图3)。采用这类空间响应，麦克风可抑制来自两侧和后方的声音，同时拾取进入麦克风前端的声音。

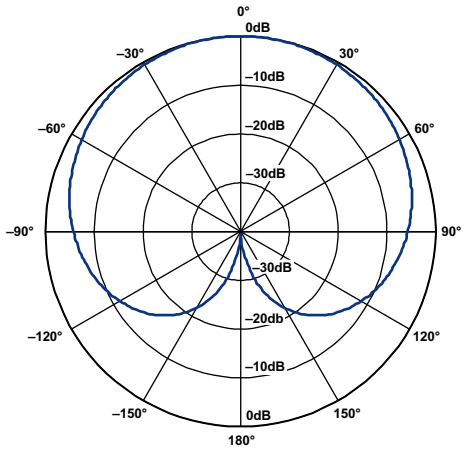


图3. 心形响应

全通滤波器

在本设计中，两个麦克风阵列板相距18 mm左右。为了形成完美的心形模式，后端麦克风阵列输出需延迟52.4 µs。两个全通滤波器串联连接，使信号发生延迟，如图4所示。

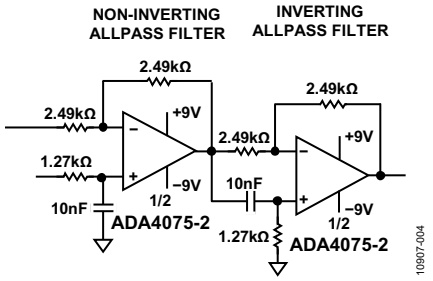


图4. 同相和反相全通滤波器

在全通滤波器设计中，延迟时长与延迟保持恒定的频率范围之间存在取舍。随着较低频率下群组延迟的增加，该群组延迟可在较小的频率范围内保持恒定。本电路中，每个全通滤波器都会在最宽4 kHz的范围内产生25 µs延迟(容差为10%)。超过这个频率范围，则滤波器输出端的群组延迟便开始快速下降(见图5)，这会快速降低波束成形算法的性能。在这些较高的频率下，对设计的方向性产生主要影响的是每个麦克风板的物理尺寸(直径为1.1英寸)。

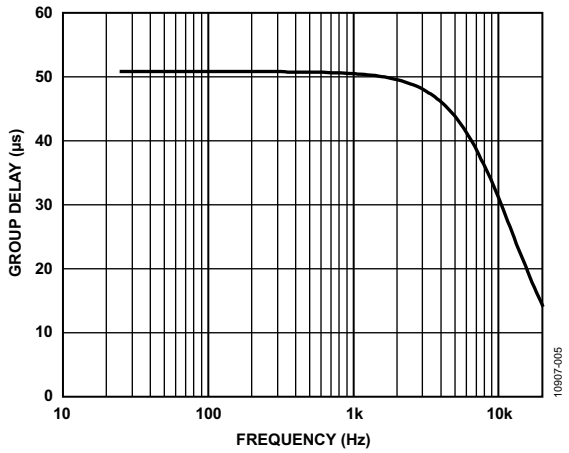


图5. 两级全通滤波器群组延迟

后端阵列的延迟信号同样需要反相处理，以便可以在求和放大器电路的前端阵列信号中将其去除。采用具有同相输出的第一个全通滤波器以及具有反相输出的第二个滤波器，即可实现后端阵列延迟信号的反相处理。

滤波器群组延迟(t_G)可通过下式计算：

$$t_G = \frac{2RC}{1+(\frac{f}{f_0})^2}$$

其中，$f_0 = 1/(2\pi RC)$。本设计中，R = 1.27 kΩ且C = 10 nF，从而f_0等于12.5 kHz。这些全通滤波器的设计与等式来源于指南MT-202以及Linkwitz Lab网站。

缓和滤波器

波束成形处理后的信号频率响应在低频处具有一阶滚降特性。若该特性不加以校正，则麦克风输出将具有较差的低频响应，因此使用缓和滤波器提升这些频率的响应。图6中的一阶同相缓和低通滤波器设计为在低频时具有20 dB增益，且斜坡在频率从4 kHz下降到400 Hz的过程中上升。频率响应如图7所示。缓和滤波器在100 Hz左右时的增益平坦度为20 dB，从而麦克风的响应依然以−6 dB/8倍频程的斜率滚降至该值以下。

该放大器还可实现前端和后端麦克风阵列板输出信号的相加操作。

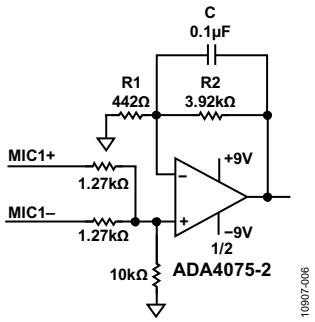


图6. 缓和滤波器

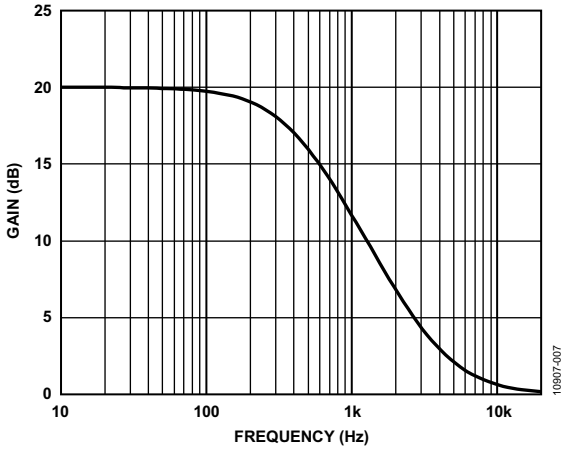


图7. 缓和滤波器响应

滤波器增益(V_{OUT}/V_{IN})可通过下式计算：

$$\frac{V_{OUT}}{V_{IN}} = G_1\sqrt{\frac{1+\left(\frac{f}{f_2}\right)^2}{1+\left(\frac{f}{f_1}\right)^2}}$$

其中，$G_1 = f_2/f_1 = 1+R_2/R_1$。滤波器的转折频率$f_1$和$f_2$可计算如下：

$$f_1 = \frac{1}{2\pi CR_2}$$

$$f_2 = \frac{1}{2\pi C\left(\frac{R1R2}{R1+R2}\right)}$$

本设计中，R1 = 430 Ω，R2 = 3.92 kΩ且C = 0.1 μF，从而f_1 = 406 Hz，且f_2 = 4.1 kHz。缓和低通滤波器的设计和等式同样来源于Linkwitz Lab网站。

若在设计中使用了单个麦克风阵列板，则不需要使用全通滤波器和缓和滤波器电路，且求和放大器的输出可直接连接AD8273，实现单端至差分的转换。

单端转差分

AD8273的内部放大器之一采用同相配置，另一个采用反相配置。差动放大器AD8273对输出信号进行单端至差分的转换。该放大器配置为增益1 (0 dB)以便麦克风的输出电平不至于过高。每个放大器的增益均为0.5 (−6 dB)，但单端至差分的转换使增益变为+6 dB，从而该子电路的总增益为0 dB。除电源耦合电容外，AD8273无需任何外部元器件，所有增益设置电阻均由IC内部集成，因此它们匹配良好，且放大器的输出具有极低的失真。

AD8273具有良好的输出驱动能力，可轻松驱动高度容性化的负载。这种能力是必要的，因为输出可能连接至较长的(数米)XLR线缆。

AD8273的输出驱动49.9 Ω串联电阻和47 μF交流耦合电容。有必要使用串联电阻，因为麦克风可连接至+48 V虚假电源输入，该输入经常用于产生偏置，并为驻极体麦克风提供电源。虚假电源通常只能提供低于10 mA的电流，相比本电路使用的要高得多，因此本电路不使用它作为电源。电容额定值为63 V，因此电路提供48 V偏置保护，该偏置可能同时出现在正输出和负输出。

±9 V电源

本设计中的所有放大器均采用±9 V电源供电。这些电压由SEPIC-Ćuk配置的ADP1613器件产生。本电路从单个输入电压产生正供电轨和负供电轨，如图8所示。

双极性电源使用ADIsimPower™工具进行设计。ADP161x SEPIC-Ćuk设计工具采用某些基本设计参数作为输入，生成给定电路的原理图、BOM和性能规格。该设计使用下列规格创建：

- V_{IN}(最小值)= 7.5 V
- V_{IN}(最大值)= 9.0 V
- V_{OUT} = 9.0 V
- I_{OUT} = 40 mA
- 环境温度 = 55°C
- 设计针对最低成本优化

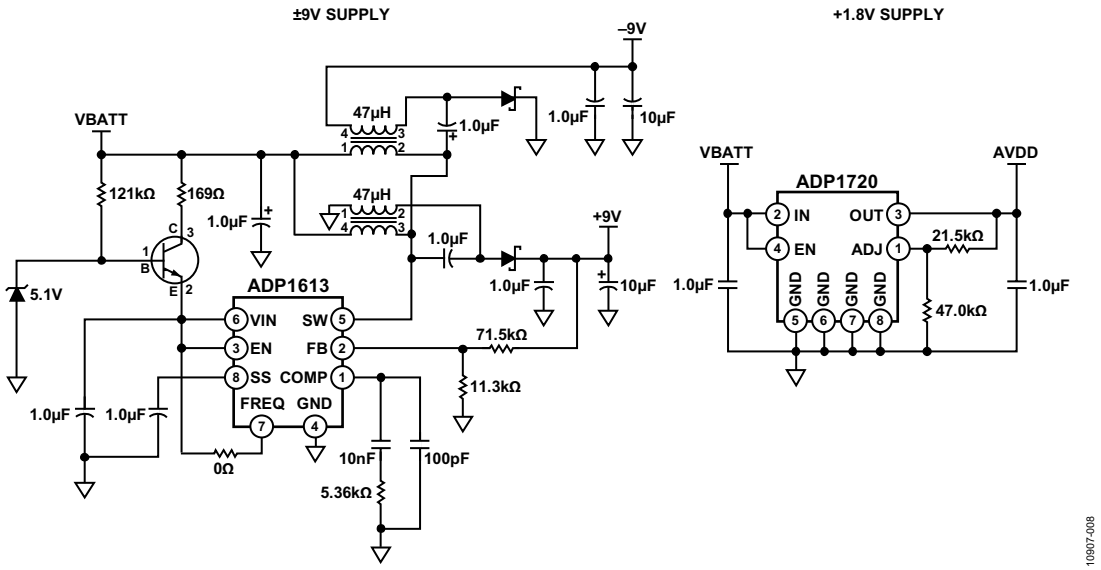


图8. 电源电路详情

整个系统工作时，电池提供的总电流为82 mA。在总电流中，每个麦克风板使用17.5 mA，电源板使用47 mA。在该负载下，典型9 V电池可持续供电5小时左右。

+1.8 V电源

采用+1.8 V电源为ADMP411 MEMS麦克风供电，该电源由ADP1720线性调节器提供。该调节器具有很小的PCB尺寸，可使调节后的+9 V电源下降至所需的1.8 V，仅在输入和输出端各需一个小数值(1 µF)旁路电容，以及两个电阻，即可设置输出电压。 采用1.8 V电源时，ADMP411功耗最大值为220 µA，因此该调节器输出所需的最大电流(连接32个ADMP411的情况下)为7.04 mA。 在此最大负载情况下，调节器功耗为50.7 mW：

$$P = (9\ V - 1.8\ V) \times 7.04\ mA = 50.7\ mW$$

其他电路

本节介绍在EVAL-CN0284-EB1Z上使用，但不属于核心电路设计部分的其他元器件功能。这主要包括RF滤波和过压保护电路。

可在CN-0284设计支持包中找到电路板的完整原理图、布局布线以及物料清单：www.analog.com/CN0284-DesignSupport。

RF滤波

在AD8273的差分输出与XLR插头之间，有一些元件用于过滤电路板或麦克风XLR电缆拾取的高频噪声。每半个差分信号都有一个LC滤波器，用来抑制EMI或RF噪声。两个差分引脚之间还有一个共模扼流圈，可抑制共模电流，同时允许差分电流流过。

麦克风板和电源板之间的麦克风信号连接路径上亦使用了LC滤波器，用来抑制可能被扁平连接电缆所拾取的高频噪声。在所有调节后的电源电压输出端同样使用了较小数值的LC滤波器(图9)。

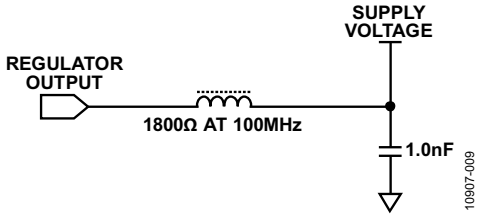


图9. RF噪声滤波器

尖峰抑制

5.1 V背靠背齐纳二极管两端连接差分输出信号与地。这些二极管用于箝位可能在输出电缆上导通的±5.1 V以上电压尖峰。

低电池电感

LED D11用于指示电池电压低的状况，此时应更换电池。LED与电池正极和调节后的+9 V电源串联连接。若电池电压下降至9 V以下且幅度超过LED正向电压(2 V)，则开启LED指示器。很多9 V电池的输出电压一旦低于7 V，便开始快速下降。

性能与测量

灵敏度性能

麦克风阵列的灵敏度高于单个麦克风，因为麦克风阵列对输出求和。ADMP411的灵敏度为−46 dBV。通过对16个麦克风的输出求和，同时在信号路径上采用其他增益，单个阵列的电路灵敏度为−33 dBV。若使用两个阵列板时使能电路的波束成形部分，则灵敏度为−27 dBV。

频率响应性能

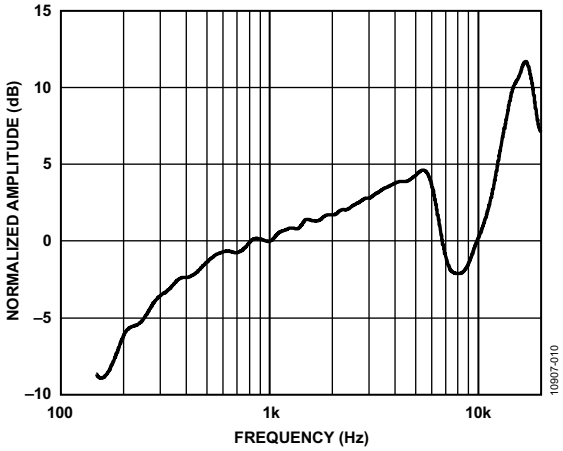


图10. 轴向(0°)频率响应

麦克风设计的频率响应与麦克风方向无关。图10显示轴向声音事件的频率响应。波束成形处理过程中，对于偏离轴向的方向上几乎不会造成低频滚降，因此固定缓和滤波器具有更高的低频增压。

8 kHz时的响应沉降点是由波束成形处理造成的；在该点处，来自后端阵列板的反相信号与同向前端麦克风信号相位几乎相同，从而在总输出信号中减去极大一部分的衰减信号。

AD8273具有极佳的输出驱动能力，因此它在高频时不会产生滚降，甚至连接的XLR电缆较长且高度容性化时也是如此。

求和放大器以及单端至差分电路都在音频带宽内具有非常平坦的频率响应，因此它们在系统设计中对总频率响应的贡献并不明显。

噪声性能

相比单个麦克风，将16个ADMP411麦克风的输出相加后，理论上可改善12 dB SNR。阵列中麦克风的数量每增加一倍，SNR就提升3 dB左右。这是因为信号以相干的方式相加，其幅度增加为6 dB，而噪声以不相干的方式相加，其噪声电平的增加为3 dB。

ADMP411具有A加权62 dB SNR，因此16个麦克风阵列理论上可提供74 dBA左右的SNR。对于−33 dBV的灵敏度而言，这表示20 kHz带宽范围内的噪底为−107 dBV (4.47 μV rms)。这相当于20 dB SPL的声频噪底。通常情况下，测量噪底典型值高于该数值1-2 dB，这可能是因为求和阵列中16个麦克风的占位空间足够大，从而单个麦克风的信号非完美相干。

麦克风之后的运算放大器和差动放大器电路相比麦克风本身具有低得多的噪声，因此麦克风是整个设计的限制因素。

使用两个麦克风阵列板(分别含有16个麦克风)用于波束成形时，总系统SNR下降3 dB左右。在波束成形阵列配置中，EVAL-CN0284-EB1Z板的SNR大约为71 dB，其等效声频噪底(或等效输入噪声)为21 dB SPL。

总谐波失真与线性度性能

电路中失真的主要来源是ADMP411麦克风。其他模拟放大器元件工作在线性区域，信号远离供电轨。阵列中的所有麦克风都同时具有相似的SPL，因此电路的总失真曲线与单个麦克风的曲线极为近似。ADMP411的声频过载点为131 dB；在该点处，单个麦克风的总谐波失真(THD)为10%。另外，该点在音频应用中通常称为箝位点。ADMP411的失真曲线如图11所示。

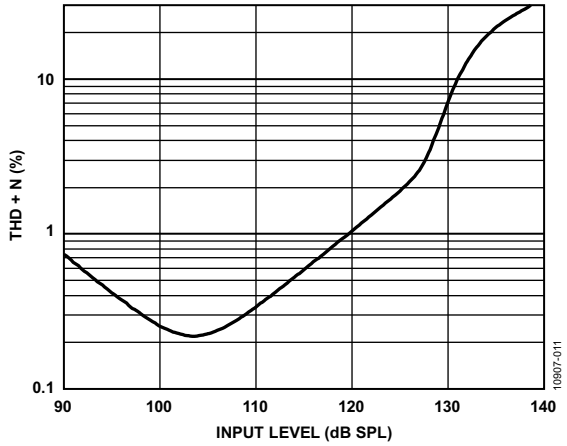


图11. ADMP411 dB SPL与%THD+N的关系

在−27 dBV的灵敏度下，131 dB SPL输入的麦克风输出为2.27 V_{RMS} (6.40 V_{P-P})。针对采用±9 V电源供电的放大器，该数值完全处于线性范围之内，因此ADMP411可良好控制线性度和失真性能。图12显示本电路设计的线性度(输入为dB SPL，输出为dBV)。

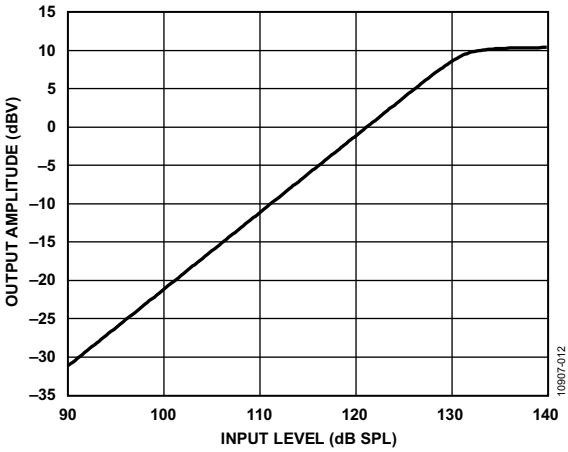


图12. 测得的电路线性度

方向性能

单独使用时，ADMP411麦克风为全向麦克风。若像此处这样将其加入庞大阵列中时，该设计便有了一定的方向性。也就是说，输出电平取决于阵列的方向，并与声源的位置有关。

单个阵列板在低频(低于4 kHz)时表现出较少的方向性。在中频范围内，阵列板对后端和两端的声音进行衰减，且由于PCB自身的声频屏蔽，其衰减幅度可达5 dB至6 dB。在某些较高的频率上，当声音的波长相当于阵列PCB的面积时(比如8 kHz左右)，阵列具有极高的方向性。使用EVAL-CN0284-EB1Z板进行方向性测量的结果如图13所示。

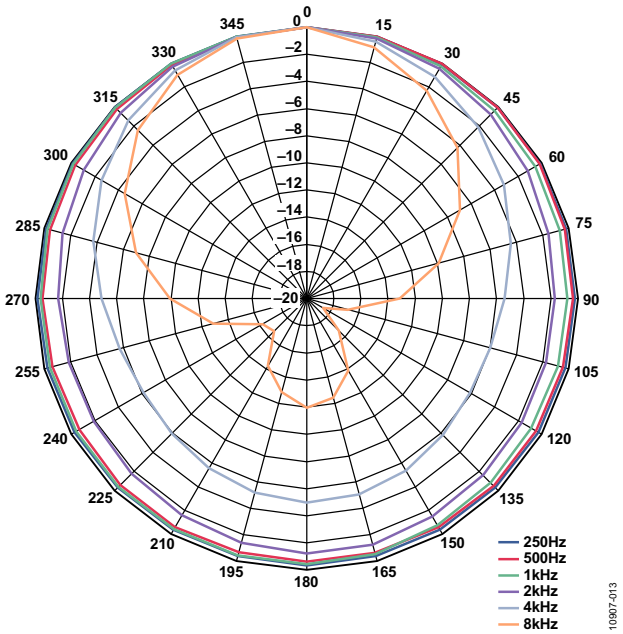


图13. 不同频率下单个阵列板的方向性

将两个阵列板以固定距离放置的主要原因是创造方向响应。两个板的距离结合波束成形电路可组成阵列，具有极高的两侧与后端声音抑制能力。图14显示两个板的响应，它们之间相距18 mm。对该配置进行测量，可得超心形方向响应，来自后端和两侧的声音被大量衰减，但图形有一个较小的后瓣。该设计中，方向响应的零点大致在135°和225°处。在语音频率范围内(250 Hz至4 kHz)的大部分频率都有至少15 dB的轴外衰减。

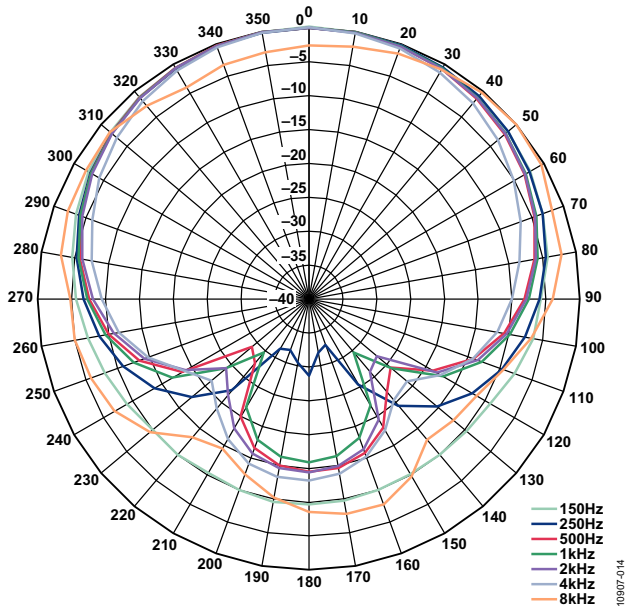


图14. 不同频率下双板端射阵列的方向性

常见变化

取决于特定设计的需要，可使用其他运算放大器或差动放大器。相比ADA4075-2，ADI提供噪声、功耗或工作电压供电轨等方面性能更出色的运算放大器，若设计参数与本文中有所不同，则其中某些器件可能是更好的选择。应用笔记AN-1165列出了很多运算放大器，都可作为合适的替代产品使用。

ADMP510是另一款模拟麦克风，封装尺寸更小，噪底更低；另外还有ADMP411。ADMP510的SNR为65 dBA，而其他麦克风的SNR为62 dBA。16个ADMP510麦克风的求和阵列SNR可高达77 dBA。然而，ADMP510的声频过载点为124 dB SPL，而ADMP411为131 dB SPL。这使ADMP510成为非嘈杂环境下麦克风设计的更佳选择，这类应用要求更低的噪底。

如果麦克风采用3.3 V电源供电，那么还可使用ADP1720的固定输出版本。该版本可无需使用两个外部输出电压设置电阻。

电路评估与测试

如果获得本参考电路的硬件评估套件，可使用产品型号EVAL-CN0284-EB1Z。

设备要求

EVAL-CN0284-EB1Z套件包括：

- 两个麦克风阵列板，每个集成16个ADMP411麦克风。
- 一个输出和电源板，集成电压调节器和输出放大器。
- 两个扁平电缆，连接两块板。
- 一块+9 V电池。

采用标准XLR插头作为评估套件输出，该插头可连接音频前置放大器、混频器、声卡或其他任何麦克风接口。

开始使用

评估套件可配置为使用一个或两个麦克风阵列板。 下文提供评估电路的步骤。

1. 使用提供的10引脚扁平电缆，将麦克风阵列板连接到电源板。如果只使用了一个麦克风板，则将它连接到电源板的J1接头。如果使用两个麦克风板，则前端麦克风板应连接J1，后端麦克风板应连接J2。
2. 将电源板上的S2开关设为加(位置+，开关向下)或接收来自两个麦克风板的差额信号(位置−，开关向上)。如果您采用两个麦克风板配置波束成形阵列，则将开关设为两个信号的差；该信号路径同时还可使能低通缓和滤波器。若仅使用一个麦克风板，则将开关设为+。
3. 在电源板后方的BT1电池组中装入9 V电池。如果没有电池，则可将外部电源连接至J4连接头，并且正电压接底部引脚，而顶部引脚用于接地。
4. 将XLR电缆分别连接电源板上的输出电缆(J3)以及麦克风前置放大器或混频器的输入端。
5. 将开关S1切换到右边，为电路上电。这样可让电池与电源电路相连，激活评估套件。

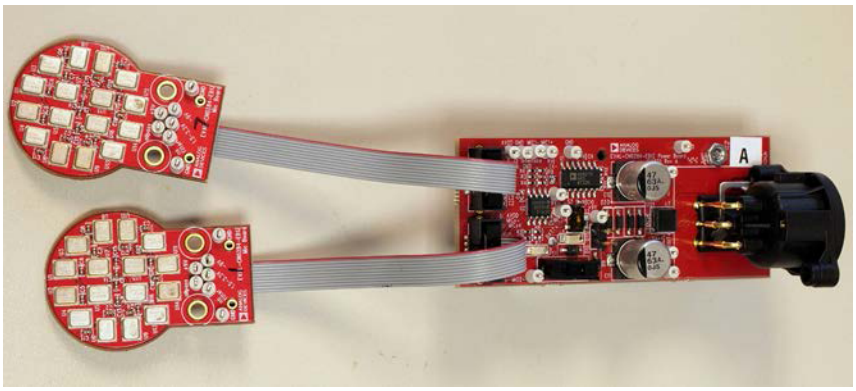


图15. EVAL-CN0284EB1Z评估套件



图16. 间距为18 mm的两个麦克风板

了解详情

CN0284 Design Support Package: http://www.analog.com/CN0284-DesignSupport

Elko, Gary W. and Kieran P. Harney, "A History of Consumer Microphones: The Electret Condenser Microphone Meets Micro-Electro-Mechanical-Systems," *Acoustics Today*, April 2009.

Herrera, Sandro and Moshe Gerstenhaber, "Versatile, Low-Power, Precision Single-Ended-to-Differential Converter," Analog Dialogue, October 2012.

Jung, Walt. *Op Amp Applications*, Analog Devices, 2002.

Lewis, Jerad, "Understanding Microphone Sensitivity," *Analog Dialogue*, May 2012.

Lewis, Jerad, "Microphone Specs Explained," Application Note AN-1112, Analog Devices.

Lewis, Jerad, "Microphone Array Beamforming," Application Note AN-1140, Analog Devices.

Lewis, Jerad, "Op Amps for MEMS Microphone Preamp Circuits," Application Note AN-1165, Analog Devices.

Tompsett, Kevin, "An Improved Topology for Creating Split Rails from a Single Input Voltage," Application Note AN-1106, Analog Devices.

Tutorial MT-202, "Allpass Filters," Analog Devices

Analog Devices EngineerZone Audio Community. www.analog.com/audio_support_community

数据手册和评估板

ADMP411 Data Sheet

ADMP411 Flex Evaluation Board (EVAL-ADMP411Z-FLEX)

ADA4075-2 Data Sheet

AD8273 Data Sheet

ADP1613 Data Sheet

ADP1720 Data Sheet

修订历史

2013年7月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10907sc-0-7/13(0)

ANALOG DEVICES

参考电路 CN-0285

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0285.

连接/参考器件	
ADF4351	集成VCO的小数N分频PLL IC
ADL5375	宽带发射调制器
ADP150	低噪声3.3 V LDO
ADP3334	低噪声可调LDO

宽带低误差矢量幅度(EVM)直接变频发射机

评估和设计支持

电路评估板

CN-0285评估板(EVAL-CN0285-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路为宽带直接变频发射机模拟部分的完整实现方案(模拟基带输入、RF输出)。通过使用锁相环(PLL)和宽带集成电压控制振荡器(VCO)，本电路支持500 MHz至4.4 GHz范围内的RF频率。对来自PLL本振(LO)进行谐波滤波，确保提供出色的正交精度、边带抑制和低EVM。

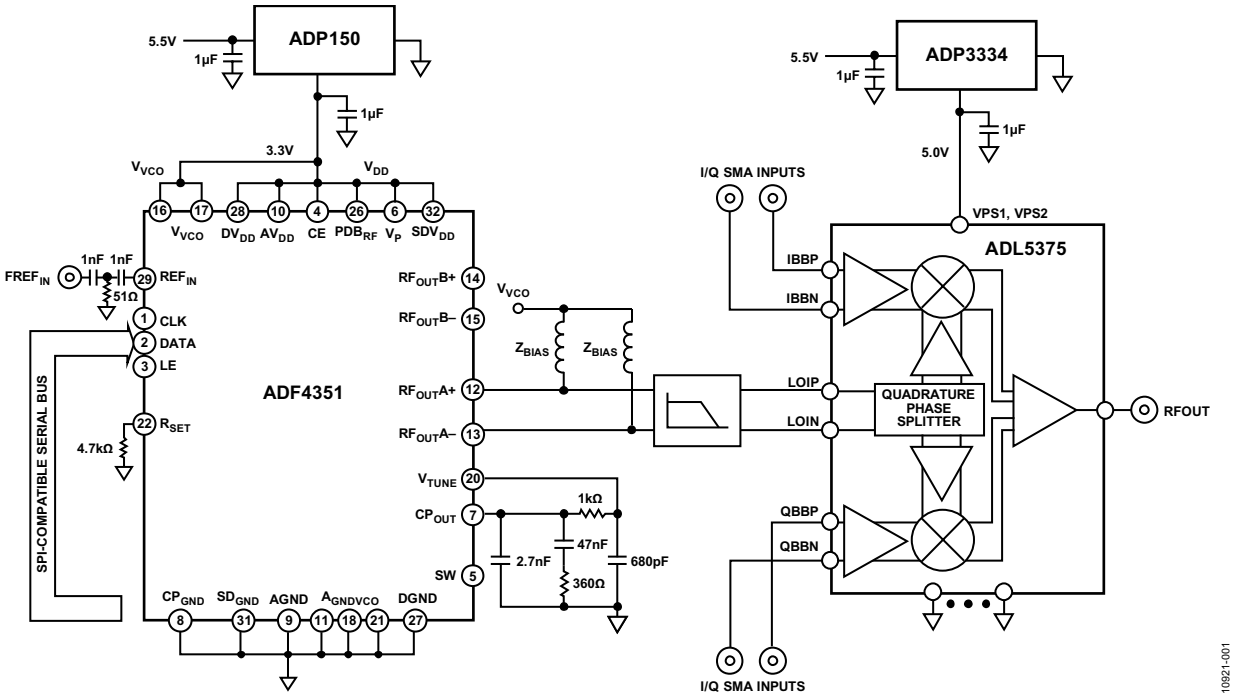


图1. 直接变频发射机(原理示意图：未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.



图2. CN-0285直接变频发射机评估板

低噪声、低压差调节器(LDO)确保电源管理方案对相位噪声和EVM没有不利影响。这种器件组合可以提供500 MHz至4.4 GHz频率范围内业界领先的直接变频发射机性能

电路描述

图1所示电路使用完全集成的小数N分频PLL IC ADF4351和宽带发射调制器ADL5375。ADF4351向发射正交调制器ADL5375提供LO信号，后者将模拟I/Q信号上变频为RF信号。两个器件共同提供宽带基带I/Q至RF发射解决方案。ADF4351采用超低噪声3.3 V ADP150调节器供电，以实现最佳LO相位噪声性能。ADL5375则采用5 V ADP3334 LDO供电。ADP150 LDO的输出电压噪声仅为9 μV rms，有助于优化VCO相位噪声并减少VCO推压的影响(等效于电源抑制)。

需要对ADF4351 RF输出进行滤波，以衰减谐波水平，使ADL5375正交产生模块的误差最小。依据测量和仿真得知，奇次谐波对正交误差的贡献大于偶次谐波；如果将奇次谐波衰减至−30 dBc以下，则可以实现−40 dBc或更好的边带抑制性能。ADF4351数据手册给出了其二次谐波(2H)和三次谐波(3H)水平，如表1所示。

为使三次谐波低于−30 dBc，大约需要衰减20 dB。

表1. ADF4351 RF输出谐波水平(未经滤波)

谐波成分	数值(dBc)	描述
第二	−19	基波VCO输出
第三	−13	基波VCO输出
第二	−20	分频VCO输出
第三	−10	分频VCO输出

本电路提供四种不同的滤波器选项，以适应四个不同的频段。这些滤波器设计采用100 Ω差分输入(ADF4351 RF输出经适当匹配)以及50 Ω差分输出(ADL5375 LOIN差分阻抗)。并采用切比雪夫响应，以获得最佳滤波器滚降，但通带内纹波会增多。

滤波器原理图如图3所示。这种拓扑结构十分灵活，既可以使用全差分滤波器，使器件数量最少，也可以对各路输出使用一个单端滤波器，或者综合运用以上二者。我们发现，对于较高频率(>2 GHz)，两个单端滤波器的串联电感值是全差分滤波器电感值的两倍，因而器件寄生效应的影响得以减小，可提供最佳性能。对于较低频率(<2 GHz)，全差分滤波器足以满足需要。

表2. ADF4351 RF输出滤波器元件值(DNI = 不插入)

频率范围(MHz)	Z_{BIAS}	L1 (nH)	L2 (nH)	C1a (pF)	C1c (pF)	C2a (pF)	C2c (pF)	C3a (pF)	C3c (pF)
500至1300(A 型滤波器)	27 nH||50 Ω	3.9	3.9	DNI	4.7	DNI	5.6	DNI	3.3
850至2450(B型滤波器)	19 nH||(100Ω，位置C1c)	2.7	2.7	3.3	100 Ω	4.7	DNI	3.3	DNI
1250至2800(滤波器类型C)	50 Ω	0 Ω	3.6	DNI	DNI	2.2	DNI	1.5	DNI
2800至4400(滤波器类型D)	3.9 nH	0 Ω	0 Ω	DNI	DNI	DNI	DNI	DNI	DNI

ADF4351输出匹配包括Z_{BIAS}上拉电阻，电源节点的去耦电容也起到一定的作用。为实现宽带匹配，建议使用阻性负载(Z_{BIAS} = 50 Ω)，或者将一个阻性负载与Z_{BIAS}的电抗性负载并联。后者提供的输出功率稍高，具体取决于所选的电感。请注意，可以将并联电阻作为差分元件(即100 Ω)放置在C1c位置上，以最大程度减少电路板占位空间(见表2中的B型滤波器)。

将滤波器设计成截止频率约为目标频段中最高频率的1.2至1.5倍。该截止频率允许设计留有一定余量，因为通常截止频率会由于寄生效应而低于设计值。印刷电路板(PCB)寄生效应可以在电磁(EM)仿真工具中进行仿真，以提高精度。

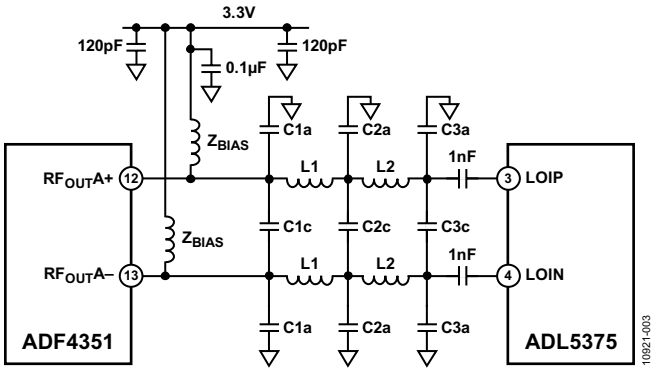


图3. ADF4351 RF输出滤波器原理图

从表2可以看出，在1250 MHz以下的较低频率时，需要一个五阶滤波器。对于1.25 GHz至2.8 GHz的频率，三阶滤波器便足够。对于2.8 GHz以上的频率，由于此时谐波水平非常低，足以满足边带抑制要求，因此无需滤波。

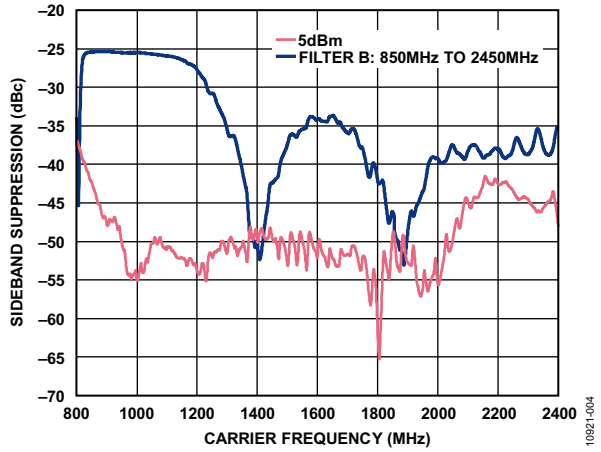


图4. B型滤波器的边带抑制(850 MHz至2450 MHz)

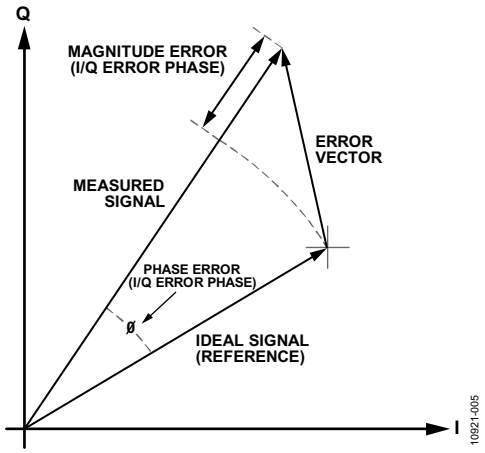


图5. EVM图

对于使用B型滤波器(800 MHz至2,400 MHz)的电路，其边带抑制性能与频率的关系如图4所示。此次扫描的测试条件如下：

- 基带I/Q幅度 = 1 V p-p差分正弦波与500 mV (ADL5375-05)直流偏置正交
- 基带I/Q频率(f_{BB}) = 1 MHz。

EVM衡量数字发射机或接收机的性能质量，反映幅度和相位误差所导致的实际星座点与理想位置的偏差(见图5)。

表3给出了有滤波器和无滤波器两种情况下的EVM测量结果。本例中，基带I/Q信号是利用3GPP测试模型4，使用Rhode & Schwarz AMIQ I/Q调制发生器，通过差分I和Q模拟输出产生。另外还使用了B型滤波器。图6为EVM测试设置的框图。为了进行比较，还测量了ADF4350。ADF4351由于带内PLL噪声性能改善产生较低的EVM可参见表3。其他改善EVM的因素有：ADF4351较低的鉴频鉴相器(PFD)杂散水平。

表3. 单载波W-CDMA复合EVM结果：ADF4351 RF输出端有滤波器和无滤波器两种情况对比 (根据3GPP规范测试模型4测量)

频率(MHz)	ADF4350复合EVM，无LO滤波	ADF4350复合EVM，有LO滤波，滤波器B	ADF4351复合EVM，有LO滤波，滤波器B
2140	3.27%	1.31%	1.02%
1800	1.46%	1.13%	0.95%
900	10.01%	1.03%	0.96%

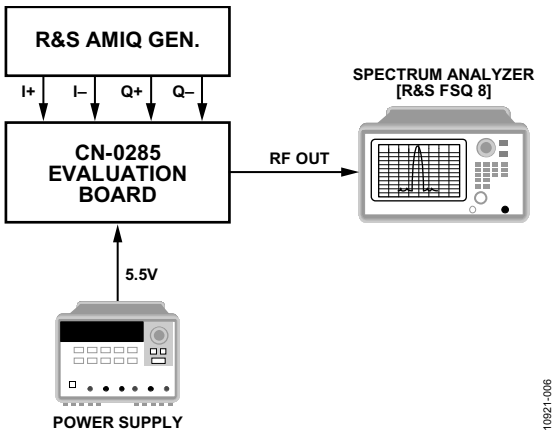


图6. EVM测量设置(原理示意图)

以差分方式驱动ADL5375 LO输入，除了可以改善边带抑制和EVM之外，还具有性能优势。与单端LO驱动相比，这一优势提高了调制器输出OIP2性能2 dB至5 dB。请注意，多数外部VCO仅提供单端输出，因此ADF4351采用差分输出优于使用外部VCO。

图7显示使用850 MHz至2450 MHz滤波器(B型滤波器)的边带抑制结果。

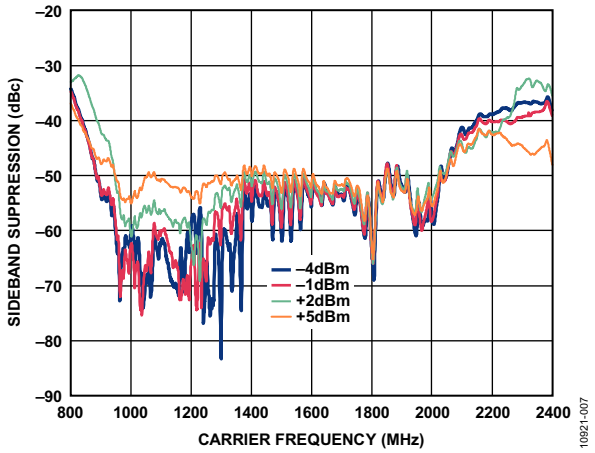


图7. 850 MHz至2450 MHz、B型滤波器的边带抑制结果

有关本电路笔记的完整设计支持包，请参阅 http://www.analog.com/CN0285-DesignSupport。

常见变化

当单个滤波器无法完成所需的宽带操作时，可以使用ADF4351的辅助输出，在两种类型的滤波器之间切换(见图8)。使用一个RF双刀四掷开关(DP4T)选择滤波器1或滤波器2的差分输出。

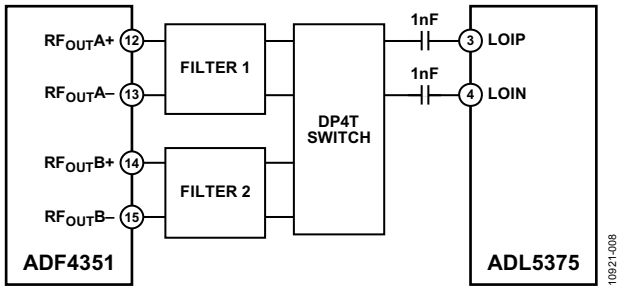


图8. 利用ADF4351的主输出和辅助输出实现滤波器切换的应用图

电路评估与测试

EVAL-CN0285-EB1Z评估板包含CN-0285中描述的电路，可以快速完成设置并评估电路性能。EVAL-CN0285-EB1Z板的控制软件使用标准ADF4351编程软件，该软件包含在评估板附带的光盘上。

设备要求

需要以下设备：

- 运行Windows® XP、Windows Vista(32位)或Windows 7，且带有USB端口的标准PC
- EVAL-CN0285-EB1Z电路评估板
- ADF435x编程软件
- 5.5 V电源
- I/Q信号源，如Rohde & Schwarz AMIQ
- 频谱分析仪，如Rohde & Schwarz FSQ8

更多信息可参考UG-521用户指南、ADF4351数据手册和ADL5375数据手册。

开始使用

有关软件安装和测试设置，请参考UG-521用户指南。此用户指南还包含原理框图、应用原理图、物料清单、布局布线和组装信息。更多信息可参考ADF4351数据手册和ADL5375数据手册。

功能框图

参见本文档中的图1和图6，以及UG-521用户指南。

设置与测试

设置设备后，使用标准RF测试方法测量电路的边带抑制。

了解详情

CN0285 Design Support Package:
http://www.analog.com/CN0285-DesignSupport

ADIsimPLL Design Tool

ADIsimPower Design Tool

ADIsimRF Design Tool

AN-0996 Application Note. *The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems.* Analog Devices.

AN-1039 Application Note. *Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity.* Analog Devices.

数据手册和评估板

ADF4351 Data Sheet

ADF4351 Evaluation Board

ADL5375 Data Sheet

ADL5375 Evaluation Board

ADP150 Data Sheet

ADP3334 Data Sheet

修订历史

2013年2月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10921sc-0-2/13(0)

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0287.

连接/参考器件	
AD7193	4通道、4.8 kHz、超低噪声、24位Σ-Δ型ADC，集成PGA
ADT7310	±0.5°C精度、16位数字SPI温度传感器
AD8603	精密微功耗、低噪声、CMOS、轨到轨输入/输出运算放大器
ADR3440	4.096 V、微功耗、高精度基准电压源
ADG738	CMOS、低压、3线式串行控制矩阵开关
ADG702	CMO低功耗2 Ù单刀单掷开关
AD5201	33位数字电位计
ADuM1280	3 kV RMS双通道数字隔离器
ADuM5401	集成DC/DC转换器的四通道、2.5 kV隔离器

具有0.5°C精度的隔离式4通道热电偶/RTD温度测量系统

评估和设计支持

电路评估板

CN-0287电路评估板(EVAL-CN0287-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完整的隔离式4通道温度测量电路，针对性能、输入灵活性、稳定性以及低成本而优化。它支持所有类型的热电偶(带冷结补偿)，以及电阻高达4 kΩ的任意类型RTD(电阻温度检测器，双线式、三线式或四线式连接配置)。

RTD激励电流可针对最佳噪声和线性度性能编程。

RTD测量精度达到0.1°C(典型值)，K类热电偶测量精度达0.05°C(典型值)，这是因为将16位数字温度传感器ADT7310用于冷结补偿。该电路采用4通道、24位、Σ-Δ型ADC AD7193，该器件片内集成PGA，具有高精度和低噪声特性。

由低泄露瞬变电压抑制器(TVS)和肖特基二极管提供输入瞬变和过压保护。SPI兼容型数字输入和输出均隔离(2500 V rms)，且电路采用全隔离式电源供电。

Rev. C

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013–2014 Analog Devices, Inc. All rights reserved.**

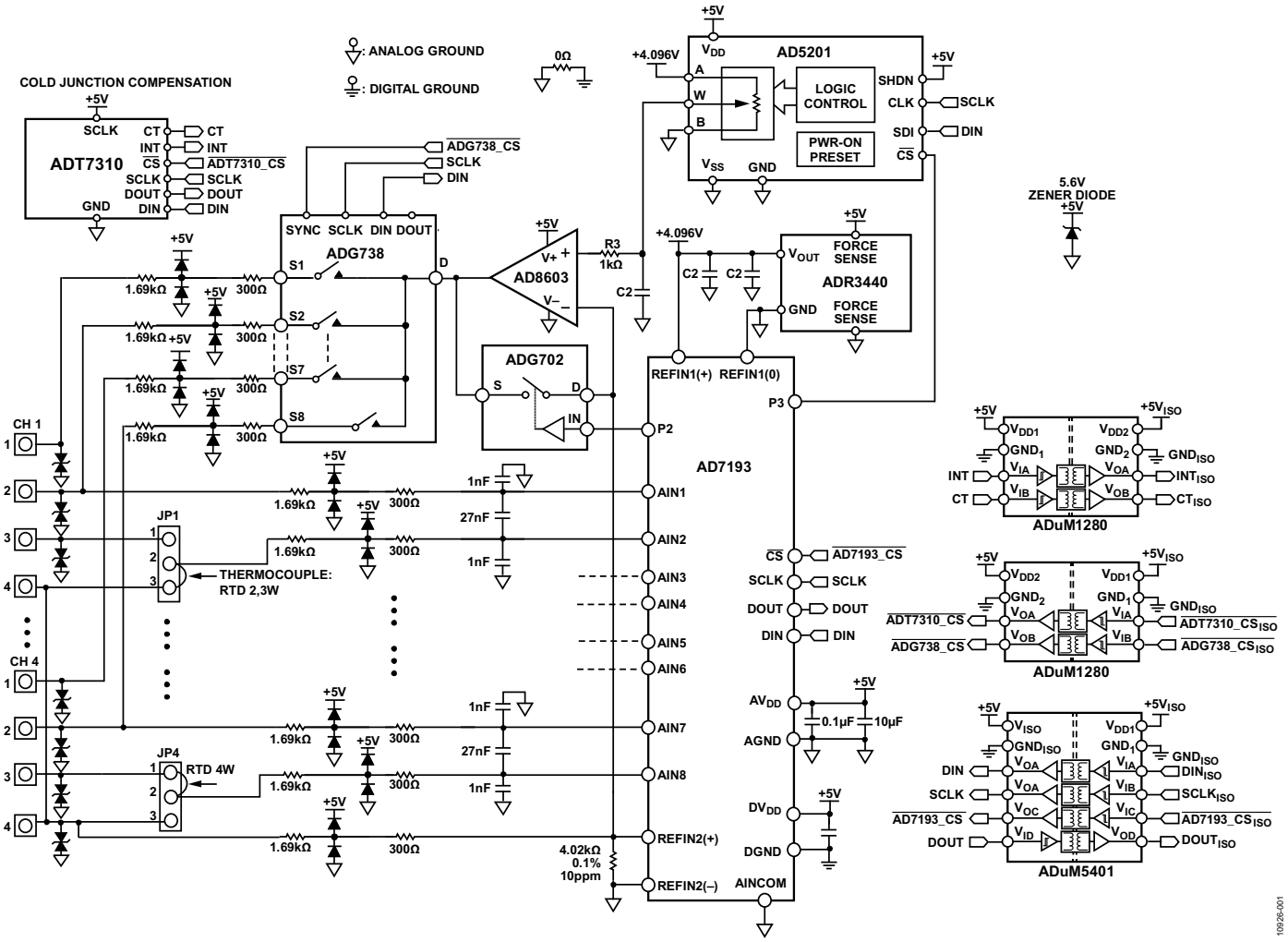


图1. 4通道热电偶和RTD电路(原理示意图： 未显示所有连接和去耦)

电路描述

温度测量简介

热电偶和RTD(电阻温度检测器)是最常用的传感器，用于工业应用中的温度测量。热电偶可测量极高的温度，最高可达+2300°C左右，并且响应时间快(瞬间完成测量)。RTD比热电偶具有更高的精度和稳定性，且连接远端RTD的长导线(数百米)电阻可采用三线式或四线式连接加以补偿。

热电偶由一端相连的两根不同金属线组成。将相连的一端放置在需要进行温度测量的地方，称为测量结点。另一端连接精密电压测量单元，该连接称为参考结点，或者称为冷结。测量结点和冷结之间的温差产生电压(称为塞贝克效应电压)，数值与两个结点之间的温度差有关，该温差产生的信号通常为数微伏至数十毫伏不等，具体取决于温度差值。

例如，K类热电偶可测量−200°C至+1350°C，输出范围约−10 mV至+60 mV。对于信号链而言，重要的是尽可能保持较高的阻抗和较低的漏电流，以便测得的电压具有最高的精度。若要将该电压转换为绝对温度，则必须精确知道冷结温度。一般而言，1°C至2°C便已足够，虽然由于冷结温度测量误差会直接增加绝对温度误差，但较高的冷结温度测量精度是有好处的。

RTD由纯净材料(如铂、镍或铜)制成，随温度变化而改变的电阻值可预测。最常见的RTD材料是铂(Pt100和Pt1000)。

精确测定电阻的一种方法是测量恒定电流源产生的RTD电压。将测量值折合为参考电阻两端的电压(由同一个电流驱动)，即可消除电流源中的误差(如比例测量)。最大程度降低电流路径上的漏电流对于获得高精度而言很重要，因为为了防止自发热，激励电流通常仅数百微安。

对于工业现场应用而言，高性能以及针对高压瞬变事件和直流过压条件提供保护都是重要的设计考虑因素。

本电路工作原理

图1所示电路设计用于工业现场环境中的精密温度测量应用，针对灵活性、性能、稳定性和成本进行了优化。本电路采用低噪声、24位Σ-Δ型ADC AD7193，确保整个电路具有高分辨率和线性度。

33位数字电位计AD5201、运算放大器AD8603和单通道开关ADG702构成简单可编程电流源和偏置电压缓冲器，用于RTD和热电偶测量。ADG738可将电流源路由至活动RTD通道，允许针对三线式RTD配置进行导线电阻补偿。

数字SPI温度传感器ADT7310在−40°C至+105°C温度范围内具有±0.8°C最大精度(采用+5 V电源)，用于热电偶测量中的冷结补偿。ADR3440是一款低噪声、高精度、4.096 V基准电压源，连接AD7193的REFIN1(+)/REFIN1(−)，用于热电偶测量。

模数转换器

AD7193是一款适合高精密测量应用的低噪声完整模拟前端。它集成一个低噪声、24位Σ-Δ型模数转换器(ADC)。该ADC具有高分辨率、低非线性度和低噪声性能，以及极高的50 Hz/60 Hz抑制能力。数据输出速率可在4.7 Hz(24位有效分辨率，Gain = 1)到4.8 kHz(18.6位有效分辨率，Gain = 1)范围内变化。片上低噪声PGA可将来自热电偶或RTD的差分小信号以增益1至128放大，从而允许实现直接接口。增益级缓冲器具有高输入阻抗，并将输入漏电流限制为±3 nA(最大值)。AD7193的增益必须根据温度范围和传感器类型进行适当配置。片内多路复用器允许四个差分输入通道共享同一个ADC内核，节省空间与成本。

用于RTD的可编程电流源以及用于热电偶的偏置电压生成电路

RTD测量要求使用低噪声电流源，以便驱动RTD和参考电阻。而另一方面，热电偶需要使用共模偏置电压，可将较小的热电偶电压转换至AD7193的输入范围内。图2所示电路同时满足这两个要求，并采用了低噪声CMOS轨到轨输入/输出运算放大器AD8603，该器件的最大输入偏置电流仅1 pA且最大失调电压为50 μV；同时，还配合使用了单通道CMOS低压2 Ω单刀单掷(SPST)开关ADG702，以及8通道矩阵开关ADG738。

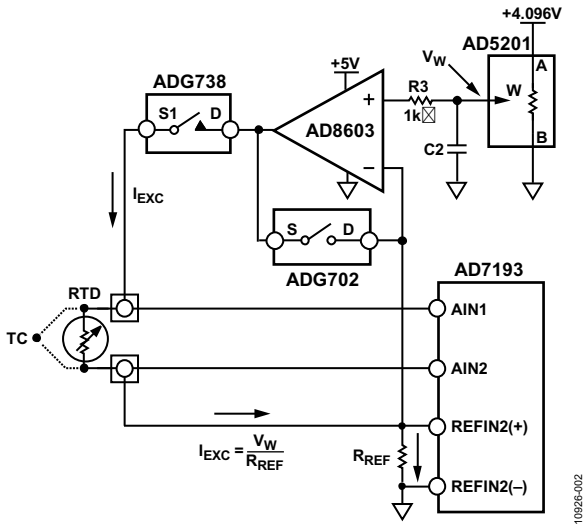


图2. 外部可编程电流源和偏置电压发生器

开启ADG738并关断ADG702，则AD8603可用作热电偶应用中的低噪声、低输出阻抗单位增益缓冲器。将来自AD5201数字电位计的电压进行缓冲，然后用于热电偶共模电压，通常为电源电压的一半，即2.5 V。33位数字电位计AD5201采用低漂移(5 ppm/°C) 4.096 V基准电压源ADR3440驱动，以获得所需精度。

开启ADG738并关断ADG702，则AD8603产生RTD激励电流，即$I_{EXC} = V_W/R_{REF}$。

温度测量是一种高精度、低速度的应用，因此有足够的建立时间可在全部4个通道间切换单个电流源，提供出色的通道间匹配性能、低成本以及较小的PCB尺寸面积。

ADG738是一款8:1多路复用器，可在通道间切换电流源。为了支持双线式、三线式和四线式RTD配置，这四个通道中的每一个都需要两个开关。

在很多应用中，RTD都有可能放置在远离测量电路的地方。长引线电阻可能会产生较大的误差，尤其用于低电阻RTD时。为了最大程度减少引线电阻效应，支持三线式RTD配置，如图3所示。

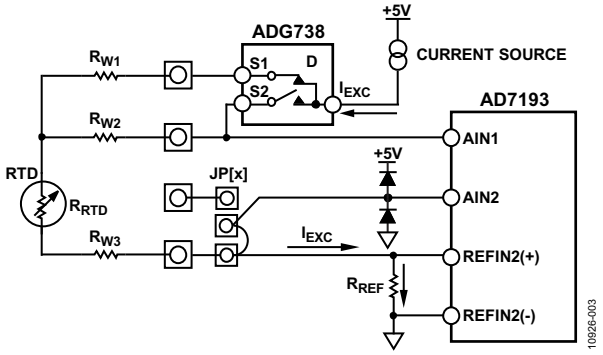


图3. 三线式RTD传感器的连接器和跳线配置

关断ADG738的S1，同时打开S2，则AD7193输入端的电压为V_1。打开S1，同时关断S2，则AD7193输入端电压为V_2。RTD传感器两端的电压为V_{RTD}，而电流源的激励电流为I_{EXC}。V_1和V_2包括引线电阻产生的误差，如下所示：

$$V_1 = (R_{RTD} + R_{W3}) \times I_{EXC} \quad (1)$$

$$V_2 = (R_{W2} + R_{RTD} + R_{W3}) \times I_{EXC} \quad (2)$$

$$V_{RTD} = R_{RTD} \times I_{EXC} \quad (3)$$

假定$R_{W1} = R_{W2} = R_{W3}$，然后结合等式1、等式2和等式3，可得：

$$V_{RTD} = 2V_1 - V_2 \quad (4)$$

$$R_{RTD} = V_{RTD}/I_{EXC} = (2V_1 - V_2)/I_{EXC} \quad (5)$$

等式5表示三线式配置需要分别进行两次测量(V_1和V_2)才能计算R_{RTD}，因此输出数据速率有所下降。在很多应用中，这并不是个问题。

四线式RTD连接要求具有两个额外的检测线路，但对导线电阻不敏感，且仅需进行一次测量。

图4总结了双线式、三线式和四线式RTD和热电偶应用的连接器配置和跳线位置。

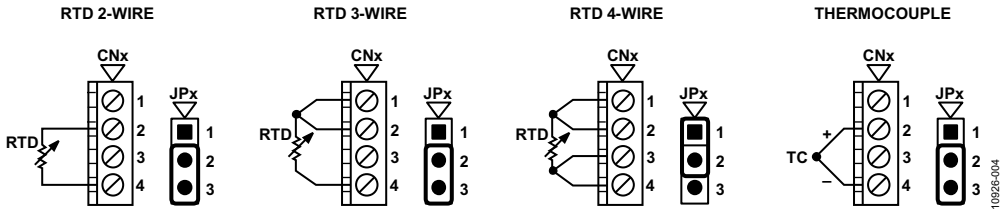


图4. EVAL-CN0287-SDPZ板的连接器配置和跳线位置

保护电路

在制造过程中和现场使用时，都有可能产生瞬变和过压条件。为了获得较高的保护水平，有必要使用外部保护电路，补充IC的内部集成保护电路。外部保护功能会增加额外的电容、电阻和漏电流。这些效应应当仔细考虑，以获得高精度水平。额外保护电路如图5所示。

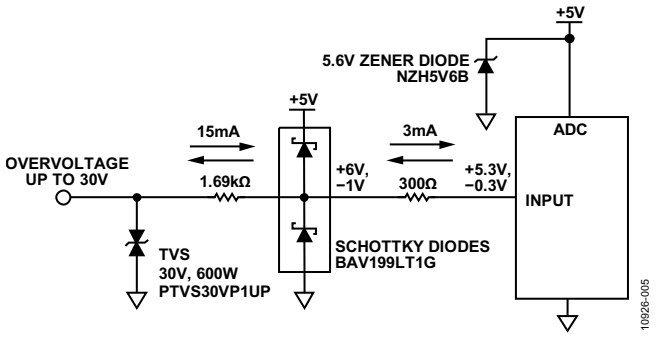


图5. 瞬变和过压保护电路

漏电流会对RTD测量造成巨大影响，应仔细考虑。当较长的热电偶引线具有极高电阻时，漏电流也会对热电偶测量产生一些误差。

本电路中，PTVS30VP1UP瞬变电压抑制器(TVS)可快速箝位任何瞬变电压至30 V(25°C时典型漏电流仅1 nA)。选择30 V TVS，以便支持30 V直流过压。使用1.69 kΩ电阻，后接低泄露BAV199LT1G肖特基二极管，用于在瞬变和直流过压事件发生时将电压箝位至5 V供电轨。在30 V直流过压条件下，1.69 kΩ电阻将流过外部二极管的电流限制为15 mA。为了确保供电轨能够吸取该电流，可使用齐纳二极管将供电轨进行箝位处理，以保证它不超过连接电源的任意IC的绝对最大额定值。选择5.6 V齐纳二极管(NZH5V6B)实现这一目的。300 Ω电阻可进一步限制有可能进入AD7193或ADG738的电流。

隔离

ADuM5401和ADuM1280使用ADI *i*Coupler®技术，在测量端和电路控制器端之间提供2500 V rms隔离电压。ADuM5401还提供隔离电源，用于电路的测量端。ADuM5401采用了*iso*Power技术，该项技术使用高频开关元件，通过变压器传输电力。设计印刷电路板(PCB)布局时应特别小心，必须符合相关辐射标准。有关电路板布局建议，请参考应用笔记AN-0971。

热电偶配置测试结果

电路的性能高度依赖于传感器和AD7193的配置。K类热电偶输出变化范围为−10 mV至+60 mV，对应温度范围为−200°C至+1350°C。AD7193 PGA配置为G = 32。PGA电压摆幅范围为−320 mV至+1.92 V，即2.24 V p-p。斩波使能时，50 Hz/60Hz噪声抑制使能，滤波器字FS[9:0] = 96，1024个样本的噪声分布直方图如图6所示。

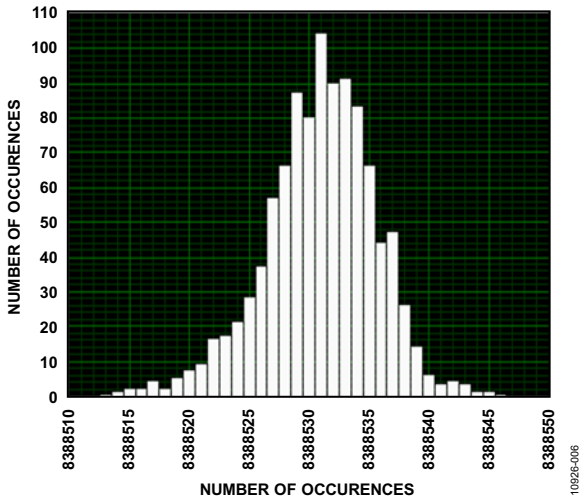


图6. CN-0287噪声分布直方图(VDD = 5 V，VREF = 4.096 V，差分输入，双极性，输入缓冲器使能，输出数据速率 = 50 Hz，增益 = 32，斩波使能，60 Hz抑制使能，Sinc⁴)

AD7193分辨率为24位，即2^{24} = 16,777,216个代码。AD7193的全动态范围为$2 \times V_{REF} = 2 \times 4.096\ V = 8.192\ V$。位于PGA之后的热电偶输出电压仅为2.24 V p-p，并且不会完全占据AD7193的所有动态范围。因此，系统范围以2.24 V/8.192V系数降低。

噪声分布约为40个代码峰峰值。2.24 Vp-p测量范围内的无噪声代码分辨率为：

$$\text{无噪声分辨率} = \log_2\left(\frac{16,777,216}{400} \times \frac{2.24\ V}{8.192\ V}\right) \quad (6)$$

$$= 16.8\ \text{bits}$$

K类热电偶的满量程温度范围为−200°C至+1350°C，即1550°C p-p。因此16.8位无噪声代码分辨率相当于0.013°C无噪声温度分辨率。

热电偶测量线性度

图7显示K类热电偶系统的近似线性度。该曲线中，“冷结”温度为0°C。

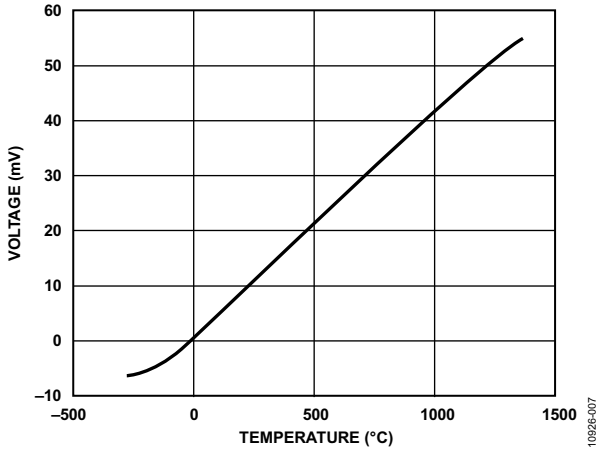


图7. K类热电偶温度与0°C冷结输出电压的关系

Fluke 5700A校准仪提供分辨率为10 nV的高精度直流电压源，用于校准以及测试。图8中的电压误差位于0.2 μV理想范围内，相当于大约0.004°C。该结果是系统在25°C时校准后的短期精度，此时没有温度漂移效应。本电路的主要误差来源于冷结补偿测量。在本电路中，ADT7310用于冷结补偿，典型误差为–0.05°C，采用5 V电源时，在–40°C至+105°C温度范围内的最差情况误差为±0.8°C。若使用3 V电源，则器件在该温度范围内具有±0.4°C的最大误差。

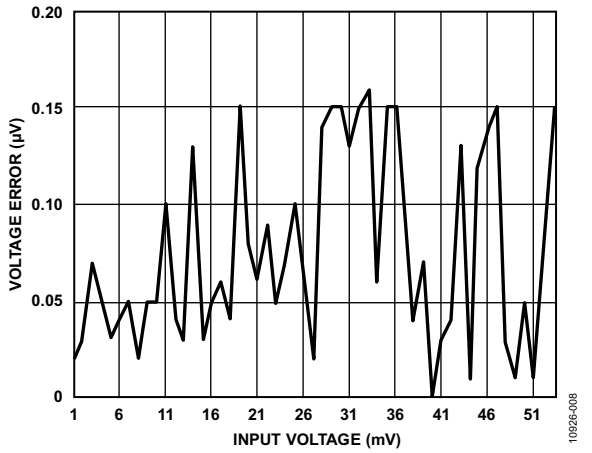


图8. CN-0287配置为K类热电偶的误差(VDD = 5 V，VREF = 4.096 V，差分输入，双极性，输入缓冲器使能，输出数据速率 = 50 Hz，增益 = 32，斩波使能，60 Hz抑制使能，Sinc⁴)

RTD配置测试结果

对于Pt100 RTD，默认ADC的增益设置为G = 8，而对于Pt1000 RTD，默认增益设置为G = 1。ADC的基准电压等于4.02 kΩ参考电阻两端的电压。Pt100 RTD的温度系数大约为0.385 Ω/°C，且+850°C时电阻可高达400 Ω。若默认激励电流为400 μA，则最大RTD电压大约为160 mV。ADC基准电压为4.02 kΩ × 400 μA = 1.608 V。对于G = 8，最大RTD电压为160 mV × 8 = 1.28 V，该值大致为可用范围的80%。

对于Pt1000 RTD，+850°C时的最大电阻约为4000 Ω。默认激励电流为380 μA，从而最大RTD电压为1.52 V。ADC的基准电压为4.02 kΩ × 380 μA = 1.53 V。采用默认增益设置G = 1，则RTD最大电压便可利用几乎所有的可用范围。

RTD电阻R以ADC代码(Code)、分辨率(N)、参考电阻(R_{REF})和增益(G)表示的通用表达式如下所示：

$$R = \frac{Code}{2^N}\left(\frac{R_{REF}}{G}\right) \quad (7)$$

来自TVS、二极管、箝位二极管和ADC的漏电流是RTD测量电路误差的最大来源，虽然本设计中采用了纳安器件。

每个输入的总泄露电流为9 nA(3 nA来自AD7193，缓冲器开启；5 nA来自箝位二极管；1 nA来自TVS二极管)。因此，全部4个通道将产生36 nA最大漏电流。图2中的反馈环路通过参考电阻，保持恒定电流。这意味着漏电流影响RTD激励电流，从而产生误差。默认激励电流为400 μA (Pt100)和380 μA (Pt1000)。对于Pt100 RTD，漏电流引起的最差情况系统近似误差为：

$$\text{读数误差} = \left(\frac{36\ \text{nA}}{400\ \mu\text{A}}\right) \times 100 \approx 0.01\% \quad (8)$$

对于可测量范围为–200°C至+850°C的Pt100，这相当于系统精度大约为：

$$\text{精度}(C^\circ) = \frac{400\ \Omega}{0.385\ \Omega/C^\circ} \times 0.0001 \approx 0.1C^\circ \quad (9)$$

误差量取决于输入端的配置。完成输入配置后，可进行室温校准，进一步减少误差。

以实验方式显示漏电流效应。每通道均首先配置为四线式RTD。100 Ω固定电阻连接RTD位置上的通道1。0 Ω电阻连接另外3个通道的输入。

增益设为G = 1，激励电流为380 μA(Pt1000配置)。

收集数据，然后依次移除连接通道4、通道3和通道2的跳线，收集每种条件下的数据。结果如图9所示。

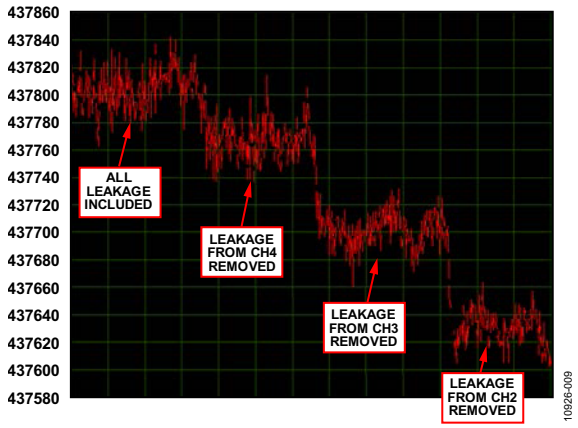


图9. 4通道Pt100 RTD通道1漏电流产生的误差(G = 1)

ADC代码从大约437,800变化到437,600，相应的测量值从104.9015 Ω变化到104.8627或0.0388 Ω。这表示测量误差大约为0.1°C；然而，通过在室温下采用固定输入配置进行校准，即可消除误差。

常见变化

AD779x属于低噪声、低功耗、16/24位Σ-Δ型ADC系列，更适合信号通道或低功耗应用。ADT7311是一款±0.5°C精度、16位数字SPI温度传感器，符合汽车应用规范。使用数字温度传感器(如ADT7320，精度为±0.25°C)，可以改进冷结补偿电路的精度。

集成DC-DC转换器的数字隔离器ADuM6401提供最高5 kV的RMS隔离。

电路评估与测试

本电路使用EVAL-CN0287-SDPZ电路板和SDP-B (EVAL-SDP-CB1Z)系统演示平台控制器板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0287-SDPZ板包含要评估的电路，如本笔记所述。SDP-B控制器板与CN0287评估软件一起使用，可从EVAL-CN0287-SDPZ电路板获取数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP(32位)、Windows Vista®或Windows® 7 PC
- EVAL-CN0287-SDPZ电路板
- EVAL-SDP-CB1Z SDP-B控制器板
- CN-0287 SDP评估软件
- EVAL-CFTL-6V-PWRZ直流电源或同等6 V/1 A台式电源
- RTD或热电偶传感器或传感器仿真器(评估软件支持下列RTD：Pt100、Pt1000；热电偶：K类、J类、T类、S类)

开始使用

将CN0287评估软件光盘放进PC的光盘驱动器，安装评估软件。打开我的电脑，找到包含评估软件的驱动器。

功能框图

电路框图见图1，完整的电路原理图见EVAL-CN0287-SDPZ-PADSSchematic.pdf文件。此文件位于CN0287设计支持包中：www.analog.com/CN0287-DesignSupport。图10显示测试设置的功能框图。

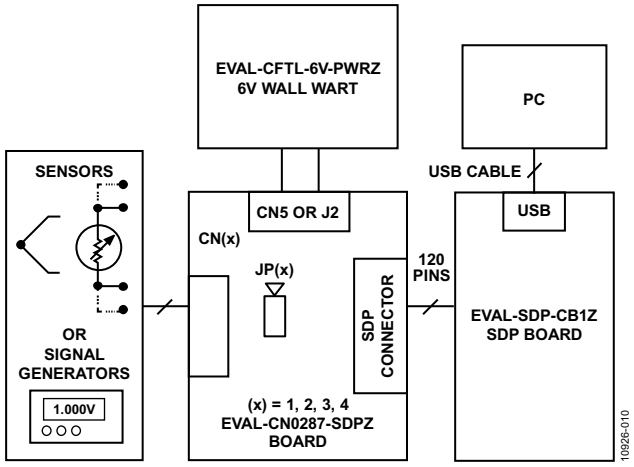


图10. 测试设置功能框图

设置

将EVAL-CN0287-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z控制器板(SDP-B)上的CON A连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个6 V电源连接到电路板上的+6 V和GND引脚。如果有6 V壁式电源适配器，可将其连接到板上的管式连接器J2，代替6 V电源。SDP-B板附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到SDP-B板上的微型USB连接器。

接通6 V电源，为评估板和SDP板上电，然后将Mini-USB电缆连接到SDP板上的Mini-USB端口。

测试

启动评估软件。一旦USB通信建立，就可以使用SDP-B板来发送、接收、捕捉来自EVAL-CN0287-SDPZ板的数据。

图11显示EVAL-CN0287-SDPZ评估板连接SDP板的照片。有关SDP-B板的信息，请参阅SDP-B用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0287软件用户指南：

针对原型开发的连接

EVAL-CN0287-SDPZ评估板设计用于EVAL-SDP-CB1Z SDP-B板，但任何微处理器都可通过PMOD连接器J6实现与SPI接口的对接。有关PMOD连接器的引脚定义可参见CN0287设计支持包中CN0287评估板的原理图。为使另一个控制器能与EVAL-CN0287-SDPZ评估板一同使用，第三方必须开发相应的软件。

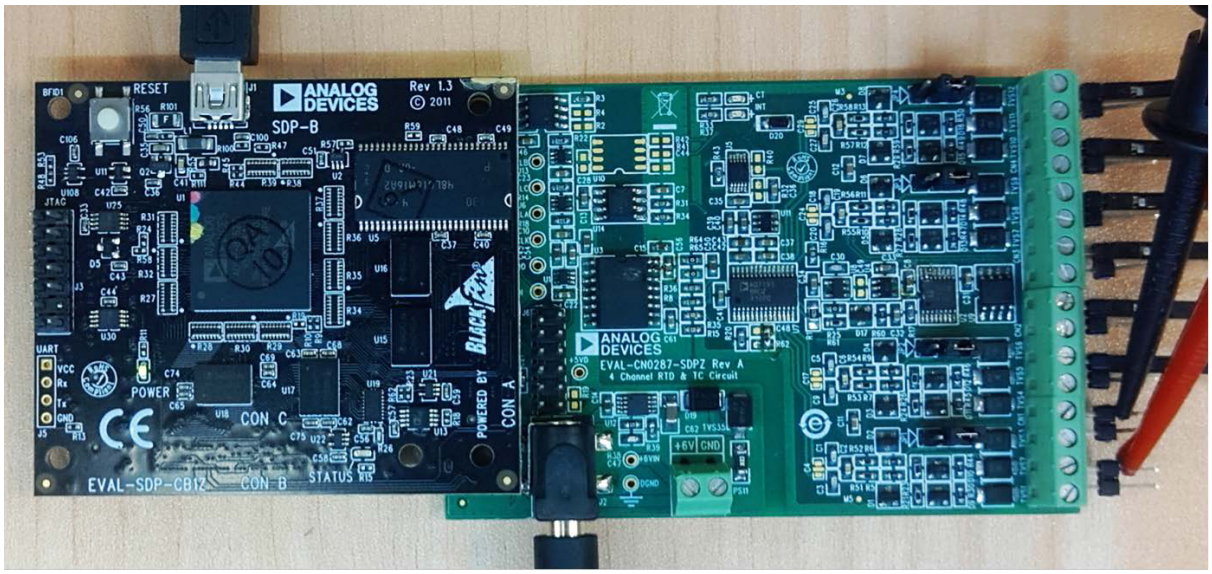


图11. 连接到EVAL-SDP-CB1Z SDP-B板的EVAL-CN0287-SDPZ评估板

了解详情

CN-0287 Design Support Package: www.analog.com/CN0287-DesignSupport

SDP-B User Guide

AN-880 Application Note, *ADC Requirements for Temperature Measurement*, Analog Devices.

AN-892 Application Note, *Temperature Measurement Theory and Practical Techniques*, Analog Devices.

AN-0970 Application Note, *RTD Interfacing and Linearization Using an ADuC706x Microcontroller*, Analog Devices.

CN-0172, *High Accuracy Multichannel Thermocouple Measurement Solution*, Analog Devices.

CN-0206, *Complete Type T Thermocouple Measurement System with Cold Junction Compensation*, Analog Devices.

CN-0209, *Fully Programmable Universal Analog Front End for Process Control Applications*, Analog Devices.

CN-0221, *USB-Based Temperature Monitor Using the ADuCM360 Precision Analog Microcontroller and an External Thermocouple*, Analog Devices.

CN-0271, *K-Type Thermocouple Measurement System with Integrated Cold Junction Compensation*, Analog Devices.

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 7, "Temperature Sensors."

Matthew Duff and Joseph Towey. *Two Ways to Measure Temperature Using Thermocouples Feature Simplicity, Accuracy, and Flexibility*, Analog Dialogue 44-10, Analog Devices.

Mary McCarthy, AN-615 Application Note, *Peak-to-Peak Resolution Versus Effective Resolution.*

MT-049 Tutorial, *Op Amp Total Output Noise Calculations for Single-Pole System*. Analog Devices.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0287 Circuit Evaluation Board (EVAL-CN0287-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7193 Datasheet

AD8603 Datasheet

ADG738 Datasheet

ADG702 Datasheet

ADT7310 Datasheet

ADuM5401 Datasheet

ADuM1280 Datasheet

AD5201 Datasheet

ADR3440 Datasheet

修订历史

2014年2月—修订版B至修订版C

更改"常见变化"部分 7

2013年9月—修订版A至修订版B

更改图1 1

2013年8月—修订版0至修订版A

更改标题 1

2013年8月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2013–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10926sc-0-2/14(C)

ANALOG DEVICES

参考电路 CN-0288

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0288.

连接/参考器件	
AD598	LVDT信号调理器
AD8615	精密、20 MHz、CMOS、单通道 RRIO运算放大器
AD7992	内置I²C兼容接口的双通道、12位ADC，采用10引脚MSOP封装

LVDT信号调理电路

评估和设计支持

电路评估板

CN-0288电路评估板(EVAL-CN0288-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完整的无需调节线性可变差分变压器(LVDT)信号调理电路。该电路可精确测量线性位移(位置)。

LVDT是高度可靠的传感器，因为其磁芯能够无摩擦滑动，并且与管内部无接触。因此，LVDT适合用于飞行控制反馈系统、伺服系统中的位置反馈、机床中的自动测量以及其他各种注重长期稳定性的工业和科研机电应用中。

本电路采用AD598 LVDT信号调理器，包含一个正弦波振荡器和一个功率放大器，用于产生驱动原边LVDT的激励信号。AD598还可将副边输出转换为直流电压。AD8615轨到轨放大器缓冲AD598的输出，并驱动低功耗12位逐次逼近型模数转换器(ADC)。系统动态范围为82 dB，带宽为250 Hz，非常适合精密工业位置和计量应用。

采用±15 V电源供电时，系统的信号调理电路功耗仅为15 mA；采用+5 V电源供电时，功耗为3 mA，是远程应用的理想选择。该电路可从300英尺外远程操作LVDT，且其输出最远可驱动1000英尺。

本电路笔记讨论LVDT基本操作理论和设计步骤，用于优化图1中带宽给定的电路，包括噪声分析和器件选型方面的考虑。

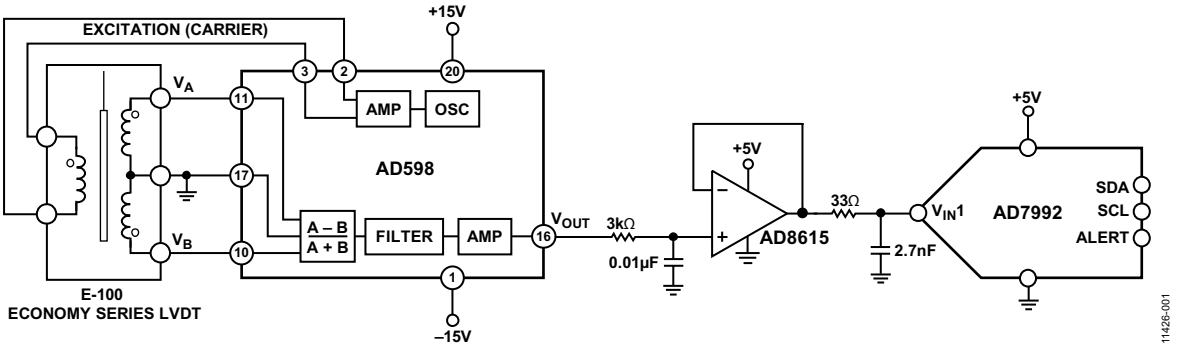


图1. LVDT信号调理电路(原理示意图：未显示所有连接和去耦)

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013–2014 Analog Devices, Inc. All rights reserved.**

电路描述

工作原理

LVDT是绝对位移传感器，可将线性位移或位置从机械参考点(或零点)转换为包含相位(方向)和幅度(距离)信息的比例电信号。移动部件(探头或磁芯杆组件)与变压器之间无需电气接触即可完成LVDT操作。它依赖电磁耦合。由于这个原因，再加上它不采用内置电子电路即可工作，LVDT被广泛用于某些环境下需要具备较长使用寿命和较高可靠性的应用，如军事和航空航天应用。

就本电路而言，采用Measurement Specialties™, Inc.的E-100经济型LVDT传感器系列，与AD598搭配使用。E系列在整个范围内的线性度为±0.5%，适合大多数应用在适中的工作温度环境下使用。

AD598是一款完整的LVDT信号调理子系统。它能够以较高精度和可重复性将LVDT传感器机械位置转换为单极性直流电压。所有电路功能均集成于片内。只要增加几个外部无源元件以设置频率和增益，AD598就能将原始LVDT副边输出转换为一个比例直流信号。

AD598内置一个低失真正弦波振荡器，用来驱动LVDT原边。正弦波频率由单个电容决定，频率范围为20 Hz至20 kHz，幅度范围为2 V RMS至20 V RMS。

LVDT副边输出由两个正弦波组成，用来直接驱动AD598。AD598采用这两个信号工作，将其差值除以其和值，产生一个单极性比例直流输出。以前的LVDT调理器可同步检测该幅度差，并转换绝对值为与位置成比例的电压。这项技术采用原边激励电压作为相位参考，以便确定输出电压的极性。该技术会产生一些问题，具体包括：

- 产生恒定的幅度、恒定的频率激励信号
- 补偿LVDT原边至副边相移
- 相移的补偿与温度和频率呈函数关系

AD598可解决所有这些问题。AD598无需恒定幅度，因为它根据LVDT输出信号的差与和之比工作。由于输入经整流，并且仅处理正弦波载波幅度，因此不需要恒定的频率信号。由于未采用同步检测，原边与LVDT输出之间无相移敏感性。

AD598工作的比例原则要求LVDT副边电压之和随LVDT冲程长度的变化保持恒定。虽然LVDT厂商通常不指定$V_A + V_B$与冲程长度之间的关系，但已知某些LVDT不满足该要求。这种情况下，便产生了非线性的结果。然而，大部分LVDT确实能够满足这些要求。

器件选择

遵循AD598数据手册中的双电源操作(±15 V)设计程序，将激励频率设为2.5 kHz、系统带宽设为250 Hz、输出电压范围设为0 V至5 V。

AD598内部振荡器通常可产生少量纹波，会传递到输出端。使用无源低通滤波器降低该纹波至要求的水平。

选择电容值以设置系统带宽时，需要作出某些权衡。选择较小的电容值将使系统具有较高的带宽，但会增加输出电压纹波。该纹波可通过增加反馈电阻两端的并联电容值得以抑制(反馈电阻用于设置输出电压电平)，但这样做会增加相位滞后。

AD8615运算放大器缓冲AD598的输出，而AD598可确保以低阻抗源驱动AD7992 ADC(高阻抗源会极大地降低ADC的交流性能)。

低通滤波器位于AD598的输出和AD8615的输入之间，起到两个作用：

- 限制AD8615的输入电流
- 过滤输出电压纹波。

AD8615的内部保护电路使输入端得以承受高于电源电压的输入电压。这很重要，因为AD598的输出电压能够在±15 V的电源下摆动±11 V。只要输入电流限制在5 mA以内，输入端便可施加更高的电压。这主要是因为AD8615 (1 pA)具有极低的输入偏置电流，因此可使用更大的电阻。使用这些电阻会增加热噪声，导致放大器总输出电压噪声增加。

AD8615是用于缓冲并驱动12位SAR ADC AD7992输入的理想放大器，因为它具有输入过压保护，并且具备输入端和输出端轨到轨摆动能力。

噪声分析

若所有信号调理器件已选定，则必须确定转换信号所需的分辨率。如同大多数的噪声分析一样，只需考虑几个关键参数。噪声源以RSS方式叠加；因此，只需考虑至少高于其它噪声源三至四倍的任何单个噪声源即可。

对于LVDT信号调理电路而言，输出噪声的主要来源是AD598的输出纹波。相比之下，其他噪声源(AD8615的电阻噪声、输入电压噪声和输出电压噪声)要小得多。

当电容值为0.39 µF且反馈电阻两端的并联电容为10 nF(如图2所示)时，AD598的输出电压纹波为0.4 mV rms。请注意，图1中的简化原理图并未显示这些器件以及相关的引脚连接；但详情可参见AD598数据手册。

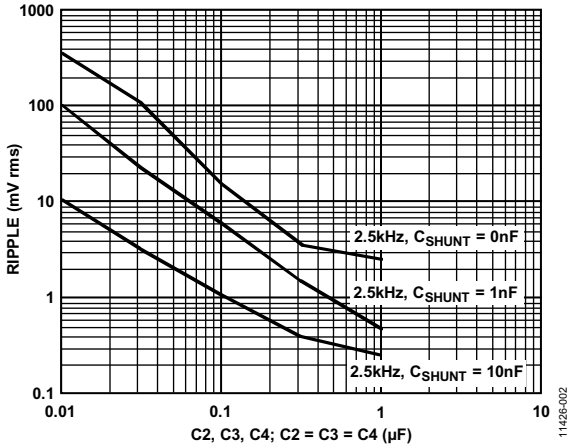


图2. 输出电压纹波与滤波器电容的关系

能够解析出来的最大rms数现在可通过将满量程输出除以总系统rms噪声计算得到。

总RMS数 = 5 V/0.4 mV = 12, 500

有效分辨率可通过以2为底数，对总rms数求对数而获得。

有效分辨率 = log2(12,500) = 13.6位

从有效分辨率中减去2.7位，即可得到无噪声码分辨率：

无噪声代码分辨率 = 有效分辨率 − 2.7位
= 13.6位 − 2.7位
= 10.9位

系统的总输出动态范围可这样计算：将满量程输出信号(5 V)除以总输出均方根噪声(0.4 mV rms)，然后转化为dB，其结果约等于82 dB。

动态范围 = 20 log(5 V/0.4 mV) = 82 dB

AD7992作为此应用的良好备用器件，与3.4 MHz串行时钟配合使用时，具有12位分辨率和每通道188 kSPS的采样速率。

测试结果

使用连接J3的Measurement Specialties, Inc. E-100经济型LVDT，并通过数字示波器监控EVAL-CN0288-SDPZ评估板上AD598 J6的输出，则实际输出纹波为6.6 mV p-p，如图3所示。

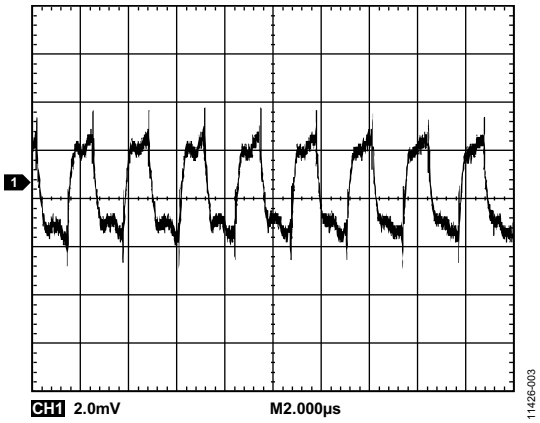


图3. 低通滤波器处理前的输出电压纹波

AD598输出和AD8615输入之间的低通滤波器(3 kΩ、0.01 µF)−3 dB带宽为5.3 kHz，并可将纹波降低至2 mV p-p。

由于低通滤波器位于AD598输出级和AD8615输入级之间，数据便可从EVAL-CN0288-SDPZ评估板收集，如图4所示。

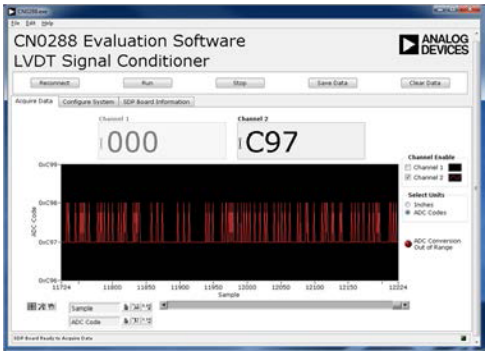


图4. CN-0288评估软件屏幕截图

AD598的纹波衰减至2 mV p-p，并且系统可获得11位无噪声代码分辨率。

有关本电路笔记的完整设计支持包，请参阅http://www.analog.com/CN0288-DesignSupport。

飞行控制表面位置反馈中的应用

在美国，无人驾驶飞行器(UAV)，或称无人驾驶飞机，正在国家安全方面扮演着越来越重要的角色。这些高科技、复杂的高空作业平台受控于数英里外的人员，并且支持多任务。它们含有诸如空中侦察、作战武器平台、战场战区指挥和控制监督或无人空中加油站等功能。

UAV上这种复杂的系统采用无数电子传感器，用于精确控制和反馈。若要控制UAV的高度(俯仰、滚动和偏航)，则需使用执行器对飞行控制表面施加作用力。这些执行器能否对位置实现精确测量对于保持正确的飞行路径非常关键。

用于测量执行器位置的传感器需要满足三个基本标准：精度高、可靠性高和重量轻。由Measurement Specialties, Inc.公司设计的LVDT可满足全部三个属性。

多LVDT同步工作

在许多应用中，将大量LVDT近距离使用，如多计数测量。若这些LVDT以相似的载波频率运行，杂散磁耦合可能导致拍频。产生的拍频可能会影响这些条件下的测量精度。为避免这种情况，所有LVDT均同步工作。

EVAL-CN0288-SDPZ评估板经配置后(采用短路跳线连接跳线JP1、JP2和JP4，并且不连接JP3)，可在两个LVDT之间形成一个主振荡器。 每个LVDT原边均以其自身的功率放大器驱动，以便在AD598之间共享热负载。

常见变化

选用的器件针对最大5 V的AD598单极性输出优化；但也能用其它组合替换。

其它适用的单电源放大器包括AD8565和AD8601。由于具有输入过压保护以及输入端和输出端的轨到轨摆动能力，这些放大器是AD8615合适的替代品。若需采用双电源工作，则建议使用ADA4638-1或ADA4627-1。

若AD598输出±10 V双极性信号，则建议使用AD7321。AD7321是一款双通道、双极性输入、12位ADC，支持高达±10 V的真正双极性模拟输入信号。

电路评估与测试

本电路使用EVAL-CN0288-SDPZ电路板和EVAL-SDP-CB1Z SDP-B系统演示平台控制器板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0288-SDPZ包含待评估电路；EVAL-SDP-CB1Z (SDP-B)与CN-0288评估软件一起使用，可从EVAL-CN0288-SDPZ获取数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP(32位)、Windows Vista®或Windows 7 PC
- EVAL-CN0288-SDPZ电路板
- EVAL-SDP-CB1Z SDP-B控制器板
- CN-0288评估软件
- EVAL-CFTL-6V-PWRZ直流电源或同等6 V/1 A台式电源
- Measurement Specialties, Inc., E-100经济型LVDT (EVAL-CFTL-LVDT)

开始使用

将CN-0288评估软件放进PC的光盘驱动器，加载评估软件。打开我的电脑，找到包含评估软件的驱动器。

功能框图

电路框图见图1，完整的电路原理图见**EVAL-CN0288-SDPZ-PADSSchematic.pdf**文件。PDF文件位于CN-0288设计支持包中。

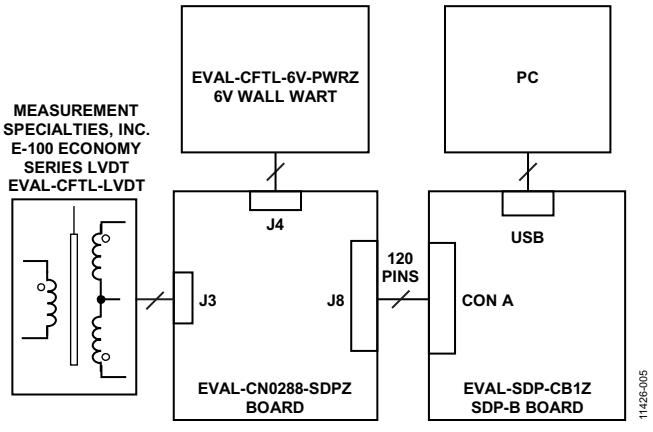


图5. 测试设置框图

设置

将EVAL-CN0288-SDPZ上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP-B)上的**CON A**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个6 V电源连接到电路板上的+6 V和GND引脚。如果有6 V壁式电源适配器，可将其连接到板上的管式连接器，代替6 V电源。EVAL-SDP-CB1Z附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到EVAL-SDP-CB1Z上的微型USB连接器。

测试

为连接到EVAL-CN0288-SDPZ的6 V电源(或“壁式电源适配器”)通电。启动评估软件，并通过USB电缆将PC连接到EVAL-SDP-CB1Z上的微型USB连接器。

一旦USB通信建立，EVAL-SDPCB1Z就可用来发送、接收、采集来自EVAL-CN0288-SDPZ的并行数据。

图6显示EVAL-CN0288-SDPZ连接EVAL-SDP-CB1Z的照片。有关EVAL-SDP-CB1Z的信息，请参阅UG-277用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0288软件用户指南。

针对原型开发的连接

EVAL-CN0288-SDPZ针对EVAL-SDP-CB1Z而设计；但任意微处理器均可与AD7992的I²C双线式串行接口实现连接。为使另一个控制器能与EVAL-CN0288-SDPZ一同使用，第三方必须开发相应的软件。

目前已有一些转接板能实现与Altera或Xilinx现场可编程门阵列(FPGAs)的接口。利用Nios驱动器，Altera的BeMicro SDK板能配合BeMicro SDK/SDP转接板一同使用。任何集成FMC连接器的Xilinx评估板均可与FMC-SDP转接板一同使用。

EVAL-CN0288-SDPZ还兼容Digilent、Imod接口规格。

系统照片如图6所示。

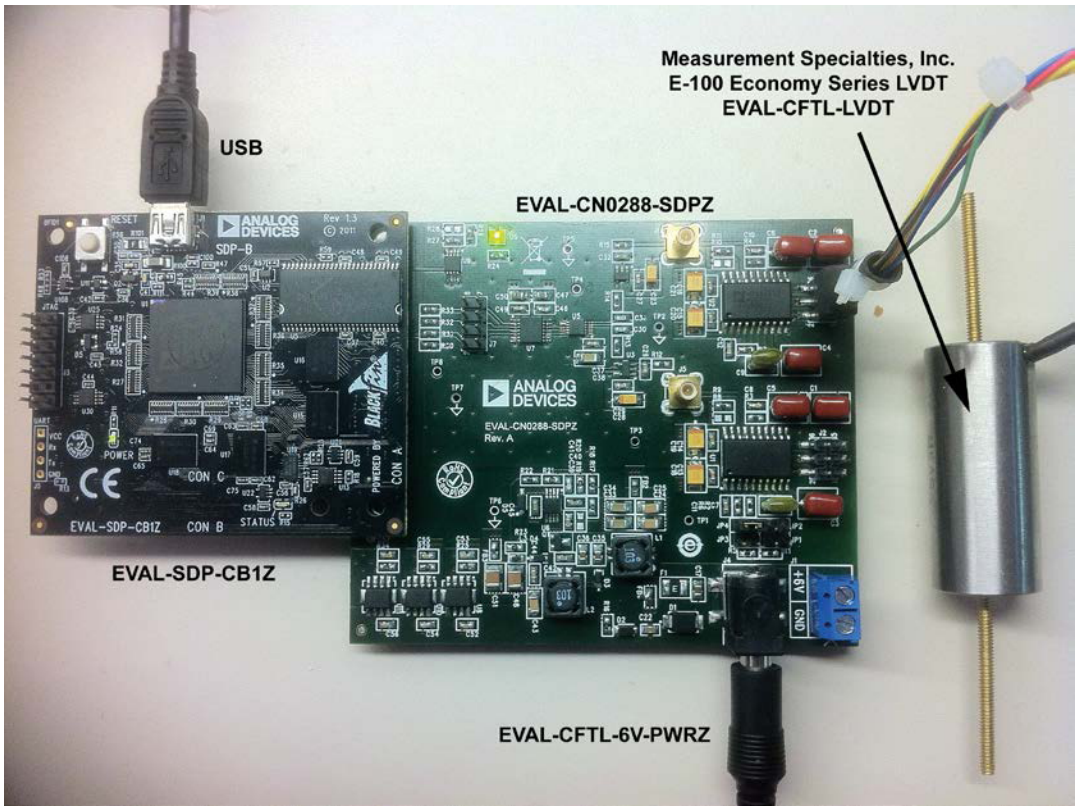


图6. 连接到EVAL-SDP-CB1Z (SDP-B)板的EVAL-CN0288-SDPZ板，以及Measurement Specialties, Inc. E-100经济型LVDT

了解详情

CN-0288 Design Support Package:
http://www.analog.com/CN0288-DesignSupport

SDP-B User Guide

Ardizzoni, John. A Practical Guide to High-Speed Printed-Circuit-Board Layout. Analog Dialogue 39-09, September 2005.

MT-004 Tutorial, The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-068 Tutorial, *Difference and Current Sense Amplifiers*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

AN-1106 Application Note, *An Improved Topology for Creating Split Rails from a Single Input Voltage*, Analog Devices.

E-100 Economy Series LVDT, Measurement Specialties, Inc.

The LVDT: construction and principle of operation, Technical Paper, Measurement Specialties, Inc, 1000 Lucas Way, Hampton, VA 23666.

Subminiature LVDTs Provide Accurate Flight Control Surface Position Feedback on UAVs, Application Note, Measurement Specialties, Inc, 1000 Lucas Way, Hampton, VA 23666.

数据手册和评估板

CN-0288 Circuit Evaluation Board (EVAL-CN0288-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD598 Data Sheet

AD7992 Data Sheet

AD8615 Data Sheet

ADP1613 Data Sheet

ADP7104 Data Sheet

修订历史

2014年3月—修订版0至修订版A

更改多LVDT同步工作部分 4

2013年3月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11426sc-0-3/14(A)

ANALOG DEVICES

参考电路 CN-0289

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0289.

连接/参考器件	
AD8226	宽电源电压范围、轨到轨输出仪表放大器
ADR02	超紧凑、5.0 V精密基准电压源
ADA4091-2	精密微功耗、OVP、RRIO双通道运算放大器

集成电压或电流驱动的灵活4 mA至20 mA环路供电压力传感器变送器

评估和设计支持

电路评估板

CN0289评估板(EVAL-CN0289-EB1Z)

设计和集成文件

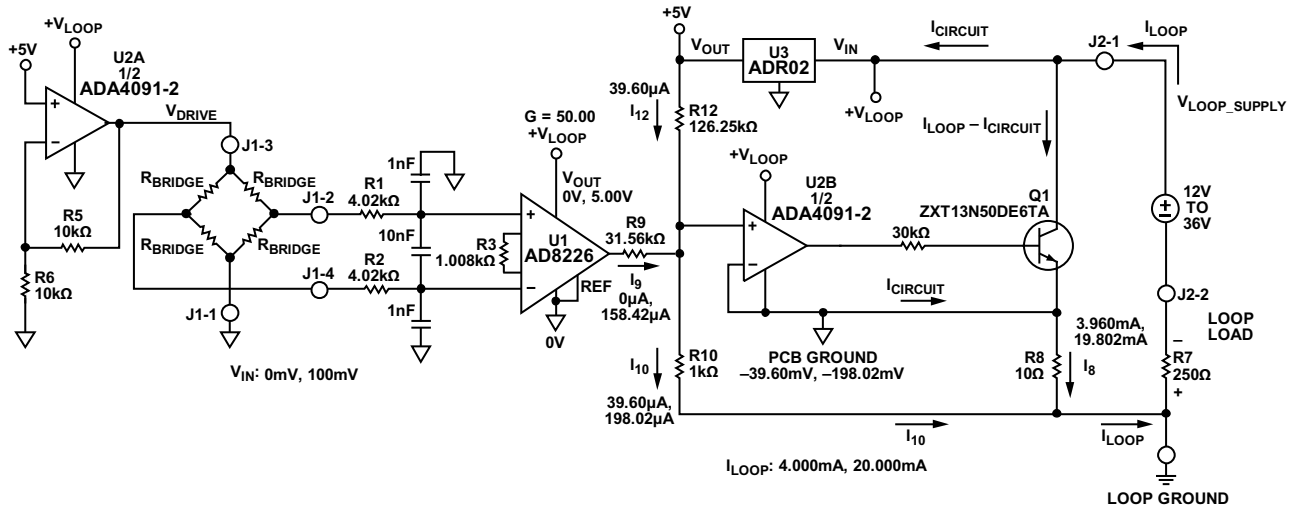
原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款鲁棒且灵活的环路供电电流变送器，可将压力传感器的差分电压输出转换为4 mA至20 mA电流输出。

该设计针对各种桥式电压或电流驱动型压力传感器而优化，仅使用了4个有源器件，总不可调整误差低于1%。环路电源电压范围为12 V至36 V。

该电路的输入具有ESD保护功能，并且可提供高于供电轨的电压保护，是工业应用的理想选择。



NOTES
1. R8, R10 ARE STANDARD 0.1% VALUES. R5, R6 ARE STANDARD 1% VALUES. R3, R9, R12 ARE CALCULATED VALUES (SEE TEXT).
2. VOLTAGES MEASURED WITH RESPECT TO PCB GROUND.

10947-001

图1. 鲁棒的环路供电压力传感器信号调理电路，具有4 mA至20 mA输出(显示为传感器电压驱动模式)，原理示意图：未显示所有连接和去耦

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路描述

该设计提供完整的4 mA至20 mA变送器压力传感器检测解决方案，整个电路由环路供电。有三个重要的电路级：传感器激励驱动、传感器输出放大器和电压-电流转换器。

电路所需总电流为1.82 mA(最大值)，如表1所示。因此，可在不超过4 mA最大可用环路电流的情况下使用电桥驱动电流高达2 mA的压力传感器。

表1. 25°C时最大电路电流

元件	电流(mA)
ADR02	0.80
ADA4091-2	0.50
AD8226	0.43
R5、R6(10 V时)	0.05
R12(5 V时)	0.04
总计	1.82

传感器激励驱动

需使用电压驱动或电流驱动，具体取决于所选压力传感器。该电路使用一半的ADA4091-2 (U2A)，并通过开关S1选择不同配置，支持两种选项之一。开关S1提供其中一种驱动选择。

激励：电压驱动配置

图2显示S1的电压驱动配置，S1位于PCB上标有VOLTAGE DRIVE处(完整电路布局和原理图参见CN0289设计支持包：http://www.analog.com/CN0289-DesignSupport)。

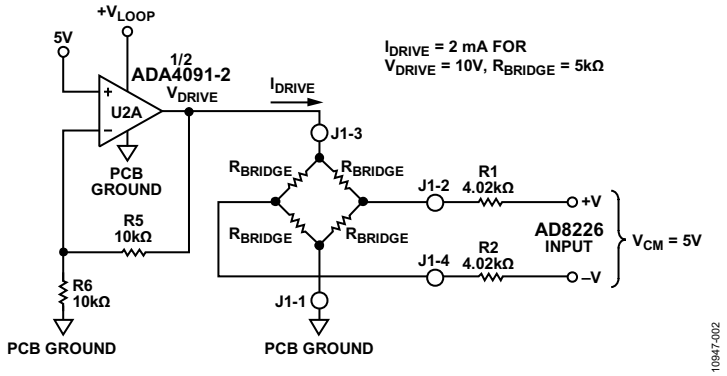


图2. 传感器电压驱动配置(R_{BRIDGE} = 5 kΩ、V_{DRIVE} = 10 V)

电压驱动电路通常配置为10 V电桥驱动电压。在该模式下，允许的最小电桥电阻为：

$$R_{BRIDGE} \geq \frac{2V_{REF}}{2\text{ mA}} = \frac{10\text{ V}}{2\text{ mA}} = 5\text{ k}\Omega$$

对于低于5 kΩ的电桥电阻而言，可通过移除R6并使用缓冲器配置，将驱动电压降低至5 V。

通过下式选择合适的R6，便可获得驱动电压的其他值：

$$V_{DRIVE} = 5\text{ V}\left(1 + \frac{R5}{R6}\right)$$

$$R6 = \frac{5\text{ V} \times R5}{V_{DRIVE} - 5\text{ V}}$$

其中：

$$\frac{V_{DRIVE}}{R_{BRIDGE}} \geq 2\text{ mA}$$

请注意，环路电压V_{LOOP}应至少比电桥驱动电压高0.2 V，以便让U2A具有足够的裕量。

$$V_{LOOP} \geq V_{DRIVE} + 0.2\text{ V}$$

激励：电流驱动配置

通过将S1移动至PCB上标有CURRENT DRIVE的位置，便可将电路切换至图3所示的电流驱动配置。

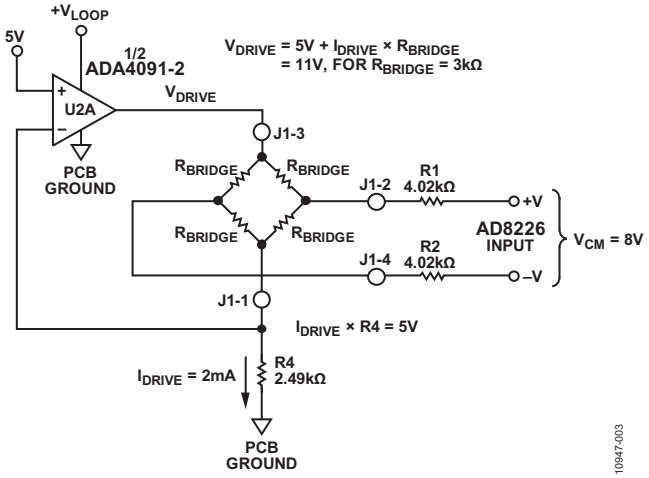


图3. 传感器电流驱动配置(R_{BRIDGE} = 3 kΩ)

在电流驱动模式中，必须保留最大允许的2 mA电桥驱动电流。电路配置为R4 = 2.49 kΩ且I_{DRIVE} = 2 mA。使用下式选择R4值，可获得较低的I_{DRIVE}值：

$$R4 = \frac{5\text{ V}}{I_{DRIVE}}$$

通过下式可计算驱动电压V_{DRIVE}：

$$V_{DRIVE} = 5\text{ V} + I_{DRIVE} \times R_{BRIDGE}$$

U2A电源需要0.2 V裕量，因此：

$$V_{LOOP} \geq V_{DRIVE} + 0.2\text{ V}$$

在图3中，R_{BRIDGE} = 3 kΩ、I_{DRIVE} = 2 mA、V_{DRIVE} = 11 V、V_{LOOP} ≥ 11.2 V。

该电路选择运算放大器ADA4091-2，因为它具有低功耗(每个放大器250 µA)、低失调电压(250 µV)以及轨到轨输入输出特性。

电桥输出仪表放大器以及增益和失调电阻选择

电桥输出采用带宽为39.6 kHz的共模滤波器(4.02 kΩ、1 nF)以及带宽为2 kHz的差模滤波器(8.04 kΩ、10 nF)滤波。

AD8226是理想的仪表放大器选择，因为它具有低增益误差(0.1%，B级)、低失调(G = 50时58 µV，B级；G = 50时112 µV，A级)、出色的增益非线性度(75 ppm = 0.0075%)以及轨到轨输出特性。

AD8226仪表放大器以系数50 V至5 V放大100 mV FS信号，增益设置电阻R3 = 1.008 kΩ。增益G和R3的关系如下：

$$R3 = \frac{49.4\text{ k}\Omega}{G - 1}$$

其中，G = 50， R3 = 1008 Ω。

输出零值环路电流I_{LO} = 4 mA：

$$I_{LO} = I_8 + I_{10}$$

由于R10与R8之比为100:1：

$$I_8 = 100 \times I_{10}$$

合并最后两式可得：

$$I_{LO} = 101 \times I_{10}$$

I_{LO} = 4 mA时，AD8226输出为0 V；失调电阻R12可计算如下：

$$R12 = \frac{V_{REF}}{I_{10}} = \frac{101 \times V_{REF}}{I_{LO}} = \frac{101 \times 5\text{ V}}{4\text{ mA}} = 126.25\ k\Omega$$

若V_{OUT} = 5.00 V，则输出环路电流I_{LH} = 20 mA，因此：

$$I_{LH} = I_8 + I_{10} = 100 \times I_{10} + I_{10} = 101 \times I_{10}$$

$$I_{10} = \frac{I_{LH}}{101} = \frac{20\text{ mA}}{101} = 198.02\ \mu\text{A}$$

流经R12的电流为：

$$I_{12} = \frac{V_{REF}}{R12} = \frac{5\text{ V}}{126.25\text{ k}\Omega} = 39.60\ \mu\text{A}$$

流经R9的电流为：

$$I_9 = I_{10} - I_{12} = 198.02\ \mu\text{A} - 39.60\ \mu\text{A} = 158.42\ \mu\text{A}$$

R9值可通过下式计算：

$$R9 = \frac{V_{OUT}}{I_9} = \frac{5\text{ V}}{158.42\ \mu\text{A}} = 31.56\text{ k}\Omega$$

实际使用时，R3、R12和R9的计算值将不作为标准值提供，因此电路所用的实际值将产生固定误差。这些误差可通过下式计算。

电阻R3、R9和R12产生的增益、失调和总误差测量值，以%FSR表示(其中，FSR = 16 mA)：

Gain Error (%FSR) =

$$\left[\left(\frac{1008\ \Omega - R3}{1008\ \Omega}\right) + \left(\frac{31.56\text{ k}\Omega - R9}{31.56\text{ k}\Omega}\right)\right] \times 100\%$$

Offset Error (%FSR) =

$$0.25\left(\frac{126.25\text{ k}\Omega - R12}{126.25\text{ k}\Omega}\right) \times 100\%$$

零电平输出(4 mA)时的总误差不受增益误差影响。

而满量程输出(20 mA)时的总误差可计算如下：

满量程误差 = 增益误差 + 失调误差

实际电路中，必须选择最接近EIA标准的0.1%电阻，因此可得前文所述的固定增益和失调误差。可使用两个0.1%电阻组合，以便更接近计算值。例如，下列0.1%电阻的串联组合非常接近计算值：

- R3 = 1 kΩ + 8.06 Ω = 1008.06 Ω(计算值 = 1008 Ω)
- R9 = 30.9 kΩ + 655 Ω = 31.555k Ω(计算值 = 31.56 kΩ)
- R12 = 124 kΩ + 2.26 kΩ = 126.26 Ω(计算值 = 126.25 Ω)

这些组合的误差计算如下：

- 失调误差 = −0.008% FSR
- 增益误差 = +0.010% FSR
- 满量程误差 = +0.002% FSR

然而在某些情况下，电阻供应商甚至连标准0.1%电阻值都无法提供，因此需进行替换。

例如，EVAL-CN0289-EB1Z评估板提供的电阻值如下：

- R3 = 1000 Ω(计算值 = 1008 Ω)
- R9 = 31.6 kΩ(计算值 = 31.56 kΩ)
- R12 = 124 kΩ(计算值 = 126.25 kΩ)

根据评估板提供的数值，电阻值引起的误差可计算如下：

- 失调误差 = +0.45% FSR
- 增益误差 = +0.66% FSR
- 满量程误差 = +1.11% FSR

基准电压

使用ADR02 5 V基准电压设置电桥的驱动电压或电流，以及设置4 mA零电平失调。其初始精度为0.1%(A级)、0.06%(B级)，并且具有10 μV p-p电压噪声。此外，它将采用高达36 V的电源电压工作，且仅消耗1 mA(最大值)，是环路供电应用的理想选择。

电压电流转换

通过强制数值大小为信号分量(I_9)和失调分量(I_{12})之和的电流流过R10，即可产生4 mA至20 mA输出电流。电流($I_{10} = I_9 + I_{12}$)在R10两端产生电压，该电压通过U2B和Q1施加于感测电阻R10。流经R8的电流是流经R10电流的100倍。因此，环路电流ILOOP可由下式算得：

$$I_{LOOP} = I_8 + I_{10} = 100 \times I_{10} + I_{10} = 101 \times I_{10}$$

选择的R8 (10 Ω)和R10 (1 kΩ)数值要能够轻松得到0.1%容差。

为了让电路正常工作，电路电流$I_{CIRCUIT}$必须始终低于4 mA的最小环路电流。此外，任何情况下均不得将PCB地与环路地相连，并且PCB地和传感器必须对环路地自由浮空。

受U2B输出控制的双极性NPN晶体管产生环路电流，并且增益应当至少为300，以便最大程度减少线性误差。其击穿电压应至少为50 V。

输出晶体管Q1是一个50 V NPN功率晶体管，25°C时功耗为1.1 W。在20 mA输出电流输入至0 Ω环路负载电阻且V_{CC}电源为36 V时，电路具有最差情况下的功耗。这些条件下的Q1功耗为0.68 W。

驱动电路板的电源电压V_{LOOP}取决于环路电源V_{LOOP_SUPPLY}、环路负载R7和环路电流I_{LOOP}。这些数值的关系如下：

$$V_{LOOP} = V_{LOOP_SUPPLY} - R7 \times I_{LOOP}$$

若要使电路正常工作，电源电压V_{LOOP}必须大于7 V，以便为ADR02基准电压源提供充分的裕量。

因此，

$$V_{LOOP_SUPPLY} > 7\ V + R7 \times I_{LOOP}$$

对于20 mA最大环路电流以及R7 = 250 Ω：

$$V_{LOOP_SUPPLY} > 7\ V + 250\ \Omega \times 20\ mA = 12\ V$$

最小环路电源电压同样取决于电桥的驱动电路配置。在V_{DRIVE} = 10 V的电压驱动模式下，电源电压V_{LOOP}必须大于10.2 V，这样U2A才能保持足够的裕量(见图2)。

在电流驱动模式下，电源电压V_{LOOP}必须大于11.2 V，这样U2A才能保持足够的裕量(见图3)。

环路电源电压限值为36 V(最大值)。

有源元件的误差分析

表2和表3分别表示系统中因有源元件造成的AD8226和ADR02的A、B级最大误差及rss误差。请注意，运算放大器ADA4091-2仅在一种等级水平下可用。

表2. 有源器件造成的误差(A级)

误差元件	误差	误差值	误差(%FSR)
AD8226-A	失调	112μV	0.11%
ADR02-A	失调	0.10%	0.02%
ADA4091-2	失调	250μV	0.16%
AD8226-A	增益	0.15%	0.15%
RSS失调			0.20%
RSS增益			0.15%
RSS FS误差			0.35%
最大失调			0.29%
最大增益			0.15%
最大FS误差			0.44%

表3. 有源器件造成的误差(B级)

误差元件	误差	误差值	误差(%FSR)
AD8226-B	失调	58μV	0.06%
ADR02-B	失调	0.06%	0.01%
ADA4091-2	失调	250μV	0.16%
AD8226-B	增益	0.10%	0.10%
RSS增益			0.10%
RSS失调			0.17%
RSS FS误差			0.27%
最大失调			0.23%
最大增益			0.10%
最大FS误差			0.33%

总电路精度

对电阻容差导致的总误差的合理近似推算是假设每个关键电阻对总误差贡献都相等。5个关键电阻是R3、R8、R9、R10和R12。0.1%电阻导致的最差情况下的容差可造成0.5%总电阻误差最大值。若假定rss误差，则总rss误差为$0.1\sqrt{5} = 0.224\%$。

由于有源器件(A级)造成的误差，需要在之前的最差情况误差之上增加0.5%的最差情况电阻容差误差：

- 失调误差 = 0.29% +0.5% = 0.79%
- 增益误差 = 0.15% + 0.5% = 0.65%
- 满量程误差 = 0.44% + 0.5% = 0.94%

这些误差假定选用理想电阻，因此误差仅来源于其容差。

虽然电路允许具有1%或更低的总误差，若要求更佳的精度，则电路需具备失调和增益调节能力。针对4 mA输出和零电平输入，可通过调整R12来校准失调，然后针对满量程100 mV输入，通过改变R9调节满量程。这两项调节是相互独立的；假定首先进行失调校准。

电路的实际误差数据见图4。总输出误差(%FSR)通过将理想输出电流与测量输出电流的差除以FSR (16 mA)，然后将计算结果乘以100即可算出。

请注意，0 mV与1 mV输入之间的误差由AD8226输出级饱和电压导致，且电路在负载条件下的误差范围为20 mV至100 mV。所有轨到轨输出级均受限于其通过饱和电压(双极性输出)或导通电阻(CMOS输出)达到供电轨的能力。

若输出饱和电压引起的误差导致某些问题的产生，则来自电桥的输入信号可通过在+5 V基准电压与电桥输出的其中一侧之间连接一个适当的电阻而进行偏置。

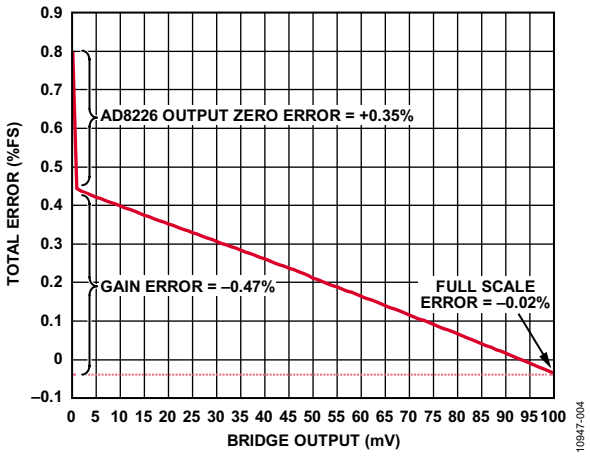


图4. 输出电流(%FSR)的总误差与电桥输出的关系
(3 kΩ电桥，24 V环路电源)

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可在这些配置中使用其他基准电压、精密运算放大器和仪表放大器以建立4 mA至20 mA模拟电流输出，用于本电路的其他应用中。

ADA4091-4是四通道版本器件，可用于代替双通道ADA4091-2，提供额外的精密运算放大器。

针对多输入通道应用，还可使用双通道、低成本、宽电源范围仪表放大器AD8426。

针对低电源电压应用，可使用高精度、低功耗、低噪声基准电压源ADR4550代替ADR02。

电路评估与测试

设备要求

- EVAL-CN0289-EB1Z评估板
- Agilent E36311A双直流电源(或等效设备)
- Agilent 3458A万用表(或等效设备)

电流输出测量

评估板的电流输出采用图5中的设置进行测量。测试条件为：

- 环路电源：24 V
- 环路负载：250 Ω
- R_{BRIDGE} = 3 kΩ
- V_{DRIVE} = 5 V
- V_{CM} = 2.5 V

桥式电阻同时连接仪表放大器的两个输入端，仿真传感器输出。

测试设置的配置与测试

使用图5中的测试设置对电路进行测试。

使用Agilent E36311A双电源产生2.5 V共模电压和0 mV至100 mV差分输入电压。

Agilent 3458A用于测量评估板的实际环路电流输出。

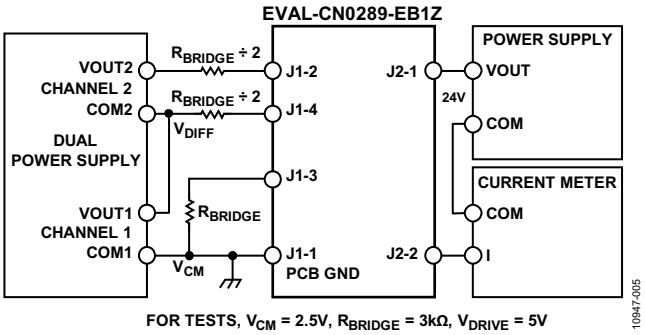


图5. 测试设置功能框图

了解详情

CN-0289 Design Support Package: http://www.analog.com/CN0289-DesignSupport.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues.* Analog Devices.

MT-065 Tutorial, *In-Amp Noise.* Analog Devices.

MT-066 Tutorial, *In-Amp Bridge Circuit Error Budget Analysis.* Analog Devices.

MT-087 Tutorial, *Voltage References.* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques.* Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

CN-0289 Circuit Evaluation Board (EVAL-CN0289-EB1Z)

AD8226 Data Sheet

ADA4091-2 Data Sheet

ADR02 Data Sheet

修订历史

2013年5月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10947sc-0-5/13(0)

参考电路
CN-0290

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0290.

连接/参考器件	
ADF4106	PLL频率合成器
ADCLK905	ECL 1:1时钟缓冲器
ADCLK925	ECL 1:2时钟缓冲器
ADP150	3.3 V低噪声线性稳压器
ADP7102	5 V低噪声线性稳压器

扩展高性能锁相环的低频范围

评估和设计支持

电路评估板

CN-0290电路评估板(EVAL-CN0290-SDPZ)

系统演示平台(EVAL-SDP-CS1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一种高性能锁相环(PLL)，它利用高速时钟缓冲器和低噪声LDO来维持低相位噪声，即使在低参考频率和RF频率下也可如此。

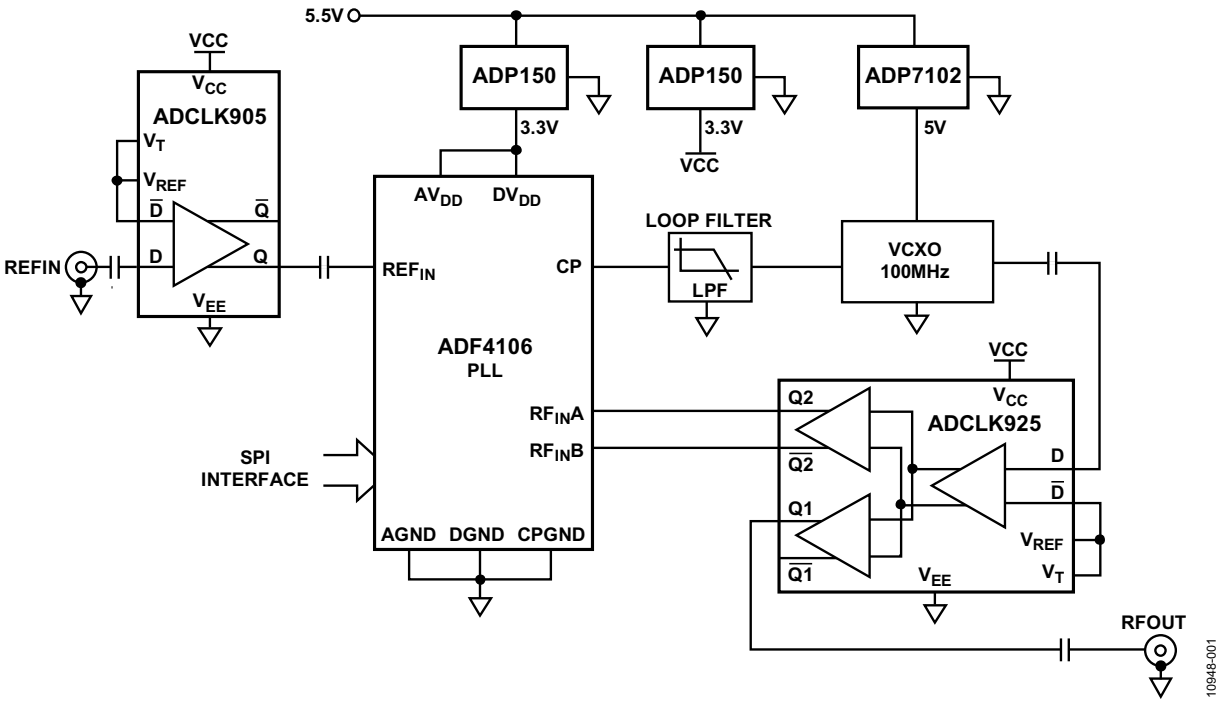


图1. EVAL-CN0290-SDPZ的功能框图(简化原理图： 未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

例如，多种ADI PLL(如ADF4106)的最小参考频率和RF输入频率的额定值都分别为20 MHz和500 MHz。使用图1所示额外时钟缓冲器，可以将频率范围降至10 MHz的参考频率和100 MHz的RF输入频率。

电路描述

ADF4106频率合成器可以用来在RF接收器、发射器、信号分析仪、数据生成器或者任何要求本振功能的RF应用的上变频和下变频部分实现本振功能。当频率合成器与一个外部环路滤波器和电压控制振荡器(VCO)一起使用时，则可以实现完整的锁相环(PLL)。

ADF4106是一款整数-N PLL，其中，通道步长为整数N。该器件的RF频率输出范围最高为6 GHz，简单易用，额定相位噪声低，一般为−223 dBc/Hz(归一化相位噪底)。图1所示为低噪声单频时钟应用中采用ADF4106的完整锁相环的功能框图，图2为其简化原理图。

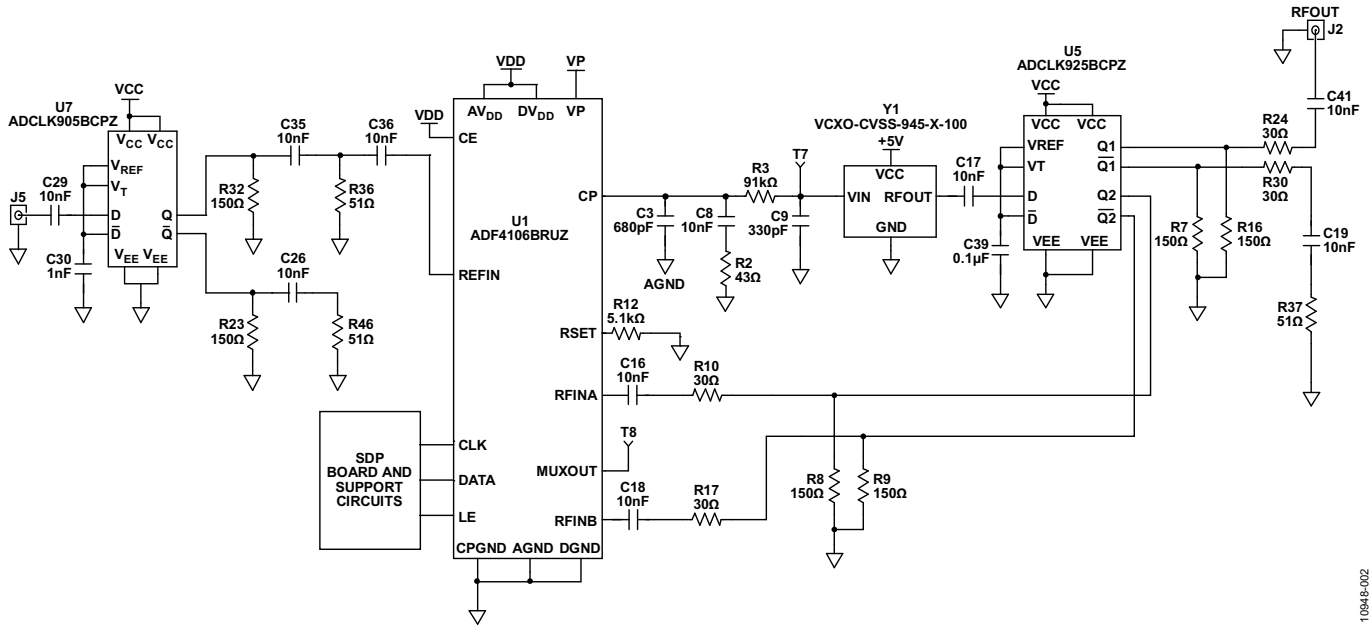


图2. 针对ADF4106的参考频率和RF频率输入提供时钟缓冲的低相位噪声锁相环简化原理图

低噪声10 MHz参考源由ADCLK905缓冲，并交流耦合至ADF4106 PLL的REF_{IN}。VCO是一款低噪声、100 MHz正弦波VCXO，其输出交流耦合至ADCLK925的50 Ω输入负载。该VCXO与ADCLK925之间的接口非常简单，因为两个器件在负载和信号电平要求方面都是匹配的。ADCLK925 1:2缓冲器输出级同时向PLL提供RFOUT信号和所需RF反馈信号。

ADF4106 PLL以专用的3.3 V ADP150低噪声LDO供电，两个时钟缓冲器(ADCLK905、ADCLK925)则由第二ADP150供电。ADP150的输出电压噪声仅为9 μV rms，可同时为PLL和时钟缓冲器提供低相位噪声保障。

低噪声VCXO由ADP7102低噪声5 V线性稳压器供电，以减少VCO推压的影响(等效于电源抑制)。

参考输入时钟缓冲器

PLL的REF_{IN}和RF_{IN}输入级的时钟缓冲器需要具备低附加的抖动，在工作频率下需要具有充足的压摆率，还需要有足够的信号摆幅以达到ADF4106的要求。

ADCLK905/ADCLK925是超快ECL时钟/数据缓冲器，专为尽可能降低宽输入压摆率范围下的附加随机抖动而设计。它们采用全摆幅ECL发射极耦合逻辑输出驱动器，传播延迟为95 ps，随机抖动为60 fs。这些器件的上升/下降时间(20%至80%)为60 ps(典型值)，相当于约8000 V/μs的压摆率。

ADCLK905用于缓冲10 MHz REFIN频率源。许多应用通常采用10 MHz的参考频率。根据可用的信号摆幅，压摆率可能达不到ADF4106的50 V/μsec(最小值)压摆率要求。例如，10 MHz 0 dBm正弦波的压摆率只有20 V/μs。

选择ADCLK905作为REF_{IN}时钟缓冲器，以提高10 MHz频率源的压摆率。ADCLK905的低附加的抖动确保REFIN时钟缓冲器带来的任何附加的抖动都是最小的。PLL带宽范围内的参考噪声不衰减，从而使参考噪声保持于低位，这是选择组件时的一个主要因素。ADCLK905的附加的抖动较低，为60 fs，这使其成为必然选择。在50 Ω环境中，输入和输出的匹配对性能有着重要的影响。ADCLK905的输入缓冲器同时为两个D输入提供内部50 Ω端接电阻。这两个50 Ω电阻之间的中心抽头V_T从外部连接至互补D输入和V_{REF}引脚。 这些引脚通过一个陶瓷电容去耦。

ADCLK905的PECL输出级从各端将800 mV直接驱动至端接于V_{CC} − 2 V的50 Ω负载。端接通过每个ADCLK905输出端的一个电阻端接实现。对于V_{CC} = 3.3 V，建议使用150 Ω的接地电阻。

输出设计用于驱动传输线路，每个输出引脚的负载阻抗应相匹配。ADCLK905 Q输出在交流耦合至ADF4106 REF_{IN}的高阻抗输入之前，交流耦合至50 Ω负载。未使用的互补性Q输出应通过类似负载端接。

R输入时钟缓冲器

ADCLK925用于缓冲来自低噪声VCXO的100 MHz RF_{IN}。RF_{IN}要求的最小压摆率为320 V/μsec。ADCLK925提供RF_{IN} 输入端所需压摆率。ADCLK925的低附加的抖动对PLL相位噪声性能的影响很小。ADCLK925的1:2输出级简化了PLL的反馈，无需使用分频器和匹配元件。

PECL输出级从各端将800 mV直接驱动至端接于V_{CC} − 2 V的50 Ω负载。 通过一个150 Ω接地电阻，无需使用额外的电源，即可实现这一目标，如图2所示。ADF4106的RF_{IN}输入级的额定最大信号电平为±600 mV。30 Ω的串联电阻将ADCLK925的输出摆幅降至该值以下。ADCLK925输出端交流耦合至ADF4106的50 Ω差分输入端。ADCLK925的第二输出端以类似方式端接，提供RFOUT信号。

PLL设计与性能

ADIsimPLL™软件用于设计PLL的环路滤波器，使用的是要求的低频率值，即10 MHz REFIN和100 MHz RFIN。该环路滤波器的带宽为818 Hz，相位裕量为45°。

图3所示为ADIsimPLL仿真相位噪声，表明ADF4106 PLL环路在低频下锁定，增量相位噪声很小。

PLL系统的实际测得相位噪声如图4所示。

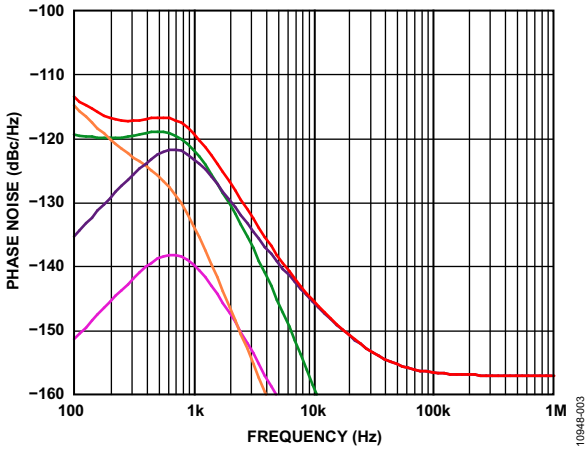


图3. 来自ADIsimPLL的仿真相位噪声图

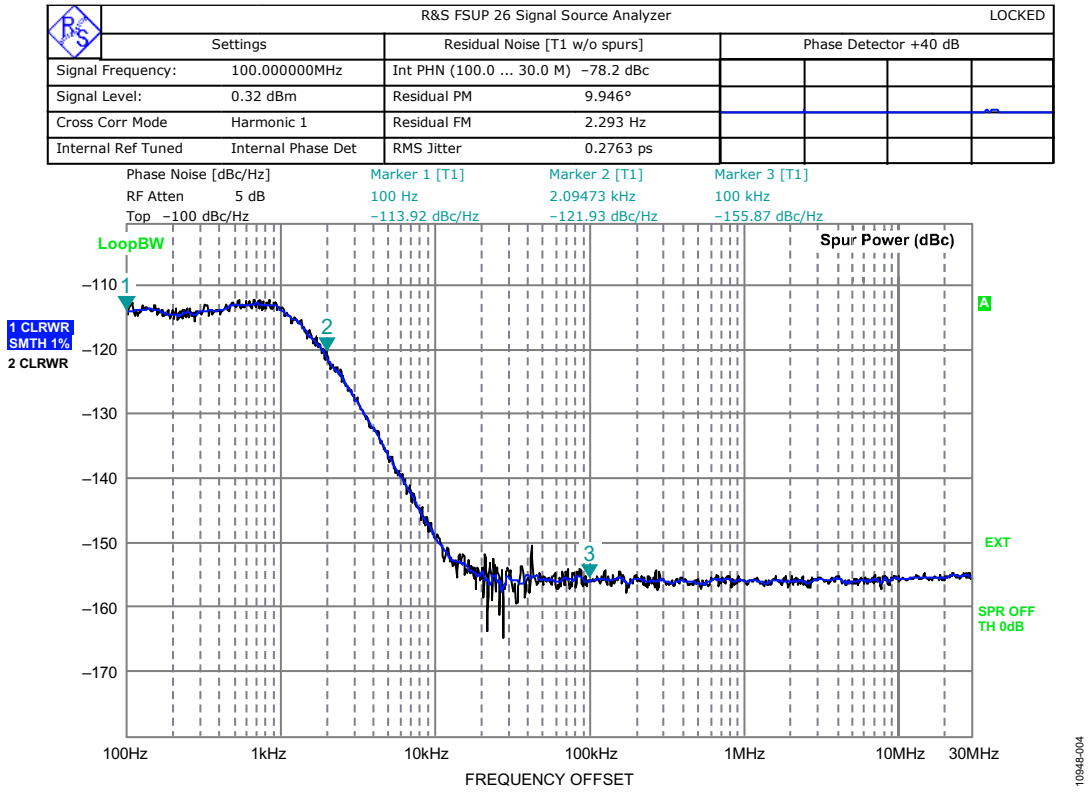


图4. 采用Agilent FSSUP频谱分析仪测得的相位噪声图

用于生成环路滤波器元件的ADIsimPLL软件也可用来模拟电路性能。ADIsimPLL假定，REF_{IN}和RF_{IN}输入提供充足的信号压摆率和信号摆幅。ADIsimPLL允许模拟ADF4106 PLL所使用的参考源，对于本设置来说，即是R&S SMA100信号发生器。

模拟单端10 MHz、0 dBm参考输入信号的相位噪声时，使用的是10 Hz和1 MHz的失调值下的测得值。利用Agilent FSUP频谱分析仪来测量这些失调值下的参考相位噪声。

为了在ADIsimPLL中模拟VCO性能，需要将ADCLK925数据手册和CVSS-945 VCXO (Crystek Crystals, 12730 Commonwealth Drive, Fort Myers, Florida 33913)的相位噪声数据结合起来，如表1所示。

表 1. 合并相位噪声

相位噪声失调	ADCLK925 (dBc/Hz)	VCXO (dBc/Hz)	合计 (dBc/Hz)
10 Hz	−140	−86	−86
1 MHz	−158	−172	−157

ADCLK925数据手册中10 Hz失调下的相位噪声值为−140 dBc，其对合并1/f相位噪声的影响可以忽略不计。10 Hz失调下的合并1/f相位噪声为−86 dBc/Hz。

1 MHz失调下的合并相位噪声为−157 dBc/Hz。

在数据手册中，ADCLK925在1 MHz失调下的相位噪声为−161 dBc/Hz。这是以差分方式测量所得结果，因此，在使用单端输出时，需要对数据手册中的测得噪底调整3 dB。VCXO的相位噪声为−172 dBc/Hz，其对合并相位噪声的贡献几乎可以忽略不计。

测得结果与仿真结果比较

表2所示为相位噪声和相位抖动的仿真结果和测得结果。相位噪声在失调值100 Hz、2 kHz和100 kHz测得。相位抖动为100 Hz至30 MHz的积分结果。在本次仿真中，ADIsimPLL程序使用的是面向参考源和VCO的点噪底模型。结果，ADIsimPLL中的模型非常接近1/f噪声和噪底，但在中间失调值下，它们可能与载波相差几dB。

表2. ADF4106 PLL系统的仿真和测得相位噪声及相位抖动

参数	仿真	测得
相位噪声失调为100 Hz dBc/Hz	−113 dBc/Hz	−114 dBc/Hz
相位噪声失调为2 kHz dBc/Hz	−126 dBc/Hz	−122 dBc/Hz
相位噪声失调为100 kHz dBc/Hz	−156 dBc/Hz	−156 dBc/Hz
相位抖动(100 Hz至30 MHz)	208 fs	276 fs

常见变化

单电源PECL/LVPECL比较器(如ADCMP553)可以用于要求REFIN工作于压摆率低于10 V/μsec的信号下的应用。ADCMP553采用一个类似于ADCLK905/ADCLK925的输出级来驱动REFIN/RFIN输入，但比较器的输入必须以一个50 Ω源阻抗驱动，其共模电压应支持所要求的信号摆幅。

诸如ADCMP600高速CMOS比较器一类的其他缓冲器可以用来提高REFIN电路的压摆率，但必须评估其在目标应用中的附加的抖动。

增加的所有元件都会带来一定量的附加的噪声，结果可能导致带内相位噪声和相位噪声抖动性能下降。对于某些应用来说，这可能是可以接受的，在这些应用中，相位噪声性能的下降仍然处于可接受范围之内。

ADCLK9xx系列时钟缓冲器拥有超低的附加的抖动性能，但低压摆率信号输入会使该额定性能下降。须查阅ADCLK9xx数据手册，以评估性能下降幅度。

EVAL-CN0290-SDPZ电路板的照片如图5所示。

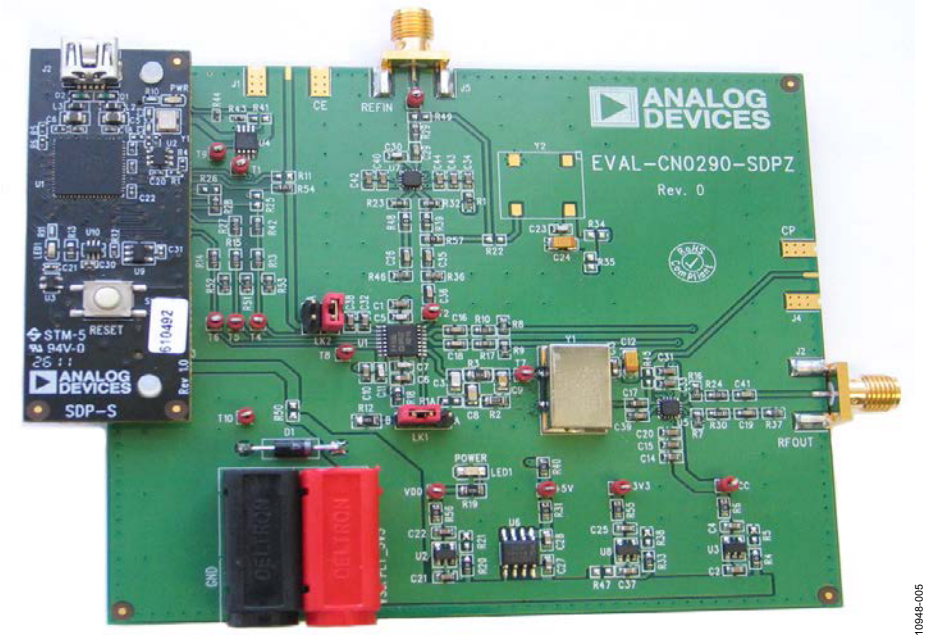


图5. EVAL-CN0290-SDPZ板的照片(连接至EVAL-SDP-CS1Z板)

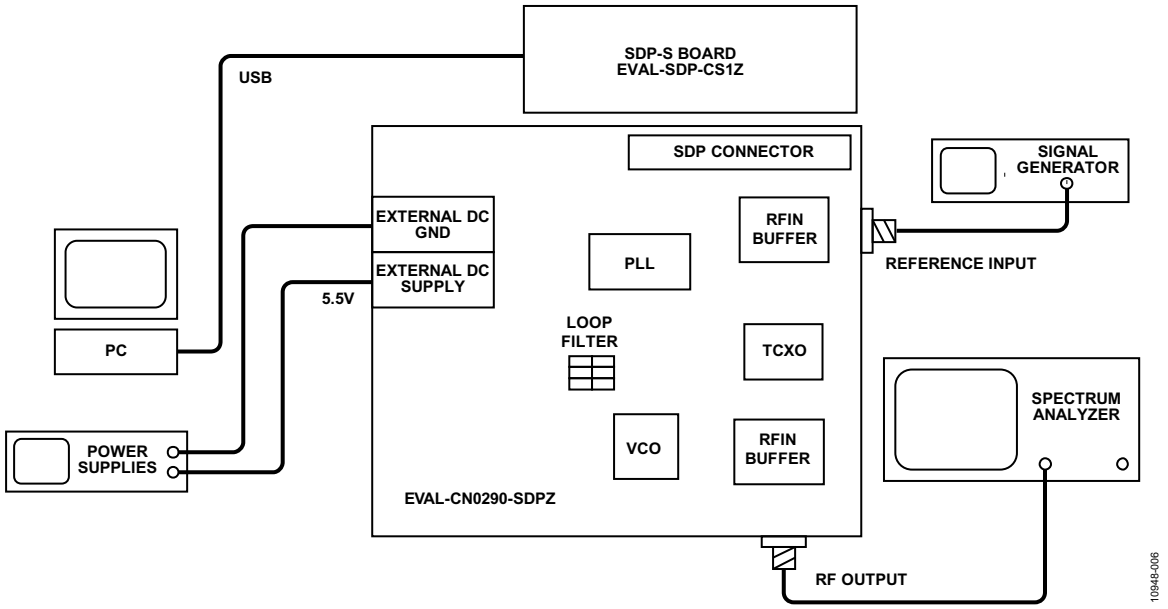


图6. 相位噪声和相位抖动测试测量设置

电路评估与测试

本电路使用EVAL-CN0290-SDPZ电路板和EVAL-SDP-CS1Z系统演示平台(SDP-S)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0290-SDPZ板含有本笔记中描述的电路。SDP-S评估板与整数N评估软件配合使用，用于对芯片寄存器上的ADF4106编程。

设备要求

- 带USB端口和Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC
- EVAL-CN0290-SDPZ电路评估板
- EVAL-SDP-CS1Z SDP评估板
- 整数N v7或以上评估软件
- 电源：+5.5 V。
- RF信号源(R&S SMA100或同等元件)
- 频谱分析仪(Agilent FSUP或同等设备)
- 带SMA连接器的同轴RF电缆

开始使用

有关软件安装和测试设置，请参考UG-582用户指南。设计支持包含有原理图、布局文件和物料清单(www.analog.com/CN0290-DesignSupport)。有关更多详情，请参阅ADF4106、ADCLK905和ADCLK925数据手册。

功能框图

功能框图和简化原理图，请分别参阅本电路笔记的图1和图2。测试设置的框图如图6所示。

设置与测试

设置设备后，使用标准RF测试方法测量电路的相位噪声和相位抖动。

了解详情

CN0290 Design Support Package:
http://www.analog.com/CN0290-DesignSupport

UG-582, User Guide, Evaluating the EVAL-CN0290-SDPZ

MT-031 Tutorial, Grounding Data Converters and Solving the Mystery of "AGND" and "DGND", Analog Devices.

MT-086 Tutorial, Fundamentals of Phase Locked Loops (PLLs), Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

ADIsimPLL Design Tool

AN-30 Application Note, Ask the Application Engineer—PLL Synthesizers, Analog Devices

AN-586 Application Note, LVDS Data Outputs for High-Speed Analog-to-Digital Converters.

数据手册和评估板

EVAL-CN0290-SDPZ Evaluation Board

EVAL-SDP-CS1Z System Development Platform

ADF4106 Data Sheet

ADCLK905 Data Sheet

ADCLK925 Data Sheet

ADP150 Data Sheet

ADP7102 Data Sheet

CVSS-945 VCXO, Crystek Crystals, 12730 Commonwealth Drive, Fort Myers, Florida 33913.

修订历史

2013年8月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10948sc-0-8/13(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0294.

连接/参考器件	
ADF4351	集成VCO的小数N分频PLL合成器
ADCLK948	提供8路LVPECL输出的时钟扇出缓冲器

利用低抖动LVPECL扇出缓冲器增加时钟源的输出数

评估和设计支持

电路评估板

ADF4351评估板(EVAL-ADF4351EB1Z)

ADCLK948评估板(ADCLK948/PCBZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

许多系统都要求具有多个低抖动系统时钟，以便实现混合信号处理和定时。图1所示电路将ADF4351集成锁相环(PLL)和压控振荡器(VCO)与ADCLK948接口，后者可通过ADF4351的一路差分输出提供多达八路差分、低电压正射极耦合逻辑(LVPECL)输出。

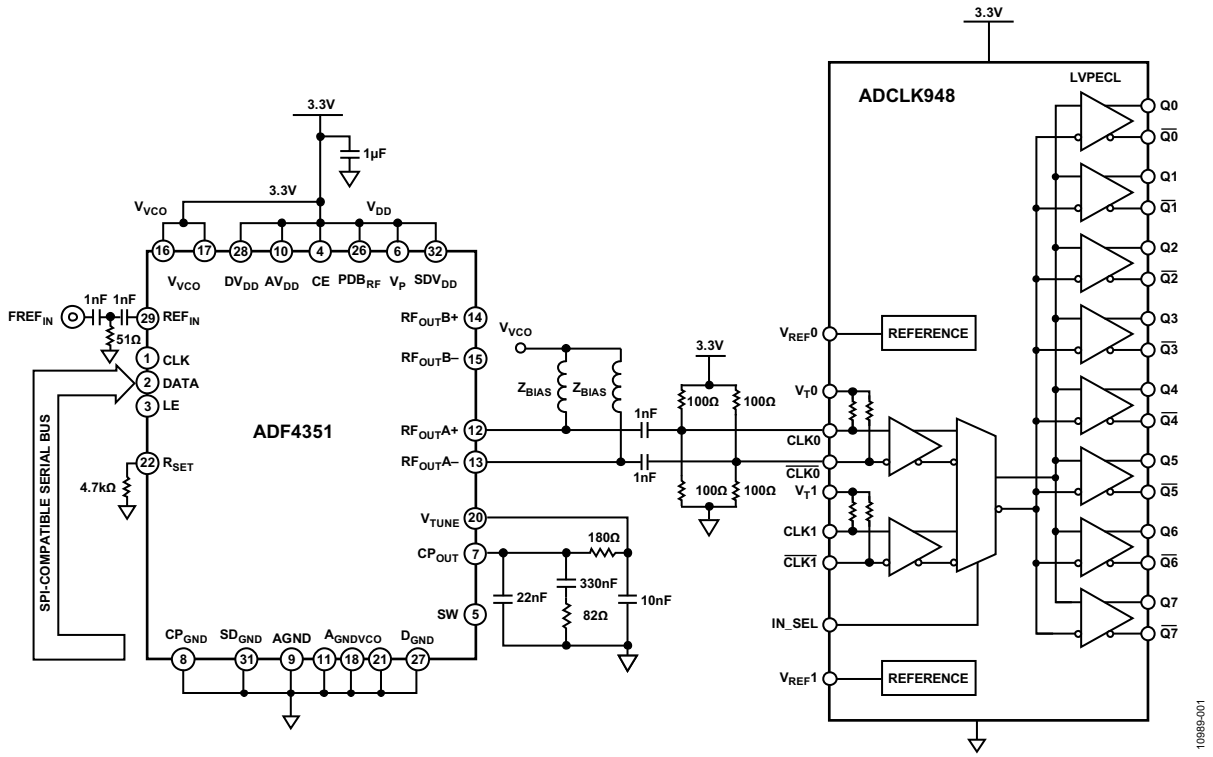


图1. 连接至ADCLK948扇出缓冲器的ADF4351 PLL(原理示意图：未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113
©2012 Analog Devices, Inc. All rights reserved.

现代数字系统经常要求使用许多逻辑电平不同于时钟源的高质量时钟。为了确保在不丧失完整性的情况下准确地向其它电路元件配电，可能需要额外的缓冲。此处介绍ADF4351时钟源和ADCLK948时钟扇出缓冲器之间的接口，并且测量结果表明与时钟扇出缓冲器相关的加性抖动为75 fs rms。

电路描述

ADF4351是一款宽带PLL和VCO，由三个独立的多频段VCO组成。每个VCO涵盖约700 MHz的范围(VCO频率之间有部分重叠)。这样可提供2.2 GHz至4.4 GHz的基本VCO频率范围。低于2.2 GHz的频率可使用ADF4351的内部分频器生成。

要完成时钟生成，必须使能ADF4351 PLL和VCO，且必须设置所需的输出频率。ADF4351的输出频率通过RF_{OUT}引脚处的开集输出端提供，该引脚处需要一个并联电感(或电阻)和一个隔直电容。

ADCLK948是一款SiGe低抖动时钟扇出缓冲器，非常适合与ADF4351配合使用，因为其最大输入频率(4.5 GHz)刚好高于ADF4351 (4.4 GHz)。宽带均方根加性抖动为75 fs。

为了模拟LVPECL逻辑电平，需要向ADCLK948的CLK输入端增加1.65 V的直流共模偏置电平。这可以通过使用电阻偏置网络来实现。缺少直流偏置电路会导致ADCLK948输出端的信号完整性降低。

常见变化

也可以使用ADF4350小数N分频(137 MHz至4400 MHz)和ADF4360整数N分频系列等其它集成VCO的频率合成器。

与ADCLK948同一系列的其它可用时钟扇出缓冲器有ADCLK946(6路LVPECL输出)、ADCLK950(10路LVPECL输出)及ADCLK954(12路LVPECL输出)。

电路评估与测试

评估本电路时，利用EVAL-ADF4351EB1Z板作为时钟源，并略作修改。EVAL-ADF4351EB1Z板使用标准ADF4351编程软件，该软件包含在评估板附带的光盘上。此外还需要ADCLK948/PCBZ，并且无需修改便可以直接使用。

设备要求

需要以下设备：

- EVAL-ADF4351EB1Z评估板套件，含编程软件
- ADCLK948PCBZ评估板
- 3.3 V电源
- 用于连接3.3 V电源和ADCLK948PCBZ的两条电缆
- 两条长度相等且较短的SMA同轴电缆
- 高速示波器(2 GHz 带宽)或等效器件
- R&S FSUP26频谱分析仪或等效器件
- 装有Windows® XP、Windows Vista(32位)或Windows 7(32位)的PC

需要使用SMA同轴电缆，以便将EVAL-ADF4351EB1Z的RF_{OUT}A+和RF_{OUT}A−引脚与ADCLK948PCBZ的CLK0和$\overline{CLK0}$引脚相连。

功能框图

本实验中使用ADCLK948PCBZ和EVAL-ADF4351EB1Z。这些电路板通过一条SMA电缆连接至ADCLK948PCBZ，如图1所示。

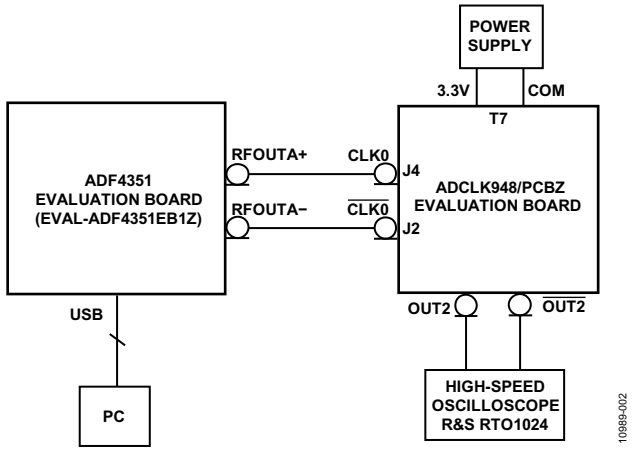


图2. ADF4351逻辑电平测量配置

开始使用

UG-435用户指南详细说明了EVAL-ADF4351EB1Z评估软件的安装和使用。UG-435还包含电路板设置说明以及电路板原理图、布局和物料清单。电路板上必要的修改是在隔直电容之后插入100 Ω电阻。这些电阻与3.3 V电源相连并接地。对RF_{OUT}A+和RF_{OUT}A−引脚都应该执行此操作，以提供1.65 V的共模电压(高于所需的最低值1.5 V)。这样可能就需要去除这些传输线附近的阻焊膜。

UG-068用户指南包含关于ADCLK948/PCBZ评估板操作的类似信息。

逻辑电平测量

本例中，为准确测量高速逻辑电平，将Rohde & Schwarz RTO1024示波器与两个RT-ZS30有源探头配合使用。

在PC上安装ADF435x软件，具体做法说明如下：

1. 根据UG-435中的硬件驱动程序说明将EVAL-ADF4351EB1Z连接至PC。
2. 根据ADF435x软件的屏幕截图(见图3)对ADF4351 PLL进行编程。本例中选择了1 GHz的RF频率。
3. 用两条长度相等且较短的SMA电缆将EVAL-ADF4351EB1Z板的$RF_{OUT}A+$和$RF_{OUT}A-$ SMA连接器与ADCLK948/PCBZ板的CLK0/$\overline{CLK0}$ SMA连接器相连。
4. 将ADCLK948/PCBZ的差分输出OUT2/$\overline{OUT2}$与高速示波器相连。有关1 GHz输出的典型波形，请参见图4。

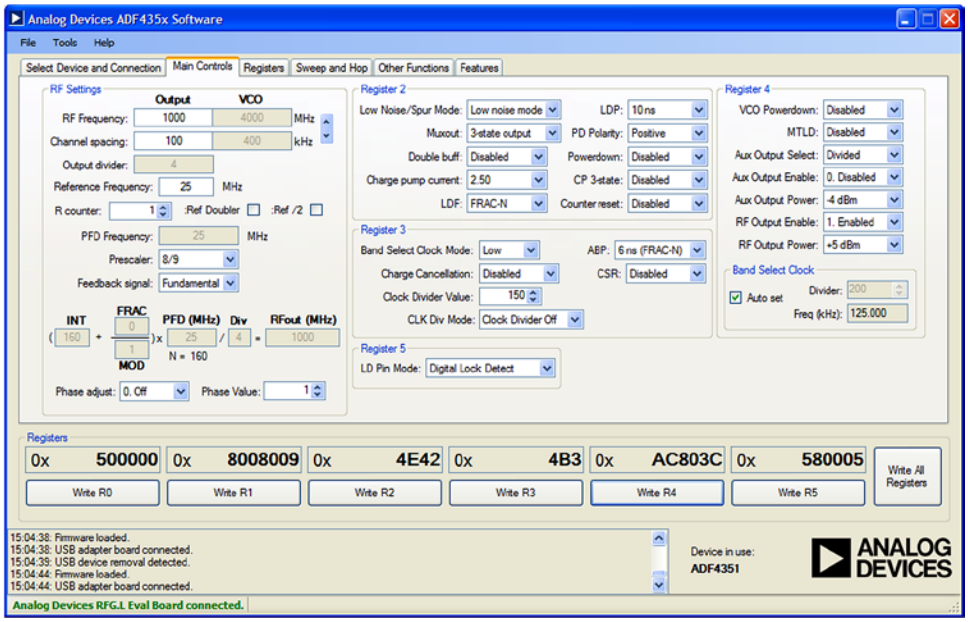


图3. ADF4351软件设置

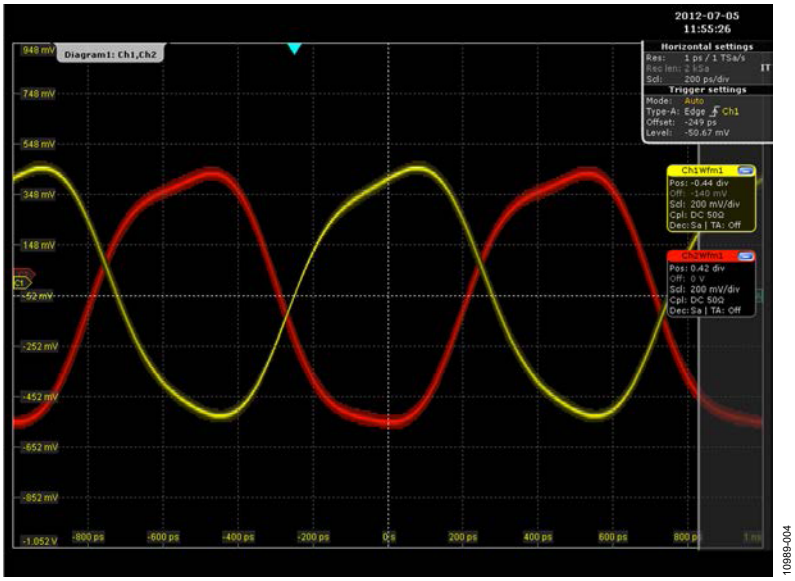


图4. 1 GHz逻辑信号的ADCLK948示波器输出，水平轴：200 ps/DIV，垂直轴：200 mV/DIV

相位噪声和抖动测量

1. 重复“逻辑电平测量”部分的第1至第4步。
2. 将ADCLK948/PCBZ未使用的$\overline{\text{CLK2}}$输出端与50 Ω负载相连（见图5）。
3. 通过一条SMA电缆将CLK2输出端与信号源分析仪相连（见图5）。
4. 测量信号的抖动性能。

图6显示了ADF4351输出端的相位噪声，均方根抖动为325.7 fs。图7显示了ADCLK948输出端的相位噪声。均方根抖动为330.4 fs。

ADCLK948的加性抖动计算如下：$\sqrt{(330.4(\text{sup})^2(/\text{sup}) - 325.7(\text{sup})^2(\text{sup}))} = 55.5$ fs rms。ADCLK948数据手册中的额定值为75 fs rms。

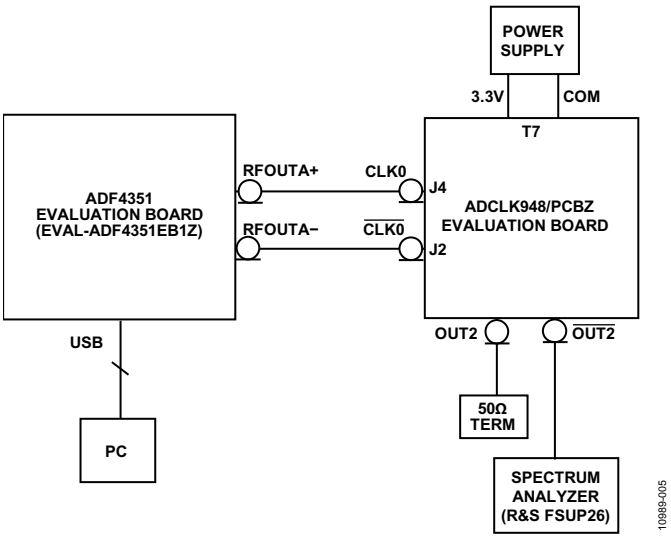


图5. ADF4351相位噪声和抖动测量设置

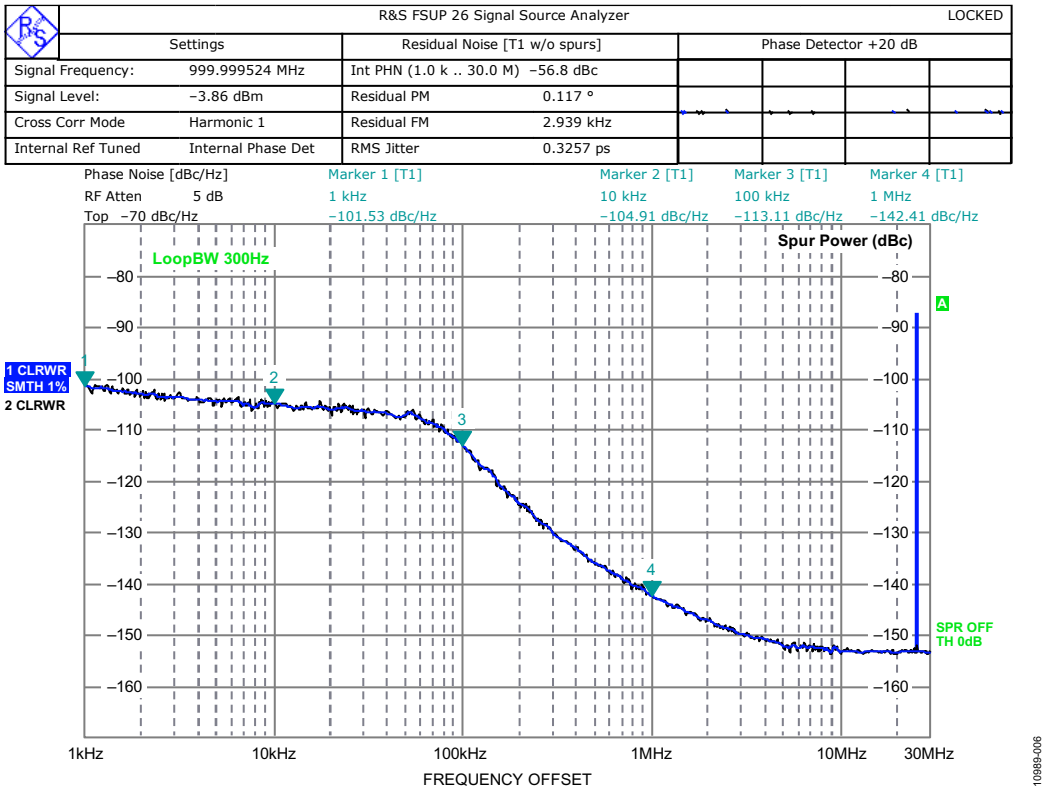


图6. 显示了325.7 fs rms抖动的ADF4351输出相位噪声测量

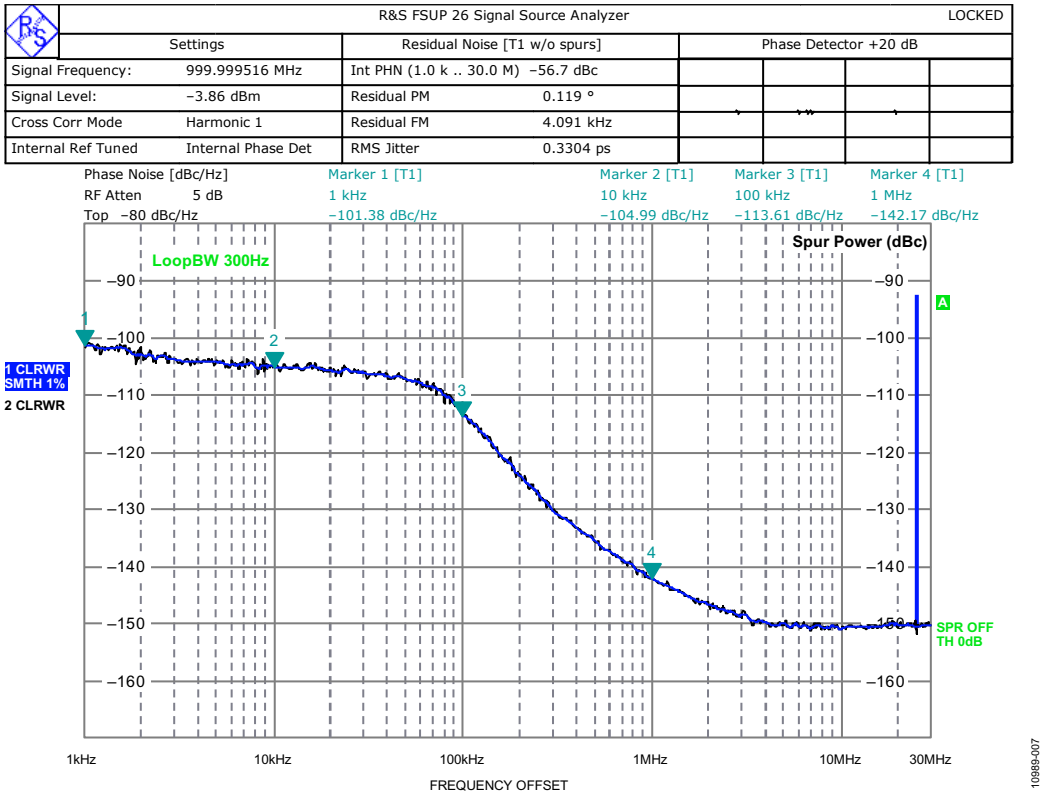


图7. 显示了330.4 fs rms抖动的ADCLK948输出相位噪声测量

了解详情

CN0232 Design Support Package:
http://www.analog.com/CN0232-DesignSupport

UG-435 User Guide for the EVAL-ADF4350EB1Z board

UG-068, User Guide for the ADCLK948/PCBZ board

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-086 Tutorial, Fundamentals of Phase Locked Loops (PLLs), Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

ADIsimPLL Design Tool

数据手册和评估板

ADF4351 Evaluation Board (EVAL-ADF4351EB1Z)

ADCLK948 Evaluation Board (ADCLK948/PCBZ)

ADF4351 Data Sheet

ADCLK948 Data Sheet

修订历史

2012年9月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10989sc-0-9/12(0)

ANALOG DEVICES

参考电路 CN-0295

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0295.

连接/参考器件	
AD8226	宽电源电压范围、轨到轨输出仪表放大器
ADR02	超紧凑、5.0 V精密基准电压源
ADA4091-4	精密微功耗OVP、RRIO运算放大器

灵活的4 mA至20 mA压力传感器变送器，集成电压或电流驱动

评估和设计支持

电路评估板

CN0295评估板(EVAL-CN0295-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款灵活的电流发送器，可将压力传感器的差分电压输出转换为4 mA至20 mA电流输出。

该电路针对各种桥式电压或电流驱动型压力传感器而优化，仅使用了5个有源器件，总不可调整误差低于1%。电源范围为7 V至36 V，具体取决于元件和传感器驱动器配置。

该电路的输入具有ESD保护功能，并且可提供高于供电轨的电压保护，是工业应用的理想选择。

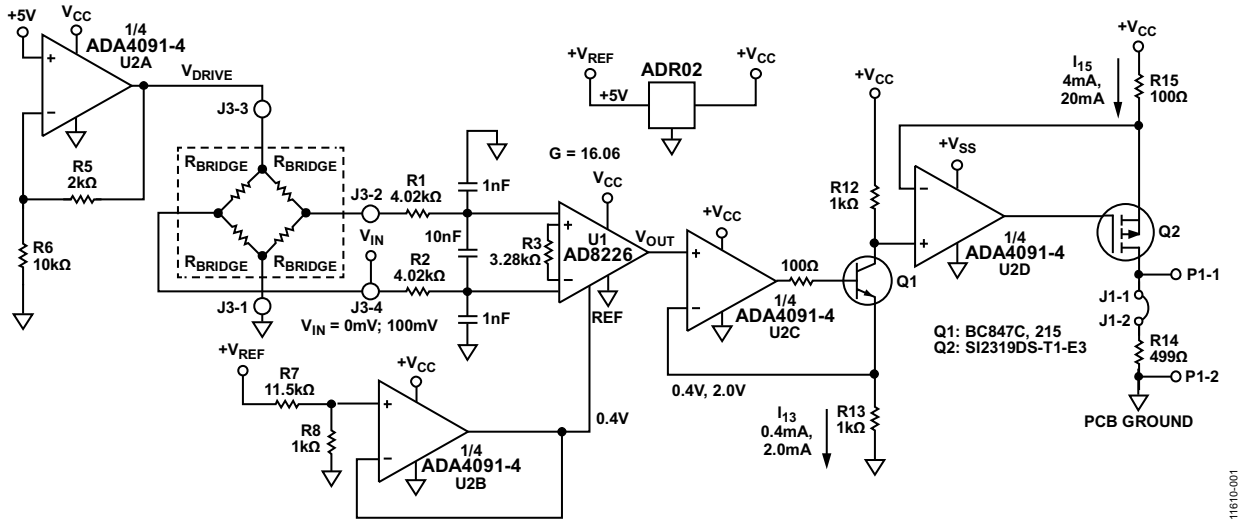


图1. 压力传感器信号调理电路，具有4 mA至20 mA输出(显示为传感器电压驱动模式)，原理示意图：未显示所有连接和去耦)

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路描述

该设计提供完整的4 mA至20 mA发送器压力传感器测量解决方案。有三个重要的电路级：传感器激励驱动、传感器输出放大器和电压-电流转换器。

电路所需总电流(不计电桥驱动电流和输出电流)为5.23 mA(最大值)，如表1所示。

表1. 25°C时最大电路电流

元件	电流(mA)
ADR02	0.80
ADA4091-4	1.00
AD8226	0.43
R5、R6(6 V时)	0.60
R7、R8(5 V时)	0.40
R13(2 V时)	2.00
总计	5.23

激励：电压驱动配置

需使用电压驱动或电流驱动，具体取决于所选压力传感器。该电路使用四分之一的ADA4091-4 (U2A)，并通过开关S1选择不同配置，支持两种选项之一。图2显示电压驱动配置，S1位置最靠近识别标志(参见CN0295设计支持包中的完整电路布局和原理图：http://www.analog.com/CN0295-DesignSupport)。电压驱动通常采用该级的增益(1 + R5/R6)配置为6 V电桥驱动电压。其他驱动电压可通过适当改变电阻比获得：

$$V_{DRIVE} = 5\ \text{V}\left(1 + \frac{R5}{R6}\right)$$

请注意，电源电压V_{CC}应至少比电桥驱动电压高0.2 V，以便让U2A具有足够的裕量。ADA4091-4：

$$V_{CC} \geq V_{DRIVE} + 0.2\ \text{V}$$

For the values shown in Figure 2, R5 = 2 kΩ, R6 = 10 kΩ, I_{DRIVE} = 2 mA, V_{DRIVE} = 6 V, and V_{CC} ≥ 6.2 V.

该电路选择运算放大器ADA4091-4，因为它具有低功耗(每个放大器250 µA)、低失调电压(250 µV)以及轨到轨输入输出特性。

因为ADR02的精度(A级：0.1%，B级：0.06%)和低静态电流(0.8 mA)特性，选用ADR02作为5 V基准电压源。

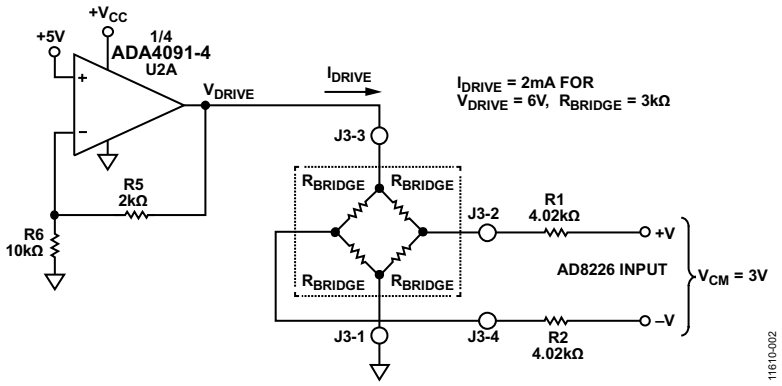


图2. 传感器电压驱动配置(原理示意图：未显示所有连接和去耦)

激励：电流驱动配置

通过将S1移动至离开识别标志最远的位置，便可将电路切换至图3所示的电流驱动配置。

在电流驱动模式中，电路配置为R4 = 2.5 kΩ且I_{DRIVE} = 2 mA。使用下式选择R4值，可获得较低或较高的I_{DRIVE}值。

$$R4 = \frac{5\text{ V}}{I_{DRIVE}}$$

通过下式可计算驱动电压V_{DRIVE}：

$$V_{DRIVE} = 5\text{ V} + I_{DRIVE} \times R_{BRIDGE}$$

V_{CC}电源需要0.2 V裕量，因此：

$$V_{CC} \geq V_{DRIVE} + 0.2\text{ V}$$

在图3中，R_{BRIDGE} = 3 kΩ、I_{DRIVE} = 2 mA、V_{DRIVE} = 11 V、V_{CC} ≥ 11.2 V。

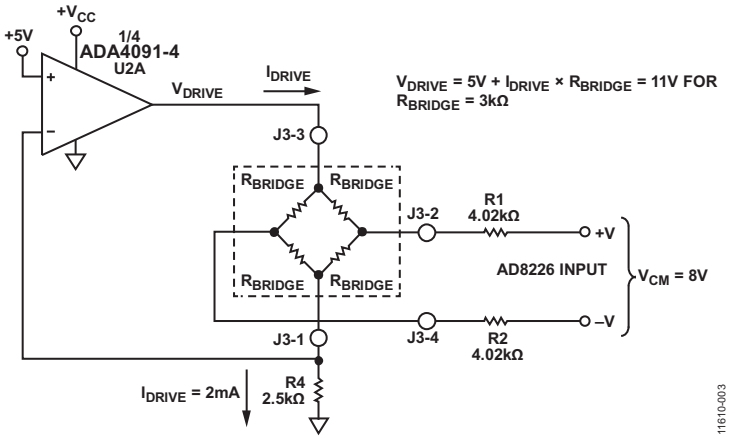


图3. 传感器电流驱动配置(原理示意图：未显示所有连接和去耦)

电桥输出仪表放大器和失调电路

电桥输出采用带宽为39.6 kHz的共模滤波器(4.02 kΩ、1 nF)以及带宽为1.98 kHz的差模滤波器(8.04 kΩ、10 nF)滤波。

AD8226是理想的仪表放大器选择，因为它具有低增益误差(0.1%，B级)、低失调(G = 16时58 μV，B级；G = 16时112 μV，A级)、出色的增益非线性度(75 ppm = 0.0075%)以及轨到轨输入和输出特性。

AD8226仪表放大器使用R3 = 3.28 kΩ的增益设置电阻，放大100 mV FS信号16倍到1.6V。增益G和R3的关系如下：

$$R3 = \frac{49.4\ \text{k}\Omega}{G - 1}$$

其中，G = 16、R3 = 3.2933 kΩ。为R3选择最接近的标准0.05%值(3.28 kΩ)，得到增益G = 16.06，总增益误差为+0.4%。

对于0 V电桥输出而言，输出环路电流应当为4 mA。只需将+0.4 V失调施加于AD8226仪表放大器的REF输入即可获得该数值，如图1所示。+0.4 V来自ADR02 5 V基准电压源，使用分压器电阻R7/R8并利用U2B缓冲电压即可。

使用ADR02 5 V基准电压设置电桥的驱动电压或电流，以及设置4 mA零电平失调。其初始精度为0.06%(B级)，并且具有10 μV p-p电压噪声。此外，它可以采用高达36 V的电源电压工作，且功耗不足1 mA，是低功耗应用的理想选择。

电压电流转换

AD8226的0 V至100 mV输入可在VOUT产生0.4 V至2.0 V的输出摆幅。U2C缓冲器将此电压施加于R13的两端，产生相应的0.4 mA至2.0 mA电流I13。晶体管Q1随后将I13电流镜像到R12，所得电压施加于R15，由此实现4 mA至20 mA的最终环路电流。晶体管Q1应具有至少300的高增益，才能最大程度减少基极电流引起的线性误差。

输出晶体管Q2是一个40 V P沟道MOSFET功率晶体管，25°C时功耗为0.75 W。在20 mA输出电流输入至0 Ω环路负载电阻且V_{CC}电源为36 V时，电路具有最差情况下的功耗。这些条件下的Q2功耗为0.68 W。然而，通过选择合适的V_{CC}，使其至少高出最大环路负载电压3 V，就能大幅减少Q2功耗。这样便可确保检测电阻R15两端的电压降具有足够的裕量。

电压电源要求

若要使电路正常工作，电源电压V_{CC}必须大于7 V，以便为ADR02基准电压源提供充分的裕量。

最小V_{CC}电源电压同样取决于电桥的驱动电路配置。在V_{DRIVE} = 6 V的电压驱动模式下，电源电压V_{CC}必须大于6.2 V，这样U2A才能保持足够的裕量(见图2)。

在电流驱动模式下，电源电压V_{CC}必须大于11.2 V，这样U2A才能保持足够的裕量(见图3)。

V_{CC}电源电压限值为36 V(最大值)。

有源元件的误差分析

表2和表3分别表示系统中因有源元件造成的AD8226和ADR02的A、B级最大误差及rss误差。请注意，运算放大器ADA4091-2仅在一种等级水平下可用。

表2. 有源器件造成的误差(A级)

误差元件	误差	误差值	误差(%FSR)
AD8226-A	失调	112 μV	0.11%
ADR02-A	失调	0.10%	0.02%
ADA4091-4 (U2B)	失调	250 μV	0.02%
ADA4091-4 (U2C)	失调	250 μV	0.02%
ADA4091-4 (U2D)	失调	250 μV	0.02%
AD8226-A	增益	0.15%	0.15%
RSS失调			0.12%
RSS增益			0.15%
RSS FS误差			0.27%
最大失调			0.19%
最大增益			0.15%
最大FS误差			0.34%

表3. 有源器件造成的误差(B级)

误差元件	误差	误差值	误差(%FSR)
AD8226-B	失调	58 μV	0.06%
ADR02-B	失调	0.06%	0.01%
ADA4091-4 (U2B)	失调	250 μV	0.02%
ADA4091-4 (U2C)	失调	250 μV	0.02%
ADA4091-4 (U2D)	失调	250μV	0.02%
AD8226-B	增益	0.10%	0.10%
RSS失调			0.07%
RSS增益			0.10%
RSS FS误差			0.17%
最大失调			0.13%
最大增益			0.10%
最大FS误差			0.23%

总电路精度

对电阻容差导致的总误差的合理近似推算是假设每个关键电阻对总误差贡献都相等。6个关键电阻是R3、R7、R8、R12、R13和R15。0.1%电阻导致的最差情况下的容差可造成0.6%总电阻误差最大值。若假定rss误差，则总rss误差为0.1√6 = 0.245%.。

将0.6%最差情况下的电阻容差误差加入到前文中由于有源元件(A级)造成的最差情况误差中，可得：

- 失调误差 = 0.19% + 0.6% = 0.79%
- 增益误差 = 0.15% + 0.6% = 0.75%
- 满量程误差 = 0.34% + 0.6% = 0.94%

这些误差假定选用电阻计算值，因此误差仅来源于其容差。

虽然电路允许具有1%或更低的总误差，若要求更佳的精度，则电路需具备失调和增益调节能力。针对4 mA输出和零电平输入，可通过调整R7或R8来校准失调，然后针对满量程100 mV输入，通过改变R3调节满量程。这两项调节是相互独立的；假定首先进行失调校准。

电路的实际误差数据见图4，其中V_{CC} = 25 V。输出电流总误差(%FSR)通过将理想输出电流与测量输出电流的差除以FSR (16 mA)，然后将计算结果乘以100即可算出。

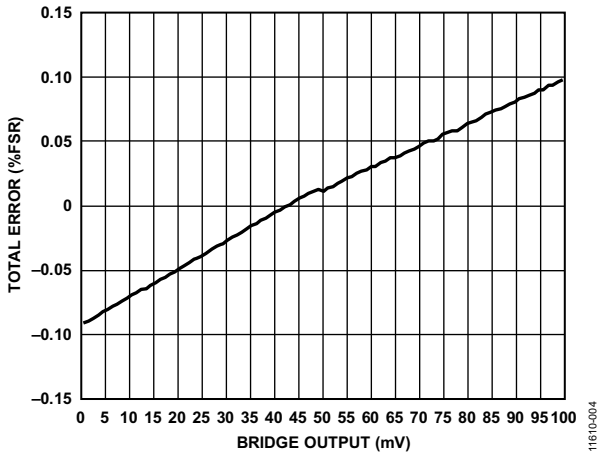


图4. 输出电流(%FSR)的总误差与电桥电压的关系(V_{CC} = 25 V)

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可在该配置中使用ADI公司的其他基准电压源、精密运算放大器和仪表放大器以建立4 mA至20 mA模拟电流输出，用于本电路的其他应用中。

针对多输入通道应用，还可使用双通道、低成本、宽电源范围仪表放大器AD8426。

针对低电源电压应用，可使用高精度、低功耗、低噪声基准电压源ADR4550代替ADR02。

电路评估与测试

设备要求

- EVAL-CN0295-EB1Z评估板
- Agilent 36311A精密直流电源
- Yokogawa 2000精密直流电源
- Agilent 3458A精密万用表

评估板电流输出的线性误差采用图5中的设置进行测量。

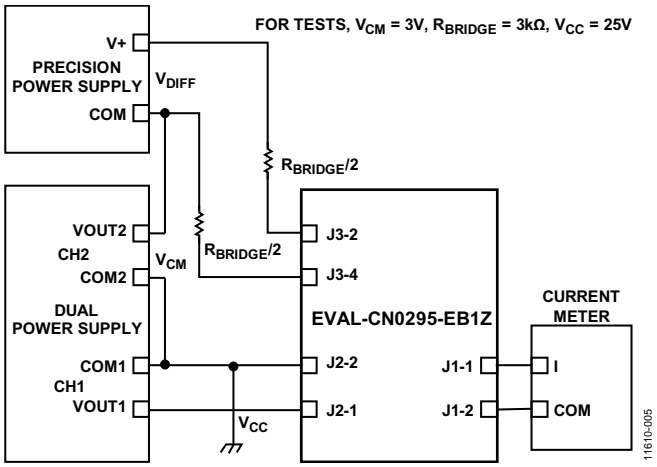


图5. 测试设置框图

测试

使用Agilent E3631A和Yokogawa精密电压电源为评估板供电，并仿真传感器输出。Agilent E3631A的CH2设为25 V，用作评估板电源；另一通道CH1设为2.5 V，用以产生共模电压。该通道与Yokogawa 2000串联连接，如图5所示。Yokogawa在仪表放大器输入端产生0至100 mV差分输入电压，可仿真传感器输出。

Agilent 3458A用于测量评估板的实际电流输出，与J1串联连接。

了解详情

CN-0295 Design Support Package:
http://www.analog.com/CN0295-DesignSupport

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues.* Analog Devices.

MT-051 Tutorial, *Current Feedback Op Amp Noise Considerations*

MT-065 Tutorial, *In-Amp Noise*

MT-066 Tutorial, *In-Amp Bridge Circuit Error Budget Analysis*

MT-087 Tutorial, Voltage References

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND.* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques.* Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

AD8226 Data Sheet

ADA4091-4 Data Sheet

ADR02 Data Sheet

修订历史

2013年5月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11610sc-0-5/13(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0296.

连接/参考器件	
ADAU1761	集成PLL的SigmaDSP®立体声、低功耗、96 kHz、24位音频编解码器
SSM2518	数字输入、2 W、D类立体声音频功率放大器

低成本、高性能SOUND BAR系统

评估和设计支持

电路评估板

CN-0296电路评估板(EVAL-CN0296-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款低成本、高性能SOUNDBAR系统，可接收模拟立体声音频信号作为输入，同时还能输出最多8通道音频，并单独处理每通道的信号。该电路非常适用于小型扩展插口和便携式媒体设备。该电路具有低功耗和高工作效率，不会降低音频质量，还能驱动耳机，而无需额外元件。

ADAU1761是一款低功耗、立体声音频编解码器，集成数字音频处理(亦称为SigmaDSP®)，具有两个ADC，可接收两个音频通道，并利用集成式SigmaDSP®内核对其进行数字处理。

SigmaDSP处理器针对音频应用优化，使用方便的SigmaStudio开发软件可加快开发速度。利用串行接口，ADAU1761的输出可发送多达八个数字音频数据通道至输出放大器。ADAU1761允许每通道处理不同的音频信号，如针对特定扬声器配置调谐的音量控制、自定义均衡、滤波和空间化效果。ADAU1761处理模拟音频，并将其转换为数字格式信号，驱动SSM2518功率放大器。

SSM2518是一款数字输入D类音频功率放大器，可利用每通道2 W的连续功率，将两个音频通道输出至4 Ω负载。SSM2518的通道映射功能允许选择接口中可用的特定通道来输出信号。这一功能使其成为环绕声应用的理想选择。

电路描述

该电路有两个主要模块。第一个是音频输入和处理模块，由ADAU1761组成。第二个是输出放大器级，由SSM2518组成。

音频输入和处理

ADAU1761的输入路径可同时接收两个通道的单端或差分音频信号。输入信号发送至ADAU1761的DSP内核进行处理。使用ADI的SigmaStudio软件，可建立音频信号路径和处理算法。SigmaStudio的内置库允许将不同的处理模块添加到信号流中。一旦完成编程，用户便可完全控制不同的模块(如音量控制、均衡器和滤波器)。该软件可加快开发过程，允许设计人员通过易于使用的图形界面快速测试并调试算法和配置。

D类输出放大器

SSM2518 D类音频功率放大器可接收串行数据，执行数模转换，并驱动扬声器。每个SSM2518都可利用每通道2 W的连续功率，将两个音频通道输出至4 Ω扬声器。该电路使用了4个SSM2518，可输出8通道音频。通道映射功能让每个SSM2518都可自接口输出两个通道的信号。有了这项功能，每个SSM2518都可输出不同通道信号。

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113
©2013 Analog Devices, Inc. All rights reserved.

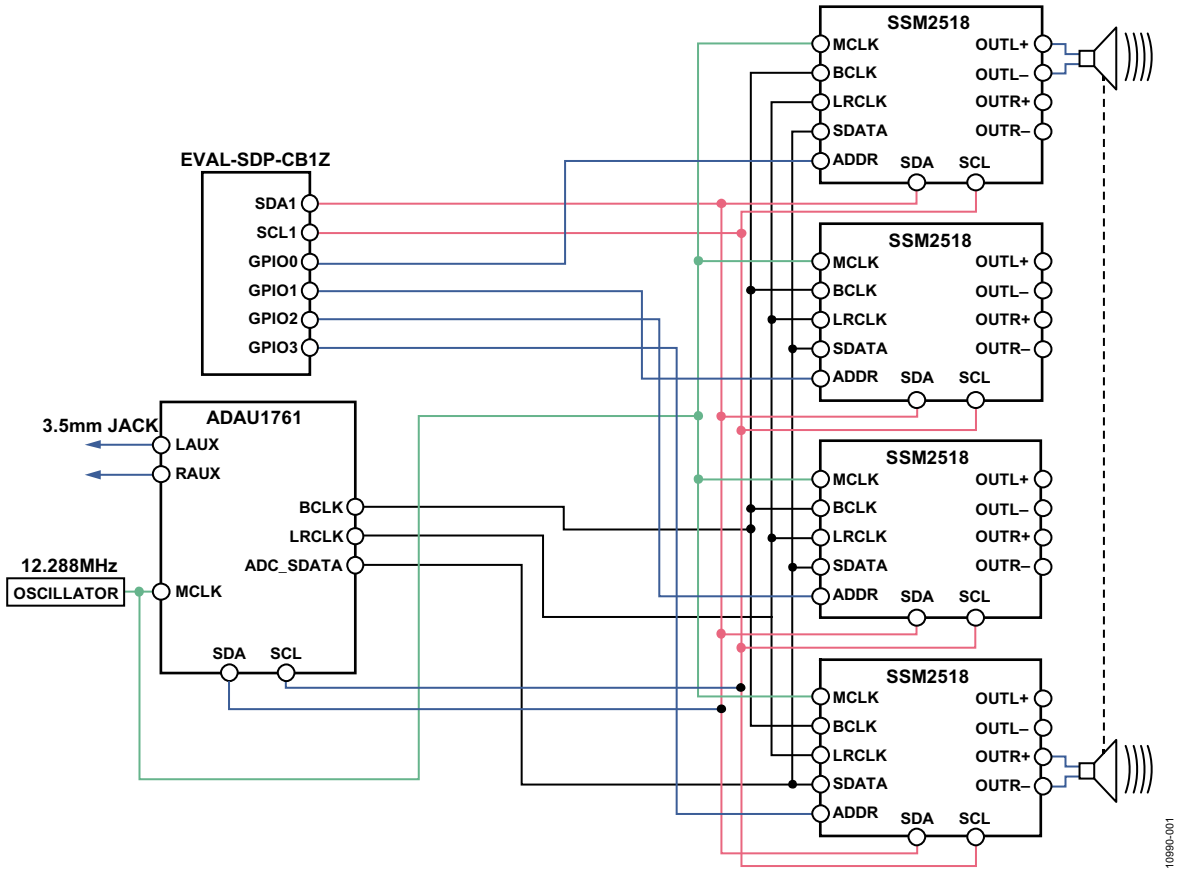


图1. 使用ADAU1761和SSM2518的SOUNDBAR系统(原理示意图：未显示所有连接和去耦)

I²C访问与配置寄存器

ADAU1761和SSM2518都集成内部寄存器，需配置后才可正常工作。SSM2518具有地址引脚，仅允许两个器件在I²C总线上拥有独特地址。4个SSM2518器件通过驱动其中一个器件的ADDR引脚至高电平，同时保持其他三个器件为低电平完成配置(也可驱动一个器件至低电平但保持其他器件高电平)。微控制器或主机使用I²C接口配置该器件的寄存器。具有独特地址的器件现在能够与总线通信，并配置。在其他三个器件上重复此过程。可利用系统控制器进行地址控制；系统控制器控制地址引脚的逻辑电平。

串行数据接口

串行数据接口使用I²S或TDM兼容数据流传输音频数据。传输的信号包括位时钟(BCLK)、帧时钟(LRCLK)和数据(SDATA)。ADAU1761配置为主机，用作BCLK、LRCLK和SDATA的信号源，发送信号至SSM2518。器件必须同步主机时钟MCLK才能正确工作。通常采用12.288 MHz晶体振荡器作为主机时钟。ADAU1761和SSM2518的片内频率乘法器/分频器可产生需要的内部时钟。时钟和信号线路必须遵循特定的布局防护措施。必须考虑ADAU1761和SSM2518的内部电容，以保持时钟和信号的完整性。可能需要使用缓冲器来防止负载效应。

串行数据信号可配置为I²S、TDM-4或TDM-8以便分别在每个音频帧内搭载2/4/8路音频通道。

输出噪声电压和信噪比性能

为了测量输出噪声电压，可将输入接地或端接适当的阻抗，并在放大器输出端测量输出电压。使用A加权滤波器，可在22 Hz至22 kHz带宽内完成电压测量。所有8个通道的平均测量噪声为66 μV rms。在所有通道中，以2 W输出和4 Ω负载为参考的信噪比大于90 dB。

输出功率和失真性能

输出功率和THN+N可通过施加纯音输入，并在放大器输出端使用音频分析仪测得。使用1 kHz正弦波作为输入时，该电路在2 W额定输出功率下具有低于1% THD+N的良好性能，如图2所示。

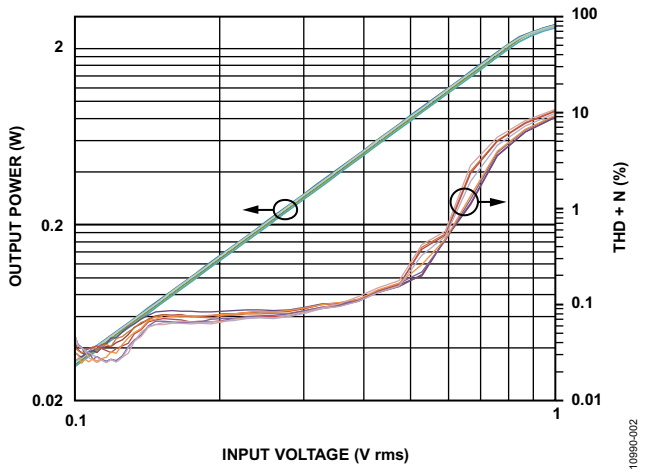


图2. 输出功率和THD+N与输入电压的关系

频率响应性能

通过向输入端施加一个固定电压电平的纯正弦波，同时在20 Hz至20 kHz音频频谱范围内扫描频率，即可测得频率响应。电压在输出端测量，并与1 kHz参考电平作比较。1 kHz时的输出功率设为2 W。数据显示不同频率下的输出变化小于±0.5 dB。频谱范围内的THD+N同样小于1%，如图3所示。

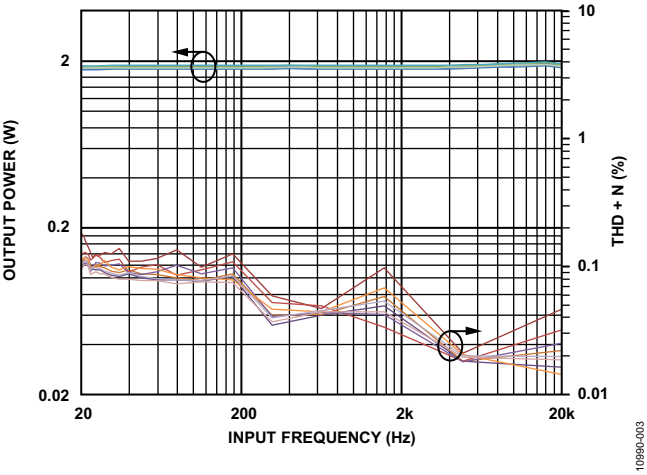


图3. 输出功率和THD+N与输入频率的关系

常见变化

本电路还可采用其他SigmaDSP处理器通过I²S/串行数据端口进行设置，同时支持TDM。根据具体应用和用户的要求，可用AD1940、AD1941、ADAU1401A、ADAU144x和ADAU170x系列器件代替ADAU1761。所有器件均支持串行数据输出和8通道TDM，但存储器尺寸、处理功率和输入/输出接口各不相同。ADAU1461的功能与ADAU1761相同，但前者通过汽车应用认证。

ADAU1761还可处理模拟差分音频信号，并可输出至放大器。若用户仅需使用2个或4个通道，则可修改该电路，移除多余的SSM2518器件，并改变寄存器配置。SSM2519和SSM2529可代替SSM2518使用。这两款替代器件均为数字输入D类放大器，支持TDM，但每个器件只有一个输出通道。

电路评估与测试

设备要求

CN-0296电路评估板(EVAL-CN0296-SDPZ)
系统演示平台(EVAL-SDP-CB1Z)
5 V(4 A直流电源)
PC(Windows 32位或64位)
Audio Precision SYS-2722音频分析仪或同等设备
Audio Precision AUX-0025滤波器或同等设备
Audio Precision AP2700控制软件
4 Ω/8 Ω扬声器或伪负载

软件安装

CN0296评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows XP (SP2)、Vista(32位或64位)和Windows 7 (32位或64位)。如果安装文件未自动运行，可以运行光盘中的setup.exe文件。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够识别评估系统。该软件允许所有针对串行接口的配置。主机和从机的配置要能够匹配适当的操作，这一点很重要。

电源要求

该评估板采用5 V直流电源供电。建议电源至少要能提供4 A电流，确保所有8个通道都可输出额定功率。评估板的LDO用来提供元件所需的电源。

功能框图

测试配置的功能框图如图4所示。测试设置应如图所示进行连接。

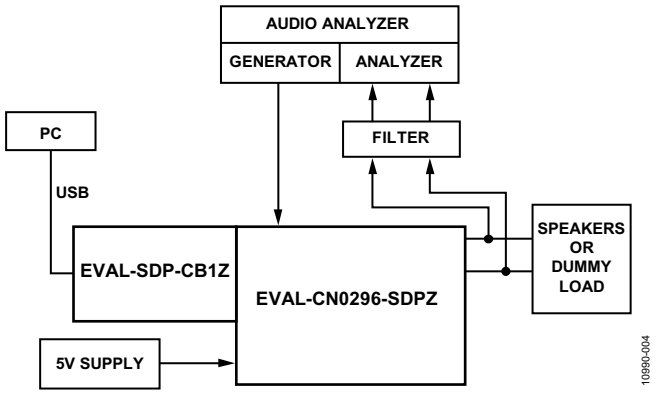


图4. SOUNDBAR测试设置的器件配置

需按表1进行配置方可正常工作。运行评估软件，然后点击软件GUI的**连接**按钮建立SDP连接。点击**播放Soundbar**按钮将配置数据下载到器件中。此配置以如下方式加载立体声数据至8个通道：

表1. 针对8个通道配置

引脚	TDM通道	立体声数据
OUTR1	通道0	右环绕
OUTR1	通道1	右前置
OUTR2	通道2	重低音
OUTR2	通道3	重低音
OUTR3	通道4	中
OUTR3	通道5	中
OUTR4	通道6	左前置
OUTR4	通道7	左环绕

该软件允许用户使能或禁用SigmaStudio库为ADAU1761提供的某些音效。还可在前面板上找到这些音效的对应参数。提供主音量控制、低音和高音控制；这些控制即使在某个音效开启的时候也都能对输出起作用。使能测试音可输出1 kHz信号，并使模拟输入静音。同时提供针对每个通道的独立静音控制。

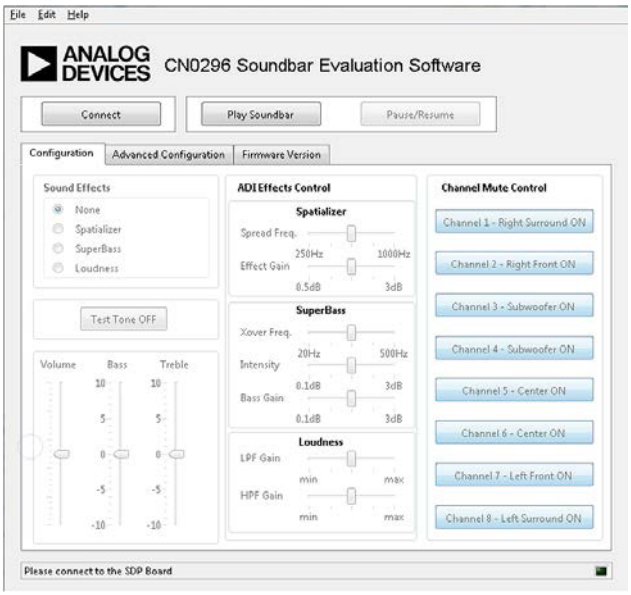


图5. 软件窗口

了解详情

CN-0296 Design Support Package:
http://www.analog.com/CN0296-DesignSupport

Eric Gaalaas, "Class D Audio Amplifiers: What, Why, and How," Analog Dialogue, 40-06, June 2006.

SigmaDSP® processors

Sigmastudio™ Graphical Development Tool

SigmaStudio and SigmaDSP Documentation

数据手册和评估板

ADAU1761 Data Sheet

ADAU1761 Evaluation Board

SSM2518 Data Sheet

修订历史

2013年5月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10990sc-0-5/13(0)

ANALOG DEVICES

参考电路
CN-0300

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0300.

连接/参考器件	
ADuCM360	基于Cortex-M3的微控制器，内置双通道24位Σ-Δ型ADC
ADP1720-3.3	低压差线性稳压器

提供4 mA至20 mA输出的完整闭环精密模拟微控制器热电偶测量系统

评估和设计支持

电路评估板

CN-0300评估板(EVAL-CN0300-EB1Z)包含USB-SWD/UART和SEGGER J-Link Lite电路板

设计和集成文件

原理图、布局文件、物料清单、ADuCM360源代码

电路功能与优势

本电路在精密热电偶温度监控应用中使用ADuCM360精密模拟微控制器，并相应地控制4 mA至20 mA的输出电流。ADuCM360集成双通道24位Σ-Δ型模数转换器(ADC)、双通道可编程电流源、12位数模转换器(DAC)、1.2 V内置基准电压源以及ARM Cortex-M3内核、126 KB闪存、8 KB SRAM和各种数字外设，例如UART、定时器、SPI和I²C接口。

在该电路中，ADuCM360连接到一个T型热电偶和一个100 Ω铂电阻温度检测器(RTD)。RTD用于冷结补偿。低功耗Cortex-M3内核将ADC读数转换为实际温度值。支持的T型温度范围是−200°C至+350°C，而此温度范围所对应的输出电流范围是4 mA至20 mA。

该电路为热电偶测量提供了完整的解决方案，所需外部元件极少，并且可针对高达28 V的环路电压采用环路供电。

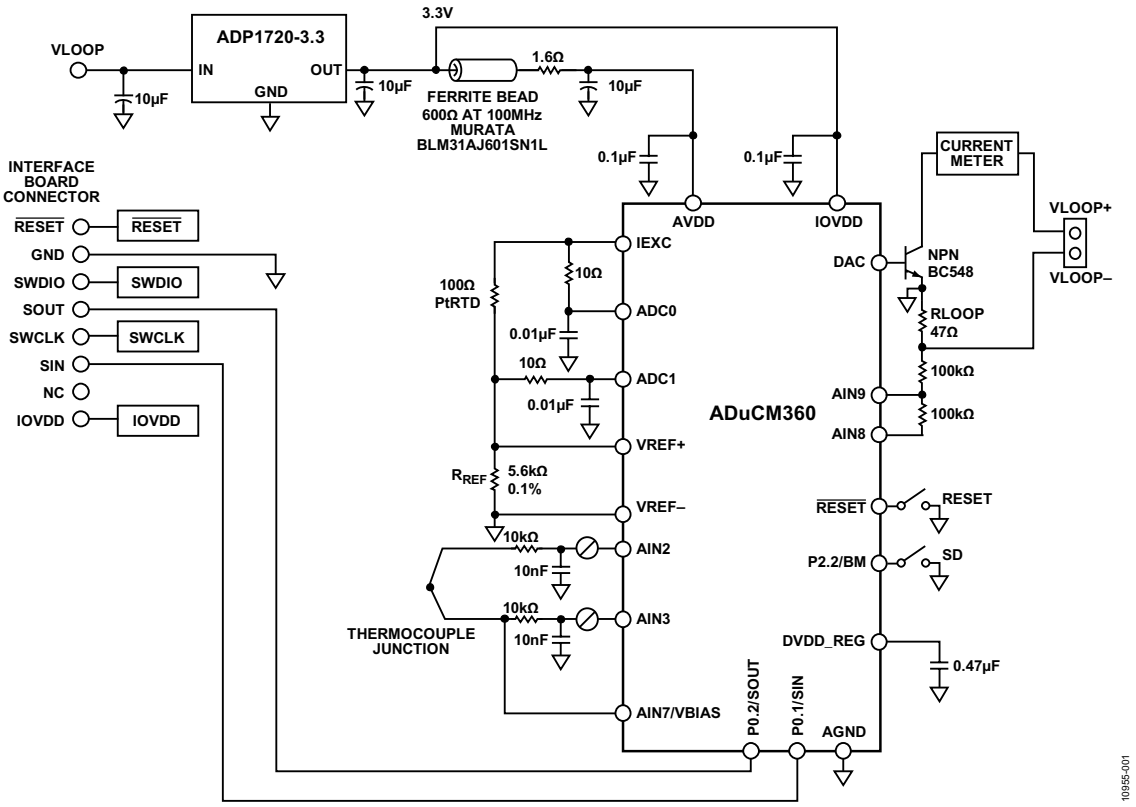


图1. 具有热电偶接口、用作温度监控器控制器的ADuCM360(原理示意图，未显示所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**

电路描述

本应用中用到ADuCM360的下列特性：

- 12位DAC输出及其灵活的片内输出缓冲器用于控制外部NPN晶体管BC548。通过控制此晶体管的V_{BE}电压，可将经过47 Ω负载电阻的电流设置为所需的值。
- DAC为12位单调式，但其输出精度通常在3 LSB左右。此外，双极性晶体管引入了线性误差。为提高DAC输出的精度并消除失调和增益端点误差，ADC0会测量反馈电压，从而反映负载电阻(R_{LOAD})两端的电压。根据此ADC0读数，DAC输出将通过源代码纠正。这样就针对4 mA至20 mA的输出提供了±0.5°C的精度。
- 24位Σ-Δ型ADC内置PGA，在软件中为热电偶和RTD设置32的增益。ADC1在热电偶与RTD电压采样之间连续切换。
- 可编程激励电流源驱动受控电流流过RTD。双通道电流源可在0 μA至2 mA范围内以一定的阶跃进行配置。本例使用200 μA设置，以便将RTD自热效应引起的误差降至最小。
- ADuCM360中的ADC内置了1.2 V基准电压源。内部基准电压源精度高，适合测量热电偶电压。
- ADuCM360中ADC的外部基准电压源。测量RTD电阻时，我们采用比率式设置，将一个外部基准电阻(R_{REF})连接在外部VREF+和VREF−引脚上。由于该电路中的基准电压源为高阻抗，因此需要使能片内基准电压输入缓冲器。片内基准电压缓冲器意味着无需外部缓冲器即可将输入泄漏影响降至最低。
- 偏置电压发生器(VBIAS)。VBIAS功能用于将热电偶共模电压设置为AVDD/2 (900 mV)。同样，这样便无需外部电阻，便可以设置热电偶共模电压。
- ARM Cortex-M3内核。功能强大的32位ARM内核集成了126 KB闪存和8 KB SRAM存储器，用来运行用户代码，可配置和控制ADC，并利用ADC将热电偶和RTD输入转换为最终的温度值。它还可以利用来自AIN9电压电平的闭环反馈控制并持续监控DAC输出。出于额外调试目的，它还可以控制UART/USB接口上的通信。
- UART用作与PC主机的通信接口。这用于对片内闪存进行编程。它还可作为调试端口，用于校准DAC和ADC。
- 两个外部开关用来强制该器件进入闪存引导模式。使SD处于低电平，同时切换RESET按钮，ADuCM360将进入引导模式，而不是正常的用户模式。在引导模式下，通过UART接口可以对内部闪存重新编程。
- J1连接器是一个8引脚双列直插式连接器，与CN0300支持硬件随附的USB-SWD/UART板相连。配合J-Link-Lite板可对此应用电路板进行编程和调试。参见图3。

热电偶和RTD产生的信号均非常小，因此需要使用可编程增益放大器(PGA)来放大这些信号。

本应用使用的热电偶为T型(铜-康铜)，其温度范围为−200°C至+350°C，灵敏度约为40 μV/°C，这意味着ADC在双极性模式和32倍PGA增益设置下可以覆盖热电偶的整个温度范围。

RTD用于冷结补偿。本电路使用的RTD为100 Ω铂RTD，型号为Enercorp PCS 1.1503.1。它采用0805表贴封装，温度变化率为0.385 Ω/°C。

注意，基准电阻R_{REF}必须为精密5.6 kΩ (±0.1%)电阻。

本电路必须构建在具有较大面积接地层的多层电路板(PCB)上。为实现最佳性能，必须采用适当的布局、接地和去耦技术(请参考指南MT-031——“实现数据转换器的接地并解开AGND和DGND的谜团”、指南MT-101——“去耦技术”以及ADuCM360TCZ评估板布局)。

评估本电路所用的PCB如图2所示。

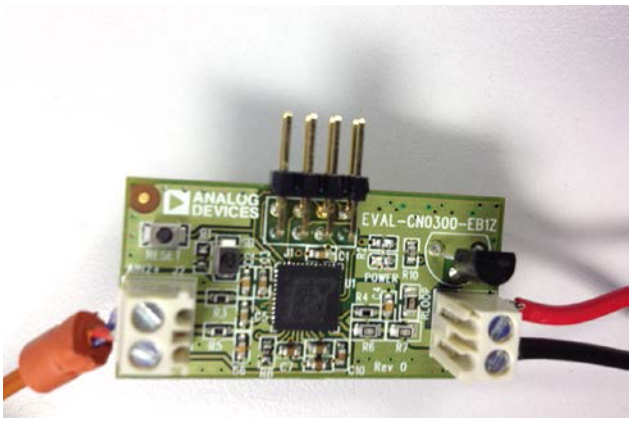


图2. 本电路所用的EVAL-CN0300-EB1Z板

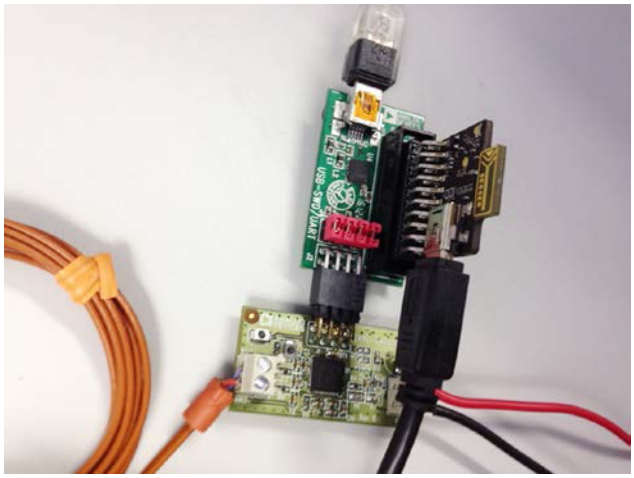


图3. 连接至USB-SWD/UART板和SEGGER J-Link-Lite板的EVAL-CN0300-EB1Z板

图3显示了USB-SWD/UART板。此板用作PC USB端口的接口板。该USB端口可用于通过基于UART的下载器对器件进行编程。它也可用于连接PC上的COM端口(虚拟串行端口)。这是运行校准程序所需要的条件。

J-Link-Lite插入USB-SWD/UART板的20引脚连接器中。J-Link-Lite提供代码调试和编程支持。它通过另一个USB连接器连接至PC。

代码说明

用于测试本电路的源代码可从ADuCM360产品页面下载(zip压缩文件)。源代码使用示例代码随附的函数库。图4显示了利用Keil µVision4工具查看时项目中所用的源文件列表。

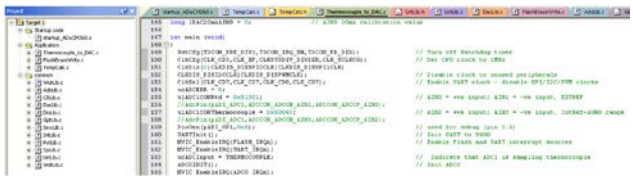


图4. µVision4中查看的源文件

代码的校准部分

可调整编译器#define值(calibrateADC1和calibrateDAC)，以使能或禁用ADC和DAC的校准程序。

要校准ADC或DAC，接口板(USB-SWD/UART)必须连接至J1和PC上的USB端口。可使用“超级终端”等COM端口查看程序来查看校准菜单并逐步执行校准程序。

校准ADC时，源代码会提示用户将零电平和满量程电压连接至AIN2和AIN3。注意，AIN2是正输入端。完成校准程序后，ADC1INTGN和ADC1OF寄存器的新校准值就会存储到内部闪存中。

校准DAC时，应通过精确的电流表连接VLOOP+输出端。DAC校准程序的第一部分校准DAC以设置4 mA输出，第二部分则校准DAC以设置20 mA输出。用于设置4 mA和20 mA输出的DAC代码会存储到闪存中。针对最终的4 mA和20 mA设置在AIN9处测得的电压也会记录下来并存储到闪存中。由于在AIN9处的电压与流经RLOOP的电流线性相关，因此这些值会用于计算DAC的调整因子。这种闭环方案意味着，可以使用片内24位Σ-Δ型ADC进行微调而消除DAC和基于晶体管的电路上的所有线性误差。

UART配置为波特率9600、8数据位、无极性、无流量控制。如果本电路直接与PC相连，则可使用“超级终端”等通信端口查看程序来查看该程序发送给UART的结果，如图5所示。

要输入校准程序所需的字符，请在查看终端中键入所需字符，然后ADuCM360 UART端口就会收到该字符。

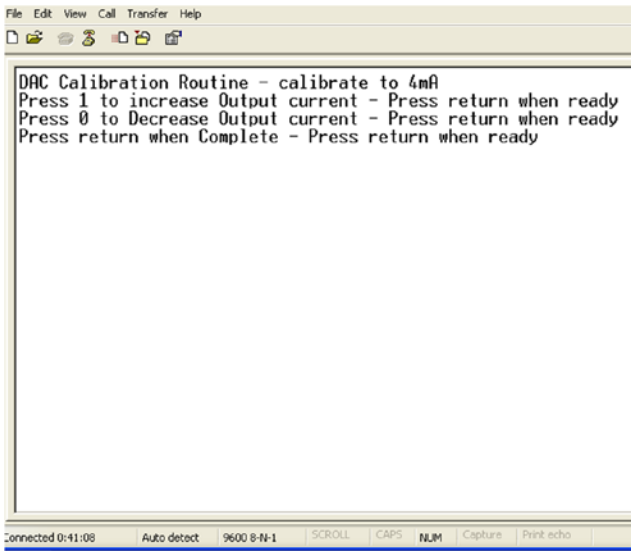


图5. 校准DAC时的“超级终端”输出

代码的温度测量部分

要获得温度读数，应测量热电偶和RTD的温度。RTD温度通过一个查找表转换为其等效热电偶电压(T型热电偶请参见ISE, Inc.的ITS-90表)。将这两个电压相加，便可得到热电偶电压的绝对值。

首先，测量热电偶两条线之间的电压(V1)。测量RTD电压并通过查找表转换为温度，然后再将此温度转换为其等效热电偶电压(V2)。然后，将V1和V2相加，以得出整体热电偶电压，接着将此值转换为最终的温度测量结果。

对热电偶而言，固定数量的电压所对应的温度会存储在一个数组中。其间的温度值利用相邻点的线性插值法计算。

图6显示了使用ADuCM360上的ADC1测量整个热电偶工作范围内的52个热电偶电压时获得的误差。最差情况的总误差小于1°C。

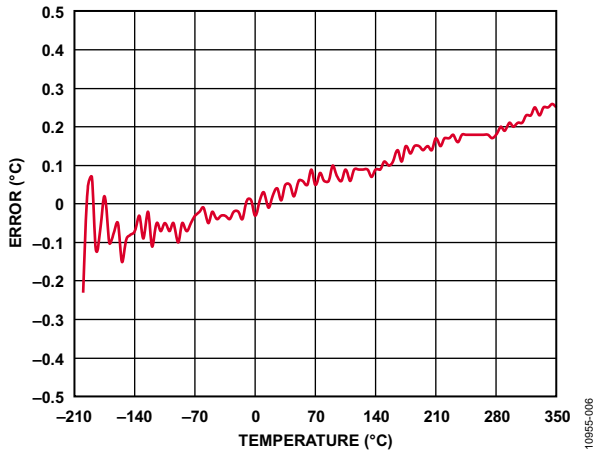


图6. 通过分段线性逼近法利用ADuCM360/ADuCM361所测52个校准点时的误差

RTD温度是运用查找表计算出来的，并且对RTD的运用方式与对热电偶一样。注意，描述RTD温度与电阻关系的多项式与描述热电偶的多项式不同。

有关线性化和实现RTD最佳性能的详细信息，请参考应用笔记AN-0970“利用ADuC706x微控制器实现RTD接口和线性化”。

代码的温度至电流输出部分

测得最终温度后，将DAC输出电压设置为适当的值，以便在RLOOP上产生所需的电流。输入温度范围应该是–200°C至+350°C。代码针对–200°C和+350°C设置的输出电流分别是4 mA和20 mA。代码实施的是闭环方案，如图7所示，其中AIN9上的反馈电压通过ADC0测量，然后此值用于补偿DAC输出设置。**FineTuneDAC(void)**函数执行此项校正。

为获得最佳结果，应在开始该电路的性能测试前校准DAC。

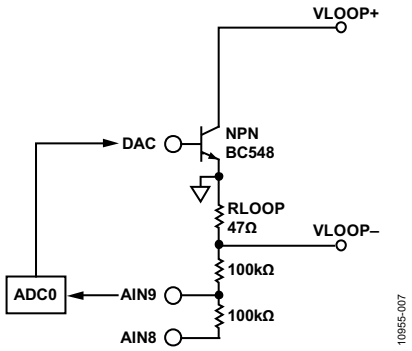


图7. 闭环控制4 mA至20 mA的DAC输出

出于调试目的，以下字符串会在正常工作期间发送至UART(见图8)。

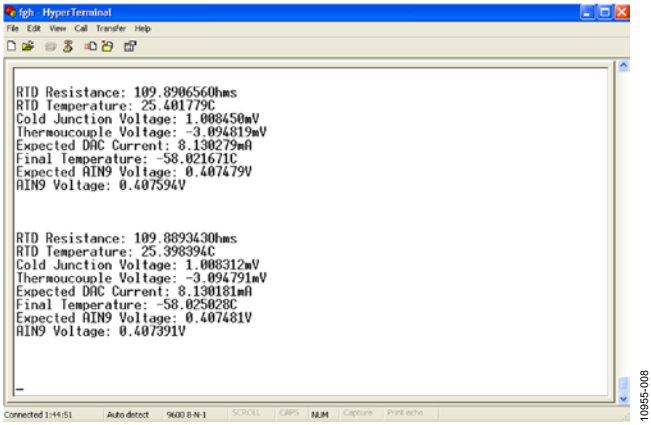


图8. 用于调试的UART字符串

常见变化

对于标准UART至RS-232接口，可以用ADM3202等器件代替FT232R收发器，前者需采用3 V电源供电。对于更宽的温度范围，可以使用不同的热电偶，例如J型热电偶。为使冷结补偿误差最小，可以让一个热敏电阻与实际的冷结接触，而不是将其放在PCB上。

针对冷结温度测量，可以用一个外部数字温度传感器来代替RTD和外部基准电阻。例如，ADT7410可以通过I^2C接口连接到ADuCM360。

有关冷结补偿的更多详情，请参考ADI公司的《传感器信号调理》第7章“温度传感器”。

如果USB连接器与本电路之间需要隔离，则必须增加ADuM3160/ADuM4160隔离器件。

电路评估与测试

电流输出测量

DAC和外部电压电流转换器电路性能测试全都一起完成。

一个电流表与VLOOP+连接串联，如图1所示。所用的电流表为HP 34401A。执行初始校准和使用VDAC输出的闭环控制时的电路性能导致DAC输出电路报告的温度值为0.5°C。借助24位ADC，DAC和外部晶体管电路的非线性误差可以调零。因为温度是一个变化较慢的输入参数，所以此闭环方案非常适合这种应用。图9显示了未采用闭环控制(ADC0没有用于补偿DAC输出)时的理想DAC输出(蓝色)和实际DAC输出。未采用闭环控制时的误差可能会大于10°C。

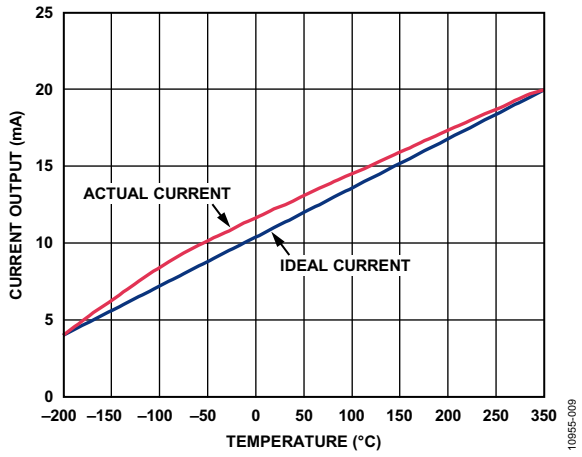


图9. 温度(°C)与输出电流(mA)的关系
(蓝色 = 理想值，开环操作：未补偿DAC输出)

图10显示了按推荐方式采用闭环控制时的相同信息。误差非常微小，与理想值相差不到0.5°C。

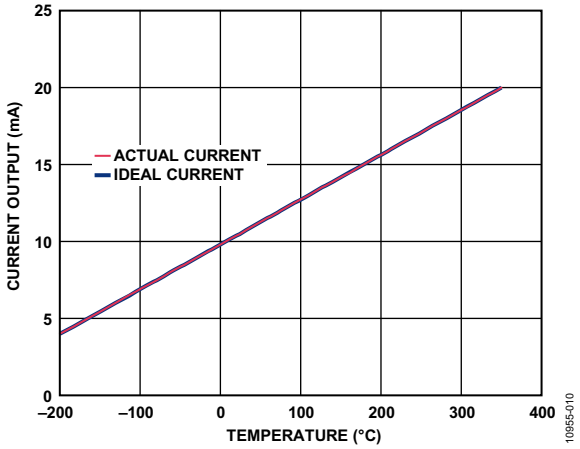


图10. 温度(°C)与输出电流(mA)的关系
(蓝色 = 理想值，闭环操作：通过ADC0测量补偿DAC输出)

热电偶测量测试

基本测试设置如图11所示。热电偶连接至J2。

使用两种方法来评估本电路的性能。首先使用连接到电路板的热电偶来测量冰桶的温度，然后测量沸水的温度。

使用Wavetek 4808多功能校准仪来充分评估误差，如图11所示。这种模式下，校准仪代替热电偶作为电压源。为了评估T型热电偶的整个范围，利用校准仪设置T型热电偶–200°C至+350°C的正负温度范围之间52个点的等效热电偶电压(T型热电偶请参见ISE, Inc.的ITS-90表)。图6显示了测试结果。

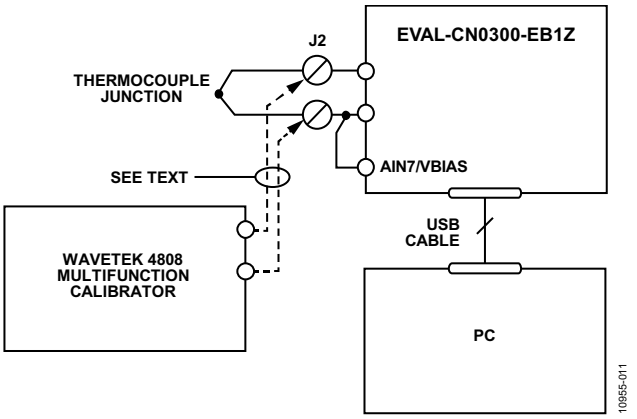


图11. 用于在整个热电偶输出电压范围内校准和测试电路的设置

RTD测量测试

为了评估RTD电路和线性化源代码，以精确的可调电阻源代替了电路板上的RTD。所用的仪器是1433-Z十进制电阻。RTD值的范围是90 Ω至140 Ω，代表−25°C至+114°C的RTD温度范围。

图12显示了RTD测量的测试设置电路，图13则显示了RTD测试的误差结果。

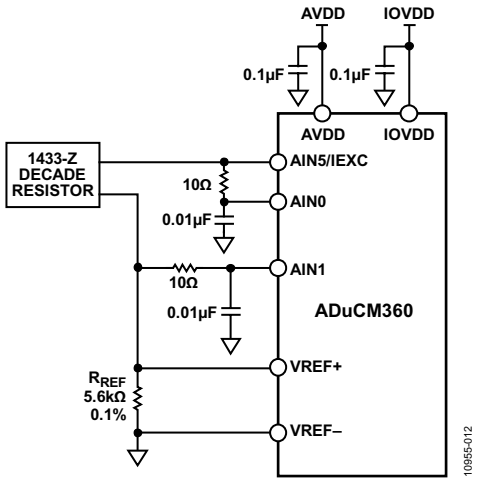


图12. RTD误差测量的测试设置

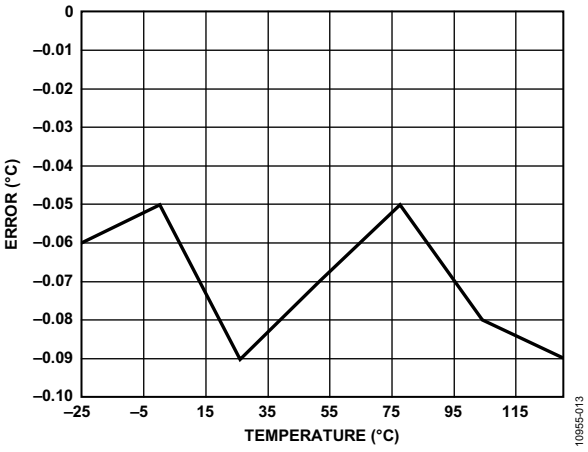


图13. 使用分段线性代码和ADC0测量结果进行RTD测量时的°C误差

电流测量测试

正常工作时，整个电路的功耗通常为2.25 mA。保持在复位状态时，整个电路的功耗不到600 µA。

有关ADuCM360功耗数据的更多详情，请参考应用笔记AN-1111。

了解详情

CN0300 Design Support Package:
http://www.analog.com/CN0300-DesignSupport

ADIsimPower Design Tool.

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 7, "Temperature Sensors."

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 8, "ADCs for Signal Conditioning."

Looney, Mike. *RTD Interfacing and Linearization Using an ADuC706x Microcontroller.* AN-0970 Application Note. Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics.* Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications.* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques.* Analog Devices.

ITS-90 Table for Type T Thermocouple.

数据手册和评估板

ADuCM360/ADuCM361 Data Sheet

ADuCM360/ADuCM361 Evaluation Kit

ADM3202 UART to RS232 Transceiver Data Sheet

ADP120 Data Sheet

ADP1720 Data Sheet

修订历史

2012年10月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10955sc-0-10/12(0)

ANALOG DEVICES

参考电路 CN-0301

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0301.

连接/参考器件	
AD698	通用LVDT信号调理器
AD8615	精密、20 MHz、CMOS、单通道RRIO运算放大器
AD7992	内置I²C兼容接口的双通道、12位ADC，采用10引脚MSOP封装

通用LVDT信号调理电路

评估和设计支持

电路评估板

CN-0301电路评估板(EVAL-CN0301-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完整的无需调节线性可变差分变压器(LVDT)信号调理电路。该电路可精确测量线性位移(位置)。

LVDT是高度可靠的传感器，因为其磁芯能够无摩擦滑动，并且与管内部无接触。因此，LVDT适合用于飞行控制反馈系统、伺服系统中的位置反馈、机床中的自动测量以及其他各种注重长期稳定性的工业和科研机电应用中。

本电路采用AD698 LVDT信号调理器，包含一个正弦波振荡器和一个功率放大器，用于产生驱动原边LVDT的激励信号。AD698还可将副边输出转换为直流电压。AD8615轨到轨放大器缓冲AD698的输出，并驱动低功耗12位逐次逼近型模数转换器(ADC)。系统动态范围为82 dB，带宽为250 Hz，非常适合精密工业位置和计量应用。

采用±15 V电源供电时，系统的信号调理电路功耗仅为15 mA；采用+5 V电源供电时，功耗为3 mA。

本电路笔记讨论LVDT基本操作理论和设计步骤，用于优化图1中带宽给定的电路，包括噪声分析和器件选型方面的考虑。

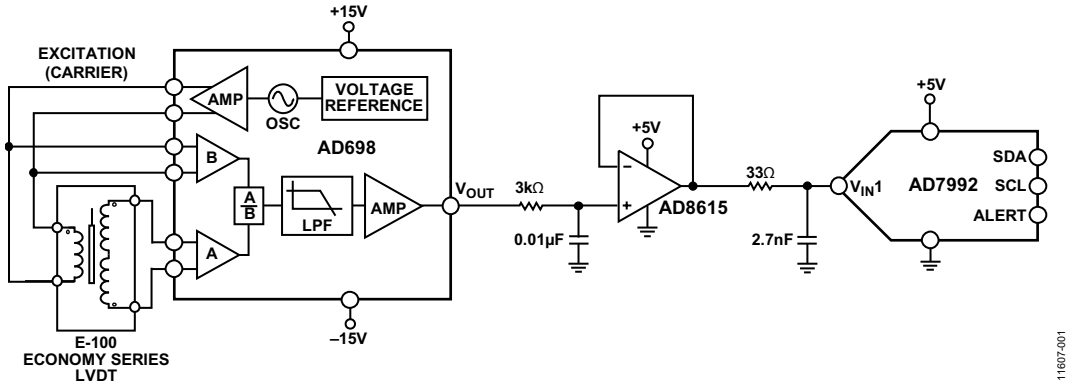


图1. 通用LVDT信号调理电路(原理示意图：未显示所有连接和去耦)

Rev. A

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013–2014 Analog Devices, Inc. All rights reserved.**

电路描述

工作原理

LVDT是绝对位移传感器，可将线性位移或位置从机械参考点(或零点)转换为包含相位(方向)和幅度(距离)信息的比例电信号。移动部件(探头或磁芯杆组件)与变压器之间无需电气接触即可完成LVDT操作。它依赖电磁耦合。由于这个原因，再加上它不采用内置电子电路即可工作，LVDT被广泛用于某些环境下需要具备较长使用寿命和较高可靠性的应用，如军事和航空航天应用。

就本电路而言，采用Measurement Specialties™，Inc.的E-100经济型LVDT传感器系列，与AD698搭配使用。E系列在整个范围内的线性度为±0.5%，适合大多数应用在适中的工作温度环境下使用。

AD698是一款完整的LVDT信号调理子系统。它能够以较高精度和可重复性将LVDT传感器机械位置转换为单极性直流电压。所有电路功能均集成于片内。只要增加几个外部无源元件以设置频率和增益，AD698就能将原始LVDT副边输出转换为一个比例直流信号。

AD698内置一个低失真正弦波振荡器，用来驱动LVDT原边。正弦波频率由单个电容决定，频率范围为20 Hz至20 kHz，幅度范围为2 V RMS至24 V RMS。

LVDT副边输出由两个正弦波组成，用来直接驱动AD698。AD698通过同步解调幅度调制输入(次级，A)和固定输入参考电压(初级、次级求和或固定输入，B)解码LVDT。之前解决方案的一个常见问题是驱动振荡器幅度的任何漂移都直接导致输出的增益误差。AD698计算LVDT输出与其输入激励的比值，抵消任何漂移的影响，从而消除了这些误差。该器件与AD598 LVDT信号调理器不同，它具有不同的电路传递函数，且无需LVDT次级端求和(A + B)与冲程长度保持一致。

AD698的框图见图2。输入由两个独立的同步解调通道组成。B通道监控LVDT的驱动激励。C2对全波整流输出进行过滤，然后将其发给运算电路。除外部提供比较器引脚外，通道A性能完全相同。由于LVDT为空时A通道可能达到0 V输出，因此通常使用初级端电压 B通道)触发A通道的解调器。此外，可能需要相位补偿网络，以便向A通道增加相位超前或滞后，补偿LVDT初级端到次级端的相移。对于半桥电路而言，相移并不重要，且A通道电压足以触发解调器。

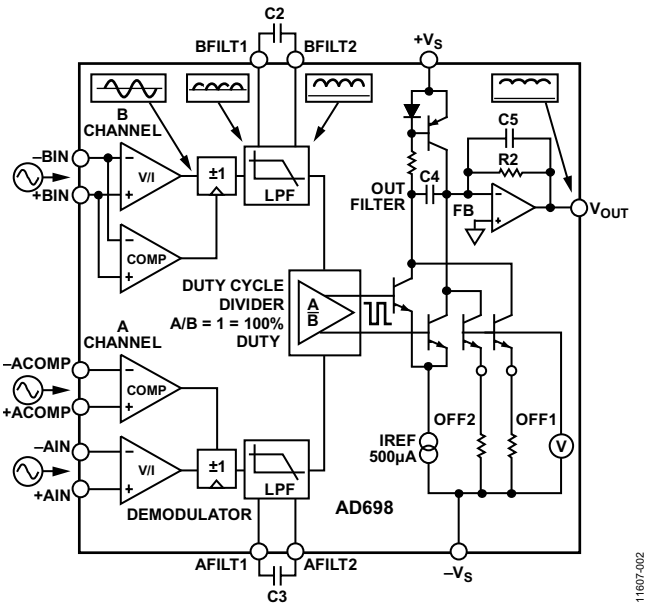


图2. AD698框图

两个通道都完成解调及过滤后，使用一个配备了占空比乘法器的分压电路计算A/B的比值。分压器的输出就是占空比。若A/B等于1，则占空比为100%。(若需要脉冲宽度调制输出，可使用该信号)。占空比驱动电路，调制并过滤与占空比成正比的基准电流。输出放大器调节500 µA基准电流，将其转换为电压。输出传递函数为：

$$V_{OUT} = I_{REF} \times \frac{A}{B} \times R2$$

I_{REF} = 500 µA

器件选择

遵循AD698数据手册中的双电源操作(±15 V)设计程序，将激励频率设为2.5 kHz、系统带宽设为250 Hz、输出电压范围设为0 V至5 V。

AD698内部振荡器通常可产生少量纹波，会传递到输出端。使用无源低通滤波器降低该纹波至要求的水平。

选择电容值以设置系统带宽时，需要作出某些权衡。选择较小的电容值将使系统具有较高的带宽，但会增加输出电压纹波。该纹波可通过增加反馈电阻两端的并联电容值得以抑制(反馈电阻用于设置输出电压电平)，但这样做会增加相位滞后。

AD8615运算放大器缓冲AD698的输出，而AD698可确保以低阻抗源驱动AD7992 ADC(高阻抗源会极大地降低ADC的交流性能)。

低通滤波器位于AD698的输出和AD8615的输入之间，起到两个作用：

- 限制AD8615的输入电流。
- 过滤输出电压纹波。

AD8615的内部保护电路使输入端得以承受高于电源电压的输入电压。这很重要，因为AD698的输出电压能够在±15 V的电源下摆动±11 V。只要输入电流限制在5 mA以内，输入端便可施加更高的电压。这主要是因为AD8615 (1 pA)具有极低的输入偏置电流，因此可使用更大的电阻。使用这些电阻会增加热噪声，导致放大器总输出电压噪声增加。

AD8615是用于缓冲并驱动12位SAR ADC AD7992输入的理想放大器，因为它具有输入过压保护，并且具备输入端和输出端轨到轨摆动能力。

噪声分析

若所有信号调理器件已选定，则必须确定转换信号所需的分辨率。如同大多数的噪声分析一样，只需考虑几个关键参数。噪声源以RSS方式叠加；因此，只需考虑至少高于其它噪声源三至四倍的任何单个噪声源即可。

对于LVDT信号调理电路而言，输出噪声的主要来源是AD698的输出纹波。相比之下，其他噪声源(AD8615的电阻噪声、输入电压噪声和输出电压噪声)要小得多。

当电容值为0.39 µF且反馈电阻两端的并联电容为10 nF(如图3所示)时，AD698的输出电压纹波为0.4 mV rms。请注意，图1中的简化原理图并未显示这些器件以及相关的引脚连接；但详情可参见AD698数据手册。

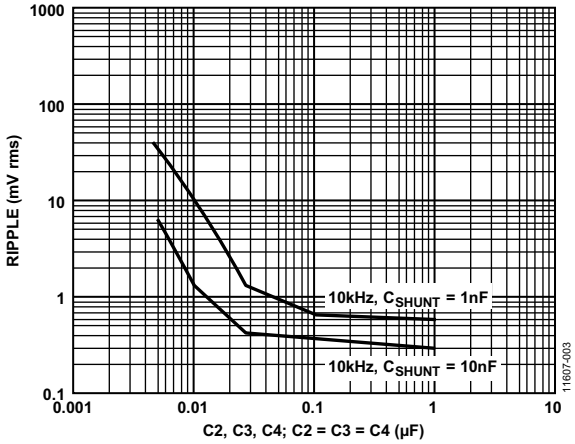


图3. 输出电压纹波与滤波器电容的关系

能够解析出来的最大rms数现在可通过将满量程输出除以总系统rms噪声计算得到。

总RMS数 = 5 V/0.4 mV = 12, 500

有效分辨率可通过以2为底数，对总rms数求对数而获得。

有效分辨率 = $\log_2$(12,500) = 13.6 Bits

从有效分辨率中减去2.7位，即可得到无噪声码分辨率：

无噪声码分辨率 = 有效分辨率 – 2.7位
= 13.6 位 – 2.7 位
= 10.9 位

系统的总输出动态范围可这样计算：将满量程输出信号(5 V)除以总输出均方根噪声(0.4 mV rms)，然后转化为dB，其结果约等于82 dB。

动态范围 = 20 log(5 V/0.4 mV) = 82 dB

AD7992作为此应用的良好备用器件，与3.4 MHz串行时钟配合使用时，具有12位分辨率和每通道188 kSPS的采样速率。

相位滞后/超前补偿

AD698将返回信号与初级端参考振荡器的输入相乘，并通过解调产生输出信号。少量的相移就会导致大量的线性误差，对输出而言就是欠冲。

相位超前网络可补偿E-100系列LVDT中初级到次级的−3°相移。图4显示了两种不同的相位补偿网络。

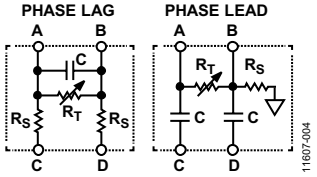


图4. 相位滞后/超前网络

为合适的网络选取元件值时，重要的是需注意R_S和R_T有效地构成了一个电阻分压器，在激励信号达到AD698的±ACOMP输入之前降低其幅度。这表示R_T需比R_S大得多。滞后/超前电路还给激励输出增加负载，因此建议采用较大的电阻值。最终目标是以较小的幅度下降，在AD698的ACOMP输入端达到所需的相位滞后/超前。

根据下列等式可算出相位滞后/超前的量：

$$\text{相位滞后} = \tan^{-1}\left(Hz \times R \times C\right)$$

$$\text{相位超前} = \tan^{-1}\left(\frac{1}{Hz \times R \times C}\right)$$

其中

$$R = \frac{1}{R_S} + \frac{1}{R_S + R_T}$$

Hz = 激励频率

测试结果

使用连接J3的Measurement Specialties，Inc. E-100经济型LVDT，并通过数字示波器监控EVAL-CN0301-SDPZ评估板上AD698 J6的输出，则实际输出纹波为6.6 mV p-p，如图5所示。

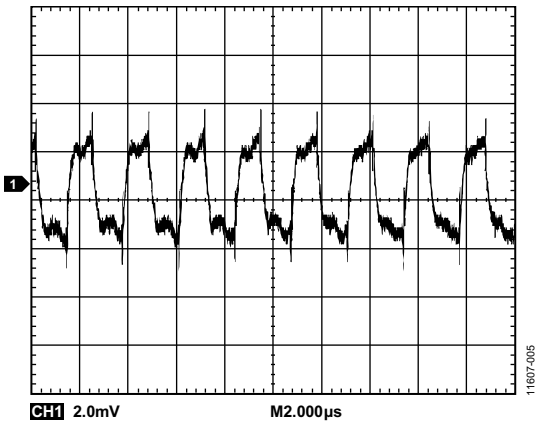


图5. 低通滤波器处理前的输出电压纹波

AD698输出和AD8615输入之间的低通滤波器(3 kΩ、0.01 µF) −3 dB带宽为5.3 kHz，并可将纹波降低至2 mV p-p。

由于低通滤波器位于AD698输出级和AD8615输入级之间，数据便可从EVAL-CN0301-SDPZ评估板收集，如图6所示。

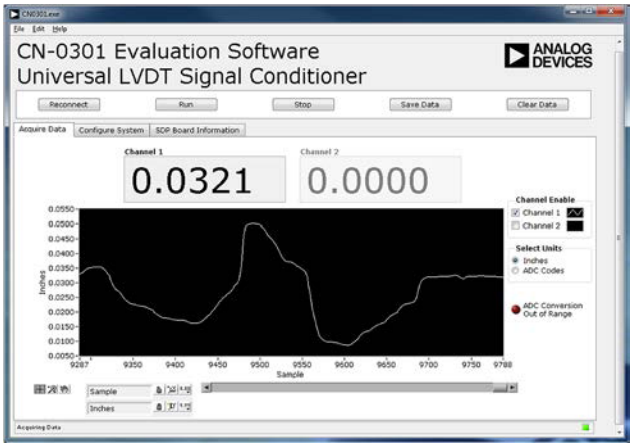


图6. CN-0301评估软件屏幕截图

AD698的纹波衰减至2 mV p-p，并且系统可获得11位无噪声代码分辨率。

有关本电路笔记的完整设计支持包，请参阅http://www.analog.com/CN0301-DesignSupport。

飞行控制表面位置反馈中的应用

在美国，无人驾驶飞行器(UAV)，或称无人驾驶飞机，正在国家安全方面扮演着越来越重要的角色。这些高科技、复杂的高空作业平台受控于数英里外的人员，并且支持多任务。它们含有诸如空中侦察、作战武器平台、战场战区指挥和控制监督或无人空中加油站等功能。

UAV上这种复杂的系统采用无数电子传感器，用于精确控制和反馈。若要控制UAV的高度(俯仰、滚动和偏航)，则需使用执行器对飞行控制表面施加作用力。这些执行器能否对位置实现精确测量对于保持正确的飞行路径非常关键。

用于测量执行器位置的传感器需要满足三个基本标准：精度高、可靠性高和重量轻。由Measurement Specialties，Inc.公司设计的LVDT可满足全部三个属性。

多LVDT同步工作

在许多应用中，将大量LVDT近距离使用，如多计数测量。若这些LVDT以相似的载波频率运行，杂散磁耦合可能导致拍频。产生的拍频可能会影响这些条件下的测量精度。为避免这种情况，所有LVDT均同步工作。

EVAL-CN0301-SDPZ评估板经配置后(采用短路跳线连接跳线JP1、JP2和JP4，并且不连接JP3)，可在两个LVDT之间形成一个主振荡器。每个LVDT原边均以其自身的功率放大器驱动，以便在AD698器件之间共享热负载。

常见变化

选用的器件针对最大5 V的AD698单极性输出优化；但也能用其它组合替换。

其它适用的单电源放大器包括AD8565和AD8601。由于具有输入过压保护以及输入端和输出端的轨到轨摆动能力，这些放大器是AD8615合适的替代品。若需采用双电源工作，则建议使用ADA4638-1或ADA4627-1。

若AD698输出±10 V双极性信号，则建议使用AD7321。AD7321是一款双通道、双极性输入、12位ADC，支持高达±10 V的真正双极性模拟输入信号。

电路评估与测试

本电路使用EVAL-CN0301-SDPZ电路板和EVAL-SDP-CB1Z SDP-B系统演示平台控制器板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0301-SDPZ包含待评估电路；EVAL-SDP-CB1Z (SDP-B)与CN-0301评估软件一起使用，可从EVAL-CN0301-SDPZ获取数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP(32位)、Windows Vista®或Windows® 7 PC
- EVAL-CN0301-SDPZ电路板
- EVAL-SDP-CB1Z SDP-B转接板
- CN-0301评估软件
- EVAL-CFTL-6V-PWRZ直流电源或同等6 V/1 A台式电源
- Measurement Specialties，Inc.，E-100经济型LVDT (EVAL-CFTL-LVDT)

开始使用

将CN-0301评估软件放进PC的光盘驱动器，加载评估软件。打开**我的电脑**，找到包含评估软件的驱动器。

功能框图

电路框图见图1，完整的电路原理图见**EVAL-CN0301-SDPZ-PADSSchematic.pdf**文件。PDF文件位于CN-0301设计支持包中。

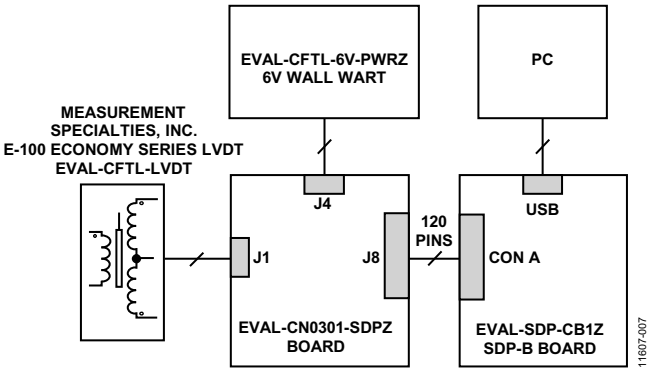


图7. 测试设置框图

设置

将EVAL-CN0301-SDPZ上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP-B)上的**CON A**连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个6 V电源连接到电路板上的+6 V和GND引脚。如果有6 V壁式电源适配器，可将其连接到板上的管式连接器，代替6 V电源。将EVAL-SDP-CB1Z附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到EVAL-SDP-CB1Z上的微型USB连接器。

测试

为连接到EVAL-CN0301-SDPZ的6 V电源(或壁式电源适配器)通电。启动评估软件，并通过USB电缆将PC连接到EVAL-SDP-CB1Z上的微型USB连接器。

一旦USB通信建立，EVAL-SDP-CB1Z就可用来发送、接收、采集来自EVAL-CN0301-SDPZ的并行数据。

图8显示EVAL-CN0301-SDPZ连接EVAL-SDP-CB1Z的照片。有关EVAL-SDP-CB1Z的信息，请参阅UG-277用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0301软件用户指南。

针对原型开发的连接

EVAL-CN0301-SDPZ针对EVAL-SDP-CB1Z而设计；但任意微处理器均可与AD7992的I²C双线式串行接口实现连接。为使另一个控制器能与EVAL-CN0301-SDPZ一同使用，第三方必须开发相应的软件。

目前已有一些转接板能实现与Altera或Xilinx现场可编程门阵列(FPGAs)的接口。利用Nios驱动器，Altera的BeMicro SDK板能配合BeMicro SDK/SDP转接板一同使用。任何集成FMC连接器的Xilinx评估板均可与FMC-SDP转接板一同使用。

EVAL-CN0301-SDPZ还兼容Digilent、Imod接口规格。

系统照片如图8所示。

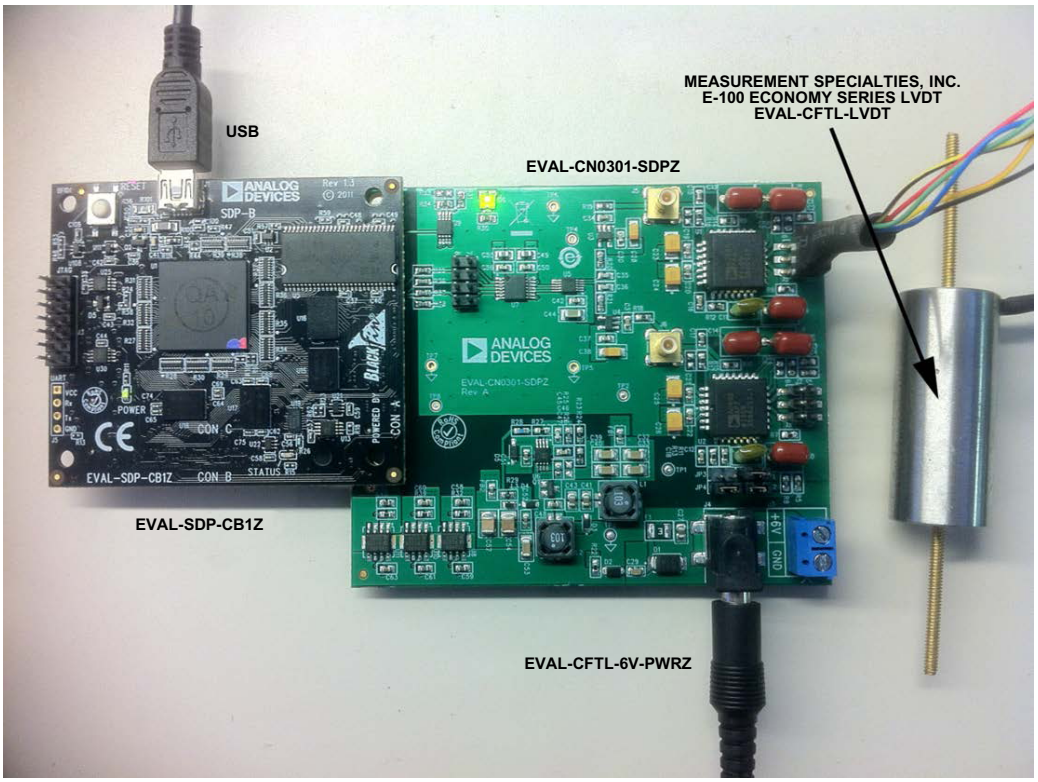


图8. 连接到EVAL-SDP-CB1Z (SDP-B)板的EVAL-CN0301-SDPZ板，以及Measurement Specialties，Inc. E-100经济型LVDT

了解详情

CN-0301 Design Support Package:
http://www.analog.com/CN0301-DesignSupport

SDP-B User Guide

Ardizzoni, John. A Practical Guide to High-Speed Printed-Circuit-Board Layout. Analog Dialogue 39-09, September 2005.

MT-004 Tutorial, The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-068 Tutorial, *Difference and Current Sense Amplifiers*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

AN-1106 Application Note, *An Improved Topology for Creating Split Rails from a Single Input Voltage*, Analog Devices.

E-100 Economy Series LVDT, Measurement Specialties, Inc.

The LVDT: construction and principle of operation, Technical Paper, Measurement Specialties, Inc., 1000 Lucas Way, Hampton, VA 23666.

Subminiature LVDTs Provide Accurate Flight Control Surface Position Feedback on UAVs, Application Note, Measurement Specialties, Inc., 1000 Lucas Way, Hampton, VA 23666.

数据手册和评估板

CN-0301 Circuit Evaluation Board (EVAL-CN0301-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD698 Data Sheet

AD7992 Data Sheet

AD8615 Data Sheet

ADP1613 Data Sheet

ADP7104 Data Sheet

修订历史

2014年3月—修订版0至修订版A

更改多LVDT同步工作部分 5

2013年5月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2013–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11607sc-0-3/14(A)

ANALOG DEVICES

参考电路 CN-0302

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0302.

连接/参考器件	
ADF4159	13 GHz小数N分频频率合成器
AD8065	高性能145 MHz FastFET™运算放大器

RF至13 GHz超快速建立PLL

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

ADIsimPLL仿真文件

电路功能与优势

图1所示PLL电路采用13 GHz小数N分频频率合成器、宽带有源环路滤波器和VCO，5°以内的200 MHz跳频相位建立时间短于5 µs。

采用带宽为2.4 MHz的有源环路滤波器获得该性能。 由于ADF4159鉴频鉴相器(PFD)最大频率为110 MHz，并且AD8065运算放大器具有145 MHz的高增益带宽积，因此可获得该宽带宽环路滤波器性能。

有源滤波器中使用的AD8065运算放大器能够采用24 V电源电压工作，允许控制调谐电压为0 V至18 V的大多数宽带VCO。

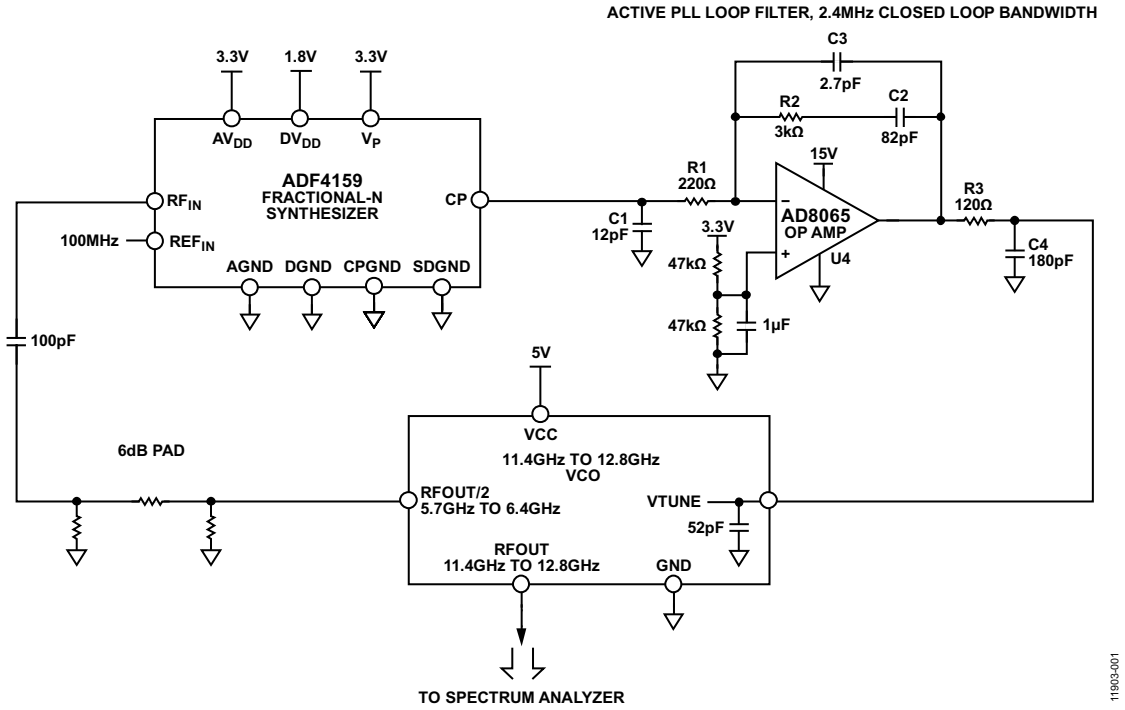


图1. ADF4159、有源环路滤波器AD8065以及11.4 GHz至12.8 GHz VCO的功能框图
(原理示意图： 未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路描述

在PLL和VCO频率合成系统中，获得低于5 µs的频率和相位建立时间需极宽的环路带宽。环路带宽(LBW)定义控制环路的速度。更宽的LBW允许更快的建立时间，但会牺牲相位噪声和杂散信号的衰减能力。

图1所示电路将ADF4159锁定至12 GHz VCO (MACOM MAOC-009269)的RF_{OUT}/2信号(~6 GHz)。然而，具有RF_{OUT}/2信号且最高为24 GHz的VCO可配合ADF4159使用，因为它支持的最高RF输入为13 GHz。

ADF4159小数N分频频率合成器

在小数N分频架构PLL中，来自Σ-Δ调制器(SDM)的噪声在PFD频率(f_{PFD})的一半处达到峰值。例如，如果小数N分频PLL的PFD频率为32 MHz，则未经滤波的SDM噪声在16 MHz处达到峰值。SDM噪声使环路不稳定，导致PLL无法锁定。图2显示此条件下的仿真相位噪声曲线。

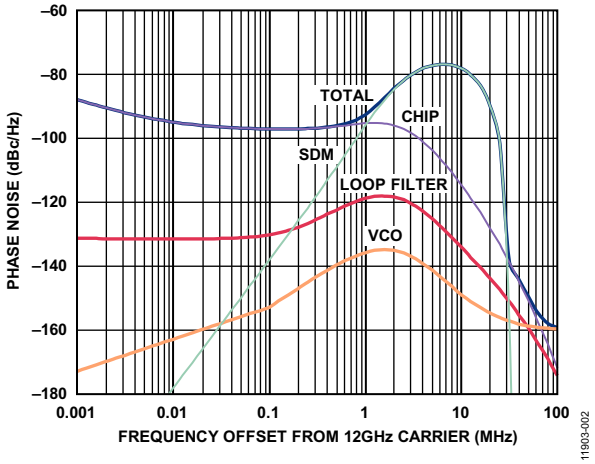


图2. 12 GHz输出时的相位噪声曲线(f_{PFD} = 32 MHz, LBW = 2.4 MHz)

ADF4159的最大PFD频率为110 MHz。这表示未经滤波的SDM噪声将在55 MHz处达到峰值。图3显示PFD频率为110 MHz时的相位噪声曲线。SDM噪声出现在距离载波较大的偏移处，因此采用环路滤波器可将其滤除。

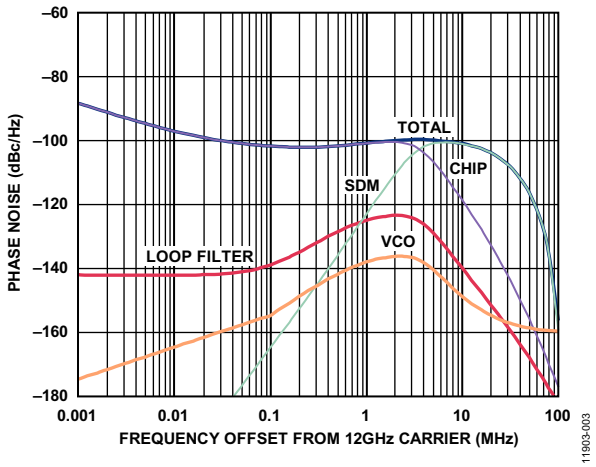


图3. 12 GHz输出时的相位噪声曲线(f_{PFD} = 110 MHz, LBW = 2.4 MHz)

ADF4159较高的最大PFD频率同样很重要，因为建议将LBW保持在1/10 PFD频率以下，以保证稳定性。

ADF4159的最大RF输入频率为13 GHz。在该电路配置中，ADF4159实际上由VCO RF_{OUT}/2信号驱动。这表示当VCO主要输出12 GHz时，ADF4159实际上锁定在6 GHz。

该配置意味着可以使用24 GHz VCO，从而12 GHz的RF_{OUT}/2信号反馈回ADF4159。评估板的尺寸可支持各种32引脚5 mm × 5 mm LFCSP VCO。

ADF4159内部电荷泵的电源电压为3.3 V。然而，很多宽带VCO要求具有最高18 V的调谐电压。为了满足这一要求，需要使用有源环路滤波器。有源滤波器将ADF4159的输出调谐范围与运算放大器的增益相乘。更多详情，请参见本电路笔记的AD8065部分。

ADF4159支持可编程电荷泵电流特性。该特性允许用户轻松修改环路滤波器的动态特性而无需改变物理元器件。在本电路的2.5 mA电荷泵电流下，LBW设计为2.4 MHz。可以降低电荷泵电流，从而可在不对环路滤波器元件做出物理改变的情况下降低LBW。

该电路的ADIsimPLL仿真请参见CN0302设计支持包(http://www.analog.com/CN0302-DesignSupport)。

使用AD8065的有源滤波器

AD8065运算放大器电源电压范围为24 V，增益带宽积(GBP)约为145 MHz，并具有低噪声(7 nV/√Hz)特性。 该特性使其成为有源滤波器的理想选择。

对于大多数PLL应用而言，建议相位裕量采用45°至55°，以保持稳定的环路，并在最大程度上缩短建立时间。 在有源环路滤波器中(比如环路滤波器中存在运算放大器)，则在运算放大器的单位增益频率(或增益带宽积)处会产生额外的极点。这一额外极点会引入更多相位滞后，因此在不同极点频率下可能会出现环路不稳定现象。

表1. 相位滞后作为GBP的函数： LBW比

GBP/LBW比	额外相位迟滞(°)
5(如GBW = 1 MHz，LBW = 200 kHz)	11.3
10	5.7
20	2.9

GBP与LBW之比越高，相位迟滞越低。例如，表1显示若GBP/LBW的比值为10将使相位裕量下降5.7°。若GBP/LBW比值过低，则相位裕量同样会变得很低，使环路不稳定。

本电路采用2.4 MHz LBW，因此AD8065 145 MHz GBP的相位迟滞几乎可以忽略不计(GBP/LBW = 60)。

与OP184有源滤波器进行比较

OP184是一款有源滤波器PLL应用中常用的运算放大器。然而，OP184不适合用于极宽LBW的应用，因为其GBP为4 MHz。对相位裕量进行优化后，OP184便可用于宽LBW应用，但OP184终将限制最大LBW。

有源滤波器中的运算放大器配置为反相模式，因此ADF4159采用鉴相器的负极性编程。反相配置比较容易实现，因为运算放大器正输入能以固定电压偏置，不随运算放大器输出改变而变化，而在同相配置中运算放大器输出会改变。

AD8065还可用作缓冲器，降低VCO的输入电容。对于2.4 MHz LBW无源滤波器，VCO输入端与滤波器最后一个电容的组合电容值必须为1.5 pF左右。但是，VCO单独测得的输入电容为52 pF。

对于环路滤波器电容，建议采用C0G/NP0陶瓷电容(比标准电容具有更快的放电时间)，以最大程度缩短相位建立时间。

该电路要求具有出色的布局、接地和去耦技术，如教程MT-031和MT-101所述。 可在CN-0302设计支持包(www.analog.com/CN0302-DesignSupport)中找到完整的原理图、布局文件和物料清单。

测试结果

电路的测量相位噪声如图4所示。200 MHz跳频的频率和相位建立时间分别如图5和图6所示。

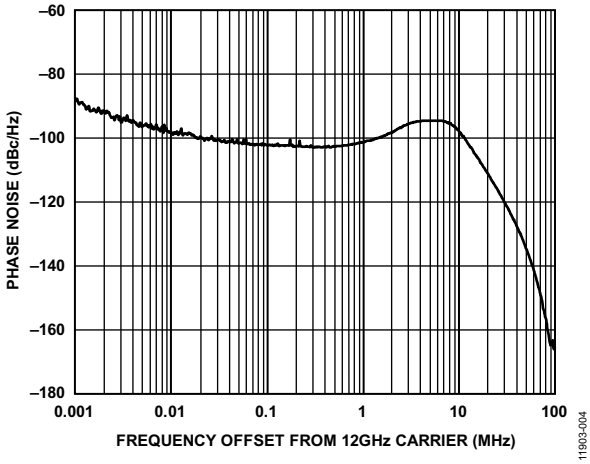


图4. 12.002 GHz时的相位噪声(LBW = 2.4 MHz)

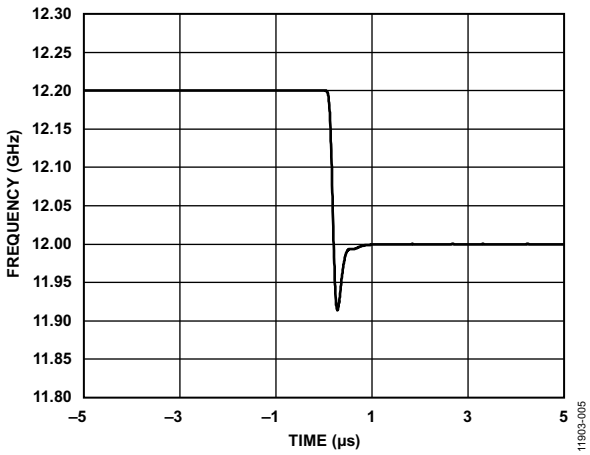


图5. 200 MHz跳频建立时间(12.2 GHz至12.0 GHz)

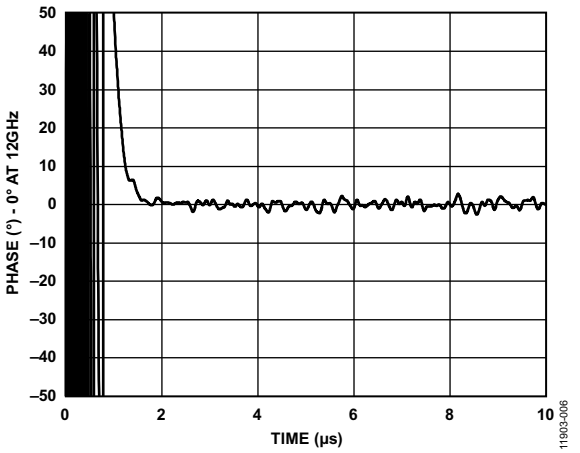


图6. 200 MHz相位建立时间(12.2 GHz至12.0 GHz)

电路评估与测试

2.4 MHz有源滤波器PCB修改

使用AD8065而非OP184，为实现2.4 MHz有源滤波器而需要对标准EV-ADF4159EB1Z所做的修改如下所示：

- 以AD8065ARZ代替U4(8引脚SOIC)
- 以220 Ω、1%、0603代替R1
- 以3 kΩ、1%、0603代替R2
- 以120 Ω、1%、0603代替R3
- 以12 pF、10%、0603代替C1
- 以82 pF、10%、0603代替C2
- 以2.7 pF、5%、0603代替C3
- 保持C4、180 pF不变

设备要求

- 针对AD8065运算放大器和2.4 MHz LBW滤波器元件修改的EV-ADF4159EB1Z评估板
- ADF4159评估软件
- 运行Windows®的PC，带USB端口
- +15 V电源
- +5.5 V电源
- 频谱分析仪：R&S:FSUP26、FSQ26、FSW26、Agilent E5052B或同等设备。

测试设置功能框图

测试设置的功能框图如图7所示，该设置的照片如图8所示。有关运行测试和设置软件的详情，请参见用户指南UG-383。

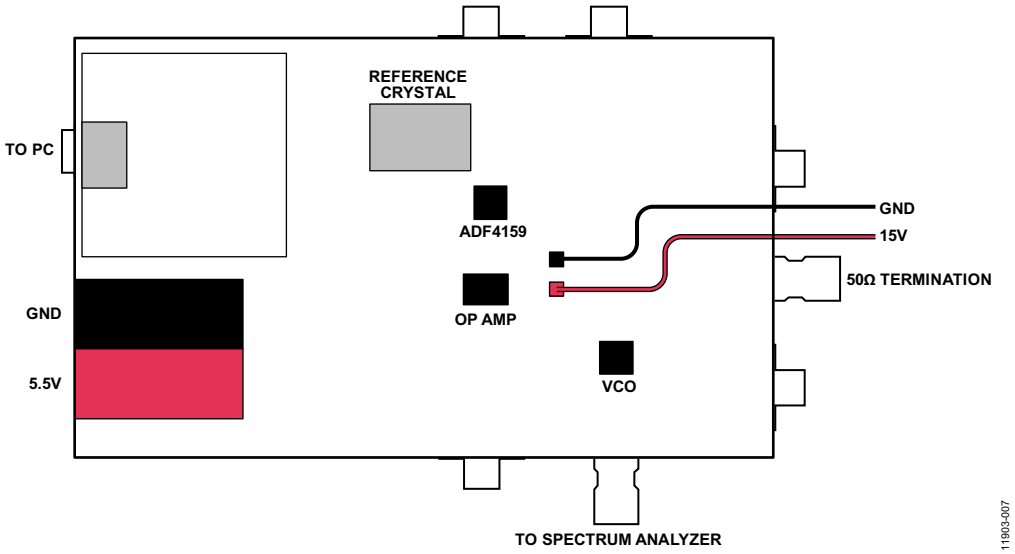


图7. 测试设置功能框图

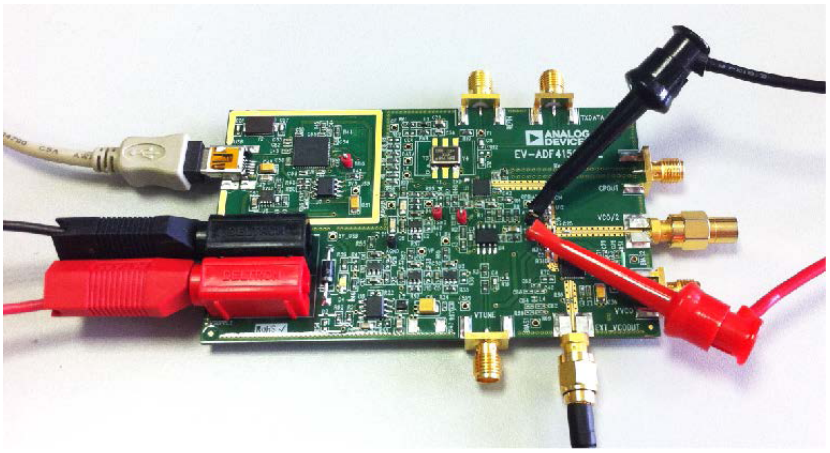


图8. EV-ADF4159EB1Z板和测试设置的照片(显示外部连接)

Learn More

CN-0302 Design Support Package:
http://www.analog.com/CN0302-DesignSupport

ADIsimPLL Design Tool

AN-30 Application Note, Ask the Application Engineer—PLL Synthesizers, Analog Devices

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-086 Tutorial, *Fundamentals of Phase Locked Loops (PLLs)*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

UG-383: Evaluating the ADF4159 Frequency Synthesizer for Phase-Locked Loops

Data Sheets and Evaluation Boards

ADF4159 Data Sheet and Evaluation Board

AD8065 Data Sheet

REVISION HISTORY

10/13—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11903-0-10/13(0)

ANALOG DEVICES

参考电路 CN-0303

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0303.

连接/参考器件	
ADXL001	高精度、±70 g、±250 g、±500 g 单轴加速度计
AD8606	精密、低噪声、CMOS、轨到轨输入/输出、双封装运算放大器
AD7476	2.35 V至5.25 V、低功耗、单通道、1 MSPS、12位ADC

带频率响应补偿的MEMS振动分析仪

评估和设计支持

电路评估板

CN-0303电路评估板(EVAL-CN303-SDPZ)
包含ADXL001评估板(EVAL-ADXL001-70Z)和用于连接的扁平电缆
系统演示平台(EVAL-SDP-CS1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款高线性度、低噪声、宽带宽振动检测解决方案。该方案适用于要求具有宽动态范围(±70 g、±250 g或±500 g)以及平坦频率响应(从直流到22 kHz)的应用。

该电路提供适合进行轴承分析、引擎监控以及振动检测的低功耗解决方案。

享有ADI专利的第五代*i*MEMs®工艺让ADXL001加速度计拥有从±70 g扩展至±500 g的扩展动态范围，且带宽为22 kHz。

AD8606是一款精密、低噪声、双通道运算放大器，用于创建模拟双二阶滤波器，可使加速度计的输出频率响应较为平和。

ADXL001输出电压经低功耗、单通道12位SAR ADC AD7476转换为数字字。

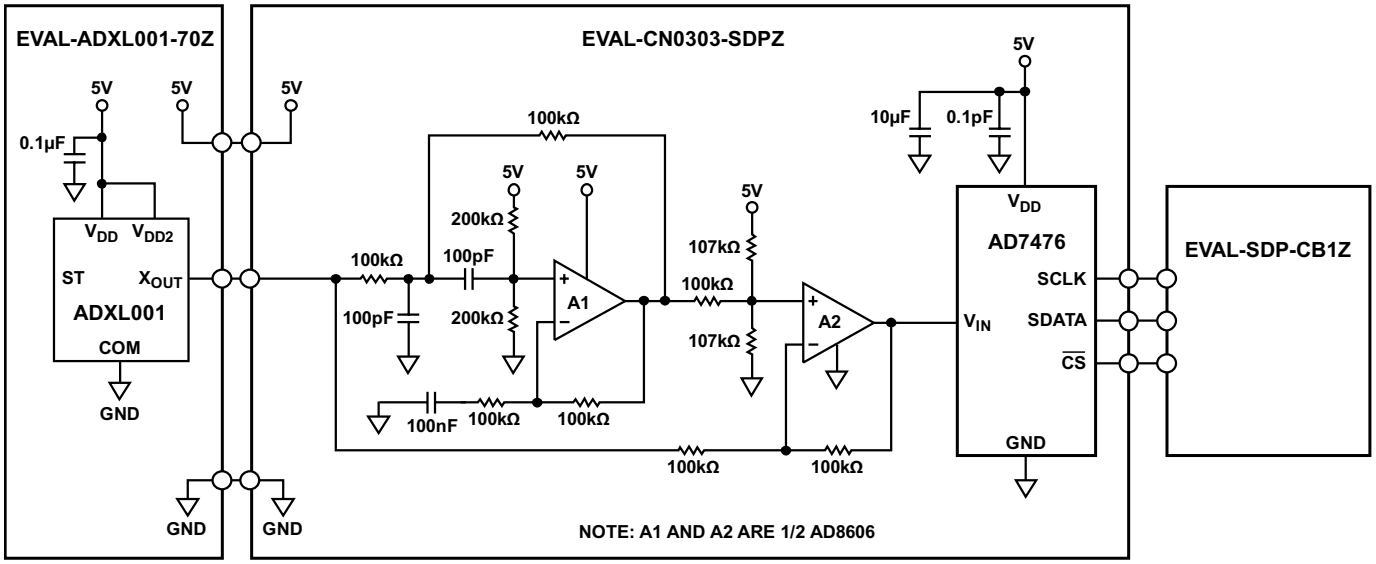


图1. 单轴振动分析系统(原理示意图：未显示去耦和所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路描述

加速度计输出特性

ADXL001经测试的额定电源电压为3.3 V和5 V。虽然该器件可采用3 V至6 V范围内的任意电源电压工作，但采用5 V电源可获得最优整体性能。

输出电压灵敏度与电源电压成比例。采用3.3 V电源时，标称输出灵敏度为16 mV/g。采用5 V电源时，灵敏度为24.2 mV/g。

0 *g*输出电平亦为比例电平，标称值为$V_{DD}/2$。

只要1 MHz内部时钟频率上不存在噪声，ADXL001就只需要一个0.1 µF去耦电容。如果需要，可以包含较大的大容量电容(1 µF至10 µF)或氧化铁磁珠。

加速度计物理操作

ADXL001采用绝缘硅片(SOI) MEMS技术制造，具有机械耦合但电气隔离的差分检测单元。图2显示其中一个差分传感器单元模块的简化图。每个传感器模块均集成数个差分电容单元。每一单元都以器件层上的固定板以及传感器框架上的活动板组成。传感器框架移位将改变差分电容。片内电路测量电容变化，并将其转换为输出电压。

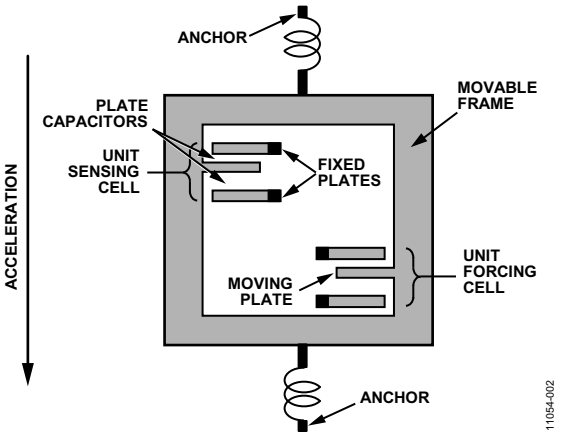


图2. 传感器加速时的简化试图

SOI器件层的传感器经过微加工处理。沟道隔离用于对差分检测元件进行电气隔离但机械耦合处理。单晶硅弹簧悬挂于晶圆处理结构之上，提供加速度的力量阻力。

ADXL001是一款x轴加速度和振动检测器件，向引脚8标记处振动时，产生趋正输出电压，如图3所示。

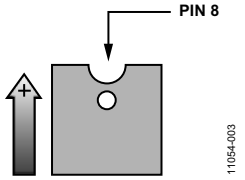


图3. ADXL001 X_{OUT}电压随正X轴方向的加速度增加而增加

与ADC接口

如需数字化加速度信息，加速度计输出电压范围必须位于ADC输入电压范围内。AD7476输入电压范围为0 V至V_{DD} (5 V)。ADXL001输出电压范围为0.2 V至V_S – 0.2 V (4.8 V)。任何加速度计测得的加速度将根据该信息进行数字化，无需额外的放大器或缓冲器。

由于AD7476的V_{DD}电源用作ADC基准电压源，因此无需使用外部基准电压源。此外，整个电路与电源成比例，因为同一个V_{DD}还用来驱动ADXL001。

频率响应

加速度计的频率响应是系统中最重要的特性，显示在图4中。当信号频率超过2 kHz至3 kHz左右时，加速度计中的增益会增加。波束为谐振频率时(22 kHz)，器件的输出电压大致存在7 dB (×2.24)峰化。该峰化对加速度计的输出电压具有极大的影响。

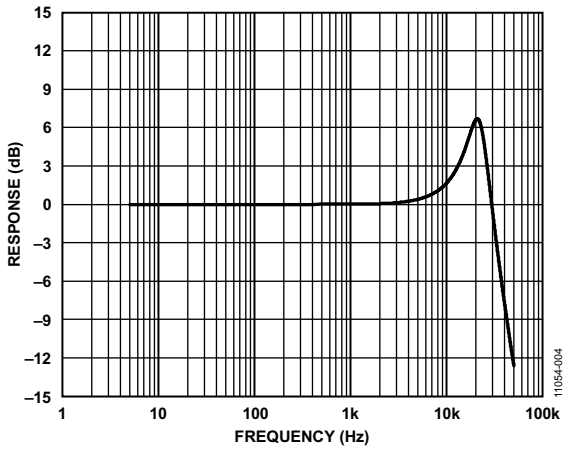


图4. ADXL001频率响应

10 kHz时，考虑使用20 g加速度。假定0 g输出电压为2.5 V，且灵敏度为24.2 mV/g，则预计输出电压为：

$$2.5\ V + (0.0242 \times 20) = 2.984\ V$$

但是，该电压会伴随约2 dB的峰化而增加，使实际输出电压为：

$$2\ dB = 20 \log_{10} (V_{OUT} / 2.984\ V)$$

$$V_{OUT} = 3.757\ V$$

预计输出电压和实际输出电压之差会产生巨大误差：

误差 = 3.757 V – 2.984 V = 0.773 V

校正此误差以保证精度很重要，并且专门设计了模拟双二阶滤波器对该误差进行校正。实现该滤波器的详情在下文“滤波器设计”部分予以讨论。

加速度计范围缩小

必须注意，随着加速度计的频率响应出现峰化，器件的可用加速度范围随之缩小。20 kHz时，考虑使用70 g加速度。预计输出电压为：

2.5 V + (24.2mV/g × 70 g) = 4.194 V

具有~7dB峰化效应：

7 dB = 20 $\log_{10}$ (V_{OUT} /4.194V)

V_{OUT} = 9.389 V

由于ADXL001供电轨为5 V，输出将限制为大约+0.2 V和+4.8 V。因此，可测量的最大g值将取决于振动频率。

必须允许±0.5 V的额外裕量，因为0 g失调电压会有所变化。振动频率低于2 kHz左右时，0 g失调振动将最大可用输出电压范围限制为±1.8 V，即相当于大约±70 g。

随着振动频率从大约2 kHz增加至22 kHz，输出达到饱和之前允许的最大g值以7 dB (×2.24)步进逐步下降至±31 g。只要最大g值低于±31 g，在22 kHz范围内滤波器便具有平坦的频率响应，而无饱和或信息丢失。

滤波器设计

为了补偿加速度计频率响应的增益峰化，使用了一个模拟双四通道陷波滤波器。品质因数(Q = 2.5)以及波束的谐振频率(22 kHz)均可在ADXL001数据手册的规格表中找到。

通过创建22 kHz时峰值约为−7 dB的陷波滤波器，加速度计的频率响应可变得较为平坦，使得更高频率下的振动测量更为简单。图5显示滤波器、加速度计和整个信号链的频率响应。使用正弦波作为EVAL-CN0303-SDPZ板的输入，仿真加速度计输出，并获取数据。

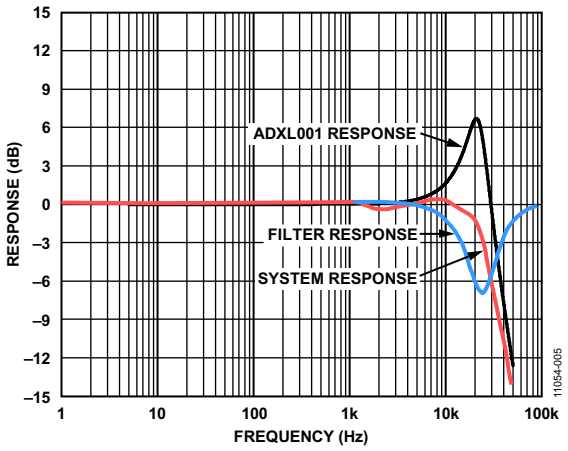


图5. ADXL001频率响应、滤波器频率响应和系统频率响应

陷波滤波器的设计参考《无源和有源网络分析与频率合成》中的示例电路，并对其进行了修改。该书作者为Aram Budak，出版于1991年10月(ISBN-13：该补偿器的传递函数为前文得出的传递函数之反函数。Multisim™电路设计套件用于仿真并验证陷波滤波器的传递函数。滤波器参数指定为Q = 2.5，中心频率 = 22 kHz，陷波深度 = 7 dB。

测试结果

执行两个基本测试，验证系统性能。首先，使用信号发生器驱动恒定幅度的可变频率正弦波，输入滤波器。假定模拟滤波器的频率响应如图5所示，测量输入和输出电压，绘出20 $\log_{10}$(V_{OUT}/V_{IN})图形。

其次，验证整个信号链的频率响应，确保设计的性能。为了更加精确地验证系统频率响应，使用信号发生器仿真ADXL001的输出。

出于测试目的，仿真5 g加速度信号，并在50 kHz频率范围内将其驱动至滤波器。若ADXL001在敏感轴上承受±5 g正弦加速度，则将会输出相应的交流电压：

±5 g × 0.0242V/g = ±0.121 V

该电压于0 g输出条件下置中，即2.5 V。

信号发生器将该电压驱动至滤波器。使用示波器测量滤波器的峰值输出电压。该电压将转换为g值(g除以灵敏度)，并与初始输入加速度进行比较。绘出20$\log_{10}$ (V_{OUT}/V_{IN})图形，即系统的频率响应图。

针对加速度计频率响应中的峰化，调节信号发生器的输出电压非常重要。对于10 kHz频率，信号发生器的输出电压必须增加约1.8 dB，以便精确表示加速度计在5 g加速度情况下的输出电压。

图5显示移除加速度计频率响应中较大峰值后的结果。−3 dB带宽约为23 kHz。由于加速度计频率响应的峰值与滤波器响应中陷波的微小对准误差，在造成滚降前，可在通带中即时发现少量纹波。

采用Wavetek的81系列脉冲/函数发生器产生2 kHz正弦波，并直接与滤波器输入相连。图6为CN0303评估软件显示AD7476 ADC数据转换并对数据绘图的屏幕截图。采样速率为1 MSPS。

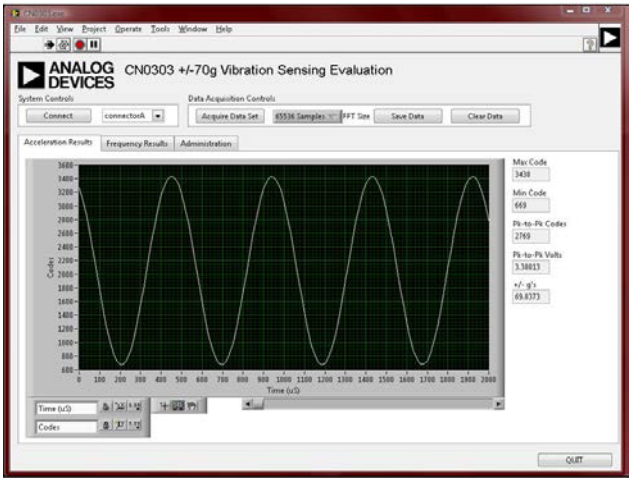


图6. CN0303评估软件以1 MSPS采样速率数字化2 kHz正弦波的屏幕截图

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本系统的PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局和接地的详细论述，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。

EVAL-ADXL001-70Z板通过柔性扁平电缆连接EVAL-CN0303-SDPZ电路板。这样可让用户将EVAL-CN0303-SDPZ与可能导致电路板损坏的任何振动相隔离(由机械应力造成)，同时允许用户将ADXL001直接放置在振动源。

ADXL001的电源采用0.1 µF电容去耦，以便有效抑制噪声，减少纹波。电容应尽可能靠近该器件放置。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。时钟和其它快速开关的数字信号应通过数字地将其与电路板上的其它器件屏蔽开。

有关本电路笔记的完整设计支持包，请参阅www.analog.com/CN0303-DesignSupport。



图7. EVAL-CN0303-SDPZ照片

常见变化

如需获得更为复杂的振动检测解决方案，可使用双轴(ADXL2xx系列)或三轴(ADXL3xx系列)加速度计代替ADXL001。通过在第二或第三个空间维度测量加速度，用户可编写自定义软件，实现更为精确复杂的振动检测系统。

电路评估与测试

本电路使用EVAL-SDP-CB1Z系统演示平台(SDP)评估板和EVAL-CN0303-SDPZ电路板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。

本电路还使用了EVAL-ADXL001-70Z评估板(随EVAL-CN0303-SDPZ板提供)。该PCB的输出连接器(P1)必须通过提供的扁平电缆连接EVAL-CN0303-SDPZ PCB的输入连接器(J6)。

EVAL-CN0303-SDPZ板包含待评估电路，如本笔记所述。EVAL-SDP-CB1Z评估板与CN0303评估软件一同使用，捕获EVAL-CN0303-SDPZ电路板的数据。EVAL-ADXL001-70Z板集成ADXL001 IC。

设备要求

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC
- EVAL-CN0303-SDPZ评估板
- EVAL-ADXL001-70Z评估板和扁平电缆(随EVAL-CN0303-SDPZ板提供)
- EVAL-SDP-CB1Z评估板
- CN0303评估软件
- 电源： +6.0 V或+6.0 V壁式电源适配器
- 函数发生器(Wavetek 81或同等设备)，需要时用以产生ADXL001输出仿真信号

开始使用

将CN0303评估软件光盘放进PC的光盘驱动器，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图8显示测试设置的功能框图。信号发生器用于仿真ADXL001输出。EVAL-ADXL001-70Z板的5引脚连接头(P1)可通过扁平电缆连接EVAL-CN0303-SDPZ板的5引脚连接头(J6)，测量实际振动。

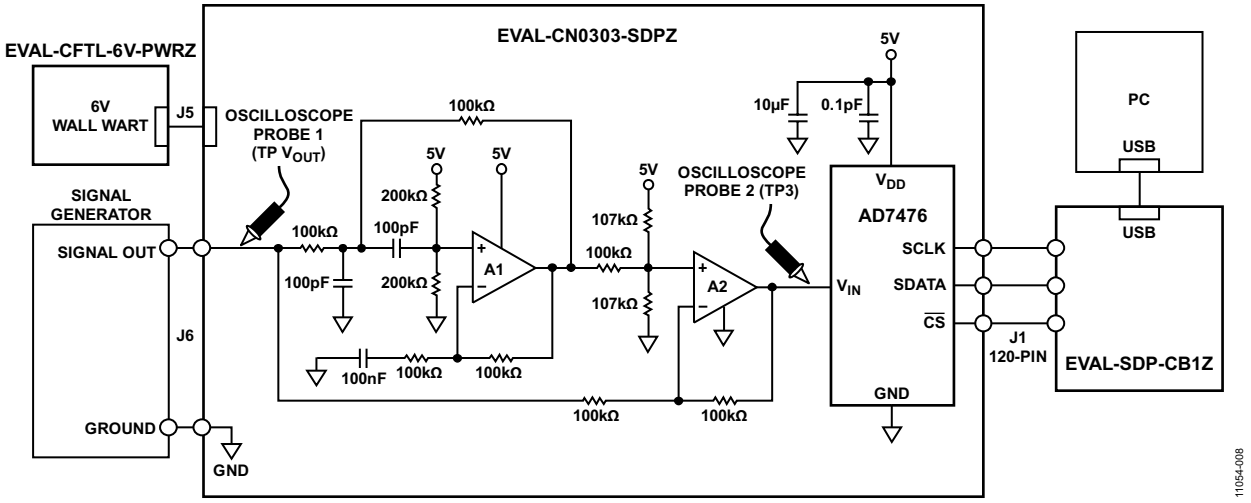


图8. 测试设置功能框图

设置

将EVAL-CN0303-SDPZ电路板上的120引脚连接器(J1)连接到EVAL-SDP-CB1Z (SDP)评估板上的连接器。应使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

将EVAL-ADXL001-70Z评估板上的5引脚连接头(P1)通过扁平电缆连接至EVAL-CN0303-SDPZ电路板上的5引脚连接头(J6)。

将+6.0 V电源连接至EVAL-CN0303-SDPZ板上的J5连接器。SDP板附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

启动评估软件，并通过USB电缆将PC连接到SDP板上的微型USB连接器。

一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0303-SDPZ板的串行数据。

有关SDP板的信息，请参阅SDP用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅软件的**Readme**文件：www.analog.com/CN0303-UserGuide。

了解详情

CN-0303 Design Support Package:
http://www.analog.com/CN0303-DesignSupport

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

AN-688 Application Note, *Phase and Frequency Response of iMEMS Accelerometers and Gyros*, Analog Devices

Linear Circuit Design Handbook, Hank Zumbahlen, Analog Devices

Aram Budak, Passive and Active Network Analysis and Synthesis, October 1991, ISBN-13: 978-0881336252.

数据手册和评估板

CN0303 Circuit Evaluation Board (EVAL-CN0303-SDPZ)

System Demonstration Platform (EVAL-SDP-CS1Z)

ADXL001 Data Sheet

ADXL001 Evaluation Board (EVAL-ADXL001-70Z)

AD8606 Data Sheet

AD7476 Data Sheet

AD7476 Evaluation Board

修订历史

2013年7月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11054sc-0-7/13(0)

ANALOG DEVICES

参考电路 CN-0305

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0305.

连接/参考器件	
AD7988-5	16位、500 kSPS PulSAR ADC
OP1177	精密、低噪声、低输入偏置电流运算放大器
ADR435	5.0 V超低噪声XFET®基准电压源

针对高达4 kHz子奈奎斯特输入信号进行优化的16位、300 kSPS、低功耗数据采集系统

评估和设计支持

电路评估板

CN-0305电路评估板(EVAL-CN0305-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路是一个16位、300 kSPS逐次逼近型模数转换器(ADC)系统，其驱动放大器针对最高4 kHz输入信号和300 kSPS采样速率、10.75 mW低功耗系统而优化。

这种方法对于便携式电池供电、要求低功耗的多通道应用极为有用。它还为那些两次转换突发之间的大部分时间ADC都处于空闲状态的应用提供了优势。

通常，高性能逐次逼近型ADC的驱动放大器用于处理宽范围的输入频率。然而，当某个应用需要更低的采样速率时，便可节省大量功耗，因为降低采样速率会相应地降低ADC功耗。

若要完全利用通过降低ADC采样速率使功耗下降的优势，则需要使用低带宽、低功耗放大器。

例如，针对最高输入约为100 kHz并搭配AD7988-5 16位逐次逼近型寄存器(SAR) ADC(500 kSPS时功耗为3.5 mW，300 kSPS时功耗为2.1 mW)的应用，推荐使用ADA4841-1 80 MHz的运算放大器(10 V时功耗为12 mW)。包括ADR435基准电压源(7.5 V时功耗为4.65 mW)在内的总系统功耗在300 kSPS时为18.75 mW。

对于输入带宽低于4 kHz以及采样速率低于300 kSPS的情况，OP1177 1.3 MHz运算放大器(10 V时功耗为4 mW)可提供出色的信噪比(SNR)和总谐波失真(THD)性能，并且在300 kSPS时可将总系统功耗从18.75 mW降低至10.75 mW，降幅达43%。

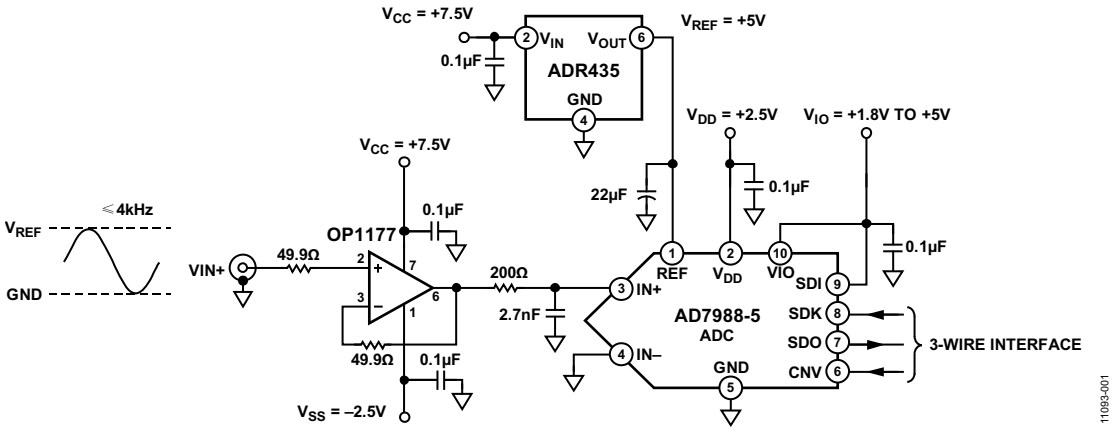


图1. 使用OP1177低功耗放大器驱动AD7988-5 ADC的系统电路图(原理示意图： 未显示所有连接)

Rev. A

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012–2013 Analog Devices, Inc. All rights reserved.

电路描述

该电路包含AD7988-5 ADC、OP1177放大器和ADR435基准电压源。AD7988-5是一款16位、500 kSPS SAR ADC，其低功耗可随采样速率调整，500 kSPS时功耗为3.5 mW。除了低功耗，它还具有业界领先的交流性能：SNR = 91 dB，THD = −114 dBc。

驱动放大器采用OP1177低功耗、精密器件，其电源电流为400 µA，增益带宽积为1.3 MHz。OP1177可采用5 V至30 V的电源供电。ADC的基准电压源采用ADR435，这是一款高精度、低噪声、5 V XFET基准电压源。低电源电流(620 µA)时，ADR435具有极低的温度系数(3 ppm/°C)。300 kSPS时，本电路的总功耗为10.75 mW。信噪比(SNR)为90.6 dBFS，总谐波失真(THD)为−102 dBc，输入频率最高为4 kHz。

OP1177配置为单位增益缓冲器，并且它与AD7988-5之间有一个截止频率为295 kHz的RC滤波器(200 Ω，2.7 nF)。滤波器允许使用诸如OP1177等噪声更高的放大器，在8nV/√Hz下依然具有低得多的功耗。以更高的噪声换取更低的功耗，而其代价仅是系统的信噪比(SNR)性能下降了0.4 dB。相对于数据手册中推荐的数值(20 Ω)，更高的R值(200 Ω)表示OP1177可以驱动2.7 nF的大容量输入电容。更高的R值可将最大输入带宽限制为数kHz，使得失真较低。

对于最高5 kHz的输入，OP1177能实现16位失真性能(THD低于−100 dBc)。超过5 kHz会加剧失真，因此不建议在更高的输入频率下使用该电路，而由于较长的建立时间，亦不建议在多路复用器应用中使用该放大器。注意，OP1177需要至少1.5 V的输入上裕量/下裕量，并且设置电源时需要1 V输出上裕量/下裕量。另外需注意的是，OP1177无法用来驱动300 kSPS以上的AD7988-5，因为驱动器建立时间不足以满足更短的ADC采集时间(见图3)。

性能结果

本电路的目的是在输入频率低于4 kHz、采样速率为300 kSPS的情况下，以尽可能最低的ADC驱动器功耗水平提供良好的交流性能。图2显示4 kHz输入时的电路性能FFT图。信噪比(SNR)为90.6 dBFS，总谐波失真(THD)为−102 dBc。相比91 dBFS的规格，AD7988-5的信噪比(SNR)略微下降的主要原因是OP1177具有比ADA4841-1的2 nV/√Hz稍高的噪声，为8 nV/√Hz。总系统功耗为10.75 mW，其中：ADC为2.1 mW(采样速率为300 kSPS)，放大器为4 mW，基准电压源为4.65 mW。这说明相对于ADA4841-1的12 mW，它可降低43%的功耗，总系统功耗为18.75 mW。

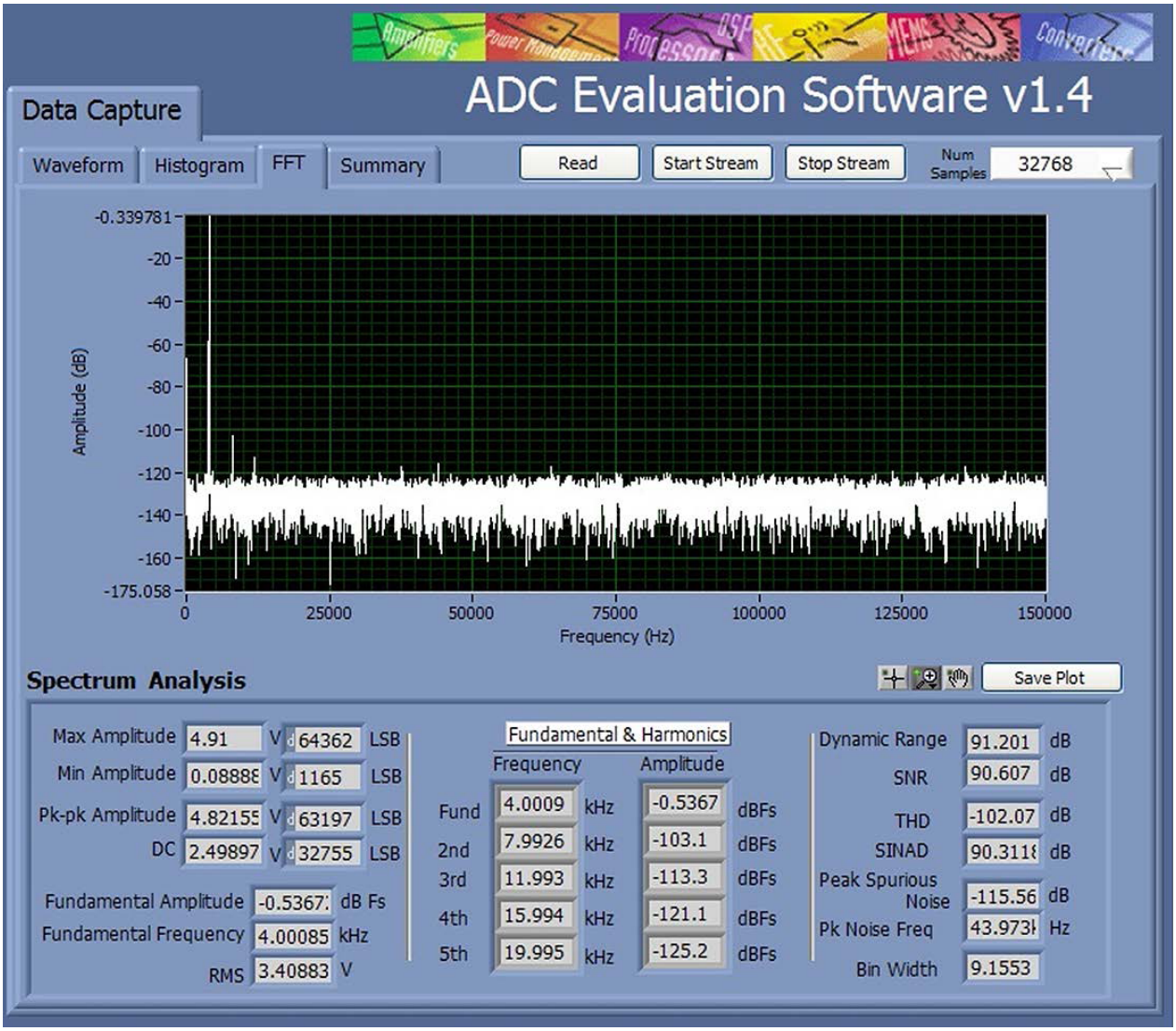


图2. 使用OP1177放大器驱动AD7988-5的系统电路性能

图3显示在超过300 kSPS的较高采样速率下，系统的总谐波失真(THD)如何增加，以及信噪比(SNR)如何下降。基于这个理由，让ADC在300 kSPS或更低条件下工作，可获得最佳性能。

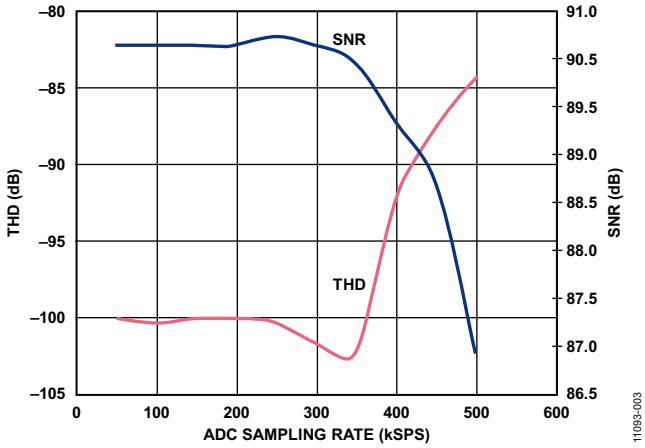


图3. OP1177放大器驱动AD7988-5时，总谐波失真(THD)和信噪比(SNR)与ADC采样速率的关系

图4显示随着输入频率超过4 kHz，系统总谐波失真(THD)增加，以及信噪比(SNR)下降。这是由于放大器失真导致的，可从图5中的总谐波失真加噪声(THD+N)与频率的关系曲线看出。

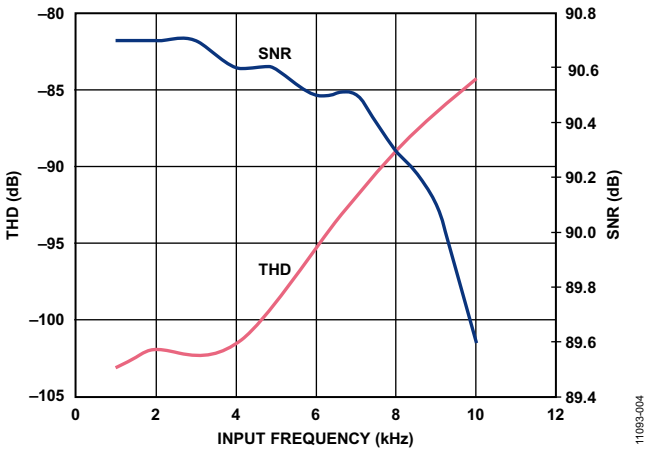


图4. OP1177放大器驱动AD7988-5时，总谐波失真(THD)和信噪比(SNR)与输入频率的关系

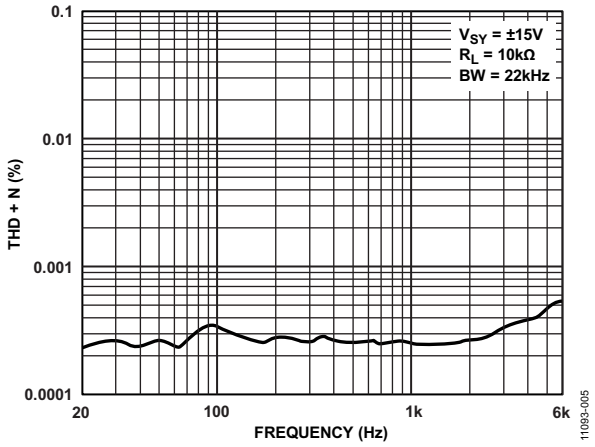


图5. OP1177放大器的总谐波失真加噪声(THD+N)与输入频率的关系

常见变化

OP1177放大器可用于驱动引脚兼容型ADC，如将AD7988-1驱动至最高100 kSPS，以及将AD7980驱动至最高300 kSPS。AD8641放大器能够以一半的功耗(200 µA)驱动AD7988-5；但其采样速率最高仅为100 kSPS，并且交流性能下降、输入频率范围也更窄(参见CN-0306电路笔记)。

电路评估与测试

设备要求(可以用同等设备代替)

需要以下设备：

- EVAL-CN0305-SDPZ评估板
- 系统演示板(EVAL-SDP-CB1Z)
- 函数发生器/信号源，例如这些测试中使用的Audio Precision SYS-2522
- EVAL-CN0305-SDPZ评估板自带的9 V壁式电源
- 带USB端口的PC、USB电缆，并且已安装10引脚PulSAR软件

设置与测试

从ADI网站的AD7988-5产品页面下载10引脚PulSAR软件，并使用UG-340用户指南中的安装指南进行安装。测量设置的功能框图如图6所示。将9 V壁式电源连接至评估板的电源引脚。若要测量频率响应，设备应按图6所示进行连接。将Audio Precision SYS-2522信号发生器设置为4 kHz频率和5 V p-p正弦波，并具有2.5 V直流漂移。 在软件窗口中，设置ADC采样速率为300 kSPS。使用评估板软件记录数据。软件分析是评估板软件的一部分，使用户可以采集并分析直流和交流性能。该软件及其特性详见UG-340用户指南。

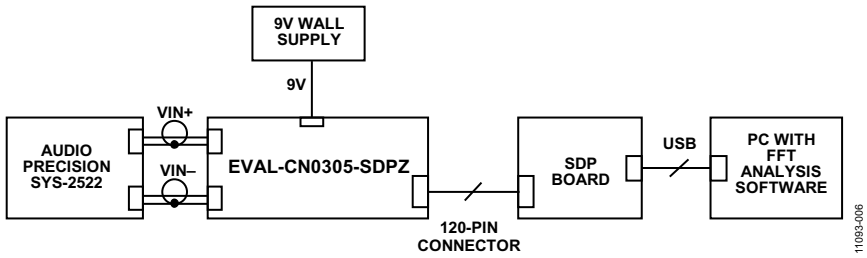


图6. 测试设置功能框图

了解详情

CN0305 Design Support Package:
http://www.analog.com/CN0305-DesignSupport

UG-340 User Guide, *Evaluation Board for the 8-/10-Lead Family of 14-/16-/18-Bit PulSAR ADCs*, Analog Devices.

EVAL-SDP-CB1Z System Demonstration Platform (SDP)

MT-021 Tutorial, *Successive Approximation ADCs*, Analog Devices

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

Voltage Reference Selection and Evaluation Wizard, Analog Devices

数据手册和评估板

CN-0305 Circuit Evaluation Board (EVAL-CN0305-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7988-1 Data Sheet

AD7988-5 Data Sheet

AD7980 Data Sheet

ADR435 Data Sheet

AD8641 Data Sheet

OP1177 Data Sheet

ADA4841-1 Data Sheet

修订历史

2013年12月—修订版0至修订版A

更改标题 1

2012年11月-版本0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11093sc-0-12/13(A)

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0306.

连接/参考器件	
AD7988-1	16位、100 kSPS PulSAR ADC
AD8641	低功耗、轨到轨输出精密单通道JFET运算放大器
ADR435	5.0 V超低噪声XFET®基准电压源

针对高达1 kHz低于奈奎斯特频率输入信号优化的16位、100 kSPS低功耗数据采集系统

评估和设计支持

电路评估板

CN-0306电路评估板(EVAL-CN0306-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路采用16位、100 kSPS逐次逼近型模数转换器(ADC)系统，集成驱动放大器，针对最高1 kHz输入信号和100 kSPS采样速率、功耗低至7.35 mW的系统而优化。

这种方法对于便携式电池供电、要求低功耗的多通道应用极为有用。它还为那些两次转换突发之间的大部分时间ADC都处于空闲状态的应用提供了优势。

通常，选择高性能逐次逼近型ADC的驱动放大器处理宽范围的输入频率。然而，当某个应用需要更低的采样速率时，便可节省大量功耗，因为降低采样速率会相应地降低ADC功耗。

若要完全利用通过降低ADC采样速率使功耗下降的优势，则需要使用低带宽、低功耗放大器。

例如，推荐80 MHz的ADA4841-1运算放大器(10 V时功耗为12 mW)与AD7988-1 16位逐次逼近型寄存器(SAR) ADC(100 kSPS时功耗为0.7 mW)一同使用。包括ADR435基准电压源(7.5 V时功耗为4.65 mW)在内的总系统功耗在100 kSPS时为17.35 mW。

对于最高1 kHz的输入带宽和100 kSPS的采样速率，AD8641 3 MHz运算放大器(10 V时功耗为2 mW)可提供出色的信噪比(SNR)和总谐波失真(THD)性能，并且在100 kSPS时可将总系统功耗从17.35 mW降低至7.35 mW，降幅达58%。

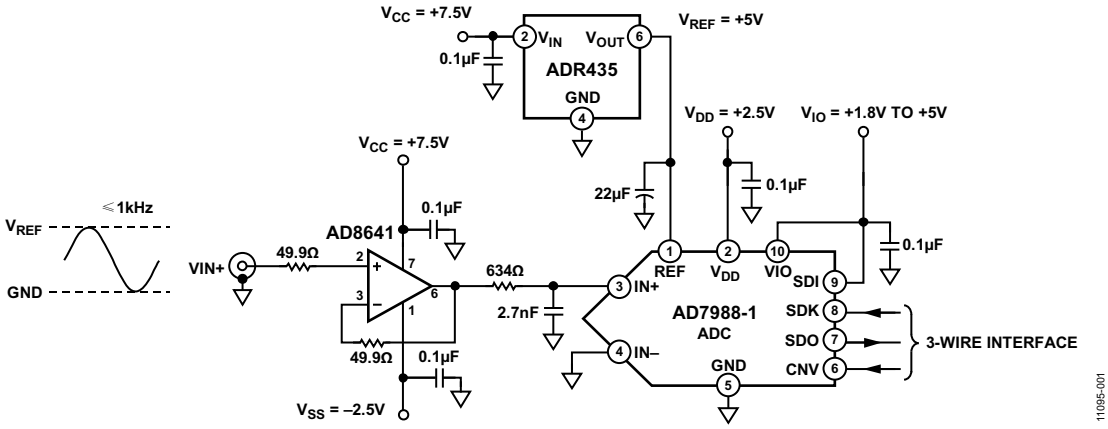


图1. 使用AD8641低功耗放大器驱动AD7988-1 ADC的系统电路图(原理示意图：未显示所有连接)

Rev. A

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012–2013 Analog Devices, Inc. All rights reserved.**

电路描述

该电路包含AD7988-1 ADC、AD8641放大器和ADR435基准电压源。AD7988-1是一款16位、100 kSPS SAR ADC，其低功耗可随采样速率调整，100 kSPS时功耗为0.7 mW。除了低功耗，它还具有业界领先的交流性能：SNR = 91 dB，THD = −114 dBc。

驱动放大器采用AD8641低功耗、精密器件，其电源电流为200 µA，增益带宽积为3 MHz。AD8641可采用5 V至26 V的电源供电。ADC的基准电压源采用ADR435，这是一款高精度、低噪声、5 V XFET基准电压源。低电源电流(620 µA)时，ADR435具有极低的温度系数(3 ppm/°C)。100 kSPS时，本电路的总功耗为7.35 mW。信噪比(SNR)为88.5 dBFS，总谐波失真(THD)为-103 dBc，输入频率最高为1 kHz。

AD8641配置为单位增益缓冲器，并且它与AD7988-1之间有一个截止频率为93 kHz的RC滤波器(634 Ω，2.7 nF)。滤波器允许使用诸如AD8641等噪声更高的放大器，在28 nV/√Hz下依然具有低得多的功耗。与ADC的规格相比，以更高的噪声换取更低功耗的代价仅是系统的信噪比(SNR)性能下降了2.5 dB。相对于数据手册中推荐的数值(20 Ω)，更高的R值(634 Ω)表示AD8641可以驱动2.7 nF的大容量输入电容。更高的R值可将最大输入带宽限制为1 kHz，使得失真较低。

对于最高1 kHz的输入，这与AD8641的16位失真性能(THD低于−100 dBc)差不多。超过1 kHz会加剧失真，因此不建议在更高的输入频率下使用该电路，而由于较长的建立时间，亦不建议在多路复用器应用中使用该放大器。注意，相对于正电源电压而言，AD8641需要至少2 V的输入裕量。输出级以轨到轨方式工作。

性能结果

本电路的目的是在最高1 kHz的给定输入频率范围、100 kSPS的采样速率情况下，以尽可能最低的ADC驱动器功耗水平提供良好的交流性能。图2显示1 kHz输入信号下的电路性能FFT图。信噪比(SNR)为88.5 dB，总谐波失真(THD)为−103 dB。相比91 dB的规格，AD7988-1信噪比(SNR)下降的主要原因是AD8641具有比ADA4841-1的2 nV/√Hz更高的噪声，为28 nV/√Hz。总系统功耗为7.35 mW，其中：ADC为0.7 mW，放大器为2 mW，基准电压源为4.65 mW。这说明相对于ADA4841-1的12 mW，它可降低58%的功耗，总系统功耗为17.35 mW。

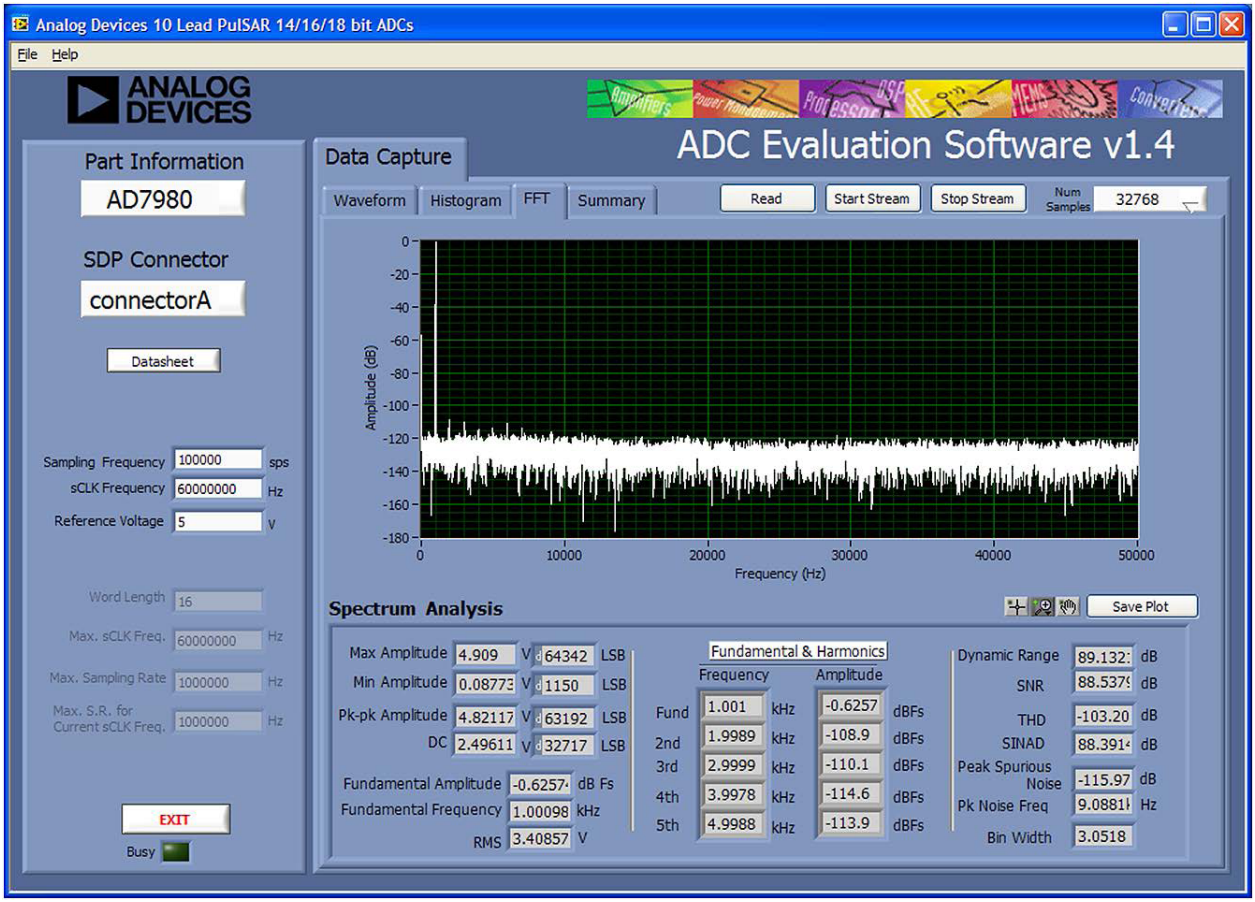


图2. 使用AD8641放大器驱动AD7988-1的系统电路性能

图3显示系统总谐波失真(THD)以及信噪比(SNR)如何随着输入频率超过~1 kHz而下降。这是由于放大器失真导致的，可从图4中的总谐波失真加噪声(THD+N)与频率的关系曲线看出。

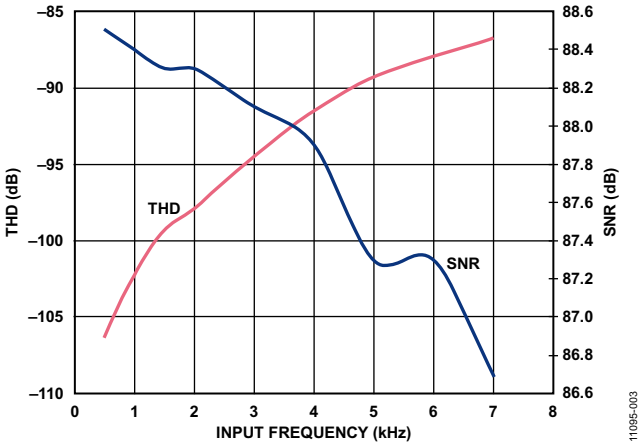


图3. AD8641放大器驱动AD7988-1时，总谐波失真(THD)和信噪比(SNR)与输入频率的关系

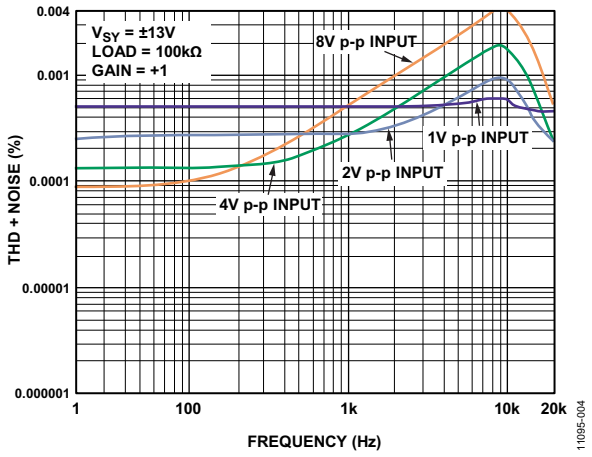


图4. AD8641放大器的总谐波失真加噪声(THD+N)与输入频率的关系

常见变化

AD8641放大器可用于驱动高速、引脚兼容型ADC，如AD7988-5和AD7980，但仅在不超过100 kSPS的较低采样速率下才有效。OP1177放大器能够以双倍的电流(400 µA)驱动AD7988-1，在4 kHz以下具有更佳的失真性能；并且由于噪声更低，从而信噪比(SNR)也更佳(90 dB)。

电路评估与测试

设备要求(可以用同等设备代替)

需要以下设备：

- EVAL-CN0306-SDPZ评估板
- 系统演示板(EVAL-SDP-CB1Z)
- 函数发生器/信号源，例如这些测试中使用的Audio Precision SYS-2522
- 评估板自带的9 V壁式电源
- 带USB端口的PC、USB电缆，并且已安装10引脚PulSAR软件

设置并测试

从ADI网站的AD7988-1产品页面下载10引脚PulSAR软件，并使用UG-340用户指南中的安装指南进行安装。其测量配置的功能框图如图5所示。

将9 V壁式电源连接至评估板电源引脚。若要测量频率响应，设备应按图5所示进行连接。将Audio Precision SYS-2522信号发生器设置为1 kHz频率和5 V p-p正弦波，并具有2.5 V直流漂移。使用评估板软件记录数据。软件分析是评估板软件的一部分，使用户可以采集并分析直流和交流性能。该软件及其特性见UG-340用户指南。

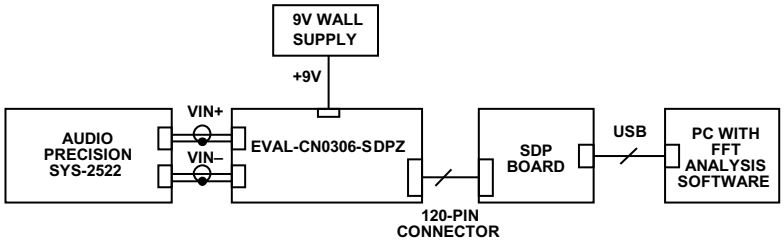


图5. 测试设置功能框图

了解详情

CN0306 Design Support Package:
http://www.analog.com/CN0306-DesignSupport

UG-340 User Guide, *Evaluation Board for the 8-/10-Lead Family of 14-/16-/18-Bit PulSAR ADCs*, Analog Devices.

EVAL-SDP-CB1Z System Demonstration Platform (SDP)

MT-021 Tutorial, *Successive Approximation ADCs*, Analog Devices

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

Voltage Reference Selection and Evaluation Wizard, Analog Devices.

数据手册和评估板

CN-0306 Circuit Evaluation Board (EVAL-CN0306-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7988-1 Data Sheet

AD7988-5 Data Sheet

AD7980 Data Sheet

ADR435 Data Sheet

AD8641 Data Sheet

OP1177 Data Sheet

ADA4841-1 Data Sheet

修订历史

2013年12月—修订版0至修订版A

更改标题 1

2012年11月-版本0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11095sc-0-12/13(A)

ANALOG DEVICES

参考电路 CN-0307

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0307.

连接/参考器件	
AD7625	16位、6 MSPS、PulSAR、差分ADC
ADA4897-1/ ADA4897-2	低功耗、低噪声、单路/双路放大器
ADR434	超低噪声XFET基准电压源，具有吸电流和源电流能力
AD8031/ AD8032	2.7 V、800 µA、80 MHz单路/双路轨到轨I/O放大器

集成低功耗输入驱动器和基准电压源的16位6 MSPS SAR ADC系统，针对多路复用应用优化

评估和设计支持

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1中的电路采用16位、6 MSPS逐次逼近型(SAR)模数转换器(ADC)和差分至差分驱动器组合，针对低功耗下的低噪声(信噪比[SNR] = 88.6 dB)和低失真(总谐波失真[THD] = −110 dBc)进行了优化。该电路非常适合于高性能多路复用数据采集系统，例如便携式数字X射线系统和安保扫描仪，因为SAR架构在进行采样时不会发生采用流水线式ADC通常会出现的延迟或流水线延迟。6 MSPS的采样速率可以实现多个通道的快速采样，该ADC具有真正的16位直流线性度性能和串行低压差分信号(LVDS)接口，以实现低引脚数和低数字噪声。

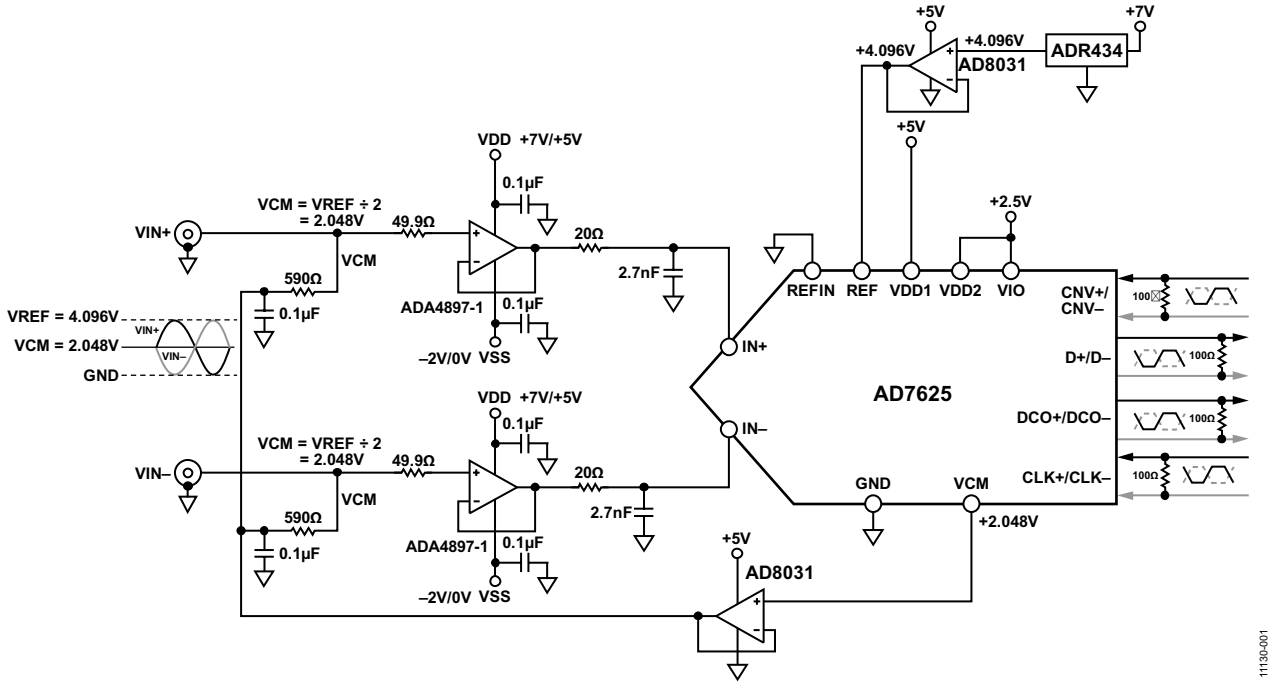


图 1. 驱动AD7625的ADA4897-1(未显示全部连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a labenvironment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

驱动器使用两个低噪声(1 nV/√Hz) ADA4897-1运算放大器，可在低功率水平下(每放大器3 mA)保持AD7625 ADC的动态性能。ADA4897-1具有45 ns的0.1%快速建立时间，非常适合多路复用应用。

这种组合可在很小的电路板空间中，以低功耗提供业界领先的动态性能，AD7625采用5 mm × 5 mm、32引脚LFCSP封装；ADA4897-1采用8引脚SOIC封装；AD8031采用5引脚SOT-23封装。

电路描述

ADA4897-1具有低失真(1 MHz频率下的无杂散动态范围[SFDR]为−93 dB)、0.1%快速建立时间(36 ns)和高带宽(230 MHz，−3 dB，G = 1)。两个ADA4897-1驱动器的增益均配置为1。单极点2.95 MHz低通RC滤波器使用20 Ω电阻和2.7 nF电容，放置在每个驱动器和ADC之间。该滤波器在AD7625的输入端限制运算放大器的输出噪声，并且提供一些带外谐波衰减。

通过使用配置为单位增益缓冲器的AD8031来缓冲AD7625的V_{CM}输出电压(标称值为2.048 V)，设置ADA4897-1输出端的共模电压。共模偏置电压通过590 Ω串联电阻施加于输入端。AD8031非常适合驱动共模电压，因为它具有低输出阻抗，还可在出现瞬态电流时进行快速建立。

AD7625采用LVDS接口，可实现业界具有突破性的动态性能，信噪比为92 dB(6 MSPS)，具有16位(1 LSB)积分非线性(INL)性能。ADR434基准电压源(4.096 V)为低噪声、高精度的XFET基准电压源，具有较低的温度漂移。其源电流输出最高达30 mA，最大吸电流能力为20 mA。

ADR434提供8引脚MSOP或8引脚窄体SOICC封装。AD8031运算放大器可将ADR434输出端与AD7625的基准电压输入隔离开来，为REF输入端的瞬态电流提供低阻抗和快速建立。

双驱动器仅需要54 mW，与135 mW的ADC功率、12 mW的基准电压源和缓冲相加，整个电路仅产生201 mW的总功耗。

电路使用+7 V和−2 V电源，用于ADA4897-1驱动器的输入，以最大程度降低功耗，实现最佳系统失真性能。ADA4897-1输出级是轨到轨的，采用5 V单电源供电时，在150 mV和4.85 V之间摆动。但是，范围两端的额外2 V裕量可以提供低失真。

图2显示输入级使用+7 V和−2 V电源的电路交流性能。SNR = 88.6 dB，THD = −110.7 dB，20 kHz输入信号比满量程低0.6 dB(93%满量程)。

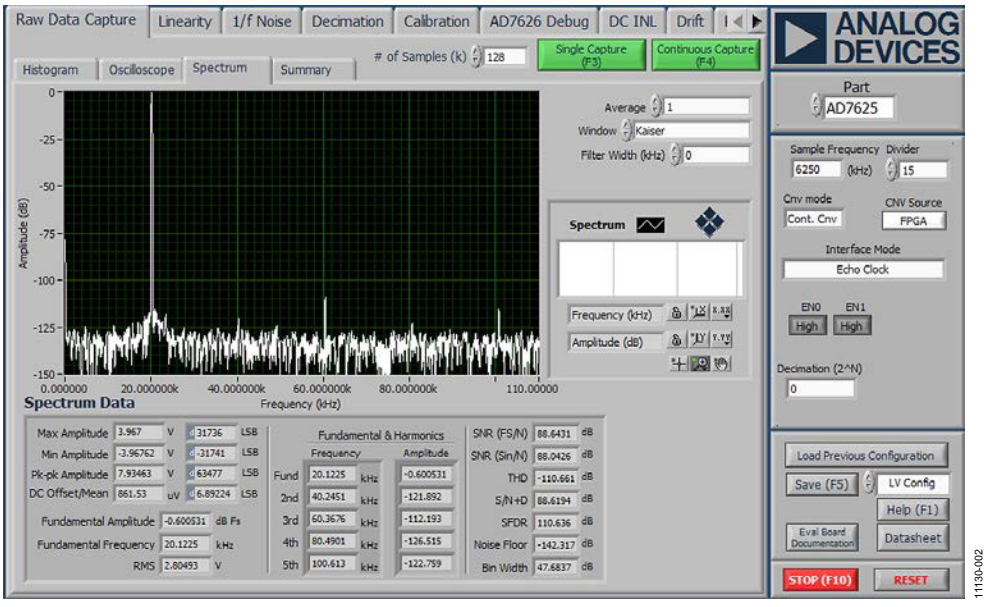


图2. 双电源(+7 V，−2 V)供电的AD7625和ADA4897-1，SNR = 88.6 dB，THD = −110.7 dB，基波幅值 = 满量程的−0.6 dB

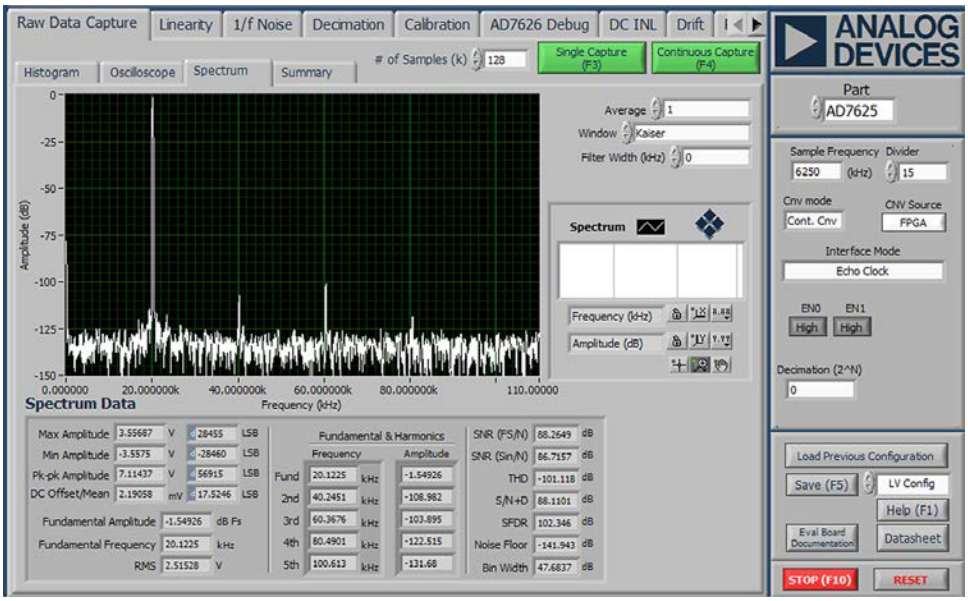


图3. 单电源(5 V)供电的AD7625和ADA4897-1，SNR = 86.7 dB，THD = -101.1 dB，基波幅值 = 满量程的−1.55 dB

图3显示输入级使用5 V单电源的电路交流性能。SNR=86.7 dB，THD = −101.1 dB，20 kHz输入信号比满量程低1.55 dB(84%满量程)。

电源电压从−2 V，+7 V降低至0 V，+ 5V，数据显示SNR大约降低1.9 dB，THD大约降低9.6 dB。

单电源配置适用于系统没有双电源但仍需达到高性能的用户。

常见变化

AD7625集成内部基准电压源，如果系统要求，还支持两个外部基准电压源。通过在REFIN引脚上施加ADR3412基准电压(1.2 V)输出，可以产生基准电压，它通过片上基准电压缓冲器放大为4.096 V的正确ADC基准电压值。ADR3412可使用与AD7625相同的5 V模拟轨供电，并且采用片上基准电压缓冲器。

另外，4.096 V外部基准电压源(例如ADR434或ADR444)可以连接到使用缓冲放大器(例如AD8031)的ADC无缓冲REF输入，如图1所示。此方法常用于多通道应用，其中的系统基准电压源由多个ADC共享。

ADR434和ADR444配置还非常适合单通道应用，这些应用需要较低的基准电压源温度系数(对于ADR434B和ADR444B，最大值为3 ppm/°C)。用于为ADA4897-1运算放大器供电的7 V供电轨还可为ADR434或ADR444的V_{IN}电源引脚供电。

另一个具有吸引力的4.096 V基准电压源为ADR4540低压差(>300 mV)高精度基准电压源，允许采用5 V电源供电。

如果需要，ADA4897-1和AD8031单通道运算放大器可用它们的双通道版本(分别为ADA4897-2和AD8032)来替代。

对于3 MHz的高输入频率，我们推荐使用ADA4899-1 (15 mA/amp)作为驱动放大器。

ADA4938-1 (37 mA/amp)非常适用于高达10 MHz的信号，也可用作单端到差分转换器。

该电路或任何高速电路的性能都高度依赖于适当的印刷电路板(PCB)布局，包括但不限于电源旁路、受控阻抗线路(如需要)、元件布局、信号布线以及电源层和接地层。(有关PCB布局的详情，请参见指南MT-031、指南MT-101以及“高速印刷电路板布局实用指南”一文。)

电路评估与测试

我们开发了EVAL-AD7625EDZ评估板来评估和测试AD7625 ADC。为了测试图1所示的电路，我们用两个ADA4897-1运算放大器代替两个ADA4899-1运算放大器(U13、U14)。

有关详细的原理图和用户指南，请参考EVAL- AD7625EDZ文档。该文档描述了如何进行本电路笔记所述的交流测试

请注意，输入放大器的+7 V和−2 V电源从外部双电源连接到EVAL-AD7625EDZ板。

测试设置的功能框图如图4所示，而评估板的照片如图5所示。

设备要求

为测试该电路，需要如下设备：

- EVAL-AD7625EDZ改进型评估板(包括软件和7 V直流壁式电源适配器)
- EVAL-CED1Z转换器评估和演示平台电路板
- 一个低失真信号发生器，如Agilent 81150A或Audio Precision SYS2702
- 带USB 2.0端口的PC，运行Windows® XP、Windows Vista或Windows 7(32位或64位)
- 7 V直流壁式电源适配器(包括在评估板中)
- 外部+7 V和−2 V直流电源，电流为50 mA

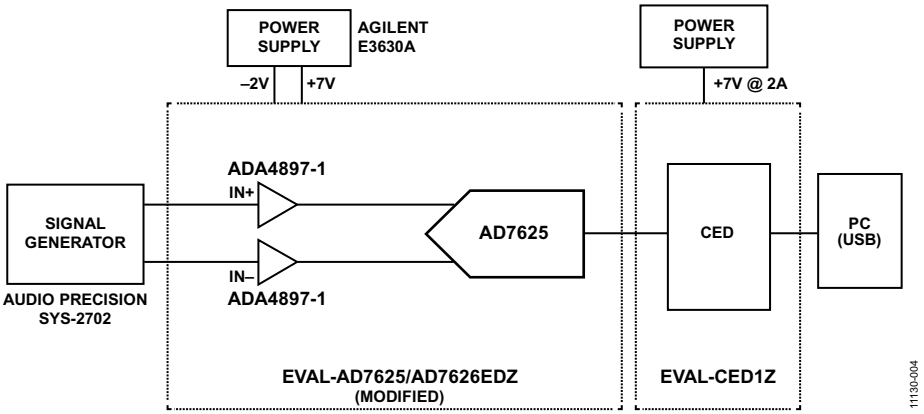


图4. 测试设置功能框图

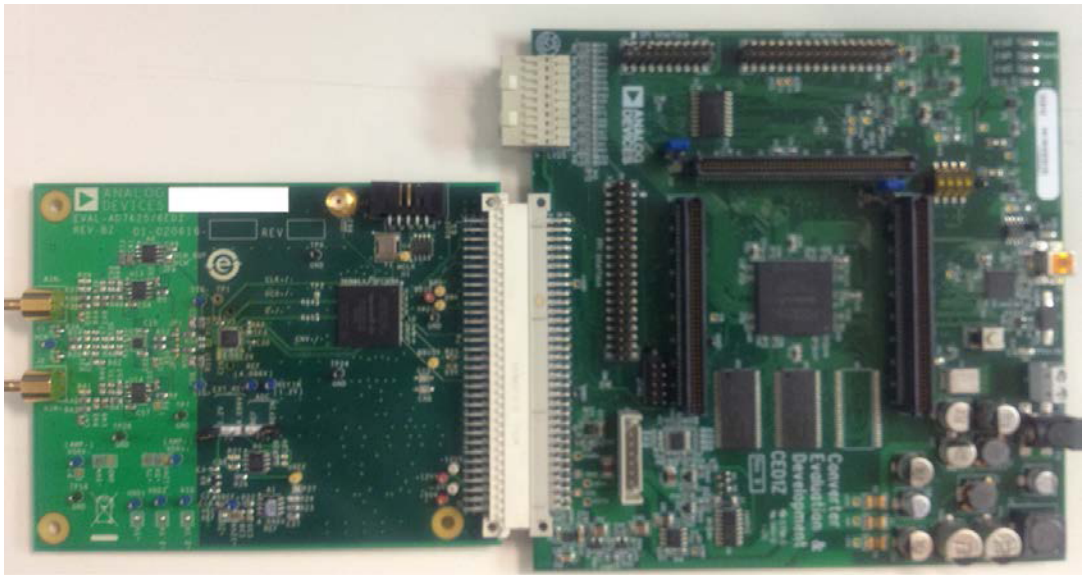


图 5. 经过修改的EVAL-AD7625EDZ电路板，连接至EVAL-CED1Z电路板

了解详情

CN-0307 Design Support Package:
http://www.analog.com/CN0307-DesignSupport

Ardizzoni, John, and Jonathan Pearson, *High Speed Differential ADC Driver Design Considerations*, Application Note AN-1026, Analog Devices, Inc.

Ardizzoni, John. "A Practical Guide to High-Speed Printed-Circuit-Board Layout," *Analog Dialogue* 39-09, September 2005.

AN-742 Application Note, *Frequency Domain Response of Switched Capacitor ADCs*. Analog Devices.

AN-827 Application Note, *A Resonant Approach to Interfacing Amplifiers to Switched-Capacitor ADCs*. Analog Devices.

Kester, Walt. 2006. *High Speed System Applications*. Analog Devices. Chapter 2, "Optimizing Data Converter Interfaces."

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers*. Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*, Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*, Analog Devices.

MT-076 Tutorial, Differential Driver Analysis, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Analog Devices DiffAmpCalculator™ Design Tool

数据手册和评估板

AD7625 Data Sheet

AD7625 Evaluation Board, EVAL-AD7625EDZ

ADA4897-1 Data Sheet

ADA4897-2 Data Sheet

AD8031 Data Sheet

AD8032 Data Sheet

ADR434 Datasheet

修订历史

2012年11月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11130sc-0-10/12(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0308.

连接/参考器件	
ADAS1000	集成呼吸与起搏检测的心电图(ECG)前端
ADP151	超低噪声、200 mA CMOS线性稳压器

电池供电病人监护应用中ECG前端的供电

评估和设计支持

电路评估板

评估板(EVAL-ADAS1000SDZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路是高度集成的心电图(ECG)前端，用于电池供电式病人监护应用。

图1显示典型5导联(4个肢体导联和1个前胸导联)ECG测量系统物理连接的顶层框图，该系统集成了呼吸与起搏检测功能。这种配置通常用于便携式遥测ECG测量或线路供电式床边仪器的最小导联设置。

在皮肤表面测量时，ECG信号幅度较小，通常为1 mV。有关病人的健康及其它参数的重要信息都蕴藏在那个小信号之中，因此要求器件具有μV级的测量灵敏度。就系统而言，许多医疗标准都要求最大噪声不超过30 μV p-p；然而，设计人员通常把这一数值定的更低。因此，设计满足系统层面需求的解决方案时，必须考虑所有的噪声源。

ADAS1000的额定噪声性能针对多种不同的工作环境。电源须经过设计，确保不会降低整体性能。选择ADP151线性稳压器是由于它的超低噪声性能(9 μV rms典型值，10 Hz至100 kHz)，配合ADAS1000的电源抑制性能，可确保ADP151产生的噪声不影响整体噪声性能。

电路描述

ADAS1000五电极ECG模拟前端(AFE)解决新一代低功耗、低噪声、高性能、系留式和便携式ECG系统带来的挑战。

ADAS1000是一款高度集成的芯片，由五个电极输入和一个专用右腿驱动(RLD)输出参考电极组成，专为监控与诊断级ECG测量而设计。

除了支持监控ECG信号的基本元件，ADAS1000还配备了呼吸测量(胸阻抗测量)、起搏伪像检测、导联/电极连接状态以及内部校准等功能。

单个ADAS1000支持5个电极输入，轻松进行传统的6导联ECG测量。并联第二个ADAS1000从机设备便可将系统调节到真正的12导联测量(由9个电极和1个RLD组成)，若加入多个从机设备(3个或更多)，便可将系统调节到15导联测量甚至更多。

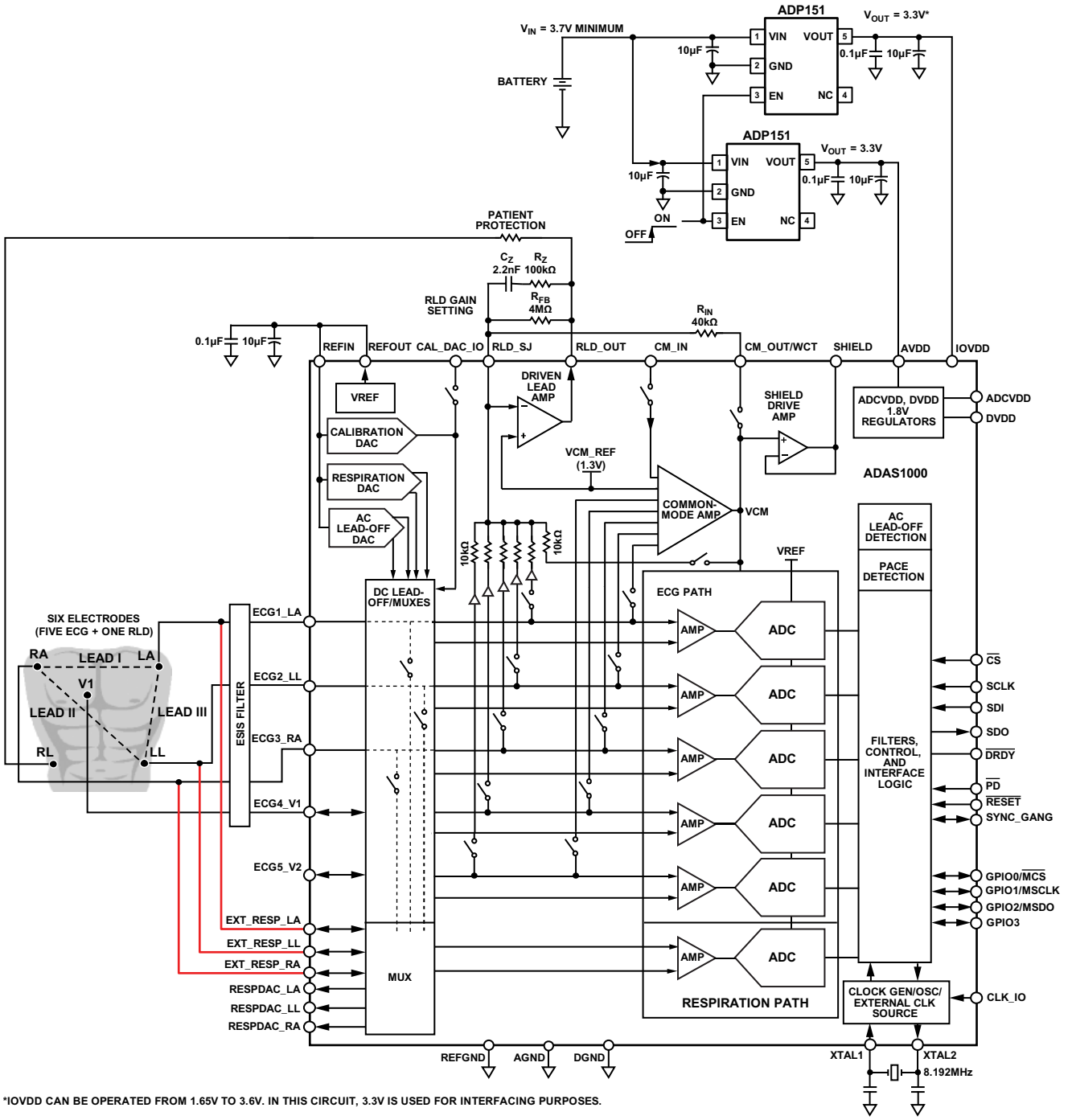
呼吸

ADAS1000集成用于在46 kHz至64 kHz的可编程频率下进行呼吸驱动的数模转换器(DAC)，以及用于简化这一复杂测量过程的模数转换器(ADC)。测量信号经解调，转换为幅度和相位信息，可据此确定相应的呼吸信息，从而得到具体的线缆参数。本电路使用内部电容时分辨率为200 mΩ，使用外部电容时具有较高的分辨率(<200 mΩ)。电路具有灵活的开关方案，允许测量三个导联中的一个(I、II或III)。

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012 Analog Devices, Inc. All rights reserved.**



*IOVDD CAN BE OPERATED FROM 1.65V TO 3.6V. IN THIS CIRCUIT, 3.3V IS USED FOR INTERFACING PURPOSES.

NOTES
1. IN THIS CIRCUIT, THE AGND, DGND AND REFGND ARE ALL TIED INTO ONE GROUND PLANE. THE DIGITAL GROUND AND DIGITAL CIRCUITRY CAN BE SPLIT INTO A SEPERATE GROUND, WITH CONNECTION MADE TO AGND AT THE ADAS1000 DEVICE. THE CONFIGURATION SHOWN HERE USES RA, LA, LL, V1 AND RLD, LEAVING 1 SPARE ADC PATH THAT CAN BE USED FOR OTHER MEASUREMENTS. ALTERNATIVELY, THIS CAN BE GANGED WITH A SLAVE ADAS1000 DEVICE TO ACHIEVE A NINE ECG + ONE RLD OR 12-LEAD MEASUREMENT.

图1. 用于典型4电极 + RLD或5导联配置的ADAS1000简化功能框图(未显示所有连接和去耦)

起搏检测算法

起搏检测算法在四根可能的导联线(I、II、III或aVF)中的三根上运行三个数字算法实例。它与内部抽取和滤波并行针对高频心电图数据运行。该算法设计用于检测并测量宽度范围从100 µs到2 ms、幅度从400 µV到1000 mV的起搏伪像。ADAS1000返回一个标志，用以表示是在一根还是多根导联线上检测到起搏信号，同时返回检测到信号的高度和宽度。当用户希望运行自己的数字起搏算法时，ADAS1000提供了一个高速起搏接口，以极快的数据速率(128 kHz)提供ECG数据，与此同时，标准接口上经过滤波和抽取的ECG数据保持不变。

低功耗

ADAS1000针对低功耗设计，仅需21 mW便可进行5个ECG电极的测量。若需进一步降低电池供电式动态心电和遥测仪等应用的整体功耗，所有未用到的通道和特性都可轻松禁用，以便进一步将单个ECG导联的功耗降低至11 mW。

低噪声

若需在不同条件下进行正确诊断，则低噪声性能至关重要。终端设备需要借助于ADAS1000的噪声性能，以符合监管标准。ADAS1000允许在噪声性能、功耗以及数据速率之间进行权衡取舍，适合用于多种产品之中。在功耗并非主要问题的线路供电式ECG系统中，ADAS1000的性能同样非常出色。

使用器件的高性能模式可优化其噪声性能，该模式下片上SAR ADC的采样速率上升至2 MSPS，因此具有更高的信噪比(SNR)。

灵活的数据速率

标准串行接口可输出所有ECG相关信息，包括导联脱落状态、起搏、呼吸和其它辅助功能。统称“包”或“帧”的大量32位或16位数据字通过数据总线的串行SDO引脚输出。提供不同的数据帧速率(2 kHz、16 kHz或128 kHz)，确保最终简化数据采集任务。最低的数据速率(2 kHz)可实现更多抽取功能，并且针对低噪声性能优化了帧数据速率。还可在跳跃模式下读取数据，该模式每次都在第二或第三个字时从设备读取包或帧。数据速率最低为500 Hz。

ADAS1000评估板连接SDP板的照片见图2。

评估板设计为提供1导联至12导联ECG测量。

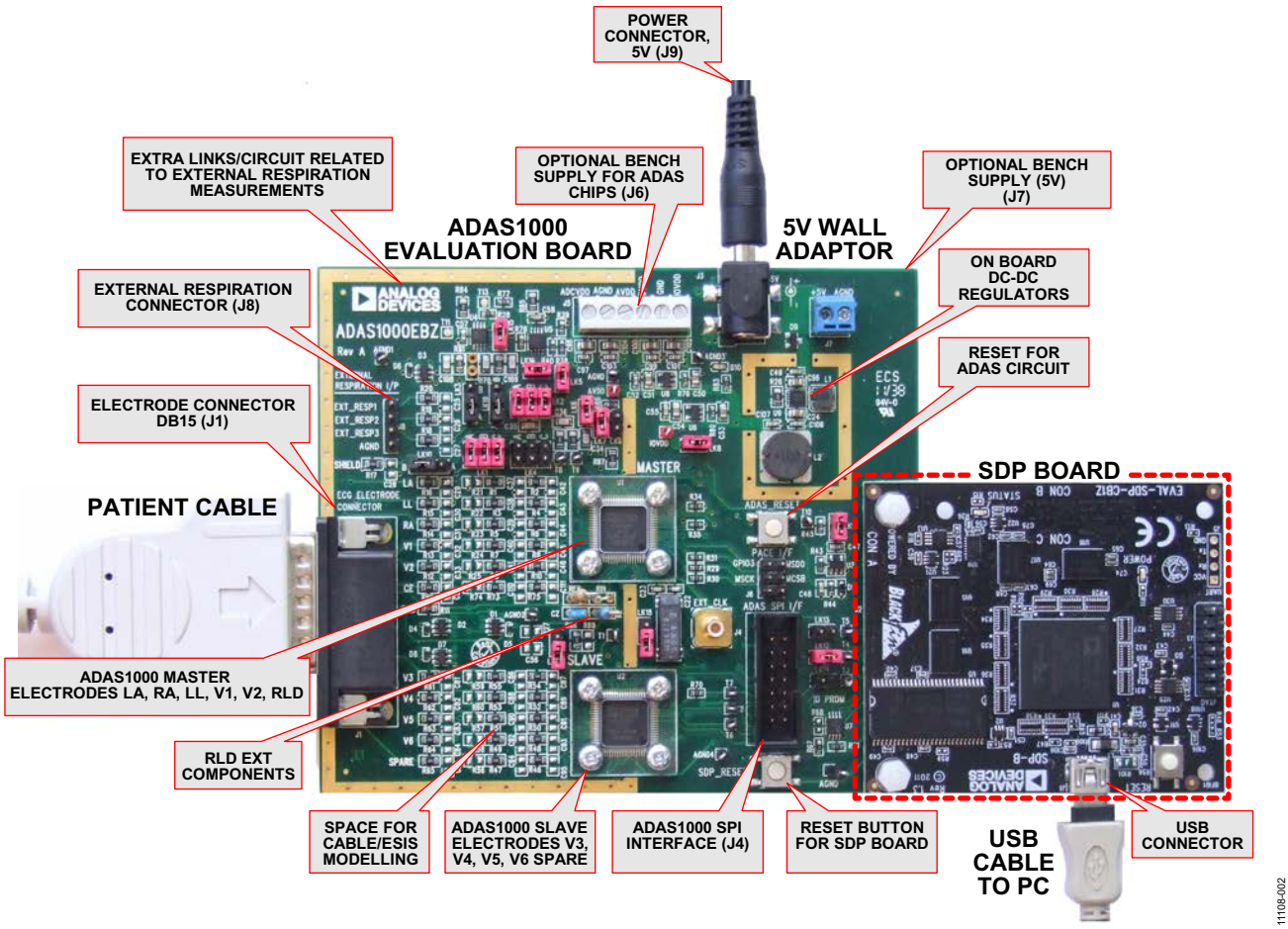


图2. ADAS1000评估板/SDP板(EVAL-SDP-CB1Z)

用于便携式ECG应用中的电池

用于便携式ECG设备中的电池种类各异，在某些情况下可能会用AA或AAA电池，方便更换或充电。

电池增加了仪器仪表的整体重量。由于病人的舒适度非常重要，因此减少整体解决方案的尺寸和重量并保持电池寿命就成了便携式ECG应用的首要考量因素。

最新产品倾向于使用化学电池，如锂离子电池，并且电池供电时间可从几小时到几天，具体时间视产品而定。

电池电压范围取决于系统中元器件的电源范围。ADAS1000需要3.3 V的AVDD。因此，若使用了ADP151稳压器，则电池必须供应至少3.7 V的电源，所需裕量为400 mV。锂离子或锂聚合物电池的标称电压为3.7 V；然而，放电电压大约为3.2 V。因此，需要两个堆栈确保ADP151达到3.7 V的最小电压。

选择合适的电源解决方案

ADAS1000至少需要两条供电轨——AVDD和IOVDD。如表1所示，ADCVDD和DVDD供电轨是可选的；使用ADAS1000集成的片上LDO，可分别从AVDD或IOVDD供电轨获取电源。

表1. ADAS1000所需的电源

供电轨	电压范围	功能
AVDD	3.3 V ± 5%	模拟供电轨
IOVDD	1.65 V至3.6 V	数字接口供电轨
ADCVDD (可选)	1.8 V ± 5%	ADC供电轨；可通过内部LDO从AVDD获取
DVDD (可选)	1.8 V ± 5%	数字供电轨；可通过内部LDO从IOVDD获取

AVDD和IOVDD在评估板上由3.3 V电源供电。为IOVDD供电轨选择3.3 V，以保持与EVAL-SDP-CB1Z上的SPORT接口兼容。若需要与工作在较低电源电压下的微控制器接口，则IOVDD电源电压可低至1.65 V。

或者，如果需要电源效率更高的解决方案，可通过ADAS1000上的硬件引脚(VREG_EN)禁用ADCVDD和DVDD内部供电轨，以便通过外部电源驱动ADCVDD和DVDD供电轨。由于ADCVDD供电轨在片上为ADC供电，必须尽量保持其干净，并且一定不能与含有噪声的数字电源一同使用。

根据具体的工作模式，为单个ADAS1000供电的AVDD供电轨电源电流通常在8 mA和15 mA之间，并使能所有5路通道；可禁用不工作的通道以降低功耗。

专用的ADP151同时作用于评估板上的AVDD和IOVDD电源。注意每个ADP151都可驱动200 mA电流，因此可为系统内的其它元器件供电。ADP151稳压器的输入来自电路板上供其它用途的5 V供电轨。

加入适当的滤波后，单个ADP151即可同时提供AVDD和IOVDD供电轨的电源，确保AVDD供电轨不受IOVDD供电轨上的任何数字噪声影响。

EVAL-ADAS1000SDZ评估板设计成能够以大约250 mA为EVAL-SDP-CB1Z板提供所需的5 V电源。ADP2503降压/升压DC-DC转换器可由连接板卡的4.5 V至5.5 V输入电源产生5 V供电轨。

若该硬件连接SDP板并由电池供电，则总功耗将很快耗尽电池的电量。

常见变化

ADAS1000系列中的其它引脚兼容型ECG前端提供的功能较少。例如，ADAS1000-4是3通道版本，带起搏与呼吸检测功能；ADAS1000-3提供3路ECG通道但不带起搏或呼吸检测功能。ADAS1000-2是配套器件，具有5路ECG通道，适用于组合配置模式，支持12导联ECG测量(9个ECG电极和1个RLD)。表2列出了该系列各产品间的差异。这些产品系列确保了灵活的配置，可从较少的导联数一路扩展至15导联测量，甚至更多。

可将DC-DC转换器用于电源以获得更高的效率，但需谨慎布局布线并避免纹波噪声。

电路评估与测试

设备列表

需要以下设备：

- EVAL-ADAS1000SDZ套件，包括EVALADAS1000SDZ评估板、5 V壁式电源、含有ADAS1000评估软件的CD
- EVAL-SDP-CB1Z系统演示板
- 集成USB端口的PC，且已安装ADAS1000评估软件
- 可用于信号捕捉的病人仿真器或函数发生器

有关如何使用ADAS1000评估板的详细说明，请参考ADAS1000SDZ用户指南。图3显示使用评估板软件的典型屏幕截图，评估板连接病人仿真器。



图3. 连接病人仿真器的ADAS1000屏幕截图，心率 = 70 BPM

表2. ADAS1000系列不同产品的功能概览

产品型号	ECG	操作	右腿驱动	呼吸	起搏检测	屏蔽驱动器	主接口[1]	封装选项
ADAS1000	5路ECG通道	主/从	是	是	是	是	是	LFCSP, LQFP
ADAS1000-1	5路ECG通道	主/从	是			是	是	LFCSP
ADAS1000-2	5路ECG通道	从						LFCSP, LQFP
ADAS1000-3	3路ECG通道	主/从	是			是	是	LFCSP, LQFP
ADAS1000-4	3路ECG通道	主/从	是	是	是	是	是	LFCSP, LQFP

[1] 主接口针对希望使用自有数字起搏算法的用户而提供，参见ADAS1000数据手册中的"第二串行接口"部分。

噪声测量

评估板软件用于捕获采用ADAS1000评估板时ECG导联路径的峰峰值噪声性能。结果如图4所示。

器件配置条件如下：

- 增益设置为1.4
- ADC采样速率为2 MSPS(高性能模式)
- 数据速率为2 kHz
- 在数字导联模式下配置(数字计算型导联)
- ECG通道连接1.3 V内部测试音

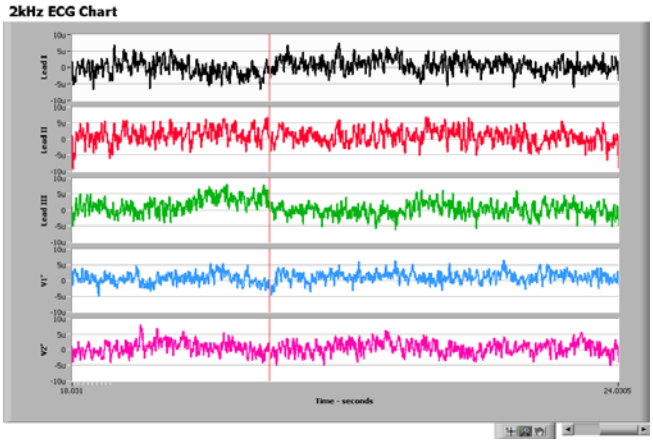


图4. 使用ADAS1000评估板和评估软件时导联模式下ADAS1000噪声测量的屏幕截图

x轴表示时间，显示几秒内的信号捕获；y轴的单位为μV，表示这些条件下，信号在±7 μV范围内变化的噪声性能。这与期望的ADAS1000性能一致，并且与使用低噪声线性台式电源时相同硬件上的性能相当。它证明了评估板上的ADP151电源电路并未导致ADAS1000整体噪声的显著增加。

使用本评估板和电路笔记的条件

有关完整的免责声明，请参考ADAS1000SDZ用户指南。

本评估板设计基于“原状”提供，无任何形式的明示或暗示性担保，ADI公司及其附属机构、员工、董事、管理层、委托人和代理人不承担使用本板卡或设计造成的任何法律责任。除此之外，双方了解并同意：评估板或设计不允许用于预料产品发生故障或失效可能会导致人身伤害或死亡的安全至关重要的医疗应用中(如生命支持等)。不允许使用本板卡作为诊断目的，不允许将其连接到人类或动物身上。不可在除颤器或其它设备中使用本评估板，因为它们产生的高压将超过板卡上的供电轨电压。

本评估板仅限评估和开发使用，不可用作最终产品，或作为最终产品的一部分使用。在这些应用中以任何方式使用本评估板或设计，则由使用者自行承担相关风险；由于未经授权使用而给ADI公司、其附属机构、员工、董事、管理层、委托人和代理人带来的全部责任和费用，应由使用方赔偿全部损失。使用方全权负责遵守与此类使用相关的所有法律和法规要求。

了解详情

CN-0308-Design Support Package:
http://www.analog.com/CN0308-DesignSupport

MS-2160 Technical Article, *Mitigation Strategies for ECG Design Challenges,* Analog Devices

MS-2125 Technical Article, *Common-Mode Rejection: How It Relates to ECG Subsystems and the Techniques Used to Provide Superior Performance*, Analog Devices

MS-2126 Technical Article, *Multipysiological Parameter Patient Monitoring*, Analog Devices

MS-2066 Technical Article, *Low Noise Signal Conditioning for Sensor-Based Circuits,* Analog Devices

Video AFE for Diagnostic-Quality ECG Applications

MT-021 Tutorial, *Successive Approximation ADCs, Analog Devices.*

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

数据手册和评估板

ADAS1000 Data Sheet

ADAS1000-1 Data Sheet

ADAS1000-2 Data Sheet

ADAS1000-3 Data Sheet

ADAS1000-4 Data Sheet

ADP151 Data Sheet

修订历史

2012年10月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11108sc-0-10/12(0)

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0310.

连接/参考器件	
AD7176-2	24位、250 kSPS Σ-Δ型ADC，建立时间20 µs
AD8475	精密、可选增益、全差分漏斗放大器
ADR445	5 V超低噪声LDO XFET®基准电压源

24位、250 kSPS单电源数据采集系统

评估和设计支持

电路评估板

AD7176-2电路评估板(EVAL-AD7176-2SDZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

对工业电平信号进行采样时，必须提供快速高分辨率转换信息。通常，当采样速率达到500 kSPS时，模数转换器(ADC)具有的最高分辨率为14位至18位。图1所示电路是一款单电源系统，针对工业电平信号采样进行优化，集成一个24位、250 kSPS Σ-Δ型ADC。两个差分通道或四个伪差分通道中的每一个都能够以17.2位无噪声代码分辨率、最高50 kSPS的速率对其进行扫描。

本电路利用创新型差分放大器和内置激光调整电阻执行衰减和电平转换，通过具有低电源电压的精密ADC可以解决获取±5 V、±10 V和0 V至10 V的标准工业电平信号并进行数字化处理的问题。本电路的应用包括过程控制(PLC/DCS模块)、医疗以及科学多通道仪器和色谱仪。

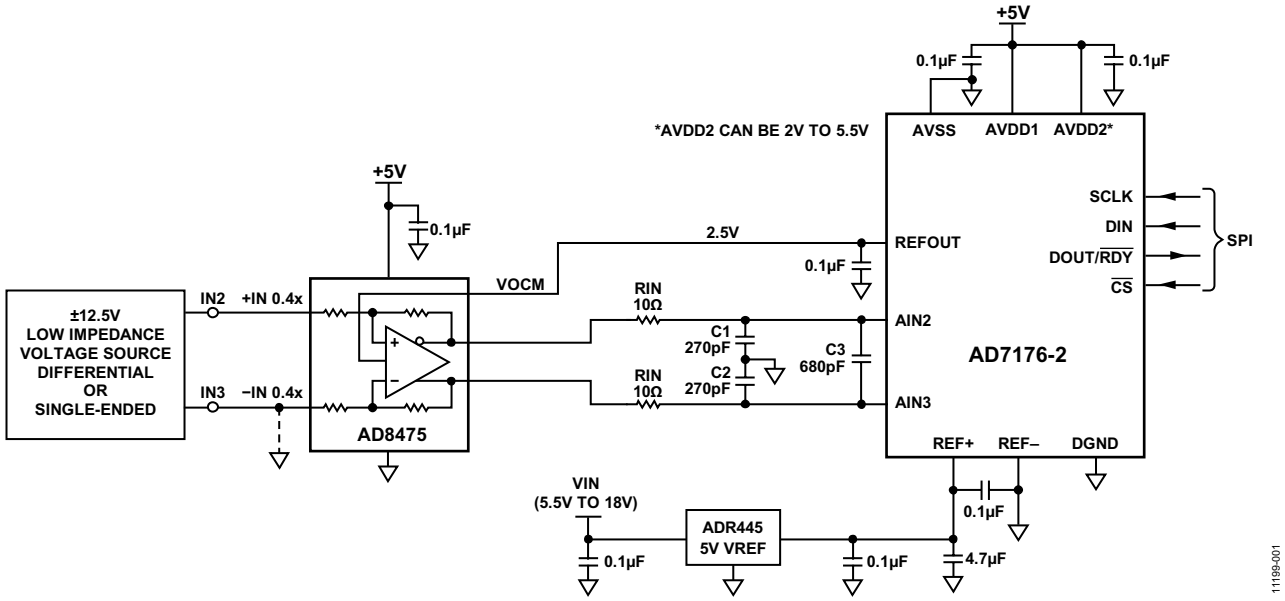


图1. 工业信号用高精度、24位ADC驱动器)原理示意图：未显示所有连接和去耦)

Rev. A

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2012–2013 Analog Devices, Inc. All rights reserved.**

电路描述

工业电平信号施加于AD8475精密差分漏斗放大器上，该器件可将输入信号衰减0.8倍或0.4倍。它集成经过调整并匹配的精密电阻，用来控制衰减。当AD8475使用5 V单电源并且增益设置为0.4时，此电阻支持最高±12.5 V的单端或差分输入。器件提供最高±15 V的输入过压保护。

当输入信号(增益为0.4)处于±10 V单端或差分输入范围内时，AD8475和AD7176-2器件组合能够保持线性度，如图4中的测量INL限值所示；图中，测量端点分别为−10 V和+10 V。此时，AD8475的输出摆幅介于0.5 V和4.5 V之间。

通过对VOCM引脚施加所需的共模电压，便可设置共模输出。图1所示电路中，通过将AD7176-2 ADC的2.5 V REFOUT电压施加于AD8475的VOCM引脚，完成共模电压的设置。

AD8475提供衰减和电平转换，以便驱动AD7176-2的采样电容输入；功耗仅为3.2 mA。

AD8475放大器的输出连接到RC滤波器网络，可提供差分和共模噪声滤波以及AD7176-2输入采样电容所需的动态充电。该网络还可隔离放大器输出，使其不受动态开关电容输入的反冲影响。共模带宽(RIN、C1)为59 MHz。差模带宽(2 × RIN、0.5C1 + C3)为9.8 MHz

还可设置AD8475，使其接受单端信号。将−IN 0.4×输入接地，并对+IN 0.4×输入施加单端信号。

AD7176-2 24位、Σ-Δ ADC对AD8475的输出进行采样，并转换为数字输出。转换速率和数字滤波器特性可针对5 SPS至250 kSPS的输出数据速率进行调节。

AD7176-2可配置为两个全差分输入或四个伪差分输入。ADC支持最高50 kSPS的通道扫描速率。AD7176-2的无噪声位性能为17.2位(250 kSPS)；20.8位(1 kSPS)；以及21.7位(50 SPS)。

图2表示输入接地时的总系统有效均方根噪声。数据速率为250 kSPS时，有效均方根噪声约为30 μV rms。请注意，满量程时，本电路的线性度在±10 V输入下达到最佳状态，计算时满量程输入设为20 V p-p。

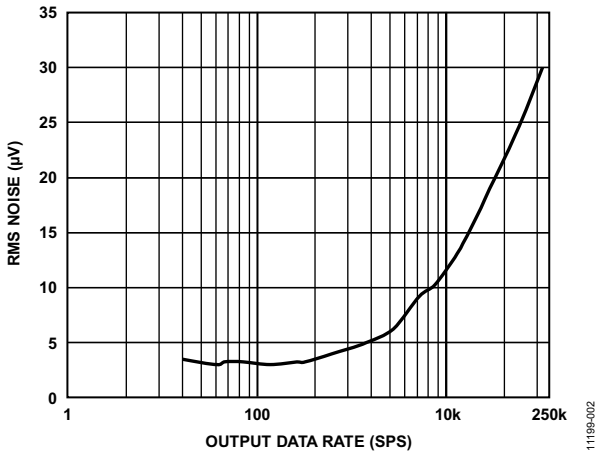


图2. 均方根输出噪声与输出数据速率的关系

有效分辨率以位数表示，折合到20 V满量程输入范围的计算公式为：

有效分辨率 = $\log_2$(FSR/均方根噪声)

有效分辨率 = $\log_2$(20 V/30 μV) = 19.3位

图3显示，均方根位数的有效分辨率与输出数据数率成函数关系，输入短接时测量。

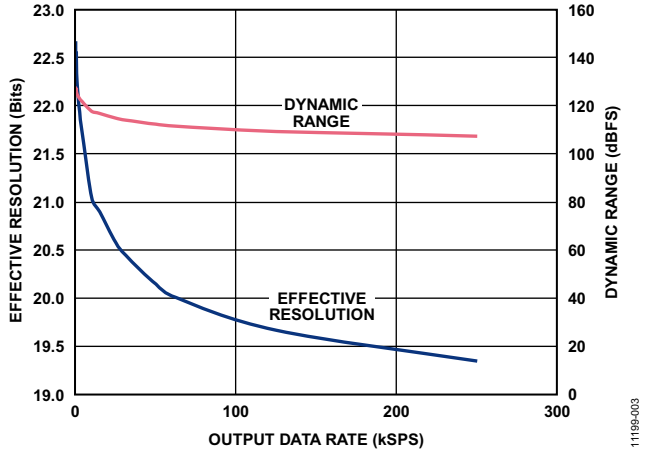


图3. 有效分辨率(均方根位数)与输出数据速率的关系

先将均方根噪声转换为峰峰值噪声近似值(均方根噪声乘以系数6.6)，有效分辨率便可转换为无噪声代码分辨率。计算结果约为2.7位，随后将其从有效分辨率中扣除，以得到无噪声代码分辨率。如本例所示，经计算后，19.3位有效分辨率相当于16.6位无噪声代码分辨率。这一结果与AD7176-2在无缓冲短路输入情况下，输出数据速率为250 kSPS时的17.2位无噪声位规格相比，大约有0.3位的差异。这是由于本例仅采用±10 V作为满量程范围，而非±12.5 V的最大值。

图4显示采用端点法获得的系统积分非线性，用满量程(FSR)的ppm表示。

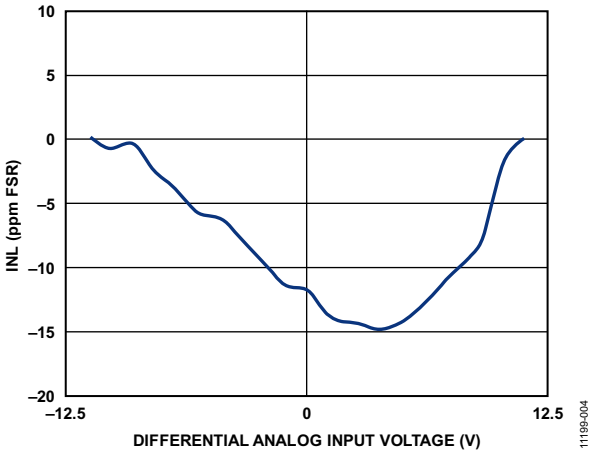


图4. 积分非线性(INL，以FSR的ppm表示)与输入电压的关系

虽然本电路主要设计用于处理直流输入，但它也能转换低频交流输入。其失真性能随模拟输入幅度的变化而改变。图5和图6分别显示−1 dBFS和−6 dBFS以及1 kHz正弦波情况下的性能。由Audio Precision 2700系列音频源产生的正弦波直接输入AD8475。

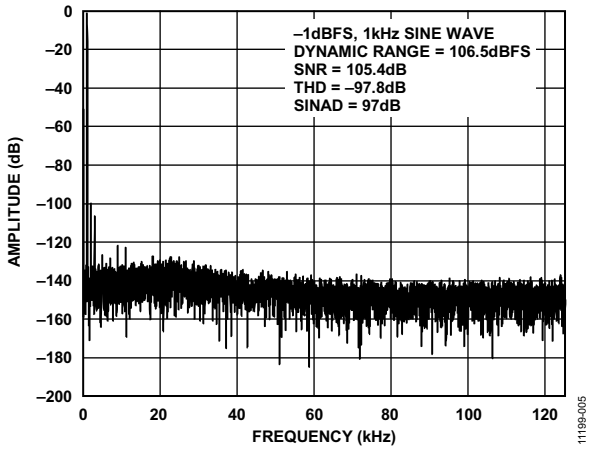


图5. AD8475至AD7176-2的FFT性能(1 kHz、−1 dBFS输入音、16384点FFT)

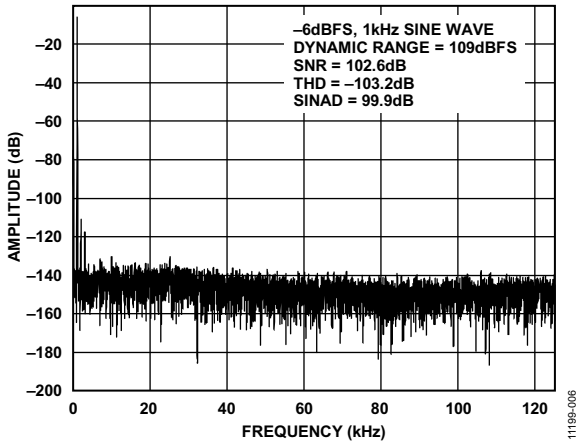


图6. AD8475至AD7176-2的FFT性能(1 kHz、−6 dBFS输入音、16384点FFT)

若要获得最佳的高分辨率系统性能，则出色的印刷电路板(PCB)布局、接地以及去耦技巧是必不可少的。详细信息，请参考指南MT-031、指南MT-101、AD8475数据手册及AD7176-2数据手册。欲查看完整原理图和印刷电路板的布局，请参见CN-0310设计支持包。

常见变化

图1所示电路中，AD8475所选增益为0.4。若选择了0.8增益，则满量程范围将从±10 V下降到±5 V，导致灵敏度翻倍。

使用额外AD8475器件的第二条通道可连接AD7176-2的AN0/AN1引脚。

ADR445基准电压源可替换为具有300 mV压差的ADR4550基准电压源。

电路评估与测试

设备要求

需要使用以下设备：

- EVAL-AD7176-2SDZ评估板和软件
- 系统演示平台(EVAL-SDP-CB1Z)
- 精密直流电压源
- Audio Precision 2700系列(交流输入)
- PC(Windows 32位或64位)
- 7 V至9 V直流电源或壁式电源

软件安装

AD7176-2评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows® XP (SP2)、Windows Vista和Windows 7 (32位或64位)。如果安装文件未自动运行，可以运行光盘中的**setup.exe**文件。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够正确识别评估系统。

完成光盘安装后，将EVAL-SDP-CB1Z(通过连接器A或连接器B)连接到EVAL-AD7176-2SDZ，然后利用附送的电缆将EVAL-SDP-CB1Z连接到PC的USB端口。

检测到评估系统后，确认出现的所有对话框。这样就完成了安装。

设置与测试

有关使用软件和运行测试的完整详细信息，请参考UG-478用户指南。

图7显示测试设置的功能框图。

若要测试图1中的电路，硬件需要经过下文所述的微小改变：

- 信号从位于J8端子板上的A2和A3输入端输入到AD8475。
- 改变连接到位置C的SL9和SL10焊点，可将来自J8的A2和A3信号路由至AD8475输入端。
- 安装10 Ω (0603)阻值的R64和R74，将AD8475输出连接至AD7176-2的AIN2和AIN3引脚。
- 移除板卡底部的R110和R120电阻(如UG-478用户指南中所示)。

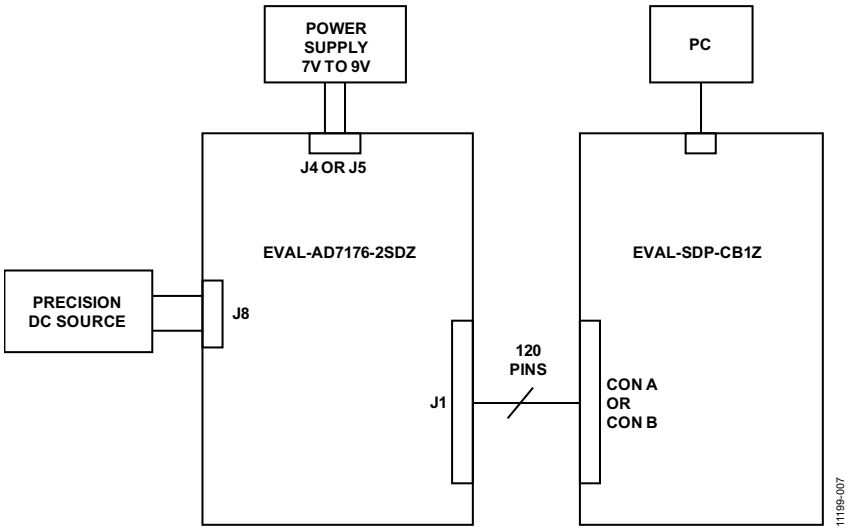


图7. 测试设置功能框图

了解详情

CN-0310 Design Support Package:
http://www.analog.com/CN0310-DesignSupport

UG-478, *Evaluation Board for the AD7176-2—24-Bit, 250 kSPS Sigma-Delta ADC with 20 µs Settling.*

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics,* Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-074 Tutorial, *Differential Drivers for Precision ADCs*, Analog Devices.

MT-075 Tutorial, *Differential Drivers for High Speed ADCs Overview*, Analog Devices.

MT-076 Tutorial, Differential Driver Analysis, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD7176-2 Data Sheet

EVAL-AD7176-2SDZ, AD7176-2 Evaluation Board

AD8475 Data Sheet and Evaluation Board

ADR445 Data Sheet

修订历史

2013年12月—修订版0至修订版A

更改标题 1

2012年11月-版本0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11199sc-0-12/13(A)

参考电路
CN-0311

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0311.

连接/参考器件	
ADF4351	集成VCO的小数N分频PLL IC
ADL5385	宽带发射调制器
ADP150	低噪声3.3 V LDO
ADP3334	低噪声可调LDO

使用LO二分频调制器的宽带低误差矢量幅度(EVM)直接变频发射机

评估和设计支持

电路评估板

ADF4351评估板(EVAL-ADF4351EB1Z)

ADL5385评估板(ADL5385-EVALZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

本电路为宽带直接变频发射机模拟部分的完整实施方案(模拟基带输入、RF输出)。通过使用锁相环(PLL)和宽带集成电压控制振荡器(VCO)，本电路支持30 MHz至2.2 GHz范围内的RF频率。与使用一分频本地振荡器(LO)级的调制器不同(如CN-0285中所述)，本电路无需进行LO的谐波滤波。

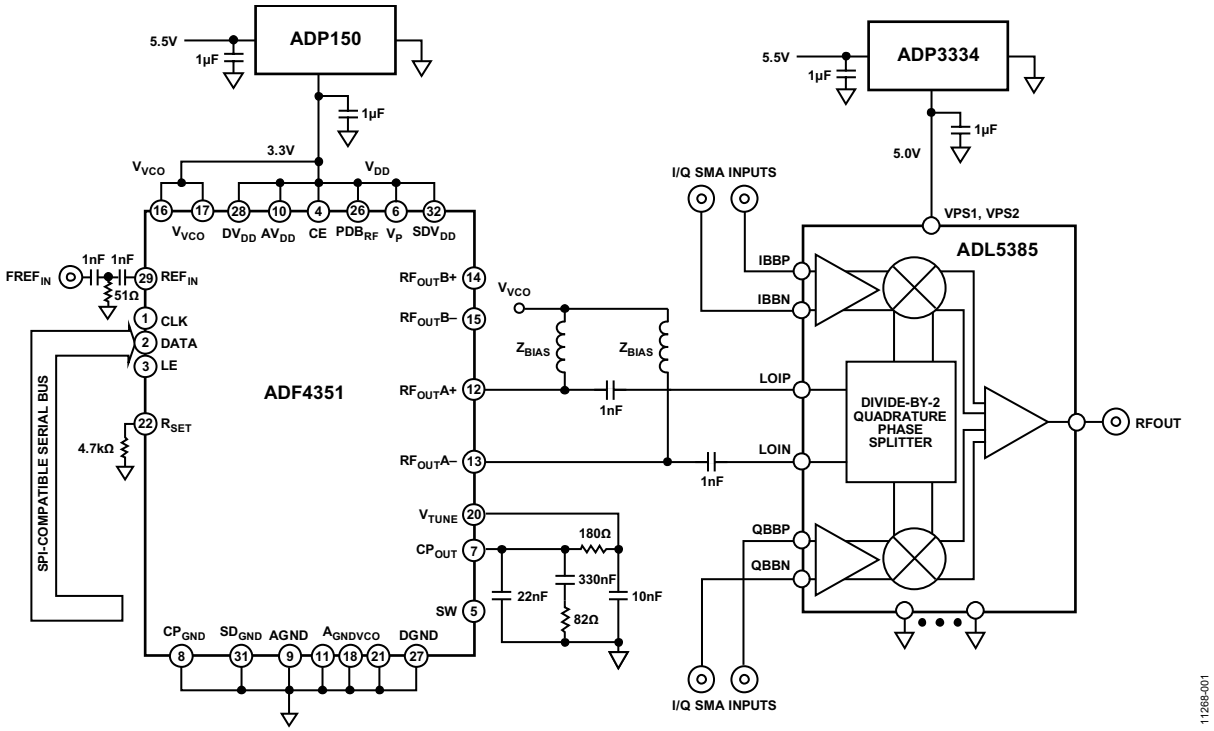


图1. 直接变频发射机(原理示意图：未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2012 Analog Devices, Inc. All rights reserved.

获得最佳性能的唯一要求，就是以差分方式驱动调制器的LO输入。ADF4351可提供差分RF输出，因此极其适用于本电路。PLL转调制器接口适用于所有集成2XLO分相器的I/Q调制器和I/Q解调器。低噪声LDO确保电源管理方案对相位噪声和误差矢量幅度(EVM)没有不利影响。这种器件组合可以提供30 MHz至2.2 GHz频率范围内业界领先的直接变频发射机性能。对于2.2 GHz以上的频率，则推荐使用一分频调制器，如CN-0285所述。

电路描述

图1所示电路使用完全集成的小数N分频PLL IC ADF4351和宽带发射调制器ADL5385。ADF4351向发射正交调制器ADL5385提供本振(LO频率为调制器RF输出频率的两倍)信号，后者将模拟I/Q信号上变频为RF信号。两个器件共同提供宽带基带I/Q至RF发射解决方案。

ADF4351采用超低噪声3.3 V ADP150调节器供电，以实现最佳LO相位噪声性能。ADL5385则采用5 V ADP3334 LDO供电。ADP150 LDO的输出电压噪声仅为9 μV rms(10 Hz至100 kHz积分)，有助于优化VCO相位噪声并减少VCO推压的影响(等效于电源抑制)。有关使用ADP150 LDO对ADF4351供电的更多详情，请参见CN-0147。

ADL5385采用二分频模块产生正交LO信号。因此，正交精度取决于输入LO信号的占空比精度(以及内部分频器触发器的匹配)。上升和下降时间的任何不平衡都会导致偶次谐波出现，影响ADF4351 RF的输出。当以差分形式驱动调制器LO输入时，可以消除偶数阶谐波，改善总体正交产生性能。(详见"宽带ADC前端设计考虑：何时使用双变压器配置。"作者：Rob Reeder和Ramya Ramachandran，模拟对话，40-07)

由于边带抑制性能取决于调制器的正交精度，相比单端方式，以差分方式驱动LO输入端口能获得更佳的边带抑制。比起大部分集成VCO的竞争型PLL器件所采用的单端输出，ADF4351可提供差分RF输出。

ADF4351输出匹配包括Z_{BIAS}上拉电阻，电源节点的去耦电容也起到一定的作用。为实现宽带匹配，建议使用阻性负载(Z_{BIAS} = 50 Ω)，或者将一个阻性负载与Z_{BIAS}的电抗性负载并联。后者提供的输出功率稍高，具体取决于所选的电感。对于1 GHz以下的LO工作频率，则使用数值为19 nH或更高的电感。利用Z_{BIAS} = 50 Ω可得出本电路的测量结果；输出功率设置为5 dBm。使用50 Ω电阻时，此设置在全频段范围内的每输出约为0 dBm；而使用差分输入时为3 dBm。ADL5385 LO的输入驱动电平规格为−10 dBm至+5 dBm；因此，它能够降低ADF4351的输出功率，节省功耗。

边带抑制性能与RF输出频率的扫描关系图如图2所示。在该扫描图中，测试条件如下：

- 基带I/Q幅度 = 1.4 V p-p差分正弦波与500 mV直流偏置正交
- 基带I/Q频率(f_{BB}) = 1 MHz
- LO = 2 × RF_{OUT}

测试设置的简化框图如图3所示。由于标准ADL5385板不支持差分LO输入驱动，因此测试中使用了修改后的ADL5385评估板。

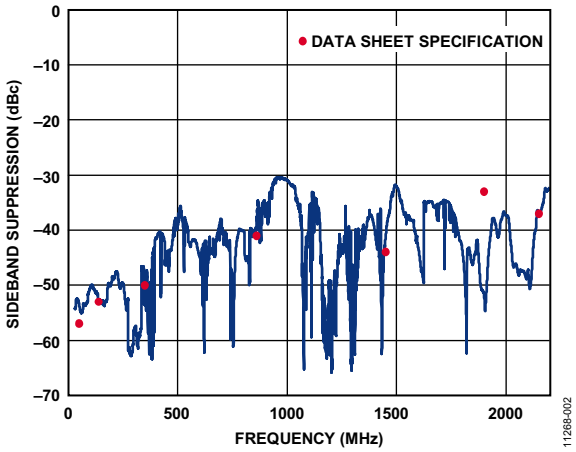


图2. 边带抑制，RFOUT从30 MHz扫描至2200 MHz

相比数据手册测量中利用低噪声RF信号发生器驱动ADL5385，本电路获得了类似的(甚至更佳的)边带抑制性能。利用ADF4351的差分RF输出可消除偶数阶谐波，并提升调制器的正交精度。这会影响边带抑制性能和EVM。对图1所示电路的测量表明，该电路的单载波W-CDMA复合EVM优于2%。因此，该电路为30 MHz至2.2 GHz的频率提供了低EVM宽带解决方案。对于2.2 GHz以上的频率，可使用一分频调制器模块，如CN-0285所述。

若需完整的设计支持包，请参阅
http://www.analog.com/CN0311-DesignSupport。

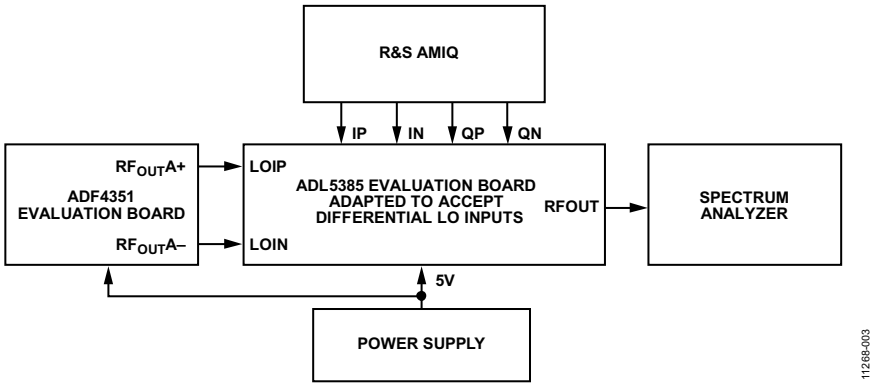


图3. 测量边带抑制的测试设置(原理示意图)

常见变化

本文所述PLL转调制器接口适用于所有集成2XLO分相器的I/Q调制器。它还适用于基于2XLO的I/Q解调器，如ADL5387。

电路评估与测试

CN-0311使用EVAL-ADF4351EB1Z和ADL5385-EVALZ评估所述电路，能够快速设置并进行评估。EVAL-ADF4351EB1Z使用评估板附带光盘中的标准ADF4351编程软件。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Vista或Windows 7 PC
- EVAL-ADF4351EB1Z评估板
- ADL5385-EVALZ评估板
- ADF4351编程软件
- 电源 (5 V, 500 mA)
- I/Q信号源，如Rohde & Schwarz AMIQ
- 频谱分析仪

另外，可参考针对EVAL-ADF4351EB1Z评估板的UG-435用户指南、ADF4351数据手册和ADL5385数据手册。

开始使用

测试设置的电路描述、原理图和框图详细信息参见CN-0311(见图1和图3)。UG-435用户指南详细说明了EVAL-ADF4351EB1Z评估软件的安装和使用。UG-435还包含电路板设置说明和电路板原理图、布局和物料清单。ADL5385数据手册中含有ADL5385-EVALZ电路板原理图、框图、物料清单、布局和组装信息。相关器件信息，请参考ADF4351数据手册和ADL5385数据手册。

功能框图

本文所述测试设置的功能框图见图3。

设置和测试

完成设备设置后，使用标准RF测试方法测量电路的边带抑制性能。

了解详情

CN0311 Design Support Package:
http://www.analog.com/CN0311-DesignSupport

ADIsimPLL Design Tool

ADIsimPower Design Tool

ADIsimRF Design Tool

Brandon, David, David Crook, and Ken Gentile. AN-0996 Application Note, *The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems.* Analog Devices.

CN-0134, *Broadband Low EVM Direct Conversion Transmitter.* Analog Devices.

CN-0147, *Using the ADP150 LDO Regulators to Power the ADF4350 PLL and VCO.* Analog Devices.

Nash, Eamon. AN-1039 Application Note, *Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity.* Analog Devices.

Reeder, Rob, and Ramya Ramachandran. "Wideband A/D Converter Front-End Design Considerations: When to Use a Double Transformer Configuration." *Analog Dialogue*, 40-07.

数据手册和评估板

ADF4351 Data Sheet

ADF4351 Evaluation Board

ADL5385 Data Sheet

ADL5385 Evaluation Board

ADP150 Data Sheet

ADP3334 Data Sheet

修订历史

2012年12月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11268sc-0-12/12(0)

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0312.

连接/参考器件	
AD7798	3通道、低噪声、低功耗、16位、Σ-Δ型ADC，内置片内仪表放大器
AD8615/AD8618	精密单通道/四通道轨到轨输入/输出运算放大器
ADR4525	超低噪声、高精度2.5 V基准电压源
AD8271	可编程增益精密差动放大器
ADG633	CMOS、±5 V/+5 V/+3 V、三路SPDT开关
ADG733	CMOS、2.5 Ω、低电压、三路SPDT开关

带可编程增益跨阻放大器和同步检波器的双通道色度计

评估和设计支持

电路评估板

CN-0312电路评估板(EVAL-CN0312-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和文件汇总

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个双通道色度计，集成调制光源发射器和同步检波器接收器。电路以三种不同的波长测量样本与参考容器的吸收光线之比。

该电路针对许多化学分析和环境监控仪器提供有效的解决方案，这些仪器仪表用于通过吸收光谱测量浓度和表征材料。

光电二极管接收器调理路径包括可编程增益跨阻放大器，用于将二极管电流转换为电压，并允许分析光吸收情况大不相同的不同液体。16位Σ-Δ型模数转换器(ADC)提供额外的动态范围，确保宽范围光电二极管输出电流具有足够的分辨率。

使用调制光源和同步检波器而非恒流(直流)源可消除环境光线和低频噪声产生的测量误差，并提供更高的精度。

Rev. 0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113
©2013 Analog Devices, Inc. All rights reserved.

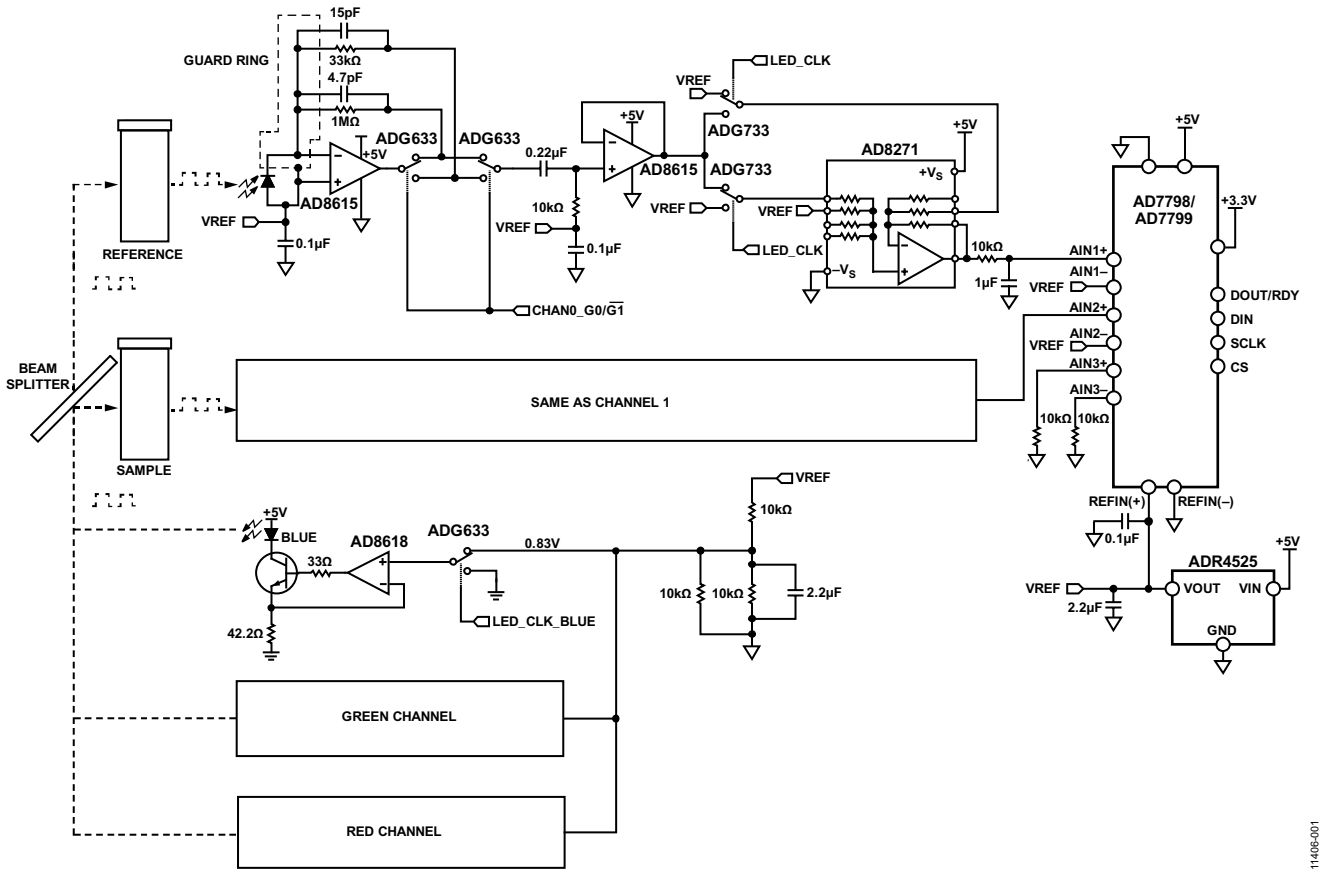


图1. 带可编程增益跨阻放大器和锁定放大器的双通道色度计
(原理示意图：未显示所有连接和去耦)

电路描述

AD8618四通道运算放大器形成三个简单的电流源，以恒定电流驱动LED。EVAL-SDP-CB1Z产生5 kHz时钟，通过单刀双掷(SPDT)开关ADG633调制一个LED，以便打开或关闭其电流源的基准电压。将另外两个LED的电流源设为0 V可在不用时将其关闭。

波束分离器将一半光线通过样本容器发送，另一半通过参考容器发送。取决于每个容器中介质的类型和浓度，容器可吸收不同量的光。每个容器另一侧的光电二极管产生少量电流，数量与接收到的光量成比例。

每条通道的第一级包含AD8615运算放大器，该运算放大器配置为跨阻放大器，可将光电二极管输出电流转换为电压。AD8615作为光电二极管放大器，是一个不错的选择，因为它具有极低的输入偏置电流(1 pA)、输入失调电压(100 µV)和噪声(8 nV/√Hz)。虽然信号随后经交流耦合，在本级中尽量减少直流误差依然很重要，这样可避免损失动态范围。运算放大器输入偏置电流乘以输出端的反馈电阻值，作为失调电压。带增益输出端上的运算放大器输入失调电压取决于反馈电阻和光电二极管分流电阻。此外，流经光电二极管的任何运算放大器输入电压失调都会导致光电二极管暗电流的增加。

图2显示带单反馈电阻的典型跨导放大器及其理想传递函数。

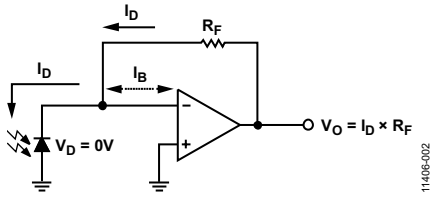


图2. 跨导放大器传递函数

由于某些受测溶液可能具有非常强的吸收特性，因此有时需要使用大反馈电阻以测量光电二极管产生的极小电流，同时要能够测量与高度稀释溶液相对应的大电流。为了解决这一难题，图1中的光电二极管放大器含有两个不同的可选增益。其中一个增益设为33 kΩ，另一个设为1 MΩ。当单SPDT开关连接运算放大器的输出端以便开关反馈电阻时，ADG633的导通电阻可能导致跨阻增益误差。

为了避免这个问题，图3显示了一种较好的配置，在该配置中，反馈环路内部的ADG633选择所需电阻，同时第二个开关将系统下一级与所选反馈环路相连。放大器输出端的电压为：

$$V_{TIA\ OUTPUT} = I_{PHOTODIODE} \times R_{FEEDBACK}$$

而非

$$V_{TIA\ OUTPUT} = I_{PHOTODIODE} \times (R_{FEEDBACK} + R_{ON\ ADG633})$$

它表示增益误差。但是，由于其中一个ADG633位于反馈环路之外，该级的输出阻抗即为ADG633的导通电阻(通常52 Ω)，而非与闭环工作时运算放大器输出有关的极低输出阻抗。

请注意，出于稳定性考虑，要求使用反馈电容C_{Fx}，以补偿总输入电容(二极管电容加上运算放大器输入电容)以及反馈电阻R_{Fx}产生的极点。有关此分析的详情，请参见传感器信号调理实用设计技巧中的第5部分。

哪怕诸如AD8615这类最好的轨到轨输出放大器都无法完全摆动输出至电轨。此外，AD8615上的输入失调电压可以为负，虽然其数值非常小。ADR4525基准电压源将光电二极管和放大器偏置到2.5 V，而非使用负电源确保放大器不会被削波，从而可驱动至0 V。电路板的模拟和数字部分采用5 V线性调节器供电。

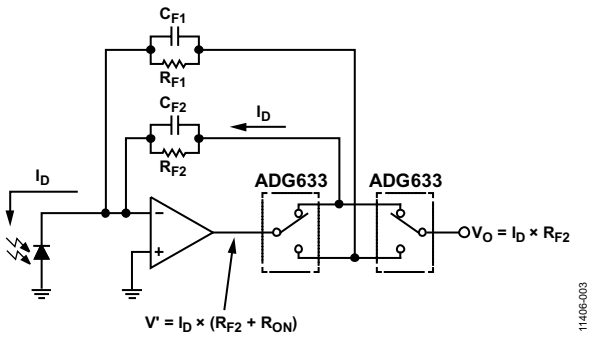


图3. 可编程增益跨导放大器

光电二极管放大器输出电压可在2.5 V至5.0 V范围内摆动。对于33 kΩ范围而言，2.5 V输出范围对应满量程光电二极管的电流值为75.8 μA。对于1 MΩ范围而言则对应2.5 μA。使用1 MΩ的增益设置进行操作时，重要的是保护光电二极管不受外界光线影响，以防放大器饱和。虽然下文所述的同步整流器可极大地衰减任何不与LED时钟同步的频率，但如果上一级被衰减，则它无法正常发挥作用。

每通道的增益设置可通过EVAL-SDP-CB1Z板独立选择。

下一级是简单缓冲交流耦合滤波器。滤波器截止频率设为7.2 Hz；它移除所有输出失调电压，并衰减白炽灯和荧光灯以及其它所有进入光电二极管的杂散光造成的低频光污染。同时，ADR4525的输出还将该电路偏置到2.5 V；因此，该级的输出信号摆幅标称值范围为1.25 V至3.75 V。

紧随交流耦合滤波器之后的电路为同步整流器电路，采用AD8271差动放大器和ADG733三路SPDT开关组成。ADG733内部开关与AD8271的内部10 kΩ增益设置电阻串联；因此，ADG733的4.5 Ω最大导通电阻造成的增益误差仅为0.05%，并且温度漂移低于1 ppm/°C。

系统的其余部分使用ADG633开关，因为它们具有极低的泄漏电流和较低的寄生电容。

当驱动LED的时钟处于高电平状态时，ADG733内的开关将根据如下简单传递函数配置AD8271：

$$V_O = V_{IN}$$

其中：

V_O为同步检波器的输出。

V_{IN}为同步检波器的输入，范围为2.5 V至3.75 V。

在该配置下，同步整流器用作单位增益放大器。

当驱动LED的时钟处于低电平状态时，ADG733内的开关将根据如下传递函数配置AD8271：

$$V_O = 2V_{REF} - V_{IN}$$

其中：

V_{REF}为ADR4525的2.5 V输出。

V_{IN}范围为1.25 V至2.5 V。

这种情况下，当输入为1.25 V时(交流耦合级可输出的最小电压)，同步整流器的输出为3.75 V；而当输入为2.5 V时(交流耦合级的中间电平)，同步整流器的输出为2.5 V。在这种配置下，同步整流器的增益为−1，并且在+2.5 V基准电压附近偏置。

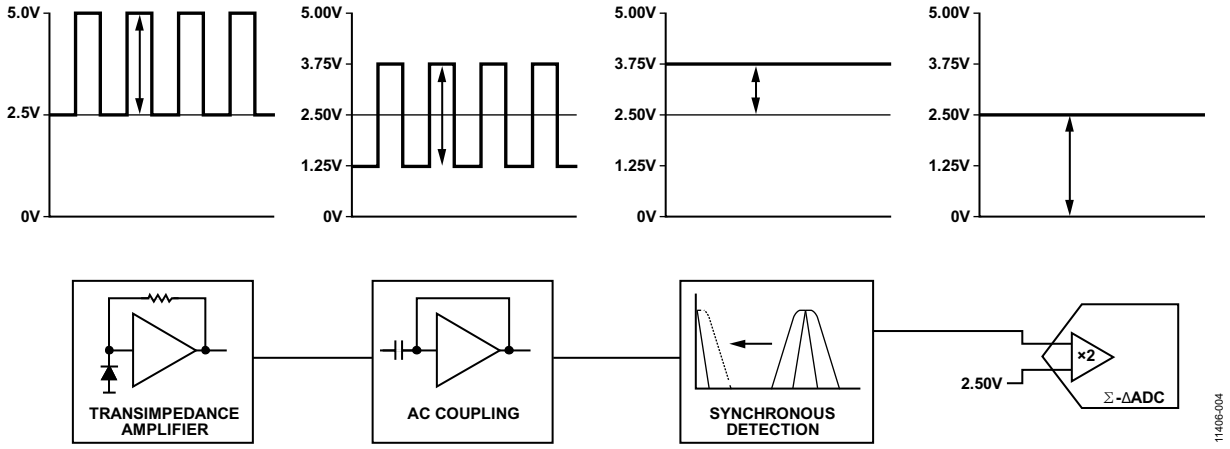


图4. 每步的系统框图和时域波形

图4为系统框图，并标出了每级的电压范围。同步整流电路处理后的结果为可变直流电压，变动范围为2.5 V(没有光线到达光电二极管)至3.75 V(满量程光输入)。该输出电压对应1.25 V的满量程输出摆幅。

该电路过滤频率不与LED时钟同步的信号(或奇次谐波，因为时钟波形为方波)。在频域中，AD8271输出端的低通滤波器看上去像一个LED时钟频率附近的带通滤波器。该滤波器的带宽越低，同步整流器就越能抑制带外噪声。出于噪声抑制和建立时间的权衡考虑，该滤波器的截止频率设为16 Hz。必须说明，该滤波器带宽约等于LED时钟。例如，若LED调制为5 kHz，则同步检波器的3 dB通带范围为4.984 kHz至5.016 kHz。

系统最终级为低噪声、16位、Σ-Δ型ADC AD7798。该ADC集成内置的可编程增益放大器(PGA)，具有差分输入。将2.5 V基准电压源与AIN引脚相连，并将PGA增益设为2以便允许它把同步整流器的2.5 V至3.75 V输出映射为满量程16位输出。此外，AD7798的输出滤波器还提供50 Hz和60 Hz下的最低65 dB抑制，进一步衰减同步检波器的所有噪声。

为了验证前端电路不会对系统产生过大的噪声，数据在LED禁用时采集。同步检波器依然工作在LED时钟频率下，但不会检测到任何与该时钟同步的光信号。因此，它可移除除了AD8271和ADC产生的误差之外的所有直流和交流信号。图5显示该配置下的噪声，它针对单个通道的数值低于1 LSB(ADC输入在两个代码之间置中)，针对另一个通道为1 LSB峰峰值(ADC输入在两个相邻代码之间位于过渡区域)。此外，需注意测量电压为负，数值为几个mV，这是符合AD8271典型失调误差分布的预期性能。

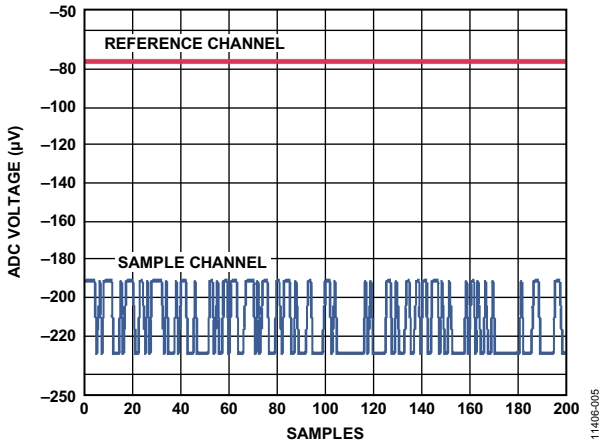


图5. LED源禁用时的ADC电压

常见变化

改变光电二极管放大器上反馈电阻的数值即可改变放大器增益。这是一种自定义电路的简单方法，可用于不同光照水平的特定应用。然而，补偿电容也必须改变，以保持带宽，保证放大器的稳定性。

对于极低水平光照测量系统而言，同步检波器的低通滤波器其截止频率可设为低得多的频率值，以便具有最佳性能，但代价是测量周期较长。

由于LED的光输出随温度变化而改变，系统以样本和参考通道的比例进行测量。光电二极管的增益容差最大值为±11%；因此，由于LED输出随时间和温度的变化而改变，比例的变动在一定程度上存在漂移。加入光学反馈环路控制幅度后，LED可大幅降低光随温度变化而改变的程度，甚至使单通道精确测量成为可能。图7表示典型200个样本采集期间的参考通道与样本通道读数之比。

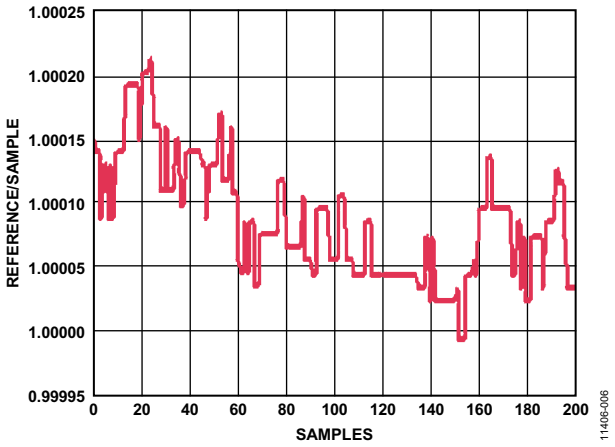


图6. 校准后的比例读数(开启红色LED，样本和参考容器中有蒸馏水)

电路评估与测试

本电路使用EVAL-CN0312-SDPZ评估板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。

CN-0312评估软件与EVAL-SDP-CB1Z通信，以从EVAL-CN0312-SDPZ捕捉数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista(32位)或Windows 7(32位)PC
- EVAL-CN0312-SDPZ评估板
- EVAL-SDP-CB1Z评估板(SDP)
- 6 V至12 V直流、500 mA电源
- CN-0312评估软件
- 蒸馏水和测试液体样本

开始使用

将CN-0312评估软件放进PC的光盘驱动器，加载评估软件。打开“**我的电脑**”，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图8显示测试设置的功能框图。**EVAL-CN0312-SDPZ-SCH** pdf文件提供了完整电路原理图。此文件位于CN0312设计支持包中。

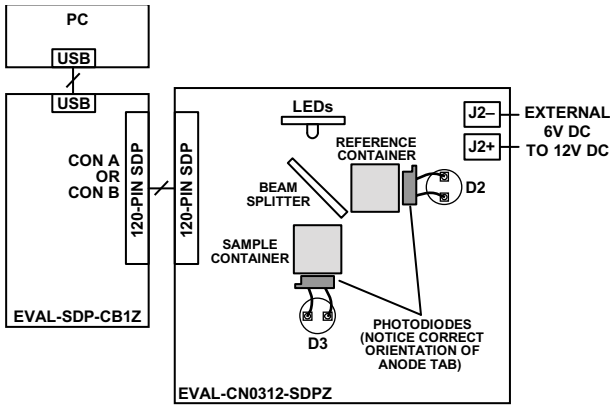


图7. 测试系统功能框图

设置

将光电二极管引脚弯折90°，然后插入D2与D3中。有关每个光电二极管阳极端子的正确朝向请参见图8。

一旦完成安装，确保光电二极管位置距离印刷电路板(PCB)约15 mm。

将EVAL-CN0312-SDPZ上的120引脚连接器连接到EVAL-SDP-CB1Z上的**CON A**连接器。将外部6 V至12 V直流电源连接到EVAL-CN0312-SDPZ的J2上，并将随EVAL-SDP-CB1Z提供的USB电缆从EVAL-SDP-CB1Z连接到PC上的USB端口。EVAL-SDP-CB1Z从PC的USB端口取电。

测试

开启外部电源，启动评估软件程序。如果**设备管理器**中列出了Analog Devices, Inc., System Development Platform驱动器，软件将能与EVAL-SDP-CB1Z通信。一旦USB通信建立，EVAL-SDP-CB1Z就可用来发送、接收、采集来自EVAL-CN0312-SDPZ的并行数据。

CN-0312评估软件**Readme**文件包含有关如何使用评估软件采集数据的详细信息。SDP用户指南(UG-277)包含有关EVAL-SDP-CB1Z的信息。

系统需进行一次初始校准，以便补偿波束分离器与光电二极管之间的对齐误差，以及补偿光电二极管的所有响应失配。若要校准系统，以蒸馏水填充两个容器，然后插入PCB的方孔中。为全部两个通道选择33 kΩ增益，并在**校准**下拉菜单中选择**启动校准序列**。软件每次开启三个LED中的一个，然后测量到达参考和样本光电二极管的接收光。针对每种LED颜色，软件都将乘法器计算在内，因此有：

$$\frac{V_{REFERENCE_CHANNEL}}{V_{SAMPLE_CHANNEL}} K = 1$$

其中，*K*表示经计算得出的校准常量。完成校准后，软件在后续测量中均使用该校准常量。

在光谱技术上，吸光度定义为到达被测介质的光与通过介质传递的光的对数之比。根据比尔-朗伯特定律，通过介质传递的光量随通道长度和浓度的增加而以指数规律递减。通过将吸光度定义为对数，可使得它与介质的浓度直接成比例(假设通道长度不变)

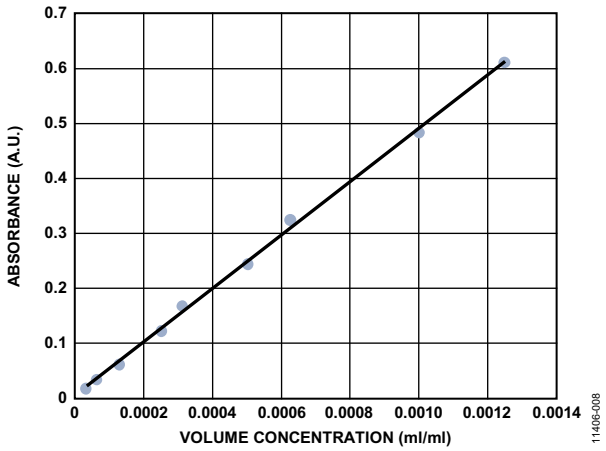


图8. 470 nm光下黄色5号染料的吸光度直线

无需使用有害化学物质即可验证该理论的简单方法，是测量食用色素的染料浓度。图9显示采用EVAL-CN0312-SDPZ进行测量时，黄色5号染料不同浓度的实验结果。黄色溶液可强烈吸收蓝光；因此，测量采用蓝光(470 nm) LED作为光源。X轴表示体积浓度(每毫升水中染料的毫升数，因此X轴没有单位)，Y轴表示吸光度。根据比尔-朗伯特定律的预测，吸光度随浓度呈线性变化。

除了浓度测量，该电路板还可根据不同波长下的光吸收情况表征并鉴别介质。从**自动数据采集**下拉菜单中选择**分析样本**，测量每种颜色，并在前面板上显示结果。可行的方法是建立已知物质的数据库，然后将未知样本与数据库中的物质相匹配。例如，一般可采用pH测量溶液，它会根据pH值改变颜色。通过建立已知pH值的数据库，系统便可鉴定样本的颜色，并与正确的pH值匹配。

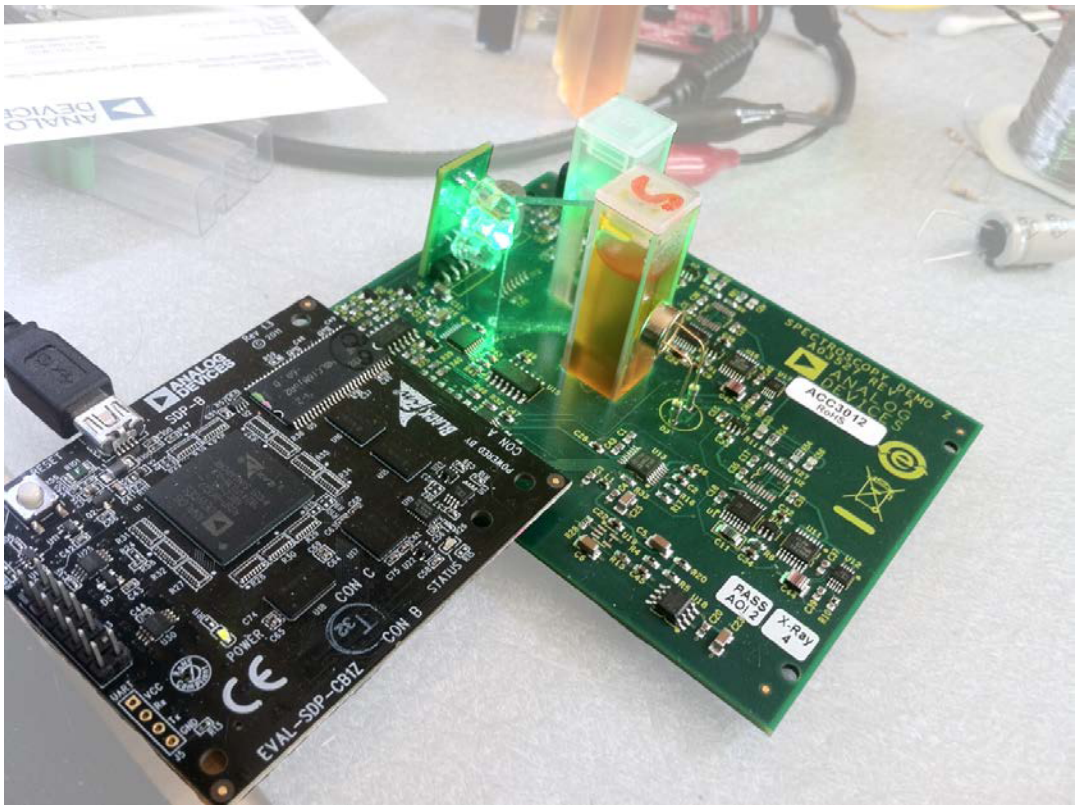


图9. EVAL-CN0312-SDPZ和EVAL-SDP-CB1Z照片

了解详情

CN-0312 Design Support Package:
http:/www.analog.com/CN0312-DesignSupport

Kester, Walt, Wurcer, Scott, Kitchin, Chuck. High Impedance Sensors, Practical Design Techniques for Sensor Signal Conditioning, Section 5, 1999.

Skoog, Douglas A., F. James Holler, and Stanley R. Crouch. "An Introduction to Spectrometric Methods." *Instrumental Analysis*. USA: Brooks/Cole, Cengage Learning, 2006.

数据手册和评估板

AD7798 Data Sheet

AD8615 Data Sheet

AD8271 Data Sheet

ADG633 Data Sheet

ADG733 Data Sheet

ADR4525 Data Sheet

修订历史

2013年3月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11406sc-0-3/13(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0313.

连接/参考器件	
ADM3485E	±15 kV ESD保护、3.3 V、12 Mbps、EIA RS-485收发器

EMC COMPLIANT RS-485收发器保护电路

评估和设计支持

电路评估板

CN-0313电路评估板(EVAL-CN0313-SDPZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路使用ADM3485E收发器，是经过验证并测试的电磁兼容性(EMC)解决方案，可为使用广泛的RS-485通信端口提供三重保护。每个解决方案都经过测试和特性表征，确保收发器和保护电路元件之间的动态交互能够协同工作，保护它们免遭静电放电(ESD)、电快速瞬变脉冲群(EFT)和电涌的破坏——分别由IEC 61000-4-2、IEC 61000-4-4和IEC 61000-4-5标准定义。本电路使用ADM3485E提供经过验证的RS-485接口ESD、EFT和电涌(常见于恶劣工作环境)保护。

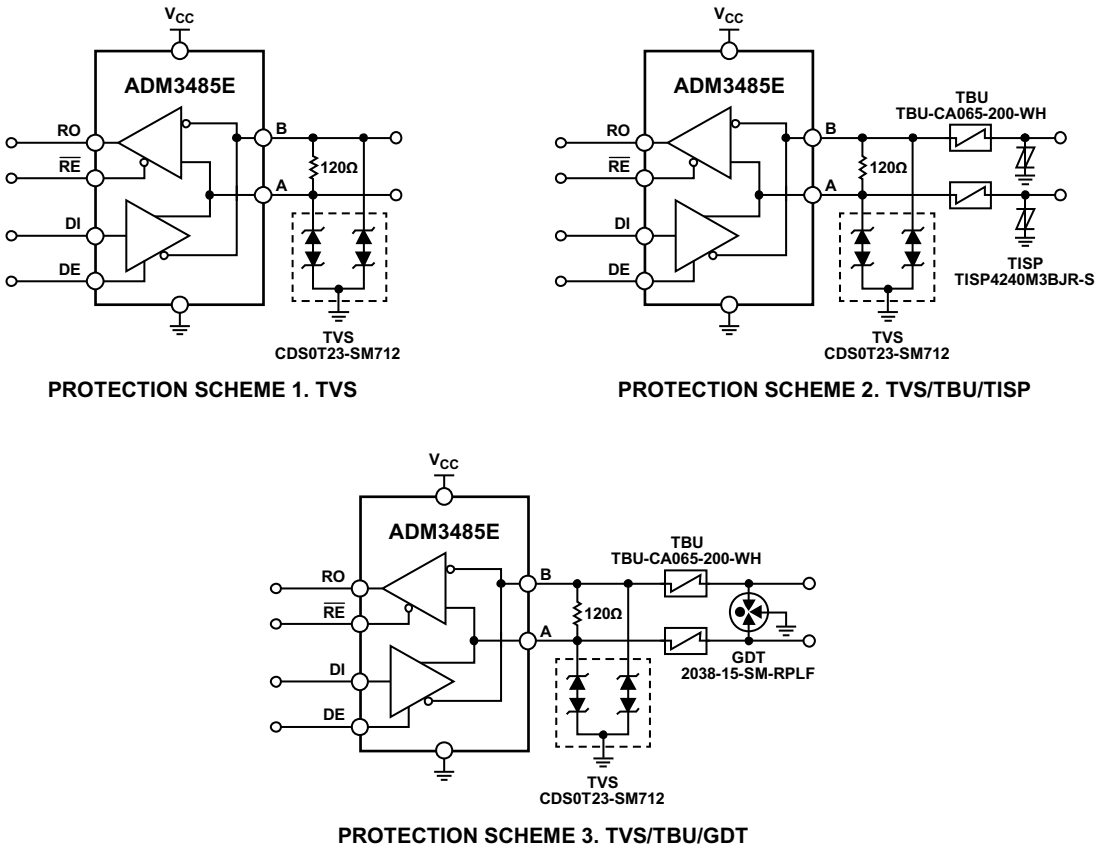


图1. 三个EMC兼容ADM3485E保护电路(原理示意图，未显示所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2013 Analog Devices, Inc. All rights reserved.**

电路描述

在工业和仪器仪表应用中，RS-485总线标准是使用最广泛的物理层总线设计标准之一。RS-485提供多个系统之间的差分数据传输，这些系统通常相距很远。RS-485的应用包括：过程控制网络、工业自动化、远程终端、楼宇自动化(例如，暖通空调(HVAC)、保安系统)、电机控制和运动控制。

在这些实际的系统中，雷击、电源波动、感应开关和静电放电会通过产生较大瞬变电压对通信端口造成损害。设计人员必须确保设备不仅能在理想条件下工作，而且能够在实际可能遇到的恶劣环境下正常工作。为了确保这些设计能够在电气条件恶劣的环境下工作，必须符合EMC规范。

许多EMC的问题并不简单，且不易呈现，因此必须在产品开发周期的初级阶段即将其考虑在内。正确的解决方案和保护电路必须作为整体设计的一部分，而非留到最后一刻。保护电路必须集成特定收发器生产商的输入和输出结构，作为设计的组成部分。

IEC 61000规范定义了一组EMC耐受性要求。在这组规范中，设计人员必须考虑数据通信线路的下列三类高压瞬变：

- IEC 61000-4-2静电放电(ESD)
- IEC 61000-4-4电快速瞬变脉冲群(EFT)
- IEC 61000-4-5电涌耐受

ESD和EFT具有类似的上升时间、脉冲宽度和能耗水平。电涌瞬变具有更长的上升时间和脉冲宽度；其幅度最终可能比ESD或EFT瞬变电能的幅度高3至4个数量级。由于ESD和EFT瞬变的相似性，它们的电路保护设计也相近。但是因为电涌瞬变的电能水平较高，因此必须将它们区别对待。

每款解决方案都向数据端口提供ESD电压(8 kV接触放电和15 kV空气放电)以及2 kV的EFT电压保护。不同的解决方案提供高达6 kV的更高电涌保护等级。电路保护等级列于表1中。

表1. 图1中全部三个保护电路的保护级别

保护方案	ESD	EFT (kV)	浪涌(kV)
1. TVS	接触放电：8 kV； 空气放电：15 kV	2	1
2. TVS/TBU/TISP	接触放电：8 kV； 空气放电：15 kV	2	4
3. TVS/TBU/GDT	接触放电：8 kV； 空气放电：15 kV	2	6

图2显示EVAL-CN0313-SDPZ板的实物照片。电路板上有三个ADM3485E器件，每个器件用于一种保护方案。每种保护方案都提供本文描述的ESD和EFT保护，并提升电涌保护等级。

有关EVAL-CN0313-SDPZ板的完整设计支持包，包括原理图、布局文件和物料清单，请参阅www.analog.com/CN0313-DesignSupport。

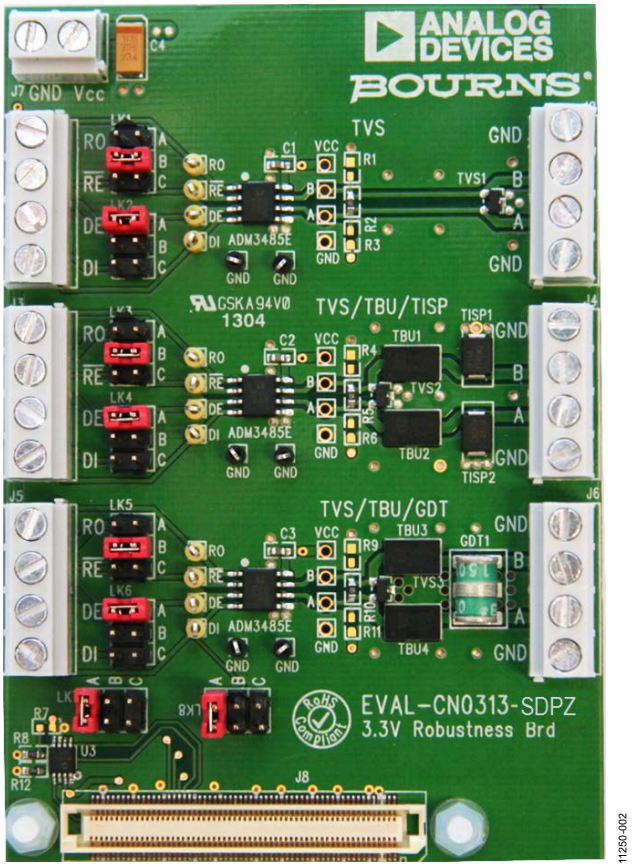


图2. EVAL-CN0313-SDPZ板

ADM3485E是一款3.3 V低功耗数据收发器，适合用于多点传输线路的半双工通信。它的数据速率高达12 Mbps，总线引脚(A和B)上的共模电压范围为−7 V至+12 V。数据通过DI引脚发送出去，通过RO引脚接收。驱动器和接收器的输出都可使能或禁用，即通过改变DE和$\overline{RE}$引脚上的相应逻辑电平，进入高阻抗状态。

电源和接地通过螺旋电缆连接器互相连接(V_{CC}和GND)。该连接器供全部三个ADM3485E器件使用。

DE和$\overline{RE}$逻辑输入通过LK1至LK6设置。对每个ADM3485E而言，LK2、LK4和LK6与DE有关；LK1、LK3和LK5与$\overline{RE}$有关。对每条链路而言，位置A连接逻辑引脚至V_{CC}；位置B连接逻辑引脚至GND；位置C连接逻辑引脚至四引脚侧面螺旋电缆连接器。输入DI和输出RO引脚直接连接四引脚螺旋连接器。

EVAL-CN0313-SDPZ还兼容ADI公司的ezLINX™板(EZLINX-IIIDE-EBZ)，以及系统开发平台(EVAL-SDP-CB1Z)。连接器J8将SDP或ezLINX板上的UART和GPIO接口与ADM3485E器件的逻辑I/O相连。I/O连接和跳线配置如表2所示。

表2. ezLINX和SDP I/O连接、跳线配置

ADM3485E	I/O引脚	SDP/ezLINX连接器	选择
TVS	RO	UART_RX	LK7 (A)
	$\overline{RE}$	GPIO_0	LK1 (C)
	DE	GPIO_3	LK2 (C)
	DI	UART_TX	LK8 (A)
TVS/TBU/TISP	RO	UART_RX	LK7 (B)
	$\overline{RE}$	GPIO_1	LK3 (C)
	DE	GPIO_4	LK4 (C)
	DI	UART_TX	LK8 (B)
TVS/TBU/GDT	RO	UART_RX	LK7 (C)
	$\overline{RE}$	GPIO_2	LK5 (C)
	DE	GPIO_5	LK6 (C)
	DI	UART_TX	LK8 (C)

ADM3485E发送器和接收器共用同样的差分总线引脚(A和B)。保护电路用于保护这些总线引脚。

在第一个保护电路中(**TVS**，如图1所示)，使用了一个元件，即Bourns公司的CDSOT23-SM712。它是EVAL-CN0313-SDPZ上的瞬变电压抑制器(TVS)阵列。它由两个双向TVS二极管组成，经过优化后保护RS-485系统，使其受到尽可能少的过应力，同时支持全范围RS-485信号和共模电压偏移。在正常工作条件下，TVS具有很高的对地阻抗。发生过压情况时，TVS进入雪崩击穿模式，并将引脚电压箝位于安全的预定电平。然后，它将瞬变电流从ADM3485E转移到地。

此保护方案提供高达8 kV(接触放电)和15 kV(空气放电)ESD保护、2 kV EFT保护和1 kV电涌保护。

如CDSOT23-SM712数据手册中所述，该器件专为RS-485设备而设计。以下两个保护方案应用于CDSOT23-SM712，提供针对电涌的更高级电路保护。

在第二个方案中(图1中的**TVS/TBU/TISP**)，CDSOT23-SM712 TVS提供第二级保护，而Bourns公司的TISP4240M3BJR-S提供第一级保护。TISP4240M3BJR-S是一款完全集成式电涌保护器(**TISP**)。TISP是一款固态晶闸管。当超过其预定保护电压时，TISP提供低阻抗接地路径，将大部分瞬变能量从ADM3485E转移开。

Bourns公司的TBU-CA065-200-WH瞬态闭锁单元(**TBU**)是一款非线性过流保护器件，位于第一级和第二级保护器件之间，确保协调工作。TBU是一款过流闭锁器件，在预定电流下开路。在阻隔模式下，它具有很高的阻抗以阻隔瞬变能量。此保护方案提供高达8 kV(接触放电)和15 kV(空气放电)ESD保护、2 kV EFT保护和4 kV电涌保护。

第三级保护方案(图1中的**TVS/TBU/GDT**)工作情况与保护方案2相似。该方案使用气体放电管(GDT)而非TISP。GDT针对比前述TISP保护方案更高的过压和过流提供保护。GDT是气体放电等离子器件，提供低阻抗接地路径以防止过压瞬变。所选GDT为Bourns公司的2038-15-SM-RPLF。

该第三级保护方案提供高达8 kV(接触放电)和15 kV(空气放电)ESD保护、2 kV EFT保护和6 kV电涌保护。

ADM3485E有一个120 Ω引脚与总线引脚相连。

电路评估与测试

为EVAL-CN0313-SDPZ板施加3.3 V至V_{CC}电源。电压可通过每个ADM3485E附近的V_{CC}测试点检查。发送和接收路径可通过连接其中一个ADM3485E电路进行测试，如图3所示。信号或模式发生器可连接到DI。驱动器的输出可通过A和B测试点监控，而接收器的输出可通过RO测试点监控。跳线配置如图3所示。该测试设置可应用于全部三个电路。

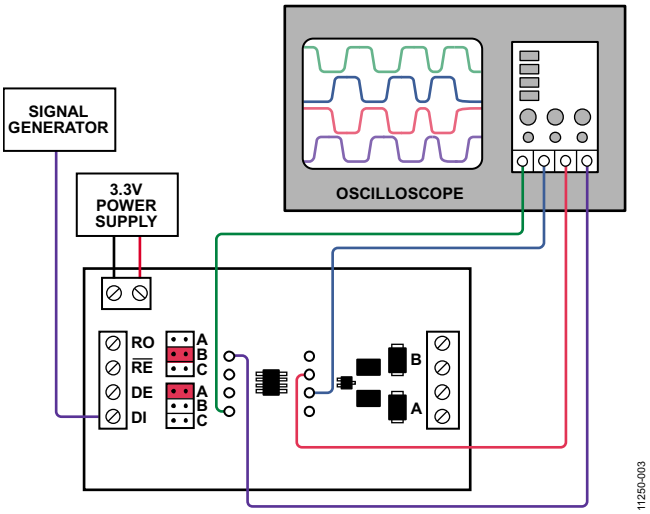


图3. 发送和接收测试设置

根据IEC 61000-4-2，ESD测试需使用两种耦合方法，即接触放电和空气放电。接触放电意味着放电枪与测试端口直接相连。采用空气放电法时，放电枪的放电电极向测试端口移动，直到产生放电并在整个气隙上形成一道弧。向每条总线线路的螺丝端子连接器放电。

对于IEC 61000-4-4 EFT测试，使用容性耦合箝位将EFT突发脉冲耦合至连接总线线路的电缆。箝位的耦合电容值取决于电缆直径、电缆材料和电缆的屏蔽情况。

IEC 61000-4-5电涌测试表示需要使用耦合/去耦网络(CDN)，以便将电涌瞬变耦合至总线引脚。根据规格要求，它必须使用两个80 Ω电阻针对两个端口测试。图4显示电涌测试的测试设置。将CDN连接至A和B引脚，以及将电涌发生器的共模端连接至4个引脚螺旋连接器的接地。

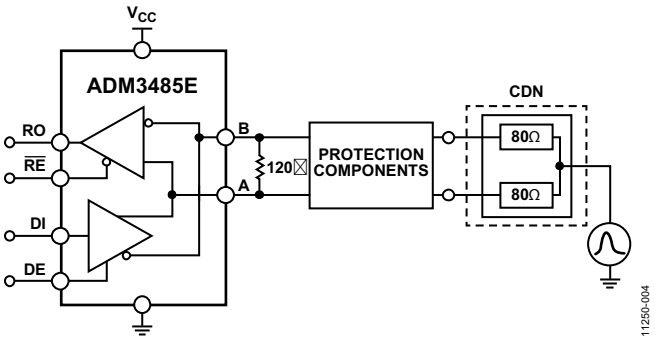


图4. IEC 61000-4-5电涌CDN输入ADM3485E的设置

本文描述的所有保护电路均采用ADM3485E，经过实验室特性表征并通过了外部独立的EMC兼容性测试公司的验证。

有关ezLINX iCoupler®隔离式接口开发环境的更多信息，请参考http://wiki.analog.com/resources/eval/ezlinx。

有关EMC的其他关键问题，请访问
http://www.analog.com/rs485emc。

了解详情

CN-0313 Design Support Package:
http://www.analog.com/CN0313-DesignSupport

ezLINX™ iCoupler® Isolated Interface Development Environment, ezLINX Board Quick Start Guide

Certified EMC Compliant RS-485 Interface Design Tool

Marais, Hein. Application Note AN-960. RS-485/RS-422 Circuit Implementation Guide. Analog Devices, Inc.

Electromagnetic Compatibility (EMC) Part 4-2: Testing and Measurement Techniques–Electrostatic Discharge Immunity Test (IEC 61000-4-2)

Electromagnetic Compatibility (EMC) Part 4-4: Testing and Measurement Techniques–Electrical Fast Transient/Burst Immunity Test (IEC 61000-4-4)

Electromagnetic Compatibility (EMC) Part 4-5: Testing and Measurement Techniques–Surge Immunity Test (IEC 61000-4-5)

数据手册和评估板

ADM3485E Data Sheet

System Development Platform (EVAL-SDP-CB1Z)

ezLINX™ iCoupler® Isolated Interface Development Environment (EZLINX-IIIDE-EBZ)

UG-400 User Guide, *ezLINX™ iCoupler® Isolated Interface Development Environment*, Analog Devices.

CDSOT23-SM712—Surface Mount TVS Diode Data Sheet, Bourns

TISP4xxxM3BJ Overvoltage Protector Series (TISP4240M3BJR-S) Data Sheet, Bourns

TBU-CA Series—TBU® High Speed Protectors (TBU-CA065-200-WH) Data Sheet, Bourns

2038 Series Miniature Symmetrical Three Electrode Surface Mount Gas Discharge Tube (2038-15-SM-RPLF) Data Sheet, Bourns

修订历史

2013年2月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11250sc-0-2/13(0)

ANALOG DEVICES

参考电路 CN-0314

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0314.

连接/参考器件	
AD8420	宽电源电压范围、轨到轨输出仪表放大器
ADR02	超紧凑、5.0 V精密基准电压源

采用微功耗仪表放大器的可配置4-20 mA环路供电发射器/接收器

评估和设计支持

电路评估板

CN0314评估板(EVAL-CN0314-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是基于一款行业领先的微功耗仪表放大器的可配置4 mA至20 mA环路供电发射器。无调整总误差小于1%。既可以用一个开关配置为将差分输入电压转换成电流输出的发射器(图1)，也可配置成将4 mA至20 mA电流输入转换成电压输出的接收器(图5)。

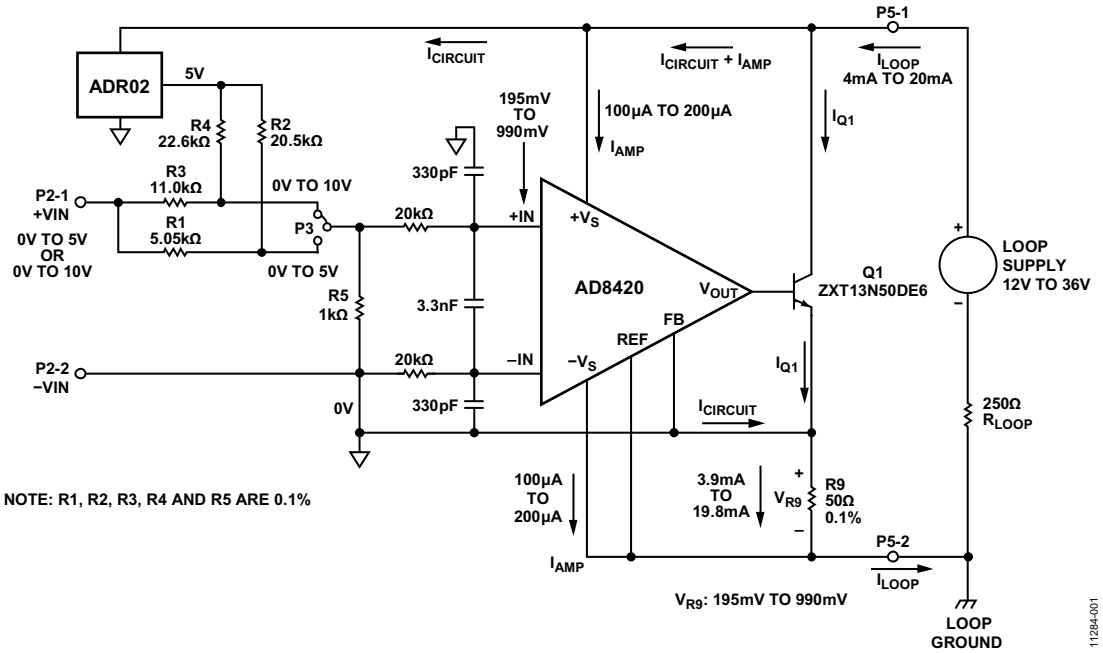


图1. 鲁棒的环路供电型可配置发射器电路(带4 mA至20 mA输出)

Rev. 0

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2014 Analog Devices, Inc. All rights reserved.

设计针对精密、低噪声和低功耗工业过程控制应用而优化。作为发射器时，电路可以接受0 V至5V或0 V至10 V的输入电压。作为接收器时，则可提供0.2 V至2.3 V或0.2 V至4.8 V输出电压，与采用2.5 V或5 V基准电压源的ADC兼容。作为发射器时，电源电压范围为12 V至36 V，作为接收器时为7 V至36 V。

由于该电路是可以配置的，因此，单个硬件设计可以同时用作备用发射器和备用接收器，从而降低客户的库存要求。

电路描述

电路搭载AD8420，这是一款基于间接电流反馈架构的仪表放大器。得益于该架构，AD8420拥有出色的输入和输出特性。与传统仪表放大器不同，AD8420可轻松放大等于或略低于地电平的信号而不需要双电源供电。AD8420具有轨到轨输出电压摆幅，完全与输入共模电压无关。这使得AD8420摆脱了大多数传统仪表放大器架构存在的、共模输入和输出电压之间交互作用导致的多种限制。灵活的输入和输出特性，加上微功耗(0 V输入下最大值为80 μA)和宽电源范围，这些特性使AD8420成为灵活低功耗工业应用的理想选择。

发射器配置

图1所示为4mA至20mA发射器配置的简化电路图。电路功耗仅为1 mA左右，非常适合环路供电应用。发射器的输入范围为0 V至5 V和0 V至10 V，可以通过跳线P3选择。然后，将输入电压范围调整至0.195 V至0.990 V，因为AD8420的差分输入电压的上限为±1 V。

AD8420的输入端有一个差模噪声滤波器(40 kΩ/3.3 nF)，带宽为1.2 kHz，还有一个共模噪声滤波器(20 kΩ/330 pF)，带宽为24 kHz。

AD8420的间接电流反馈架构强制放大器的差分输入电压出现在其FB和REF引脚之间。然后，晶体管Q1把0.195 V至0.990 V电压范围转换成3.9 mA至19.8 mA的电流，流过R9 50 Ω检测电阻。

通过R9检测电阻的电流包括电路电流和Q1电流，但不包括AD8420电流I_{AMP}。

AD8420的特有架构使其电源电流具有可预测性，当在+IN和−IN之间施加0.195 V至0.990 V的输入电压时，其范围在100 μA至200 μA之间。该电源电流会增加通过R9的电流，使总输出环路电流增至4 mA至20 mA。因此，环路中的总电流可通过以下等式得到：

$$I_{LOOP} = I_{AMP} + I_{R9}$$

若要使电路正常工作，电路总电源电压必须大于7 V，以便为ADR02基准电压源提供充分的裕量。

$$V_{LOOP\ SUPPLY} > 7\ V + R_{Load} I_{Loop(max)}$$

对于250 Ω的R_{LOOP}，

$$V_{LOOP\ SUPPLY} > 7\ V + (250\ \Omega)(20\ mA)$$

因此，

$$V_{LOOP\ SUPPLY} > 12\ V$$

环路电源电压同样限值为36 V(最大值)。

AD8420的一个优势是其高阻抗基准电压源引脚，该引脚无需通过额外的运算放大器来驱动，从而减少了发射器电路的功耗、成本和空间要求。

为了使环路正常工作，电路板地和环路地不得相连，除非需要R9(50 Ω检测电阻)。

调整电阻的选择

AD8420的差分输入电压范围限值为±1 V(最大值)。因此，为了能接受更高的工业输入电压范围，电路采用调整电阻网络将0 V至5 V或0 V至10 V输入转换成0.195 V至0.990 V。下列等式利用节点分析法来求得电路中R1、R2、R3和R4的值：

$$\frac{VIN_{MIN} - 0.195\ V}{R1} + \frac{V_{REF} - 0.195\ V}{R2} = \frac{0.195\ V}{R5} \quad (1)$$

$$\frac{VIN_{MAX} - 0.990\ V}{R1} + \frac{V_{REF} - 0.990\ V}{R2} = \frac{0.990\ V}{R5} \quad (2)$$

其中：

$V_{REF} = 5\ V$

$R5 = 1\ k\Omega$

对于0 V至5 V的输入范围，从等式1和等式2可分别得到等式3和等式4。

$$\frac{0\ V - 0.195\ V}{R1} + \frac{5\ V - 0.195\ V}{R2} = \frac{0.195\ V}{1\ k\Omega} \quad (3)$$

$$\frac{5\ V - 0.990\ V}{R1} + \frac{5\ V - 0.990\ V}{R2} = \frac{0.990\ V}{1\ k\Omega} \quad (4)$$

利用等式3和等式4求出R1和R2的值：

$R1 = 5044\ \Omega$

$R2 = 20564\ \Omega$

对于0 V至10 V的输入范围，从等式1和等式2可分别得到等式5和等式6。

$$\frac{0\ V - 0.195\ V}{R3} + \frac{5\ V - 0.195\ V}{R4} = \frac{0.195\ V}{1\ k\Omega} \quad (5)$$

$$\frac{10\ V - 0.990\ V}{R3} + \frac{5\ V - 0.990\ V}{R4} = \frac{0.990\ V}{1\ k\Omega} \quad (6)$$

同样，求得相应调整电阻的值：

$R3$ =11088 Ω

$R4$ =22603 Ω

EVAL-CN0314-EB1Z板提供的电阻如下：实际电路中，必须选择最接近EIA标准的0.1%电阻，因此可得固定失调误差。

$R1$ = 5050 Ω且R2 = 20500 Ω

$R3$ = 11000 Ω且R4 = 22600 Ω

有了随电路板提供的这些值，就可以利用以下等式算出这些电阻值导致的失调误差：

对于0 V至5 V输入，VREF = 5 V，R1 = 5.05 kΩ，R2 = 20.5 kΩ，且R5 = 1 kΩ。

失调误差 (%FSR) =

$$\left[\frac{(R1)(R2)(R5)\left(\frac{VIN}{R1}+\frac{VREF}{R2}\right)}{[(R1)(R2)+(R2)(R5)+(R1)(R5)]50\Omega}-IQ1(ideal)}{16\text{ mA}}\right]\times 100\% \quad (7)$$

失调误差 (%FSR) = 0.078%，其中，VIN = 0 V；IQ1 = 3.9 mA

失调误差 (%FSR) = –0.033%，其中，VIN = 5 V；IQ1 = 19.8 mA

结果，对于0 V至10 V输入，VREF = 5 V，R3 = 11 kΩ，R4 = 22.6 kΩ，且 R5 = 1 kΩ

失调误差 (%FSR) =

$$\left[\frac{(R3)(R4)(R5)\left(\frac{VIN}{R3}+\frac{VREF}{R4}\right)}{[(R3)(R4)+(R4)(R5)+(R3)(R5)]50\Omega}-IQ1(ideal)}{16\text{ mA}}\right]\times 100\% \quad (8)$$

失调误差 (%FSR) = –0.013%，其中，VIN = 0 V；IQ1 = 3.9 mA

失调误差 (%FSR) = 0.718%，其中，VIN = 10 V；IQ1 = 19.8 mA

为了最大限度地减小该失调误差，可使用两个0.1%电阻组合，以便更接近算出的电阻值。

总发射器电路精度

对电阻容差导致的总误差的合理近似推算是假设每个关键电阻对总误差贡献都相等。四个关键电阻为R1或R3、R2或R4、R5和R9。0.1%电阻导致的最差情况下的容差可造成0.4%总电阻误差最大值。若假定rss误差，则总rss误差为0.1√4 = 0.2%。

因系统中有源元件导致的最大误差和rss误差(AD8420使用A级，ADR02使用B级)如下表所示。

表1. 有源元件导致的误差

误差元件	误差	误差值	误差(%FSR)
AD8420-A	失调	250 µV	0.03%
ADR02-B	失调	0.06%	0.015%
RSS FS误差			0.034%
最大FS误差			0.045%

将有源元件失调导致的最差情况误差加上最差情况电阻容差误差0.4%，结果得到：

满量程误差 = 0.4% + 0.045% = 0.445%

这些误差假定选用理想电阻，同时假定，这些误差来源于其容差。

电路的实际误差数据见图3和图4，其中，环路电源电压= 25 V。总输出误差(%FSR)通过将实测输出电流与理想输出电流的差除以FSR (16 mA)，然后将计算结果乘以100即可算出。

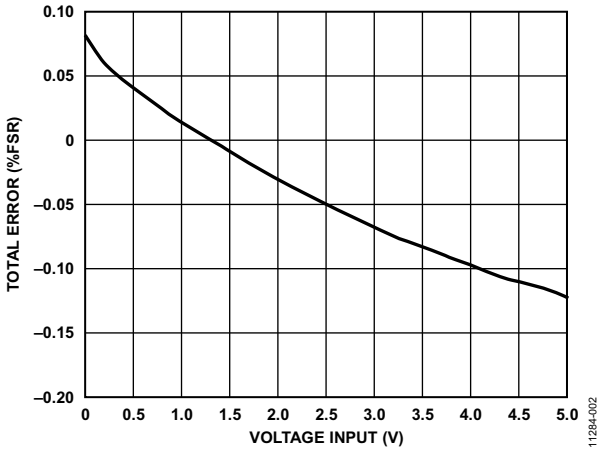


图2. 总发射器误差(% FSR)与输入电压(范围：0 V至5 V)的关系

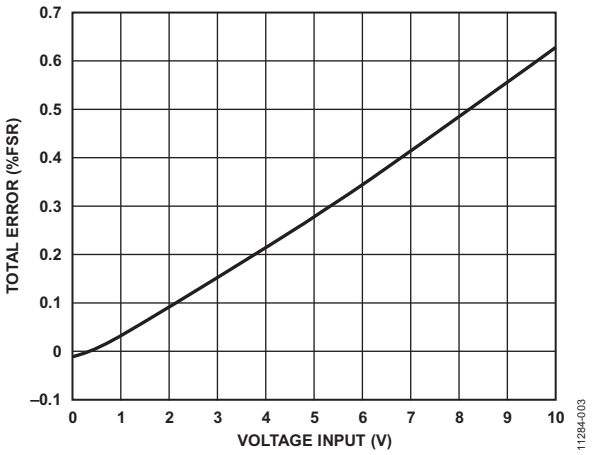


图3. 总发射器误差(% FSR)与输入电压(范围：0 V至10 V)的关系

接收器配置

图4所示为简化的接收器配置。接收器电路将电流信号转换成电压电平，该电平与采用2.5 V或5 V基准电压源的多数单端输入ADC相兼容。

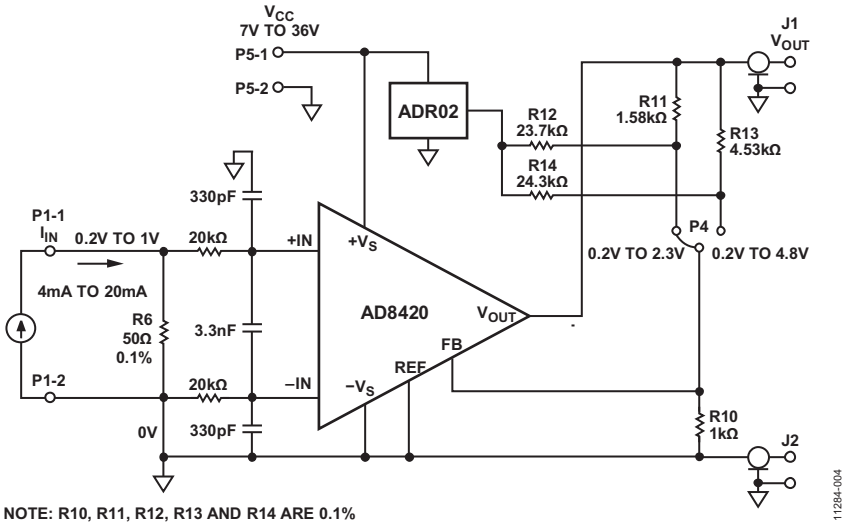


图4. 4 mA至20 mA接收器配置的简化原理图。

电阻R6用于检测4 mA至20 mA信号，并将其转换成0.2 V至1 V的输入电压以提供给放大器。然后，输入电压反射过放大器的FB和REF引脚。不同于输出电压范围为1 V至5 V的多数直接增益接收器，电路采用ADR02和增益及调整电阻来提高0.2 V至4.8 V的输出范围。这使采用5 V基准电压源的ADC的输入动态范围实现了最大化。结果带来的额外裕量为整个输入信号范围提供了线性度保障。接收器电路也可以用跳线P4进行配置，以便为采用2.5 V基准电压源的ADC提供0.2 V至2.3 V的输出电压。

不同于许多其他单电源仪表放大器，对于这种应用，AD8420的关键优势在于，它可以检测近地电流，而不会超过输入范围，也不会遇到共模限制。另外，AD8420还具有增益和电平转换能力，不会像简单的电阻分压器一样浪费ADC输入范围。

增益和调整电阻的选择

AD8420的增益一般通过两个电阻(R11和R10)的比值来设定。然而，电路采用ADR02以利用被低端直接增益浪费的20%的额外范围。以下等式展示了如何获得针对目标输出电压范围的增益值和调整电阻值。

$$\frac{VOUT_{MIN} - 0.200\text{ V}}{R11} + \frac{VREF - 0.200\text{ V}}{R12} = \frac{0.200\text{ V}}{R10} \quad (9)$$

$$\frac{VOUT_{MAX} - 1\text{ V}}{R11} + \frac{VREF - 1\text{ V}}{R12} = \frac{1\text{ V}}{R10} \quad (10)$$

其中：

$VREF = 5\text{ V}$

$R10 = 1\text{ k}\Omega$

对于0.2 V至2.3 V的输出范围：

$$\frac{0.2\text{ V} - 0.200\text{ V}}{R11} + \frac{5\text{ V} - 0.200\text{ V}}{R12} = \frac{0.200\text{ V}}{1\text{ k}\Omega} \quad (11)$$

$$\frac{2.3\text{ V} - 1\text{ V}}{R11} + \frac{5\text{ V} - 1\text{ V}}{R12} = \frac{1\text{ V}}{1\text{ k}\Omega} \quad (12)$$

我们可以得到电阻值：

$R11 = 1560\ \Omega$

$R12 = 24000\ \Omega$

对于0.2 V至4.8 V的输出范围：

$$\frac{0.2\text{ V} - 0.200\text{ V}}{R13} + \frac{5\text{ V} - 0.200\text{ V}}{R14} = \frac{0.200\text{ V}}{1\text{ k}\Omega} \quad (13)$$

$$\frac{4.8\text{ V} - 1\text{ V}}{R13} + \frac{5\text{ V} - 1\text{ V}}{R14} = \frac{1\text{ V}}{1\text{ k}\Omega} \quad (14)$$

有

$R13 = 4560\ \Omega$

$R14 = 24000\ \Omega$

电路板上提供的电阻是值最接近EIA标准0.1%的电阻，可从供应商处取得。因此，电路板随附电阻的实际值如下：

R11 = 1580 Ω且R12 = 23700 Ω

R13 = 4530 Ω且R14 = 24300 Ω

根据电路板提供的这些值，电阻值引起的误差可计算如下：

对于0.2 V至2.3 V的输出范围，VREF = 5 V，R11 = 1580 Ω，R12 = 23700 Ω，且R10 = 1 kΩ。

$$\text{失调误差 (\%FSR)} = \left[\frac{VFB\left(1 + \frac{R11}{R10} - \frac{R11}{R12}\right) - VREF\left(\frac{R11}{R12}\right) - V_{OUT_IDEAL}}{V_{OUT_MAX} - V_{OUT_MIN}}\right] \times 100\% \quad (15)$$

失调误差(%FSR) = −0.190%，其中，VFB = 0.2 V；V_{OUT_IDEAL} = 0.2 V

失调误差(%FSR) = 0.635%，其中，VFB = 1 V；V_{OUT_IDEAL} = 2.3 V

对于0.2 V至4.8 V的输出范围，VREF = 5 V，R13 = 4530 Ω，R14 = 24300 Ω，且R10 = 1 kΩ。

$$\text{失调误差 (\%FSR)} = \left[\frac{VFB\left(1 + \frac{R13}{R10} - \frac{R13}{R14}\right) - VREF\left(\frac{R13}{R14}\right) - V_{OUT_IDEAL}}{V_{OUT_MAX} - V_{OUT_MIN}}\right] \times 100\% \quad (16)$$

失调误差(%FSR) = 0.243%，其中，VFB = 0.2 V；V_{OUT_IDEAL} = 0.2 V

失调误差(%FSR) = −0.341%，其中，VFB = 1 V；V_{OUT_IDEAL} = 4.8 V

也可使用两个0.1%电阻组合，以便更接近计算值，从而最大限度地减小该失调误差。

总接收器电路精度

对电阻容差导致的总误差的合理近似推算是假设每个关键电阻对总误差贡献都相等。四个关键电阻为R11或R13、R12或R14、R6和R10。0.1%电阻导致的最差情况下的容差可造成0.4%总电阻误差最大值。若假定rss误差，则总rss误差为$0.1\sqrt{4} = 0.2\%$。

因系统中有源元件导致的最大误差和rss误差(AD8420使用A级，ADR02使用B级)如下表所示。

表2. 有源元件导致的误差

误差元件	误差	误差值	误差(%FSR)
ADR02-B	失调	0.06%	0.01%
AD8420-A	失调	250 µV	0.01%
AD8420-A	增益	0.05%	0.05%
RSS FS失调			0.014%
RSS FS增益			0.05%
RSS FS误差			0.064%
最大FS失调			0.02%
最大FS增益			0.05%
最大FS误差			0.07%

给因有源元件导致的最差情况误差加上最差情况电阻容差误差0.4%，结果得到：

满量程误差 = 0.4% + 0.07% = 0.47%

这些误差假定选用理想电阻，同时假定，这些误差来源于其容差。

接收器电路的实际误差数据见图5和图6，其中，V_{CC} = 25 V。总输出误差(%FSR)通过将实测输出电压与理想输出电流的差除以输出电压的FSR，然后将计算结果乘以100即可算出。

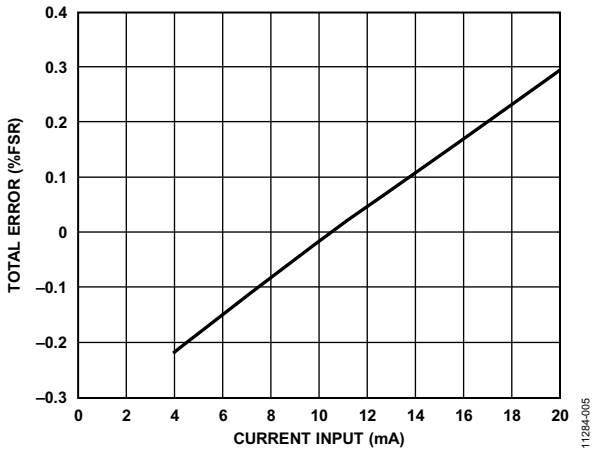


图5. 总接收器误差(%FSR)与输入电流(范围：4 mA至20 mA)在0.2 V至2.3 V输出范围下的关系

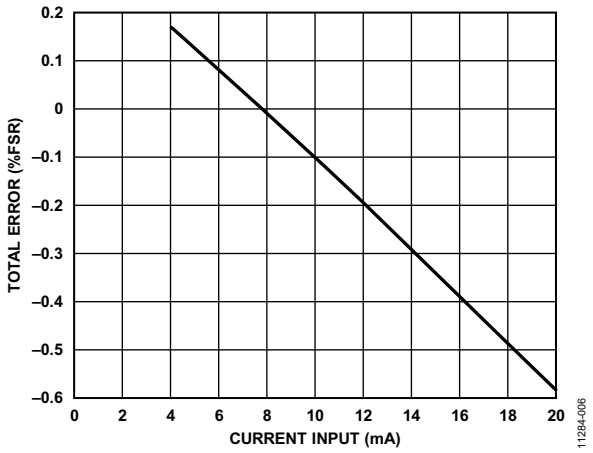


图6. 总接收器误差(%FSR)与输入电压(范围：4 mA至20 mA)在0.2 V至4.8 V输出范围下的关系

有关EVAL-CN0314-EB1Z发射器/接收器板的设计支持包(包括完整的原理图、物料清单和布局文件)，请参考：http://www.analog.com/CN0314-DesignSupport。

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可在该配置中使用其他基准电压和仪表放大器，以适应该电路的其他应用。

AD8237是一款微功耗、零漂移、真正轨到轨仪表放大器，也可用于本电路配置的低电源电压版本。

针对低电流电压应用，可使用高精度、低功耗、低噪声基准电压源ADR4550来代替ADR02。

电路评估与测试

设备要求

- EVAL-CN0314-EB1Z评估板
- Agilent E3631A双直接电源(或等效设备)
- Yokogawa 2000双直接电源(或等效设备)
- Agilent 3458精密万用表(或等效设备)

测试设置配置和测试

电路通过图7和图8所示测试设置进行了测试。Agilent 3631A设为25 V，作为评估板的电源。Agilent 3458万用表用于测量评估板的实际电流或电压输出。EVAL-CN0314-EB1Z的照片如图9所示。

对于发射器配置测试设置(图8)，利用一个Yokogawa 2000精密直流源来产生0 V至5 V或0 V至10 V的差分输入范围。S1开关必须置于“V-I”位，以将电路配置为发射器。

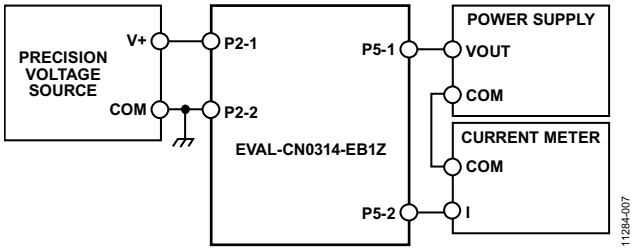


图7. 发射器测试设置的功能框图

对于接收器配置测试设置(图9)，利用第二块EVAL-CN0314-EB1Z来产生4 mA至20 mA的输入电流。如果需要可以使用精密电流源。S1开关必须置于“I-V”位，以将电路配置为接收器。

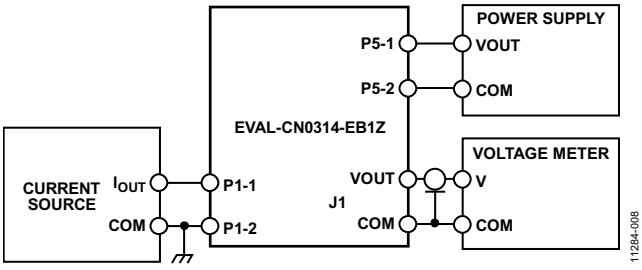


图8. 接收器测试设置的功能框图



图9. EVAL-CN0314-EB1Z板的照片

针对4 mA至20 mA发射器的开关和跳线设置

对于如图1所示发射配置，开关S1应置于“V-I”位。对于0 V至10 V的输入范围，跳线P3应置于“0–10 V”位，对于0 V至5 V的输入范围，则应置于“0–5 V”位。同时参见图9所示评估板照片。

针对4 mA至20 mA接收器的开关和跳线设置

对于如图4所示接收器配置，开关S1应置于“I-V”位。对于0.2 V至2.3 V的输入范围，跳线P4应置于“0.2-2.3 V”位，对于0.2 V至4.8 V的输入范围，则应置于“0.2-4.8 V”位。同时参见图9所示评估板照片。

了解详情

CN-0314 Design Support Package:
http://www.analog.com/CN0314-DesignSupport

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*. Analog Devices.

MT-065 Tutorial, *In-Amp Noise*. Analog Devices.

MT-066 Tutorial, *In-Amp Bridge Circuit Error Budget Analysis*. Analog Devices.

MT-087 Tutorial, *Voltage References*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

Voltage Reference Wizard Design Tool.

数据手册和评估板

CN-0314 Circuit Evaluation Board (EVAL-CN0314-EB1Z)

AD8420 Data Sheet

ADR02 Data Sheet

修订历史

2014年3月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11284sc-0-3/14(0)

ANALOG DEVICES

参考电路 CN-0318

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0318.

连接/参考器件	
AD5760	超稳定、16位、电压输出型DAC
AD8675/ AD8676	超高精度、36 V、2.8 nV/√Hz、单通道/双通道、轨到轨输出运算放大器
ADR4550	超低噪声、高精度5 V基准电压源

16位、线性、超稳定、低噪声、双极性、±10 V直流电压源

评估和设计支持

电路评估板

AD5760电路评估板(EVAL-AD5760SDZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个16位、超稳定、低噪声、精密、双极性、±10 V电压源，仅需搭配最少数量的精密外部元件。

AD5760电压输出DAC(B级)的积分非线性(INL)最大值为±0.5 LSB，差分非线性(DNL)最大值为±0.5 LSB。

完整系统具有低于0.1 LSB的峰峰值噪声和漂移，以100秒时间间隔进行测量。该电路适用于医疗仪器、测试和测量，以及需要精密低漂移电压源的工业控制应用中。

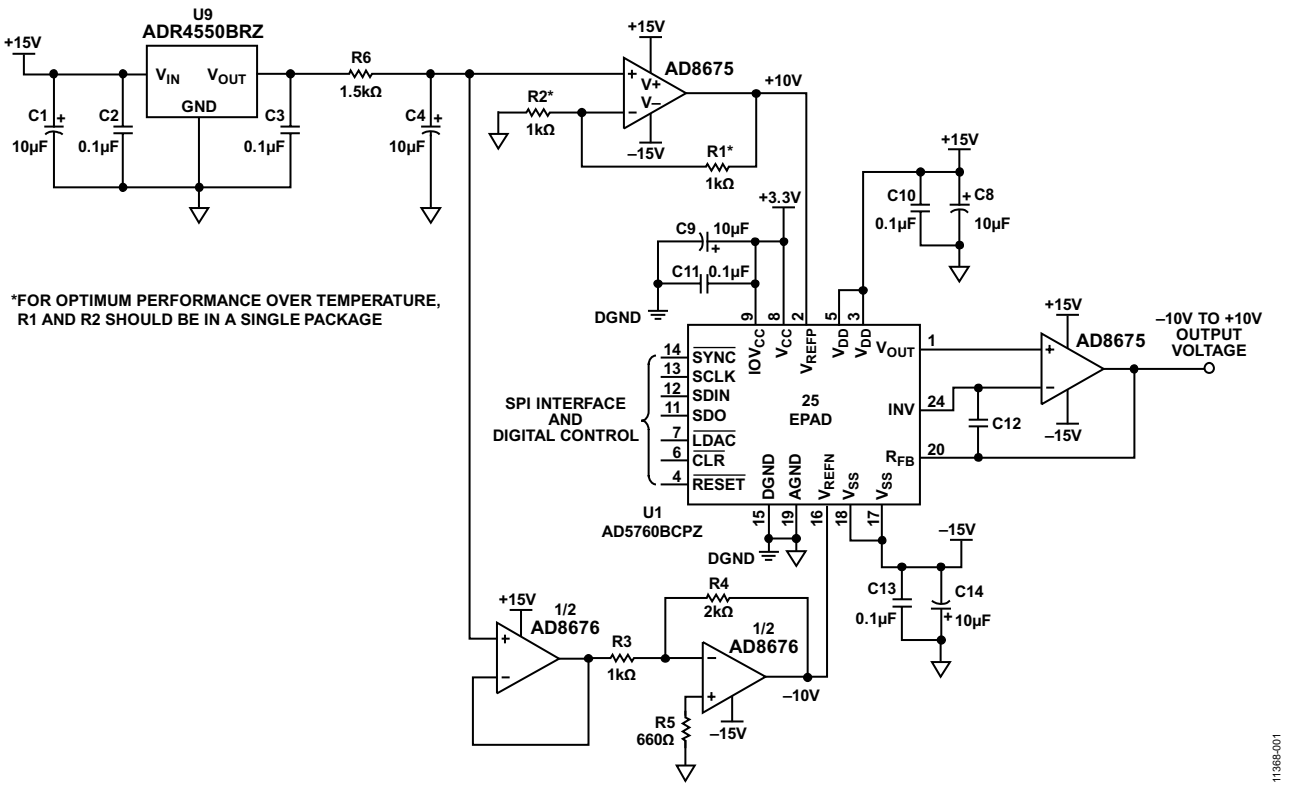


图1. 16位精密±10 V电压源(原理示意图：未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路描述

图1所示电路基于真16位、无缓冲电压输出DAC AD5760，采用最高33 V双极性电源供电。AD5760的正基准电压输入范围为5 V至V_{DD} − 2.5 V，负基准电压输入范围为V_{SS} + 2.5 V至0 V，相对精度最大值为±0.5 LSB，保证工作单调性，差分非线性(DNL)最大值为±0.5 LSB。AD5760输出噪声为8 nV/√Hz，还具有极高的长期线性误差稳定性(0.00625 LSB)。

图1显示AD5760配置为带有放大器输入偏置电流补偿的单位增益模式，可产生对称的双极性输出电压范围。此工作模式采用外部输出运算放大器和片内电阻(参见AD5760数据手册)来提供输入偏置电流补偿。这些内部电阻相互之间以及与DAC梯形电阻之间均热匹配，因而可实现比率热跟踪。

精密运算放大器AD8675具有低失调电压(最大值75 μV)和低噪声(典型值2.8 nV/√Hz，0.1 μV p-p，0.1 Hz至10 Hz)特性，是AD5760的最佳输出缓冲器。AD5760具有两个内部匹配的6.8 kΩ前馈和反馈电阻，它们既可以连接到运算放大器AD8675以提供10 V失调电压，从而实现±10 V输出摆幅，也可以并行连接以提供偏置电流消除功能。本例显示±10 V双极性输出，电阻用于偏置电流消除功能。内部电阻连接通过设置AD5760控制寄存器中的相关位来控制(参见AD5760数据手册)。

ADR4550是高精度基准电压源，提供出色的温度稳定性(最大值2 ppm/°C，B级)和超低输出电压噪声(2.8 μV p-p，0.1 Hz至10 Hz)。这些特性使其成为AD5760的理想基准电压源。

为了获得±10 V输出电压范围，使用AD8675和AD8676(双通道AD8675)将ADR4550的+5 V基准电压放大至±10 V(如图1所示)。

输出缓冲器同样采用AD8675，它具有低噪声和低漂移特性。此放大器与AD8676(AD8675的双通道版本)共同将低噪声ADR4550的+5 V基准电压分别放大至+10 V和−10 V。此增益电路中的R1、R2、R3和R4为精密金属薄片电阻，其容差和温度系数电阻分别为0.01%和0.6 ppm/°C。R6和C4构成低通滤波器，截止频率大约为10 Hz。该滤波器用于衰减基准电压源噪声。

如有需要，可使用单个双通道放大器AD8676代替电路中的两个运算放大器AD8675。然而，EVAL-AD5760SDZ板设计用于提供输出级灵活性，因此本例中选择两个运算放大器AD8675。

该电路的数字输入采用串行输入，并与标准SPI、QSPI、MICROWIRE®和DSP接口标准兼容。

线性度测量

利用Agilent 3458A万用表，在EVAL-AD5760评估板上演示图1所示电路的精密性能。图2显示积分非线性与DAC代码具有函数关系，且位于± 0.5 LSB的规格范围内。

图3显示差分非线性与DAC代码具有函数关系，且位于±0.5 LSB的规格范围内。

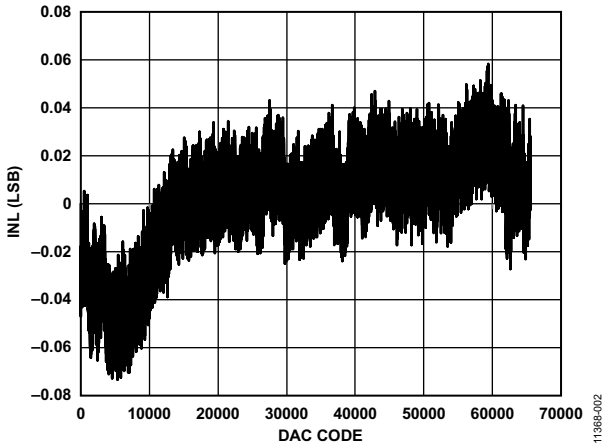


图2. 积分非线性与DAC码的关系

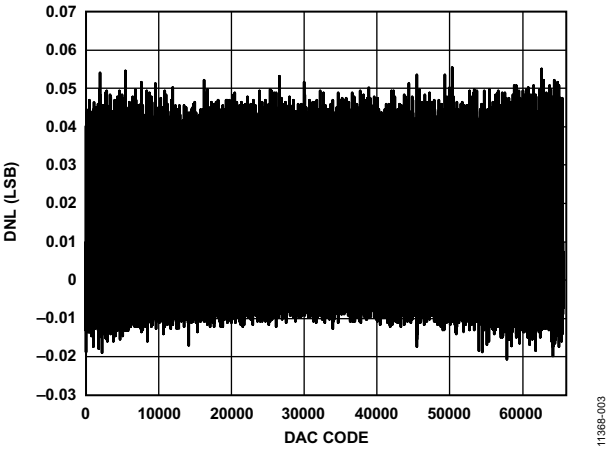


图3. 微分非线性与DAC码的关系

噪声漂移测量

要实现高精度，电路输出端的峰峰值噪声必须维持在1 LSB以下，对于16位分辨率和+10 V单极性电压范围为152 μV，而对于20 V峰峰值电压范围则为305 μV。

实际应用中不会在0.1 Hz处有高通截止频率来衰减1/f噪声，但会在其通带中包含低至直流的频率；因此，测得的峰峰值噪声对于+10 V单极性电压范围如图4所示，而对于±10 V双极性电压范围则如图5所示。两种情况下，电路输出端的噪声是在100秒内测得的，测量充分涵盖低至0.01 Hz的频率。

图4显示10 V输出范围内的信号链噪声性能(1 LSB = 152 μV)。将AD5760的V_{REFN}输入接地即可得到10 V范围。

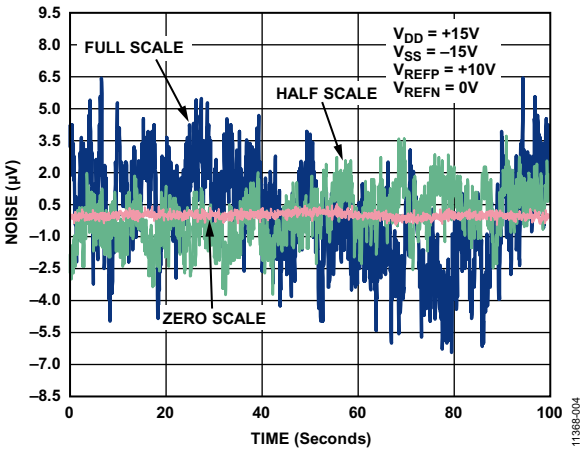


图4. 使用ADR4550基准电压源和10 V峰峰值单极性输出电压范围，100秒内测得的DAC输出电压噪声：满量程(蓝色)、中间电平(绿色)和零电平(红色)

图4中10 V范围的峰峰值输出噪声总结如下：

- 零电平 = 0.96 μV p-p = 0.006 LSB p-p
- 中间电平 = 7.46 μV p-p = 0.05 LSB p-p
- 满量程 = 12.88 μV p-p = 0.08 LSB p-p

零电平输出电压的噪声最低，此时噪声仅来自DAC内核，这仅仅是由于V_{REFN}输入接地。选择零电平码时，DAC会衰减各基准电压路径的噪声贡献。

频率较低时，温度漂移和热电偶效应会变成误差源。通过选择热系数较小的器件可以将上述效应降至最小。在此电路中，低频1/f噪声的主要来源是基准电压源。另外，基准电压源的温度系数值也是电路中最大的，为2 ppm/°C。

图5显示20 V输出范围内的信号链噪声性能(1 LSB = 305 μV)。

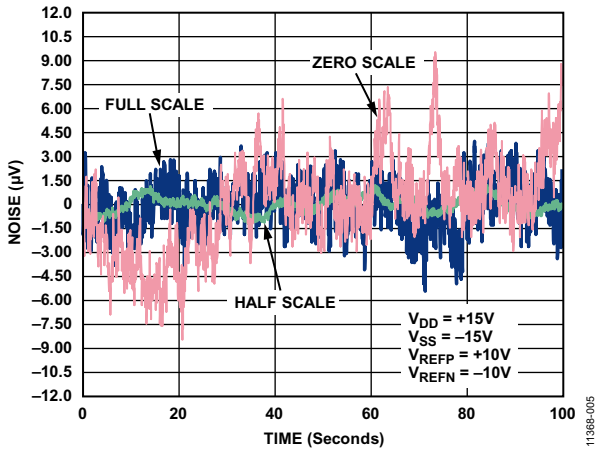


图5. 使用ADR4550基准电压源和20 V峰峰值双极性输出电压范围，100秒内测得的DAC输出电压噪声：满量程(蓝色)、中间电平(绿色)和零电平(红色)

图5中20 V范围的峰峰值噪声总结如下：

- 零电平 = 18 μV p-p = 0.06 LSB p-p
- 中间电平 = 2.47 μV p-p = 0.008 LSB p-p
- 满量程 = 9.22 μV p-p = 0.03 LSB p-p

中间电平时具有最低的噪声，因为DAC内核在该电平位置具有针对基准电压源的最大衰减。

零电平时的噪声大于满量程时的噪声，因为负基准电压通过额外的缓冲器级。

欲查看完整原理图和印刷电路板的布局，请参见CN-0318设计支持包：www.analog.com/CN0318-DesignSupport

常见变化

AD5760支持各种不同的输出范围，从0 V至+5 V、最高±10 V以及该范围内的任意值。如图1所示，带有放大器输入偏置补偿的单位增益模式可用于对称或非对称输出范围——在V_{REFP}和V_{REFN}端施加所需基准电压即可。将AD5760内部控制寄存器的RBUF位设为逻辑1，即可选定这些单位增益模式。增益2配置可在单端基准电压源输入需要对称输出范围时使用(V_{REFN} = 0 V)。将AD5760内部控制寄存器的RBUF位设为逻辑0，便可选择这种模式。

如有需要，可使用双通道AD8676代替两个运算放大器AD8675。

电路评估与测试

设备要求

- 系统演示平台(EVAL-SDP-CB1Z)
- EVAL-AD5760SDZ评估板和软件
- Agilent 3458A万用表
- PC(Windows 32位或64位操作系统)
- National Instruments GPIB转USB-B接口电缆
- SMB电缆(1)

软件安装

AD5760评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows XP (SP2)和Vista(32位和64位)。如果安装文件未自动运行，可以运行光盘中的setup.exe文件。完整的硬件和软件设置步骤请参见用户指南UG-436。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够正确识别评估系统。

1. 光盘文件安装完毕后，按照用户指南UG-436中的描述为AD5760评估板接通电源。将SDP板(通过连接器A或连接器B)连接到AD5760评估板，然后利用附送的电缆连接到PC的USB端口。
2. 检测到评估系统后，确认出现的所有对话框。这样就完成了安装。

功能框图

测试配置的功能框图如图7所示。

电源

必须提供下列外部电源：

- AD5760的数字电源：在连接器J1的VCC与DGND输入之间提供3.3 V电源。
- 或者将链路1放在位置A，以便从USB端口通过SDP板为数字电路供电(默认设置)。
- AD5760的正模拟电源：在J2的VDD与AGND输入之间提供+12 V至+16.5 V的电源。
- AD5760的负模拟电源：在J2的VSS与AGND输入之间提供−12 V至−16.5 V的电源。

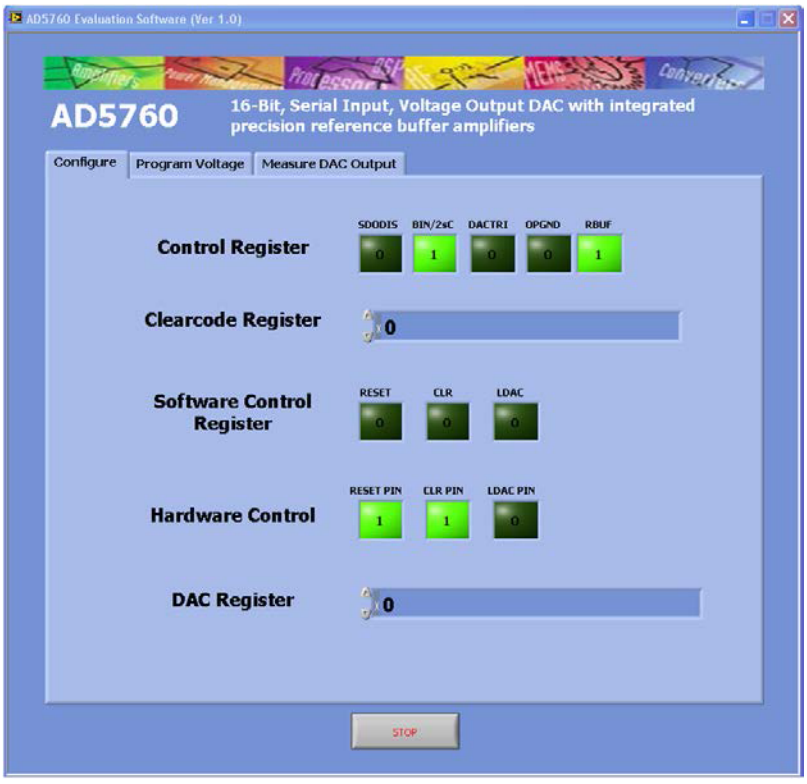


图6. 评估软件主窗口

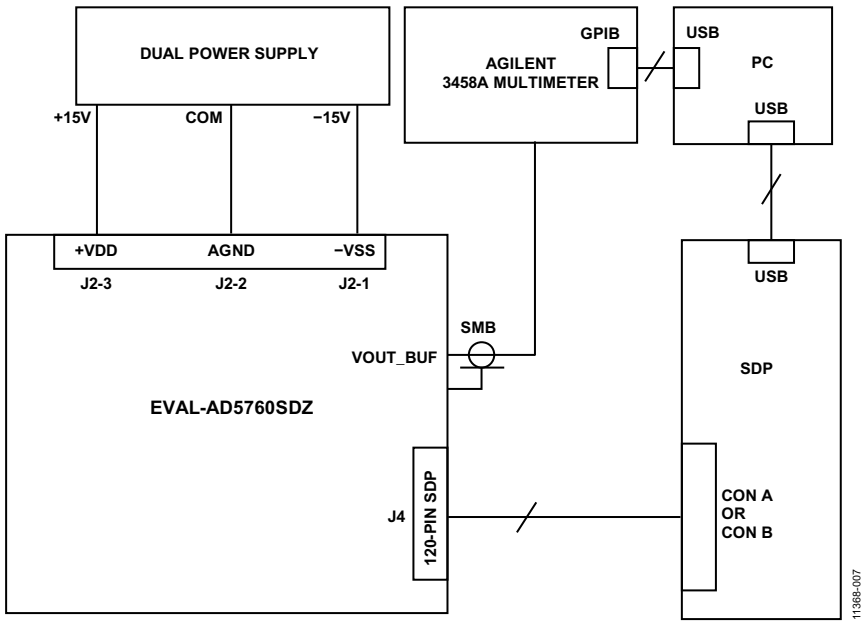


图7. 测试设置功能框图

默认链路选项设置

默认链路选项如表1所示。该板的默认配置为：V_{REFP} = +10 V，V_{REFN} = −10 V，输出范围为±10 V。

表1. 默认链路选项

链路编号	选项
LK1	A
LK2	B
LK3	A
LK4	已移除
LK5	已移除
LK6	已移除
LK7	已移除
LK8	C
LK9	已插入
LK11	已插入

要将该板配置为图1所示电路，必须对表1中的默认链路配置进行如下改动：

1. 将LK3放在位置B
2. 插入LK4
3. 将LK8放在位置C。

这些改动将输出缓冲放大器的增益配置为1，并补偿放大器输入偏置电流。欲了解有关EVAL-AD5760SDZ测试设置的更多信息，请参阅用户指南UG-436。

测试

VOUT_BUF SMB连接器连接到Agilent 3458A万用表。线性度测量利用AD5760 GUI上的“测量DAC输出”选项卡进行。噪声漂移测量也是在VOUT_BUF SMB连接器上进行。输出电压利用AD5760 GUI上的“设置电压”选项卡进行。峰峰值噪声漂移的测量时间为100秒。

量数据计算INL、DNL和噪声，请参阅AD5760数据手册和以下文献：数据转换手册第5章“测试数据转换器”，ADI公司

了解详情

CN0318 Design Support Package: www.analog.com/CN0318-DesignSupport

Egan, Maurice. "The 20-Bit DAC Is the Easiest Part of a 1-ppm-Accurate Precision Voltage Source," *Analog Dialogue*, Vol. 44, April 2010.

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 3, 5, and 7.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs.* Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III: Segmented DACs.* Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND.* Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues.* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.
Voltage Reference Wizard Design Tool.

CN-0177 Circuit Note, *18-Bit, Linear, Low Noise, Precision Bipolar ±10 V DC Voltage Source.*

CN-0191 Circuit Note, *20-Bit, Linear, Low Noise, Precision, Bipolar ±10V DC Voltage Source.*

CN-0200 Circuit Note, *18-Bit, Linear, Low Noise, Precision Bipolar ±10 V DC Voltage Source.*

CN-0257 Circuit Note, *20-Bit, Linear, Low Noise, Precision Unipolar +10 V DC Voltage Source.*

User Guide UG-436, *Evaluation Board for a 16-Bit Serial Input, Voltage Output DAC with Integrated Precision Reference Buffer Amplifiers*.

数据手册和评估板

AD5760 Data Sheet and Evaluation Board

AD8675 Data Sheet

AD8676 Data Sheet

ADR4550 Data Sheet

修订历史

2013年5月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11368sc-0-5/13(0)

参考电路
CN-0319

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0319.

连接/参考器件	
ADuCM360	集成双通道Σ-Δ型ADC和ARM Cortex-M3的精密模拟微控制器
ADuCM361	集成单通道Σ-Δ型ADC和ARM Cortex-M3的精密模拟微控制器
ADP1720	50 mA、高压、微功耗线性稳压器
OP193	精密、微功耗单通道运算放大器
ADR3412	微功耗、高精度1.2 V基准电压源

采用ARM Cortex-M3的14位、4-20mA环路供电型热电偶温度测量系统

评估和设计支持

电路评估板

CN-0319电路评估板(EVAL-CN0319-EB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完整的环路供电型热电偶温度测量系统，使用精密模拟微控制器的PWM功能控制4 mA至20 mA输出电流。

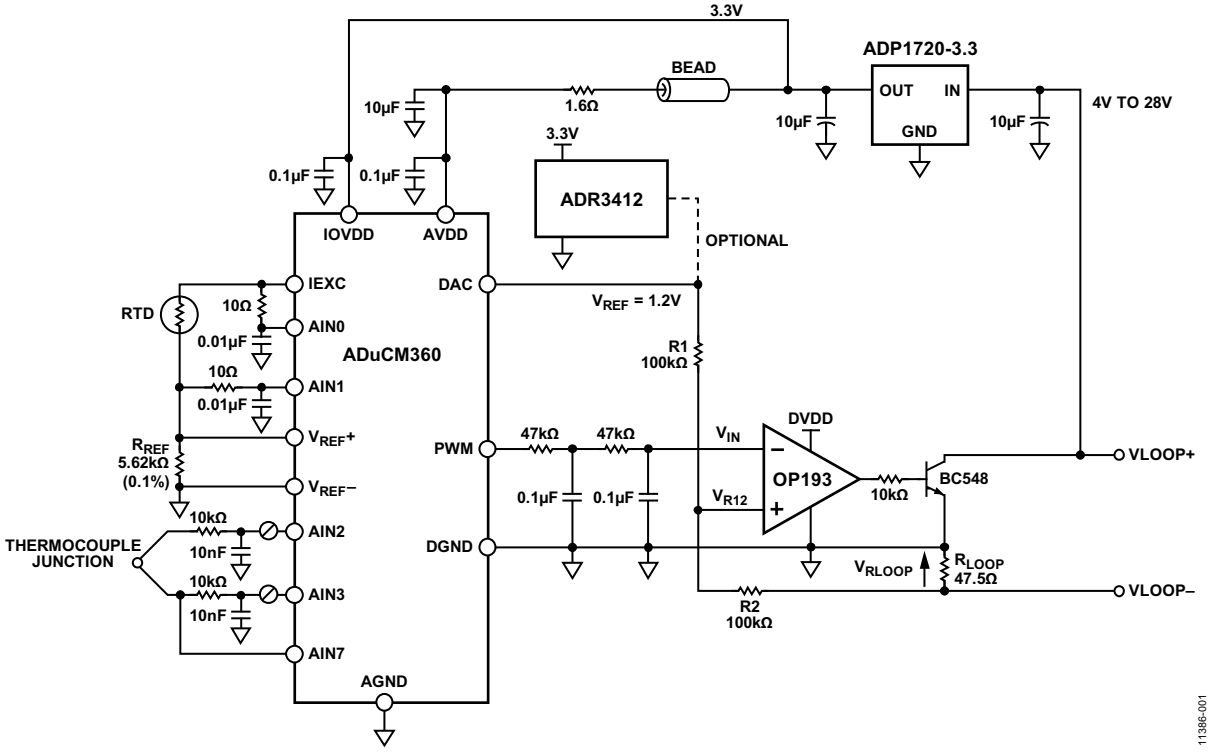


图1. ADuCM360控制4 mA至20 mA基于环路的温度监控电路
（原理示意图：未显示所有连接和去耦）

Rev. C

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013–2014 Analog Devices, Inc. All rights reserved.

本电路将绝大部分电路功能都集成在精密模拟微控制器ADuCM360上，包括双通道24位Σ-Δ型ADC、ARM Cortex™-M3处理器内核以及用于控制环路电压高达28 V的4 mA至20 mA环路的PWM/DAC特性，提供一种低成本温度监控解决方案。

其中，ADuCM360连接到一个T型热电偶和一个100 Ω铂电阻温度检测器(RTD)。RTD用于冷结补偿。低功耗Cortex-M3内核将ADC读数转换为温度值。支持的T型热电偶温度范围是−200°C至+350°C，而此温度范围所对应的输出电流范围是4 mA至20 mA。

本电路与电路笔记CN-0300中描述的电路相似，但本电路具有以更高分辨率的PWM驱动4 mA至20 mA环路的优势。基于PWM的输出提供14位分辨率。有关温度传感器与ADC的接口，以及RTD测量的线性化技巧详细信息，请参考电路笔记CN-0300和应用笔记AN-0970。

电路描述

电路采用线性稳压器ADP1720供电，可将环路加电源调节至3.3 V，为ADuCM360、运算放大器OP193和可选基准电压源ADR3412提供电源。

温度监控器

本部分电路与CN-0300中描述的温度监控器电路相似，使用ADuCM360的下列特性：

- 24位Σ-Δ型ADC内置PGA，在软件中为热电偶和RTD设置32的增益。ADC1在热电偶与RTD电压采样之间连续切换。
- 可编程激励电流源驱动受控电流流过RTD。双通道电流源可在0 μA至2 mA范围内以一定的阶跃进行配置。本例使用200 μA设置，以便将RTD自热效应引起的误差降至最小。
- ADuCM360中的ADC内置了1.2 V基准电压源。内部基准电压源精度高，适合测量热电偶电压。
- ADuCM360中ADC的外部基准电压源。测量RTD电阻时，我们采用比率式设置，将一个外部基准电阻(R_{REF})连接在外部VREF+和VREF−引脚上。由于该电路中的基准电压源为高阻抗，因此需要使能片内基准电压输入缓冲器。片内基准电压缓冲器意味着无需外部缓冲器即可将输入泄漏影响降至最低。
- 偏置电压发生器(VBIAS)。VBIAS功能用于将热电偶共模电压设置为AVDD_REG/2 (900 mV)。同样，这样便无需外部电阻，便可以设置热电偶共模电压。
- ARM Cortex-M3内核。功能强大的32位ARM内核集成了126 KB闪存和8 KB SRAM存储器，用来运行用户代码，可配置和控制ADC，并利用ADC将热电偶和RTD输入转换为最终的温度值。它还可控制PWM输出，驱动4mA至20 mA环路。出于额外调试目的，它还可以控制UART/USB接口上的通信。

通信

- 使用OP193对16位PWM输出进行外部缓冲，并控制外部NPN晶体管BC548。通过控制此晶体管的V_{BE}电压，可将经过47.5 Ω负载电阻的电流设置为所需的值。这样就针对4 mA至20 mA输出提供优于±0.5°C的精度(−200°C至+350°C，参考测试结果)。
- 使用内部DAC为OP193提供1.2 V基准电压。或者，也可以使用1.2 V精密基准电压源ADR3412，获得温度范围内更高的精度。该外部基准电压源功耗与内部DAC相近(~50 μA)。参见“功耗测量测试”部分。

通过ADuCM360片上16位PWM(脉冲宽度调制)控制4 mA至20 mA环路。通过软件可配置PWM的占空比，以便控制47.5 Ω R_{LOOP}电阻上的电压，进而设置环路电流。请注意，R_{LOOP}的顶端连接ADuCM360地。R_{LOOP}的底端连接环路地。由于这个原因，ADuCM360、ADP1720、ADR3412和OP193的输出电流，加上滤波PWM输出设置的电流，一同流过R_{LOOP}。

R1和R2的结点电压可表示为：

$$V_{R12} = (V_{RLOOP} + V_{REF}) \times R2/(R1 + R2) - V_{RLOOP}$$

环路建立后：

$$V_{IN} = V_{R12}$$

由于R1 = R2：

$$V_{IN} = (V_{RLOOP} + V_{REF})/2 - V_{RLOOP} = V_{REF}/2 - V_{RLOOP}/2$$

$$V_{RLOOP} = V_{REF} - 2V_{IN}$$

当V_{IN} = 0时流过满量程电流，此时$V_{RLOOP} = V_{REF}$。因此，满量程电流为V_{REF}/R_{LOOP}，或者≈24 mA。当$V_{IN} = V_{REF}/2$时，无电流流过。

V_{IN}处的OP193放大器阻抗非常高，并且不会加载PWM滤波输出。放大器输出仅发生少许变化，约为0.7 V。

范围边界处(0 mA至4 mA以及20 mA至24 mA)的性能不重要，因此供电轨处的运算放大器性能要求不高。

R1和R2的绝对值不重要。但是，R1和R2的匹配很重要。

ADC1用于温度测量，因此本电路笔记直接适用于只有一个ADC的ADuCM361。EVAL-CN0319-EB1Z评估板包括标记为VR12点的电压测量选项，测量时使用ADuCM360上的ADC0输入通道。该ADC测量可用于PWM控制软件的反馈，调节4 mA至20 mA电流设置。

编程、调试和测试

- UART用作与PC主机的通信接口。这用于对片内闪存进行编程。它还可作为调试端口，用于校准滤波PWM输出。
- 两个外部开关用来强制该器件进入闪存引导模式。使SD处于低电平，同时切换RESET按钮，ADuCM360将进入引导模式，而不是正常的用户模式。在引导模式下，通过UART接口可以对内部闪存重新编程。

代码说明

用来测试电路的源代码链接在CN-0319设计支持包中：
http://www.analog.com/CN0319-DesignSupport

用于测试本电路的源代码可从ADuCM360和ADuCM361产品页面下载(zip压缩文件)。源代码使用示例代码随附的函数库。

图2显示了利用Keil µVision4工具查看时项目中所用的源文件列表。

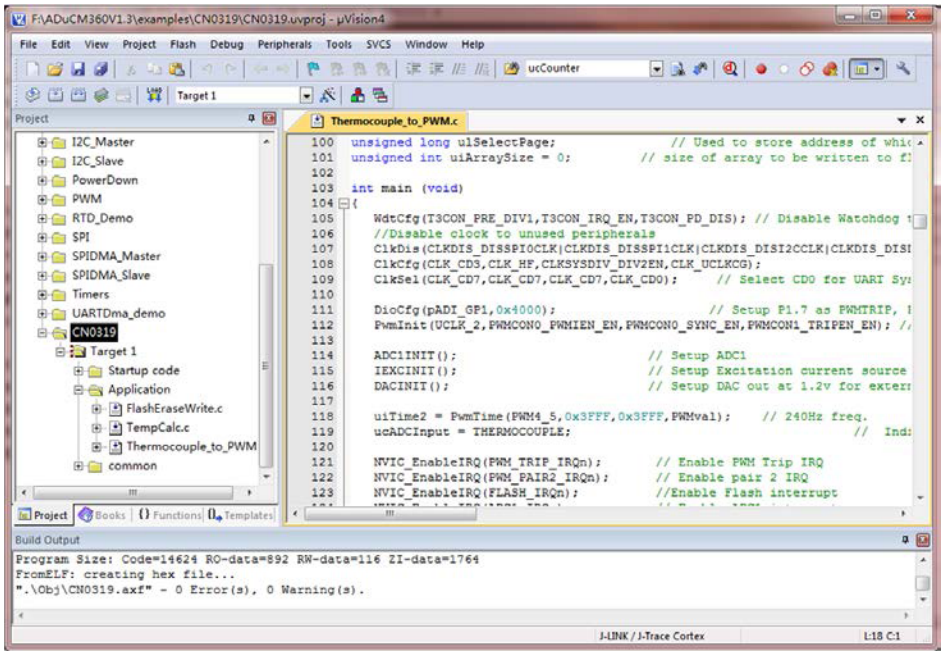


图2. Keil µVision4中查看的源文件

温度监控器

ADC1用于热电偶和RTD上的温度测量。本节代码拷贝自电路笔记CN-0300。详情请参见该电路笔记。

通信部分

需调节PWM滤波输出，以便确保最小温度时的4 mA输出以及最大温度时的20 mA输出。提供校准程序，使用#define CalibratePWM参数可轻松包含或移除该程序。

若需校准PWM，接口板(USB-SWD/UART)必须连接至J1和PC上的USB端口。可使用“超级终端”等COM端口查看程序来查看校准菜单并逐步执行校准程序。

校准PWM时，应将VLOOP+和VLOOP–输出端连接至精确的电流表。PWM校准程序的第一部分调整DAC以设置20 mA输出，第二部分则调整PWM以设置4 mA输出。用于设置4 mA和20 mA输出的PWM代码会存储到闪存中。

UART配置为波特率19200、8数据位、无极性、无流量控制。如果本电路直接与PC相连，则可以使用HyperTerminal或CoolTerm等通信端口查看程序来查看该程序发送给UART的结果，如图3所示。

要输入校准程序所需的字符，请在查看终端中键入所需字符，然后ADuCM360 UART端口就会收到该字符。

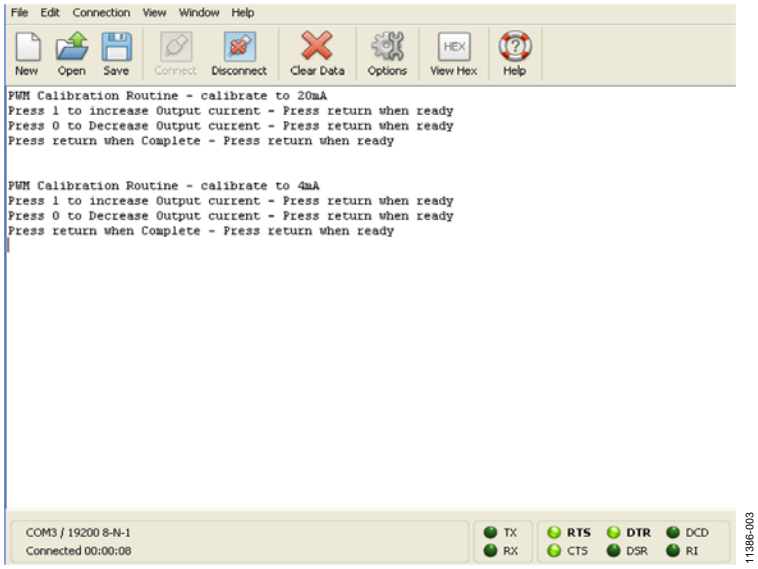


图3. 校准PWM时的“超级终端”输出

校准后，演示代码关断UART时钟，进一步节省功耗。

校准系数保存在闪存内，因此不必每次在电路板上电时运行校准程序，除非VLOOP电平发生改变。

代码流程图见图4。

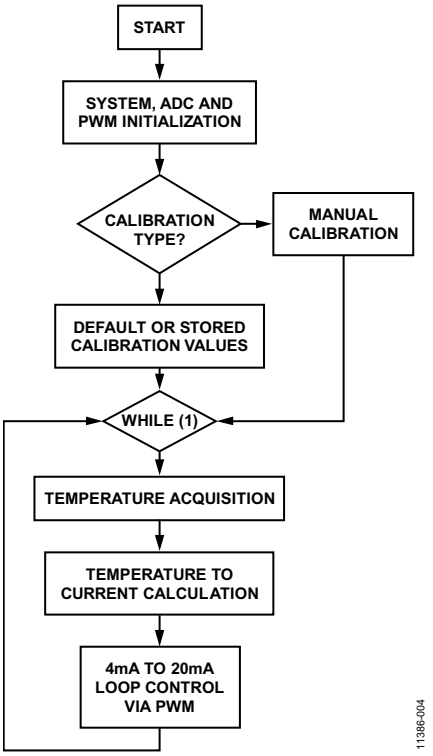


图4. 代码流程图

常见变化

该电路包括HART通信尺寸以及外部基准电压源尺寸。

电路评估与测试

本文档不含温度检测部分，因为这部分内容已在CN-0300中涉及。本文档重点关注温度-电流输出的性能。

PWM差分非线性(DNL)

首先测量滤波PWM输出的DNL。图5中的DNL曲线显示，在关键的4 mA至20 mA范围内具有优于0.3 LSB的典型性能。在PWM输出端利用二阶滤波器执行这些测试。使用两个47 kΩ电阻和两个100 nF电容，如图1所示。

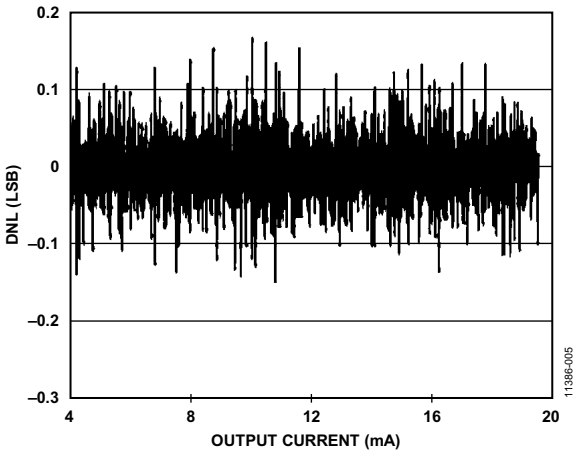


图5. 电路的典型DNL性能

温度-电流输出

图6中的设置用来测试电路的通信部分。

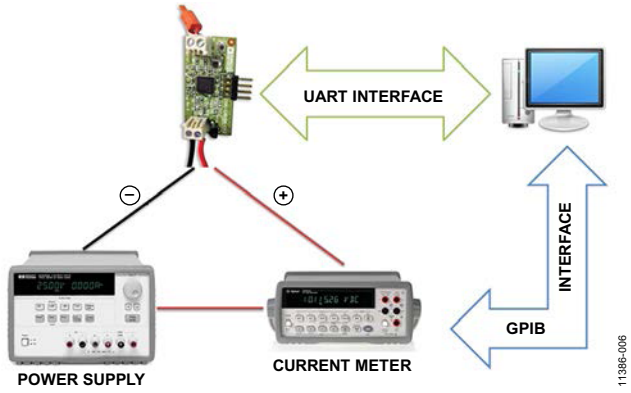


图6. 测量设置

PC通过UART将温度值发送到ADuCM360，然后ADuCM360根据该值调节PWM输出。环路电流经测量并记录。

1°C的温度提升相当于：

(20 mA − 4 mA)/550 = 0.029029 mA.

表1. 温度和预期电流

温度(°C)	预期电流(mA)
−200°C	4 mA
−199°C	4 mA + 0.029029 mA
…	
+349°C	20 mA至0.029029 mA
+350°C	20 mA

CN-0300(DAC控制)和CN-0319(PWM控制)中的环路电流测量误差见图7。

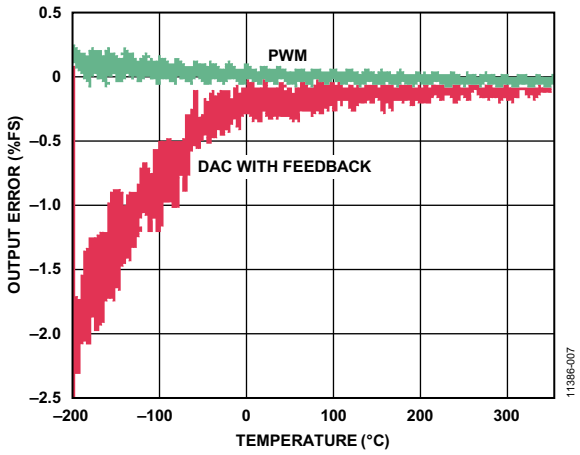


图7. DAC控制(CN-0300)和PWM控制(CN-0319)两种情形下电流环路误差与温度读数的关系

这些结果显示校准后，无反馈PWM控制环路的精度优于有反馈的DAC控制环路。

若需更高精度，可增加反馈环路。这将需要使用ADuCM360并使能第二个ADC来监控环路。它将增加功耗(ADC0导通)，并降低环路的响应速度。

电流环路的更新速率取决于CPU和ADC配置。在示例代码中，CPU速度设为1 MHz，ADC频率为5 Hz。ADC对结果求平均值前，先转换RTD和热电偶上的一部分样本。样本数由参数SAMPLEN0定义。在示例代码中，其默认值设为8。这将使电流环路的更新速率为740 ms。

如需更快的环路响应时间，可减少SAMPLEN0。

功耗测量测试

正常工作时，整个电路的功耗通常为2 mA。保持在复位状态时，整个电路的功耗不到550 µA。

为方便低功耗操作，可编程内部CLKSYSDIV寄存器以降低ADuCM360/ADuCM361内核工作速度，使低功耗系统时钟等于8 MHz。另外，编程CLKCON0寄存器可允许将16 MHz内核频率分频至二进制的2至128倍。本示例代码中，使用8作为时钟分频值，内核速度为1 MHz。

主ADC以增益32使能。还使能PWM和DAC，用于环路通信。

禁用所有未使用的外设，最大程度减少功耗。

表2列出整个电路中的各项IDD功耗。

表2. 温度监控电路元件的I_{DD}典型值

元件	25°C时的IDD值
ADuCM360/ADuCM361 ADC1导通，增益 = 32，FADC = 5 Hz CPU速度 = 1 MHz PWM导通。240 Hz 外部基准电压由DAC产生。 该数据的激励电流值。 典型值为200 µA。 禁用所有其他外设。	1.80 mA
ADP1720，3.3 V输出线性稳压器	~100 µA
OP193，低功耗运算放大器	15 µA
其余电路	50 µA
总电流(激励电流较低)	2.0 mA

有关ADuCM360功耗数据的更多详情，请参考应用笔记AN-1111。

了解详情

CN-0319 Design Support Package:
http://www.analog.com/CN0319-DesignSupport

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 7, "Temperature Sensors."

Kester, Walt. 1999. *Sensor Signal Conditioning.* Analog Devices. Chapter 8, "ADCs for Signal Conditioning."

Looney, Mike, *Options for Minimizing Power Consumption When Using the ADuCM360/ADuCM361*, AN-1111 Application Note, Analog Devices.

Looney, Mike. *RTD Interfacing and Linearization Using an ADuC706x Microcontroller.* AN-0970 Application Note. Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

User Guide UG-457, ADuCM360 Development Systems Getting Started

数据手册和评估板

ADuCM360 Datasheet

ADuCM361 Datasheet

ADP1720 Datasheet

OP193 Datasheet

ADR3412 Datasheet

修订历史

2014年3月—修订版B至修订版C

更改通信部分 4

2013年12月—修订版A至修订版B

更改代码描述部分 3

2013年8月—修订版0至修订版A

更改标题 1

2013年5月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2013–2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11386sc-0-3/14(C)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0320.

连接/参考器件	
ADRF6510	30 MHz双通道可编程滤波器和可变增益放大器
ADRF6801	750 MHz至1150 MHz正交解调器，集成小数N分频PLL和VCO
AD9248	14位、65 MSPS双通道ADC

基于IQ解调器，具有中频和基带可变增益以及可编程基带滤波功能的中频至基带接收机

评估和设计支持

电路评估板

- ADRF6510评估板(ADRF6510-EVALZ)
- ADRF6801评估板(ADRF6801-EVALZ)
- AD9248评估板(AD9248BCP-65EBZ)
- AD8130评估板(AD8130-EBZ)，需要两个
- 数据采集板(HSC-ADC-EVALB-DCZ)

设计和集成文件

- 原理图、布局文件、物料清单

电路功能与优势

本电路是灵活的频率捷变直接变频中频至基带接收机，其5 dB固定转换增益可降低级联噪声系数。可变基带增益用来调节信号电平。基带ADC驱动器还包括可编程低通滤波器，可消除通道外阻塞和噪声。此滤波器的带宽可随着输入信号带宽变化而动态地调节。这样可以确保由本电路驱动的ADC的可用动态范围得到充分使用。

本电路的核心部分是一个集成式IQ解调器，由小数N分频PLL和VCO组成。由于仅有一个(可变)参考频率，PLL/VCO可提供范围为750 MHz至1150 MHz的本振(LO)信号。精确的正交平衡和低输出直流失调确保了对误差矢量幅度(EVM)的影响极小。

本电路内所有元件间的接口均采用全差分式。如果不同级间需要直流耦合，相邻级的偏置电平彼此兼容。

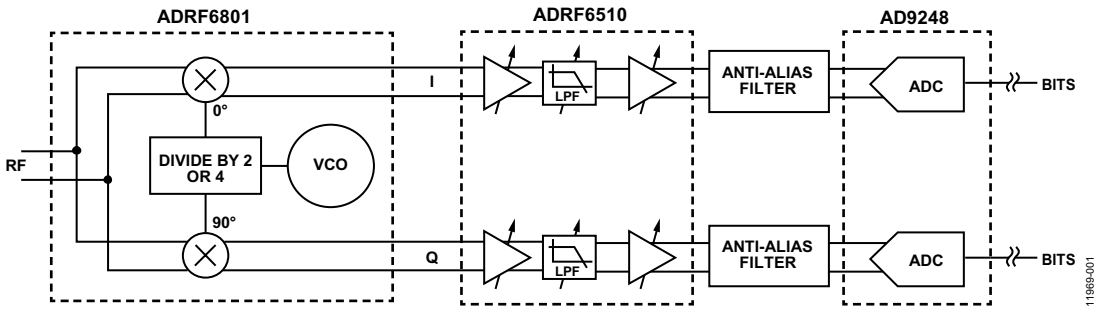


图1. 直接变频接收机原理示意图(未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113
©2013 Analog Devices, Inc. All rights reserved.

电路描述

接收机架构

本电路笔记中描述了接收机的直接变频(也称为零差或零中频)架构。与可以执行多次频率转换的超外差式接收机相比，直接变频无线电只能执行一次频率转换。一次频率转换的优势如下：

- 降低接收机复杂性，减少所需级数；提高性能和降低功耗
- 避免镜像抑制问题和不需要的混频产物；只需要基带上的一个LPF
- 高灵敏度(相邻通道抑制比[ACRR])

图1显示了该系统的基本原理示意图，包括由小数N分频PLL和VCO组成的集成式正交解调器，后接具有可变基带增益的可编程低通滤波器。信号链的最后一部分是一个抗混叠滤波器和一个双通道ADC。

理想情况下，第一级的输入和最后级的输出应设置系统的动态范围(信噪比)。实际上，情况可能并非如此。

IQ解调器、小数N分频PLL和VCO

输入信号施加至ADRF6801正交解调器，该解调器将频率转换为零中频。ADRF6801片内集成频率合成器，提供所需的LO信号。该频率合成器由小数N分频PLL和VCO组成，在标准闭环模式下可提供750 MHz至1150 MHz的LO频率范围。

ADRF6801使用两个双平衡混频器，一个用于I通道，一个用于Q通道。提供给混频器的LO使用2分频正交分相器生成。这为I和Q通道分别提供了0°和90°信号。ADRF6801在RF输入至基带I和Q输出之间提供约5 dB的转换增益。

低通滤波器、基带可变增益放大器(VGA)和ADC驱动器

低通滤波器、基带增益和ADC驱动功能全部使用ADRF6510来实现。施加于ADRF6510的信号现在具有独立的I和Q路径，信号首先通过前置放大器放大，然后进行低通滤波，以抑制任何不需要的带外信号和/或噪声，最后通过VGA放大。

ADRF6510的每个通道可分为三个级：

- 前置放大器
- 可编程低通滤波器
- VGA和输出驱动器

通过GNSW引脚，前置放大器具有6 dB或12 dB的用户可选增益。低通滤波器可通过SPI端口设置为1 MHz至30 MHz的转折频率，步进为1 MHz。VGA具有50 dB增益范围，增益斜率为30 mV/dB。VGA增益通过GAIN引脚控制，GNSW引脚被拉低时范围可为−5 dB至+45 dB，GNSW引脚被拉高时范围可为+1 dB至+51 dB。输出驱动器能够将1.5 V p-p差分电压驱动至1 kΩ负载内，同时保持高于60 dBc的HD2和HD3。

可施加于低通滤波器同时仍在ADRF6510内保持可接受的HD电平的最大连续波(CW)信号为2 V p-p，此时增益最小(GNSW = 0 V，GAIN = 0 V)。

ADRF6510发出的IQ信号可施加于模数转换器(ADC)，例如AD9248，但必须首先在两级之间部署无源低通滤波。

抗混叠滤波器

通过抗混叠滤波器的I和Q信号有助于：

- 减少带外噪声
- 减少ADRF6510的输出噪声(特别是在较高的增益下)
- 减少来自ADC的电荷反冲
- 有助于减少带外阻塞(虽然它们应当由ADRF6510的滤波功能加以消减)

抗混叠滤波器是一个低通滤波器，设计为具有约30 MHz至120 MHz的转折频率范围。如果已知信号的频谱成分低于30 MHz，那么可以选择较低的转折频率。

总共在系统中测试了5个抗混叠滤波器。前3个测试的抗混叠滤波器为差分RC型，如图2所示。滤波器1的R = 33 Ω，C = 18 pF。这使得低通转折频率为大约134 MHz。

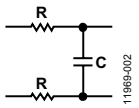


图2. 抗混叠滤波器(滤波器1、2和3)

滤波器2的R=33Ω，C=39 pF，因此低通转折频率为62 MHz。最后，滤波器3的R = 33 Ω，C = 68 pF，因此转折频率为35.5 MHz。

图3中的滤波器4是一款LC滤波器，转折频率为33 MHz；图4中的滤波器5是一款RLC滤波器，转折频率也是33 MHz。

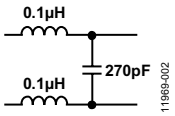


图3. 抗混叠滤波器4

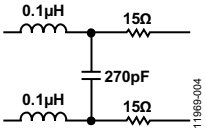


图4. 抗混叠滤波器5

ADC

来自抗混叠滤波器的信号施加于ADC。AD9248是一款双通道、14位、65 MSPS 3 V ADC，集成高性能采样-保持放大器和基准电压源。

测量结果：ADRF6510和ADRF6510/ADRF6801组合的EVM

4 QAM、5 MSPS调制信号施加于ADRF6801正交解调器的输入端，并测量误差矢量幅度(EVM)。使用两块AD8130-EBZ评估板将ADRF6801和ADRF6510的差分输出信号转换为单端信号。有关测试设置的更多信息，请参见“电路评估和测试”部分。

EVM衡量数字发射机或接收机的性能质量，反映幅度和相位误差所导致的实际星座点与理想位置的偏差，如图5所示。

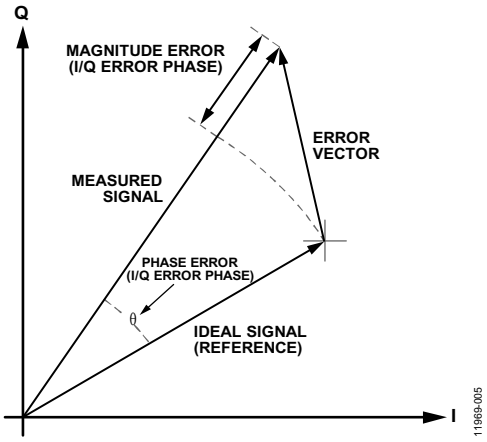


图5. EVM图

图6显示EVM与ADRF6801输入功率的关系，仅使用ADRF6801和ADRF6801，后接ADRF6510。对于ADRF6801和ADRF6510曲线，扫描为保持1.5 V p-p输出电压作为ADRF6801输入功率所需的ADRF6510增益变化。施加于ADRF6510的前置放大器增益设为6 dB。

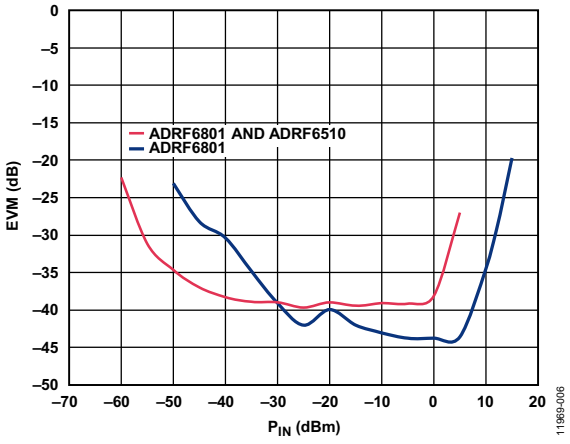


图6. EVM与ADRF6801和ADRF6801/ADRF6510组合输入功率的关系

单独测试ADRF6801时，需注意，对于高输入信号电平，EVM在达到大约+5 dBm输入功率之前都不会下降。但当ADRF6801驱动ADRF6510时，EVM将在约0 dBm输入功率时开始下降。这是因为当前置放大器增益设为6 dB且模拟增益为最小值时，ADRF6510上的低通滤波器只能处理2 V p-p，即ADRF6510输入引脚为1 V p-p。超出此信号电平会导致失真，使EVM下降。

对于低输入信号电平而言，SNR变得更低，并且EVM的测量结果开始下降。单独测试ADRF6801时，EVM将在大约−25 dBm时开始下降。但是，当ADRF6801驱动ADRF6510时，EVM直到−40 dBm才开始下降。在较低的信号水平下测量两个器件时，EVM会有所下降，这主要是由ADRF6510产生的噪声导致的。但是，浴盆图的噪底更为平坦且一致，并且由于基带可变增益，分辨较小信号的能力比ADRF6801驱动ADRF6510时要强很多。

有关ADRF6510和ADRF6801更详细的EVM测量可参考各自的数据手册。

测量结果： 包含ADC的完整信号链

图7至图16中的信号链包括ADRF6801、ADRF6510和AD9248。全部三个器件相互之间均为直流耦合。ADRF6801和ADRF6510之间的共模电压为2.6 V。ADRF6510和AD9248之间的共模电压为2.0 V。ADC满量程电压为2 V。对ADRF6801的输入功率进行扫描，同时改变ADRF6510的增益，以便将ADC输入设为−3 dBFS的适当信号电平。使用ADC和Visual Analog软件测量SNR、SFDR、THD、HD2和HD3。使用Agilent 8665B低相位噪声信号发生器，将采样速率设为65 MSPS。使用两种不同的ADRF6510滤波器带宽：5 MHz和30 MHz。此外，将ADRF6510的前置放大器增益从6 dB改为12 dB。输入ADRF6801的RF信号为895 MHz，LO信号设为900 MHz，从而产生5 MHz中频信号音。使用100 MHz作为参考。对参考信号进行4分频，产生25 MHz PFD频率。采用型号为119-3651-00的Wenzel晶振产生100 MHz信号。

本电路笔记收集的数据显示AD9248 ADC的SNR (71.6 dB)和SFDR (80.5 dBc)性能超过了ADRF6801和ADRF6510组合的性能。系统的总SNR和SFDR主要受限于ADRF6510的输出噪声，增益为20 dB时其额定值为−130 dBV/√Hz，滤波器带宽为30 MHz，在中间频带测量。(有关ADRF6510噪声与增益和带宽设置的更多信息，请参考ADRF6510数据手册)。

ADRF6510滤波器在高输入功率水平时表现出压缩特性(本例中为低增益)，增加了谐波失真。基本上，在低输入功率水平下，ADC测量ADRF6510的输出噪底，并且HD2和HD3信号音低于此噪底。由于在较低的输入功率下具有较高的增益，ADRF6510的输出噪底有所增加。

图7和图8显示整个信号链(包括ADC)的SNR。在低功率水平下，SNR几乎逐dB下降。ADRF6510的增益为最大值，并且无法继续在较低的输入功率水平下提供−3 dBFS。信号幅度下降，而噪声相对保持恒定；因此，SNR下降。当信号和增益足以达到−3 dBFS时，SNR达到恒定水平。使用抗混叠滤波器3可获得最佳SNR，虽然分散在所有滤波器之间的只有大约1 dB，但抗混叠滤波器1除外，相比其余滤波器，该滤波器使SNR变差。

当ADRF6510滤波器设为30 MHz时，在最高的输入功率下SNR大幅下降，如图8所示。这是因为ADRF6510滤波器的压缩导致HD2和HD3突然下降，而整个噪底急剧增加。

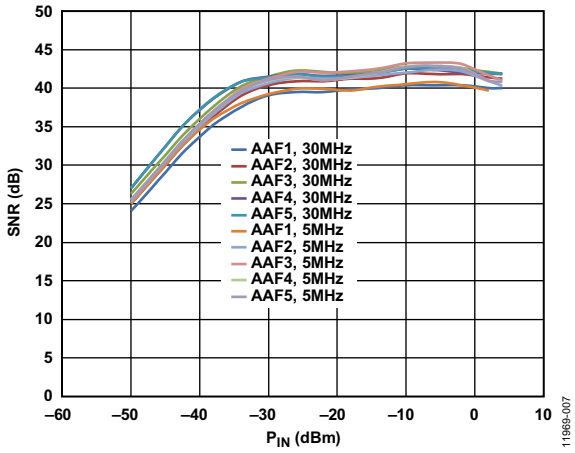


图7. 5个抗混叠滤波器的系统SNR(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 低电平，前端增益 = 6 dB)

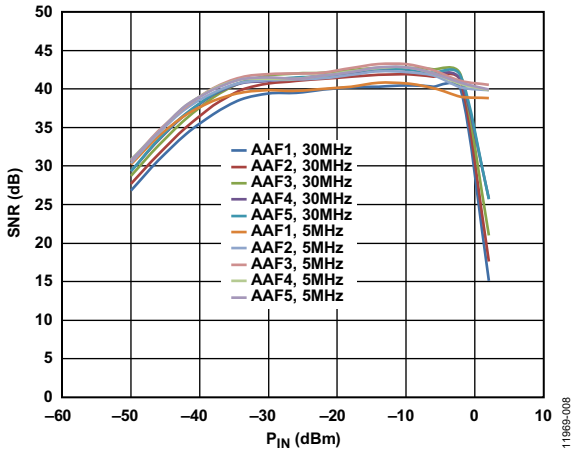


图8. 5个抗混叠滤波器的系统SNR(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 高电平，前端增益 = 12 dB)

图9和图10显示使用不同抗混叠滤波器时，整个系统的SFDR。滤波器4和滤波器5表现很差，在大部分输入功率范围内的SFDR为40 dB。这是因为HD3信号音限制了SFDR。对于其他抗混叠滤波器，在大部分范围内SFDR都超过了60 dB。由于主信号音并非−3 dBFS，输入功率较低时SFDR略微下降。

在较高的输入功率水平下，SFDR受限于ADRF6510滤波器压缩产生的谐波。

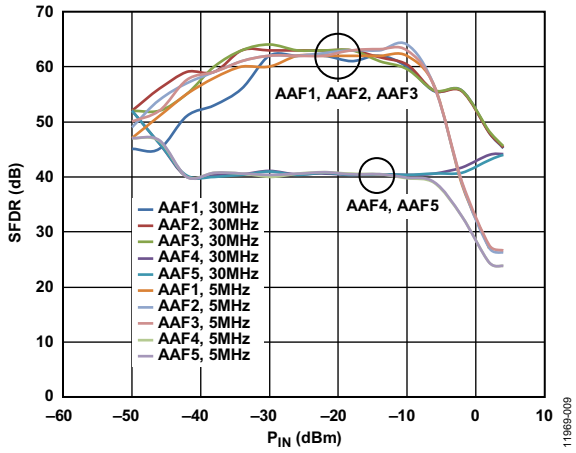


图9. 5个抗混叠滤波器的系统SFDR(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 低电平，前端增益 = 6 dB)

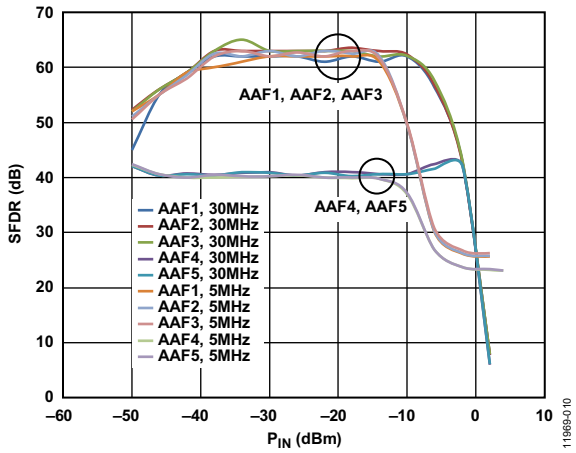


图10. 5个抗混叠滤波器的系统SFDR(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 高电平，前端增益 = 12 dB)

图11、图12、图13和图14显示系统的HD2和HD3。抗混叠滤波器4和5再次表现出了较差的性能，HD2性能约为−55 dBc，而HD3仅为−40 dBc。滤波器1、2和3的表现要好得多，HD2和HD3优于−70 dBc。

在输入功率范围内的低端，HD2和HD3分量比噪底还小，实际记录下来的是噪声。ADRF6510的增益降至足够低以后，输出噪声下降，显示出HD信号音，从而可进行适当测量。

在输入功率范围内的高端，HD2和HD3大幅下降。这是ADRF6510滤波器的压缩导致的。

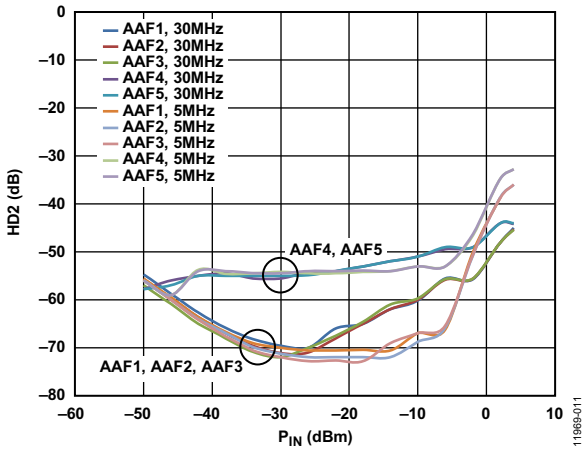


图11. 5个抗混叠滤波器的系统HD2(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 低电平，前端增益 = 6 dB)

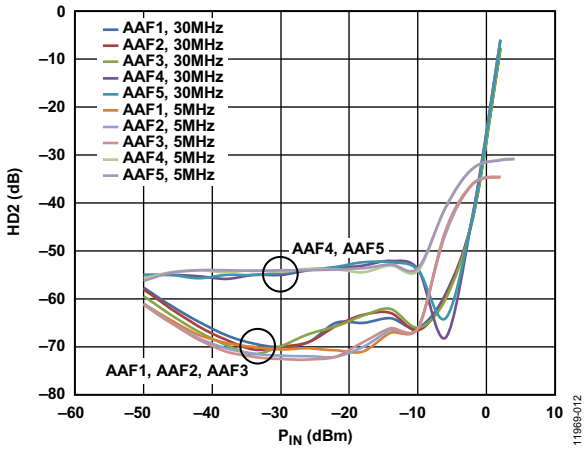


图12. 5个抗混叠滤波器的系统HD2(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 高电平，前端增益 = 12 dB)

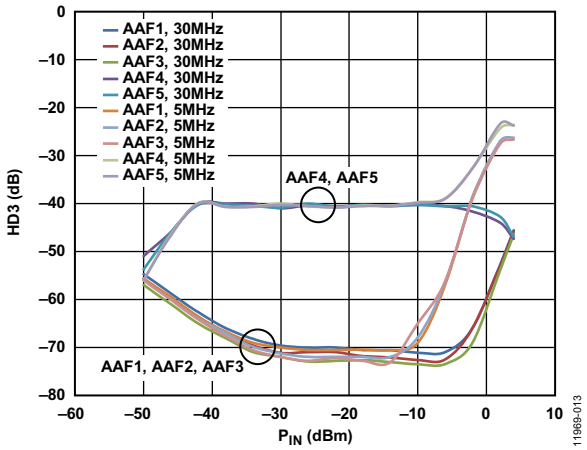


图13. 5个抗混叠滤波器的系统HD3(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 低电平，前端增益 = 6 dB)

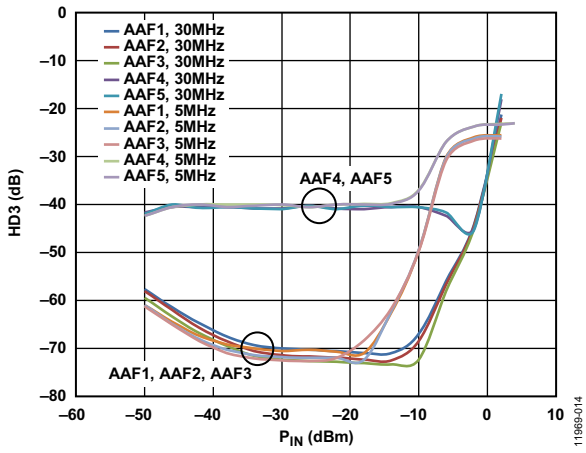


图14. 5个抗混叠滤波器的系统HD3(ADRF6510的滤波器转折频率为30 MHz和5 MHz，5 MHz中频信号音，GNSW = 高电平，前端增益 = 12 dB)

抗混叠滤波器性能总结

测试并显示了5个抗混叠滤波器。相比LC和RLC类滤波器，RC类滤波器具有好得多的谐波失真性能。使用ADRF6510驱动AD9248时，建议采用转折频率尽可能低的RC滤波器，以便应用的所有指标都达到最佳值。

共模扫描

在ADRF6510的输出和AD9248的输入之间采用非2 V的共模电压，同时保持良好的性能是可能的。

图15和图16显示共模扫描的全部标准指标。共模电压范围为1.5 V至3 V时，系统具有良好的性能。低共模电压下的性能下降主要是由ADRF6510导致的，而高共模电压下的性能下降由ADRF6510和AD9248的组合所导致。对于ADRF6510/AD9248而言，将共模电压设为2.25 V可获得最佳性能。

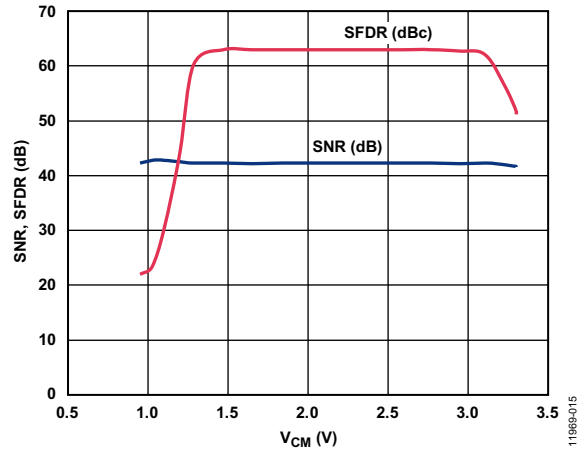


图15. 系统SNR和SFDR与ADRF6510输出共模电压的关系(ADRF6510滤波器转折频率为30 MHz，5 MHz中频信号音，GNSW = 高电平，前端增益 = 6 dB)

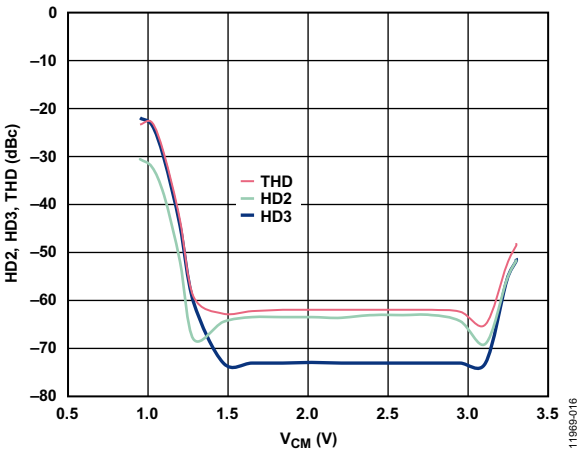


图16. 系统HD2、HD3和THD与ADRF6510输出共模电压的关系（ADRF6510滤波器转折频率为30 MHz，5 MHz中频信号音，GNSW = 高电平，前端增益 = 12 dB）

常见变化

不同的IQ解调器、PLL和VCO、ADC

ADI公司提供其他类型的集成式IQ解调器，如ADRF6806和ADRF6807。这些IQ解调器的射频频率范围分别为50 MHz至525 MHz和700 MHz至1050 MHz。两款器件的输出共模电压均为1.65 V，与3.3 V驱动器和ADC具有更佳的兼容性。

ADI公司还提供可将IQ解调器功能与频率合成器功能相分离的解决方案。工作频率范围相同的IQ解调器有：ADL5380、ADL5382和ADL5387。这些IQ解调器的不同之处包括动态范围和正交系统。

集成VCO的频率合成器产品有：ADF4350、ADF4351和ADF4360，可在135 MHz至4350 MHz的宽频率范围内工作，具有不同相位噪声和输出功率指标。

在正交解调器之前加入一个诸如ADL5330的级联低噪声可变增益放大器(VGA)不仅可为系统带来更多增益，还有助于改善总系统噪声性能(假设VGA噪声系数低于正交解调器)。后续级的噪声系数通过初始VGA的增益进行分频处理。加入一个VGA而非固定增益放大器的另一个好处是可以设计AGC环路，从而将正交解调器的输入信号保持在固定电平。为了最大程度减少失真，这一限制施加于正交解调器和任何后续级信号电平的能力非常重要。

电路评估与测试

需要/使用的设备

信号发生器包括：

- Agilent E4438C矢量信号发生器
- Agilent 8665B信号发生器
- 型号为119-3651-00的Wenzel晶振(100 MHz)

基带信号捕获器件有：

- Agilent DSO90604A示波器

EVM运算器件包括：

- Agilent 89600 VSA软件
- 运行Windows XP的PC，通过USB电缆连接到Agilent DSP90604A示波器

电源包括：

- ±5 V电源除AD8130电路板需要±5 V外，所有电路板均需要+5 V

评估板包括：

- ADRF6801-EVALZ(需要一个)
- ADRF6510-EVALZ(需要一个)
- AD9248-BCP-65EBZ(需要一个)
- HSC-ADC-EVALB-DCZ(需要一个)
- AD8130-EBZ(如果进行EVM测量则需要两个)

开始使用

如需使用ADRF6801、ADRF6510、AD9248和数据捕捉卡HSC-ADC-EVALB-DCZ，则需使用评估软件控制每个器件的不同部分。此软件可在**工具、软件和仿真模型**链接中的各个产品网页上找到。下载和安装软件后，将USB电缆从电脑连接到评估板，然后针对需要控制的器件运行软件。

功能框图

图17显示了用于测试接收链的测试设置功能框图。注意，信号路径从ADRF6801的输出端至AD9248的输入端，是完全差分的。

设置与测试

接收机测试设置的第一步是开启所有测试设备。测试设备预热时，电路板必须正确配置以便在信号链内正常使用。

在ADRF6801板上，旁路输出巴伦，以便在ADRF6801和ADRF6510之间获得完全差分的直流耦合信号路径。

在ADRF6510板上，执行下列操作：

- 旁路输入和输出巴伦
- 用1 μF电容取代普通C_{OFS}电容

在AD9248板上，移除巴伦，并将半刚性电缆按照巴伦尺寸进行焊接。这样可在ADRF6510和AD9248之间提供差分直流耦合连接。标准AD9248评估板提供单端交流耦合连接(通过巴伦)或单端直流耦合连接(通过板载AD8138放大器)。用户可使用单端设置，同时依然执行前文所述之全部测量(共模测量除外)。满量程电压设为2 V。在AD9248评估板上构建抗混叠滤波器。有多个表贴器件焊盘可用来构建抗混叠滤波器。

收集评估板，并将所有信号路径连在一起，如图17所示。将所有电路板连接至+5 V，然后插入AD9248板和数据采集板，并连接提供的电源。请确保电源电流与期望值一致。

如图17所示完成下列连接：

1. 将矢量信号发生器的单端、50 Ω输出连接到ADRF6801评估板的RFIN。
2. 将USB电缆从PC连接到示波器。
3. 将ADRF6801的REFIN端口连接到低相位噪声源；此时Wenzel振荡器频率为100 MHz。

在Agilent E4438C矢量信号发生器上，执行下列操作：

1. 将RF载波频率设置为895 MHz。
2. 将幅度设置为−30 dBm。
3. 接通RF端口。

在PC上启动Visual Analog软件。在软件中执行下列操作：

1. 查找AD9248，打开FFT平均画布。
2. 设置均值为20，然后设置“移动平均”。
3. 运行软件，开始采集ADC数据。

从−50 dBm扫描至+4 dBm，以便在此测试设置下测试接收机。ADRF6510上的增益始终设置为实现−3 dBFS的ADC输入端信号电平，即1.0 V p-p差分信号。某些情况下，对于极小的信号电平，ADRF6510无足够的增益来达到1.0 V p-p差分电平。

将ADRF6801或ADRF6510的I和Q差分输出信号与执行差分至单端信号转换的两块AD8130评估板(AD8130-EBZ)输入端相连，即可测量EVM。然后，将单端I和Q信号连接至Agilent DSO90604A示波器，并将示波器连接到运行Agilent 89600 VSA软件的Windows PC。

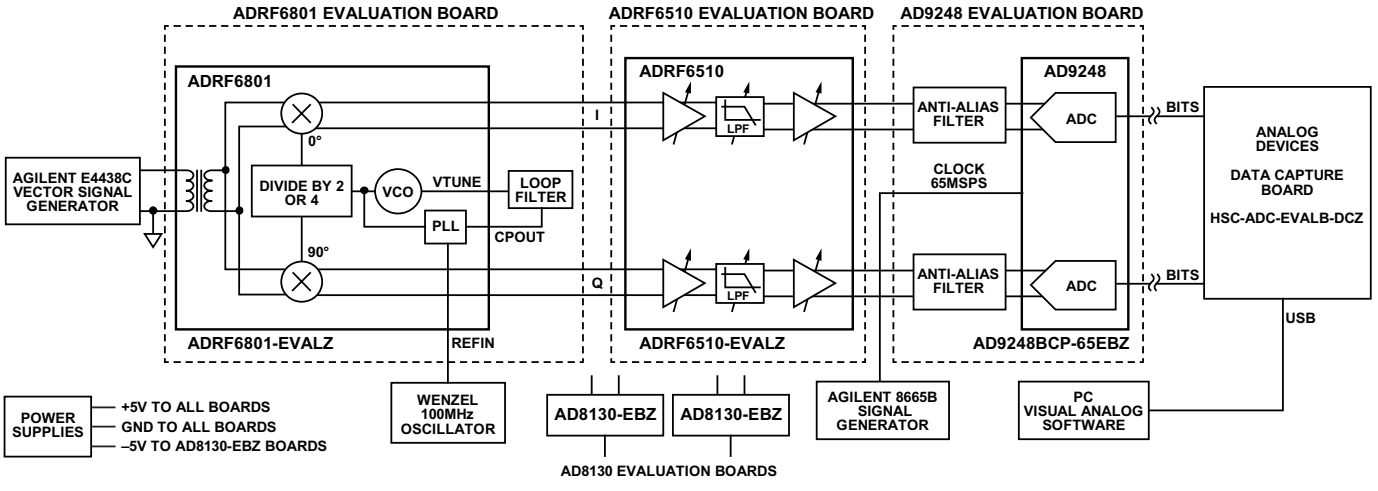


图17. 测试直接变频接收机的功能框图

了解详情

CN-0320 Design Support Package:
http://www.analog.com/CN0320-DesignSupport

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, *Analog Dialogue* 39-09, September 2005.

ADIsimPLL Design Tool

ADIsimRF Design Tool

AN-0996 Application Note. *The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems.* Analog Devices.

AN-1039 Application Note. *Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity.* Analog Devices.

CN-0134 Circuit Note, *Broadband Low Error Vector Magnitude (EVM) Direct Conversion Transmitter*, Analog Devices

CN-0248 Circuit Note, *An IQ Demodulator-Based IF-to-Baseband Receiver with IF and Baseband Variable Gain and Programmable Baseband Filtering*, Analog Devices

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND."* Analog Devices.

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs).* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

ADRF6801 Data Sheet and Evaluation Board

ADRF6510 Data Sheet and Evaluation Board

AD9248 Data Sheet and Evaluation Board

AD8130 Data Sheet and Evaluation Board

修订历史

2013年11月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11969sc-0-11/13(0)

ANALOG DEVICES

参考电路 CN-0321

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0321.

连接/参考器件	
AD5422	16位电流和电压输出DAC
AD5700-1	集成内部RC振荡器的低功耗HART调制解调器
ADP2441	36 V、1 A同步降压DC-DC稳压器
ADuM3471	集成变压驱动器和PWM控制器的四通道隔离器
ADuM3482	3.75 kV rms小型四通道数字隔离器

具有HART的完全隔离、单通道电压、4 mA至20 mA输出

评估和设计支持

电路评估板

CN0321评估板(EVAL-CN0321-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和文件汇总

原理图、布局文件、物料清单

电路功能与优势

该电路提供一款完整的、完全隔离、模拟输出通道，适合需要标准4 mA至20 mA HART®[1]兼容型电流输出和单极性/双极性输出电压范围的可编程逻辑控制器(PLC)和分布式控制系统(DCS)模块。它为通道间隔离PLC/DCS输出模块或其他所有需要完全隔离式模拟输出的工业应用提供了灵活的构建块。电路在模拟输出端还提供了外部保护功能。

AD5422 16位数模转换器(DAC)可通过软件配置，提供全部必须的电流和电压输出。

AD5700-1是业界功耗最低、尺寸最小的HART兼容型IC调制解调器，与AD5422配合使用，组成完整的HART兼容型4 mA至20 mA解决方案。AD5700-1集成内部精密振荡器，可额外节省空间，尤其在通道间隔离应用中。

PLC/DCS解决方案必须与本地系统控制器隔离，使之免受接地环路影响，同时确保不受外部事件影响。传统解决方案利用分立IC提供电源和数字隔离。当需要多通道隔离时，分立电源解决方案的成本和空间会变成一个大大的缺点。基于光隔离器的解决方案通常具有合理的输出调节，但需要额外的外部元件，因而会使电路板面积增大。电源模块常常体积庞大，而且输出调节可能不佳。图1中的电路使用ADuM347x系列隔离器和电源调节电路，以及相应的反馈隔离。使用外部变压器将功率传输到隔离栅的另一端。

ADuM3482为AD5700-1提供UART信号隔离。

ADP2441是36 V降压DC-DC稳压器，采用工业标准24 V电源，具有宽输入电压容差。它可将电压降为5 V，为所有控制器侧电路供电。该电路还在24 V电源端集成了标准外部保护，同时还可提供+36 V至−28 V的直流过压保护。

[1] HART是HART通信基金会的注册商标。

Rev. 0
Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no events shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113
©2013 Analog Devices, Inc. All rights reserved.

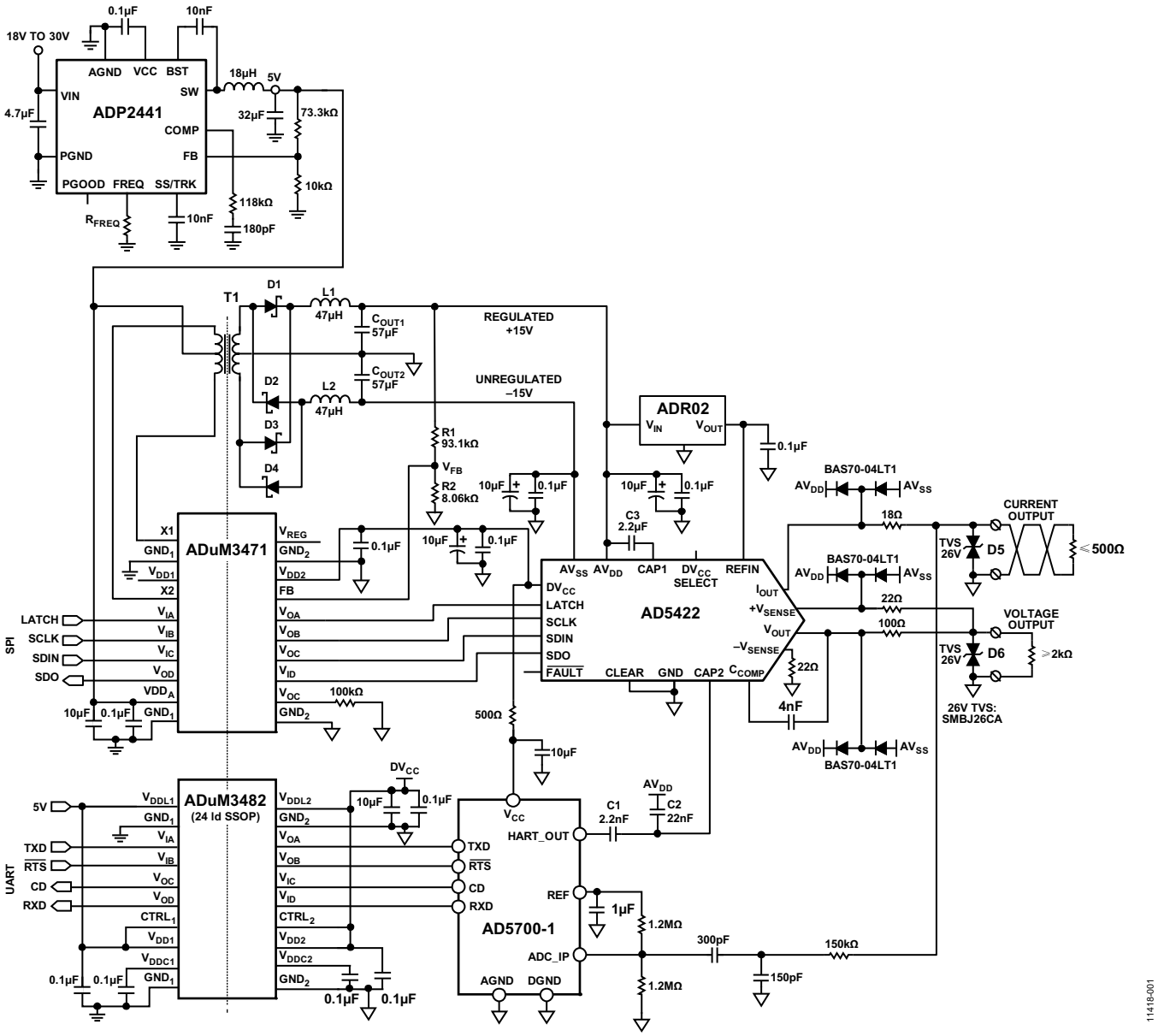


图1. 功能框图(原理示意图：未显示所有连接和去耦)

电路描述

模拟输出

对于工业控制模块，标准模拟输出电压和电流范围包括±5 V、±10 V、0 V至+5 V、0 V至+10 V、+4 mA至+20 mA和0 mA至+20 mA。AD5422是一款精密的、全集成16位DAC，内置可编程电流源和可编程电压输出，设计用于满足工业过程控制应用的需要。

AD5422提供前面列出的所有输出范围，电流输出范围和电压输出范围分别以独立引脚提供。针对所有电压范围提供10%超量程功能，并且针对电流输出提供0 mA至20 mA超量程。模拟输出受短路和开路保护。

AD5422具有一个片上10 ppm/°C基准电压源。为了在额定温度范围内达到更高的性能，该设计使用了ADR02基准电压源。ADR02是一款5 V精密基准电压源，允许高达36 V的输入电压。其最大精度误差为0.05%，最大温度漂移为3 ppm/°C。该漂移在工业温度范围内会贡献大约0.02%误差。

AD5422支持以内部或外部精密电流设置电阻作为电流输出电路。本设计使用内部电流检测电阻选项；但通过使用精密外部15 kΩ电阻，可达到更高的精度。

通过浮空AD5422的DV_{CC} SELECT引脚，内部4.5 V电源可连接至DV_{CC}引脚，用于AD5700-1的数字电源和隔离器的现场端。也可使用ADuM3471上的5 V输出型低压差(LDO)稳压器。LDO提供更紧凑的5 V稳压供电轨；但由于ADuM3471稳压器输入引脚上的绝对最大额定值，它不允许高于20 V的直流过压。

EVAL-CN0321-SDPZ硬件的输出连接器配置见表1。

表1.输出引脚

引脚名称	输出类型
OUT2	电压输出范围
GND	接地
OUT1	电流输出范围

HART兼容性

AD5700-1与AD5422搭配使用，组成完整的HART兼容型4 mA至20 mA解决方案。AD5700-1是0.5%精密内部振荡器，可极大节省在通道间隔离的应用中的板上空间；这类应用原本需要针对每通道使用时钟晶体。晶体通常比AD5700-1 IC本身要大；因此，内部振荡器节省下来的面积空间是巨大的。

HART调制解调器输出通过C1和C2衰减，并通过CAP2引脚交流耦合至AD5422。其他信息参见AN-1065应用笔记。电路笔记CN-0278描述了一种使用R_{SET}引脚的替代HART耦合方式，具有更高的电源抑制性能，但需要使用一个外部精确电流设置电阻。

隔离电源

AD5422需要的电压输出裕量最大值为0.8 V，并且电流输出需要最大值为2.5 V的裕量。因此，需要一个大于12.5 V的电源，以便通过500 Ω负载输出20 mA电流。在本设计中，最小电源电压(过温)不超过13.5 V，允许具有一定裕量。

ADuM347x为四通道数字隔离器，集成脉冲宽度调制(PWM)控制器和低阻抗变压驱动器(X1和X2)。隔离式DC/DC转换器仅需要以下额外器件：变压器和简单的全波二极管整流器。采用5.0 V或3.3 V输入电源时，器件最多可提供2 W的调节隔离功率，因而无需另外使用隔离式DC-DC转换器。

*i*Coupler®芯片级变压器技术用于隔离逻辑信号；集成的变压器驱动器带隔离副边控制功能，可以提高隔离式DC/DC转换器的效率。内部振荡器频率可以在200 kHz至1 MHz范围内调整，由R_{OC}的值决定。当R_{OC} = 100 kΩ时，开关频率为500 kHz。

ADuM3471调节来自15 V正电源。调节反馈来自分压器网络(R1和R2)。电阻根据以下要求选择：当输出电压为15 V时，反馈电压为1.25 V。反馈电压与ADuM3471内部反馈设定点电压1.25 V相比较。调节通过改变驱动外部变压器的PWM信号的占空比来实现。

负电源的调节不太严格，且空载时可能低至−26.4 V。因此，在负电源处放置一个25 V齐纳二极管。轻载时，二极管从电源获取小电流，但可确保其箝位在25 V左右。

另一种方法是使用匝数比为4:1的隔离式变压器；当其空载时，负供电轨不会过低。在要求较高顺从电压或极低功耗的应用中，应当考虑其它电源设计。

输入功率

图1中的电路采用24 V电源供电。ADP2441用于将24 V降压为5 V，为所有控制器侧电路供电。

ADP2441可接受最高36 V的电压，并且可更加轻松地达到可靠的电源输入瞬变保护。

ADP2441还具有其他各种安全性/可靠性功能，如欠压闭锁(UVLO)、精确使能特性、电源良好引脚和过流限值保护。对于24 V输入和5 V输出，它能达到最高90%效率。

隔离

ADuM3471电源隔离电路包括四个完全隔离的电压通道，隔离额定值为2.5 kV。这四个通道用于隔离AD5422的四条数据线路(SCLK、LATCH、SDIN和SDO)。SDO线路隔离对于电路运行而言并非必要，但允许访问诊断和故障特性，以及寄存器回读。

ADuM3482是一款3.75 kV四通道数字隔离器，采用小型20引脚SSOP封装(7.2 mm × 7.8 mm)。ADuM3482内核工作电压范围为3.0 V至5.5 V，而I/O电源范围为1.8 V至5.5 V。这些器件可用于直接与1.8 V逻辑器件接口。该隔离器用于隔离AD5700-1 HART调制解调器的UART信号。

有关*i*Coupler产品的更多信息，请访问www.analog.com/icouplers。

直流过压保护

图1中的电路允许对持续的直流电压+36 V和−28 V进行过压保护。这意味着，在直流电源线路意外连接输出时，电路受到保护。

在过压条件中，电源通过外部保护二极管拉高或拉低。这些二极管和输出端之间的电阻限制了峰值电流。

输出端的最大/最小电压受限于任意连接输出或电源电路的击穿电压。AD5422的电流和电压输出可耐受+48 V至最低−28 V。AV_{SS}输入可耐受−28 V，AV_{DD}可耐受+48 V。ADR02基准电压源输入可耐受36 V。AD5700-1的ADC_IP引脚受150 kΩ电阻保护，该电阻限制所有电流，后接一个300 pF隔直电容。在直流过压条件下，勿将其他IC暴露在较高的电压下。

瞬变电压保护

AD5422内置ESD保护二极管，可防止正常操作造成的损害。但是，工业控制环境会使I/O电路遭受高得多的瞬变。为了防止过高瞬态电压影响AD5422，可能需要外部功率二极管和浪涌电流限制电阻，如图1所示。

对电流输出路径上电阻值的制约条件(图1中的18 Ω)是：正常工作时，I_{OUT}输出电平必须保持在其顺从电压限值内，即AV_{DD} − 2.5 V，并且两个保护二极管和电阻必须具有适当的额定功率。在18 Ω下，对于4 mA至20 mA输出，引脚上的电压限值会降低$V = I_{MAX} \times R = 0.36$ V。

对电压输出路径上电阻值的制约条件(图1中的100 Ω)是：整个输出电压范围内必须具有0.8 V裕量。电阻效应可通过$+V_{SENSE}$输入降至最低。如图1所示，$+V_{SENSE}$输入受22 Ω电阻保护。相应地，$-V_{SENSE}$路径上还有一个22 Ω电阻。这两个22 Ω电阻会导致绝对增益误差，该误差可能需要在室温下加以校准；产生该误差的原因是AD5422的内部反馈电路阻抗仅为70 kΩ。在AD5422的输出端(而非V_{OUT}引脚)检测电压的优势是，V_{OUT}引脚的保护电阻两端具有可变电压，具体取决于所获取的负载电流。在输出端检测可避开此误差源。

还可以通过瞬态电压抑制器(TVS)或瞬态吸收器实现进一步的保护。这些元件包括单向和双向抑制器，可提供各种各样的隔离和击穿电压额定值。TVS应尽量采用最低击穿电压定标，同时在电流正常输出的范围内不导通。如前所述，建议保护所有远程连接节点。

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。如果应用只需要4 mA至20 mA电流输出，则可以使用单电源方案。这种情况下，AD5422的正AV_{DD}电源可以达到比如24 V，而输出顺从电压为24 V − 2.5 V = 21.5 V。输出电流为20 mA时，可以驱动高达1 kΩ的负载电阻。

如果应用不需要16位分辨率，可以使用12位产品AD5412。对于仅需电流输出的应用，可以使用AD5420(16位)和AD5410(12位)。

对于需要在同一个引脚输出电压和电流的应用，参见电路笔记CN-0278中的技巧。

若不需要过压保护，则可以采用数值较低的最大电源电压，如ADR4550或ADR445。

ADuM347x隔离器(ADUM3470、ADuM3471、ADuM3472、ADuM3473和ADuM3474)提供四个独立的隔离通道，支持多种输入/输出通道配置。这些器件还提供1 Mbps(A级)或25 Mbps(C级)的最大数据速率。

可使用AD5700调制解调器，而非AD5700-1；但需要使用外部晶体或CMOS时钟。

电路评估与测试

设备要求

需要使用以下设备：

- EVAL-SDP-CB1Z系统演示平台(SDP-B)
- EVAL-CN0321-SDPZ评估板和软件
- PC(Windows® 32位或64位)
- 24 V电源
- 精密电压表，如Agilent 34410A
- 数字测试滤波器(如HCF_TOOL-31，可从HART通信基金会获得)
- 500 Ω精密负载电阻
- Tektronix DS1012B示波器或等同产品

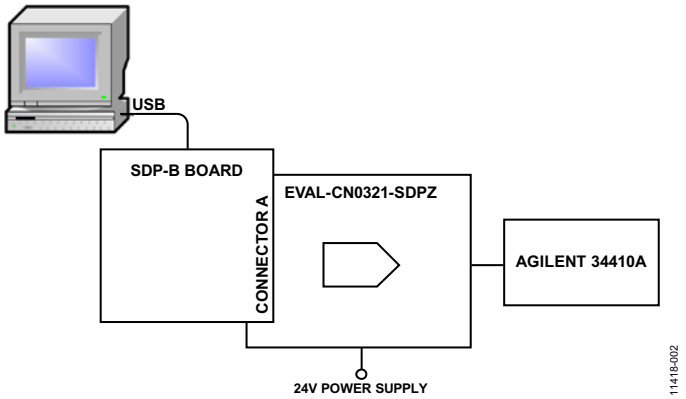


图2. 测试设置功能框图

测试设置功能框图

测试设置的框图如图2所示。

软件安装

评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows XP (SP2)、Vista(32位或64位)，或Windows 7(32位或64位)。如果安装文件未自动运行，可以运行光盘中的**setup.exe**文件。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够正确识别评估系统。

1. 使用附带的电缆，通过PC的USB端口连接EVAL-SDP-CB1Z。
2. 连接EVAL-CN0321-SDPZ评估板至连接器A。若使用了连接器B，则EVAL-SDP-CB1Z的UART将无法正常工作。
3. 对J1连接器施加24 V，可上电EVAL-CN0321-SDPZ。
4. 启动EVAL-CN0321-SDPZ软件，然后确认出现的所有对话框。这样就完成了安装。

软件

软件主窗口如图3所示。点击**Advanced**可提供配置AD5422的更多选项。

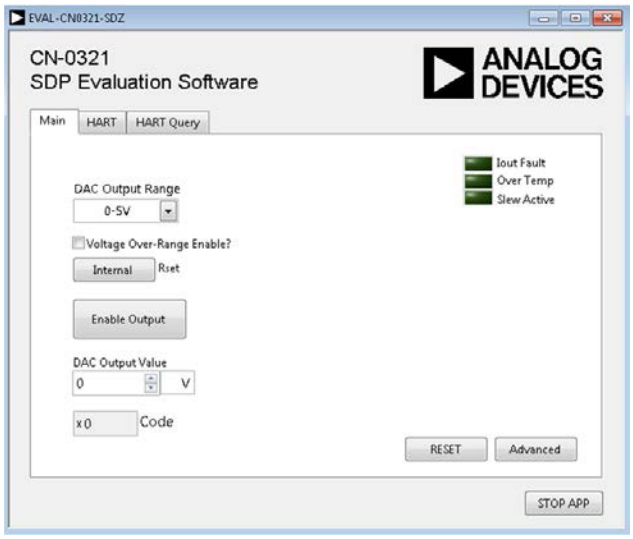


图3. 软件主窗口

对于HART通信而言，确保开启了电流输出范围，然后选择**HART**页面。在**HART**页面上，数据可输入**Command**命令框，然后发送4 mA至20 mA环路；软件可以设为轮询4 mA至20 mA环路上的任意数据。也可选择**HART Query**页面，查询所连接HART兼容型执行器的器件地址和器件类型。

绝对精度性能

在电流输出模式下，AD5422使用内部R_{SET}的总不可调整误差(TUE)规格为0.08%FSR(典型值，25°C)。

ADR02基准电压源(B级)的总误差为0.06%最大值(25°C)。

表2显示电路的测量电流输出误差(4 mA至20 mA范围)。

表2 测量电流输出误差(4mA至20mA范围)

代码(十六进制)	输出端电流(mA)	误差(%FSR)
0000	3.992	−0.049
4000	7.995	−0.034
8000	11.997	−0.018
B000	16.000	+0.001
FFFF	20.003	+0.020

结果位于预期值范围内。

类似地，对于电压输出模式，AD5422的TUE为0.01%FSR(典型值，25°C)。

ADR02基准电压源(B级)的误差为0.06%最大值(25°C)。

表3显示±10 V输出范围内，电路的测量电压输出误差。

表3 测量电压输出误差(±10V范围)

代码(十六进制)	输出端电压(V)	误差(%FSR)
0000	−10.010	−0.050
4000	−5.005	−0.023
8000	+0.001	+0.003
B000	+5.006	+0.031
FFFF	+10.011	+0.057

表3中的电压输出包括AD5422电路+V_{SENSE}和−V_{SENSE}输入上的22 Ω保护电阻误差。+V_{SENSE}和−V_{SENSE}输入内部连接至数值约为70 kΩ的反馈电阻。额外的22 Ω电阻从外部加入约为22 kΩ/70 kΩ(或0.031%)的增益误差。该初始误差可通过校准消除。

积分非线性(INL)性能

AD5422的INL在线性电源和隔离式DC/DC开关电源两种情况下进行测试，确保系统精度不会因为开关电源而有所损失。图4显示的是线性电源以及开关电源下的INL。与线性电源相比，使用开关电源时性能没有明显损失。

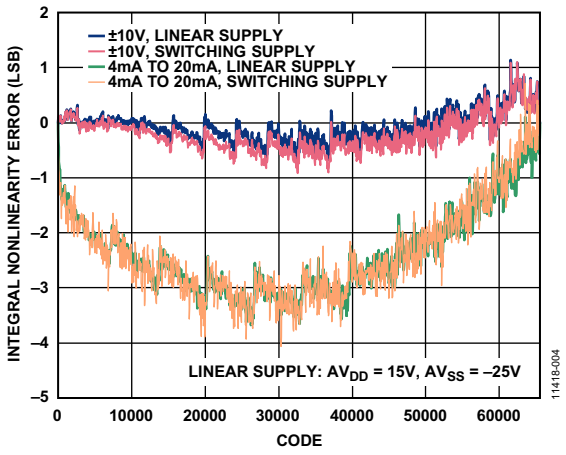


图4. 使用线性电源和开关电源的电路实测INL

此外还测试并比较了线性电源和开关电源两种情况下一定时间内的平均输出噪声，如图5所示。注意，一定时间内测得的输出噪声存在细微的偏差。这一偏差不超过1 LSB，可能由略为不同的测量设置引入，或两次测量间隔期间的基准电压漂移引入。

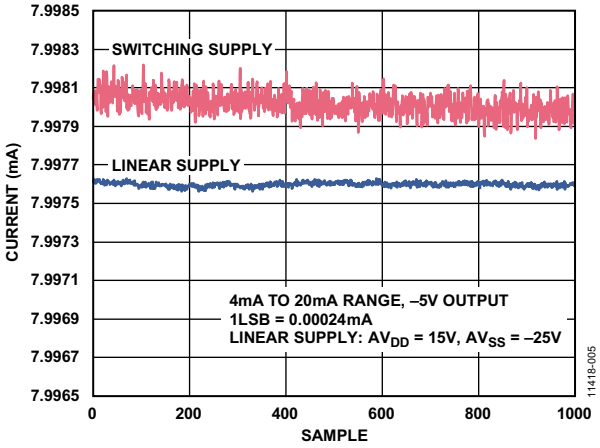


图5. 实测平均DAC输出噪声，1000次采样，电表设为NPLC = 1

HART兼容性

图1中的电路要与HART兼容，必须符合HART物理层规范。HART规范文档中包含了众多物理层规范。为了评估硬件性能，采用静默期间的输出噪声和模拟变化率测试。

静默期间的输出噪声测试

当HART设备没有进行传输(静默)时，噪声不应耦合至网络上。噪声过高可能会干扰设备本身或网络上的其它设备对HART信号的接收。

对于在环路中的500 Ω负载上测得的电压噪声，其包含的宽带噪声和HART扩展频带中的相关噪声总和不能超过2.2 mV rms。此外，HART扩展频带外的噪声不应超过138 mV rms。

500 Ω负载上的噪声采用真均方根测量仪测得。此噪声作为带外噪声直接进行测量，作为带内噪声通过HCF_TOOL-31滤波器测量。还需要使用示波器来检查噪声波形。

图6显示捕获的噪声波形，结果总结在表4中。

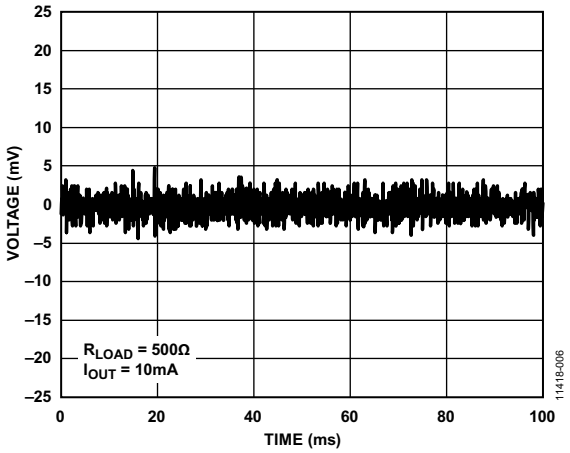


图6. 静默波形下的输出噪声

表4.静默期间的输出噪声

输出噪声	测得值(mV)	
扩展频率范围以外	0.6	<138
扩展频率范围以内	0.126	<2.2

模拟变化率

模拟变化率测试可确保器件调节模拟输出电流时，模拟电流的最大变化率不会干扰HART通信。电流的阶跃变化会扰乱HART信号传输。

最差情况下的模拟输出电流变化一定不能产生高于15 mV峰值电压的干扰，此数值在HART扩展频带下，通过对500 Ω负载进行测量得到。

AD5422 DAC和输出驱动器相对较快。因此，为了满足所需的系统规格，输出电流变化受限于使用AD5422 CAP1和CAP2引脚电容时的硬件压摆率限值，以及AD5422的数字压摆率控制特性。详见AN-1065应用笔记。

使用一个示波器执行该测试，并通过HCF_TOOL-31滤波器耦合至500 Ω负载。

结果如图7所示。4 mA至20 mA输出线路(见图7中的蓝线)显示4 mA和20 mA之间的周期性步进，直接在500 Ω负载上测得。滤波器放大10倍的输出(见图7中的红线)是HCF_TOOL-31滤波器输出端捕获的信号，将其放大10倍，并处于150 mV峰值限制之内。

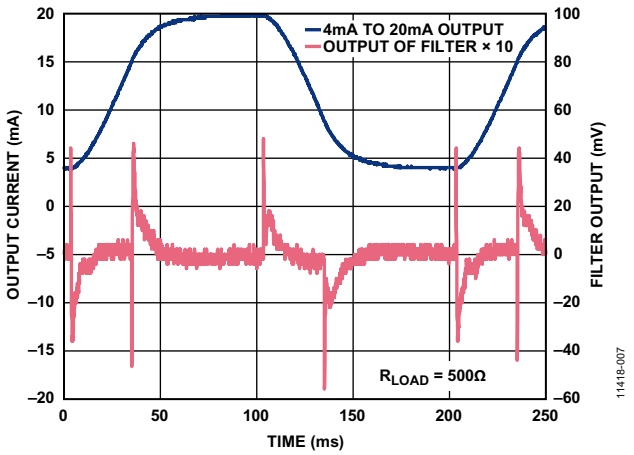


图7. 模拟变化率波形

了解详情

CN-0321 Design Support Package:
http://www.analog.com/CN0321-DesignSupport

CN-0270, Complete 4 mA to 20 mA HART Solution

CN-0278, *Complete 4 mA to 20 mA HART Solution with Additional Voltage Output Capability*

Maurice Egan, *Configuring the AD5420 for HART Communication Compliance*, Application Note AN-1065, Analog Devices.

HART® Communication Foundation

数据手册和评估板

AD5422 Data Sheet

AD5700-1 Data Sheet

ADP2441 Data Sheet

ADuM3471 Data Sheet

ADuM3482 Data Sheet

System Demonstration Platform (EVAL-SDP-CB1Z)

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11418sc-0-4/13(0)

ANALOG DEVICES

参考电路 CN-0323

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0323.

连接/参考器件	
AD7866	双通道、1MSPS、12位同步采样SAR ADC
AD8227	宽电源范围、轨到轨仪表放大器
AD8615	低失调、低噪声、精密放大器

磁阻角度测量

评估和设计支持

电路评估板

CN-0323电路评估板(EVAL-CN0323-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路提供非接触式AMR(各向异性磁阻)角度测量解决方案，可在180°范围内具有1°角度精度。该电路适合高速、精确、非接触式角度测量应用。

电路提供全部必要的信号调理，包括仪表放大器、缓冲器和双通道ADC，可高效处理AMR传感器的低电平电桥输出。

使用该电路是一种业界领先的角度测量解决方案，适用于机床速度控制、起重机角度控制、电机速度测量和其他工业或汽车应用。

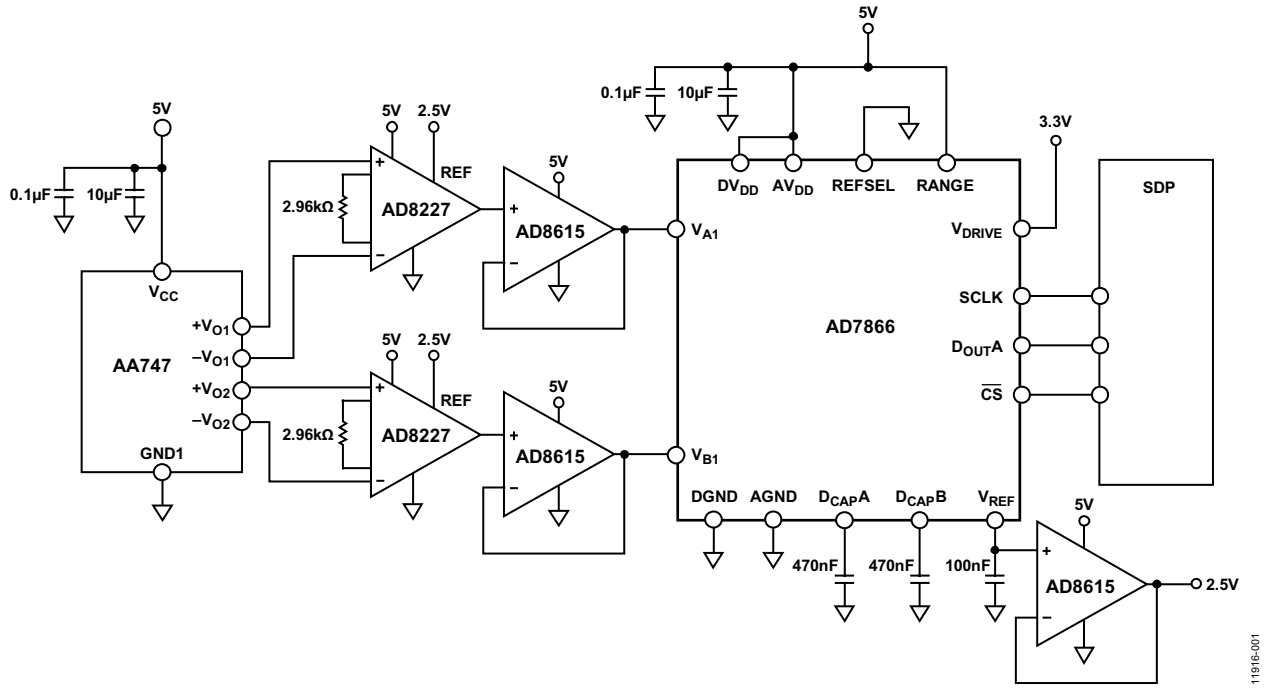


图1. 磁阻角度检测系统(原理示意图： 未显示去耦和所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路描述

Sensitec AA747是一款基于AMR的角度传感器，集成两个电流隔离式惠斯登电桥，互相之间的相对角度为45°。AA747具有最低失调电压(±2 mV)和高信号幅度(65 mV)。旋转磁场激励传感器，使其输出±65 mV电压。

AD8227仪表放大器放大目标信号，同时抑制2.5 V惠斯登电桥共模电压。驱动V_{REF}引脚至2.5 V可将仪表放大器的共模输出电压设为2.5 V。2.96 kΩ增益电阻将增益设为32。这样可以产生0.2 V至4.8 V模拟输出电压(电桥输出为2.5 V ±70 mV)。

电路信号带宽由AD8227确定，其在增益32下具有大约100 kHz带宽。

单位增益运算放大器AD8615缓冲仪表放大器输出电压，并直接连接ADC。该缓冲器具有轨到轨输出级，可在电源供电轨200 mV范围内摆动。

AD7866是一款双通道12位1 MSPS SAR ADC。RANGE引脚的极性确定模拟输入范围和输出编码。如果片选信号变为低电平时该引脚连接逻辑高电平，则下一次转换的模拟输入范围为0 V至2V_{REF}(0 V至5 V)，为缓冲放大器的0.2 V至4.8 V输入信号提供大约200 mV裕量。

将REFSEL引脚连接至低电平可配置ADC使用内部2.5 V基准电压源。V_{REF}引脚提供该电压，但必须将其缓冲后才能用于驱动系统其它环节。D_{CAP}A引脚和D_{CAP}B引脚采用470 nF电容去耦，确保ADC正常工作。基准电压由AD8615缓冲，并设置仪表放大器AD8227的共模输出电压。

AD7866同步采样磁阻传感器的两个通道。数字字通常在D_{OUT}A和D_{OUT}B端提供。每个数据流包括1个前导零，随后是3个状态位，再加上12位转换数据。然而，保持片选信号为低电平并持续额外16个时钟周期，则两个数字字均可从一个通道(D_{OUT}A)读取。

SPI接口允许在一条数据线路上访问两个通道。

磁阻(MR)理论

磁阻效应是存在外部磁场时，材料改变其电阻值的能力。最常用的MR传感器基于各向异性磁阻(AMR)效应。

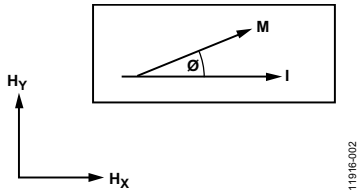


图2. 各向异性磁阻示例

AMR效应示例如图2所示。电流(I)流过导体，受到外部磁场(H_Y)影响。导体电阻的变化与磁化矢量(M)和电流矢量(I)之间的角度(Ø)成函数关系。磁化矢量是内部磁场(H_X)与施加的外部磁场(H_Y)的净求和结果。

当磁化矢量(M)与电流矢量(I)平行时，具有最大电阻。当磁化矢量(M)与电流矢量(I)垂直时，具有最小电阻。

有效利用AMR效应要求导体自身必须对机械应力不敏感，但对磁约束敏感。由于这些原因，透磁合金(80%镍，20%铁)是AMR传感器制造中最常用的合金。

透磁合金属性

透磁合金条有两个属性，创建角度测量系统时会具有设计挑战性。

首先，透磁合金具有较窄的线性工作区(见图3)。仅当磁化矢量(M)和电流矢量(I)之间的角度(Ø)变大时，响应才是线性的。不幸的是，线性响应不久后就会饱和。

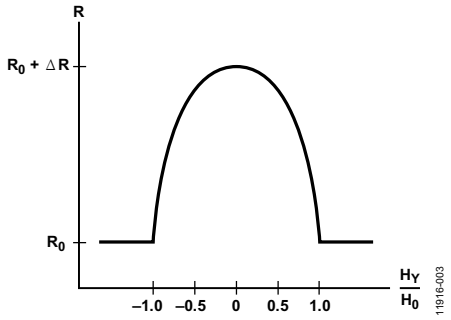


图3. 透磁合金电阻与磁场的关系

其次，透磁合金对极性不敏感。无论磁化矢量(M)和电流矢量(I)之间的角度(Ø)是正或负，透磁合金条的电阻都将下降。

双色条磁极

改善透磁合金条线性度和磁极非敏感特性的常用方法是与金属条的轴向成45°角添加铝条(称为双色条磁极，如图4所示)。双色条磁极间流动的任何电流都将走最短的路径——垂直路径，并且电流矢量(I)和磁化矢量(M)之间的角度偏移45°。

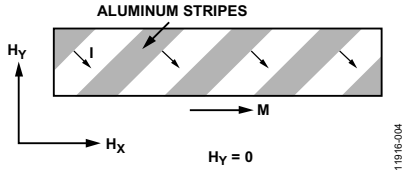


图4. 透磁合金条的双色条磁极效应

图5显示向透磁合金条中加入双色条磁极后的结果。电流矢量偏移45°，但磁化矢量保持不变。注意，线性特性现在存在于图形的中央部分。

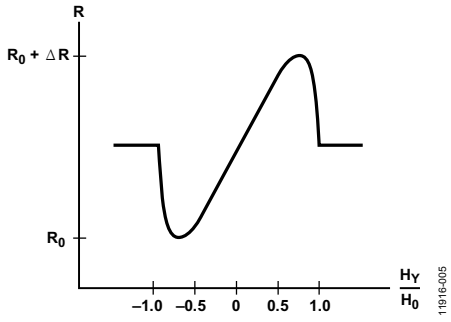


图5. 双色条磁极透磁合金电阻与磁场的关系

磁场强度

AA747磁阻传感器所需的磁场强度至少为25 kA/m，才能确保数据手册中的误差规格。该激励磁场必须与传感器封装的中央部分相交。

选择磁体时，需考虑传感器和磁体之间的气隙，如图6所示。如果磁体未靠近传感器放置(即距离d极大)，则可能需要更强的磁场强度才能确保传感器位置的磁场强度达到要求，并保持最小误差规格。

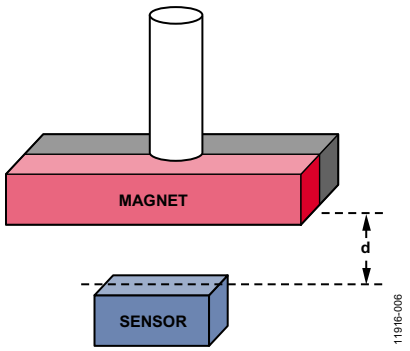


图6. 用于转轴角度测量的磁体方向与气隙

传感器基础知识

标准AMR传感器由两个惠斯登电桥组成，互相之间的相对角度为45°。透磁合金条包含两个电桥的全部元器件，标称电阻值为3.2 kΩ。

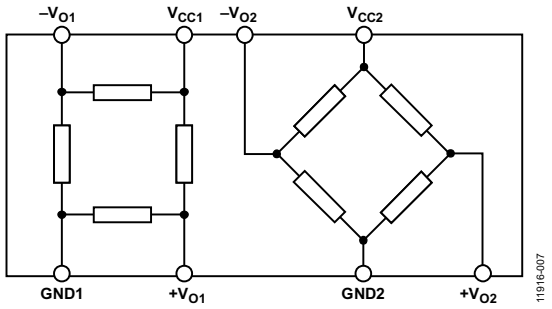


图7. AA747双惠斯登电桥配置

AA747的最大峰值信号幅度为70 mV(14 mV/V_{CC}，5 V电源)。传感器失调电压为±10 mV(±2 mV/V_{CC}，5 V电源)，输出2.5 V ±0.70 mV可用信号。旋转磁场产生正弦(2ø)和余弦(2ø)输出信号，如图8所示。两个信号在180°范围内均为周期信号，因此无法在不增加额外电路和原件的情况下进行全方位360°测量。

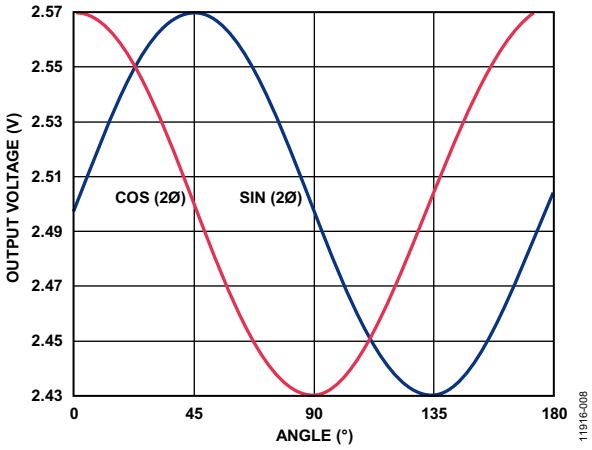


图8. 磁阻传感器输出电压

通道灵敏度

每通道的传感器标称灵敏度为2.35 mV/°。这意味着磁化矢量和传感器方向之间的每一度变化都会产生2.35 mV的输出电压改变。角度的灵敏度并非常量。灵敏度下降的部分是线路斜率接近零时的输出部分。

如图8所示，通道1(蓝线)在磁化矢量接近45°或135°时损失灵敏度。类似地，通道2(红线)在磁化矢量接近0°和90°时损失灵敏度。幸运的是，当一个通道的灵敏度降低时，另一个通道将处于高灵敏度区域。

软件利用了这一特性，并基于某一时刻最为精确的传感器测量角度。如果通道1接近45°，则使用通道2计算角度，保证系统精度。

系统带宽、磁场旋转

磁场角度矢量是理解电路带宽的重要内容。ADC每微秒转换一个样本。为了获得1°分辨率，磁场每微秒只能移动一度(2.778 kHz)，否则ADC无法以足够高的速度进行采样，以便跟上磁场变化的速度。对于1 MSPS ADC，这表示磁场的最大可用角速度为2.778 kHz。

测试结果

将一永磁铁至于一根轴的端面，该轴可以沿轴向360°自由旋转，安放EVAL-CN0323-SDPZ PCB，使其AA747 AMR传感器(U5)正面与磁体正面平行。EVAL-CN0189-SDPZ(倾斜角测量板)PCB与轴的另一端面紧固连接，这样当轴旋转时，永磁铁和EVAL-CN0189-SDPZ PCB都与轴一同旋转。图9显示该设置的功能框图；图10显示该设置的照片。

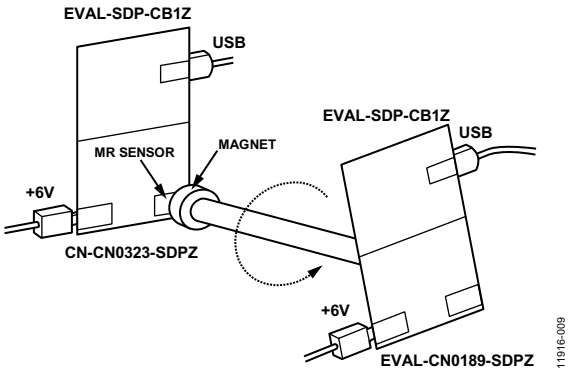


图9. 数据采集测试设置

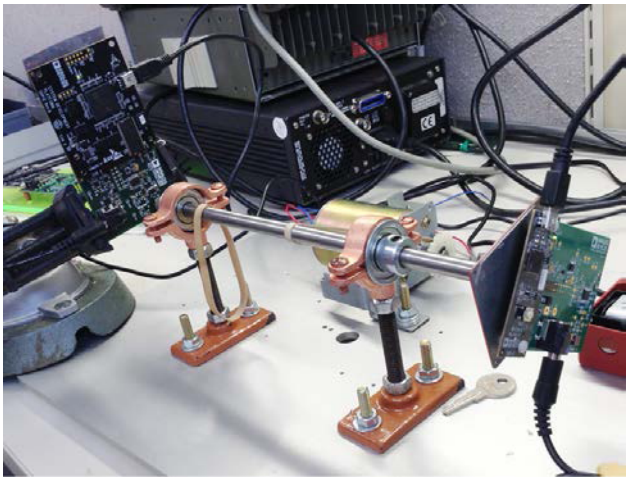


图10. 基准测试设置照片

CN-0189倾斜测量系统提供测试CN-0323的参考角度。中心磁杆转动，直至CN-0189评估软件读取0°。中心磁杆保持该位置，而磁体旋转，在CN-0323评估软件中产生0°角度读数。

将磁体中心与IC正面的中心位置对齐放置很重要。若不对齐，将会使磁场偏离传感器，并导致CN-0323评估软件最终计算角度时产生误差。

转动中心磁杆并将评估软件的两个显示读数进行比较，即可收集数据。图11显示±90°范围内记录的输出角度误差。整个范围内的误差为±0.4°。LabVIEW评估软件见图12。

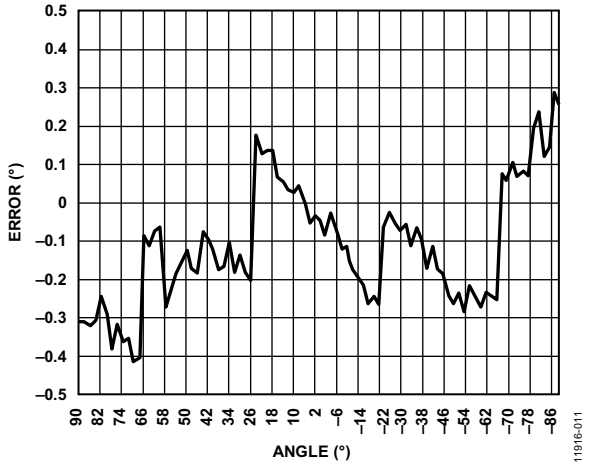


图11. 磁场角度误差

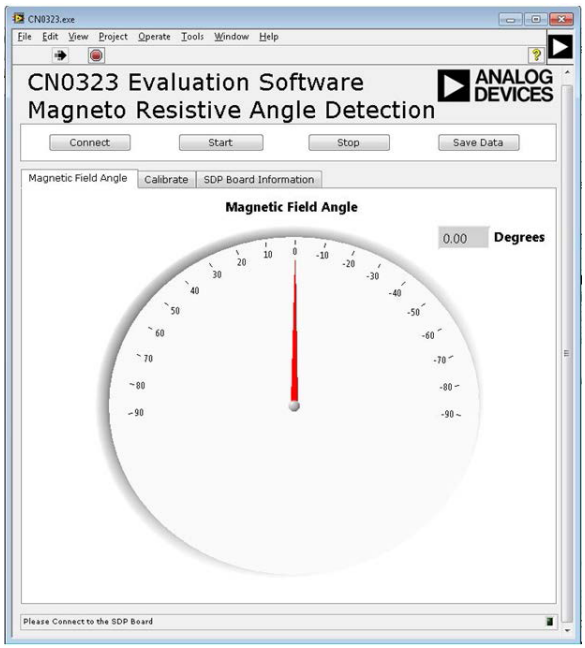


图12. CN-0323评估软件屏幕截图

评估软件上的校准选项卡确定每个惠斯登电桥的最大和最小电压输出(V_{MAX}和V_{MIN})。了解这些数值可以更精确地将电压映射到数字码。用户有两种方法可以确定V_{MAX}和V_{MIN}值。

第一种方法是手动输入数值。第二种方法是在180°范围内转动磁体，同时让软件自动鉴别数值。这种方法比手动鉴别数值更快，但如果磁场转动过快则会产生误差。

PCB设计考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本系统的PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局和接地的详细论述，请参见指南MT-031；有关去耦技术的信息，请参见指南MT-101。

所有IC的电源应当用1 µF和0.1 µF电容去耦，以适当抑制噪声并减小纹波。这些电容应尽可能靠近器件。对于所有高频去耦，建议使用陶瓷电容。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。通过数字地将时钟及其它快速开关数字信号屏蔽起来，使之不影响电路板的其它器件。图13为PCB的照片。

有关本电路笔记的完整设计支持包，请参阅www.analog.com/CN0323-DesignSupport。

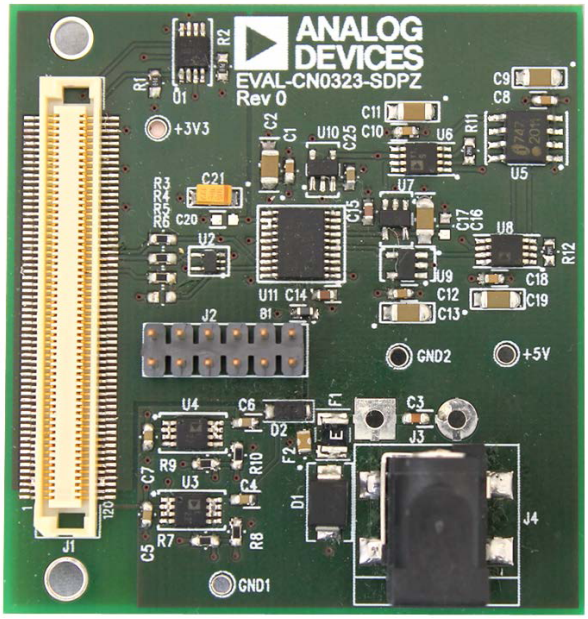


图13. EVAL-CN0323-SDPZ PCB照片

常见变化

创建线性位置测量系统时，有两个需要改变的地方。首先是采用AA745代替AA747 AMR传感器。该传感器专门检测线性移动，并具有与AA747相当的电气特性。其次，采用由一系列变化的南北极组成的多极条状磁体代替现有磁体，如图14所示。

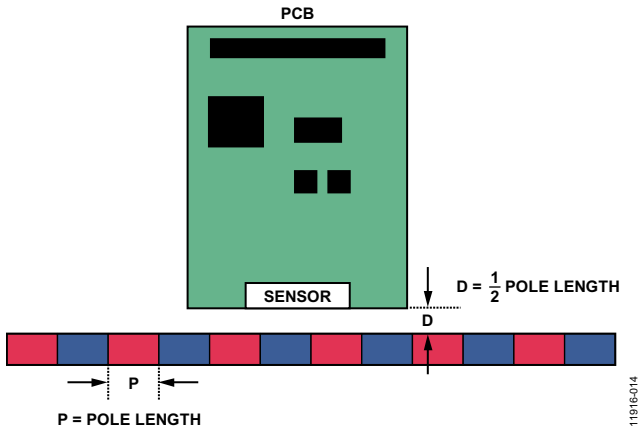


图14. 线性位置测量磁体、PCB和传感器

AA745采用水平包装，安装位置与PCB的边缘齐平。这样可实现磁体和传感器之间的最佳距离，理想距离是磁极长度的一半。

随着传感器沿与磁体平行方向移动，传感器将会监测磁场每旋转180°表明传感器沿磁体平行方向一定一个磁极长度。磁极长度(P)和传感器的角度精度(ΔØ = 0.05°)确定理论精度(Δx)。

$$\Delta x = P \times \Delta Ø/180°$$

这样便形成了在一个磁极长度范围以内的绝对测量系统。若磁体有多个磁极，则对通过的磁极进行计数可获得更精确的读数。实现该功能需要更多电子元器件，并且通常具有不同磁极长度的第二个磁体能为额外的传感器提供参照点。

电路评估与测试

本电路使用EVAL-SDP-CB1Z系统演示平台(SDP)评估板和EVAL-CN0323-SDPZ电路板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。

EVAL-CN0323-SDPZ包含待评估电路，如本笔记所述。EVAL-SDP-CB1Z与CN-0323评估软件一同使用，采集EVAL-CN0323-SDPZ评估板的数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC
- EVAL-CN0323-SDPZ评估板
- EVAL-SDP-CB1Z评估板
- 6 V电源或壁式电源适配器
- CN-0323评估软件
- 传感器封装处磁场强度不低于25kA/m的钕磁体。

开始使用

将CN-0323评估软件光盘放入PC中，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图15所示为测试设置的功能框图。

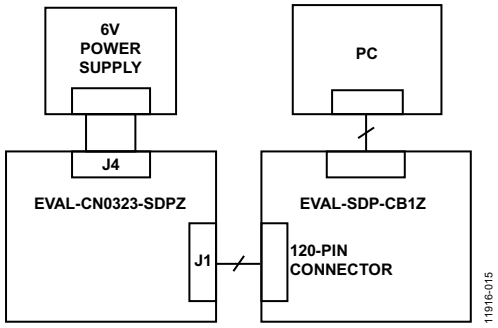


图15. 测试设置框图

设置

将EVAL-CN0323-SDPZ上的120引脚连接器连接到EVAL-SDP-CB1Z上的连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

在断电情况下，将6.0 V直流管式插孔连接到J4连接器。将EVAL-SDP-CB1Z附带的USB电缆连接到PC上的USB端口。注意：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

将钕磁体直接放置在IC之上，或置于专为旋转磁体而设计的夹具中，使IC和磁体本身的距离最短。

使磁场的其他来源远离IC很重要，因为任何杂散磁场都会使传感器输出电压产生误差。

测试

为直流管式插孔、J4连接器上电。启动CN-0323评估软件，并通过USB电缆将PC连接到EVAL-SDP-CB1Z上的微型USB连接器。

一旦USB通信建立，就可以使用EVAL-SDP-CB1Z来发送、接收和捕捉来自EVAL-CN0323-SDPZ的串行数据。

有关EVAL-SDP-CB1Z的信息，请参阅SDP用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0323软件用户指南： www.analog.com/CN0323-UserGuide。

了解详情

CN-0323 Design Support Package:
http://www.analog.com/CN0323-DesignSupport

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

AN-688 Application Note, *Phase and Frequency Response of iMEMS Accelerometers and Gyros*, Analog Devices

AA700 Application Note, *AMR Freepitch Sensors for Angle and Length Measurement*, Sensitec

数据手册和评估板

CN-0323 Circuit Evaluation Board (EVAL-CN0323-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7866 Data Sheet

AD8227 Data Sheet

AD8615 Data Sheet

修订历史

2013年10月—版本0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11916sc-0-10/13(0)

ANALOG DEVICES

参考电路 CN-0325

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0325.

连接/参考器件	
AD7795	16位Σ-Δ型ADC，40nV噪声
AD8226	36V仪表放大器，CMR大于90dB
ADT7310	±0.5°C数字温度传感器
ADP2441	36V、1A、降压DC-DC稳压器
ADR441	超低噪声LDO XFET® 2.5V基准电压源
ADP1720	50 mA、高电压线性稳压器
ADuM3471	集成变压器驱动器和PWM的四通道隔离器

使用4引脚或6引脚端子板的PLC/DCS通用模拟输入

评估和设计支持

电路评估板

CN0325评估板(EVAL-CN0325-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路提供两个16位全隔离式通用模拟输入通道，适用于可编程逻辑控制器(PLC)和分布式控制系统(DCS)模块。两个通道均支持软件编程，以及多种电压、电流范围和热电耦、RTD类型，具体如图1所示。输入通道提供±30 V直流过压条件保护。

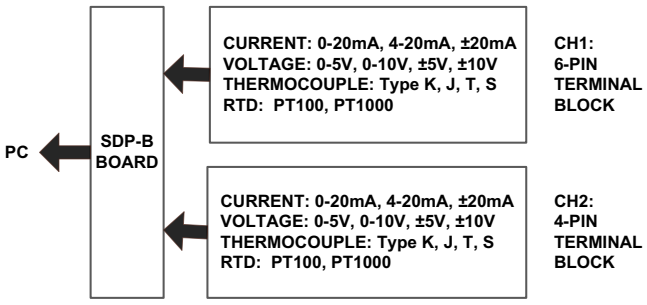


图1. 通用模拟输入通道概览

演示板含有两个不同的全隔离式通用输入通道，一个带4引脚端子板(CH2)，一个带6引脚端子板(CH1)。对于4引脚端子板(CH2)，电压、电流、热电偶和RTD输入全部共用相同的4个端子，从而最大限度地减少了所需端子引脚的数量。对于6引脚端子板通道(CH1)，电压和电流输入共用一组3个端子，热电偶和RTD输入共用另一组3个端子；这需要更多端子，但其器件数量较少，元件成本也较低。图2所示为PCB照片，图3所示为电路的详细原理图。

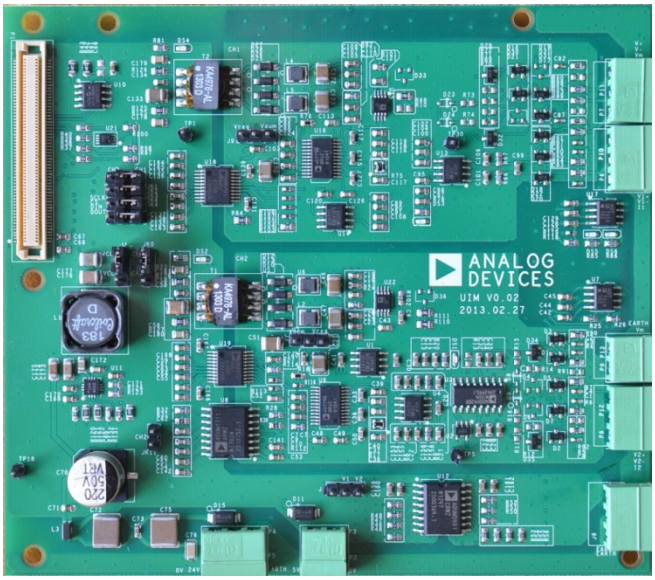


图2. 通用模拟输入板

Rev. PrA

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

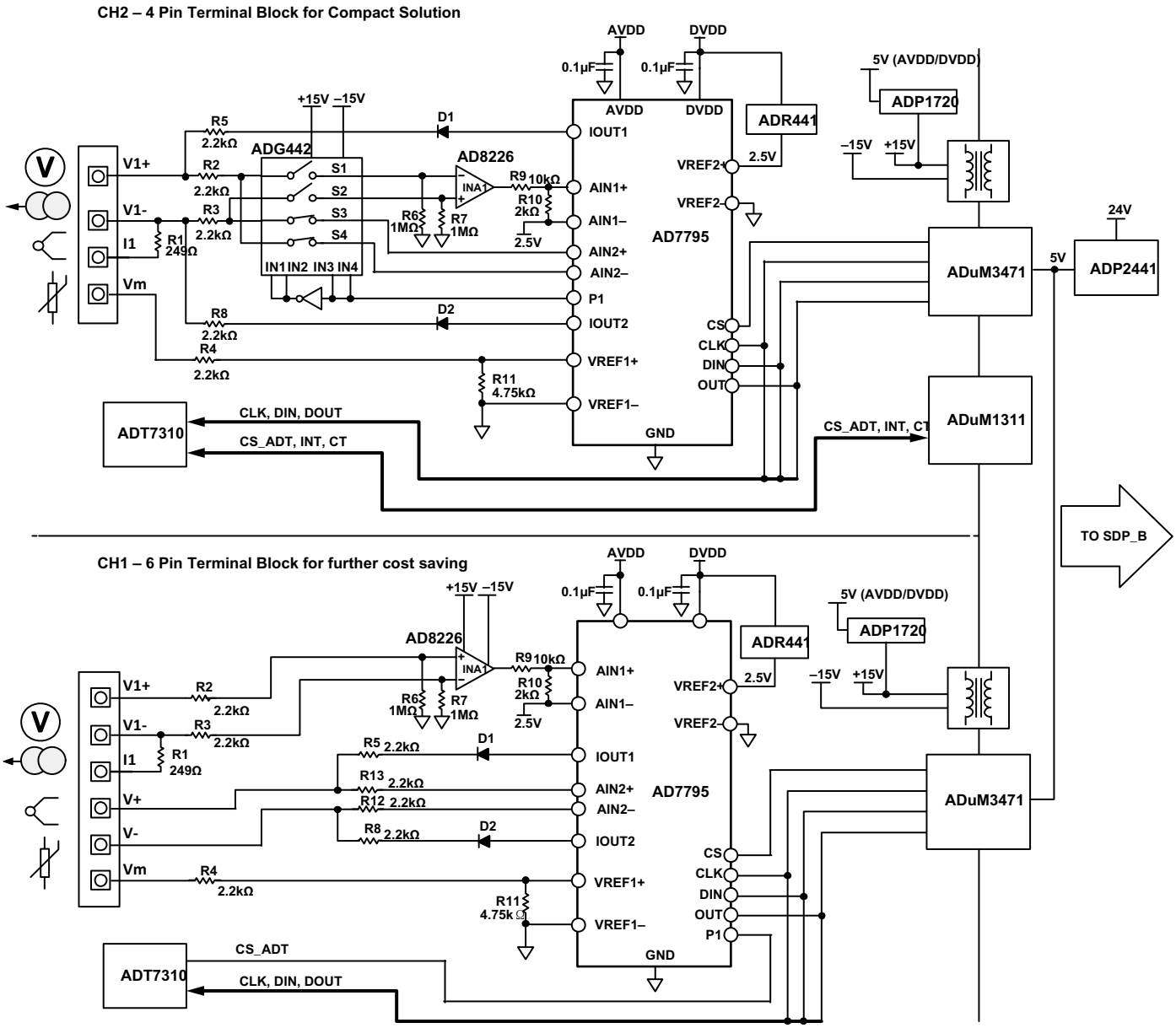


图3. 功能框图(简化原理图： 未显示所有连接和去耦)

电路描述

AD7795低噪声、16位Σ-Δ ADC搭载片内仪表放大器和基准电压源，用于数据转换应用。片内仪表放大器和电流源为RTD和热电偶测量提供了一种完整的解决方案。对于电压和电流输入，AD8226仪表放大器(其CMR大于90 dB)用于提供高输入阻抗，抑制共模干扰。通过一个精密电阻分压器将电压和电流信号缩放至ADC的范围之内。

ADR441是一款超低噪声、低压差XFET® 2.5 V基准电压源，用作ADC的基准电压源。

对于4引脚端子板通道(CH2)，使用ADG442、低R_{ON}防闩锁开关来在电压、电流、热电偶和RTD输入模式之间切换。

ADuM1311三通道数字隔离器也用在4引脚端子板电路中，用于隔离ADG442开关的控制线路。数字和电源隔离采用ADuM3471实现，这是一款PWM控制器和变压器驱动器，搭载四通道隔离器，用于基于外部变压器产生±15 V隔离式电源。

ADP2441 36 V降压DC-DC稳压器对输入电源的容限较宽，是可接受24 V工业电压的理想之选。最高可接受36 V电源，因而更有利于实现对电源输入进行可靠的瞬变保护。ADP2441将输入电压降至5 V，以驱动ADuM3471以及所有其他控制端电路。电路在24 V电源端还提供了外部保护功能。

ADP2441还具有其他各种安全性/可靠性功能，如欠压闭锁(UVLO)、精确使能特性、电源良好引脚和过流限值保护。还可以在24 V输入、5 V输出配置中实现最高90%的效率。

硬件

图2所示为含4引脚端子板的通道位置以及含6引脚端子板的通道位置。 同时显示了24 V电源输入的位置。

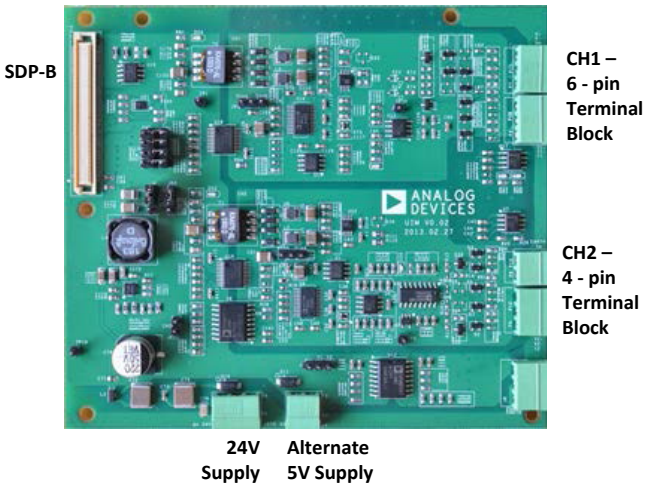


图4. 通道位置

通道选择

需要插入并切换跳线，以配置CH1和CH2之间的电源和SPI信号，如表1所示。

表1. 通道选择配置设置

链路编号	数字功能	选择CH1 (6引脚端子板)的链路位	选择CH2 (4引脚端子板)的链路位
JK0	5V电源	CH1	CH2
JK1	SCLK	CH1	CH2
JK2	/CS	CH1	CH2
JK3	DIN	CH1	CH2
JK4	Dout	CH1	CH2
JK11	TEMP_CS	未插入	已插入

电源配置

用24 V电源来驱动评估板的控制器端。也可使用5 V电源，旁路ADP2441电路。该5 V输入不具有任何过压保护功能，不得超过6 V。所用电源应通过J4链路选项进行配置，如表2所示。

表2. 外部电源配置设置

	选择24V输入(默认)的链路位	选择5V输入(默认)的链路位
J4	VCC1	VCC2

对于隔离栅的模拟输入端，有两种选项可用于驱动模拟电路的5 V稳压电源。可使用ADP1720线性稳压器将15 V电源降至5 V，也可使用ADuM3471的内置5 V稳压器。两种选项的链路配置如表3所示。

表3. 现场5V电源配置设置

	ADP1720 5V稳压器(默认)的链路位	ADuM3471 5V稳压器的链路位
J3	Vreg	Vaum
J9	Vreg	Vaum

CH2： 4引脚端子板通道

输入连接器

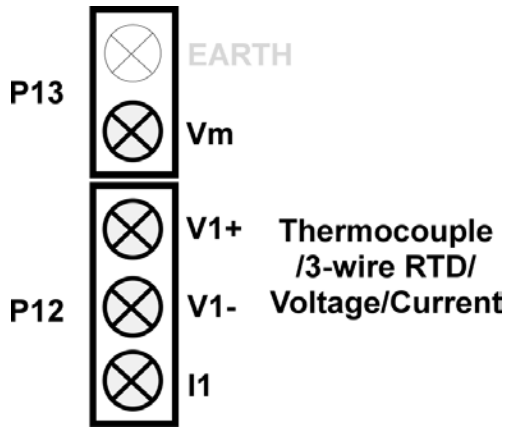


图5. CH2输入连接器

电压和电流

P12连接器用于电压和电流输入连接。图11和图12所示为该输入连接和配置的简化原理图。支持的差分输入范围为：0 V至5V、0 V至10V、±5V、±10 V、0 mA至20 mA、4 mA至20 mA和±20 mA。在V1+和V1–之间连接电压或电流输入，因为电流输入会同时把V1+和I1引脚短接在一起。这样就连接了一个249 Ω精密电流检测电阻，其精度为0.1%，额定值为0.25 W。

热电偶

P12连接器也用于热电偶输入。可以连接多种热电偶类型，包括J、K、T和S。热电偶连接于V1+和V1-输入之间(图5)。下面的图6所示为将热电偶(例如，T型)连接到通用型模拟输入板的方法。热电偶输入的简化原理图见图13。

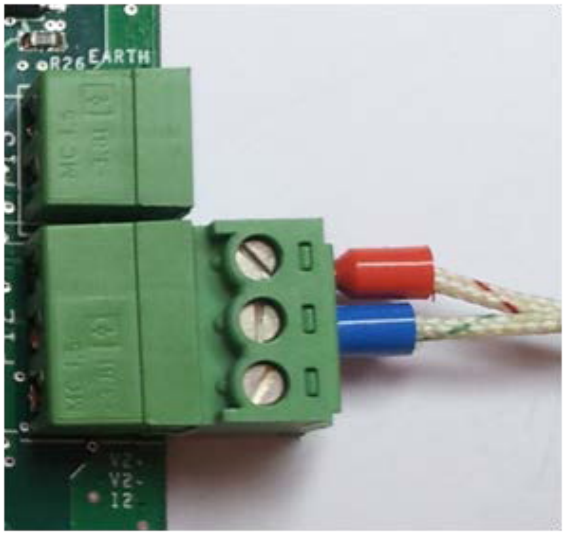


图6. CH2热电偶连接器

RTD

P12、P13连接器用于RTD输入。硬件可以支持1000 Ω和100 Ω铂RTD输入。对于3线模式，两条通用线连接至V1+和V1–，回路连接至Vm(见图5)。下面的图7所示为将3线RTD传感器连接到通用型模拟输入板的方法。RTD输入的简化原理图见图14。

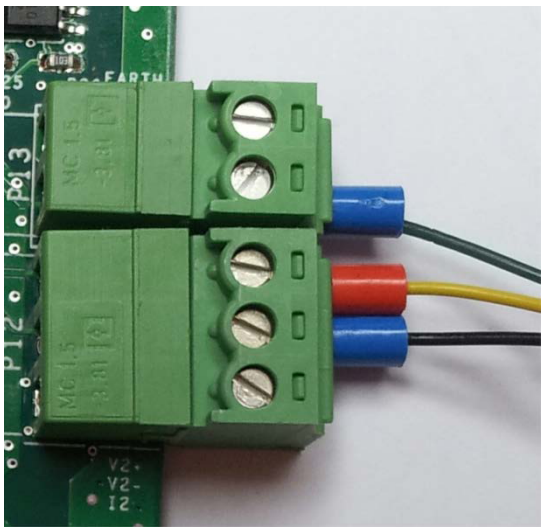


图7. CH2 RTD连接器

CH1： 6引脚端子板通道

输入连接器

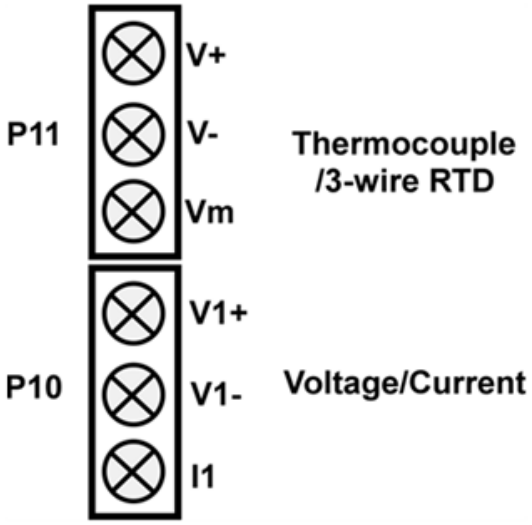


图8. CH1通道输入连接器。
简化输入示意图见图13。

电压和电流

P10连接器用于电压和电流输入连接。支持的差分输入范围为：0 V至5 V、0 V至10V、±5V、±10V、0 mA至20 mA、4 mA至20mA和±20 mA。在V1+和V1–之间连接电压或电流输入(见图13)，尽管对于电流输入，同时还要把V1+和I1引脚短接在一起，这样就连接了一个249 Ω精密电流检测电阻，其精度为0.1%，额定值为0.25 W。

热电偶

P11连接器用于热电偶输入。可以连接多种热电偶类型，包括J、K、T和S。热电偶连接于V+和V-输入之间(图8)。下面的图9所示为将热电偶(此例为T型)连接到通用型模拟输入板的方法。

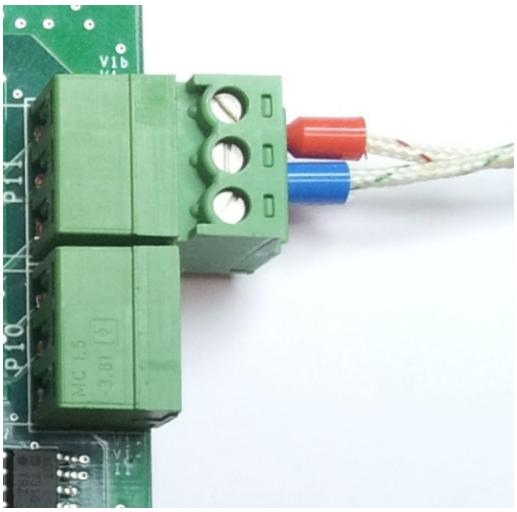


图9. CH1热电偶连接器

RTD

P11连接器也用于RTD输入。硬件可以支持1000 Ω和100 Ω铂RTD输入。对于3线模式，两条共用线连接至V+和V–，回路连接至Vm(见图8)。下面的图10所示为将3线RTD传感器连接到通用型模拟输入板的方法。

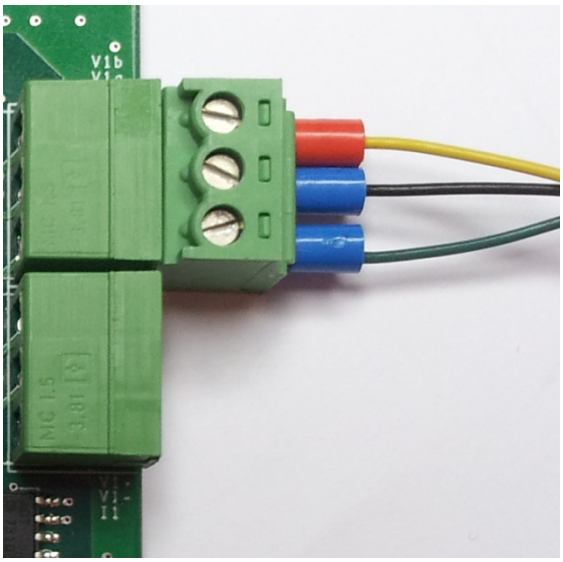


图10. CH1 RTD连接器

简化输入电路示意图

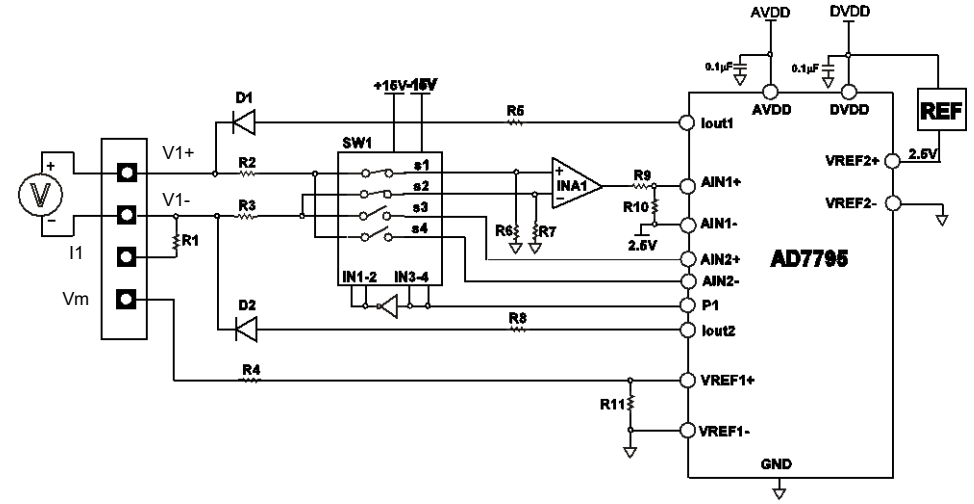


图11. CH2简化电压输入示意图

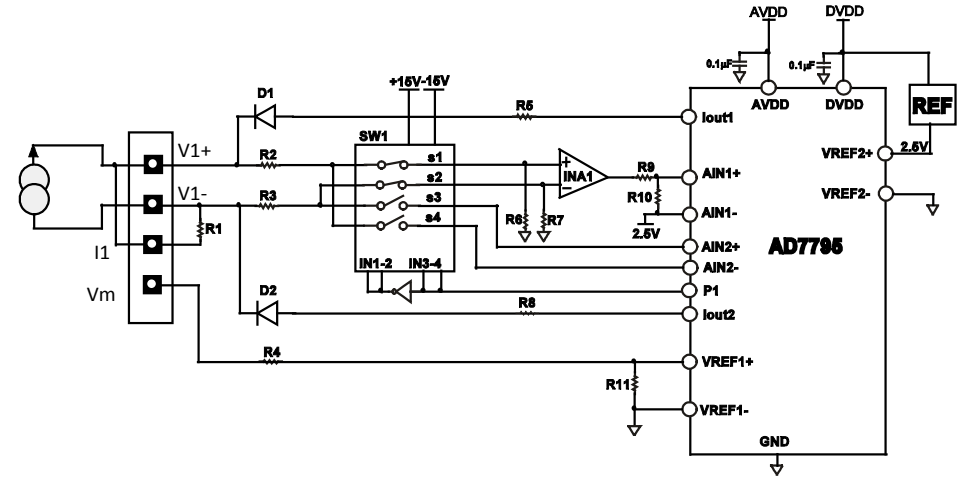


图12. CH2简化电流输入示意图

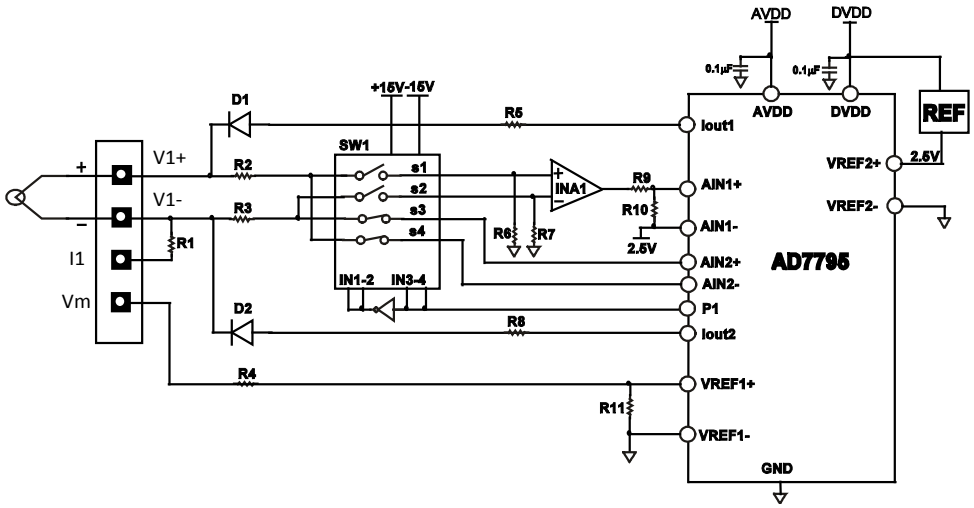


图13. CH2简化热电偶输入示意图

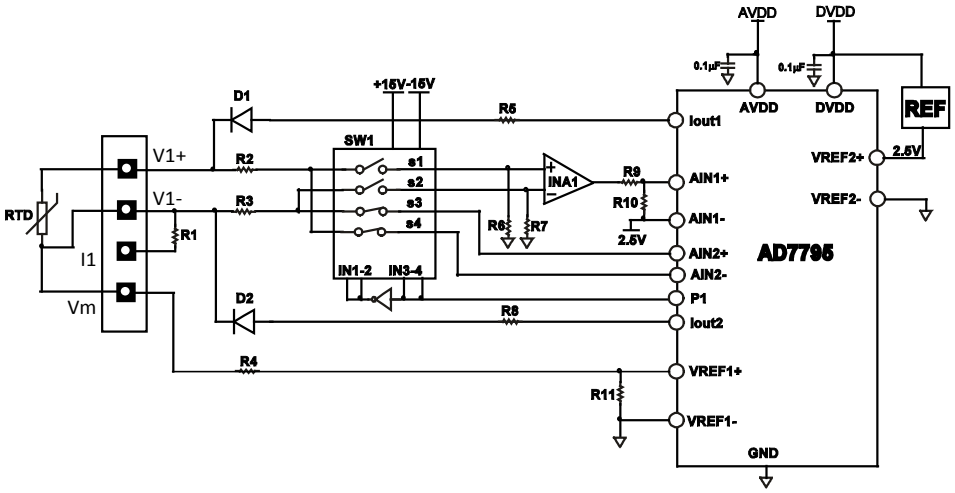


图14. CH2简化RTD输入示意图

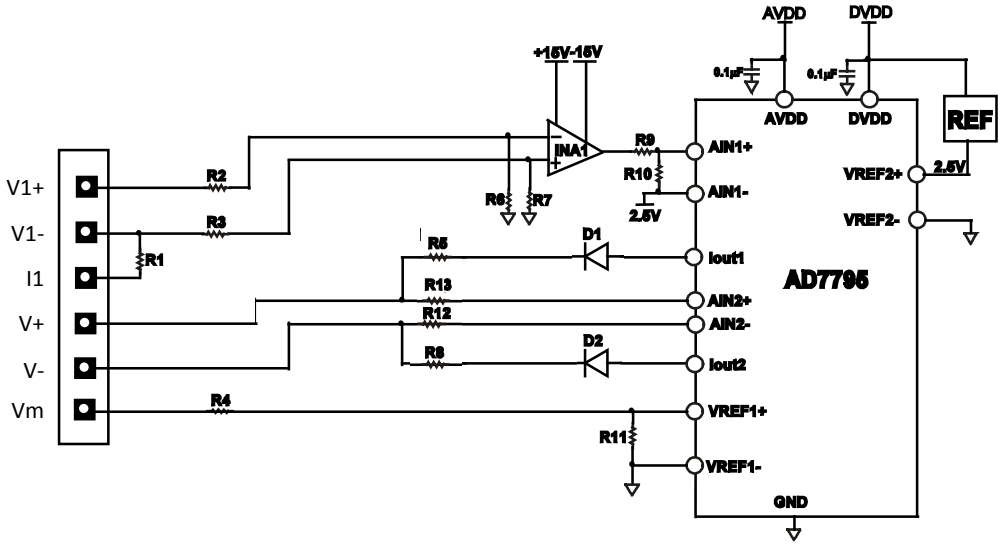


图15. CH1简化输入示意图

软件说明

通用模拟输入板附带一张CD光盘，其中含有用Labview设计的评估软件。可将该软件安装到装有Windows XP (SP2)、Vista(32位或64位)或Windows 7(32位或64位)的标准PC上。要使用评估软件，需要SDP-B(系统演示平台B版)。

在评估软件运行时，来自板载EEPROM的优化默认配置以及校准参数将加载到软件中。评估软件允许用户通过通用模拟输入板采集数据，可以对该数据进行分析，也可将其保存到文件中。分析结果以坐标图和数字格式显示在屏幕上。用户可以设置自己的配置和校准值，将其保存到板载EEPROM中，软件会记录配置并在下次运行时自动上传。

软件安装

1. 插入CD光盘(或者从以下网址下载软件安装包：ftp://ftp.analog.com/pub/cftl/CN0325/)
2. 在CD或下载的文件中找到Setup.exe文件。双击该文件，启动安装程序。
3. 按照屏幕指示操作，完成安装。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够正确识别评估系统和SDP板。安装完成后，

1. 使用附带的电缆，通过PC的USB端口连接EVAL-SDP-CB1Z。
2. 将EVAL-CN0325-SDPZ评估板连接至两个SDP连接器之一。

3. 打开EVAL-CN0325-SDPZ(确保按“硬件”部分的要求正确设置跳线)
4. 启动EVAL-CN0325-SDPZ软件(“CN0325.exe”)，然后确认出现的所有对话框。 这样就完成了安装。

使用软件

软件主面板如图16所示。硬件通过**Configuration(配置)**选项卡进行配置，该选项卡分为三个子选项卡，分别处理不同的功能。**Acquisition Result(采集结果)**选项卡显示来自ADC的所有数据，并将结果转换成相关单位。**Calibration(校准)**选项卡允许用户对任何范围进行校准。有关已连接SDP板和软件的详情可在**S/W Version Info(软件版本信息)**选项卡中找到。

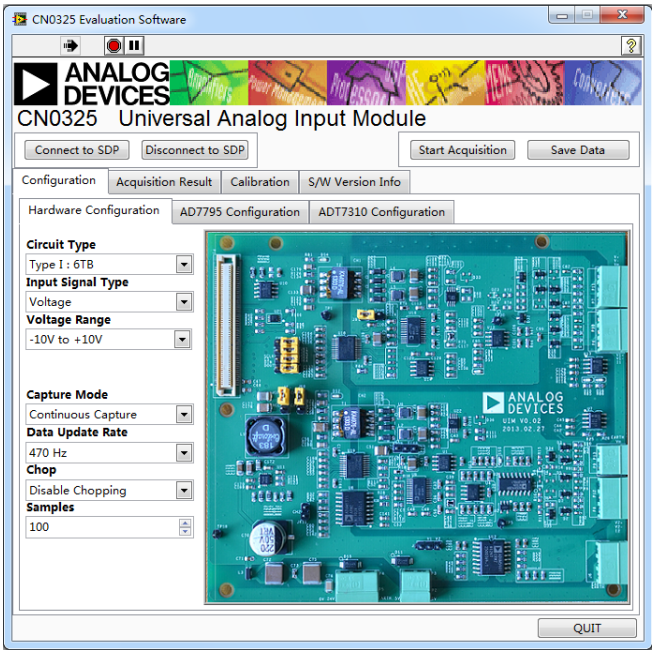


图16. 评估软件主面板。

主窗口按钮

Connect to SDP(连接至SDP)：单击设置SDP板和评估板之间的连接。

Disconnect to SDP(断开与SDP的连接)：单击断开SDP板与评估板之间的连接。

Single Capture(单次捕获)：单击启动单次捕获。

Start (Stop) Acquisition(开始(停止)采集)：单击开始(停止)连续捕获。

Save Data(保存数据)：将软件中显示的数据保存至文件，以便进一步分析使用。

Quit(退出)：退出应用程序。

Configuration(配置)选项卡

Hardware Configuration(硬件配置)子选项卡

Hardware Configuration(硬件配置)子选项卡上的图片(见图17)展示的是所选输入的正确跳线设置方法和接线方法。为确保结果的正确性，硬件上的跳线设置应与图片相同。不同的输入选项列于下方：

Circuit Type(电路类型)：有两个完全隔离式通用模拟输入电路可供选择。“Type1- 6TB”：成本最低的解决方案，带6引脚传感器和信号连接端子；或者“Type2- 4TB”：一种更加紧凑的解决方案，只带4引脚传感器和信号连接端子。

Input Signal Type(输入信号类型)：评估板可以转换多类信号，包括电压、电流、热电偶和RTD。一旦选定，就必须选择所需范围的热电偶/RTD类型。

Capture Mode(捕获模式)：设置数据捕获方法。要么是单次捕获模式，即只捕获指定数量的采样。要么是连续捕获模式，即将连续捕获数据，直到用户停止采集为止。

AD7795配置子选项卡

对于在**硬件配置**选项卡中选择的每一类输入信号范围，都会有相应的默认配置加载到通用模拟输入板中。本AD7795**配置**选项卡(见图17)支持更高级的配置，并且具有较大的灵活性，能够以不同于默认值的配置对板进行评估。

该选项卡的使用要求掌握具体的AD7795寄存器、功能和硬件结构知识。配置不正确可能导致采集或运行错误。按钮**Recover All (Current) range to Default(将全部(当前)范围恢复为默认值)**用于恢复所选范围的默认配置。

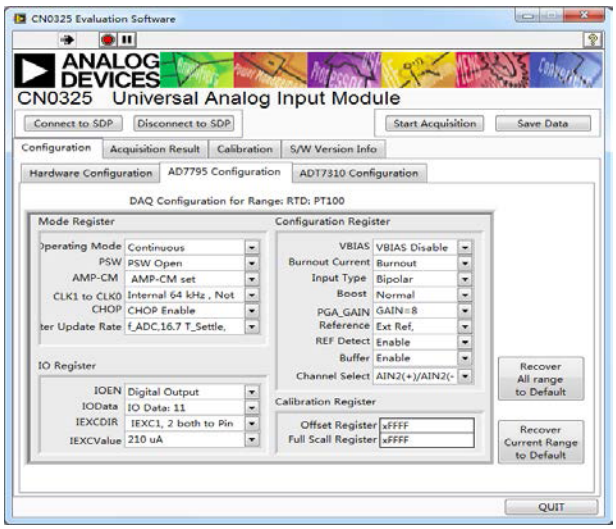


图17. AD7795配置页。

ADT7310配置子选项卡

有一个板载温度传感器芯片ADT7310，在热电偶测量过程中，该芯片靠近端子板，以实现冷结补偿。一般情况下，会将默认配置加载到通用模拟输入板中。本ADT7310配置选项卡(见图18)支持更高级的配置，并且具有较大的灵活性，能够以不同于默认值的配置对板进行评估。该选项卡的使用要求掌握具体的ADT7310寄存器、功能和硬件结构知识。

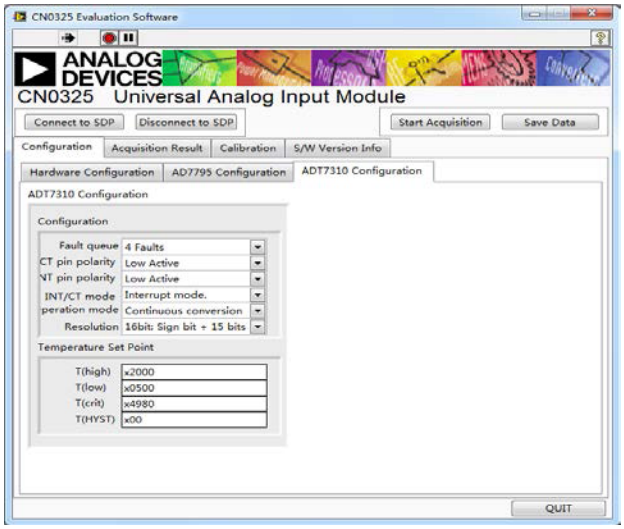


图18. ADT7310配置页。

Acquisition Result(采集结果)选项卡

Converted Result(转换结果)子选项卡

基于来自数据转换器的RAW数据以及通道配置和校准值，将结果转换成相关的单位。数据以波形图显示在该子选项卡中(见图19)。同时对数据进行分析，以提供采样数、均值、最小值、最大值、rms和峰峰值噪声以及rms和峰峰值分辨率。

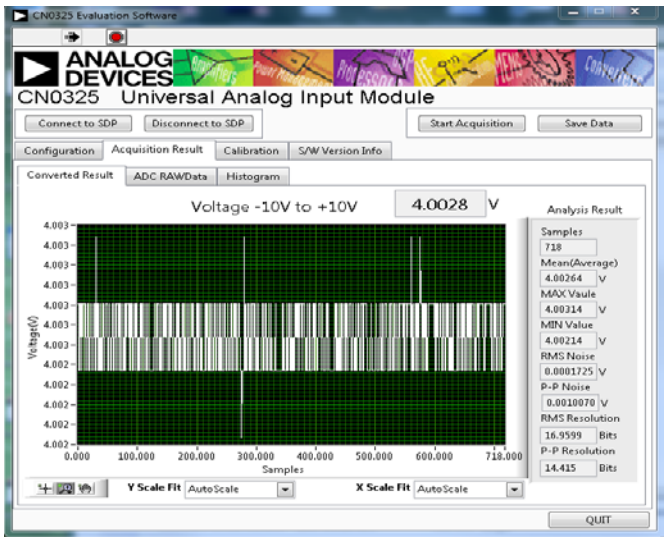


图19. 采集结果选项卡，转换结果子选项卡

ADC RAW Data(ADC RAW数据)子选项卡

直接从ADC读取的采集数据以波形图显示在该子选项卡中。同时对数据进行分析，以提供采样数、均值、最小值、最大值、rms和峰峰值噪声以及rms和峰峰值分辨率。

Histogram(直方图)子选项卡

直方图选项卡(见图20)清楚地显示了已捕获的RAW ADC数据的分布情况。该图表可以用来评估噪声和采集稳定性。

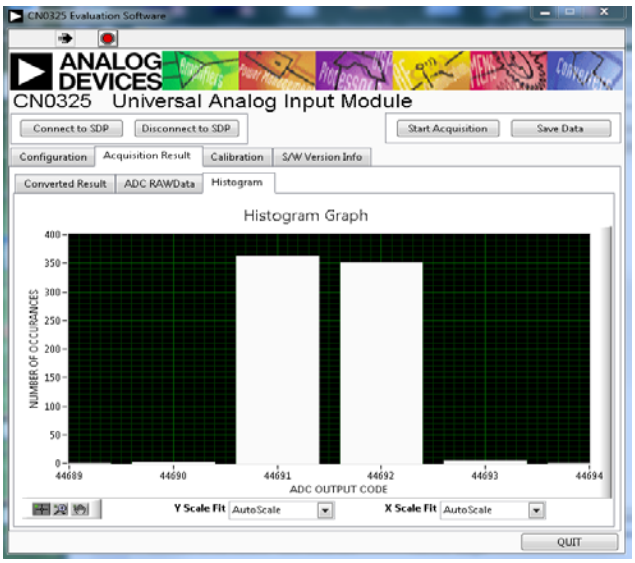


图20. 采集结果选项卡，直方图子选项卡

Calibration(校准)选项卡

该软件同时为每一种输入信号和传感器类型提供了独立的校准参数。这样，用户就可以准确地校准系统失调和增益，以使系统实现高直流精度(见图21)。校准参数可以存储到板载EEPROM中，以便以后使用。完整的校准同时要求进行零电平校准和满量程校准。

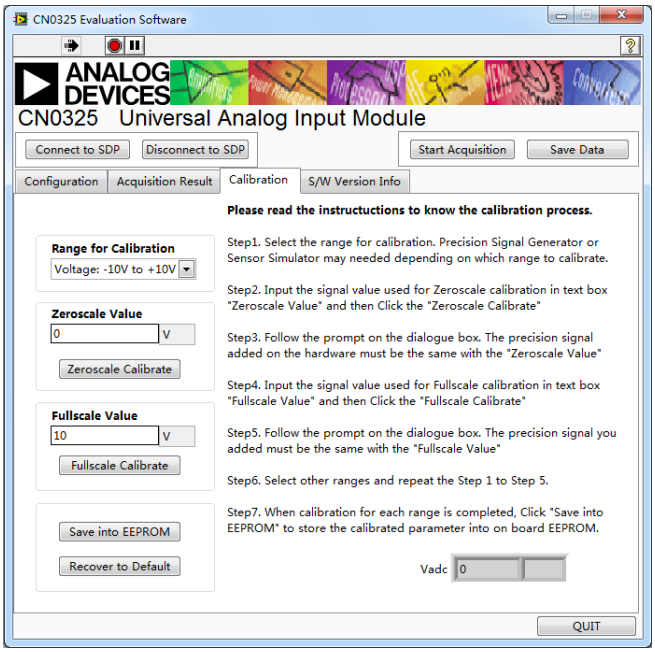


图21. 校准页。

以下步骤将确保校准的准确性。

1. 选择要校准的输入范围
2. 应用**Zeroscale Value(零电平值)**中指定的正确输入信号，单击按钮**Zero Calibrate(零校准)**。按提示操作，完成零电平校准。
3. 应用**Fullscale Value(满量程值)**中指定的正确输入信号，单击按钮**Zero Calibrate(零校准)**。按提示操作，完成满量程校准。
4. 单击按钮**Save into EEPROM(保存至EEPROM)**

校准参数将存入ADC的内部校准寄存器。只有当用户单击按钮**保存至EEPROM**时，新的校准值才会永久性地保存至EEPROM，并在下次选择该范围时加载。

工厂默认校准值的副本存储在板载EEPROM中。单击**Recover to Default(恢复默认值)**按钮，所有校准值将恢复至工厂默认值。

软件版本信息选项卡

图22展示的是软件版本信息选项卡的图片。该选项卡提供有关已连接SDP板的信息。

单击**Flash LED(闪烁LED)**按钮，结果将使SDP上的LED灯闪烁，同时表示SDP与评估板之间已成功建立连接。

单击**Read Firmware(读取固件)**按钮，结果将读取SDP平台上的当前代码信息。

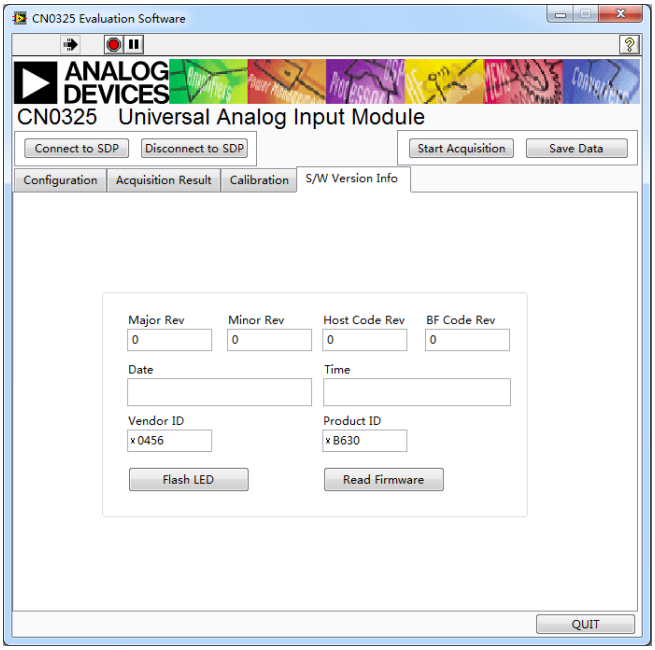


图22. 软件版本信息选项卡

每个参数的意义列出如下：

Major Rev(重大修订号)：重大代码修订编号

Minor Rev(微小修订号)：微小代码修订编号

HostCode Rev(主机代码修订号)：用于开发固件的主机代码的版本号

BlackFinCode Rev(BlackFin代码修订号)：固件的BlackFin代码修订编号

Date(日期)：代码编译日期

Time(时间)：代码编译时间

了解详情

CN-0325 Design Support Package: http://www.analog.com/CN0325-DesignSupport

AD779x Instrumentation Converters -Frequently Asked Questions

MT-004 The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?

MT-022 Tutorial,ADC Architectures III: Σ-Δ ADC Basics, Analog Devices.

MT-023 Tutorial, ADC Architectures IV: Σ-ΔADC Advanced Concepts and Applications, Analog Devices.

MT-031 Tutorial, Grounding Data Converters and Solving the Mystery of "AGND" and "DGND", Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

Chen, Baoxing. 2006. iCoupler Products with isoPower Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers, Analog Devices.

Inside iCoupler® Technology:ADuM347x PWM Controller and Transformer Driver with Quad-Channel Isolators Design Summary. By Flow Zhao, Design Engineer, Analog Devices.

Slattery, Colm, Derrick Hartmann, and Li Ke. "PLC Evaluation Board Simplifies Design of Industrial Process Control Systems."Analog Dialogue (April 2009), Analog Devices.

数据手册和评估板

AD7795 Data Sheet

AD8226 Data Sheet

ADT7310 Data Sheet

ADP2441 Data Sheet

ADR441 Data Sheet

ADP1720 Data Sheet

ADuM3471 Data Sheet

System Demonstration Platform (EVAL-SDP-CB1Z)

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN0325sc-0-4/13(PrA)

ANALOG DEVICES

参考电路 CN-0326

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0326.

连接/参考器件	
AD7793	3通道、低噪声、低功耗24位Σ-Δ型ADC
ADuM5401	集成DC/DC转换器的四通道隔离器
AD8603	微功耗RRIO、低噪声、精密单通道CMOS运算放大器

具有温度补偿的隔离式低功耗PH值测试系统

评估和设计支持

电路评估板

CN0326评估板(EVAL-CN0326-PMDZ)
系统演示平台(EVAL-SDP-CB1Z)
SDP PMOD转接板(SDP-PMD-IB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个完全隔离式低功耗pH传感器信号调理器和数字化仪，并且带有自动温度补偿以实现高精度。

该电路可为0至14范围内的pH值提供精度为0.5%的读数，无噪声代码分辨率大于14位，适用于多种工业应用，如化工、食品加工、水处理、污水分析等。

该电路支持众多内部电阻超高(范围从1 MΩ至数GΩ)的pH传感器，其数字信号和电源隔离设计使其免受恶劣工业环境中常见的噪声和瞬变电压的影响。

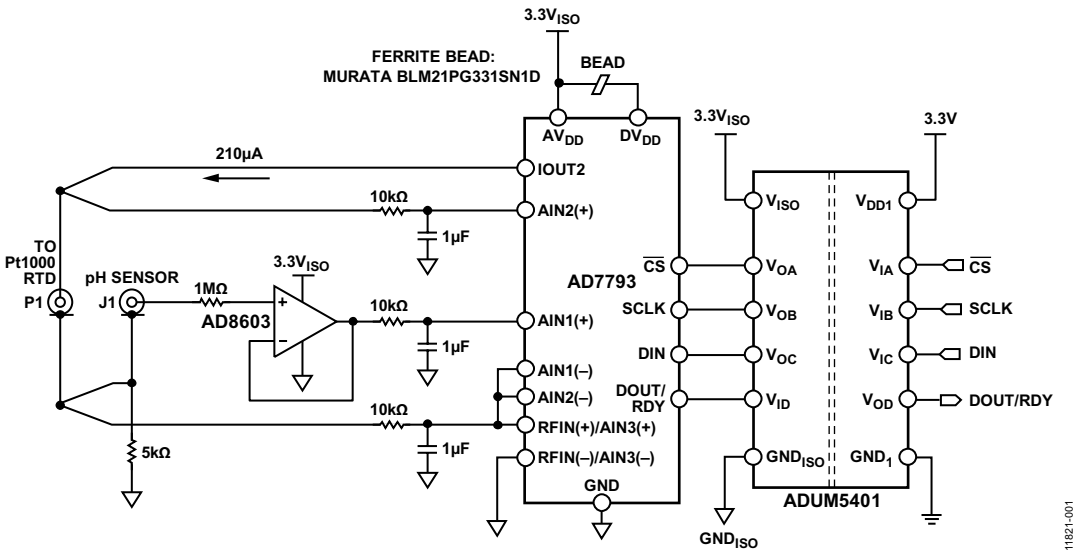


图1. pH传感器电路图(简化原理图： 未显示所有连接和去耦)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路描述

pH测量的基本原理

pH值是衡量水溶液中氢离子和氢氧化物离子相对量的一项指标。就摩尔浓度来说，25°C的水含有1×10^{-7}摩尔/升氢离子，氢氧化物离子浓度与此相同。中性溶液指氢离子浓度正好等于氢氧化物离子浓度的溶液。pH值是表示氢离子浓度的另一种方式，定义如下：

$$pH = -\log(H^+)$$

因此，如果氢离子浓度为1.0×10^{-2}摩尔/升，则pH值为2.00。

pH电极是许多工业所使用的电化学传感器，但对水处理和污水工业具有特别重要的意义。pH探针由一个玻璃测量电极和一个参考电极构成，类似于一块电池。当把探针置于溶液中时，测量电极产生一个电压，具体取决于溶液中氢的活性，然后将该电压与参考电极的电位进行比较。随着溶液酸性的增强(pH值变低)，玻璃电极电位相对于参比电极阳性增强(+mV)；随着溶液碱性的增强(pH值变高)，玻璃电极电位相对于参比电极阴性增强(-mV)。这两个电极之差即为测得电位。在理想情况下，典型的pH探针在25°C下会产生59.154 mV/pH单位，用能斯脱方程表示为：

$$E = a - \frac{2.303\,R(T + 273.1)}{nF} \times (pH - pH_{ISO})$$

其中：

E = 氢电极电压，活性未知

α = ±30 mV，零点容差

T = 环境温度(单位：°C)

n = 1(25 °C)，价(离子上的电荷数)

F = 96485库仑/摩尔，法拉第常数

R = 8.314 伏特-库仑/°K摩尔，阿伏加德罗氏数

pH = 未知溶液的氢离子浓度

pH_{ISO} = 7，参比氢离子浓度

方程表明，产生的电压取决于溶液的酸度和碱度，并以已知方式随氢离子活性而变化。溶液温度的变化会改变其氢离子的活性。当溶液被加热时，氢离子运动速度加快，结果导致两个电极间电位差的增加。另外，当溶液冷却时，氢活性降低，导致电位差下降。根据设计，在理想情况下，当置于pH值为7的缓冲溶液中时，电极会产生零伏特电位。

关于pH理论的一本不错的参考书是《pH理论与实践》(出版社：Radiometer Analytical SAS；出版地点：Villeurbanne Cedex，法国)。

电路细节

该设计为带温度补偿的pH传感器提供了一种整体解决方案。有三个重要的电路级：pH探针缓冲器、ADC和数字及电源隔离器，如图1所示。

AD8603，是一款精密微功耗(最大值50 µA)及低噪声(22 nV/√Hz) CMOS运算放大器，配置为连接AD7793通道之一输入的缓冲器。AD8603的典型输入偏置电流为200 fA，为高内部电阻pH探针提供了一种有效的解决方案。

pH检测和温度补偿系统基于AD7793，24位(Σ-Δ)ADC。它有三个差分模拟输入和一个片内低噪声、可编程增益放大器(PGA)，其范围为单位增益至128。AD7793的最大功耗仅为500 µA，适用于任何低功耗应用。有一个低噪声、低漂移内部带隙基准电压源，而且也可采用一个外部差分基准电压。输出数据速率可通过软件编程设置，可在4.17 Hz至470 Hz的范围内变化。

ADuM5401(四通道数字隔离器，集成DC-DC转换器)提供微控制器与AD7793数字线路之间的数字信号和电源隔离功能。利用*i*Coupler芯片级变压器技术，能够隔离逻辑信号和DC/DC转换器中的电源反馈路径。

pH传感器接口缓冲器

典型的pH探针电极由玻璃制成，可形成极高的电阻，范围从1 MΩ到1 GΩ不等，充当与pH电压源串联的电阻，如图2所示。

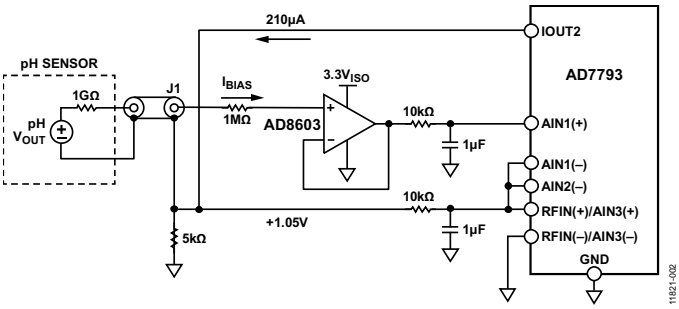


图2. 连接ADC的pH传感器和缓冲器接口
(简化原理图：未显示所有连接、RTD和去耦。)

流过该串联电阻的缓冲放大器偏置电流会给系统带来失调误差。为使电路与该高源电阻隔离开来，在这种应用中，需要一个高输入阻抗、超低输入偏置电流的缓冲放大器。AD8603用作该应用的缓冲放大器，如图2所示。AD8603的低输入电流可以最大限度地减少流过电极电阻的偏置电流所产生的电压误差。

就25°C下串联电阻为1 GΩ的pH探针来说，对于200 fA典型输入偏置电流，失调误差为0.2 mV (0.0037 pH)。即使在1 pA的最大输入偏置电流下，误差也只有1 mV。

10 kΩ/1 μF低通噪声滤波器针对缓冲放大器输出的截止频率为f= 1/2πRC，即16 Hz。

必须利用防护、屏蔽、高绝缘电阻支柱以及其他此类标准皮安方法，以最大限度地减少AD8603缓冲器高阻抗输入端的泄漏。

ADC通道1配置，pH传感器

该级涉及测量pH电极产生的小电压。表1展示了一个典型pH探针的技术规格。基于能斯脱方程，来自探针的满量程电压范围为±414 mV (±59.14 mV/pH) (25°C)至±490 mV (±70 mV/pH)(80°C)。

表1. 典型pH探针的技术规格

测量范围	pH 0至pH 14
零电压下的pH值	pH 7.00 ± 0.25
精度	pH 0.05，温度范围：20°C至25°C
分辨度	pH 0.01 0.1 mV
工作温度	80°C(最大值)
反应时间	最终值的95%≤ 1秒

在读取pH探针输出电压时，ADC采用外部1.05 V基准电压源，增益配置为1。满量程输入范围为$\pm V_{REF}/G = \pm 1.05$ V，来自pH探针的最大信号为±490 mV (80°C)。

由于传感器的输出是双极性的，并且AD7793采用单电源供电，因此，pH探针产生的信号应偏置到地以上，以使其处于ADC的可接受共模范围之内。该偏置电压产生的方式是，将210 μA IOUT2电流注入5 kΩ 0.1%电阻，如图2所示。结果产生1.05 V共模偏置电压，这同时充当ADC基准电压。

ADC通道2配置，RTD

ADC的第二通道监控在RTD上产生的电压，该RTD由AD7793的IOUT2电流输出引脚驱动。210 μA激励电流驱动由RTD和精密电阻(5 kΩ, 0.1%)构成的串联组合。(参见图1)。

纯铂的温度系数为0.003926 Ω/Ω/°C。根据DIN Std. 43760-1980和IEC 751-1983标准，工业RTD的正常系数为0.00385 Ω/Ω/°C。RTD的精度通常以0°C为基准。DIN 43760标准认可两个类，如表2所示，ASTM E–1137标准认可两个级，如表3所示。

表2. DIN-43760的标准RTD精度

类	容差
DIN 43760 A类	±0.06% @ 0°C
DIN 43760 B类	±0.12% @ 0°C

表3. ASTM E-1137的标准RTD精度

级	容差
ASTM E-1137 A级	±0.05% @ 0°C
ASTM E-1137 B级	±0.10% @ 0°C

RTD电阻值的计算公式为：

$$\text{RTD电阻} = RTD_0 (1 + T\,\alpha)$$

其中：

*RTD*电阻 = T下的电阻值

RTD_0 = 0°C下的电阻值

T = 环境温度

α = 0.00385 Ω/Ω/°C，DIN Std 43760-1980和IEC 751-1983定义的温度系数

RTD电阻在0°C (1000 Ω)至100°C (1385 Ω)范围内变化，产生的电压信号范围为210 mV至290 mV，激励电流为210 μA。

精密5 kΩ电阻产生作为外部基准电压源的1.05 V电压。当增益为1时，模拟输入范围为±1.05 V ($\pm V_{REF}/G$)。该架构形成一种比率式配置。 激励电流值的变化不会影响系统精度。

尽管100 Ω Pt RTD十分常见，也可指定其他电阻(200 Ω、500 Ω、1000 Ω等)和材料(镍、铜、镍铁)。本应用使用一个1 kΩ DIN 43760 A类RTD，用于实现pH传感器的温度补偿功能。 1000 Ω RTD对线路电阻误差不如100 Ω RTD敏感度。

采用一条2线连接，如图3所示。在RTD引脚上施加恒定电流，同时测量通过RTD本身的电压。测量器件是AD7793，该器件表现出高输入电阻和低输入偏置电流。该方案的误差源是引脚电阻、AD7793所产生恒定电流源的稳定性以及输入放大器中的输入阻抗和/或偏置电流及相应的漂移。

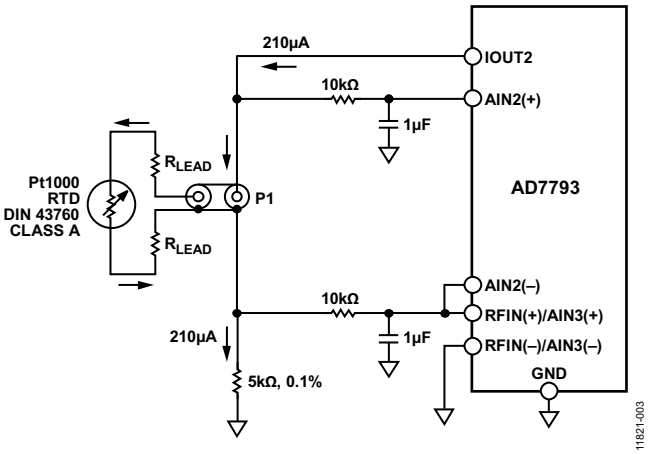


图3. 2线铂RTD连接(简化原理图：未显示所有连接和去耦)

消除线路电阻误差的另一种可能性是3线RTD配置，详见电流笔记CN-0287。

输出编码

任一通道上输入电压的输出代码为：

$$Code = 2^{N-1}\left(\frac{AIN \times GAIN}{V_{REF}} + 1\right)$$

其中：

*AIN*为模拟输入电压。

*GAIN*为仪表放大器设置。

N = 24

EVAL-SDP-CB1Z系统演示平台板和PC处理AD7793输出的数据。

数字和电源隔离

ADuM5401隔离ADC数字信号，同时为电路提供经隔离稳压的3.3 V电源。ADuM5401 (V_{DD1})的输入应在3.0 V和3.6 V之间。要注意ADuM5401的布局，以尽量减少EMI/RFI问题。有关更多详情，请参考AN-1109应用笔记：*i*Coupler器件的辐射控制建议。

系统校准

AD7793的AIN3(+)输入用于测量精密5 kΩ 0.1%电阻上的电压降。为了精确测量RTD电阻，必须考虑IOUT2电流的±5%变化范围。在此基础上，将该电压除以5 kΩ，从而求得IOUT2确切电流值。RTD电阻则通过用RTD中的电压除以IOUT2确切电流值来计算。

利用如图4所示两点校准程序来校准EVAL-CN0326-PMDZ评估软件中的pH计。

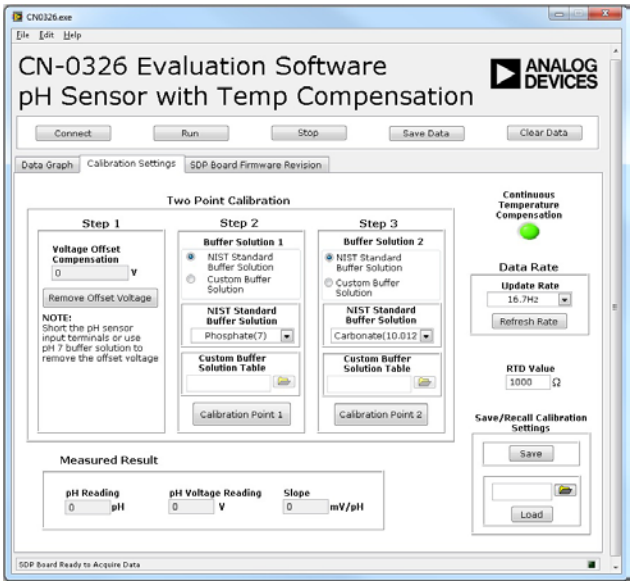


图4. 评估软件校准设置窗口

用户需要至少使用两种缓冲溶液，其中，用一种值为pH-7的中性pH缓冲溶液来消除pH探针和系统导致的失调。中性缓冲溶液可以用来设置第一个校准点。第一种缓冲溶液的pH值取决于需要测量的溶液的pH值。在测量碱性基液时，可以使用pH-10缓冲溶液；在测量酸性溶液时，可使用pH-4缓冲溶液。为了提高测量的精度，可以实施三点校准。其方法是在第2步和第3步使用两组不同的缓冲溶液，如图4所示，其中，pH-7溶液用来消除失调。

软件包括NIST推荐的缓冲溶液清单。清单中描述的每种缓冲溶液都有自己的温度系数，范围在0°C至95°C之间，可以在Radiometer Analytical出版的《pH理论与实践》一书中找到。软件利用该表将来自pH探针的mV输入关联至与读取自RTD传感器的温度读数相对应的正确pH值，并利用线性插值法来填充表中空白。用户可以选择通过单击如图4所示绿色按钮，使能/禁用连续温度补偿选项。

用于pH传感器校准的缓冲溶液在市场中很常见。也可使用NIST认证的其他pH参比溶液来校准。由于市场上有多种缓冲溶液可供选择，因此，软件同时为用户提供了一个选项，可以使用所需要的NIST认证pH参比溶液进行校准，如图4所示。

软件同时还为用户提供了一个使用其他RTD电阻值的选项，但其默认值设为1000 Ω。

系统噪声考虑因素

如果输出数据速率为16.7 Hz且增益为1，则AD7793的rms噪声等于1.96 μV(噪声折合到输入端，来自AD7793数据手册)。峰峰值噪声等于：

6.6 × RMS 噪声 = 6.6 × 1.96 μV = 12.936 μV

如果pH计的灵敏度为59 mV/pH，则pH计能测量的无噪声分辨度pH水平为

12.936 μV / (59 mV/pH) = 0.000219 pH

其中只包括AD7793的噪声贡献。实际系统结果见下一节。

测试数据与结果

全部数据捕获操作都通过CN0326 LabVIEW评估软件实现。用一个Yokogawa GS200精密电压源来模拟pH传感器的输入。

通过以1 mV增量在−420 mV至+420 mV范围内扫描精密电压，EVAL-CN0326-PMDZ能根据用户自定义的校准选项捕获数据。

AD8603缓冲器和AD7793在实际系统中的峰峰值噪声的确定方法是，短接pH探针BNC连接器，并采集1000个采样。如图5中所直方图所示，代码分布约为500个代码，相当于峰峰值噪声为31.3 μV，等效pH读数分布为0.00053 pH峰峰值。

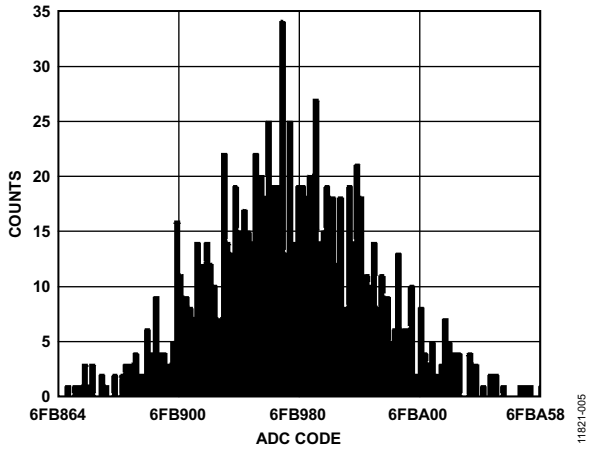


图5. 输出代码分布直方图
(AD7793输入引脚短接在一起)

测试系统时将三个不同电阻与ADC输入串联，以仿真高阻抗玻璃电极的不同阻抗。同时对系统进行了校准，结果得到60 mV/pH。据图6，线性误差随仿真玻璃电极阻抗的增加而增加。图6同时显示，在整个仿真pH输出电压范围内，对于200 MΩ的pH探针阻抗，线性误差小于0.5%。

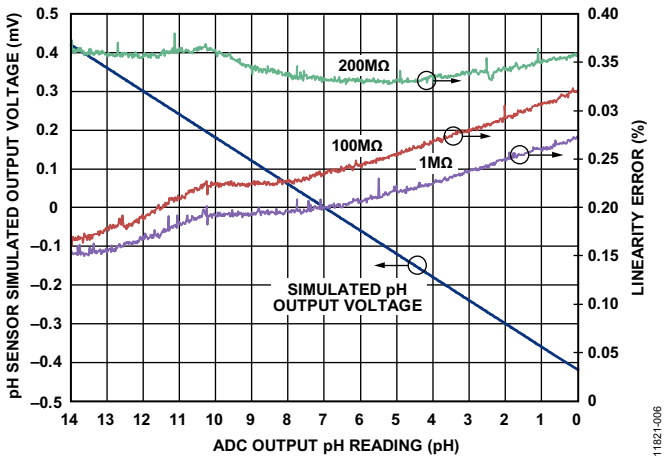


图6. pH传感器仿真输出电压(及关联线性误差图)
与ADC输出pH读数的关系(所示探针电阻为
1 MΩ、100 MΩ和200 MΩ)

测试数据以图7所示评估板采集。针对该系统的完整文档可以在CN-0326设计支持包中找到。



图 7. EVAL-CN0326-PMDZ板的照片

常见变化

其他合适的ADC有AD7792和AD7785，这两款器件具有与AD7793相同的特性组合， 但AD7792为16位ADC，AD7785为20位ADC。

AD8607缓冲放大器采用8引脚MSOP封装。这是一款双通道微功耗轨到轨输入/输出放大器，与AD8603属于同一系列。

ADuM5401的其他系列包括多种通道配置，如ADuM5402 / ADuM5403 /ADuM5404，同时提供4个独立隔离通道。

电路评估与测试

本电路采用EVAL-CN0326-PMDZ电路板、EVAL-SDP-CB1Z系统演示平台(SDP)评估板和SDP-PMD-IB1Z(一款针对EVAL-SDP-CB1Z的PMOD转接板)。SDP和SDP-PMD-IB1Z板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。为了使用SDP-PMD-IB1Z和SDP评估EVAL-CN0326-PMDZ板，通过一个间距为100密尔、面积为25平方密尔的标准直角引脚-接头连接器把EVAL-CN0326-PMDZ连接至SDP-PMD-IB1Z。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows® Vista(32位)或Windows® 7(32位)PC
- EVAL-CN0326-PMDZ电路评估板
- EVAL-SDP-CB1Z电路评估板
- SDP-PMD-IB1Z SDP转接板
- CN-0326评估软件
- 电源：6 V壁式或同等电源适配器
- Yokogawa 2000精密直流电源或等效电源

开始使用

将CN-0326评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

设置

CN0326评估套件包括一张光盘，其中含有自安装软件。该软件兼容Windows® XP (SP2)和Vista(32位和64位)。如果安装文件未自动运行，您可以运行光盘中的**setup.exe**文件。

请先安装评估软件，再将评估板和SDP板连接到PC的USB端口，确保PC能够正确识别评估系统。

1. 光盘文件安装完毕后，按照“电源配置”部分所述为SDP-PMD-IB1Z评估板接通电源。把SDP板(通过连接器A)接至SDP-PMD-IB1Z评估板，然后用随附电缆将其接至用于评估的PC的USB端口。
2. 将EVAL-CN0326-PMDZ的12引脚直角公引脚接头连接至SDP-PMD-IB1Z的12引脚直角母引脚接头。
3. 在运行图9所示程序之前，将pH探针的BNC端子和RTD传感器连接至EVAL-CN0326-PMDZ的端子插孔中。
4. 在接好并打开所有外设和电源之后，在图9所示图形用户界面上单击**Connect(连接)**。当PC成功检测到评估系统时，即可使用图9所示软件对EVAL-CN0326-PMDZ电路板进行评估。

功能框图

测试设置的功能框图如图8所示。该测试设置应按图中所示方式连接。主软件窗口的屏幕截图如图9所示。

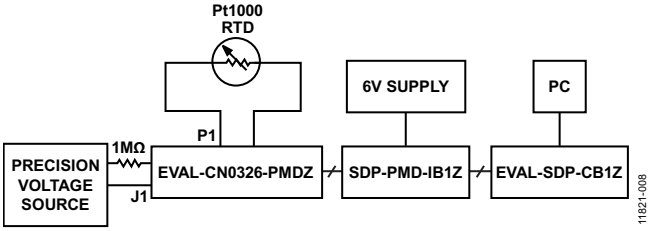


图8. pH传感器测试设置功能框图

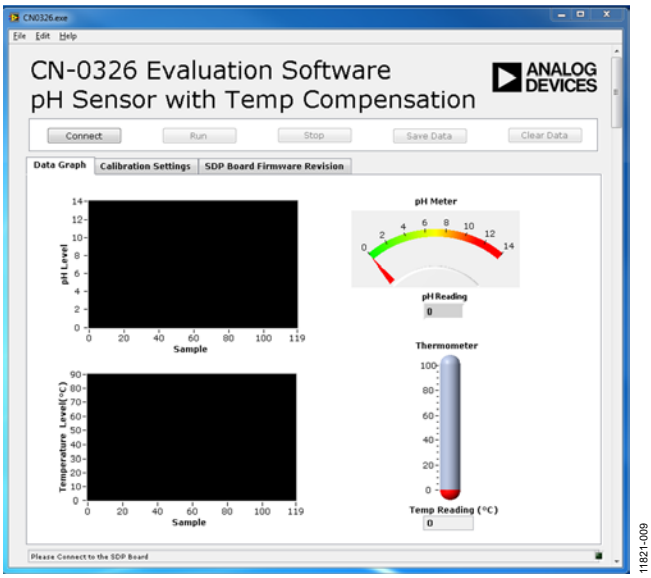


图9. 评估软件主窗口

电源配置

SDP-PMD-IB1Z必须采用6 V直流电源，其跳线JP1应设为3.3 V，用于驱动EVAL-CN0326-PMDZ。

测试

用Agilent E3631A和Yokogawa GS200精密电压来仿真传感器输出。Yokogawa的负端子连接至pH传感器所用ADC的负端子。正端子与电阻串联，接至ADC的正端子，如图8所示。Yokogawa产生±420 mV电压，然后仿真pH传感器输出，随后改变串联电阻值，以仿真pH探针的玻璃电极的阻抗，如图8所示。

用CN-0326评估软件来捕获来自EVAL-CN0326-PMDZ电路板的数据，所用设置如图8所示。

有关软件使用方法的详细信息可在CN-0326软件用户指南中找到。

了解详情

CN-0326 Design Support Package: www.analog.com/CN0326-DesignSupport

MT-004 Tutorial, *The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise?* Analog Devices.

MT-022 Tutorial, *ADC Architectures III: Sigma-Delta ADC Basics,* Analog Devices.

MT-023 Tutorial, *ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues.* Analog Devices.

MT-037 Tutorial, *Op Amp Input Offset Voltage.*

MT-038 Tutorial, *Op Amp Input Bias Current*

MT-040 Tutorial, *Op Amp Input Impedance*

MT-095 Tutorial, *EMI, RFI, and Shielding Concepts*

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices

Kester, Walt. 1999. *High Impedance Sensors*. Section 5. Analog Devices.

Kester, Walt. 1999. *Temperature Sensors*. Section 7. Analog Devices.

Chen, Baoxing. 2006. *iCoupler® Products with isoPower® Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*. Analog Devices.

Wayne, Scott. 2005. "*i*Coupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Applications." *Analog Dialogue*, Volume 39. Analog Devices (October).

Brian Kennedy and Mark Cantrell, *Recommendations for Control of Radiated Emissions with iCoupler Devices*, Application Note AN-1109, Analog Devices.

pH Theory and Practice, Radiometer Analytical, SAS, Villeurbanne Cedex, France.

数据手册和评估板

AD7793 Data Sheet

AD7793 Evaluation Board

ADUM5401 Data Sheet

ADuM5401 Evaluation Board

AD8603 Data Sheet

修订历史

2013年9月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11821sc-0-9/13(0)

ANALOG DEVICES

参考电路 CN-0332

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0332.

连接/参考器件	
ADA4897-2	1 nV/√Hz、低功耗、轨到轨输出双通道运算放大器
AD8027	低失真、高速轨到轨输入/输出运算放大器
ADCMP601	轨到轨、超快速、2.5 V至5.5 V、单电源TTL/CMOS比较器
ADP1720	50 mA、高压、微功耗线性稳压器

磁阻(MR)式转速传感器

评估和设计支持

电路评估板

CN0332评估板(EVAL-CN0332-PMDZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一个单电源、低成本、高速磁阻(MR)信号调理器，其PCB尺寸非常小。

该完整的信号调理解决方案可放大磁阻传感器的小输出电压，并将其转换为数字输出信号，输出信号的上升和下降时间小于5 ns，均方根抖动约为100 ps。

该电路为工业和汽车应用中的高速旋转检测提供了一种紧凑、高性价比、稳健的解决方案，是霍尔效应传感器的出色替代方案。

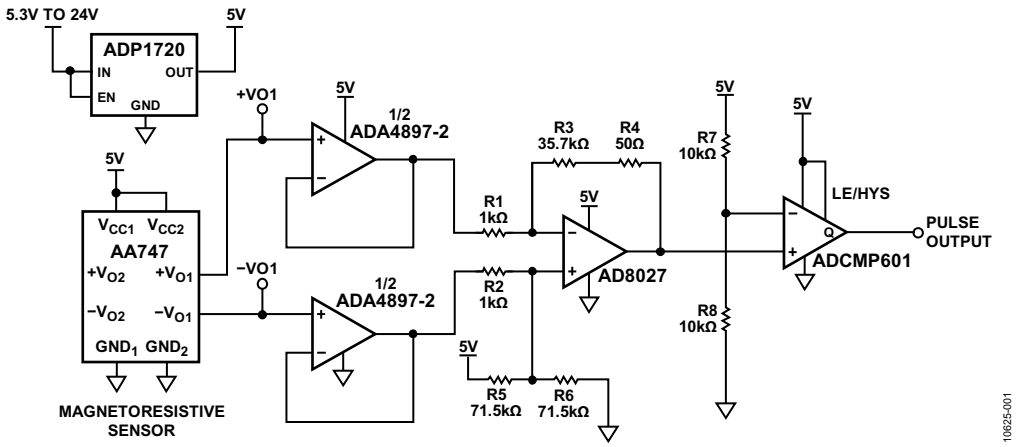


图1. 磁阻转速检测应用电路
(简化原理图： 未显示所有连接和去耦)

Rev. 0

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2014 Analog Devices, Inc. All rights reserved.

电路描述

AA747 Sensitec MR传感器的输出来自一个电桥，当共模电压为电源电压的一半时，其典型输出电压为30 mV p-p至100 mV p-p。 电桥输出阻抗约为3 kΩ。

传感器的小信号输出首先由运算放大器ADA4897-2缓冲。双通道运算放大器ADA4897-2具有高带宽(G = +1时为230 MHz)和轨到轨输入/输出特性，是传感器信号的理想缓冲器。电压噪声仅为1 nV/√Hz。

然后，缓冲的差分信号施加于运算放大器AD8027，其配置为差动放大器，增益由下式给出：

$$Gain = \frac{R3 + R4}{R1},$$

其中，R1 = R2，R5||R6 = R3 + R4。

共模电压2.5 V由R5/R6分压器提供。

该电路的元件值为：R1 = R2 = 1 kΩ，R5 = R6 = 71.5 kΩ，R3 = 35.7 kΩ，R4 = 50 Ω。 这些值提供的增益为35.75。

反馈电阻由R3 + R4构成，因此可以使用标准电阻值来获得所需的35.75 kΩ值。

AD8027也是高带宽(G = +1时为190 MHz)、轨到轨放大器，压摆率为100 V/μs。它能在高增益下保持稳定，非常适合放大磁阻传感器的小信号输出。

AD8027的输出驱动ADCMP601，后者是一款超快速单电源轨到轨TTL/CMOS比较器，传播延迟仅有3.5 ns，最小脉冲宽度为3 ns。

低压差线性稳压器ADP1720用于将电路与恶劣环境下可能存在的噪声隔离开。

ADA4897-2、AD8027、ADCMP601和ADP1720全都采用小型封装，例如TSOT、MSOP和SC-70等，使电路非常适合要求极小PCB面积的应用。

磁阻传感器

磁阻是铁磁性材料的特性，在有外部磁场的情况下，其电阻会改变。磁阻(MR)元件是通过沉积透磁合金(20% Fe、80% Ni)薄膜而产生，使其具有优选的磁化方向。当外部磁场与透磁合金平面平行，但与电流流向垂直时，透磁合金的内部磁化矢量将旋转一个角度α，导致透磁合金的电阻相对于该角度发生变化。这一关系可通过下面的数学公式来表述。R0和ΔR是透磁合金的特性，ΔR的典型范围是2%到3%。

$$R = R_0 + \Delta R \cos^2 \alpha$$

当α为0时，MR元件的电阻最大。以上公式是非线性的，但利用双色条磁极可将其线性化，使其在一定范围内提供线性响应(参见电路笔记CN-0323：磁阻角度测量)。

完整的MR传感器由4个配置为桥型的磁阻元件构成，产生接近线性的差分输出信号。另外，4个MR元件的固有温度系数因为桥型配置而互相抵消。

对于低磁场应用，MR传感器具有很高的磁场灵敏度，可以很好地取代霍尔效应传感器。MR传感器之所以受欢迎，是因为其工作方式是非接触式，因而不存在损耗和摩擦。其结构坚固，可靠性高，对振动和机械应力相对不敏感。MR传感器具有宽工作频率范围(0 Hz至1 MHz)、高工作温度、低成本、小尺寸和快速响应时间等特性。其灵敏度非常高，可以测量弱磁场，并能检测零速度，因而特别适合转速检测应用。MR传感器在工业和汽车应用中非常受欢迎。

与霍尔效应传感器相比，MR传感器的输出电压更大，因而信噪比和EMC性能更好。由于其灵敏度更高，因此MR传感器与目标轮子之间的空气间隙可以更大。传感器外壳和机械设置的容差也可以放宽，从而降低设计的成本和复杂度。MR传感器的性价比也更高，因为它不像霍尔效应传感器那样需要磁体，相关成本也就不存在。

因此，MR传感器非常适合用来检测转速，在工业和汽车应用中特别受欢迎。

转速检测

图1所示应用电路利用磁阻传感器测量转速，然后将其转换为脉冲输出。

与使用感性传感器的转速测量应用相比，MR传感器的输出信号电平不随转速而改变，因而无需用来处理宽动态范围的复杂调理电路。此外，该相对简单的调理电路可产生低抖动的脉冲输出。

MR传感器通过测量铁磁标记之间的周期来检测转速，可从被动目标的齿轮或主动目标的磁性元件开始。此类应用中，当磁力线相对于目标齿轮位置发生改变时，MR传感器的电阻随之改变。

MR传感器能够测量低至0 Hz的极慢速旋转。图2所示正弦波是MR传感器检测被动齿轮一个齿的典型输出。当磁力线与运动方向平行时，输出电压达到峰值。正弦波的一个周期(T)相当于一个轮齿，因此，正弦波的周期乘以齿数(n)便得到转一圈的周期。转速(rpm)等于周期的倒数，如下式所示：

$$RPM = \frac{1}{nT} \cdot$$

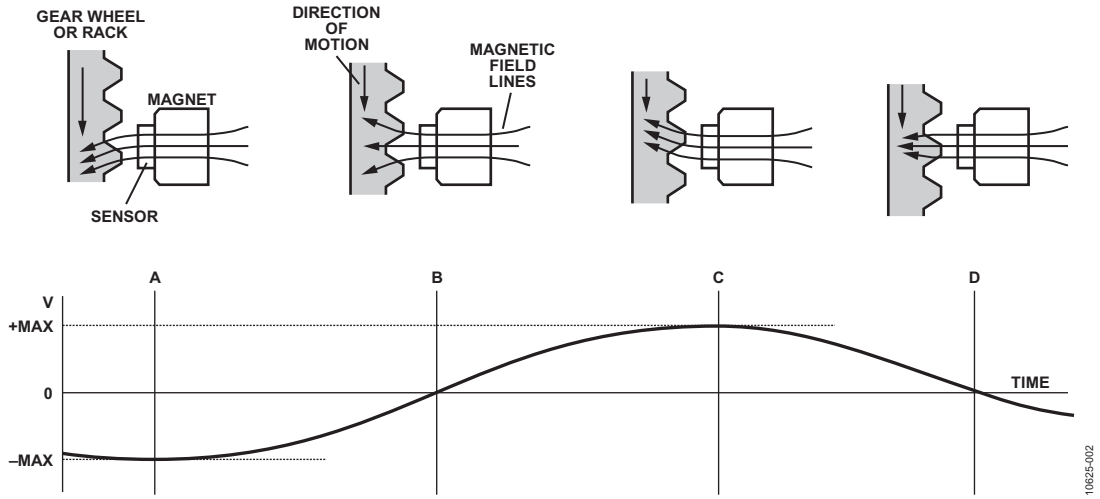


图2. MR传感器输出

脉冲测量

使用EVAL-CN0332-PMDZ评估板中的实际MR传感器(Sensitec AA747)进行测试时，AD8027增益放大器和ADCMP601比较器的最终输出如图3所示。

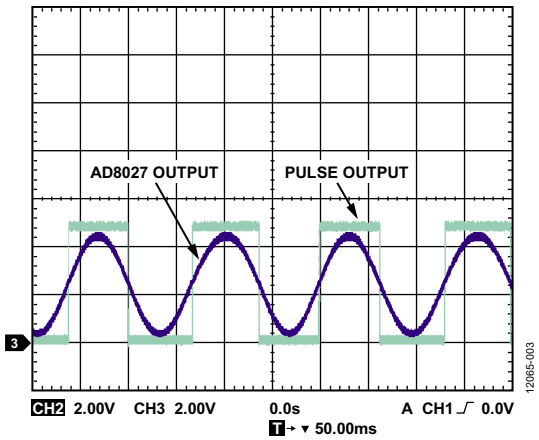


图3. 7.5 Hz MR传感器输入对应的AD8027输出和比较器输出（垂直比例：2 V/刻度；水平比例：50 ms/刻度）

从图4所示测试设置获得的1 MHz仿真MR信号的上升时间和下降时间分别为3.80 ns和3.23 ns。均方根抖动为101.1 ps，如图4所示。

欲查看完整原理图和印刷电路板的布局，请参见CN-0332设计支持包：www.analog.com/CN0332-DesignSupport。

常见变化

本应用电路所用的器件是根据精度、低噪声和高速度要求而选择。ADI公司拥有广泛的高性能放大器，使用其他产品也能获得类似的性能。

ADA4895-2和ADA4896-2与ADA4897-2相似，均为高速、低噪声、低功耗双通道轨到轨放大器，可以考虑用作替代器件。ADA4528-2是零漂移放大器，可提供更好的漂移性能。

AD8027是一款具有轨到轨输入和输出的高速放大器，工作电压低，并专门针对高性能和宽动态信号范围进行了优化。AD8045、ADA4899-1和AD8099也是适合该电路的替代器件。AD8028是AD8027的双通道版本，适合需要多个通道的应用。

ADCMP601采用6引脚SC-70封装；ADCMP600是其变化形式，采用5引脚SC-70和SOT-23封装；ADCMP602采用8引脚MSOP封装。

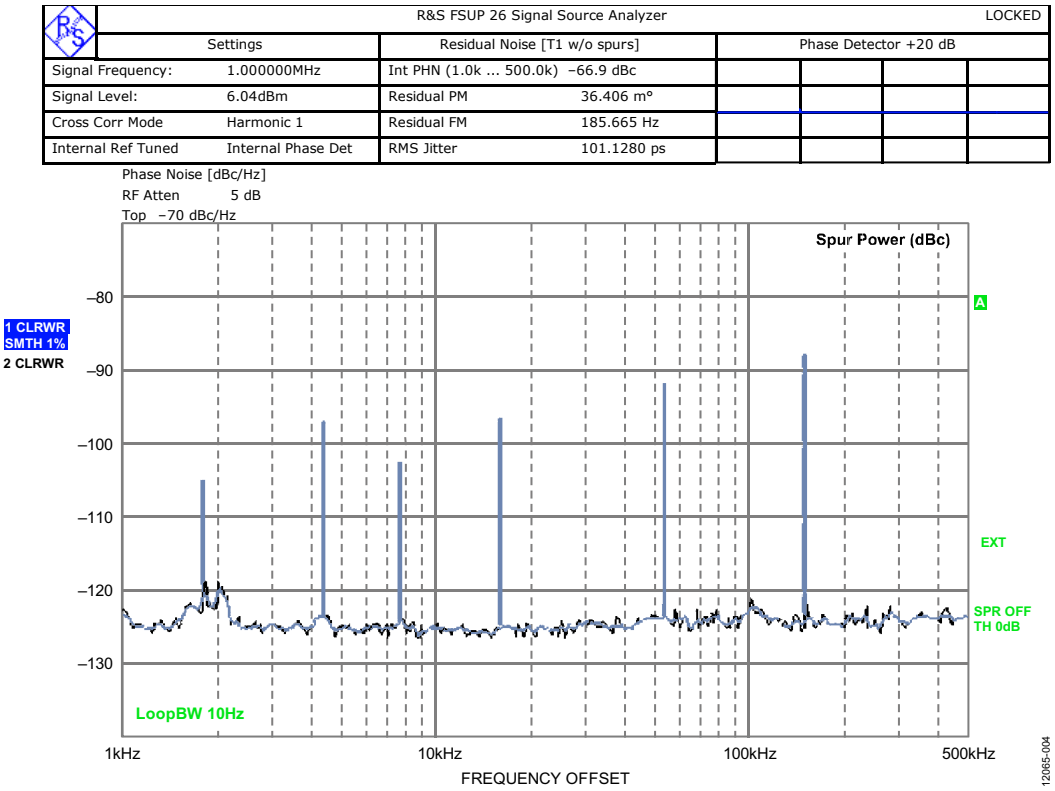


图4. 1 MHz仿真MR信号下的相位抖动

电路评估与测试

设备要求

- EVAL-CN0332-PMDZ 评估板
- Agilent 33500B系列波形发生器(或具有双通道输出的等效AWG)
- Agilent 3631A直流电源(或等效设备)
- Agilent 53210A RF计数器(或等效设备)

测试设置

测试设置的框图如图5所示。双通道波形发生器用于模拟磁阻传感器的输出，其直流偏移设置为内部基准源电压的一半。电源为CN0332评估板提供5.5 V电压。波形发生器产生两个相位相差180度的1 MHz信号，这两个信号在内部同步，用以模拟差分信号MR输出。两个信号的直流偏移均设置为2.5 V，连接到CN0332评估板的+VO1和−VO1孔眼。测试时AA747传感器断开连接。但是，如果信号发生器的输出阻抗较低(50 Ω或更低)，则传感器可以保持连接，因为其输出阻抗为3 kΩ，低阻抗信号发生器会覆盖传感器输出。

如果使用板载AA747 MR传感器，应将传感器靠近外部磁体放置。

RF计数器读取评估板的脉冲输出。确保电源、波形发生器、RF计数器和CN0332评估板具有相同的地。

电源和计数器通过12引脚PMOD连接器连接。

CN0332评估板的照片如图6所示。

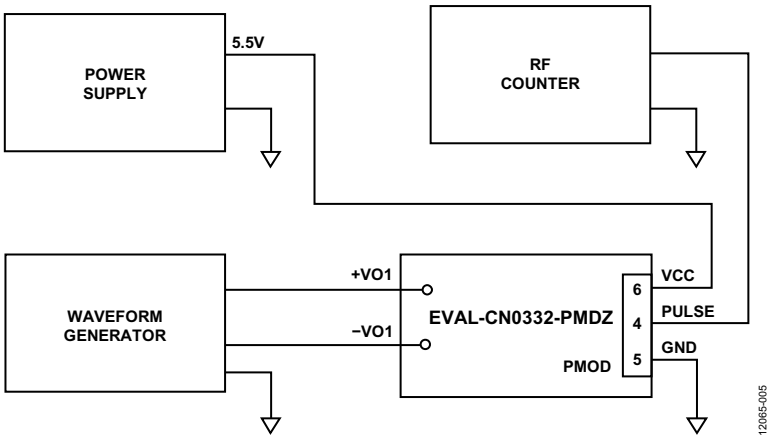


图5. CN0332评估板测试设置

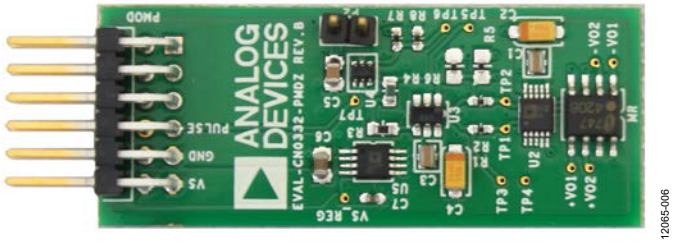


图6. EVAL-CN0332-PMDZ评估板

了解详情

CN-0332 Design Support Package:
www.analog.com/CN0332-DesignSupport

CN0323 Circuit Note, *Magnetoresistive Angle Measurement*, Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues.* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

AA700 Application Note, *AMR Freepitch Sensors for Angle and Length Measurement*, Sensitec.

数据手册和评估板

ADA4897-2 Data Sheet

AD8027 Data Sheet

ADCMP601 Data Sheet

ADP1720 Data Sheet

修订历史

2014年1月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN12065sc-0-1/14(0)

参考电路
CN-0335

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit http://www.analog.com/CN0335.

连接/参考器件	
AD8606	精密、低噪声、双通道CMOS、轨到轨输入/输出运算放大器
AD7091R	1 MSPS、超低功耗、12位ADC
ADuM5401	集成DC/DC转换器的四通道2.5 kV隔离器

12位、300 kSPS、单电源、完全隔离式数据采集系统，用于±10 V输入

评估和设计支持

电路评估板

CN0335电路评估板(EVAL-CN0335-PMDZ)
SDP/PMD转接板(SDP-PMD-IB1Z)
系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是只采用了三个有源器件的完全隔离式12位、300 kSPS数据采集系统。

该系统采用3.3 V单电源供电，可处理±10 V输入信号。 室温校准后，在±10°C温度变化范围内的总误差不超过±0.1% FSR，是各种工业测量应用的理想之选。

该电路的小巧尺寸使得该组合成为业界领先的数据采集系统解决方案，在这种系统中精度、速度、成本和尺寸极为关键。 数据和电源相互隔离，因而该电路具有出色的高电压耐受性，同时还能有效避免恶劣工业环境下常见的接地环路干扰问题。

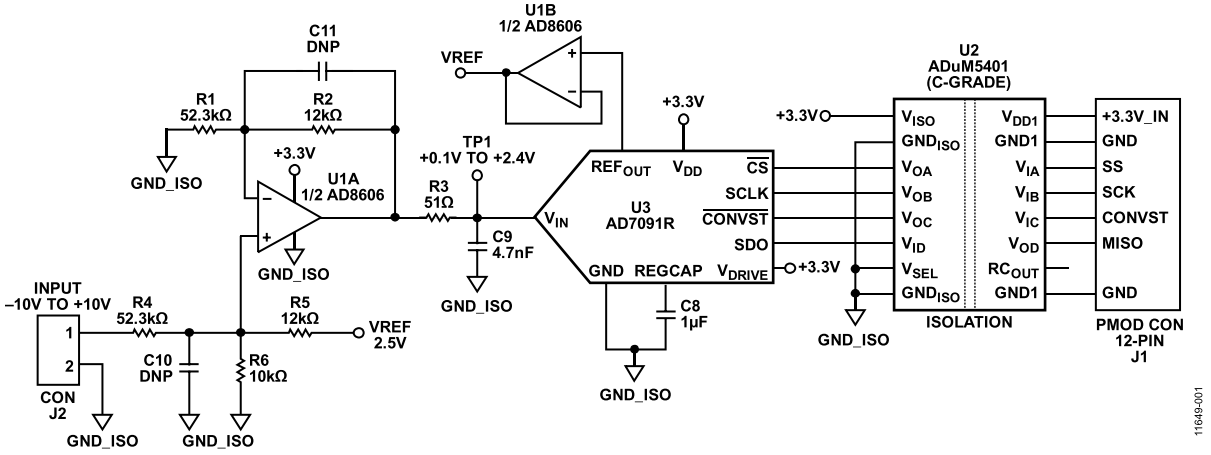


图1. ±10 V隔离式单电源数据采集系统(未显示所有连接和去耦)

Rev. A

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2014 Analog Devices, Inc. All rights reserved.

电路描述

该电路由一个输入信号调理级、一个ADC级和一个输出隔离级构成。±10 V输入信号由U1A运算放大器进行电平转换和衰减，该运算放大器是双通道AD8606的一半。该运算放大器的输出为0.1 V至2.4 V，与ADC的输入范围相匹配(0 V至2.5 V)，裕量为100 mV用于维持线性度。 来自ADC的缓冲基准电压(V_{REF} =2.5 V)用于生成所需失调。 可以修改电阻值，以适应本电路笔记后面部分所述的其他常用输入范围。

该电路设计支持单电源供电。AD8606的最小额定输出电压为50 mV(2.7 V电源)和290 mV(5 V电源)，负载电流为10 mA，温度范围为−40°C至+125°C。在3.3 V电源、负载电流低于1 mA、温度范围更窄的情况下，保守估计最小输出电压为45 mV至60 mV。

考虑到器件的容差，最小输出电压(范围下限)设为100 mV，以提供安全裕量。 输出范围的上限设为2.4 V，以便为ADC输入端的正摆幅提供100 mV的裕量。 因此，输入运算放大器的标称输出电压范围为0.1 V至2.4 V。

AD8606 (U1B)的另一半用于缓冲AD7091R (U3) ADC的内部2.5 V基准电压。

本应用中选用AD8606的原因是该器件具有低失调电压(最大值65 µV)、低偏置电流(最大值1 pA)和低噪声(最大值12 nV/√Hz)等特性。在3.3V电源下，功耗仅为9.2 mW。

运算放大器的输出级后接一个单极点RC滤波器(R3/C9)，用于降低带外噪声。RC滤波器的截止频率设为664 kHz。可添加一个可选二阶滤波器(R4、C10和R1、R2、C11)，以便在出现低频工业噪声的情况下，进一步降低滤波器截止频率。在这类情况下，由于信号带宽较小，因此可以降低AD7091R的采样速率。

选择AD7091R 12位1 MSPS SAR ADC是因为其在3.3 V (1.2 mW)下的功耗超低，仅为349 µA，显著低于当前市场上竞争对手的任何ADC。AD7091R还内置一个2.5 V的基准电压源，其典型漂移为±4.5 ppm/°C。 输入带宽为7.5 MHz，且高速串行接口兼容SPI。AD7091R采用小型10引脚MSOP封装。

采用3.3 V电源供电时，该电路的总功耗(不包括ADuM5401隔离器)约为10.4 mW。

电流隔离由四通道数字隔离器ADuM5401(C级)提供。除了隔离输出数据以外，ADuM5401还为该电路提供隔离3.3 V电源。除非需要隔离，否则电路正常运行时并不需要ADuM5401。ADuM5401四通道2.5 kV隔离器集成DC/DC转换器，采用小型16引脚SOIC封装。ADuM5401在7 MHz时钟频率下的功耗约为140 mW。

AD7091R需要50 MHz的串行时钟(SCLK)，方能实现1 MSPS的采样速率。然而，ADuM5401(C级)隔离器的最大数据速率为25 Mbps，对应的最大串行时钟频率为12.5 MHz。另外，SPI端口要求，SCLK的后沿将输出数据驱动至处理器，因此，ADuM5401的总双向传播延迟(最大值120 ns)将时钟上限限制在1/120 ns = 8.3 MHz。

尽管AD7091R是一款12位ADC，但串行数据同样被格式化为16位字，以便与处理器串行端口要求相兼容。 因此，采样周期TS包括AD7091R 650 ns的转换时间加上58 ns(数据手册要求的额外时间，t_1延迟 + t_{QUIET}延迟)，再加上用于SPI接口数据传输的16个时钟周期。

$$T_S = 650\ ns + 58\ ns + 16 \times 120\ ns = 2628\ ns$$

$$f_S = 1/T_S = 1/2628\ ns = 380\ kSPS$$

为了提供安全裕量，建议将SCLK和采样速率的最大值分别设为7 MHz和300 kSPS。 数字SPI接口可以用12引脚且兼容Pmod的连接器(Digilent Pmod规格)连接到微处理器评估板。

电路设计

图2所示电路可将−10 V至+10 V输入信号衰减及电平转换为0.1 V至2.4 V的ADC输入范围。

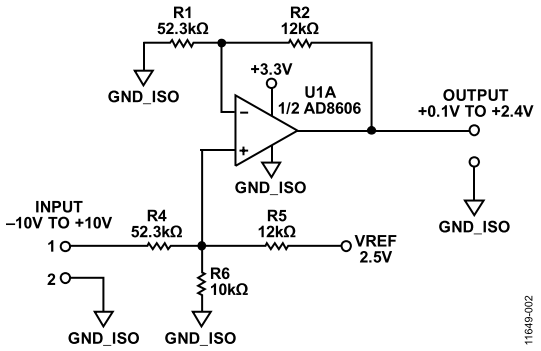


图2. 输入电压信号调理电路

传递函数通过叠加原理求得。

$$V_{OUT} = V_{IN}\frac{R5\|R6}{R4+R5\|R6}\left(1+\frac{R2}{R1}\right)+V_{REF}\frac{R4\|R6}{R5+R4\|R6}\left(1+\frac{R2}{R1}\right)=$$

$$=V_{IN}\frac{R}{R4+R}k+V_{REF}\frac{R0}{R5+R0}k=V_{IN}GAIN+OFFSET \quad (1)$$

其中：

$$R=R5\|R6=\frac{R5R6}{R5+R6},\quad R0=R4\|R6=\frac{R4R6}{R4+R6} \quad (2)$$

$$\text{and } k=\left(1+\frac{R2}{R1}\right) \quad (3)$$

增益、输出失调和电阻值的计算

若输入电压范围为±10 V，则计算如下。

电路的增益为：

$$GAIN=\frac{\Delta V_{OUT}}{\Delta V_{IN}}=\frac{2.4\text{ V}-0.1\text{ V}}{+10\text{ V}-(-10\text{ V})}=\frac{2.3\text{ V}}{20\text{ V}}=0.115 \quad (4)$$

根据传递函数：

$$GAIN=\frac{R5\|R6}{R4+R5\|R6}\left(1+\frac{R2}{R1}\right)=\frac{R}{R4+R}k \quad (5)$$

电路的输出失调为：

$$OFFSET=V_{OUT}\ (V_{IN}=0\text{ V})=0.1\text{ V}+\frac{2.4\text{ V}-0.1\text{ V}}{2}=1.25\text{ V} \quad (6)$$

根据传递函数：

$$OFFSET=V_{REF}\frac{R4\|R6}{R5+R4\|R6}\left(1+\frac{R2}{R1}\right)=V_{REF}\frac{R0}{R5+R0}k \quad (7)$$

由等式4可知，对于k =1.23(该值可变动，具体取决于标准数值电阻R1和R2的值)，R4/R的比值可计算如下：

$$R4=9.696\,R \quad (8)$$

由等式7可知，若V_{REF} = 2.5V且k =1.23，则R5/R0的比值可计算如下：

$$R5=1.46\,R0 \quad (9)$$

由等式2中的电阻R和R0，以及等式8和等式9中的比值可知，R4/R6比值可计算如下：

$$R4=5.346\,R6 \quad (10)$$

由等式8、等式9和等式10可知，电阻R4、R5和R6可计算如下。例如，若选择R6 = 10 kΩ，则R4 = 53.46 kΩ，R5 =12.3 kΩ。

在实际电路中，为电阻R4和R5选择了最接近现有标准的电阻值。所选值为R4 = 52.3 kΩ，R5 = 12 kΩ。注意，R1 = R4，R2 = R5。

如果仔细选择这些值，因使用替代标准值电阻导致的总误差可降至几个百分点以下。然而，应通过等式1来重新计算U1A运算放大器在±10 V输入下的输出，以确保维持所需裕量。

这类电路的绝对精度主要取决于电阻，因此，需要进行增益和失调校准，以消除因替代标准值电阻和电阻容差导致的误差。

计算不同输入范围的电阻

对于±10 V以外的输入范围，可完成下列计算步骤。

定义输入范围、输出范围和失调：

$$\Delta V_{IN}=V_{IN_MAX}-V_{IN_MIN} \quad (11)$$

$$\Delta V_{OUT}=V_{IOUT_MAX}-V_{OUT_MIN} \quad (12)$$

$$Offset=\frac{\Delta V_{OUT}}{2}+V_{OUT_MIN} \quad (13)$$

计算增益：

$$GAIN=\frac{\Delta V_{OUT}}{\Delta V_{IN}} \quad (14)$$

计算失调：

$$Offset=\frac{\Delta V_{OUT}}{2}+V_{OUT_MIN} \quad (15)$$

选择参数k的数值：

$$k=\left(1+\frac{R2}{R1}\right) \quad (16)$$

通过下式选择R4/R比值：

$$GAIN=\frac{R}{R4+R}k \quad (17)$$

通过下式选择R5/R0比值：

$$Offset=V_{REF}\frac{R0}{R5+R0}k \quad (18)$$

用等式2中定义的数值替换等式17和等式18中的R和R0，并求解两个等式，得出R4/R6比值。

选择电阻R6的值。通过R4/R6比值算出R4。得到R4和R6数值，通过等式2和R4/R6比值计算R5。通过等式16计算R2和R1。可适当选择R1 = R4并计算R2。

电阻温度系数对总误差的影响

公式1表明，输出电压与以下五个电阻相关：R1、R2、R4、R5和R6。TP1处的满量程输出电压对这五个电阻中每个阻值的微小变化敏感，其灵敏度通过仿真程序计算。电路的输入电压为+10 V。计算得到的各灵敏度为S_{R1} = 0.19、S_{R2} = 0.19、S_{R4} = 0.39、S_{R5} = 0.11、S_{R6} = 0.50。假设各温度系数以和方根(rss)方式组合，则采用100 ppm/°C电阻时，总满量程漂移约为：

满量程漂移 =
=100 ppm/°C $\sqrt{(S_{R1}^2 + S_{R2}^2 + S_{R4}^2 + S_{R5}^2 + S_{R6}^2)}$
=100 ppm/°C $\sqrt{(0.19^2 + 0.19^2 + 0.39^2 + 0.11^2 + 0.50^2)}$
= 69 ppm/°C

69 ppm/°C的满量程漂移对应于0.0069% FSR/°C。使用25 ppm/°C电阻可将漂移误差降低至0.25 × 69 ppm/°C = 17 ppm/°C，或者0.0017% FSR/°C。

有源元件温度系数对总误差的影响

AD8606运算放大器和AD7091R ADC的直流失调由校准程序消除。

ADC AD7091R内置基准电压源的失调漂移典型值为4.5 ppm/°C，最大值为25 ppm/°C。

AD8606运算放大器的失调漂移典型值为1 μV/°C，最大值为4.5 μV/°C。

U1A AD8606输入导致的误差以2.3 V输出范围为基准，因而为2 ppm/°C。U1B基准电压缓冲器导致的误差以2.5 V为基准，同样约为2 ppm/°C。

总漂移误差结如表1所概括。这些误差不包括AD7091R的±1 LSB积分非线性误差。

请注意，如果采用50 ppm/°C或100 ppm/°C电阻，则总漂移的最大来源是电阻漂移，有源元件产生的漂移可忽略。

表 1. 温度漂移导致的误差

误差源	总误差
电阻(1%, 100 ppm/°C)	±0.0069% FSR/°C
AD7091R ($\Delta V_{VREF}/\Delta T$ = 25 ppm/°C)	±0.0025% FSR/°C
AD8606，U1A ($\Delta V_{OS}/\Delta T$= 4.5 μV/°C)，2 ppm/°C，以2.3 V为基准	±0.0002% FSR/°C
AD8606，U1B ($\Delta V_{OS}/\Delta T$= 4.5 μV/°C)，2 ppm/°C，以2.5 V为基准	±0.0002% FSR/°C
总FSR误差温度系数 (100 ppm/°C电阻)	±0.0098% FSR/°C
ΔT=±10°C的总% FSR误差 (100 ppm/°C电阻)	±0.098% FSR
ΔT=±10°C的总% FSR误差 (25 ppm/°C电阻)	±0.046% FSR

两点校准前后的测试数据

为了执行两点校准，先向输入端施加−10 V的电流，并将ADC输出代码记为Code_1。然后，向输入端施加+10 V的电流，再将ADC输出代码记为Code_2。增益系数通过下式计算：

$$GF = \frac{20\ \text{V}}{\text{Code_2} - \text{Code_1}}$$

现在，可通过下式计算与任何输出代码Code_x对应的输入电压：

$$V_{IN} = -10\ \text{V} + GF\,(\text{Code_x} - \text{Code_1}).$$

通过比较使用元件标称值计算得到的理想传递函数和未校准实际电路传递函数，可以得到校准前的误差。实测电路所用电阻的容差为±1%。测试结果不包括温度变化。

图3中所示为环境温度下校准前后的百分比误差(FSR)测试结果。如图所示，校准前的最大误差约为0.23% FSR。校准后，误差降至±0.03% FSR，大致相当于ADC的1 LSB误差。

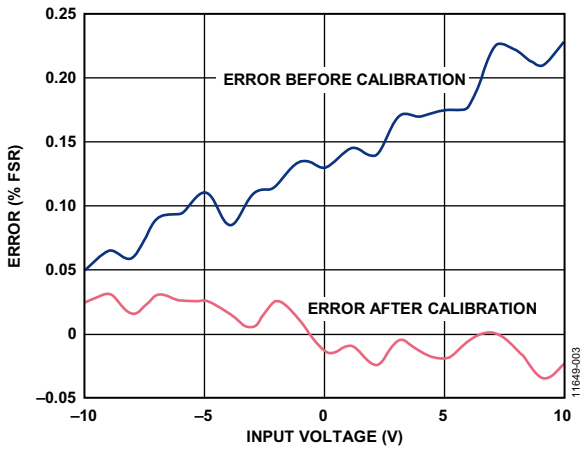


图3. 室温校准前后的电路测试误差

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。该系统的PCB采用简单的双层板堆叠而成，但采用4层板可以得到更好的EMS性能。有关布局和接地的信息，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。AD8606的电源应当用10 μF和0.1 μF电容去耦，以适当抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 μF电容应具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。

ADuM5401 *iso*Power集成式DC/DC转换器要求在输入和输出电源引脚上进行电源旁路。请注意，引脚1与引脚2以及引脚15和引脚16之间需要低ESR旁路电容，这些电容应尽可能靠近芯片焊盘。为了抑制噪声并降低纹波，至少需要并联两个电容。针对V_{DD1}和V_{ISO}，推荐的电容值是0.1 µF和10 µF。较小的电容必须具有低ESR，建议使用陶瓷电容。低ESR电容末端到输入电源引脚的走线总长不得超过2 mm。如果旁路电容的走线长度超过2 mm，可能会破坏数据。考虑在引脚1与引脚8及引脚9与引脚16之间实现旁路，除非两个公共地引脚靠近封装连在一起。有关更多信息，请参见ADuM5401数据手册。

有关完整文档包，包括原理图、电路板布局和物料清单(BOM)，请参考：www.analog.com/CN0335-DesignSupport

高电压能力

这款PCB依据2500 V基本绝缘规范而设计。不建议进行2500 V以上的高电压测试。在高电压下使用该评估板时必须谨慎，而且不得依赖该PCB来实现安全功能，因为它未经过高电位测试(也称为高压测试或耐压绝缘测试)，也未通过安全认证。

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可在该配置中采用其他精密运算放大器和其他ADC，以将±10 V输入电压范围转换成数字输出，用于本电路的各种其他应用中。

可依据“电路设计”部分的等式，针对±10 V输入电压范围以外进行设计，如图1所示。表2显示针对某些标准电压范围计算电阻。

表2. 标准电压范围元件值

范围(V)	k	R4 (kΩ)	R5 (kΩ)	R6 (kΩ)
±5	1.2	40.87	18.8	20
±2	2	32.174	37	20
±1	4	40.87	94	20
0至1	4	14.435	830	20
0至2	2	14.087	405	20
0至2.5	2	22.609	520	20
0至5	2	65.217	750	20
0至10	1	63.478	365	20
0至24	1	90.174	216	10

在下限为零且上限高于基准电压时，转换不需增益(k = 1)，并且可简化电路。图4显示输入范围为0 V至10 V的一个例子。

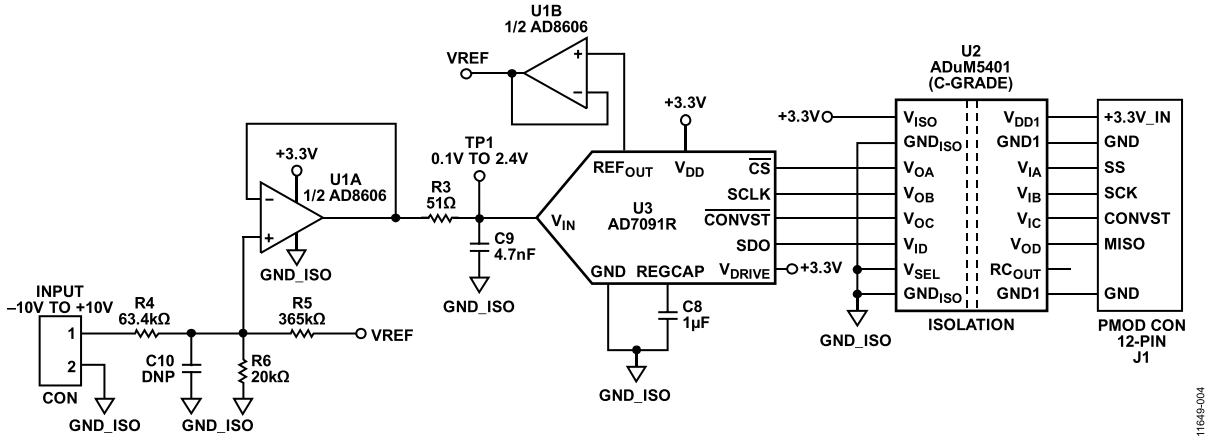


图4. 0 V至10 V隔离式单电源模数转换(未显示所有连接和去耦)

AD7091与AD7091R类似，但没有基准电压输出，而且输入范围等于电源电压。AD7091可与2.5 V ADR391基准电压源配合使用。ADR391不需要缓冲，因此可在电路中使用一个AD8605。

ADR391是一款精密2.5 V带隙基准电压源，具有低功耗、高精度(温度漂移为9 ppm/°C)等特性，采用微型TSOT封装。

AD8608是AD8605的四通道版本，在需要额外的精密运算放大器时，可以替代AD8606。

AD8601、AD8602和AD8604分别为单通道、双通道和四通道轨到轨、输入和输出、单电源放大器，具有超低失调电压和宽信号带宽等特性，可以替代AD8605、AD8606和AD8608。

AD7457是一款12位、100 kSPS、低功耗SAR ADC，在不需要300 kSPS吞吐速率的情况下，可以与ADR391基准电压源相配合，用于代替AD7091R。

电路评估与测试

EVAL-CN0335-PMDZ板包含要评估的电路(如本笔记所述)，SDP评估板与CN0335评估软件配合使用，以捕获来自EVAL-CN0335-PMDZ电路板的数据。本电路采用EVAL-CN0335-PMDZ电路板、SDP-PMD-IB1Z和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。转接板SDP-PMD-IB1Z和SDP板EVAL-SDP-CB1Z采用120引脚对接连接器。转接板和EVAL-CN0335-PMDZ板采用12引脚Pmod对接连接器，可快速进行设置和评估电路性能。

设备要求

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7/8(64位或32位)PC
- EVAL-CN0335-PMDZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- SDP-PMD-IB1Z转接板
- CN0335评估软件
- 精密电压源

开始使用

将CN0335评估软件光盘放进PC的光盘驱动器，加载评估软件。也可以从CN0335评估软件中下载最新版的评估软件。打开“我的电脑”，找到包含评估软件光盘的驱动器，打开setup.exe。按照屏幕上的提示完成安装。建议将所有软件安装在默认位置。

功能框图

图5所示为测试设置的功能框图。

设置

1. 通过直流管式插孔将EVAL-CFTL-6V-PWRZ(+6 V直流电源)连接到SDP-PMD-IB1Z转接板。
2. 通过120引脚ConA连接器将SDP-PMD-IB1Z(转接板)连接到EVAL-SDP-CB1Z SDP板。
3. 通过USB电缆将EVAL-SDP-CB1Z(SDP板)连接到PC。
4. 通过12引脚接头Pmod连接器将EVAL-CN0335-PMDZ评估板连接到SDP-PMD-IB1Z转接板。
5. 通过端子板J2将电压源(电压生成器)连接到EVAL-CN0335-PMDZ评估板。

测试

启动评估软件。如果“设备管理器”中出现“Analog Devices System Development Platform(ADI系统开发平台)”驱动器，软件便能与SDP板通信。一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0335-PMDZ板的串行数据。可将各种输入电压值保存到电脑中。有关如何使用评估软件来捕捉数据的详细信息，请参阅CN0335软件用户指南。

EVAL-CN0335-PMDZ板照片如图6所示。

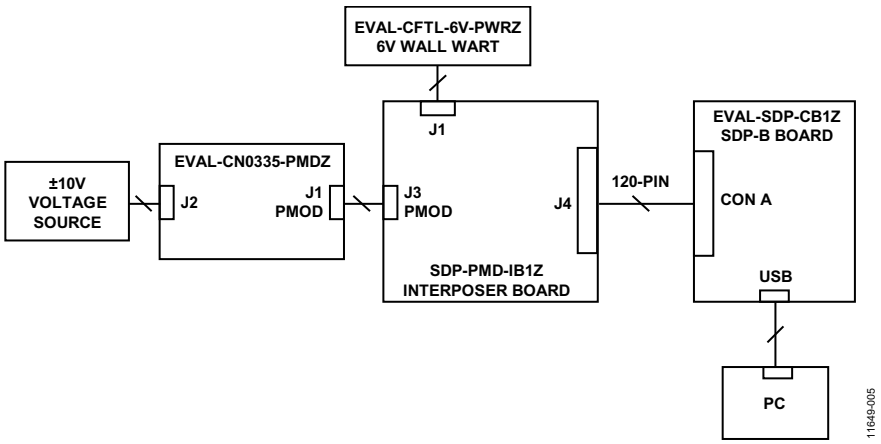


图5. 测试设置功能框图

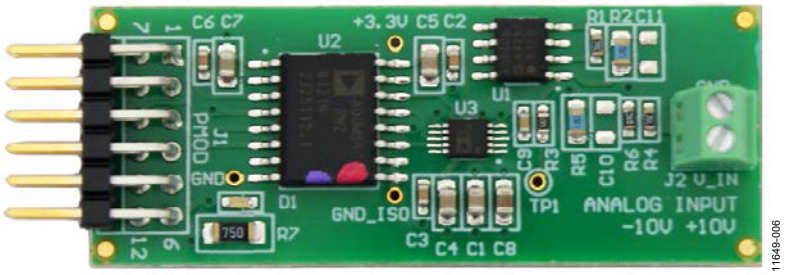


图 6. EVAL-CN0335-PMDZ板的照片

了解详情

CN0335 Design Support Package: http://www.analog.com/CN0335-DesignSupport

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers*, Analog Devices, 2003

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Ghiorse, Rich. Application Note AN-825, *Power Supply Considerations in iCoupler® Isolation Products*, Analog Devices

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems."Analog Dialogue. Volume 40, December 2006.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices

Wayne, Scott. "*i*Coupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Apps, Analog Dialogue, Volume 39, Number 4, 2005.

数据手册和评估板

AD8606 Data Sheet

AD7091R Data Sheet

ADuM5401 Data Sheet

修订历史

2014年3月—修订版0至修订版A

更改电路功能与优势部分 1

2014年2月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11649sc-0-3/14(A)

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0336.

连接/参考器件	
AD8606	精密、低噪声、CMOS、轨到轨输入/输出运算放大器
AD7091R	1 MSPS、超低功耗、12位ADC
ADuM5401	集成DC/DC转换器的四通道2.5 kV隔离器

12位、300 kSPS、单电源、完全隔离式数据采集系统，用于4-20 mA输入

评估和设计支持

电路评估板

CN0336电路评估板(EVAL-CN0336-PMDZ)
SDP/PMD转接板(SDP-PMD-IB1Z)
系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是只采用了三个有源器件的完全隔离式12位、300 kSPS数据采集系统。

该系统采用3.3 V单电源供电，可处理4 mA至20 mA的输入信号。室温校准后在±10°C温度变化范围内的总误差为±0.06% FSR，是各种工业测量应用的理想之选。

该电路尺寸小巧使得该组合成为业界领先的4 mA至20 mA数据采集系统解决方案，在这种系统中精度、速度、成本和尺寸极为关键。数据和电源相互隔离，因而该电路具有出色的高电压耐受性，同时还能有效免疫恶劣工业环境下常见的接地环路干扰问题。

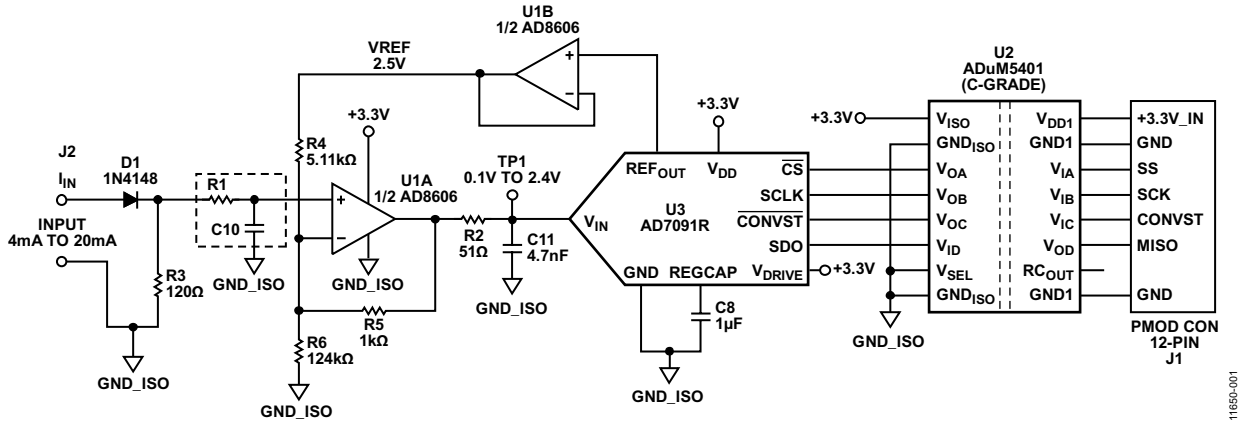


图1. 4 mA至20 mA隔离式单电源模数转换(未显示所有连接和去耦)

Rev. A

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113 **©2014 Analog Devices, Inc. All rights reserved.**

电路描述

该电路由一个输入电流-电压转换器、一个电平转换电路、一个ADC级和一个输出隔离级构成。4 mA至20 mA输入信号由电阻R3转换成电压。在R3 = 120Ω且输入电流为4 mA至20 mA的情况下，电平转换电路的输入电压为：0.48 V至2.4 V。二极管D1用于提供保护，使电路免受输入电流源意外反相连接的影响。

R3上的电压由U1A运算放大器进行电平转换和衰减，该运算放大器是双通道AD8606的一半。该运算放大器的输出为0.1 V至2.4 V，与ADC的输入范围相匹配(0 V至2.5 V)，裕量为100 mV用于维持线性度。来自AD7091R ADC的缓冲基准电压源(V_{REF} = 2.5 V)用于生成所需失调。可以修改电阻值，以适应本电路笔记后面部分所述的其他常用输入范围。

该电路设计支持单电源供电。在负载电流为10 mA，温度范围为-40°C至+125°C时，AD8606的最小额定输出电压为50 mV(2.7 V电源)和290 mV(5 V电源)。在3.3 V电源、负载电流低于1 mA、温度范围更窄的情况下，保守估计最小输出电压为45 mV至60 mV。

考虑到器件的容差，最小输出电压(范围下限)设为100 mV，以提供安全裕量。输出范围的上限设为2.4 V，以便为ADC输入端的正摆幅提供100 mV的裕量。因此，输入运算放大器的标称输出电压范围为0.1 V至2.4 V。

AD8606 (U1B)的另一半用于缓冲AD7091R (U3) 模数转换器的内部2.5 V基准电压源。

本应用中选用AD8606的原因是该器件具有低失调电压(最大值65 µV)、低偏置电流(最大值1 pA)和低噪声(最大值12 nV/√Hz)等特性。 在3.3 V电源下，功耗仅为9.2 mW。

运算放大器的输出级后接一个单极点RC滤波器(R2/C11)，用于降低带外噪声。RC滤波器的截止频率设为664 kHz。 可添加一个可选滤波器(R1/C10)，以便在出现低频工业噪声的情况下，进一步降低滤波器截止频率。在这类情况下，由于信号带宽较小，因此可以降低AD7091R的采样速率。

选择AD7091R 12位1 MSPS SAR ADC是因为其在3.3 V (1.2 mW)下的功耗超低，仅为349 µA，显著低于当前市场上竞争对手的任何ADC。AD7091R还内置一个2.5 V的基准电压源，其典型漂移为±4.5 ppm/°C。输入带宽为7.5 MHz，且高速串行接口兼容SPI。AD7091R采用小型10引脚MSOP封装。

采用3.3 V电源供电时，该电路的总功耗(不包括ADuM5401隔离器)约为10.4 mW。

ADuM5401四通道2.5 kV隔离器集成DC/DC转换器，采用小型16引脚SOIC封装。ADuM5401在7 MHz时钟频率下的功耗约为140 mW。电流隔离由四通道数字隔离器ADuM5401(C级)提供。除了隔离输出数据以外，ADuM5401还为该电路提供隔离+3.3 V电源。除非需要隔离，否则电路正常运行时并不需要ADuM5401。

然而，ADuM5401(C级)隔离器的最大数据速率为25 Mbps，对应的最大串行时钟频率为12.5 MHz。另外，SPI端口要求，SCLK的后沿将输出数据驱动至处理器，因此，ADuM5401的总双向传播延迟(最大值120 ns)将时钟上限限制在1/120 ns = 8.3 MHz。

尽管AD7091R是一款12位ADC，但串行数据同样被格式化为16位字，以便与处理器串行端口要求相兼容。因此，采样周期T_S包括AD7091R 650 ns的转换时间加上58 ns(数据手册要求的额外时间，t_1延迟 + t_{QUIET}延迟)，再加上用于SPI接口数据传输的16个时钟周期。

$$T_S = 650\ ns + 58\ ns + 16 \times 120\ ns = 2628\ ns$$
$$f_S = 1/\ T_S = 1/2628\ ns = 380\ kSPS$$

为了提供安全裕量，建议将SCLK和采样速率的最大值分别设为7 MHz和300 kSPS。数字SPI接口可以用12引脚且兼容Pmod的连接器(Digilent Pmod规格)连接到微处理器评估板。

电路设计

图2所示电路提供了适当的增益和电平转换功能，可以将0.48 V至2.4 V信号转换为ADC输入范围，即0.1 V至2.4 V。

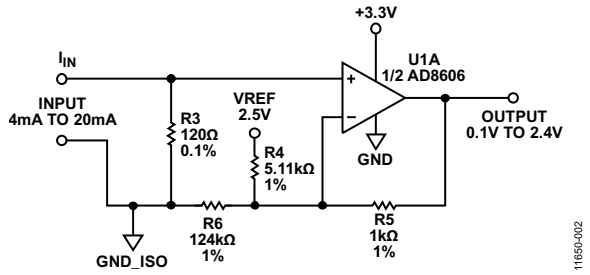


图2. 电流-电压转换器和电平转换电路

传递函数通过叠加原理求得。

$$V_{OUT} = I_{IN} R3\left(1+\frac{R5}{R4||R6}\right) - V_{REF}\frac{R5}{R4} =$$

$$I^*_{IN} R3\left(1+\frac{R5}{R4||R6}\right) + 4\text{ mA}\times R3\left(1+\frac{R5}{R4||R6}\right) - V_{REF}\frac{R5}{R4} \quad (1)$$

其中：

$$I_{IN} = I^*_{IN} + 4\text{ mA} \quad (2)$$

$$I^*_{IN} = 0\text{ mA to }16\text{ mA} \quad (3)$$

且 $$R4\|R6 = \frac{R4R6}{R4+R6} \quad (4)$$

增益和电阻值的计算

电路的增益为：

$$GAIN = \frac{\Delta V_{OUT}}{\Delta I_{IN}} = \frac{(2.4-0.1)\text{V}}{(I^*_{IN})_{MAX}} = \frac{2.3\text{ V}}{16\text{ mA}} = 143.75\left[\frac{\text{V}}{\text{mA}}\right] \quad (5)$$

$$= R3\left(1+\frac{R5}{R4||R6}\right)$$

当输入范围为0 mA至20 mA时，电路不需要进行电平转换，运算放大器充当跟随器。 此时，R3上的压降不得超过输出范围的上限(2.4 V)，计算公式如下：

$$R3\times(I_{IN})_{MAX} = R3\times 20\text{ mA} \le 2.4\text{ V} \quad (6)$$

如果R3 = 120 Ω，R5与(R4||R6)之比可通过公式5求出：

$$\frac{R5}{R4\|R6} = \frac{GAIN}{R3} - 1 = \frac{143.75}{120} - 1 = 0.198 \quad (7)$$

电路的输出失调可通过下式得出，其中I_{IN} = 4 mA：

失调 =

$$V_{OUT}(I_{IN} = 4\text{ mA}) = 0.1\text{ V}$$

$$= 4\text{ mA}\times R3\left(1+\frac{R5}{R4\|R6}\right) - V_{REF}\frac{R5}{R4}$$

将公式7代入公式8，并求解R5/R4：

$$\frac{R5}{R4} = \frac{1}{V_{REF}}\left[4\text{ mA}\times R3\left(1+\frac{R5}{R4\|R6}\right) - 0.1\text{ V}\right] = 0.19 \quad (9)$$

现在，如果给定电阻R4、R5和R6三者之一的值，就可以根据公式7和公式9计算其他两个电阻的值。 例如，如果R5 = 1000 Ω，则R4 = 5,263 Ω，R6 = 125,310 Ω。

在实际电路中，为电阻R4和R6选择了最接近现有标准的电阻值。 所选值为R4 = 5.11kΩ，R6 = 124 kΩ。

如果仔细选择这些值，因使用替代标准值电阻导致的总误差可降至几个百分点以下。然而，应通过公式1来重新计算U1A运算放大器在4 mA和20 mA输入电流下的输出，以确保维持所需裕量。

这类电路的绝对精度主要取决于电阻，因此，需要进行增益和失调校准，以消除因标准值替代和电阻容差导致的误差。

电阻温度系数对总误差的影响

公式1表明，输出电压与以下四个电阻相关：R3、R4、R5和R6。TP1处的满量程输出电压对这四个电阻中每个阻值的微小变化敏感，其灵敏度通过仿真程序计算。电路的输入电流为20 mA。计算得到的各灵敏度为S_{R3} = 1.2、S_{R4} = 0.01、S_{R5} = 0.00、S_{R6} = 0.01。假设各温度系数以和方根(rss)方式组合，则在R3采用25 ppm/°C电阻且R4、R5和R6采用100 ppm/°C电阻时，总满量程漂移约为：

满量程漂移

= 100 ppm/°C$\sqrt{[(0.25\times S_{R3})^2 + S_{R4}{}^2 + S_{R5}{}^2 + S_{R6}{}^2)]}$

= 100 ppm/°C$\sqrt{[(0.25\times 1.2)^2 + 0.01^2 + 0.00^2 + 0.01^2)]}$

= 30 ppm/°C

30 ppm/°C的满量程漂移对应于0.003%FSR/°C。

有源元件温度系数对总误差的影响

AD8606运算放大器和AD7091R ADC的直流失调由校准程序消除。

ADC AD7091R内置基准电压源的失调漂移典型值为4.5 ppm/°C，最大值为25 ppm/°C。

AD8606运算放大器的失调漂移典型值为1 μV/°C，最大值为4.5 μV/°C。

U1A AD8606输入失调导致的误差以输入电压范围2.4 V − 0.48 V = 1.92 V为基准，因而为2.3 ppm/°C。U1B基准电压缓冲器导致的误差以2.5 V为基准，同样约为2 ppm/°C。

总漂移误差结如表1所概括。这些误差不包括AD7091R的±1 LSB积分非线性误差。

表 1. 温度漂移导致的误差

误差源	总误差
电阻(1%, 100 ppm/°C)	±0.0030 %FSR/°C
AD7091R ($\Delta V_{VREF}/\Delta T$ = 25 ppm/°C)	±0.0025 %FSR/°C
AD8606，U1A ($\Delta V_{OS}/\Delta T$ = 4.5 μV/°C)，2 ppm/°C，以1.92 V为基准	±0.0002 %FSR/°C
AD8606，U1B ($\Delta V_{OS}/\Delta T$ = 4.5 μV/°C)，2 ppm/°C，以2.5 V为基准	±0.0002 %FSR/°C
总FSR误差温度系数	±0.0059 %FSR/°C
ΔT = ±10°C时的总%FSR误差	±0.059 %FSR

两点校准前后的测试数据

为了执行两点校准，先向输入端施加4 mA的电流，并将ADC输出代码记为Code_1。然后，向输入端施加20 mA的电流，再将ADC输出代码记为Code_2。增益系数通过下式计算：

$$GF = \frac{16\ \text{mA}}{\text{Code_2} - \text{Code_1}}. \quad (10)$$

现在，可通过下式计算与任何输出代码Code_x对应的输入电流：

$$I_{IN} = 4\ \text{mA} + GF\,(\text{Code_x} - \text{Code_1}). \quad (11)$$

通过比较使用元件标称值计算得到的理想传递函数和未校准实际电路传递函数，可以得到校准前的误差。实测电路所用电阻的容差为±1%。测试结果不包括温度变化。

图3中所示为环境温度下校准前后的百分比误差(FSR)测试结果。如图所示，校准前的最大误差约为0.25% FSR。校准后，误差降至±0.02% FSR，大致相当于ADC的1 LSB误差。

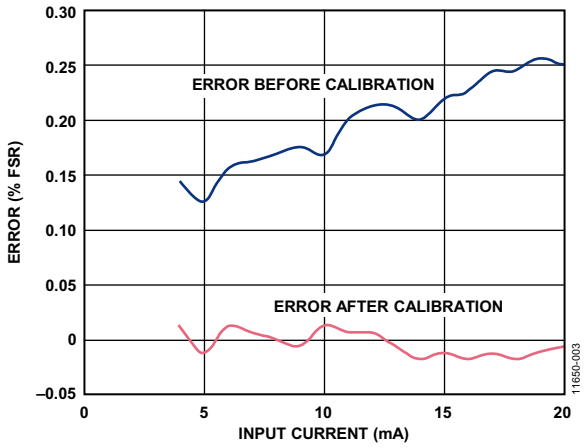


图3. 室温校准前后的电路测试误差

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。该系统的PCB采用简单的双层板堆叠而成，但采用4层板可以得到更好的EMS性能。有关布局和接地的信息，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。AD8606的电源应当用10 µF和0.1 µF电容去耦，以适当抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 µF电容应具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。电源走线必须尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。ADuM5401 *iso*Power集成式DC/DC转换器要求在输入和输出电源引脚上进行电源旁路。请注意，引脚1与引脚2以及引脚15和引脚16之间需要低ESR旁路电容，这些电容应尽可能靠近芯片焊盘。

为了抑制噪声并降低纹波，至少需要并联两个电容。针对V_{DD1}和V_{ISO}，推荐的电容值是0.1 µF和10 µF。较小的电容必须具有低ESR，建议使用陶瓷电容。低ESR电容末端到输入电源引脚的走线总长不得超过2 mm。如果旁路电容的走线长度超过2 mm，可能会破坏数据。考虑在引脚1与引脚8及引脚9与引脚16之间实现旁路，除非两个公共地引脚靠近封装连在一起。有关更多信息，请参见ADuM5401数据手册。

有关完整文档包，包括原理图、电路板布局和物料清单(BOM)，请参考：www.analog.com/CN0336-DesignSupport

高电压能力

这款PCB依据2500 V基本绝缘规范而设计。不建议进行2500 V以上的高电压测试。在高电压下使用该评估板时必须谨慎，而且不得依赖该PCB来实现安全功能，因为它未经过高电位测试(也称为高压测试或耐压绝缘测试)，也未通过安全认证。

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可在该配置中采用其他精密运算放大器和其他ADC，以将4 mA至20 mA输入转换成数字输出，用于本电路的各种其他应用中。

可依据“电路设计”部分的建议，针对4 mA至20 mA输入电流范围以外的电流重新计算图1所示电路。在这些情况下，当范围下限为零(0 mA至20 mA、0 mA至10 mA、0 mA至5 mA)时，转换不需要进行电平转换，输入电路可按如图4所示进行简化。

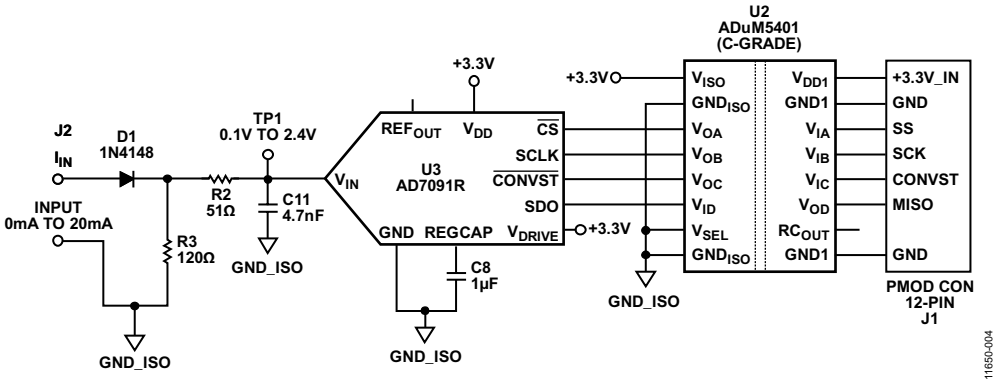


图4. 0 mA至-20 mA隔离式单电源模数转换(未显示所有连接和去耦)

AD7091与AD7091R类似，但没有基准电压输出，而且输入范围等于电源电压。AD7091可与2.5 V ADR391基准电压源配合使用。ADR391不需要缓冲，因此可在电路中使用一个AD8605。

ADR391是一款精密2.5 V带隙基准电压源，具有低功耗、高精度(温度漂移为9 ppm/°C)等特性，采用微型TSOT封装。

AD8608是AD8605的四通道版本，在需要额外的精密运算放大器时，可以替代AD8606。

AD8601、AD8602和AD8604分别为单通道、双通道和四通道轨到轨、输入和输出、单电源放大器，具有超低失调电压和宽信号带宽等特性，可以替代AD8605、AD8606和AD8608。

AD7457是一款12位、100 kSPS、低功耗SAR ADC，在不需要300 kSPS吞吐速率的情况下，可以与ADR391基准电压源相配合，用于代替AD7091R。

电路评估与测试

EVAL-CN0336-PMDZ板包含要评估的电路(如本笔记所述)，SDP评估板与CN0336评估软件配合使用，以捕获来自EVAL-CN0336-PMDZ电路板的数据。本电路采用EVAL-CN0336-PMDZ电路板、SDP-PMD-IB1Z和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。转接板SDP-PMD-IB1Z和SDP板EVAL-SDP-CB1Z采用120引脚对接连接器。转接板和EVAL-CN0336-PMDZ板采用12引脚Pmod对接连接器，可快速进行设置和评估电路性能。

设备要求

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7/8(64位或32位)PC
- EVAL-CN0336-PMDZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- SDP-PMD-IB1Z转接板
- CN0336评估软件
- 电流校准器(4 mA至20mA电流源)

开始使用

将CN0336评估软件光盘放进PC的光盘驱动器，加载评估软件。也可以从CN0336评估软件中下载最新版的评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开Readme文件。按照Readme文件中的说明安装和使用评估软件。

功能框图

图5所示为测试设置的功能框图。

设置

- 通过直流管式插孔将EVAL-CFTL-6V-PWRZ (+6 V直流电源)连接到SDP-PMD-IB1Z转接板。
- 通过120引脚Con A连接器将SDP-PMD-IB1Z(转接板)连接到EVAL-SDP-CB1Z SDP板。
- 通过USB电缆将EVAL-SDP-CB1Z (SDP板)连接到PC。
- 通过12引脚接头Pmod连接器将EVAL-CN0336-PMDZ评估板连接到SDP-PMD-IB1Z转接板。
- 通过端子板J2将4 mA至20 mA电流源(电流校准器)连接到EVAL-CN0336-PMDZ评估板。

测试

启动评估软件。如果“设备管理器”中出现“Analog Devices System Development Platform(ADI系统开发平台)”驱动器，软件便能与SDP板通信。一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0336-PMDZ板的串行数据。可将各种输入电流值对应的数据保存到电脑中。有关如何使用评估软件来捕捉数据的信息和详情，请参见CN0336软件用户指南。有关SDP板的信息和详情，请参见SDP用户指南。

EVAL-CN0336-PMDZ评估板照片如图6所示。

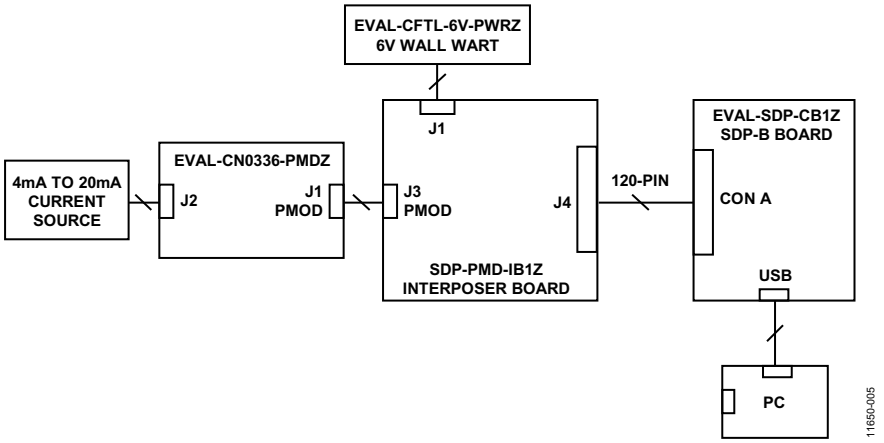


图5. 测试设置功能框图

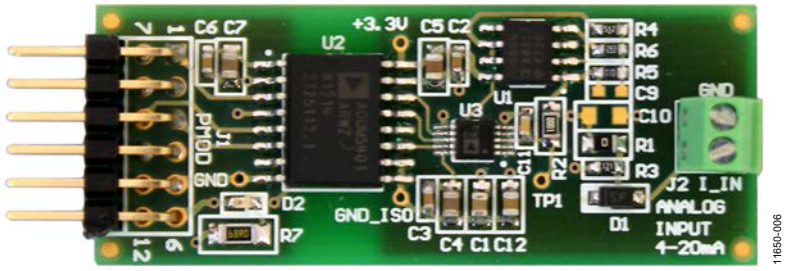


图 6. EVAL-CN0336-PMDZ板的照片

了解详情

CN0336 Design Support Package:
http://www.analog.com/CN0336-DesignSupport

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers*, Analog Devices, 2003

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Ghiorse, Rich. Application Note AN-825, *Power Supply Considerations in iCoupler® Isolation Products*, Analog Devices

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems."Analog Dialogue. Volume 40, December 2006.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices

Wayne, Scott. "*i*Coupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Apps, Analog Dialogue, Volume 39, Number 4, 2005.

数据手册和评估板

AD8606 Data Sheet

AD7091R Data Sheet

ADuM5401 Data Sheet

修订历史

2014年3月—修订版0至修订版A

更改电路功能与优势部分 1

2014年2月—修订版0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11650sc-0-3/14(A)

ANALOG DEVICES

参考电路 CN-0337

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0337.

连接/参考器件	
AD8608	精密、低噪声、CMOS、轨到轨输入/输出四通道运算放大器
AD7091R	1 MSPS、超低功耗、12位ADC
ADuM5401	集成DC/DC转换器的四通道2.5 kV隔离器

带三线式补偿的12位、300 kSPS、单电源、完全隔离式RTD温度测量系统

评估和设计支持

电路评估板

CN0337电路评估板(EVAL-CN0337-PMDZ)
SDP/PMD转接板(SDP-PMD-IB1Z)
系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是只采用了三个有源器件的完全隔离式12位、300 kSPS RTD温度测量系统。该系统可处理Pt100 RTD输出，集成创新电路，通过标准三线式连接实现引线补偿。该电路采用3.3 V单电源供电。室温校准后，在±10°C温度变化范围内的总误差不超过±0.24% FSR，是各种工业温度测量应用的理想之选。

对于精度、成本和尺寸极为关键的温度测量应用，该电路的小巧尺寸使得该组合成为业界领先的温度测量解决方案。数据和电源相互隔离，因而该电路具有出色的高电压耐受性，同时还能有效避免恶劣工业环境下常见的接地环路干扰问题。

这款实现三线式RTD引线补偿的创新电路，由保加利亚瓦尔纳技术大学电子工程和微电子系副教授Hristo Ivanov Gigov博士以及工程师和博士生Stanimir Krasimirov Stankov开发。

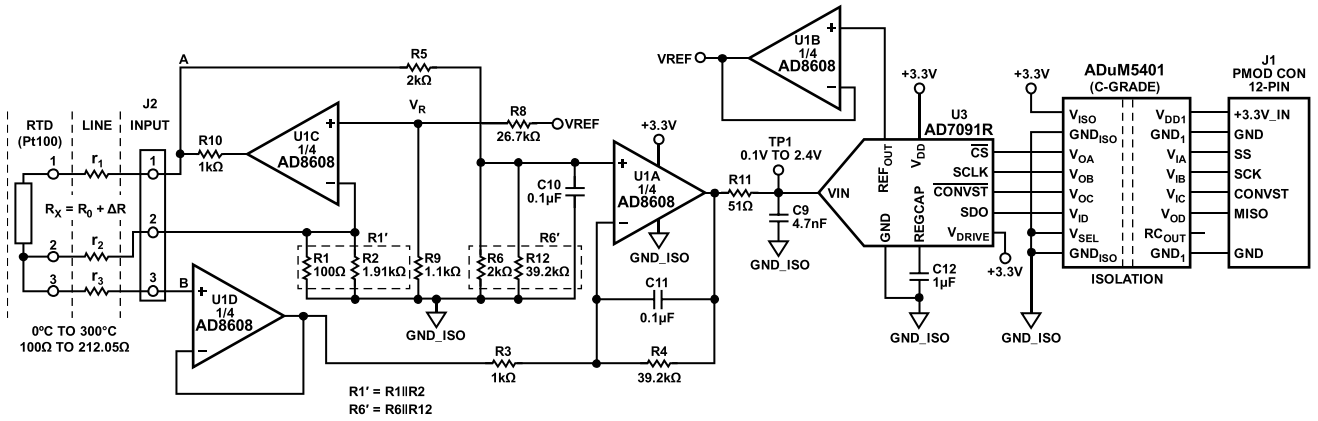


图1.带隔离的电阻偏差至数字转换，使用Pt100 RTD传感器
(未显示去耦和所有连接)

Rev. 0

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2014 Analog Devices, Inc. All rights reserved.

电路描述

该电路的输入级是一个RTD信号调理电路，采用补偿三线式连接RTD。该电路将RTD输入电阻范围(100 Ω至212.05 Ω，0°C至300°C温度范围)转换至兼容ADC输入范围(0 V至2.5 V)的电压电平。

RTD激励电流由运算放大器U1C，四通道AD8608的四分之一提供。100 mV基准电压V_R由2.5 V ADC基准电压驱动的R8/R9分频器产生，进而生成V_R/(R1||R2) RTD激励电流，数值约为1.05 mA。

当温度变化范围为0°C至300°C时，激励电流在RTD两端产生数值约为117.6 mV(105 mV至222.6 mV)的电压变化。U1A运算放大器将该电压变化放大19.6倍，产生2.3 V输出范围。电阻R2与电阻R1并联，对输出范围进行电平转换，以便U1A运算放大器输出0.1 V至2.4 V，从而匹配ADC的输入范围(0 V至2.5 V)，同时提供100 mV裕量以保持线性度性能。可以修改电阻值，以适应本电路笔记后面部分所述的其他常用温度范围。

该电路设计支持单电源供电。AD8608的最小额定输出电压为50 mV(2.7 V电源)和290 mV(5 V电源)，负载电流为10 mA，温度范围为−40°C至+125°C。在3.3 V电源、负载电流低于1 mA、温度范围更窄的情况下，保守估计最小输出电压为45 mV至60 mV。

考虑到器件的容差，最小输出电压(范围下限)设为100 mV，以提供安全裕量。输出范围的上限设为2.4 V，以便为ADC输入端的正摆幅提供100 mV的裕量。因此，运算放大器的标称输出电压范围为0.1 V至2.4 V。

运算放大器U1B用来缓冲AD7091R (U3) ADC的内部2.5 V基准电压。

本应用中选用四通道运算放大器AD8608的原因是该器件具有低失调电压(最大值75 μV)、低偏置电流(最大值1 pA)和低噪声(最大值12 nV/√Hz)等特性。在3.3 V电源下，功耗仅为18.5 mW。

U1D运算放大器提供三线式校正信号，可补偿引线电阻r_1和r_2产生的误差。从点A到TP1的增益为+19.6，从点B到TP1的增益为−39.2。点A处的电压含有正误差项，数值等于r_1和r_2上的压降。点B处的电压含有正误差项，数值等于r_2上的压降，可忽略r_3上的小数值压降。由于点B到TP1的增益为负且数值等于点A到TP1增益的两倍，因此r1和r2上的压降产生的误差抵消(假定$r_1 = r_2$)。

运算放大器的输出级后接一个单极点RC滤波器(R11/C9)，用于降低带外噪声。RC滤波器的截止频率设为664 kHz。在有低频工业噪声的情况下，额外的二阶滤波器(增加电容C10和C11)用于降低滤波器截止频率。此时，AD7091R将不会工作在最大吞吐速率下。为了提升转换速度，请勿填充C10和C11。

选择AD7091R12位1 MSPS SAR ADC是因为其在3.3 V (1.2 mW)下的功耗超低，仅为349 μA，显著低于当前市场上竞争对手的任何ADC。输入带宽为7.5 MHz，且高速串行接口兼容SPI。AD7091R还内置一个2.5 V的基准电压源，其典型漂移为±4.5 ppm/oC。AD7091R采用小型10引脚MSOP封装。

采用3.3V电源供电时，该电路的总功耗(不包括ADuM5401隔离器)约为20 mW。

电流隔离由四通道数字隔离器ADuM5401(C级)提供。除了隔离输出数据以外，ADuM5401还为该电路提供隔离+3.3 V电源。除非需要隔离，否则电路正常运行时并不需要ADuM5401。ADuM5401四通道2.5 kV隔离器集成DC/DC转换器，采用小型16引脚SOIC封装。ADuM5401在7 MHz时钟频率下的功耗约为140 mW。

AD7091R需要50 MHz的串行时钟(SCLK)，方能实现1 MSPS的采样速率。然而，ADuM5401(C级)隔离器的最大数据速率为25 Mbps，对应的最大串行时钟频率为12.5 MHz。另外，SPI端口要求，SCLK的后沿将输出数据驱动至处理器，因此，ADuM5401的总双向传播延迟(最大值120 ns)将时钟上限限制在1/120 ns = 8.3 MHz。

尽管AD7091R是一款12位ADC，但串行数据同样被格式化为16位字，以便与处理器串行端口要求相兼容。因此，采样周期TS包括AD7091R 650 ns的转换时间加上58 ns(数据手册要求的额外时间，t_1延迟 + t_{QUIET}延迟)，再加上用于SPI接口数据传输的16个时钟周期。

$$T_S = 650\ ns + 58\ ns + 16 \times 120\ ns = 2628\ ns$$

$$f_S = 1/T_S = 1/2628\ ns = 380\ kSPS$$

为了提供安全裕量，建议将SCLK和采样速率的最大值分别设为7 MHz和300 kSPS。数字SPI接口可以用12引脚且兼容Pmod的连接器(DigilentPmod规格)连接到微处理器评估板。

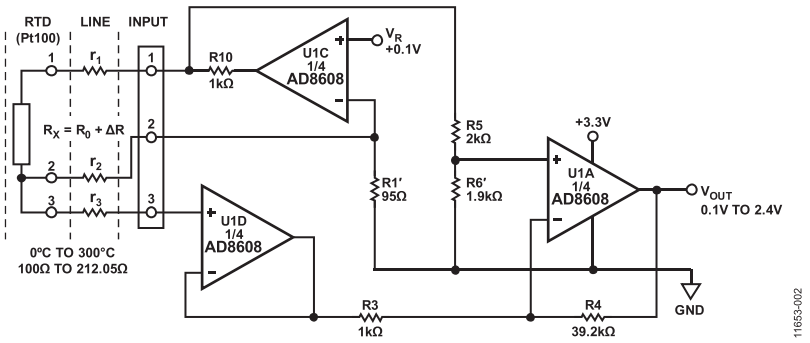


图2.采用三线式连接的RTD信号调理电路

电路设计

图2所示电路可将100 Ω至212.05 Ω的RTD电阻变化转换为0.1 V至2.4 V的输出电压变化，兼容ADC输入范围。此外，该电路还可消除与导线电阻r_1和r_2有关的误差。

图2中电路的传递函数可通过叠加原理得到：

$$V_{OUT} = \frac{V_R}{R1'}(r_1 + R_X + r_2 + R1')\frac{R6'}{R5+R6'}\left(1+\frac{R4}{R3}\right) - \frac{V_R}{R1'}(r_2 + R1')\frac{R4}{R3} \quad (1)$$

其中：

$R_X = R_0 + \Delta R$

$R1' = R1||R2 = R_0$, $R6' = R6||R12$

$r_1 = r_2$，忽略r_3上的压降。

扩展等式1，将包含r_1的项设为0，求解R6′：

$$R6' = R5\frac{R4/R3}{2+R4/R3} \quad (2)$$

满足等式2的条件便可消除引线电阻产生的误差，即$r_1 = r_2$(r_3未计算在内，因为它连接U1D的高阻抗输入)。

将等式2代入等式1，获得传递函数：

$$V_{OUT} = \frac{V_R}{2R_0}\times\frac{R4}{R3}\Delta R \quad (3)$$

等式3显示若满足等式2，则引脚线路电阻完全得到补偿。通过调节R4/R3的比例，可将增益设为所需的数值。

增益、输出失调、电阻值和容差的计算

若温度范围为0°C至300°C，则RTD Pt100电阻范围为100 Ω至212.05 Ω，且图2中电路的输入电阻变化ΔR为0 Ω至112.05 Ω。因此，由等式3得到的电路增益为：

$$Gain = \frac{V_R}{2R_0}\times\frac{R4}{R3} = \frac{V_{OUT}}{\Delta R} = \frac{2.4\text{ V} - 0.1\text{ V}}{112.05\ \Omega - 0\ \Omega} = 20.53\text{ mA} \quad (4)$$

假设经过传感器的电流为1 mA且R_0 = 100 Ω，则所需的基准电压V_R为：

$$V_R = 100\ \Omega \times 1\text{ mA} = 0.1\text{ V}.$$

从而由等式4可求解R4/R3：

$$\frac{R4}{R3} = 2\times\frac{100\ \Omega}{0.1\text{ V}}\times 20.53\text{ mA} = 41.06$$

选择R3 = 1 kΩ，则R4 = 41 kΩ。

选择电阻R5为2 kΩ标准值，则由等式2可算出电阻R6′：

$$R6' = R5\frac{R4/R3}{2+R4/R3} = 2\text{ k}\Omega\times\frac{41.06}{2+41.06} = 1.907\text{ k}\Omega$$

保证满足等式2的一种简便方法是使用下述关系：

R5 = 2R3，R6′ = R5||R4，如图1所示。

若满足此条件，则0°C时R1′ = R_0 = 100 Ω，且V_{OUT} = 0 V。

现在，必须将电路的输出失调设为0.1 V。使输出发生偏移的一种简单方法是让电阻R1′略为低于R_0。注意，这样会成比例影响增益。0.1 V输出失调约为2.3 V总范围的4.35%，因此比例R1′/R_0必须低于0.9565。若要保持高输出电平为2.4 V，则比例R4/R3可按比例校正。例如，R4 = 0.9565 × 41.06 × R3 = 39.27 kΩ。使用图1中的标准电阻值，则电路能够提供所需增益和输出失调的良好近似值。通过将电阻R2 = 1.91 kΩ与电阻R1 = 100 Ω并联连接，可形成R1′。

对于任何其他温度范围，或任何其他温度传感器而言(比如Pt200、Pt500、Pt1000、Pt2000)，电阻值必须如下所示重新计算：

1. 选择R3值(例如1 kΩ)，然后使R5 = R6 = 2R3。
2. 选择经过传感器的激励电流I_R，然后计算$V_R = I_R \times R_X_low$
   其中，R_X_low = 范围内最低温度时的RTD电阻。
3. 选择R9数值(例如R9 = 1 kΩ)，然后计算R8：
   $$R8 = \frac{V_{REF} - V_R}{V_R} \times R9$$
   其中，V_{REF} = 2.5 V = ADC基准电压。
4. 计算A = 0.0435 × (R_X_high – R_X_low)
   其中，
   A = 用来完成计算过程所需的临时常数。
   R_X_high = 范围内最高温度时的RTD电阻。
5. 计算$R_0 = R_X_low - A$。
6. 计算$R_0 = R1 \times R2/(R1 + R2)$，然后选择R1和R2值。建议选择标准R1值，使其等于R_X_low，然后计算R2。
7. 计算
   $$B = \frac{0.2R_0}{V_R \times A}$$
   其中，B= 用来完成计算过程所需的临时常数。
8. 计算$R4 = B \times R3$，确保R12 = R4。

精度分析

等式1表示所有电阻都会对总误差产生影响。如果仔细选择这些值，因使用替代标准值电阻导致的总误差可降至几个百分点以下。然而，应通过等式1来重新计算U1A运算放大器在100 Ω和212.05 Ω输入下的输出，以确保维持所需裕量。在实际电路中，选择最接近现有标准的电阻值。电阻Rl、R2、R8和R9为0.1%、25 ppm/°C。电路中的其他电阻为1%、100 ppm/°C： R3、R4、R5、R6和R12。

这类电路的绝对精度主要取决于电阻，因此，需要进行增益和失调校准，以消除因替代标准值电阻和电阻容差导致的误差。

电阻温度系数对总误差的影响

公式1表明，输出电压与以下九个电阻相关：R1、R2、R3、R4、R5、R6、R8、R9和R12。

TP1处的满量程输出电压对这九个电阻中每个阻值的微小变化敏感，其灵敏度通过仿真程序计算。电路的输入RTD电阻为212 Ω。计算得到的各灵敏度为S_{R1} = 1.83、S_{R2} = 0.09、S_{R3} = 0.94、S_{R4} = 0.94、S_{R5} = 1.35、S_{R6} = 1.28、S_{R8} = 0.97、S_{R9} = 0.96和S_{R12} = 0.07。假设各温度系数以和方根(rss)方式组合，则25 ppm/°C电阻R1、R2、R8、R9以及100 ppm/°C电阻R3、R4、R5、R6、R12的总满量程漂移约为：

满量程漂移
= 25 ppm/°C$\sqrt{[(S_{R1})^2 + (S_{R2})^2 + (4S_{R3})^2 + (4S_{R4})^2 + (4S_{R5})^2 + (4S_{R6})^2 + (S_{R8})^2 + (S_{R9})^2 + (4S_{R12})^2)]}$
= 25 ppm/°C$\sqrt{(1.83^2 + 0.09^2 + 3.76^2 + 3.76^2 + 5.4^2 + 5.12^2 + 0.97^2 + 0.96^2 + 0.28^2)}$
= 236 ppm/°C

236 ppm/°C的满量程漂移对应于0.024% FSR/°C。若温度发生±10°C变化，则误差为±0.24% FSR。

若全部九个电阻均采用25 ppm/°C电阻，则可降低满量程漂移至大约80 ppm/°C(或者0.008% FSR/°C)。

完成校准过程后，电阻容差导致的误差、AD8608运算放大器(75 μV)以及ADC AD7091R产生的失调均被消除。依然有必要计算并验证运算放大器输出在所需的范围内。

有源元件温度系数对总误差的影响

AD8608运算放大器(75 μV)和AD7091R ADC的直流失调由校准程序消除。

ADC AD7091R内置基准电压源的失调漂移典型值为4.5 ppm/°C，最大值为25 ppm/°C。

AD8608运算放大器的失调漂移典型值为1 μV/°C，最大值为4.5 μV/°C。

请注意，如果采用50 ppm/°C或100 ppm/°C电阻，则总漂移的最大来源是电阻漂移，有源元件产生的漂移可忽略。

引脚线路电阻补偿

图1中的电路可针对引脚线路电阻(r_1、r_2和r_3)进行完全补偿。然而，若等式3有任何失配，则引脚线路r_1和r_2会对测量产生误差。第三个引脚线路r_3不会对电路产生影响，因为它与U1D的高阻抗输入相连。

电路的线性度不受引脚线路r_1和r_2的影响，哪怕等式3有失配。

RTD线性化

图1中的电路就RTD的电阻变化而言是线性的。然而，RTD传递函数(电阻与温度的关系)是非线性的。因此，需要进行线性化，以消除RTD的非线性误差。对于涉及到微控制器的系统而言，通常采用软件来完成线性化。AN-709应用笔记讨论了有关Pt100 RTD传感器的部分线性化技术。CN0337评估软件中采用了同样的技术来消除Pt100传感器的非线性误差。

两点校准前后的测试数据

为了执行两点校准，先向输入端施加100 Ω的精密电阻，并将ADC输出代码记为Code_1。然后，向输入端施加212.05 Ω精密电阻，再将ADC输出代码记为Code_2。增益系数通过下式计算：

$$GF = \frac{212.05\,\Omega - 100\,\Omega}{\text{Code_2} - \text{Code_1}}.$$

现在，可通过下式计算与任何输出代码Code_x对应的RTD电阻：

$$R_X = 100\,\Omega + GF\,(\text{Code_x} - \text{Code_1}).$$

通过比较使用元件标称值计算得到的理想传递函数和未校准实际电路传递函数，可以得到校准前的误差。测试电路采用±1%、±100 ppm/°C电阻构建(R1、R2、R8和R9除外，它们是±0.1%、±25 ppm/°C电阻)。测试在室内环境温度下采用印刷电路板(PCB)完成。

图3所示为温度不发生变化的情况下部分测试板校准前后的测试结果。如图所示，校准前的最大误差约为0.27% FSR。校准后，误差降至±0.037% FSR，大致相当于ADC的1.5 LSB误差。

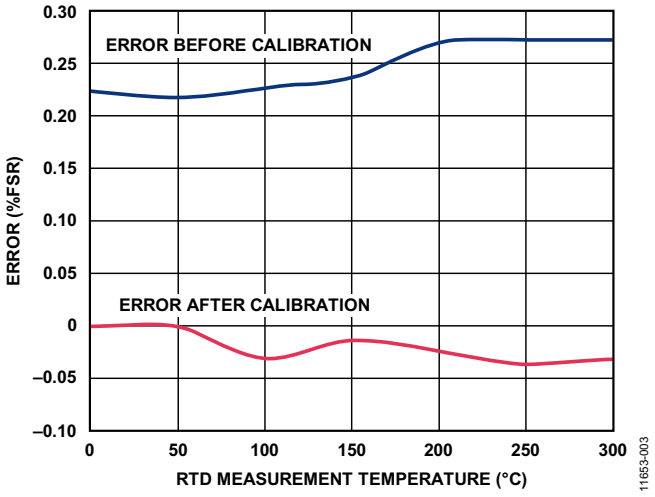


图3.室温校准前后的电路测试误差

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。该系统的PCB采用简单的双层板堆叠而成，但采用4层板可以得到更好的EMS性能。有关布局和接地的详细论述，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。AD8608的电源应当用10 µF和0.1 µF电容去耦，以适当抑制噪声并减小纹波。这些电容应尽可能靠近相应器件，0.1 µF电容应具有低ESR值。对于所有高频去耦，建议使用陶瓷电容。电源走线必须尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。ADuM5401 *iso*Power集成式DC/DC转换器要求在输入和输出电源引脚上进行电源旁路。请注意，引脚1与引脚2以及引脚15和引脚16之间需要低ESR旁路电容，这些电容应尽可能靠近芯片焊盘。为了抑制噪声并降低纹波，至少需要并联两个电容。针对V_{DD1}和V_{ISO}，推荐的电容值是0.1 µF和10 µF。较小的电容必须具有低ESR，建议使用陶瓷电容。低ESR电容末端到输入电源引脚的走线总长不得超过2 mm。如果旁路电容的走线长度超过2 mm，可能会破坏数据。考虑在引脚1与引脚8及引脚9与引脚16之间实现旁路，除非两个公共地引脚靠近封装连在一起。更多信息请参考ADuM5401数据手册。

有关完整文档包，包括原理图、电路板布局和物料清单(BOM)，请参考：www.analog.com/CN0337-DesignSupport

高电压能力

这款PCB依据2500 V基本绝缘规范而设计。不建议进行2500 V以上的高电压测试。在高电压下使用该评估板时必须谨慎，而且不得依赖该PCB来实现安全功能，因为它未经过高电位测试(也称为高压测试或耐压绝缘测试)，也未通过安全认证。

常见变化

经验证，采用图中所示的元件值，该电路能够稳定地工作，并具有良好的精度。可在该配置中采用其他精密运算放大器和其他ADC，以将电阻偏差输入范围转换成数字输出，用于本电路的各种其他应用中。

可依据“电路设计”部分的建议，针对0°C至300oC范围以外的输入温度重新设计图1中的电路。表1显示使用Pt100 RTD传感器时，部分标准温度范围的计算结果。

表1.常见温度范围的电阻值[1]

温度范围	R1	R2	R4, R12
–50°C至50°C	79.4 Ω	7.82 kΩ	93.1 kΩ
0°C至50°C	100 Ω	11.7 kΩ	237 kΩ
0°C至100°C	100 Ω	5.83 kΩ	118 kΩ
0°C至200°C	100 Ω	2.91kΩ	59 kΩ
0°C至300°C	100 Ω	1.91 kΩ	39.2 kΩ
0°C至400°C	100 Ω	1.45 kΩ	29.4 kΩ
0°C至500°C	100 Ω	1.17 kΩ	23.7 kΩ
0°C至600°C	100 Ω	976 Ω	19.6 kΩ
0°C至700°C	100 Ω	837 Ω	16.9 kΩ
0°C至800°C	100 Ω	723 Ω	14.7 kΩ

[1] 其他电阻值如图1所示(R5 = R6 = 2 kΩ，R3 = 1 kΩ，R8 = 26.7 kΩ，R9 = 1.1 kΩ)

AD7091与AD7091R类似，但没有基准电压输出，而且输入范围等于电源电压。AD7091可与2.5 V ADR391基准电压源配合使用。ADR391不需要缓冲。

ADR391是一款精密2.5 V带隙基准电压源，具有低功耗、高精度(温度漂移为9 ppm/°C)等特性，采用微型TSOT封装。

AD8605和AD8606分别是四通道AD8608的单通道和双通道版本，可按不同配置的需要代替AD8608使用。

AD8601、AD8602和AD8604分别为单通道、双通道和四通道轨到轨、输入和输出、单电源放大器，具有超低失调电压和宽信号带宽等特性，可以替代AD8605、AD8606和AD8608。

AD7457是一款12位、100 kSPS、低功耗SAR ADC，在不需要300 kSPS吞吐速率的情况下，可以与ADR391基准电压源相配合，用于代替AD7091R。

电路评估与测试

本电路采用EVAL-CN0337-PMDZ电路板、SDP-PMD-IB1Z和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。转接板SDP-PMD-IB1Z和SDP板EVAL-SDP-CB1Z采用120引脚对接连接器。转接板EVAL-CN0337-PMDZ板采用12引脚Pmod对接连接器，可快速进行设置和评估电路性能。EVAL-CN0337-PMDZ板包含待评估电路，如本笔记所述。SDP评估板与CN0337评估软件一起使用，可从EVAL-CN0337-PMDZ电路板获取数据。

设备要求

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7/8(64位或32位)PC
- EVAL-CN0337-PMDZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- SDP-PMD-IB1Z转接板
- CN0337评估软件
- 十倍频程精密电阻箱或Pt100传感器(若无电阻箱，可执行校准过程)

开始使用

将CN0337评估软件光盘放进PC的光盘驱动器，加载评估软件。也可以从CN0337评估软件中下载最新版的评估软件。打开“My Computer”，找到包含评估软件光盘的驱动器，打开setup.exe文件。按照屏幕提示完成安装。建议将所有软件安装在默认位置。

功能框图

图4显示测试设置的功能框图。

设置

1. 通过直流管式插孔将EVAL-CFTL-6V-PWRZ(+6 V直流电源)连接到SDP-PMD-IB1Z转接板。
2. 通过120引脚连接器A将SDP-PMD-IB1Z(转接板)连接到EVAL-SDP-CB1Z(SDP板)。
3. 通过USB电缆将EVAL-SDP-CB1Z(SDP板)连接到PC。
4. 通过12引脚接头Pmod连接器将EVAL-CN0337-PMDZ评估板连接到SDP-PMD-IB1Z转接板。
5. 通过端子板J2将十倍频程电阻箱(Pt100传感器)连接到EVAL-CN0337-PMDZ评估板。

测试

启动评估软件。如果“设备管理器”中出现“Analog Devices System Development Platform(ADI系统开发平台)”驱动器，软件便能与SDP板通信。一旦USB通信建立，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0337- PMDZ板的串行数据。可将输入温度值(电阻值)等各种数据保存到电脑中。有关如何使用评估软件来捕捉数据的详细信息，请参阅CN0337软件用户指南。

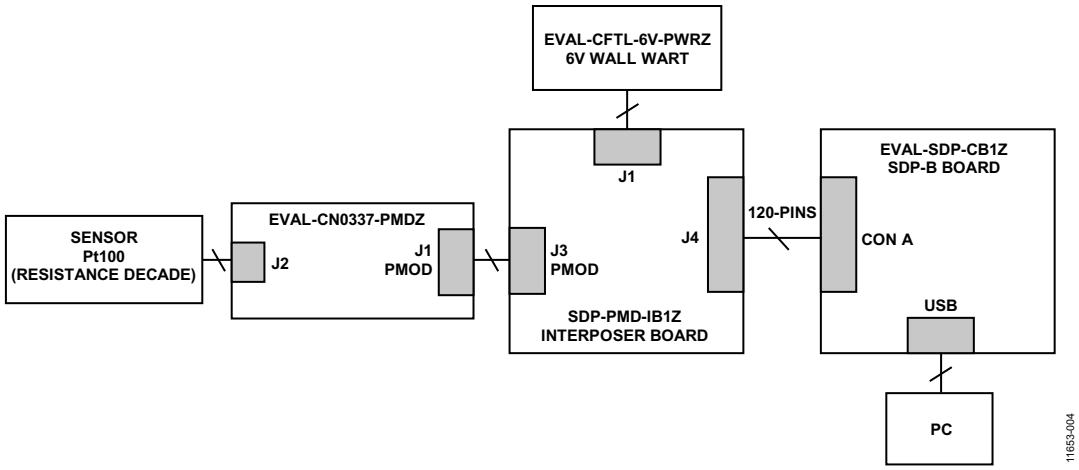


图4.测试设置功能框图

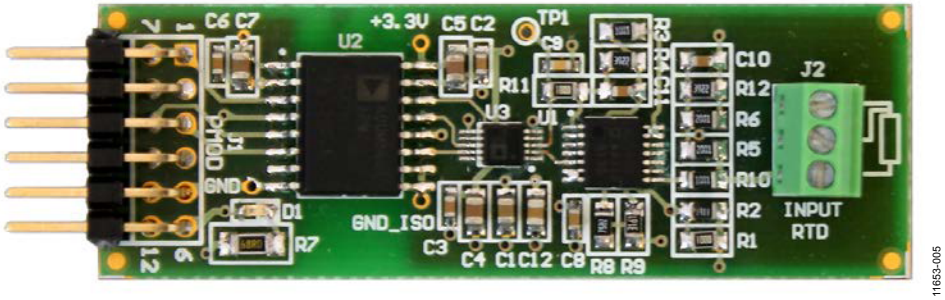


图5.EVAL-CN0337-PMDZ评估板照片

了解详情

CN0337 Design Support Package:
http://www.analog.com/CN0337-DesignSupport

AN-709 Application Note, RTD Interfacing and Linearization Using an ADuC8xx MicroConverter. Analog Devices.

Chen, Baoxing, John Wynne, and Ronn Kliger. *High Speed Digital Isolators Using Microscale On-Chip Transformers*, Analog Devices, 2003

Chen, Baoxing. *iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers*, Analog Devices, 2006

Ghiorse, Rich. Application Note AN-825, *Power Supply Considerations in iCoupler® Isolation Products*, Analog Devices.

Krakauer, David. "Digital Isolation Offers Compact, Low-Cost Solutions to Challenging Design Problems."Analog Dialogue. Volume 40, December 2006.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND,"* Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices

Wayne, Scott. "*i*Coupler® Digital Isolators Protect RS-232, RS-485, and CAN Buses in Industrial, Instrumentation, and Computer Apps, Analog Dialogue, Volume 39, Number 4, 2005.

数据手册和评估板

AD8608 Data Sheet

AD7091R Data Sheet

ADuM5401 Data Sheet

修订历史

2014年3月—修订版0：初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11653sc-0-3/14(0)

ANALOG DEVICES

参考电路 CN-0340

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0340.

连接/参考器件	
AD8368	800 MHz线性dB VGA，内置AGC检波器
ADL5902	50 MHz至9 GHz、65 dB TruPwr检波器

检波范围为95 dB的真RMS RF检波器

评估和设计支持

电路评估板

AD8368客户评估板(AD8368-EVALZ)

ADL5902客户评估板(ADL5902-EVALZ)

EPCOS B5070 SAW滤波器评估板或等效产品

设计和集成文件

原理图、布局文件、物料清单

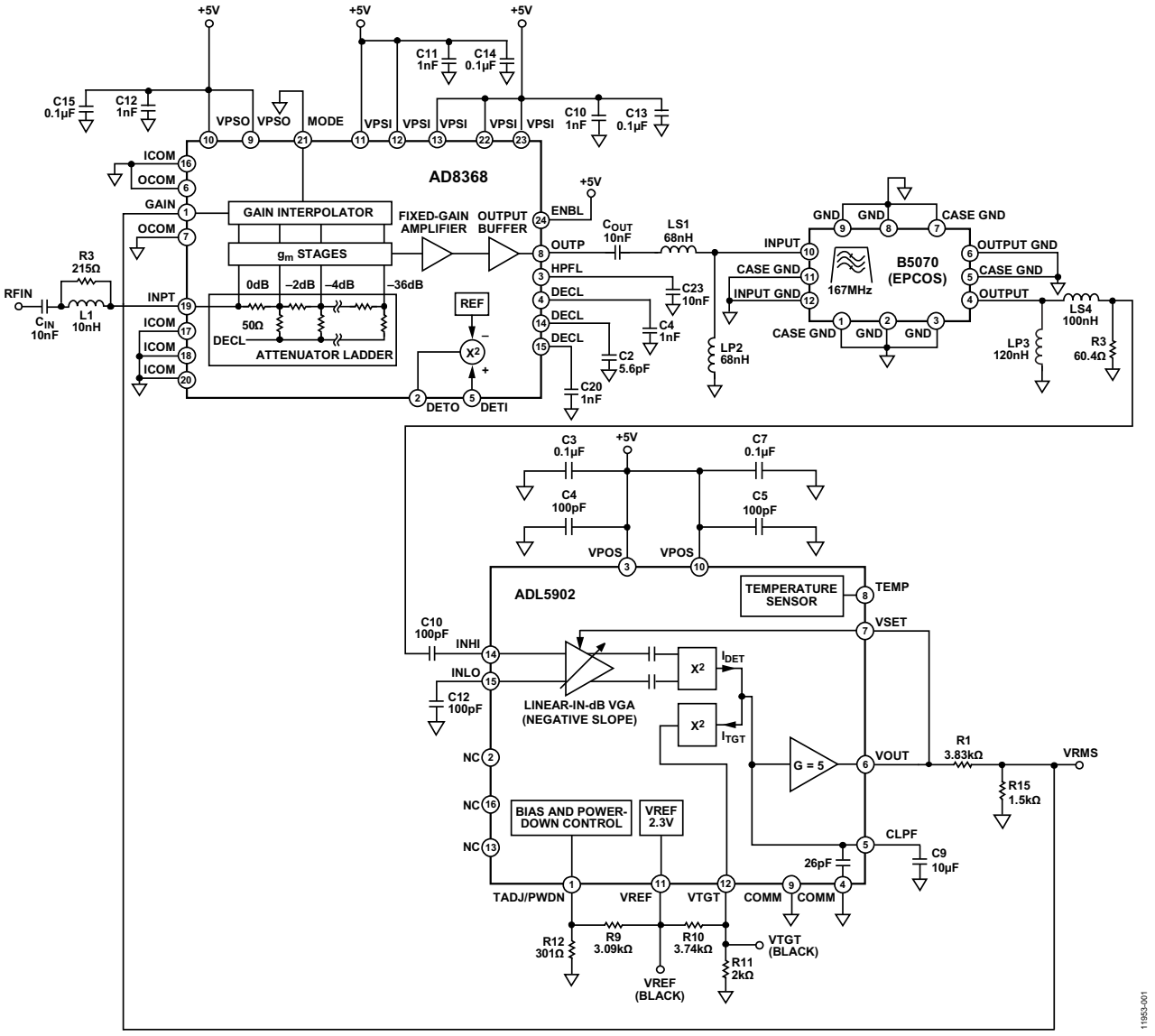


图1. 95 dB RMS响应RF检波器

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 **www.analog.com**
Fax: 781.461.3113

©2013 Analog Devices, Inc. All rights reserved.

电路功能与优势

图1所示电路是一个真RMS响应功率检波器，采用可变增益放大器(VGA)和RMS响应功率检波器提供数值大约为95 dB的极宽检波范围。RMS检波器在很多应用中都十分有用，比如要求对信号功率进行精确测量的接收器和发射器。由于本电路测量RMS功率，因此适合用于具有不同波峰因素的系统中。这类系统的示例有：GSM/EDGE、CDMA、WCDMA、TD-SCDMA和LTE无线基站，以及任何使用QAM调制的系统。

ADL5902 RMS检波器的检测范围为65 dB，通过加入线性dB AD8368 VGA可扩展至95 dB。ADL5902 TADJ功能用于提供整个电路的温度稳定性。在VGA之间放置SAW滤波器，减少噪声的同时增加灵敏度。这样还会缩小电路的频率范围以及SAW滤波器的通带范围。

电路描述

ADL5902线性dB真RMS响应RF检波器的65 dB范围可通过独立的可变增益放大器(VGA)扩展。VGA的增益控制输入直接从ADL5902 VOUT引脚获取。它可根据VGA增益控制范围扩展动态范围(实际应用中，获得的范围扩展略小)。若VGA还提供线性dB(指数)增益控制功能，那么总测量范围将保持线性缩放，单位为dB。VGA增益必须随其增益偏置的增加而下降，下降方式与ADL5902相同。AD8368可以满足所有这些条件。图1显示电路原理图。

ADL5902 RMS计算电路使用VGA分级架构。内部线性dB VGA具有负增益控制斜率，驱动窄范围RMS检波器的输入。该检波器的输出电平通过电流平衡架构与第二个设定点检波器输出进行比较；一个检波器提供电流，而另一个检波器吸取电流。如果两个检波器的输出电平不相等，那么残余电流将对电容进行充电或放电；电容值等于内部26 pF电容与ADL5902引脚6 (CLPF)上的外部电容的并联组合。该配置会使VOUT值上升或下降。由于VOUT直接连接ADL5902 VGA的增益控制输入，这样会使VGA增益上升或下降，直到两个检波器的输出电平相等。此时，VOUT和VGA增益完成建立。由于ADL5902 VGA具有线性dB传递函数，VOUT输出电压与输入信号RMS值的对数成正比。

ADL5902的检测范围主要由其内部VGA的增益控制范围确定。因为输入信号随范围增加而下降，故VGA控制电压亦下降，直到VGA到达最大增益。对于上升中的大输入信号，VGA增益控制电压亦上升(从而VGA增益下降)，直到达到最小增益。

在信号路径上增加额外的可变增益可扩展电路的检测范围。此时，VOUT反馈信号同时驱动ADL5902和AD8368的VGA增益控制输入。AD8368 MODE引脚必须连接低电平，使增益控制斜率为负。由于AD8368 VGA提供增益和衰减(GMAX = 22 dB，GMIN = −12 dB)，因此可同时扩展ADL5902标称测量范围的上限和下限。但是，若要实现最优化的范围扩展，则驱动AD8368增益控制引脚的电压必须正确调整。

虽然ADL5902 RMS检波器的标称输出电压范围为0 V至3.5 V，但AD8368 VGA需要0 V至1 V控制电压范围才能完全实现其34 dB增益控制范围。因此，VOUT反馈电压必须向下缩放3.5倍。使用电阻分压器(图1中的R1和R15)即可轻松实现。

图2显示当输入功率以167 MHz扫描时得到的传递函数。采用4点校准法可获得最佳线性度，校准点为：+15 dBm、−15 dBm、−55 dB和−70 dBm。也可采用2点校准法，但在输入功率范围内线性度会有所下降。

注意，本电路中未使用AD8368板载RF检波器和自动电平控制(ALC)功能。因此，AD8368上的DETI和DETO引脚可保持开路状态。

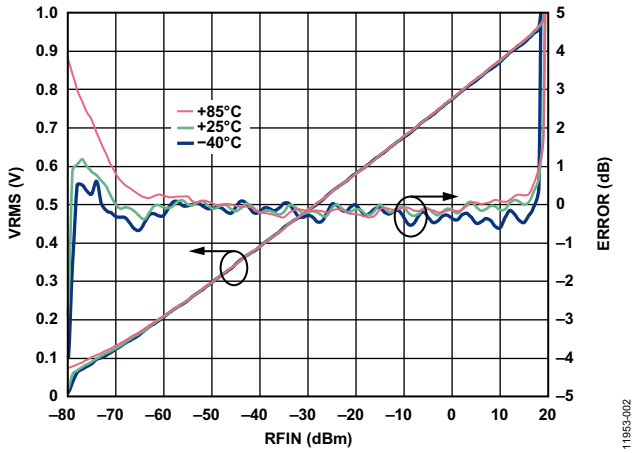


图2. 95 dB RMS响应RF检波器传递函数
(167 MHz下测量)

RF输入功率灵敏度

为了获得图2中的出色灵敏度，必须在VGA和检波器之间放置一个窄带滤波器，如图1所示。若没有滤波器，AD8368的宽带输出噪声将会覆盖ADL5902的低端灵敏度特性。图3显示使用ADIsimRF进行AD8368输出噪声计算的屏幕截图。存在最小输入信号时，AD8368 VGA增益最大。若3 dB带宽为800 MHz并假设一阶滚降，则使用1272 MHz等效噪声带宽(即800 MHz乘以1.57)计算VGA的输出噪声功率。这样可以得到输出噪声功率水平为大约−51 dBm，即大致等于ADL5902的标称输入灵敏度以上10 dB。因此，为了达到最大低端灵敏度，一定程度的滤波是必要的。

图4显示电路中加入中心频率为167 MHz的EPCOS B5070 SAW滤波器后，进行相同的噪声计算。在该计算中，分析带宽降至与SAW滤波器带宽相同(18 MHz)。

由于噪声带宽大幅缩小，并且滤波器插入损耗为7.3 dB，VGA/SAW组合的集成输出噪声大幅下降至−77 dBm，远低于ADL5902 RMS检波器的输入灵敏度。这样可确保VGA增益最大时，电路性能不会受限于噪声。

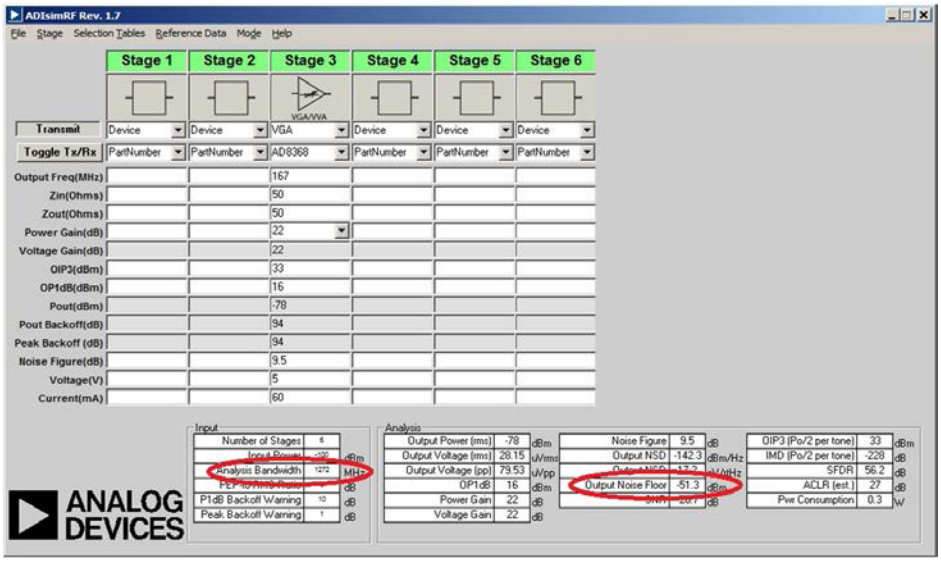


图3. 使用ADIsimRF计算AD8368 VGA输出噪声(增益为最大值)

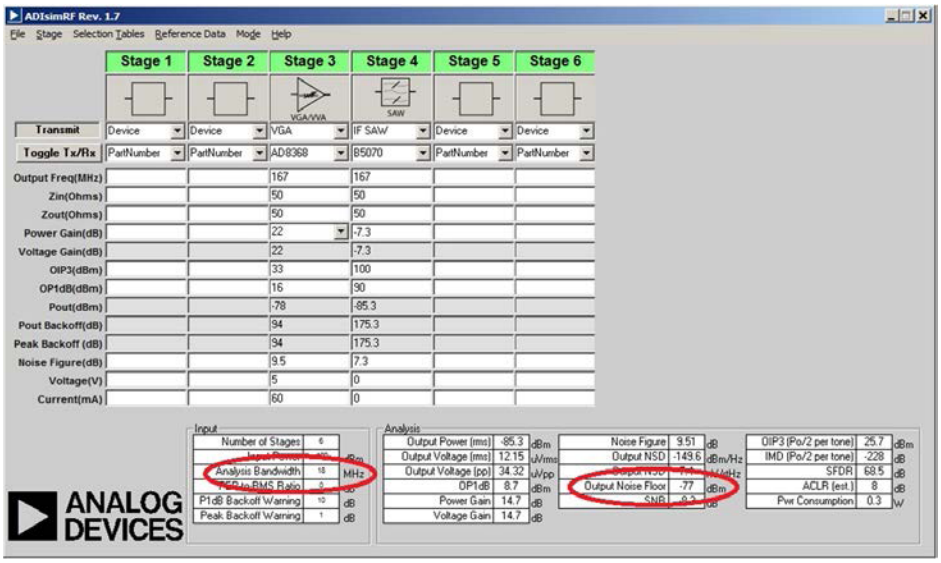


图4. 使用ADIsimRF计算AD8368 VGA输出噪声(使用带宽为18 MHz的167 MHz SAW滤波器)

温度稳定性

ADL5902具有温度补偿功能。设置TADJ引脚(引脚1)上的电压可优化特定工作频率下的检波器截距温度稳定性。在图1所示的范围扩展电路中，VGA增益的任何温度变化都会使电路的整体漂移逐dB下降(例如，VGA增益温度的1 dB漂移将使整体温度稳定性下降1 dB)。对于AD8368 VGA，AD8368数据手册中的图5显示增益随温度的变化而发生大约±0.7 dB的漂移。应注意VGA传递函数的截点发生了漂移(也就是说，所有增益的增益漂移误差不变)。因此，检波器和VGA具有相似的温度漂移特性。通过调节ADL5902 TADJ引脚上的电压，则检波器和VGA的组合温度漂移可得到补偿。对于167 MHz工作频率而言，可通过实验确定0.2 V的TADJ电压能够提供图2中所达到的最佳温度补偿。

常见变化

可以修改电路，以便适用于不同的中心频率、带宽和滤波器插入损失。如前所述，使用B5070滤波器，则当AD8368 VGA增益最大时，ADL5902的输入噪声为−77 dBm。增加滤波器带宽将增加噪声水平。理想情况下，VGA输出噪声水平应保持在检波器的输入灵敏度水平以下(约为−60 dBm)。

滤波器的中心频率也可增大或减小。中心频率的增大将最终受限于AD8368 VGA线性度的下降和增益控制范围的缩小，而该VGA的3 dB中心频率为800 MHz。也可选择中心频率较低的SAW滤波器，但低频工作性能受限于ADL5902，而该器件的工作频率低至50 MHz。此频率限制由ADL5902的内部交流耦合所驱动。

可使用分立式LC滤波器，作为SAW滤波器的替代器件。应当考虑滤波器的带宽和插入损失。

该电路也可不使用滤波器。然而，如前所述，不使用滤波器将极大地限制低端灵敏度。图5显示不使用滤波器的情况下，输出电压与输入功率的关系曲线。图中，低输入功率水平下的输出电压和误差曲线中较长的非线性弧形部分表示下降的输入信号被VGA噪声所覆盖。

AD8368 VGA输入匹配网络(L1，R3)非窄带匹配电路。因此，假如选择的工作频率并非167 MHz，那么它应当保持在该范围之内。

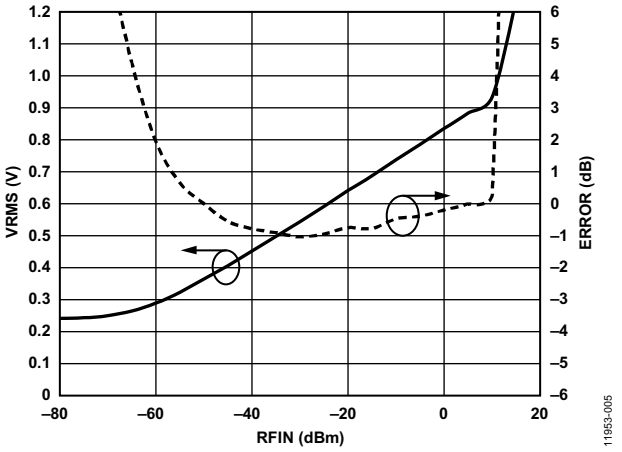


图5. 移除SAW滤波器后的电路传递函数

也可使用ADL5906线性dB RMS检波器作为ADL5902的替代器件。但是，该器件的温度补偿功能将补偿检波器斜率的温度漂移(ADL5902 TADJ功能补偿截点漂移)。由于AD8368 VGA的温度漂移主要基于截点，ADL5906温度补偿功能不会降低VGA对整个温度漂移的贡献。

本电路的工作频率范围可通过宽带前端混频器和频率捷变PLL频率合成器扩展。此时，待测频率向下混频至SAW滤波器的中心频率。这类电路的工作频率将仅受限于混频器和PLL频率合成器的频率范围。

电路笔记CN-0178描述了ADL5902的输出端如何与12位精密ADC AD7466实现接口。

有关CN-0340的完整原理图、布局文件和物料清单可参考CN-0340设计支持包：www.analog.com/CN0340-DesignSupport。

电路评估与测试

使用标准评估板并对跳线稍作修改与调整，即可轻松搭建该电路。ADI提供配置齐全的AD8368和ADL5902评估板(ADL5902-EVALZ、AD8368-EVALZ)。EPCOS提供配置齐全的B5070　SAW滤波器。此板集成所需的4个匹配元件：LS1、LP2、LS3、LP4，如图1所示。测试配置的功能框图如图6所示。

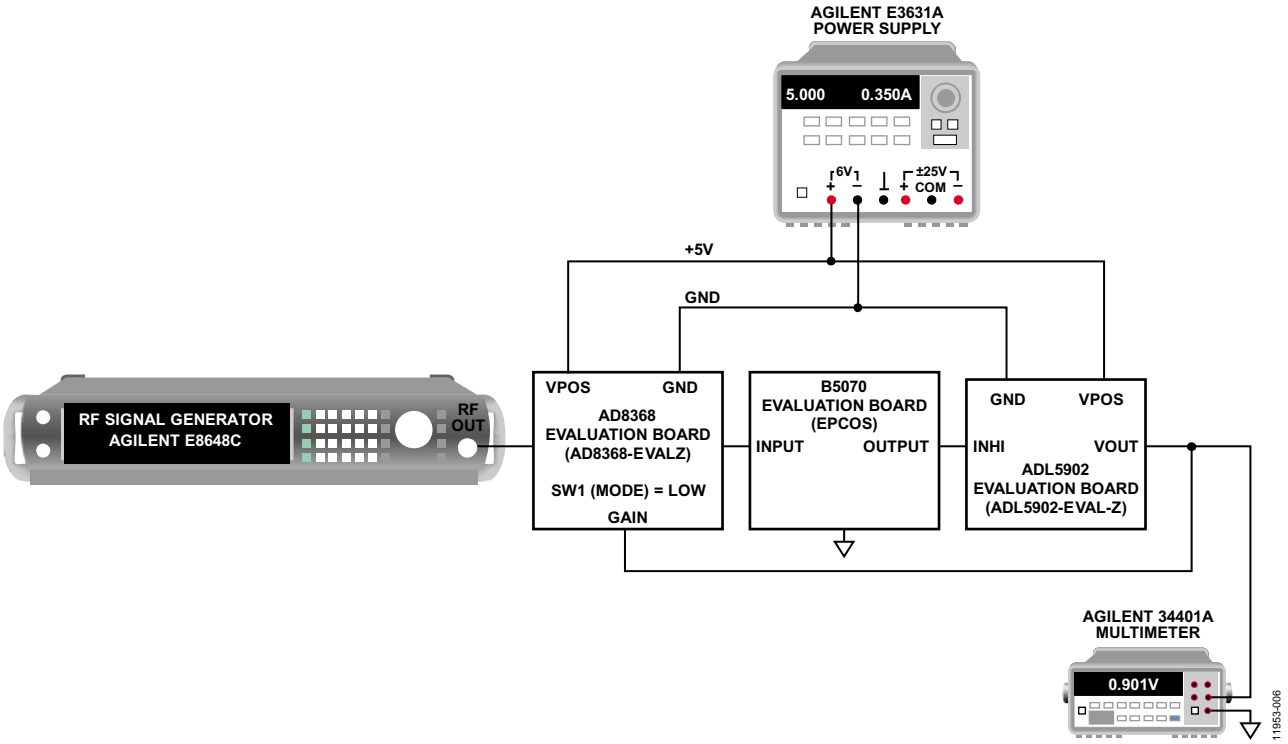


图6. 测量设置

设备要求

如需执行本电路笔记所述之测量步骤，则需使用下列设备(或等效设备)：

- AD8368评估板(AD8368-EVALZ)
- ADL5902评估板(ADL5902-EVALZ，如下所示进行修改)
- 评估板上的SAW滤波器(EPCOS B5070，167 MHz或等效器件)
- RF信号发生器：Agilent 8648C、Rohde & Schwarz SMT03或SMIQ
- 5 V、400 mA电源： Agilent E3631A
- 万用表： Agilent 34,401A

设置与测试

由于全部三块评估板均提供50 Ω接口，因此它们可通过桶形SMA连接器直接连接。ADL5902检波器输出端返回至AD8368 VGA增益控制输入端的连接可方便地通过SMA电缆或芯片引脚实现，因为它是一个低速信号。缩小ADL5902检波器输出电压所需的电阻分压器可通过在ADL5902评估板的R1 (3.83 kΩ)和R15 (1.5 kΩ)焊盘上表贴安装电阻实现。在167 MHz时，优化电路温度稳定性的TADJ电压可通过R9/R12电阻分压器设置，该分压器以2.3 V片上基准电压源作为输入。若要将TADJ电压设为推荐的0.2 V电平，可将R9改为3.09 kΩ(R12保持现有值，即301 Ω)。

用来评估电路的主要测量设备是：工作频率为167 MHz的RF信号发生器(例如：Agilent 8648C、Rohde & Schwarz SMT03、SMIQ或等效设备)、5 V电源(Agilent E3631A或等效设备)以及数字电压表(例如：Agilent 34401A或等效设备)。

对于精密RF检波器功率扫描而言，通常建议使用RF功率计测量检波器的源功率(例如：来自信号发生器的信号分为一半输入检波器，另一半输入RF功率计)。但是，在这种情况下，使用RF功率计覆盖95 dB检测范围非常困难。因此，使用信号发生器的输出功率显示作为源功率读数。建议选择已知具有精确输出功率水平显示的RF信号发生器，特别是在低功率水平和高功率水平下具有精确的输出功率水平显示。

了解详情

CN-0340 Design Support Package:
http://www.analog.com/CN0340-DesignSupport

ADIsimRF Design Tool

MT-073 Tutorial, *High Speed Variable Gain Amplifiers (VGAs)*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

CN-0150 Circuit Note, Software Calibrated 1 MHz to 8 GHz 70 dB RF Power Measurement System, Analog Devices.

CN-0178 Circuit Note, Software Calibrated 50 MHz to 9 GHz RF Power Measurement System, Analog Devices.

AN-1040 Application Note, RF Power Calibration Improves Performance of Wireless Transmitters, Analog Devices.

B5070 Datasheet (EPCOS)

数据手册和评估板

ADL5902 Data Sheet and Evaluation Board

AD8368 Data Sheet and Evaluation Board

修订历史

2013年11月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11953sc-0-11/13(0)

ANALOG DEVICES

参考电路 CN-0341

Circuits from the Lab® Reference Designs

Circuits from the Lab® reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0341.

连接/参考器件	
AD7866	双通道、1MSPS、12位同步采样SAR ADC
AD8227	宽电源电压范围、轨到轨仪表放大器
AD8615	低失调、低噪声、精密放大器

磁阻线性位置测量

评估和设计支持

电路评估板

CN-0341电路评估板(EVAL-CN0341-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路提供非接触式AMR(各向异性磁阻)线性位置测量解决方案，在0.5英寸范围内具有2密耳(0.002英寸)精度。该电路适合高速、精确、非接触式长度和位置测量应用。

电路提供全部必要的数字调理，包括仪表放大器、缓冲器和双通道ADC，可高效处理AMR传感器的低电平电桥输出。

使用该电路可获得业界领先的位置测量解决方案，适用于阀门和流量测量、机床速度控制、电机速度测量和其他工业或汽车应用。

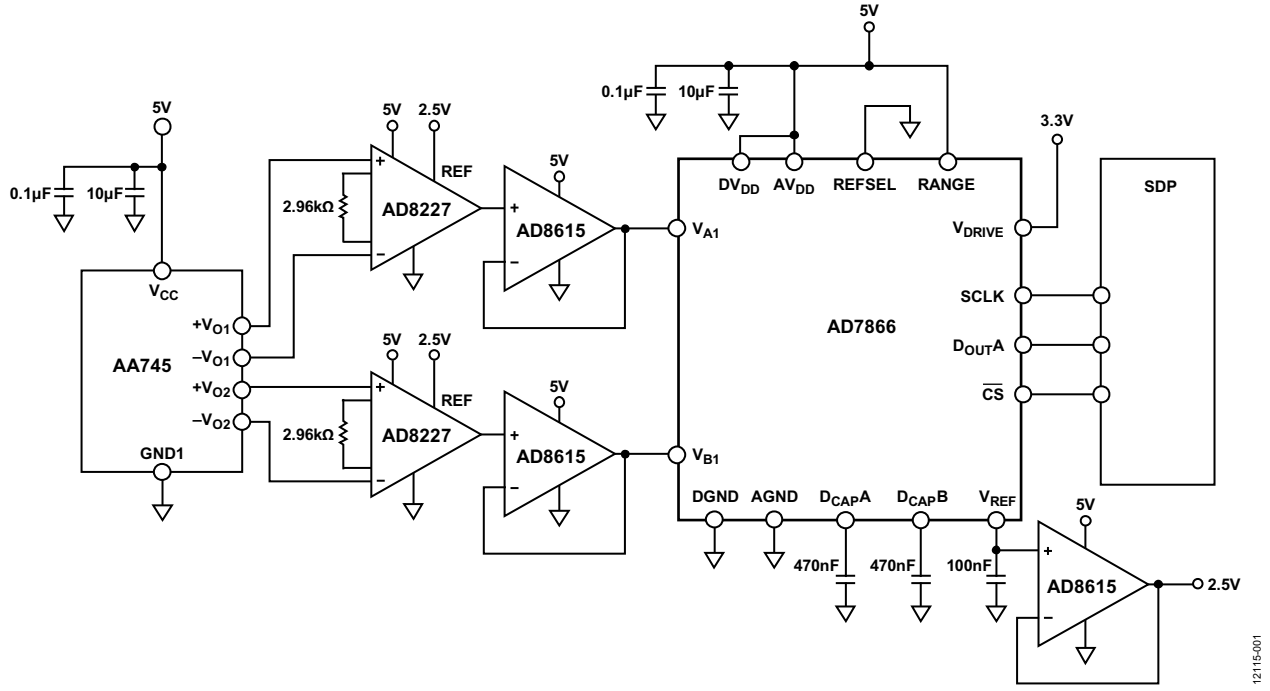


图1. 磁阻线性位置测量系统(原理示意图： 未显示去耦和所有连接)

Rev. 0

Circuits from the Lab® reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113

©2014 Analog Devices, Inc. All rights reserved.

电路描述

AA745是一款基于AMR的角度传感器，集成两个电隔离式惠斯登电桥，互相之间的相对角度为45°。AA745具有最低失调电压(±2 mV)和高信号幅度(70 mV)。旋转磁场激励传感器，使其输出±70 mV电压。

AD8227仪表放大器放大目标信号，同时抑制2.5 V惠斯登电桥共模电压。驱动VREF引脚至2.5 V可将仪表放大器的共模输出电压设为2.5 V。2.96 kΩ增益电阻将增益设为32。这样可以产生0.2 V至4.8 V模拟输出电压(电桥输出为2.5 V ±70 mV)。

电路信号带宽由AD8227确定，其在增益32下具有大约100 kHz带宽。

单位增益运算放大器AD8615缓冲仪表放大器的输出电压，并直接连接ADC。该缓冲器具有轨到轨输出级，可在电源供电轨200 mV范围内摆动。

AD7866是一款双通道12位1 MSPS SAR ADC。RANGE引脚的极性确定模拟输入范围和输出编码。如果片选信号变为低电平时该引脚连接逻辑高电平，则下一次转换的模拟输入范围为0 V至2V_{REF}(0 V至5 V)，为缓冲放大器的0.2 V至4.8 V输入信号提供大约200 mV裕量。

将REFSEL引脚连接至低电平可配置ADC使用内部2.5 V基准电压源。V_{REF}引脚提供该电压，但将其用于系统的其他位置前必须先使用缓冲器。D_{CAP}A引脚和D_{CAP}B引脚采用470 nF电容去耦，确保ADC正常工作。基准电压由AD8615缓冲，并设置仪表放大器AD8227共模输出电压。

AD7866同步采样磁阻传感器的两个通道。数字字通常在D_{OUT}A和D_{OUT}B端提供。每个数据流包括1个前导零，随后是3个状态位，再加上12位转换数据。然而，保持片选信号为低电平并持续额外16个时钟周期，则两个数字字均可从一个通道(D_{OUT}A)读取。

SPI接口允许在一条数据线路上访问两个通道。

磁阻(MR)理论

磁阻是指存在外部磁场时，材料改变其电阻值的能力。最常用的MR传感器基于各向异性磁阻(AMR)效应。

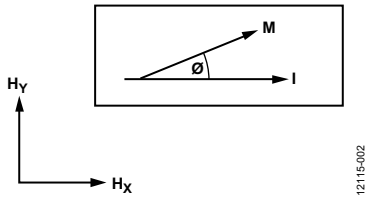


图2. 各向异性磁阻示例

AMR效应示例如图2所示。电流(I)流过导体，受到外部磁场(H_Y)影响。导体电阻的变化与磁化矢量(M)和电流矢量(I)之间的角度(Ø)成函数关系。磁化矢量是内部磁场(H_X)与施加的外部磁场(H_Y)的净求和结果。

当磁化矢量(M)与电流矢量(I)平行时，具有最大电阻。当磁化矢量(M)与电流矢量(I)垂直时，具有最小电阻。

有效利用AMR效应要求导体必须对机械应力材料不敏感，但对磁约束敏感。由于这些原因，透磁合金(80%镍，20%铁)是AMR传感器制造中最常用的合金。

透磁合金属性

透磁合金条有两个属性，创建角度测量系统时会具有设计挑战性。

首先，透磁合金具有较窄的线性工作区(见图3)。仅当磁化矢量(M)和电流矢量(I)之间的角度(Ø)变大时，响应才是线性的。不幸的是，线性响应不久后就会饱和。

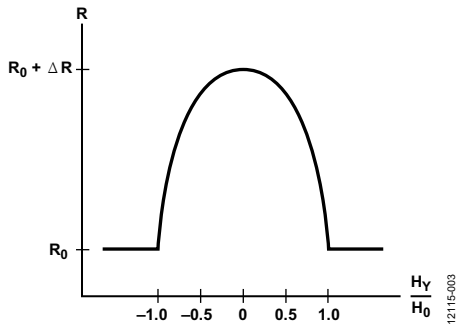


图3. 透磁合金电阻与磁场的关系

其次，透磁合金对极性不敏感。无论磁化矢量(M)和电流矢量(I)之间的角度(Ø)是正或负，透磁合金条的电阻都将下降。

双色条磁极

改善透磁合金条线性度和磁极非敏感特性的常用方法是与金属条的轴向成45角添加铝条(称为双色条磁极，如图4所示)。双色条磁极间流动的任何电流都将走最短的路径——垂直路径，并且电流矢量(I)和磁化矢量(M)之间的角度偏移45。

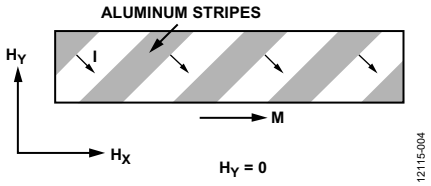


图4. 透磁合金条的双色条磁极效应

图5显示向透磁合金条中加入双色条磁极后的结果。电流矢量偏移45，但磁化矢量保持不变。注意，线性特性现在存在于图形的中央部分。

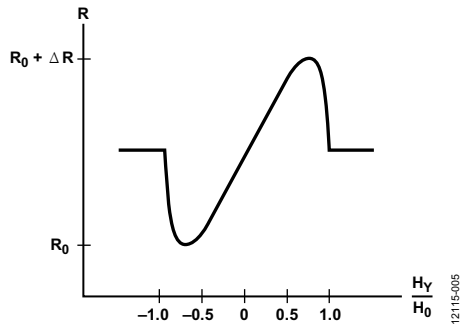


图5. 双色条磁极透磁合金电阻与磁场的关系

磁场强度和方向

AA745磁阻传感器所需的磁场强度至少为25 kA/m，才能确保数据手册中的误差规格。该激励磁场必须与传感器封装的中央部分相交。

选择磁体时，需考虑传感器和磁体之间的气隙，如图6所示。磁体与传感器之间的距离应等于磁体长度的一半(d = 0.5 × L)。必须尽可以准确地使磁体与传感器三维对齐。任何对齐错误都会导致误差，并在目标信号中产生非线性。任一维度对齐错误造成的误差见“测试结果”部分。

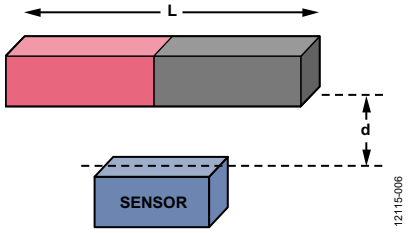


图6. 用于线性位置测量的磁体方向与气隙。

传感器基础知识

标准AMR传感器由两个惠斯登电桥组组成，互相之间的相对角度为45°。透磁合金条包含两个电桥的全部元器件，标称电阻值为3.2 kΩ。

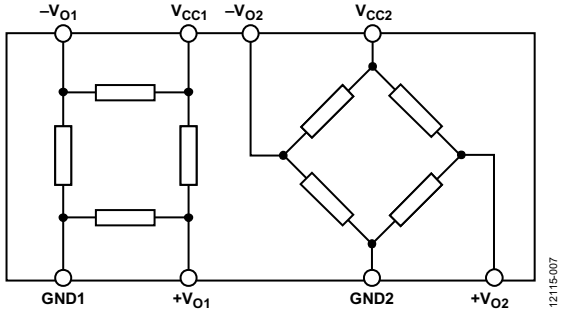


图7. AA745双惠斯登电桥配置

AA745最大峰值信号幅度为70 mV(14 mV/V_{CC}，5 V电源)。传感器失调电压为±10 mV(±2 mV/V_{CC}，5 V电源)，输出2.5 V ±0.70 mV可用信号。旋转磁场产生sin(2ø)和cos(2ø)输出信号，如图8所示。两个信号在180°范围内均为周期信号，可进行全方位360°测量，无需额外电路和元件。

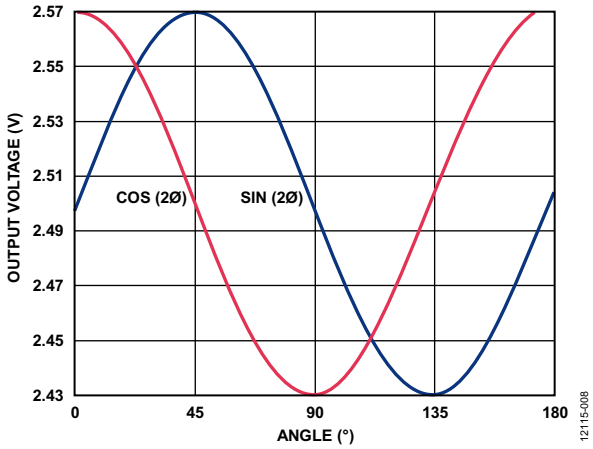


图8. 磁阻传感器输出电压

通道灵敏度

每通道的传感器标称灵敏度为2.35 mV/°。这意味着磁化矢量和传感器方向之间的每一度变化都会产生2.35 mV的输出电压改变。角度的灵敏度并非常量。灵敏度下降的部分是线路斜率接近零时的输出部分。

如图8所示，通道1(蓝线)在磁化矢量接近45°或135°时损失灵敏度。类似地，通道2(红线)在磁化矢量接近0°和90°时损失灵敏度。幸运的是，当一个通道的灵敏度降低时，另一个通道处于高灵敏度区域。

软件利用了这一特性，并基于某一时刻最为精确的传感器测量角度。如果通道1接近45°，则使用通道2计算角度，保证系统精度。

测试结果

通过在数显卡尺的臂上安装磁体，测试EVAL-CN0341-SDPZ PCB。安放EVAL-CN0341-SDPZ PCB，使其AA745 AMR传感器(U5)正面与磁体正面垂直。当磁体移动时，数显卡尺显示移动的距离，精度达0.0005英寸。同时，磁力线与传感器相交，提供可用输出范围。图9显示该设置的功能框图；图10显示该设置的照片。

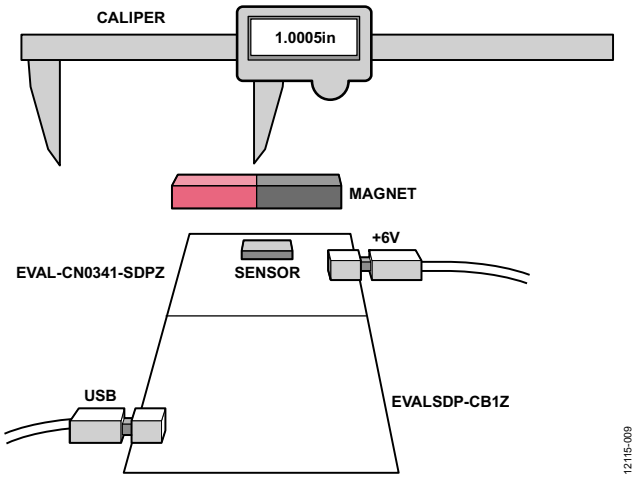


图9. 数据采集测试设置

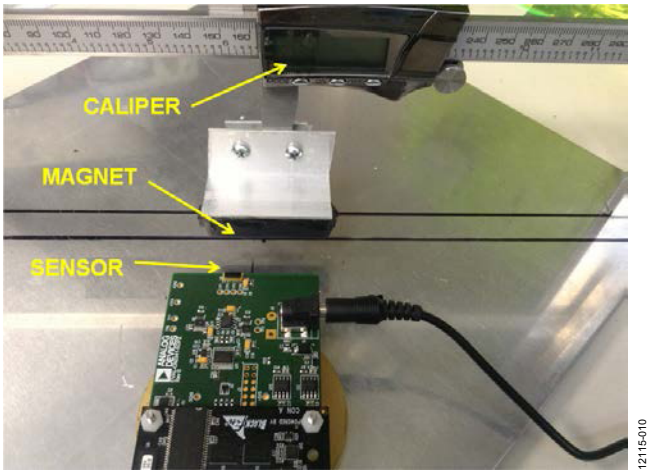


图10. 基准测试设置照片

测试所用的磁体为2英寸长，与传感器相距1英寸。通过移动磁体来获得数据，并将评估软件读数与卡尺数字显示屏的读数做比较。图11显示1.0英寸范围内记录的输出位置误差。整个范围内的误差为±2密耳。

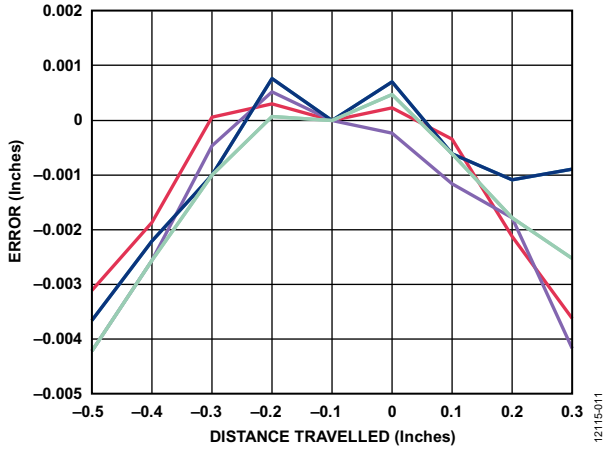


图11. 磁场位置误差：1.0英寸范围，
显示四片评估板的数据

将测量范围限制在0.4英寸可获得更好的误差结果。注意，0.4英寸与图8所示的三角波的线性部分重合，并将测量限制在30°范围内。对此更改范围应用新的增益校正系数，可获得±1密耳的误差，如图12所示。

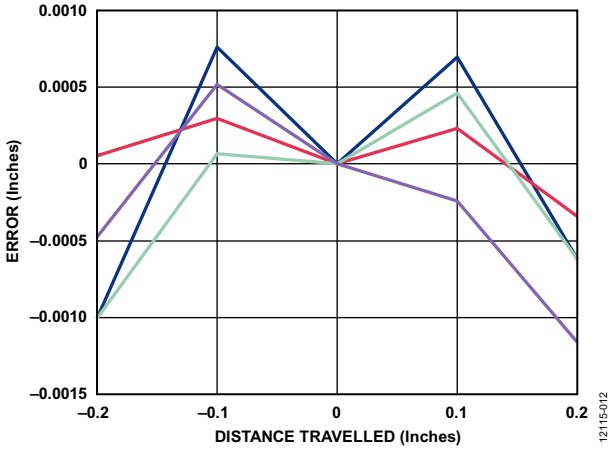


图12. 磁场位置误差：0.4英寸范围，
显示四片评估板的数据

传感器放在磁体本体的中央，如图13所示。当传感器相对磁体上下移动时，会产生一个常见误差源——垂直对齐误差。

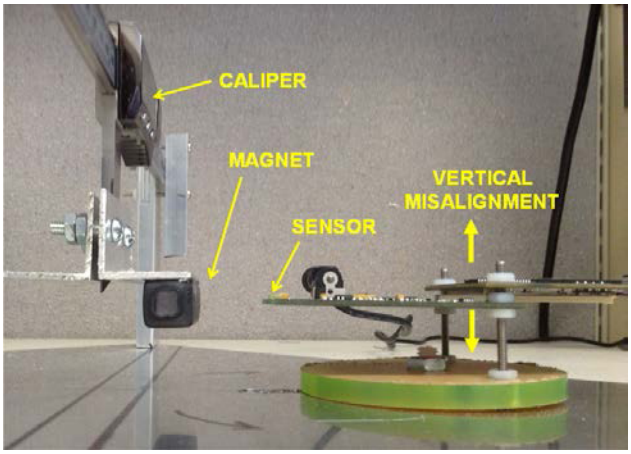


图13. 基准测试设置照片： 垂直对齐误差

图14显示了传感器与磁体在垂直方向上未对齐所造成的误差。测试将PCB上移或下移0.25英寸和0.5英寸，然后获取数据。对于1.0英寸测量范围，上移或下移0.25英寸会严重降低性能，给计算增加数密耳的误差。上移或下移0.5英寸时，情况更糟，原始读数的误差会增加数十密耳。

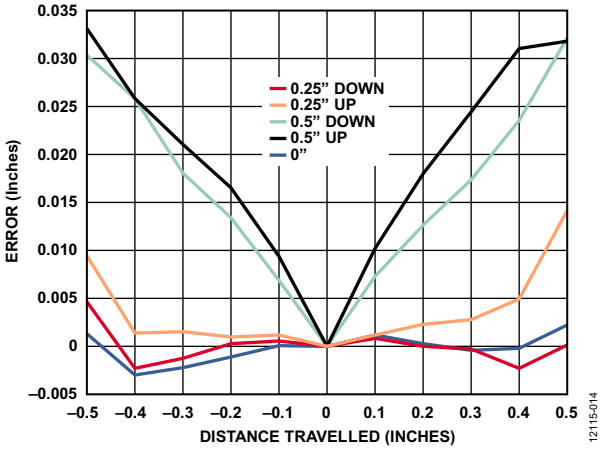


图14. 磁场位置误差：垂直对齐误差

通过调整增益校正系数，可以减小这些误差，但无法完全消除。增大与磁体的距离会对磁场强度产生不利影响，磁力线的方向会使得某些数据不可恢复。

图15显示了第二个常见误差源——旋转对齐误差。虽然传感器和磁体在垂直方向上定位理想，但传感器与磁体的正面并不平行。

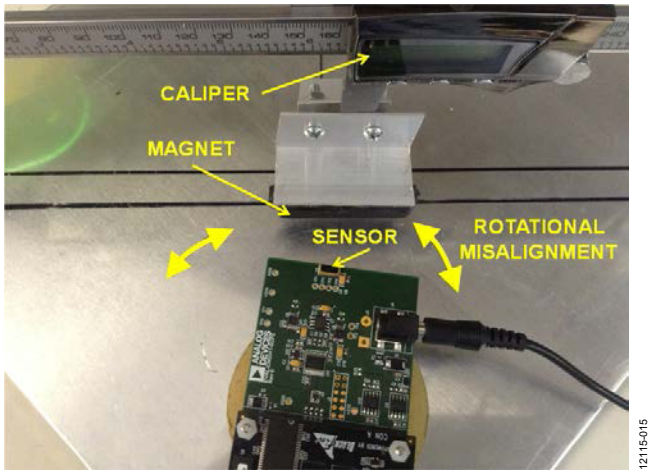


图15. 基准测试设置照片：旋转对齐误差

图16显示了与该误差源相关的读数。绿线显示了平行配置所记录的误差，红线和蓝线显示了传感器相对于磁体正面左右旋转所带来的额外误差。

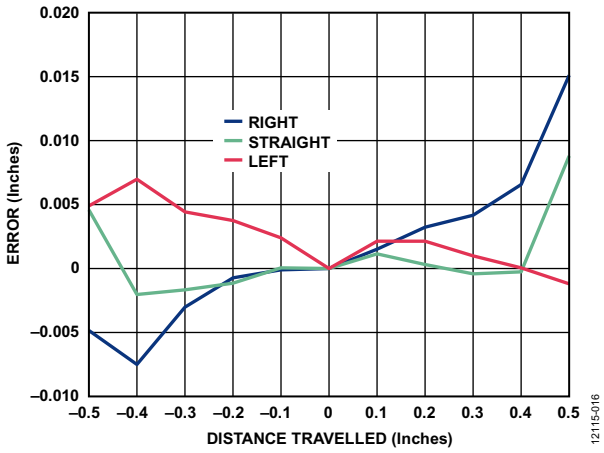


图16. 磁场位置误差：旋转对齐误差

图17显示了最后一个常见误差源——传感器与磁体的距离。传感器与磁体的理想距离是磁体长度的一半。增大或减小该距离都会带来测量误差。图17显示了磁体和传感器相距太近的基准测试设置。

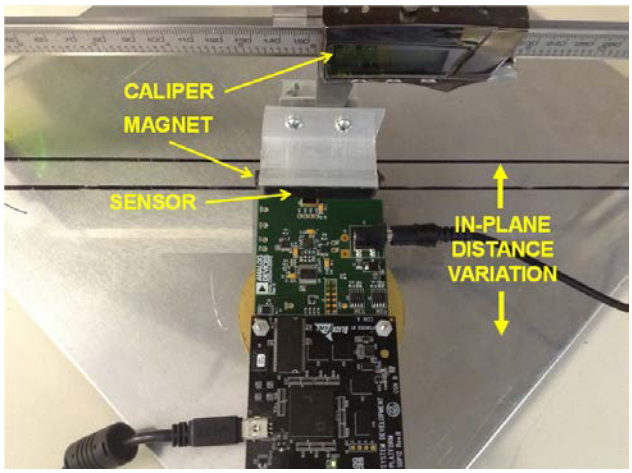


图17. 基准测试设置照片：平面距离变化

磁体与传感器的距离先后设置为0.1英寸、0.5英寸和1英寸，然后获取数据。图18显示了不同配置相关的误差。

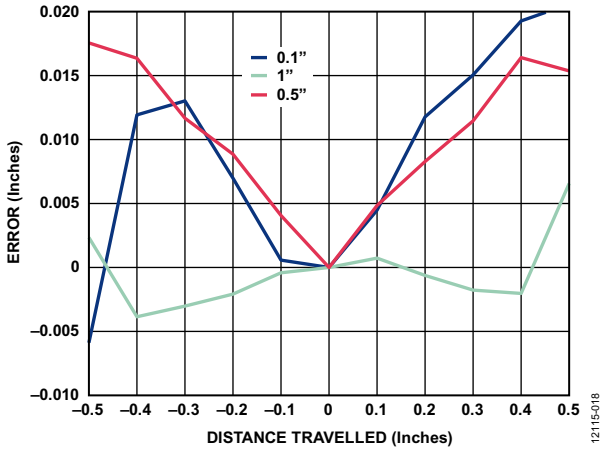


图18. 磁场位置误差：平面距离变化

通过调整增益校正系数，可以减小这些误差，但无法完全消除。增大或减小与磁体的距离会对磁场强度产生不利影响，磁力线的方向会使得某些数据不可恢复。

图19所示为用于所有读数和计算的LabVIEW®评估软件的屏幕截图。

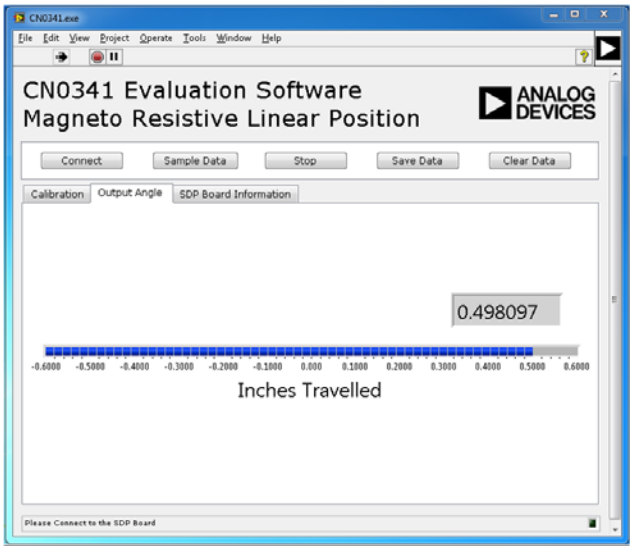


图19. CN-0341评估软件屏幕截图

校准选项卡确定每个惠斯登电桥的最大和最小电压输出(V_{MAX}和V_{MIN})。了解这些数值可以更精确地将电压映射到数字码。用户可以手动输入数值，使计算误差最小。

PCB布局考虑

在任何注重精度的电路中，必须仔细考虑电路板上的电源和接地回路布局。PCB应尽可能隔离数字部分和模拟部分。本系统的PCB采用4层板堆叠而成，具有较大面积的接地层和电源层多边形。有关布局和接地的详细论述，请参见MT-031指南；有关去耦技术的信息，请参见MT-101指南。

所有IC的电源应当用1 μF和0.1 μF电容去耦，以适当抑制噪声并减小纹波。这些电容应尽可能靠近器件。对于所有高频去耦，建议使用陶瓷电容。

电源走线应尽可能宽，以提供低阻抗路径，并减小电源线路上的毛刺效应。通过数字地将时钟及其它快速开关数字信号屏蔽起来，使之不影响电路板的其它器件。图20为PCB的照片。

有关本电路笔记的完整设计支持包，请访问www.analog.com/CN0341-DesignSupport。

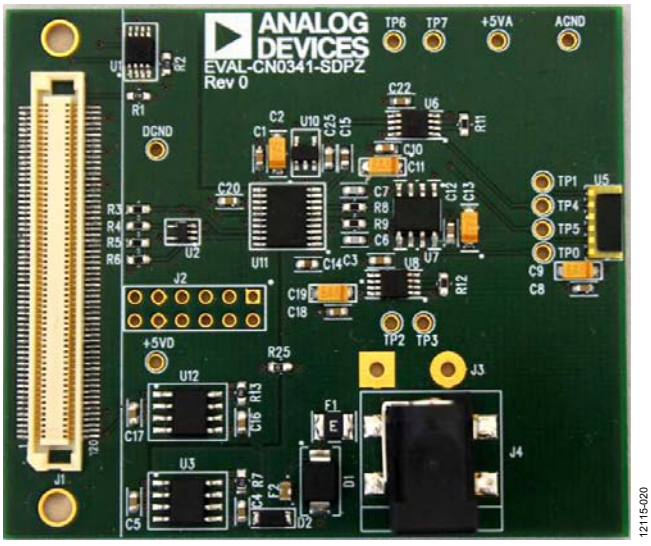


图20. EVAL-CN0341-SDPZ PCB照片

常见变化

欲将CN-0323笔记所述的角位置测量系统更改为线性位置测量系统，需要做两点改变。首先是用AA745代替AA747传感器。该传感器专门检测线性移动，并具有与AA747相当的电气特性。其次，采用由一系列变化的南北极组成的多极条状磁体代替现有磁体，如图21所示。

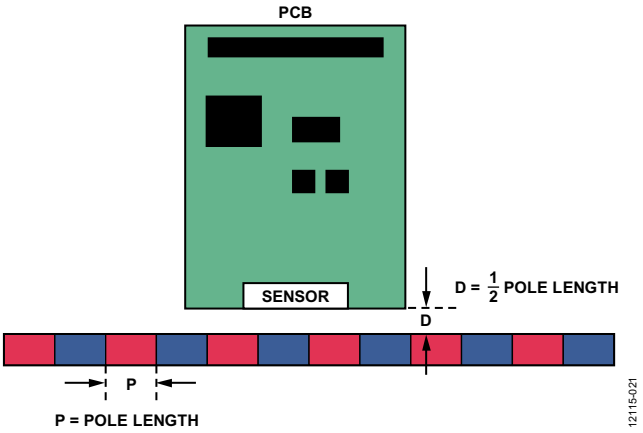


图21. 线性位置测量磁体、PCB和传感器

AA745采用水平包装，安装位置与PCB的边缘齐平。这样可实现磁体和传感器之间的最佳距离，理想距离是磁极长度的一半。

随着传感器沿与磁体平行方向移动，每转过磁极长度的180°，它都会检测磁场。磁极长度(P)和传感器的角度精度(ΔØ = 0.05°)确定理论精度(Δx)。

$$\Delta x = P \times \Delta Ø/180°$$

这样便形成了仅有一个磁极长度的绝对测量系统。若磁体有多个磁极，则对通过的磁极进行计数可获得更精确的读数。实现该功能需要更多电子元器件，并且通常具有不同磁极长度的第二个磁体能为额外的传感器提供参照点。

电路评估与测试

本电路使用EVAL-SDP-CB1Z系统演示平台(SDP)评估板和EVAL-CN0341-SDPZ电路板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。

EVAL-CN0341-SDPZ包含待评估电路，如本笔记所述。EVAL-SDP-CB1Z与CN-0341评估软件一同使用，收集EVAL-CN0341-SDPZ评估板的数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista®(32位)或Windows® 7(32位)PC
- EVAL-CN0341-SDPZ评估板
- EVAL-SDP-CB1Z评估板
- 6 V电源或壁式电源适配器
- CN-0341评估软件
- 传感器封装处磁场强度不低于25 kA/m的钕磁体。

开始使用

将CN-0341评估软件评估软件光盘放入PC，加载评估软件。打开**我的电脑**，找到包含评估软件光盘的驱动器，打开**Readme**文件。按照**Readme**文件中的说明安装和使用评估软件。

功能框图

图22所示为测试设置的功能框图。

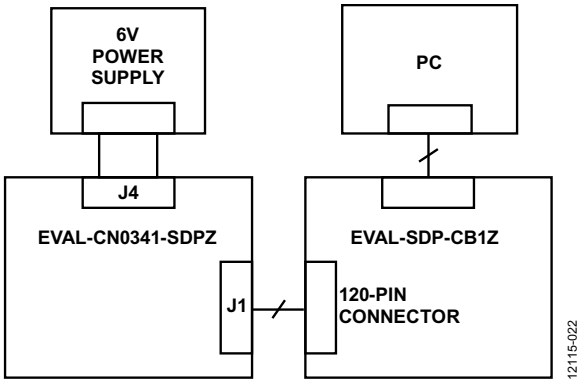


图22. 测试设置框图

设置

将EVAL-CN0341-SDPZ上的120引脚连接器连接到EVAL-SDP-CB1Z上的连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

在断电情况下，将6.0 V直流管式插孔连接到J4连接器。将EVAL-SDP-CB1Z附带的USB电缆连接到PC上的USB端口。注意：此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

将钕磁体直接放置在IC之上，或置于专为旋转磁体而设计的夹具中，使IC和磁体本身的距离最短。

使磁场的其他来源远离IC很重要，因为任何杂散磁场都会使传感器输出电压产生误差。

测试

为直流管式插孔、J4连接器上电。启动CN-0341评估软件，并通过USB电缆将PC连接到EVAL-SDP-CB1Z上的微型USB连接器。

一旦USB通信建立，就可以使用EVAL-SDP-CB1Z来发送、接收和捕捉来自EVAL-CN0341-SDPZ的串行数据。

有关EVAL-SDP-CB1Z的信息，请参阅SDP用户指南。

有关测试设置、校准以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0341软件用户指南：www.analog.com/CN0341-UserGuide。

了解详情

CN-0341 Design Support Package:
http://www.analog.com/CN0341-DesignSupport

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

AN-688 Application Note, *Phase and Frequency Response of iMEMS Accelerometers and Gyros*, Analog Devices

AA700 Application Note, *AMR Freepitch Sensors for Angle and Length Measurement*, Sensitec

数据手册和评估板

CN-0341 Circuit Evaluation Board (EVAL-CN0341-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

AD7866 Data Sheet

AD8227 Data Sheet

AD8615 Data Sheet

修订历史

2014年1月—版本0： 初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN12115sc-0-1/14(0)

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0348.

连接/参考器件	
AD5541A	串行输入、电压输出、无缓冲型16位DAC
ADA4500-2	轨到轨输入/输出、零输入交越失真放大器
ADR4550	超低噪声、高精度5 V基准电压源

16位单电源缓冲电压输出数模转换，积分和微分非线性误差小于±1 LSB

评估和设计支持

电路评估板

CN-0348电路评估板(EVAL-CN0348-SDPZ)

系统演示平台(EVAL-SDP-CB1Z)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

图1所示电路是一款完整的单电源16位缓冲电压输出DAC，它利用一个CMOS DAC和一个无交越失真的创新放大器将积分和微分非线性误差保持在±1 LSB。

大多数轨到轨运算放大器都有交越非线性误差，其在16位系统中可能高达4到5个LSB，而本电路消除了这一误差。

这款业界领先的解决方案非常适合需要紧凑型、单电源、低成本、高线性度16位缓冲电压源的工业过程控制和仪器仪表应用。

采用6 V单电源供电时，三个有源器件的总功耗典型值小于25 mW。

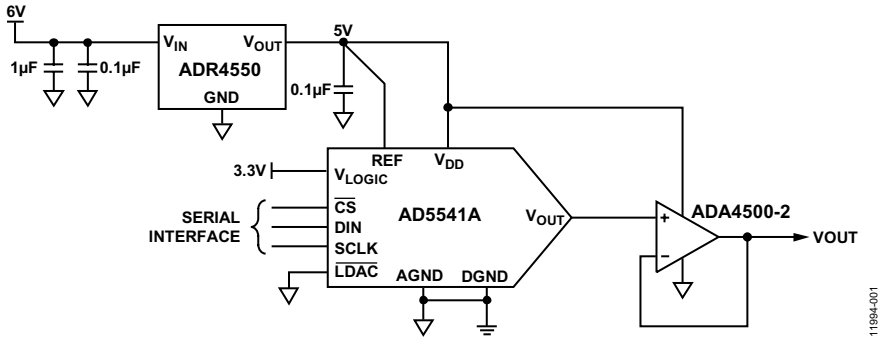


图1. ±1 LSB线性16位缓冲电压输出DAC(原理示意图，未显示去耦和所有连接)

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113
©2014 Analog Devices, Inc. All rights reserved.

电路描述

图1显示该单电源信号链由基准电压源、数模转换器(DAC)和DAC缓冲器组成。DAC的基准电压等于电源电压V_{DD}，以便最大程度地提高动态输出范围和信噪比。这种配置需要一个轨到轨输入和输出缓冲放大器。

DAC为AD5541A，它是一款16位、串行输入、电压输出、分段式R/2R CMOS DAC。DAC的输出电压与基准电压相关，如下式所示：

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

其中

*D*为载入DAC寄存器的十进制数据字。

*N*为位数。

对于5 V基准电压且N = 16，上述公式可简化为下式：

$$V_{OUT} = \frac{5 \times D}{2^{16}} = \frac{5 \times D}{65{,}536}$$

这样，在中间电平时V_{OUT}为2.5 V，在满量程时V_{OUT}为5 V。LSB大小为5 V/65,536 = 76.3 μV。

16位时，1 LSB也相当于满量程的0.0015%，或者15 ppm FS。

ADR4550使用创新的内核拓扑结构来实现高精度，同时提供业界领先的温度稳定性和噪声性能。基准电压源ADR4550为DAC提供高精度、低噪声(2.8 μV p-p，0.1 Hz至10 Hz)且稳定的基准电压。低输出电压温度系数(最大值2 ppm/°C)和低长期输出电压漂移也提高了系统在寿命和温度范围内的精度。

ADR4550B室温初始精度为±0.02%(最大值)，相当于16位时的约14 LSB。此初始误差可以通过系统校准消除。基准电压源驱动DAC的REF引脚，并且为DAC和输出缓冲器供电。因此，它必须提供最高3.9 mA的负载电流。ADR4550能以25 ppm/mA负载电流调整率驱动最高10 mA电流。

基准电压源ADR4550尽可能靠近DAC的REF引脚，使输出走线的长度最短，从而使压降所致误差最小。流经PCB走线的电流会产生IR压降，走线较长时，这种压降可能达到数毫伏或更大，引起相当大的误差。室温下，1英寸长、0.005英寸宽的1盎司铜走线的电阻约为100 mΩ。当负载电流为10 mA时，该走线可能引起1 mV的误差。

输出缓冲器选用ADA4500-2。该器件是一款高精度放大器，最大失调电压为120 μV，失调漂移小于5.5 μV/°C，0.1 Hz至10 Hz噪声为2 μV p-p，最大输入偏置电流为2 pA。其重要特性是轨到轨输入和输出摆幅以及零交越失真，因此适合用作DAC缓冲器。

ADA4500-2的详细工作原理请参见ADA4500-2数据手册。典型的轨到轨输入放大器采用两个差分对来实现轨到轨输入摆幅(参见指南MT-035)。一个差分对在输入共模电压范围的上部活跃，另一个差分对在该范围的下部活跃。这种经典双差分对拓扑结构在一个差分对与另一个差分对交接时会产生交越失真。将该放大器用作DAC缓冲器时，失调电压的变化会引起非线性误差。ADA4500-2利用其输入结构中的集成电荷泵来实现轨到轨输入摆幅，无需第二差分对。因此，它不存在交越失真。在这种单电源系统中使用零交越失真放大器，不仅可在输入共模/输入数字码范围内保持高线性度，而且可提供宽动态输出范围。

DAC的输出阻抗是恒定的(典型值6.25 kΩ)，与输出码无关。但是，输出缓冲器应具有高输入阻抗(低输入偏置电流)以使误差最小。ADA4500-2是一款合适的器件，具有高输入阻抗，室温下的输入偏置电流最大值为2 pA，全温度范围内的输入偏置电流最大值为190 pA。最差情况下，输入偏置电流引起的误差为1.2 μV，远小于1 LSB。

AD5541A采用10引脚MSOP或10引脚LFCSP封装。ADR4550采用8引脚SOIC封装，ADA4500-2采用8引脚MSOP或8引脚LFCSP封装。

测量结果表明，AD5541A、ADR4550和ADA4500-2的组合是高精度、低噪声应用的出色解决方案。ADA4500-2无交越失真，可维持DAC的线性度。

积分非线性(INL)和微分非线性(DNL)测量

积分非线性(INL)误差指实际DAC传递函数与理想传递函数的偏差，用LSB表示。差分非线性(DNL)误差指实际步进大小与1 LSB的理想值之间的差异。该系统解决方案提供16位分辨率，DNL和INL均为±1 LSB。图2和图3显示了该电路的DNL和INL性能。

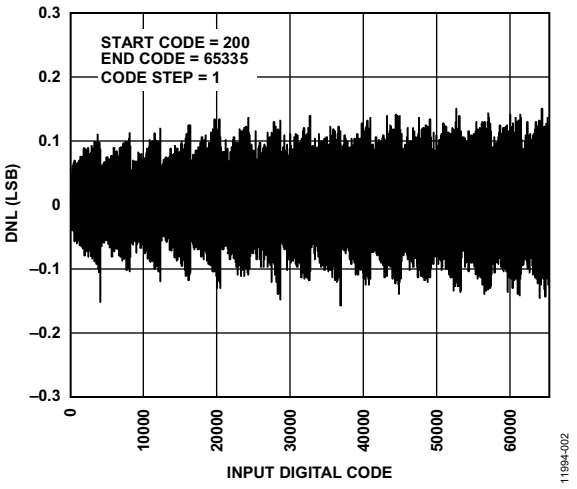


图2. 微分非线性(DNL)

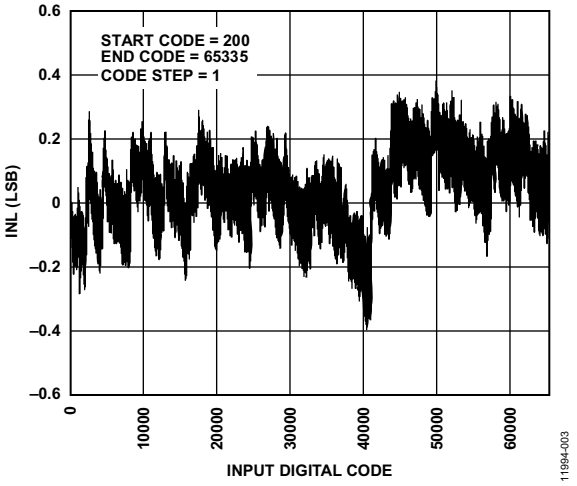


图3. 积分非线性(INL)

注意，DNL和INL测量排除了从范围任一端开始的200个代码(约15 mV)。这是因为，轨到轨输出级在该区间内会变为非线性，如指南MT-035所述。

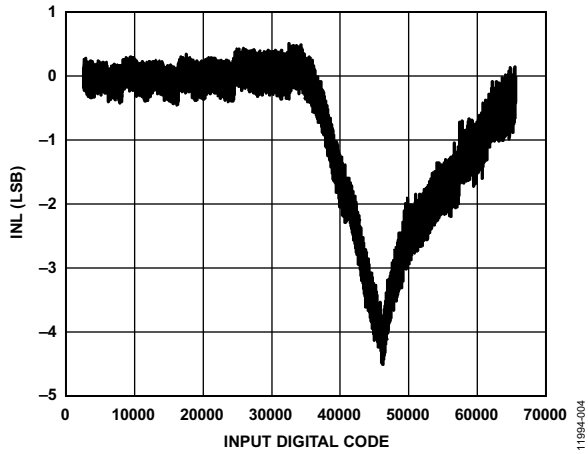


图4. 采用具有传统轨到轨输入级的运算放大器缓冲器时的DAC非线性误差

图4显示了采用具有传统轨到轨输入级的运算放大器所引起的非线性误差。注意，当共模电压与+5 V电源轨相差大约1.7 V时，出现大约4 LSB的峰值误差。

电路板布局考量

应当精心考虑电路板上的电源和接地回路布局。印刷电路板应将模拟部分与数字部分分离。如果该电路所在系统有多个器件要求模拟地至数字地连接，则只能在一个点上进行连接。所有器件的电源都应通过至少0.1uF的电容旁路。这些旁路电容应尽可能靠近器件，电容最好正对着器件。所选0.1 μF电容应当具有低有效串联电阻(ESR)和低有效串联电感(ESL)，例如陶瓷型电容。0.1 μF电容为瞬变电流提供低阻抗接地路径。电源走线应尽可能宽，以提供低阻抗供电路径。为实现最佳性能，必须采用适当的布局、接地和去耦技术(请参考指南MT-031——“实现数据转换器的接地并解开AGND和DGND的谜团”，以及指南MT-101——“去耦技术”)。

常见变化

ADA4505系列是微功耗、零交越失真、低输入偏置电流放大器。如要求功耗更低的解决方案(速度较低)，请使用ADA4505-1/ADA4505-2/ADA4505-4作为输出缓冲器。

ADR425、ADR435和ADR445是提供5 V基准电压的合适器件。它们具有高精度和低噪声特性，支持最高18 V的输入电压。

如需双极性输出摆幅，请使用AD5512A/AD5542A。它们是单通道、12/16位、无缓冲电压输出数模转换器(DAC)，支持双极性工作模式。

避免交越失真的另一种解决方案是使用较低的基准电压，例如2.5 V ADR4525，电源电压仍为5 V，不过输出范围会缩小。这样可确保典型轨到轨输入放大器(采用双差分对拓扑)的交越点不在输入数字码范围内。

电路笔记CN-0181和CN-0169也说明了采用AD5541A的其它数模转换方案。

电路评估与测试

本电路使用EVAL-CN0348-SDPZ评估板和EVAL-SDP-CB1Z系统演示平台(SDP)评估板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0348-SDPZ板包含要评估的电路，如本笔记所述。SDP评估板与CN-0348评估软件一起使用，可从EVAL-CN0348-SDPZ电路板获取数据。

设备要求

- 带USB端口和Windows XP、Windows Vista(32位)或Windows 7(32位)的PC
- EVAL-CN0348-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP评估板
- CN-0348评估软件
- 电源：6 V至18 V，或6 V壁式电源适配器
- Agilent 3458A万用表(或等效设备)
- GPIB转USB电缆(仅在捕捉DAC模拟数据并将其传送到PC时才需要)

开始使用

将CN0348评估软件光盘放进PC的光盘驱动器，加载评估软件。打开我的电脑，找到包含评估软件光盘的驱动器。

功能框图

图5所示为测试设置的功能框图。

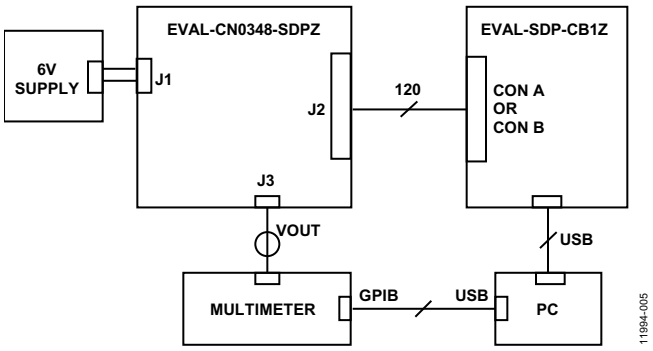


图5. 测试设置功能框图

设置

EVAL-CN0348-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z (SDP)评估板上标有CON A的连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。

在断电情况下，将一个+6 V(最高+18 V)电源连接到板上标有V+和AGND的引脚(J1)。SDP板附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到SDP板上的微型USB连接器。

测试

为连接到EVAL-CN0348-SDPZ电路板的V+电源通电。通过USB电缆将PC连接到SDP板上的微型USB连接器，并启动评估软件。如果"Device Manager(设备管理器)"中出现"Analog Devices System Development Platform(ADI系统开发平台)"驱动程序，软件便能与SDP板通信。

USB通信建立后，就可以使用SDP板来发送、接收、捕捉来自EVAL-CN0348-SDPZ板的串行数据。

图6为EVAL-CN0348-SDPZ评估板的照片。

有关测试设置以及如何使用评估软件来捕捉数据的详细信息，请参阅CN-0348软件用户指南。

有关SDP板的信息，请参阅SDP用户指南。

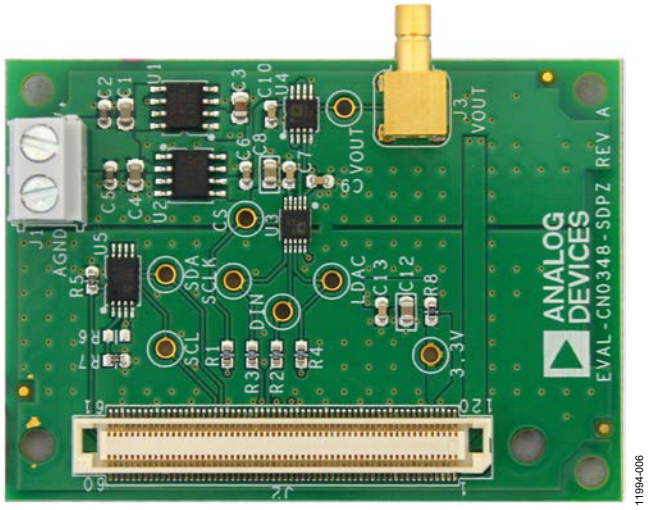


图6. EVAL-CN0348-SDPZ评估板

了解详情

CN-0348 Design Support Package:
http://www.analog.com/CN0348-DesignSupport

Kester, Walt. *The Data Conversion Handbook*, Chapters 3 and 7, Analog Devices. 2005.

MT-015 Tutorial, *Basic DAC Architectures II: Binary DACs.* Analog Devices.

MT-016 Tutorial, *Basic DAC Architectures III: Segmented DACs*, Analog Devices.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

AD5541A Data sheet

ADA4500-2 Data sheet

ADR4550 Data sheet

修订历史

2014年1月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2014 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN11994sc-0-1/14(0)