

LTspice®仿真工具 教程指南

快速·免费·无限制

LTspice®是一款强大高效的免费SPICE仿真器软件、原理图采集和波形观测器，为改善模拟电路的仿真提供增强功能和模型。其原理图捕获图形界面使您能够探测原理图并生成仿真结果，这些结果可以通过内置波形查看器进一步观察分析。与其他SPICE解决方案相比，LTspice的增强功能和模型改善了模拟电路仿真。通过这个电子书教程了解如何使用LTspice，并通过我们精选的常见问题和文章进行深入了解，加快您的开发。

访问：analog.com/cn/LTspice

目录

LTspice 24下载和版本说明	3	恒定功率负载建模	37
如何在LTspice中生成SMPS的波特图.....	4	使用Step命令进行交流分析.....	39
如何切换回旧版 (LTspice 24之前版本) 的LTspice图形用户界面?	7	集成带宽内噪声	41
LTSpice新手教程		使用.MEAS和.STEP命令来计算效率.....	42
LTSpice使用入门.....	8	参数图.....	44
计算轨迹的平均值或RMS值	14	绘制参数相对于非时间因素 (例如电阻) 的关系图.....	45
键盘快捷键	15	对第三方模型中使用固有符号	48
使用.STEP命令来执行重复分析	18	使用时间相关指数级源构建瞬变模型	50
简单的理想二极管	19	ISO 7637-2和ISO 16750-2瞬变模型	53
将多个模型实例合并为一个符号	21	如何利用LTspice生成波特图.....	61
为原理图和波形图加上注释.....	23	利用最少的仿真运行进行最差情况的电路分析	63
电压和电流源的分段线性功能.....	24	加快仿真速度.....	66
导入和导出PWL数据.....	26	充分发挥LTspice的最大效能	
生成三角波和锯齿波	28	SPICE的差异优势	68
复制和粘贴不同的原理图	30	仿真SAR ADC模拟输入.....	75
简单的步骤导入第三方模型.....	31	使用LTspice来表征电容组的特征	77
LTSpice基本要素		使用LTspice仿真电源层	79
未公开的快捷键	32	N沟道MOSFET的安全工作区建模	82
在LTspice/Switcher CAD III中使用变压器	34	MOSFET安全工作区和热插拔电路	87
		SOAtherm支持PCB和散热器的热模型.....	93

LTspice 24 下载和版本说明

下载LTspice

下载适用于以下操作系统的LTspice仿真软件:

LTspice 24 中的新增功能

> 性能改进

- 仿真速度更快，一致性更好
- 默认时间步长控制误差容差(trtol)更改为2，以便在大多数应用中实现更优的性能

> 用户界面(UI)更改

- Shift+左键单击可在注释/指令之间切换
- 默认键盘快捷键已更改
 - 可从“帮助”菜单获取动态非模式备忘单
 - 通过“编辑键盘快捷键”>“恢复LTspice经典值”仍然可使用经典快捷键
- 改进了元器件选择对话框
 - 布局更简洁、更直观
 - analog.com中产品选型和数据手册提供新快速链接
 - 修复错误
- 新增配置分析工具栏按钮和快捷方式("a")
 - 选项卡包含原理图上所有可能的仿真命令
 - 对所有选项卡的编辑都会映射到原理图文本
 - 原理图文本可在注释/指令之间适当切换
- 新增subckt符号参数编辑器对话框
- 扩展了帮助菜单，包括“打开示例”
- 添加了“垂直平铺窗口”工具栏按钮
- 设置对话框会记住上一个选项卡
- 命令行批处理模式(-b)会写入stdout而不是显示GUI
- 更新了外观
 - 图标和光标已更新
 - 默认背景已改变
 - 修复了屏幕分辨率感知和缩放问题

> 波形查看器改进

- 通过右键单击>上移/下移并在上方/下方添加，可重新排列绘图窗格
- 添加了菜单项、快捷方式和按钮，以便添加/清除光标
 - 现在ESC键还能清除所有光标
- 通过右键单击>注释和注解，可对相位/增益裕量添加注释
- 通过右键单击>注释和注解，可对步骤添加注释
- 大量错误修复
 - 改进了行进波形，包括光标和拖动轨迹

> 频率响应分析(FRA)功能增强

- 新增4端子探头
 - 可以对集成顶部反馈电阻的μModules进行分析
 - 简化反相输出和电流反馈分析
 - 分析环路中的任何点
- 绘制相位裕量（相位+180），而不是相位
- 平稳的激励转换，实现快速建立/提高精度

> 元件库和AppData管理变更

- 元件更新更快、更简洁
 - 更新时清理或覆盖库
- 针对其他分立元件提供可选的用户定义库
 - 默认情况下，LTspice在Documents\LTspice文件夹中查找用户。*
(user.dio, mos, res, cap, ind, bead, jft, bjt)
 - 可在“设置”>“搜索路径”中配置目录
- 用户不应在%localappdata%\LTspice中编辑ADI提供的文件
 - LTspice会劝阻用户不要在此处保存文件

> 改进和精简SPICE日志文件

- 报告LTspice版本、非默认容差等

> 大量错误修复

如何在LTspice中生成SMPS的波特图

概述

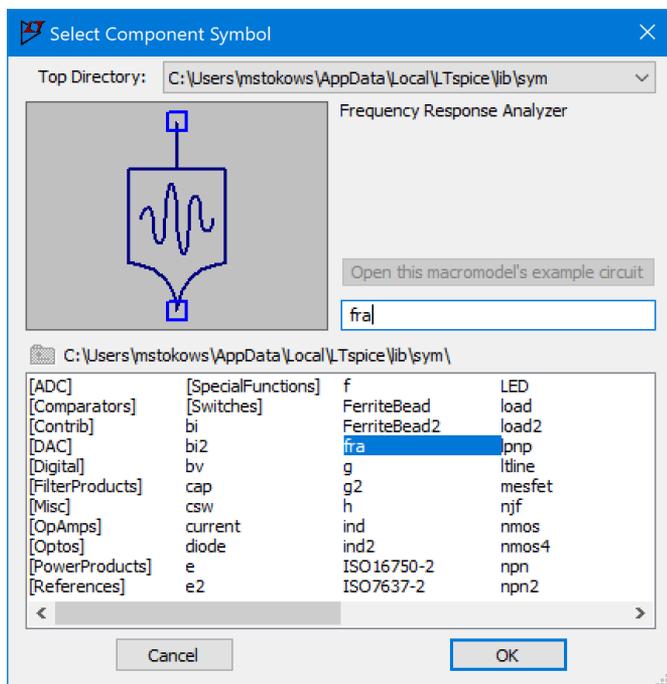
波特图是控制环路设计中使用的重要工具，包括开关模式电源(SMPS)的控制环路。为简化波特图创建过程，LTspice内置了频率响应分析(FRA)元件与指令，二者分别用于提供测试信号和执行分析操作。具体而言，这一新功能^[1]使用“仅电压型米德尔布鲁克法”^[10]生成波特图，即通过向闭环系统注入一系列测试信号，来确定开环增益与相位。该方法的优势之一在于，SMPS可保持闭环状态，其工作点也不会改变。下文将详细列举执行瞬态频率响应分析的具体步骤。

如何生成开关模式电源的波特图……

• 在原理图中放置fra元件：

***fra*符号会在运行时生成一系列测试信号，这些信号将用于频率响应分析**

a. 选择Edit > Component (编辑 > 元件)，或按下F2键；Select Component Symbol Dialog (选择元件符号对话框) 随即出现。

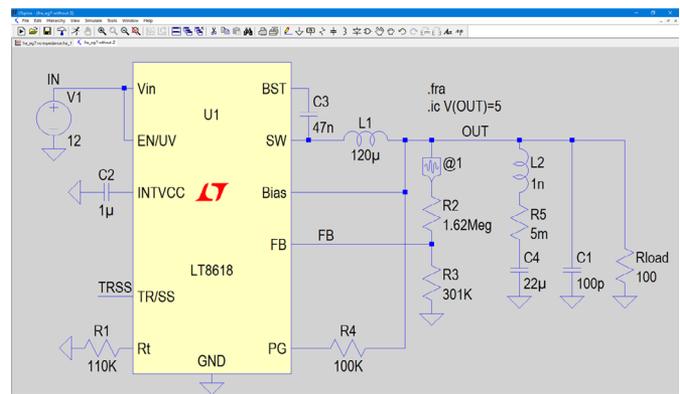


b. 在搜索栏中输入“fra”。

c. 选中fra符号。

d. 单击OK (确定)。

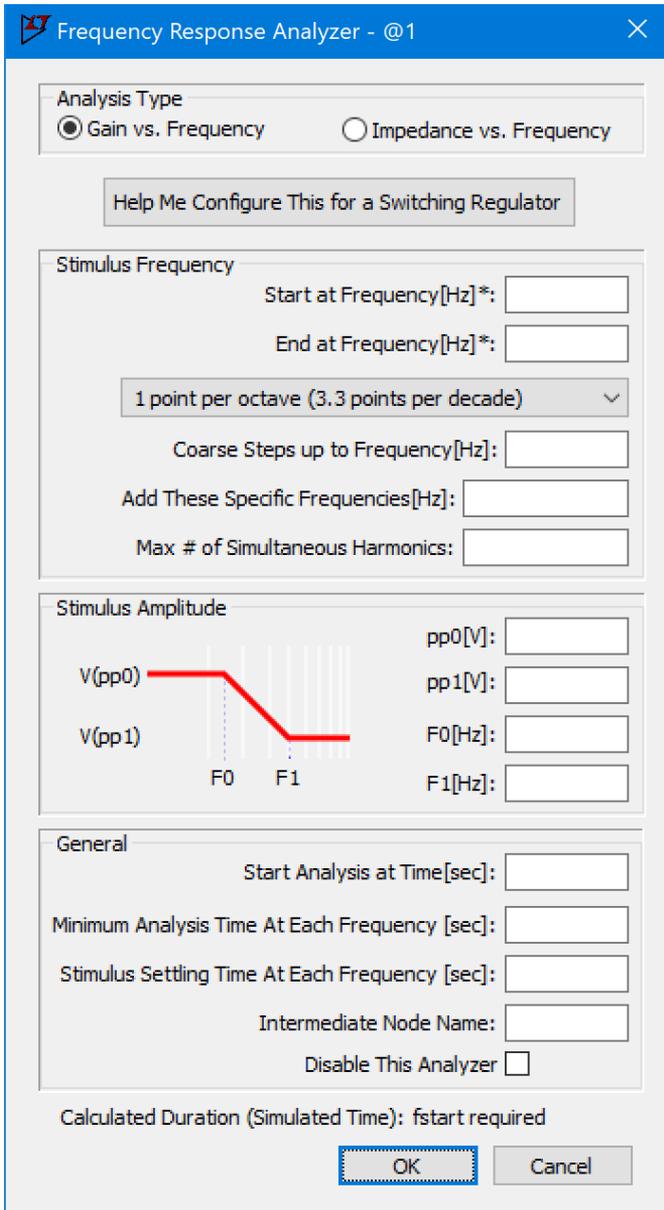
e. 将fra元件放置在SMPS的反馈环路中，并与反馈引脚串联。



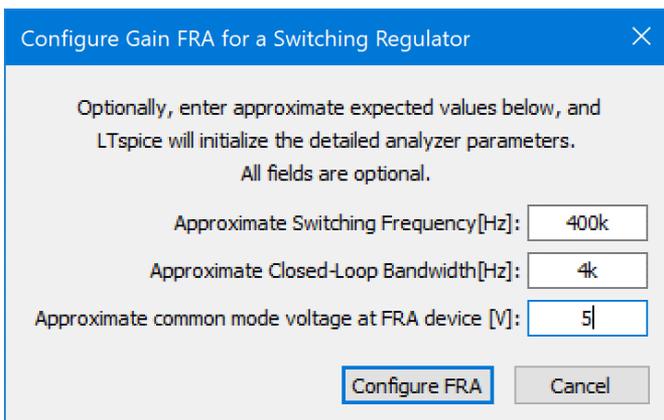
• 配置fra符号：

你需要设置测试信号参数，包括频率范围和幅度。

a. 右键单击fra元件以编辑其属性。Frequency Response Analyzer (频率响应分析器) 对话框随即出现。



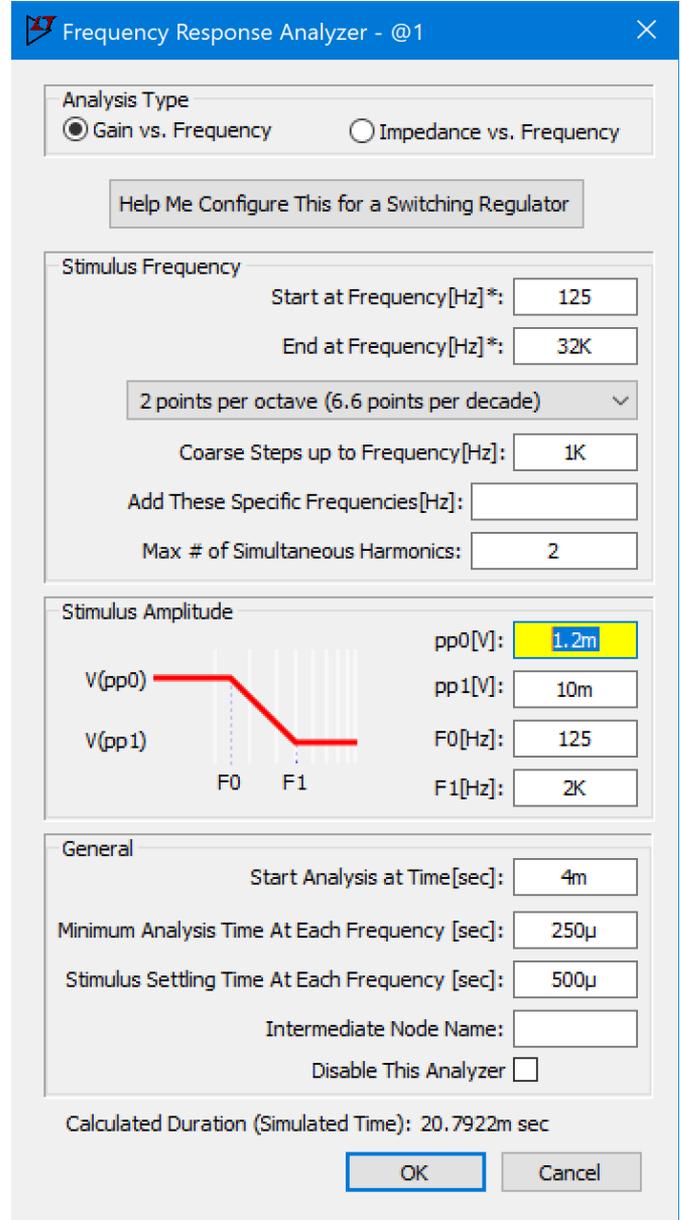
b. 单击Help Me Configure This for a Switching Regulator（帮我为开关稳压器配置此项）。Configure FRA...（配置FRA...）对话框随即出现。



c. 输入你已知的所有信息，大致估算值即可。

d. 单击Configure FRA（配置FRA）。LTspice会填充合理的分析器参数。

e. 检查Analysis Start Time（分析开始时间），确保该时间足够长，以使输出电压稳定至最终值。

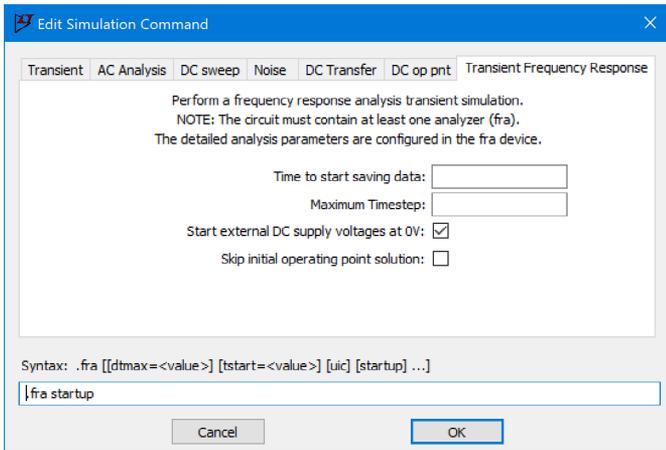


• 添加.fra SICE分析指令。

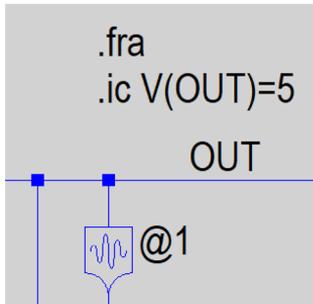
.fra指令用于告知LTspice，需从fra器件生成信号并分析结果。记得将其他所有SPICE分析指令注释掉。

a. 选择Edit> Spice Analysis（编辑> Spice分析）。

b. 单击Transient Frequency Response（瞬态频率响应）选项卡。



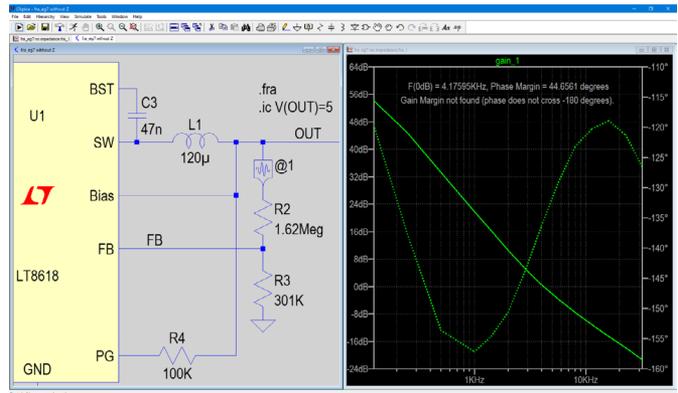
- c. 添加合适的参数（帮助文档中有相关说明）。
- d. 将所有其他分析指令注释掉。



- f. 单击Run（运行）。运行后，系统会应用.fra分析，以确定fra元件生成的测试信号对应的开环响应，并生成波特图。

• 查看结果：

仿真完成后，系统会自动显示波特图，图中会标注相位裕量、穿越频率以及增益裕量（若检测到）。



更多示例与文档，可在教学示例文件夹（路径：`..\LTspiceIV\examples\Educational\FRA\`）及LTspice帮助文档中查看。

^[1] 此功能在LTspice 17.1及更高版本中可用。

^[2] 《International Journal of Electronics》，第38卷，第4期，1975年

如何切换回旧版 (LTspice 24之前版本) 的 LTspice图形用户界面?

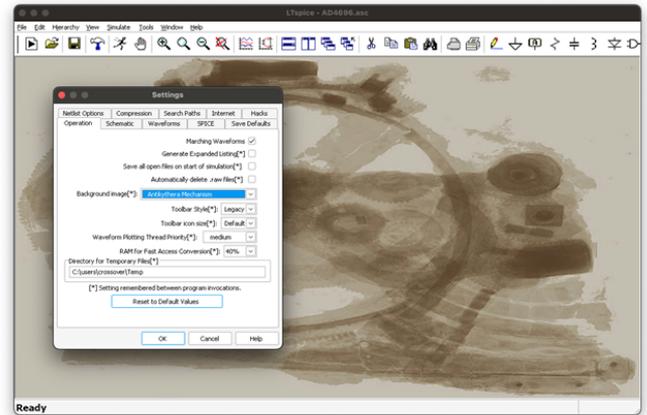
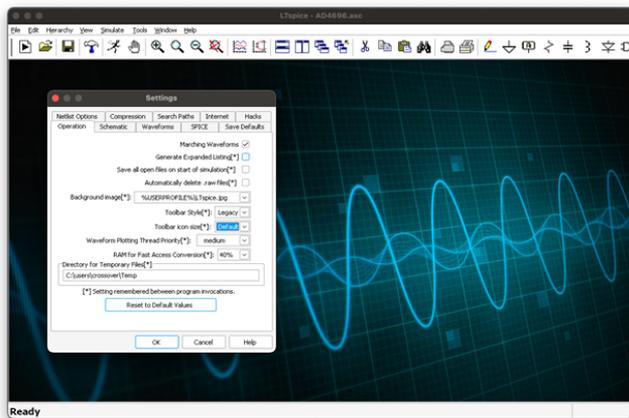
若要恢复到旧版 (LTspice 24之前版本) 的LTspice界面样式, 有多种方法可供选择。

旧版图标、旧版键盘快捷键以及旧版背景, 均可在Settings (设置) 中找到并设置。

Settings > Operation > Toolbar Style > Legacy (设置 > 操作 > 工具栏样式 > 旧版)

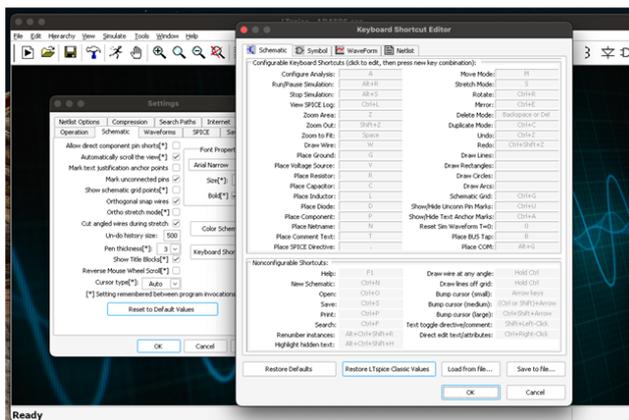
旧版默认背景也可通过以下步骤设置

Settings > Operation > Background Image (设置 > 操作 > 背景图像)



Settings > Operation > Keyboard Shortcuts > Restore LTspice Classic Values

(设置 > 操作 > 键盘快捷键 > 恢复LTspice经典值)

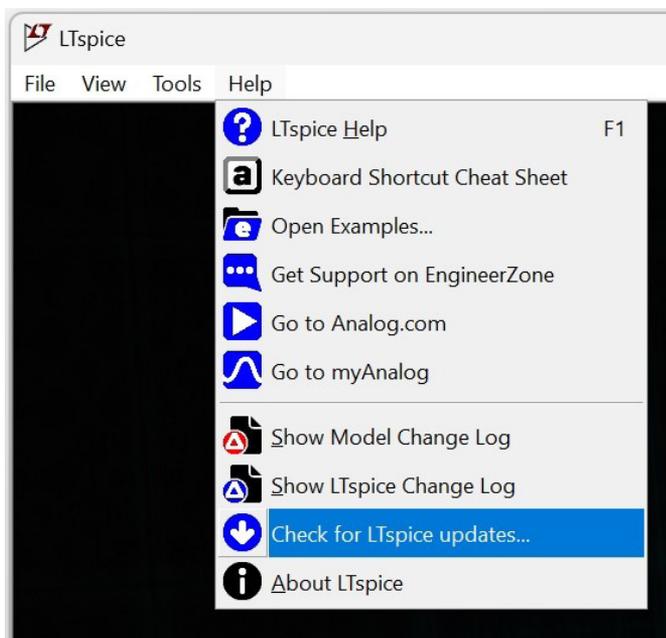


LTspice使用入门

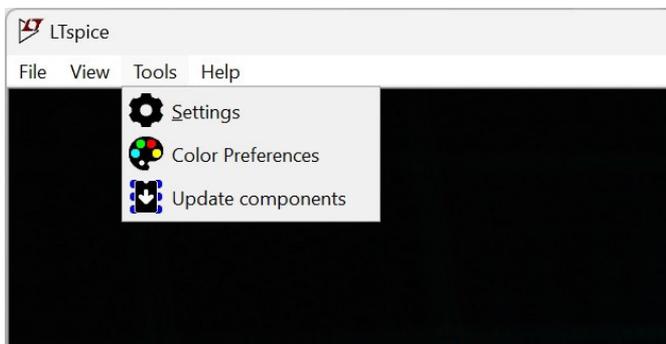
LTspice下载、安装和更新

访问analog.com/ltspice，下载LTspice。安装LTspice后，务必保持软件、模型及示例文件为最新版本。

如需检查软件更新,请单击**Help** → **Check for LTspice Updates** (帮助 → 检查LTspice更新)。



要确保模型和示例库是最新的，请单击**Tools** → **Update Components** (工具 → 更新组件)。

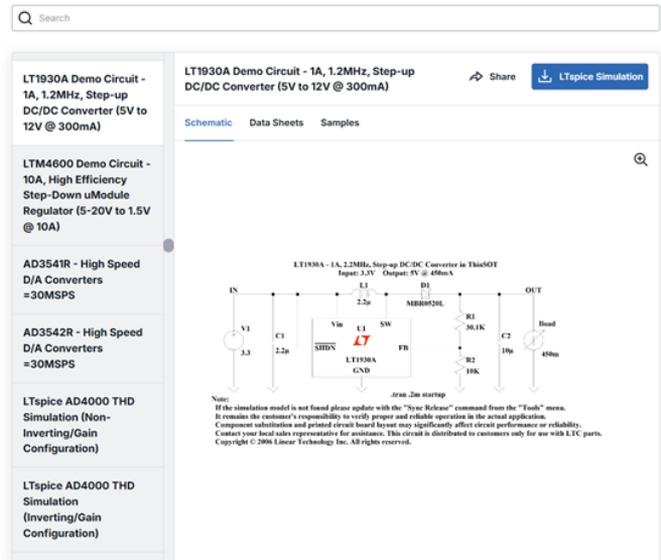


打开现有原理图

从零开始绘制原理图需要一定时间学习，更简单的入门方式是先研究已创建好的原理图。LTspice原理图文件的扩展名为.asc，可从ADI公司的多个渠道获取。

下载演示电路

演示电路的中央存储库可以在analog.com上的**LTspice演示电路**页面找到。通过该页面，你可以按应用场景和/或产品型号搜索LTspice原理图文件。



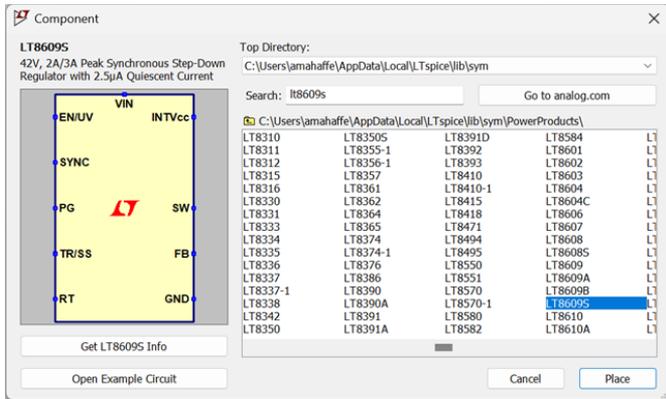
这些演示电路原理图文件，也可在analog.com上产品页面的**Tools & Simulations** (工具与仿真) 版块中找到。例如，**AD4000**这款产品就提供了多个LTspice演示电路。

从元件示例入手

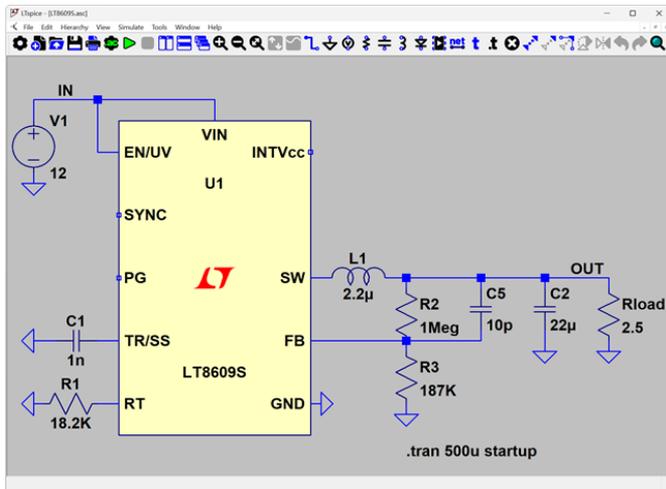
LTspice内置了ADI公司各类元件的完整模型库，且大多数元件都配有对应的示例原理图。这些示例电路是绘制原理图的理想起点，因为它们可确保元件能正常完成仿真 (包含了所需的电源电压、激励电压及仿真指令)。

这些示例电路通常较为简单，不一定能直接对应实际目标应用，也未完全涵盖实际硬件设计中需考虑的全部因素，但它们提供了良好的基础，相比从零开始绘制原理图，能帮你节省大量时间。

要打开元件示例，必须先单击**File** → **New Schematic**（文件 → 新建原理图）创建一个新原理图。然后，单击**Edit** → **Component**（编辑 → 元件）以打开**Place Component**（放置元件）对话框。

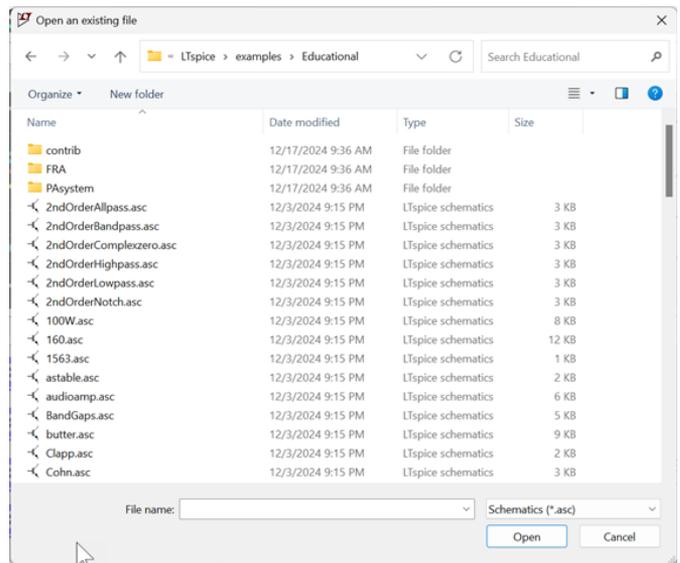


在**Place Component**（放置元件）对话框中，你可以通过两种方式查找器件：一是通过产品类别目录导航查找，二是直接输入器件名称进行搜索。选择你感兴趣的器件名称，再单击**Open Example Circuit**（打开示例电路）。



从教学示例入手

LTSpice包含一个教学示例库，旨在帮助你了解电路及仿真相关概念。要打开教学示例，请单击**File** → **Open Examples**（文件 → 打开示例）。导航至Educational（教学）文件夹，然后选择一个扩展名为.asc的文件并打开。



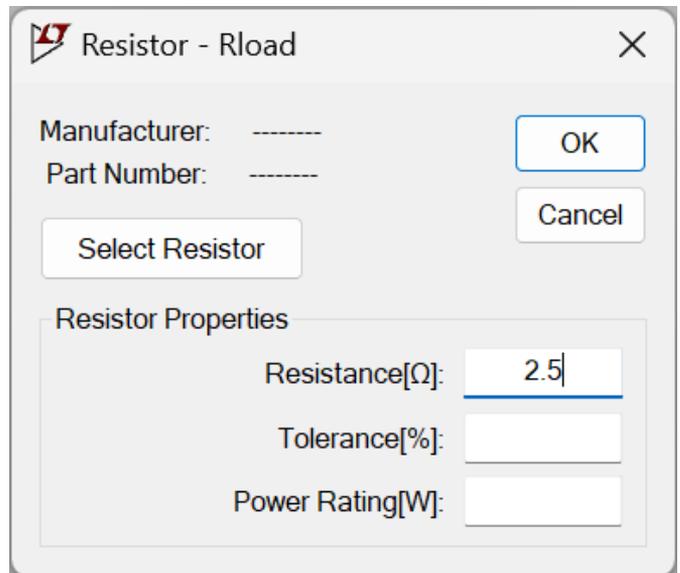
修改原理图

在LTSpice中从零开始创建原理图相当简单。如果你要进一步学习如何从零绘制简单原理图，可观看我们的LTSpice Basics（LTSpice基础）系列视频。本文将重点介绍如何对现有原理图进行基础编辑。

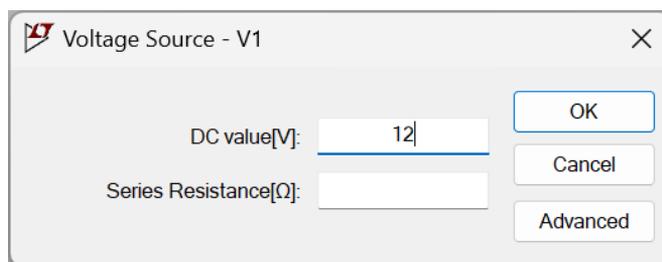
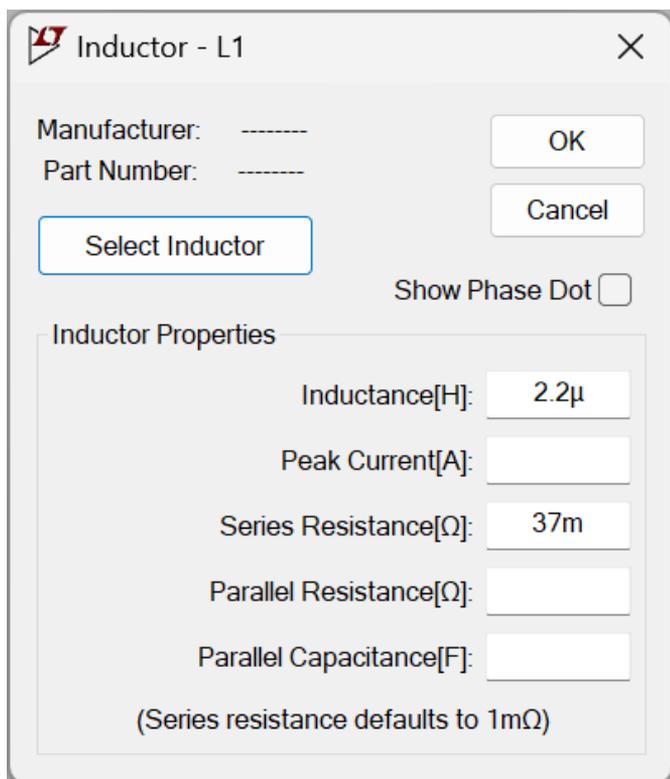
所有原理图编辑命令均可在**Edit**（编辑）菜单中找到，也可通过右键单击原理图背景调出。

编辑元件属性

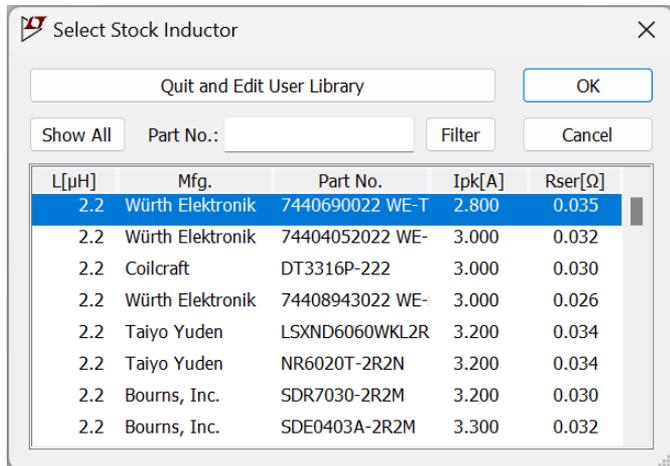
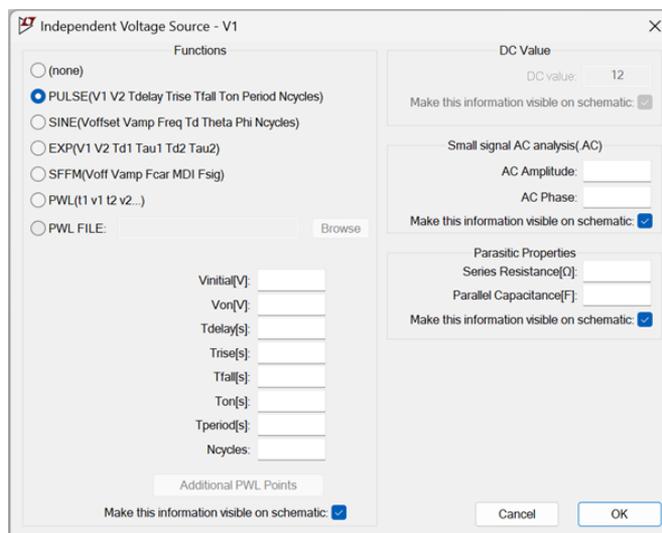
在大多数情况下，右键单击元件即可修改其属性。元件属性对话框的内容会因所编辑的元件类型而异。



电阻、电容、电感、磁珠、二极管和晶体管（双极型、MOSFET、JFET）都有各自的模型库，你可以为元件选择特定的模型。



单击**Advanced**（高级）可查看该电压源的其他参数选项。



如果模型库中没有你需要的器件模型，可以使用**.MODEL**指令为器件定义自定义模型。有关此功能的更多信息，请参阅LTspice手册中关于.MODEL的帮助主题。

一些元件具有基本选项和高级选项，比如电压源。右键单击电压源可调出其基本属性。

输入单位

LTspice在很大程度上遵循标准工程符号来表示数值参数。LTspice不区分大小写。因此，**M**和**m**都代表 10^{-3} （毫）。如果要使用 10^6 （兆），则需使用MEG或meg。

另外，不要使用**f**或**F**表示法拉。输入1F会被识别为1飞法的值。要表示1法拉，只需输入1即可。

字符	含义
T或t	tera = 10^{12}
G或g	giga = 10^9
MEG或meg	mega = 10^6
K或k	kilo = 10^3
M或m	milli = 10^{-3}
U或u (LTspice中用µ代替)	micro = 10^{-6}
N或n	nano = 10^{-9}
P或p	pico = 10^{-12}
F或f	femto = 10^{-15}

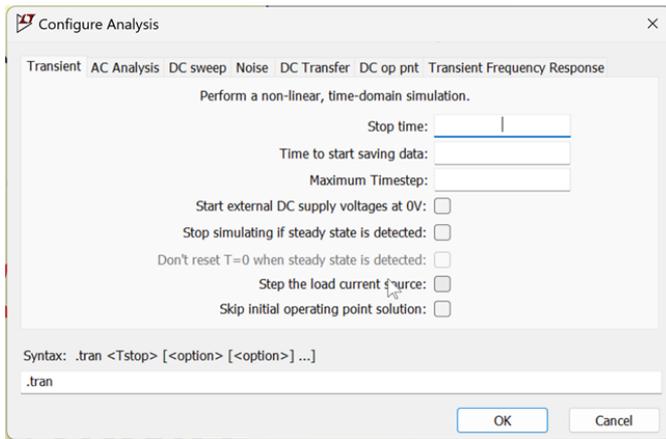
浏览原理图

你可以在**View**（查看）菜单中找到缩放功能。你也可以使用鼠标滚轮进行放大和缩小操作。单击并拖动鼠标，可平移至原理图的其他区域。按下空格键，可缩放至适合视图。

仿真命令

在大多数教学电路和元件示例电路中，仿真命令已预先定义。因此，你无需对这些示例电路的原理图进行任何额外编辑，即可直接运行仿真。

若要编辑现有的仿真指令，可在菜单中选择**Simulate** → **Configure Analysis**（仿真 → 配置分析）。



在此界面中，你既可以修改现有的仿真参数，也可以通过选择目标仿真类型对应的标签页，切换到其他仿真类型。LTspice仿真指令包括瞬态(.tran)、交流(.ac)、噪声(.noise)、直流工作点(.op)、直流扫描(.dc)、传递函数(.tf)和瞬态频率响应(.fra)。瞬态频率响应是LTspice中最新的仿真指令，它允许你使用瞬态仿真方法来仿真频率响应。

运行仿真

打开示例原理图后，从菜单中选择**Simulate** → **Run**（仿真 → 运行）来启动仿真。LTspice将根据原理图生成网表，然后对该网表进行仿真。若要查看网表，可选择菜单中的**View** → **Spice Netlist**（查看 → Spice网表）。

波形查看器

运行仿真后，会打开一个空白的波形窗口。如果你要查看网表，需要单击原理图窗口使其处于活动状态。这样，**View**（查看）菜单才会可用。

探测原理图

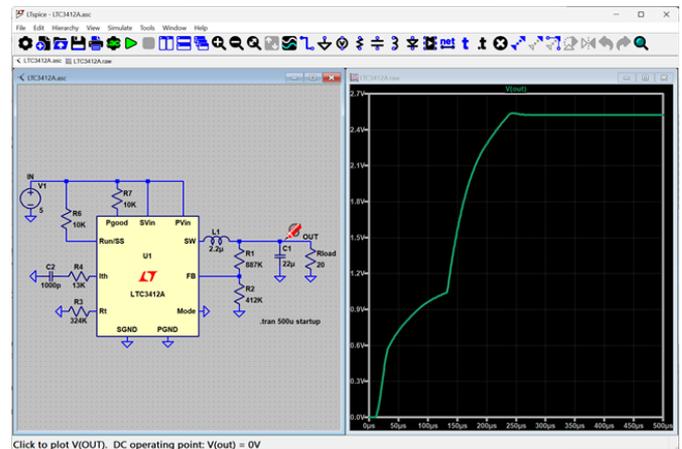
运行仿真后，你可以直接单击原理图，向波形视图中添加轨迹。

绘制电压

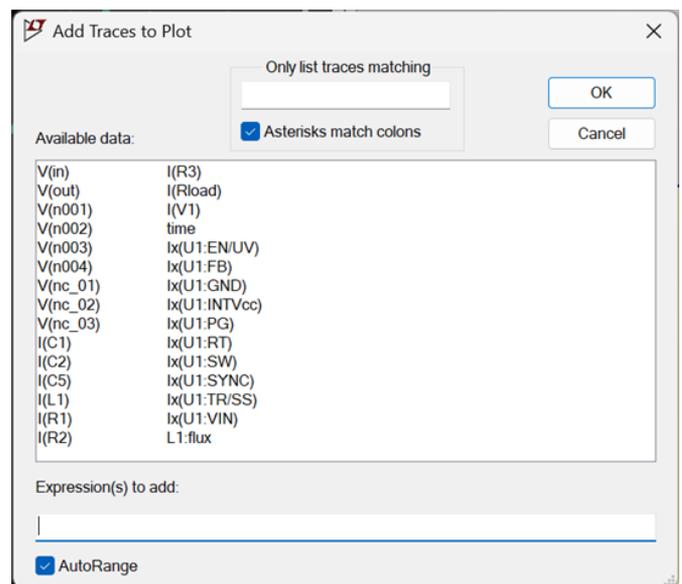
将光标悬停在导线上，如果该电压可以绘制，你会看到光标变为电压探针光标。



用电压探针光标单击导线，该电压（以地为参考点）将显示在波形查看器中。

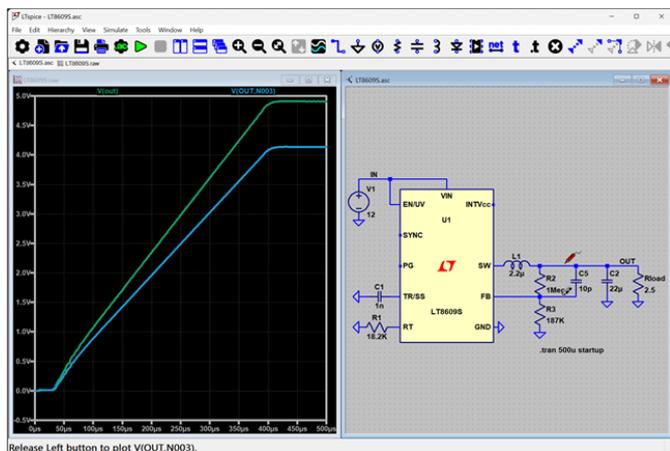


你也可以通过以下方式向波形查看器添加轨迹：先单击波形查看器使其处于活动状态，然后选择菜单中的**Plot Settings** → **Add a Trace**（绘图设置 → 添加轨迹）。



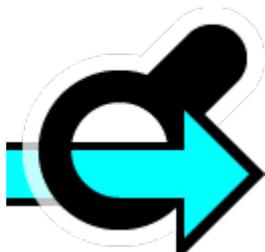
绘制差模电压

若要绘制差模电压，先用电压探针光标单击某一根导线，然后将光标拖动到作为参考的第二根导线处。单击第一根导线后，电压探针光标会变为黑色，直至你单击第二根导线。

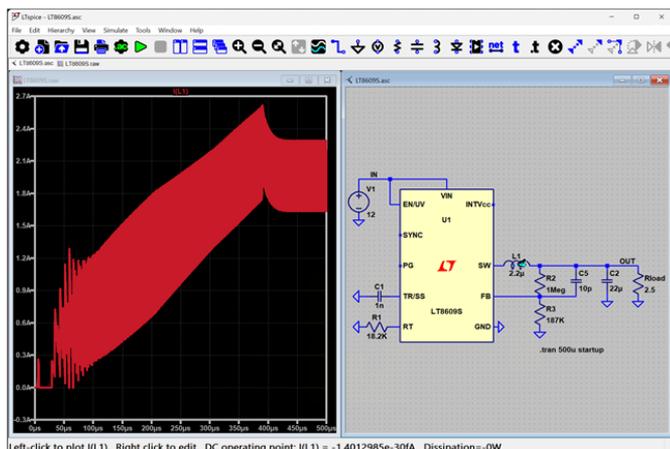


绘制电流

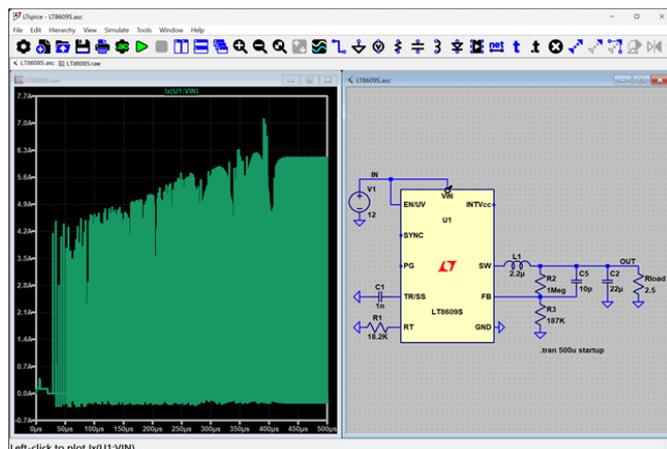
对于仅含两个节点的简单元件，可将光标悬停在元件上以绘制电流，此时光标会变为电流探针光标。



单击该元件，即可绘制流经该元件的电流。

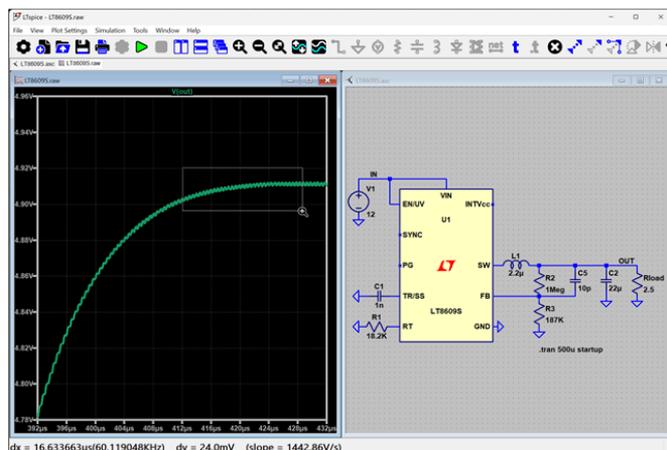


对于节点数超过两个的元件，可通过单击某个节点，绘制流入该节点的电流。



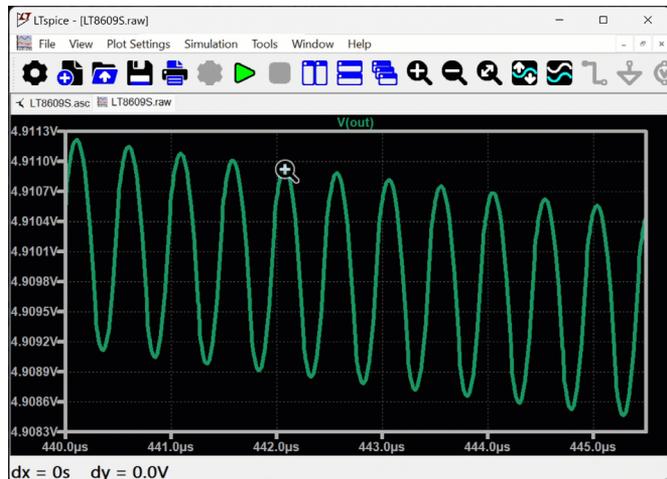
放大波形

单击并拖动鼠标，可将波形中特定区域放大以聚焦查看。按下空格键，即可恢复到完全缩小的视图。



快速测量

单击并拖动鼠标进行放大时，你还会在左下角看到测量数据。可使用放大光标快速测量dx、dy和斜率。释放鼠标按钮之前，请将该框最小化以防止放大。



删除轨迹

若要从波形查看器中删除轨迹，右键单击波形查看器顶部的轨迹标签，然后选择**Delete this Trace**（删除此轨迹）。

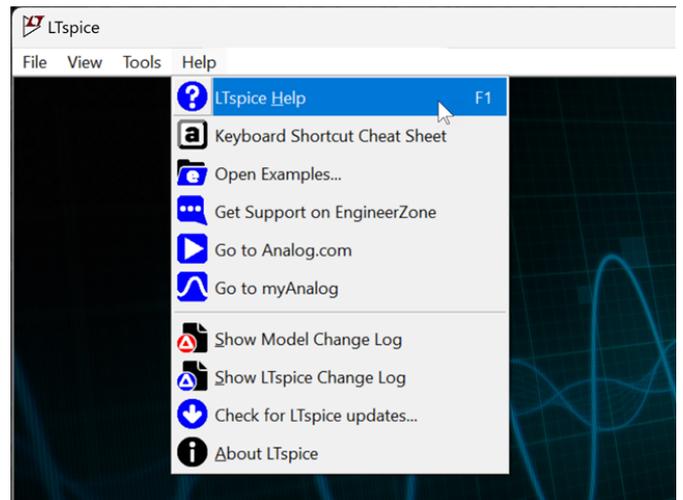
你还可以选择**Plot Settings** → **Delete Traces**（绘图设置 → 删除轨迹）。此时光标会变为剪刀光标，单击轨迹标签即可删除对应轨迹。按下Esc键或右键单击，可退出删除模式并恢复为十字光标。

如果你已绘制多条轨迹，且希望仅保留其中一条、删除其他所有轨迹，双击原理图上该轨迹对应的导线或节点即可。

波形查看器的其他功能，可通过查看**Plot Settings**（绘图设置）菜单中的选项来探索（需确保波形查看器窗口处于活动状态，Plot Setting（绘图设置）菜单才会显示）。

内置帮助

选择**Help** → **LTspice Help**（帮助 → LTspice帮助），即可打开《LTspice 帮助手册》。帮助手册按主题划分，包含索引且支持搜索，是深入了解LTspice各类功能的绝佳起点。



其他资源

- 访问analog.com/ltspice，获取技术文章、视频和示例电路。
- 访问[EngineerZone中文技术论坛](#)，提问咨询、参与讨论和查看常见问题解答。

LTspice: 计算轨迹的平均值 或RMS值

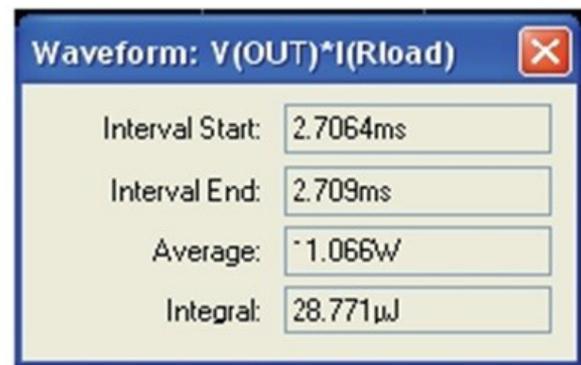
作者: Gabino Alonso

LTspice波形查看器可对某一轨迹进行积分,从而得出指定区域内的平均值或均方根(RMS)值。

在波形查看器中对某一轨迹进行积分:

1. 放大至目标区域。
2. 按住Ctrl键并单击待积分轨迹的标签。

LTspice IV基于数据轨迹的物理单位,显示该类型数据的具有实际意义的平均值。例如,若单位为电压或电流,LTspice IV会显示平均值和均方根(RMS)值。否则,LTspice IV会显示波形查看器中所显示数据的平均值和积分值。如果你正在绘制来自.noise仿真的噪声密度,LTspice IV会显示总的有效值噪声。



关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前, Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

键盘快捷键

SCHEME AND WAVEFORM EDITING SHORTCUTS

Windows	Place Components*	Apple
W	wire	F3
G	ground	G
Alt+G	com	
V	voltage	V
R	resistor	R
C	capacitor	C
L	inductor	L
D	diode	D
P	component	F2
N	label net	F4
T	text/comment	T
	spice directive right-click text field to open "Help me Edit" dialog	S
B	bus tap	B
left-click	toggle directive/comment	

*Press [Esc] or right-click to exit mode.

Windows	Schematic Options	Apple
hold [Ctrl]	place angled wires	hold [Command]
hold [Ctrl]	draw shapes off grid	hold [Command]
[Ctrl]+[Alt]+[H]	show hidden text, e.g. parallel or series resistance	
[Ctrl]+U	show/hide unconn pin marks	
[Ctrl]+A	show/hide text anchor marks	

most options available in Settings

Windows	Probe Schematic	Apple
click	Probe Wire plot voltage	click
	Probe Component plot current	
[Alt]+click	Probe Wire plot current	[Command]+click
	Probe Component plot instantaneous power	
drag net-to-net	plot differential voltage	drag net-to-net

Probes available after simulation is run.

Windows	Schemes, Waveforms, Symbols	Apple
[Ctrl]+X or [Backspace] or [backspace]	delete	F5
[Ctrl]+C	copy/duplicate*	F6
M	move* select components to move	F7
S	stretch* select anchor points to move	F8
[Ctrl]+R	rotate	[Command]+R
[Ctrl]+E	mirror	[Command]+E
Z	Schematic zoom area (drag over area) zoom in (click on scheme) Waveform zoom area is default mode	Zoom in and out with scroll wheel or use pinch on track pad
[Ctrl]+Z	zoom out	
Space	zoom to fit. zoom extents	Space
[Ctrl]+G	toggle grid	
[Ctrl]+Z	undo	[F9] or [Command]+Z
[Ctrl]+[Command]+Z	redo	[F9] or [Command]+[Command]+Z

Choose mode first, then select component or waveform title.
*Press [Esc] or right-click to exit mode.

Edit Directives & Component Parameters	
right-click >	edit directive with help edit limited parameters
[Ctrl]	edit directive directly edit all parameters

Text preceded by an underscore, e.g. "_FAULT" is displayed with an overbar, "FAULT".

Windows	Simulator	Apple
A	configure analysis	
[Alt]+R	run/pause	
[Alt]+S	stop	
[Ctrl]+L	view SPICE log	[Command]+L
O	reset sim waveform T = 0	

Schematics can be edited even as a simulation runs.
Edits affect subsequent simulations.

Windows	Waveform Viewing	Apple
click or [C]	add cursor and see measure	click
L	label current cursor position	
[Ctrl]+[C] or [Esc]	clear all cursors	close measure dialog
[Alt]+click	highlight corresponding net in schematic	[Command]+click
[Ctrl]+click	integrate	[Command]+click
drag	move trace (to another pane)	drag
drag, hold [Ctrl]	copy trace (to another pane)	
A	add trace	
P	add pane above	
B	add pane below	
U	move active pane up	
D	move active pane down	
[D]	select steps	
[D]	recenter	

Mouse actions are on a waveform trace label.

Waveform Pan & Cursor	
[Up]	No Cursors pan ~25%
[Left] [Down] [Right]	Cursor Present snap cursor to next time data point
[Left] [Right]	Cursor Present cycle cursors through traces at current time data point
[Up]	Cursor Present snap cursor to next data point
[Down]	No Cursors pan ~50%
[Ctrl]+[Left] [Right]	Cursor Present bump cursor 10 data points
[Ctrl]+[Up] [Down]	Cursor Present bump cursor 100 data points
[Ctrl]	pan with mouse
[Ctrl]+[Left] [Right]	pan left and right with mouse
[Ctrl]+[Up] [Down]	pan up and down with mouse

Click in waveform pane to apply keyboard functions to active frame.

Fast • Free • Unlimited

©2024 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners. Ahead of What's Possible is a trademark of Analog Devices. LTspice-9/24(A) analog.com

SPICE QUICK REFERENCE

SPICE Analysis (requires exactly one*)

.ac	perform small signal AC analysis
.dc	perform DC source sweep analysis
.fra	perform a specialized transient simulation to analyze the frequency response of a feedback loop.
.noise	perform noise analysis
.op	find the DC operating point
.tf	find the DC small-signal transfer function
.tran	perform nonlinear transient analysis

* Simulation requires exactly one active spice analysis directive.
Tip: Open Configure Analysis to activate one directive and comment the others.

SPICE Directives

.backanno	annotate subcircuit pin names on port currents; automatically added by netlister
.end	end of netlist; required; added by netlister
.ends	end of subcircuit definition; use with .subckt
.four	compute fourier component
.func	user defined functions
.global	declare global nodes
.ic	set initial conditions
.include	include text from file
.lib	include library
.loadbias*	load a nodeset
.loadstate**	load a previously solved DC solution
.machine	arbitrary state machine
.measure	evaluate user-defined electrical quantities
.model	define a SPICE model
.net	compute network parameters in .AC analysis
.nodeset	supply hints for initial DC solution
.options	set simulator options
.param	user-defined parameters
.save	limit the quantity of saved data
.savebias*	save a nodeset to file
.savestate**	save comprehensive snapshot of state at time in a proprietary file format
.step	parameter sweeps
.subckt	define a subcircuit
.temp	temperature sweeps
.wave	write selected nodes to a .WAV file

* superceded by .savestate/loadstate, **versions 24.1 and later

Spice Lines

Leading Character	Type of Line
*	comment
A	special function device
B	arbitrary behavioral source
C	capacitor
D	diode
E	voltage dependent voltage source
F	current dependent current source
G	voltage dependent current source
H	current dependent voltage source
I	independent current source
J	JFET transistor
K	mutual inductance
L	inductor
M	MOSFET transistor
O	lossy transmission line
Q	bipolar transistor
R	resistor
S	voltage controlled switch
T	lossless transmission line
U	uniform RC-line
V	independent voltage source
W	current controlled switch
X	subcircuit invocation
Z	MESFET or IGBT transistor
@	frequency response analyzer
&	frequency response analysis probe
.	simulation directive; for example: .options reltol=1e-4
+	continuation of the previous line



LTspice[®] 24
Fast • Free • Unlimited

NUMBERS

Constants

LTspice	Means
e	Euler's number
pi	π
k	Boltzmann constant
q	charge constant
true	1
false	0

Used in waveform math

Value Multipliers

LTspice	Means	Value
T or t	e12	tera 10 ¹²
G or g	e9	giga 10 ⁹
meg	e6	mega 10 ⁶
K or k	e3	kilo 10 ³
M or m	e-3	milli 10 ⁻³
mil		25.4·10 ⁻⁶
U or u or μ	e-6	micro 10 ⁻⁶
N or n	e-9	nano 10 ⁻⁹
P or p	e-12	pico 10 ⁻¹²
F or f	e-15	femto 10 ⁻¹⁵

case insensitive
6K34 = 6.34k = 6.34e3
units not required, but allowed
kQ = kohm = K = k

DRAWING

editor >	Symbol	Key
t	text	T T T
↘	arrow	
↖	line	L L
▭	rectangle	R R
○	ellipse	C C
⤵	arc	A

not all options available in all modes

COMMAND LINE FLAGS

-alt	set solver to Alternate
-ascii	use ASCII .raw files, degrading performance
-b <command>	batch mode of -run -netlist, or -sync, eg.-b -run
-big or -max	start LTspice as a maximized window
-ini <path>	use non-default .ini file
-l <path>	path to insert in the symbol and file search paths; no space after l (cap T); eg. -lC:\Users\...
-norm	set solver to Normal
-run	open the schematic and simulate
-encrypt	encrypt a model library
-FastAccess	convert a binary .raw file to Fast Access format
-FixUpSchematicFonts	convert the font size field of very old user-authored schematic/symbol text to the modern default
-FixUpSymbolFonts	convert schematic/symbol text to the modern default
-netlist	batch conversion of a schematic to a netlist
-PCBnetlist	convert schematic to a PCB format netlist
-sync	update component libraries
-uninstall	uninstall LTspice

Syntax: LTspice.exe -l <path> <schematic.asc> -b -run -ini <path>
Path required for files not in same directory as LTspice.exe.
Can be stated as a full file path or defined using l<path>.

SIMULATION COMMANDS

Key			
Description	Key	Replace Key with...	Examples
required literal	foo	foo	Replace V(<node>) with V(out) or V(n001)
<required value>	<foo>	a value	Replace <freq> with 1000 for freq = 1kHz Replace <tstop> with 2 for stop time = 2s
[optional literal]	[foo]	foo, or leave out	Replace [startup] with startup
[<optional value>]	[<foo>]	a value, or leave out	Replace [I(<source>)] with I(R1)
<list, of, values>	<foo, bar>	foo or bar	Replace <oct, dec, lin> with oct
[<optional, mutually exclusive, list, of, values>]	[<foo, bar>]	foo or bar, or leave out to for default value, bar	
<filename>	<filename>	filename or path to save/retrieve a file	if no path is specified, the file is saved in the same directory as the netlist or schematic
[...][more]	[...]	optionally more versions of preceding item(s)	Replace V(<node>)[...] with V(n001)V(n002)V(n) V(out)
[parameter=<value>]	[foo=<bar>]	foo=value	Replace [Tstart=<val>] with Tstart=1ms
I(<source>)			<source> can be discrete component, Vsource name or pin, I(R1), V(V1), I(B01)

parentheses() are always literal

SPICE Analysis (requires exactly one*)			
 or 	.ac	perform small signal AC analysis	.ac <oct, dec, lin> <Npoints> <startfreq> <endfreq> .ac <list> <freq> [...]
	.dc	perform DC source sweep analysis for up to three V or I sources; overrides named source settings with DC sweep of source	.dc <source name> <oct, dec, lin> <startvalue> <stopvalue> <incr> [more sources] .dc <source name> list <value> [...][more sources]
	.fra	perform a transient simulation to analyze the frequency response of a feedback loop and produce a Bode plot	.fra [Tstart=<time>][dTmax=<time>][Tstep=<time>] + [Tstop=<time>][uic][startup]
	.noise	perform noise analysis	.noise V(<node>[, <refnode>]) <src> + <oct, dec, lin> <Npoints> <startfreq> <endfreq> .noise V(<node>[, <refnode>]) <src> list <freq> [...]
	.op	find the DC operating point	.op
	.tf	find the DC small-signal transfer function	.tf V(<node>[, <refnode>]) <source> .tf I(<source>) <source>
	.tran	perform nonlinear transient analysis	.tran <Tstep> <Tstop> + [Tstart [dTmax]] + [uic]** [steady][nodiscard][startup][step] .tran <Tstop> + [uic]** [steady][nodiscard][startup][step]

* Simulation requires exactly one active spice analysis directive.
 Tip: Opening Configuration Analysis comments all but one analysis command.
 ** Use of this modifier is highly discouraged. In particular, it is not a viable workaround for DC operating point convergence problems.

SPICE Directives		
backanno	annotate subcircuit pin names on port currents; automatically added by netlister	.backanno
end	end of netlist; required; added by netlister	.end
ends	end of subcircuit definition	.ends
.four	compute fourier component	.four <frequency> [Nharmonics][Nperiods] + <data trace> [...]
.func	user defined functions	.func <name> [(arguments)] <expression>
global	declare global nodes	global <node> [...]
ic	set initial conditions	.ic [V(<node>)=<voltage>][...] + [I(<inductor>)=<current>][...]
include	include text from file	.include <filename.ext>
.lib	include library	.lib '<filename>' <entryname> .lib * <filename> * <entryname>
loadbias*	load a nodeset from a file	.loadbias <filename>
loadstate**	load a previously solved DC solution	.loadstate <statefilename> [reset]
.machine	arbitrary state machine	.mach[ine] [<tripdt>] .state <name> <value> .rule <old state> <new state> <condition> .output (<posnode> [, <negnode>]) <expression> .endmach[ine]
.measure	evaluate user-defined electrical quantities at a point on the abscissa or over a range	.meas[ure] [ac, dc, op, tran, tf, noise] <name> + [<find, deriv, param> <expr> [when <expr>, at=<expr>]] + [td=<val>][<rise, fall, cross>=<count>], last]]
.model	define a SPICE model	.model <name> <type> [(parameter list)]
.net	compute network parameters in AC analysis	.net [V(out[, ref]), V(Rout)] < Vin, lin> + [Rin=<val>][Rout=<val>]
.nodeset	supply hints for initial DC solution	.nodeset V(<node>)=<voltage> [...]
.options	set simulator options	.options
.param	user-defined parameters	.param
.save	limit the quantity of saved data	.save V(<node>)[...][V(n2)[(I1)[(S2)]]]
.savebias*	save a nodeset to file	.savebias <filename> [internal] + [temp=<temp>][time=<time> [repeat]] + [step=<step#>] + [DC1=<value>][DC2=<value>][DC3=<value>]
.savestate**	save comprehensive snapshot of state	.savestate <filename> [time=<time>]
.step	parameter sweeps	.step [<oct, dec, lin>] <item> <startval> <endval> <incr> .step <item> list <value> [...]
.subckt	define a subcircuit	.subckt <name> [<node>][...]
.temp	temperature sweep; same as .step temp list	.temp <temp> [...]
.wave	write selected nodes to a .WAV file	.wave <filename.wav> <Nbits> <SampleRate> + V(<node>)[...][I(<source>)][...]

* superceded by .savestate/loadstate, ** versions 24.1 and later



©2024 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners. Ahead of What's Possible is a trademark of Analog Devices. LTspice 6/24/24 Analog.com

LTspice: 使用.STEP命令来 执行重复分析

作者: Gabino Alonso

在LTspice中, 通过更改特定参数值来检查电路有两种方法: 你可以手动输入每个值, 然后仿真电路以查看响应; 或者, 使用.step命令在单次仿真运行中扫描一系列值。

.step命令会重复执行分析, 同时逐步改变模型参数、全局参数或独立源。以下是RC电路的示例波形响应, 其中电容值有三个变化值。

要在LTspice中实现此功能, 请执行以下步骤:

1. 用变量来定义元件参数: 编辑元件属性 (按住Ctrl键并右键单击元件), 并在Value (值) 字段中输入 “[X]”, 其中 “[X]” 是用户定义的变量名。在变量两侧添加大括号很重要, 因为这可让LTspice IV知道 “[X]” 是一个参数。
2. 通过SPICE指令添加.step命令, 指定该参数按线性、对数或数值列表方式逐步变化。

示例A: “.step param X list .1u .2u .3u” 使参数X逐步取列表中的每个值。

示例B: “.step param X .1u .3u .1u” 使参数X从0.1u到0.3u, 以0.1u为增量逐步变化。

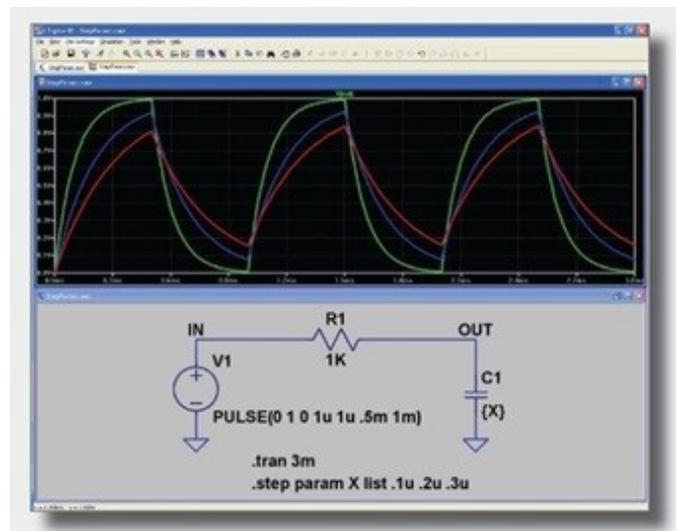


图1. LTspice IV: 使用.STEP命令执行重复分析

在波形面板中运行并查看仿真结果后, 若要查看特定轨迹的步长信息, 可按以下步骤操作: 添加光标 (单击轨迹标签), 使用上下箭头键切换不同步长, 然后右键单击光标即可查看步长信息。

如需进一步了解如何使用.step命令加深对原理图的理解, 请查看LTspice IV中的帮助主题。

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前, Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 简单的理想二极管

作者: Gabino Alonso

LTspice中的半导体二极管模型对于仿真至关重要，尤其是当你希望得到包含击穿特性与复合电流的仿真结果时。不过，尽管LTspice中的半导体二极管模型已十分完备，在某些场景下（例如需要快速仿真有源负载、电流源或限流二极管时），你仍会需要一个简单的“理想二极管”模型。为此，LTspice提供了理想二极管模型的实现方式。

要在LTspice中使用该理想二极管模型，需插入二极管(D)的一条.model语句，为其指定唯一名称，并定义以下一个或多个参数：Ron、Roff、Vfwd、Vrev或Rrev。

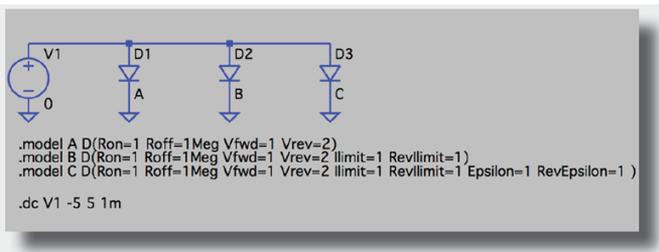
```
.model MyIdealDiode D(Ron=1 Roff=1Meg Vfwd=1 Vrev=2)
```

LTspice中的理想二极管模型包含三个线性导通区域：导通、关断和反向击穿。其中，正向导通和反向击穿状态还可通过电流限制参数llimit和revllimit进一步限定。

```
.model MyIdealDiode D(Ron=1 Roff=1Meg Vfwd=1 Vrev=2 llimit=1 Revllimit=1)
```

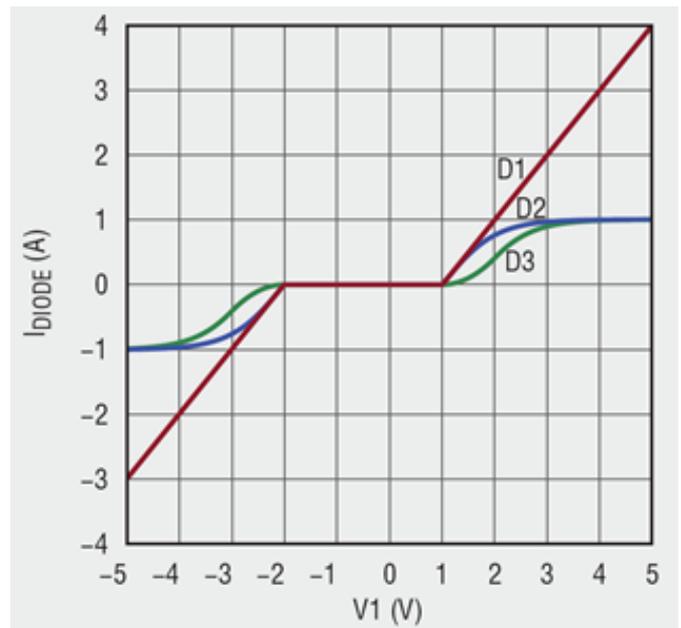
此外，为了让二极管在关断与导通状态之间的切换更平滑，还可定义epsilon和repsilon这两个参数。

```
.model MyIdealDiode D(Ron=1 Roff=1Meg Vfwd=1 Vrev=2 llimit=1 Revllimit=1  
Epsilon=1 RevEpsilon=1)
```

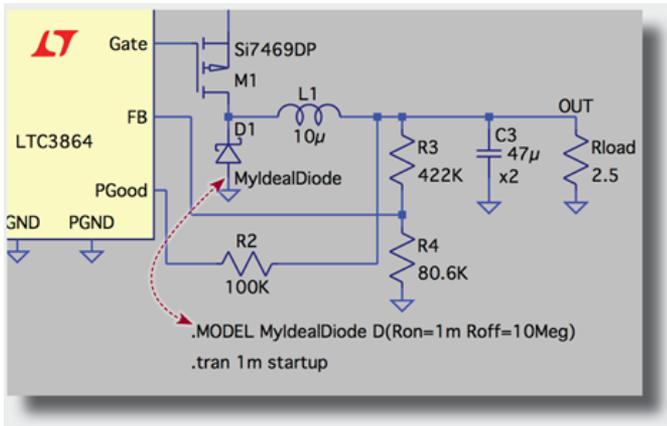


在二极管的关断状态与导通状态之间，还会采用二次函数进行过渡处理，从而使理想二极管的IV曲线在数值和斜率上均保持连续。这样一来，状态过渡会在由epsilon和repsilon的数值所指定的电压区间内完成。

在原理图中插入.model语句后，可通过（按住Ctrl键并右键单击二极管）编辑二极管符号的Value（数值）属性，使其与你在.model语句中指定的模型名称保持一致。如需进一步了解LTspice二极管模型，请参考帮助主题（按下F1键即可打开）。



在下方的电路示例中，为增加趣味性，我们使用理想二极管模型来仿真非同步降压型控制器中的MOSFET的RDS(ON)。通过用理想二极管模型替代传统的肖特基二极管，能够轻松对比同步整流技术的导通损耗。



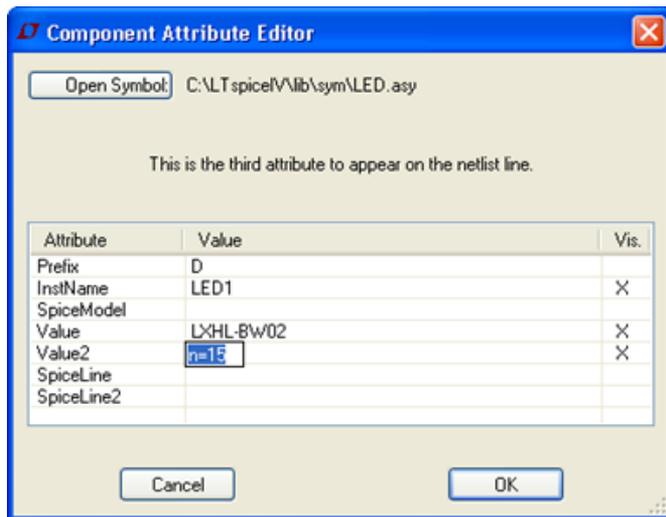
关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 将多个模型实例 合并为一个符号

作者: Gabino Alonso

当你需要某个模型的多个实例时，多次复制粘贴同一个符号固然简单，但有时你也可以通过单个符号定义同一器件的多个实例，让原理图更加简洁紧凑。例如，如需放置四个相同的并联电容，无需单独摆放四个电容符号，只需用一个符号并标注“x4”即可。这一操作可通过M（并联单元数）或N（串联单元数）参数实现。



元件编辑器

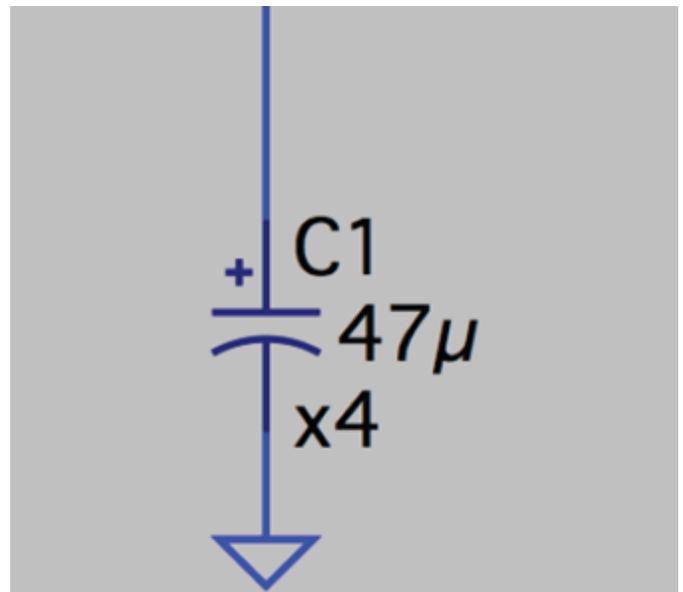
许多内置器件模型支持M（并联单元数）参数，例如电容、电感、二极管和MOSFET模型。如果你不确定某模型是否支持M参数，可直接尝试使用；若未看到错误消息，则说明该模型支持此参数。二极管（包括LED）模型是唯一支持N（串联单元数）参数的内置模型。

在器件符号中定义模型的多个实例的步骤如下：

1. 按住Ctrl键并右键单击所需符号，进入元件属性编辑界面。
2. 在Value2（数值2）字段中输入“m=<number>”或“n=<number>”。请注意，此处的<number>允许非整数值。
3. 选中Value2（数值2）属性，单击Vis（可见性）列，使原理图中显示这几个实例。

并联电容

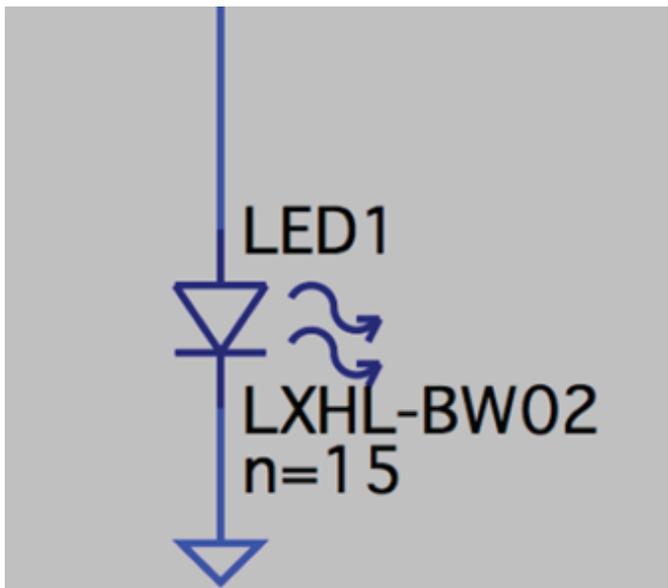
为符合特定电气原理图标准，你可以使用“m=<number>”或“x<number>”语法来定义并联电容（如“x4”）。



并联电容

串联LED

二极管是唯一支持N（串联单元数）参数的内置模型。



LED串

关于作者

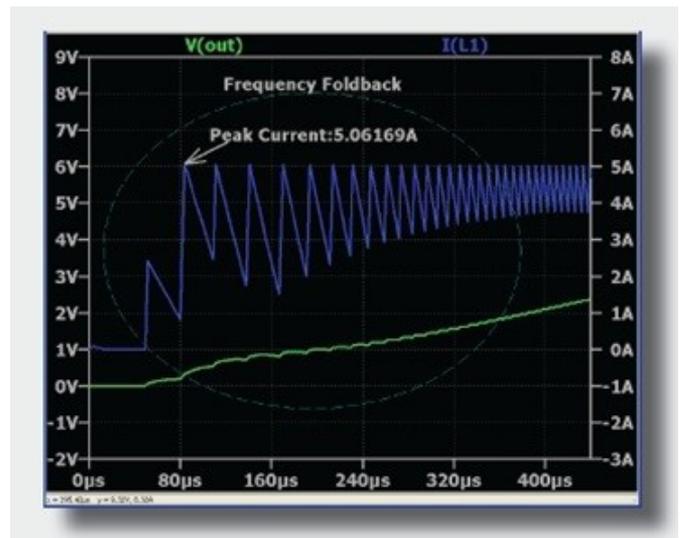
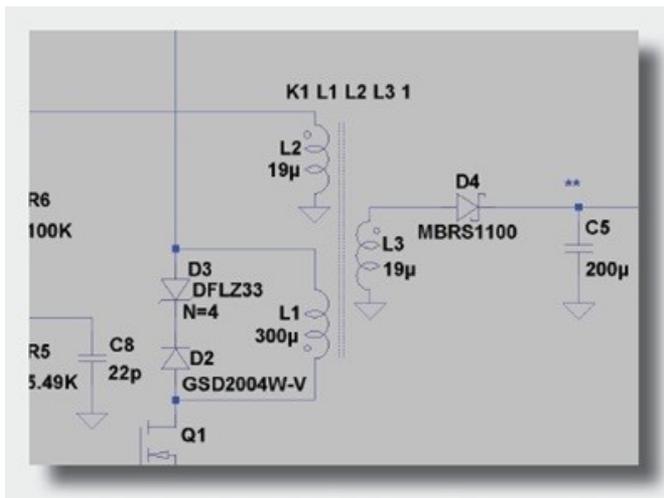
Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 为原理图和波形图 加上注释

作者: Gabino Alonso

在原理图中添加带说明性的文本注释非常实用。但在一些情况下，在原理图中添加直线、矩形、圆圈或圆弧，能够更清晰地展示电路结构。一个典型示例是：用两条直线突出标注变压器线圈。在LTspice中，这些图形标注功能可在Edit（编辑）菜单的Draw（绘制）下找到。如果不希望图形标注自动对齐网格，可以在放置图形时按住Ctrl键。

波形图支持添加文本、箭头、直线、矩形和圆等标注。这类标注可帮助你向同事说明图形中的特定结果。Plot Setting（图形设置）菜单下的Notes & Annotations（注释与标注）中可以找到图形标注及移动和拖移工具。请注意，如果你对图形进行了标注，需通过Plot Setting（图形设置）菜单中的图形设置文件保存标注内容；否则，标注将无法保存。



关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 电压和电流源的 分段线性功能

作者: Gabino Alonso

在LTspice®中, 分段线性(PWL)函数用于根据用户定义的一系列点, 通过直线段连接构建波形。由于PWL函数适用于创建自定义波形, 它们通常用于定义电压源或电流源。

4. 根据步骤3的选择, 直接输入PWL参数值, 或选择对应的PWL文件。

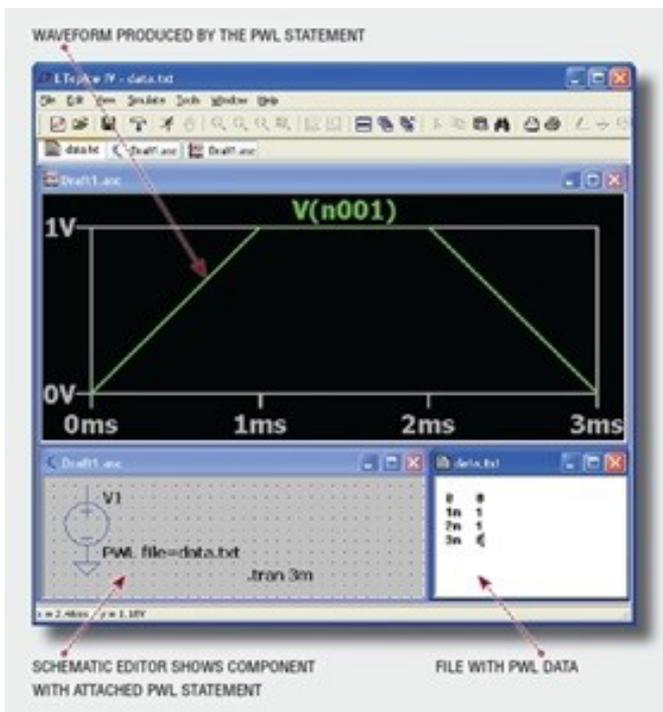
如果你选择直接输入参数值, 系统会根据你输入的内容生成PWL语句。PWL语句的语法规则是: 以二维点列表形式呈现, 每个点包含时间与数值数据对, 且时间值需按升序排列, 示例如下:

PWL(0 0 1m 12m 13m 0)

时间值也可采用相对前一个时间点的增量形式定义, 只需在时间值前添加“+”号, 示例如下:

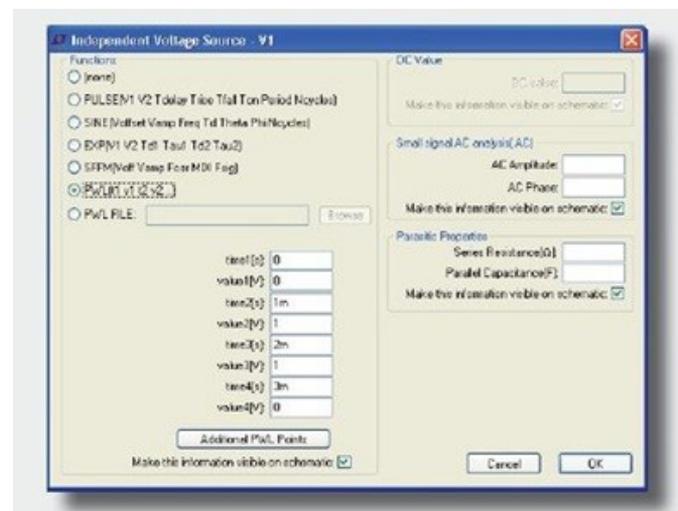
PWL(0 0 +1m 1+1m 1+1m 0)

下方展示了在对话框中输入非相对值数据对的示例:



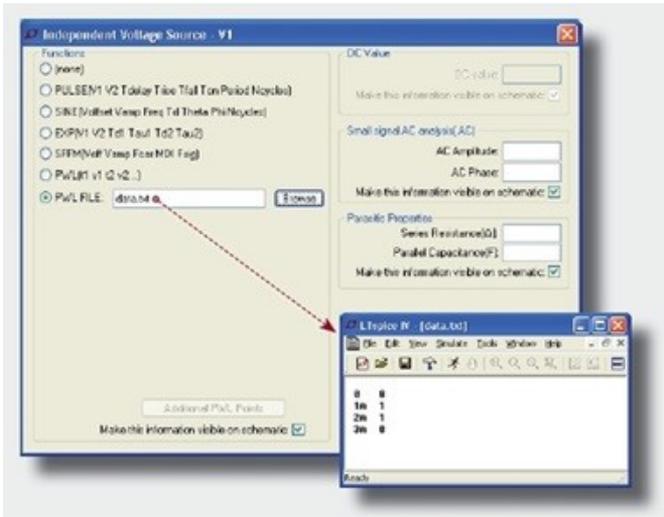
为电压源或电流源添加分段线性(PWL)函数的步骤如下:

1. 右键单击原理图编辑器中的相应符号
2. 单击Advanced (高级)
3. 选择PWL(t1, v1, t2, v2...)或PWL File (PWL文件):



由时间与数值数据对构成的二维点列表，可封装到一个文件中，并在PWL语句中调用，格式如下：

PWL(file = data.txt)



PWL语句的其他形式

LTspice IV支持多种PWL语句扩展形式。如需探索这些形式，需在原理图编辑器中右键单击带有PWL语句的文本行（而非元件符号本身），直接对语句进行编辑。以下是一些备选PWL形式的示例：

- 让数据对重复指定次数的循环，或无限重复：

```
PWL REPEAT FOR 5 (0 0 1m 12m 13m 0) ENDREPEAT  
PWL REPEAT FOREVER (0 0 1m 12m 13m 0) ENDREPEAT
```

- 触发表达式：只要表达式为真，源就会开启：

```
PWL (0 0 1m 12m 13m 0) TRIGGER V(n003)>1
```

- 缩放时间或源值：

```
PWL TIME_SCALE_FACTOR=0.5 VALUE_SCALE_FACTOR=2 (0 0 1m 12m 13m 0)
```

建议在下一仿真中试用上述某种PWL表达式形式。

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

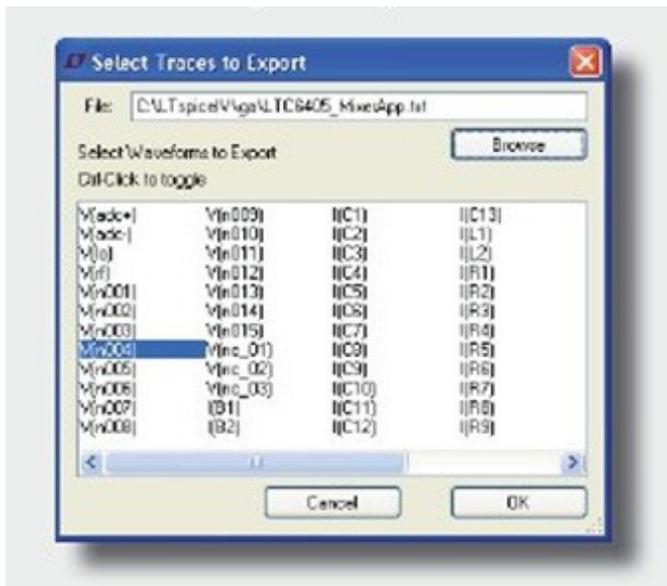
LTspice: 导入和导出PWL数据

作者: Gabino Alonso

LTspice波形查看器是进行基础测量的便捷工具，但有时你需要从LTspice导出数据或向其中导入数据，以便进一步分析电路。

将波形数据导出到ASCII文本文件的步骤如下：

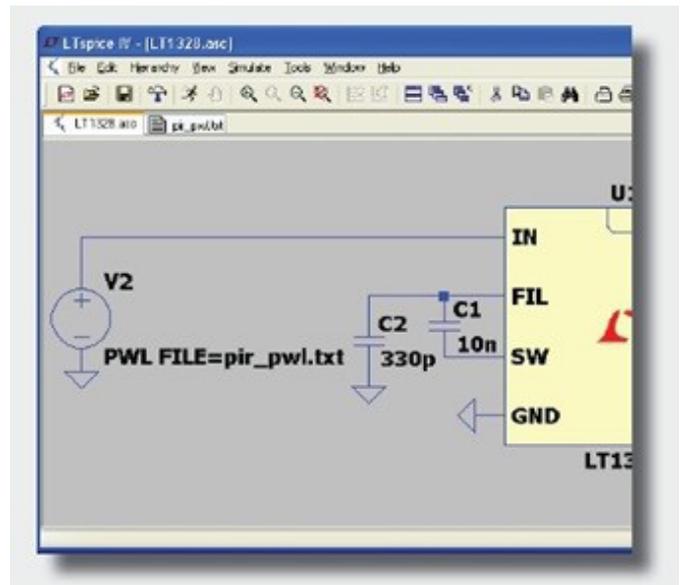
1. 单击以选择波形查看器。
2. 从File（文件）菜单中，选择Export（导出）。
3. 选择你想要导出的轨迹。



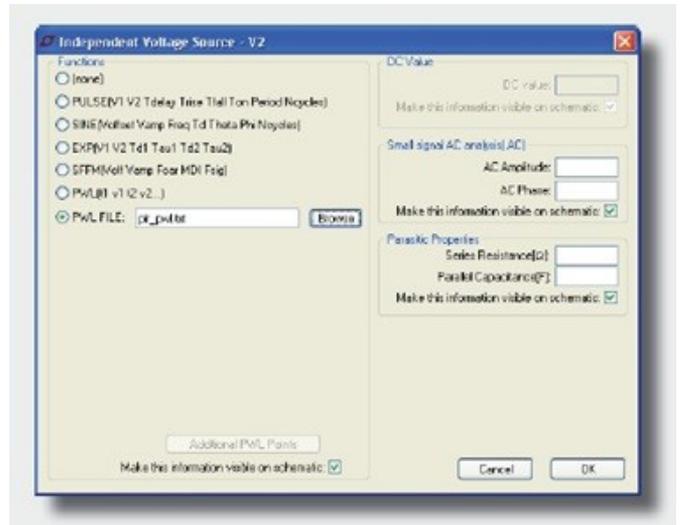
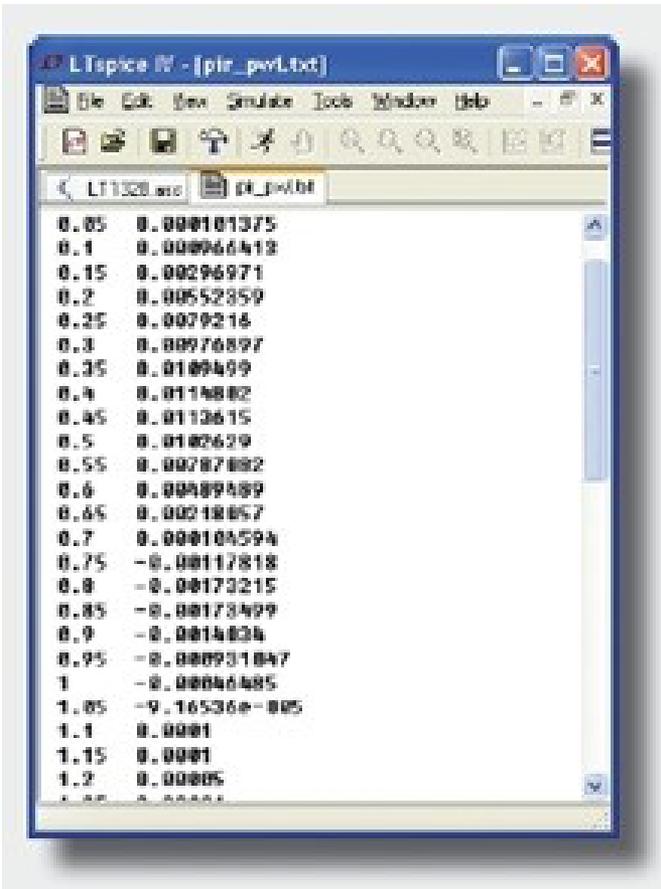
4. 单击Browse（浏览），以指定保存文本文件的文件位置和名称。

该文件创建完成后，你可在Microsoft Excel或MATLAB等应用程序中对其进行进一步分析。请注意，某些应用程序（如MATLAB）对导入文件有特定要求，即文件中仅能包含数据，不能存在标题信息。如果需要移除标题，可在文本编辑器或Excel中打开该文本文件，直接删除标题信息即可。

要向LTspice IV中导入波形数据，需将文本文件作为分段线性(PWL)函数，关联到电压源或电流源上。



导入的文件需满足以下要求：文件内仅包含时间与数值数据对构成的二维点列表，数据格式需为制表符或逗号分隔，且不能包含标题信息。PWL函数会将这些数据点按顺序连接，通过数据点之间的直线段，构建出与文本文件定义一致的波形。



有关PWL语句的更深入讨论，请参阅[上一篇LTspice博客](#)。

将文本文件作为PWL函数添加至电压源或电流源的步骤如下：

1. 右键单击原理图编辑器中的相应符号
2. 选择Advanced（高级）
3. 选择PWL FILE: (PWL文件:)，然后单击Browse（浏览）以选择文本文件。

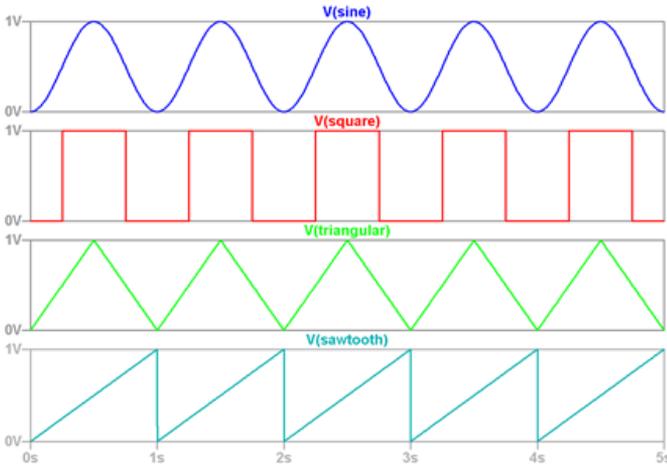
关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 生成三角波和锯齿波

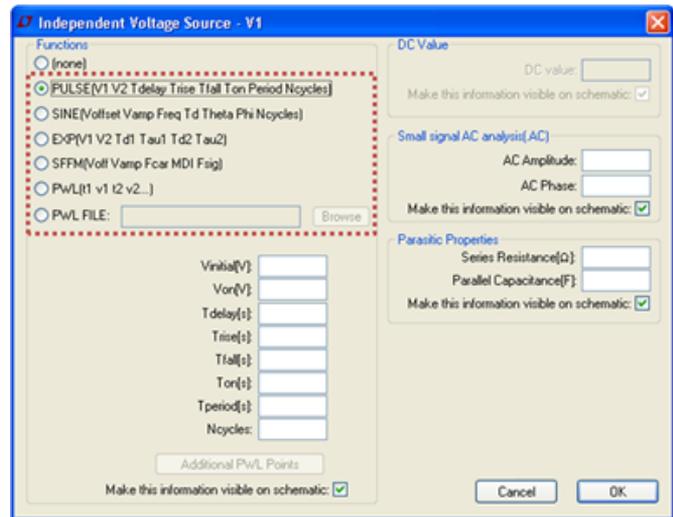
作者: Gabino Alonso

在电压源和电流源的仿真中，最常用的波形包括正弦波、方波、三角波和锯齿波。



正弦波、方波、三角波和锯齿波波形

LTspice®仿真软件的源元件编辑器中内置了脉冲波、正弦波、指数波、单频调频波以及任意分段线性函数。虽然表面上看起来，但LTspice确实可以生成三角波和锯齿波，只不过需要通过PULSE或PWL函数来创建。



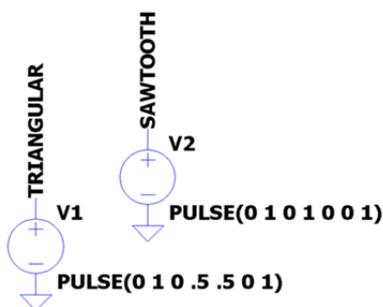
LTspice电压源函数

PULSE函数

在瞬态电路仿真中，当需要电源输出方波特性时，常使用PULSE函数。如果需要持续输出方波，可以省略Ncycles。

PULSE(Voff Von Tdelay Trise Tfall Ton Tperiod Ncycles)

生成三角波和锯齿波的一种简单方法是，使用上文所示的源元件编辑器中的PULSE函数。若要生成三角波，可在PULSE函数中将上升时间和下降时间均设置为所需周期的1/2。同样，若要创建锯齿波函数，可将上升时间设置为等于周期，并将下降时间设置为零。还可以对PULSE函数进行进一步修改，使其最符合你的仿真需求。这两种函数对应的波形展示在页面顶部。



由PULSE函数生成的三角波和锯齿波

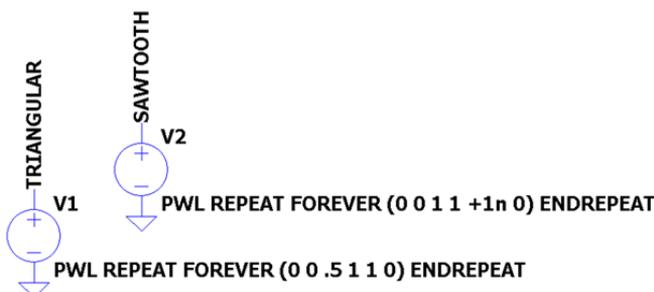
PWL函数

对于任意或复杂的波形，可以通过分段线性(PWL)函数来实现。任意分段线性函数由一系列时间与电压数据对定义。

$PWL(t1\ v1\ t2\ v2\ t3\ v3\dots)$

其含义如下：在 $t1$ 时刻之前，电压为 $v1$ ；在 $t1$ 至 $t2$ 时间段内，电压从 $v1$ 线性变化至 $v2$ ；可以设置任意数量的时间与电压点；而在最后一个时间点之后，电压将保持最后一个电压值不变。

要生成三角波或锯齿波，可使用如下分段线性(PWL)函数。这两种函数对应的波形展示在页面顶部。



由分段线性(PWL)函数生成的三角波形和锯齿波形

这两个示例使用了PWL函数一个未明示的重复功能。若要探索这些功能，你需要在原理图编辑器中右键单击源符号的文本进行直接编辑，而不是使用源元件编辑器。

以下是PWL函数未明示功能的一些重点内容：

- 无限重复数据对

`PWL REPEAT FOREVER (0 0 .5 1 1 0) ENDREPEAT`

- 将数据对重复5个周期

`PWL REPEAT 5 (0 0 .5 1 1 0) ENDREPEAT`

- 触发表达式：只要表达式为真，源就会开启

`PWL (0 0 .5 1 1 0) TRIGGER V(node)>1`

- 缩放时间或源值

`PWL TIME_SCALE_FACTOR=0.5 VALUE_SCALE_FACTOR=2 (0 0 .5 1 1 0)`

有关脉冲波、正弦波、指数波、单频调频波及任意分段线性函数的更多信息，可参考LTspice的帮助文件（按F1键打开）。下文还提供了一个LTspice仿真示例，供你参考。

关于作者

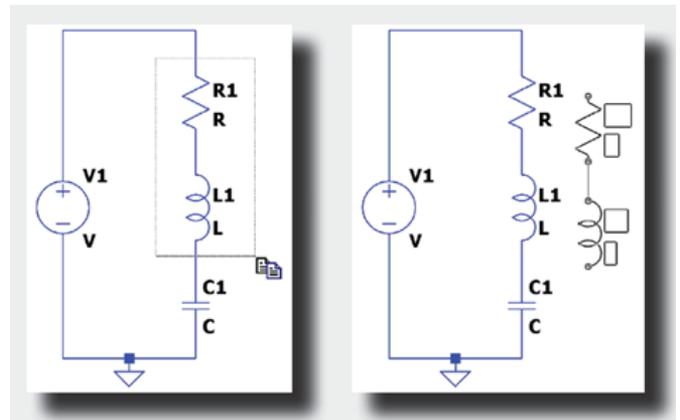
Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 复制和粘贴不同的 原理图

作者: Gabino Alonso

有时候，最简单的操作反而容易被忽略。LTspice中有一项未被广泛理解的功能，那就是如何使用复制命令在不同原理图之间进行复制粘贴。要将对象从一个原理图复制到另一个原理图，需在源原理图中调用复制命令（按F6键或Ctrl + C组合键），此时十字光标会变为复制符号。左键单击以选中想要复制的单个对象，或通过拖动鼠标画一个方框来选中一组对象。

复制了某对象或某部分电路后，只需单击目标原理图窗口，导航到想要粘贴的位置，再次单击即可完成粘贴。在Windows系统中，两个原理图必须处于同一LTspice进程实例中。



关于作者

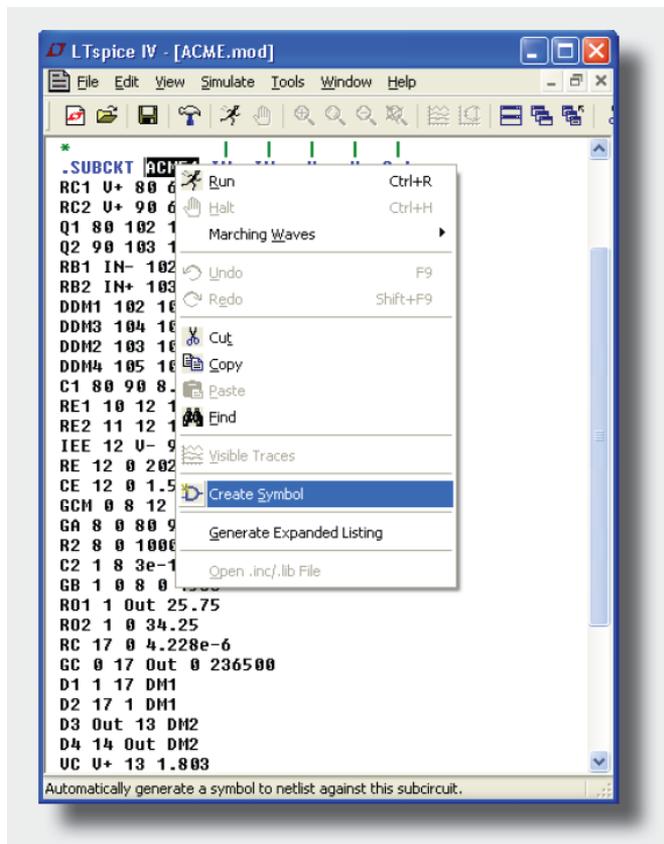
Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 简单的步骤导入第三方模型

作者: Gabino Alonso

虽然在LTspice中可以从头开始为某个第三方模型创建一种新符号，但是谁有这个时间呢。遵循以下简单的步骤可为定义在一个子电路中（.SUBCKT 语句）的第三方模型产生一种新符号。

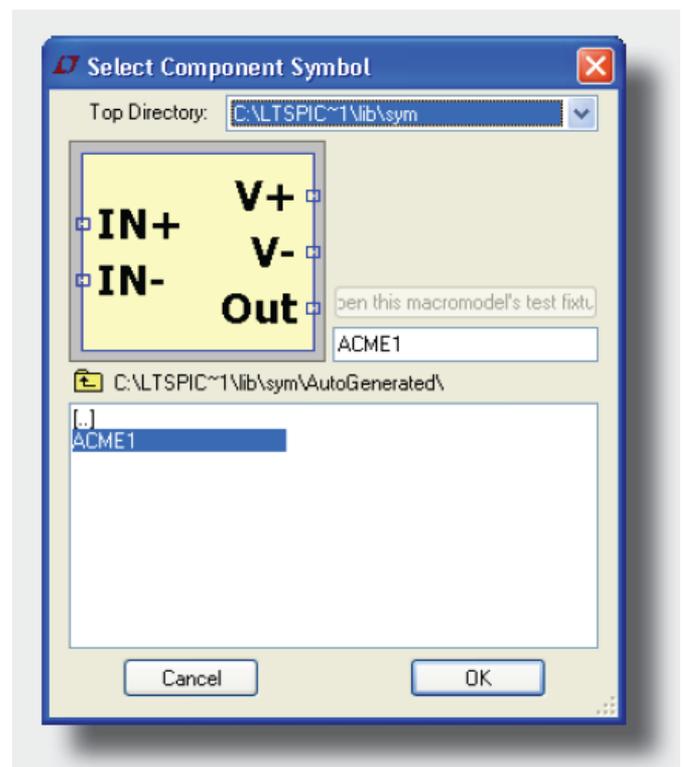
1. 在LTspice中打开包含子电路定义的网表文件（File > Open或将文件拖入LTspice）
2. 在包含子电路名称的行上单击右键，并选择“创建符号”（Create Symbol）



创建符号

3. 如果需要可对符号进行编辑并保存

如欲在原理图中使用这个新符号（及相关的第三方模型），则从组件库中的“AutoGenerated”目录选择该符号并将之置于您的原理图中：



选择组件符号

通过使用这种自动产生符号的功能，您就可以专注于仿真工作，而不必将精力耗费在创建新符号上。如需了解更多有关怎样移植采用固有 SPICE 器件之第三方模型（.MODEL 语句）的信息，请通过www.linear.com.cn/solutions/1083网址观看视频。

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 未公开的快捷键

作者: Gabino Alonso

LTspice IV中有几个未在官方文档中说明的快捷键，或许能为你提供帮助:

在波形查看器中，按住Alt键并左键单击某一标签（如V(n008)），可在原理图编辑器中高亮显示特定网络。

要使导线按一定角度布线，请在绘制电线时按住Ctrl键。

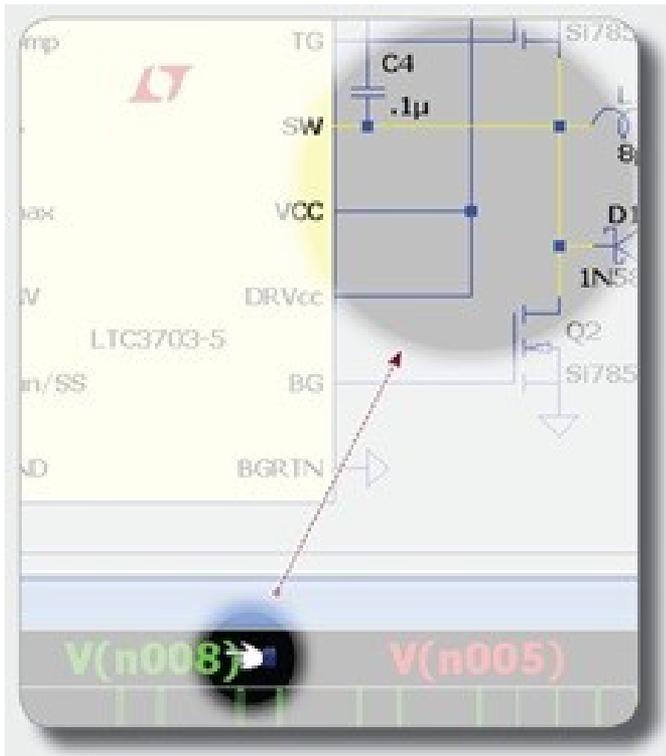


图1.

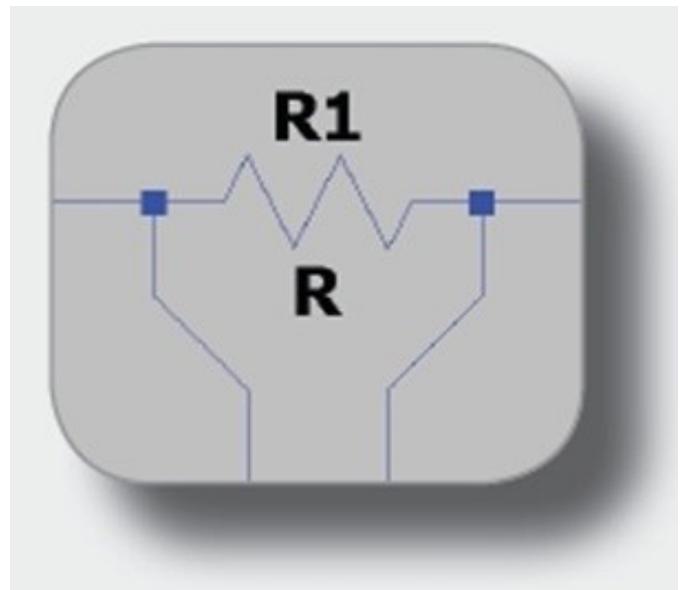


图2.

前缀带有下划线的文本（例如“_FAULT”）会显示为带顶线的格式，代表低电平有效的数字信号。



图3.

按下Ctrl + Alt + Shift + H组合键，可临时高亮显示原理图中所有隐藏的文本。在本例中，一个串联电阻与一个并联电容被封装并隐藏在了电容C5（的符号）内部，以此简化布局。

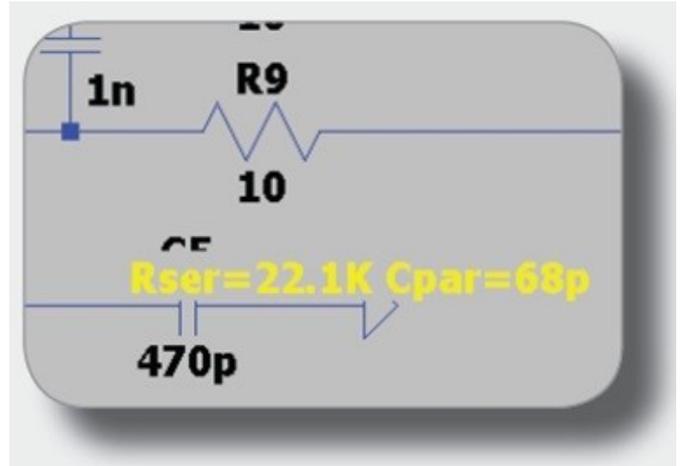


图4.

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

在LTspice/Switcher CAD III中 使用变压器

作者: Michael Engelhardt

引言

变压器是许多开关稳压器设计中的关键元件，其作用包括：在危险的高功率系统中提供隔离栅；在高压设计中实现极高的降压或升压比；（通过额外绕组）轻松实现多路输出或反相输出等。反激式、正激式和SEPIC变换器均会用到变压器。本文将介绍在LTspice/SwitcherCAD III仿真中添加变压器所需了解的知识。

关于LTspice/SwitcherCAD III

LTspice/SwitcherCAD III是一款功能强大的SPICE仿真工具，集成了原理图捕获功能。与许多其他免费仿真工具不同，LTspice是一款通用工具，无功能限制。LTspice包含绝大多数凌力尔特开关模式DC/DC变换器的模型，同时还提供一个通用模拟电路仿真器件库，涵盖运算放大器、比较器、线性稳压器和分立元件等。LTspice/SwitcherCAD III可从[此处](#)免费下载。

将每个绕组绘制为电感

图1展示了基本方法：只需将变压器的每个绕组绘制为一个电感，然后通过名为K语句的SPICE指令将这些电感耦合起来（例如，“K1 L1 L2 1”）。

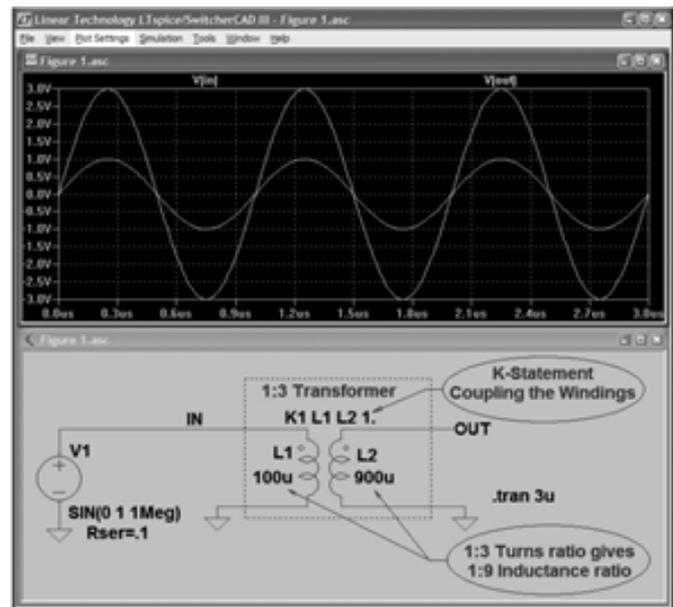


图1. 要在LTspice/SwitcherCAD III模型中添加变压器，只需绘制两个电感，再添加一条K语句使这两个电感耦合即可。

要添加该指令，可从Edit（编辑）菜单中选择SPICE Directive（SPICE指令）。通过此操作，你可以在原理图上放置将被纳入SPICE网表的文本指令。一旦某电感在K语句中被提及，LTspice会自动为该电感符号添加一个可见的极性点，以指示每个绕组的极性。

设置变压器的匝数比，本质上只需选择合适的电感值即可。请记住，电感值与匝数比的平方成正比。在上例中，匝数比为1:3，对应的电感比为1:9。

K语句的最后一项是耦合系数，其取值范围为0到1。其中，1表示电感间为理想耦合（即无漏感）。在实际电路中，通常不希望存在漏感。例如，在反激式变换器等需要变压器储存能量的电路中，漏感会导致次级绕组无法完全释放初级绕组储存的能量；而在非储能型变压器中，漏感的阻抗会限制次级绕组对铁芯的屏蔽效果（屏蔽初级电流对铁芯的影响），进而对变压器的能量传输上限形成硬性约束。无论哪种情况，漏感都可能引发不希望出现的电压尖峰或振荡，这往往需要额外添加缓冲电路来抑制，而缓冲电路本身又会带来额外的能量损耗。后续我们会进一步探讨漏感，不过在初始仿真阶段，将耦合系数设为1以忽略漏感，是更简便且通常足够满足需求的做法。

多个副边绕组

当你需要仿真的变压器包含不止一个原边绕组和一个副边绕组时，必须确保所有绕组之间的互感都被纳入设置。不妨考虑一个包含四个绕组的变压器：L1、L2、L3和L4。一个常见的错误操作是，仅通过三条独立的K语句设置三组互耦关系，如下所示：

```
K1 L1 L2 1
K2 L2 L3 1
K3 L3 L4 1
```

LTspice会提示该变压器的设置无效，原因是：若L1与L2完全耦合，且L2与L3完全耦合，那么L1与L3之间必然存在一定的耦合关系。诚然，现实中存在“两个电感彼此不互感，但与第三个电感存在一定耦合”的情况，但这两个电感与第三个电感的耦合程度会受到限制。LTspice会通过分析互耦合系数矩阵，判断你设置的耦合系数是否符合物理可实现性。

一个四绕组变压器通常存在六组非零互感，具体如下：

```
K1 L1 L2 1
K2 L1 L3 1
K3 L1 L4 1
K4 L2 L3 1
K5 L2 L4 1
K6 L3 L4 1
```

一般而言，一个具有N个绕组的变压器，其互感的数量为 $N(N-1)/2$ 。请注意，互感数量随N的平方增长，类似于单个绕组的电感值与匝数的平方成正比。

手动调整所有电感名称，为每组互感分别生成独立的互耦语句，往最好了说也是繁琐的操作，而且极易出错。更优的方法是使用一条K语句，在其中列出所有绕组在同一铁芯上的电感，

其余工作交由LTspice自动完成，示例如下：

```
K1 L1 L2 L3 L4 1
```

LTspice能理解该语句的含义：所有列出的电感之间，均以相同的互耦合系数实现互耦。图2展示了该方法的应用场景，在一个包含四个绕组的变压器中，通过将绕组串联构成自耦变压器。

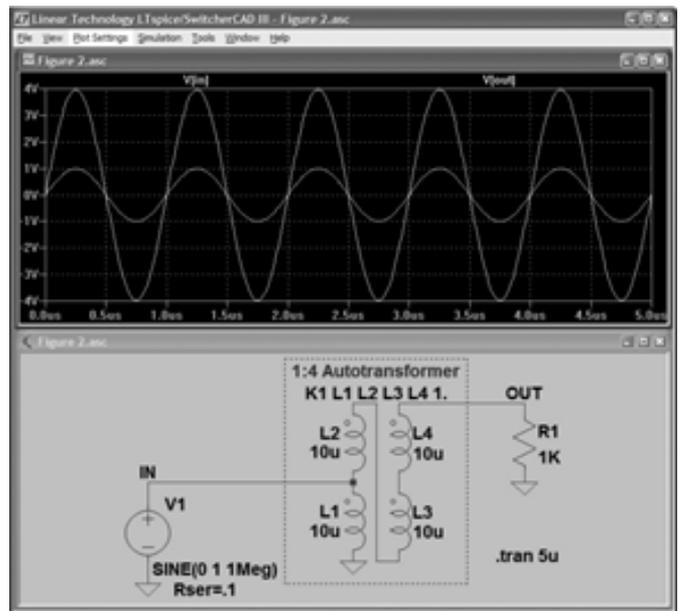


图2. 要添加一个含有超过两个绕组的变压器，只需添加一条包含所有待耦合电感的K语句即可。

漏电感

你可能需要对漏感的产生影响进行仿真，以便设计缓冲电路，或确定谐振开关变换器的换相时序。在模型中添加漏感有两种方法：一种是在绕组电感的引出端串联额外的电感，这是非常直接的方式；另一种是将互耦合系数设为小于1的值。漏感 L_{LEAK} 与绕组电感L和耦合系数K之间的关系可通过以下公式表示：

$$L_{LEAK} = L \cdot (1 - K \cdot K)$$

如果K接近于1，则上述两种方法在电气特性上是等效的。

特此提醒：添加漏感后，模型搭建的复杂度会显著增加。这是因为，一旦在仿真中引入漏感，为了使仿真结果与实际测量效果相符，你还需要同时建模以下内容：与漏感形成振荡的电容，以及限制振荡品质因数（Q值）的损耗元件。因此，我通常建议：仿真初期先不考虑任何漏感；只有当你认为需要深入研究变压器漏感导致的非理想特性时，再后续添加漏感进行仿真。

结语

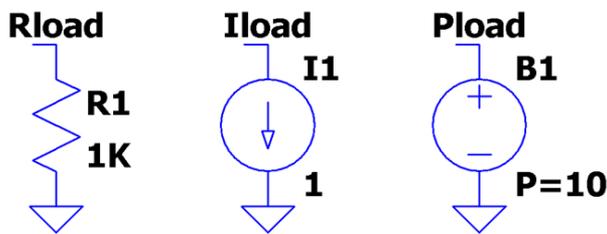
要在LTspice/SwitcherCAD III中仿真变压器，只需将变压器的每个绕组绘制为独立的电感，然后在原理图中添加格式为“K1 L1 L2 L3...1”的SPICE指令即可。大体就是这样！

如需获取在SEPIC变换器中使用耦合电感的仿真示例文件，可访问[LTC1871](#)控制器的产品页面，点击Simulate（仿真）选项卡，即可获得一个可直接运行的演示电路。

LTspice: 恒定功率负载建模

作者: Gabino Alonso

电源系统仿真使用的恒定负载有多种类型, 包括恒定电阻、恒定电流和恒定功率负载。例如, 恒定电流负载会随着负载电压改变而动态调整其电阻, 使得负载电流保持恒定($I = V/R$)。在LTspice中, 恒定电阻和恒定电流负载有专用符号, 而恒定功率负载可通过任意行为源获得。

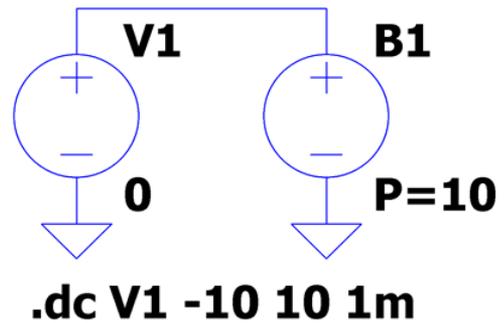


恒定电阻、恒定电流和恒定功率负载

恒定功率负载设计为根据负载电压而以反比例动态调整负载电流, 使得负载功率保持不变($P = VI$)。恒定功率负载的这种反比特性在开关电源等仿真的稳定性分析中很有用。

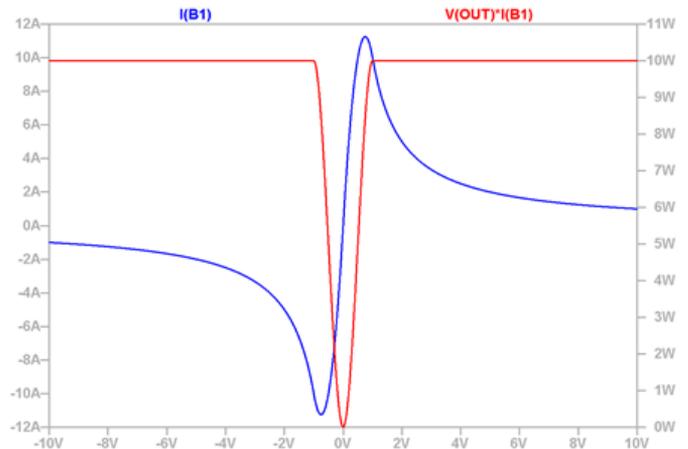
通常, 任意行为电压和电流源由语法 $V = <expression>$ 或 $I = <expression>$ 来定义。但是, 你可以修改这些行为源符号属性中的任何一个来定义恒定功率负载, $P = <expression>$ 。用于表达式的任意(电流或电压)源符号无关紧要, 因为语法(V、I或P)描述的是行为, 而不是符号。

在所示原理图中, 执行直流源扫描分析以绘制特性曲线。



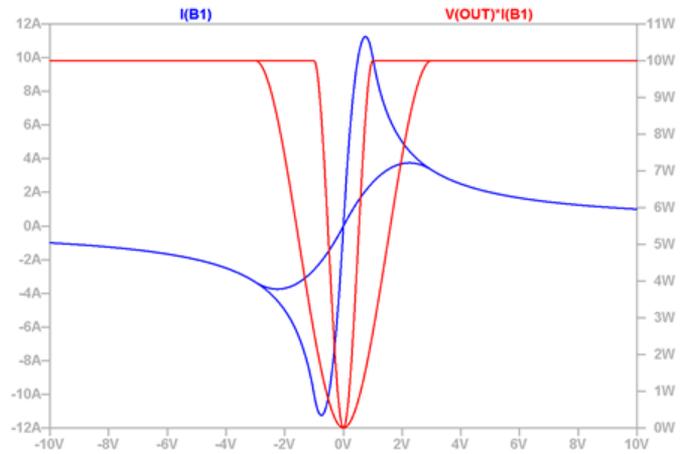
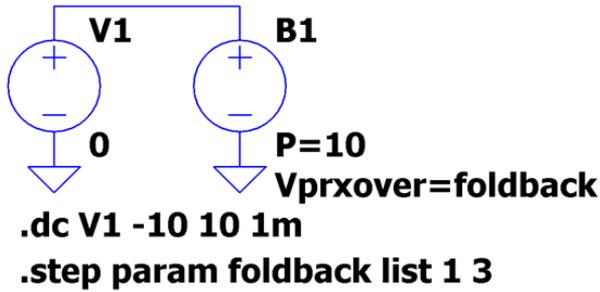
恒定功率负载B1的直流源扫描分析

此处显示的是恒定功率负载B1的电流和瞬时功率与电压的关系。(要绘制瞬时功率, 请按住Alt键并用鼠标左键单击一个符号。)



输出电流(蓝色)和瞬时输出功率(红色)与输出电压的关系

请注意，波形显示恒定功率负载在0V时从恒定功率负载平稳过渡到0W。这可以防止恒定功率负载在接近零输出电压时消耗无限大负载电流。此折返点默认设置为1V，但可以使用`vprxover`参数进行修改。



VPRXOVER参数为1V和3V的恒定功率负载波形

恒定功率负载原理图，使用直流源扫描分析和VPRXOVER参数的.STEP命令

上面的原理图使用`.step`命令执行`vprxover`参数的重复仿真，此处显示了波形结果以供比较。

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 使用Step命令进行交流分析

作者: Gabino Alonso

在LTspice中，交流分析涉及以独立的电压源或电流源作为激励信号，计算节点电压随频率变化的函数关系。波形查看器中会呈现小信号分析结果，以频率为水平轴，分别显示信号的幅值和相位变化曲线。

LTspice中的交流分析包含多项设置：X轴缩放（线性、倍频程或十倍频程）、仿真点数和频率范围。例如，如需查看电路在100Hz至1MHz频率范围内的性能，且设置每十倍频程包含1000个仿真点，可编辑为以下仿真指令：

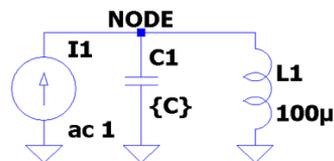
```
.ac dec 1K 100 1Meg
```

带参数扫描的重复交流分析

交流分析通常涉及使用固定参数来计算电路的小信号交流响应，但你可能希望观察不同参数下的响应来优化设计。为此，可以通过使用.step命令对目标参数进行步进扫描来实现。例如，你可以使用.step指令对电容值进行对数扫描（扫描范围为10pF至0.5nF，每倍频程30个点），操作方式为：在原理图编辑器中按S键插入SPICE指令，然后输入相应内容：

```
.step oct param C 10p .5n 30
```

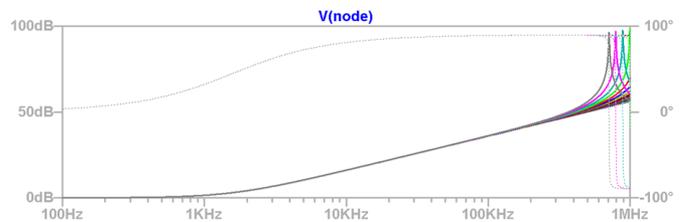
本例的原理图及其生成的波形如下所示。



```
.step oct param C 10p .5n 30
.ac dec 1K 100 1Meg
```

带电容步进的重复交流分析原理图

请注意，在交流分析中使用.step命令可能会显著增加仿真时间，因此需谨慎选择每个参数扫描的数值、范围、增量及频率范围。



带电容步进的重复交流分析波形图

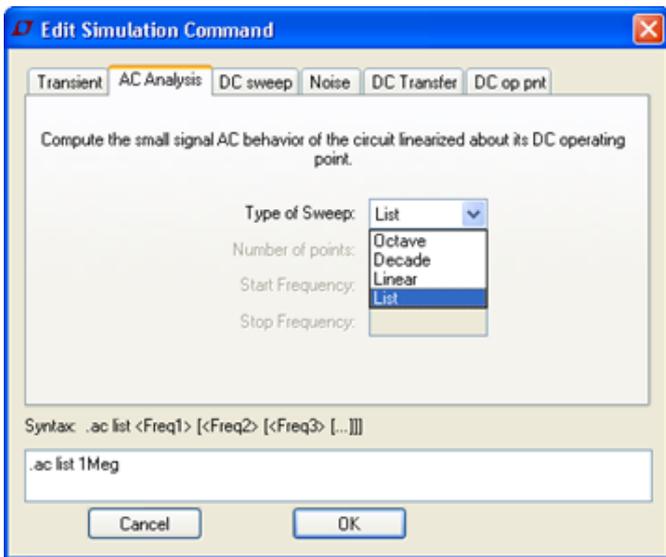
带参数扫描的单频分析

LTspice提供了一种简洁的解决方案，可在固定频率下对变参数进行小信号分析。操作方法很简单：在仿真命令中使用“list”（列表）模式的交流分析选项，并指定分析所需的频率（本例中为1MHz），具体命令如下：

```
.step oct param C 10p .5n 30
```

```
.ac list 1Meg
```

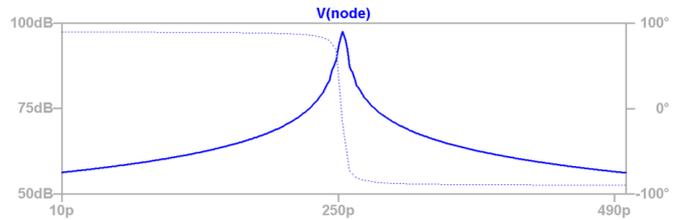
通过Edit Simulation Command（编辑仿真命令）对话框，可以轻松地将仿真的扫描类型从十倍频程改为列表模式，并仅指定单一频率即可。



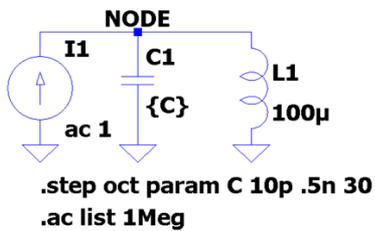
375

可以通过Edit Simulation Command (编辑仿真命令) 对话框修改交流分析命令

使用.step命令进行单频分析的优势在于：生成的波形图会以参数扫描值（而非频率）为变量，呈现信号的幅值与相位变化。下方是单频分析的仿真结果，其中x轴为.step函数中定义的电容量扫描值。



带电容步进的单频交流分析波形图
(x轴是.step命令中定义的电容量)



带电容扫描的单频分析原理图

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 集成带宽内噪声

作者: Gabino Alonso

LTspice可对电路进行.noise分析。在这种分析中，可以轻松绘制出输出噪声、输入噪声或任一含噪声元件（如电阻、二极管或晶体管）的噪声电压密度（ $V/\sqrt{\text{Hz}}$ ，1Hz带宽）。此外，在.noise分析中，还能轻松对选定带宽内的噪声进行积分运算。

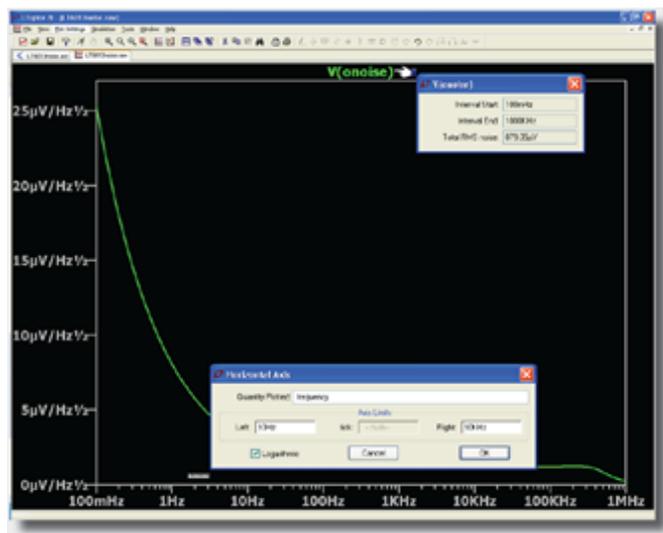


图1. LTspice IV. 对某一带宽内的噪声进行积分。

若要使用此功能，请在波形查看器中按住Ctrl键并单击数据轨迹标签“V(noise)”；此时将显示基于.noise指令中指定带宽的总有效值噪声。

如果你希望计算限定带宽而非.noise指令中指定带宽内的总噪声，可通过单击水平轴来修改波形查看器的左（低频）、右（高频）频率限值。当波形显示的带宽符合你的需求后，可以通过按住Ctrl键并单击数据轨迹标签，查看该目标带宽下的总有效值噪声。

或者，你也可在原理图中添加.measure语句，该语句将计算特定带宽内的总噪声；每次仿真完成后，可以在LTspice错误日志（通过Ctrl + L调出）中查看结果。（有关使用.measure语句的更多信息，请参阅LTspice帮助文件（F1键））。



图2. LTspice IV. 对某一带宽内的噪声进行积分。

关于作者

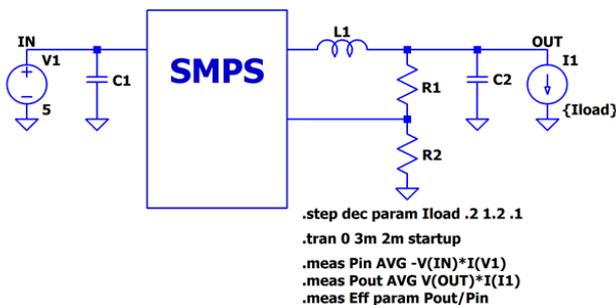
Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 使用.MEAS和.STEP命令 来计算效率

作者: Gabino Alonso

预测最终应用的效率对于评估开关电源的设计权衡至关重要。借助.step和.meas命令这两个实用工具，可计算并绘制不同负载电流范围内的效率曲线。

若要评估效率，可将输入和输出电压网络分别清晰标记为IN和OUT。按F4键可放置网表名称。将电阻负载替换为独立电流源（如下图所示），并使用全局变量{Iload}定义其电流值。按F2键，在搜索框中键入load2以选择并放置元件。右键单击符号并输入变量{Iload}，以编辑元件值。请注意输入电压源(V1)和负载电流源(I1)的名称。



在单次仿真运行中，.step命令可用于扫描变量的一系列值。变量可以是温度、模型参数、全局参数，或者本例中的独立源。这些步骤可定义为线性、对数形式，或自定义具体数值的列表。

在原理图中插入.step命令作为SPICE指令，设置独立电流源从轻负载到最大电流负载的扫描范围，然后定义步长增量。（可以使用S快捷键来添加和放置SPICE指令。）

在本例中，我们通过全局变量{Iload}对独立电流源I1进行扫描，范围为0.2A至1.2A，步长增量为0.1A。此处的.step命令中使用了param指令，用于创建这个用户定义变量。有关.step命令和param指令的更多详细信息，请参阅帮助文件（按F1键）。

```
.step param Iload .2 1.2 .1
```

计算电路在稳态工作时的效率十分重要。为此，需对电路进行仿真，观察在.step命令所设定的所有条件下电路达到稳态的时间点；如有需要，可延长仿真停止时间。根据观察结果，设置“开始保存数据的时间”和“停止时间”，以覆盖所观察的稳态期间内的一小段时间。在下方的.tran语句中，我们设置从2ms开始保存数据，至2.1ms停止。

```
.tran 0 2.1m 2m startup
```

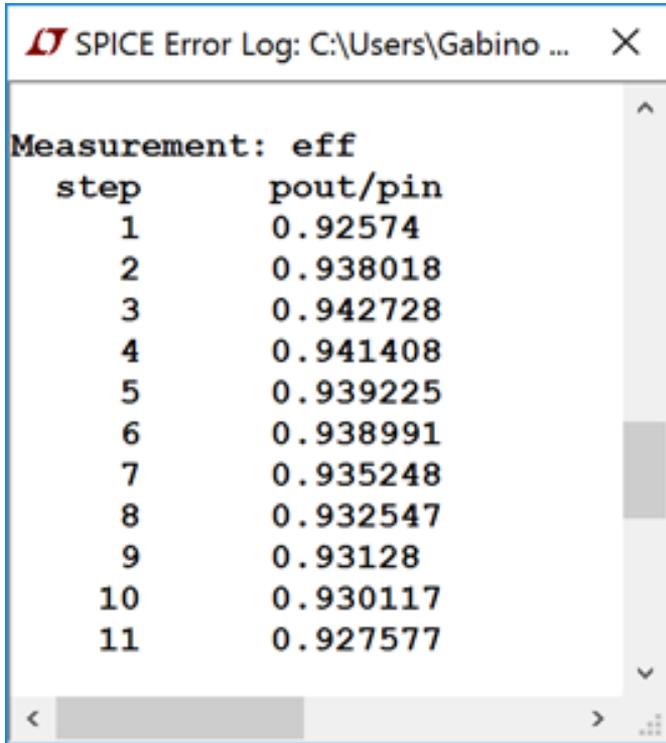
.meas命令可用于测量横坐标上的一段范围（或横坐标上的单个点）。添加以下表达式作为SPICE指令，以计算平均输入功率(Pin)、平均输出功率(Pout)和效率(Eff)。请注意，输入电压源V1的电流方向约定是流入器件，因此在Pin计算中需加入负号。最后一个表达式通过param指令计算效率，使逻辑更清晰。运行仿真。有关.meas命令的更多详细信息，请参阅帮助文件（按F1键）。

```
.meas Pin AVG -V(IN)*I(V1)
```

```
.meas Pout AVG V(OUT)*I(I1)
```

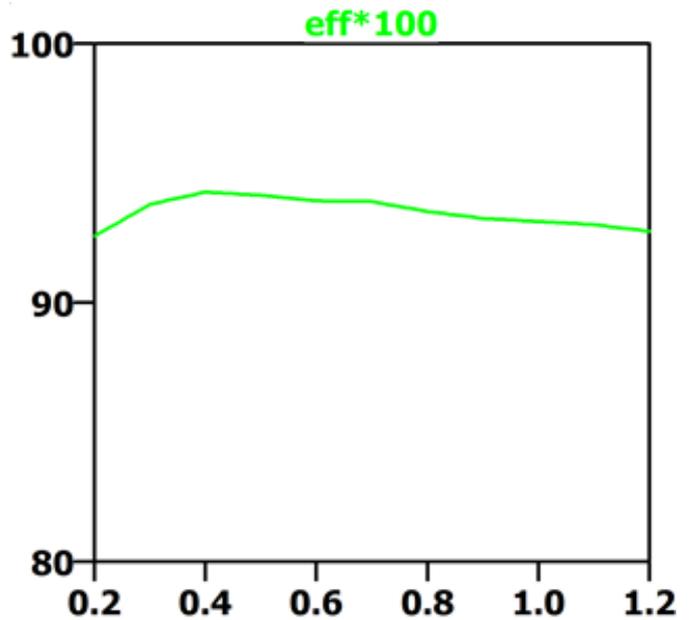
```
.meas Eff param Pout/Pin
```

仿真完成后，右键单击其中一个窗口，依次选择查看View（查看）和Spice Error Log（Spice错误日志）（或使用Ctrl+L快捷键）。Spice错误日志包含.meas语句的数据点，其中就包括效率计算结果。



The screenshot shows a window titled "SPICE Error Log: C:\Users\Gabino ...". The content displays a table of measurement data for a variable named "eff". The table has two columns: "step" and "pout/pin". The data points are as follows:

step	pout/pin
1	0.92574
2	0.938018
3	0.942728
4	0.941408
5	0.939225
6	0.938991
7	0.935248
8	0.932547
9	0.93128
10	0.930117
11	0.927577



当然，计算效率只是其中一种用途。*.meas*和*.step*命令可通过无数种其他组合方式，用于分析模拟电路设计的各项性能指标。

LTspice有一个实用功能，可将步进扫描的.meas数据沿横坐标（此处为负载电流*Iload*）绘制为图形。要绘制数据图，请右键单击错误日志并选择Plot stepped .meas data（绘制步进.meas数据），右键单击空白屏幕以选择Add Trace（添加轨迹）（或使用Ctrl+A快捷键），然后选择Eff（效率）。这将显示随负载电流步进变化的效率曲线。

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

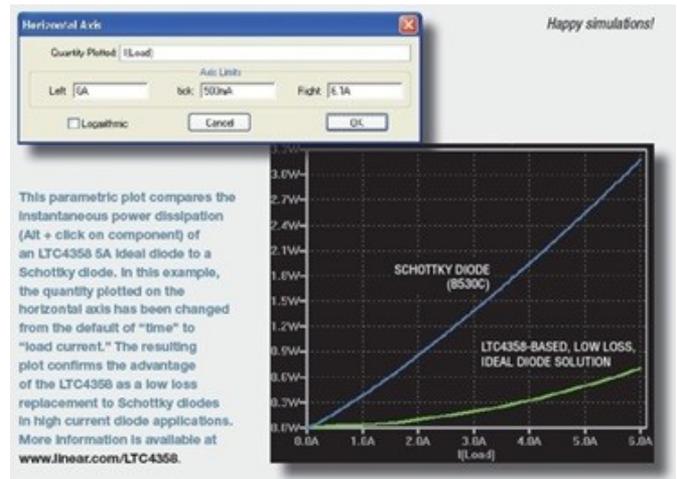
LTspice: 参数图

作者: Gabino Alonso

在LTspice中绘制结果十分简便，只需单击节点以显示电压，或单击元件以显示电流，随后波形查看器中就会显示相应的轨迹。在瞬态分析中，水平轴默认显示时间，但你可以将水平轴更改为显示其他量（如电流）来验证模型参数。

更改X轴默认设置的步骤如下：

1. 单击节点/元件，在波形查看器中绘制其电压/电流。
2. 将光标移动到波形查看器的水平轴（光标将变成标尺），再右键单击。
3. 在Horizontal Axis（水平轴）对话框中，为Quantity Plotted（绘制数量）输入表达式。
4. 单击OK（确定）。



关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 绘制参数相对于非时间因素 (例如电阻) 的关系图

作者: Joseph Spencer和Gabino Alonso

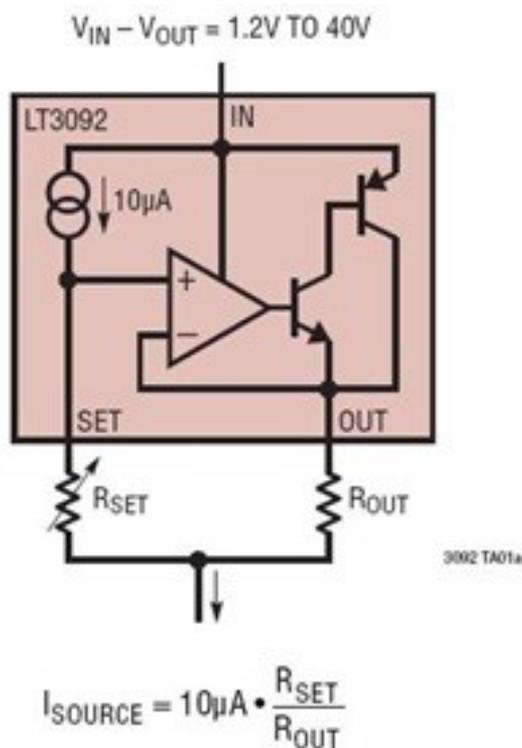
LTspice®的一个常见用途是运行时域瞬态分析，可以绘制某一参数（如电压或电流）相对于时间因素的关系图。有时，你可能希望了解电路性能随另一参数（如电阻）变化的规律。为此，可以通过使用“.measure”和“.step” SPICE指令以及SPICE错误日志来实现。

可编程电流源的输出电压与负载电阻

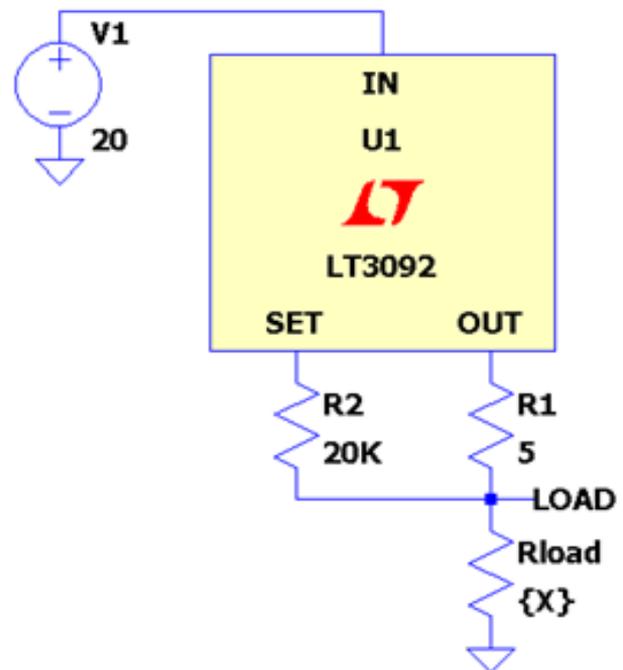
LT3092是一款易于使用的可编程电流源。本示例选择该器件，是因为其工作原理易于理解，且仿真耗时较短。

当 $R_{OUT} = 5\Omega$ 且 $R_{SET} = 20k\Omega$ 时，LT3092可输出温度稳定的40mA电流，且具有较宽的稳压范围。假设存在这样一种场景：电流源外接一个可变电阻，而我们希望绘制“负载电压随电阻变化”的曲线。右侧面板提供了一个LTspice文件链接，可直观展示整个过程。以下是实现预期结果的基本步骤。

1. 在LTspice中新建一个原理图，按F2功能键插入LT3092器件符号，完成原理图绘制，并按如下所示标注网表名称。



LT3092 - 200mA双端子可编程电流源



LT3092原理图

2. 右键单击原理图，并将仿真命令编辑为以下形式。

```
.tran 0 510m 500m
```

前文提到，我们希望绘制“某参数与电阻的关系曲线”。确切地说，是在仿真达到稳态后，绘制“LOAD”节点电压随电阻变化的曲线。在该电路中，我们已知LT3092早在500ms之前就会达到稳态。因此，对于某个给定电阻，我们先运行仿真500ms，然后在随后的10ms开始保存数据。

3. 通过按键盘上的S键，在原理图中插入以下SPICE指令。

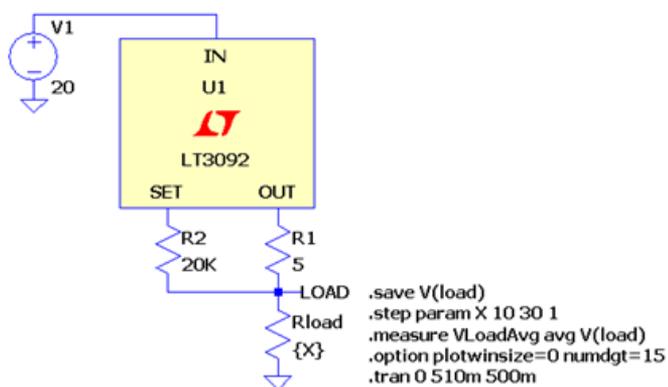
```
.save V(load)
.step param X 10 30 1
.measure VLoadAvg avg V(load)
.option plotwinsize=0 numdgt=15
```

.save语句仅保存节点“LOAD”的电压数据，有助于加快大型仿真的速度。

.step命令用于对参数“X”（本例中“X”代表负载电阻）进行步进扫描，扫描范围为10Ω至30Ω，步长增量为1Ω。这意味着仿真过程需运行21次。因此请注意，如果仿真电路更加复杂，可能需要更长时间才能完成。

.measure命令用于计算节点“LOAD”的平均电压，并将结果存储到变量“VLoadAvg”中。

最后，.options语句通过设置plotwinsize = 0禁用压缩；同时，numdgt参数用于设定输出数据的有效数字。如果numdgt > 6，则使用双精度。

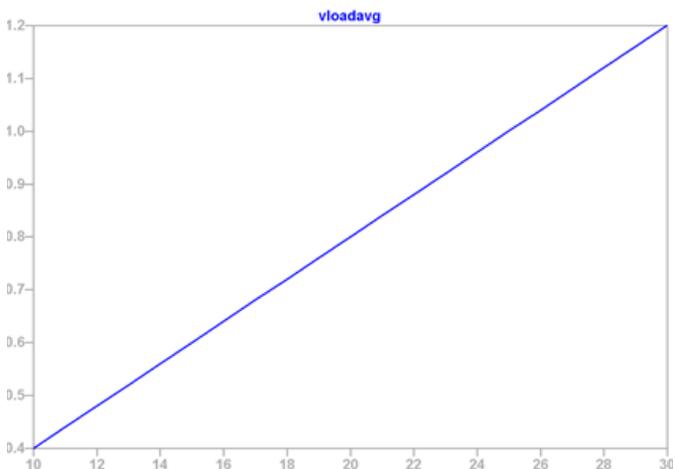


带.MEASURE语句的LT3092原理图

4. 运行仿真。

仿真运行时，.measure语句的输出结果会存入.log文件，可在SPICE错误日志中查看。如果仿真包含.step命令，.measure语句会对每个步进步骤执行一次测量，结果以表格形式显示在.log文件中。然后，如同常规波形一样，按照以下方法绘制这些.measure测量结果的表格。

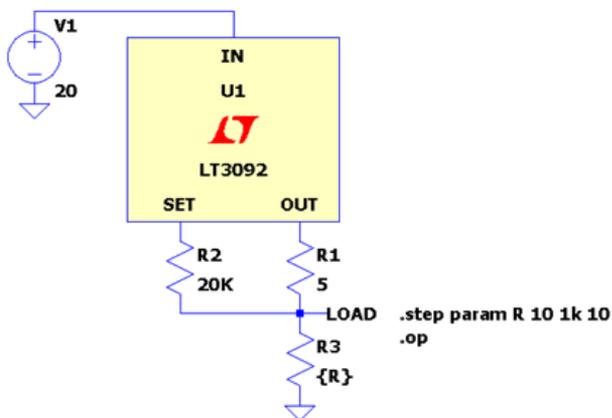
5. 要在波形查看器中查看结果数据，请使用CTRL+L打开SPICE错误日志，然后右键单击日志以选择Plot .steped .meas data（绘制步进.meas数据）。



LT3092 Vload与Rload的区别

本示例中，坐标轴未标注，但我们知道x轴为负载电阻，y轴为负载电压。

另一种方法是使用.op仿真来执行直流工作点分析，此时电容被视为开路，电感被视为短路。该方法可直接得出如上图所示的结果。



带.OP仿真的LT3092原理图

参考上述示例，你可以使用LTspice将某一参数可视化为多个变量的函数。本文以电阻为例进行了演示，但实际上也可以记录和绘制“测量值与温度、电容或电感值”的关系曲线。`.measure`语句和`.op`仿真具有很强的灵活性，不仅能测量简单的平均值，还能实现更复杂的测量。你甚至可以测量并绘制“稳压器的瞬态响应随补偿元件变化”的关系曲线。

关于作者

Joseph Spencer自2013年起成为凌力尔特和ADI公司的现场应用工程师。Joseph为犹他州和爱达荷州客户提供支持，主要负责高性能模拟和RF解决方案。在担任现场应用工程师之前，Joseph在L3 Communications公司工作，负责软件定义无线电的硬件设计和管理工作。Joseph最初就职于Maxim Integrated公司，曾担任应用和测试工程方面的职位。Joseph拥有犹他大学电气工程学士和硕士学位。

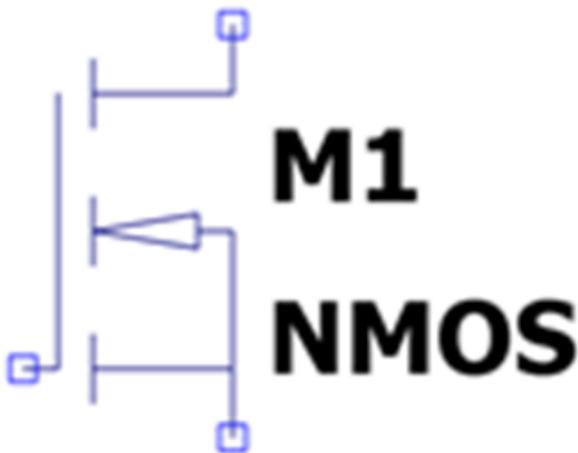
Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 对第三方模型中使用 固有符号

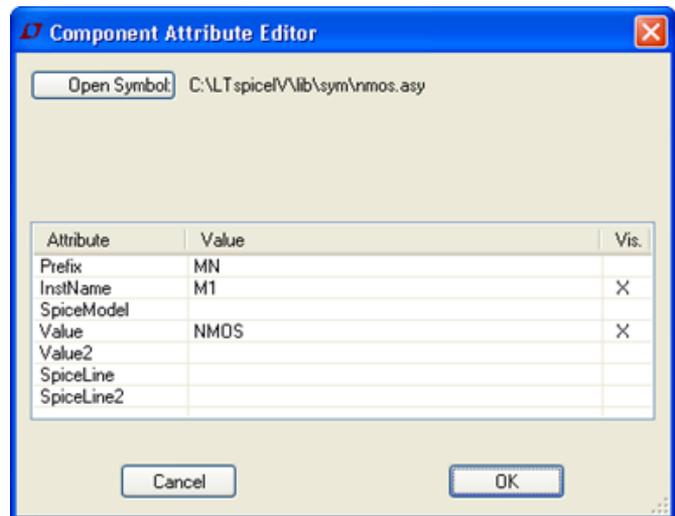
作者: Gabino Alonso

LTspice IV可以自动为第三方模型创建符号,也可将第三方子电路与LTspice内置符号相关联,但前提是该第三方.SUBCKT模型与内置符号的引脚/端口网表顺序完全一致。例如,若要在原理图中添加N沟道MOSFET晶体管符号,并通过IRF_7401.SUBCKT语句对其进行定义,操作步骤如下:

1. 在原理图中添加一个N沟道MOSFET晶体管符号实例。

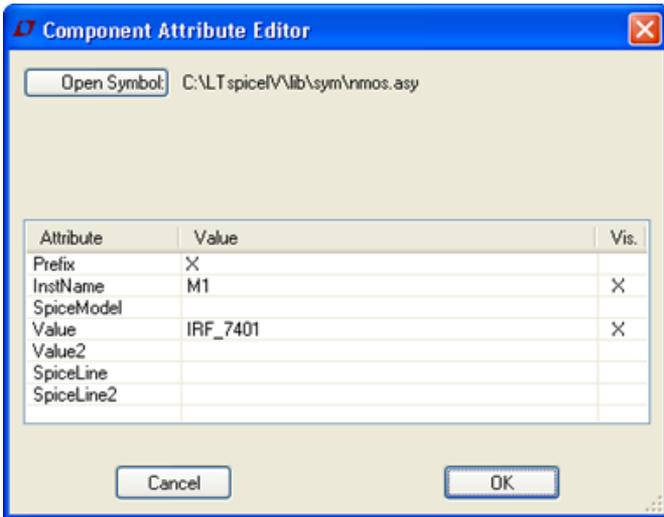


2. 将光标移至MOSFET符号的主体区域,按住Ctrl键并右键单击。此时会弹出一个对话框。



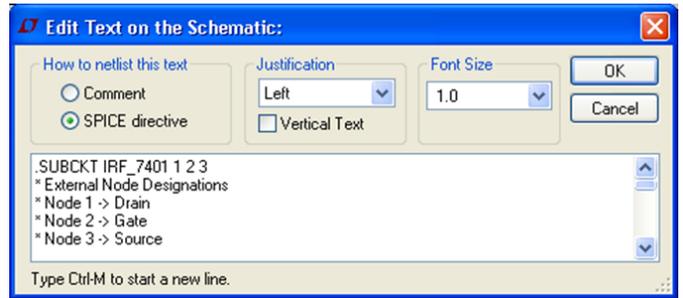
3. 更改前缀:将“MN”改为“X”。此时该符号在网表中会被识别为子电路,而非内置的NMOS晶体管。

4. 将“NMOS”改为“IRF_7401”，使其与.SUBCKT行上的名称相对应。



5. 单击OK（确定）。

6. 在原理图中添加.SUBCKT IRF_7401行，或通过SPICE指令引用包含该模型的库文件（格式为.INCLUDE third_party.lib）。



再次说明，此操作的前提是你所添加的第三方模型遵循通用的引脚顺序规范。如有疑问，请使用[自动符号生成](#)功能。该功能可自动处理引脚与端口网表顺序的任何不一致问题。有关自动符号生成的更多信息，请参阅帮助文件：Help > Schematic Capture > Creating New Symbols > Automatic Symbol Generation（帮助 > 原理图捕获 > 创建新符号 > 自动符号生成）。

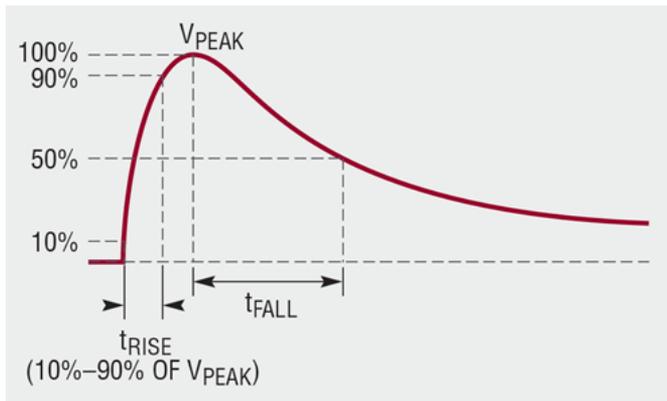
关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: 使用时间相关指数级源 构建瞬变模型

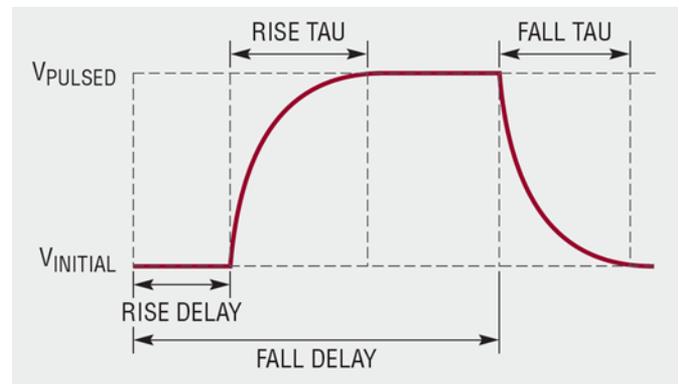
作者: Mitchell Lee和Gabino Alonso

使用浪涌抑制器或热插拔控制器时,有时需要对电路在特定电压或电流瞬态信号下的工作特性进行仿真。这类瞬态信号通常采用双指数波形建模,波形由以下参数定义:峰值电压、上升时间(通常为10%-90%)、降至峰值电压50%的下降时间、串联电阻。



通用双指数波形

LTspice®内置了双指数函数(EXP),非常适合通过电压源对瞬态信号进行建模。然而,这并不像填写 t_{RISE} 、 t_{FALL} 和 V_{PEAK} 参数那么简单。EXP函数使用的是标准参数: $V_{INITIAL}$ 、 V_{PULSED} 、上升延迟、下降延迟、上升Tau和下降Tau。



EXP电压源参数

适用于 $t_{Fall}:t_{Rise} > 50:1$ 的简易模型

如果波形满足 $t_{Fall}:t_{Rise} > 50:1$,其中 t_{Fall} 定义为从100%下降至50%, t_{Rise} 定义为从10%上升到90%,可按以下方法转换为EXP函数的参数;同时,需在电压源的寄生参数设置中输入相应的串联电阻,或在原理图中单独添加一个串联电阻元件:

$$V_{INITIAL} = 0$$

$$V_{PULSED} = V_{PEAK} \cdot 1.01$$

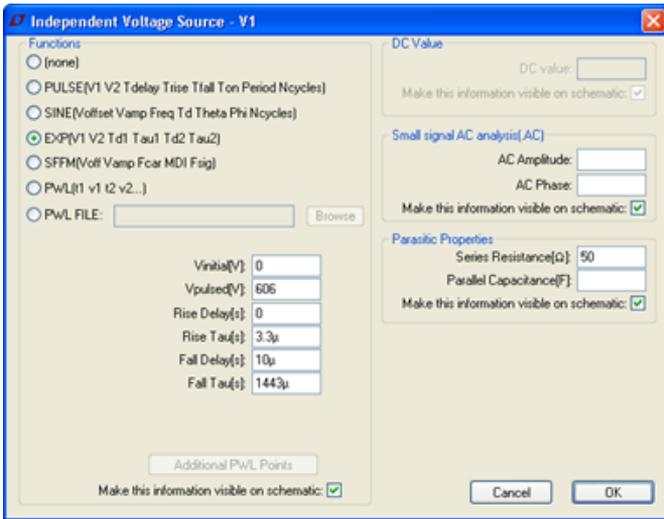
$$\text{上升延迟} = 0 \text{ (无延迟)}$$

$$\text{上升Tau} = t_{RISE}/2.2$$

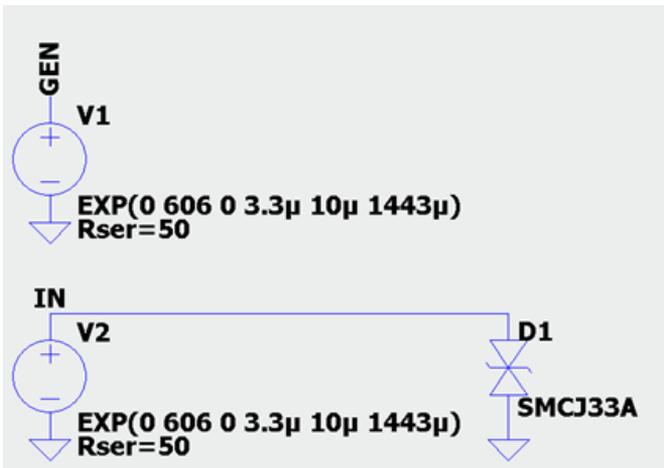
$$\text{下降延迟} = t_{RISE}$$

$$\text{下降Tau} = t_{FALL} \cdot 1.443$$

下方为采用EXP函数构建的非重复脉冲波形示例：上升时间为10 μ s，下降时间为1000 μ s，峰值电压为600V，且串联电阻为50 Ω 。

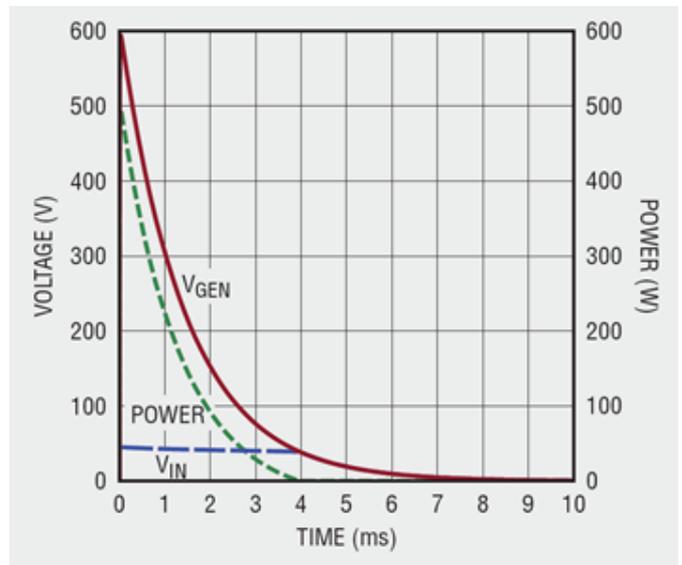


上升时间10 μ s、下降时间1000 μ s、峰值600V的EXP电压源设置示例

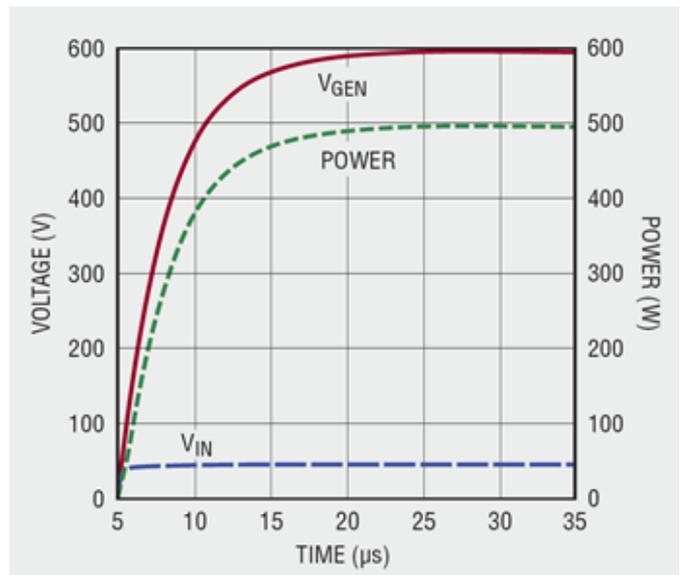


上升时间10 μ s、下降时间1000 μ s、峰值600V的EXP电压源示例

下方波形图展示了上述EXP电压源在两种工况下的输出结果：一是开路状态下的电压（标记为 V_{GEN} ），二是经TVS钳位后的电压（标记为 V_{IN} ）。图中还显示了TVS的瞬时功耗（Alt + 左键单击）。第二张波形图重点放大了上升时间阶段。



EXP电压源的输出波形



EXP电压源上升时间细节

重复瞬态脉冲群

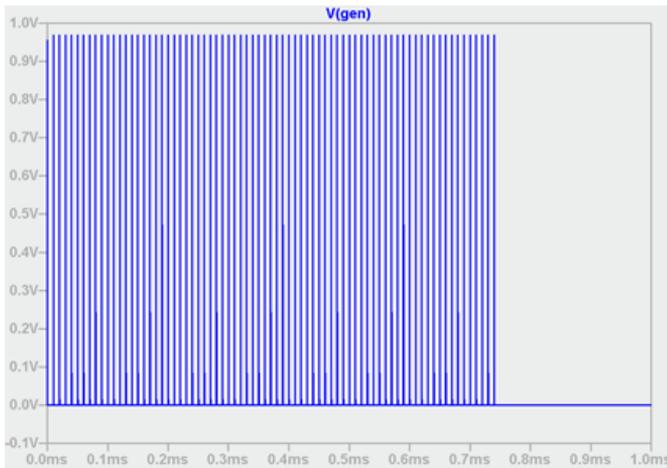
如需仿真类似电快速瞬变脉冲群(EFT)的重复突发瞬态信号，LTspice为EXP函数提供了一种扩展语法，该语法未在官方文档中记载，且无法在标准元件编辑器中调用。

EXP(V1 V2 Td1 Tau1 Td2 Tau2 **Tpulse Npulse Tburst**)

其中，Tpulse是脉冲周期，Npulse是每个突发序列中的脉冲数量，而Tburst则是重复突发周期。若要在现有EXP函数中添加这些参数，可在原理图中右键单击EXP函数字符串来直接编辑它。

以下示例显示了一个包含75个瞬态脉冲、周期为10 μ s的突发序列。

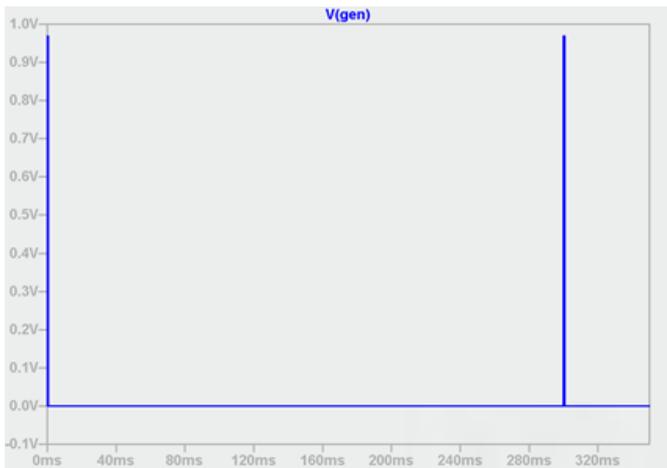
EXP(0 1.10 0 1.16n 1n 63.5n 10u 75)



瞬态脉冲群

在EXP表达式中添加Tburst参数后，可以让“瞬态脉冲群”以300ms的间隔重复出现。

EXP(0 1.10 0 1.16n 1n 63.5n 10u 75 300m)



重复瞬态脉冲群

适用于 $t_{Fall} : t_{Rise} < 50 : 1$ 的双源模型

如果波形满足 $t_{Fall} : t_{Rise} < 50 : 1$ ，使用单个EXP函数来实现上升沿和下降沿会比较困难。这时可以尝试使用两个串联的电压源：

- 一个是用于上升沿的分段线性(PWL)函数，其中

time1 = 0

value1 = 0

time2 = t_{Rise} (其中 t_{Rise} 为0%-100%)

value2 = V_{PEAK}

- 一个是用于下降沿的EXP函数，其中

$V_{INITIAL} = 0$

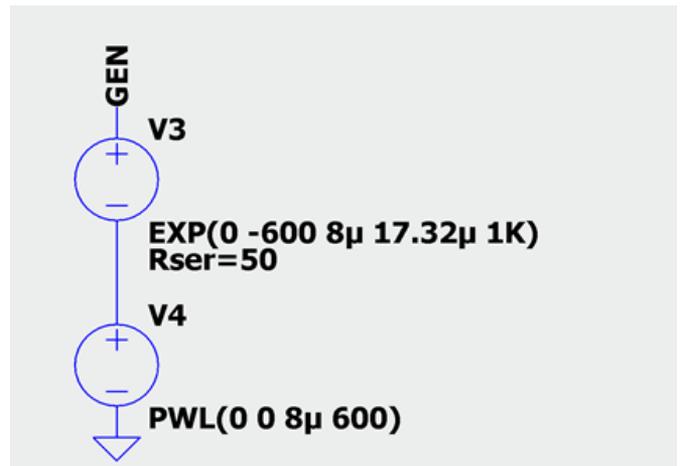
$V_{PULSED} = -V_{PEAK}$

上升延迟 = t_{Rise}

上升Tau = $(t_{Fall} - t_{Rise}) \cdot 1.443$ (波形的下降沿)

下降延迟 = 1K (将第二个指数波形置于仿真时间范围之外)

下方为采用EXP函数与PWL函数构建的非重复脉冲波形示例配置：上升时间为8 μ s，下降时间为20 μ s，峰值电压为600V，且串联电阻为50 Ω 。



上升时间8 μ s、下降时间20 μ s、峰值600V的EXP与PWL电压源设置示例

有关EXP和PWL函数的更多信息，可以查看[LTspice博客](#)和[帮助文件](#)（按F1键）。

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

LTspice: ISO 7637-2和ISO 16750-2 瞬变模型

作者: Dan Eddleman

引言

在汽车产品的早期设计阶段, 对ISO 7637-2和ISO 16750-2标准下的瞬态信号进行仿真, 能够精准定位电磁兼容性(EMC)测试阶段才可能暴露的问题。若产品未通过EMC测试, 不仅需要对硬件进行修改、导致项目进度延误, 还会因新硬件需反复测试而产生额外成本。而在LTspice中花几分钟或几小时对保护电路进行仿真, 有助于避免因EMC测试失败导致的高额硬件返工成本。

ISO 7637-2和ISO 16750-2属于汽车电子设计领域工程师最常接触的规范标准。这两项规范既明确了可能对电子器件产生破坏性影响的瞬态信号类型, 也给出了确保电子器件具备充足保护能力的推荐测试流程。如需这两项规范的详细信息, 可参考以下文章:

[低静态电流浪涌抑制器: 符合ISO 7637-2和ISO 16750-2要求的可靠汽车电源保护](#)

除了阅读上述文章外, 建议所有涉及这些规范的人员从国际标准化组织(ISO)或美国国家标准协会(ANSI)购买规范原文:

[ISO 7637-2:2011道路车辆 - 由传导和耦合引起的电气干扰 - 第2部分: 仅沿电源线传导的电瞬态](#)

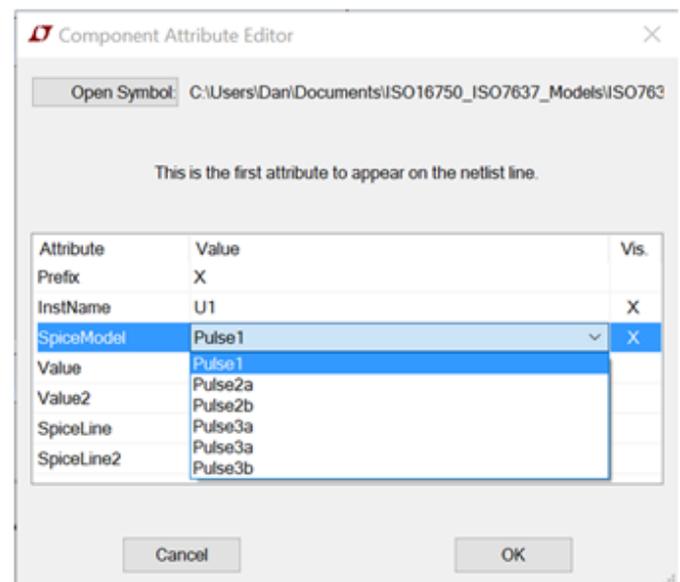
[ISO 16750-2:2012道路车辆 - 电气和电子设备的环境条件与测试 - 第2部分: 电力负载](#)

在ISO 16750-2和ISO 7637-2两项规范中, 针对每种瞬态工况均推荐了对应的“等级”, 其中“A级”要求最为严苛, “E级”要求最为宽松。A级至E级的具体定义详见ISO 16750-1:2006规范; 为方便查阅, 本文档末尾也附带了这些定义。附录: [ISO 16750-1:2006第6节“功能状态分类”](#)。

瞬态信号仿真

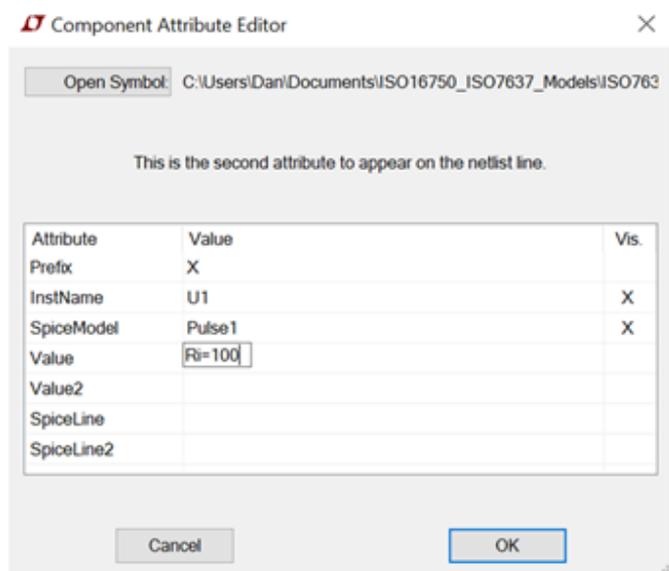
在设计阶段早期对ISO 7637-2和ISO 16750-2规范下的瞬态信号进行仿真, 可提前识别潜在问题, 避免在ISO 7637-2和ISO 16750-2测试中出现高成本的失败问题。LTspice中的ISO 16750-2和ISO 7637-2专用符号, 提供了近乎完整的ISO 7637-2和ISO 16750-2瞬态信号模型, 大幅简化了这一仿真任务。

在LTspice原理图中使用这些符号时, 若要选择测试工况, 只需右键单击符号, 然后双击“SpiceModel”字段, 即可打开如下所示的下拉菜单。



由于适用于12V供电设备与24V供电设备的要求不同, LTspice为两类设备分别提供了独立模型。其中, 对应12V供电设备的模型名称中包含“-12V”标识, 对应24V供电设备的模型名称中则包含“-24V”标识。

由于许多汽车制造商都会制定独立于国际标准化组织(ISO)的自有规范，因此这些符号在设计时预留了可通过“Value”（数值）字段进行自定义调整的参数，具体如下所示。后续章节将详细说明各类波形的参数。

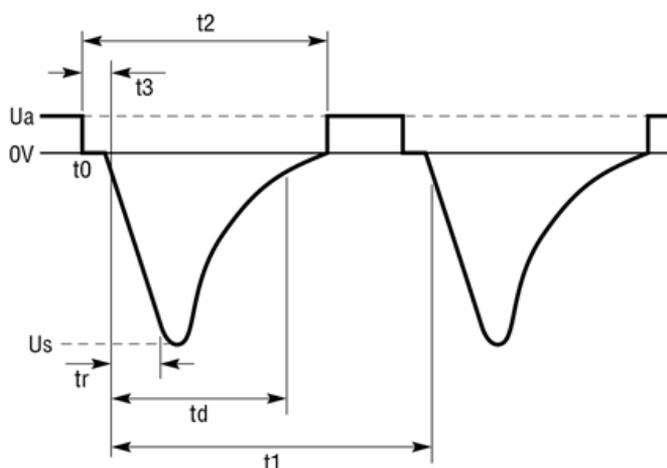


对于以下所有工况，均存在一个用于定义在何时施加工况的 t_0 参数。该参数并非ISO 7637-2或ISO 16750-2规范的组成部分，仅用于LTspice模型。

ISO 7637-2:2011 Pulse 1

Pulse 1描述的是：当电源连接被切断时，与感性负载并联的电子设备所观测到的负向瞬态信号。

参数	ISO 7637-2: 2011 标称12V	ISO7637-2: Pulse1 12V (LTspice 默认)	ISO 7637-2: 2011 标称24V	ISO7637-2: Pulse1 24V (LTspice 默认)
U_a (V)	13.5±0.5	13.5	27±0.5	27
U_s (V)	-75至-150	-150	-300至-600	-600
R_i (Ω)	10	10	50	50
t_d (s)	2m	2m	1m	1m
t_r (s)	0.5 μ 至1 μ	1 μ	1.5 μ 至3 μ	3 μ
t_1 (s)	>0.5	0.5	>0.5	0.5
t_2 (s)	200m	200m	200m	200m
t_3 (s)	<100 μ	50 μ	<100 μ	50 μ
t_0 (s)		1m		1m



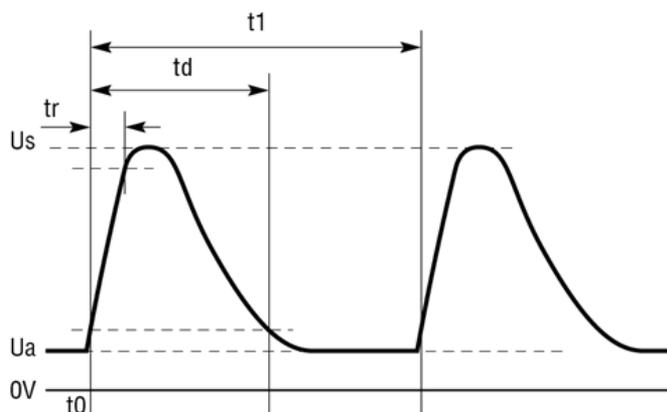
要求：Pulse 1的测试需至少重复500次。A级至E级的工况等级需由汽车制造商与设备供应商协商确定。由于测试过程中设备电源会实际断开，因此通常规定：如果电源重新接通后，设备无需用户干预即可恢复正常运行，则该设备的工况等级定义为A级。

ISO 7637-2 Pulse 1示例电路

ISO 7637-2:2011 Pulse 2a

Pulse 2a描述的是：当与被测电子设备并联的电路出现电流中断时，可能产生的正向电压尖峰。如果线束中已形成电流，当某一设备突然停止吸收电流时，线束电感中存储的能量可能会引发电压尖峰。该正向电压尖峰的能量大小受串联电阻限制。

参数	ISO 7637-2: 2011 标称12V	ISO7637-2: Pulse2a 12V (LTspice 默认)	ISO 7637-2: 2011 标称24V	ISO7637-2: Pulse2a 24V (LTspice 默认)
U_a (V)	13.5±0.5	13.5	27±0.5	27
U_s (V)	+37至+112	112	+37至+112	112
R_i (Ω)	2	2	2	2
t_d (s)	0.05m	0.05m	0.05m	0.05m
t_r (s)	0.5 μ 至1 μ	1 μ	0.5 μ 至1 μ	1 μ
t_1 (s)	0.2至5	0.2	0.2至5	0.2
t_0 (s)		1m		1m



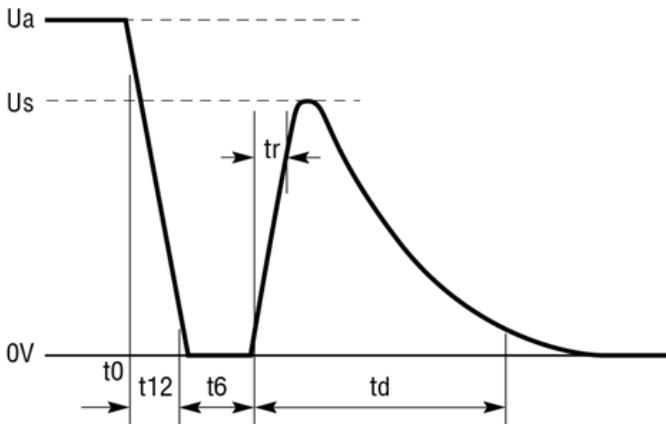
要求：Pulse 2a的测试需至少重复500次。A级至E级的工况等级需由汽车制造商与设备供应商协商确定，通常默认采用A级。

ISO 7637-2: Pulse 2a示例电路

ISO 7637-2:2011 Pulse 2b

Pulse 2b定义的场景是：点火开关关闭时，直流电机充当发电机所产生的瞬态情况。例如，如果驾驶员熄火时暖风系统仍在运行，鼓风机电机在惯性减速旋转的短时间内，会向系统提供直流电源。

参数	ISO 7637-2: 2011 标称12V	ISO7637-2: Pulse2b 12V (LTspice 默认)	ISO 7637-2: 2011 标称24V	ISO7637-2: Pulse2b 24V (LTspice 默认)
Ua (V)	13.5±0.5	13.5	27±0.5	27
Us (V)	10	10	20	20
Ri (Ω)	0至0.05	0.05	0至0.05	0.05
td (s)	0.2至2	0.2	0.2至2	0.2
t12 (s)	1m±0.5m	1m	1m±0.5m	1m
tr (s)	1m±0.5m	1m	1m±0.5m	1m
t6 (s)	1m±0.5m	1m	1m±0.5m	1m
trep (s)	0.5至5	5	0.5至5	5
ton (s)		1		1
t0 (s)		1m		1m



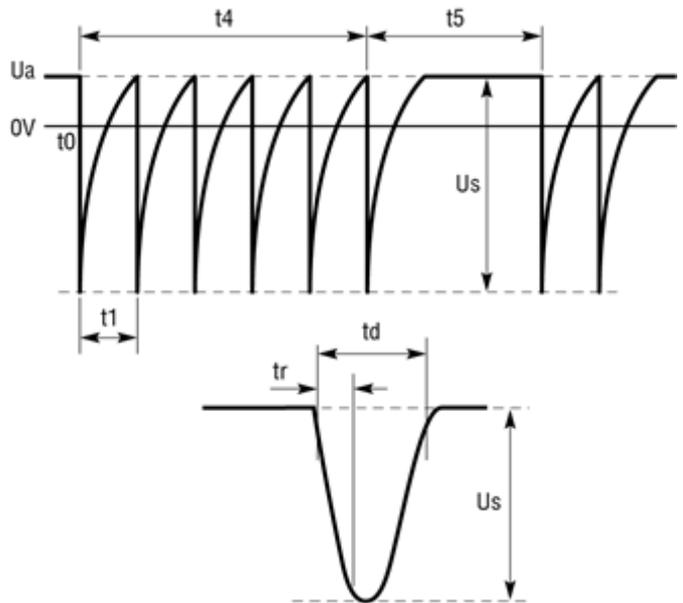
要求：Pulse 2b的测试需至少重复10次。A级至E级的工况等级需由汽车制造商与设备供应商协商确定。由于测试过程中设备电源会实际断开，因此通常规定：如果电源重新接通后，设备无需用户干预即可恢复正常运行，则该设备的工况等级定义为A级。

ISO 7637-2: Pulse 2b示例电路

ISO 7637-2:2011 Pulse 3a

Pulse 3a定义的是：由开关操作（包括开关与继电器间产生的电弧）引发的、可能出现的负向尖峰信号。在本规范中，该负向尖峰信号的能量受50Ω串联电阻限制。

参数	ISO 7637-2: 2011 标称12V	ISO7637-2: Pulse3a 12V (LTspice 默认)	ISO 7637-2: 2011 标称24V	ISO7637-2: Pulse3a 24V (LTspice 默认)
Ua (V)	13.5±0.5	13.5	27±0.5	27
Us (V)	-150至-300	-300	-112至-220	-220
Ri (Ω)	50	50	50	50
td (s)	150n±45n	150n	150n±45n	150n
tr (s)	5n±1.5n	5n	5n±1.5n	5n
t1 (s)	100u	100u	100u	100u
t4 (s)	10m	10m	10m	10m
t5 (s)	90m	90m	90m	90m
t0 (s)		1m		1m



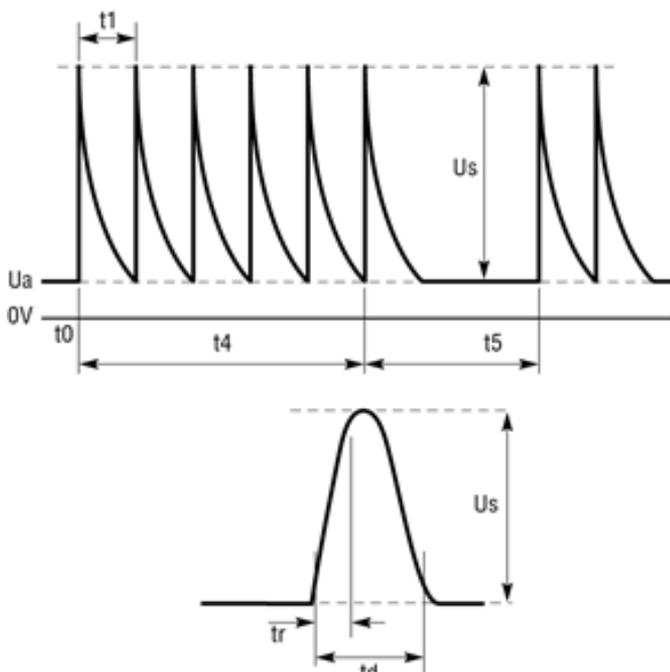
要求：Pulse 3a需以重复方式施加，持续时长为1小时。A级至E级的工况等级需由汽车制造商与设备供应商协商确定，通常默认采用A级。

ISO 7637-2: Pulse 3a示例电路

ISO 7637-2:2011 Pulse 3b

Pulse 3b定义的是：由开关操作（包括开关与继电器间的电弧）引发的、可能出现的正向尖峰信号。在本规范中，该负向尖峰信号的能量受500串联电阻限制。

参数	ISO 7637-2:2011 标称12V	ISO7637-2: Pulse3b 12V (LTspice 默认)	ISO 7637-2: 2011 标称24V	ISO7637-2: Pulse3b 24V (LTspice 默认)
Ua (V)	13.5±0.5	13.5	27±0.5	27
Us (V)	+75至+150	150	+150至+300	300
Ri (Ω)	50	50	50	50
td (s)	150n±45n	150n	150n±45n	150n
tr (s)	5n±1.5n	5n	5n±1.5n	5n
t1 (s)	100u	100u	100u	100u
t4 (s)	10m	10m	10m	10m
t5 (s)	90m	90m	90m	90m
t0 (s)		1m		1m



要求：Pulse 3b需以重复方式施加，持续时长为1小时。A级至E级的工况等级需由汽车制造商与设备供应商协商确定，通常默认采用A级。

ISO 7637-2: Pulse 3b示例电路

ISO 16750-2:2012第4.2节“直流供电电压”

ISO 16750-2标准第4.2节规定了供电电压的最小值与最大值。该规范为供电电压最小值定义了多个“代码”，而供电电压对应的适用代码需由汽车制造商与设备供应商协商确定。由于该工况本质是恒定电压，因此未提供对应的LTspice模型，但为方便查阅，下方仍列出了相关工况要求。

带宽	ISO 16750-2:2012 标称12V	ISO 16750-2:2012 标称24V
Usmax(V)	代码A: 6V	代码E: 10V
	代码B: 8V	代码F: 16V
	代码C: 9V	代码G: 22V
	代码D: 10.5V	代码H: 18V
Usmax (V)	16	32

要求：A级（连续运行）。

ISO 16750-2:2012第4.3节“过压”

ISO 16750-2第4.3节规定了有关“过压”的要求。其中第一项要求的测试时长为60分钟，用于仿真电压调节器失效的工况。对于12V系统，需施加18V电压；对于24V系统，需施加36V电压。根据应用场景，测试过程中不一定要求设备保持正常工作，但在测试工况结束后，设备必须能恢复正常运行。第二项测试工况仅适用于12V系统，用于仿真“搭电启动”场景；此时需施加24V电压，持续60秒。同样，测试过程中不一定要求设备保持正常工作。

由于该工况本质上是简单的电压源输出，因此未提供对应的LTspice模型。

要求：请参阅ISO 16750-2:2012规范。

ISO 16750-2:2012第4.4节“叠加交流电压”

第4.4节规定的测试工况，用于“仿真直流供电电路上存在的残余交流电流”。在测试过程中，需将串联阻抗为50mΩ至100mΩ的交流电压在50Hz至25kHz的频率范围内多次扫描。电压峰值方面：12V系统的交流电压正向峰值为16V，24V系统的正向峰值为32V。峰峰值电压由下文列出的“严重度等级”定义；频率扫描需在10分钟内，以对数三角波形式完成5次扫描。

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-4 12V 叠加 交流电压 (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-4 24V 叠加 交流电压 (LTspice 默认)
U _{max} (V)	16	16	32	32
U _{pp} (V)	严重程度1: 1V 严重程度2: 4V 严重程度3: 不适用 严重程度4: 2V	4	严重程度1: 1V 严重程度2: 4V 严重程度3: 10V 严重程度4: 不适用	10
R _i (Ω)	50m至100m	50m	50m至100m	50m

要求: A级

ISO16750-2: 4-4 叠加交流电压示例电路

ISO 16750-2:2012第4.5节 “供电电压缓慢下降与上升”

第4.5节“供电电压缓慢下降与上升”对应的测试工况，用于仿真蓄电池缓慢放电后再充电的过程。测试流程如下：初始状态下供电电压为最小供电电压(U_{smin})，随后以0.5V/min的速率放电至0V；达到0V后，再以相同速率将供电电压回升至最小供电电压(U_{smin})。

在ISO 16750-2规范中，最小供电电压(U_{smin})的具体数值由该规范第4.2节定义的“代码A至代码E”标识。为方便查阅，下文将转载这些代码的具体定义。

显然，测试过程中不要求设备持续工作，但该测试需验证硬件不会出现故障。

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-5 12V 电源电压 缓慢下降 与上升 (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-5 24V 电源电压 缓慢下降 与上升 (LTspice 默认)
U _{smin} (V)	代码A: 6V 代码B: 8V 代码C: 9V 代码D: 10.5V	6	代码E: 10V 代码F: 16V 代码G: 22V 代码H: 18V	10
t ₀ (s)		1m		1m

要求: 请参阅ISO 16750-2:2012规范。

ISO16750-2: 4-5 电源电压缓慢下降和上升示例电路

ISO 16750-2:2012第4.6.1节 “供电电压中断”

第4.6.1节“供电电压中断”对应的测试工况，旨在仿真“其他电路故障导致电源电压骤降，直至该故障电路保险丝熔断”的场景。本次测试中，供电电压初始值为最小供电电压(U_{smin})，随后骤降并持续100ms，最终恢复至最小供电电压(U_{smin})。其中，电压骤降与恢复过程的上升时间、下降时间均快于10ms。对于12V系统，供电电压降至4.5V；对于24V系统，供电电压降至9V。

在ISO 16750-2规范中，最小供电电压(U_{smin})的具体数值由该规范第4.2节定义的“代码A至代码E”标识。为方便查阅，下文将转载这些代码的具体定义。

仿真过程中，供电电压在仿真时长达到10秒时开始骤降。

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-6-1 12V 电源电压 瞬时下降 (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-6-1 24V 电源电压 瞬时下降 (LTspice 默认)
U _{smin} (V)	代码A: 6V 代码B: 8V 代码C: 9V 代码D: 10.5V	6	代码E: 10V 代码F: 16V 代码G: 22V 代码H: 18V	10

要求: B级。汽车制造商与设备供应商可协商约定，允许设备在测试后进行复位。

ISO16750-2: 4-6-1 12V供电电压瞬时跌落示例电路

ISO 16750-2:2012第4.6.2节 “电压跌落时的复位特性”

第4.6.2节“电压跌落时的复位特性”规定了一系列持续5秒的供电电压跌落测试：每次电压跌落的幅度均低于前一次。该测试的目的是验证设备在供电电压跌落过后能否正常复位。测试过程中，每次持续5秒的电压跌落幅度，均比前一次低5%；且两次电压跌落之间，供电电压需恢复至最小供电电压(U_{smin})，恢复时长至少为10秒。

在ISO 16750-2规范中，最小供电电压(U_{smin})的具体数值由该规范第4.2节定义的“代码A至代码E”标识。为方便查阅，下文将转载这些代码的具体定义。

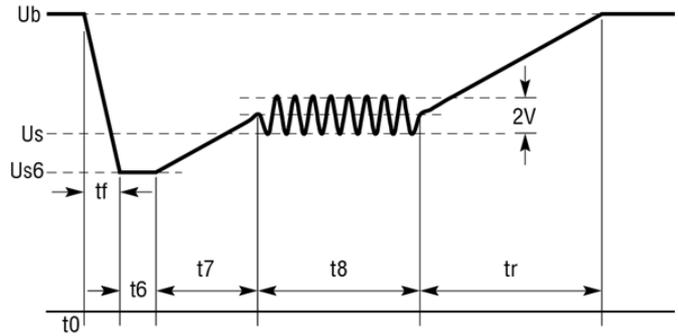
参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-6-2 12V 压降时 复位特性 (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-6-2 24V 压降时 复位特性 (LTspice 默认)
Usmin (V)	代码A: 6V 代码B: 8V 代码C: 9V 代码D: 10.5V	6	代码E: 10V 代码F: 16V 代码G: 22V 代码H: 18V	10

要求: C级。

ISO 16750-2:2012第4.6.3节 “启动曲线”

第4.6.3规定了一种代表车辆启动过程曲线的波形。该波形需对被测设备施加10次。所需的具体电压值与持续时长，取决于实际应用场景所确定的目标等级（一级、二级、三级或四级）。

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-6-3 12V 启动曲线 (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-6-3 24V 启动曲线 (LTspice 默认)
Ub (V)	12±0.2	12	24±0.2	24
Us6(V)	一级: 8V 二级: 4.5V 三级: 3V 四级: 6V	6	一级: 10V 二级: 8V 三级: 6V	6
Us (V)	一级: 9.5V 二级: 6.5V 三级: 5V 四级: 6.5V	6.5	一级: 20V 二级: 15V 三级: 10V	10
tf (s)	5m±0.5m	5m	10m±1m	10m
t6 (s)	15m±1.5m	15m	50m±5m	50m
t7 (s)	50m±5m	50m	50m±5m	50m
t8 (s)	一级: 1000m±100m 二级: 10000m±1000m 三级: 1000m±100m 四级: 10000m±1000m	10000m	一级: 1000m±100m 二级: 10000m±1000m 三级: 1000m±100m	1000m
tr (s)	一级: 40m±4m 二级: 100m±10m 三级: 100m±10m 四级: 100m±10m	100m	一级: 40m±4m 二级: 100m±10m 三级: 40m±10m	40m
Ri (Ω)		10m		10m
t0 (s)		1		1m



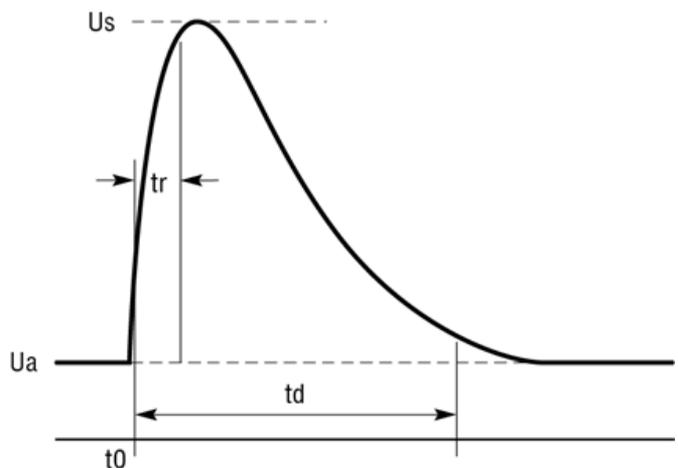
要求: 请参阅ISO 16750-2:2012规范。

ISO 16750-2:2012第4.6.4节 “无集中式抛负载抑制的抛负载测试 - 测试A”

第4.6.4.2.2节“测试A - 无集中式抛负载抑制”规定了一种瞬态工况：当交流发电机为蓄电池充电时，蓄电池连接突然断开，此时会产生瞬态干扰。“无集中式抛负载抑制”意味着交流发电机未配备钳位二极管。如果交流发电机带有钳位二极管，则应采用测试B而非本测试。如果你对这一区别不熟悉，可参考以下文章中的详细说明：

低静态电流浪涌抑制器：符合ISO 7637-2和ISO 16750-2要求的可靠汽车电源保护

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-6-4 12V 无抑制的 抛负载 测试A (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-6-4 24V 无抑制的 抛负载 测试A (LTspice 默认)
Ua (V)	14±0.2	14	28±0.2	28
Us (V)	79至101	101	151至202	202
Ri (Ω)	0.5至4	0.5	1至8	1
td (s)	40m至400m		100m至350m	
tr (s)	5m至10m		5m至10m	
t0 (s)		1		1



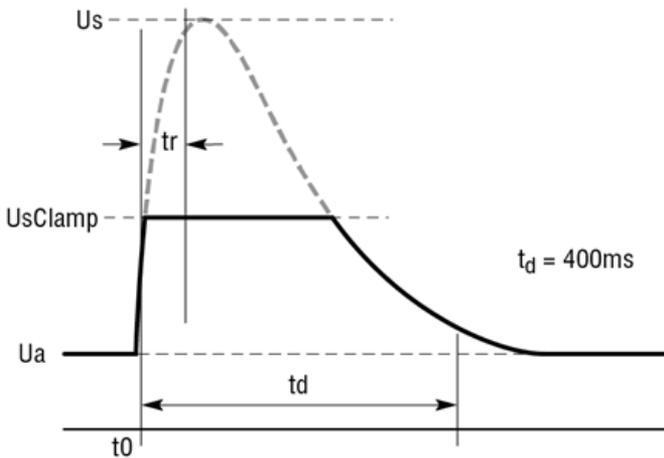
要求: 以1分钟为间隔，施加10个脉冲。C级。

16750-2:2012第4.6.4节 “带集中式抛负载抑制的抛负载测试 - 测试B”

第4.6.4.2.2节“测试B - 带集中式抛负载抑制”规定了一种瞬态工况：当交流发电机为蓄电池充电时，蓄电池连接突然断开，此时会产生瞬态干扰。“带集中式抛负载抑制”意味着交流发电机未配备钳位二极管。如果交流发电机未配备钳位二极管，则应采用测试A而非本测试。如果你对这一区别不熟悉，可参考以下文章中的详细说明：

低静态电流浪涌抑制器：符合ISO 7637-2和ISO 16750-2要求的可靠汽车电源保护

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-6-4 12V 带抑制的 抛负载 测试B (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-6-4 24V 带抑制的 抛负载 测试B (LTspice 默认)
Ua (V)	14±0.2	14	28±0.2	28
Us (V)	79至101	101	151至202	202
UsClamp (V)	35	35	(典型值58)	58
Ri (Ω)	0.5至4	0.5	1至8	1
td (s)	40m至400m		100m至350m	
tr (s)	5m至10m		5m至10m	
t0 (s)		1		1



要求：以1分钟为间隔，施加5个脉冲。C级。

ISO 16750-2:2012第4.7节 “反向电压”

ISO 16750-2第4.7节规定了“反向电压”相关要求，该工况也被大多数汽车工程师简称为“蓄电池反接”。顾名思义，此工况针对的是“人员操作失误导致蓄电池极性接反”的场景。本文档仿真的是“工况2”：要求对设备所有输入端施加反向测试电压，持续60秒，以确保系统在该工况下无损坏且能正常存活。

ISO 16750-2规范还允许12V系统采用另一种测试工况，即“工况1”，但需满足两个前提条件：一是交流发电机串联回路中无保险丝，二是交流发电机的整流二极管可通过导通“反接蓄电池产生的大电流”来限制电压。如果采用工况1测试，需施加4V反向电压，持续60秒。

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-7 12V 反向电压 工况2 (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-7 24V 反向电压 工况2 (LTspice 默认)
Ua (V)	14	14	28	28

要求：更换熔断的熔断片后，需满足A级要求。

ISO 16750-2:2012第4.9节 “开路测试”

第4.9节规定了“线路中断”测试相关要求，并明确了“确保设备在连接断开后重新恢复连接时，能恢复正常运行”的测试流程。本测试中，需将电路断开10秒，随后恢复连接。此外，第4.9节还包含“多线路中断”要求，本文档暂不涉及该部分内容。

参数	ISO 16750-2:2012 标称12V	ISO16750-2: 4-9-1 12V 单线路中断 (LTspice 默认)	ISO 16750-2:2012 标称24V	ISO16750-2: 4-9-1 24V 单线路中断 (LTspice 默认)
Ua (V)	14	14	28	28
t0 (s)		1		1

要求：C级。

ISO 16750-2:2012第4.8节、第4.10节、第4.11节、第4.12节及第4.13节 “测试”

由于这些章节中的测试的本质特性超出了单一预定义模型的覆盖范围，因此未将其纳入LTspice仿真模型中。需特别注意的是第4.10节“短路保护测试”：该测试要求将设备的每个输入端与输出端分别连接至最高供电电压和接地端，持续60秒。这类测试的挑战性通常较大，建议对相关工况进行全面的仿真与测试验证。

- ISO 16750-2:2012第4.8节 “接地基准与供电偏移”
- ISO 16750-2:2012第4.10节 “短路保护”
- ISO 16750-2:2012第4.11节 “耐压测试”
- ISO 16750-2:2012第4.12节 “绝缘电阻”
- ISO 16750-2:2012第4.13节 “电磁兼容性”

结语

LTspice中的ISO 16750-2与ISO 7637-2符号，提供了符合上述两项ISO规范所描述的瞬态工况的仿真模型。在产品开发设计阶段对保护电路进行仿真，有助于规避硬件在后续电磁兼容(EMC)测试中可能出现的故障。显然，考虑到EMC测试最终若失败将产生的高昂成本，前期在仿真环节投入精力是极具价值的。

附录：ISO 16750-1:2006第6节“功能状态分类”

ISO 16750-1:2006中对A级至E级的运行要求定义如下：

A级	设备/系统的所有功能在测试期间及测试后，均能按设计要求正常运行。
B级	设备/系统的所有功能在测试期间能按设计要求正常运行，但其中一项或多项功能的表现可能超出规定的公差范围。所有功能在测试后能自动恢复至正常限值范围内。存储功能应保持A级要求。
C级	设备/系统的一项或多项功能在测试期间无法按设计要求正常运行，但测试后能自动恢复正常运行。
D级	设备/系统的一项或多项功能在测试期间无法按设计要求正常运行，且测试后需通过操作人员/用户的简单操作对设备/系统进行复位，才能恢复正常运行。
E级	设备/系统的一项或多项功能在测试期间及测试后均无法按设计要求正常运行，且需对设备/系统进行维修或更换，才能恢复正常运行。

关于作者

Dan Eddleman是一名模拟工程师，在凌力尔特工作超过15年，曾担任过IC设计人员、新加坡IC设计中心经理和应用工程师。

他的职业生涯始于凌力尔特，设计了LTC2923和LTC2925电源跟踪控制器、LTC4355高压双通道理想二极管OR和LTC1546多协议收发器。他还是世界首款以太网供电控制器LTC4255的设计团队成员。他拥有两项与这些产品相关的专利。

随后，他搬到新加坡管理凌力尔特的新加坡IC设计中心，负责设计产品的工程师团队，产品包括热插拔控制器、过压保护控制器、DC/DC开关模式电源控制器、电源监视器和超级电容器充电器。

回到米尔皮塔斯总部后，Dan作为应用工程师创建了Linduino，这是一个兼容Arduino的硬件平台，用于演示凌力尔特基于I2C和SPI的产品。Linduino可以方便地向客户分配C固件，同时也为凌力尔特的客户提供了简单的快速原型制作平台。

此外，在其担任应用工程师期间，他构思出了LTC2644/LTC2645 PWM至VOUT DAC，并开发了基于XOR的地址转换器电路，用于LTC4316/LTC4317/LTC4318 I2C/SMBUS地址转换器。他申请了与这两种产品相关的专利。Dan还开发了个多个参考设计，可满足较高的MIL-STD-1275 28V军用车规格要求。

Dan继续研究MOSFET的安全工作区，创建软件工具并在凌力尔特内部举办与SOA相关的培训课程。借助使用LTspice分配的SOAtherm模型，客户可以使用具有Spirito失控特性的热模型在其热交换电路仿真中仿真MOSFET SOA。

他拥有斯坦福大学电气工程硕士学位以及加州大学戴维斯分校电气工程与计算机工程学士学位。

如何利用LTspice生成波特图

作者: Thomas Brand

摘要

为了开发电气工程、控制技术乃至机电一体化装置中的动态系统，常常需要知道系统输出端对输入端谐波激励（正弦振荡）的稳态响应。这种响应称为系统的频率响应，用波特图表示。为此，应根据系统的传递函数确定幅度响应和相位响应，并将其绘制成曲线图以反映增益和相位与频率的关系。使用对数标度。幅度响应以分贝为单位，因此可以通过叠加简单的子图来构造复杂的波特图。如果存在多个传递函数，则其幅度响应的乘法运算简化为分贝标度的加法运算。即便不使用对数标度，相位响应也可以叠加。对数表示的其他优点包括：曲线的频率范围更大，并且整个曲线的相对精度相同。

利用LTspice进行频率响应仿真

电路的频率响应可以利用LTspice®进行仿真。使用这款功能强大的模拟电路仿真软件，时域中的信号也能被转换到频域。此外还能执行小信号分析和蒙特卡洛仿真。LTspice与SPICE兼容，因此可以处理许多电子元器件。

为了利用LTspice获得电路的频率响应或波特图，可以从一个简单的电路示例开始。图1显示了一个二阶低通滤波器。输入和输出节点带有标签，以方便随后在仿真窗口中显示仿真结果。

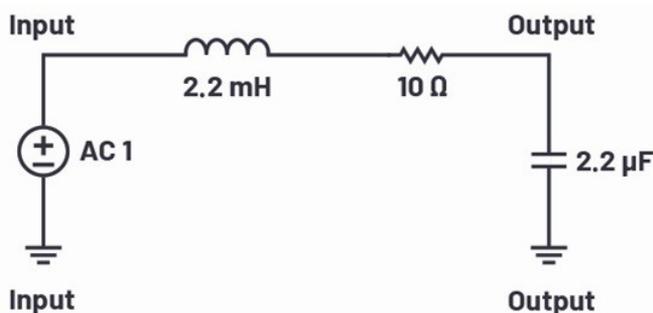


图1. 二阶低通滤波器电路示例

该电路使用正弦波激励。需进行交流扫描，这可以在**Simulate > Edit Simulation Cmd**（仿真 > 编辑仿真命令）菜单中的**AC**

Analysis（交流分析）选项卡下找到。仿真参数也在此处输入。波特图中的x轴应具有对数标度。在**Type of Sweep**（扫描类型）下，应选择**Decade**（十倍）值。其余参数信息应根据需要添加。

此外，对于交流分析，应定义激励电路的输入电压。在菜单项**Small Signal AC Analysis**（小信号交流分析）下的电压源参数中，指定所需的幅度（此处为1 V）。现在可以运行实际仿真了：**Simulate > Run**（仿真 > 运行）。仿真成功完成后，将自动打开一个空的探针编辑器。选择电路中的所需节点（输出）后，幅度和相位将作为频率的函数显示。

系统的频率响应由输出信号与输入信号之比得出。显示屏仍须稍作调整。为此，必须在**Expression Editor**（表达式编辑器）中以V(output)/V(input)的形式给出函数。现在，电路的频率响应将会正确显示幅度响应和相位响应。

图2显示了二阶低通滤波器的频率响应与频率的关系。幅度增益在左侧的y轴上以分贝为单位给出，相移在右侧的y轴上以度为单位给出。

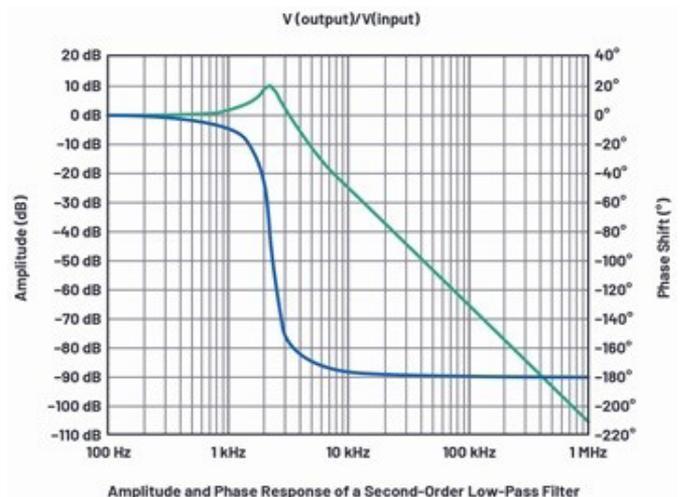


图2. 二阶低通滤波器的频率响应与频率f的关系

要从图中读取确切的值，可以添加光标以便沿曲线移动。必须单击曲线顶部的波形节点标题。如果双击，将得到两个光标，每个光标位置都会提供绝对值，而且还会在单独的窗口中提供两个光标位置的差值。

结语

使用LTspice可以相对容易地对电路的频率响应进行仿真。LTspice中显示的标准波特图是频率 f 的函数。如果曲线图应以角频率 ω 显示，则必须使用另一种经修改的方法（本文不做讨论）。

关于作者

Thomas Brand于2015年10月在德国慕尼黑加入ADI公司，当时他还在攻读硕士。2016年5月至2017年1月，他参加了ADI公司的现场应用工程师培训生项目。之后在2017年2月，他开始担任现场应用工程师，主要负责工业大客户。此外，他还专注于研究工业以太网，并为中欧的相关事务提供支持。

他毕业于德国莫斯巴赫的联合教育大学电气工程专业，之后在德国康斯坦茨应用科学大学获得国际销售硕士学位。

LTspice: 利用最少的仿真运行 进行最差情况的电路 分析

作者: Joseph Spencer和Gabino Alonso

在LTspice中设计电路时，用户可能希望评估元件容差的影响。例如，运算放大器电路中非理想电阻引入的增益误差。本文说明了一种能够减少所需的仿真次数，从而让用户更快获得结果的方法。

改变参数

LTSpice提供了多种改变参数值的方法。下面是其中一些方法:

- `.step param`; 用户自定义变量的参数扫描
- `gauss(x)`; σ 为x的高斯分布随机数
- `flat(x)`; -x和x之间的均匀分布随机数
- `mc(x,y)`; $x*(1+y)$ 和 $x*(1-y)$ 之间的均匀分布随机数

这些函数非常有用，特别是当我们希望了解某种分布下的结果时。但是，如果我们只想了解最差情况，那么它们可能不是获得结果的最快方法。例如，如果使用`gauss(x)`、`flat(x)`和`mc(x,y)`，仿真将需要运行具有统计学意义的次数，由此得到某种分布，然后根据标准差计算最差情况值。然而，对于最差情况分析，与其使用分布方法，不如在计算中使用相对于每个元件标称值的最大偏差。

运行最少的仿真

假设我们想看看1%容差的 $R1 = 22.5k\Omega$ 电阻的最差情况影响。在这种情况下，我们只想运行 $R1 = 22.5k\Omega * (1 - 0.01)$ 和 $22.5k\Omega * (1 + 0.01)$ 的仿真。使用理想的 $22.5k\Omega$ 电阻进行第三次运行也很方便。

```
.step param R1 list 22.5k*(1-.01) 22.5k*(1+.01) 22.5k
```

如果只改变一个电阻值，“`.step param`”方法会很好用。但如果有更多呢？经典差动放大器有4个电阻。

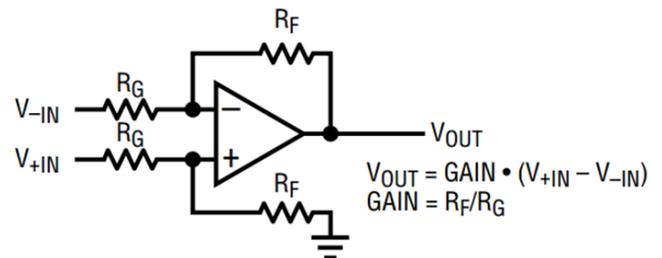


图1. 差动放大器配置 (来自LT1997-3数据手册)

若要设计一个分立差动放大器，那么每一个电阻都会有一定的容差（如1%或5%）。

我们以LT1997-3数据手册中显示的首页应用为例，在LTspice中使用分立LT6015运算放大器和一些非理想电阻来实现它。

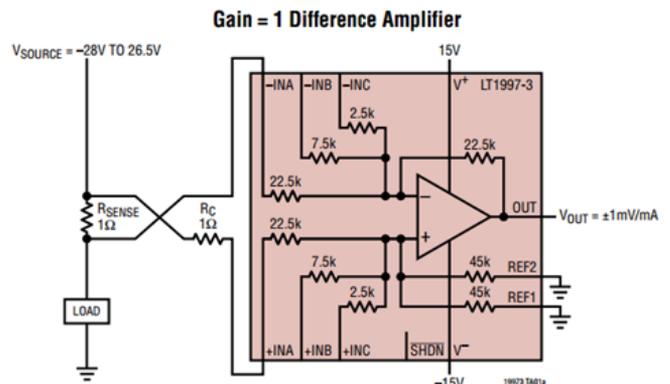


图2. LT1997-3首页应用示例

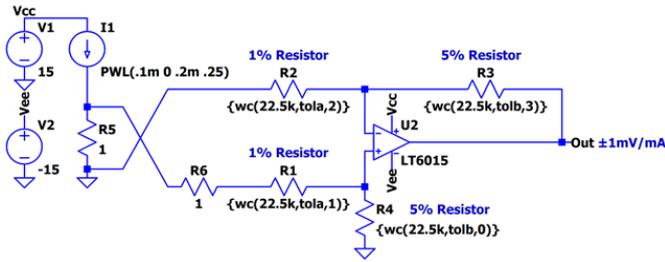


图3. 具有非理想电阻的LT6015差动放大器

请注意，电阻R1、R2、R3和R4的值被函数调用 $wc(nominalvalue, tolerance, index)$ 取代，该函数在仿真中通过 $.func$ 语句定义：

```
.func wc(nom,tol,index)if(run==numruns,nom,if(bina-ry(run,index),nom*(1+tol),nom*(1-tol)))
```

此函数与下面的 $binary(run, index)$ 函数结合使用，可以在最大值和最小值之间改变每个元件的参数，最后一次运行使用标称值。

```
.func bina-ry(run,index)floor(run/(2**(index))-2*floor(run/(2**(index+1))))
```

$binary$ 函数在仿真中切换每个有索引的元件，从而仿真 $nom*(1+tol)$ 和 $nom*(1-tol)$ 的所有可能组合。请注意，元件的索引应以0开头。下表重点显示了 $binary()$ 函数的操作以及每个索引和运行的结果，其中1表示 $nom*(1+tol)$ ，0表示 $nom*(1-tol)$ 。

运行	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
索引0 (R4)	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
索引1 (R1)	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
索引2 (R2)	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
索引3 (R3)	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

运行次数由 $2^N + 1$ 确定，其中 N 等于有索引元件的数量，涵盖器件的所有最大值和最小值组合加上标称值。在我们的例子中，我们需要运行17次仿真，我们可以使用 $.step$ 命令和 $.param$ 语句来定义：

```
.step param run 0 16 1
.param numruns=16
```

最后，我们需要通过 $.param$ 语句定义仿真的 $tola$ 和 $tolb$ ：

```
.param tola=.01
.param tol b=.05
```

你可以在帮助文件(F1)中找到有关 $.func$ 、 $.step$ 和 $.param$ 语句的更多信息， $.param$ 部分下面详细说明了 $if(x,y,z)$ 和 $floor(x)$ 函数。

绘制.Step'd结果

如果运行瞬态分析仿真，请参阅`WorstCase_LT6015.asc`文件，我们可以观察到结果。对于250mA测试电流，我们预计 V_{out} 网络将稳定在250mV。但现在使用 $wc()$ 函数，我们得到一个从235mV到265mV的分布。

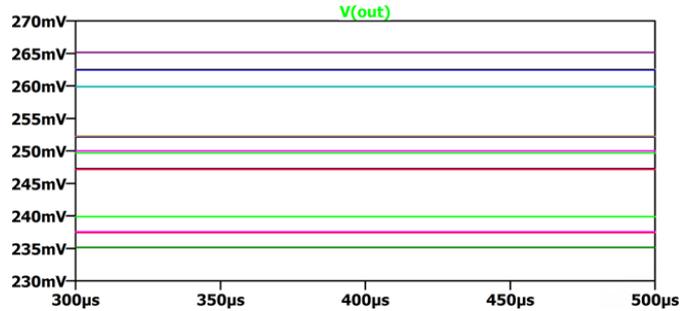


图4. 差动放大器瞬态分析

绘制.Step'd .Meas语句结果

现在，我们可以放大查看峰到峰分布。不过，我们可以借鉴另一篇LTspice博客：

绘制参数相对于非时间因素（例如电阻）的关系图

该博客介绍了如何多次运行仿真并绘制参数相对于非时间因素的关系图。在本例中，我们想要绘制 V_{out} 与仿真运行索引的关系图。请参阅`WorstCase_LT6015_meas.asc`文件。

在该仿真中，我们添加了一个 $.meas$ 语句来计算输出的平均电压。

```
.meas VoutAvg avg V(out)
```

要绘制 V_{out} 与运行参数的关系图，我们可以查看`SPICE Error Log`（SPICE错误日志）(Ctrl-L)，右键单击并选择`Plot .step'd .meas data`（绘制步进.meas数据）。

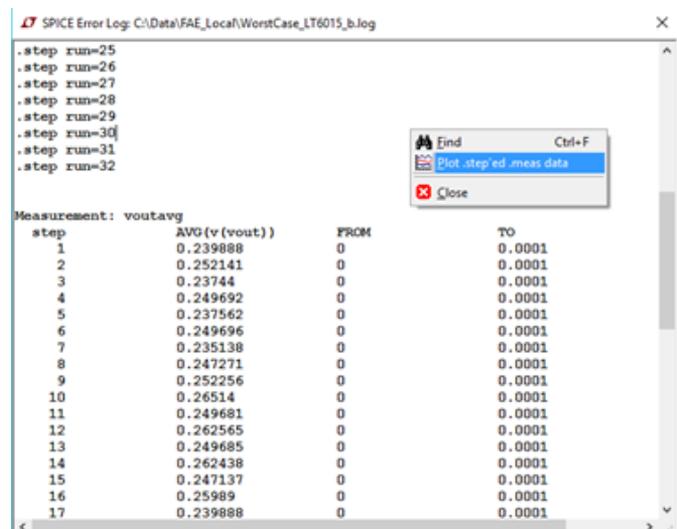


图5. Spice错误日志界面

步进.meas数据的绘图结果。

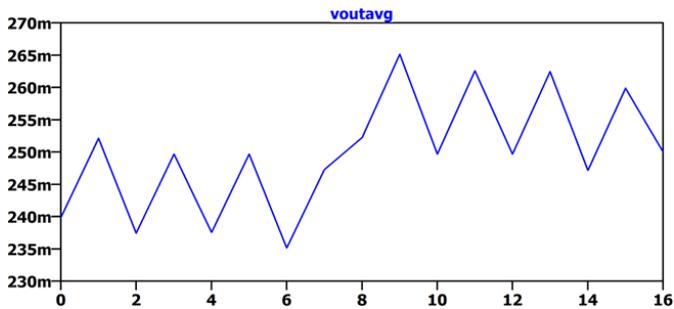


图6. 输出电压与仿真运行的关系

迹线说明，结果在265mV（运行9）的最大最差值到235mV（运行6）的最小最差值之间变化，误差大约为±6%。这很直观，因为在这个例子中，我们同时有1%和5%的电阻。最后一次运行(16)显示了对理想电阻的理想结果(250mV)。回想一下，LTspice将.meas语句的结果绘制为分段线性图。

对于该特定电路，另一种更快的方法是使用.op仿真（而不是.trans）来执行直流工作点解决方案，它将直接绘制步进.meas数据的结果。

匹配电阻的值

设计差动放大器时，不仅需要合适的运算放大器，电阻匹配同样重要。以下参考资料很好地阐释了这个主题（和相关的数学公式）：

关于作者

Joseph Spencer自2013年起成为凌力尔特和ADI公司的现场应用工程师。Joseph为犹他州和爱达荷州客户提供支持，主要负责高性能模拟和RF解决方案。在担任现场应用工程师之前，Joseph在L3 Communications公司工作，负责软件定义无线电的硬件设计和管理的工作。Joseph最初就职于Maxim Integrated公司，曾担任应用和测试工程方面的职位。Joseph拥有犹他大学电气工程学士和硕士学位。

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

- [LT5400（四通道匹配电阻网络）数据手册](#)
- [设计笔记DN1023](#)
- [设计笔记DN502](#)

但是，如果没有适当匹配的电阻，那么你既无法获得良好的共模抑制比(CMRR)，也无法实现良好的增益误差。

凌力尔特现为ADI公司的一部分，拥有许多精密放大器产品，其中也包括匹配电阻。例如，最近发布了一款产品LT1997-3 - [精密、宽电压范围增益可选放大器](#)。它有如下两项重要特性：

- 最小直流CMRR: 91dB (增益 = 1)
- 最大增益误差: 0.006%(60ppm) (增益 = 1)

这些特性非常出色。根据DN1023，单1%电阻（假设理想运算放大器）就会将CMRR限制在34dB。当然，增益误差要比LT1997-3所达到的程度差几个数量级。

总结

使用上面介绍的方法，可以在多个参数的最小值/最大值下运行简单的最差情况分析。在示例中，我们了解了经典差动放大器中电阻容差的影响，并说明了LT1997-3中匹配电阻的值。

LTspice: 加快仿真速度

作者: Gabino Alonso

LTspice从底层设计就致力于实现快速的电路仿真，但在某些仿真中仍有提速的空间。请注意，使用本文所述方法可能需要在精度上做出取舍。有关这些方法的更多详细信息，请参考LTspice帮助文件（按F1键）。要衡量更改带来的影响，请查看LTspice错误日志（Ctrl+L键）中的仿真时间。

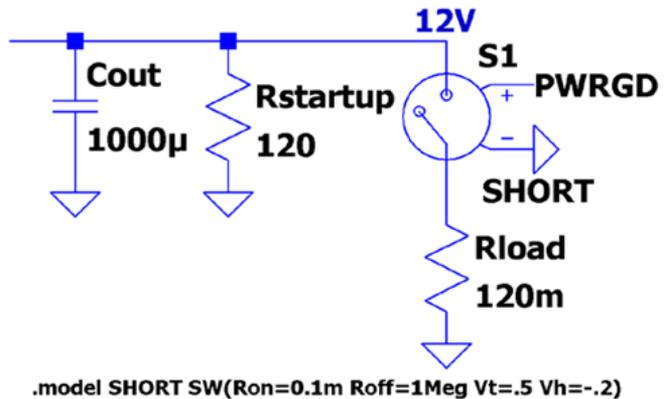
缩短电源启动时间

通过改变软启动电容的值来缩短输出电压的上升时间，从而减少开关模式电源(SMPS)的仿真时间。在此之前，请确保你对电源的启动性能有充分了解。然后，减小软启动电容的值（用0.001 μ F替代默认的0.1 μ F），以快速上升到所需的输出电压。

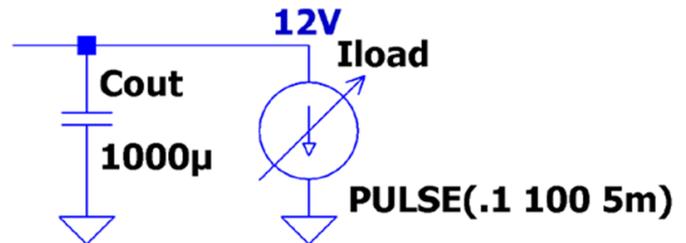
需要注意的是，软启动电容不应减小到使输出电压上升时，导致 V_c/I_{TH} 引脚的电压上升到远超其正常控制点，然后又大幅下降以阻止过冲的程度。

延迟向电源施加负载

另一种加快SMPS仿真速度的有效方法是通过压控开关(SW)延迟施加负载。当输出电压接近稳定值（或在特定时间）时，利用开关接通主负载，这样在负载施加之前，所有SMPS的输出能量都用于为大型输出电容充电。启动电阻和主负载电阻也可以包含在SW模型语句的Ron和Roff中，而无需使用单独的电阻。



通过配置PULSE函数的电流负载，可实现更简便的（仿真加速）方案。



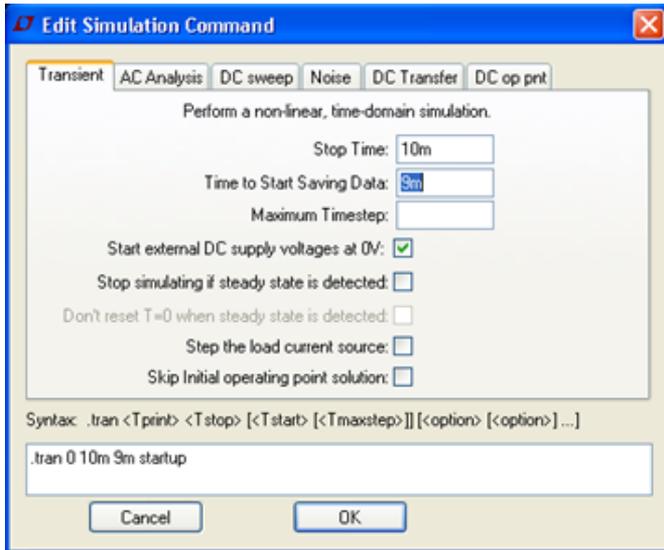
设置初始条件

同样，使用SPICE仿真指令.ic为选定节点设置初始条件，可能会起到（加速仿真的）效果。例如，预先指定输出端的初始电压，使其在仿真开始时就接近稳定值；同理，也可指定补偿节点的电压，以消除启动时的初始电压跌落问题。

.ic V(out)=11 V(vc)=1

减少瞬态分析数据量

通常情况下，LTspice瞬态分析从时间=0时刻开始。你可以编辑.trans仿真指令中的“Time to start saving data”（开始保存数据的时间）参数，将数据保存操作延迟到后续需要关注的时间点再开始，从而缩短整体仿真时间。当然，前提是你不需要那些未被保存的初始数据点。

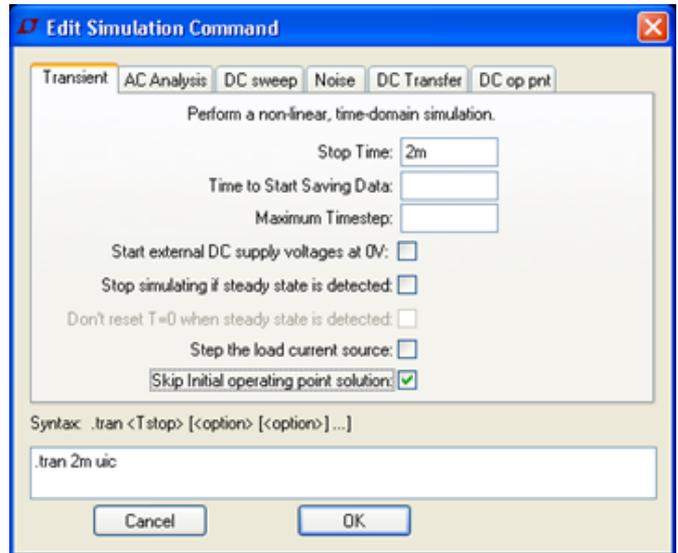


此外，如果你仅关注少数几个节点电压和器件电流，可通过.save指令限制保存数据的数量，仅保存这些特定的节点电压和器件电流即可。在该指令中添加“dialogbox”选项，会显示所有可用的节点和电流，方便你选择额外需要保存的目标数据。

```
.save V(out) I(L1) V(in) dialogbox
```

跳过初始工作点求解

有时你会发现仿真长时间停留在“阻尼伪瞬态分析”阶段（可在窗口左下角查看仿真状态信息）。这通常发生在为确定电路工作点而求解直流解时。如果你的仿真场景允许，可按Esc键跳过初始工作点求解，继续进行仿真。同样，你也可以通过编辑仿真指令来设置“跳过初始工作点求解”。



如果你希望保存难以求解的直流工作点，可在初始仿真中使用.savebias指令，将优选的工作点解保存到文件中；之后在后续仿真中，可使用.loadbias指令快速获取该直流解，再继续完成剩余的仿真流程。

在初始仿真中使用.savebias指令：

```
.savebias filename.txt internal time=10m
```

在后续仿真中使用.loadbias：

```
.loadbias filename.txt
```

查看波形时转换为快速访问格式

为保持较快的仿真速度，LTspice采用压缩二进制文件格式，可实时快速追加额外的仿真数据。但仿真完成后，这种格式对于波形查看而言并非最优选择。若要在仿真结束后加快波形绘制速度，可将文件转换为另一种“快速访问”格式。单击波形窗口，选择Files > Convert to Fast Access（文件 > 转换为快速访问）。这也通过.option fastaccess指令来实现：

```
.option fastaccess
```

需重点注意的是，在某些仿真场景中，该转换所需的时间可能会超过仿真本身的耗时。

关于作者

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

SPICE的差异优势

作者: Michael Engelhardt

模拟设计工程师在很大程度上依赖仿真来预测电路性能。一款仿真器的价值取决于它对实际情况的预测准确度，以及生成结果的速度。仿真性能与实际性能之间若存在巨大差异，可能会使产品陷入成本高昂的迭代调试周期。

SPICE用于对模拟电路进行仿真，因为它能够计算任意电路的完整大信号特性。SPICE中使用的三种数值方法奠定了其在模拟电路仿真领域的基础，具体包括：

- 牛顿迭代法，用于求解含非线性元件的电路
- 稀疏矩阵法，将庞大的矩阵纳入实际计算机的地址空间
- 隐式积分法，用于对电路电抗产生的微分方程进行积分

SPICE仿真器能否可靠地生成正确结果，取决于这些方法的实现质量。本文将阐述为何LTspice¹在生成正确结果方面优于其他SPICE实现版本。

牛顿迭代法

牛顿迭代法的核心是将每个非线性电路器件的电流-电压(I-V)曲线展开为泰勒级数，但仅保留前两项，随后求解由此得到的线性联立方程组。若该线性方程组的解恰好是泰勒级数展开时所围绕的点，那么由于泰勒近似在该点完全精确、在邻近区域也具备较高精度，此线性方程组的解实际上就是原始非线性电路的正确解。¹牛顿迭代法收敛与否，是判断电路是否找到正确解的数值依据。

牛顿迭代法的稳定性取决于两个条件：(1)所有电路元件的I-V曲线在数值和斜率上均保持连续；(2)所有非线性元件均通过电容进行旁路，确保前一个时间步的解可作为当前时间步牛顿迭代的良好初始值。任何物理电路都能满足上述条件(1)和(2)，但SPICE程序往往无法正确实现。这是因为，伯克利学术版SPICE中的半导体器件模型存在不连续性，而这类实现误差已蔓延到付费版

SPICE中。与之不同的是，LTspice不存在此类不连续性问题。为了举例说明，图1对比了Pspice²与LTspice中二极管的I-V曲线。每种情况所用的网表如下：

** I-V discontinuity in PSpice diode*

```
V1 N001 0 0
D1 N001 0 0
.dc V1 -3 -.2 2u
.probe
.model D D(Is=10n)
.end
```

Pspice中的二极管I-V曲线在数值和斜率上均存在不连续性。这种不连续性在Pspice的大多数半导体器件中都存在，而在LTspice的半导体器件中则不存在。

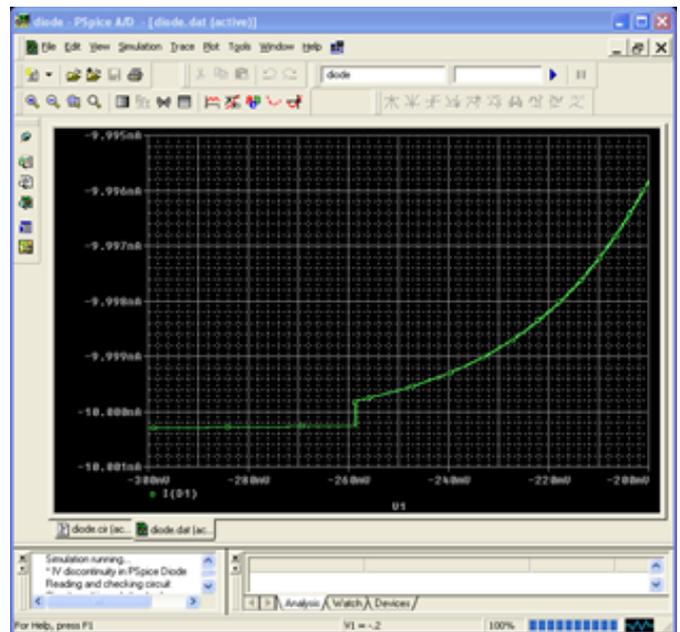


图1A. Pspice二极管I-V曲线中的不连续性

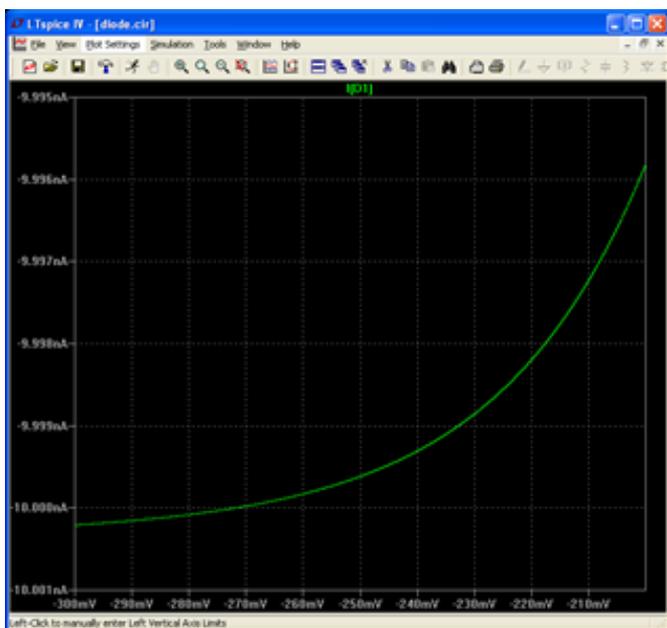


图1B. LTspice中的连续二极管I-V曲线

稀疏矩阵法

泰勒级数是多维的，电路中每个未知电压节点对应一个维度。对于一款模拟集成电路，可能存在100,000个不同的电压节点，这会形成一个100,000X100,000的电导矩阵，若以双精度存储矩阵系数，需占用800亿字节的空间。即便是如今的64位处理器，也没有足够的地址线来访问这么大的内存空间。幸运的是，该矩阵中几乎所有系数都是零，因此无需存储这些零元素。稀疏矩阵法仅跟踪记录非零元素，这使得在相对有限的地址空间内求解大型矩阵成为可能。

矩阵的稀疏性源于实际电路的物理特性。大多数节点仅与少数几个其他节点相连。例如，即便写出一个类似渔网网格结构的电阻电路的电导矩阵，该矩阵也几乎是对角矩阵，因为每个节点仅通过电阻与相邻节点相连。实际电路的连接密度远不及渔网的节点密度。大型模拟电路的稀疏度通常在百万分之一级别。正是这种稀疏性，使得在当今的计算机上求解矩阵成为可能。没有稀疏矩阵法，就无法对模拟电路进行牛顿迭代求解。

各SPICE实现版本在稀疏矩阵法方面最为相似。所有SPICE程序都采用LU分解法。大多数SPICE实现版本使用的稀疏矩阵库源自伯克利学术版SPICE代码所附带的程序；但有些版本（通常被宣传为快速版SPICE）会尝试通过使用增强型稀疏矩阵库（如SuperLU）来改进性能。³

一种更好的方法是让处理器以底层硬件的理论浮点运算(FLOP)极限来执行数学运算。问题在于，将数值数据传输到浮点运算单元(FPU)所花费的时间，比实际执行FLOP的时间更长。

FPU流水线通常处于空闲状态。归根结底，这是由于所有操作系统都使用动态内存分配所致。在仿真器编写和编译时，存储矩阵数据的内存位置是未知的。在运行时，仿真器通过函数调用malloc()来请求内存，该函数返回一个地址，仿真器可在该地址安全存储矩阵数据。由于无法为每个矩阵元素单独命名，因此使用数组。这意味着仿真器会请求数量更少但容量更大的内存块，而各个系数则从malloc()返回的基地址进行索引。在仿真器编译时，唯一可知的是基地址的地址（用于索引到矩阵元素的基地址）。在运行时解析该地址并将该地址所指向的数据加载到FPU中，所花费的时间比执行FLOP本身更长。⁴理想情况下，计算所需数据的地址应在计算前已知，这样数据就能被高效提取，FPU就不必等待数据。

LTspice通过在运行时（矩阵内存分配完成且malloc()返回地址已知后）编写自生成的汇编语言代码，消除了将数据传输到FPU的开销。这种后期生成的代码可以在代码中直接解析具体的矩阵元素地址，从而高效加载数据，使得代码经LTspice内置的汇编器和链接器汇编链接后，FPU能够在流水线满负荷的状态下运行。LTspice在实现自生成、自汇编和自链接的稀疏矩阵求解器方面独具特色，其性能显著优于其他技术。

隐式积分法

模拟电路仿真需要通过数值积分求解微分方程，以跟踪电容和电感的特性变化。而不同SPICE实现版本之间差异最显著的部分之一，就在于求解这些微分方程所采用的积分方法。

数值积分过程中必然存在误差。模拟电路仿真需要对多个时间常数的电路特性进行积分，而对于解形如 $\exp(-\text{const} * \text{time})$ 的微分方程，若不采用“隐式积分法”这一数值方法，积分误差最终会累积至无穷大。⁵换言之，没有隐式积分法，SPICE就无法实现瞬态分析。

SPICE采用二阶积分法。多数SPICE实现版本沿用伯克利SPICE的设计，提供两种二阶隐式积分形式：吉尔法(Gear)和梯形积分法(trap)。⁶其中，梯形积分法不仅比吉尔法运算更快，精度也更高。但梯形积分法存在一个数值伪影问题：其离散时间步长的积分结果，会围绕真实连续时间的电路特性在相邻时间步长间产生振荡。这种振荡可能让用户对仿真结果的正确性产生怀疑，尽管每个梯形积分区间的累积面积（即积分结果）本身是准确的。

由于模拟电路设计师普遍担心“梯形振荡”问题难以接受，⁷某商用SPICE版本(PSpice)甚至直接移除了梯形积分法，仅保留运算更慢、精度更低的吉尔法作为唯一积分选项。

但吉尔法不仅会抑制数值振荡，还会抑制所有振荡，包括电路真实存在的物理振荡。这就可能导致一种情况：现实中因振荡而失效的电路，在仿真中却表现得完全稳定且功能正常。原因是在数值计算过程中，电路真实存在的不稳定性被人为“抑制”掉。此类情况曾引发灾难性后果：某集成电路设计经PSpice仿真验证后，完成版图设计与流片，却在实际测试中因未被仿真捕捉到的振荡问题无法正常工作；最终不得不启动掩膜版修订流程，耗费大量时间与成本修正振荡问题，以实现电路的基本功能。

理论上，集成电路设计人员可通过设定较小的最大时间步长来降低吉尔积分法的误差。但这并非可行方案，原因有二：(1)过小的时间步长会使仿真速度变得极其缓慢；(2)无论如何，都无法确保所设时间步长足够小。

PSpice的文档表明，其采用的是改进型吉尔法；且与伯克利版SPICE中吉尔积分法的实现相比，PSpice在选择“足够小的时间步长以降低误差”方面，似乎确实表现更优。

但PSpice的这种方法仍常出现问题。只需构建一个简单电路，就能明显观察到：PSpice的数值积分结果与通过直观分析得出的真实解存在巨大偏差。以图2为例，其中展示了一个带有并联分段线性电流源的并联谐振回路。电流源在最初0.2ms内产生一个电流尖峰，之后电流为零。该电路的解应为：电流尖峰激发谐振回路产生谐振，此后回路以恒定振幅振荡。

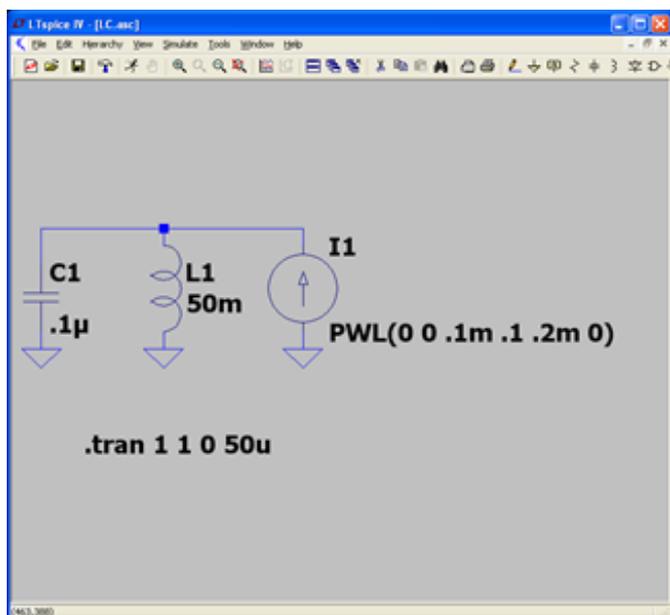


图2. 可通过直观分析得出解的简单电路

该电路的网表如下：

```
* Gear (PSpice) integration error
L1 N001 0 50m
I1 0 N001 PWL(0 0 .1m .1 .2m 0)
C1 N001 0 .1u
.tran 1 1 0 50u
.probe
.end
```

图3显示，PSpice的改进型吉尔积分法对振荡进行了人为抑制，而LTspice则直接得出了正确结果。通过设定更小的最大时间步长（.tran指令中的第四个数值），可减小PSpice中的误差。对于PSpice的改进型吉尔法而言，本应轻松求解该简单电路。但对于包含多个不同时间常数的电路，若工程师不通过设定越来越小的最大时间步长、手动检查“解”的收敛情况，PSpice基本无法可靠求解。

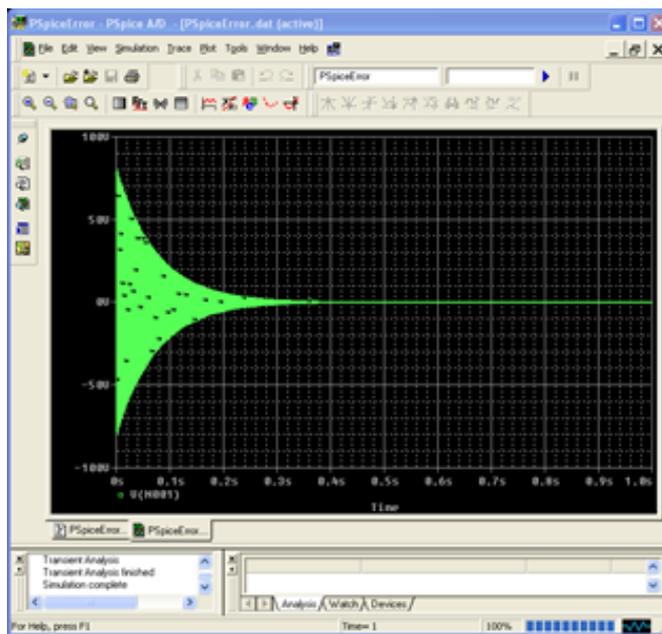


图3A. PSpice采用改进型吉尔数值积分法，对图2电路中的振荡进行了错误的人为抑制

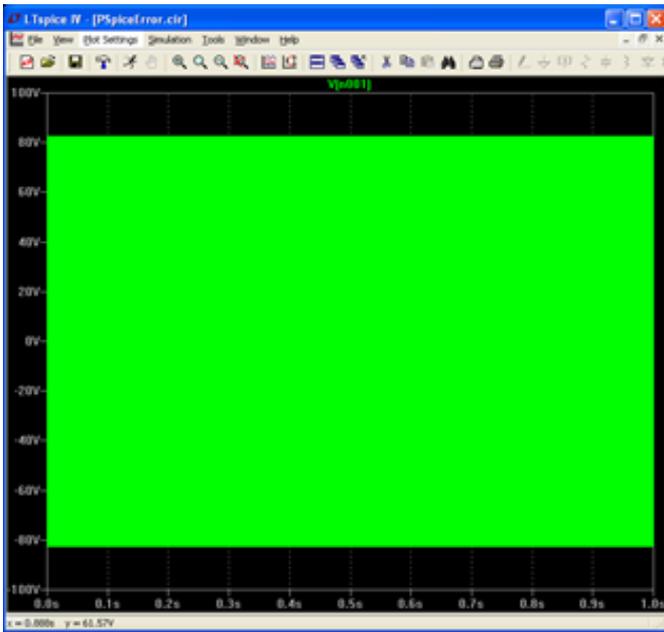


图3B. LTspice对图2电路得出了正确结果

图3表明，即便是针对仅含一个节点的简单电路，PSpice的吉尔积分法也无法正确对两个电抗元件进行积分。吉尔积分法的误差本质在于：使电路在仿真中表现出的稳定性，高于其在实际中的真实稳定性。为结合实际案例说明该误差的影响，图4展示了一个因补偿电容C2过小而不稳定的音频功率放大器。

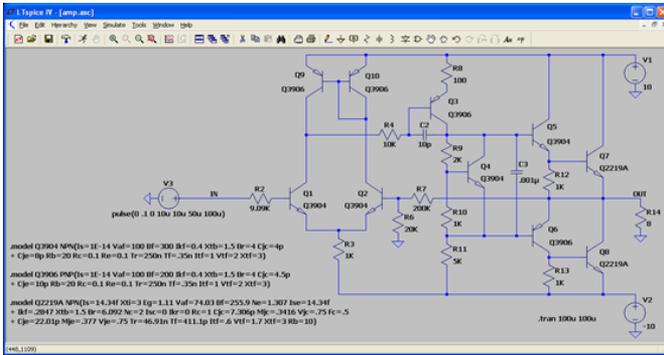


图4. 不稳定的功率放大器

PSpice将该电路错误地仿真为稳定状态，而LTspice则得出了正确结果。每种情况所用的网表如下：

```
* Unstable Power Amplifier
Q5 N001 N006 N007 0 Q3904
Q7 N001 N007 OUT 0 Q2219A
Q8 OUT N013 N014 0 Q2219A
Q6 N013 N012 OUT 0 Q3906
V1 N001 0 10
V2 N014 0 -10
R11 N012 N014 5K
```

```
R14 OUT 0 8
R9 N006 N008 2K
R10 N008 N012 1K
Q4 N006 N008 N012 0 Q3904
Q1 N005 N009 N011 0 Q3904
Q2 N002 N010 N011 0 Q3904
R3 N011 N014 1K
Q3 N006 N004 N003 0 Q3906
R6 N010 0 20K
R7 OUT N010 200K
V3 IN 0 pulse(0.1 0
+ 5u 5u 50u 100u)
R8 N001 N003 100
R4 N004 N005 10K
C2 N006 N004 10p
R13 N013 N014 1K
R12 N007 OUT 1K
C3 N006 N012 .001u
Q9 N005 N002 N001 0 Q3906
Q10 N002 N002 N001 0 Q3906
R2 IN N009 9.09K
.tran 100u 100u
.model Q3904 NPN(Is=1E-14 Vaf=100
+ Bf=300 Ikf=0.4 Xtb=1.5 Br=4 Cjc=4p
+ Cje=8p Rb=20 Rc=0.1 Tr=250n Tf=.35n
+ Itf=1 Vtf=2 Xtf=3)
.model Q3906 PNP(Is=1E-14 Vaf=100
+ Bf=200 Ikf=0.4 Xtb=1.5
+ Br=4 Cjc=4.5p Cje=10p Rb=20
+ Rc=0.1 Re=0.1 Tr=250n
+ Tf=.35n Itf=1 Vtf=2 Xtf=3)
.model Q2219A NPN(Is=14.34f Xti=3 Egi=1.1 Vaf=74.03 Bf=255.9 Ne=1.307 Ise=14.34f
+ Bf=2847 Xti=1.5 Br=6.092 Nc=2 Isc=0 Ikr=0
+ Ikf=.2847 Xtb=1.5
+ Br=6.092 Nc=2 Isc=0 Ikr=0
+ Rc=1 Cjc=7.306p Mjc=.3416
+ Vjc=.75 Fc=.5 Cje=22.01p
+ Mje=.377 Vje=.75 Tr=46.91n
+ Tf=411.1p Itf=.6 Vtf=1.7
+ Xtf=3 Rb=10)
.probe
.end
```

图5对比了PSpice得出的错误稳定结果（左侧）与LTspice得出的正确振荡结果（右侧）。此次仿真为大信号瞬态分析，旨在观察电路的阶跃响应。若在PSpice仿真中设定足够小的时间步长，可强制其结果接近正确解，这表明PSpice对晶体管的器件方程解读无误，问题仅在于它未能准确积分微分方程。

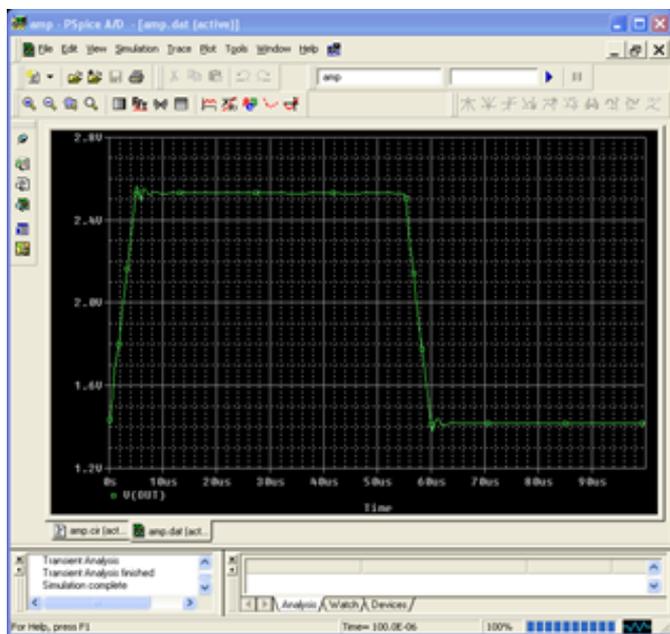


图5A. 面对大信号瞬态激励时，PSpice错误地显示该电路处于稳定状态

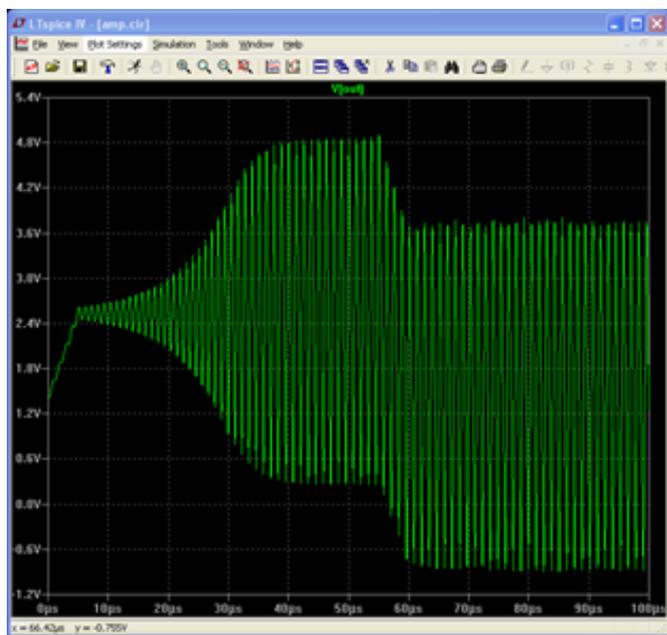


图5B. 面对大信号瞬态激励时，LTspice正确地揭示了该电路的不稳定性

理想的方法是：既能拥有梯形积分法的速度与精度，又能消除振荡伪影。为实现这一目标，PSpice选择了通过吉尔积分法消除梯形振荡，并尝试选取合适的时间步长；而另一种思路是采用“去调谐”版梯形积分法，通过减弱梯形积分的特性来抑制振荡伪影，同时尽可能使真实电路特性的误差处于可接受范围。在LTspice中，确实可通过一个未明示的选项(trapdamp)对梯形积分法进行去调谐（但不推荐此操作），具体方式是将如下SPICE指令：

```
.options trapdamp=.01
```

添加到原理图中。你或许能找到某个trapdamp值，使积分行为与HSPICE[®]保持一致。但我不建议使用该选项，因为它会抑制电路的真实特性，而LTspice本身已采用更优的方法消除梯形振荡，无需依赖此选项。

LTspice采用了一种名为“改进型梯形积分法”的积分方法，既具备普通梯形积分法的速度与精度，又能消除振荡伪影。改进型梯形积分法是我多年前发明的技术，首次广泛应用便是在LTspice中。据我所知，它是求解模拟电路微分方程的最佳方法，且尚未在其他任何SPICE程序中实现。这也是我唯一推荐用于电路设计的积分方法。LTspice也支持其他已知的积分方法（普通梯形积分法和吉尔法），但目的只是为了方便用户复现其他SPICE仿真器的错误结果，以此验证不同仿真器对器件模型的解读其实一致，差异仅源于积分方法的不同。

LTspice正是通过改进型梯形积分法得到了图3的结果。需注意的是，即便振荡持续数千个周期，其振幅也未发生变化。这表明LTspice的改进型梯形积分法不会引入人为的数值阻尼。图5的结果同样由该方法得到，LTspice借此正确揭示了放大器的不稳定性。

要证明LTspice改进型梯形积分法消除振荡伪影的能力，需构建一个易产生梯形振荡的电路。当离散时间步长的二阶积分难以准确表征连续时间电路的真实特性时，便会引发梯形振荡。通过合理设置时间步长与积分阶数控制，可减弱或消除这种振荡。

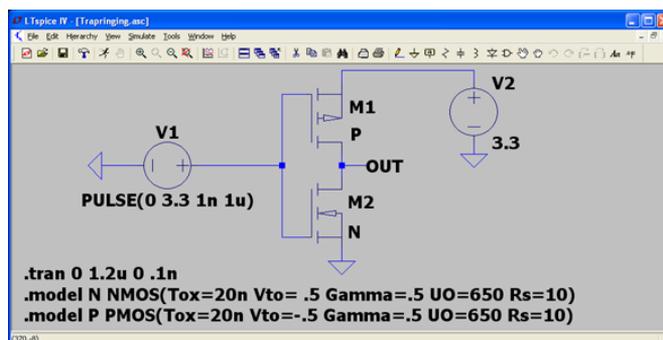


图6. 易产生梯形振荡的电路

过去十年间，LTspice一直是最受欢迎的SPICE仿真程序，⁹因此它处理过大量电路案例，其求解器中也集成了丰富的技术经验以避免梯形振荡；正因如此，要找到一个反例还需稍作设计。图6所示电路因采用特殊尺寸MOSFET反相器，其栅极存在高度非线性电容，进而会引发梯形振荡。这种振荡可在栅极驱动电流(I(V1))中观察到。

本次仿真所用的网表如下：

```
* Trap Ringing Example
V2 N001 0 3.3
V1 N002 0 PULSE(0 3.3 1n 1u)
M1 OUT N002 N001 N001 P
M2 OUT N002 0 0 N
.tran 0 1.2u 0 .1n
.model N NMOS(Tox=20n Vto=-.5
+ Gamma=.5 U0=650 Rs=10)
.model P PMOS(Tox=20n
+ Vto=-.5 Gamma=.5 U0=650
+ Rs=10)
.probe
.end
```

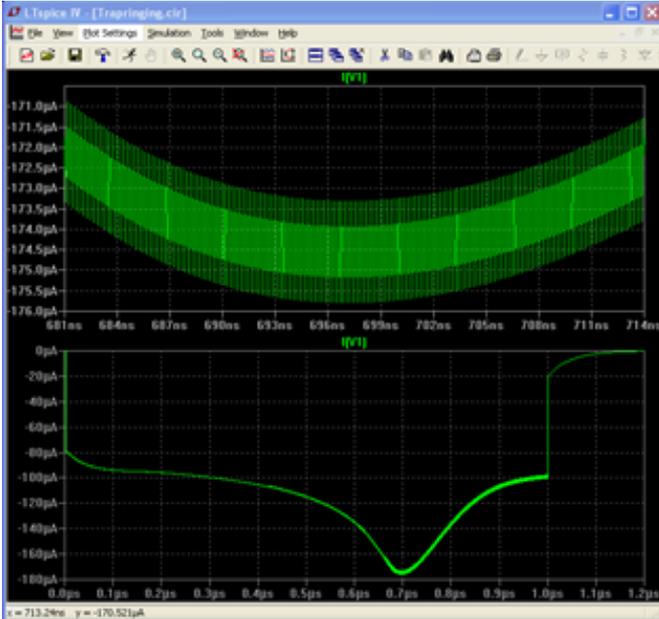


图7A. 对图6电路采用常规梯形积分法，出现梯形振荡

需注意，多数SPICE程序无法按预期运行此网表，因为这类程序对该类型MOSFET采用的是迈耶电容模型。由于迈耶电容模型不满足电荷守恒，且在短沟道器件中精度不足，早在20世纪90年代便已被淘汰。

LTspice与PSpice均已将迈耶电容模型替换为杨-查特吉电荷模型。鉴于两款仿真器采用相同的更新后电荷存储方程，理论上应得出一致结果。但如图8所示，将PSpice与LTspice的仿真结果对比后发现，PSpice的结果存在显著误差。不过，PSpice仿真中出现的振荡并非梯形振荡。原因在于，这种振荡并非随时间步长交替产生，且PSpice本身并未采用梯形积分法。该伪影几乎可以确定是由于：在PSpice对杨-查特吉电荷模型的实现中，将电荷方程微分得到电容参数的过程中存在误差。

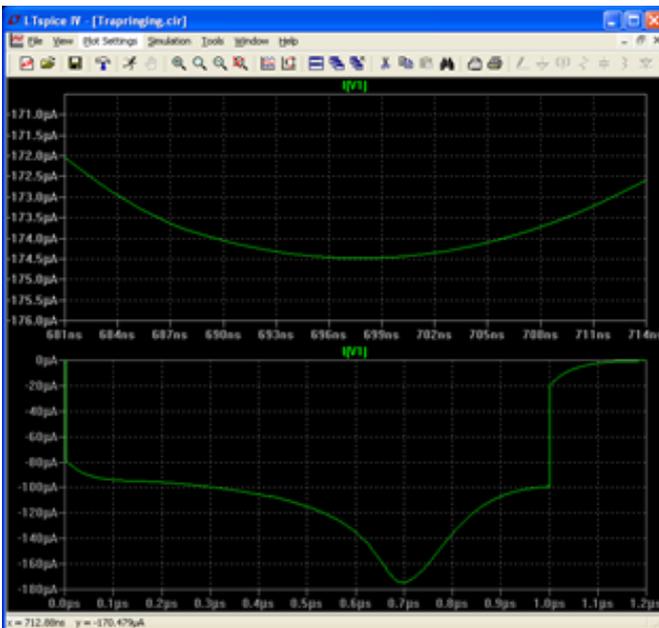


图7B. 对图6电路采用LTspice改进型梯形积分法，消除了梯形振荡

图7对比了常规梯形积分法与LTspice改进型梯形积分法的结果。上方子图是下方子图的局部放大，以便清晰展示振荡现象。若你想在LTspice中复现此结果，可进入控制面板的SPICE面板，将积分方法从默认的改进型梯形积分法切换为常规梯形积分法即可。

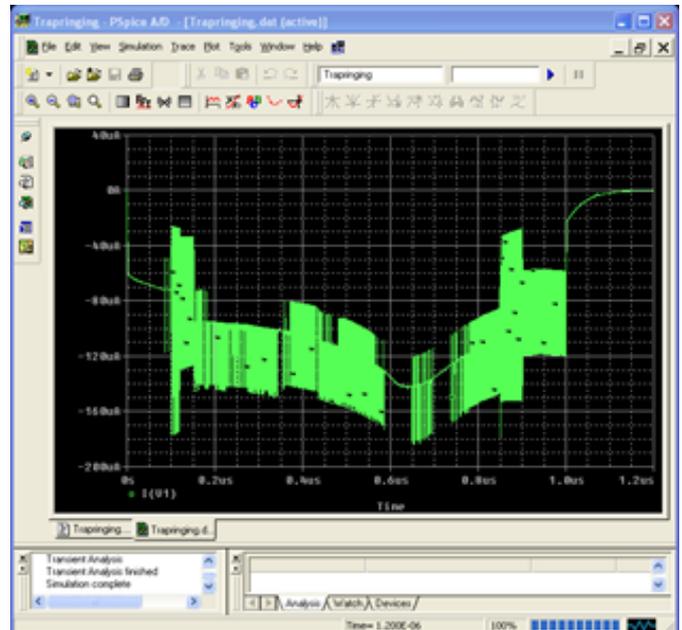


图8A. 图6中的梯形振荡示例电路在PSpice中运行时，未出现梯形振荡，但产生了其他伪影

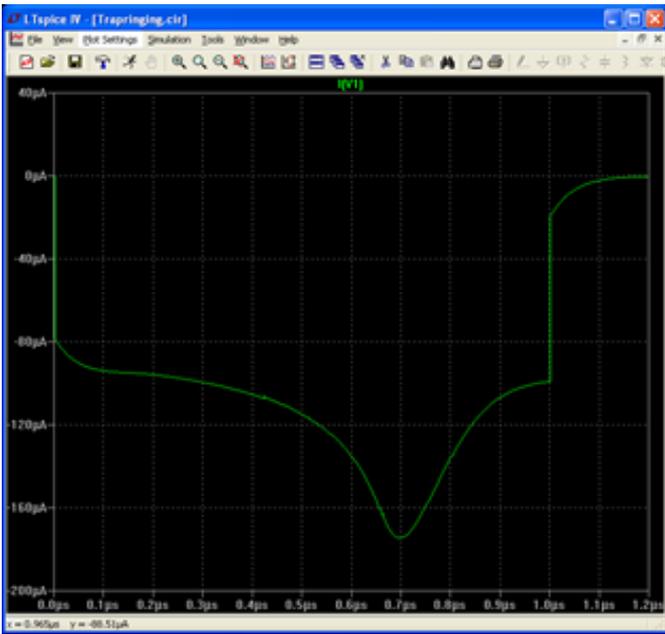


图8B. 图6中的梯形振荡示例电路在LTspice中运行时，得出了正确结果

总结

LTspice并非首个SPICE实现版本，也不是唯一的免费SPICE工具，但它是性能最优且应用最广泛的SPICE实现版本。

牛顿迭代法、稀疏矩阵法与隐式积分法是SPICE的核心数值方法。仿真器的稳定性、运算速度与结果完整性，均取决于这些方法的实现质量。

归根结底，一款SPICE仿真器需赢得设计师的信任，让设计师相信其能准确求解电路特性。若仿真器无法正确执行这些核心数值方法，信任便无从谈起。而LTspice不仅能正确执行这些方法，其表现还优于其他所有SPICE实现版本。

注

1. 否则，该线性方程组的解会被用作迭代步长；以该解为新的展开点，对原始非线性电路重新展开为新的泰勒级数，随后求解由此得到的线性联立方程组。此过程会反复进行，直至成功证明已找到正确解。

2. PSpice是Cadence公司的商标。本文中的截图均使用其9.2版本制作。
3. 矩阵的稀疏度越高，就越接近对角矩阵（即越容易求解）。由于模拟电路矩阵的稀疏度极高，即便使用SuperLU库改进LU分解，所带来的速度提升也未必能达到预期。
4. 求解矩阵未知数的过程主要涉及加法、减法和乘法运算。这些指令仅需三个时钟周期。（过程中也会有除法运算，其耗时远超过三个时钟周期，但每个待消去的未知数仅需一次除法运算。）而获取“需通过基地址的地址索引才能定位”的数据，所耗时间远超过三个时钟周期。
5. 相关文献指出，若能保证足够小的时间步长，数值解便不会出现奇异性；但在实际应用中，采用显式积分并限制时间步长的方法并不可行，除非能以无限精度进行数值积分。误差之所以会累积至无穷大，并非源于舍入误差，而是因为用离散有限差分近似导数所致。目前尚无采用显式积分且通用的成功模拟电路仿真器。
6. SPICE有时会降至一阶积分；例如，当电路中出现已知的一阶时间导数不连续事件（如独立电压源或电流源的分段线性函数、脉冲函数在两段直线的过渡处）时，多数SPICE实现版本会在过渡时刻将电路电抗元件的积分阶数降至一阶。吉尔法与梯形积分法的一阶形式均为后向欧拉法。
7. 由于部分主流文献贬低SPICE仿真的价值，一些用户先天对SPICE仿真结果持怀疑态度。
8. HSPICE是Synopsis的商标。
9. LTspice平均每分钟的下载量达四次，且其用户群规模在所有仿真器中居首。根据与其他商用SPICE程序销售公司代表的私下沟通，获取了这些SPICE实现版本的分发量与使用量数据；对比可知，LTspice的分发量与使用量，比其他任何一款SPICE程序高出三个数量级。

LTspice: 仿真SAR ADC模拟输入

作者: Kris Lokere和Gabino Alonso

随着模数转换器(ADC)的分辨率和采样率不断提高, 决定整体电路准确度的限制因素已不再是ADC本身, 而是逐渐取决于模拟输入的驱动电路。对于含噪声的输入信号, 除了使用简单的单极点RC低通滤波器(LPF1) (图1) 外, 通常还会在缓冲器与ADC输入之间采用耦合RC滤波网络(LPF2), 以最大限度地减少ADC采样瞬变反馈到缓冲器的干扰。模拟输入端的RC时间常数过大, 会减缓这些干扰的稳定速度。因此, LPF2通常需要比LPF1更宽的带宽。此外, LPF2还有助于降低缓冲器产生的噪声干扰。

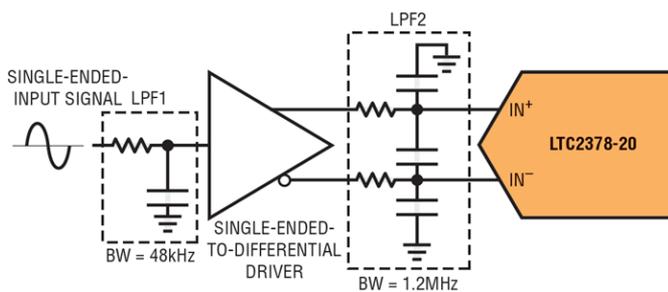


图1. 对放大器与ADC之间的接口进行仿真, 有助于确定噪声与建立时间之间的权衡关系

对放大器与ADC之间的接口进行仿真时, 会面临建立时间与噪声性能之间一些值得关注的权衡问题。通过此类仿真实验, 能帮助开发者直观理解滤波器设计对这些性能指标的影响。

全差分逐次逼近(SAR)型ADC的模拟输入可建模为驱动电路上的开关电容负载, 其等效形式如图2所示。图中给出的参数值源自LTC2378-20型20位、1Msps低功耗SAR ADC, 但可轻松修改以适配其他型号的ADC。在采集阶段, 每个输入会看到来自采样CDAC的约45pF电容(CIN), 该电容与采样开关导通电阻(RON) 40Ω串联。在此阶段, 为CIN电容充电时, 输入端会产生一个电流尖峰。而在后

续的转换阶段, 模拟输入端仅产生微小的漏电流, 且电容会完全放电。这种ADC模拟输入建模方法凸显了将放大器与LTC2378-20这类SAR型ADC耦合时的一大核心挑战, 即如何应对每个采集阶段开始时ADC输入端产生的电流尖峰。

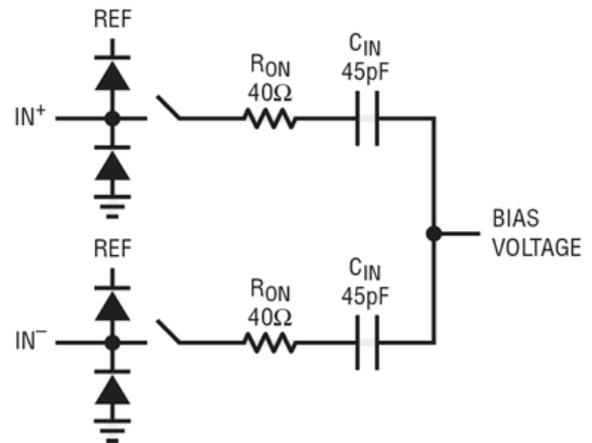


图2. SAR型ADC模拟输入的等效电路

此等效电路的仿真原理图如图3所示。低功耗LTC6362差分运算放大器配置为将单端输入信号转换为全差分输出, 以驱动LTC2378-20。为简化仿真, 未包含输入静电放电(ESD)保护二极管。两个45pF输入电容 (C1和C2) 通过压控开关 (S1和S2) 充电, 这些开关由SW模型语句定义, 其导通电阻为40Ω。这些开关由一个脉冲电压源驱动, 该电压源的脉冲宽度为312ns、周期为1μs, 以此仿真LTC2378-20 SAR ADC在1Msps采样率下的采集时间。为了使采样电容为下一个采集阶段做好准备, 电路中采用了一个理想化逆变器(A1), 用于导通第二组开关 (S3和S4), 从而实现电容放电。

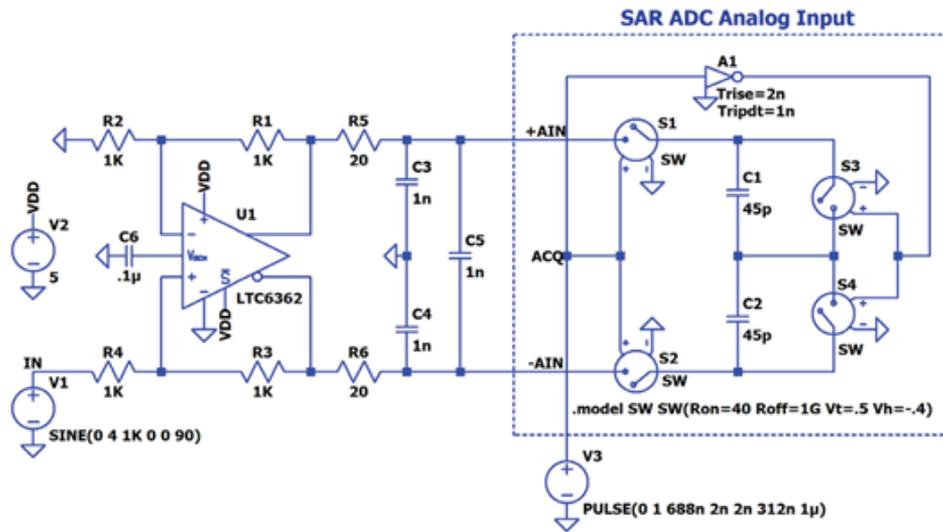


图3. SAR ADC模拟输入等效电路的仿真原理图

放大器与ADC之间的RC滤波网络具有若干功能。首先，滤波网络可减少进入ADC的宽带噪声。其次，电容起到电荷储存器的作用，用于吸收ADC内部采样电容产生的电荷反冲。每次转换周期结束后，已放电的采样电容(45pF)会重新连接到放大器电路。通过在ADC输入端放置一个大得多的储能电容，可减小这些采样电

容引起的电压偏移。然而，宽带噪声与建立时间之间存在权衡关系。当采样电容与放大器电路连接时（即采集时间内），RC网络应完全稳定在ADC的分辨率范围内。如果滤波网络中使用的储能电容过大，会使建立时间超过可接受的限度。有关这一权衡的进一步讨论，请观看Kris Lokere的《SAR ADC驱动器接口》。

关于作者

Kris Lokere是信号链产品部的战略应用经理，之前是Linear Technology的员工，在ADI成功收购Linear Technology后成为ADI的一员。Kris喜欢采用多种产品线技术来构建系统。过去20年，Kris参与了运算放大器设计，组建工程团队并管理产品线战略。Kris持有多项专利，获得鲁汶大学电气工程硕士学位和巴布森学院工商管理硕士(MBA)学位。

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

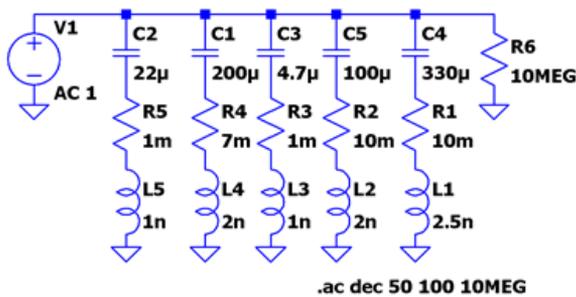
使用LTspice来表征电容组的特征

作者: Steve Knudtsen和Gabino Alonso

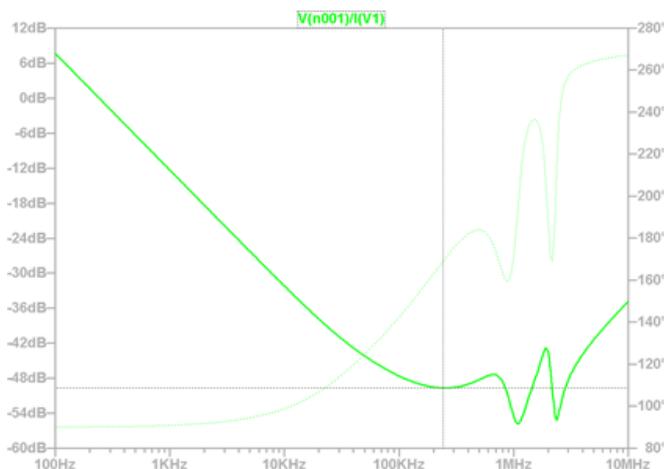
电容器组用于滤除噪声,并为快速负载瞬态响应提供能量存储。在对DC/DC转换器的稳定性进行建模时,需要知道电容器组的等效串联电阻(ESR)。如果仅使用一种类型的电容器并将多个电容器并联,这一工作会很容易完成。但若是多种不同类型的电容器并联,则会变得比较困难。利用LTspice,可以对电容器组进行表征并提取关键参数。这在使用LTpowerCAD工具进行稳定性分析时非常有帮助。

示例

在如下原理图中,五个不同的电容器处于并联状态。为了进行稳定性分析,需要将其建模为一个电容器。



运行仿真后,阻抗曲线如下图所示。计算方式十分简单,即电源电压除以电源电流,公式为: $V(n001)/I(V1)$ 。



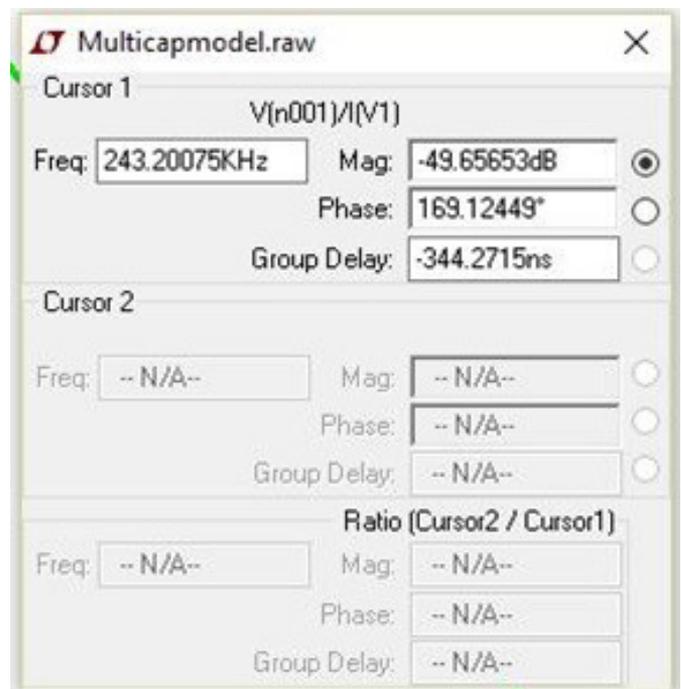
使用光标测量工具可测得,该网络的自谐振频率为243KHz,阻抗幅值为-49.65dB。值得注意的是,在自谐振状态下,容抗的虚部阻抗与感抗的虚部阻抗会相互抵消,最终导致LC网络的阻抗仅由其等效串联电阻(ESR)构成。将阻抗值换算为欧姆(Ω)后,可得该网络的ESR为3.29m Ω 。

关于代数运算的简要说明:

$$20\log(x) = -49.65$$

$$\log(x) = -2.4825$$

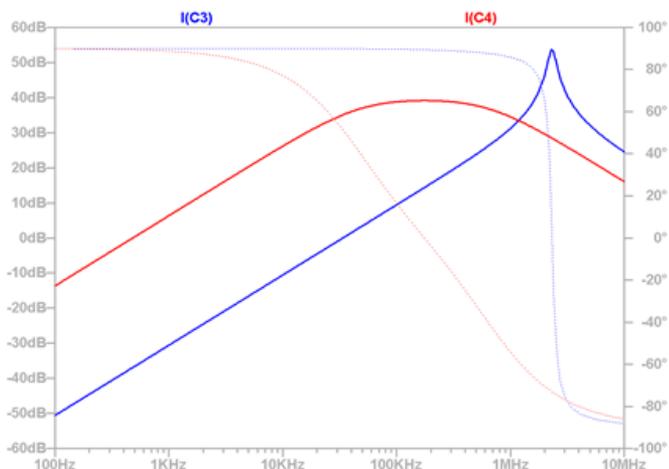
$$x = 0.00329$$



通过这种阻抗分析方法，还能得出另外两点认识。下图展示了其中两个电容器的电流（I(C3)和I(C4)）随频率变化的关系。虽然这一点在直观上显而易见，但通过量化分析仍能带来切实帮助。4.7 μ F的陶瓷电容器在频率高达2.3MHz时仍保持低阻抗特性；而330 μ F的电容器在2.3MHz频率下呈感性，且相较于4.7 μ F的电容器，其用于能量传输时的阻抗更高。

结语

通过使用LTspice表征一组并联电容器的自谐振特性，可轻松确定其等效串联电阻(ESR)。LTspice是一款功能强大的工具，不仅提供了简洁的问题定义格式，还能生成直观易懂的图形化结果，助力开发者对复杂问题进行简化分析。



关于作者

Steve Knudtsen是ADI公司的一名高级现场应用工程师，工作地点在美国科罗拉多。他毕业于科罗拉多州立大学，拥有电子工程学士学位，自2000年开始，一直在凌力尔特和ADI公司工作。

在担任现场应用工程师之前，Steve曾担任朗讯科技的技术人员，负责研发高密度隔离式DC/DC转换器解决方案。Steve的电源转换领域职业生涯始于德州仪器防务系统部门的高级电源小组。他拥有科罗拉多州立大学的电气工程学士学位。

生活中的Steve热衷于山野活动，喜欢体验山区四季不同的休闲乐趣。

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

使用LTspice仿真电源层

作者: Michael Jones

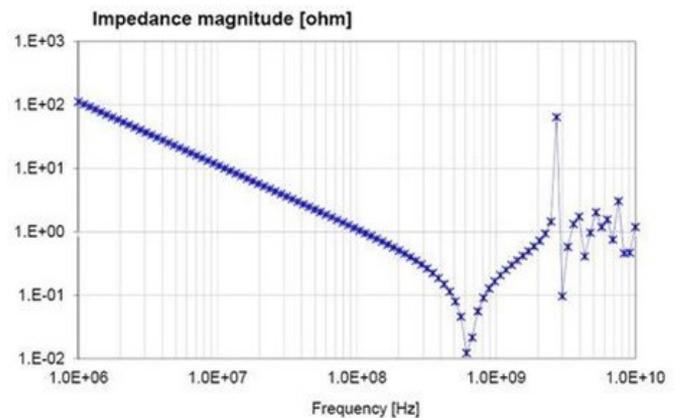
设计配电网(PDN)时, 通常使用SPICE模型来表示平面。高端设计使用2D/3D电磁建模工具来提取SPICE模型。但是有些时候, 简单的SPICE模型就已足够, 或您可能无法始终接触到非常昂贵的2D/3D建模工具。使用一些简单的技巧, 可以通过高达3GHz的LTspice对PDN设计进行建模。

很多时候, 配电网(PDN)在印制电路板(PCB)中可视为一个双平面矩形结构, 前提是实际布局尺寸较小且呈矩形, 或者可近似为一个小型矩形。在这种情况下, 我们可以先通过解析工具对这种平面进行建模, 构建一个LTspice模型, 随后通过多次试错来调整LTspice模型, 使其与解析模型相匹配。最终结果会与PDN的实测数据较为接近。在本文中, 我将演示如何基于解析模型构建LTspice模型, 随后还会展示一块原型板的实测数据, 以说明这种做法的局限性。

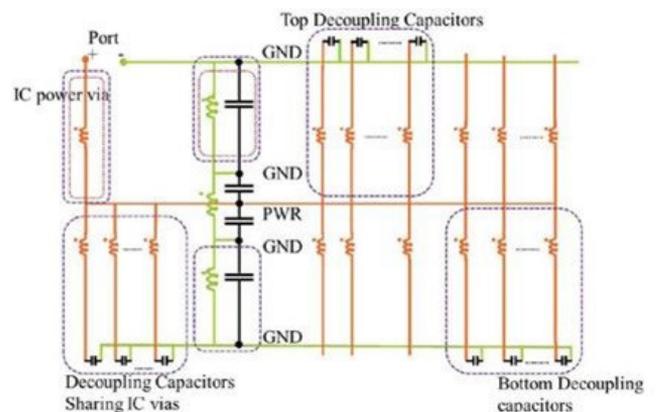
Istvan Novak制作了一份实用的解析模型电子表格, 可从<http://www.electrical-integrity.com>下载。在工具页面上, 找到“可计算裸露矩形平行板在任意位置的自阻抗”的模型。下面我们将结合示例, 使用该模型进行演示。

假设我们有2英寸见方的平面, 其平面间距为0.003密耳, 基材采用FR4。同时假设负载位于平面中心, 且该正方形中心位置的阻抗模型最贴合实际情况。将这些参数代入模型后, 可得到如下结果。

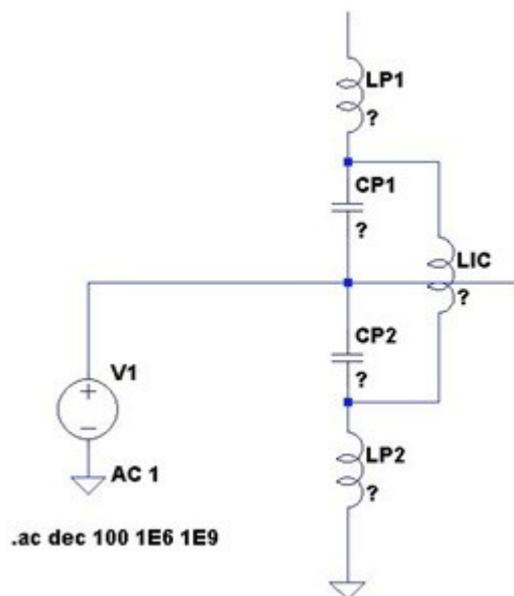
Parallel plate input data:		Coordinates of test points		Simulation parameters:	
X_dim	plane sep	x1	y1	F_min	n_max
2	0.003	1	1	1.0E+06	20
Y_dim	eps. rel.			F_max	m_max
2	4.7			1.0E+10	20



在频率达到600MHz之前, 该双平面结构表现出电容特性; 随后在频率升至约3GHz的范围内, 其表现出电感特性; 最终, 由于我们面对的是一个谐振腔结构, 情况会变得复杂。一个理想的LTspice模型应涵盖电容、电感以及第一个谐振峰值的特性。如需实用的SPICE模型, 可参见2013年设计大会上发表的一篇文章, 其题为《Innovative PDN Design Guide-lines for Practical High Layer-Count PCBs》(面向实际高层数印制电路板的创新配电网设计指南), 作者为Shringarpure、Pan和Kim。下图摘自这篇论文, 展示了包含耦合电容和馈通电感的基础模型。



该模型的双平面部分位于中间，因此我们先从这一部分开始着手。

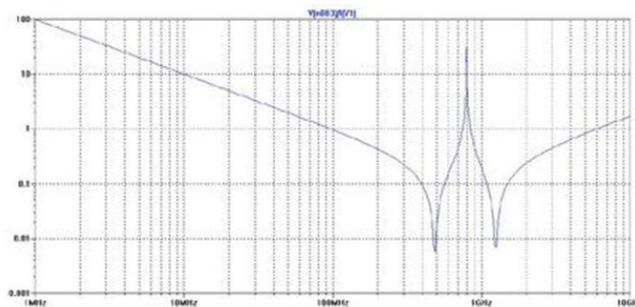
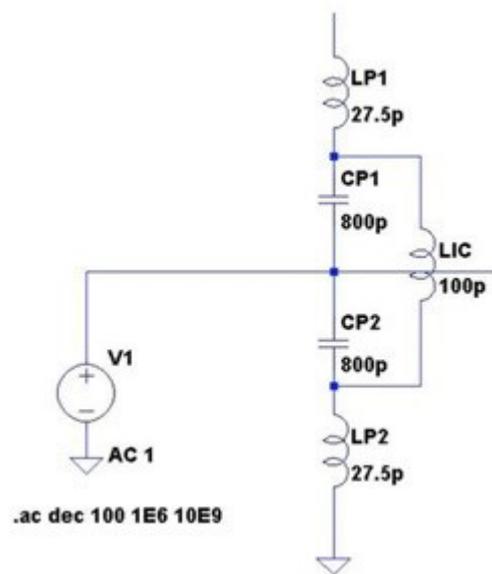


下一步，我们将利用解析模型生成的图表上的特征点，估算双平面结构的电容值与电感值。

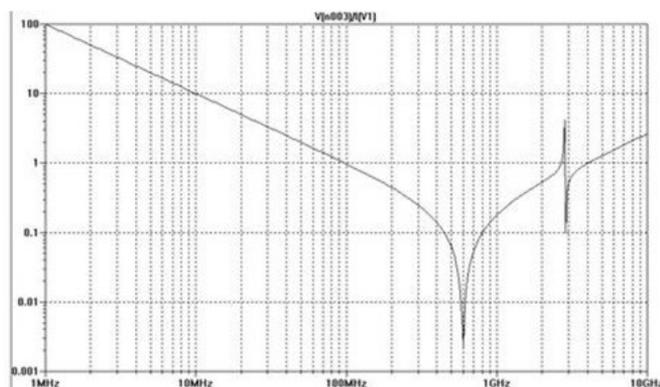
$$C = \frac{1}{2\pi fZ} = \frac{1}{2\pi \times 1\text{Mhz} \times 100\Omega} = 1.59\text{nH}$$

$$L = \frac{Z}{2\pi f} = \frac{700\text{m}\Omega}{2\pi \times 2\text{Ghz}} = 55\text{pH}$$

对于模拟谐振峰值的LIC，我们通过合理推测，取100pH。接着将电容(C)与电感(L)的参数各除以1/2，由此得到第一个模型。

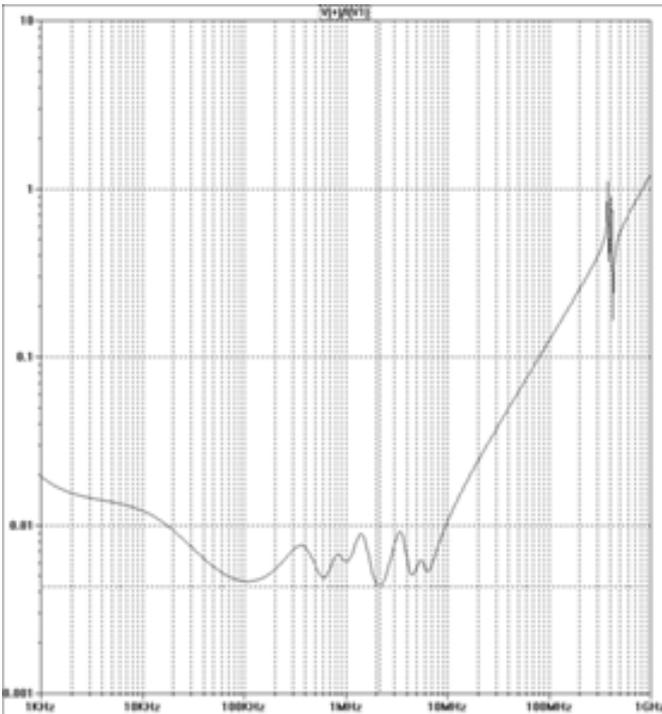


显然，平面的谐振峰值并未接近3GHz，因此下一步需反复调整LIC，直至峰值移至3GHz附近且与解析模型相符，之后再微调其他元件，最终实现与解析模型的匹配。当LIC为8pF，LP1和LP2为42pF时，该SPICE模型与分析模型达成匹配。

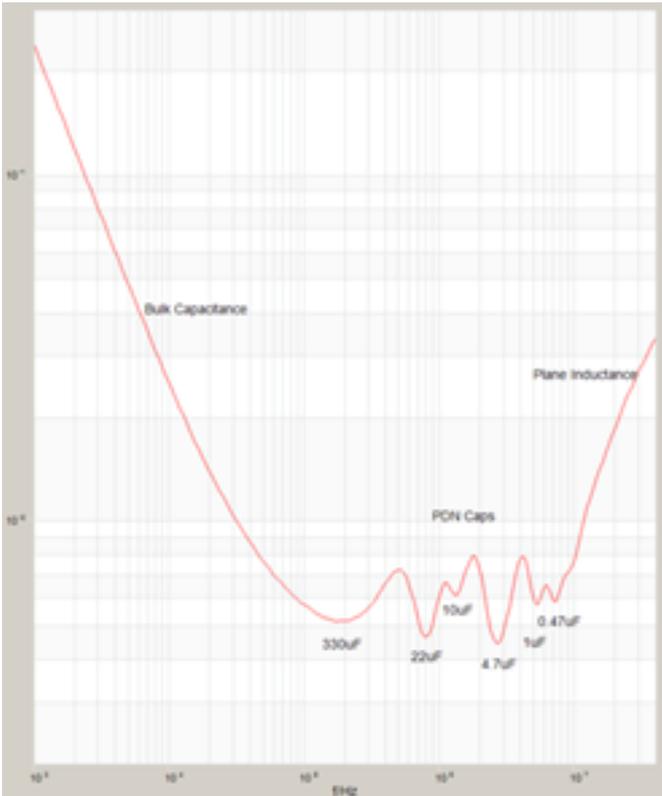


然而，谐振腔谐振特性并未体现，因为该SPICE模型中没有用于表征这些特性的元件。假设矩形平面能充分反映实际PCB的形状，那么该平面模型在约4GHz以内是可用的。在平面模型就位后，我们可参照设计大会论文中的模型，通过添加用于模拟馈通结构的电容，继续对PDN的其余部分进行建模。例如，如下是一个负载点(POL)原型板的模型：





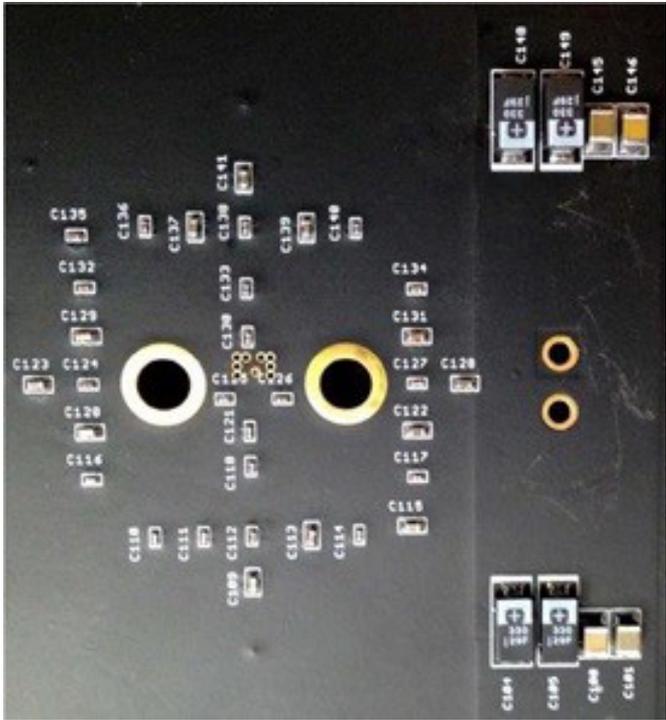
该PDN的目标阻抗要求为：在频率高达10MHz时，阻抗值保持在10mΩ以内。



实测结果与之较为接近，但仍能观察到一些偏差。为了让模型结果更贴近实测值，我使用Bode 100矢量网络分析仪(VNA)对每个电容器进行了测量，并将其建模为RLC电路。馈通电感是根据以往经验估算得出的。虽然可以使用馈通结构的解析模型，但通过凭经验调整电感值，模型中已计入了部分扩散电感的影响。与所有模型一样，你需要确定自己愿意投入多少精力，以及模型需要达到何种准确度。

总而言之，你可以构建频率范围覆盖1-3GHz的合理LTspice PDN模型。这类模型的局限性在于：依赖“双平面为矩形”的假设，且扩散电感与馈通电感均为近似值。务必通过VNA测量PDN阻抗，以此验证模型的准确性。对于频率不超过40MHz的低频测量，可使用Bode 100或类似仪器完成；安捷伦等公司生产的矢量网络分析仪(VNA)则适用于GHz级别的高频测量。一旦模型通过验证，便可在未来的设计中重复使用。

如果你需要不依赖原型制作和过往经验的高精度模型，则应使用2D/3D建模工具。但即便使用这些优秀的建模工具，也仍需通过VNA来验证结果，以确保模型的准确性。



上图展示了实际布局

LTspice: N沟道MOSFET的 安全工作区建模

作者: Dan Eddleman和Gabino Alonso

引言

通常, Hot Swap™ (热插拔) 电路设计中最具挑战性的环节, 是验证是否未超出MOSFET的安全工作区(SOA)。LTspice IV®附带的SOAtherm工具简化了这一任务, 能让电路设计人员直接评估特定应用的SOA需求, 以及所选N沟道MOSFET的适用性。

使用SOAtherm时, 你可能需要转变对SOA的认知。SOAtherm-NMOS模型的输出结果是MOSFET硅芯片的仿真温度。作为电路设计人员, 我们早已习惯从电压、电流和时间角度考虑SOA, 却容易忽略SOA的本质由MOSFET芯片的峰值温度决定。

在高功率水平下验证热插拔设计不超出MOSFET的限值是一个极大的挑战。幸运的是, 利用LTspice等电路仿真器可以针对热行为和SOA进行建模。LTspice中包含的SOAtherm-NMOS符号, 集成了凌力尔特公司开发的一系列MOSFET热模型, 专为简化这一任务而设计。这些热模型可以用来验证设计不超出MOSFET最高芯片温度, 即便在Spirito区域中, 所允许的电流在高漏源电压下呈指数级下降, 也可进行验证。理论上, SOAtherm会报告MOSFET芯片上的温度最大值。SOAtherm模型可以在不影响电路仿真的电特性的前提下预测MOSFET的温度。

SOAtherm模型基于MOSFET的数据手册信息构建, 因此其准确性完全取决于厂商提供数据的准确度。设计时预留充足的额外裕量至关重要, 因为MOSFET厂商提供的SOA曲线通常为“典型值”, 未包含足够的降额设计以应对器件间的性能差异。

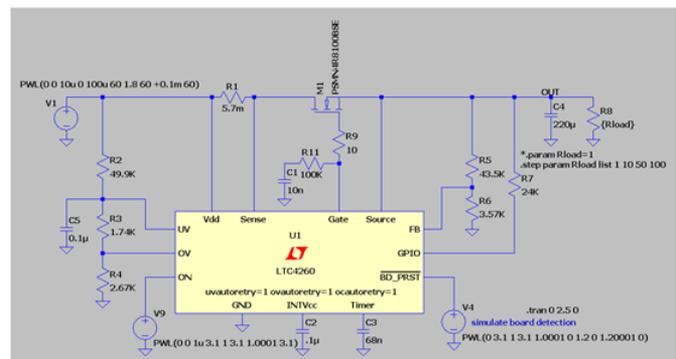
在开启SOAtherm教程前需特别提醒: 切勿轻信“并联MOSFET均匀分担SOA”的仿真结果。这种理想状态仅存在于电路仿真的理想环境中, 即MOSFET参数完全匹配; 而在实际应用中, MOSFET间必然存在器件差异, 很可能出现某一颗MOSFET电流失控、进而承

载全部电流的问题。若在SOAtherm中使用并联MOSFET, 需确保并联组中的每一颗MOSFET, 都能单独承受整个SOA事件的负荷。不过存在一种例外, 若每颗并联MOSFET均配备独立的电流限制电路, 就能避免单颗器件发生电流失控。

教程

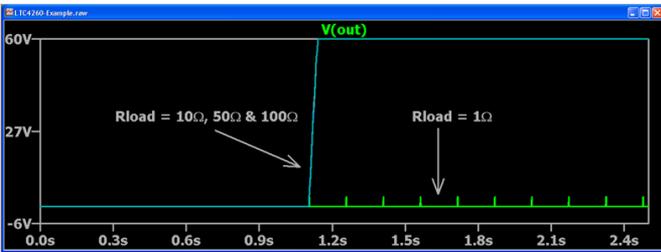
完成以下教程大约需要15分钟, 且默认读者已掌握LTspice的基础操作知识。在LTspice原理图中, 通常需将SOAtherm-NMOS符号放置在MOSFET符号上方, 分别通过 T_c 和 T_j 引脚观测外壳温度与硅芯片温度。

首先, 请打开本页右侧栏中的SOAtherm-NMOS示例原理图。



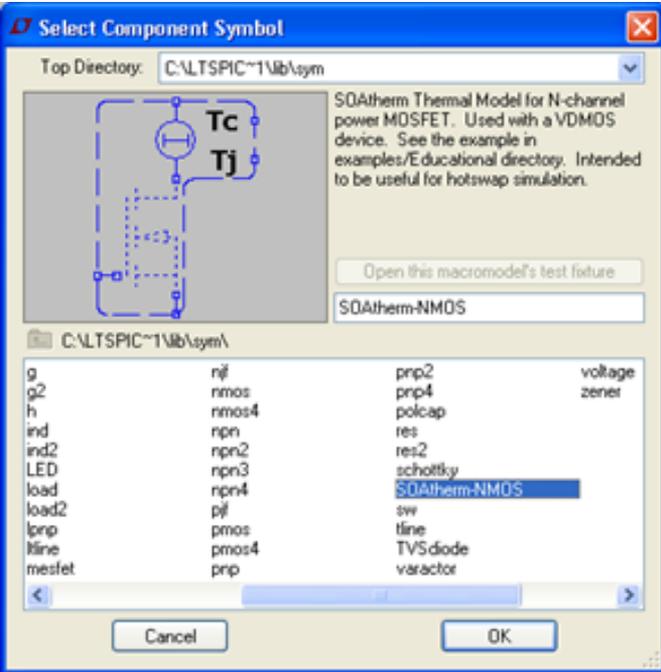
LTC4260-example.asc

运行这一仿真。仿真会逐步测试输出端的四种不同负载条件: 1Ω、10Ω、50Ω和100Ω。单击输出节点后, 应能看到以下波形。当负载为10Ω、50Ω和100Ω时, 输出端可成功上电; 而当负载为1Ω时, 电路会检测到输出端负载过大, 因此不会完全完成上电过程。针对1Ω负载, 电路会每150ms重试一次上电。



LTC4260示例波形图

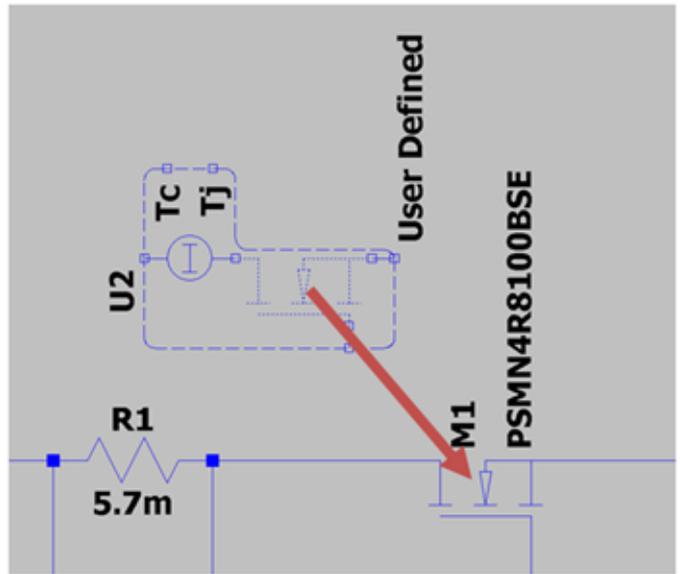
按F2键并选择SOAtherm-NMOS符号。



选择

SOAtherm-NMOS符号

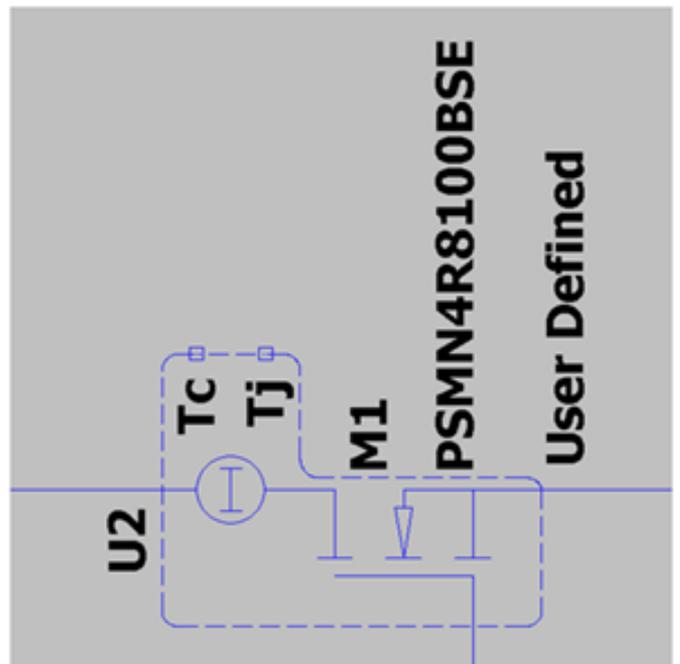
将SOAtherm-NMOS符号放置在原理图中已有NMOS符号的上方。使用CTRL-R旋转该符号。SOAtherm-NMOS符号仅作为叠加层使用，切勿删除原有的NMOS符号。



放置

SOAtherm-NMOS符号

将符号放置在MOSFET上方后，多余的导线应会自动删除。如果导线没有自动删除，可按下F5键并单击每根导线进行手动删除。此外，也可打开SOAtherm-NMOS教程1，其中已完成这些操作步骤。



叠加

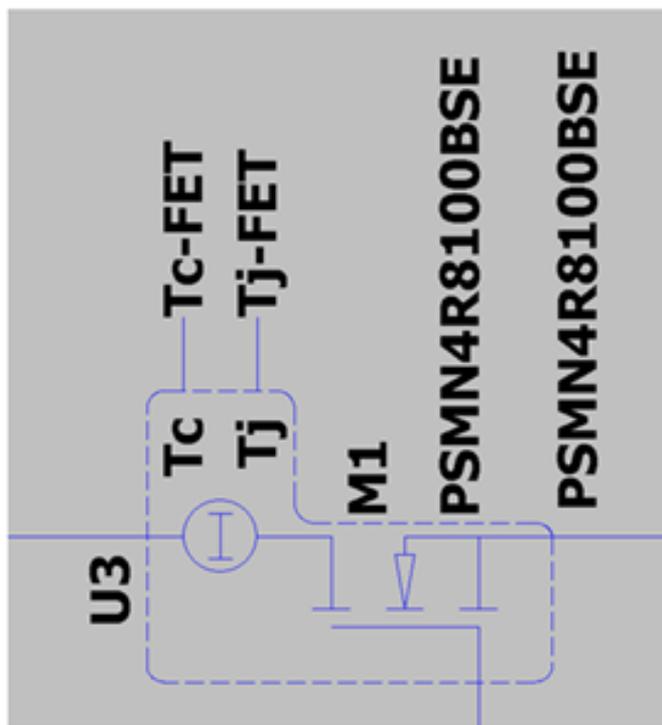
SOAtherm-NMOS符号至NMOS符号上

既然SOAtherm-NMOS符号已放置到原理图中，接下来必须选择对应的MOSFET热模型/SOA模型。要修改模型时，可右键单击SOAtherm-NMOS符号上靠近电流表的位置（避免选中与之重叠的NMOS符号）。然后，右键单击SpiceModel单元。此时会弹出包含现有SOAtherm-NMOS模型的下拉菜单。必须右键单击或双击才能显示此下拉菜单。本仿真需选择PSMN4R8100BSE模型，该模型与原理图中已放置的NMOS符号相匹配。如果你使用的是LTspice的Mac版本，可左键单击使该字段进入可编辑状态，然后将MOSFET型号直接粘贴到SpiceModel字段中。



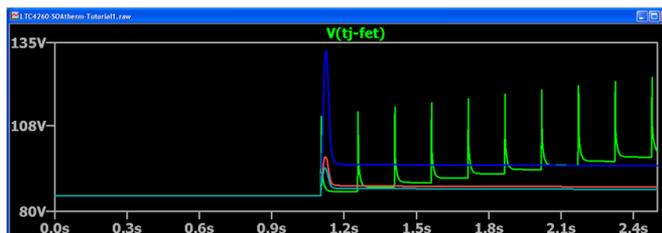
SOAtherm-NMOS属性编辑器

现在，添加两个命名网络（分别为Tj-FET和Tc-FET），并将它们连接到SOAtherm-NMOS符号的Tj和Tc引脚。可以使用F3键添加导线，并使用F4键插入标签网络。网络名称并不重要，可以任意设置。



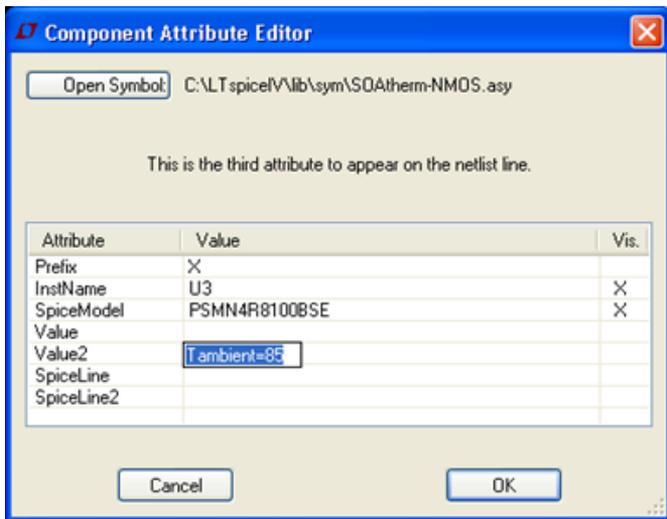
带网络的SOAtherm-NMOS符号

再次运行仿真并绘制Tj-FET节点的电压曲线。Tj-FET节点电压值代表结温（以°C为单位）。本次仿真中，Tj-FET温度的最高值达到132°C，初始值为85°C。为什么初始温度是85°C？因为此符号中环境温度的默认值为85°C。接下来，我们将环境温度修改为70°C。



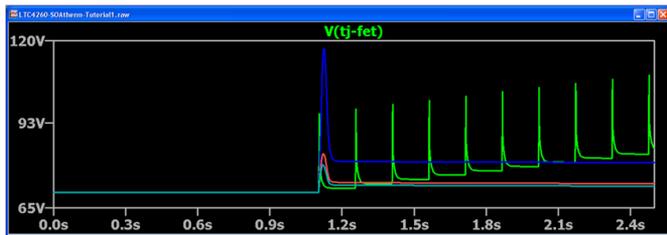
LTC4260 SOAtherm结温曲线图

右键单击该符号，将Tambient=85更改为Tambient=70。或者，也可打开SOAtherm-NMOS教程2，其中已完成此项修改。



SOAtherm-NMOS属性

再一次运行仿真，你会发现结温峰值现已降至123°C。

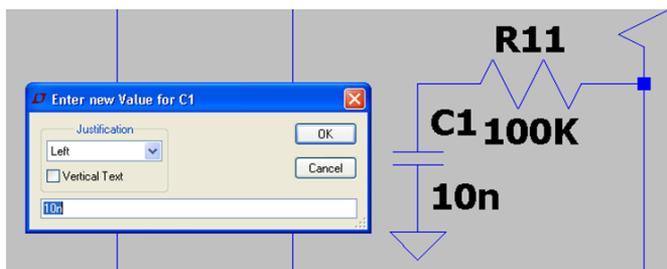


LTC4260 SOAtherm结温曲线图(Ta = 70°C)

根据数据手册，PSMN4R8100BSE MOSFET允许的最高结温为175°C。大多数MOSFET的最高结温为150°C或175°C。

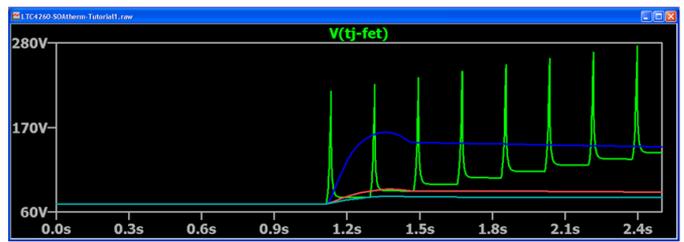
该仿真结果能说明什么？首先，其最高结温低于175°C，因此符合数据手册中的SOA限制；在最不利的负载条件下，结温升高了50°C。如前文所述，MOSFET厂商在数据手册中给出的SOA限制往往是典型值，设计时需预留额外裕量，以避免将MOSFET推向其额定值的边缘。

我们再做一项测试。将栅极电容从10nF更改为100nF，然后重新运行仿真。



编辑栅极电容

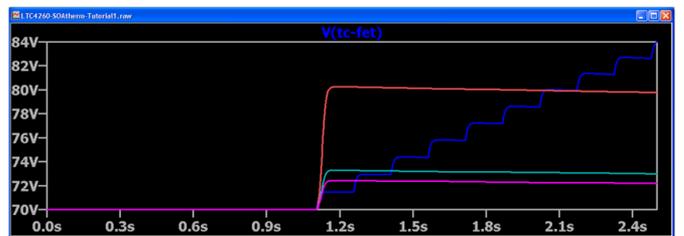
观察Tj-FET波形。



LTC4260 SOAtherm结温曲线图(Cg = 100nF)

你会发现，当负载为1Q时，MOSFET的最高温度现已超过300°C。显然，这并非理想状况。栅极电压缓慢上升会导致MOSFET发热，但MOSFET尚未达到触发LTC4260定时器开始运行的电流限值。

将电容改回到10nF，再重新运行仿真。这一次观察Tc-FET节点，该节点代表MOSFET的外壳温度。在1Q负载且自动重试功能开启的情况下，每次重试都会使外壳温度逐渐升高。如果你的应用中可能出现这种场景，你可以禁用自动重试功能，或者确保PCB布局/风扇能提供足够的散热。下文中的“进阶内容”部分将介绍如何调整R_{θJA}参数，以适配优化后的PCB设计和气流散热条件。



LTC4260 SOAtherm壳温曲线图

建议你同时打开LTspice SOAtherm模型索引电子表格，其中包含所有受支持的MOSFET列表，同时附有仿真SOA曲线与数据手册SOA曲线的对比图。此外，通过该电子表格，还可便捷地按导通电阻(R_{DS(ON)})、最大漏源电压(V_{DS})、最大漏极电流(I_D)或SOA额定值对MOSFET进行排序。最后需注意：尽管仿真是实用工具，但它无法代替实际焊接测试与示波器测量。

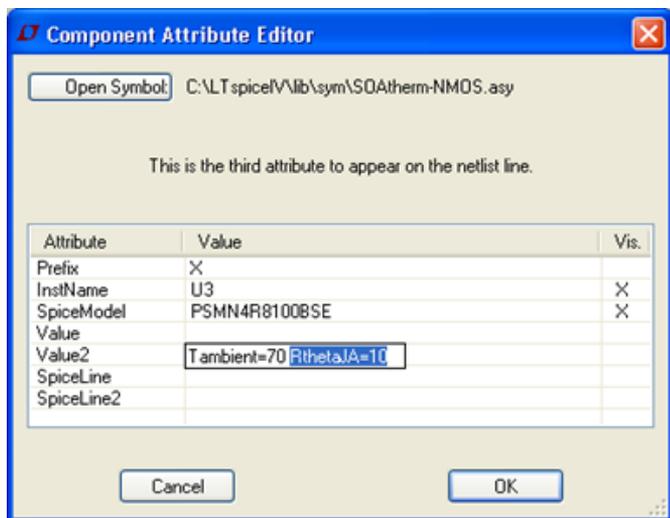
进阶内容

每个SOAtherm-NMOS库模型均包含一个默认的结至环境热阻(R_{θJA})值，该值源自MOSFET厂商的数据手册。必要时，可通过添加RthetaJA属性来更改R_{θJA}（参见下面的元件属性编辑器示例）。有关电路板面积和散热对R_{θJA}的影响的示例，请参考LT3080数据手册中的散热考量章节。

SOAtherm-NMOS库模型不默认包含PCB或外部散热器提供的散热效果，仅计入MOSFET内部铜引脚片/焊盘产生的散热作用。可通过“Cheatsink”参数为模型额外添加散热效果：每1mm³的铜对应Cheatsink值为0.00345F。例如，500mm³的铜散热器对应Cheatsink=1.7。此外，也可在原理图的Tc引脚处连接电阻(R)和电容(C)，这些外接元件将与模型内部元件形成并联关系。

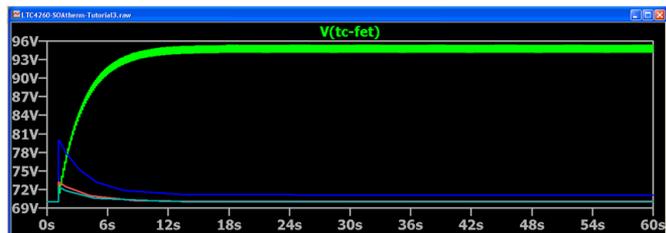
练习

在之前的原理图中，为SOAtherm符号的属性添加 $R_{\theta JA}=10$ ，然后使用指令`tran 0 60 0`再次运行仿真60秒。如果你在完成这些步骤时遇到困难，可直接打开原理图SOAtherm-NMOS教程3。



高级SOAtherm-NMOS属性

这一次，代表外壳温度的 T_c -FET节点温度较环境温度升高了 25°C 。这是因为MOSFET在重试过程中的平均功耗为 2.5W ，而 $R_{\theta JA}$ 为 10C/W 。



LTC4260 SOAtherm壳温曲线图($R_{\theta JA}=10$)

进一步阅读推荐：

- [LTspice: SOAtherm教程](#)
- [LTC4226在热插拔电路中并联MOSFET](#)
- [LTspice SOAtherm支持PCB和散热器的热模型](#)

关于作者

Dan Eddleman是一名模拟工程师，在凌力尔特工作超过15年，曾担任过IC设计人员、新加坡IC设计中心经理和应用工程师。

他的职业生涯始于凌力尔特，设计了LTC2923和LTC2925电源跟踪控制器、LTC4355高压双通道理想二极管OR和LTC1546多协议收发器。他还是世界首款以太网供电控制器LTC4255的设计团队成员。他拥有两项与这些产品相关的专利。

随后，他搬到新加坡管理凌力尔特的新加坡IC设计中心，负责设计产品的工程师团队，产品包括热插拔控制器、过压保护控制器、DC/DC开关模式电源控制器、电源监视器和超级电容器充电器。

回到米尔皮塔斯总部后，Dan作为应用工程师创建了Linduino，这是一个兼容Arduino的硬件平台，用于演示凌力尔特基于I2C和SPI的产品。Linduino可以方便地向客户分配固件，同时也为凌力尔特的客户提供了简单的快速原型制作平台。

此外，在其担任应用工程师期间，他构思出了LTC2644/LTC2645 PWM至VOUT DAC，并开发了基于XOR的地址转换器电路，用于LTC4316/LTC4317/LTC4318 I2C/SMBUS地址转换器。他申请了与这两种产品相关的专利。Dan还开发了个多个参考设计，可满足较高的MIL-STD-1275 28V军用车辆规格要求。

Dan继续研究MOSFET的安全工作区，创建软件工具并在凌力尔特内部举办与SOA相关的培训课程。借助使用LTspice分配的SOAtherm模型，客户可以使用具有Spirito失控特性的热模型在其热交换电路仿真中仿真MOSFET SOA。

他拥有斯坦福大学电气工程硕士学位以及加州大学戴维斯分校电气工程与计算机工程学士学位。

Gabino Alonso目前是Power by Linear™部门的战略营销总监。加入ADI公司之前，Gabino在凌力尔特、德州仪器、加州理工州立大学担任过市场营销、工程、运营和讲师等多个职位。他拥有加州大学圣巴巴拉分校电子和计算机工程硕士学位。

MOSFET安全工作区和热插拔电路

作者: Dan Eddleman

“这款MOSFET的安全工作区(SOA)是否满足我的应用需求?”这是热插拔电路设计人员最常提出的问题。在评估一款MOSFET是否适用于特定应用时,对SOA建立直观认识会大有帮助。本文将先简要回顾MOSFET数据手册中的SOA规格,随后对SOA进行通俗解读,重点阐述MOSFET的热特性。掌握这一知识后,设计人员便能自信地使用LTspice软件中自带的工具SOAtherm,在电路仿真中精准评估MOSFET的SOA。

什么是SOA?

每一份MOSFET数据手册都会包含SOA曲线,用于说明MOSFET在特定电压和电流条件下可承受的最长时间。图1所示为恩智浦半导体PSMN1R5-30BLE型30V、1.5mΩ N沟道MOSFET数据手册中的SOA曲线。假设向该MOSFET施加10V电压、100A电流,观察SOA曲线上对应的点会发现,该点位于1ms和10ms曲线之间。这表明,若将外壳(引脚片)温度保持在25°C,施加10V电压和100A电流至少1ms,不会对该MOSFET造成损坏。

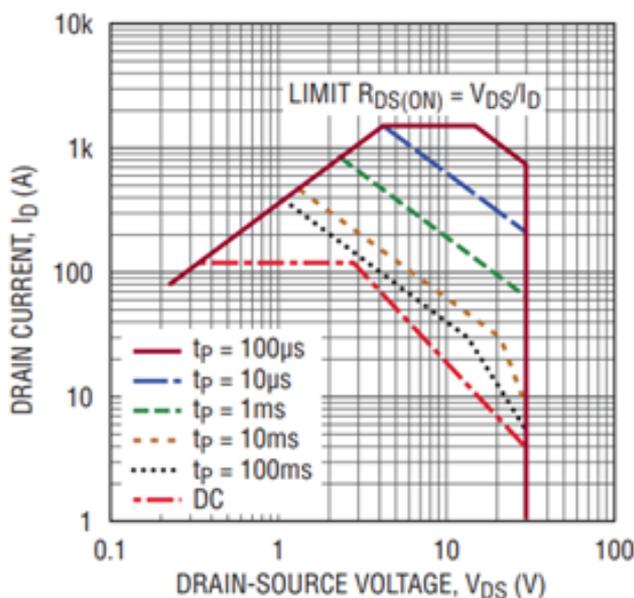


图1. 安全工作区, 固定电压与电流下脉冲的最大允许持续时间。

显然,将外壳温度维持在25°C是不现实的,这需要性能理想化的散热器。但幸运的是,对于持续时间很短的事件(小于10ms至100ms),外壳温度不会显著升高。热插拔电路仅在持续时间很短的事件中(如启动、输入电源阶跃变化、输出过流情况)才会出现明显的漏源电压,因此通常能满足这10ms至100ms的时间限制。

关于外壳温度高于25°C时的降额问题,将在下文“瞬态热阻抗”部分讨论;对于持续时间超过10ms的事件,可参考“超过10ms”部分。

稳态

在深入探讨瞬态SOA事件之前,回顾一下更为人们熟知的稳态(直流)限制会很有帮助。MOSFET数据手册规定了最高硅温度(通常为150°C或175°C)以及 θ_{JC} 和 θ_{JA} ,即从芯片(结区)到封装底部(外壳)的热阻,以及从芯片(结区)到周围环境(环境)的热阻。(有时,也会用 $R_{th(JC)}$ 和 $R_{th(JA)}$ 作为 θ_{JC} 和 θ_{JA} 的替代名称。)

从PSMN1R5-30BLE数据手册中可知,其 $\theta_{JA} = 50^\circ\text{C}/\text{W}$ 且 $\theta_{JC} = 0.3^\circ\text{C}/\text{W}$ 。 θ_{JA} 的用途是:结合数据手册中指定的印制电路板(PCB)结构,计算从环境温度到MOSFET芯片结区的温升。在PSMN1R5-30BLE数据手册中, θ_{JA} 的规定条件是FR4材质PCB上的最小焊盘面积。若你的PCB与MOSFET制造商规定 θ_{JA} 时所用的PCB完全一致,则芯片结区温度计算公式如下:

$$T_{\text{JUNCTION}} = T_{\text{AMBIENT}} + \theta_{\text{JA}} [^\circ\text{C}/\text{W}] \cdot \text{Power}[\text{W}]$$

例如,当 θ_{JA} 为50°C/W、环境温度为75°C时,若MOSFET的耗散功率为1W,其结区温度将达到125°C。

对于大多数带有裸露金属引脚片的最新MOSFET而言, θ_{JA} 主要由PCB的布局决定,而非MOSFET本身(尽管裸露焊盘的形状和尺寸也会产生影响)。由于 θ_{JA} 受PCB布局 and 气流条件的影响极大,因此制造商规定的 θ_{JA} 仅适用于粗略估算。

θ_{JC} 通常是更实用的参数，因为它描述的是MOSFET本身的特性，不受PCB布局的影响。若要计算芯片结区温度，可使用以下公式：

$$T_{JUNCTION} = T_{CASE} + \theta_{JC} [^{\circ}C/W] \cdot Power [W]$$

当耗散功率为1W时，芯片结区温度仅比外壳温度高0.3°C。使用该公式时，外壳温度(T_{CASE})必须通过实际测量或PCB的热仿真来确定。显然，在计算稳态条件时，PCB布局、气流情况以及散热器都是关键影响因素。

瞬态热阻抗

大多数MOSFET数据手册还会包含瞬态热阻抗曲线。“单脉冲”瞬态热阻抗($Z_{th(JC)}$)是由限时功率脉冲引起的温升。瞬态热阻抗曲线上的最长时间点始终与 θ_{JC} 规格值一致，因为根据定义， θ_{JC} 本身就是稳态（无限长时间）下的热阻抗。图2所示为PSMN1R5-30BLE数据手册中的瞬态热阻抗曲线。就本文讨论的用途而言，只需关注“单脉冲”曲线即可。

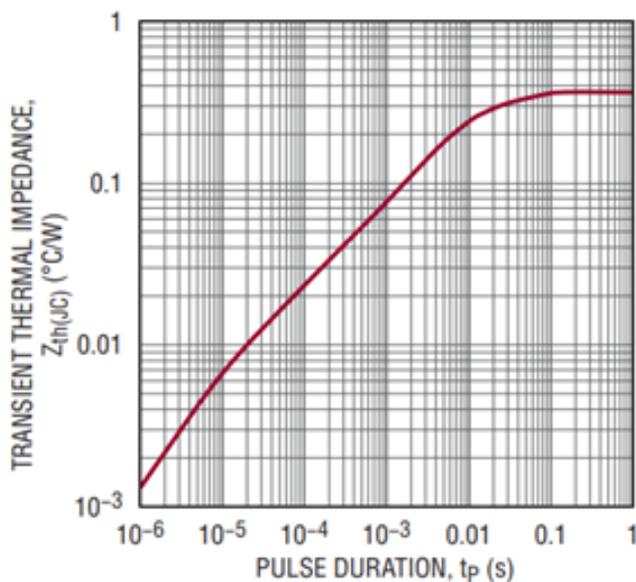


图2. 结区到安装基座的瞬态热阻抗与脉冲持续时间的关系。

可利用瞬态热阻抗曲线计算任意持续时间功率脉冲下的温升。例如，假设某MOSFET的漏源电压(V_{DS})为12V，漏源电流(I_D)为100A，则该MOSFET的耗散功率为12V · 100A = 1.2kW。查看瞬态热阻抗曲线上对应1ms的点，发现其热阻抗为0.075°C/W，则芯片结区温度计算公式如下：

$$\begin{aligned} T_{JUNCTION} &= T_{CASE} + Z_{th(JC)} [^{\circ}C/W] \cdot Power [W] \\ &= 0.075^{\circ}C/W \cdot 1.2kW + 25^{\circ}C \\ &= 115^{\circ}C \end{aligned}$$

适用于外壳温度固定为25°C、持续时间1ms、功率1.2kW的脉冲。

对于中等漏源电压 V_{DS} （低于斯皮里托(Spirito)区域，详见侧边栏），MOSFET制造商的SOA曲线是通过瞬态热阻抗曲线生成的。换言之，这两条曲线是同一信息的不同表达方式。SOA曲线反映的是，在不同漏源电压(V_{DS})与漏极电流(I_D)的组合下，芯片结区达到其最高结温（150°C或175°C）所需的时间。需注意，SOA曲线仅在外壳温度为25°C时有效；当外壳温度更高（包括脉冲本身导致的外壳温升）时，必须对SOA进行降额处理。（详见“超过10ms”侧边栏。）

已知PSMN1R5-30BLE的最高结温为175°C，并设定外壳温度为25°C，可计算出该器件在1.2kW功率下的最大允许工作时间。

$$\begin{aligned} T_{JUNCTION} - T_{CASE} &= Z_{th(JC)} [^{\circ}C/W] \cdot Power [W] \\ 175^{\circ}C - 25^{\circ}C &= Z_{th(JC)} \cdot 1.2kW \\ Z_{th(JC)} &= 0.125^{\circ}C/W \end{aligned}$$

查看瞬态热阻抗曲线可知，热阻抗 $Z_{th(JC)}$ 约在2ms时达到0.125°C/W，这一结果也与SOA曲线相符。

理解瞬态热阻抗曲线后，我们便能计算外壳温度偏离25°C时器件的允许工作时间。在之前1.2kW的示例中，外壳温度为25°C时允许工作时间为2ms；现假设外壳温度为85°C：

$$\begin{aligned} T_{JUNCTION} - T_{CASE} &= Z_{th(JC)} [^{\circ}C/W] \cdot Power [W] \\ 175^{\circ}C - 85^{\circ}C &= Z_{th(JC)} \cdot 1.2kW \\ Z_{th(JC)} &= 0.075^{\circ}C/W \end{aligned}$$

查看瞬态热阻抗曲线可知，热阻抗 $Z_{th(JC)}$ 约在1ms时达到0.075°C/W，这一时间远短于外壳温度25°C时的2ms。

由于热特性具有线性特征，我们可利用瞬态热阻抗曲线计算任意功率波形下的温升。尽管可通过卷积运算完成该计算，但在SPICE等电路仿真软件中建立热特性模型会更简便。具体而言，可使用LTspice软件中的SOAtherm工具对MOSFET的热特性进行建模。

超过10ms

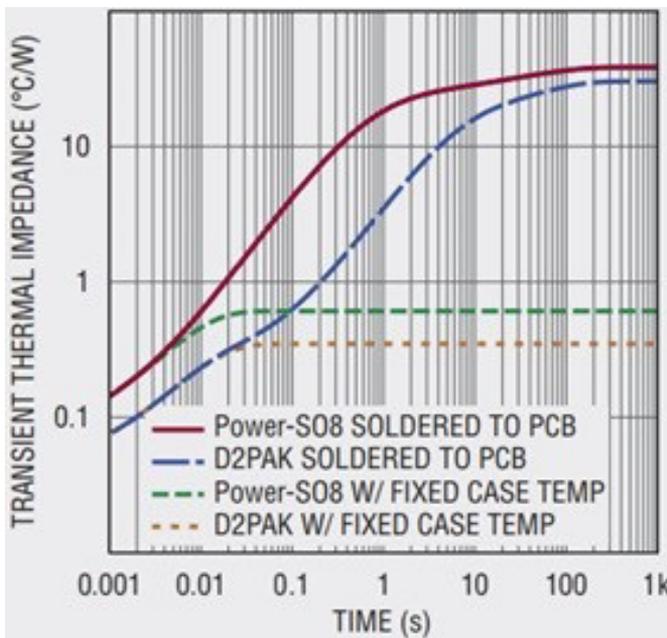
对于大多数MOSFET而言，在持续时间小于10ms的瞬态事件中，其外壳温度不会显著升高，因为热量穿过MOSFET的硅和铜需要一定时间。大约在10ms时，热量才开始传递到PCB上。

如果MOSFET的铜引脚片较小，当热量传递到PCB后，MOSFET的温度上升速度会加快；而对于采用更大铜引脚片的封装（如D2PAK封装），热量会先扩散到铜引脚片上仍处于低温的区域。

因此，在有着高SOA需求的应用（热插拔设计、线性放大器等）中，铜用量更多的MOSFET封装，其性能会优于铜用量少的封装，即便它们的瞬态热阻抗曲线和SOA曲线看似相近。

可以将铜材质理解为一个热量储存库：在10ms至10s的时间范围内，它能帮助抑制MOSFET的温度升高。瞬态热阻抗曲线和SOA曲线往往具有一定迷惑性，因为这两条曲线的生成，基于这一个假设前提：通过性能完美到不切实际的散热器，将外壳温度固定在25°C。

下图展示了两种封装在焊接到顶层有1oz厚度铜层的PCB时的仿真热特性：一种是Power-S08封装，另一种是D2PAK封装。此外，图中还包含了MOSFET数据手册中常见的热阻抗曲线（其绘制前提是外壳温度固定）。



在1ms时，热量集中在芯片内部。D2PAK封装的芯片温度更低，其热阻抗为0.075°C/W，而Power-S08封装的热阻抗为0.14°C/W，这主要是因为D2PAK封装采用了更大尺寸的芯片。到10ms时，热量开始传递到铜引脚片底部，两者的芯片温度差异逐渐显现。在100ms时，Power-S08封装芯片的温升为4.2°C/W，而D2PAK封装芯片的温升仅为0.6°C/W。显然，D2PAK封装中额外的铜材质起到了关键作用。

LTspice中的SOAtherm热建模可预测MOSFET的最高结区温度

若设计人员仅依靠MOSFET数据手册中的SOA曲线，要判断某款MOSFET是否适用于热插拔设计，将面临不小的挑战。幸运的是，MOSFET的热特性（及SOA）可在LTspice等电路仿真软件中建立模型。

LTspice中自带的SOAtherm符号，集成了一系列MOSFET热模型。借助这些模型，即便在斯皮里托区域中，也能简化“随时间变化的MOSFET最高结区温度”预测工作。这些热模型仅用于反馈MOSFET芯片上最热区域的温度，不会对MOSFET模型本身的电气特性产生影响。

无论好坏，SOAtherm模型的建立都基于MOSFET制造商提供的数据手册，因此其准确性完全取决于制造商数据本身的准确度。有鉴于此，在设计时应预留充足的裕量，因为MOSFET制造商提供的SOA曲线通常为典型值，且未针对器件间的参数差异进行充分的降额处理。

SOAtherm使用方法

在LTspice仿真中使用SOAtherm时，需将SOAtherm-NMOS符号放置在MOSFET上方（图3）。SOAtherm-NMOS符号的Tc引脚和Tj引脚所显示的电压，分别对应MOSFET的外壳温度和芯片结区温度。（有关该模型的更多使用信息，包括如何调整环境温度设置及其他参数，请参考SOAtherm-NMOS教程。）

仿真运行完成后，可在波形查看器中观察芯片结区温度与外壳温度的变化（图4）。本图所示波形中，MOSFET芯片结区温度从25°C升至72°C，外壳温度从25°C升至35°C。（Tc引脚或Tj引脚每升高1V，等效于温度升高1°C。）

务必仿真特殊工况

使用SOAtherm判断MOSFET是否可能超出SOA限制时，有几个重要的特殊工况不可忽视。

- 输入电源阶跃变化：例如在-48V电信应用中，输入电源可能从-36V快速阶跃至-72V，这类场景要求MOSFET具备出色的SOA能力。如果电源经过预稳压处理，或通过良好控制消除了此类阶跃变化，则对MOSFET的SOA要求会降低。
- 带载启动：下游电路可能在电源尚未完全上升时就启动并抽取电流，或者电容等元件可能发生阻性短路故障。通过仿真输出端接阻性负载的工况，可判断MOSFET是否可能在意外情况下面临对SOA要求较高的工况。
- 正常运行期间输出端短路：我们无法预知用户何时可能将回形针掉入设备机箱，而热插拔电路（或保险丝）能防止情况恶化到需联系消防部门的地步。

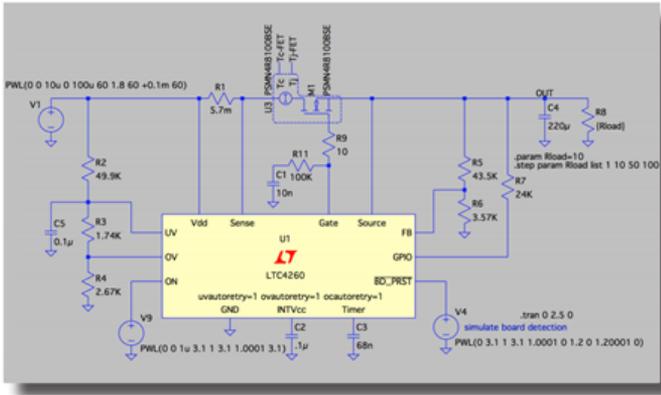


图3. 通过在LTspice电路仿真中评估SOA，SOAtherm简化了热插拔MOSFET的选型流程。

斯皮里托效应

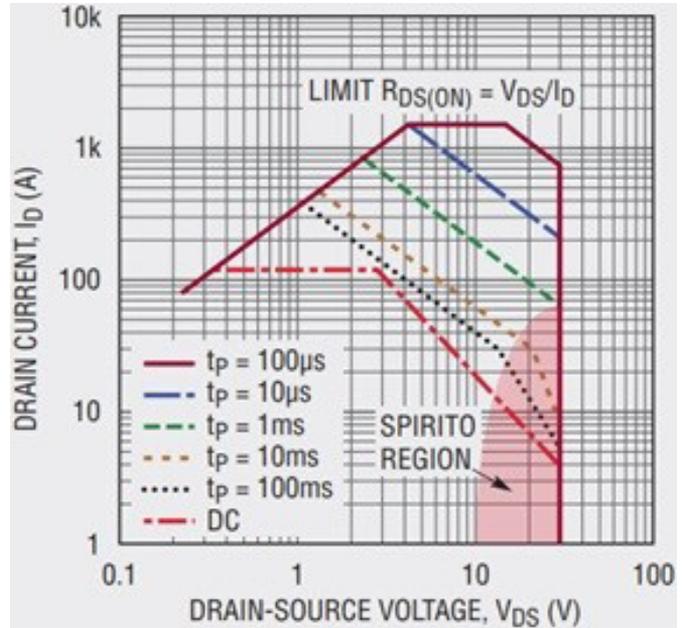
多年前，热插拔设计中的最大电流通常低于10A，很容易找到能满足多数应用需求的MOSFET。但过去十年间，有两个关键变化改变了这一情况：首先，电源电流大幅提升，100A及以上的电流已十分常见；其次，MOSFET制造商一直在努力优化MOSFET完全导通时的电阻参数($R_{DS(ON)}$)。颇具讽刺意味的是，这一情况导致MOSFET在较高漏源电压下的SOA减小，这一现象被称为“斯皮里托效应” (Spirito Effect)。Paolo Spirito¹教授曾解释：MOSFET制造商为降低导通电阻，会提高器件的跨导，而跨导的提升会使MOSFET更易因形成不稳定热点而失效。

热点是否会导致MOSFET失效，由两个相互制衡的核心因素决定。第一个因素是MOSFET在温度不急剧升高的前提下耗散功率的能力。（这一特性体现在瞬态热阻抗曲线上。）第二个相互制衡的因素是MOSFET单元的“失控倾向”，当部分单元温度升高时，它们会从相邻单元“抢占”更多电流。这一因素主要受MOSFET阈值电压温漂的影响：随着温度升高，阈值电压会降低，进而导致温度较高的单元出现“电流聚集”现象。（由于MOSFET导电沟道中载流子迁移率降低，其跨导会随温度升高而下降，这在一定程度上能抵消电流聚集效应，但在本解释中可暂不考虑这一抵消作用。）

在MOSFET封装内部，硅芯片上集成了大量MOSFET单元，这些单元的栅极、漏极和源极均呈并联连接。当部分单元温度高于其他单元时，其阈值电压会相对低于温度较低的单元，导致高温单元导通更多电流。如果上述两个相互制衡的因素达到不稳定状态，某些单元可能会出现热失控，即持续抽取更多电流，直至自身烧毁。

斯皮里托效应主要在高漏源电压(V_{DS})下显现：因为在高 V_{DS} 工况下，单元电流的微小变化会导致功率产生更大幅度的变化，从而增加单元热失控的可能性。同理，斯皮里托效应在较低电流下更为显著，此时MOSFET单元有更充足的时间发生热失控。

（在较高电流下，芯片平均温度会先达到150°C或175°C的上限，不会出现明显的单元热失控现象。）正因如此，SOA曲线中高 V_{DS} 、低 I_D 的区域（斯皮里托效应起主导作用的区域）有时被称为“斯皮里托区域” (Spirito re-gion)，这一区域在图3所示的PSMN1R5-30BLE的SOA曲线中已重点标注。



斯皮里托区域

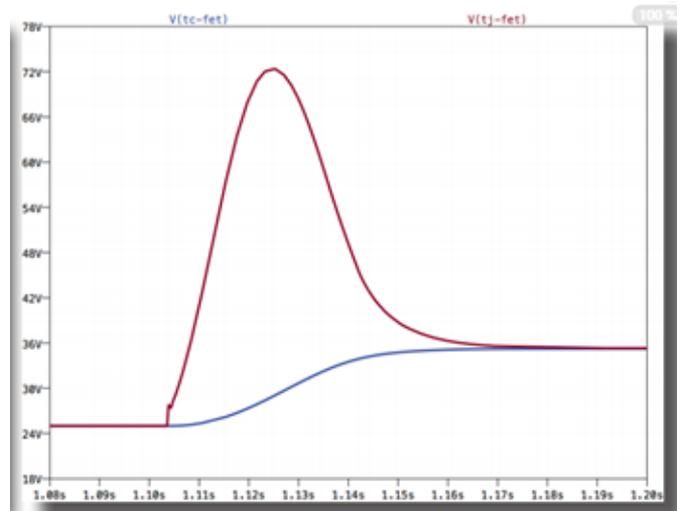


图4. SOAtherm波形图。电压值对应温度值(°C)。

基于LTC4226宽工作范围双路热插拔控制器的应用示例

LTC4226是一款双路热插拔控制器，可驱动外部N沟道MOSFET，适用于电源电压最高达44V的应用场景。

在图5所示电路中，LTC4226为12V电源和5V电源提供限流及断路器功能。断路器定时器通过连接至FTMR1引脚和FTMR2引脚的电容进行配置。当任一检测电阻两端的电压处于50mV至86mV之间时，流经FTMR1或FTMR2引脚对应电容的电流会以2μA的电流值逐渐上升。

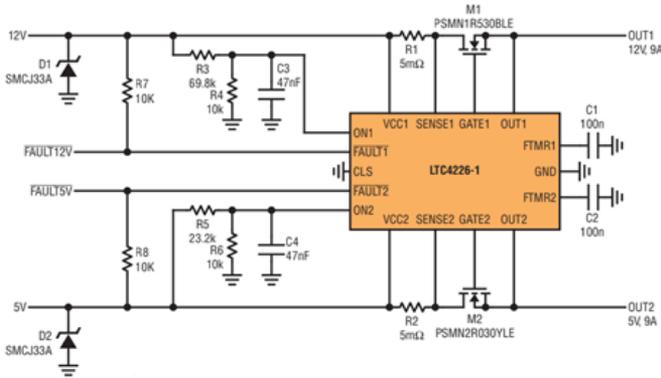


图5. LTC4226热插拔控制器为12V和5V电源提供保护。两路电源的稳态电流均为9A，瞬态电流最高可达17.2A。

只有当检测电阻两端电压达到86mV时，限流功能才会启动；因此，只要电流保持在 $86\text{mV}/5\text{m}\Omega = 17.2\text{A}$ 以下，MOSFET的耗散功率便可以忽略不计。当电流超过该数值时，限流功能启动，且FTMR1或FTMR2引脚会以20μA的电流值逐渐升压。当对应的FTMR引脚电压达到1.23V时，该通道的MOSFET会关断，从而设定了MOSFET关断前的最长延时。本示例中，100nF的电容将两路通道的限流超时时间均配置为6.2ms。

对于LTC4226而言，MOSFET的最不利情况耗散功率出现在输出端接地短路时。因此，确定所需的SOA并不复杂。（对于具备电流折返或功率限制功能的热插拔控制器，确定最不利情况负载条件则需要更多工作。）参考图1中PSMN1R5-30BLE的SOA曲线可知，在17.2A电流、12V电压的工况下，6.2ms的工作时间完全处于SOA限制范围内。通过SOAtherm仿真可确认，其总结区温升低于50°C，该仿真同时显示，外壳温升约为5°C，这一数值可忽略不计。对于尺寸较大的D2PAK封装而言，在6ms的短时间工况下，出现这样的温升符合预期。

本示例应用中的5V电源，其MOSFET采用powerPAK-S08封装，该封装尺寸小于12V电源所用的D2PAK封装。5V电源可使用更小尺寸的封装，原因在于：5V电源MOSFET的最不利情况耗散功率为 $17.2\text{A} \cdot 5\text{V} = 86\text{W}$ ，而12V电源MOSFET的最不利情况耗散功率则为 $17.2\text{A} \cdot 12\text{V} =$

206W。对该电路的SOAtherm仿真显示，结区温升为40°C，其中包含30°C的外壳温升。外壳温升较高的原因是：相较于12V电源所用的D2PAK封装，powerPAK-S08封装尺寸更小（相应的铜材质量也更少）。

上述计算与仿真有助于验证电路设计及MOSFET选型的合理性，但最终测试仍需在实验室中通过组装完成的电路进行。由于LTC4226的最不利情况SOA需求出现在输出端短路时，因此实验室测试操作十分简单：只需在输出端接地的情况下快速接入输入电源即可。一种有效的测试方法是，将LTC4226电路热插拔至带电电源中，以模拟实际的热插拔场景。此外，也可在输入电源完全上电的状态下，对输出端施加短路。若要判断电路是否具备额外裕量，可更换更大容量的定时电容并再次测试。

图6所示电路展示了一种技术方案：当单个MOSFET无法满足应用的SOA需求时，可采用两个并联的MOSFET。通常情况下，不建议通过并联MOSFET来提升电路的SOA能力。MOSFET之间的参数失配（尤其是阈值电压失配）可能导致其中一个MOSFET发生热失控，并导通全部电流。尽管如此，图6中的电路通过在每个通道中实现独立限流，可安全使用并联MOSFET，从而防止任一MOSFET出现热失控。

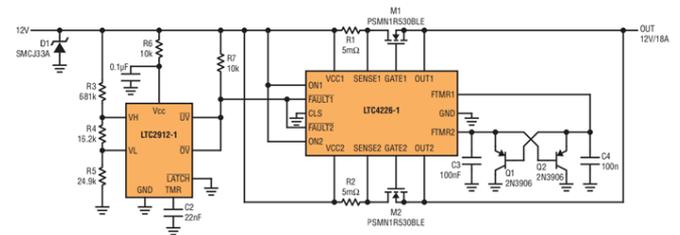


图6. LTC4226热插拔控制器为12V电源提供保护，稳态电流为18A，瞬态电流最高可达34.4A。

此外，交叉耦合的PNP型晶体管Q1和Q2，仅在两个MOSFET均导通全电流时，才允许断路器定时器启动。若没有这些交叉耦合的PNP型晶体管，当其中一个通道承担更大份额的负载电流时，该通道的断路器定时器就可能误启动。

结语

随着热插拔应用的功率需求不断提升，有关MOSFET安全工作区的考量也变得日益重要。通常，设计高功率热插拔电路时，最具挑战性的环节在于判断特定的MOSFET是否具备支持应用场景的能力。至少，电路设计人员必须能够熟练解读MOSFET的SOA曲线。当功率需求不断提高、逐渐接近现有MOSFET技术的极限时，理解瞬态热阻抗曲线并能够在SPICE电路仿真中模拟热特性，将成为热插拔电路设计人员的重要能力。

注释

¹G. Breglio、F. Frisina、A. Magri和P. Spirito, “Electro-Thermal Instability in Low Voltage Power MOS: Experimental Characterization”, IEEE Proceedings ISPSD 1999, 多伦多, 第233页

关于作者

Dan Eddleman是一名模拟工程师, 在凌力尔特工作超过15年, 曾担任过IC设计人员、新加坡IC设计中心经理和应用工程师。

他的职业生涯始于凌力尔特, 设计了LTC2923和LTC2925电源跟踪控制器、LTC4355高压双通道理想二极管OR和LTC1546多协议收发器。他还是世界首款以太网供电控制器LTC4255的设计团队成员。他拥有两项与这些产品相关的专利。

随后, 他搬到新加坡管理凌力尔特的新加坡IC设计中心, 负责设计产品的工程师团队, 产品包括热插拔控制器、过压保护控制器、DC/DC开关模式电源控制器、电源监视器和超级电容器充电器。

回到米尔皮塔斯总部后, Dan作为应用工程师创建了Linduino, 这是一个兼容Arduino的硬件平台, 用于演示凌力尔特基于I2C和SPI的产品。Linduino可以方便地向客户分配C固件, 同时也为凌力尔特的客户提供了简单的快速原型制作平台。

此外, 在其担任应用工程师期间, 他构思出了LTC2644/LTC2645 PWM至VOUT DAC, 并开发了基于XOR的地址转换器电路, 用于LTC4316/LTC4317/LTC4318 I2C/SMBUS地址转换器。他申请了与这两种产品相关的专利。Dan还开发了个多个参考设计, 可满足较高的MIL-STD-1275 28V军用车辆规格要求。

Dan继续研究MOSFET的安全工作区, 创建软件工具并在凌力尔特内部举办与SOA相关的培训课程。借助使用LTspice分配的SOAtherm模型, 客户可以使用具有Spirito失控特性的热模型在其热交换电路仿真中仿真MOSFET SOA。

他拥有斯坦福大学电气工程硕士学位以及加州大学戴维斯分校电气工程与计算机工程学士学位。

LTspice: SOAtherm支持PCB 和散热器的热模型

作者: Dan Eddleman

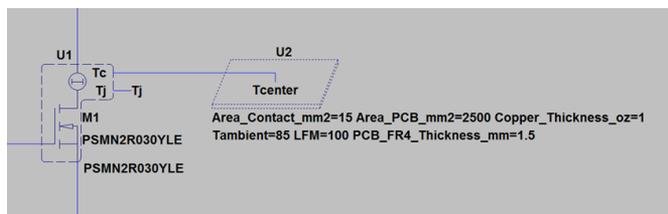
LTspice软件附带的SOAtherm模型，能在电路仿真中直接验证是否未超出特定MOSFET的安全工作区(SOA)，从而简化热插拔和浪涌抑制器的设计。本文默认读者已对SOAtherm模型有基本的认识。如果你还不熟悉SOAtherm模型，请参考LTspice: [N沟道MOSFET的安全工作区建模](#)。

通常，电路设计人员仅需使用LTspice SOAtherm-NMOS符号，即可验证特定MOSFET的SOA是否适用于特定应用场景，整个过程无需额外搭建散热器或印制电路板(PCB)的热模型。不过，在某些要求格外严苛的应用中，尤其是高功率瞬态持续时间超过10ms的场景，可能需要利用散热器或PCB提供的额外热容与散热能力。以往要实现这一目的，需在SOAtherm-NMOS模型的Tc引脚处连接一个电阻-电容网络。

如今，借助SOAtherm-PCB和SOA-HeatSink符号，只需指定几个物理参数，就能对散热器和PCB的热特性进行建模，无需通过公式计算一系列元件参数。

SOAtherm-PCB

若要使用SOAtherm-PCB符号，可将其连接至SOAtherm-NMOS符号的Tc引脚，如下图所示。

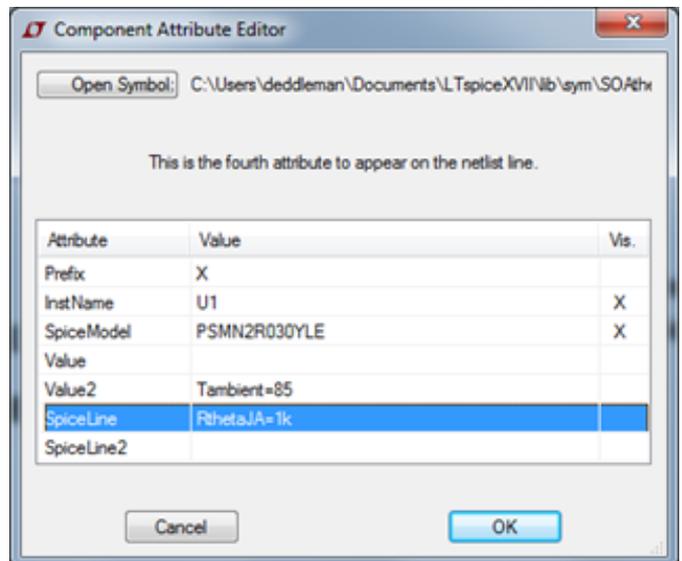


SOAtherm-PCB符号

在大多数仿真场景中，只需提供以下信息即可：

参数	说明	示例
Area_Contact_mm2	与PCB接触的裸露焊盘/引脚片的面积(mm ²)	Power-S08: 15, D2PAK: 70
Area_PCB_mm2	PCB上专门用于MOSFET功率耗散的铜箔面积(mm ²)	50mm × 50mm: 2500
Copper_Thickness_oz	PCB铜箔厚度(盎司, oz)	1盎司铜箔平面: 1
Tambient	环境温度(°C)	85°C: 85
LFM	气流(LFM)	100LFM: 100
PCB_FR4_Thickness_mm	PCB的厚度(mm)	2mm厚的FR4: 2

使用SOAtherm-PCB符号时，一种稳妥的做法是将SOAtherm-NMOS的RthetaJA参数修改为较大数值(例如1k)，以在仿真中排除MOSFET的默认功耗值影响。

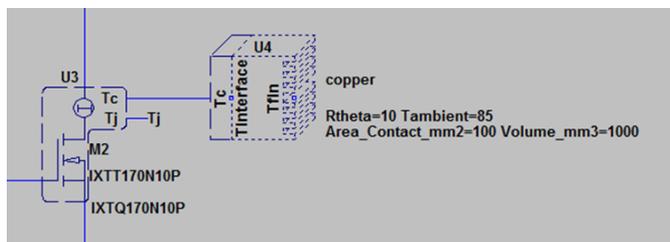


SOAtherm-PCB元件属性

需注意，热特性（特别是存在气流时）涉及多个变量间的复杂相互作用。尽管SOAtherm-PCB在电路设计人员的工具箱中颇具实用性，但它并非旨在取代更专业的软件；专业软件可实现PCB布局的有限元分析，并同步结合三维气流特性与对相邻元件的热辐射效应。

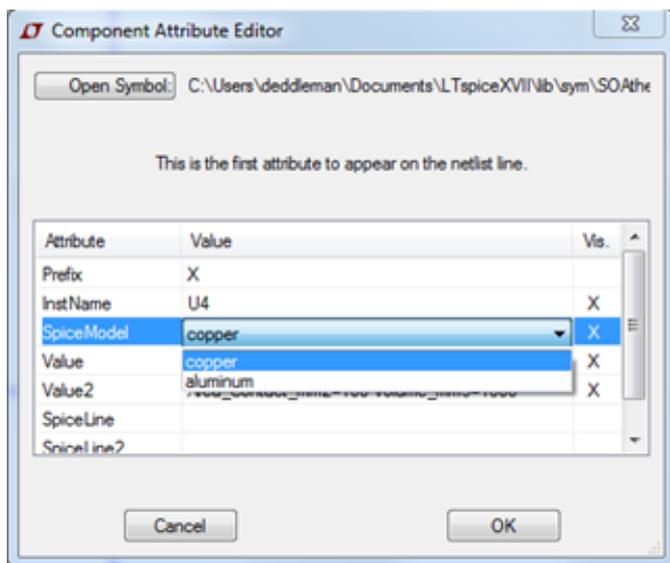
SOAtherm-HeatSink

若要使用SOAtherm-HeatSink模型，可将其符号连接至SOAtherm-NMOS符号的Tc引脚。



SOAtherm-HeatSink符号

右键单击散热器符号，双击“SpiceModel”字段以调出下拉菜单，即可指定散热器材质为铜或铝。

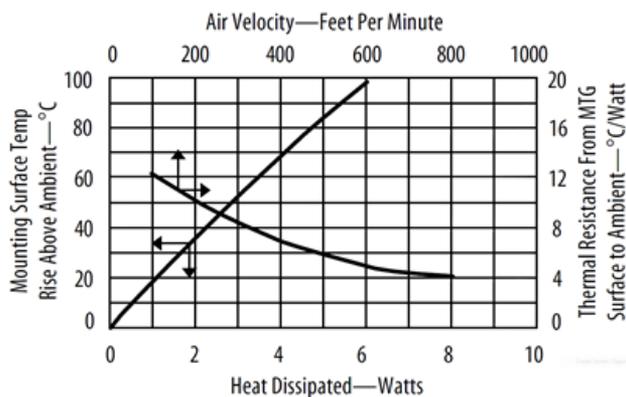


SOAtherm-HeatSink符号元件属性

在大多数仿真场景中，你只需提供以下信息即可：

参数	说明	示例
Area_Contact_mm2	与散热器接触的MOSFET引脚片面积(mm ²)	TO-220: 100, TO-3P: 200
Volume_mm3	构成散热器的铜或铝的总体积(mm ³)	Aavid ML26AAG TO-220散热器: 1800
Rtheta	散热器的热阻(包括气流)(°C/W)。不包括界面材料的热阻	Aavid ML26AAG TO-220散热器, 气流速度为每分钟200英尺: 10
Rinterface (可选)	界面材料的热阻(°C/W)。默认值为(100°C/W) / Ar-ea_Contact_mm ²	100mm ² 的Bergquist Sil-Pad 400: 7
Tambient	环境温度(°C)	85°C: 85

需注意，Rtheta是散热器数据手册中给出的热阻值，且该数值已包含气流的影响。例如，Aavid ML26AAG的数据手册中就提供了下图所示的曲线。



Aavid ML26AAG热阻图

当风速为每分钟200英尺时，热阻为10°C/W。

借助这些信息，SOAtherm-HeatSink模型能够对散热器的瞬态热特性进行一阶估算。但该模型并非旨在取代更专业的有限元分析软件。

进阶主题

上述信息足以开始运行SOAtherm-PCB和SOAtherm-HeatSink仿真，但严谨的工程师很快会追问：模型的具体建模对象是什么？其中又做了哪些简化处理？

SOAtherm-HeatSink模型

SOAtherm-HeatSink模型的原理相当直观。它将散热器模拟为一根铜棒或铝棒，其横截面面积与MOSFET引脚片的接触面积(*Area_Contact_mm2*)一致。棒的长度由指定的金属体(*Volume_mm3*)除以接触面积得出。热界面材料（导热油脂、硅胶垫等）通过一个电阻建模，其阻值由*Rinterface*参数设定。若未指定该参数，模型会基于公式 $(100^{\circ}\text{C}/\text{W}) / \text{Area_Contact_mm2}$ 计算默认值。棒的另一端通过一个阻值为*Rtheta*的电阻连接到周围环境，如前文所述，这一设置用于模拟散热器向环境的功率耗散过程。

由于该模型将金属棒模拟为考尔(Cauer)热模型中的一系列电阻-电容抽头结构，因此这个简化模型既能反映稳态热特性，也能体现瞬态热行为。

SOAtherm-PCB模型

SOAtherm-PCB模型假设PCB仅在单侧具有单层铜箔，其总面积由*Area_PCB_mm2*参数定义。模型将铜箔模拟为一个圆环，MOSFET位于圆心位置。该铜箔圆形被进一步划分为十个同心圆环，其中最小圆环的内半径由*Area_Contact_mm2*参数确定。SOAtherm-PCB热模型将每个圆环的热阻和热容集总为一个阻容(R-C)对，构成考尔热模型的十个抽头之一。

模型假设热量通过对流和辐射两种方式从PCB的顶面和底面耗散。前文所述考尔模型的十个抽头处，分别独立建模了对流和辐射过程。相比试图描述整个PCB对流与辐射特性的闭式方程，这种建模方式能提供更准确的结果。

需注意，默认对流模型中采用的自然对流（无气流）传热系数值为 $1.1625e^{-5} \text{ W}/(\text{C}\cdot\text{mm}^2)$ 。该数值可能因结构形状、PCB放置方向、层流与湍流状态等因素而变化。如有需要，可通过*hconv0*参数覆盖此默认值。

通过以下方程来调整对流模型的传热系数，实现对气流的建模：

$$hconv = hconv0 (1 + 0.013 \cdot \text{LFM}^{0.8})$$

下文列出了可用于SOAtherm-PCB模型的一整套参数。大多数情况下，只需使用本文上一章节中列出的那部分参数即可。

参数	说明	示例
Area_Contact_mm2	与PCB接触的裸露焊盘（或引脚片）面积 (mm^2)	Power-S08: 15, D2PAK: 70
Area_PCB_mm2	PCB上专门用于MOSFET功率耗散的铜箔面积 (mm^2)	50mm × 50mm: 2500
Copper_Thickness_oz	PCB铜箔厚度（盎司，oz）	1盎司铜箔平面: 1
Tambient	环境温度($^{\circ}\text{C}$)	85 $^{\circ}\text{C}$: 85
LFM	气流(LFM)	100LFM: 100
PCB_FR4_Thickness_mm	PCB的厚度(mm)	2mm厚的FR4: 2
Enable_Radiation	用于启用或禁用热辐射建模的参数。数值大于0时启用热辐射功能，默认值为1（即启用）。	禁用辐射: 0 启用辐射: 1
TambientRadiation	热辐射模型中目标物体的温度($^{\circ}\text{C}$)。默认值为环境温度(Tambient)。	85 $^{\circ}\text{C}$ 目标: 85
TambientConvection	对流模型中使用的环境温度($^{\circ}\text{C}$)。默认值为环境温度(Tambient)。	85 $^{\circ}\text{C}$ 环境: 85
emissivity	热辐射模型中使用的PCB发射率。默认0.8。	阻焊层: 0.8 氧化铜: 0.8 抛光铜: 0.05
hconv0	对流方程中使用的自然对流（无气流）传热系数。默认值为 $1.1625e^{-5} \text{ W}/(\text{C}\cdot\text{mm}^2)$ 。	1.1625E-5

进一步阅读推荐：

- [LTspice: SOAtherm教程](#)
- [LTspice: N沟道MOSFET的安全工作区建模](#)
- [LTC4226在热插拔电路中并联MOSFET](#)

关于作者

Dan Eddleman是一名模拟工程师，在凌力尔特工作超过15年，曾担任过IC设计人员、新加坡IC设计中心经理和应用工程师。

他的职业生涯始于凌力尔特，设计了LTC2923和LTC2925电源跟踪控制器、LTC4355高压双通道理想二极管OR和LTC1546多协议收发器。他还是世界首款以太网供电控制器LTC4255的设计团队成员。他拥有两项与这些产品相关的专利。

随后，他搬到新加坡管理凌力尔特的新加坡IC设计中心，负责设计产品的工程师团队，产品包括热插拔控制器、过压保护控制器、DC/DC开关模式电源控制器、电源监视器和超级电容器充电器。

回到米尔皮塔斯总部后，Dan作为应用工程师创建了Linduino，这是一个兼容Arduino的硬件平台，用于演示凌力尔特基于I2C和SPI的产品。Linduino可以方便地向客户分配C固件，同时也为凌力尔特的客户提供了简单的快速原型制作平台。

此外，在其担任应用工程师期间，他构思出了LTC2644/LTC2645 PWM至VOUT DAC，并开发了基于XOR的地址转换器电路，用于LTC4316/LTC4317/LTC4318 I2C/SMBUS地址转换器。他申请了与这两种产品相关的专利。Dan还开发了个多个参考设计，可满足较高的MIL-STD-1275 28V军用车辆规格要求。

Dan继续研究MOSFET的安全工作区，创建软件工具并在凌力尔特内部举办与SOA相关的培训课程。借助使用LTspice分配的SOAtherm模型，客户可以使用具有Spirito失控特性的热模型在其热交换电路仿真中仿真MOSFET SOA。

他拥有斯坦福大学电气工程硕士学位以及加州大学戴维斯分校电气工程与计算机工程学士学位。

访问ADI在线支持社区，与ADI技术专家互动。提出您的棘手设计问题、浏览常见问题解答，或参与讨论。

ez.analog.com/cn

 **ADI EngineerZone™**
中文技术论坛

 **ANALOG
DEVICES**
超越一切可能™

analog.com/cn

如需了解区域总部、销售和分销商，或联系客服和技术支持，请访问analog.com/cn/contact。

©2025 Analog Devices, Inc. 保留所有权利。商标和注册商标属各自所有人所有。