

ADI 고집적 전원 설계 백서

48V 전력 아키텍처, GaN 기반 Intermediate Bus, 하이브리드 컨버터, uModule/uSLIC 통합 전략

문서 유형	기술 백서 (Technical White Paper)
제품군	uModule / uSLIC / GaN Power Solutions
대상 독자	전원 설계 엔지니어, 시스템 아키텍트
발행일	2026년 3월

본 문서는 ADI 전원 기술 포트폴리오에 대한 기술 참조 목적으로 작성되었습니다.
© 2026 Analog Devices, Inc. All rights reserved.

목차

요약

도입문

- I장. 전원 설계는 왜 고집적화될 수밖에 없는가
- II장. 48V 및 GaN 솔루션 — Intermediate Bus Converter의 고효율·고전력 밀도 접근
- III장. 하이브리드 컨버터 — 큰 변환비와 정밀 regulation을 분리하는 구조
- IV장. uModule vs uSLIC 비교 — 중·고전류 통합 모듈과 초소형 보조전원 모듈의 역할 분담
- V장. 열/EMI 성능, 설계 검증 도구 및 결론

부록. 현장 엔지니어 Q&A

요약

고성능 데이터센터, 통신 인프라, 산업용 제어 시스템, FPGA/ASIC/XPU 기반 플랫폼에서는 제한된 실장 면적 안에 더 높은 연산 성능과 더 높은 전력 밀도를 구현해야 한다. 이 과정에서 전원부는 단순한 전압 변환 회로가 아니라, 시스템 효율, 발열, EMI, 실장 밀도, 제조 편차, 검증 기간을 동시에 좌우하는 핵심 설계 영역이 된다. 특히 48V 배전 구조, 다중 PoL 전원, 고속 스위칭 소자, 저노이즈 mixed-signal rail, 초소형 보조전원이 한 시스템에 공존하는 최근 플랫폼에서는 전원 설계의 완성도가 곧 시스템 경쟁력으로 직결된다.

ADI의 uModule과 uSLIC은 이러한 요구에 대응하는 상호보완적 전원 통합 전략이다. uModule은 MOSFET, 인덕터, 보상망, 보호 기능, 열 경로를 패키지 내부로 통합해 중·고전류 영역의 구현 복잡도를 줄이는 방향으로 발전해 왔다. 반면 uSLIC은 저전류 보조전원 영역에서 극단적인 소형화와 높은 효율을 동시에 달성해, 기존 LDO 기반 설계의 열적 한계를 개선하는 데 초점을 둔다.

실제 비교 데이터: uSLIC은 monolithic 솔루션 대비

- 총 솔루션 면적 31.83% 감소
- 전력 밀도 46.72% 증가

(36V IN / 3.3V OUT / 2A 조건, MAX17662 vs. MAXM17633)

본 백서는 ADI 전원 기술을 다섯 가지 축으로 정리한다. 먼저 전원 설계가 왜 고집적화될 수밖에 없는지를 설명하고, 이어 48V 시스템과 GaN 기반 intermediate bus converter의 의미를 다룬다. 다음으로 하이브리드 컨버터와 PMBus 기반 디지털 전원 관리 구조를 정리하고, uModule과 uSLIC의 구조적 차이와 적용 영역을 비교한다. 마지막으로 Silent Switcher, 패키지 레벨 EMI 차폐, switcher+LDO 결합 구조, 초박형 패키징, 그리고 LTpowerCAD-LTspice 기반 검증 흐름까지 포함해 ADI의 전원 설계를 실무 관점에서 해석한다.

II장. 48V 및 GaN 솔루션

Intermediate Bus Converter의 고효율·고전력 밀도 접근

최근의 고성능 시스템 전력 구조는 48V 배전을 중심으로 재편되고 있다. 전형적인 48V 시스템에서는 48~54V BUS가 먼저 12V intermediate rail로 변환되고, 이후 ASIC, FPGA, XPU core, memory, lower-power I/O 등에 맞춰 100~150A, 30~120A, 7~40A, 3~20A, 5A 미만의 여러 부하 레일로 분기된다. 이 구조에서 48V to 12V 단계는 전체 시스템 전력 흐름의 관문에 해당하며, 여기서의 효율과 전력 밀도는 후단 PoL 전체의 열 budget과 기구 설계를 좌우한다. intermediate bus converter는 단순한 중간 단계가 아니라, 시스템 전원 아키텍처의 기준점을 형성하는 핵심 블록이다.

48V intermediate bus 구간에서 GaN이 중요한 이유는 더 높은 스위칭 주파수를 확보할 수 있기 때문이다. 이는 자기소자와 수동소자의 부피를 줄이고, 결과적으로 전체 전력 밀도를 끌어올린다.

Si MOSFET 대비 GaN 기반 보드 비교

항목	Si MOSFET 기반	GaN 기반
사양	48VIN / 12VOUT / 15A / 150kHz	48VIN / 12VOUT / 20A / 400kHz
크기 (W×D×H)	약 50mm × 35mm / 높이 18mm	약 40mm × 40mm / 높이 14.5mm

다만 discrete GaN 설계는 전력 밀도를 얻는 대신 구현 난이도가 급격히 상승한다. 고속 스위칭에 따른 큰 di/dt와 dv/dt는 hot loop ESL, gate loop ringing, dead time 최적화, substrate loss, thermal stress, 기계적 신뢰성

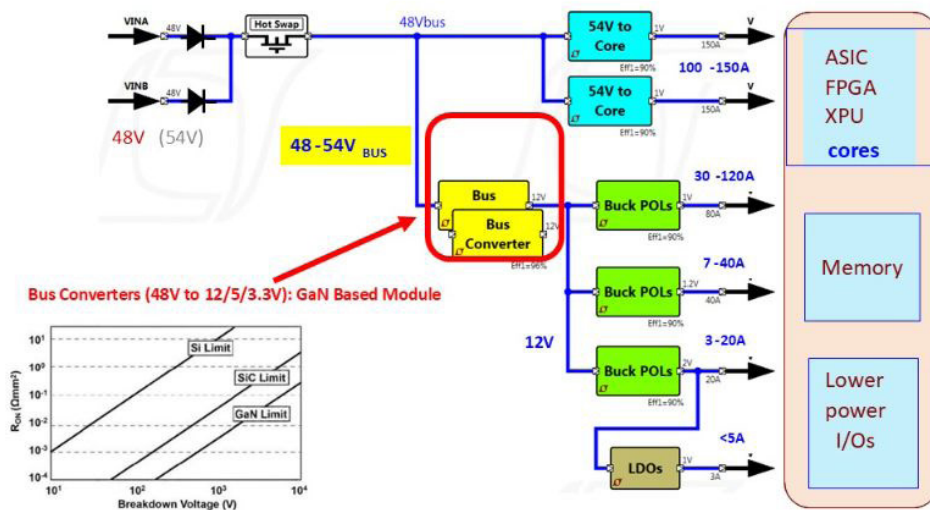
문제를 동시에 유발한다. 이 때문에 decoupling capacitor는 GaN FET 바로 근처에 배치해야 하고, 전류 루프 면적을 최소화하며, 충분한 via를 사용하고, Ansys Q3D로 hot loop 및 gate driver loop ESL을 검증해야 한다. 또한 고전류 경로에 ESR이 높게 남아 있으면 substrate 내부에서 전력 손실과 국부 hotspot이 생길 수 있으므로, Ansys SIWave로 전류 집중 구간과 substrate power loss를 확인하는 접근이 필요하다.

이러한 구현 부담을 줄이기 위해 GaN 기반 μ Module이 intermediate bus용 솔루션으로 제시된다. LTM4730은 30V~80V 입력 범위, 5V~36V 출력 범위, 48VIN에서 12V OUT/20A 조건 97% 효율, 13mm × 13mm × 11.7mm BGA 패키지를 제공하며, current mode control 기반 병렬 확장도 가능하다. 또한 Si 솔루션 대비 10배, discrete GaN 솔루션 대비 3.8배의 전력 밀도를 제시한다. 이 수치는 LTM4730이 단순히 GaN을 사용한 제품이 아니라, GaN의 고효율·고전력밀도 장점은 유지하면서 discrete 구현 난이도는 모듈 내부 최적화로 줄인 intermediate bus architecture라는 점을 보여준다.

LTM4730 핵심 사양

- 입력 범위: 30V ~ 80V
- 출력 범위: 5V ~ 36V
- 최대 출력: 48VIN / 12VOUT / 20A, 효율 97%
- 패키지: 13mm × 13mm × 11.7mm BGA
- 전력 밀도: Si 솔루션 대비 10배 / discrete GaN 대비 3.8배

A Typical 48V System



[그림] A Typical 48V System — ADI Power Solutions

III장. 하이브리드 컨버터

큰 변환비와 정밀 regulation을 분리하는 구조

48V에서 12V 또는 그 이하로 직접 강하하는 전원 구조는 단일 벡 컨버터만으로도 구현할 수 있지만, 높은 입력전압과 큰 변환비를 동시에 처리해야 하므로 스위치 스트레스와 자성체 요구치가 커진다. 하이브리드 컨버터는 이 문제를 구조적으로 분리한다. switched-capacitor front end가 먼저 입력 전압을 일정 비율로 낮추고, 그 다음 synchronous buck stage가 필요한 출력 전압으로 정밀 regulation을 수행하는 방식이다. 즉, 에너지 이동과 정밀 제어를 서로 다른 스테이지로 분담함으로써 큰 변환비와 regulation 요구를 동시에 만족시키는 접근이다.

이 구조의 장점은 후단 synchronous buck이 더 유리한 operating window에서 동작하게 된다는 점이다. 입력이 일부 낮아진 상태에서 regulation을 수행하므로 후단 인덕터 요구치와 스위치 스트레스를 줄일 수 있고, 전체 손실도 더 균형 있게 분산된다. switched-capacitor front end는 인덕터 없이 동작하므로 자성체 부피를 줄이는 데 유리하고, 후단은 regulation과 과도응답, 출력 품질에 집중할 수 있다. 따라서 하이브리드 컨버터는 intermediate bus 구간에서 기능별 역할을 분리한 아키텍처로 보는 것이 정확하다.

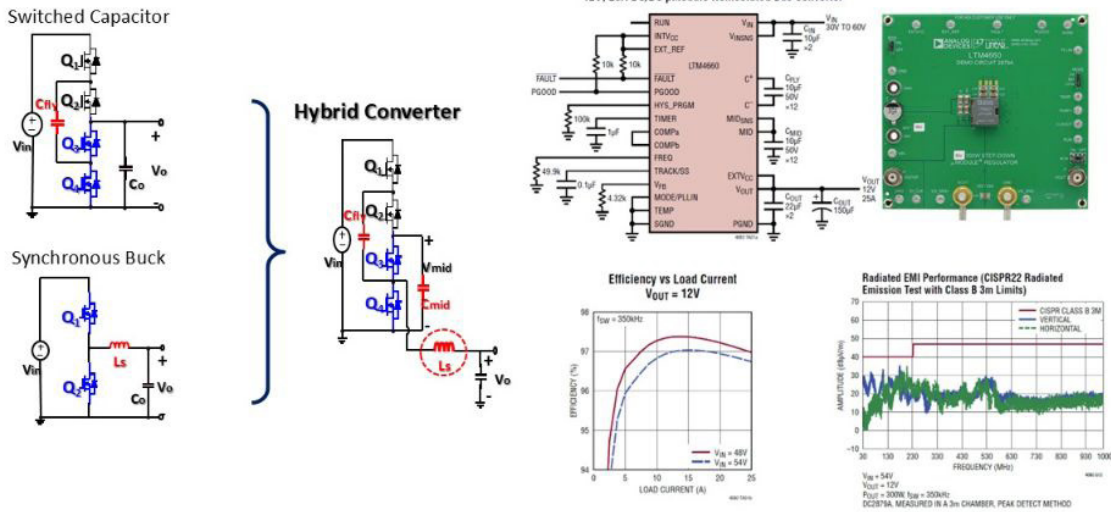
이 intermediate bus 계층은 PMBus와 결합될 때 시스템 차원의 가치가 더 커진다. PMBus는 I²C 기반 전원 관리 통신 표준으로, 최대 1MHz 인터페이스 속도에서 sequencing, telemetry, fault management, 실시간 데이터 수집을 제공한다. 전원 모듈이 PMBus를 내장하면 별도의 ADC, DAC, 시퀀서 IC 없이도 전원 On/Off 순서, 보호 동작, 상태 모니터링을 디지털 명령 기반으로 제어할 수 있다. 특히 서버, 통신, 고성능 컴퓨팅과 같이 여러 전원 레일의 상태를 중앙에서 관리해야 하는 환경에서는 PMBus가 옵션이 아니라 아키텍처의 일부가 된다.

PMBus 기반 PoL μModule 제품군

제품	사양	효율	패키지
LTM4739	12V to 1V / 10A	90%	6.25mm × 6.25mm
LTM4740	12V to 1V / 15A	87%	6.25mm × 6.25mm
LTM4741	12V to 1V / 25A	86.5%	—
LTM4742	Single 40A / Dual 20A	86.5%	—

LTM4739와 LTM4740은 6.25mm × 6.25mm 공통 풋프린트를 사용한다. 이는 48V 입력에서 시작한 전원 설계가 intermediate bus, digital management, PoL regulation까지 하나의 연속된 통합 전락으로 연결되고 있음을 보여준다.

LTM4660 Hybrid Converter



[그림] LTM4660 Hybrid Converter 구조도 — ADI Power Solutions

IV장. uModule vs uSLIC 비교

중·고전류 통합 모듈과 초소형 보조전원 모듈의 역할 분담

uModule과 uSLIC은 모두 통합 전원 솔루션이지만, 설계 대상이 되는 전류 영역과 시스템 역할이 다르다. uModule은 대체로 0.2A~1,000A+ 범위의 중·고전류 영역을 담당하는 완전한 파워스테이지 통합 솔루션이고, uSLIC은 0.1A~2A 범위의 저전류·초소형 전원 영역을 담당한다. uModule이 intermediate bus, 고전류 PoL, 서버/통신/산업 장비의 핵심 전력 경로를 위한 솔루션이라면, uSLIC은 센서 전원, 엔코더 전원, 하우스키핑 전원, 초소형 산업 보조전원과 같이 공간과 열이 더 민감한 auxiliary rail에 적합하다.

uModule / uSLIC 특성 비교

특성	uModule	uSLIC
전류 영역	0.2A ~ 1,000A+	0.1A ~ 2A
주요 통합 요소	MOSFET, 인덕터, 보상망, 보호	임베디드 IC + 적층 인덕터
핵심 가치	파워스테이지 구현 복잡도 축소	초소형화 + LDO 대비 고효율
적용 영역	Intermediate Bus, 고전류 PoL	센서/엔코더/하우스키핑 auxiliary rail

uModule은 파워스테이지 구현 복잡도를 줄이는 데 초점을 둔다. MOSFET, 인덕터, 보상망, 보호 기능을 패키지 내부로 통합함으로써 중·고전류 rail에서 설계자가 조정해야 할 변수를 줄이고, 고속 스위칭과 고전류 루프에 따른 구현 리스크를 낮춘다. 반면 uSLIC은 기능 확장성보다 초소형화와 단순성에 무게를 둔다. uSLIC은 전력 IC를 substrate 내부에 임베디드하고 그 위에 인덕터를 적층하는 구조를 사용하기 때문에 footprint를 극단적으로 줄일 수 있고, 핀을 외곽에 배치해 보드 레이아웃도 단순해진다. 보드 공간이 매우 좁은 장비, 높은 주변 온도 또는 공기 흐름이 없는 환경, 배터리 기반 장비, 긴 케이블이나 불량 전원으로 인해 입력 트랜지언트가 발생하는 환경에서 특히 유리하다.

uSLIC 실증 데이터 — 솔루션 면적 및 전력 밀도

36V IN / 3.3V OUT / 2A 조건 (MAX17662 vs. MAXM17633)

· Monolithic 솔루션: 209.03 mm², 31.57 W/mm²

· uSLIC 솔루션: 142.5 mm², 46.32 W/mm²

→ 총 솔루션 면적 31.83% 감소, 전력 밀도 46.72% 증가

LDO 대체 적용 사례

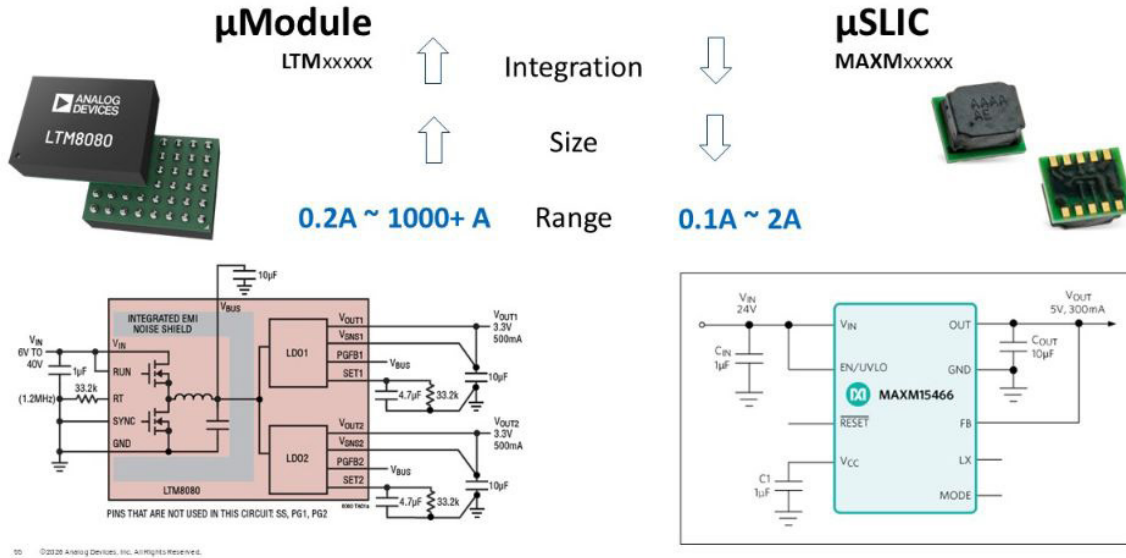
uSLIC의 설득력은 LDO 대체 사례에서 더 직접적으로 드러난다. Optical Proximity Sensor 전원 사례에서는 기존 LDO 대비 uSLIC이 4배 더 효율적이라고 제시되며, 구체적으로는 LDO 21% 효율에 비해 MAXM17532 uSLIC 모듈이 83% 효율을 제공한다. 24V 입력에서 5V 저전류를 만드는 상황에서는 LDO의 손실이 대부분 열로 전환되지만, MAXM17532는 같은 rail을 훨씬 높은 효율로 공급할 수 있어 발열과 손실을 크게 줄인다.

Motor Encoder 전원 사례에서도 유사한 패턴이 확인된다. 이 경우 LDO 54% 효율에 비해 MAXM15462 uSLIC 모듈이 85% 효율을 제공하며, VIN = 24V (19.2V~30V) 조건이 제시된다. 또한 모터 유도성 ringing 때문에 7V DC~36V DC operating range에 추가 guard band가 필요하다는 설명도 포함된다. 즉, 엔코더 전원은 단순히 전류가 작은 전원이 아니라, 입력 변동성과 설치 제약, 발열과 노이즈 민감성이 동시에 존재하는 전원이다. MAXM15462는 이런 조건에서 LDO보다 훨씬 높은 효율과 낮은 열 발생을 제공해, 좁은 공간에서도 안정적인 auxiliary rail 구현을 가능하게 한다.

적용 사례	LDO 효율	uSLIC 효율	제품
Optical Proximity Sensor	21%	83%	MAXM17532
Motor Encoder	54%	85%	MAXM15462

ATCA 하우스키핑 사례에서는 MAXM15462 42V/300mA uSLIC power module이 +3.3V requirement를 매우 작은 공간에서 처리할 수 있음을 보여준다. 이 제품은 Easy to Use, High Efficiency, Flexible Design, Robust Operation, Rugged라는 특성과 함께 제시되며, 주 전원보다 공간 제약이 더 큰 하우스키핑 rail에서 실질적인 장점을 가진다. Harsh Industrial Environment 사례에서는 기존 솔루션 대비 28% smaller, 높은 효율에 따른 낮은 열 출력, 낮은 conducted/radiated EMI가 강조된다. 이는 uSLIC이 단지 초소형이라는 장점을 넘어, 산업·통신 환경의 auxiliary rail까지 겨냥한 견고한 전원 모듈임을 의미한다.

uModule vs uSLIC



[그림] uModule vs uSLIC 비교 — ADI Power Solutions

V장. 열/EMI 성능, 설계 검증 도구 및 결론 고속 스위칭 시대에 패키지가 해결해야 할 문제

고집적 전원 솔루션의 성능은 효율 수치 하나만으로 설명되지 않는다. 실제 시스템에서 더 까다로운 문제는 열과 EMI다. 효율이 높더라도 열이 특정 위치에 집중되면 hotspot과 thermal cycling 문제가 남고, 변환 성능이 우수하더라도 EMI가 높으면 필터, 실드, 레이아웃 재작업, 기구 변경 비용이 크게 늘어난다. 따라서 현대 전원 설계의 차별화 요소는 단지 "몇 % 효율이 높은가"가 아니라, 고속 스위칭이 유발하는 열·노이즈·레이아웃 민감도를 얼마나 패키지 차원에서 해결했는가에 있다. Silent Switcher, package-level EMI shield, switcher+LDO+shield 결합 구조, ultra-thin module은 이 흐름을 대표하는 기술들이다.

열 설계 — LTM4730 패키지 열 경로 최적화

먼저 열 측면에서 LTM4730의 의미는 단순한 고효율 수치에 있지 않다. 이 제품은 48V IN, 12V OUT/20A에서 97% 효율을 제공하는 동시에, 패키지 열 분포를 ICEPAK으로 검증해 내부 열 경로를 설계 단계에서 최적화했다. 시뮬레이션에서는 GaN FETs temperature, substrate temperature, BGA ball temperature, case temperature가 각각 분리되어 확인되며, 어디에서 열이 발생하고 어떻게 확산되는지를 패키지 수준에서 파악할 수 있다. 이 접근의 핵심은 단순히 "작은 모듈도 괜찮다"가 아니라, 크기를 줄였음에도 내부 GaN FET, substrate, BGA, 케이스를 따라 열이 고르게 분산되도록 설계됐다는 점이다. 즉, LTM4730의 패키지는 전기적 통합뿐 아니라 방열 경로까지 함께 최적화된 구조다.

EMI 설계 — LTM8060F 패키지 레벨 차폐

EMI 측면에서는 LTM8060F가 패키지 레벨 차폐의 실증 사례를 보여준다. 이 제품은 EMI 실드가 패키지 내부에 통합된 4채널 출력 µModule이며, 패키지 레벨 실드를 사용함으로써 부품의 높이와 면적을 줄이고 추가 금속 실드의 비용과 무게도 낮출 수 있다. 중요한 것은 차폐가 단순히 기구적 이점에 그치지 않는다는 점이다. Near-field scan 비교에서 LTM8060F는 기존 LTM8060 대비 보드 표면의 국소 전자기장 성분을 뚜렷하게 억제하며, 주변 회로로 퍼져 나가는 noise coupling을 근본적으로 줄인다.

LTM8060F EMI 개선 요약

- Near-field electric field (1MHz~1GHz): 사실상 제거
- Near-field magnetic field (H-field): 약 10dB 감소
- Radiated EMI (100MHz~500MHz 대역): 현저히 낮아짐
- 스코프 프로빙 스위칭 노이즈: 관찰 불가 수준으로 저감

저노이즈 아날로그 전원 — LTM8080 switcher+LDO 결합 구조

저노이즈 아날로그 전원 측면에서는 LTM8080이 switcher와 LDO를 분리된 부품이 아니라 하나의 구조로 결합한 사례다. 이 제품은 dual-500mA LDO와 switcher, 그리고 shield를 패키지 내부에 통합하며, Maxwell FEA 결과에서는 magnetic shield가 switcher에서 LDO로 유입되는 자기장 노이즈를 크게 줄이는 것으로 제시된다. 이 구조의 핵심은 높은 입력전압을 LDO에

직접 걸어 발열을 감수하는 대신, 먼저 switcher로 전압을 낮추고 LDO가 최종 noise cleanup을 수행하도록 역할을 나누는 데 있다. 결과적으로 저노이즈와 저발열을 동시에 달성할 수 있으며, mixed-signal 보드의 아날로그 rail 구현에 유리하다.

패키징의 진화 — Ultra-Thin uModule

패키징의 진화는 초박형 모듈에서도 이어진다. ultra-thin uModule은 실리콘 다이를 substrate 내부에 embed하고 그 위에 인덕터를 적층하는 방식으로, Z-height가 극도로 제한된 보드에서도 전원 모듈을 현실적으로 배치할 수 있게 한다. 이는 uSLIC에서 보여준 공간 효율적 집적 개념이 보다 높은 전류 영역으로 확장되고 있음을 의미한다. 전력 밀도 경쟁이 단순한 평면 면적만이 아니라 Z-height까지 포함한 3차원 실장 경쟁으로 이동하고 있다는 점에서, 이 패키징 전략은 구조적으로 중요하다.

시스템 차원의 검증 도구: LTpowerCAD와 LTspice

실무 적용 관점에서 중요한 점은 이러한 기술이 단지 완성형 모듈 제공에 그치지 않는다는 것이다. 설계자는 LTpowerCAD를 통해 출력 전압, 스위칭 주파수, 입력-출력 커패시터 조건 등을 넣어 효율, 위상 여유, 인덕터 조건, 열 여유를 빠르게 검토할 수 있다. 특히 intermediate bus나 PoL 설계에서는 회로를 처음부터 손으로 계산하는 대신, LTpowerCAD를 통해 빠르게 working point를 정의하고 설계 타당성을 검증하는 것이 현실적이다.

이어서 LTspice를 활용하면 시스템 차원의 트랜지언트, start-up, load step, loop response를 보다 세부적으로 확인할 수 있다. 48V 시스템의 필터링과 EMI 대응을 위해서는 AN-139, AN-136과 같은 애플리케이션 노트도 함께 검토하는 것이 바람직하다. 즉, ADI의 전원 솔루션은 부품만 제공하는 것이 아니라, 설계자가 바로 검증과 도입을 시작할 수 있는 톨 체인까지 함께 제공한다는 점에서 실무적 가치가 크다.

결론

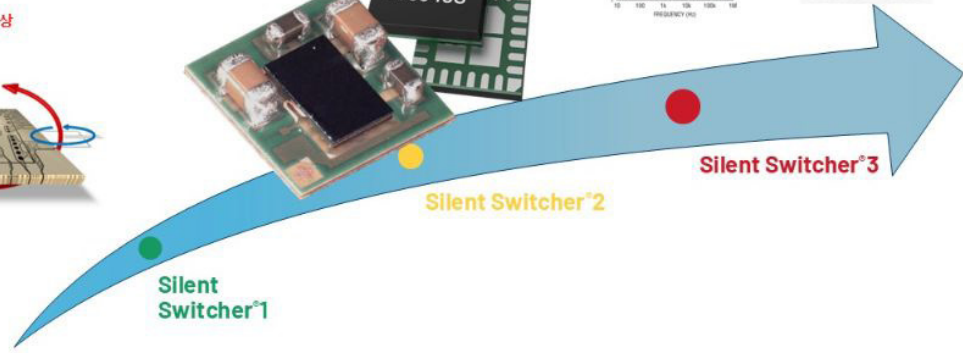
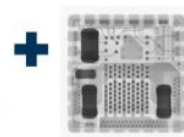
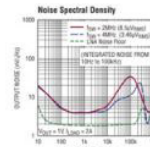
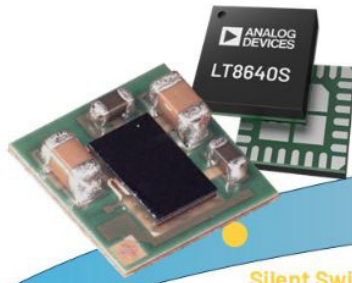
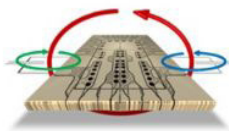
ADI의 uModule과 uSLIC은 서로 다른 전류 영역에서 서로 다른 문제를 해결하도록 설계된 통합 전원 아키텍처다. uModule은 intermediate bus와 고전류 PoL에서 파워스테이지 구현 복잡도를 줄이고, uSLIC은 저전류 auxiliary rail에서 LDO 기반 구조의 열 비효율과 공간 제약을 개선한다. 여기에 GaN 기반 intermediate bus, 하이브리드 컨버터, PMBus 기반 디지털 관리, Silent Switcher, package-level shield, 초박형 패키징, LTpowerCAD-LTspice 기반 검증 흐름이 결합되면서, ADI의 전원 전략은 부품 포트폴리오를 넘어 시스템 전원 설계의 리스크를 줄이는 방향으로 확장된다.

핵심 결론:

이 기술의 핵심 가치는 '전원을 쉽게 만든다'는 표현보다, '전원 설계의 불확실성을 구조적으로 줄인다'는 표현에 더 가깝다.

Silent Switcher Technology

- SS1 Ultralow EMI 방출 → 노이즈 위험성 감소
높은 스위칭 주파수에서도 높은 효율
- SS2 Silent Switcher 구조에 필요한 바이패스 커패시터 내장
PCB 레이아웃 민감도 최소화
- SS3 Ultralow LF 노이즈 (0.1Hz to 100kHz)
초고속 과도 응답
전체 시스템 성능 향상



22 ©2020 Analog Devices, Inc. All Rights Reserved.

[그림] Silent Switcher Technology 진화 도식 — ADI Power Solutions

부록. 현장 엔지니어 Q&A

Q1. 48V 시스템에서 왜 54V까지 고려해야 하는가?

48V는 nominal bus voltage일 뿐, 실제 시스템에서는 전원 공급기 특성, 케이블 길이, transient, load condition에 따라 더 높은 전압 구간까지 고려해야 한다. 따라서 intermediate bus converter는 48V nominal만 지원하는 것으로는 충분하지 않고, 현실적인 여유 범위를 포함한 입력 동작 범위를 가져야 한다. 48~54V BUS를 기준으로 한 시스템 파워트리는 이러한 실사용 조건을 반영한 것이다.

Q2. GaN을 적용하면 항상 더 좋은 설계가 되는가?

그렇지 않다. GaN은 더 높은 스위칭 주파수를 통해 자기소자와 패시브를 줄이고 전력 밀도를 높일 수 있지만, 동시에 hot loop ESL, gate ringing, dead time tuning, substrate loss, thermal stress에 대한 설계 민감도를 높인다. 따라서 discrete GaN은 성능 향상과 함께 구현 난이도도 올린다. GaN μ Module의 가치는 GaN의 장점을 유지하면서 이러한 구현 부담을 패키지 내부에서 줄여준다는 데 있다.

Q3. uModule과 uSLIC은 어떤 기준으로 선택해야 하는가?

기준은 전류와 시스템 역할이다. uModule은 intermediate bus, 고전류 PoL, 핵심 연산 블록 전원 등 중-고전류 경로에 적합하다. uSLIC은 센서, 엔코더, housekeeping, 산업용 보조전원처럼 수백 mA~2A 수준의 저전류 auxiliary rail에 적합하다. 둘은 대체 관계가 아니라, 동일한 시스템 안에서 서로 다른 레벨의 전원을 맡는 계층적 구조로 쓰는 것이 일반적이다.

Q4. uSLIC이 LDO보다 좋은 이유는 정확히 무엇인가?

핵심은 발열과 면적이다. LDO는 입력-출력 전압차가 큰 저전류 rail에서 구조적으로 효율이 낮고, 그 손실이 그대로 열로 전환된다. 반면 uSLIC은 switching module 구조를 사용해 같은 rail을 훨씬 높은 효율로 공급할 수 있다. 대표적으로 Optical Proximity Sensor 사례에서는 LDO 21% 대비 MAXM17532 83%, Motor Encoder 사례에서는 LDO 54% 대비 MAXM15462 85%가 제시된다. 따라서 uSLIC의 장점은 단순 소형화가 아니라, 좁은 공간에서 low-current rail의 열 문제를 실질적으로 줄여준다는 데 있다.

Q5. EMI가 중요한 시스템에서 패키지 레벨 차폐는 실제로 의미가 큰가?

의미가 크다. LTM8060F 사례에서 패키지 레벨 차폐는 board-level shield 대비 크기, 높이, 무게, 제조 공정 측면에서 유리하며, 동시에 near-field electric field를 사실상 제거하고, magnetic field를 크게 줄이며, 100~500MHz 대역의 radiated EMI를 현저히 낮춘다. mixed-signal, RF 인접부, 센서 인터페이스가 있는 보드에서는 이 차이가 단순 규격 대응을 넘어 시스템 안정성과 성능 일관성에 직접 영향을 준다.

Engage with the ADI technology experts in our online support community.
Ask your tough design questions, browse FAQs, or join a conversation.

ez.analog.com

 **ADI EngineerZone™**



analog.com

For regional headquarters, sales, and distributors or to contact customer service and technical support, visit analog.com/contact.

©2025 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.