

特性

SPI接口具备错误检测功能

包括CRC、无效读取/写入地址和SCLK计数错误检测
支持突发模式和菊花链模式

兼容业界标准SPI模式0和SPI模式3接口

保证先开后合式开关动作，允许开关外部接线以实现多路复用器配置

导通电阻(25°C): $1\ \Omega$ (典型值)

导通电阻平坦度(25°C): $0.23\ \Omega$ (典型值)

模拟信号范围: V_{SS} 至 V_{DD}

额定电源电压: $\pm 5\ V$ 、 $12\ V$ 、 $5\ V$ 和 $3.3\ V$
 $\pm 3.3\ V$ 至 $\pm 8\ V$ 双电源供电

$3.3\ V$ 至 $16\ V$ 单电源供电

$1.8\ V$ 逻辑兼容性, $2.7\ V \leq V_L \leq 3.3\ V$

$4\ mm \times 4\ mm$ 、24引脚LFCSP封装

应用

通信系统

医疗系统

音频和视频信号路由

自动测试设备

数据采集系统

电池供电系统

采样保持系统

继电器替代方案

概述

ADGS1612 内置四个独立的单刀单掷(SPST)开关。一个串行外设接口(SPI)控制这些开关。该 SPI 接口具有强大的错误检测功能，包括循环冗余校验(CRC)错误检测、无效读取/写入地址检测和串行时钟(SCLK)计数错误检测。

可通过菊花链将多个 ADGS1612 器件连接在一起。菊花链支持以极少的数字走线实现多个器件的配置。ADGS1612 还可在突发模式下工作，从而减少 SPI 命令之间的时间。

接通时，各开关在两个方向的导电性能相同，输入信号范围可扩展至电源电压范围。在断开条件下，高至电源电压的信号电平被阻止。

这些开关具有超低导通电阻(R_{ON})特性，对于低 R_{ON} 、低失真性能至关重要的数据采集和增益开关应用堪称理想解决方案。

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

功能框图

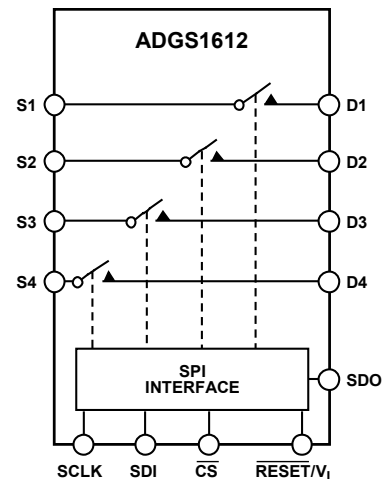


图1.

R_{ON} 曲线在整个模拟输入范围都非常平坦，可确保切换音频信号时拥有出色的线性度和低失真性能。ADGS1612 为先开后合式开关，可以构造为多路复用器功能应用。请注意，在整篇数据手册中，多功能引脚（如 \overline{RESET}/V_L ）由整个引脚名称或引脚的单个功能表示；例如 V_L 即表示仅与此功能相关。

产品特色

1. SPI接口无需并行转换和逻辑连线，而且还可减少通用输入输出(GPIO)通道数。
2. 使用多个器件时，菊花链模式可去除额外的逻辑连线。
3. CRC、无效读取/写入地址和SCLK计数错误检测确保数字接口稳定可靠。
4. CRC错误检测能力使ADGS1612可用于安全关键型应用。
5. 保证先开后合式开关动作使ADGS1612适合带外部接线的多路复用器配置。
6. 极低失真。

目录

特性.....	1	寻址模式.....	22
应用.....	1	错误检测功能.....	22
功能框图.....	1	错误标志寄存器清零.....	23
概述.....	1	突发模式.....	23
产品特点.....	1	软件复位.....	23
修订历史.....	2	菊花链模式.....	23
技术规格.....	3	上电复位.....	24
±5 V双电源.....	3	应用信息.....	25
12 V单电源.....	5	先开后合式开关.....	25
5 V单电源.....	7	数字输入缓冲器.....	25
3.3 V单电源.....	9	供电轨.....	25
每通道连续电流, Sx或Dx.....	11	寄存器汇总.....	26
时序特性.....	11	寄存器详解.....	27
绝对最大额定值.....	13	开关数据寄存器.....	27
热阻.....	13	错误配置寄存器.....	27
ESD警告.....	13	错误标志寄存器.....	28
引脚配置和功能描述.....	14	突发使能寄存器.....	28
典型性能参数.....	15	软件复位寄存器.....	28
测试电路.....	19	外形尺寸.....	29
术语.....	21	订购指南.....	29
工作原理.....	22		

修订历史

2018年1月—修订版0: 初始版

技术规格

±5 V双电源

除非另有说明，正电源(V_{DD}) = 5 V ± 10%，负电源(V_{SS}) = -5 V ± 10%，数字电源(V_L) = 2.7 V 至 5.5 V，GND = 0 V。

表1.

参数	25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			V_{DD} 至 V_{SS}	V	
导通电阻, R_{ON}	1			Ω (典型值)	$V_S = \pm 4.5$ V, $I_S = -10$ mA; 参见图 29
	1.2	1.4	1.6	Ω (最大值)	$V_{DD} = +4.5$ V, $V_{SS} = -4.5$ V
通道间导通电阻匹配, ΔR_{ON}	0.04			Ω (典型值)	$V_S = \pm 4.5$ V, $I_S = -10$ mA
	0.08	0.09	0.1	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	0.23			Ω (典型值)	$V_S = \pm 4.5$ V, $I_S = -10$ mA
	0.28	0.32	0.37	Ω (最大值)	
漏电流					$V_{DD} = +5.5$ V, $V_{SS} = -5.5$ V
源极关断漏电流, I_S (Off)	±0.1			nA (典型值)	$V_S = \pm 4.5$ V, $V_D = \mp 4.5$ V; 参见图 32
	±0.3	±1.0	±6.0	nA (最大值)	
漏极关断漏电流, I_D (Off)	±0.1			nA (典型值)	$V_S = \pm 4.5$ V, $V_D = \mp 4.5$ V; 参见图 32
	±0.3	±1.0	±6.0	nA (最大值)	
通道导通漏电流, I_D (On), I_S (On)	±0.2			nA (典型值)	$V_S = V_D = \pm 4.5$ V; 参见图 28
	±0.4	±1.5	±10.0	nA (最大值)	
数字输出					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5$ mA
			0.2	V (最大值)	$I_{SINK} = 1$ mA
输出电流, 低(I_{OL})或高(I_{OH})	0.001		±0.1	μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
				μA (最大值)	
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	3.3 V < $V_L \leq 5.5$ V
			1.35	V (最小值)	2.7 V ≤ $V_L \leq 3.3$ V
低电平, V_{INL}			0.8	V (最大值)	3.3 V < $V_L \leq 5.5$ V
			0.8	V (最大值)	2.7 V ≤ $V_L \leq 3.3$ V
输入电流, 低(I_{INL})或高(I_{INH})	0.001		±0.1	μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
				μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
导通时间, t_{ON}	385			ns (典型值)	$R_L = 300$ Ω, $C_L = 35$ pF
	480	485	485	ns (最大值)	$V_S = 2.5$ V; 参见图 36
断开时间, t_{OFF}	250			ns (典型值)	$R_L = 300$ Ω, $C_L = 35$ pF
	305	335	360	ns (最大值)	$V_S = 2.5$ V; 参见图 36
先开后合时间延迟, t_D	175			ns (典型值)	$R_L = 300$ Ω, $C_L = 35$ pF
			115	ns (最小值)	$V_{S1} = V_{S2} = 2.5$ V, 参见图 35
电荷注入, Q_{INJ}	120			pC (典型值)	$V_S = 0$ V, $R_S = 0$ Ω, $C_L = 1$ nF; 参见图 37
关断隔离	-65			dB (典型值)	$R_L = 50$ Ω, $C_L = 5$ pF, $f = 100$ kHz; 参见图 31
通道间串扰	-93			dB (典型值)	$R_L = 50$ Ω, $C_L = 5$ pF, $f = 1$ MHz; 参见图 30

参数	25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
总谐波失真加噪声(THD + N)	0.007			% (典型值)	$R_L = 110 \Omega$, $5V$ p-p, $f = 20$ Hz 至 20 kHz; 参见图 33
-3 dB 带宽	34			MHz (典型值)	$R_L = 50 \Omega$, $C_L = 5$ pF; 参见图 34
插入损耗	-0.08			dB (典型值)	$R_L = 50 \Omega$, $C_L = 5$ pF, $f = 1$ MHz; 参见图 34
开关断开时的源极电容, C_S (Off)	63			pF (典型值)	$V_S = 0V$, $f = 1$ MHz
开关断开时的漏极电容, C_D (Off)	63			pF (典型值)	$V_S = 0V$, $f = 1$ MHz
开关导通电容, C_D (On), C_S (On)	154			pF (典型值)	$V_S = 0V$, $f = 1$ MHz
电源要求					$V_{DD} = +5.5V$, $V_{SS} = -5.5V$
正电源电流, I_{DD}	0.01		1	μA (典型值)	所有开关断开
	0.01		1	μA (最大值)	
	130		220	μA (典型值)	所有开关闭合, $V_L = 5.5V$
				μA (最大值)	所有开关闭合, $V_L = 2.7V$
数字电源电流, I_L					
空闲状态	6.3		8.0	μA (典型值)	数字输入 = $0V$ 或 V_L
				μA (最大值)	
空闲状态, SCLK = 1 MHz	14			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0V$ 或 V_L , $V_L = 5V$
	7			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0V$ 或 V_L , $V_L = 3V$
SCLK = 50 MHz	390			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0V$ 或 V_L , $V_L = 5V$
	210			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0V$ 或 V_L , $V_L = 3V$
空闲状态, SDI = 1 MHz	15			μA (典型值)	\overline{CS} 且 $SCLK = 0V$ 或 V_L , $V_L = 5V$
	7.5			μA (典型值)	\overline{CS} 且 $SCLK = 0V$ 或 V_L , $V_L = 3V$
SDI = 25 MHz	230			μA (典型值)	\overline{CS} 且 $SCLK = 0V$ 或 V_L , $V_L = 5V$
	120			μA (典型值)	\overline{CS} 且 $SCLK = 0V$ 或 V_L , $V_L = 3V$
工作状态 (50 MHz 时)	1.8		2.1	mA (典型值)	数字输入在 $0V$ 和 V_L 之间切换, $V_L = 5.5V$
	0.7		1.0	mA (最大值)	数字输入在 $0V$ 和 V_L 之间切换, $V_L = 2.7V$
负电源电流, I_{SS}	0.01		1	μA (典型值)	数字输入 = $0V$ 或 V_L
			± 3.3	V (最小值)	$GND = 0V$
V_{DD}/V_{SS}			± 8	V (最大值)	$GND = 0V$

12 V单电源

除非另有说明, $V_{DD} = 12\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $V_L = 2.7\text{ V}$ 至 5.5 V , $GND = 0\text{ V}$ 。

表2.

参数	25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0V 至 V_{DD}	V	
导通电阻, R_{ON}	0.95			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$; 参见图 29
	1.1	1.25	1.45	Ω (最大值)	$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$
通道间导通电阻匹配, ΔR_{ON}	0.03			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$
	0.06	0.07	0.08	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	0.2			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$
	0.23	0.27	0.32	Ω (最大值)	
漏电流					$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$
源极关断漏电流, $I_S(\text{Off})$	± 0.1			nA (典型值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$; 参见图 32
	± 0.3	± 1.0	± 6.0	nA (最大值)	
漏极关断漏电流, $I_D(\text{Off})$	± 0.1			nA (典型值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$; 参见图 32
	± 0.3	± 1.0	± 6.0	nA (最大值)	
通道导通漏电流, $I_D(\text{On})$, $I_S(\text{On})$	± 0.2			nA (典型值)	$V_S = V_D = 1\text{ V}/10\text{ V}$; 参见图 28
	± 0.4	± 1.5	± 10.0	nA (最大值)	
数字输出					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
			0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
输出电流, 低(I_{OL})或高(I_{OH})	0.001			μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			1.35	V (最小值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
低电平, V_{INL}			0.8	V (最大值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			0.8	V (最大值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
输入电流, 低(I_{INL})或高(I_{INH})	0.001			μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
导通时间, t_{ON}	365			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	460	470	470	ns (最大值)	$V_S = 8\text{ V}$; 参见图 36
断开时间, t_{OFF}	190			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	235	260	280	ns (最大值)	$V_S = 8\text{ V}$; 参见图 36
先开后合时间延迟, t_D	200			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			140	ns (最小值)	$V_{S1} = V_{S2} = 8\text{ V}$, 参见图 35
电荷注入, Q_{INJ}	140			pC (典型值)	$V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图 37
关断隔离	-65			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; 参见图 31
通道间串扰	-93			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 30

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
总谐波失真加噪声(THD + N)	0.012			% (典型值)	$R_L = 110 \Omega$, 5V p-p, $f = 20 \text{ Hz}$ 至 20 kHz; 参见图 33
-3 dB 带宽	34			MHz (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$; 参见图 34
插入损耗	-0.07			MHz (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; 参见图 34
开关断开时的源极电容, C_S (Off)	60			dB (典型值)	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
开关断开时的漏极电容, C_D (Off)	60			pF (典型值)	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
开关导通电容, C_D (On), C_S (On)	154			pF (典型值)	$V_S = 6 \text{ V}$, $f = 1 \text{ MHz}$
电源要求					$V_{DD} = 12 \text{ V}$
正电源电流, I_{DD}	0.01			μA (典型值)	所有开关断开
			1	μA (最大值)	
	320			μA (典型值)	所有开关闭合, $V_L = 5.5 \text{ V}$
			480	μA (最大值)	
	320			μA (典型值)	所有开关闭合, $V_L = 2.7 \text{ V}$
			480	μA (最大值)	
数字电源电流, I_L					
空闲状态	6.3			μA (典型值)	数字输入 = 0V 或 V_L
			8.0	μA (最大值)	
空闲状态, SCLK = 1 MHz	14			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	7			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	210			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
空闲状态, SDI = 1 MHz	15			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	7.5			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
SDI = 25 MHz	230			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	120			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
工作状态 (50 MHz 时)	1.8			mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 5.5 \text{ V}$
			2.1	mA (最大值)	
	0.7			mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 2.7 \text{ V}$
			1.0	mA (最大值)	
V_{DD}			3.3	V (最小值)	$\text{GND} = 0 \text{ V}$, $V_{SS} = 0 \text{ V}$
			16	V (最大值)	$\text{GND} = 0 \text{ V}$, $V_{SS} = 0 \text{ V}$

5 V单电源

除非另有说明, $V_{DD} = 5\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $V_L = 2.7\text{ V}$ 至 5.5 V , $GND = 0\text{ V}$ 。

表3.

参数	25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0V 至 V_{DD}	V	
导通电阻, R_{ON}	1.7			Ω (典型值)	$V_S = 0\text{ V}$ 至 4.5 V , $I_S = -10\text{ mA}$; 参见图 29
通道间导通电阻匹配, ΔR_{ON}	2.15 0.05	2.4	2.7	Ω (最大值) Ω (典型值)	$V_{DD} = 4.5\text{ V}$, $V_{SS} = 0\text{ V}$ $V_S = 0\text{ V}$ 至 4.5 V , $I_S = -10\text{ mA}$
导通电阻平坦度, $R_{FLAT(ON)}$	0.09 0.4 0.53	0.12	0.15 0.6	Ω (最大值) Ω (典型值) Ω (最大值)	$V_S = 0\text{ V}$ 至 4.5 V , $I_S = -10\text{ mA}$
漏电流					$V_{DD} = 5.5\text{ V}$, $V_{SS} = 0\text{ V}$
源极关断漏电流, $I_S(\text{Off})$	± 0.1			nA (典型值)	$V_S = 1\text{ V}$ 或 4.5 V , $V_O = 4.5\text{ V}/1\text{ V}$; 参见图 32
漏极关断漏电流, $I_D(\text{Off})$	± 0.3 ± 0.1	± 1.0	± 6.0	nA (最大值) nA (典型值)	$V_S = 1\text{ V}/4.5\text{ V}$, $V_O = 4.5\text{ V}/1\text{ V}$; 参见图 32
通道导通漏电流, $I_D(\text{On})$, $I_S(\text{On})$	± 0.3 ± 0.2 ± 0.4	± 1.0	± 6.0 ± 10.0	nA (最大值) nA (典型值) nA (最大值)	$V_S = V_O = 1\text{ V}/4.5\text{ V}$; 参见图 28
数字输出					
输出电压					
低电平, V_{OL}			0.4 0.2	V (最大值) V (最大值)	$I_{SINK} = 5\text{ mA}$ $I_{SINK} = 1\text{ mA}$
输出电流, 低(I_{OL})或高(I_{OH})	0.001		± 0.1	μA (典型值) μA (最大值)	$V_{OUT} = V_{GND}$ 或 V_L
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			2 1.35	V (最小值) V (最小值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$ $2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
低电平, V_{INL}			0.8 0.8	V (最大值) V (最大值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$ $2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
输入电流, 低(I_{INL})或高(I_{INH})	0.001		± 0.1	μA (典型值) μA (最大值)	$V_{IN} = V_{GND}$ 或 V_L
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
导通时间, t_{ON}	405 510	515	525	ns (典型值) ns (最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 2.5\text{ V}$; 参见图 36
断开时间, t_{OFF}	290 365	410	455	ns (典型值) ns (最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 2.5\text{ V}$; 参见图 36
先开后合时间延迟, t_D	165		95	ns (典型值) ns (最小值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_{S1} = V_{S2} = 2.5\text{ V}$; 参见图 35
电荷注入, Q_{INJ}	72			pC (典型值)	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图 37
关断隔离	-65			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; 参见图 31
通道间串扰	-93			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 30

参数	25°C	-40°C 至+85°C	-40°C 至+125°C	单位	测试条件/注释
总谐波失真加噪声(THD + N)	0.093			% (典型值)	$R_L = 110 \Omega$, $f = 20 \text{ Hz}$ 至 20 kHz , $V_S = 3.5 \text{ V p-p}$; 参见图 33
-3 dB 带宽	38			MHz (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$; 参见图 34
插入损耗	-0.15			dB (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; 参见图 34
开关断开时的源极电容, C_S (Off)	72			pF (典型值)	$V_S = 2.5 \text{ V}$, $f = 1 \text{ MHz}$
开关断开时的漏极电容, C_D (Off)	72			pF (典型值)	$V_S = 2.5 \text{ V}$, $f = 1 \text{ MHz}$
开关导通电容, C_D (On), C_S (On)	160			pF (典型值)	$V_S = 2.5 \text{ V}$, $f = 1 \text{ MHz}$
电源要求					$V_{DD} = 5.5 \text{ V}$
正电源电流, I_{DD}	0.01		1	μA (典型值)	所有开关断开
	0.01		1	μA (最大值)	
	130		220	μA (典型值)	所有开关闭合, $V_L = 5.5 \text{ V}$
				μA (最大值)	
数字电源电流, I_L				μA (典型值)	所有开关闭合, $V_L = 2.7 \text{ V}$
空闲状态	6.3		8.0	μA (典型值)	数字输入 = 0 V 或 V_L
				μA (最大值)	
空闲状态, SCLK = 1 MHz	14			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	7			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	210			μA (典型值)	$\overline{CS} = V_L$ 且 $SDI = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
空闲状态, SDI = 1 MHz	15			μA (典型值)	\overline{CS} 且 $SCLK = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	7.5			μA (典型值)	\overline{CS} 且 $SCLK = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
SDI = 25 MHz	230			μA (典型值)	\overline{CS} 且 $SCLK = 0 \text{ V}$ 或 V_L , $V_L = 5 \text{ V}$
	120			μA (典型值)	\overline{CS} 且 $SCLK = 0 \text{ V}$ 或 V_L , $V_L = 3 \text{ V}$
工作状态 (50 MHz 时)	1.8		2.1	mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 5.5 \text{ V}$
				mA (最大值)	
	0.7			mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 2.7 \text{ V}$
			1.0	mA (最大值)	
V_{DD}			3.3	V (最小值)	$GND = 0 \text{ V}$, $V_{SS} = 0 \text{ V}$
			16	V (最大值)	$GND = 0 \text{ V}$, $V_{SS} = 0 \text{ V}$

3.3 V单电源

除非另有说明, $V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$, $V_L = 2.7\text{ V}$ 至 3.3 V , $GND = 0\text{ V}$ 。

表4.

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0V至 V_{DD}	V	
导通电阻, R_{ON}	3.2	3.4	3.6	Ω (典型值)	$V_S = 0\text{ V}$ 至 V_{DD} , $I_S = -10\text{ mA}$, $V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$; 参见图 29
通道间导通电阻匹配, ΔR_{ON}	0.06	0.07	0.08	Ω (典型值)	$V_S = 0\text{ V}$ 至 V_{DD} , $I_S = -10\text{ mA}$
导通电阻平坦度, $R_{FLAT(ON)}$	1.2	1.3	1.4	Ω (典型值)	$V_S = 0\text{ V}$ 至 V_{DD} , $I_S = -10\text{ mA}$
漏电流					$V_{DD} = 3.3\text{ V}$, $V_{SS} = 0\text{ V}$
源极关断漏电流, I_S (Off)	± 0.1			nA (典型值)	$V_S = 0.6\text{ V}/3\text{ V}$, $V_D = 3\text{ V}/0.6\text{ V}$; 参见图 32
	± 0.3	± 1.0	± 6.0	nA (最大值)	
漏极关断漏电流, I_D (Off)	± 0.1			nA (典型值)	$V_S = 0.6\text{ V}/3\text{ V}$, $V_D = 3\text{ V}/0.6\text{ V}$; 参见图 32
	± 0.3	± 1.0	± 6.0	nA (最大值)	
通道导通漏电流, I_D (On), I_S (On)	± 0.2			V (最大值)	$V_S = V_D = 0.6\text{ V}/3\text{ V}$; 参见图 28
	± 0.4	± 1.5	± 10.0		
数字输出					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
			0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
输出电流, 低(I_{OL})或高(I_{OH})	0.001			μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输出电容, C_{OUT}	4			pF (典型值)	
数字输入					
输入电压					
高电平, V_{INH}			1.35	V (最小值)	
低电平, V_{INL}			0.8	V (最大值)	
输入电流, 低(I_{INL})或高(I_{INH})	0.001			μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性					
导通时间, t_{ON}	545			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	720	730	735	ns (最大值)	$V_S = 1.5\text{ V}$; 参见图 36
断开时间, t_{OFF}	470			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	630	695	760	ns (最大值)	$V_S = 1.5\text{ V}$; 参见图 36
先开后合时间延迟, t_D	155			ns (典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			50	ns (最小值)	$V_{S1} = V_{S2} = 1.5\text{ V}$, 参见图 35
电荷注入, Q_{INJ}	50			pC (典型值)	$V_S = 1.5\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图 37
关断隔离	-65			dB (典型值)	$C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; 参见图 31
通道间串扰	-93			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 30
总谐波失真加噪声(THD + N)	0.18			% (典型值)	$R_L = 110\ \Omega$, $f = 20\text{ Hz}$ 至 20 kHz , $V_S = 2\text{ V p-p}$; 参见图 33
-3 dB 带宽	50			MHz (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; 参见图 34
插入损耗	-0.27			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图 34
开关断开时的源极电容, C_S (Off)	76			pF (典型值)	$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
开关断开时的漏极电容, C_D (Off)	76			pF (典型值)	$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$
开关导通电容, C_D (On), C_S (On)	160			pF (典型值)	$V_S = 1.5\text{ V}$, $f = 1\text{ MHz}$

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
电源要求					$V_{DD} = 3.3\text{ V}$
正电源电流, I_{DD}	0.01		1	μA (典型值)	所有开关断开
	0.01		1	μA (最大值)	
数字电源电流, I_L				μA (典型值)	所有开关闭合, $V_L = 3.3\text{ V}$
空闲状态	3.2			μA (最大值)	
数字电源电流, I_L			4.8	μA (典型值)	数字输入 = 0V 或 V_L
空闲状态	7			μA (最大值)	
空闲状态, SCLK = 1 MHz	210			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
空闲状态, SCLK = 50 MHz	7.5			μA (典型值)	$\overline{\text{CS}} = V_L$ 且 $\text{SDI} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
空闲状态, SDI = 1 MHz	120			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
空闲状态, SDI = 25 MHz	0.7			μA (典型值)	$\overline{\text{CS}}$ 且 $\text{SCLK} = 0\text{ V}$ 或 V_L , $V_L = 3\text{ V}$
工作状态 (50 MHz 时)				mA (典型值)	数字输入在 0 V 和 V_L 之间切换, $V_L = 2.7\text{ V}$
			1.0	mA (最大值)	
V_{DD}			3.3	V (最小值)	$\text{GND} = 0\text{ V}$, $V_{SS} = 0\text{ V}$
			16	V (最大值)	$\text{GND} = 0\text{ V}$, $V_{SS} = 0\text{ V}$

每通道连续电流, Sx或Dx

表5. 四个通道开启

参数	25°C	85°C	125°C	单位
连续电流, Sx 或 Dx				
$V_{DD} = +5V, V_{SS} = -5V (\theta_{JA} = 60^\circ C/W)$	315	194	106	mA (最大值)
$V_{DD} = 12V, V_{SS} = 0V (\theta_{JA} = 60^\circ C/W)$	330	200	108	mA (最大值)
$V_{DD} = 5V, V_{SS} = 0V (\theta_{JA} = 60^\circ C/W)$	249	161	96	mA (最大值)
$V_{DD} = 3.3V, V_{SS} = 0V (\theta_{JA} = 60^\circ C/W)$	203	137	87	mA (最大值)

表6. 一个通道开启

参数	25°C	85°C	125°C	单位
连续电流, Sx 或 Dx				
$V_{DD} = +5V, V_{SS} = -5V (\theta_{JA} = 60^\circ C/W)$	566	292	126	mA (最大值)
$V_{DD} = 12V, V_{SS} = 0V (\theta_{JA} = 60^\circ C/W)$	591	301	127	mA (最大值)
$V_{DD} = 5V, V_{SS} = 0V (\theta_{JA} = 60^\circ C/W)$	450	251	120	mA (最大值)
$V_{DD} = 3.3V, V_{SS} = 0V (\theta_{JA} = 60^\circ C/W)$	366	218	113	mA (最大值)

时序特性

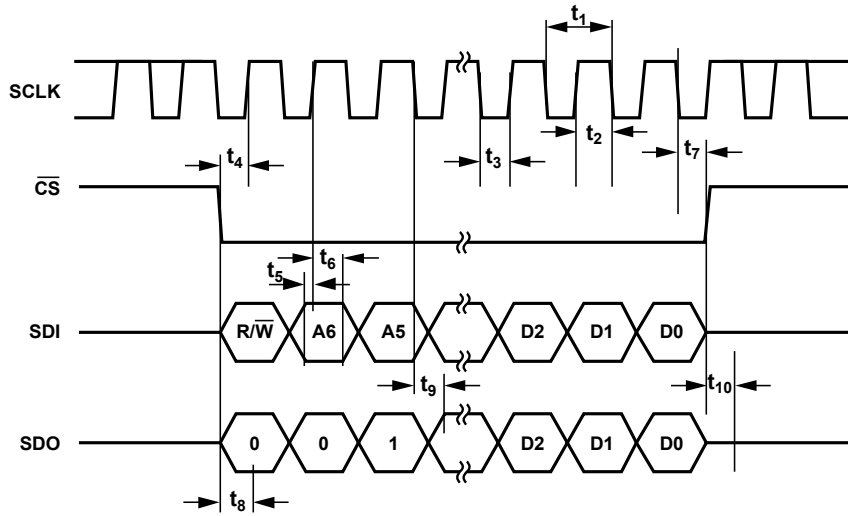
$V_L = 2.7V$ 至 $5.5V$; $GND = 0V$; 所有规格均相对于 T_{MIN} 至 T_{MAX} , 除非另有说明。

表 7.

参数	T_{MIN} 、 T_{MAX} 时的限值	单位	描述
t_1	20	ns (最小值)	SCLK 周期
t_2	8	ns (最小值)	SCLK 高电平脉宽
t_3	8	ns (最小值)	SCLK 低电平脉宽
t_4	10	ns (最小值)	\overline{CS} 下降沿到SCLK上升沿
t_5	6	ns (最小值)	数据建立时间
t_6	8	ns (最小值)	数据保持时间
t_7	10	ns (最小值)	SCLK有效沿到 \overline{CS} 上升沿
t_8	20	ns (最大值)	\overline{CS} 下降沿到SDO数据可用
t_9^1	20	ns (最大值)	SCLK 下降沿到 SDO 数据可用
t_{10}	20	ns (最大值)	\overline{CS} 上升沿到SDO返回高阻抗状态
t_{11}	20	ns (最小值)	SPI命令间的 \overline{CS} 高电平时间
t_{12}	8	ns (最小值)	\overline{CS} 下降沿到SCLK变稳定
t_{13}	8	ns (最小值)	\overline{CS} 上升沿到SCLK变稳定

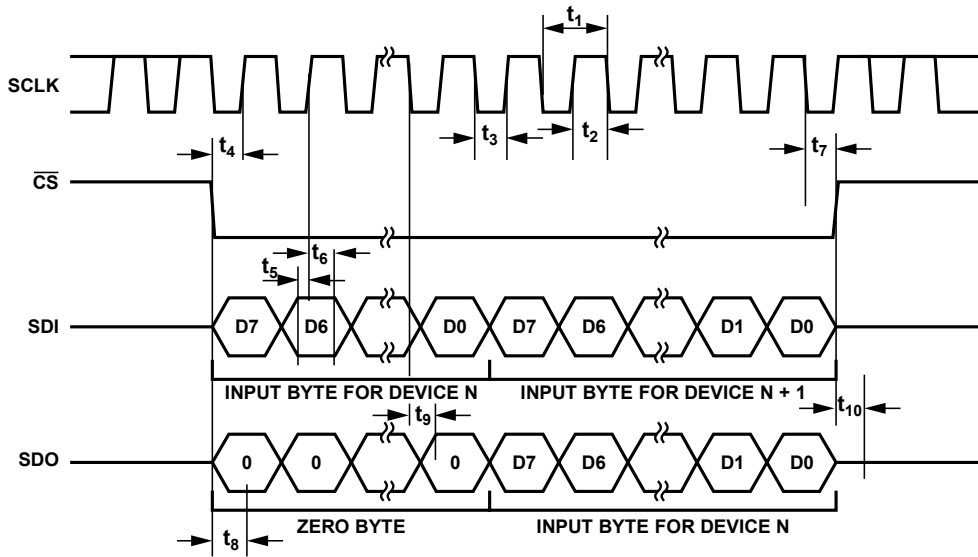
¹ 在 1 k Ω 上拉电阻接 VL 和 20 pF 负载下测得。参数 t_9 确定使用 SDO 时的最大 SCLK 频率。

时序图



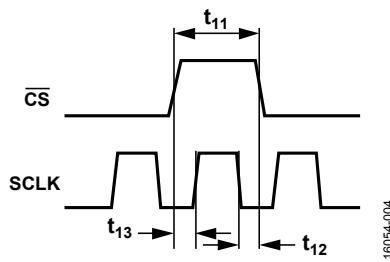
16054-002

图2. 可寻址模式时序图



16054-003

图3. 菊花链时序图



16054-004

图4. SCLK/CS时序图

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表8.

参数	额定值
V_{DD} 至 V_{SS}	18V
V_{DD} 至 GND	-0.3V 至 +18V
V_{SS} 至 GND	+0.3V 至 -18V
RESET/ V_L 至 GND	
$V_{DD} \leq 5.5\text{V}$	-0.3V 至 $V_{DD} + 0.3\text{V}$
$V_{DD} > 5.5\text{V}$	-0.3V 至 +6V
模拟输入 ¹	$V_{SS} - 0.3\text{V}$ 至 $V_{DD} + 0.3\text{V}$ 或 30 mA, 以最先出现者为准
数字输入 ¹	-0.3V 至 +6V
峰值电流, Sx 或 Dx 引脚 ²	546 mA (1 ms 脉冲, 最大 10% 占空比)
连续电流, Sx 或 Dx ^{2,3}	数据 +15%
温度范围	
工作	-40°C 至 +125°C
存储	-65°C 至 +150°C
结温	150°C
回流焊峰值温度, 无铅	260°C

¹ 数字Sx和Dx引脚上的过压由内部二极管箝位。电流以给出的最大额定值为限。

² Sx指S1至S4引脚, Dx指D1至D4引脚。

³ 参见表5和表6。

注意, 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最大值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

任何时候只能使用一个绝对最大额定值。

热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待 PCB 散热设计。

θ_{JA} 是自然对流下的结至环境热阻, 在 1 立方英尺的密封外罩中测量。 θ_{JC} 是结至外壳热阻。

表9. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
CP-24-17 ¹	60	13	$^\circ\text{C}/\text{W}$

¹ 热阻仿真值基于 JEDEC 2S2P 热测试板。参见 JEDEC JESD51。

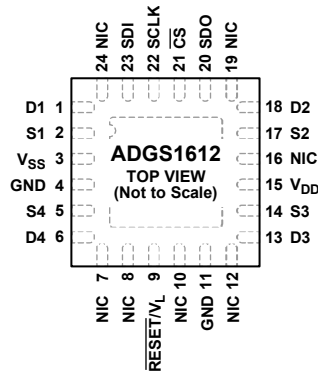
ESD警告



ESD (静电放电) 敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES

1. THE EXPOSED PAD IS CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY, IT IS RECOMMENDED THAT THE EXPOSED PAD BE SOLDERED TO THE SUBSTRATE, V_{SS} .
2. NIC = NOT INTERNALLY CONNECTED.

16054-005

图5. 引脚配置

表10. 引脚功能描述

引脚编号	引脚名称	描述
1	D1	漏极引脚 1。该引脚可以是输入或输出。
2	S1	源极引脚 1。该引脚可以是输入或输出。
3	V_{SS}	最低负电源电位。在单电源应用中，应将此引脚接地。
4, 11	GND	地(0V)参考。
5	S4	源极引脚 4。该引脚可以是输入或输出。
6	D4	漏极引脚 4。该引脚可以是输入或输出。
7, 8, 10, 12, 16, 19, 24	NIC	内部不连接。这些引脚不在内部连接。
9	RESET/ V_L	复位/逻辑电源输入。正常工作时，通过 2.7V 至 5.5V 的电源驱动 RESET/ V_L 引脚。拉低此引脚可完成硬件复位。所有开关断开，并且相应寄存器设为默认设置。
13	D3	漏极引脚 3。该引脚可以是输入或输出。
14	S3	源极引脚 3。该引脚可以是输入或输出。
15	V_{DD}	最高正电源电位。
17	S2	源极引脚 2。该引脚可以是输入或输出。
18	D2	漏极引脚 2。该引脚可以是输入或输出。
20	SDO	串行数据输出。此引脚可用于以菊花链形式将多个此类器件连接在一起，或出于诊断目的用于回读存储在寄存器中的数据。串行数据在 SCLK 的下降沿传播。通过外部电阻将此开漏输出拉至 V_L 。
21	\overline{CS}	低电平有效控制输入。 \overline{CS} 是输入数据的帧同步信号。当 \overline{CS} 变为低电平时，SCLK 缓冲器上电，输入移位寄存器使能。数据在后续时钟的下降沿读入。拉高 \overline{CS} 可更新开关条件。
22	SCLK	串行时钟输入。在 SCLK 的正沿捕获数据。数据传输速率最高可达 50 MHz。
23	SDI	串行数据输入。在串行时钟输入的正沿捕获数据。
	EPAD	裸露焊盘。裸露焊盘内部连接。为提高焊接接头的可靠性并实现最大散热效果，建议将裸露焊盘焊接到基板 V_{SS} 。

典型性能参数

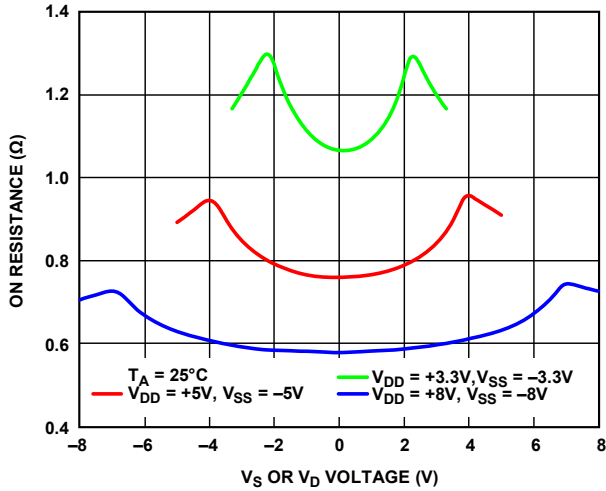


图6. 导通电阻(R_{ON})与 V_S 、 V_D (双电源) 的关系

16054-006

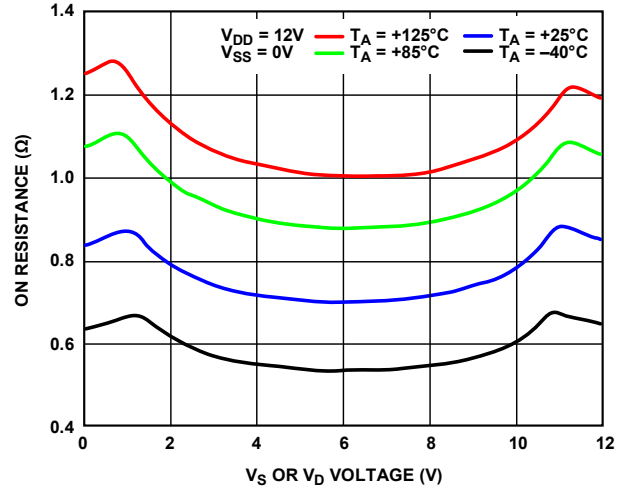


图9. 不同温度下导通电阻(R_{ON})与 V_S (V_D) 的关系, 12 V 单电源

16054-009

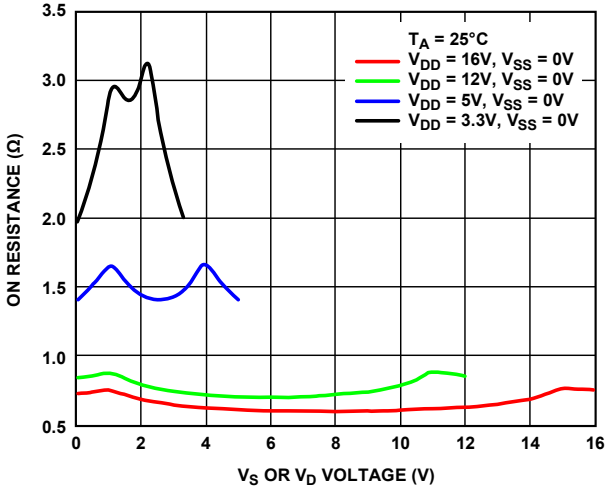


图7. 导通电阻(R_{ON})与 V_S 、 V_D (单电源) 的关系

16054-007

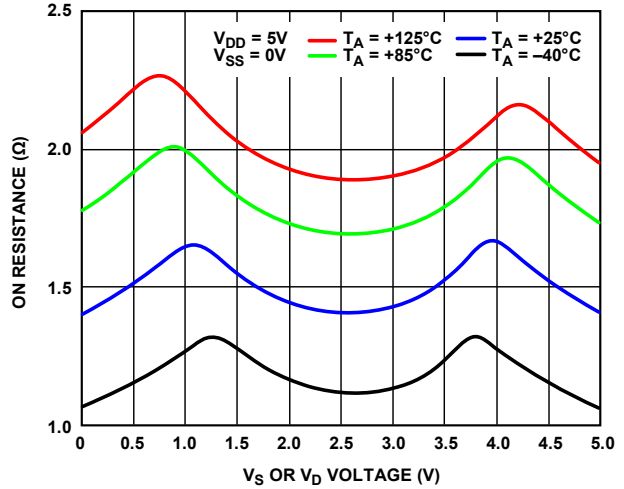


图10. 不同温度下导通电阻(R_{ON})与 V_S (V_D) 的关系, 5 V 单电源

16054-010

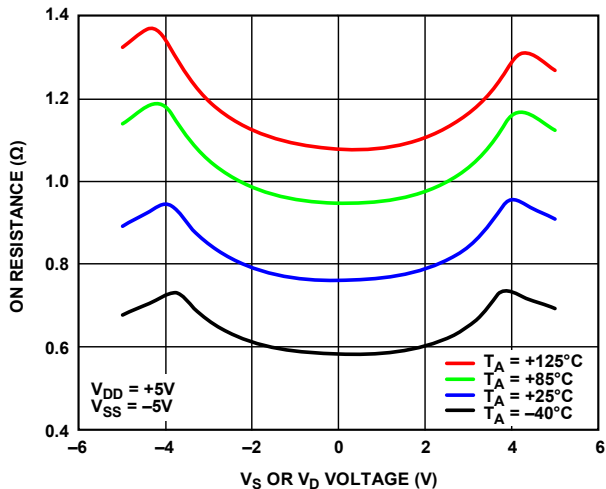


图8. 不同温度下导通电阻(R_{ON})与 V_S (V_D) 的关系, ± 5 V 双电源

16054-008

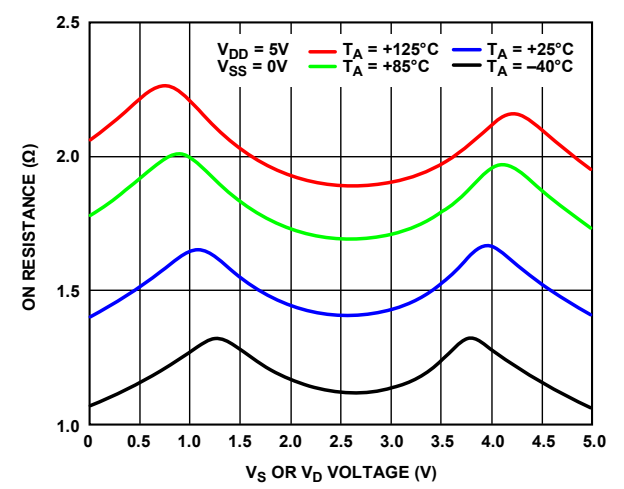


图11. 不同温度下导通电阻(R_{ON})与 V_S (V_D) 的关系, 3.3 V 单电源

16054-010

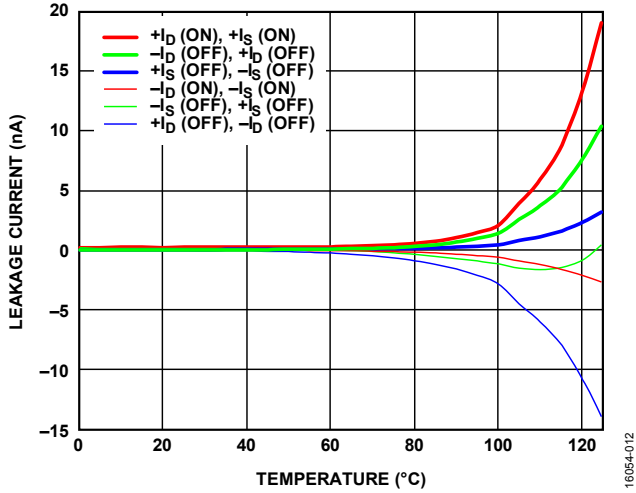


图 12. 漏电流与温度的关系 (±5 V 双电源)

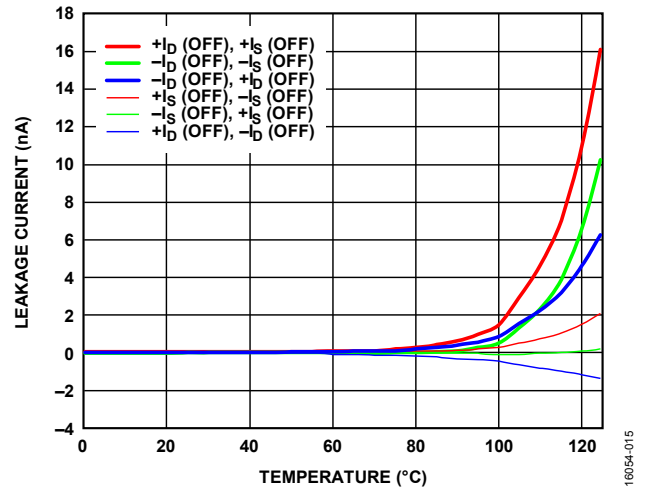


图 15. 漏电流与温度的关系 (3.3 V 单电源)

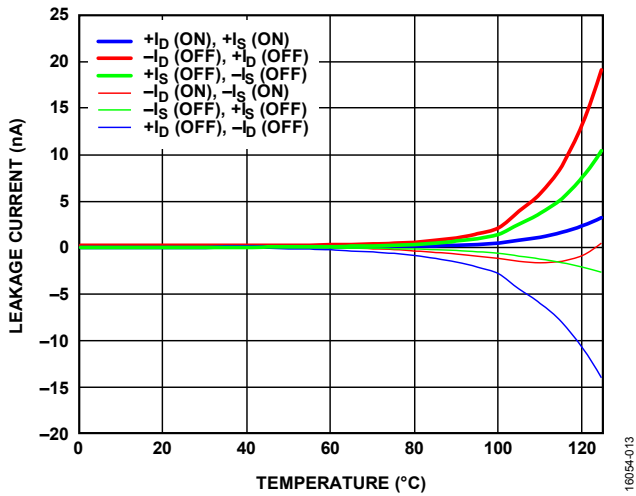


图 13. 漏电流与温度的关系 (12 V 单电源)

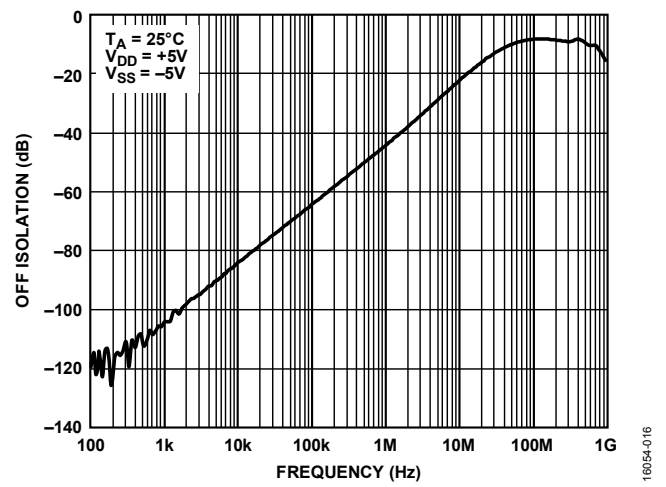


图 16. 关断隔离与频率的关系 (±5 V 双电源)

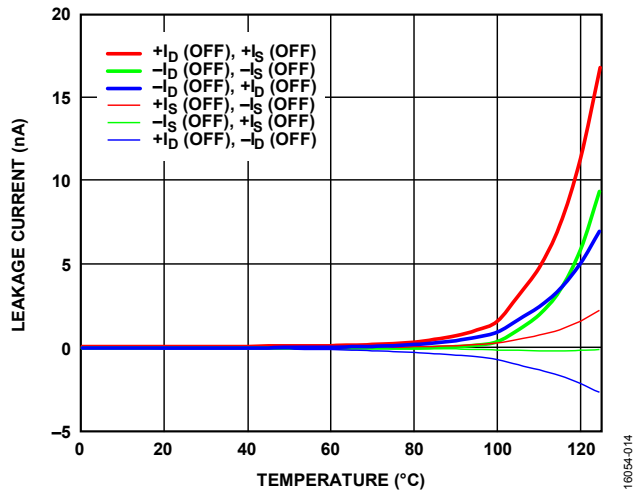


图 14. 漏电流与温度的关系 (5 V 单电源)

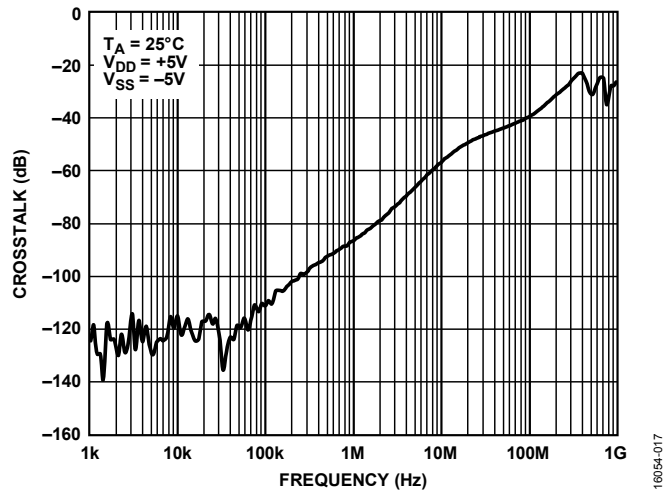


图 17. 串扰与频率的关系 (±5 V 双电源)

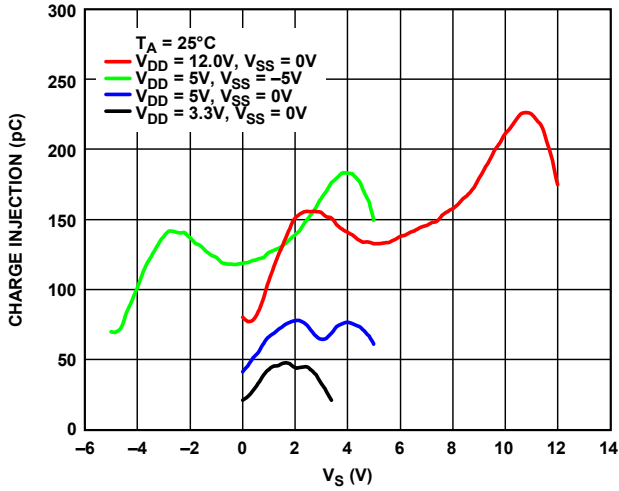


图 18. 电荷注入与源电压 V_S 的关系

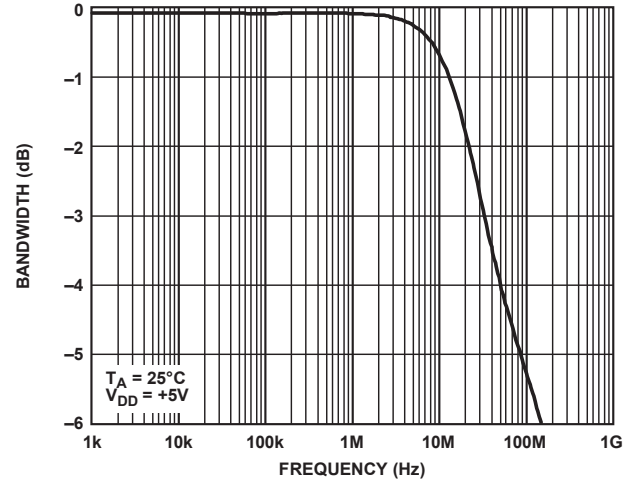


图 21. 带宽

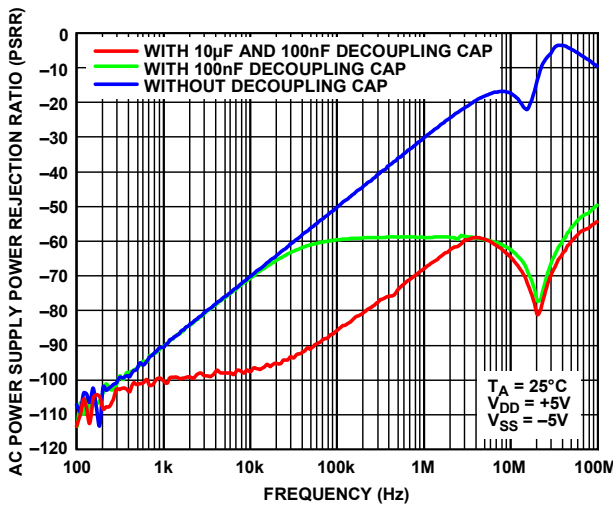


图 19. 交流电源抑制比(AC PSRR)与频率的关系 ($\pm 5V$ 双电源)

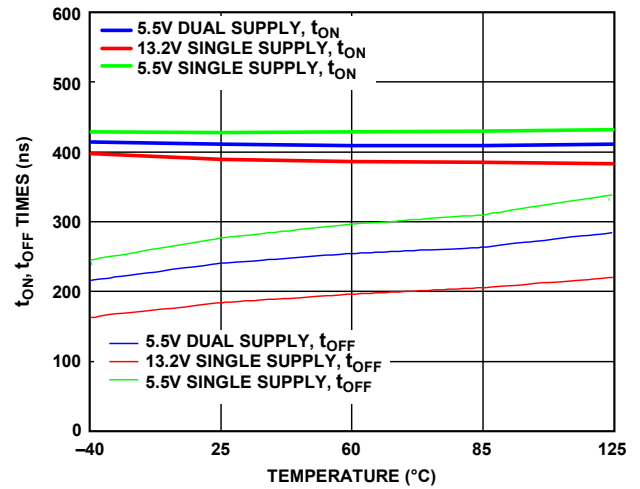


图 22. t_{ON} 、 t_{OFF} 时间与温度的关系 ($V_L = 5.5V$)

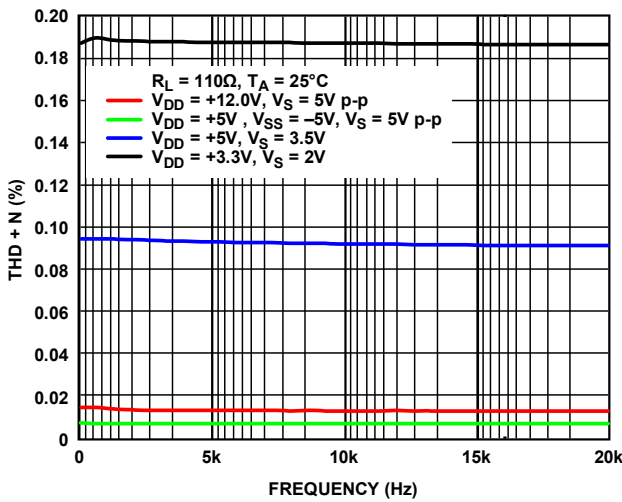


图 20. THD + N 与频率的关系 ($\pm 5V$ 双电源)

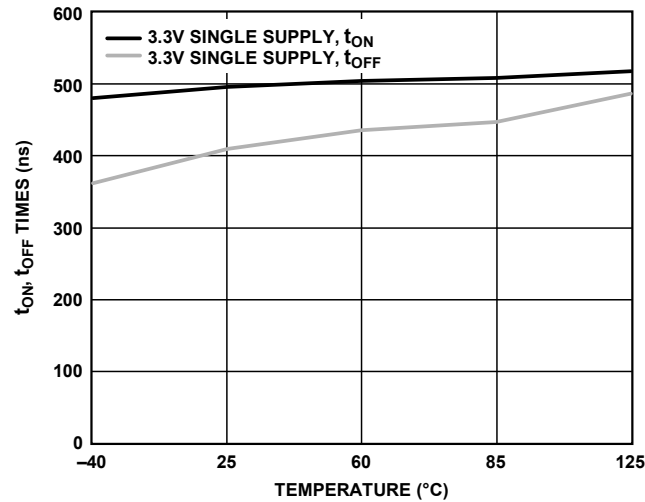


图 23. t_{ON} 、 t_{OFF} 时间与温度的关系 ($V_L = 3.3V$)

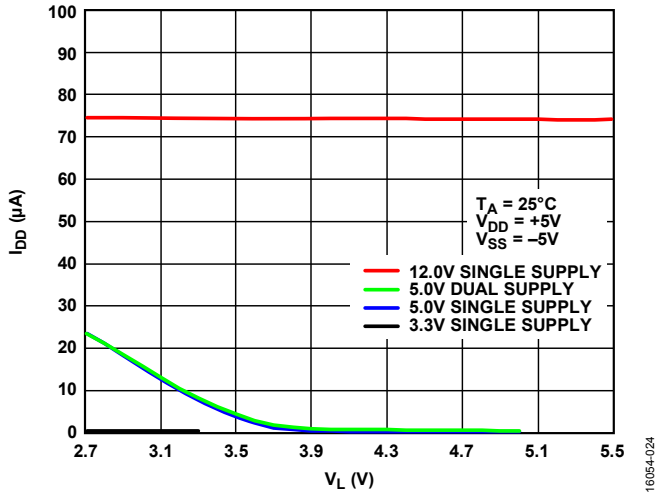


图 24. I_{DD} 与 V_L 的关系

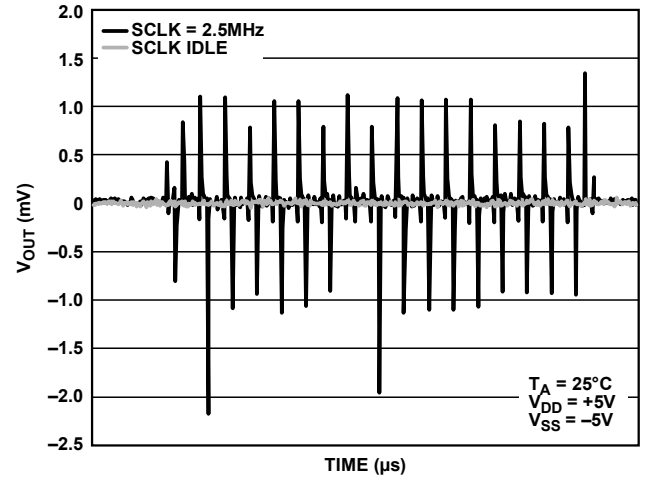


图 26. 数字馈通

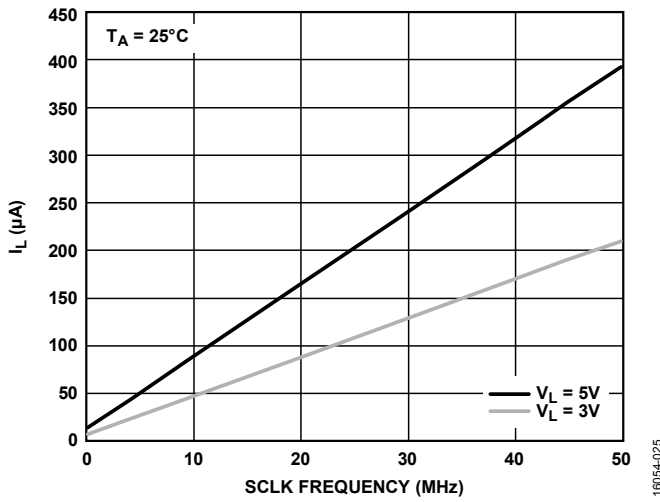


图 25. I_L 与 SCLK 频率的关系 (C_S 为高电平时)

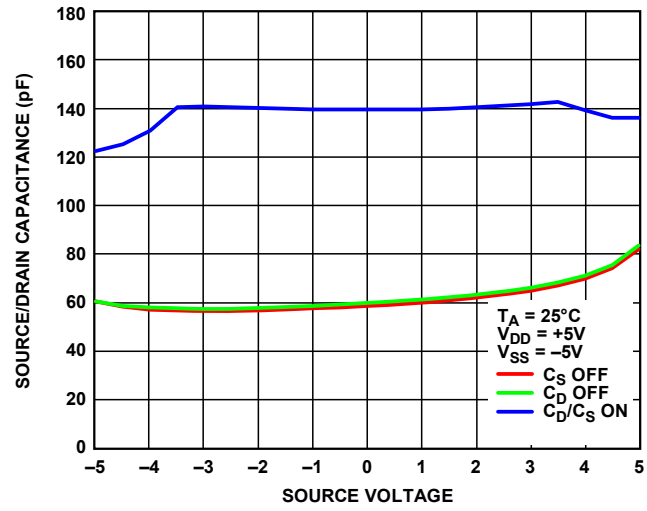


图 27. 源极/漏极电容与源电压(V_S)的关系

测试电路

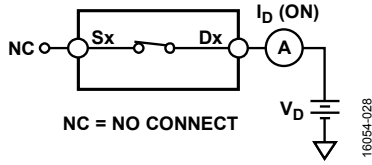


图 28. 导通泄漏

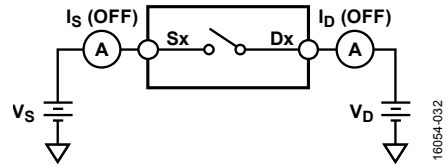


图 32. 关断泄漏

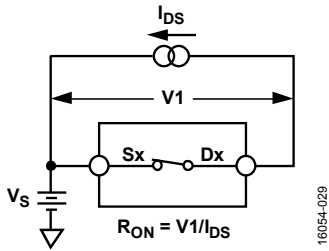


图 29. 导通电阻

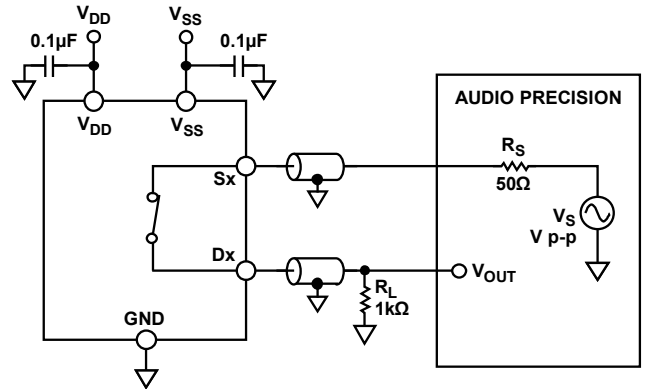


图 33. THD + N

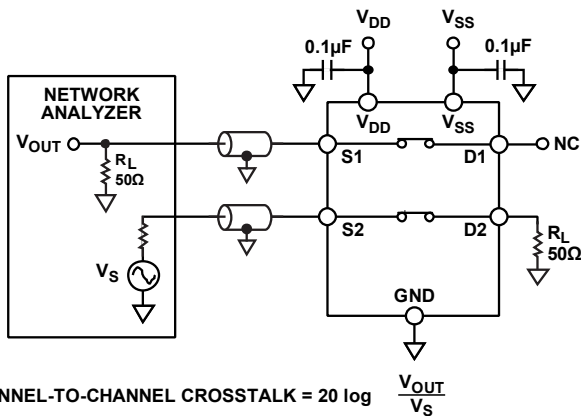


图 30. 通道间串扰

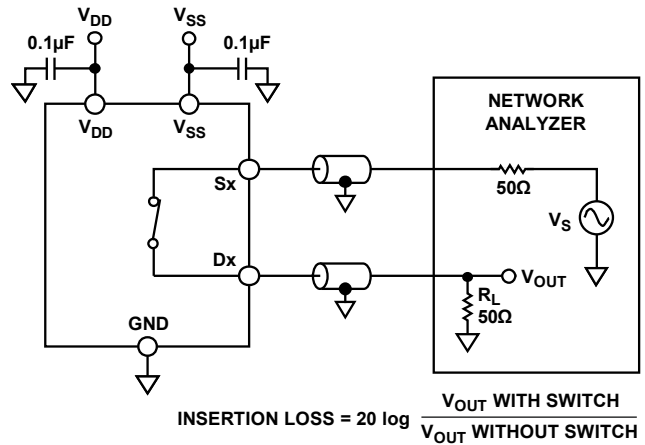


图 34. 带宽

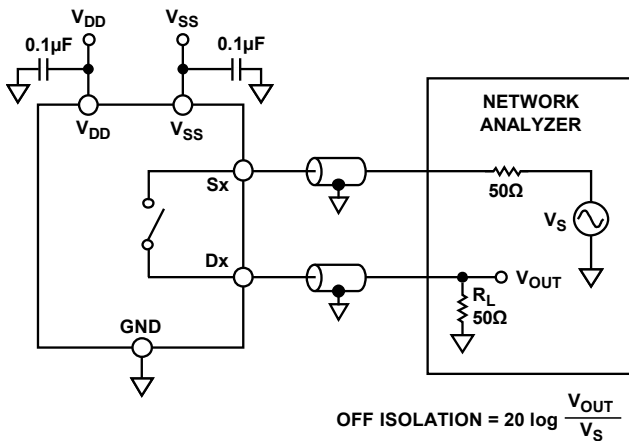


图 31. 关断隔离

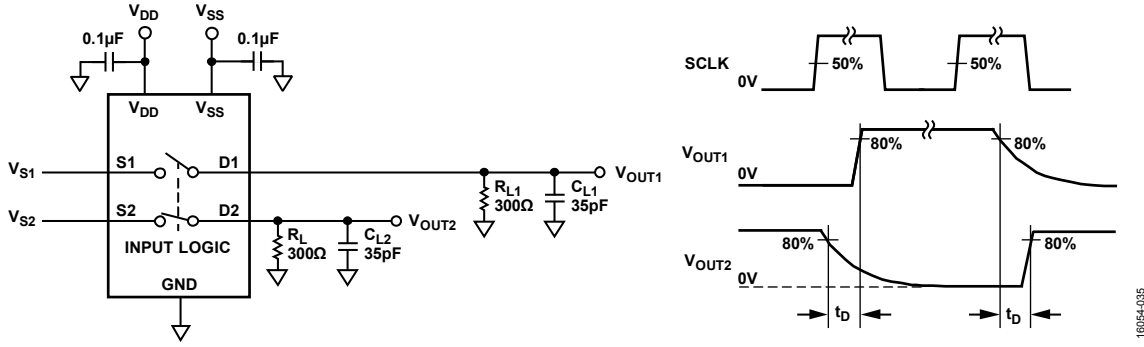


图 35. 先开后合时间延迟, t_D

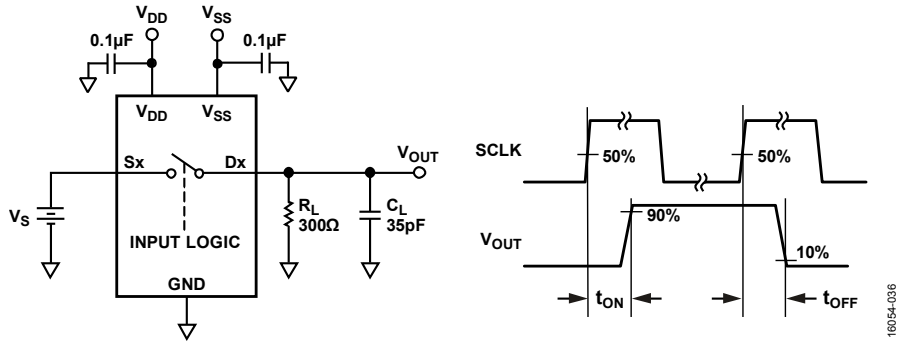


图 36. 开关时间

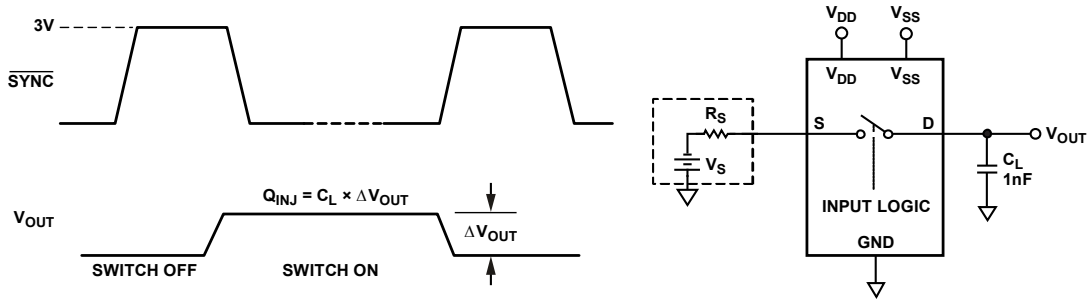
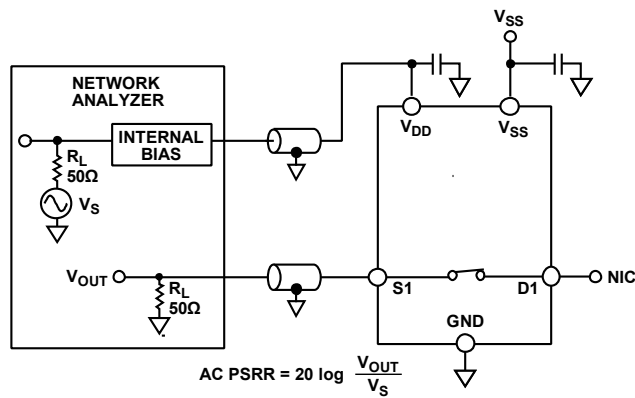


图 37. 电荷注入



NOTES
1. BOARD AND COMPONENT EFFECTS ARE NOT DE-EMBEDDED FROM THE AC PSRR MEASUREMENT.

图 38. 交流电源抑制比(AC PSRR)

术语

I_{DD}

I_{DD} 表示正电源电流。

I_{SS}

I_{SS} 表示负电源电流。

V_D 、 V_S

V_D 和 V_S 分别表示引脚 D 和引脚 S 上的模拟电压。

R_{ON}

R_{ON} 表示引脚 D 与引脚 S 之间的电阻（欧姆）。

ΔR_{ON}

ΔR_{ON} 表示任意两个通道的 R_{ON} 之差。

$R_{FLAT(ON)}$

$R_{FLAT(ON)}$ 表示额定模拟信号范围内测得的导通电阻最大值与最小值之差。

$I_S(Off)$

$I_S(Off)$ 表示开关断开时的源极漏电流。

$I_D(Off)$

$I_D(Off)$ 表示开关断开时的漏极漏电流。

$I_D(On)$ 、 $I_S(On)$

$I_D(On)$ 和 $I_S(On)$ 表示开关接通时的通道漏电流。

I_{DS}

I_{DS} 为漏源电流。

V1

V1 为开关上的压降，即 S_x 到 D_x 。

V_{INL}

V_{INL} 表示逻辑 0 的最大输入电压。

V_{INH}

V_{INH} 表示逻辑 1 的最小输入电压。

I_{INL} 、 I_{INH}

I_{INL} 和 I_{INH} 表示数字输入的最低和最高输入电流。

$C_D(Off)$

$C_D(Off)$ 表示开关断开时的漏极电容，以地为参考进行测量。

$C_S(Off)$

$C_S(off)$ 表示开关断开时的源极电容，以地为参考进行测量。

$C_D(On)$ 、 $C_S(On)$

$C_D(On)$ 和 $C_S(On)$ 表示开关接通时的电容，以地为参考进行测量。

C_{IN}

C_{IN} 表示数字输入电容。

t_{ON}

t_{ON} 表示施加数字控制输入与输出开启之间的延迟时间。

t_{OFF}

t_{OFF} 表示施加数字控制输入与输出关闭之间的延迟时间。

t_D

t_D 表示从一个地址状态切换到另一个地址状态时，在两个开关的 80% 点之间测得的关断时间。

关断隔离

关断隔离衡量通过断开开关耦合的无用信号。

电荷注入

电荷注入衡量开关期间从数字输入传输到模拟输出的毛刺脉冲。

串扰

串扰衡量寄生电容引起的从一个通道耦合到另一个通道的无用信号。

带宽

带宽指输出衰减 3 dB 的频率。

导通响应

导通响应指开关接通时的频率响应。

插入损耗

插入损耗指开关导通电阻引起的损耗。

总谐波失真加噪声(THD + N)

THD + N 表示信号的谐波幅度加噪声与基波的比值。

交流电源抑制比(AC PSRR)

AC PSRR 表示输出信号的幅度与调制幅度的比值，用于衡量器件避免将电源电压引脚上的噪声和杂散信号耦合到开关输出端的能力。施加在器件电源端的直流电压由一个 0.62 V p-p 的正弦波调制。

工作原理

ADGS1612 是一组具备错误检测功能的串行控制四通道单刀单掷开关。器件可以使用SPI模式 0 和SPI模式 3, SCLK工作频率最高可达 50 MHz。ADGS1612 的默认工作模式为寻址模式, 器件寄存器通过以 \overline{CS} 为边界的 16 位SPI命令访问。如果用户使能CRC错误检测, SPI命令将变成 24 位。其他错误检测功能包括SCLK计数错误和无效读取/写入错误。如果出现此类SPI接口错误, 可通过读取错误标志寄存器进行检测。ADGS1612 还可在其他两种模式下工作, 即突发模式和菊花链模式。

ADGS1612 接口引脚为 \overline{CS} 、SCLK、SDI和SDO。使用SPI接口时应使 \overline{CS} 保持低电平。数据在SCLK的上升沿从SDI引脚读入, 在SCLK的下降沿从SDO引脚输出。SDO为开漏输出, 因此, 应将一个上拉电阻连接到此输出。未被ADGS1612 拉低时, SDO处于高阻抗状态。

寻址模式

寻址模式是ADGS1612 上电时的默认模式。寻址模式下的单SPI帧受 \overline{CS} 下降沿和后续 \overline{CS} 上升沿限制。SPI帧由 16 个SCLK周期组成。图 39 给出了寻址模式的时序图。第一个SDI位指示SPI命令是读命令还是写命令。第一位为 0 时, 发出写命令; 第一位为 1 时, 发出读命令。随后七位用于确定目标寄存器地址。剩下八位用于将数据提供给寻址寄存器。读命令期间会忽略最后八位, 因为在这些时钟周期中, SDO会传播出寻址寄存器中包含的数据。

SPI 命令的目标寄存器地址在第八个 SCLK 上升沿上确定。SPI 读操作期间, 此寄存器上的数据在 SDO 上传播出去, 顺序为从第 9 个到第 16 个 SCLK 下降沿。SPI 写操作期间, 第 16 个 SCLK 上升沿上发生寄存器写操作。

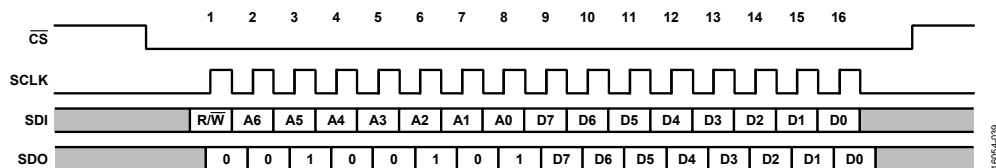


图 39. 寻址模式时序图

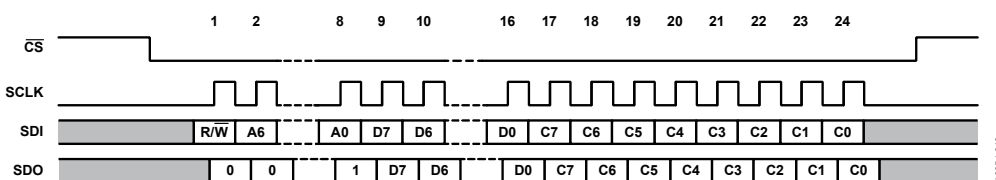


图 40. CRC 使能后的时序图

执行任意 SPI 命令期间, SDO 发送出前面八个 SCLK 下降沿上的八个对齐位。SDO 处观察到的对齐位为 0x25。

错误检测功能

能够检测出 SPI 接口上的协议和通信错误。有三种错误检测功能: SCLK 计数错误检测、无效读取和写入地址错误检测以及 CRC 错误检测。每种错误在错误配置寄存器中有一个对应的使能位。此外, 在错误标志寄存器中, 每种错误都有一个错误标志位。

循环冗余校验(CRC)错误检测

CRC 错误检测功能会使有效 SPI 帧延长 8 个 SCLK 周期。为 SPI 帧发送 CRC 字节需要这 8 个额外周期。CRC 字节由 SPI 模块利用 16 位有效载荷计算: R/W 位、地址位 [6:0] 和数据位 [7:0]。SPI 模块中使用的 CRC 多项式为 $x^8 + x^2 + x^1 + 1$, 种子值为 0。有关 CRC 使能后的时序图, 请参见图 40。CRC 错误校验使能后, 第 24 个 SCLK 上升沿发生寄存器写操作。

SPI 写操作期间, 微控制器/CPU 通过 SDI 提供 CRC 字节。SPI 模块会正好在第 24 个 SCLK 上升沿前校验 CRC 字节。在此上升沿上, 如果 SPI 接口接收到错误 CRC 字节, 将防止寄存器写入。检测到错误 CRC 字节时, CRC 错误标志在错误标志寄存器中置位。

SPI 读操作期间, CRC 字节通过 SDO 提供给微控制器。

CRC 错误检测功能在默认情况下禁用, 用户可通过错误配置寄存器进行配置。

SCLK 计数错误检测

借助 SCLK 计数错误检测功能, 用户可检测出错误的 SCLK 周期数是否已通过微控制器或 CPU 发送。在寻址模式下, 如果 CRC 已使能, 则预计为 16 个 SCLK 周期。如果未检测到 16 个 SCLK 周期, 错误标志寄存器中的 SCLK 计数错误标志就会置位。当器件接收到少于 16 个的 SCLK 周期时, 绝不会发生对寄存器映射写操作。当 ADGS1612 接收到超过 16 个的 SCLK 周期时, 第 16 个 SCLK 上升沿仍将发生存储器映射写操作, 并且错误标志寄存器中的该标志置位。CRC 使能后, 预期 SCLK 周期数为 24。SCLK 计数错误检测功能默认使能, 用户可通过错误配置寄存器进行配置。

无效读取/写入地址错误

无效读取/写入地址错误检测功能可检测出读取或写入的目标地址是否存在。此外, 此错误还会在对只读寄存器执行写操作时置位。发生无效读取/写入地址错误时, 无效读取/写入地址错误标志将在错误标志寄存器中置位。无效读取/写入地址错误在第 9 个 SCLK 上升沿上进行检测, 这意味着, 以无效地址为目标时, 绝不会发生寄存器写操作。无效读取/写入地址错误检测功能在默认情况下启用, 用户可通过错误配置寄存器禁用。

错误标志寄存器清零

通过将特殊的 16 位 SPI 帧 0x6CA9 写入此器件, 可将错误标志寄存器清零。此 SPI 命令不会触发无效读取/写入地址错误。CRC 使能后, 用户还必须发送正确的 CRC 字节以完成错误清零命令。在第 16 个或第 24 个 SCLK 上升沿, 错误标志寄存器复位为零。

突发模式

SPI 接口可以接受连续 SPI 命令, 无需解除 \overline{CS} 线置位, 这称为突发模式。它通过突发使能寄存器使能。此模式利用相同的 16 位命令与本器件通信。此外, 器件在 SDO 处的响应仍然与相应 SPI 命令一致。图 41 所示为突发模式下 SDI 和 SDO 的示例。

在突发模式下, 无效读取/写入地址和 CRC 错误校验功能的工作方式与寻址模式下类似。但是, SCLK 计数错误检测功能的工作方式则略有不同。器件会对给定 \overline{CS} 帧内的总 SCLK 周期数进行计数, 如果 CRC 使能后的总数不是 16 或 24 的倍数, SCLK 计数错误标志就会置位。

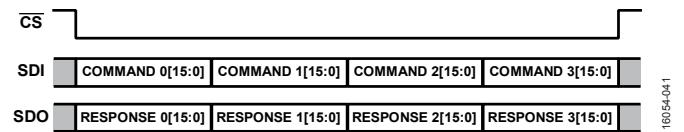


图 41. 突发模式帧

软件复位

在寻址模式下, 用户可启动软件复位。为此, 须写入两个连续 SPI 命令, 即 0xA3 后跟 0x05, 同时还应以地址 0x0B 为目标。软件复位后, 所有寄存器数值均设为默认值。

菊花链模式

在菊花链配置中可连接多个 ADGS1612 器件, 如图 42 所示。所有器件共享相同的 \overline{CS} 和 SCLK 线路, 而器件的 SDO 引脚与创建移位寄存器的下一个器件的 SDI 引脚形成连接。在菊花链模式下, SDO 是 SDI 的 8 周期延迟版本。处于菊花链模式时, 所有命令均以开关数据寄存器作为目标。因此, 在菊花链模式下无法更改配置。

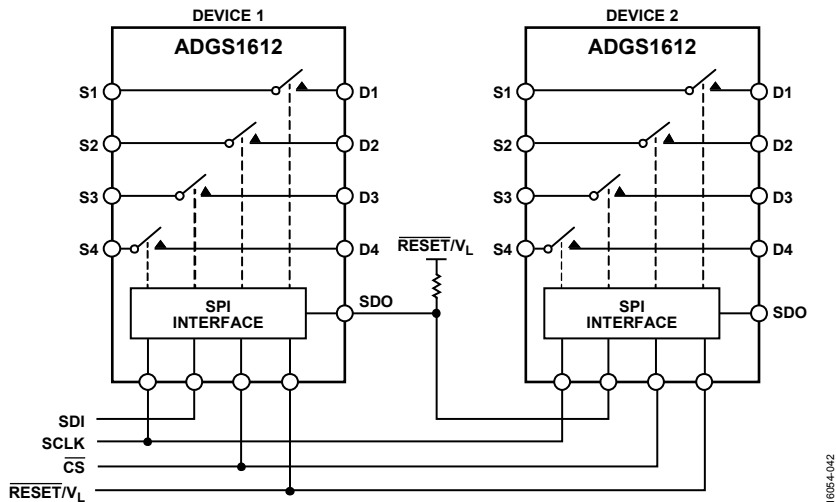


图 42. 两个 SPI 控制的开关连接成菊花链配置

在寻址模式下,ADGS1612 只能通过发送 16 位 SPI 命令 0x2500 来进入菊花链模式(参见图 43)。当 ADGS1612 收到此命令时,器件的 SDO 发出相同命令,因为 SDO 处的对齐位为 0x25,允许多个菊花链连接的器件在单一 SPI 帧中进入菊花链模式。退出菊花链模式需要硬件复位。

有关典型菊花链SPI帧的时序图,请参见图 44。当CS变为高电平时,器件 1 将向其开关数据寄存器写入命令 0 的位[7:0],器件 2 将向其开关写入命令 1 的位[7:0],以此类推。SPI模块利用其通过SDI收到的后八位更新开关。进入菊花链模式后,链中各器件的SDO发出的前八位为 0x00。当CS变为高电平时,内部移位寄存器的数值不会归零。

数据在SCLK上升沿通过SDI读入,在SCLK下降沿通过SDO输出。在CS变为高电平前,预期的SCLK周期数必须为 8 的倍数。如果不是这样,SPI接口就会将收到的后八位发送给开关数据寄存器。

上电复位

ADGS1612 的数字部分在 V_L上电期间会进入初始化阶段。在硬件或软件复位之后,此初始化过程也会发生。在 V_L 加电或复位之后,从加电或复位时间起应等待至少 120 μs,然后才能发出 SPI 命令。确保 V_L 在 120 μs 的初始化阶段不退出,否则可能导致 ADGS1612 无法正常工作。

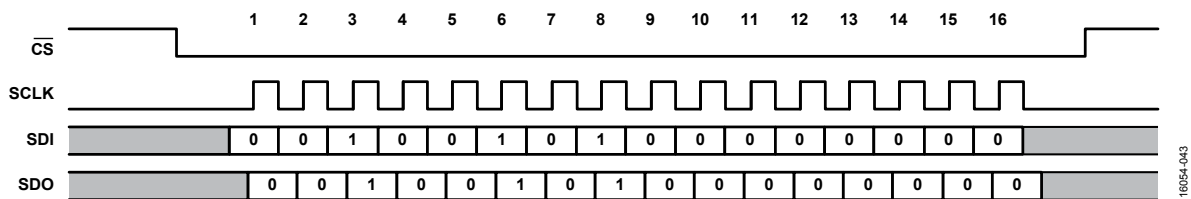
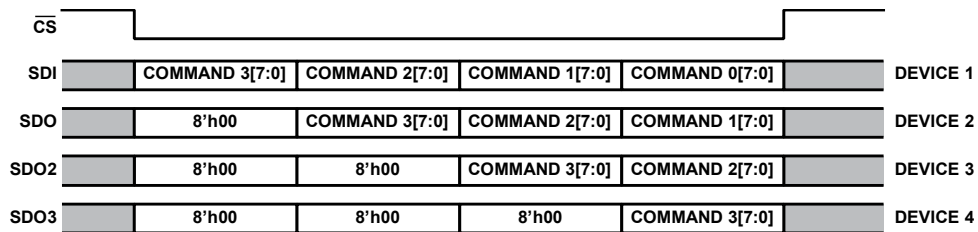


图 43. 用于进入菊花链模式的 SPI 命令



NOTES
1. SDO2 AND SDO3 ARE THE OUTPUT COMMANDS FROM DEVICE 2 AND DEVICE 3, RESPECTIVELY.

图 44. 四个 ADGS1612 以菊花链模式连接时的 SPI 帧示例

应用信息

先开后合式开关

ADGS1612 为先开后合式开关,可以用于构造多路复用器功能。要实现多路复用器功能,可通过外部硬连线方式将器件连接成所需的多路复用器配置,如图 45 所示。

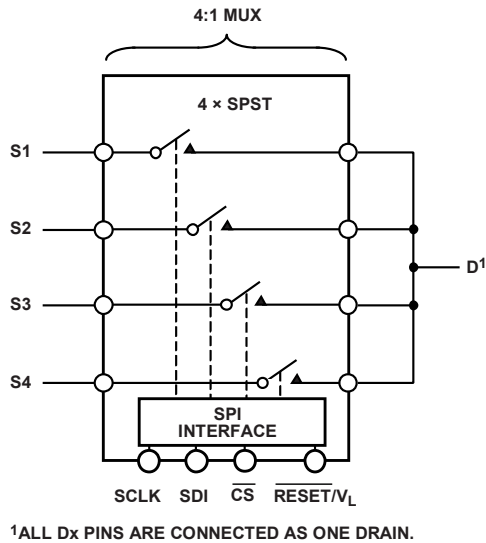


图 45. SPI 控制的开关配置成 4:1 多路复用器

数字输入缓冲器

数字输入引脚 $\overline{\text{CS}}$ 、SCLK和SDI上有输入缓冲器。这些缓冲器始终处于工作状态。因此,无论 $\overline{\text{CS}}$ 是否有效,只要切换SCLK或SDI,就会从 V_L 电源消耗电流。关于此电流消耗的典型值,请参阅“技术规格”部分和图 26。

供电轨

为保证 ADGS1612 正常工作,需要 0.1 μF 去耦电容。

ADGS1612 可以采用 $\pm 3.3\text{ V}$ 到 $\pm 8\text{ V}$ 的双极性电源供电。 V_{DD} 和 V_{SS} 上的电源不必对称,但 V_{DD} 至 V_{SS} 范围不得超过 16 V。ADGS1612 也可采用 3.3 V 到 16 V 的单电源供电(V_{SS} 接 GND)。

向 V_L 提供的电压范围可以是 2.7 V 至 5.5 V。

器件的额定模拟电源电压为 $\pm 5\text{ V}$ 、12 V、5 V 和 3.3 V。

寄存器汇总

表11. 寄存器汇总

寄存器	名称	位	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0	默认值	RW	
0x01	SW_DATA	[7:0]	保留				SW4_EN	SW3_EN	SW2_EN	SW1_EN	0x00	R/W	
0x02	ERR_CONFIG	[7:0]	保留					RW_ERR_EN	SCLK_ERR_EN	CRC_ERR_EN	0x06	R/W	
0x03	ERR_FLAGS	[7:0]	保留					RW_ERR_FLAG	SCLK_ERR_FLAG	CRC_ERR_FLAG	0x00	R	
0x05	BURST_EN	[7:0]					保留			BURST_MODE_EN	0x00	R/W	
0x0B	SOFT_RESETB	[7:0]	SOFT_RESETB									0x00	R/W

寄存器详解

开关数据寄存器

地址：0x01；复位：0x00；名称：SW_DATA

开关数据寄存器用于控制 ADGS1612 四个开关的状态。

表12. SW_DATA的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:4]	保留		这些位保留；这些位置 0。	0x0	R
3	SW4_EN	0 1	SW4 的使能位。 SW4 断开。 SW4 闭合。	0x0	R/W
2	SW3_EN	0 1	SW3 的使能位。 SW3 断开。 SW3 闭合。	0x0	R/W
1	SW2_EN	0 1	SW2 的使能位。 SW2 断开。 SW2 闭合。	0x0	R/W
0	SW1_EN	0 1	SW1 的使能位。 SW1 断开。 SW1 闭合。	0x0	R/W

错误配置寄存器

地址：0x02；复位：0x06；名称：ERR_CONFIG

借助错误配置寄存器，用户可根据需要使能或禁用相应的错误检测功能。

表13. ERR_CONFIG的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:3]	保留		这些位保留；这些位置 0。	0x0	R
2	RW_ERR_EN	0 1	用于检测无效读取/写入地址的使能位。 禁用。 使能。	0x1	R/W
1	SCLK_ERR_EN	0 1	用于检测 SPI 帧中的 SCLK 周期数是否正确的使能位。当 CRC 和突发模式均禁用时，预计为 16 个 SCLK 周期。当 CRC 使能且突发模式禁用时，预计为 24 个 SCLK 周期。当 CRC 禁用且突发模式使能时，预期为 16 个 SCLK 周期的倍数。当 CRC 和突发模式均使能时，预期为 24 个 SCLK 周期的倍数。 禁用。 使能。	0x1	R/W
0	CRC_ERR_EN	0 1	CRC 错误检测的使能位。使能后 SPI 帧须为 24 位宽。 禁用。 使能。	0x0	R/W

错误标志寄存器**地址：0x03；复位：0x00；名称：ERR_FLAGS**

借助错误标志寄存器，用户可确定是否出现了错误。要将错误标志寄存器清零，须将特殊的 16 位 SPI 命令 0x6CA9 写入此器件。此 SPI 命令不会触发无效读取/写入地址错误。CRC 使能后，用户必须在 SPI 写操作期间纳入正确的 CRC 字节，以便错误标志寄存器清零命令执行完毕。

表 14. ERR_FLAGS 的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:3]	保留		这些位保留，置 0。	0x0	R
2	RW_ERR_FLAG	0 1	用于无效读取/写入地址的错误标志。当目标地址不存在时，此错误标志会在 SPI 读操作期间置位。当 SPI 写操作的目标地址不存在或为只读状态时，此错误标志也会置位。 无错误。 错误。	0x0	R
1	SCLK_ERR_FLAG	0 1	用于检测 SPI 帧中的 SCLK 周期数是否正确的错误标志。 无错误。 错误。	0x0	R
0	CRC_ERR_FLAG	0 1	用于确定寄存器写操作期间是否发生 CRC 错误的错误标志。 无错误。 错误。	0x0	R

突发使能寄存器**地址：0x05；复位：0x00；名称：BURST_EN**

借助突发使能寄存器，用户可使能/禁用突发模式。使能后，用户无需解除置位 \overline{CS} 即可发送多个连续 SPI 命令。

表 15. BURST_EN 的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:1]	保留		这些位保留；这些位置 0。	0x0	R
0	BURST_MODE_EN	0 1	突发模式使能位。 禁用。 使能。	0x0	R/W

软件复位寄存器**地址：0x0B；复位：0x00；名称：SOFT_RESETB**

此软件复位寄存器用于执行软件复位。向此寄存器连续写入 0xA3 和 0x05，此器件的寄存器将复位为默认状态。

表 16. SOFT_RESETB 的位功能描述

位	位名称	设置	描述	默认值	访问类型
[7:0]	SOFT_RESETB		要执行软件复位，须向此寄存器连续写入 0xA3 和 0x05。	0x0	R/W

外形尺寸

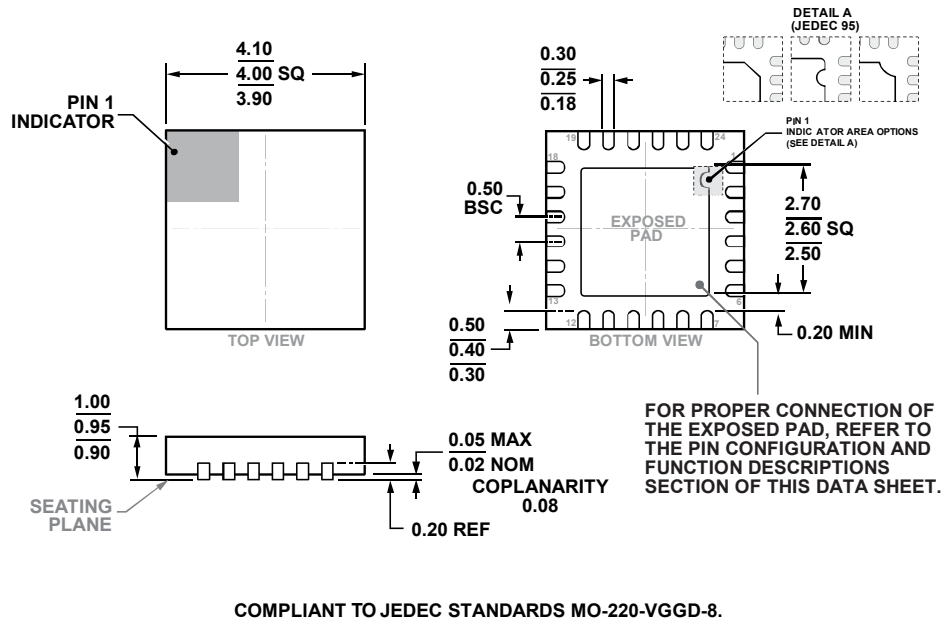


图 46. 24 引脚引线框芯片级封装[LFCSP]
 4 mm × 4 mm 本体、0.95 mm 封装高度
 (CP-24-17)
 图示尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADGS1612BCPZ	-40°C 至+125°C	24 引脚引线框芯片级封装[LFCSP]	CP-24-17
ADGS1612BCPZ-RL7	-40°C 至+125°C	24 引脚引线框芯片级封装[LFCSP]	CP-24-17
EVAL-ADGS1612SDZ		评估板	

¹ Z = 符合 RoHS 标准的兼容器件。