

可提供评估板

MAXIM

22位、低功耗、5MHz至10MHz  
串行器与解串器芯片组

MAX9223/MAX9224

## 概述

MAX9223/MAX9224串行器/解串器芯片组将22位并行数据串行转换成一队儿差分传输数据，大大减少了连线。在每个并行输入时钟内串行转换22位数据，串行数据速率可达110Mbps至220Mbps，非常适合蜂窝电话QVGA和QCIF显示。MAX9223将来自基带处理器的18位RGB、VSYNC、HSYNC和两路控制信号进行串行转换，减少了穿过转轴进入LCD控制器的连线。2线串行接口采用低电流差分信号(LCDS)，可实现低EMI、高共模噪声抑制和地电位偏移容限。信号中断时，MAX9223/MAX9224可自动识别串行数据的字边界。MAX9224的关断由MAX9223控制，MAX9223和MAX9224在关断模式下仅消耗3.5 $\mu$ A或更小电流。

MAX9223串行器采用+2.375V至+3.465V单电源供电，可接受+1.71V至+3.465V输入。MAX9224解串器的核电压为+2.375V至+3.465V，具有独立的输出缓冲器电源输入(V<sub>DDO</sub>)，支持+1.71V至+3.465V高电平输出。

MAX9223/MAX9224额定工作在-40°C至+85°C扩展级温度范围，采用带裸焊盘的28引脚TQFN(4mm x 4mm x 0.8mm)封装。

## 应用

蜂窝电话  
LCD  
数码相机

## 特性

- ◆ 适合串行转换蜂窝电话LCD或成像器的并行数据
- ◆ MAX9223可串行处理18位RGB、VSYNC、HSYNC和两路控制信号
- ◆ LCDS抑制共模噪声
- ◆ 信号中断后，自动定位字边界
- ◆ 通过串行链路实现关断控制
- ◆ 关断电源电流  
0.5 $\mu$ A (最大) MAX9223  
3.0 $\mu$ A (最大) MAX9224
- ◆ +2.375V至+3.465V核电源
- ◆ 并行I/O可直接与1.8V至3.3V逻辑连接
- ◆  $\pm$ 15kV人体模型ESD保护
- ◆ -40°C至+85°C工作温度范围

## 订购信息

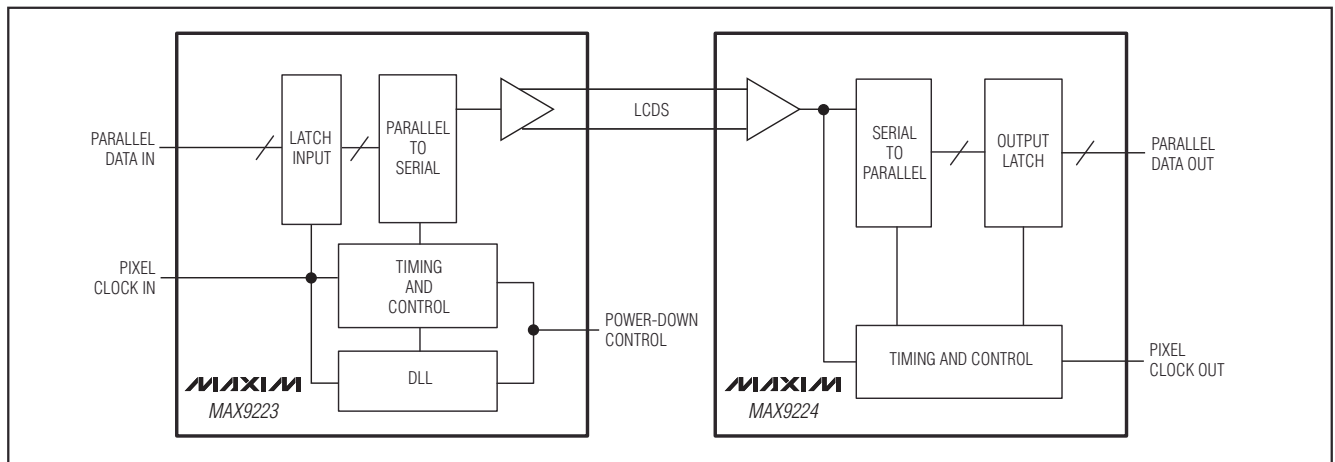
PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX9223ETI	-40°C to +85°C	28 TQFN-EP*	T2844-1
MAX9223ETI+	-40°C to +85°C	28 TQFN-EP*	T2844-1
MAX9224ETI	-40°C to +85°C	28 TQFN-EP*	T2844-1
MAX9224ETI+	-40°C to +85°C	28 TQFN-EP*	T2844-1

+表示无铅封装。

\*EP = 裸焊盘。

引脚配置在数据资料的最后给出。

## 典型应用电路



MAXIM

Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：[www.maxim-ic.com.cn](http://www.maxim-ic.com.cn)。

# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

## ABSOLUTE MAXIMUM RATINGS

V <sub>DD</sub> to GND .....	-0.5V to +4.0V	Single-Layer PCB (derate 20.8mW/°C above +70°C).....	1667mW
V <sub>DDO</sub> to GND.....	-0.5V to +4.0V	Storage Temperature Range .....	-65°C to +150°C
Serial Interface (SDO+, SDO-, SDI+, SDI-) to GND .....	-0.5V to +4.0V	Junction Temperature .....	+150°C
Single-Ended Inputs (DIN_, PCLKIN, PWRDN) to GND .....	-0.5V to (V <sub>DD</sub> + 0.5V)	Lead Temperature (soldering, 10s) .....	+300°C
Single-Ended Outputs (DOUT_, PCLKOUT) to GND .....	-0.5V to (V <sub>DDO</sub> + 0.5V)	ESD Protection (Human Body Model) SDO+, SDO-, SDI+, SDI- to GND .....	> ±15kV
Continuous Power Dissipation (T <sub>A</sub> = +70°C) 28-Pin TQFN (4mm x 4mm x 0.8mm) Multilayer PCB (derate 28.6mW/°C above +70°C).....	2286mW	All Other Pins .....	> ±2kV

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC ELECTRICAL CHARACTERISTICS—MAX9223

(V<sub>DD</sub> = +2.375V to +3.465V, T<sub>A</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at V<sub>DD</sub> = +2.5V, T<sub>A</sub> = +25°C.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>SINGLE-ENDED INPUTS (PCLKIN, DIN_, PWRDN)</b>						
High-Level Input Voltage	V <sub>IH</sub>		1.19	V <sub>DD</sub> + 0.3		V
Low-Level Input Voltage	V <sub>IL</sub>		-0.3	+0.3		V
Input Current	I <sub>IN</sub>	V <sub>IN</sub> = 0V to V <sub>DD</sub>	-20		+20	μA
		-0.3V ≤ V <sub>IN</sub> < 0V	-100		+100	
		V <sub>DD</sub> < V <sub>IN</sub> ≤ (V <sub>DD</sub> + 0.3V)				
<b>LCDS OUTPUT (SDO+, SDO-)</b>						
Differential Output Current (Note 3)	I <sub>ODH</sub>	High level	600	643	880	μA
	I <sub>ODL</sub>	Low level	200	229	300	
Output Short-Circuit Current	I <sub>OS</sub>	Shorted to 0V or V <sub>DD</sub>			880	μA
<b>POWER SUPPLY</b>						
Supply Current	I <sub>DD</sub>	V <sub>DD</sub> = 2.5V, DIN_ = all low or all high	PCLKIN = 5MHz (110Mbps)	4.4	8.2	mA
			PCLKIN = 10MHz (220Mbps)	5.6	8.2	
Worst-Case Pattern Supply Current	I <sub>DDW</sub>	V <sub>DD</sub> = 2.5V, Figure 1	PCLKIN = 5MHz (110Mbps)	4.1	10.6	mA
			PCLKIN = 10MHz (220Mbps)	5.4	10.6	
Power-Down Supply Current	I <sub>DDZ</sub>	All inputs = low			0.5	μA

# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

MAX9223/MAX9224

## DC ELECTRICAL CHARACTERISTICS—MAX9224

( $V_{DD} = +2.375V$  to  $+3.465V$ ,  $V_{DDO} = +1.71V$  to  $+3.465V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $V_{DD} = V_{DDO} = +2.5V$ ,  $T_A = +25^{\circ}C$ .) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>SINGLE-ENDED OUTPUTS (PCLKOUT, DOUT_)</b>						
High-Level Output Voltage	$V_{OH}$	$V_{DDO} = +2.375V$ to $+3.465V$ , $I_{OH} = -1mA$	0.8 x $V_{DDO}$			V
Low-Level Output Voltage	$V_{OL}$	$V_{DDO} = +2.375V$ to $+3.465V$ , $I_{OL} = 1mA$			0.2	V
Output Short-Circuit Current	$I_{OS}$	Output shorted to ground	$V_{DDO} = 2.375V$	-2		mA
			$V_{DDO} = 3.135V$	-9		
			$V_{DDO} = 3.465V$	-25		
<b>LCDS INPUT (SDI+, SDI-)</b>						
Differential Input-Current Threshold	$I_{ID}$			400		$\mu A$
Common-Mode Input Current	$I_{IC}$		-300	$\pm 500$	+300	$\mu A$
Differential Input Impedance	$Z_{ID}$	$I_{IC} = 0\mu A$ at $V_{DD} = 3.3V \pm 5\%$	69	90	109	$\Omega$
		$I_{IC} = 0\mu A$ at $V_{DD} = 2.8V \pm 5\%$	82	108	132	
		$I_{IC} = 0\mu A$ at $V_{DD} = 2.5V \pm 5\%$	95	125	153	
		$I_{IC} = \pm 300\mu A$ at $V_{DD} = 3.3V \pm 5\%$	67	91	112	
		$I_{IC} = \pm 300\mu A$ at $V_{DD} = 2.8V \pm 5\%$	86	108	136	
Common-Mode Input Impedance	$Z_{IC}$	$I_{IC} = \pm 300\mu A$	90	167	375	$\Omega$
Input Capacitance	$C_{IN}$	SDI+ or SDI- to ground		2		pF
<b>POWER SUPPLY</b>						
Supply Current (Note 4)	$I_{TOT}$	$V_{DD} = V_{DDO} = 2.5V$ DOUT_ = all high or all low	PCLKOUT = 5MHz (110Mbps)	9	12	mA
			PCLKOUT = 10MHz (220Mbps)	9	12	
Worst-Case Pattern Supply Current (Note 4)	$I_{TOTW}$	$C_L = 5pF$ , $V_{DD} = V_{DDO} = 2.5V$ , Figure 2	PCLKOUT = 5MHz (110Mbps)	10	12	mA
			PCLKOUT = 10MHz (220Mbps)	10	12	
Power-Down Supply Current (Note 4)	$I_{TOTZ}$			0.08	3	$\mu A$
Supply Difference	$V_{SD}$	MAX9223 $V_{DD}$ to MAX9224 $V_{DD}$	-5		+5	%
<b>GROUND POTENTIAL</b>						
Ground Difference	$V_{GD}$	MAX9223 to MAX9224 ground difference	-0.2		+0.2	V

## 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

### AC ELECTRICAL CHARACTERISTICS—MAX9223

( $V_{DD} = +2.375V$  to  $+3.465V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $V_{DD} = +2.5V$ ,  $T_A = +25^{\circ}C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>PCLKIN INPUT REQUIREMENTS (Figure 3)</b>						
Input Rise Time	$t_R$				2	ns
Input Fall Time	$t_F$				2	ns
PCLKIN Period	$t_P$		100		200	ns
High-Level Pulse Width	$t_{PWH}$		$0.3 \times t_P$		$0.7 \times t_P$	ns
Low-Level Pulse Width	$t_{PWL}$		$0.3 \times t_P$		$0.7 \times t_P$	ns
Setup Time	$t_S$		3			ns
Hold Time	$t_H$		1			ns

### AC ELECTRICAL CHARACTERISTICS—MAX9224

( $V_{DD} = V_{DDO} = +2.375V$  to  $+3.465V$ ,  $C_L = 5pF$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $V_{DD} = V_{DDO} = +2.5V$ ,  $T_A = +25^{\circ}C$ .) (Notes 3, 5)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PCLKOUT Period	$t_P$	Figure 4	100		200	ns
High-Level Pulse Width	$t_{PWH}$	Figure 4	$0.4 \times t_P$		$0.6 \times t_P$	ns
Low-Level Pulse Width	$t_{PWL}$	Figure 4	$0.4 \times t_P$		$0.6 \times t_P$	ns
Data Valid Before PCLKOUT	$t_{VB}$	Figure 4	5			ns
Data Valid After PCLKOUT	$t_{VA}$	Figure 4	5			ns
<b>SERIALIZER AND DESERIALIZER LINK</b>						
Power-Up Time	$t_{PU1}$	From $V_{DD} = V_{DDO} = 2.375V$ when supplies are ramping up			$6144 \times t_P$	ns
	$t_{PU2}$	From $\overline{PWRDN}$ low to high			$4096 \times t_P$	
Power-Down Time	$t_{PWRDN}$	From $\overline{PWRDN}$ high to low		2.8	10	$\mu s$

**Note 1:** Current into a pin is defined as positive. Current out of a pin is defined as negative. All voltages are referenced to ground.

**Note 2:** Maximum and minimum limits over temperature are guaranteed by design and characterization. Devices are production tested at  $T_A = +85^{\circ}C$ .

**Note 3:** Parameters are guaranteed by design and characterization, and are not production tested. Limits are set at  $\pm 6$  sigma.

**Note 4:**  $I_{TOT} = I_{DD} + I_{DDO}$ .

**Note 5:**  $C_L$  includes probe and test jig capacitance.

# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

测试电路/时序图

MAX9223/MAX9224

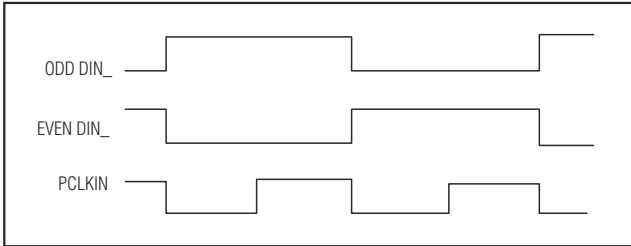


图1. 串行器最差工作条件下的开关模板

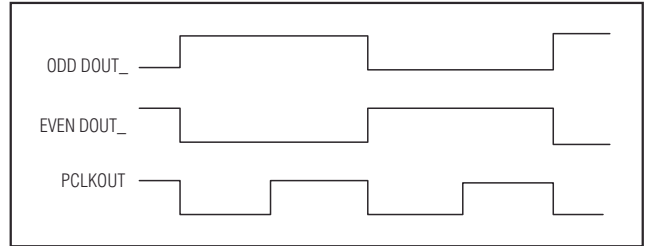


图2. 解串器最差工作条件下的开关模板

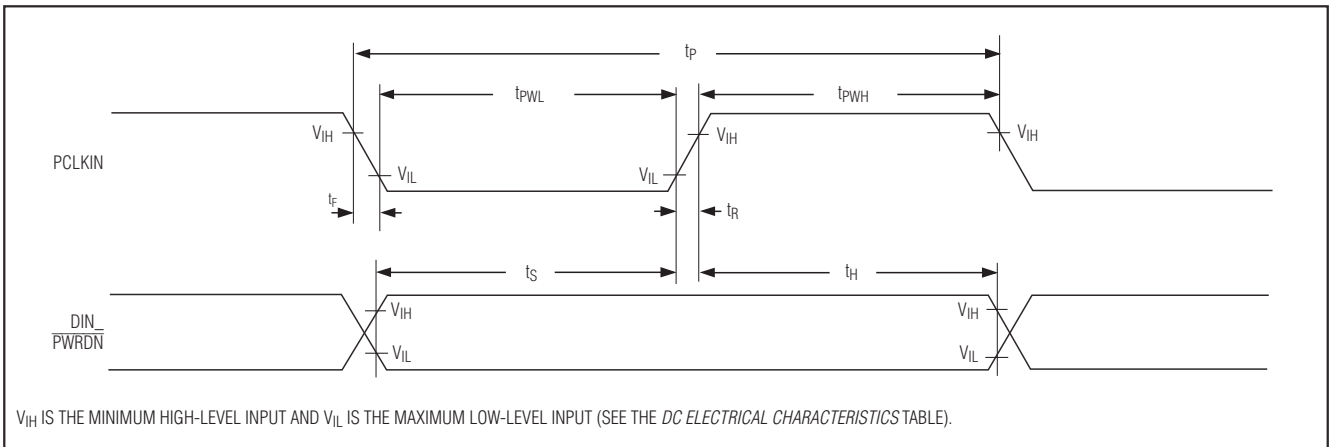


图3. 串行器输入时序

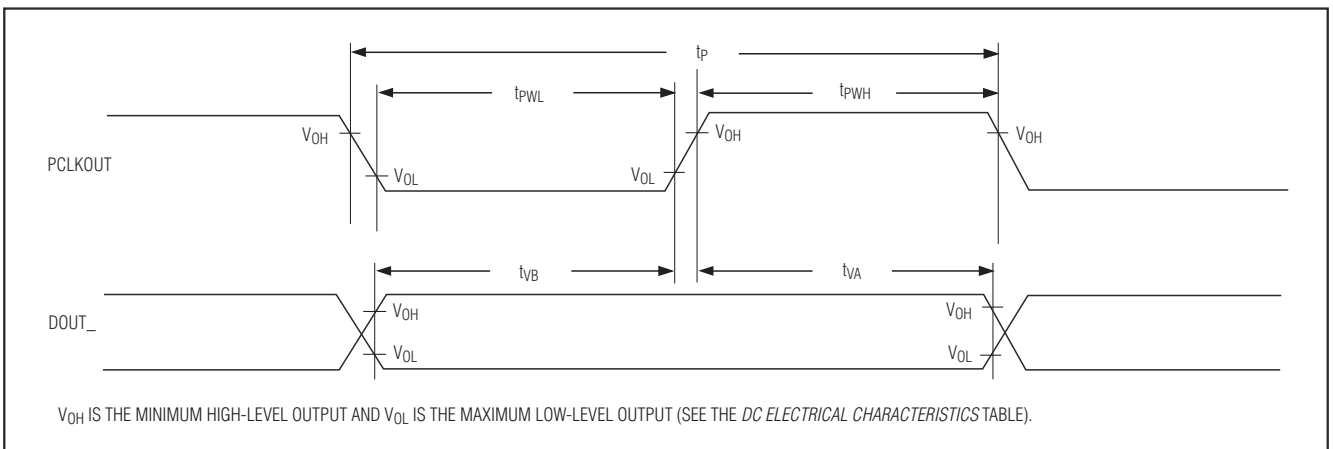
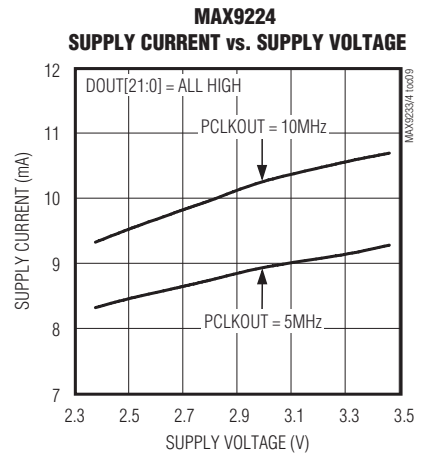
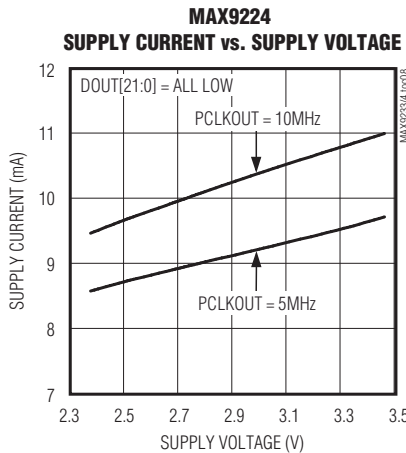
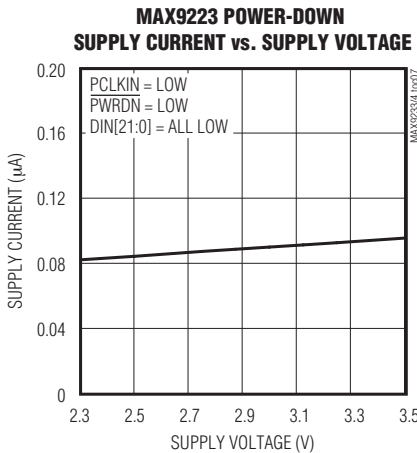
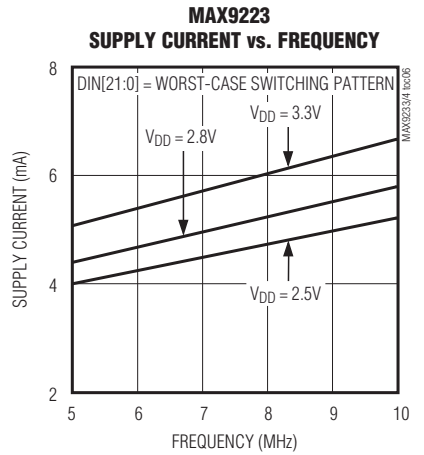
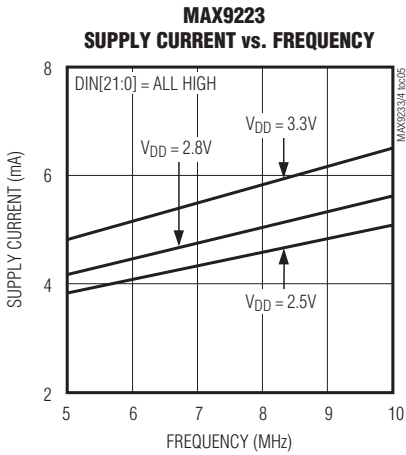
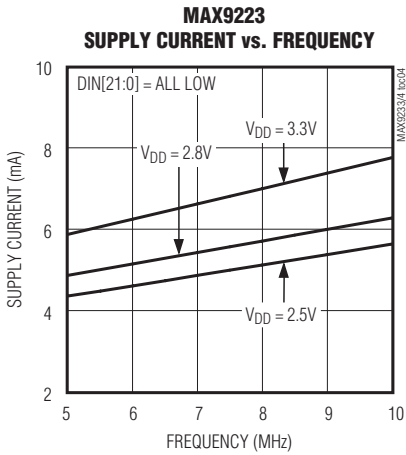
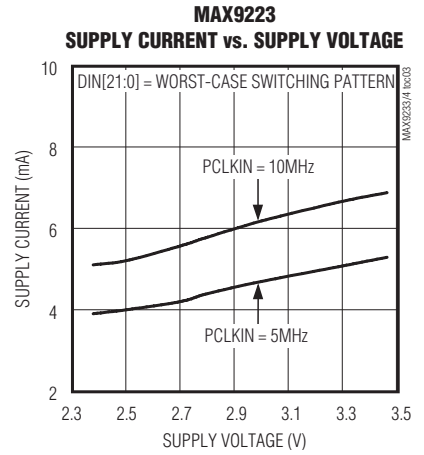
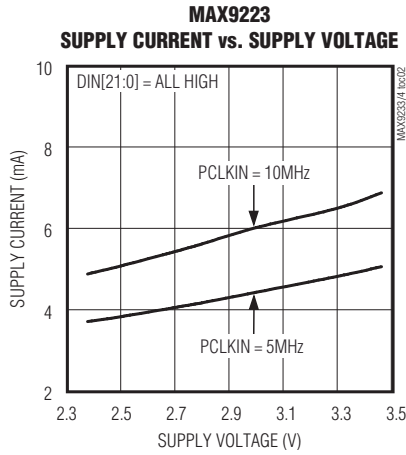
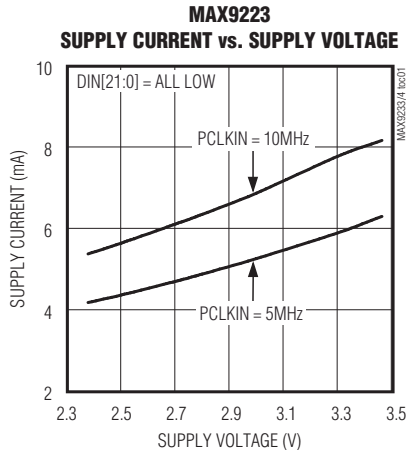


图4. 解串器输出时序

# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

## 典型工作特性

( $V_{DD} = V_{DDO} = +2.8V$ , logic input levels = 0 to +2.8V, logic output load  $C_L = 5pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

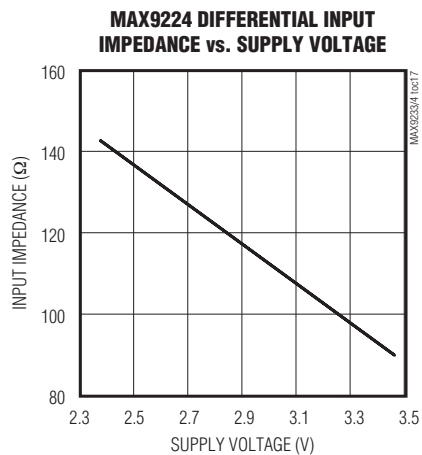
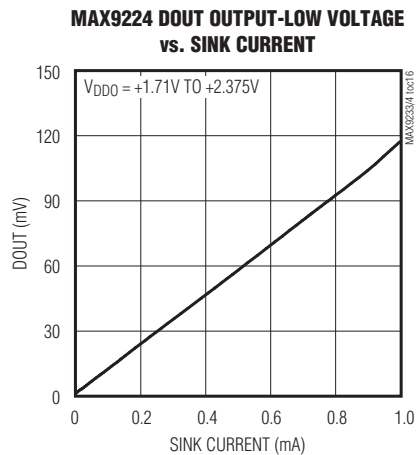
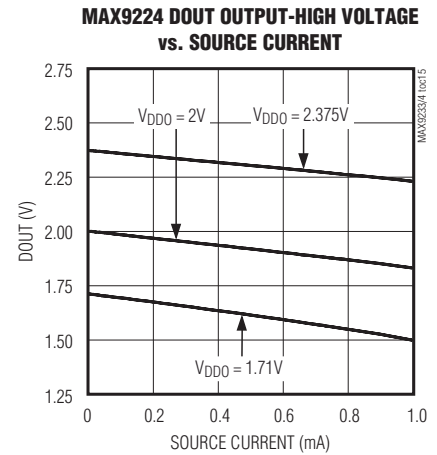
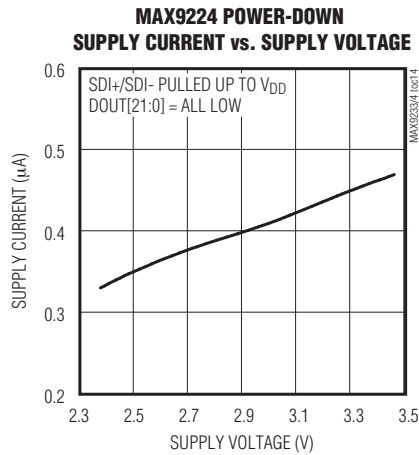
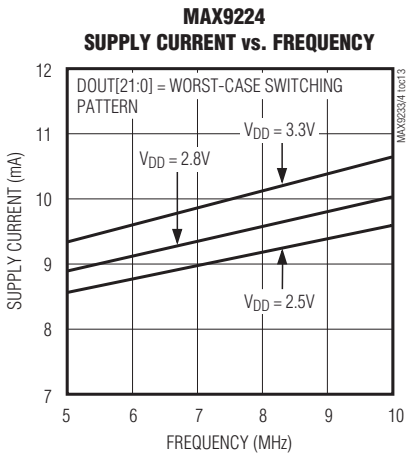
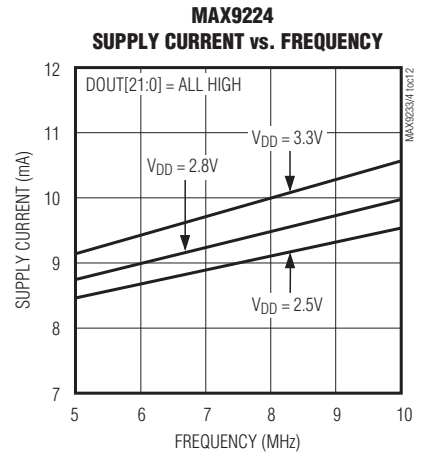
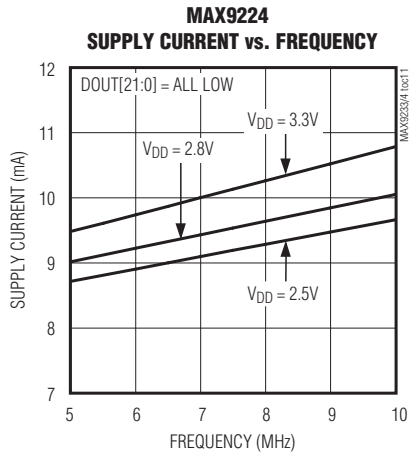
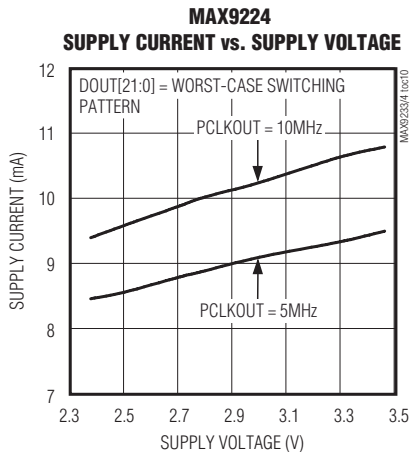


# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

典型工作特性(续)

( $V_{DD} = V_{DDO} = +2.8V$ , logic input levels = 0 to +2.8V, logic output load  $C_L = 5pF$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

MAX9223/MAX9224



## 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

### 引脚说明(MAX9223)

引脚	名称	功能
1-12, 14, 15, 21-28	DIN13-DIN2, DIN1, DINO, DIN21-DIN14	单端并行数据输入。在PCLKIN上升沿, 22位数据装载到输入锁存器。DIN[21:0]容限为1.71V至3.465V。内部下拉至GND。
13	PCLKIN	并行时钟输入。PCLKIN上升沿(通常是像素时钟)锁存并行数据输入。内部下拉至GND。
16	$\overline{\text{PWRDN}}$	电源关断输入。将 $\overline{\text{PWRDN}}$ 拉低, 使MAX9223和MAX9224进入关断模式。驱动 $\overline{\text{PWRDN}}$ 为高电平时, 正常工作。内部下拉至GND。
17	SDO-	LCDS串行数据反相输出。
18	SDO+	LCDS串行数据同相输出。
19	GND	地。
20	V <sub>DD</sub>	核电源电压。采用0.1 $\mu\text{F}$ 和0.01 $\mu\text{F}$ 并联电容旁路至GND, 两个电容应尽可能靠近器件安装, 容值最小的电容应靠近供电引脚。
—	EP	裸焊盘, 连接EP至地。

### 引脚说明(MAX9224)

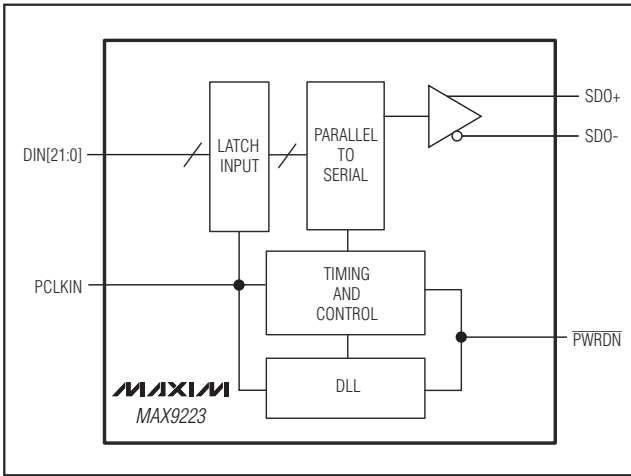
引脚	名称	功能
1, 7, 8, 10-28	DOUT21, DOUT0, DOUT1, DOUT2-DOUT20	单端并行数据输出。在PCLKOUT上升沿, DOUT[21:0]有效。
2	V <sub>DDO</sub>	输出电源电压。采用0.1 $\mu\text{F}$ 和0.01 $\mu\text{F}$ 并联电容旁路至GND, 两个电容应尽可能靠近器件安装, 容值最小的电容应靠近供电引脚。
3	GND	地。
4	SDI+	LCDS串行数据同相输入。
5	SDI-	LCDS串行数据反相输入。
6	V <sub>DD</sub>	核电源电压, 采用0.1 $\mu\text{F}$ 和0.01 $\mu\text{F}$ 并联电容旁路至GND, 两个电容应尽可能靠近器件, 容值最小的电容应靠近供电引脚。
9	PCLKOUT	并行时钟输出。在PCLKOUT上升沿(通常是像素时钟), 并行输出数据有效。
—	EP	裸焊盘, 连接EP至地。



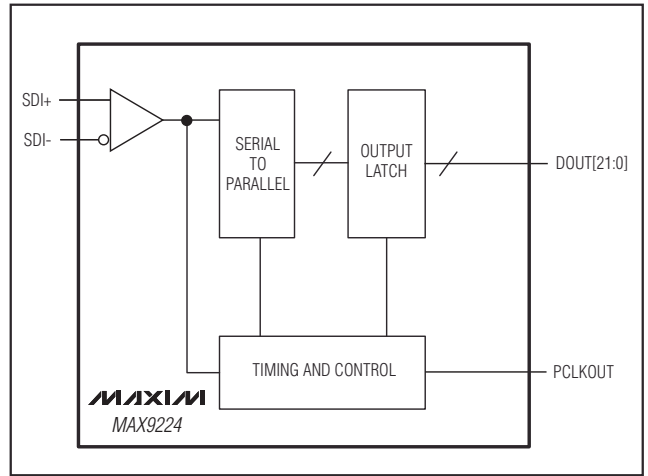
# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

MAX9223/MAX9224

MAX9223功能框图



MAX9224功能框图



## 详细说明

MAX9223串行器工作在5MHz至10MHz并行时钟频率，在并行时钟的每个周期，串行转换22位并行输入数据DIN[21:0]，PCLKIN的上升沿锁存DIN[21:0]。数据和内部产生的串行时钟组合后，以多电平LCDS通过SDO+/SDO-传输。MAX9224解串器在SDI+/SDI-接收LCDS信号。可以

在DOUT[21:0]和PCLKOUT获得解串后的数据和恢复后的并行时钟，输出数据在PCLKOUT的上升沿有效。

第一位(G)在内部接地并最先发送，第0位(DIN[0])是第一个有效位。MAX9224解串器利用边界位OH识别字的边界，极性与数据位21 (DIN[21])相反。因此，每个字中至少有一次电平跳变。由此从串行输入中恢复时钟。

## 串行字格式：

G	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	OH	OH
---	---	---	---	---	---	---	---	---	---	---	----	----	----	----	----	----	----	----	----	----	----	----	----	----

## LCDS

MAX9223/MAX9224使用专有的多电平LCDS接口。图5显示了多电平LCDS接口的数据和时钟。与其他芯片组相比，该接口具有诸多优势，例如：只需要一个差分对儿作为传输介质，数据和时钟自然对齐，与传统的4mA (典型电流) LVDS接口相比，具有更低的电流。

## MAX9223/MAX9224握手

探测到字边界错误时，MAX9223/MAX9224的握手功能提供两个器件之间的双向通信。数据传输前，MAX9223串行器在锁存字的最后加入边界位(OH)。边界位与锁存字的最后一位反相。数据传输期间，MAX9224解串器连续监视每个字的边界位状态。如果探测到一个字边界位错误，串行链路将上拉至 $V_{DD}$ ，MAX9224关断。MAX9223检测到串行链路的上拉状态后，将关断 $1.0\mu s$ 。 $1.0\mu s$ 后，MAX9223重新上电，使MAX9224上电。然后重新建立字边界，恢复数据传送。当PWRDN下拉至低电平时，禁止握手功能。

## 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

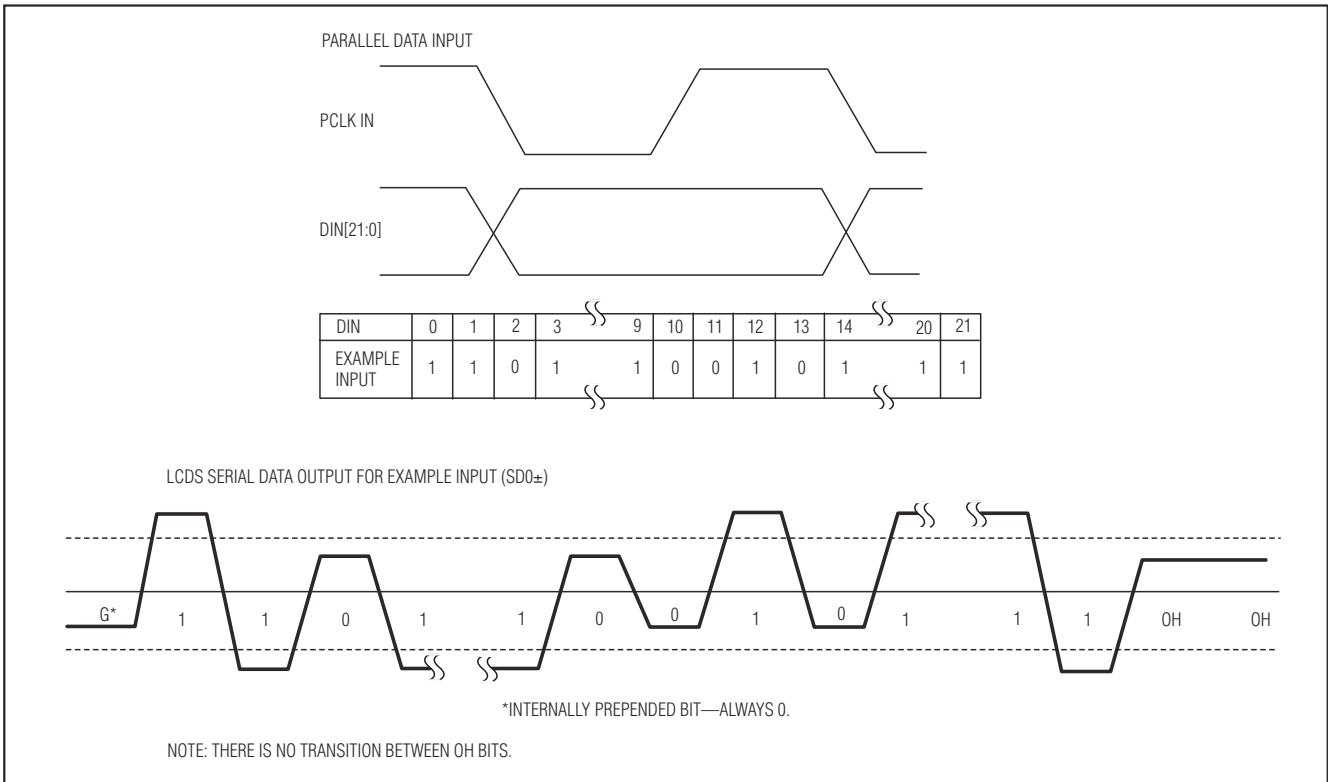


图5. 多电平LCDS输出表示

### 应用信息

#### PCLKIN锁存边沿

MAX9223串行器的并行数据输入在PCLKIN的上升沿锁存。图3所示为串行器输入时序。

#### PCLKOUT选通

MAX9224解串器的串行数据输出在PCLKOUT的上升沿有效。图4所示为解串器输出时序。

#### 关断和上电

驱动 $\overline{\text{PWRDN}}$ 至低电平，使MAX9223进入关断模式，并且发送一个脉冲关断MAX9224。关断模式下，DLL停止工作，SDO+/SDO-对地保持高阻，为差分形式，LCDS链路弱偏置在 $V_{DD} - 0.8V$ 左右。 $\overline{\text{PWRDN}}$ 和所有输入为低电平时，MAX9223/MAX9224芯片组的电源电流降至 $3.5\mu A$ ，甚至更低。

驱动 $\overline{\text{PWRDN}}$ 至高电平，启动DLL锁存到PCLKIN，初始化MAX9224上电过程。DLL锁存之前，MAX9223没有LCDS输出驱动。在有效的DIN锁存之前，上电过程和链路同步需要4096个时钟周期，参见图6所示上电和关断时序图。正常工作情况下，在驱动 $\overline{\text{PWRDN}}$ 为高电平之前，必须运行、建立PCLKIN。

如果 $V_{DD} = 0$ ，LCDS输出对地保持高阻，为差分形式。

#### 地电位偏差容限

MAX9223/MAX9224即使在有地电位偏差时，也可以正常工作。但是，MAX9224解串器的地电位必须保持在MAX9223串行器地电位的 $\pm 0.2V$ 以内，从而保持正常工作。

#### MAX9224输出缓冲供电( $V_{DDO}$ )

MAX9224并行输出由 $V_{DDO}$ 供电，可接受 $+1.71V$ 至 $+3.465V$ 的供电电压，能够与 $1.8V$ 至 $3.3V$ 逻辑电平直接接口。

# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

MAX9223/MAX9224

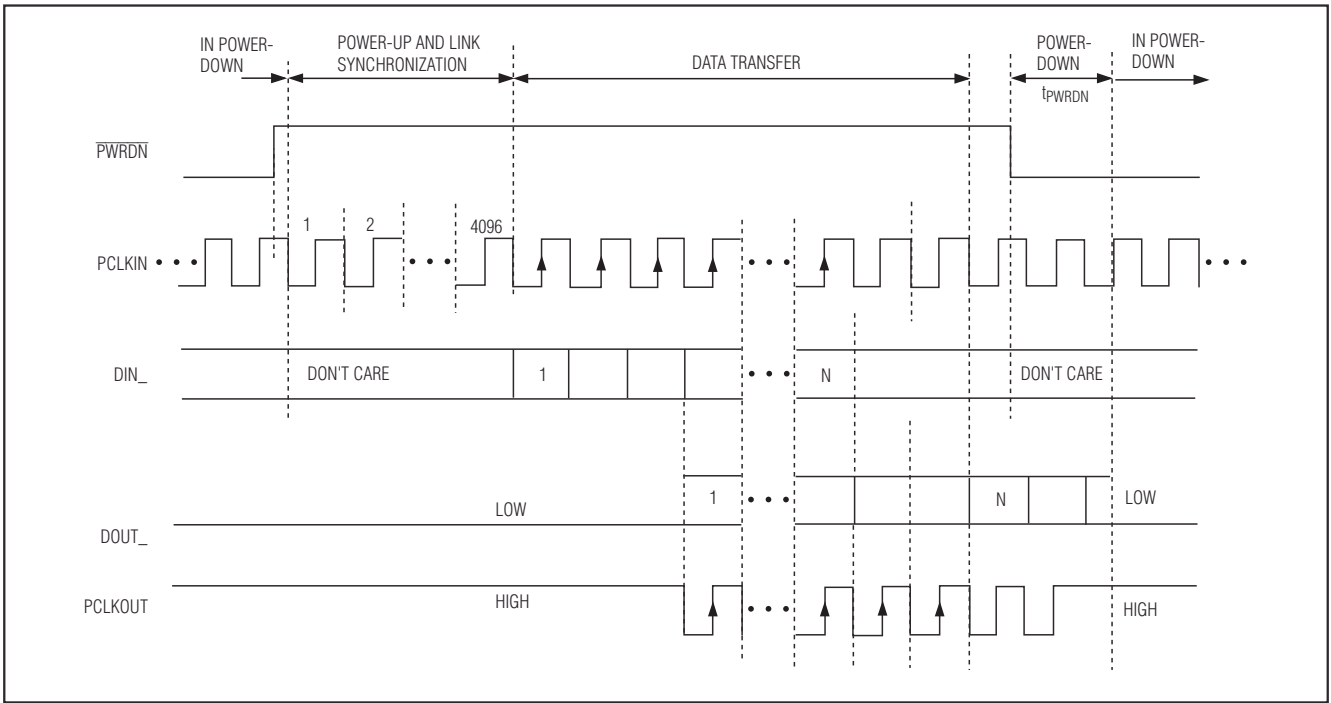


图6. MAX9223/MAX9224上电/关断时序

## 电缆、PCB互连和连接器

LCDS互连时典型差分阻抗为110Ω。连线和连接器需要具备正确的差分匹配阻抗，以保持阻抗的连续性。

## 电路板布局和电源旁路

将逻辑电路和LCDS信号隔离，以防止串扰。建议PCB使用独立的电源、地和信号层。

用高频、表面贴装的0.1μF和0.01μF并联陶瓷电容旁路每个V<sub>DD</sub>和V<sub>DDO</sub>引脚，并联电容应尽可能靠近器件放置，容值最小的电容应尽可能靠近电源引脚。

## ESD保护

MAX9223/MAX9224 LCDS输入和输出(SDO+/SDO-、SDI+/SDI-)具有人体模式的±15kV ESD保护。人体模式放电元件为C<sub>S</sub> = 100pF和R<sub>D</sub> = 1.5kΩ (图7)。

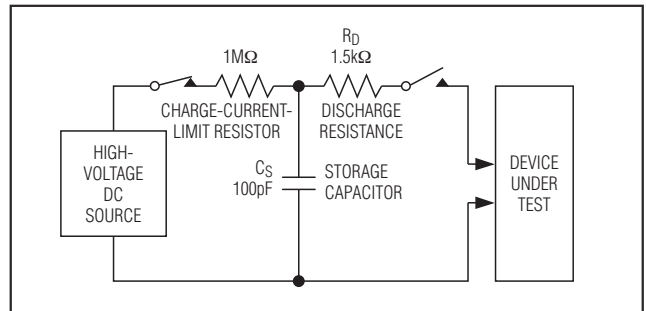


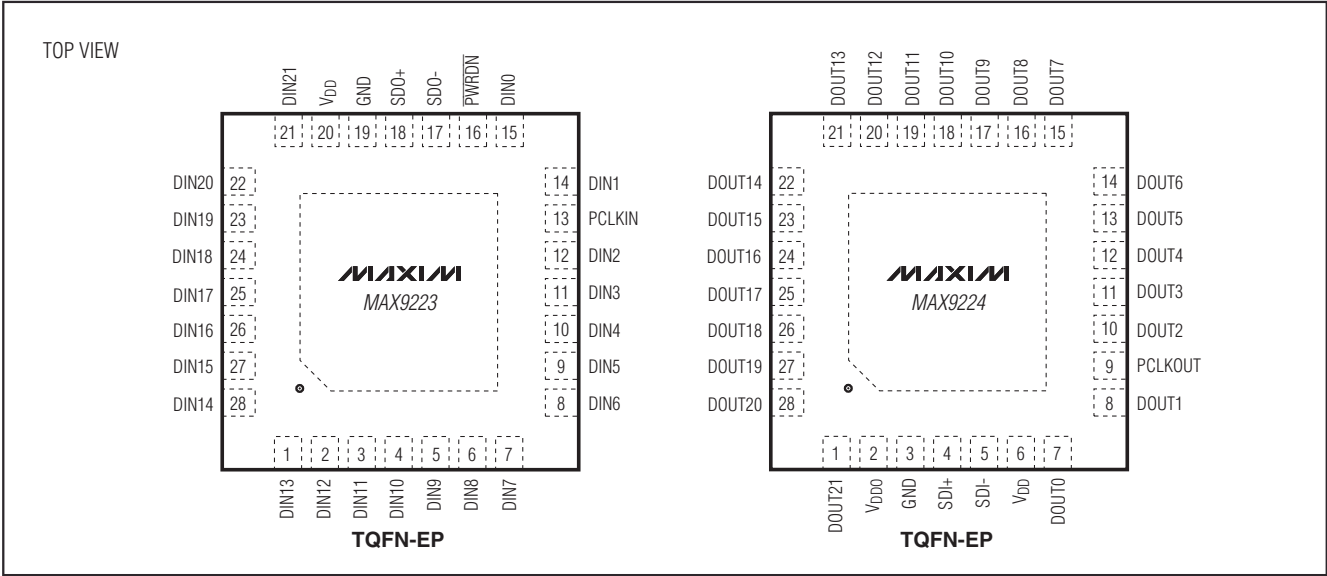
图7. 人体模式ESD测试电路

## 芯片信息

PROCESS: CMOS

# 22位、低功耗、5MHz至10MHz 串行器与解串行器芯片组

引脚配置



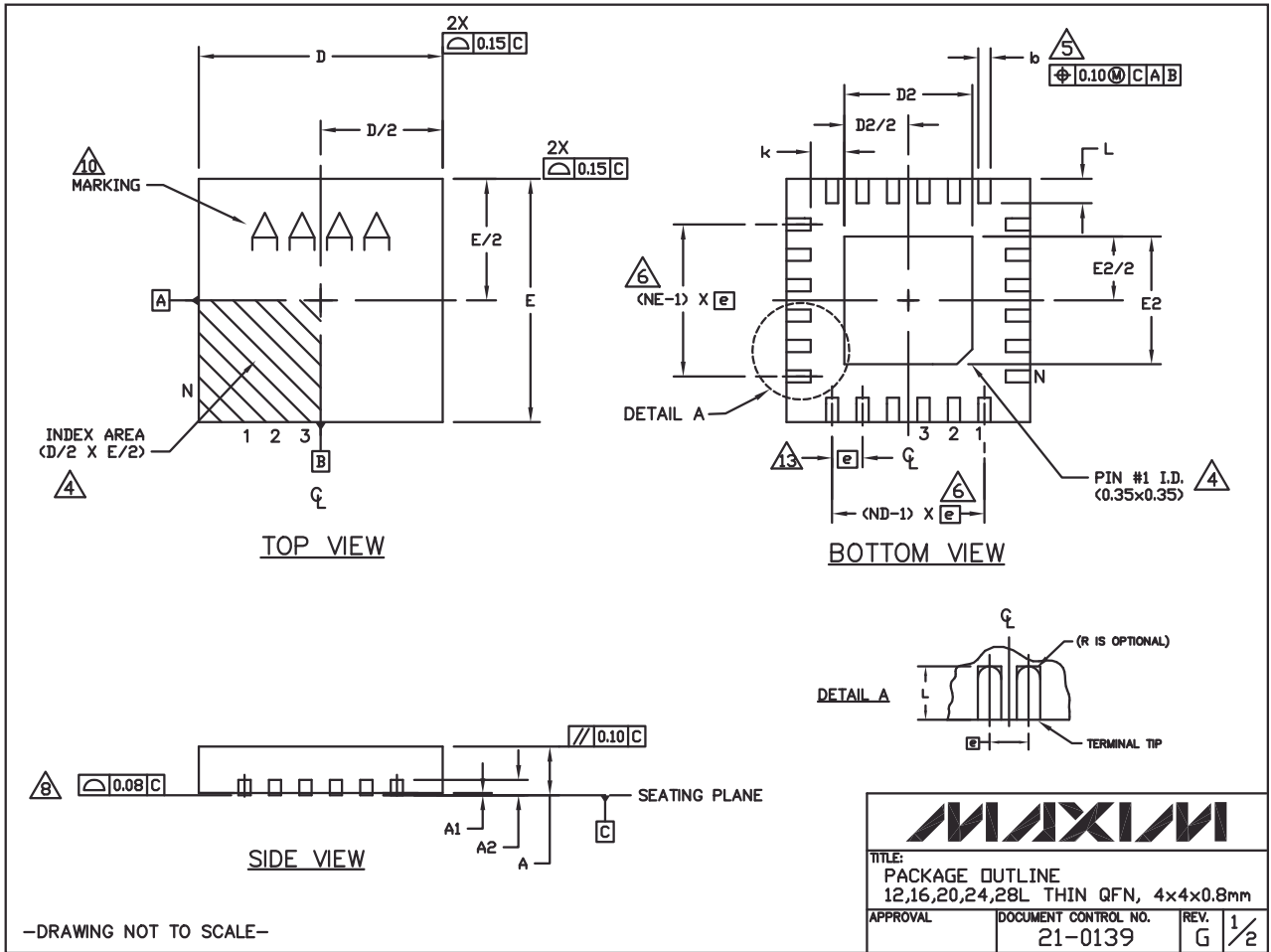
# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)

MAX9223/MAX9224

24L QFN THIN:EPS



# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)

COMMON DIMENSIONS															
PKG	12L 4x4			16L 4x4			20L 4x4			24L 4x4			28L 4x4		
REF.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF			0.20 REF			0.20 REF			0.20 REF			0.20 REF		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30	0.15	0.20	0.25
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	12			16			20			24			28		
ND	3			4			5			6			7		
NE	3			4			5			6			7		
Jedec Var.	WGGB			WGGC			WGGD-1			WGGD-2			WGGE		


EXPOSED PAD VARIATIONS						
PKG. CODES	D2			E2		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63
T2844-1	2.50	2.60	2.70	2.50	2.60	2.70

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25mm AND 0.30mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- COPLANARITY SHALL NOT EXCEED 0.08mm.
- WARPAGE SHALL NOT EXCEED 0.10mm.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION 'e', ±0.05.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- ALL DIMENSIONS ARE THE SAME FOR LEADED (-) & PbFREE (+) PACKAGE CODES.

			
TITLE: PACKAGE OUTLINE 12,16,20,24,28L THIN QFN, 4x4x0.8mm			
APPROVAL	DOCUMENT CONTROL NO. 21-0139	REV. G	2/2

-DRAWING NOT TO SCALE-

# 22位、低功耗、5MHz至10MHz 串行器与解串器芯片组

修订历史

修订次数	修订日期	说明	修改页
0	10/05	最初版本。	—
1	12/07	将输出短路电流的最小值由-20更改为-25，并更新了封装图。	3, 13

MAX9223/MAX9224

## Maxim北京办事处

北京 8328信箱 邮政编码 100083  
免费电话：800 810 0310  
电话：010-6211 5199  
传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

**Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600** \_\_\_\_\_ 15