

双路、5A、2MHz降压型调节器

概述

MAX8855是一款高效、双路降压型调节器，每路输出可提供5A电流。器件工作电压为2.35V至3.6V，输出电压为0.6V至 $0.9 \times V_{IN}$ ，可理想用于负载点供电应用。在整个负载、输入电压和温度变化范围内，输出电压总误差低于 $\pm 1\%$ 。

MAX8855采用PWM工作模式，开关频率可通过外部电阻设置在0.5MHz至2MHz范围。该器件还可同步至相同频率范围的外部时钟。两个内部开关型调节器采用 180° 错相工作，以降低输入纹波电流，同时也降低对输入电容的要求。高工作频率可使外部元件的尺寸最小；高效、内部双nMOS设计可在重载情况下保持电路板的温升较低。电压模式控制结构和宽带(> 15MHz, 典型值)电压误差放大器允许采用III型补偿方案，实现输入电压和负载瞬变的快速响应，并允许使用陶瓷输出电容。

可编程软启动降低了输入浪涌电流，两个使能输入允许独立开启/关闭每路输出，为系统级设计提供极大的灵活性。基准输入简化了跟踪输出电压的设计。MAX8855提供32引脚薄型QFN (5mm x 5mm)封装，最大高度为0.8mm。

应用

ASIC/CPU/DSP电源

DDR电源

机顶盒电源

打印机电源

网络电源

特性

- ◆ 内置 $27\text{m}\Omega$ 导通电阻的MOSFET
- ◆ 双路、5A、PWM降压型调节器
- ◆ 完善的过流、短路和热保护
- ◆ 在整个负载、输入电压和温度范围内，输出精度为 $\pm 1\%$
- ◆ 2.35V至3.6V工作电压
- ◆ 一个通道上的REFIN用于电压跟踪或外部基准
- ◆ 集成自举二极管
- ◆ 0.6V至 $0.9 \times V_{IN}$ 可调输出
- ◆ 软启动降低电源浪涌电流
- ◆ 0.5MHz至2MHz可调开关频率，或FSYNC输入
- ◆ 全陶瓷电容设计
- ◆ 180° 错相工作降低输入纹波电流
- ◆ 独立的使能输入和PWRGD输出
- ◆ 可安全启动进入预偏置输出
- ◆ 提供5mm x 5mm薄型QFN封装
- ◆ DDR应用中吸入/源出电流

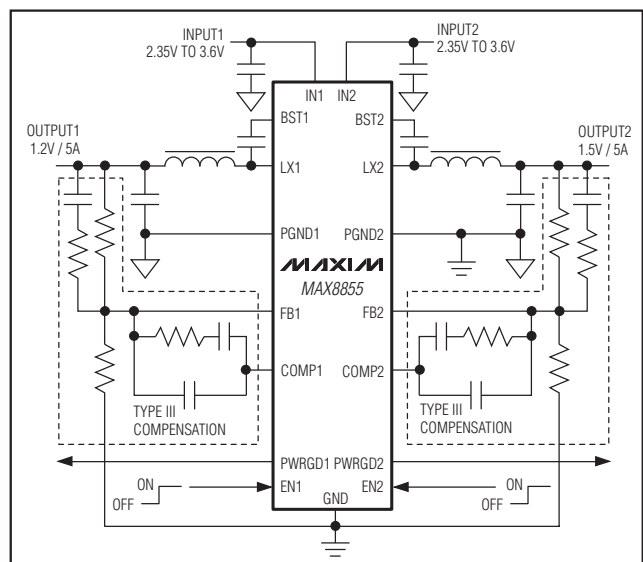
订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX8855ETJ+	-40°C to +85°C	32 Thin QFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。

*EP = 裸焊盘。

典型工作电路



引脚配置在数据资料的最后给出。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

双路、5A、2MHz降压型调节器

ABSOLUTE MAXIMUM RATINGS

IN ₋ , LX ₋ , V _{DD} , V _{DL} , PWRGD ₋ to GND	-0.3V to +4.5V
V _{DD} , V _{DL} to IN ₋	-0.3V to +4.5V
EN ₋ , SS ₋ , COMP ₋ , FB ₋ , REFIN, FSYNC to GND	-0.3V to the lower of (V _{VDD} + 0.3V) and (V _{VDL} + 0.3V)
Continuous LX ₋ Current (Note 1)	5.5A _{RMS}
BST ₋ to LX ₋	-0.3V to +4.5V
PGND ₋ to GND	-0.3V to +0.3V

Continuous Power Dissipation (T _A = +70°C) 32-Pin Thin QFN (5mm x 5mm) (derate 34.5mW/°C above +70°C)	2758.6mW
Operating Ambient Temperature Range	-40°C to +85°C
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
θ _{JC}	1.7°C/W

Note 1: LX₋ have internal clamp diodes to PGND₋ and IN₋. Applications that forward bias these diodes should take care not to exceed the IC's package power-dissipation limits.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = V_{VDD} = V_{VDL} = 3.3V, V_{FB} = 0.5V, V_{SS} = V_{REFIN} = 600mV, PGND₋ = GND, R_{FSYNC} = 10kΩ, L = 0.47μH, C_{BST} = 0.1μF, C_{SS} = 0.022μF, PWRGD₋ not connected; T_A = -40°C to +85°C, typical values are at T_A = +25°C, unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
IN1, IN2, VDL, VDD						
IN ₋ , VDL, and V _{DD} Voltage Range	(Note 3)		2.35		3.60	V
IN ₋ Supply Current	1MHz switching, no load	V _{IN} = 2.5V		1.9	3.5	mA
		V _{IN} = 3.3V		2.8	5	
V _{DD} + VDL Supply Current	1MHz switching, V _{DD} = VDL	V _{VDD} = 2.5V		7.2		mA
		V _{VDD} = 3.3V		10	15	
Shutdown Supply Current (I _{IN1} + I _{IN2} + I _{VDD} + I _{VDL})	V _{IN} = V _{VDD} = V _{VDL} = V _{BST} - V _{LX} = 3.6V, V _{EN} = 0V	T _A = +25°C			11	μA
		T _A = +85°C		0.3		
IN ₋ , V _{DD} Undervoltage Lockout Threshold UVLO Monitors V _{DD} , IN1, and IN2	Rising			2.0	2.2	V
	Falling		1.8	1.9		
IN ₋ , V _{DD} Undervoltage Lockout Deglitch				2		μs
BST1, BST2						
Shutdown BST ₋ Current	V _{IN} = V _{VDD} = V _{VDL} = V _{BST} = 3.6V, V _{EN} = 0V, V _{LX} = 0 or 3.6V	T _A = +25°C			2	μA
		T _A = +85°C		0.02		
COMP1, COMP2						
COMP ₋ Clamp Voltage, High	V _{VDD} = V _{IN} = 2.3V to 3.6V, V _{FB} = 0.7V		1.80	2.00	2.25	V
COMP ₋ Slew Rate				1.40		V/μs
COMP ₋ Shutdown Resistance	From COMP ₋ to GND, V _{EN} = 0V			7	25	Ω
ERROR AMPLIFIER						
FB ₋ Regulation Voltage	V _{COMP} = 1V to 2V	V _{VDD} = V _{IN} = 2.5V to 3.3V	0.594	0.600	0.606	V
FB ₋ Regulation Voltage with External Reference	V _{COMP} = 1V to 2V	V _{VDD} = V _{IN} = 2.5V to 3.3V	0.594	0.600	0.606	V
Error Amplifier Common-Mode-Input Range			0		V _{VDD} - 1.6	V
Error Amplifier Maximum Output Current			1			mA
FB ₋ Input Bias Current	V _{FB} = 0.605V	T _A = +25°C		40	300	nA
		T _A = +85°C		37		

双路、5A、2MHz降压型调节器

MAX8855

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN_} = V_{VDD} = V_{VDL} = 3.3V$, $V_{FB_} = 0.5V$, $V_{SS_} = V_{REFIN} = 600mV$, $PGND_ = GND$, $R_{FSYNC} = 10k\Omega$, $L = 0.47\mu H$, $C_{BST_} = 0.1\mu F$, $C_{SS_} = 0.022\mu F$, $PWRGD_$ not connected; $T_A = -40^\circ C$ to $+85^\circ C$, typical values are at $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
REFIN, SS2						
REFIN Input Bias Current	$V_{FB_} = 0.610V$	$T_A = +25^\circ C$	90	500		nA
		$T_A = +85^\circ C$	65			
REFIN Common-Mode Range	$V_{VDD} = 2.35V$ to $2.6V$		0		$V_{VDD} - 1.65$	V
	$V_{VDD} = 2.6V$ to $3.6V$		0		$V_{VDD} - 1.70$	
LX1, LX2 (All Pins Combined)						
LX_ On-Resistance, High	$I_{LX_} = -2A$	$V_{IN_} = V_{BST_} - V_{LX_} = 3.3V$	31	52		m Ω
		$V_{IN_} = V_{BST_} - V_{LX_} = 2.5V$	34			
LX_ On-Resistance, Low	$I_{LX_} = -2A$	$V_{IN_} = 3.3V$	27	46		m Ω
		$V_{IN_} = 2.5V$	29			
LX_ Current-Limit Threshold	High-side sourcing and freewheeling		7.0	8.3	9.6	A
LX_ Leakage Current	$V_{IN_} = 3.6V$, $V_{EN_} = 0V$	$V_{LX_} = 3.6V$	$T_A = +25^\circ C$		+0.1	μA
			$T_A = +85^\circ C$		-0.1	
		$V_{LX_} = 0V$	$T_A = +25^\circ C$	-10		
			$T_A = +85^\circ C$	-0.1		
LX_ Switching Frequency	$R_{FSYNC} = 10k\Omega$		0.9	1.0	1.1	MHz
	$R_{FSYNC} = 4.75k\Omega$		1.80	2.0	2.2	
LX_ Minimum Off-Time				50		ns
LX_ Minimum On-Time				95		ns
LX_ Maximum Duty Cycle	$R_{FSYNC} = 10k\Omega$		90	95		%
Maximum LX_ Output Current			3			A _{RMS}
EN1, EN2						
EN_ Logic-Low					0.7	V
EN_ Logic-High			1.7			V
EN_ Input Current	$V_{EN_} = 0$ or $3.6V$, $V_{VDD} = 3.6V$	$T_A = +25^\circ C$	-1		+1	μA
		$T_A = +85^\circ C$		0.01		
SS1, SS2						
SS_ Charging Current	$V_{SS_} = 300mV$		5	8	11	μA
REFIN, SS2						
Discharge Resistance	In shutdown or a fault condition			335		Ω
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold (Independent Channels)				+165		$^\circ C$
Thermal-Shutdown Hysteresis				20		$^\circ C$

双路、5A、2MHz降压型调节器

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN_} = V_{VDD} = V_{VDL} = 3.3V$, $V_{FB_} = 0.5V$, $V_{SS_} = V_{REFIN} = 600mV$, $PGND_ = GND$, $R_{FSYNC} = 10k\Omega$, $L = 0.47\mu H$, $C_{BST_} = 0.1\mu F$, $C_{SS_} = 0.022\mu F$, $PWRGD_$ not connected; $T_A = -40^\circ C$ to $+85^\circ C$, typical values are at $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

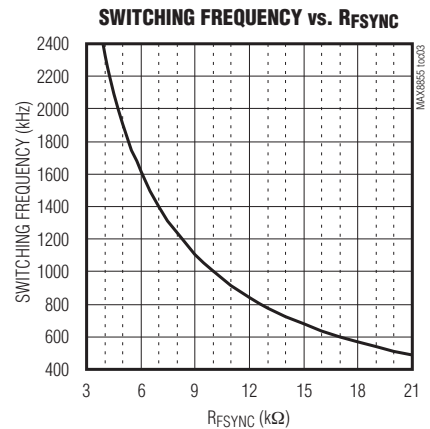
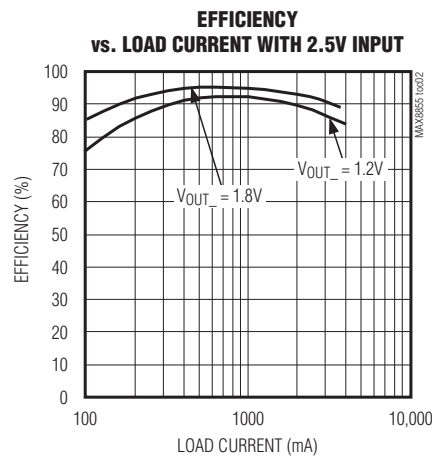
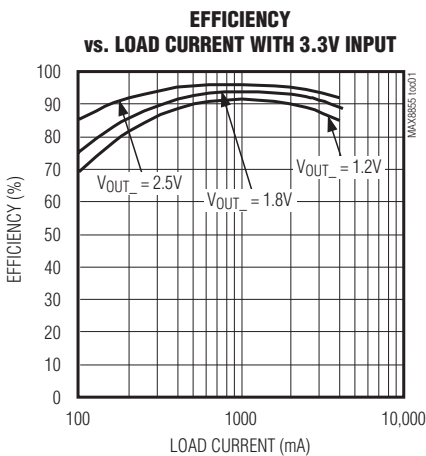
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
FSYNC					
FSYNC Capture Range		250		2500	kHz
FSYNC Input Threshold		1.3	1.5	1.7	V
FSYNC Output Voltage		0.975	1.0	1.025	V
Phase Shift from LX1 to LX2			180		Degrees
PWRGD1, PWRGD2					
PWRGD1 Threshold Voltage	V_{FB1} rising with respect to V_{REFIN} , and $V_{REFIN} > 540mV$ typ	88	90	92	%
PWRGD2 Threshold Voltage	V_{FB2} rising with respect to V_{SS2} , and $V_{SS2} > 540mV$ typ	88	90	92	%
PWRGD_ Hysteresis			2.6		%
PWRGD_ Falling Edge Deglitch		35	45	55	μs
PWRGD_ Output-Low Voltage	$I_{PWRGD_} = 4mA$		0.03	0.15	V
PWRGD_ Leakage Current	$V_{PWRGD_} = 3.6V$, $V_{FB_} = 0.9V$	$T_A = +25^\circ C$		1	μA
		$T_A = +85^\circ C$		0.01	

Note 2: All devices 100% production tested at $+25^\circ C$. Limits over temperature are guaranteed by design.

Note 3: V_{VDD} must equal V_{VDL} and be equal to or greater than $V_{IN_}$.

典型工作特性

($V_{IN1} = V_{IN2} = 3.3V$. MAX8855, circuit of Figure 6, $T_A = +25^\circ C$, unless otherwise noted.)

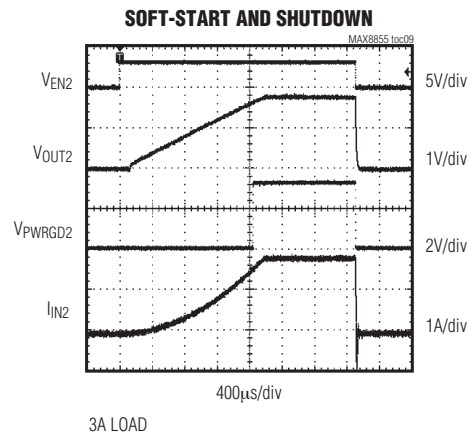
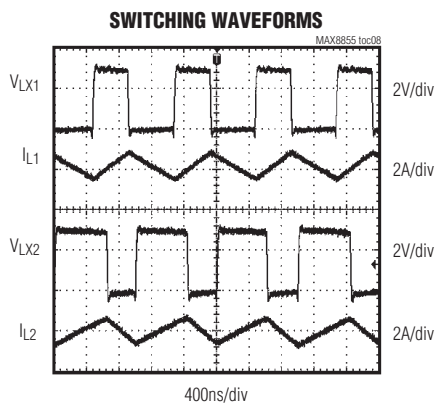
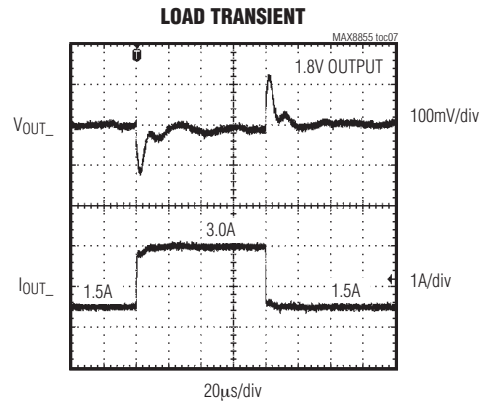
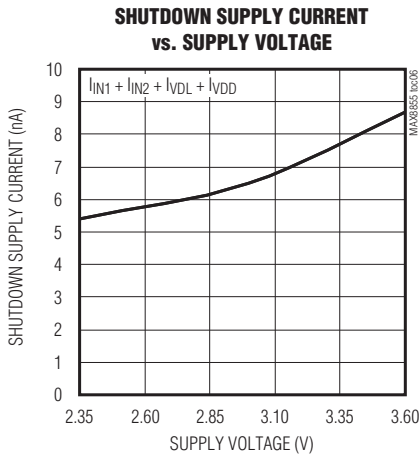
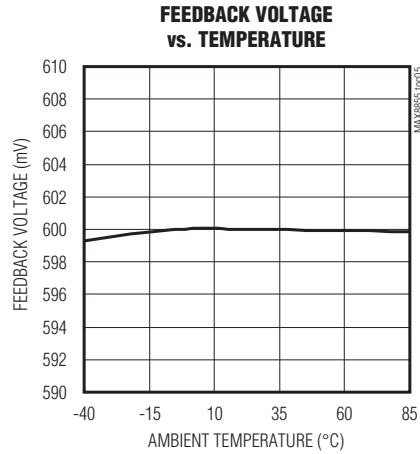
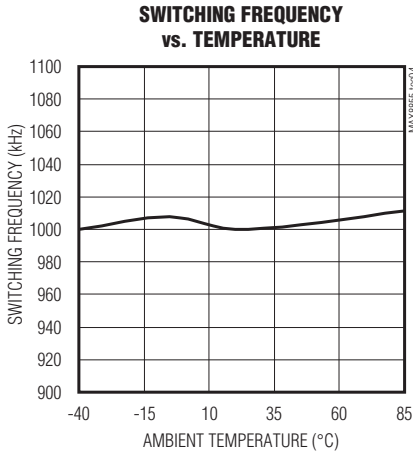


双路、5A、2MHz降压型调节器

MAX8855

典型工作特性(续)

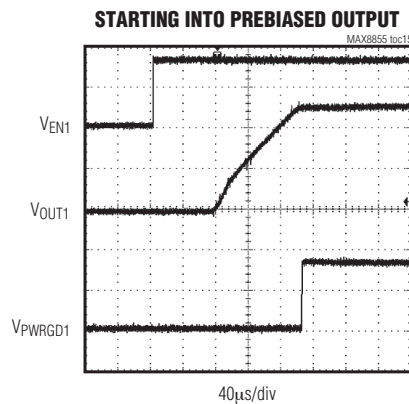
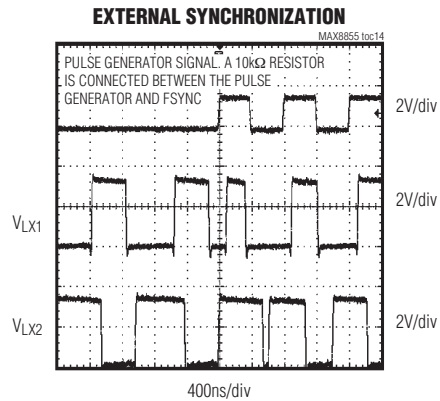
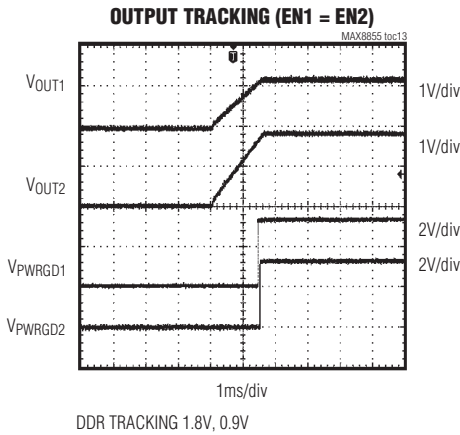
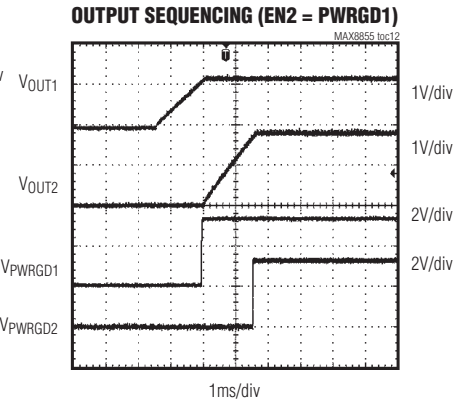
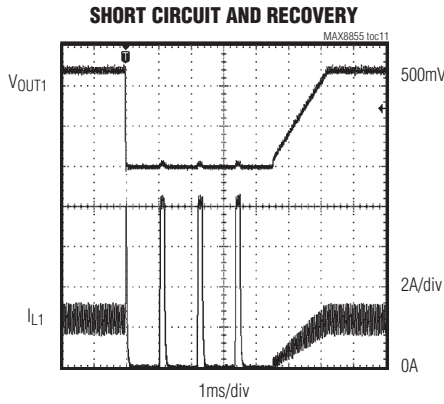
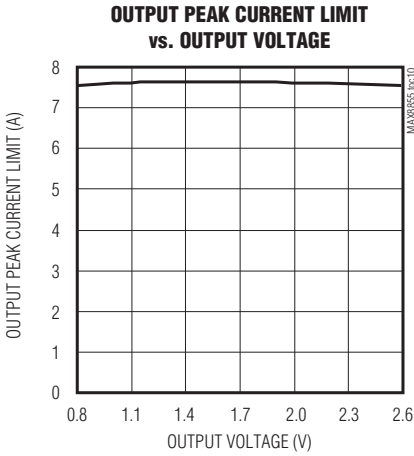
($V_{IN1} = V_{IN2} = 3.3V$. MAX8855, circuit of Figure 6, $T_A = +25^\circ C$, unless otherwise noted.)



双路、5A、2MHz降压型调节器

典型工作特性(续)

($V_{IN1} = V_{IN2} = 3.3V$. MAX8855, circuit of Figure 6, $T_A = +25^\circ C$, unless otherwise noted.)



双路、5A、2MHz降压型调节器

引脚说明

MAX8855

引脚	名称	功能
1	PWRGD1	第1路调节器的电源就绪、开漏输出。当 $V_{REFIN} \geq 0.54V$ 并且 $V_{FB1} \geq 0.9 \times V_{REFIN}$ 时，PWRGD1为高阻态；在以下情况下，PWRGD1为低： $V_{REFIN} < 0.54V$ 、EN1为低电平、 V_{DD} 或IN1低于UVLO、热关断被触发或 $V_{FB1} < 0.9 \times V_{REFIN}$ 。
2	REFIN	第1路调节器的外部基准输入。将外部基准连接至REFIN或将REFIN连接至SS1，使用内部基准。当EN1为低电平或第1路调节器由于故障而关断时，REFIN通过一个335Ω电阻对地放电。
3	V_{DD}	电源电压，通过一个10Ω电阻将 V_{DD} 连接至VDL并在 V_{DD} 和GND之间连接一个0.1μF电容。
4	GND	模拟地，将GND连接到一个模拟的地层。通过靠近IC的一个点将模拟地与功率地连接在一起。
5	N.C.	没有连接。
6	VDL	低边栅极驱动电源输入，将VDL连接至IN ₋ 或低于3.6V的最高电源电压。在VDL和功率地之间连接一个1μF电容。
7	FSYNC	频率设置和同步。在FSYNC和GND之间连接一个4.75kΩ至20.5kΩ的电阻设置开关频率，或施加一个250kHz至2.5MHz的时钟信号来同步开关工作。 $R_{FSYNC} = (T - 0.05\mu s) \times (10k\Omega / 0.95\mu s)$ ，其中T为振荡周期。
8	PWRGD2	第2路调节器的电源就绪、开漏输出。当 $V_{SS2} \geq 0.54V$ 并且 $V_{FB2} \geq 0.9 \times V_{SS2}$ 时，PWRGD2为高阻态；在以下情况下，PWRGD2为低： $V_{SS2} < 0.54V$ 、EN2为低、 V_{DD} 或IN2低于UVLO、热关断被触发或 $V_{FB2} < 0.9 \times V_{SS2}$ 。
9	SS2	第2路调节器的软启动。在SS2和GND之间连接一个电容设置软启动时间，请参考设置软启动时间部分。当EN2为低电平或第2路调节器由于故障而关断时，SS2通过一个335Ω电阻由内部拉至低电平。
10	FB2	第2路调节器的反馈输入。将FB2连接至输出与GND之间外部电阻分压器的中点，可将输出电压设置在0.6V至 V_{IN2} 的90%。IC关断时，FB2为高阻。
11	COMP2	第2路调节器的补偿端。COMP2是内部电压误差放大器的输出，外部补偿网络连接至COMP2和FB2，请参考补偿设计部分。输出关断时，COMP2由内部拉至GND。
12	EN2	第2路调节器的使能输入。将EN2置高使能第2路调节器或拉低关断调节器。需要常备电源时，将EN2连接至 V_{DD} 。
13, 14	IN2	第2路调节器的电源输入，其电压范围为2.35V至3.6V。在IN2和PGND2之间连接一个10μF和一个0.1μF的陶瓷电容。
15, 16, 17	PGND2	第2路调节器的功率地。将所有PGND ₋ 引脚连接至功率地，在靠近IC处单点连接功率地和模拟地。
18, 19	LX2	第2路调节器的电感连接，在LX2和稳压器输出之间连接一个电感。IC关断时，LX2为高阻。
20	BST2	第2路调节器的自举端，在BST2和LX2之间连接一个0.1μF的电容。BST2为高边栅极驱动器供电，VDL通过内部pMOS开关对BST2充电。关断时，在LX2与BST2之间、VDL与BST2之间存在一个内部二极管。
21	BST1	第1路调节器的自举端，在BST1和LX1之间连接一个0.1μF的电容。BST1为高边栅极驱动器供电，VDL通过内部pMOS开关对BST1充电。关断时，在LX1与BST1之间、VDL与BST1之间存在一个内部二极管。
22, 23	LX1	第1路调节器的电感连接，在LX1和稳压器输出之间连接一个电感。IC关断时，LX1为高阻。
24, 25, 26	PGND1	第1路调节器的功率地。将所有PGND ₋ 引脚连接至功率地，在靠近IC处单点连接功率地和模拟地。

双路、5A、2MHz降压型调节器

引脚说明(续)

引脚	名称	功能
27, 28	IN1	第1路调节器的电源输入, 其电压范围为2.35V至3.6V。在IN1和PGND1之间连接一个10 μ F和一个0.1 μ F的陶瓷电容。
29	EN1	第1路调节器的使能输入。将EN1置高使能第1路调节器或拉低关断调节器。需要常备电源时, 将EN1连接至V _{DD} 。
30	COMP1	第1路调节器的补偿端。COMP1是内部电压误差放大器的输出, 外部补偿网络连接至COMP1和FB1, 请参考补偿设计部分。输出关断时, COMP1由内部拉至GND。
31	FB1	第1路调节器的反馈输入。将FB1连接至输出与GND之间外部电阻分压器的中点, 可将输出电压设置在0.6V至V _{IN1} 的90%。IC关断时, FB1为高阻。
32	SS1	第1路调节器的软启动。在SS1和GND之间连接一个电容设置软启动时间, 请参考设置软启动时间部分。当EN1禁止(为低电平)或第1路调节器由于故障而关断时, SS1通过一个335 Ω 电阻有内部拉至低电平。
—	EP	裸焊盘, 将裸焊盘连接至功率地。

详细说明

PWM控制器

控制逻辑部分是确定不同输入电压、负载和温度条件下高边MOSFET占空比的核心单元。正常工作时, 电流限制和热保护未被触发, 控制逻辑部分从PWM比较器输出信号, 驱动高边和低边MOSFET工作。它还包含死区控制逻辑和自举电容充电时序。电压误差放大器的误差信号与振荡器产生的斜坡信号在PWM比较器中进行比较, 从而得到所需的PWM信号。高边MOSFET在振荡周期开始时导通, 当斜坡电压高于V_{COMP_}或超过电流门限时关闭。在振荡周期的其余时间内, 低边开关打开。两个开关调节器工作在相同的开关频率, 具有180°相差, 以降低输入电容的纹波电流。图1给出了MAX8855的功能框图。

电流限制

MAX8855同时提供峰值和谷电流限制, 实现可靠的短路保护。在高边MOSFET导通期间, 如果漏源电流达到峰值电流门限(请参考*Electrical Characteristics*表), 高边MOSFET关闭且低边MOSFET打开, 以允许电流线性下降。在下一个时钟周期, 仅当电感电流低于谷电流限制时, 高边MOSFET才会打开。否则, 将跳过该PWM周期, 使电感电流继续线性下降。当电感电流高于谷电流限制的时间超过12 μ s, 并且FB_电压低于0.7 x V_{REFIN}时, 调节器进入打嗝模式, 打嗝模式下, SS_电容放电至零并在预设时间周期后开始软启动过程。

欠压锁定(UVLO)

当V_{DD}电源电压跌落至下降沿欠压门限(典型值为1.9V)以下时, MAX8855进入欠压锁定模式(UVLO)。UVLO使器件进入休眠状态, 直到输入电压足够高使器件功能正常为止。在UVLO模式下, 两个调节器的LX_节点都为高阻态, PWRGD1和PWRGD2都被拉至低电平。当V_{VDD}上升到欠压门限上升沿(典型值为2V)以上时, IC按照启动与排序部分的上电过程开启。

UVLO电路还监测IN1、IN2电源。当IN_电压跌落至欠压门限下降沿(典型值为1.9V)以下时, 相应的调节器关闭, PWRGD_变低。当V_{IN_}上升至上升沿欠压门限(典型值为2V)以上时, 调节器开启。

电源就绪输出(PWRGD_)

PWRGD1和PWRGD2为漏极开路输出, 指示相应的输出是否处于稳压范围内。

当V_{REFIN} \geq 0.54V且V_{FB1} \geq 0.9 x V_{REFIN}时, PWRGD1为高阻; 当V_{REFIN} < 0.54V、EN1为低电平、V_{VDD}或V_{IN1}低于V_{UVLO}、热关断被触发或V_{FB1} < 0.9 x V_{REFIN}时, PWRGD1为低电平。

双路、5A、2MHz降压型调节器

MAX8855

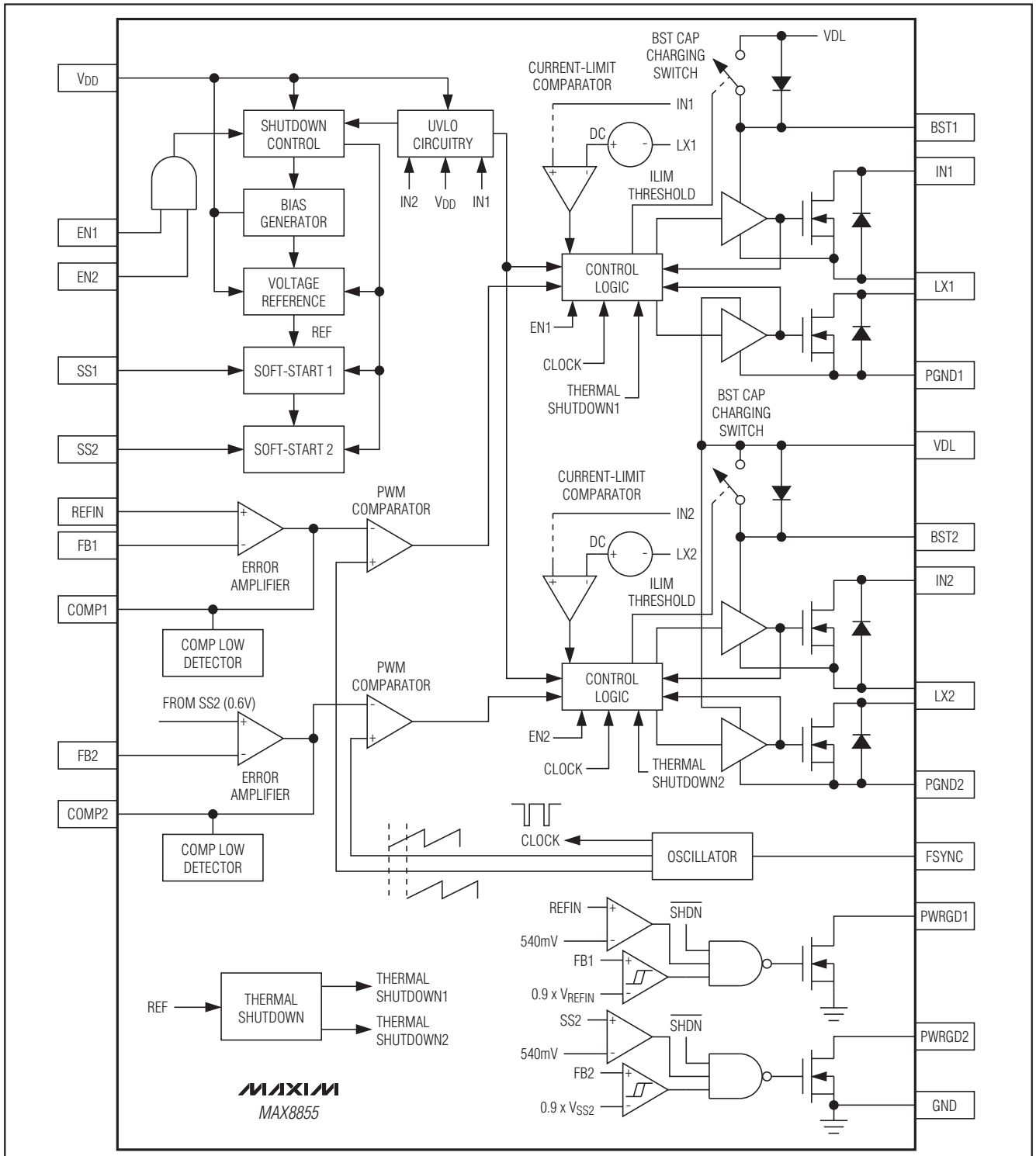


图1. 功能框图

双路、5A、2MHz降压型调节器

当 $V_{SS2} \geq 0.54V$ 且 $V_{FB2} \geq 0.9 \times V_{SS2}$ 时，第2路调节器的电源就绪开漏输出(PWRGD2)为高阻；当 $V_{SS2} < 0.54V$ 、EN2为低、 V_{VDD} 或 V_{IN2} 低于 V_{UVLO} 、热关断被触发或 $V_{FB2} < 0.9 \times V_{SS2}$ 时，PWRGD2为低电平。

外部基准输入(REFIN)

MAX8855具有外部基准输入。在REFIN端连接一个0至 $V_{VDD} - 1.6V$ 的外部基准，用来设定FB1的调节电压。使用内部0.6V基准时，请将REFIN连接至SS1。当IC处于关断模式时，REFIN通过一个335Ω电阻下拉至GND。

启动与排序

MAX8855的两个调节器具有独立的使能输入(EN1和EN2)，将EN_置高使能相应的调节器；将EN_拉低关断调节器。同时拉低EN1和EN2使IC进入低功耗待机模式，电源电流降至30nA(典型值)。满足如下条件时，MAX8855调节器开启(见图2)：

- EN_ 为高电平
- V_{VDD} 高于UVLO门限
- V_{IN} 高于UVLO门限
- 内部基准上电
- IC未处于热过载($T_J < +165^\circ C$)

满足上述条件时，MAX8855开始软启动。FB2调节在SS2端设定的电压。软启动期间，SS2的外接电容由一个8μA恒流源充电，因此在软启动期间电压线性上升。请参

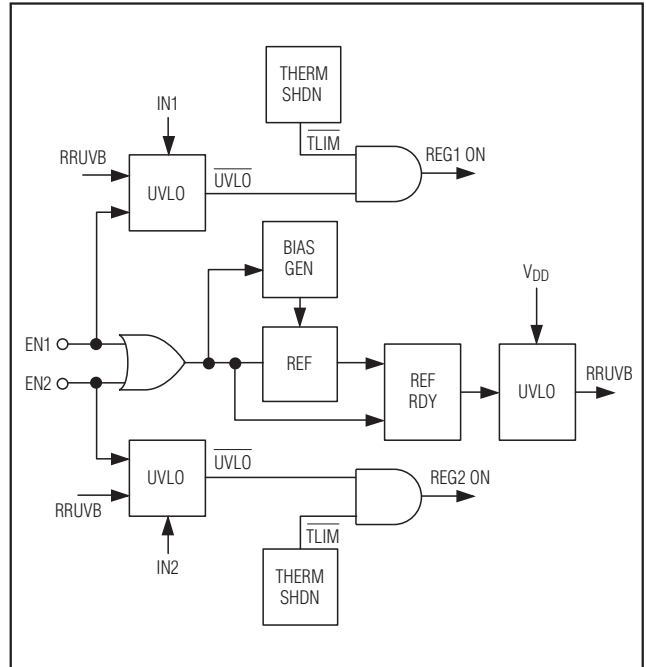


图2. 启动控制电路框图

考设置软启动时间部分选择SS2电容，以获得所要求的软启动时间。FB1调节在REFIN设定的电压。将REFIN连接至SS1使用内部基准，软启动时间由SS1的外接电容设置(见图3a)。

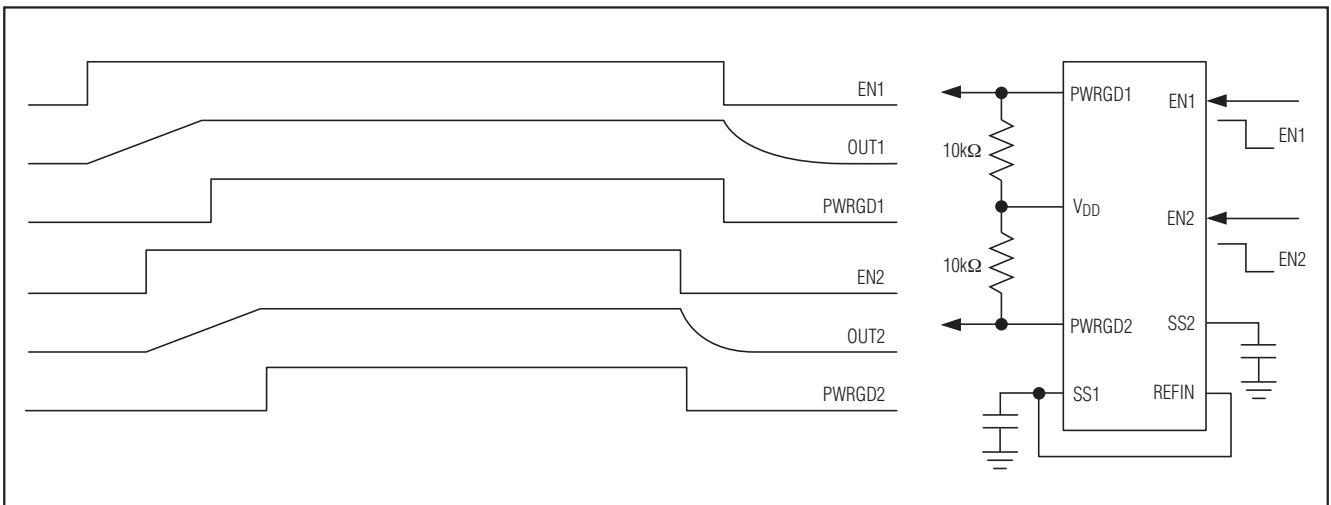


图3a. 启动与排序选择—两路独立输出的启动和关断波形

双路、5A、2MHz降压型调节器

对于比例跟踪应用，将REFIN连接至第2路调节器输出与GND之间分压器的中点(见图3b)。这种应用中，EN_输入连接在一起作为单个使能输入控制。第2路调节器开启软启动(C_{SS2} 设置时间)，第1路调节器输出按比例跟踪第2路调节器的输出电压，分压电阻设置 V_{OUT1}/V_{OUT2} 的比例(见

设置输出电压部分)。图3b中， V_{OUT1} 稳压至 V_{OUT2} 的一半，注意SS1应接一个1000pF的电容，以保持系统稳定。

图3c给出了使用外部基准时的输出时序。

通过将EN2连接至PWRGD1可实现上电顺序控制。这种情况下，第2路调节器在第1路调节器稳定之后才启动。

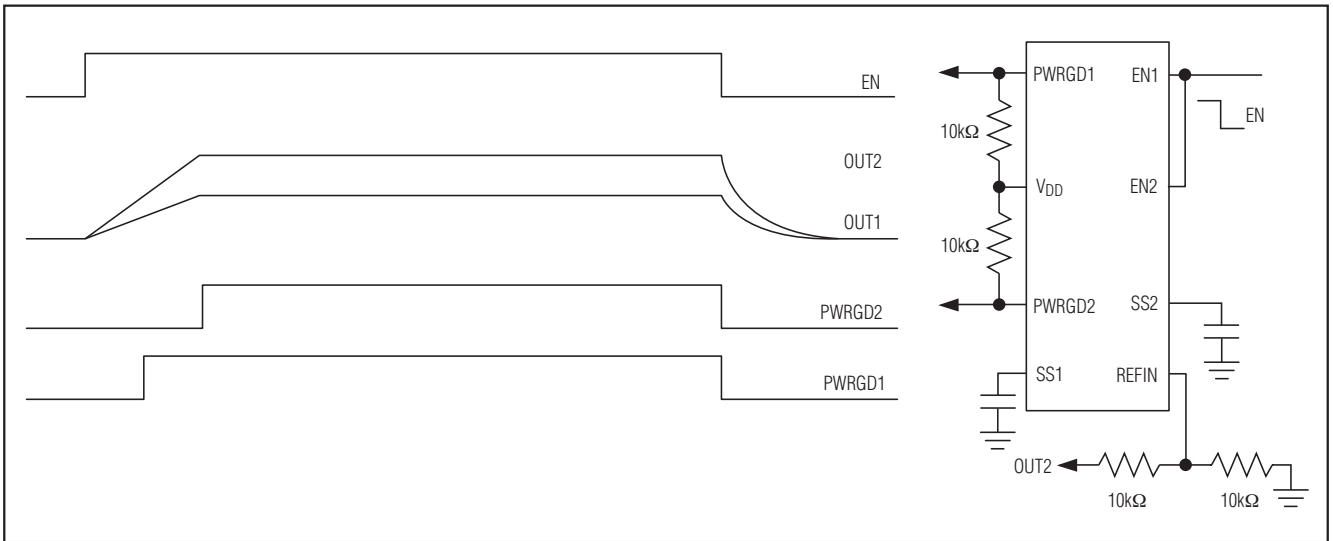


图3b. 启动与排序选择— V_{OUT1} 比例跟踪 V_{OUT2} 时的启动和关断波形

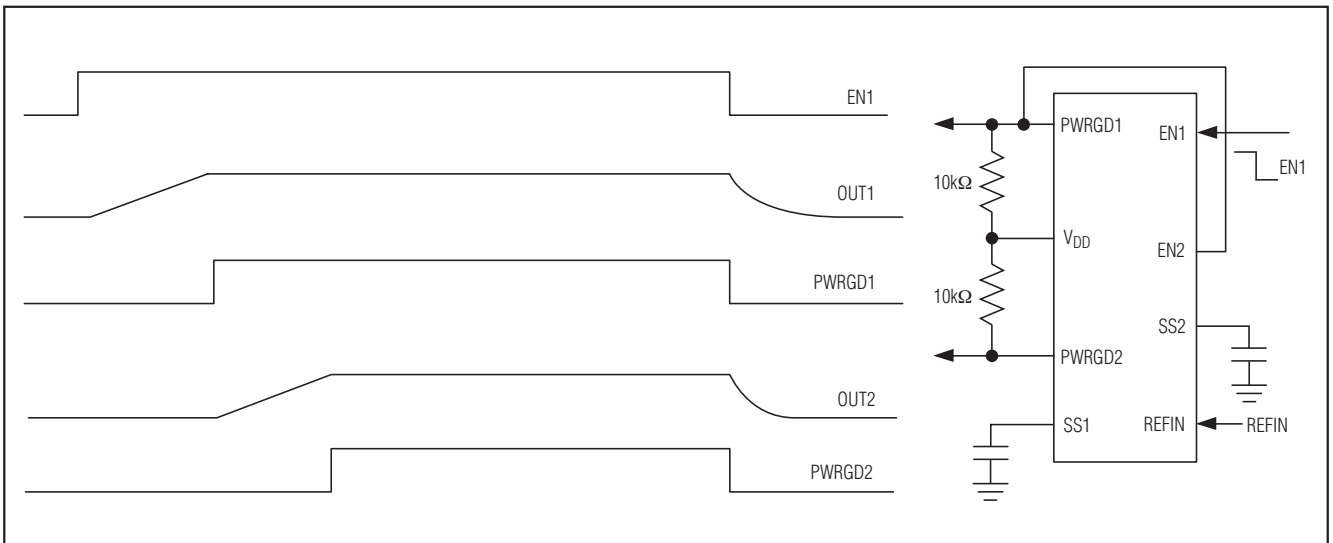


图3c. 启动与排序选择—使用外部基准时的启动和关断波形

双路、5A、2MHz降压型调节器

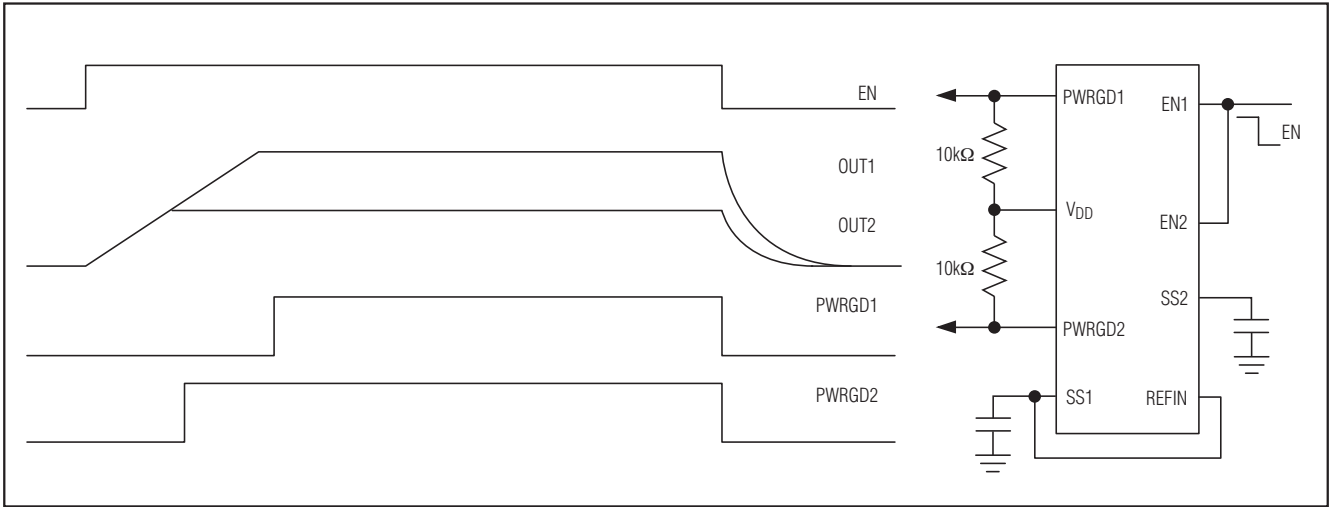


图3d. 启动与排序选择—使用内部基准控制输出电压的启动斜率

在图3d中，EN1和EN2连接在一起作为单个输入控制。尽管两个输出在同一个时刻开始线性上升，但通过选择SS_电容可实现斜率控制，关于选择SS_电容的详细信息请参考设置软启动时间部分。图3d中，软启动过程中的输出电压斜率相等，这可通过将软启动电容的比值设置为等于输出电压的比值来实现：

$$\frac{C_{SS1}}{C_{SS2}} = \frac{V_{OUT1}}{V_{OUT2}}$$

同步(FSYNC)

MAX8855采用内部振荡器或外部提供的500kHz至2MHz时钟工作，请参考设置开关频率部分。

热过载保护

热过载保护限制MAX8855的总功耗。内部温度传感器监测各调节器的结温，当结温超过+165°C时，关断相应的调节器，使IC冷却。结温降低+20°C后，温度传感器重新打开调节器。在持续热过载条件下，产生脉冲输出。

设计步骤

设置输出电压

第1路调节器(REFIN连接至SS1)和第2路调节器的输出电压由连接至输出端、FB_和GND之间的电阻分压器设置，如图4所示。连接在输出和FB_之间的电阻(图4中的R4)应选择2kΩ至10kΩ范围内。利用下式计算连接在FB_和GND之间的电阻(图4中的R6)：

$$R6 = \frac{0.6}{(V_{OUT_} - 0.6)} \times R4$$

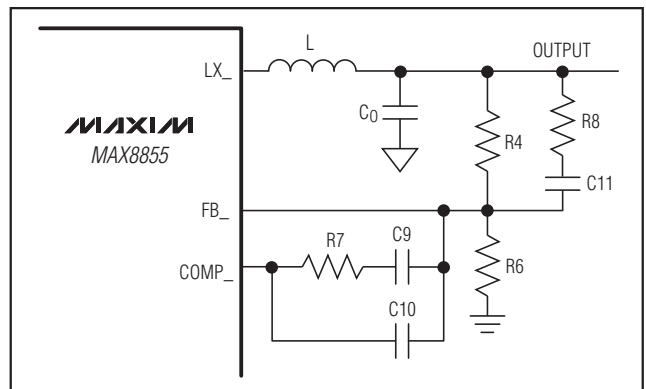


图4. III型补偿网络

双路、5A、2MHz降压型调节器

在图7所示DDR跟踪应用中，FB1调节电压跟踪REFIN电压。图7中，第1路调节器的输出跟踪 V_{OUT2} ，且输出电压的比例按下式设置：

$$\frac{V_{OUT1}}{V_{OUT2}} = \frac{R19}{R1 + R19}$$

设置开关频率

MAX8855具有可调节的内部振荡器，频率可以设置在500kHz至2MHz之间。设置开关频率时，在FSYNC和GND之间连接一个电阻。利用下式计算电阻值：

$$R_{FSYNC} = \left(\frac{1}{f_S} - 50\text{ns} \right) \left(\frac{10\text{k}\Omega}{950\text{ns}} \right)$$

MAX8855还可同步至500kHz到2MHz外部时钟，外部时钟通过10k Ω 隔离电阻连接到FSYNC。外同步频率必须高于由 R_{FSYNC} 确定的频率。两个调节器的开关频率与FSYNC时钟频率相同，相差180°。外部时钟的占空比应在10%至90%范围内，以确保180°错相工作。

设置软启动时间

两路降压型调节器具有独立可调的软启动，SS₋与GND间的电容通过一个8 μ A（典型值）恒流源充电至反馈调节电压。利用下式，根据所需的软启动时间计算软启动电容：

$$C_{SS_} = t_{SS} \times \left(\frac{8\mu\text{A}}{0.6\text{V}} \right)$$

电感选择

选择电感时，必须检查几个参数：最大输入电压、输出电压、负载电流、开关频率和LIR。LIR是直流负载电流与电感电流纹波的比值。较高的LIR值允许使用较小的电感，但导致较高的损耗和较大的输出纹波。另一方面，较大的电感值可以提高效率，但由于额外的绕线匝数所产生的电阻损耗可能大于低电流纹波对效率的提升。尺寸和效率之间的较好折衷是选择30%的LIR。对尺寸和瞬

态响应要求较高的应用，建议选择40%至50%的LIR。选定所有参数后，由下式确定电感值：

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{f_S \times V_{IN} \times LIR \times I_{OUT(MAX)}}$$

其中 f_S 是开关频率，选择接近计算值的标准电感。对电感值的要求并不严格，可在尺寸、成本和效率之间折衷。须选择具有低直流电阻、满足尺寸要求的低损耗电感。峰值电感电流由下式确定：

$$I_{PEAK} = \left(1 + \frac{LIR}{2} \right) \times I_{OUT(MAX)}$$

I_{PEAK} 不能超过所选电感的额定饱和电流或MAX8855的最低电流门限。

输入电容选择

各调节器的输入电容有助于降低从输入电源流出的电流峰值，并降低IC的开关噪声。每路电源的总输入电容必须等于或大于由下式给出的数值，使输入电压纹波保持在额定值以内，并使反馈到输入电源的高频纹波电流最低：

$$C_{IN_MIN_} = \frac{D_ \times I_{OUT_}}{f_{SW} \times V_{IN_RIPPLE_}}$$

其中 $D_$ 是静态占空比($V_{OUT_}/V_{IN_}$)， f_{SW} 为开关频率， $V_{IN_RIPPLE_}$ 是输入电压纹波的峰峰值，其数值应小于最低输入电压的2%。

输入电容在开关频率处的阻抗必须低于输入电源的阻抗，保证高频开关电流不会流入输入电源，而是通过输入电容旁路掉。较高的源阻抗要求较大的输入电容，输入电容必须满足开关电流纹波的要求，输入纹波电流有效值 $I_{RIPPLE_}$ 由下式给出：

$$I_{RIPPLE_} = I_{OUT_} \times \sqrt{D_ \times (1 - D_)}$$

双路、5A、2MHz降压型调节器

输出电容选择

选择输出电容的关键参数是容量、ESR、ESL和额定电压。这些参数将影响DC-DC转换器的整体稳定性、输出电压纹波和瞬态响应。输出纹波由以下因素产生：输出电容储存电荷的变化、电容ESR导致的输出电压跌落和电容ESL导致的输出电压跌落。使用下式计算由输出电容量、ESR和ESL产生的输出电压纹波：

$$V_{\text{RIPPLE}} = V_{\text{RIPPLE(C)}} + V_{\text{RIPPLE(ESR)}} + V_{\text{RIPPLE(ESL)}}$$

其中，由于输出电容、ESR和ESL产生的输出纹波为：

$$V_{\text{RIPPLE(C)}} = \frac{I_{\text{P-P}}}{8 \times C_{\text{OUT}} \times f_{\text{S}}}$$

$$V_{\text{RIPPLE(ESR)}} = I_{\text{P-P}} \times \text{ESR}$$

$$V_{\text{RIPPLE(ESL)}} = \frac{I_{\text{P-P}}}{t_{\text{ON}}} \times \text{ESL}$$

或：

$$V_{\text{RIPPLE(ESL)}} = \frac{I_{\text{P-P}}}{t_{\text{OFF}}} \times \text{ESL}$$

请选择其中较大的数值。

请注意纹波电压分量必须采用矢量求和而非算术求和，可以采用保守的方法估算 V_{RIPPLE} 。

峰值电感电流($I_{\text{P-P}}$)为：

$$I_{\text{P-P}} = \frac{V_{\text{IN}} - V_{\text{OUT}}}{f_{\text{S}} \times L} \times \frac{V_{\text{OUT}}}{V_{\text{IN}}}$$

使用这些等式选择电容初始值，并通过测试样机或评估板确定最终值。较低的纹波电流可以降低输出电压纹波。电感纹波电流是电感值的函数，输出电压纹波将随着电感值增大而减小。使用陶瓷电容可在转换器开关频率上获得较低的ESR和ESL，低ESL的陶瓷电容可以忽略由ESL产生的纹波电压。

负载瞬态响应依赖于所选的输出电容。在负载瞬变时，输出值变化 $\text{ESR} \times \Delta I_{\text{LOAD}}$ 。在控制器响应之前，输出电压将进一步产生偏差，具体取决于电感和输出电容。经过很短的时间后，控制器对电压的变化进行响应，将输出电压重新稳定到预设值。控制器的响应时间与闭环带宽有关。较宽的频带可以获得较快的响应速度，防止输出进一步偏离稳压值，详细信息请参考补偿设计和安全启动进入预偏置输出部分。

补偿设计

功率级的传输函数包含一个双极点和一个零点。双极点由输出滤波电感L和输出滤波电容 C_{O} 引入。输出滤波电容的ESR确定零点，双极点和零点频率由下式给出：

$$f_{\text{P1_LC}} = f_{\text{P2_LC}} = \frac{1}{2\pi \times \sqrt{L \times C_{\text{O}} \times \left(\frac{R_{\text{O}} + \text{ESR}}{R_{\text{O}} + R_{\text{L}}} \right)}}$$

$$f_{\text{Z_ESR}} = \frac{1}{2\pi \times \text{ESR} \times C_{\text{O}}}$$

其中 R_{L} 为输出电感直流电阻与内部开关电阻 $R_{\text{DS(ON)}}$ 之和， $R_{\text{DS(ON)}}$ 的典型值为 $35\text{m}\Omega$ 。 R_{O} 为输出负载电阻，等于额定输出电压除以额定输出电流。ESR为输出滤波电容的总ESR，如果有多个同种类型的输出电容并联，上式中的ESR值等于单个电容的ESR除以输出电容的数量。

MAX8855能够工作在高开关频率，允许使用陶瓷输出电容。陶瓷电容的ESR通常很低，相应的传函零点频率高于单位增益转折频率 f_{C} ，因此该零点无法用于补偿由输出滤波电感和电容带来的双极点。双极点可使每10倍频程的增益下降40dB、相移180°。误差放大器必须补偿这些增益下降和相移，以实现稳定的宽带闭环系统。因此，需采用图4所示的III型补偿。III型补偿具有3个极点和2个零点，第一个极点 $f_{\text{P1_EA}}$ 位于0Hz（直流）。III型补偿的其它极点和零点位置由下式给出：

$$f_{\text{Z1_EA}} = \frac{1}{2\pi \times R7 \times C9}$$

双路、5A、2MHz降压型调节器

$$f_{Z2_EA} = \frac{1}{2\pi \times R4 \times C11}$$

$$f_{P2_EA} = \frac{1}{2\pi \times R7 \times C10}$$

$$f_{P3_EA} = \frac{1}{2\pi \times R8 \times C11}$$

这些公式基于如下假设： $C9 \gg C10$ 、 $R4 \gg R8$ ，这在绝大多数应用中都是正确的。须根据功率级传函的双极点和ESR零点确定这些极点和零点的位置，它还是所需闭环带宽的函数。图5给出了III型补偿设计中零、极点互消的示意图。

以下章节给出了设计步骤，计算所需的补偿元件。首先按照设置输出电压部分设置所需的输出电压。

过零频率 f_C （或调节器的闭环单位增益带宽）必须在开关频率 f_S 的10%至20%范围内。较高的过零频率可带来较快的瞬态响应；但过零频率太高会导致不稳定。选定 f_C 后，使用下面的公式计算 $C9$ （单位为法拉）：

$$C9 = \frac{2.5 \times V_{IN}}{2\pi \times f_C \times R4 \times \left(1 + \frac{R_L}{R_O}\right)}$$

其中 V_{IN} 为输入电压(伏特)， f_C 为过零频率(赫兹)， $R4$ 为高边反馈电阻(欧姆)， R_L 为电感电阻与内部开关电阻之和， R_O 为输出负载电阻(V_{OUT}/I_{OUT})。

由于输出LC双极点的欠阻尼特性，应将III型补偿的两个零点频率设置为低于LC双极点频率，提供足够的相位裕量。两个零点频率设置为LC双极点频率的80%，因此：

$$R7 = \frac{1}{0.8 \times C9} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

$$C11 = \frac{1}{0.8 \times R4} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

将第三个补偿极点 f_{P3_EA} 设置为 f_{Z_ESR} ，可得：

$$R8 = \frac{C_O \times ESR}{C11}$$

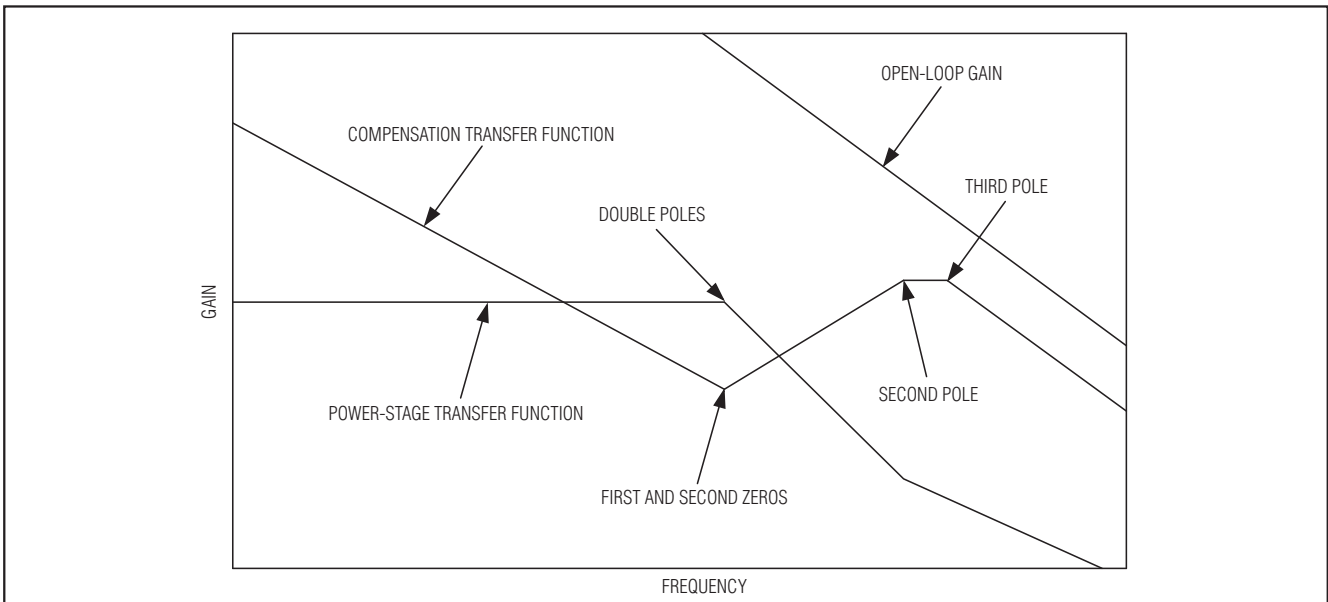


图5. 补偿设计中的零极点互消

双路、5A、2MHz降压型调节器

将第二个补偿极点设置为开关频率的1/2，按下式计算C10：

$$C_{10} = \frac{1}{\pi \times R_7 \times f_S}$$

R4的推荐范围为2kΩ至10kΩ。注意如果仅改变电阻R6以设置不同的输出时，环路补偿保持不变。

安全启动进入预偏置输出

MAX8855能够安全启动进入预偏置输出，无需对输出电容放电。这种工作方式也称为单调启动。为了避免在安全启动期间出现输出电压扰动，应确保在软启动周期结束时电感电流处于连续导通状态，需满足下式的要求：

$$C_O \times \frac{V_O}{t_{SS}} \geq \frac{I_{P-P}}{2}$$

其中，C_O是输出电容，V_O是输出电压，t_{SS}是由软启动电容C_{SS}设置的软启动时间，I_{P-P}是峰值电感纹波电流(参见输出电容选择部分的定义)。根据不同应用，这些参数中的任何一个发生变化都会影响其它参数的选择。关于上述参数的选择示例，请参见典型工作特性部分中的Starting into Prebiased Output波形。

应用信息

PCB布局指南

仔细的PCB布局是实现无损开关以及低噪声、稳定工作的关键，尤其需要注意开关功率级的布线。建议对MAX8855评估板的两个调节器采用对称的布线，以获得最优性能。如果不能满足该项规则，请遵循以下原则，以获得良好的PCB布局：

- 推荐使用多层PCB，使用中间层作为地(和电源)层使耦合噪声最低。
- 输入端陶瓷去耦电容直接并尽可能靠近IN_和PGND_安装，有助于将开关电流保持在小的环路内。
- 将IN_和PGND_分别连接到大面积覆铜区域，有助于IC散热，并进一步提高效率和长期稳定性。
- 将输入、输出和V_{DL}电容连接至功率地(PGND_)。
- 保持开关电流路径尽可能短，使LX_、输出电容和输入电容形成的环路最小。
- 将IC去耦电容尽可能靠近IC引脚安装，将其它电容、电阻、无源元件的接地端连接至参考点或模拟地(GND)。
- 功率地和模拟地应分开，使用单点连接(通常位于C_{IN_}负端)。
- 将裸焊盘连接至模拟地并留出足够的覆铜面积，有利于器件散热。如果裸焊盘作为PGND_与GND的连接点，应注意使用独立的过孔连接PGND_引脚和模拟地，而不是在顶层将其连接到裸焊盘，以防止大电流流过裸焊盘。
- 反馈和补偿节点的走线需多加注意，应避免靠近高dV/dt节点(LX_)和大电流路径。反馈和补偿元件应尽可能靠近IC引脚放置。
- 电路布局范例请参考MAX8855评估板。

双路、5A、2MHz降压型调节器

MAX8855

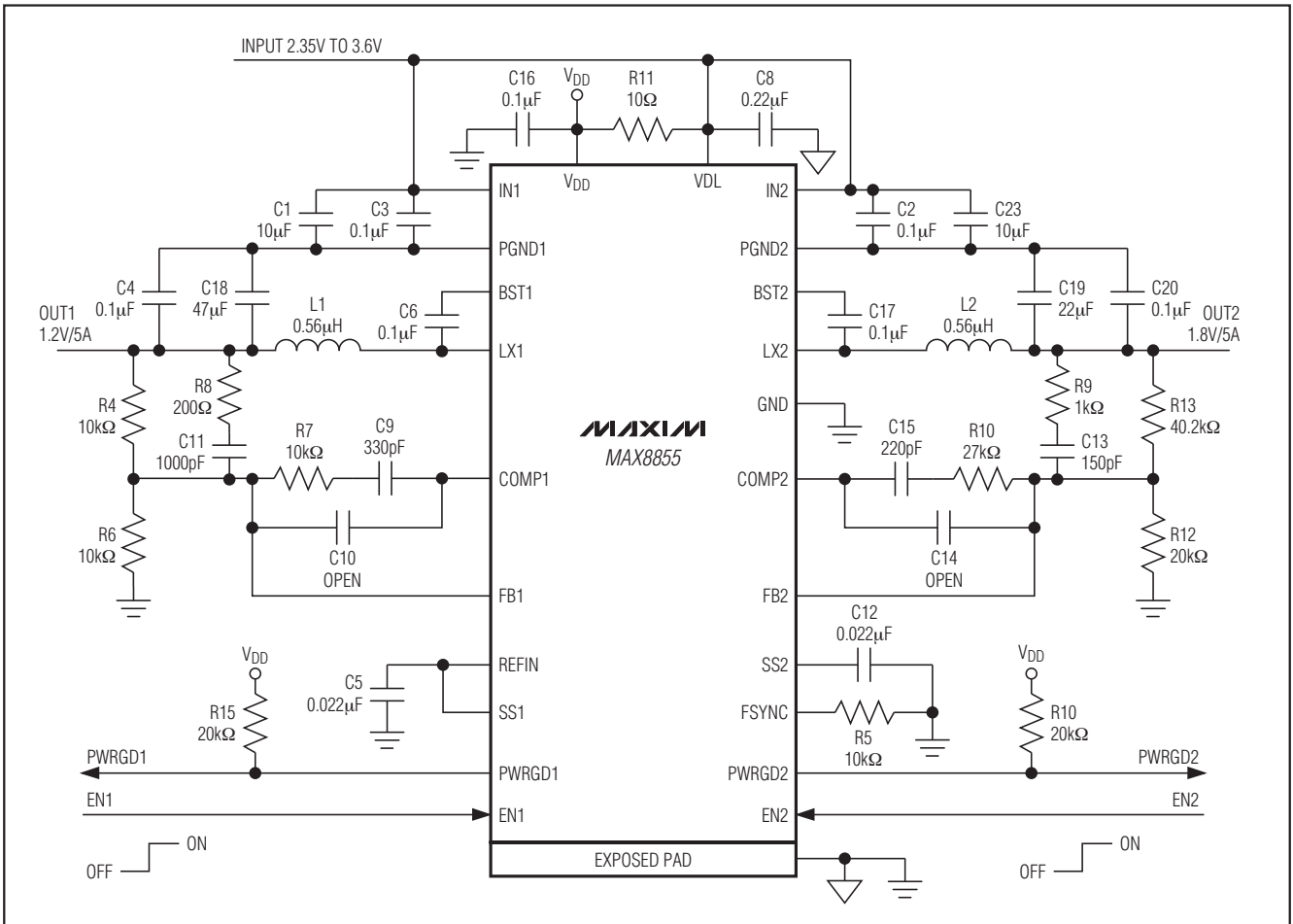


图6. 1MHz典型应用电路

双路、5A、2MHz降压型调节器

MAX8855

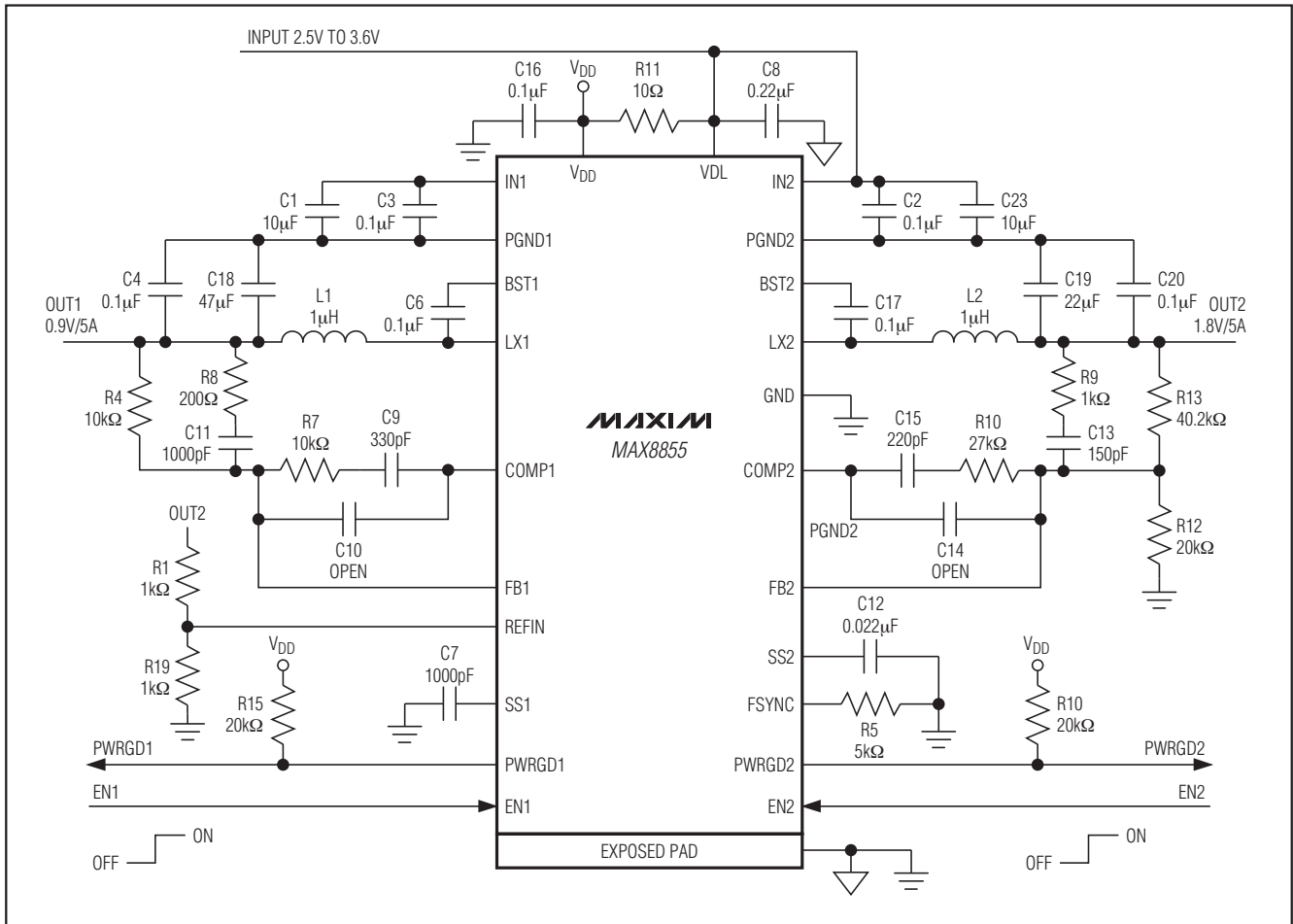


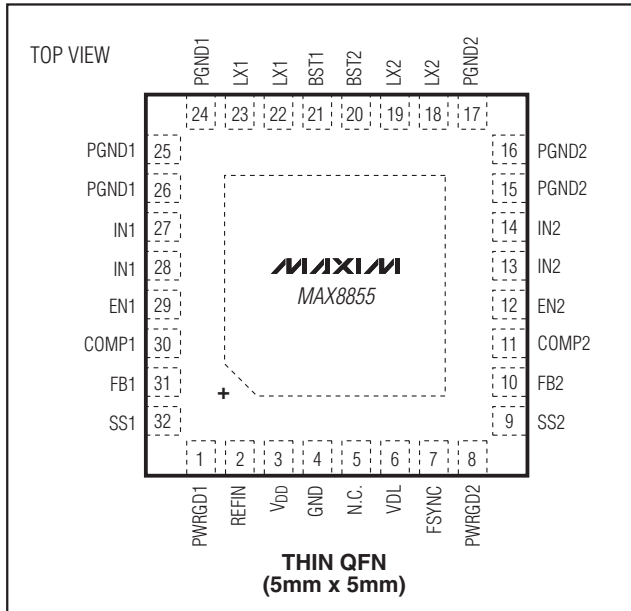
图7. 跟踪DDR应用电路

双路、5A、2MHz降压型调节器

MAX8855

引脚配置

芯片信息



PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询 china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示 RoHS 状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与 RoHS 状态无关。

封装类型	封装编码	文档编号
32 TQFN-EP	T3255-4	21-0140

双路、5A、2MHz降压型调节器

修订历史

修订号	修订日期	说明	修改页
0	8/07	最初版本。	—
1	6/08	修改了特性部分并更正了图6。	1, 17
2	4/09	修改了特性、典型工作特性和输出电容选择部分。增加了安全启动进入预偏置输出部分。	1, 6, 14, 16

Maxim北京办事处

北京 8328 信箱 邮政编码 100083
免费电话: 800 810 0310
电话: 010-6211 5199
传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责,也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

20 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**