

低电压DDR线性稳压器

MAX8794

概述

MAX8794 DDR线性稳压器使用内置n沟道MOSFET，可以源出或吸入最高3A (典型值)的峰值电流。该线性稳压器接受低电压电源输入($V_{IN} = 1.1V$ 至 $3.6V$)，可以提供精确的 $0.5V$ 至 $1.5V$ 输出。MAX8794使用独立的 $3.3V$ 偏置电源为控制电路供电，并驱动内部n沟道MOSFET。

MAX8794具有限流及过热保护功能，避免损坏线性稳压器。此外，MAX8794能够产生电源就绪(PGOOD)信号，指示线性稳压器是否处于稳压状态。启动时，PGOOD在输出稳定 $2ms$ (典型值)之内保持低电平。内部软启动限制了输入浪涌电流。

MAX8794为需要跟踪输入基准的有源DDR端接总线供电。MAX8794还可用于需要动态调节输出电压的低功耗芯片组和图形处理器内核。MAX8794采用10引脚、 $3mm \times 3mm$ 、TDFN封装。

应用

笔记本电脑/台式计算机

DDR存储器端接

有源端接总线

图形处理器核电源

芯片组/RAM电源，电压可低至 $0.5V$

特性

- ◆ 内置功率MOSFET，具有限流(3A典型值)功能
- ◆ 快速负载瞬态响应
- ◆ 外部基准输入，带基准输出缓冲器
- ◆ $1.1V$ 至 $3.6V$ 电源输入
- ◆ $\pm 15mV$ (最大值)负载调节误差
- ◆ 热故障保护
- ◆ 关断输入
- ◆ 具有 $2ms$ (典型值)延时的电源就绪窗比较器
- ◆ 小尺寸、10引脚、 $3mm \times 3mm$ TDFN封装
- ◆ 可以使用陶瓷或聚合物输出电容

订购信息

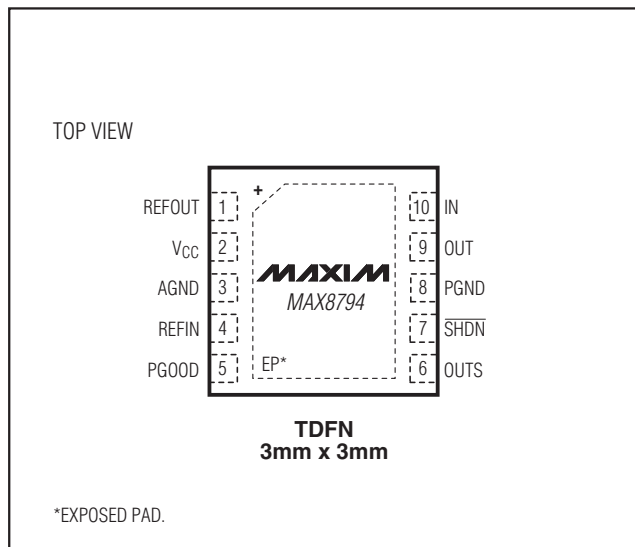
PART	TEMP RANGE	PIN-PACKAGE	TOP MARK
MAX8794ETB+	$-40^{\circ}C$ to $+85^{\circ}C$	10 TDFN-EP* ($3mm \times 3mm$)	ASW
MAX8794ETB/V+	$-40^{\circ}C$ to $+85^{\circ}C$	10 TDFN-EP* ($3mm \times 3mm$)	ASW

+表示无铅(Pb)/符合RoHS标准的封装。

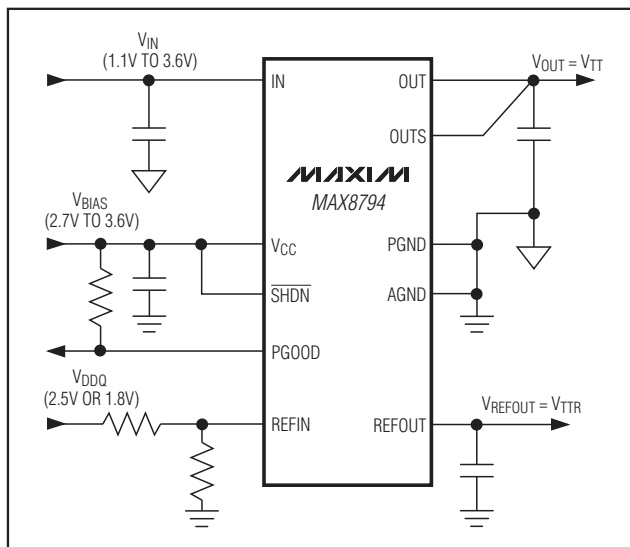
/V表示通过汽车标准认证的器件。

*EP = 裸焊盘。

引脚配置



典型工作电路



低电压DDR线性稳压器

ABSOLUTE MAXIMUM RATINGS

IN to PGND	-0.3V to +4.3V
OUT to PGND	-0.3V to (V _{IN} + 0.3V)
OUTS to AGND	-0.3V to (V _{IN} + 0.3V)
V _{CC} to AGND	-0.3V to +4.3V
REFIN, REFOUT, SHDN, PGOOD to AGND	-0.3V to (V _{CC} + 0.3V)
PGND to AGND	-0.3V to +0.3V
REFOUT Short Circuit to AGND	Continuous
OUT Continuous RMS Current	
100s	±1.6A
1s	±2.5A

Continuous Power Dissipation (T _A = +70°C)	
10-Pin 3mm x 3mm TDFN	
(derated 24.4mW/°C above +70°C)	1951mW
Operating Temperature Range	
MAX8794ETB	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 1.8V, V_{CC} = 3.3V, V_{REFIN} = V_{OUTS} = 1.25V, $\overline{\text{SHDN}}$ = V_{CC}, circuit of Figure 1, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	V _{IN}	Power input	1.1		3.6	V
	V _{CC}	Bias supply	2.7		3.6	
Quiescent Supply Current (V _{CC})	I _{CC}	Load = 0, V _{REFIN} > 0.45V		0.7	1.3	mA
Shutdown Supply Current (V _{CC})	I _{CC} (SHDN)	$\overline{\text{SHDN}}$ = AGND, V _{REFIN} > 0.45V		350	600	μA
		$\overline{\text{SHDN}}$ = AGND, REFIN = AGND		50	100	
Quiescent Supply Current (V _{IN})	I _{IN}	Load = 0		0.4	10	mA
Shutdown Supply Current (V _{IN})	I _{IN} (SHDN)	$\overline{\text{SHDN}}$ = AGND		0.1	10	μA
Feedback-Voltage Error	V _{OUTS}	REFIN to OUTS, I _{OUT} = ±200mA	T _A = +25°C	-4	0	mV
			T _A = -40°C to +85°C	-6	+6	
Load-Regulation Error		-1A ≤ I _{OUT} ≤ +1A	-15		+15	mV
Line-Regulation Error		1.4V ≤ V _{IN} ≤ 3.3V, I _{OUT} = ±100mA		1		mV
OUTS Input Bias Current	I _{OUTS}		-1		+1	μA
OUTPUT						
Output Adjust Range			0.5		1.5	V
OUT On-Resistance		High-side MOSFET (source) (I _{OUT} = 0.1A)		0.10	0.169	Ω
		Low-side MOSFET (sink) (I _{OUT} = -0.1A)		0.10	0.20	
Output Current Slew Rate		C _{OUT} = 100μF, I _{OUT} = 0.1A to 2A		3		A/μs
OUT Power-Supply Rejection Ratio	PSRR	10Hz < f < 10kHz, I _{OUT} = 200mA, C _{OUT} = 100μF		80		dB
OUT to OUTS Resistance	R _{OUTS}			12		kΩ
Discharge MOSFET On-Resistance	R _{DISCHARGE}	$\overline{\text{SHDN}}$ = AGND		8		Ω

低电压DDR线性稳压器

MAX8794

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 1.8V$, $V_{CC} = 3.3V$, $V_{REFIN} = V_{OUTS} = 1.25V$, $\overline{SHDN} = V_{CC}$, circuit of Figure 1, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

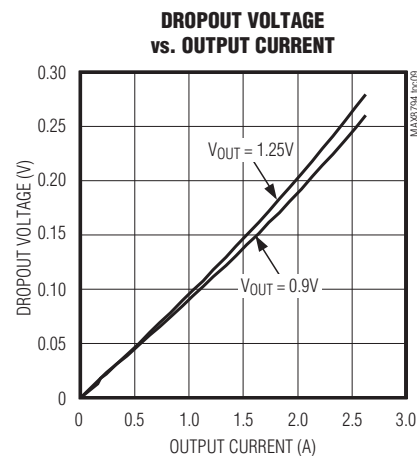
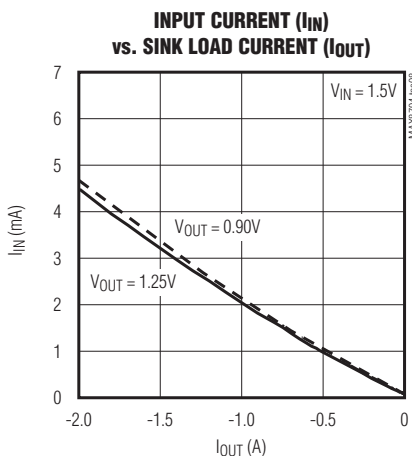
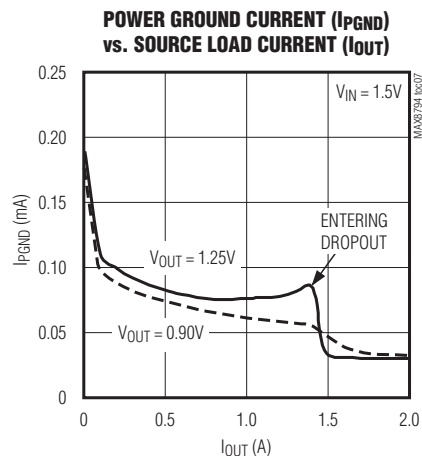
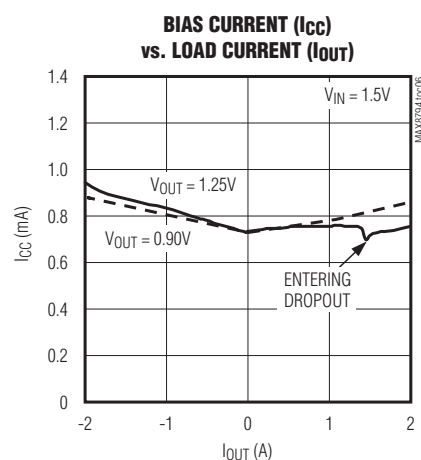
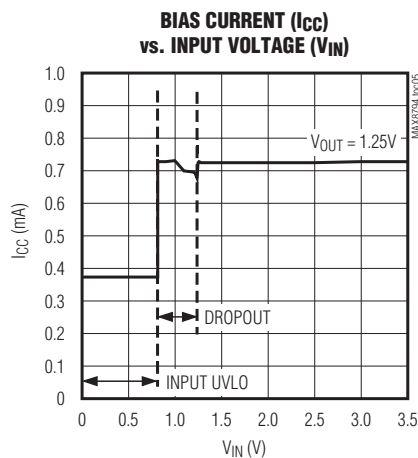
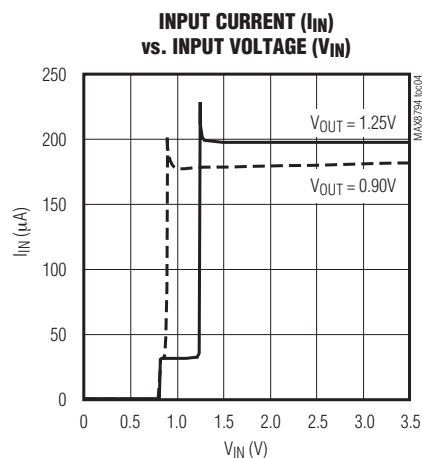
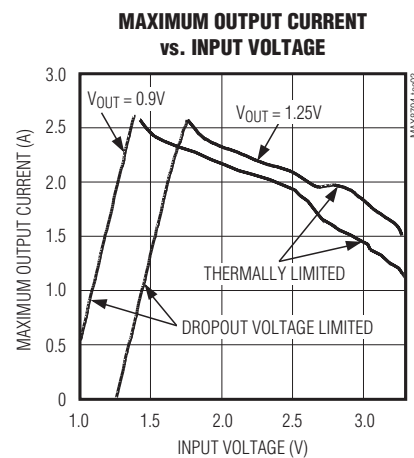
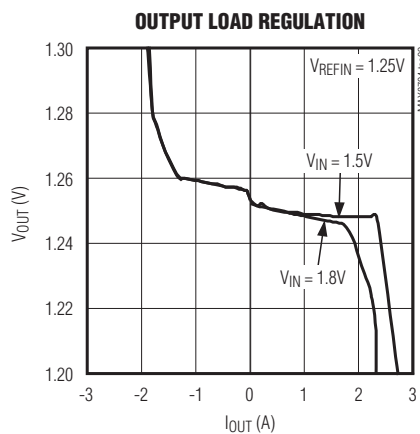
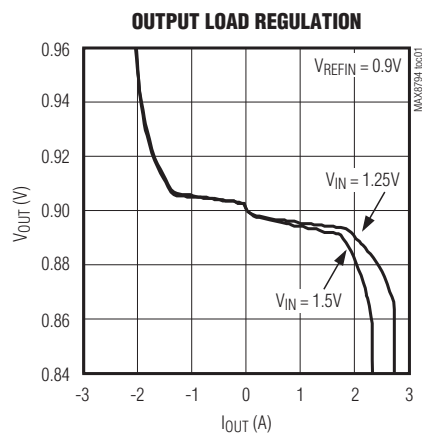
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE						
REFIN Voltage Range	V_{REFIN}		0.5		1.5	V
REFIN Input Bias Current	I_{REFIN}		-1		+1	μA
REFIN Undervoltage-Lockout Voltage		Rising edge, hysteresis = 75mV		0.35	0.45	V
REFOUT Voltage	V_{REFOUT}	$V_{CC} = 3.3V$, $I_{REFOUT} = 0$	$V_{REFIN} - 0.01$	V_{REFIN}	$V_{REFIN} + 0.01$	V
REFOUT Load Regulation	ΔV_{REFOUT}	$I_{REFOUT} = \pm 5mA$	-20		+20	mV
FAULT DETECTION						
Thermal-Shutdown Threshold	T_{SHDN}	Rising edge, hysteresis = $15^{\circ}C$		+165		$^{\circ}C$
V_{CC} Undervoltage-Lockout Threshold	V_{UVLO}	Rising edge, hysteresis = 100mV	2.45	2.55	2.65	V
IN Undervoltage-Lockout Threshold		Rising edge, hysteresis = 55mV		0.9	1.1	V
Current-Limit Threshold	I_{LIMIT}		1.8	3	4.2	A
Soft-Start Current-Limit Time	t_{SS}			200		μs
INPUTS AND OUTPUTS						
PGOOD Lower Trip Threshold		With respect to feedback threshold, hysteresis = 12mV	-200	-150	-100	mV
PGOOD Upper Trip Threshold		With respect to feedback threshold, hysteresis = 12mV	100	150	200	mV
PGOOD Propagation Delay	t_{PGOOD}	OUTS forced 25mV beyond PGOOD trip threshold	5	10	35	μs
PGOOD Startup Delay		Startup rising edge, OUTS within $\pm 100mV$ of the feedback threshold		2	3.5	ms
PGOOD Output Low Voltage		$I_{SINK} = 4mA$			0.3	V
PGOOD Leakage Current	I_{PGOOD}	OUTS = REFIN (PGOOD high impedance), PGOOD = $V_{CC} + 0.3V$			1	μA
$\overline{SHDN}$ Logic Input Threshold		Logic high			2.0	V
		Logic low	0.8			
$\overline{SHDN}$ Logic Input Current		$\overline{SHDN} = V_{CC}$ or AGND	-1		+1	μA

Note 1: Limits are 100% production tested at $T_A = +25^{\circ}C$. Limits over the operating temperature range are guaranteed through correlation using statistical-quality-control (SQC) methods.

低电压DDR线性稳压器

典型工作特性

(Circuit of Figure 1. $T_A = +25^\circ\text{C}$, unless otherwise noted.)

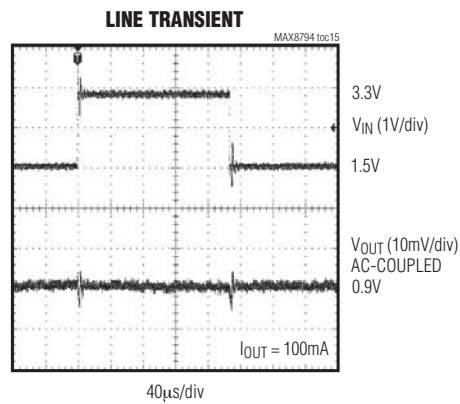
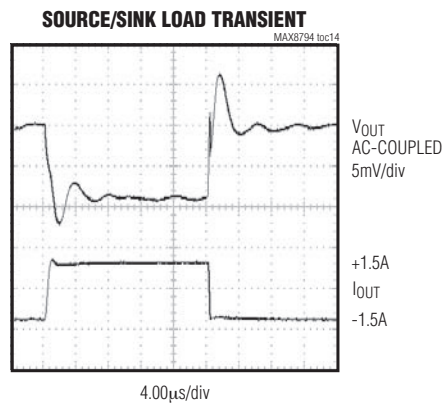
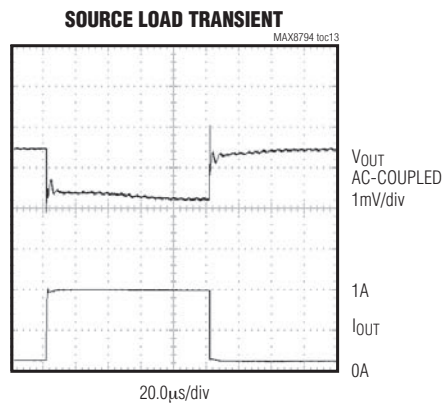
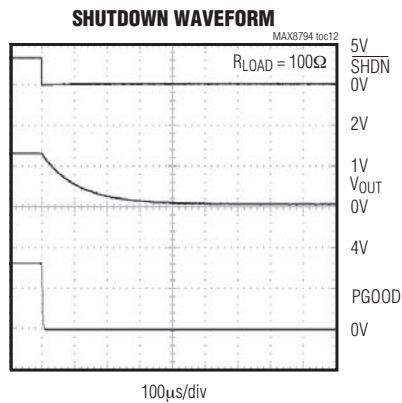
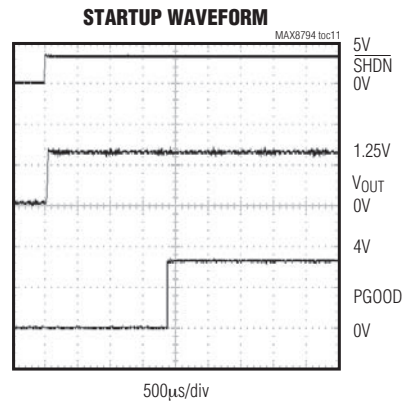
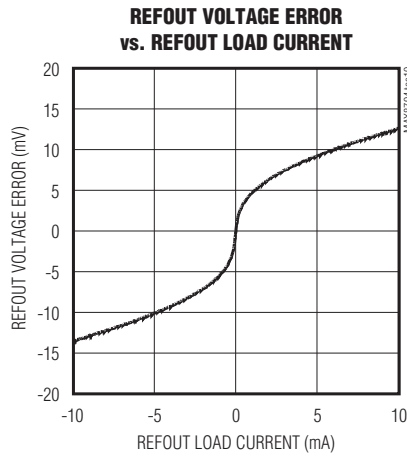


低电压DDR线性稳压器

MAX8794

典型工作特性(续)

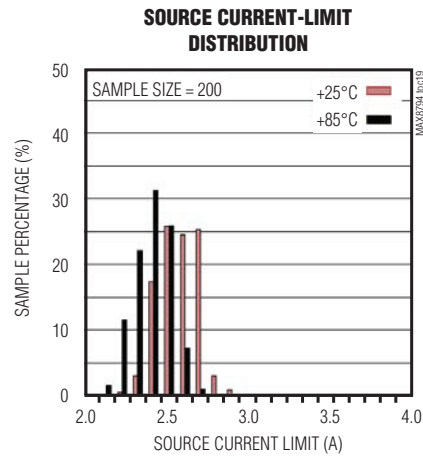
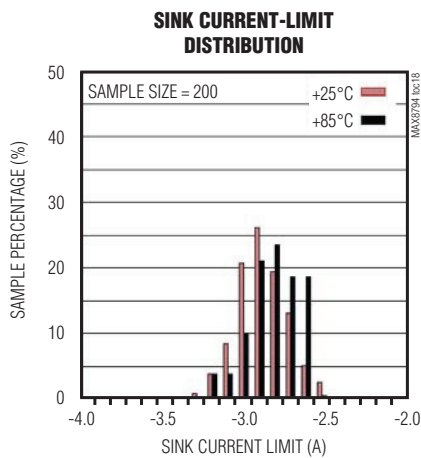
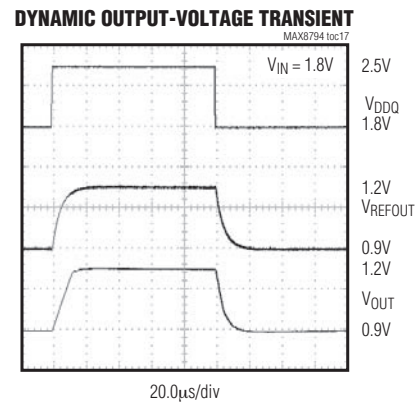
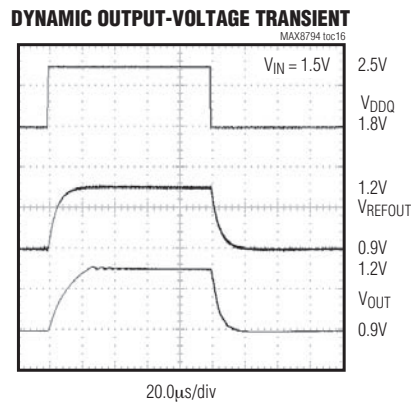
(Circuit of Figure 1. $T_A = +25^\circ\text{C}$, unless otherwise noted.)



低电压DDR线性稳压器

典型工作特性(续)

(Circuit of Figure 1. $T_A = +25^{\circ}\text{C}$, unless otherwise noted.)



低电压DDR线性稳压器

引脚说明

MAX8794

引脚	名称	功能
1	REFOUT	带缓冲的基准输出。单位增益基准输入缓冲器的输出可以源出或吸入超过5mA的电流。采用0.33μF或更大的陶瓷电容旁路REFOUT至AGND。
2	V _{CC}	模拟电源输入，连至系统输入电源(+3.3V)。采用1μF或更大的陶瓷电容旁路V _{CC} 至AGND。
3	AGND	模拟地，将背面焊盘连接到AGND。
4	REFIN	外部基准输入，REFIN设置输出稳压值($V_{OUTS} = V_{REFIN}$)。
5	PGOOD	漏极开路电源就绪输出。当输出电压高于或低于稳压值150mV (典型值)、处于软启动以及关断模式时，PGOOD输出为低。启动后，输出电压达到稳压值2ms后PGOOD进入高阻状态。
6	OUTS	输出检测输入，OUTS的稳压值取决于REFIN。将OUTS端连接至远程DDR端接旁路电容。OUTS内部通过一个12kΩ的电阻连接至OUT端口。
7	$\overline{\text{SHDN}}$	关断控制输入，正常工作时连接V _{CC} 。连接至模拟地以关断线性稳压器。关断时，基准缓冲器仍处于使能状态。
8	PGND	功率地，在器件内部与输出吸入MOSFET相连。
9	OUT	线性稳压器的输出。
10	IN	电源输入，在器件内部与输出源出MOSFET相连。
—	EP	裸焊盘。通过多个过孔连接至大面积AGND层，以改善散热。

低电压DDR线性稳压器

详细说明

MAX8794是一款低输入电压、低压差DDR端接线性稳压器，具有外部偏置输入和缓冲基准输出(见图1、图2)。V_{CC}由膝上型电脑和台式计算机中常见的2.7V至3.6V电源供电。3.3V的偏置电压用于驱动内部调整管的栅极，连接在晶体管漏极的低压输入(IN)经过调整后产生V_{OUT}输出。MAX8794采用独立的偏置电压和电源输入，可以驱动n沟道高边MOSFET，并且保证在低电压输入时仍具有较高的效率。

MAX8794将输出电压稳压至REFIN。作为DDR端接电源应用时，MAX8794在1.1V至3.6V输入电压范围内可以提供1.25V或0.9V的输出、峰值电流高达3A(典型值)。根据端接电源的要求，MAX8794的吸收电流峰值高达3A(典型值)。MAX8794还具有直通保护，保证源出和吸入电流的MOSFET不同时导通，同时仍可保证从源出到吸入电流的快速负载瞬态响应。

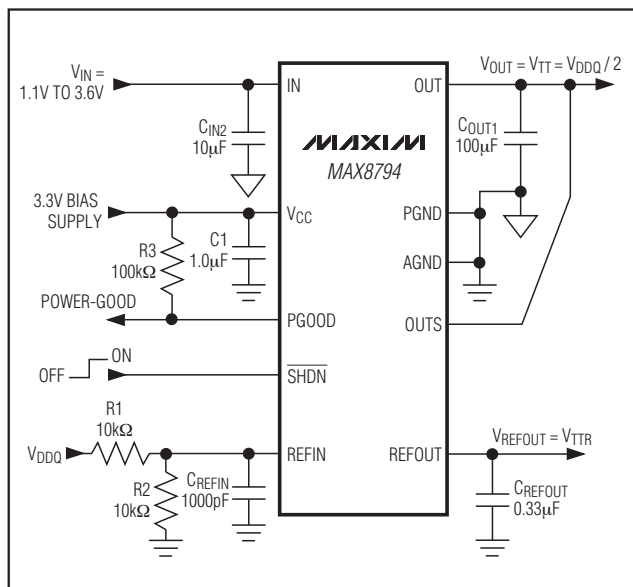


图1. 标准应用电路

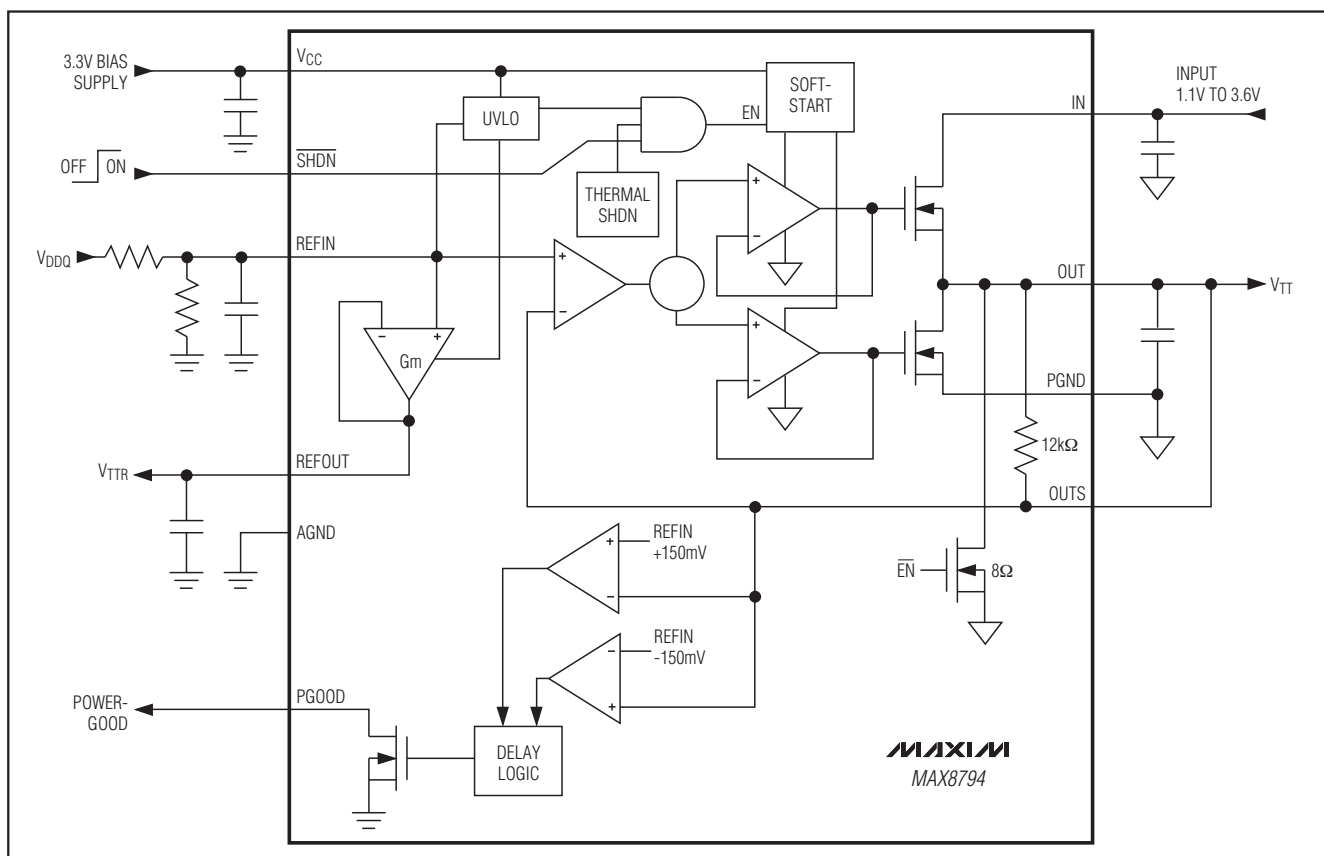


图2. 功能框图

低电压DDR线性稳压器

MAX8794具有漏极开路PGOOD输出，当输出电压稳定2ms后变为高电平。当输出电压偏离稳压值 $\pm 150\text{mV}$ 时，PGOOD在 $10\mu\text{s}$ 内变为低电平。MAX8794具有限流及过热保护电路，避免故障状态下损坏器件。

3.3V偏置电源(V_{CC})

V_{CC} 输入为控制电路供电并驱动调整管的栅极。这使得 V_{IN} 可由低电压供电，从而提高效率。采用3.3V稳压源为 V_{CC} 供电。源自 V_{CC} 的电流在 V_{IN} 和负载电流变化时保持相对稳定。采用 $1\mu\text{F}$ 或更大的陶瓷电容旁路 V_{CC} ，电容应尽可能靠近器件放置。

V_{CC} 欠压锁定(UVLO)

V_{CC} 输入的UVLO电路保证稳压器在启动时能够为栅极驱动电路提供足够的电压，用于偏置内部调整管。UVLO门限值为 2.55V (典型值)。为保证正常工作， V_{CC} 必须高于该门限值。

电源输入(I_N)

I_N 为线性稳压器的输出OUT源出电流。 I_N 与内部n沟道功率MOSFET的漏极相连。 I_N 可以低至 1.1V ，降低了功耗。输入低于 0.9V (典型值)时，输入UVLO禁止器件工作。采用 $10\mu\text{F}$ 或更大的电容旁路 I_N ，电容应尽可能靠近器件放置。

基准输入(REFIN)

MAX8794将OUTS稳定在REFIN电压，使其非常适合终端电压需要跟踪电源电压的存储器设计。通常情况下，REFIN的值由连接到存储器电源(V_{DDQ})的外部电阻分压器设置，如图1所示。

内部n沟道功率晶体管的栅极驱动电压限制最大输出电压为 1.5V 。

缓冲基准输出(REFOUT)

REFOUT是单位增益跨导放大器，可产生DDR基准电源。其源出和吸入电流均大于 5mA 。基准缓冲通常连接到陶瓷

旁路电容上($0.33\mu\text{F}$ 至 $1.0\mu\text{F}$)。当 $V_{REFIN} > 0.45\text{V}$ 并且 V_{CC} 大于 V_{UVLO} 时，REFOUT处于使能状态。REFOUT不受 $\overline{\text{SHDN}}$ 控制。

关断

驱动 $\overline{\text{SHDN}}$ 至低将关闭误差放大器、栅极驱动电路以及调整管(图2)。关断状态下，OUT通过一个 8Ω MOSFET端接至AGND。REFOUT独立于 $\overline{\text{SHDN}}$ 。正常工作时，连接 $\overline{\text{SHDN}}$ 至 V_{CC} 。

限流

MAX8794具有源出和吸入电流限制，可以保护内部n沟道MOSFET。源出和吸入MOSFET限流的典型值为 3A (最小 1.8A)。限流功能防止损坏内部功率晶体管，当功耗使管芯温度超过 $+165^\circ\text{C}$ 时，器件仍可以进入过热保护状态(参见热过载保护一节)。

软启动电流限制

软启动逐渐增大内部源出电流限制，以减小启动时的输入浪涌电流。 $200\mu\text{s}$ 的软启动时间结束后，器件达到最大源出电流限制。软启动电流限制的计算公式如下：

$$I_{\text{LIMIT(SS)}} = \frac{I_{\text{LIMIT}} \times t}{t_{\text{SS}}}$$

其中， I_{LIMIT} 和 t_{SS} 参见*Electrical Characteristics*。图3是MAX8794在PGOOD和软启动时的波形。

热过载保护

热过载保护可以防止线性稳压器过热。当结温超过 $+165^\circ\text{C}$ 时，线性稳压器和基准缓冲输出进入禁止状态，以冷却器件。当结温降低 15°C 后，器件重新进入正常工作状态。连续的短路状态将导致脉冲式输出，直到过载消除。连续的过热也将引起脉冲式输出。要保持连续工作，应使结温不超过 $+150^\circ\text{C}$ 的绝对最大额定值。

低电压DDR线性稳压器

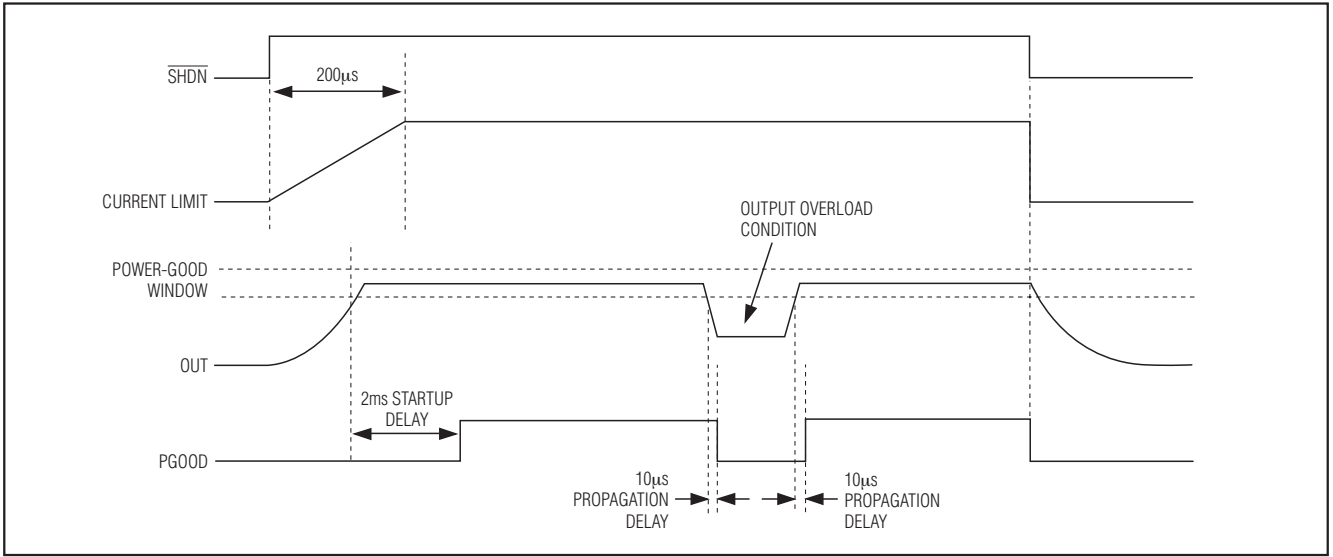


图3. MAX8794 PGOOD和软启动波形

电源就绪(PGOOD)

MAX8794具有漏极开路PGOOD输出，启动器件并且输出电压达到稳压值2ms (典型值)后，PGOOD变为高电平。当输出电压偏离稳压值 $\pm 150\text{mV}$ 或器件处于关断状态时，PGOOD经过 $10\mu\text{s}$ 后变为低电平。采用上拉电阻连接PGOOD至 V_{CC} ，以提供逻辑电平输出。使用 $100\text{k}\Omega$ 的电阻，使电流损耗最小。

应用信息

动态输出电压转换

通过改变REFIN电压，MAX8794可以用于需要在两电压间动态改变输出的设计(图形处理器)。图4是REFIN连接动态可调电阻分压网络示意图。采用外部信号控制MOSFET，可以选择将电阻接入或不接入REFIN端的电阻分压器，从而改变REFIN端的电压。两种输出电压由下面公式确定：

$$V_{\text{OUT(LOW)}} = V_{\text{REF}} \left(\frac{R_2}{R_1 + R_2} \right)$$

$$V_{\text{OUT(HIGH)}} = V_{\text{REF}} \left[\frac{(R_2 + R_3)}{R_1 + (R_2 + R_3)} \right]$$

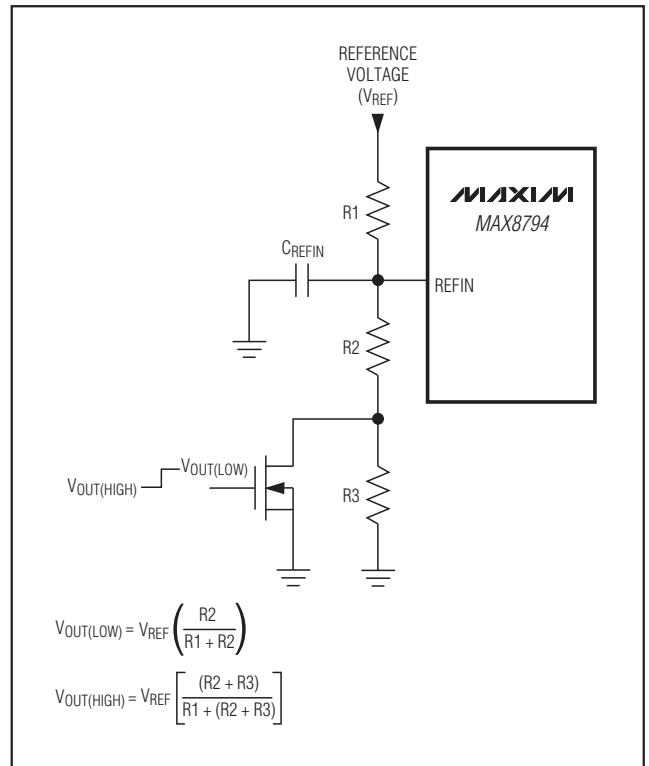


图4. 动态改变输出电压

低电压DDR线性稳压器

MAX8794

REFIN电压跳变时，输出电压的变化率取决于总输出电容、限流值和电压跳变时的负载。连接一个电容到REFIN与AGND之间，可以滤除噪声并控制动态转换期间REFIN的电压变化率。接入电容后，REFIN在两个设定电压之间转换的时间常数为 $R_{EQ} \times C_{REFIN}$ ，其中， R_{EQ} 为电容两端的等效并联电阻。

工作区域和功耗

MAX8794的最大耗散功率取决于10引脚TDFN封装和电路板的热阻、管芯与周围空气温差以及空气流速。器件的功耗为：

$$P_{SRC} = I_{SRC} \times (V_{IN} - V_{OUT})$$

$$P_{SINK} = I_{SINK} \times V_{OUT}$$

所允许的最大功耗为：

$$P_{DIS(MAX)} = \frac{T_{J(MAX)} - T_A}{\theta_{JC} + \theta_{CA}}$$

其中 $T_{J(MAX)}$ 为最大结温(+150°C)， T_A 为周围环境温度， θ_{JC} 为管芯到封装的热阻， θ_{CA} 则为管壳通过PCB、覆铜线及其它材料到周围空气的热阻。为了实现最佳的散热效果，应使用大面积接地层，与背部焊盘保持良好的导热通路，并且使用尽可能宽的输入和输出引线。

当采用1in²的覆铜与器件相连时，10引脚TDFN封装允许的最大功耗为1951mW， T_A 超过+70°C后，最大功耗的降额系数为24.4mW/°C。PCB上更大面积的覆铜，可增强散热并减小热阻。布局实例参见MAX8794评估板。

MAX8794能够提供3A的输出电流或工作在高达3.6V的输入电压，但两者不能同时满足。只有在输入、输出之间的压差较小时才能获得大输出电流(图5)。

工作压差

稳压器最低输入电压由最小输入、输出压差决定。因为MAX8794采用n沟道调整管，所以压差等于漏-源导通电阻($R_{DS(ON)} = 0.25\Omega$ 最大值)乘以负载电流(参见典型工作特性)：

$$V_{DROPOUT} = R_{DS(ON)} \times I_{OUT}$$

低电压输出应用中，吸入电流受限于输出电压和MOSFET的导通电阻 $R_{DS(ON)}$ 。

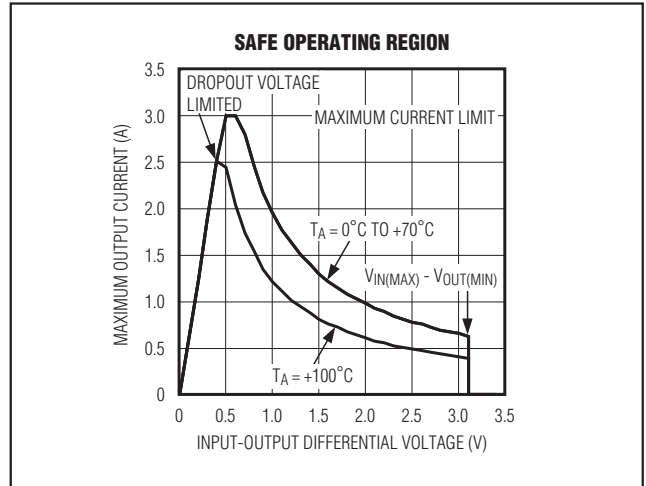


图5. 电源工作区-最大输出电流与输入输出压差的关系

输入电容选择

采用一个10μF或更大的陶瓷电容旁路IN至PGND。大多数应用中，要保持正常工作，应采用一个1μF的陶瓷电容旁路V_{CC}至AGND。通常情况下，LDO由带有大容量电容(聚合物或钽电容)和分布陶瓷电容的降压控制器(内存电源)输出供电。

输出电容选择

C_{OUT}介于10μF至220μF之间时，MAX8794的输出稳定性与输出电容值无关。要保持器件稳定工作，电容的ESR必须介于2mΩ至50mΩ之间。在推荐电容值和ESR的限制下，应合理选择输出电容以获得良好的瞬态响应：

$$\Delta I_{OUT(P-P)} \times ESR = \Delta V_{OUT(P-P)}$$

其中 $\Delta I_{OUT(P-P)}$ 是最大负载电流阶跃变化峰-峰值(通常等于最大源出负载和最大吸入负载电流之和)； $\Delta V_{OUT(P-P)}$ 是允许的峰-峰电压容限。

在源出和吸入电流快速变化的应用中，采用大的输出电容可以提高效率。此时，电容用于维持快速源出和吸入电流，无需MAX8794提供额外的电流或对地放电，因此提高了效率。

低电压DDR线性稳压器

噪声、PSRR和瞬态响应

MAX8794可应用于低压差、低静态电流的笔记本电脑，同时保证良好的噪声性能、瞬态响应和交流抑制特性。提高输入以及输出电容值，可以改善电源噪声抑制性能和瞬态响应。用于嘈杂环境时，可以采用无源滤波技术。

MAX8794的负载瞬态响应曲线(参见典型工作特性)显示输出响应由两部分组成：由于负载电流变化引起输出阻抗的直流偏移和瞬态变化。负载电流从-1.5A到+1.5A阶跃的典型瞬态变化是10mV。增大输出电容值并减小ESR，可以减小电压过冲。

PCB布局考虑因素

细致的布局有助于MAX8794实现所需的输出功率和低噪声性能。好的布局应具有良好的接地平面、合理的元件布局、具有适当线宽的正确布线。可参照MAX8794评估板布局：

- 1) 大电流接地回路应尽可能短。器件、输入电容与输出电容的接地端应实现单点连接。
- 2) 良好的地平面对于性能优化十分重要。电路采用多层板设计时，建议铺设尽可能多的覆铜层。
- 3) 输入滤波电容与IN端的距离不应超过10mm。该连线有大电流流过，线宽不得小于2mm，尽量采用5mm。
- 4) 将底部焊盘与大面积地平面相连。采用尽量多的覆铜来减小器件的热阻。通常，覆铜面积越大散热性能越好。

芯片信息

TRANSISTOR COUNT: 3496
PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询 china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	文档编号
10 TDFN-EP	T1033+1	21-0137

低电压DDR线性稳压器

MAX8794

修订历史

修订号	修订日期	说明	修改页
0	8/06	最初版本。	—
1	10/07	修改了订购信息。	1
2	3/10	在订购信息中增加了汽车应用的器件，修改了 <i>Absolute Maximum Ratings</i> 和引脚说明。	1, 2, 7

Maxim 北京办事处

北京 8328 信箱 邮政编码 100083
免费电话：800 810 0310
电话：010-6211 5199
传真：010-6211 5299

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ **13**