

低成本、SMBus、CCFL背光控制器

概述

MAX8759为集成冷阴极荧光灯(CCFL)逆变控制器,采用全桥谐振逆变结构,用于驱动CCFL。谐振工作确保可靠的启辉,并在整个输入范围内提供接近正弦的波形。控制器工作在较宽的4.5V至28V输入电压范围内,具有很高的电光转换效率。本器件还能够在单点故障情况下提供有效保护,包括灯管开路、次级过压和次级短路故障等。

MAX8759提供精确的灯电流调整($\pm 2.5\%$),具有优异的CCFL逆变性能。通过外部电阻调整灯电流;采用数字脉宽调制(DPWM)对CCFL进行开关控制,获得10:1的亮度调节范围,并保持固定的灯管电流。MAX8759采用三种机制控制亮度:2线SMBus™兼容接口、外部环境亮度传感器(ALS)或系统PWM控制。MAX8759支持Intel显示器节电技术(DPST),可有效延长电池使用寿命。器件包括两个灯电流反馈输入引脚,能够使用最少的外部元件实现双灯控制。

MAX8759控制一个全桥逆变器,可获得最高效率,直接驱动4个外部n沟道功率MOSFET。内部5.35V线性稳压器为MOSFET驱动电路和大部分内部电路供电。MAX8759提供节省空间的28引脚、薄型QFN封装,工作在 -40°C 至 $+85^{\circ}\text{C}$ 温度范围。

应用

笔记本电脑
LCD监视器
汽车信息娱乐终端

订购信息

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX8759ETI+	-40°C to $+85^{\circ}\text{C}$	28 Thin QFN-EP* 5mm x 5mm	T2855-6

+表示无铅封装。

*EP = 裸焊盘。

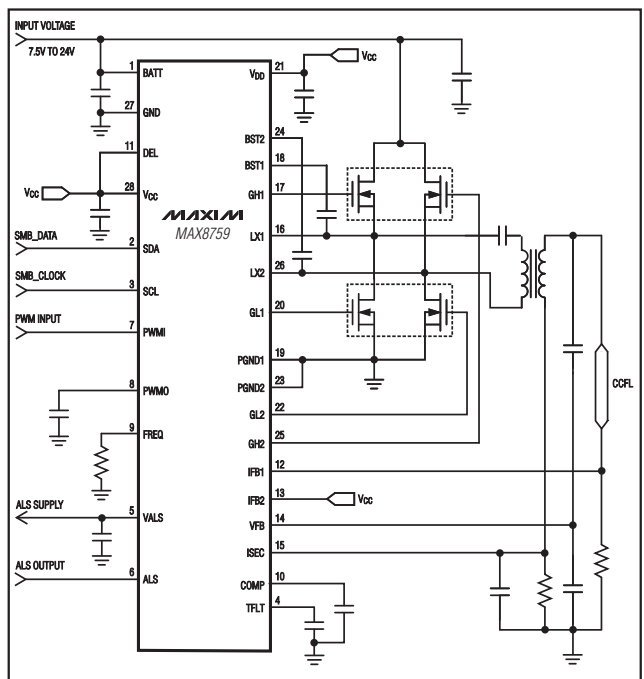
引脚配置在数据资料的最后给出。

SMBus是Intel Corp.的商标。

特性

- ◆ 采用SMBus、PWM接口以及环境亮度传感器实现精确的亮度控制
- ◆ 10:1亮度调节范围,256级精度
- ◆ 谐振工作模式
 - 近似正弦的灯电流波形可获得较长的灯管寿命
 - 保证可靠启辉
 - 较高的电光转换效率
- ◆ 宽输入电压范围(4.5V至28V)
- ◆ 输入前馈有助于实现优异的电源抑制
- ◆ $\pm 2.5\%$ 灯电流调节
- ◆ DPWM频率调节精度为1.5%
- ◆ 双路灯电流反馈输入
- ◆ 全面的故障保护
 - 次级电压限制
 - 无损电流检测实现初级限流
 - 灯管开路保护具有可调节超时检测
 - 次级短路保护
- ◆ 小尺寸28引脚、5mm x 5mm、薄型QFN封装

简化工作电路



低成本、SMBus、CCFL 背光控制器

ABSOLUTE MAXIMUM RATINGS

BATT to GND	-0.3V to +30V	IFB1, IFB2, ISEC, VFB to GND	-3V to +6V
BST1, BST2 to GND	-0.3V to +36V	PGND1, PGND2 to GND	-0.3V to +0.3V
BST1 to LX1, BST2 to LX2	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C) 28-Pin Thin QFN 5mm x 5mm (derate 21.3mW/°C above +70°C)	1702mW
FREQ, V _{CC} , V _{DD} to GND	-0.3V to +6V	Operating Temperature Range	-40°C to +85°C
SDA, SCL to GND	-0.3V to +6V	Junction Temperature	+150°C
ALS, COMP, PWMI, PWMO, TFLT, DEL, VALS to GND	-0.3V to (V _{CC} + 0.3V)	Storage Temperature Range	-65°C to +150°C
GH1 to LX1	-0.3V to (V _{BST1} + 0.3V)	Lead Temperature (soldering, 10s)	+300°C
GH2 to LX2	-0.3V to (V _{BST2} + 0.3V)		
GL1, GL2 to GND	-0.3V to (V _{DD} + 0.3V)		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V_{BATT} = 12V, V_{CC} = V_{DD}, T_A = 0°C to +85°C. Typical values are at T_A = +25°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BATT Input Voltage Range	V _{CC} = V _{DD} = V _{BATT}	4.5		5.5	V
	V _{CC} = V _{DD} = open	5.5		28.0	
BATT Quiescent Current	MAX8759 is enabled	V _{BATT} = 28V	2.5	5	mA
		V _{BATT} = V _{CC} = 5V		5	
BATT Quiescent Current, Shutdown	MAX8759 is disabled		100	200	μA
V _{CC} Output Voltage, Normal Operation	MAX8759 is enabled, 6V < V _{BATT} < 28V, 0 < I _{LOAD} < 10mA	5.2	5.35	5.5	V
V _{CC} Output Voltage, Shutdown	MAX8759 is disabled, no load	3.5	4.3	5.5	V
V _{CC} Undervoltage Lockout Threshold	V _{CC} rising (leaving lockout)			4.3	V
	V _{CC} falling (entering lockout)	3.7			
V _{CC} Undervoltage Lockout Hysteresis			230		mV
V _{CC} POR Threshold	Rising edge		1.75		V
V _{CC} POR Hysteresis			50		mV
GH1, GH2, GL1, GL2 On-Resistance, Low State	I _{TEST} = 100mA, V _{CC} = V _{DD} = 5V		3	6	Ω
GH1, GH2, GL1, GL2 On-Resistance, High State	I _{TEST} = 100mA, V _{CC} = V _{DD} = 5V		10	18	Ω
BST1, BST2 Leakage Current	V _{BST_} = 12V, V _{LX_} = 7V		4	10	μA
Resonant Frequency Range	Guaranteed by design	30		80	kHz
Minimum On-Time		350	500	700	ns
Maximum Off-Time		40	60	80	μs
Current-Limit Threshold	LX1 - PGND1, LX2 - PGND2	415	430	445	mV
Zero-Current-Crossing Threshold	LX1 - PGND1, LX2 - PGND2	3	8	13	mV
Current-Limit Leading-Edge Blanking			350		ns
IFB1, IFB2 Input-Voltage Range		-3		+3	V
IFB1 Regulation Point		765	785	805	mV
IFB2 Regulation Point		780	800	820	mV

低成本、SMBus、CCFL背光控制器

MAX8759

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IFB1, IFB2 Input Bias Current	$0 < V_{IFB1,2} < 3V$	-3		+3	μA
	$-3V < V_{IFB1,2} < 0$	-230			
IFB1, IFB2 Lamp-Out Threshold		575	600	625	mV
IFB1, IFB2 to COMP Transconductance	$0.5V < V_{COMP} < 4V$	60	100	160	μS
COMP Output Impedance		6	12	24	$M\Omega$
COMP Discharge Current During Overvoltage or Overcurrent Fault	$V_{VFB} = 2.6V$ or $V_{ISEC} = 1.5V$	500	1000	2000	μA
COMP Discharge Current During DPWM Off-Time	$V_{COMP} = 1.5V$	90	110	130	μA
DPWM Rising-to-Falling Ratio	$V_{IFB1,2} = 0$		2.5		
ISEC Input Voltage Range		-3		+3	V
ISEC Overcurrent Threshold		1.18	1.21	1.26	V
ISEC Input Bias Current	$V_{ISEC} = 1.25V$	-0.3		+0.3	μA
VFB Input Voltage Range		-4		+4	V
VFB Input Impedance		150	300	450	$M\Omega$
VFB Overvoltage Threshold		2.2	2.3	2.4	V
VFB Undervoltage Threshold		210	240	280	mV
VFB Undervoltage Delay	$R_{FREQ} = 169k\Omega$		250		μs
DPWM Oscillator Frequency	$R_{FREQ} = 169k\Omega$, $T_A = +25^{\circ}C$ to $+85^{\circ}C$	207	210	213	Hz
	$R_{FREQ} = 169k\Omega$	205	210	215	
	$R_{FREQ} = 340k\Omega$		106		
	$R_{FREQ} = 100k\Omega$		343		
PWMO Output Impedance		20	40	60	$k\Omega$
PWMI Input Low Voltage				0.7	V
PWMI Input High Voltage		2.1			V
PWMI Input Hysteresis			300		mV
PWMI Input Bias Current		-0.3		+0.3	μA
PWMI Input Frequency Range		5		50	kHz
PWMI Full-Range Accuracy				5	LSB
PWMI Brightness Setting	PWMI duty cycle = 100%	98	100		%
	PWMI duty cycle = 50%	48	50	52	
	PWMI duty cycle = 0%	9.7	10.0	10.3	
ALS Full-Adjustment Range		0		1.8	V
ALS Full-Range Accuracy				5	LSB
ALS Input Bias Current		-0.1		+0.1	μA
VALS Output Voltage	MAX8759 is enabled, $6V < V_{BATT} < 28V$, $I_{LOAD} = 1mA$	5.10	5.30	5.50	V
VALS Leakage Current	MAX8759 is disabled, VALS = GND	-3		+3	μA
VALS On-Resistance	MAX8759 is enabled		30	60	Ω

低成本、SMBus、CCFL 背光控制器

MAX8759

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Zero-Crossing Delay	$V_{BATT} = 9V$, $R_{THR} = 120k\Omega$	0	0.15	0.30	μs
	$V_{BATT} = 12V$, $R_{THR} = 120k\Omega$	1.50	1.80	2.10	
Maximum Zero-Crossing Delay	$V_{BATT} = 18V$, $R_{THR} = 120k\Omega$	3.2	3.8	4.4	μs
DEL Disable Threshold	DEL rising			4.5	V
	DEL falling	3.8			
TFLT Charge Current	$V_{ISEC} < 1.25V$ and $V_{IFB} < 540mV$; $V_{FLT} = 2V$	0.9	1.0	1.1	μA
	$V_{ISEC} < 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	-1.5	-1.2	-0.8	
	$V_{ISEC} > 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	115	135	155	
TFLT Trip Threshold	Rising edge	3.7	4	4.3	V
SDA, SCL, Input Low Voltage				0.7	V
SDA, SCL, Input High Voltage		2.1			V
SDA, SCL, Input Hysteresis			100		mV
SDA, SCL, Input Bias Current		-1		+1	μA
SDA Output Low Sink Current	$V_{SDA} = 0.4V$	4			mA
SMBus Frequency		10		100	kHz
SMBus Free Time	t_{BUF}	4.7	1		μs
SCL Serial Clock High Period	t_{HIGH}	4			μs
SCL Serial Clock Low Period	t_{LOW}	4.7			μs
START Condition Setup Time	$t_{SU:STA}$	4.7			μs
START Condition Hold Time	$t_{HD:STA}$	4			μs
STOP Condition Setup Time from SCL	$t_{SU:STO}$	4			μs
SDA Valid to SCL Rising-Edge Setup Time, Slave Clocking in Data	$t_{SU:DAT}$	250			ns
SCL Falling Edge to SDA Transition	$t_{HD:DAT}$	0			ns
SCL Falling Edge to SDA Valid, Reading Out Data	t_{DV}	200			ns

低成本、SMBus、CCFL背光控制器

MAX8759

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BATT Input Voltage Range	$V_{CC} = V_{DD} = V_{BATT}$	4.5		5.5	V
	$V_{CC} = V_{DD} = \text{open}$	5.5		28.0	
BATT Quiescent Current	MAX8759 is enabled	$V_{BATT} = 28V$		5	mA
		$V_{BATT} = V_{CC} = 5V$		5	
V_{CC} Output Voltage, Normal Operation	MAX8759 is enabled, $6V < V_{BATT} < 28V$, $0 < I_{LOAD} < 10mA$	5.2		5.5	V
V_{CC} Output Voltage, Shutdown	MAX8759 is disabled, no load	3.5		5.5	V
V_{CC} Undervoltage Lockout Threshold	V_{CC} rising (leaving lockout)			4.3	V
	V_{CC} falling (entering lockout)	3.7			
GH1, GH2, GL1, GL2 On-Resistance, Low State	$I_{TEST} = 100mA$, $V_{CC} = V_{DD} = 5V$			6	Ω
GH1, GH2, GL1, GL2 On-Resistance, High State	$I_{TEST} = 100mA$, $V_{CC} = V_{DD} = 5V$			18	Ω
Resonant Frequency Range	Guaranteed by design	30		80	kHz
Minimum On-Time		350		700	ns
Maximum Off-Time		40		80	μs
Current-Limit Threshold	LX1 - PGND1, LX2 - PGND2	410		450	mV
Zero-Current Crossing Threshold	LX1 - PGND1, LX2 - PGND2	3		13	mV
IFB1, IFB2 Input Voltage Range		-3		+3	V
IFB1 Regulation Point		760		810	mV
IFB2 Regulation Point		775		825	mV
IFB1, IFB2 Input Bias Current	$-3V < V_{IFB1,2} < 0$	-230			μA
IFB1, IFB2 Lamp-Out Threshold		565		635	mV
IFB1, IFB2 to COMP Transconductance	$0.5V < V_{COMP} < 4V$	60		160	μS
COMP Output Impedance		6		25	$M\Omega$
COMP Discharge Current During Overvoltage or Overcurrent Fault	$V_{VFB} = 2.6V$ or $V_{ISEC} = 1.5V$	500		2000	μA
COMP Discharge Current During DPWM Off-Time	$V_{COMP} = 1.5V$	90		130	μA
ISEC Input Voltage Range		-3		+3	V
ISEC Overcurrent Threshold		1.18		1.26	V
VFB Input Voltage Range		-4		+4	V
VFB Input Impedance		150		450	$M\Omega$
VFB Overvoltage Threshold		2.2		2.4	V
VFB Undervoltage Threshold		210		280	mV
DPWM Oscillator Frequency	$R_{FREQ} = 169k\Omega$	203		217	Hz
PWMO Output Impedance		20		60	$k\Omega$

低成本、SMBus、CCFL 背光控制器

MAX8759

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PWMI Input Low Voltage				0.7	V
PWMI Input High Voltage		2.1			V
PWMI Input Frequency Range		5	50		kHz
PWMI Brightness Setting	PWMI duty cycle = 100%	98			%
	PWMI duty cycle = 50%	48	52		
	PWMI duty cycle = 0%	9.7	10.3		
ALS Full-Adjustment Range		0	1.8		V
VALS Output Voltage	MAX8759 is enabled, $6V < V_{BATT} < 28V$, $I_{LOAD} = 1mA$	5.10		5.50	V
VALS On-Resistance	MAX8759 is enabled			60	Ω
Zero-Crossing Delay	$V_{BATT} = 9V$, $R_{THR} = 100k\Omega$	0		0.3	μs
	$V_{BATT} = 12V$, $R_{THR} = 100k\Omega$	1.50		2.10	
Maximum Zero-Crossing Delay	$V_{BATT} = 16V$, $R_{THR} = 100k\Omega$	3.2		4.4	μs
DEL Disable Threshold	DEL rising			4.5	V
	DEL falling	3.9			
TFLT Charge Current	$V_{ISEC} < 1.25V$ and $V_{IFB} < 540mV$; $V_{FLT} = 2V$	0.8		1.2	μA
	$V_{ISEC} < 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	-1.5		-0.8	
	$V_{ISEC} > 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	115		155	
TFLT Trip Threshold	Rising edge	3.7		4.3	V
SDA, SCL, Input Low Voltage				0.7	V
SDA, SCL, Input High Voltage		2.1			V
SDA Output Low-Sink Current	$V_{SDA} = 0.4V$	4			mA
SMBus Frequency		10		100	kHz
SMBus Free Time	t_{BUF}	4.7			μs
SCL Serial Clock High Period	t_{HIGH}	4			μs
SCL Serial Clock Low Period	t_{LOW}	4.7			μs
START Condition Setup Time	$t_{SU:STA}$	4.7			μs
START Condition Hold Time	$t_{HD:STA}$	4			μs
STOP Condition Setup Time from SCL	$t_{SU:STO}$	4			μs
SDA Valid to SCL Rising-Edge Setup Time, Slave Clocking in Data	$t_{SU:DAT}$	250			ns
SCL Falling Edge to SDA Transition	$t_{HD:DAT}$	0			ns
SCL Falling Edge to SDA Valid, Reading Out Data	t_{DV}	200			ns

Note 1: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

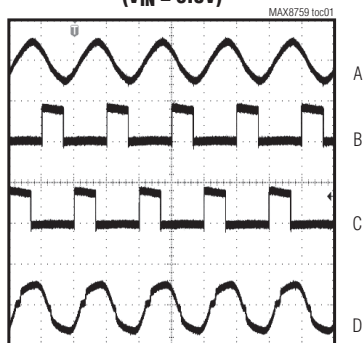
低成本、SMBus、CCFL背光控制器

典型工作特性

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)

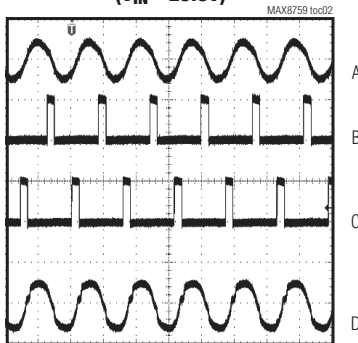
MAX8759

LOW-INPUT VOLTAGE OPERATION
($V_{IN} = 8.0V$)



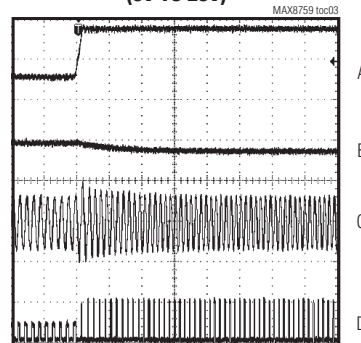
10µs/div
A: VFB, 2V/div C: LX2, 10V/div
B: LX1, 10V/div D: IFB, 2V/div

HIGH-INPUT VOLTAGE OPERATION
($V_{IN} = 20.0V$)



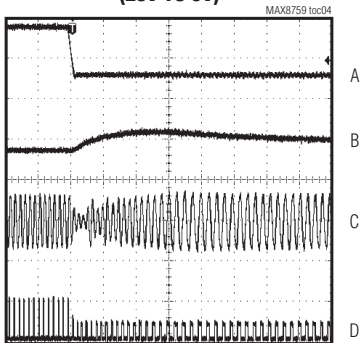
10µs/div
A: VFB, 2V/div C: LX2, 20V/div
B: LX1, 20V/div D: IFB, 2V/div

LINE TRANSIENT RESPONSE
(8V TO 20V)



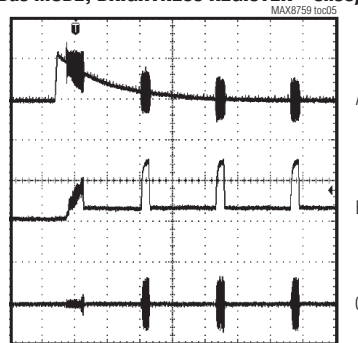
100µs/div
A: V_{IN} , 10V/div C: IFB, 2V/div
B: COMP, 2V/div D: LX1, 20V/div

LINE TRANSIENT RESPONSE
(20V TO 8V)



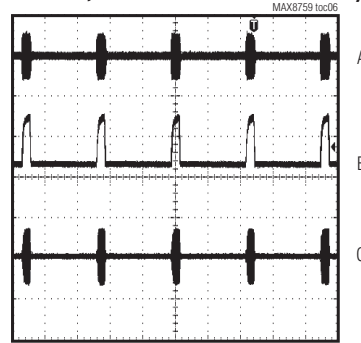
100µs/div
A: V_{IN} , 10V/div C: IFB, 2V/div
B: COMP, 2V/div D: LX1, 20V/div

MINIMUM BRIGHTNESS STARTUP WAVEFORM
(SMBus MODE, BRIGHTNESS REGISTER = 0x00)



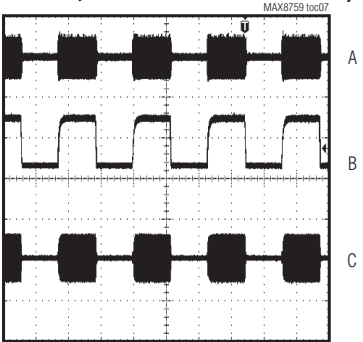
2ms/div
A: VFB, 2V/div C: IFB, 2V/div
B: COMP, 1V/div

MINIMUM BRIGHTNESS DPWM OPERATION
(SMBus MODE, BRIGHTNESS REGISTER = 0x00)



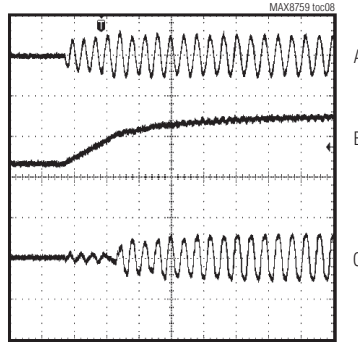
2ms/div
A: VFB, 2V/div C: IFB, 2V/div
B: COMP, 1V/div

50% BRIGHTNESS DPWM OPERATION
(SMBus MODE, BRIGHTNESS REGISTER = 0x80)



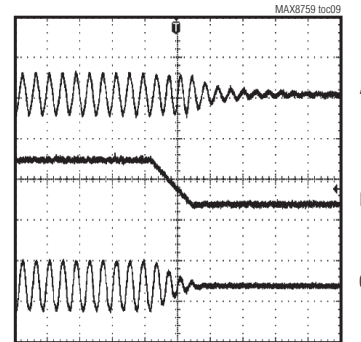
2ms/div
A: VFB, 2V/div C: IFB, 2V/div
B: COMP, 1V/div

DPWM SOFT-START



40µs/div
A: VFB, 2V/div C: IFB, 2V/div
B: COMP, 1V/div

DPWM SOFT-STOP



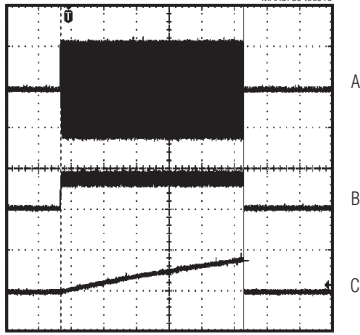
40µs/div
A: VFB, 2V/div C: IFB, 2V/div
B: COMP, 1V/div

低成本、SMBus、CCFL背光控制器

典型工作特性(续)

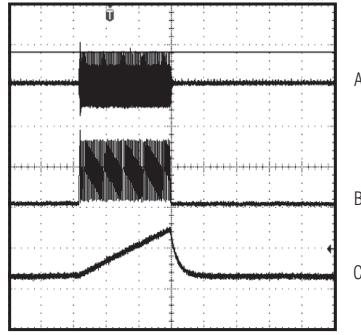
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^{\circ}C$, unless otherwise noted.)

OPEN-LAMP VOLTAGE LIMITING AND TIMEOUT



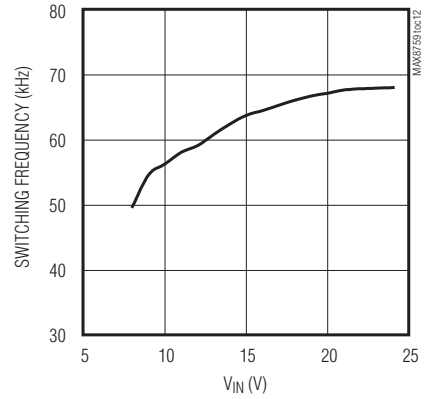
A: VFB, 2V/div
B: COMP, 500mV/div
C: TFLT, 5V/div

SECONDARY SHORT-CIRCUIT PROTECTION AND TIMEOUT

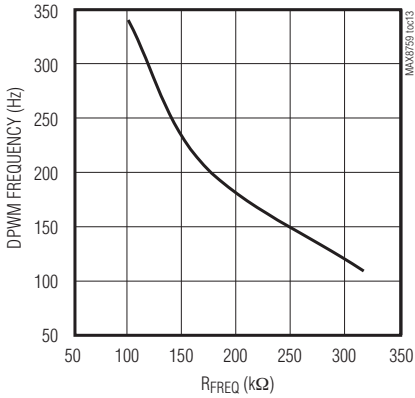


A: ISEC, 2V/div
B: COMP, 1V/div
C: TFLT, 1V/div

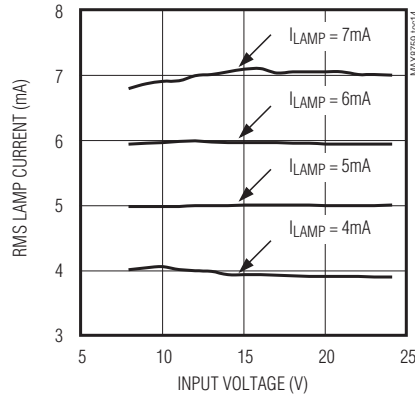
SWITCHING FREQUENCY vs. INPUT VOLTAGE



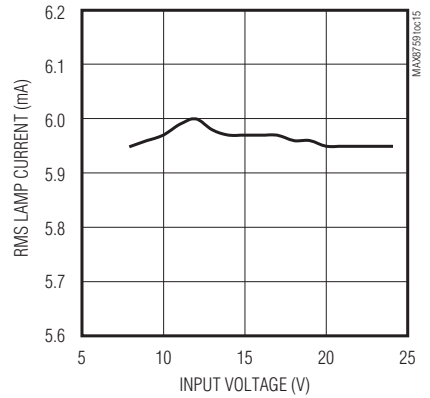
DPWM FREQUENCY vs. R_{FREQ}



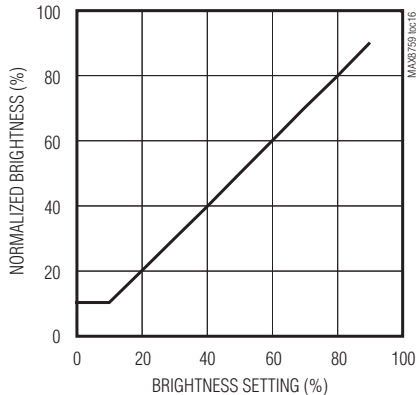
RMS LAMP CURRENT vs. INPUT VOLTAGE



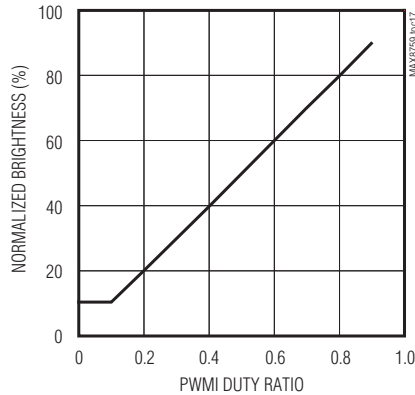
RMS LAMP CURRENT (I_{LAMP} = 6mA) vs. INPUT VOLTAGE



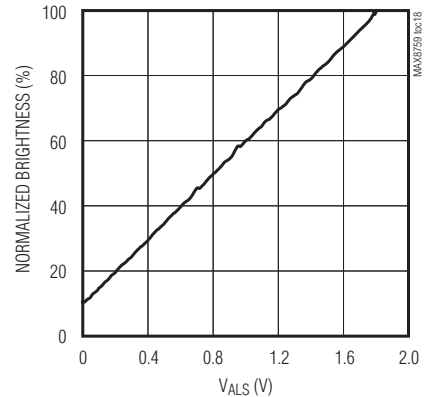
NORMALIZED BRIGHTNESS vs. SMBus BRIGHTNESS SETTING



NORMALIZED BRIGHTNESS vs. PWM DUTY CYCLE



NORMALIZED BRIGHTNESS vs. ALS VOLTAGE

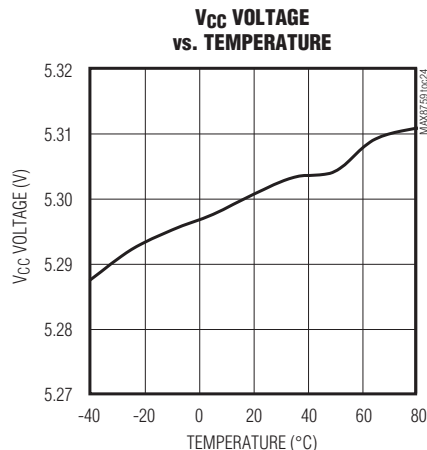
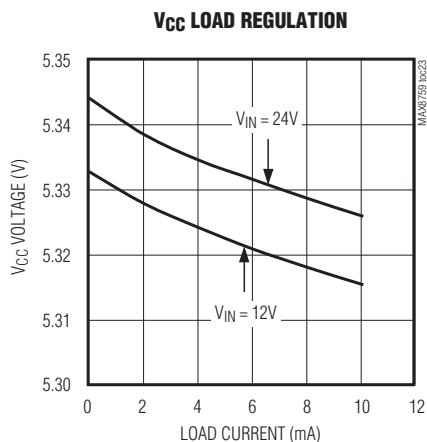
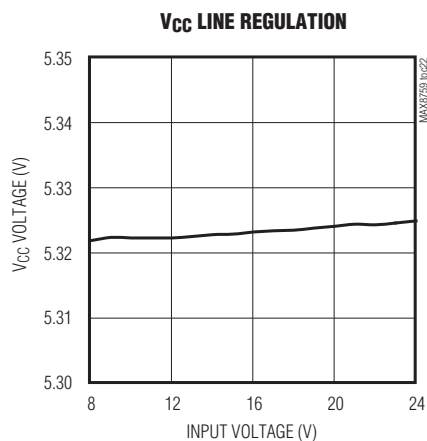
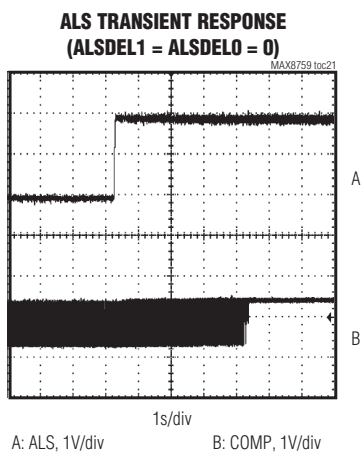
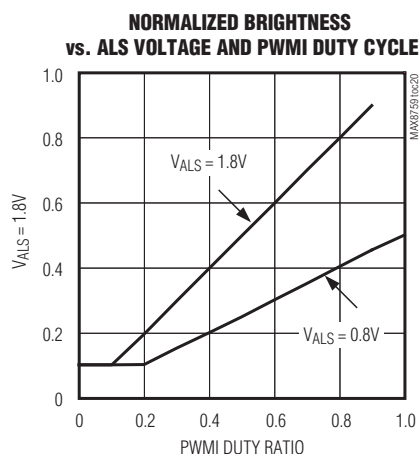
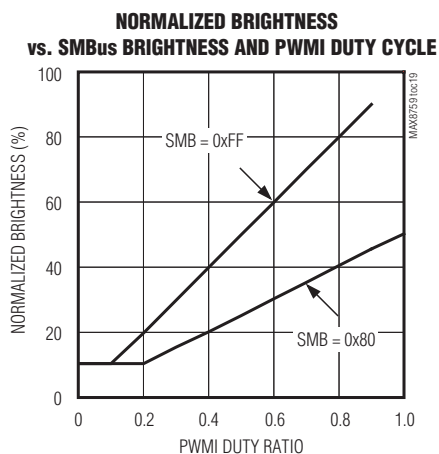


低成本、SMBus、CCFL背光控制器

典型工作特性(续)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^{\circ}C$, unless otherwise noted.)

MAX8759



低成本、SMBus、CCFL背光控制器

引脚说明

引脚	名称	功能
1	BATT	电源输入。BATT是器件内部5.35V线性稳压器的输入。采用0.1μF的陶瓷电容将BATT旁路至GND。
2	SDA	SMBus串行数据输入。
3	SCL	SMBus串行时钟输入。
4	TFLT	故障定时器调节引脚。在TFLT和GND之间接一个电容，设置灯开路和次级过流故障的超时周期。
5	VALS	环境亮度传感器电源引脚。采用一个0.1μF电容将VALS旁路至GND。
6	ALS	环境亮度传感器输入。
7	PWMI	DPST控制输入。
8	PWMO	DPST缓冲输出。在PWMO和GND之间连接一个电容。电容与内部40kΩ (典型值)电阻构成了一个低通滤波器，对DPST信号进行滤波。
9	FREQ	斩波频率调节引脚。FREQ和GND之间连接一个电阻，设置DPWM频率： $f_{DPWM} = 210\text{Hz} \times 169\text{k}\Omega / R_{FREQ}$ 。
10	COMP	跨导误差放大器输出。在COMP和GND之间接一个补偿电容，设置DPWM工作时灯管电流的上升和下降时间。
11	DEL	自适应过零延时调节引脚。在DEL和GND之间接一个电阻，调节过零延时范围。将DEL接至V _{CC} ，禁止过零延时功能。
12	IFB1	灯管电流反馈输入，IFB1检测信号由内部进行全波整流。比较IFB1和IFB2后，取二者的较大数值用于灯电流调节。通过控制高端MOSFET的导通时间将整流信号的平均值稳定到785mV (典型值)。如果IFB1电压下降到600mV以下，并且持续时间超过了TFLT设置的故障超时周期，则认为是发生了灯管开路故障。
13	IFB2	灯管电流反馈输入。IFB2检测信号由内部进行全波整流。比较IFB1和IFB2后，取二者的较大数值用于灯电流调节。通过控制高端MOSFET的导通时间将整流信号的平均值稳定到800mV (典型值)。如果IFB2峰值电压下降到600mV以下，并且持续时间超过了TFLT设置的故障超时周期，则认为是发生了灯管开路故障。连接IFB2至V _{CC} ，可以禁用IFB2输入。
14	VFB	变压器次级电压反馈输入。通过CCFL灯管高压端和GND之间的电容分压器设置启辉和灯开路故障时的最大平均灯电压。当VFB的峰值电压超过内部过压门限时，控制器打开内部电流吸收电路，COMP电容放电，从而限制开关导通时间。VFB引脚还用于检测次级欠压状态。在DPWM导通时间内，如果VFB的峰值电压低于230mV的时间超过250μs，MAX8759关断。
15	ISEC	变压器次级电流反馈输入。在变压器次级低压侧和地之间连接一只检流电阻设置短路故障时的最大次级电流。当ISEC上的峰值电压超过内部过流门限时，控制器打开内部电流吸收电路对COMP电容放电。
16	LX1	GH1栅极驱动器返回通道。LX1是电流限制和过零比较器的输入。器件检测低端MOSFET NL1上的电压以探测初级电流过零和初级过流。
17	GH1	高端MOSFET NH1栅极驱动器输出。

低成本、SMBus、CCFL背光控制器

引脚说明(续)

MAX8759

引脚	名称	功能
18	BST1	GH1栅极驱动器电源输入。LX1和BST1之间连接一个0.1 μ F电容。
19	PGND1	电源地，PGND1是GL1栅极驱动器的返回通道。
20	GL1	低端MOSFET NL1栅极驱动器输出。
21	V _{DD}	低端栅极驱动器电源输入。将V _{DD} 连接至内部线性稳压器的输出(V _{CC})。
22	GL2	低端MOSFET NL2栅极驱动器输出。
23	PGND2	电源地。PGND2是GL2栅极驱动器的返回通道。
24	BST2	GH2栅极驱动器电源输入。在LX2和BST2之间连接一个0.1 μ F电容。
25	GH2	高端MOSFET NH2栅极驱动器输出。
26	LX2	GH2栅极驱动器返回通道。LX2是电流限制和过零比较器的输入。器件通过检测低端MOSFET NL2的电压，判断初级电流是否过零或出现过流。
27	GND	模拟地。V _{CC} 、REF和其它模拟电路的返回地。将GND连接到IC下方的PGND，即IC底部的裸露金属焊盘。
28	V _{CC}	5.35V/10mA内部线性稳压器输出。V _{CC} 是器件的供电电压。采用一个0.47 μ F的陶瓷电容将V _{CC} 连接至GND。
—	EP	底部裸露焊盘，将焊盘连接到GND。

低成本、SMBus、CCFL背光控制器

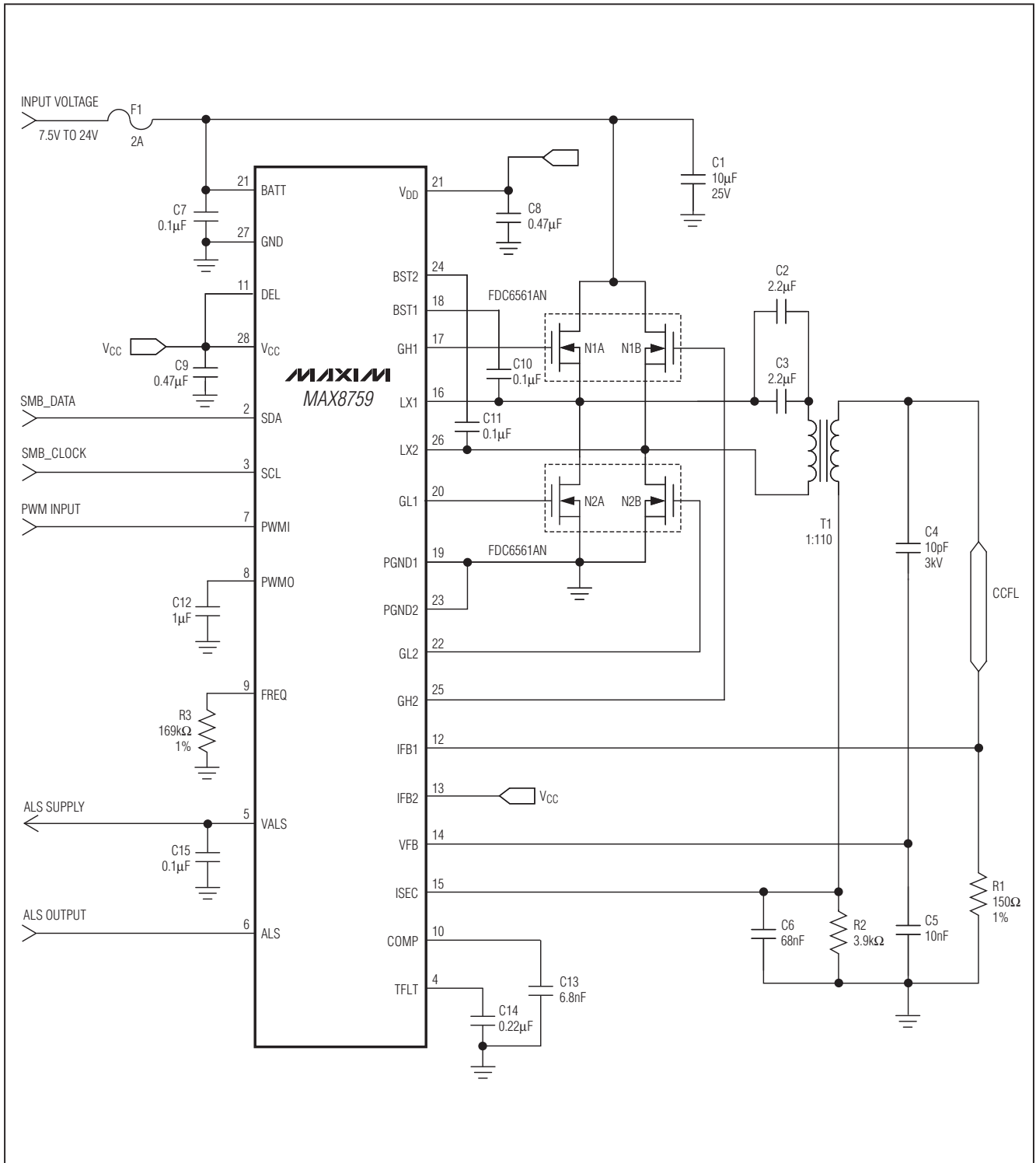


图1. MAX8759单灯管典型工作电路

低成本、SMBus、CCFL背光控制器

典型工作电路

MAX8759典型工作电路如图1所示，它是用于笔记本电脑TFT LCD显示器的单灯CCFL背光逆变器，输入电压范围从7.5V到24V。最大RMS灯管电流设置为6mA，最大RMS启辉电压设置为1800V。表1列出了一些重要元件，表2列出了元件供应商的联系方式。

详细说明

MAX8759控制全桥谐振逆变器，将未经稳压的直流输入转换成接近正弦的高频交流输出，用于驱动CCFL。谐振工作方式增强了启辉能力，在整个输入范围内提供近似正弦的波形，有助于延长CCFL的使用寿命。采用DPWM信号对灯管进行开关控制，调节灯的亮度。利用电阻精

确调节DPWM的频率。灯的亮度正比于DPWM信号的占空比，占空比可通过2线SMBus兼容接口、外部ALS或外部PWM信号控制。该器件还能够在单点故障情况下提供有效保护，包括灯管开路 and 次级短路故障等。内部5.35V线性稳压器为MOSFET驱动电路和大部分内部电路供电。图2是MAX8759的功能框图，图3是SMBus和ALS输入模块的详细电路。

谐振工作

MAX8759驱动四个n沟道功率MOSFET，它们组成零电压开关(ZVS)全桥逆变器，如图4所示。假定在某个开关周期开始时，NH1和NL2处于导通状态，如图4(a)所示。初级电流流过MOSFET NH1、隔直流电容C2、变压器T1的初级和MOSFET NL2。在此期间，初级电流持续上升直到控制器断开NH1。当NH1断开时，初级电流使NL1的体二极管正向偏置，此二极管将LX1电压钳位在刚好低于地电位，如图4(b)所示。当控制器打开NL1时，由于正向偏置的体二极管钳位了漏极电压，漏源电压接近于零。因为NL2仍然在导通状态，初级电流流过NL1、C2、T1初级和NL2。一旦初级电流下降到最小电流门限(6mV/R_{DS(ON)})，控制器关断NL2。T1中的剩余能量使LX2节点电压升高，直到NH2的体二极管被正向偏置。当NH2导通时，它也具有接近于零的漏源电压。初级电流反转极性，如图4(c)所示，此时以相反的电流流向开始一个新的周期，NH2和NL1导通。初级电流持续上升，直到控制器关断NH2。当NH2关断后，初级电流正向偏置NL2的体二极管，此二极管将LX2电压钳位至刚好低于地电位，如图4(d)所示。LX2节点电压降低后，控制器无损耗地导通NL2。一旦初级电流下降至最小电流门限，控制器关断NL1。剩余能量使LX1节点电压升高，直到NH1的体二极管被正向偏置。最后，NH1无损耗地导通，开始一个如图4(a)所示的新周期。注意，所有四个功率MOSFET的导通都发生在ZVS条件下，这可以减小瞬时功率损耗和EMI。

表1. 重要元件清单

DESIGNATION	DESCRIPTION
C1	10 μ F \pm 20%, 25V X5R ceramic capacitor (1210) Murata GRM32DR61E106M TDK C3225X5R1E106M
C2, C3	2.2 μ F \pm 10%, 25V X5R ceramic capacitors (0805) Murata GRM21BR61E225K TDK C2012X5R1E225K
C4	10pF \pm 10%, 3kV HV ceramic capacitor (1808) Kemet C1808C100KHGAC TDK C4520C0G3F100F
NH1/2, NL1/2	Dual n-channel MOSFETs, 30V, 0.095 Ω , 6-pin SOT23 Fairchild FDC6561AN
T1	CCFL transformer, 1:110 turns ratio TMP UI9.8L type

表2. 元件供应商

SUPPLIER	WEBSITE
Fairchild Semiconductor	www.fairchildsemi.com
Kemet	www.kemet.com
Murata	www.murata.com
TDK	www.components.tdk.com
TMP	www.tmp.com

低成本、SMBus、CCFL背光控制器

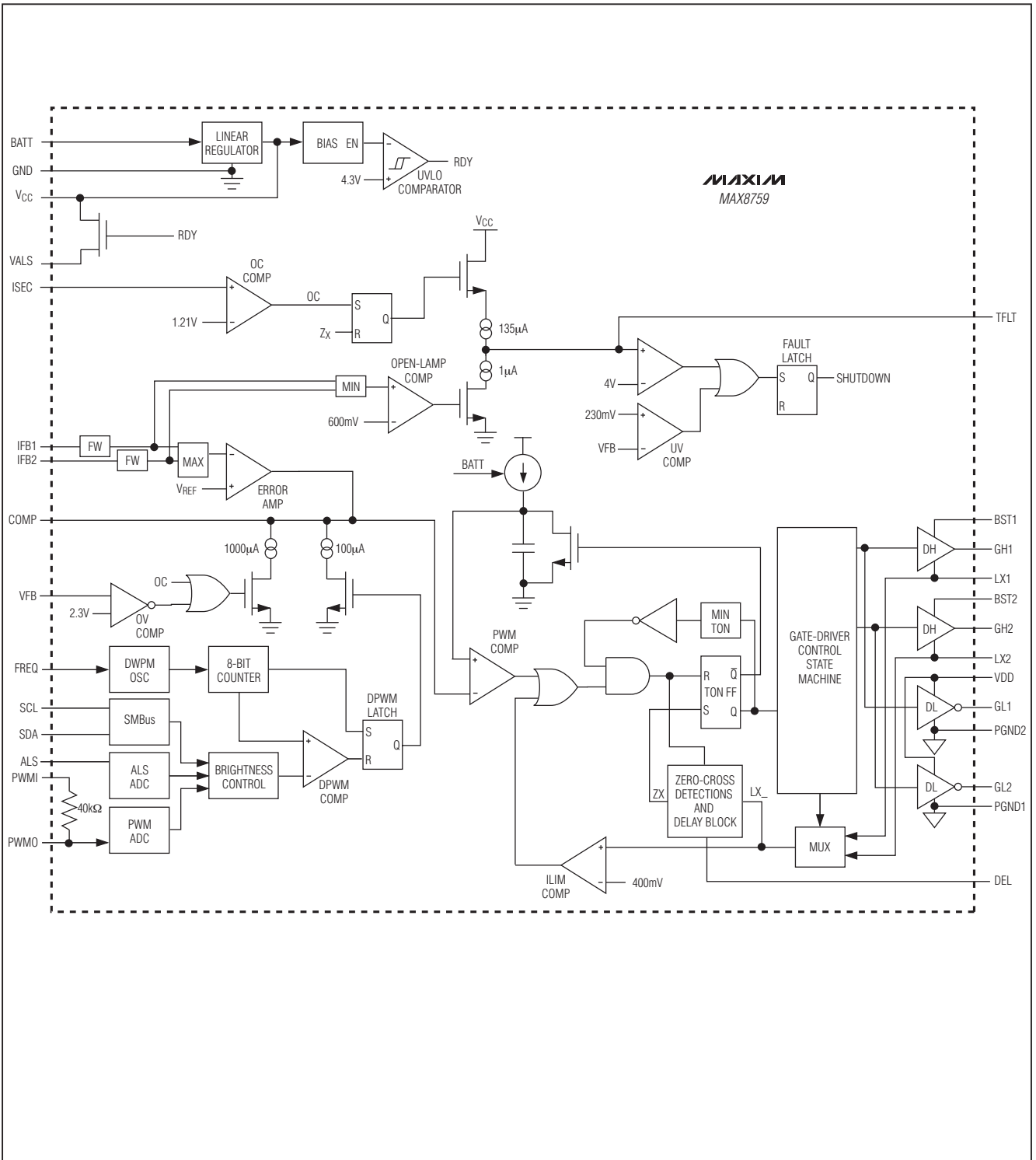


图2. MAX8759功能框图

低成本、SMBus、CCFL背光控制器

MAX8759

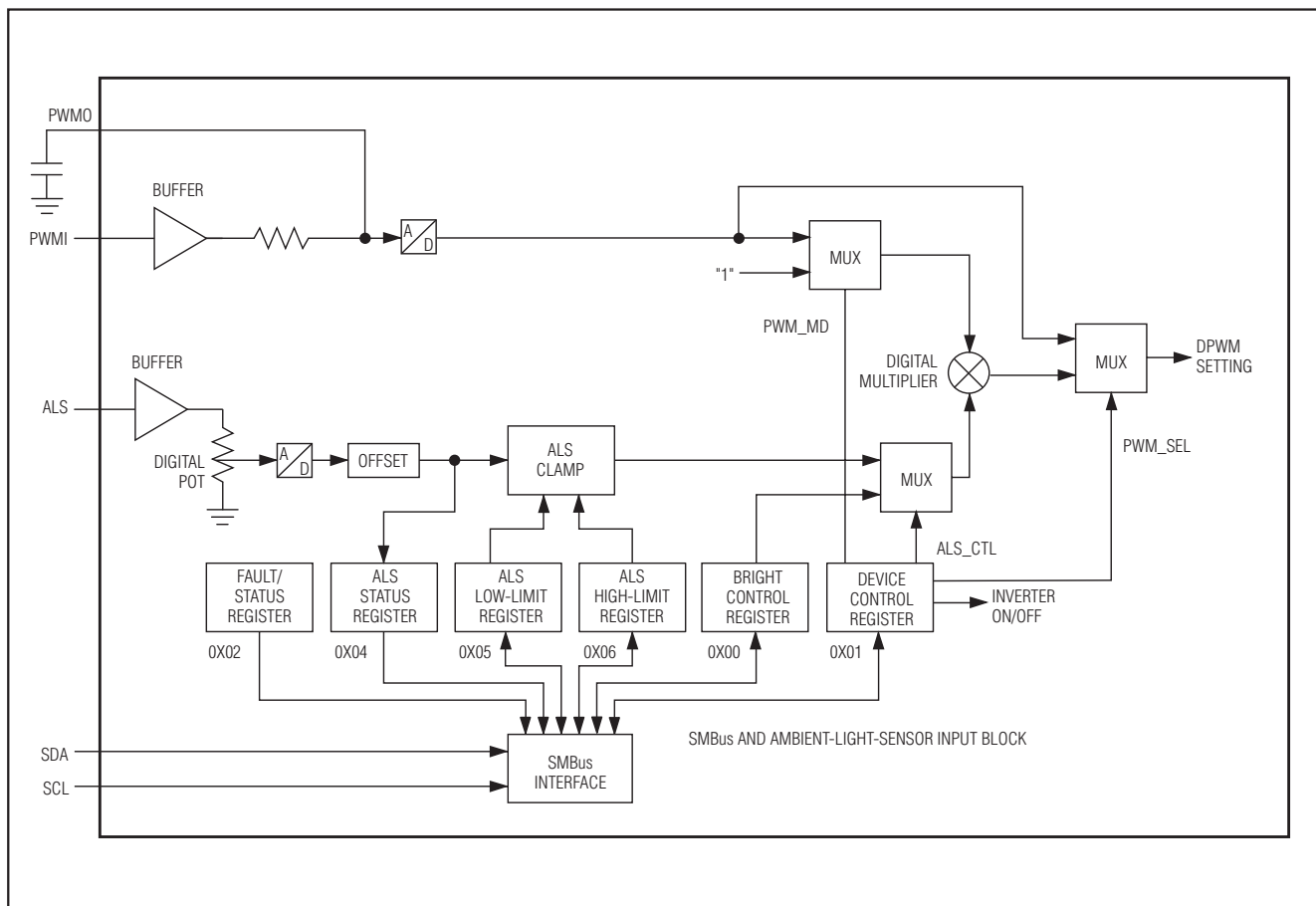


图3. MAX8759 SMBus和环境亮度传感器输入模块

简化的CCFL逆变器电路如图5(a)所示。全桥功率级被简化，并以方波交流源表示。去除变压器后，谐振回路可以进一步简化为图5(b)。C_S是初级串联电容，C_{S'}是初级串联电容到次级的映射，C_P是次级并联电容，N是变压器的匝数比，L是变压器次级漏感，R_L是模拟CCFL正常工作时的理想化电阻。

图6所示是在不同负载下谐振槽路电压增益的频率响应。初级串联电容为1μF，次级并联电容为15pF，变压器匝数比为1:93，次级漏感为260mH。注意，频率响应曲线中有两个峰，f_S和f_P。第一个尖峰f_S是串联谐振峰，由次级漏感(L)和串联电容到次级的映射(C_{S'})确定：

$$f_S = \frac{1}{2\pi\sqrt{LC_S'}}$$

低成本、SMBus、CCFL背光控制器

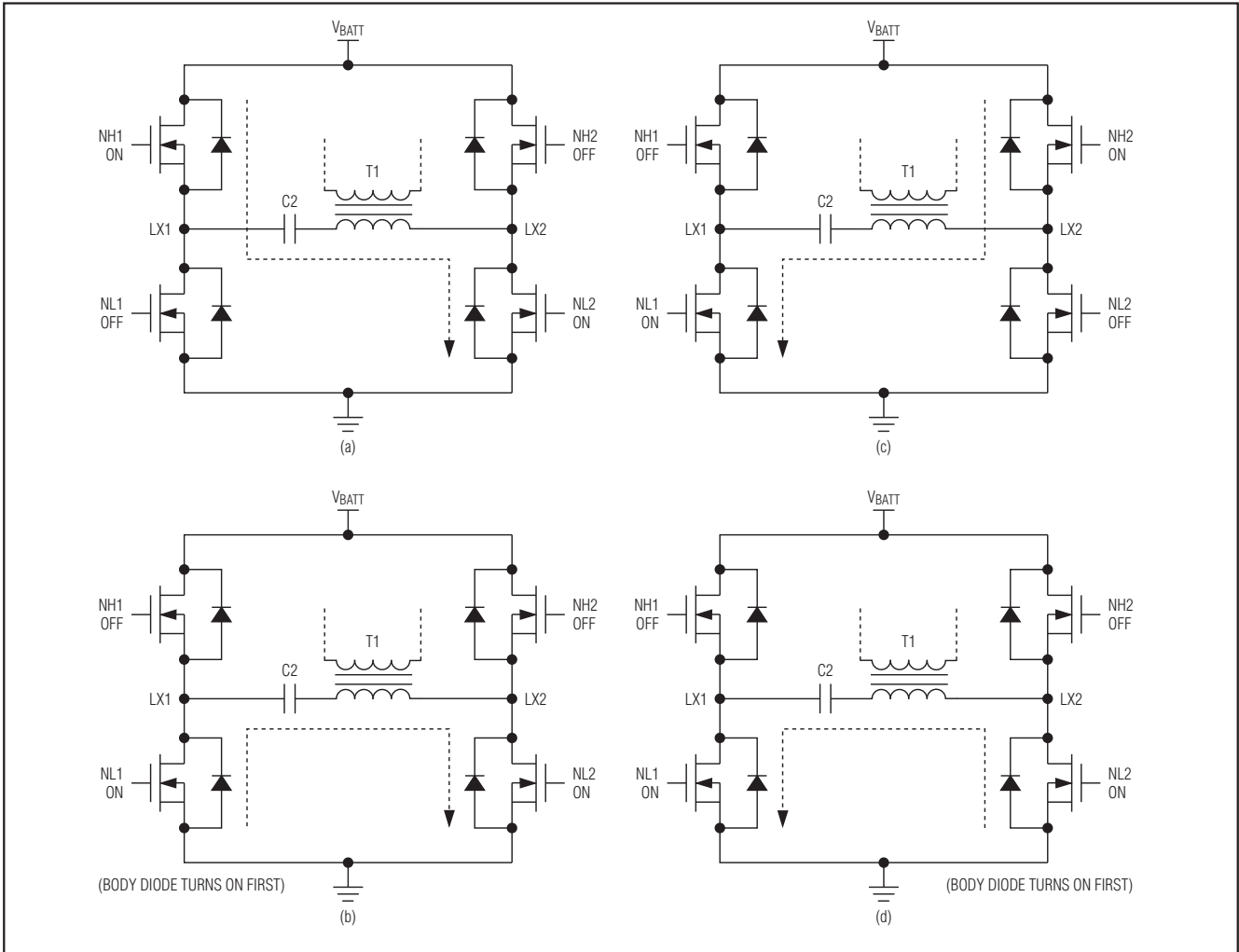


图4. 谐振工作

第二个尖峰 f_p 是并联谐振峰，由次级漏感(L)、并联电容(C_p)和串联电容到次级的映射(C_s')决定：

$$f_p = \frac{1}{2\pi \sqrt{L \frac{C_s' C_p}{C_s' + C_p}}}$$

逆变器设计为工作在两个谐振尖峰之间。灯关闭时，由于灯的阻抗无限大，谐振回路的工作点靠近并联谐振尖峰。电路表现出并联带载谐振特性。工作在并联带载谐振状态时，逆变器就像一个电压源，可产生必要的启辉电压。理论上，谐振转换器的输出电压将一直上升，直到灯管被电离或者电压达到IC的次级电压限。一旦灯管被电离，等效负载电阻迅速降低，工作点向串联谐振尖峰移动。工作在串联谐振方式时，逆变器类似于一个电流源。

低成本、SMBus、CCFL背光控制器

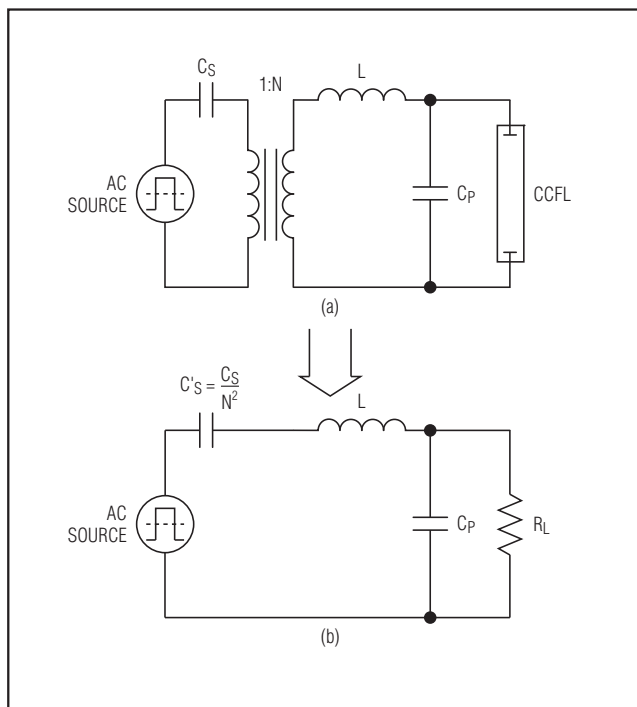


图5. 等效谐振槽路电路

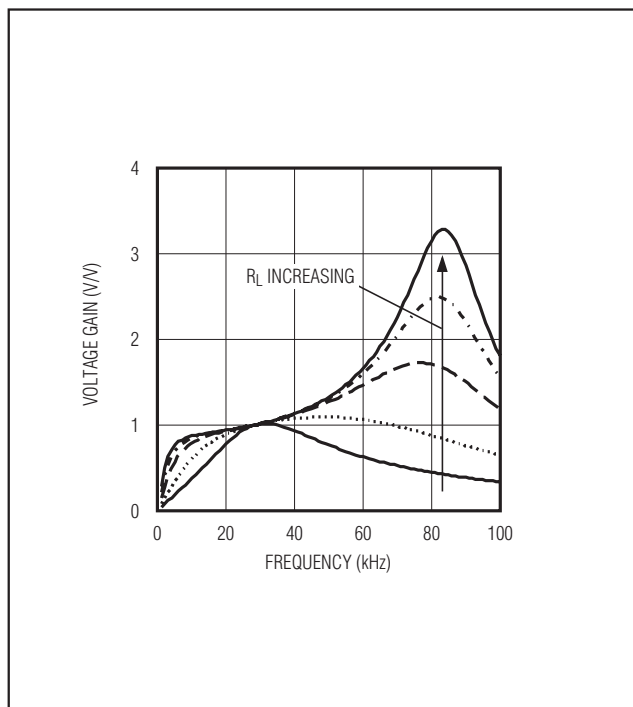


图6. 谐振槽路的频率响应

灯电流调节

MAX8759使用一个灯管电流控制环路来调节传送到CCFL的电流。控制环路的核是一个跨导误差放大器，用一个与灯管低压端串联的电阻检测灯管的交流电流。MAX8759提供两个灯电流反馈输入(IFB1和IFB2)来支持双灯应用。电阻上的电压被反馈送到IFB1和IFB2输入并在内部进行全波整流。跨导误差放大器选择两个反馈信号中较大的信号，将经过整流的电压与内部门限电压进行对比，产生误差电流。误差电流对连接在COMP和地之间的电容进行充、放电，从而产生误差电压(V_{COMP})。 V_{COMP} 与内部的斜坡信号比较，控制高端MOSFET的导通时间(t_{ON})。

前馈控制

MAX8759能够在各种瞬态条件下保持对灯电流的严格控制。前馈控制可以在输入电压(V_{BATT})发生变化时立即调节导通时间。这一特性可以避免输入电压变化带来的影响，

并在宽输入电压范围内简化了环路补偿。前馈控制还改善了较短DPWM接通时间的线性调整，并使启动瞬态过程受输入电压的影响更小。

V_{BATT} 较高时，通过增加内部斜坡信号的电压爬升速率实现前馈控制。这相当于随着输入电压改变 t_{ON} ，使 V_{COMP} 信号电平大致不变。由于补偿电容两端的电压变化很小，控制器基本上能够在瞬间响应输入电压的变化。

灯启动

CCFL是气体放电灯，通常工作于雪崩模式。为了在非电离灯管中启动电离，所加电压(启辉电压)必须升高到雪崩电压。在低温下，启辉电压可能达到典型工作电压的若干倍。

MAX8759的谐振拓扑能够确保产生启辉电压。灯管被电离之前，阻抗无限大。变压器次级漏感和高压并联电容决定了空载谐振频率。因为空载谐振电路具有高Q值，它可以在灯管上产生非常高的电压。

低成本、SMBus、CCFL背光控制器

亮度控制

MAX8759利用低频(100Hz到350Hz之间)DPWM信号对灯电流进行“斩波”通/断控制,达到控制CCFL亮度的目的。通过连接在FREQ引脚和GND之间的电阻来调节内部DPWM振荡器的频率。CCFL亮度正比于DPWM的占空比,它可以在10.15%到100%之间调节。

在DPWM工作中,COMP电压控制灯电流包络的动态范围。在DPWM接通周期开始时,灯电流反馈信号平均值低于调节点,因此,跨导误差放大器将电流送入COMP电容。 V_{COMP} 上升时,开关接通时间 t_{ON} 逐渐增加,从而实现软启动。在DPWM ON周期结束时,MAX8759打开一个110 μ A内部电流源。电流源对COMP电容线性放电,逐渐降低 t_{ON} ,实现软停止。

可以采用外部电阻来设置DPWM频率。在FREQ和GND之间连接一个电阻。下面的方程给出了DPWM频率:

$$f_{DPWM} = 210\text{Hz} \times 169\text{k}\Omega / R_{FREQ}$$

DPWM频率的调整范围在100Hz和350Hz之间(R_{FREQ} 在100k Ω 和350k Ω 之间)。

MAX8759采用三种方法进行亮度控制。通过2线串行接口(SMBus)、外部PWM信号或外部环境亮度传感器信号来控制亮度。有5种工作模式,设置器件控制寄存器0x01的第1位至第3位选择这些模式(详细信息请参考SMBus寄存器定义部分)。

ALS模式

MAX8759可以配合几种类型的环境亮度传感器工作,理想的环境亮度传感器应对环境亮度有线性响应,其频谱响应与人眼等价。环境亮度传感器必须能够对许多光源频谱的低频谐波进行滤波。ALS的输出应为直流模拟电压,与环境的光通量成线性关系。

在ALS模式下,MAX8759根据ALS引脚的模拟电压设置亮度。ALS引脚连接至外部环境亮度传感器的输出。ALS引脚的输入电压范围:0至1.8V,MAX8759将ALS输入电压与

用户设置的高低门限进行对比。当ALS输入电压低于最低门限时,亮度钳位在ALS最低门限。当ALS输入电压高于最高门限时,亮度钳位在ALS最高门限。如果最小ALS设置低于10%,那么亮度钳位在10%。图7所示为亮度随ALS电压的变化情况。

在每一个DPWM周期对ALS输入电压进行采样,采样值装入ALS状态寄存器0x04。ALS引脚的模拟电压被转换为8位数字编码,总的亮度等级为256。每一级调整相当于DPWM占空比改变0.391%。

PWM模式

在PWM模式下,MAX8759根据PWMI信号的占空比设置亮度,绝对最小亮度是10%。如果PWMI占空比小于10%,亮度保持在10%不变。当PWMO电容是1 μ F时,PWMI信号的频率范围是5kHz到50kHz。

SMBus模式

在SMBus模式下,MAX8759由亮度控制寄存器(0x00)设置亮度。亮度控制寄存器包含8个数据位,支持256个亮度等级。寄存器0x00设置为0xFF时,逆变器置于最大亮度。寄存器0x00设置为0x00时,逆变器置于最低亮度(10%)。

带有DPST的ALS模式

在带有DPST的ALS模式中,MAX8759根据ALS引脚上的模拟电压和PWMI引脚的占空比设置亮度。MAX8759按照与PWMI信号占空比成比例的数量降低ALS亮度设置。例如,如果ALS亮度设置是80%,PWMI信号的占空比是60%,得到的亮度设置是80% x 60% = 48%。

带有DPST的SMBus模式

在带有DPST的SMBus模式中,MAX8759由亮度控制寄存器(0x00)设置亮度。MAX8759通过与PWMI信号占空比成比例的数量降低SMBus亮度设置。例如,如果亮度控制寄存器设置为0x80(对应于50%的亮度设置),PWMI信号的占空比是60%,得到的亮度设置是50% x 60% = 30%。

低成本、SMBus、CCFL背光控制器

故障保护 灯开路保护

为确保安全，MAX8759通过监视灯电流反馈输入(IFB1和IFB2)检测灯管故障或CCFL灯管开路情况。正如灯电流调节部分所述，IFB1和IFB2的电压在内部进行全波整流。如果整流后的IFB1或IFB2电压低于600mV，MAX8759以1 μ A的电流对TFLT充电。当TFLT上的电压超过4V时，MAX8759设置故障锁定，器件关断。与正常关断模式不同，线性稳压器输出(V_{CC})保持在5.35V。将器件控制寄存器(0x01)的第0位清零或重新上电，将清除故障锁定状态。

在故障延时周期内，电流控制环路试图通过增加高端MOSFET的导通时间来保持对灯电流的控制。由于灯管的开路阻抗非常高，作为一个高Q值谐振回路，变压器次级电压将升高。一旦次级电压超出过压门限，MAX8759打开一个内部1000 μ A电流源对COMP电容放电。随着COMP电压下降，高端MOSFET的导通时间缩短，降低了次级电压。因此，灯开路延时周期内，变压器次级线圈的峰值电压不会超过由电容分压器设置的极限值。

初级过流保护

MAX8759在每个开关周期检测变压器初级电流。当调节器打开低端MOSFET时，内部比较器监视从LX_到PGND_的压降。如果该电压超过限流门限(典型值430mV)，调节器立即关闭高端开关，阻止变压器初级电流进一步增加。

次级电压限制(VFB)

在启动和灯管开路故障时，MAX8759通过限制次级电压减小变压器次级线圈的压力。通过图1中C4和C5构成的电容分压器检测变压器次级线圈的交流电压。C5上的电压馈送到VFB输入。过压比较器对VFB峰值电压和2.3V(典型值)

内部门限进行比较。一旦VFB峰值电压高于过压门限，MAX8759打开一个1000 μ A的内部电流源，对COMP电容放电。随着COMP电压的下降，高端MOSFET的导通时间缩短，将变压器次级峰值电压限制在电容分压器设置的门限以下。

次级欠压保护(VFB)

MAX8759通过检测VFB电压监视欠压状态。在DPWM导通周期内，如果VFB电压低于欠压门限(典型值230mV)的持续时间超过了内部延时周期($R_{FREQ} = 169k\Omega$ 时，典型值为250 μ s)，MAX8759关断。

次级电流限制(ISEC)

次级电流限制实现了故障情况下的安全电流限制，例如灯管高压端与地短路或漏电，使电流控制环不能正常工作的情况。ISEC监视变压器次级低压端和地之间检测网络上的电压降。ISEC电压与ISEC控制门限(典型值1.21V)进行连续比较。一旦ISEC电压超过此门限，MAX8759接通一个1000 μ A电流源，对COMP电容放电，缩短高端开关的导通时间。同时，MAX8759以135 μ A的电流对TFLT电容充电。当TFLT上的电压超过4V时，MAX8759设置故障锁定并关断器件。将器件控制寄存器(0x01)的第0位清零或重新上电，将清除故障锁定状态。

线性稳压器输出(V_{CC})

内部线性稳压器将BATT引脚的直流输入电压降到5.35V(典型值)。线性稳压器为MAX8759的内部控制电路供电，将 V_{CC} 连接到 V_{DD} 时，也可以为MOSFET驱动电路供电。 V_{CC} 电压在关断模式下降至4.5V。

POR和UVLO

MAX8759带有上电复位(POR)和欠压锁定(UVLO)功能。POR复位故障锁定，将所有SMBus寄存器设置为POR值。当 V_{CC} 上升到1.75V(典型值)以上时，开启POR。当 V_{CC} 低于4.2V(典型值)时，开启UVLO。低于UVLO门限时，MAX8759关闭高端和低端开关驱动电路。

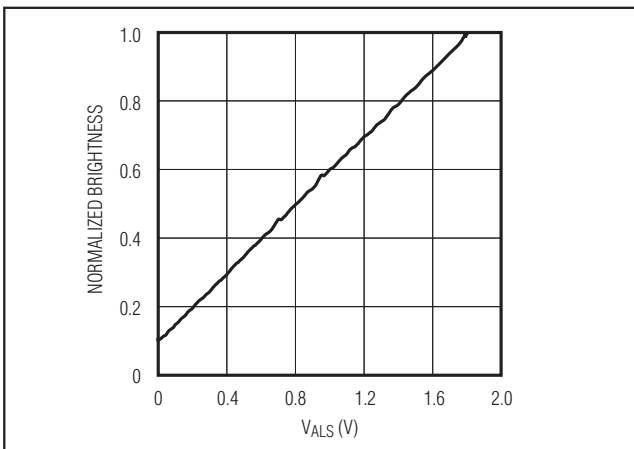


图7. 归一化亮度与ALS电压

低成本、SMBus、CCFL背光控制器

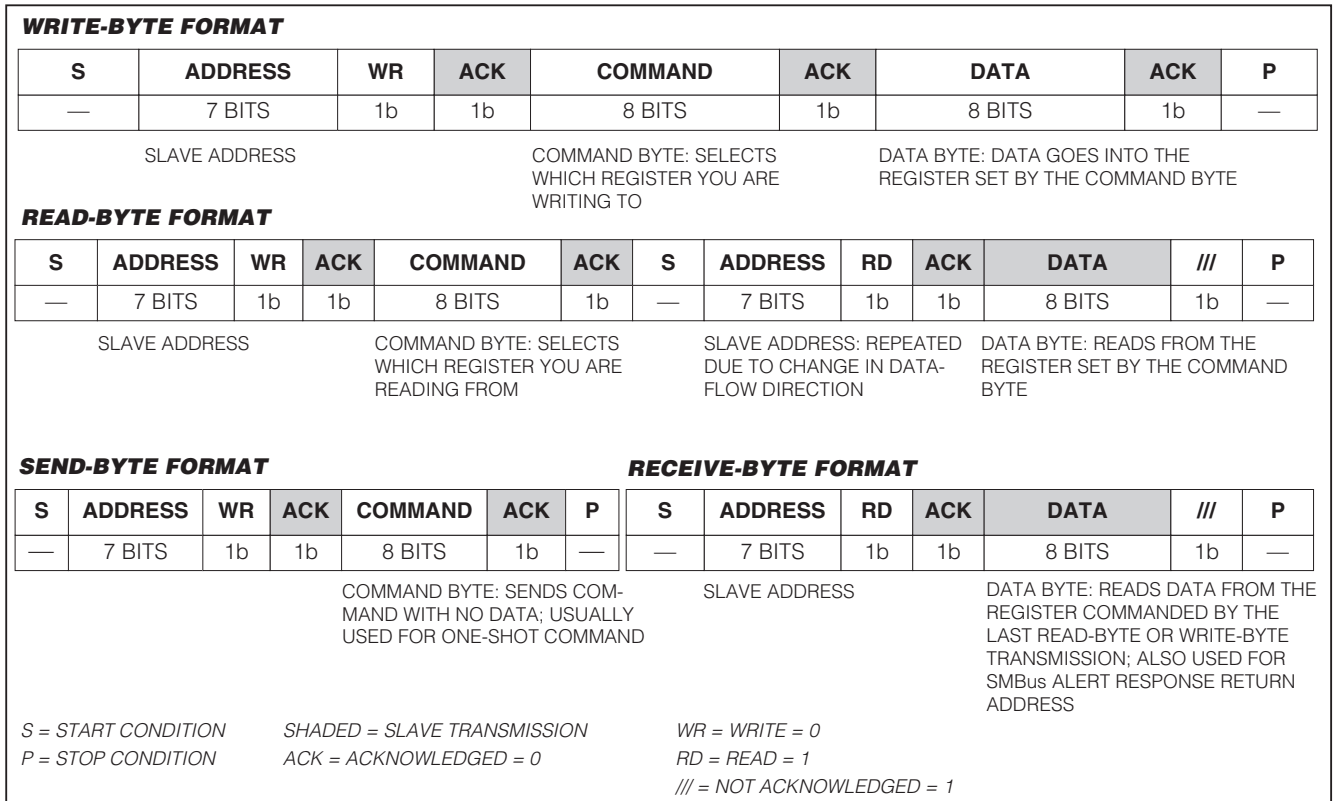


图8. SMBus协议

低功耗关断

将器件控制寄存器(0x01)的第0位清零, MAX8759进入关断模式。当MAX8759关断时, 除5.35V线性稳压器之外, 关闭IC所有功能。关断时, 线性稳压器的输出电压下降到4.5V, 电源电流为6 μ A (典型值)。关断时, 故障锁存器复位。将器件控制寄存器第0位置1, 器件恢复工作。

环境亮度传感器供电引脚(VALS)

MAX8759通过VALS引脚为ALS提供电源电压。VALS通过一个p沟道MOSFET在内部连接至5.35V线性稳压器输出。当MAX8759使能后, p沟道MOSFET打开; 器件停止工作时, MOSFET关闭。采用一个0.1 μ F陶瓷电容将VALS旁路至地, 电容应尽可能靠近ALS电源输入放置。

SMBus接口(SDA、SCL)

MAX8759支持SMBus兼容2线数字接口。SDA和SCL分别是对应于SMBus 2线接口的双向数据线和时钟线: SMBDATA和SMBCLK。SDA和SCL提供施密特触发输入, 能够适应低速边沿; 但是, 上升沿和下降沿应分别快于1 μ s和300ns。MAX8759采用写字节和读字节协议(图8), SMBus协议请参考System Management Bus Specification V1.08, 可从<http://www.sbs-forum.org/>网站下载。

MAX8759只能作为从设备, 响应7位地址0b0101100。7位从机地址后面的一位(R/W位)用来区别读写命令, 1代表读操作, 0代表写操作。MAX8759含有7个寄存器: 亮度控制寄存器(0x00)、器件控制寄存器(0x01)、故障/状态寄存器(0x02)、标志寄存器(0x03)、ALS状态寄存器(0x04)、ALS下限寄存器(0x05)以及ALS上限寄存器(0x06)。MAX8759只应答这7个寄存器。

低成本、SMBus、CCFL背光控制器

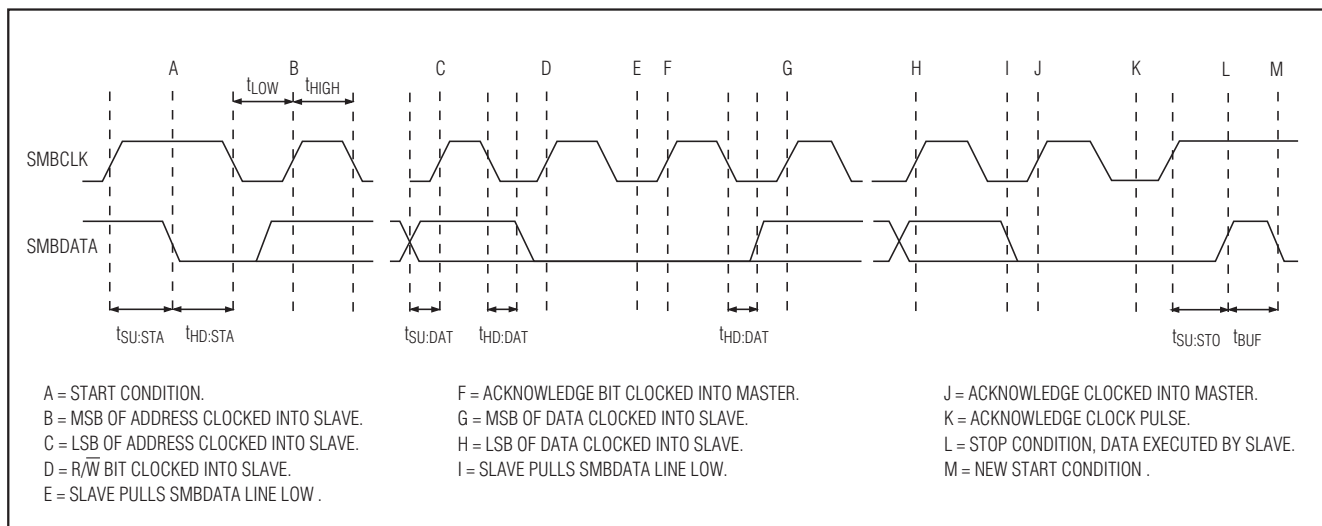


图9. SMBus写操作时序

主机通过发送START条件启动传输，开始数据通信，该条件是在SCL为高电平时SDA由高到低的跳变。当主机完成与从机的通信后，主机发出STOP条件，该条件是SCL为高电平时，SDA由低到高的跳变。然后释放总线，进行下一次传输。图9和图10所示为2线接口信号的时序图。在START和STOP条件之间传输地址字节、命令字节和数据字节。除了START和STOP条件外，SDA的状态只能在SCL为低电平时改变。数据以8位字的形式传输，在SCL上升沿采样。MAX8759每传输(发送或接收)一个字节需要9个时钟，因为主机或从机在9个时钟周期应答，确认收到了正确的字节。如果MAX8759正确接收到它的地址，并且，地址后面是 $R/\bar{W}=0$ ，它将继续接收1个或2个字节的信(取决于协议)。如果在数据字节到达之前，器件检测到一个

START或STOP条件，将认为这是一次错误传输，并忽略所有数据。如果传输正确，STOP (或RESTART)条件后，寄存器立即更新。如果MAX8759正确接收到它的地址，并且，地址后面是 $R/\bar{W}=1$ ，它将输出之前命令字节所选择的寄存器数据。

SMBus寄存器定义

所有MAX8759寄存器均为字节宽度，通过上述读、写字节协议访问。位分配在下面一节介绍，保留位的默认值为零。

表3归纳了寄存器的配置以及每一寄存器的POR状态。关断期间，串行接口仍然保持工作。

低成本、SMBus、CCFL背光控制器

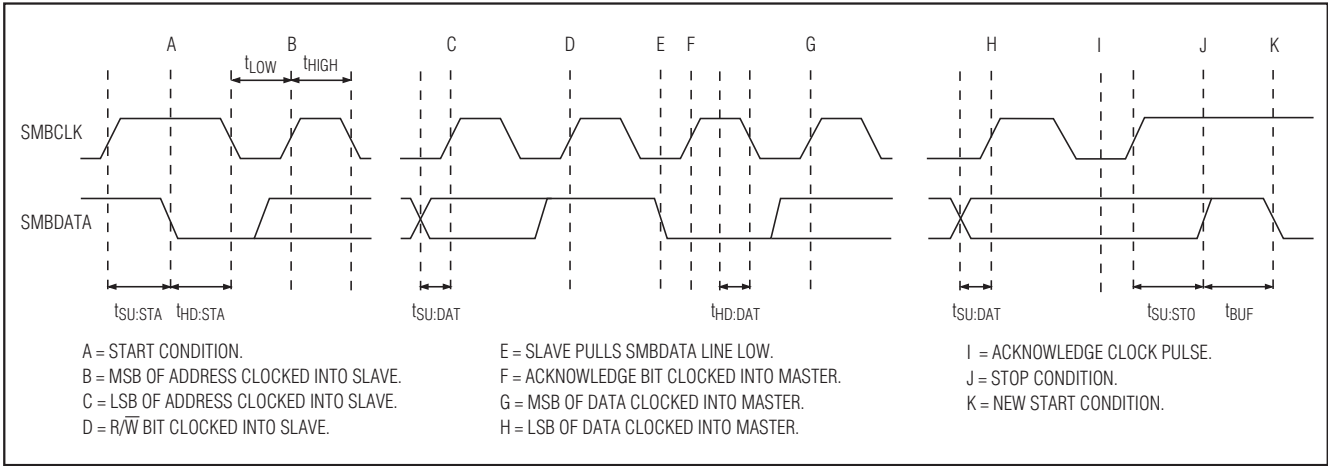


图10. SMBus读操作时序

表3. 命令说明

SMBus PROTOCOL	COMMAND BYTE	POR STATE	DATA-REGISTER BIT ASSIGNMENT							
			BIT 7 (MSB)	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0 (LSB)
Read and Write	0x00	0xFF	BR7	BRT6	BRT5	BR4	BRT3	BRT2	BRT1	BRT0
Read and Write	0x01	0x00	Reserved	Reserved	ALSDEL1	ALSDEL0	ALS_CTL	PWM_MD	PWM_SEL	LAMP_CTL
Read Only	0x02	N/A	Reserved	Reserved	Reserved	Reserved	LAMP_STAT	OV_CURR	Reserved	FAULT
Read Only	0x03	0x01	MFG4	MFG3	MFG2	MFG1	MFG0	REV2	REV1	REV0
Read Only	0x04	0x00	ALS7	ALS6	ALS5	ALS4	ALS3	ALS2	ALS1	ALS0
Read and Write	0x05	0x00	ALSLL7	ALSLL6	ALSLL5	ALSLL4	ALSLL3	ALSLL2	ALSLL1	ALSLL0
Read and Write	0x06	0xFF	ALSHL7	ALSHL6	ALSHL5	ALSHL4	ALSHL3	ALSHL2	ALSHL1	ALSHL0

低成本、SMBus、CCFL背光控制器

亮度控制寄存器[0x00] (POR = 0xFF)

MAX8759的亮度控制寄存器包括8个数据位，支持256个亮度等级。逆变器处于SMBus模式时，寄存器0x00的写字节周期设置亮度等级。如果逆变器不在SMBus模式，寄存器

0x00的写字节周期没有作用。不管工作模式如何，寄存器0x00在读字节周期返回当前的亮度等级。寄存器0x00为0xFF时，设置逆变器为最大亮度。寄存器0x00为0x00时，设置逆变器为最低亮度。

BIT 7 (R/W)	BIT 6 (R/W)	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
BRT7	BRT6	BRT5	BRT4	BRT3	BRT2	BRT1	BRT0

BRT[7..0]: 256 brightness levels.

器件控制寄存器[0x01] (POR = 0x00)

寄存器用一位控制逆变器的ON/OFF状态，3位控制逆变

器的工作模式，2位设置ALS延迟时间。其它字节保留为今后使用。

BIT 7	BIT 6	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
Reserved	Reserved	ALSDEL1	ALSDEL0	ALS_CTL	PWM_MD	PWM_SEL	LAMP_CTL

ALSDEL1: ALS delay select bit.

ALSDEL0: ALS delay select bit.

ALS_CTL: Ambient-light-sensor select bit (1 = use ALS, 0 = not use ALS).

PWM_MD: PWM mode select bit (1 = absolute brightness, 0 = percentage change).

PWM_SEL: Brightness control select bit (1 = control by PWM, 0 = control by SMBus).

LAMP_CTL: Inverter on/off bit (1 = on, 0 = off).

向LAMP_CTL写入1，将以最快速度开灯。向LAMP_CTL写入0将立即关灯。

逆变器不在ALS模式时，PWM_SEL位确定由SMBus或PWM输入控制亮度。当ALS_CTL为1时，该位不起作用。

PWM_MD位选择启用PWM输入的方式。该位为0时，PWM输入反映了当前亮度变化的百分比(例如，DPST模式)，遵照下列方程：

$$\text{DPST亮度} = \text{BRT}_{\text{CURRENT}} \times \text{D}_{\text{PWM}}$$

其中，BRT_{CURRENT}是ALS或SMBus的当前亮度设置，没有考虑PWM输入的影响，D_{PWM}是PWM信号的占空比。

当PWM_MD位等于1时，除非逆变器工作在PWM模式下，否则，PWM输入对亮度设置没有影响。

当ALS_CTL等于1时，逆变器主要根据ALS的亮度读数控制亮度。如果PWM_MD位置为0，可以修改ALS亮度设置。当ALS_CTL位为0时，逆变器根据PWM输入(PWM模式)、SMBus设置(SMBus模式)或二者的组合(带有DPST的SMBus模式)控制亮度。

低成本、SMBus、CCFL背光控制器

这3个控制位之间的关系规定了逆变器的工作模式，定义模式如表4所示。注意，根据一些位的设置，其它位可能不起作用，这些位是无关位—表4中用X表示。例如，当ALS_CTL位是1时，PWM_SEL的数值对逆变器的工作不起作用，所以用X表示。

ALSDEL0和ALSDEL1设置ALS模式中改变亮度所需要的延迟时间。改变亮度时需要这种时间延迟来平滑瞬态过程。表5列出了可用的延迟时间。

注意，寄存器0x00(亮度控制寄存器)受某些控制位组合的影响，如表4所示。

选择SMBus模式后，寄存器0x00反映了写入的最后数值。但是，当选择任何非SMBus模式时，按照当前的工作模式，寄存器0x00反映当前亮度值。

故障/状态寄存器[0x02] (POR = 0x00)

该寄存器包含3个状态位，允许对逆变器的工作状态进行监控。第0位是灯开路故障和过流故障的逻辑“或”。第2位指示次级/UL过流故障。第3位始终指示灯管当前的接通/关闭状态。当第一个灯和第二个灯同时接通时，该位数值为1。当第一个灯或第二个灯关闭时，该位为0。其它位保留，供今后使用。读操作时，所有保留位返回0。该寄存器的所有

BIT 7 (R)	BIT 6 (R)	BIT 5 (R)	BIT 4 (R)	BIT 3 (R)	BIT 2 (R)	BIT 1 (R)	BIT 0 (R)
Reserved	Reserved	Reserved	Reserved	LAMP_STAT	OV_CURR	Reserved	FAULT

LAMP_STAT: Lamp status bit (1 = lamp 1 and lamp 2 are on, 0 = lamp 1 or lamp 2 is off).

OV_CURR: Secondary/UL overcurrent fault (1 = secondary/UL overcurrent fault, 0 = no secondary/UL overcurrent).

FAULT: Fault bit (1 = open-lamp or primary overcurrent fault, 0 = no fault).

表4. 器件控制寄存器第3、2和1位设置工作模式

ALS_CTL	PWM_MD	PWM_SEL	MODE
1	1	X	ALS mode
1	0	X	ALS mode with DPST
0	X	1	PWM mode
0	1	0	SMBus mode
0	0	0	SMBus mode with DPST

表5. 器件控制寄存器第5、4位设置延迟时间

ALSDEL1	ALSDEL0	DELAY TIME (ms)	N PERIODS
1	1	25	5
1	0	15	3
0	1	10	2
0	0	20 (default)	4

位为只读，对寄存器0x02的写操作不起作用。向寄存器0x01的第0位写0，将故障位清零。

低成本、SMBus、CCFL背光控制器

标识寄存器[0x03] (POR = 0x01)

标志寄存器包含两部分，用来标识生产厂商和芯片的版本，字段宽度可表示32个供应商，每个供应商对应8个芯

片版本。该寄存器为只读，对寄存器0x03的写操作不起作用。

BIT 7 (R)	BIT 6 (R)	BIT 5 (R)	BIT 4 (R)	BIT 3 (R)	BIT 2 (R)	BIT 1 (R)	BIT 0 (R)
MFG4	MFG3	MFG2	MFG1	MFG0	REV2	REV1	REV0

MFG[4..0]: Manufacturer ID (the vendor ID for Maxim is 0).

REV[2..0]: Silicon rev (revs 0–7 allowed for silicon revisions).

ALS状态寄存器[0x04] (POR = 0x00)

ALS寄存器应根据ALS输入，返回一个反映亮度设置的数值。该寄存器含有8位，定义256个亮度等级。寄存器为

只读，对其进行写操作不起作用。不管寄存器0x01设置的工作模式如何，对寄存器0x04的读操作将返回ALS的当前读数。

BIT 7 (R)	BIT 6 (R)	BIT 5 (R)	BIT 4 (R)	BIT 3 (R)	BIT 2 (R)	BIT 1 (R)	BIT 0 (R)
ALS7	ALS6	ALS5	ALS4	ALS3	ALS2	ALS1	ALS0

ALS[7..0]: 256 steps of ambient-light sensor reading.

ALS下限寄存器[0x05] (POR = 0x00)

根据ALS输入，该读/写寄存器的数值反映了逆变器的最低亮度值。用户可以修改该数值，控制ALS的影响。向寄存器0x05的写操作设置最低亮度值，该数值可根据ALS输入

进行设置。按照ALS设置，如果设置的亮度值低于写入该寄存器的数值，逆变器立即将亮度值增加到最新的写入数值。向寄存器0x05的读操作将返回当前最小亮度值，该数值可根据ALS输入进行设置。

BIT 7 (R/W)	BIT 6 (R/W)	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
ALSLL7	ALSLL6	ALSLL5	ALSLL4	ALSLL3	ALSLL2	ALSLL1	ALSLL0

ALSLL[7..0]: The lowest brightness setting that can be set based on ALS inputs.

低成本、SMBus、CCFL背光控制器

ALS上限寄存器[0x06] (POR = 0xFF)

根据ALS输入，这个读、写寄存器的数值反映了逆变器的最大亮度值。用户可以修改该数值，控制ALS的影响。向寄存器0x06的写操作设置最大亮度值，该数值可按照ALS输入进行设置。根据ALS，如果设置的亮度值大于写入该

寄存器的数值，逆变器立即将亮度值降低到最新的写入数值。向寄存器0x06的读操作将返回当前最大亮度值，该数值可根据ALS输入进行设置。寄存器0x06默认值是0xFF，它对应于最大亮度。

BIT 7 (R/W)	BIT 6 (R/W)	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
ALSHL7	ALSHL6	ALSHL5	ALSHL4	ALSHL3	ALSHL2	ALSHL1	ALSHL0

ALSHL[7..0]: The highest brightness setting that can be set based on ALS inputs.

应用信息

MOSFET

MAX8759需要四个外部n沟道功率MOSFET：NL1、NL2、NH1和NH2，构成全桥逆变电路。控制器通过检测两个低端MOSFET NL1和NL2导通时的漏源电压，探测变压器的初级电流，所以NL1和NL2的 $R_{DS(ON)}$ 应该保持一致。例如，如果使用双MOSFET构成全桥，NL1和NL2应该在一个封装中。因为MAX8759使用低端MOSFET的 $R_{DS(ON)}$ 进行初级过流保护，MOSFET $R_{DS(ON)}$ 越小，电流限越高。因此，用户应选择一个双组、具有低 $R_{DS(ON)}$ 的逻辑电平控制n沟道MOSFET，以减小导通损耗，并将初级电流限设定在合理水平。

调节器利用ZVS来软启动全桥中的四个开关。外部功率MOSFET在它们的漏源电压接近于0V时接通，即ZVS(见谐振工作部分)。ZVS有效地消除了 C_{OSS} (漏源电容)和寄生电容放电造成的MOSFET瞬时导通损耗，提高了效率，并降低了开关EMI。

设置灯电流

MAX8759利用连接在灯管低压端与地之间的电阻检测灯管电流。检流电阻两端的电压送入IFB1和IFB2，并在内部进行全波整流。MAX8759通过调节IFB_电压的整流平均值控制所需的灯管电流。为了设置单灯管应用中的RMS电流，由下式确定检流电阻：

$$R1 = \frac{\pi \times 785\text{mV}}{2\sqrt{2} \times I_{LAMP(RMS)}}$$

其中 $I_{LAMP(RMS)}$ 是所需的灯管RMS电流，785mV是*Electrical Characteristics*表中规定的IFB1调节点典型值。为了将RMS电流设置为6mA，检流电阻应为148 Ω ，最接近的标准1%电阻为147 Ω 和150 Ω 。灯管电流波形的具体形状(依赖于灯管的寄生参数)影响实际的RMS电流。用一个真RMS电流表可以进行调节。

设置次级电压限

MAX8759在启动或出现灯开路故障时限制变压器次级电压。通过由C4和C5构成的电容分压器(图1)检测次级电压，VFB上的电压与CCFL电压成正比。并联谐振电容C1的选择请参考*变压器设计和谐振元件选择*部分。C4通常在10pF至22pF之间。确定了C4之后，用下式选择C5，设置所需的最大RMS次级电压 $V_{LAMP(RMS)_MAX}$ ：

$$C5 = \frac{\sqrt{2} \times V_{LAMP(RMS)_MAX}}{2.3V} \times C4$$

其中，2.3V是灯开路时VFB峰值电压的典型值。为了将最大RMS次级电压设置为1800V，C4取10pF时，C5大约为10nF。

低成本、SMBus、CCFL背光控制器

设置次级电流限

即使在IFB_检流电阻短路或变压器次级电流没有通过检流电阻而直接流入地时，MAX8759仍可限制次级电流。ISEC监视变压器次级线圈低压端与地之间检测网络(图1中的R2和C6)的峰值电压。使用RC检测网络替代单个检流电阻，使次级限流频率不是独立的。UL安全标准要求限流电路中的交流峰值在频率低于1kHz时不能超过0.7mA。对于高于1kHz的频率，电流限制为0.7mA乘以用kHz表示的频率值，但当频率等于或高于100kHz时，峰值不应大于70mA。为符合UL限流规范，使用1kHz时的电流限来确定R2，使用100kHz的电流限确定C6：

$$R2 > \frac{1.23V}{0.7mA} = 1.75k\Omega$$

$$C6 < \frac{70mA}{2\pi \times 100kHz \times 1.23V} = 90nF$$

其中，1.23V是变压器次级短路时ISEC峰值电压的典型值。在图1电路中，R2为3.9kΩ，C6为68nF。

变压器设计和谐振元件选择

变压器是谐振回路中最重要的元件。设计变压器的第一步就是确定匝数比，这一比值必须足够高，保证在最小电源电压下支持CCFL的工作电压。变压器匝数比N可以由下式计算：

$$N \geq \frac{V_{LAMP(RMS)}}{0.9 \times V_{IN(MIN)}}$$

其中， $V_{LAMP(RMS)}$ 为正常工作状态下的最大RMS灯管电压， $V_{IN(MIN)}$ 为最小直流输入电压。如果正常工作状态下的最大RMS灯管电压为700V，最小直流输入电压为7.5V，则匝数比应该大于104。图1电路的变压器匝数比为110。

设计过程的下一步是确定所需的工作频率范围。MAX8759被同步到谐振回路的自激频率。谐振频率随着工作条件的改变而变化，例如输入电压、灯阻抗等。因此，开关频率会在某个范围内变化。为了确保可靠工作，谐振频率范围必须在CCFL变压器制造商规定的工作频率范围内。如谐振工作部分所述，谐振频率范围由变压器次级漏感L、初级串联隔直电容(C_S)和次级并联谐振电容 C_P 确定。由于控制变压器漏感比较困难，必须基于所选CCFL变压器的实际次级漏感设计谐振回路。漏感值具有较大的容差，并且不同批次之间会有显著的差异，所以，在确定对漏感的要求时，最好与变压器厂商直接协商。当次级漏感在250mH和350mH之间时，MAX8759的工作状态最好。串联电容 C_S 设置最小工作频率，大约为串联谐振尖峰频率的两倍。选择：

$$C_S \leq \frac{N^2}{\pi^2 \times f_{MIN}^2 \times L}$$

其中， f_{MIN} 为最小工作频率范围。在图1电路中，变压器匝数比为110，次级漏感约为300mH。为了将最小工作频率设置为30kHz，总的串联电容应小于4.5μF。因此，图1使用了两个2.2μF电容(C2和C3)。

并联电容 C_P 设置最大工作频率，它是并联谐振尖峰频率。选择：

$$C_P \geq \frac{C_S}{4\pi^2 \times f_{MAX}^2 \times L \times C_S - N^2}$$

在图1电路中，为了将最大工作频率设置为100kHz， C_P 应大于8.6pF。图1使用了10pF的高压电容(C4)。

选择工作频率时应考虑到变压器的磁芯饱和问题。初级线圈应该具有足够的匝数，使变压器在所有工作条件下都不会饱和。使用下式计算初级线圈的最小匝数 $N1$ ：

$$N1 > \frac{D_{MAX} \times V_{IN(MAX)}}{B_S \times S \times f_{MIN}}$$

其中， D_{MAX} 为高端开关的最大占空比(约为0.8)， $V_{IN(MAX)}$ 为最大直流输入电压， B_S 为磁芯饱和通量密度， S 为磁芯的最小截面积。

低成本、SMBus、CCFL背光控制器

设置次级电流限

即使在IFB_检流电阻短路或变压器次级电流没有通过检流电阻而直接流入地时，MAX8759仍可限制次级电流。ISEC监视变压器次级线圈低压端与地之间检测网络(图1中的R2和C6)的峰值电压。使用RC检测网络替代单个检流电阻，使次级限流频率不是独立的。UL安全标准要求限流电路中的交流峰值在频率低于1kHz时不能超过0.7mA。对于高于1kHz的频率，电流限制为0.7mA乘以用kHz表示的频率值，但当频率等于或高于100kHz时，峰值不应大于70mA。为符合UL限流规范，使用1kHz时的电流限来确定R2，使用100kHz的电流限确定C6：

$$R2 > \frac{1.23V}{0.7mA} = 1.75k\Omega$$

$$C6 < \frac{70mA}{2\pi \times 100kHz \times 1.23V} = 90nF$$

其中，1.23V是变压器次级短路时ISEC峰值电压的典型值。在图1电路中，R2为3.9kΩ，C6为68nF。

变压器设计和谐振元件选择

变压器是谐振回路中最重要的元件。设计变压器的第一步就是确定匝数比，这一比值必须足够高，保证在最小电源电压下支持CCFL的工作电压。变压器匝数比N可以由下式计算：

$$N \geq \frac{V_{LAMP(RMS)}}{0.9 \times V_{IN(MIN)}}$$

其中， $V_{LAMP(RMS)}$ 为正常工作状态下的最大RMS灯管电压， $V_{IN(MIN)}$ 为最小直流输入电压。如果正常工作状态下的最大RMS灯管电压为700V，最小直流输入电压为7.5V，则匝数比应该大于104。图1电路的变压器匝数比为110。

设计过程的下一步是确定所需的工作频率范围。MAX8759被同步到谐振回路的自激频率。谐振频率随着工作条件的改变而变化，例如输入电压、灯阻抗等。因此，开关频率会在某个范围内变化。为了确保可靠工作，谐振频率范围必须在CCFL变压器制造商规定的工作频率范围内。如谐振工作部分所述，谐振频率范围由变压器次级漏感L、初级串联隔直电容(C_S)和次级并联谐振电容 C_P 确定。由于控制变压器漏感比较困难，必须基于所选CCFL变压器的实际次级漏感设计谐振回路。漏感值具有较大的容差，并且不同批次之间会有显著的差异，所以，在确定对漏感的要求时，最好与变压器厂商直接协商。当次级漏感在250mH和350mH之间时，MAX8759的工作状态最好。串联电容 C_S 设置最小工作频率，大约为串联谐振尖峰频率的两倍。选择：

$$C_S \leq \frac{N^2}{\pi^2 \times f_{MIN}^2 \times L}$$

其中， f_{MIN} 为最小工作频率范围。在图1电路中，变压器匝数比为110，次级漏感约为300mH。为了将最小工作频率设置为30kHz，总的串联电容应小于4.5μF。因此，图1使用了两个2.2μF电容(C2和C3)。

并联电容 C_P 设置最大工作频率，它是并联谐振尖峰频率。选择：

$$C_P \geq \frac{C_S}{4\pi^2 \times f_{MAX}^2 \times L \times C_S - N^2}$$

在图1电路中，为了将最大工作频率设置为100kHz， C_P 应大于8.6pF。图1使用了10pF的高压电容(C4)。

选择工作频率时应考虑到变压器的磁芯饱和问题。初级线圈应该具有足够的匝数，使变压器在所有工作条件下都不会饱和。使用下式计算初级线圈的最小匝数 $N1$ ：

$$N1 > \frac{D_{MAX} \times V_{IN(MAX)}}{B_S \times S \times f_{MIN}}$$

其中， D_{MAX} 为高端开关的最大占空比(约为0.8)， $V_{IN(MAX)}$ 为最大直流输入电压， B_S 为磁芯饱和通量密度， S 为磁芯的最小截面积。

低成本、SMBus、CCFL背光控制器

MAX8759

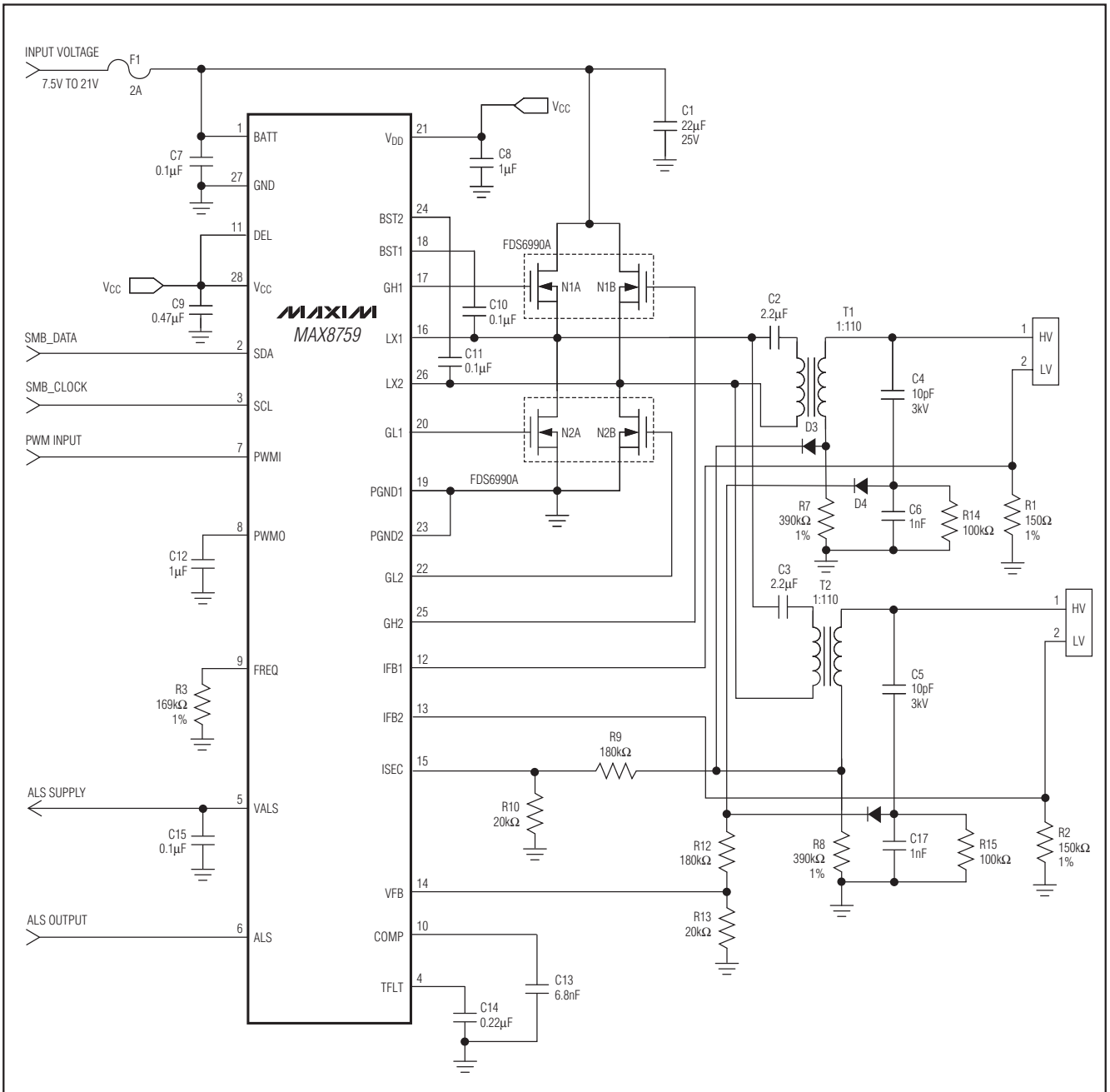
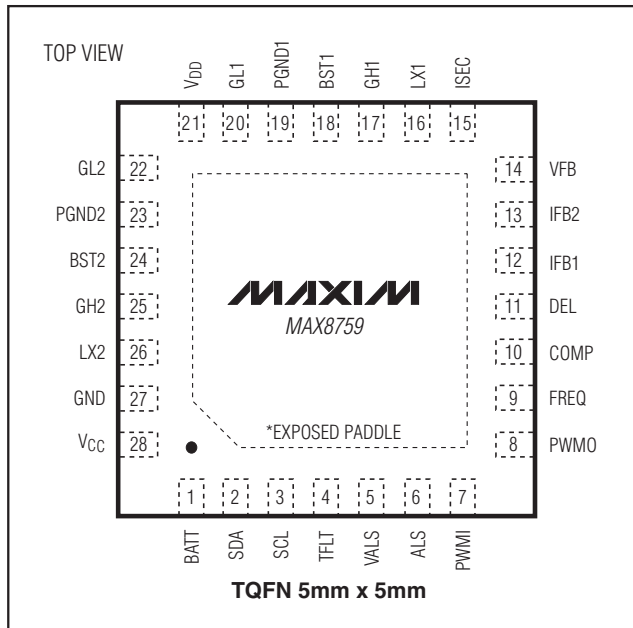


图11. MAX8748典型双灯工作电路

低成本、SMBus、CCFL 背光控制器

- 6) 反馈连接要短且直。尽可能使IFB1、IFB2、VFB和ISEC连线远离高压引线和变压器。
- 7) 在尺寸允许的情况下，变压器次级的高压布线应有足够宽的间隔。高压布线还应与临近的地层隔开，以防止容性耦合带来的损耗。
- 8) 连接至变压器次级电容分压器的连线也需要有足够的间隔，以防电弧放电。在某些情况下，将这些连线分别安排到电路板的两个不同层比较有利。

引脚配置



芯片信息

TRANSISTOR COUNT: 16,138

PROCESS: BiCMOS

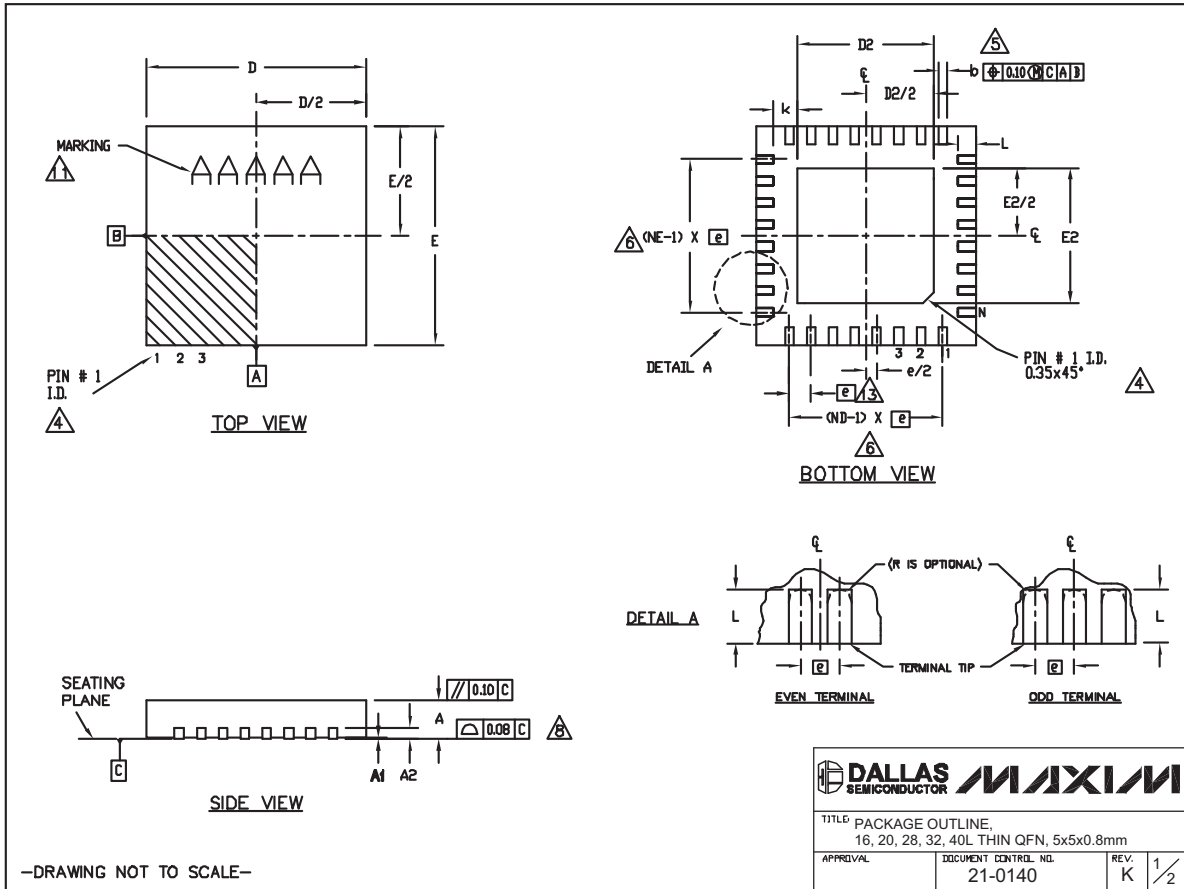
低成本、SMBus、CCFL背光控制器

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-ic.com.cn/packages.)

MAX8759

QFN THINLEPS



低成本、SMBus、CCFL背光控制器

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-ic.com.cn/packages.)

COMMON DIMENSIONS															
PKG	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	VHHB			VHHC			VHHD-1			VHHD-2			-----		

EXPOSED PAD VARIATIONS						
PKG CODES	D2			E2		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35
T2055M-5	3.15	3.25	3.35	3.15	3.25	3.35
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20
T3255M-4	3.00	3.10	3.20	3.00	3.10	3.20
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20
T4055-1	3.40	3.50	3.60	3.40	3.50	3.60
T4055-2	3.40	3.50	3.60	3.40	3.50	3.60

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SFP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC M0220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3, T2855-6, T4055-1 AND T4055-2.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION 'e', ±0.05.

—DRAWING NOT TO SCALE—

TITLE: PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0140
REV. K	2/2

修订历史

Rev 2中的修改页: 1、2、31、32。

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

32 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2007 Maxim Integrated Products

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。