



## IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

MAX5969D

### 概述

MAX5969D为用电设备(PD)提供完整的接口电路，符合以太网供电(PoE)系统IEEE® 802.3af/at标准。MAX5969D为PD提供侦测信号、分级信号以及带有浪涌电流控制的集成隔离功率开关。发生浪涌期间，MAX5969D将浪涌电流限制在180mA以内，直到隔离功率MOSFET完全开启后切换到较高的限流值(720mA至880mA)。器件具有输入UVLO，带有滞回和长周期干扰脉冲屏蔽，以补偿双绞线电缆的阻性衰减，确保上电/掉电期间无干扰传输。MAX5969D输入能够承受高达100V的电压。

MAX5969D支持IEEE 802.3at标准规定的2级事件分级方法，并提供一个信号用于指示2类供电设备(PSE)的侦测情况。器件检测墙上适配器电源的连接状态，允许从PoE电源平滑切换到墙上适配器电源。

MAX5969D还提供电源就绪(PG)指示、2级限流和折返式保护、过热保护以及di/dt限制。MAX5969D采用16引脚、5mm x 5mm、TQFN功率封装，工作在-40°C至+85°C扩展级温度范围。

### 特性

- ◆ 兼容于IEEE 802.3af/at标准
- ◆ 2级事件分级或外部墙上适配器连接指示
- ◆ 简易的墙上适配器接口
- ◆ 0至5级PoE分级
- ◆ 100V绝对最大额定输入
- ◆ 180mA最大浪涌电流限制
- ◆ 正常工作期间，电流限制在720mA至880mA
- ◆ 电流限制和折返式保护
- ◆ 传统的36V UVLO
- ◆ 过热保护
- ◆ 增强散热的5mm x 5mm、16引脚TQFN封装

### 应用

IEEE 802.3af/at用电设备  
IP电话、无线接点、IP安全摄像机  
WiMAX™基站

### 订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX5969DETE+	-40°C to +85°C	16 TQFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。  
\*EP = 裸焊盘。

WiMAX是WiMAX论坛的商标。  
IEEE是美国电子和电气工程师协会的注册服务标志。



Maxim Integrated Products 1

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

# IEEE 802.3af/at兼容用电设备接口控制器, 内置功率MOSFET

## ABSOLUTE MAXIMUM RATINGS

VDD to VSS .....	-0.3V to +100V	Operating Temperature Range .....	-40°C to +85°C
DET, RTN, WAD, PG, $\overline{2EC}$ to VSS .....	-0.3V to +100V	Maximum Junction Temperature .....	+150°C
CLS to VSS .....	-0.3V to +6V	Storage Temperature Range .....	-65°C to +150°C
Maximum Current on CLS (100ms maximum) .....	100mA	Lead Temperature (soldering, 10s) .....	+300°C
Continuous Power Dissipation (TA = +70°C) (Note 1)		Soldering Temperature .....	+260°C
TQFN (derate 28.6mW/°C above +70°C)			
Multilayer Board .....	2285.7mW		

**Note 1:** Maximum power dissipation is obtained using JEDEC JESD51-5 and JESD51-7 specifications.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## PACKAGE THERMAL CHARACTERISTICS (Note 2)

TQFN

Junction-to-Ambient Thermal Resistance ( $\theta_{JA}$ ).....35°C/W

Junction-to-Case Thermal Resistance ( $\theta_{JC}$ ) .....2.7°C/W

**Note 2:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to <http://china.maxim-ic.com/thermal-tutorial>.

## ELECTRICAL CHARACTERISTICS

(VIN = (VDD - VSS) = 48V, RDET = 24.9k $\Omega$ , RCLS = 615 $\Omega$ , and  $R_{\overline{2L}}$  = 60.4k $\Omega$ . RTN, WAD, PG, and  $\overline{2EC}$  unconnected, all voltages are referenced to VSS, unless otherwise noted. TA = TJ = -40°C to +85°C, unless otherwise noted. Typical values are at TA = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DETECTION MODE</b>						
Input Offset Current	I <sub>OFFSET</sub>	VIN = 1.4V to 10.1V (Note 4)			10	$\mu$ A
Effective Differential Input Resistance	dR	VIN = 1.4V up to 10.1V with 1V step, VDD = RTN = WAD = PG = $\overline{2EC}$ (Note 5)	23.95	25.00	25.50	k $\Omega$
<b>CLASSIFICATION MODE</b>						
Classification Disable Threshold	V <sub>TH,CLS</sub>	VIN rising (Note 6)	22.0	22.8	23.6	V
Classification Stability Time				0.2		ms
Classification Current	I <sub>CLASS</sub>	VIN = 12.5V to 20.5V, VDD = RTN = WAD = PG = $\overline{2EC}$	Class 0, RCLS = 619 $\Omega$	0	3.96	mA
			Class 1, RCLS = 117 $\Omega$	9.12	11.88	
			Class 2, RCLS = 66.5 $\Omega$	17.2	19.8	
			Class 3, RCLS = 43.7 $\Omega$	26.3	29.7	
			Class 4, RCLS = 30.9 $\Omega$	36.4	43.6	
		Class 5, RCLS = 21.3 $\Omega$	52.7	63.3		
<b>TYPE 2 (802.3at) CLASSIFICATION MODE</b>						
Mark Event Threshold	V <sub>THM</sub>	VIN falling	10.1	10.7	11.6	V
Hysteresis on Mark Event Threshold				0.84		V

# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

**MAX5969D**

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = (V_{DD} - V_{SS}) = 48V$ ,  $R_{DET} = 24.9k\Omega$ ,  $R_{CLS} = 615\Omega$ , and  $R_{S\bar{L}} = 60.4k\Omega$ . RTN, WAD, PG, and  $\bar{2EC}$  unconnected, all voltages are referenced to  $V_{SS}$ , unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Mark Event Current	I <sub>MARK</sub>	$V_{IN}$ falling to enter mark event, $5.2V \leq V_{IN} \leq 10.1V$	0.25		0.85	mA
Reset Event Threshold	V <sub>THR</sub>	$V_{IN}$ falling	2.8	4	5.2	V
<b>POWER MODE</b>						
$V_{IN}$ Supply Voltage Range					60	V
$V_{IN}$ Supply Current	I <sub>Q</sub>			0.27	0.55	mA
$V_{IN}$ Turn-On Voltage	V <sub>ON</sub>	$V_{IN}$ rising	34.3	35.4	36.6	V
$V_{IN}$ Turn-Off Voltage	V <sub>OFF</sub>	$V_{IN}$ falling	30			V
$V_{IN}$ Turn-On/-Off Hysteresis	V <sub>HYST_UVLO</sub>	(Note 7)	4.2			V
$V_{IN}$ Deglitch Time	t <sub>OFF_DLY</sub>	$V_{IN}$ falling from 40V to 20V (Note 8)	30	120		$\mu s$
Inrush to Operating Mode Delay	t <sub>DELAY</sub>	t <sub>DELAY</sub> = minimum PG current pulse width after entering into power mode	87	96	105	ms
Isolation Power MOSFET On-Resistance	R <sub>ON_ISO</sub>	I <sub>RTN</sub> = 600mA	T <sub>J</sub> = +25°C	0.5	0.7	$\Omega$
			T <sub>J</sub> = +85°C	0.65	1	
			T <sub>J</sub> = +125°C	0.8		
RTN Leakage Current	I <sub>RTN_LKG</sub>	V <sub>RTN</sub> = 12.5V to 30V			10	$\mu A$
<b>CURRENT LIMIT</b>						
Inrush Current Limit	I <sub>INRUSH</sub>	During initial turn-on period, V <sub>RTN</sub> = 1.5V	90	135	180	mA
Current Limit During Normal Operation	I <sub>LIM</sub>	After inrush completed, V <sub>RTN</sub> = 1V	720	800	880	mA
Foldback Threshold		V <sub>RTN</sub> (Note 9)	13		16.5	V
<b>LOGIC</b>						
WAD Detection Threshold	V <sub>WAD-REF</sub>	V <sub>WAD</sub> rising, $V_{IN} = 14V$ to 48V (referenced to RTN)	8	9	10	V
WAD Detection Threshold Hysteresis		V <sub>WAD</sub> falling, V <sub>RTN</sub> = 0V, V <sub>SS</sub> unconnected		0.725		V
WAD Input Current	I <sub>WAD-LKG</sub>	V <sub>WAD</sub> = 10V (referenced to RTN)			3.5	$\mu A$
$\bar{2EC}$ Sink Current		V <sub><math>\bar{2EC}</math></sub> = 3.5V (referenced to RTN), V <sub>SS</sub> unconnected	1	1.5	2.25	mA
$\bar{2EC}$ Off-Leakage Current		V <sub><math>\bar{2EC}</math></sub> = 48V			1	$\mu A$

## IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = (V_{DD} - V_{SS}) = 48V$ ,  $R_{DET} = 24.9k\Omega$ ,  $R_{CLS} = 615\Omega$ , and  $R_{S\bar{L}} = 60.4k\Omega$ .  $RTN$ ,  $WAD$ ,  $PG$ , and  $\overline{2EC}$  unconnected, all voltages are referenced to  $V_{SS}$ , unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PG Sink Current		$V_{RTN} = 1.5V$ , $V_{PG} = 0.8V$ , during inrush period	125	230	375	$\mu A$
PG Off-Leakage Current		$V_{PG} = 60V$			1	$\mu A$
<b>THERMAL SHUTDOWN</b>						
Thermal-Shutdown Threshold	$T_{SD}$	$T_J$ rising		+140		$^\circ C$
Thermal-Shutdown Hysteresis		$T_J$ falling		28		$^\circ C$

**Note 3:** This device is 100% production tested at  $T_A = +25^\circ C$ . Limits over temperature are guaranteed by design.

**Note 4:** The input offset current is illustrated in Figure 1.

**Note 5:** Effective differential input resistance is defined as the differential resistance between  $V_{DD}$  and  $V_{SS}$ . See Figure 1.

**Note 6:** Classification current is turned off whenever the device is in power mode.

**Note 7:** UVLO hysteresis is guaranteed by design, not production tested.

**Note 8:** A 20V glitch on input voltage, which takes  $V_{DD}$  below  $V_{ON}$  shorter than or equal to  $t_{OFF\_DLY}$  does not cause the MAX5969D to exit power-on mode.

**Note 9:** In power mode, current-limit foldback is used to reduce the power dissipation in the isolation MOSFET during an overload condition across  $V_{DD}$  and  $RTN$ .

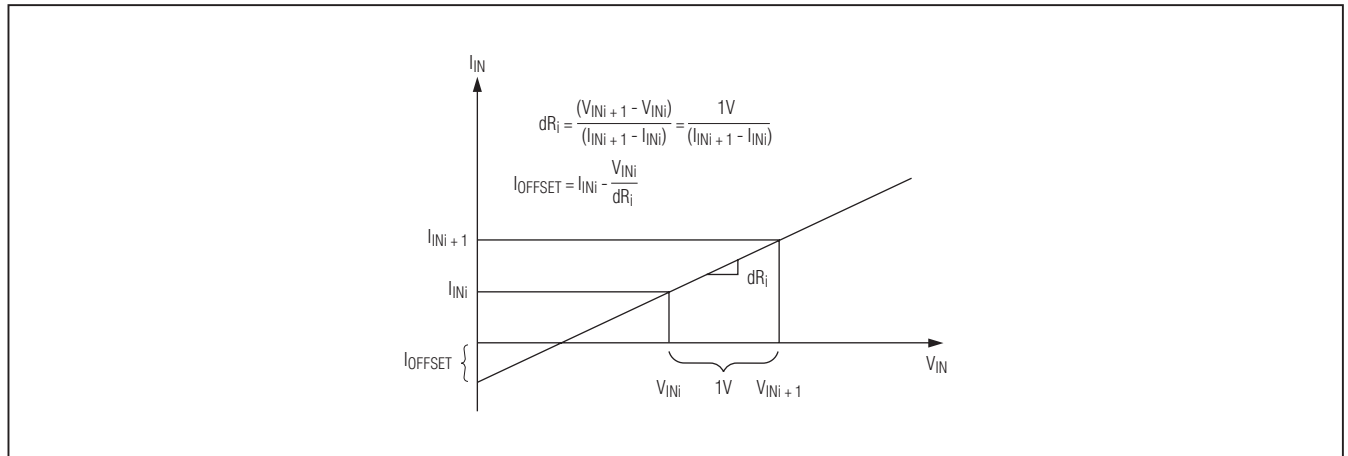


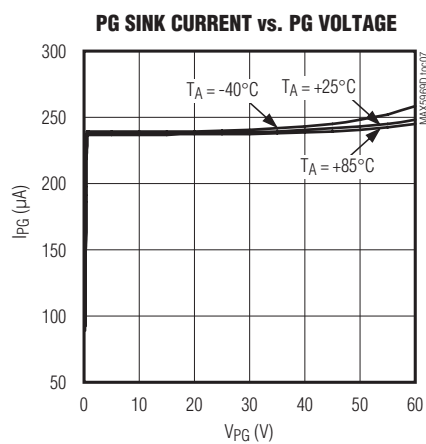
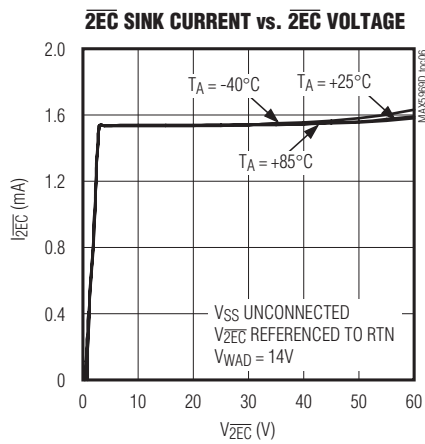
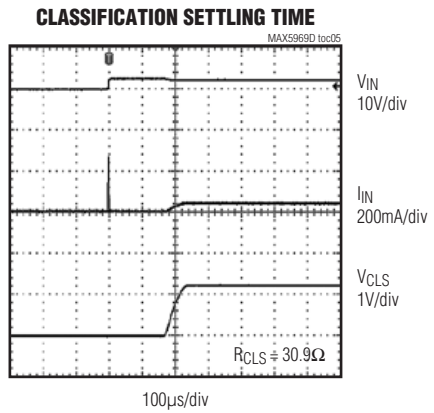
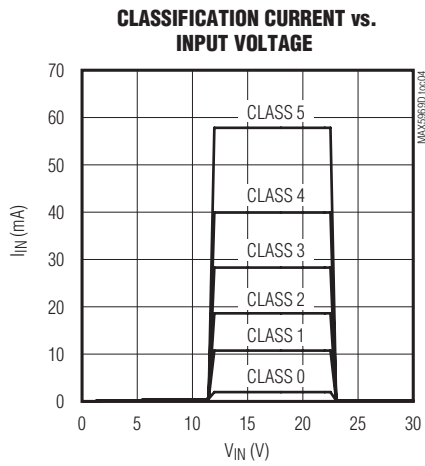
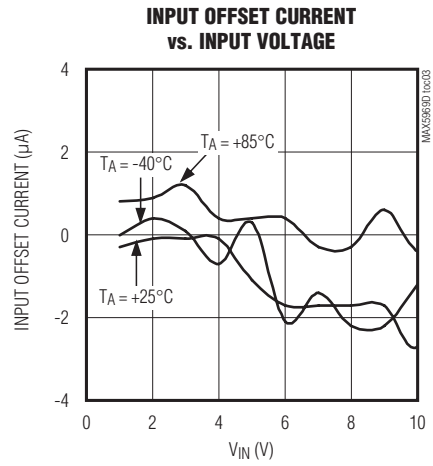
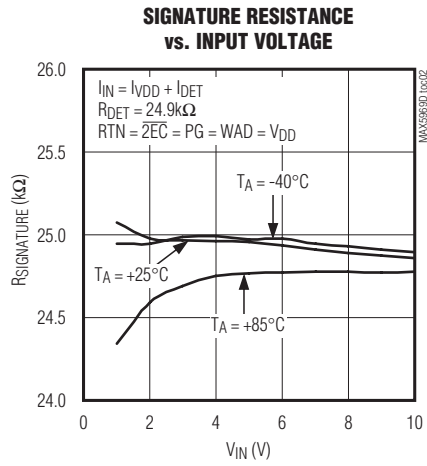
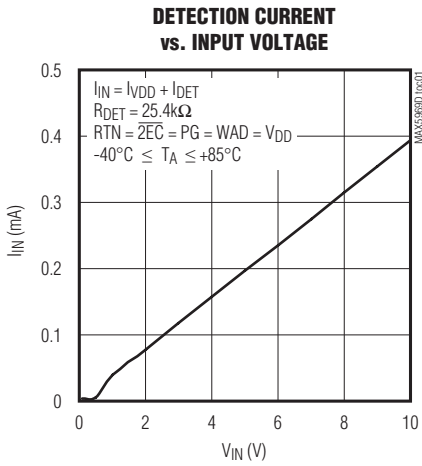
图1. 有效差分输入电阻/偏移电流

# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

典型工作特性

( $V_{IN} = (V_{DD} - V_{SS}) = 54V$ ,  $R_{DET} = 24.9k\Omega$ ,  $R_{CLS} = 615\Omega$ , and  $R_{S\bar{L}} = 60.4k\Omega$ .  $RTN$ ,  $WAD$ ,  $PG$ , and  $\bar{2}E\bar{C}$  unconnected; all voltages are referenced to  $V_{SS}$ .)

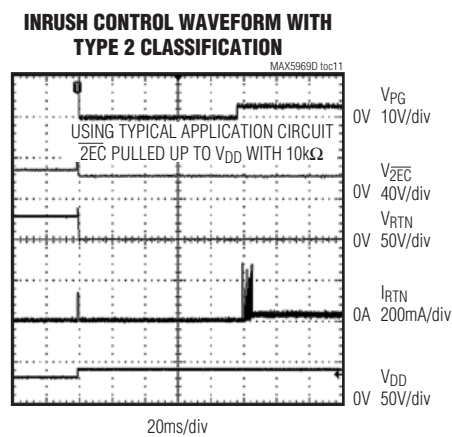
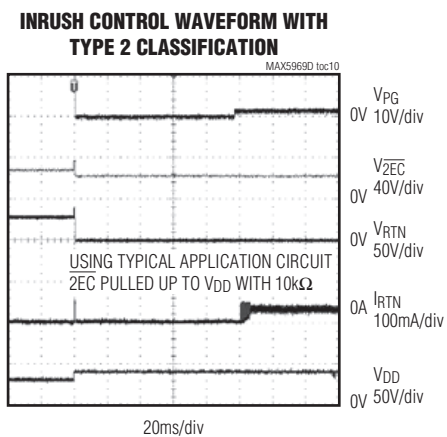
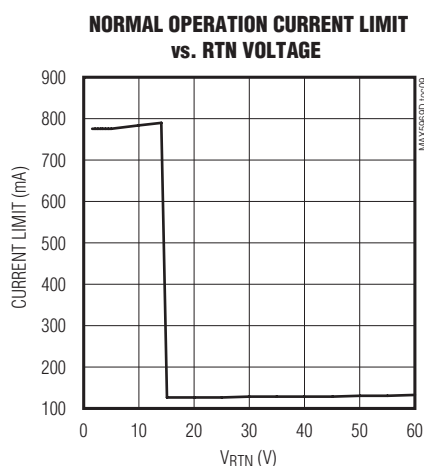
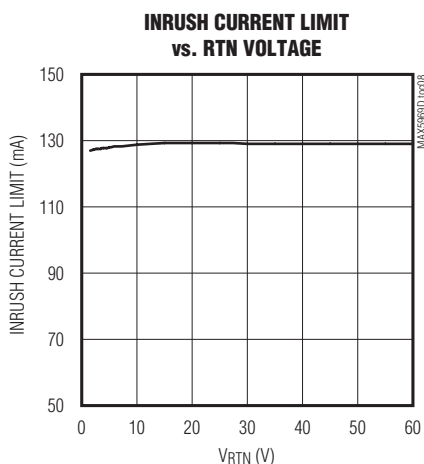
MAX5969D



# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

典型工作特性(续)

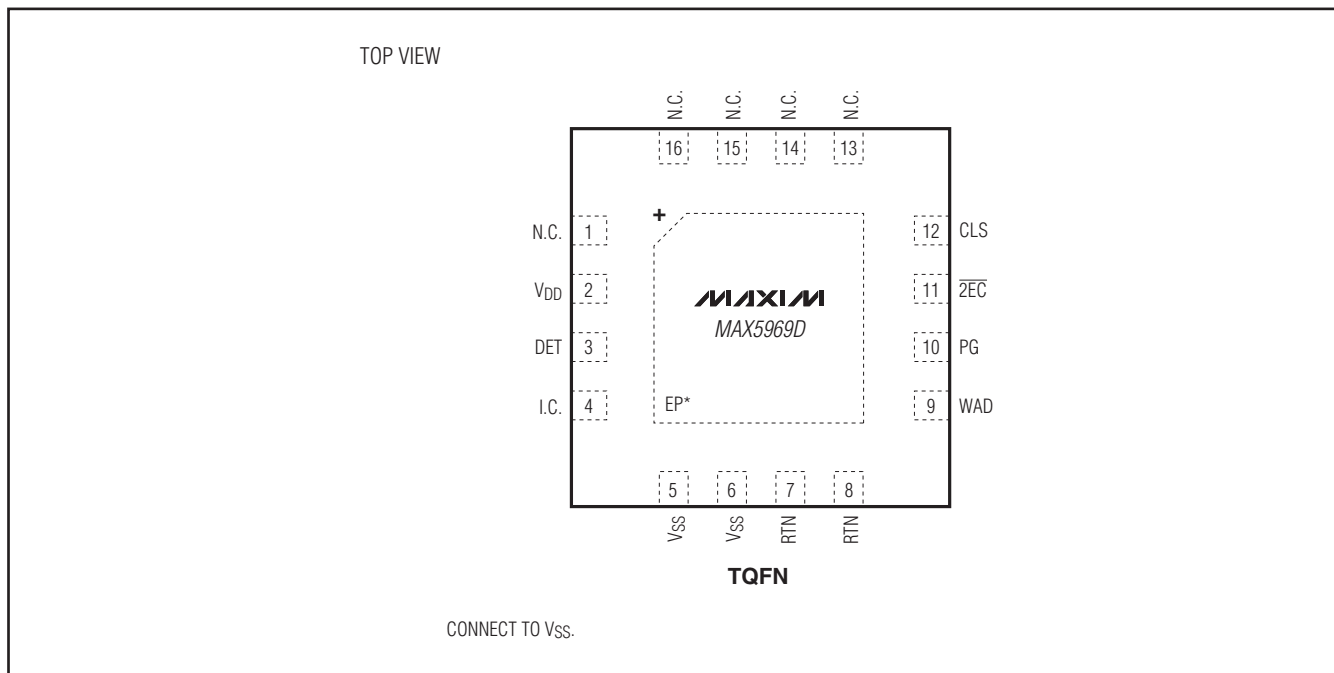
( $V_{IN} = (V_{DD} - V_{SS}) = 54V$ ,  $R_{DET} = 24.9k\Omega$ ,  $R_{CLS} = 615\Omega$ , and  $R_{SL} = 60.4k\Omega$ .  $R_{TN}$ ,  $WAD$ ,  $PG$ , and  $\overline{2EC}$  unconnected; all voltages are referenced to  $V_{SS}$ .)



# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

引脚配置

MAX5969D



引脚说明

引脚	名称	功能
1, 13–16	N.C.	无连接。没有内部连接，N.C.引脚悬空。
2	V <sub>DD</sub>	正电源输入。在V <sub>DD</sub> 和V <sub>SS</sub> 之间连接一个68nF (最小值)的旁路电容。
3	DET	检测电阻输入。在DET和V <sub>DD</sub> 之间连接一个特征电阻(R <sub>DET</sub> = 24.9kΩ)。
4	I.C.	内部连接。外部浮空，I.C.引脚悬空。
5, 6	V <sub>SS</sub>	负电源输入。V <sub>SS</sub> 连接到集成隔离n沟道功率MOSFET的源极。
7, 8	RTN	隔离MOSFET的漏极。RTN连接至集成隔离n沟道功率MOSFET的漏极，如典型应用电路所示，将RTN连接至后续的DC-DC转换器地。

## IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

引脚说明(续)

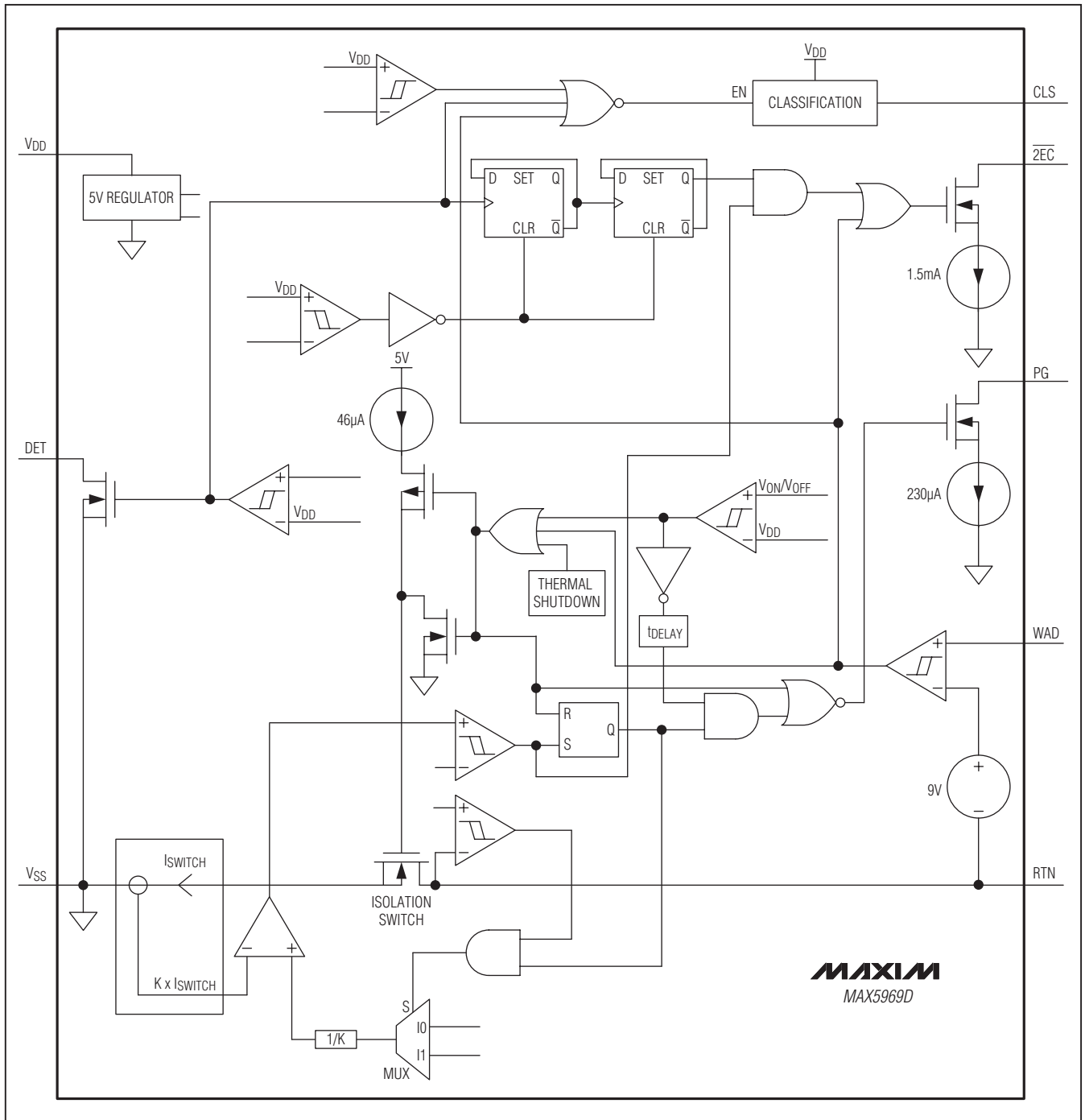
引脚	名称	功能
9	WAD	墙上电源适配器检测器输入。当 $V_{DD} - V_{SS}$ 超过标记事件门限时，使能墙上适配器检测。当WAD与RTN之间的电压大于9V时，将进行检测。当连接墙上电源适配器时，断开隔离n沟道功率MOSFET，开启2EC吸电流电路。当不使用墙上电源适配器或其它辅助电源时，将WAD直接连接至RTN。
10	PG	电源就绪指示，开漏输出。当打开热插拔MOSFET开关时，PG将吸收230 $\mu$ A电流以禁止后续DC-DC转换器工作。侦测、分级和稳压供电模式下，禁止PG吸电流。当器件处于休眠模式时，开启PG吸电流功能，以禁止后续DC-DC转换器工作。
11	$\overline{2EC}$	2级事件分级检测或墙上适配器检测输出。当检测到2类PSE或墙上适配器时，使能 $\overline{2EC}$ 处的1.5mA吸电流。当由2类PSE供电时，在隔离MOSFET完全开启后， $\overline{2EC}$ 吸电流使能，直到 $V_{IN}$ 下降至UVLO门限以下。当由2类PSE供电时， $\overline{2EC}$ 被锁定，直到 $V_{IN}$ 下降至复位门限以下。当墙上适配器电源(通常大于9V)作用到WAD和RTN之间时，触发2EC。WAD触发2EC时，不会锁定 $\overline{2EC}$ 。当器件处于休眠模式时，将关闭2EC吸电流功能。
12	CLS	分级电阻输入。在CLS和 $V_{SS}$ 之间连接电阻( $R_{CLS}$ )，设置所要求的分级电流。关于特定PD分级对应的电阻值，请参见 <i>Electrical Characteristics</i> 表中的分级电流指标。
—	EP	裸焊盘。请勿将EP作为 $V_{SS}$ 的电气连接，EP通过电阻通路内部连接至 $V_{SS}$ ，在外部必须连接至 $V_{SS}$ 。为了优化散热，可将裸焊盘焊接到较大的覆铜电源层。



# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

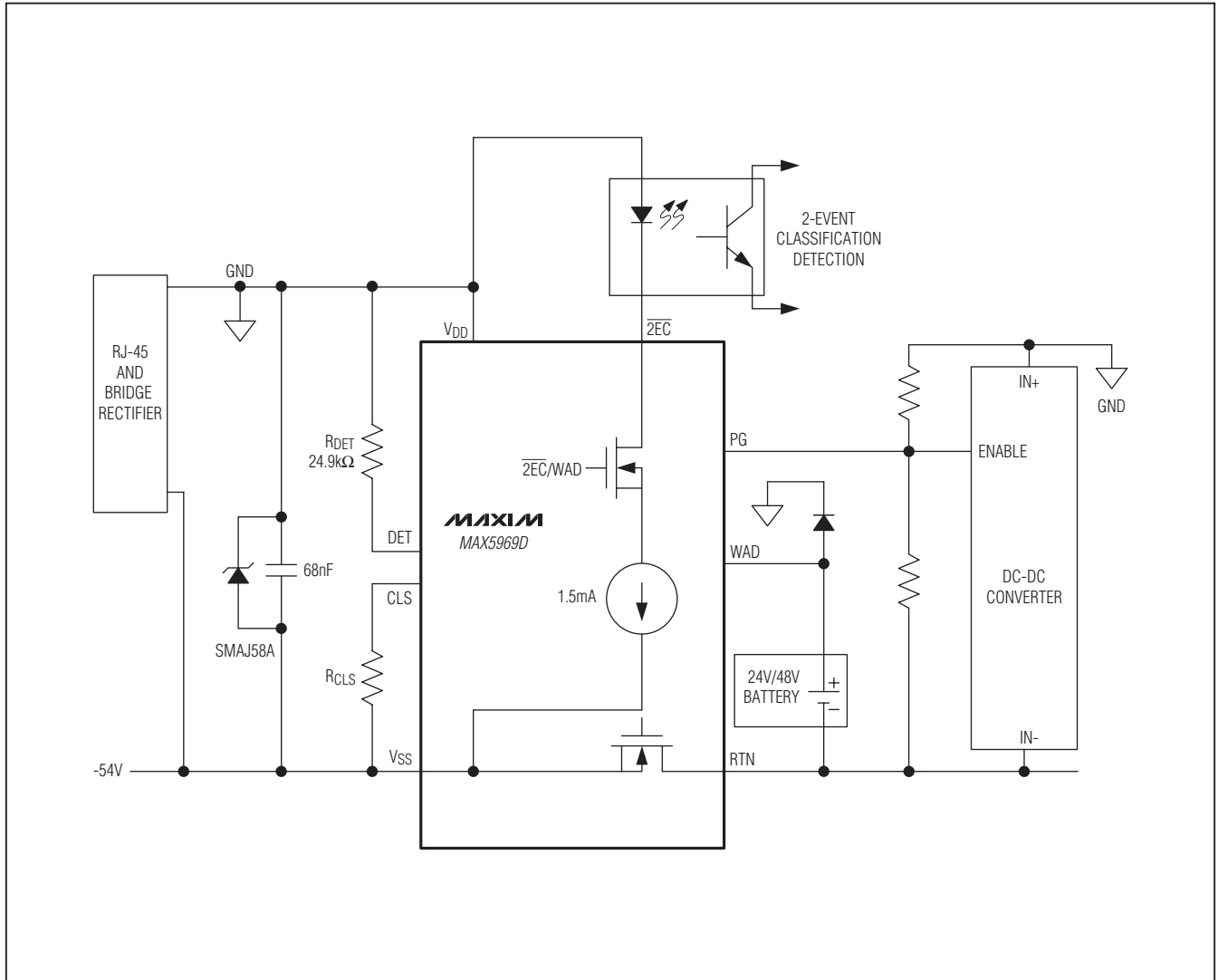
简化框图

MAX5969D



# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

典型工作电路



# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

## 详细说明

### 工作模式

根据输入电压( $V_{IN} = V_{DD} - V_{SS}$ )的不同，MAX5969D有4种不同的工作模式：PD检测、PD分级、标记事件和PD供电模式。当输入电压在1.4V和10.1V之间时，器件进入PD检测模式；当输入电压在12.6V和20V之间时，器件进入PD分级模式；一旦输入电压超过 $V_{ON}$ ，器件则进入PD供电模式。

### 检测模式( $1.4V \leq V_{IN} \leq 10.1V$ )

检测模式下，供电设备(PSE)向 $V_{IN}$ 施加1.4V至10.1V范围(最小步长为1V)的两个电压，并记录这两点处的电流测量值。然后，PSE计算 $\Delta V/\Delta I$ 以确保连接了24.9k $\Omega$ 特征电阻。在 $V_{DD}$ 和DET之间连接特征电阻( $R_{DET}$ )，以确保正确的特征检测。检测模式下，MAX5969D将DET拉低。当输入电压超过12.5V时，DET变为高阻态。检测模式下，MAX5969D的大多数内部电路都处于关断状态，偏置电流小于10 $\mu$ A。

如果PD电压反向，请在输入端安装保护二极管，以防止对MAX5969D内部造成损坏(参见典型应用电路)。由于PSE利用斜率( $\Delta V/\Delta I$ )计算特征电阻，可以不考虑保护二极管造成的直流偏置，不会影响检测过程。

### 分级模式( $12.6V \leq V_{IN} \leq 20V$ )

分级模式下，PSE根据PD所需的功耗对PD进行分级，使PSE能够有效管理功率分配。0至5级的定义如表1所示(IEEE 802.3af/at标准仅定义了0至4级，5级用于特殊要求)。

表1. 设置分级电流

CLASS	MAXIMUM POWER USED BY PD (W)	$R_{CLS}$ ( $\Omega$ )	$V_{IN}^*$ (V)	CLASS CURRENT SEEN AT $V_{IN}$ (mA)		IEEE 802.3at PD CLASSIFICATION CURRENT SPECIFICATION (mA)	
				MIN	MAX	MIN	MAX
0	0.44 to 12.95	615	12.6 to 20	0	4	0	5
1	0.44 to 3.94	117	12.6 to 20	9	12	8	13
2	3.84 to 6.49	66.5	12.6 to 20	17	20	16	21
3	6.49 to 12.95	43.7	12.6 to 20	26	30	25	31
4	12.95 to 25.5	30.9	12.6 to 20	36	44	35	45
5	> 25.5	21.3	12.6 to 20	54	64	51	68

\* $V_{IN}$ 为MAX5969D输入 $V_{DD}$ 与 $V_{SS}$ 之间的测量电压。

CLS与 $V_{SS}$ 之间连接一个外部电阻( $R_{CLS}$ )，用于设置分级电流。

PSE通过向PD输入施加电压并测量PSE输出的电流来确定PD的级别。当PSE施加的电压在12.6V和20V之间时，MAX5969D的电流特性值如表1所示。PSE使用分级电流信息来对PD功率要求进行分级。分级电流包括 $R_{CLS}$ 吸收的电流和MAX5969D的电源电流，所以PD吸收的总电流在IEEE 802.3af/at标准的指标范围之内。当器件处于供电模式时，则关闭分级电流。

### 2级事件分级和检测

在2级事件分级期间，2类PSE侦测PD进行两次分级。第一次分级事件中，PSE产生12.6V至20.5V的输入电压，MAX5969D将得到所设置的负载 $I_{CLASS}$ 。PSE随后将侦测电压降至10.1V标记事件门限以下，MAX5969D将提供标记电流( $I_{MARK}$ )，然后重复一次该过程。

当MAX5969D由2类PSE供电时，内部隔离n沟道MOSFET完全开启后，2级事件识别输出 $\overline{2EC}$ 变为低电平。除非 $V_{DD}$ 低于 $V_{THR}$ 而复位2类PSE检测标识的锁定输出，否则当 $V_{DD}$ 低于UVLO门限( $V_{OFF}$ )时， $\overline{2EC}$ 吸电流关闭；当 $V_{DD}$ 高于UVLO门限( $V_{ON}$ )时， $\overline{2EC}$ 吸电流开启。

## IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

此外，MAX5969D由外部墙上电源适配器供电时， $\overline{2EC}$ 输出也可作为墙上适配器检测输出，详细信息请参考墙上电源适配器检测和工作部分。

### 供电模式

当 $V_{IN}$ 上升到欠压锁定门限( $V_{ON}$ )以上时，MAX5969D进入供电模式。当 $V_{IN}$ 上升到 $V_{ON}$ 以上时，MAX5969D开启内部n沟道隔离MOSFET，将 $V_{SS}$ 连接至RTN，内部浪涌电流限制设置为135mA（典型值）。当RTN处的电压接近 $V_{SS}$ 并且浪涌电流降至浪涌门限以下时，隔离MOSFET完全开启。一旦完全开启隔离MOSFET，MAX5969D将电流限制更改为800mA。在功率MOSFET完全开启之前，电源就绪开漏输出(PG)保持为低电平，持续时间至少为 $t_{DELAY}$ ，以在浪涌期间禁止后续的DC-DC转换器。

### 欠压锁定

MAX5969D的工作电压高达60V，电路开启UVLO门限( $V_{ON}$ )为35.4V；电路关闭UVLO门限( $V_{OFF}$ )为31V。当输入电压高于 $V_{ON}$ 时，MAX5969D进入供电模式，内部MOSFET开启。当输入电压低于 $V_{OFF}$ 的时间超过 $t_{OFF\_DLY}$ 时，MOSFET断开。

### 电源就绪输出

利用开漏输出(PG)可以在n沟道隔离MOSFET完全开启之前禁用后续的DC-DC转换器。内部隔离MOSFET完全开启之前，PG拉低至 $V_{SS}$ ，保持时间为 $t_{DELAY}$ 。休眠模式或退出热关断状态时，PG拉至低电平。

### 热关断保护

MAX5969D具有热关断保护功能，避免过热。如果结温超过+140°C热关断门限，MAX5969D将关断内部功率MOSFET、LED驱动和 $\overline{2EC}$ 吸电流。当结温下降到低于+112°C时，器件进入浪涌模式，然后恢复至供电模式。浪涌模式可确保内部功率MOSFET开启之前关闭后续的DC-DC转换器。

### 墙上电源适配器检测和工作

对于使用类似于墙上电源适配器的辅助电源向PD供电的应用，MAX5969D提供墙上电源适配器检测功能。MAX5969D为WAD提供高优先级，一旦检测到WAD，可将电源平滑切换到WAD。一旦输入电压( $V_{DD} - V_{SS}$ )超过标记事件门限，MAX5969D将使能墙上适配器检测功能。墙上电源适配器连接在WAD与RTN之间。当WAD与RTN之间的电压高于9V时，MAX5969D检测墙上电源适配器。当检测到墙上电源适配器时，内部n沟道隔离MOSFET断开，开启 $\overline{2EC}$ 吸电流，如果 $V_{IN}$ 处于分级范围之内，则禁止分级电流。

## 应用信息

### 采用12V适配器工作

#### 布局步骤

谨慎的PCB布局对于获得高效率、低EMI性能至关重要。为了得到最佳性能，请按照以下原则设计布局：

- 1) 将输入电容、分级电阻和瞬态电压抑制器尽可能靠近MAX5969D放置。
- 2) 对需要耗散功率的器件(例如：MAX5969D和外部二极管)使用大尺寸SMT元件焊盘。
- 3) 大功率通路使用短且宽的引线。
- 4) 参考MAX5969评估板布局。
- 5) 在MAX5969D的EP焊盘上放置足够的过孔，以便于内部产生的热量通过PCB覆铜散出。推荐的过孔间距是1mm至1.2mm。散热过孔应该镀铜(1oz铜)，并且具有较小直径(0.3mm至0.33mm)。

# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

MAX5969D

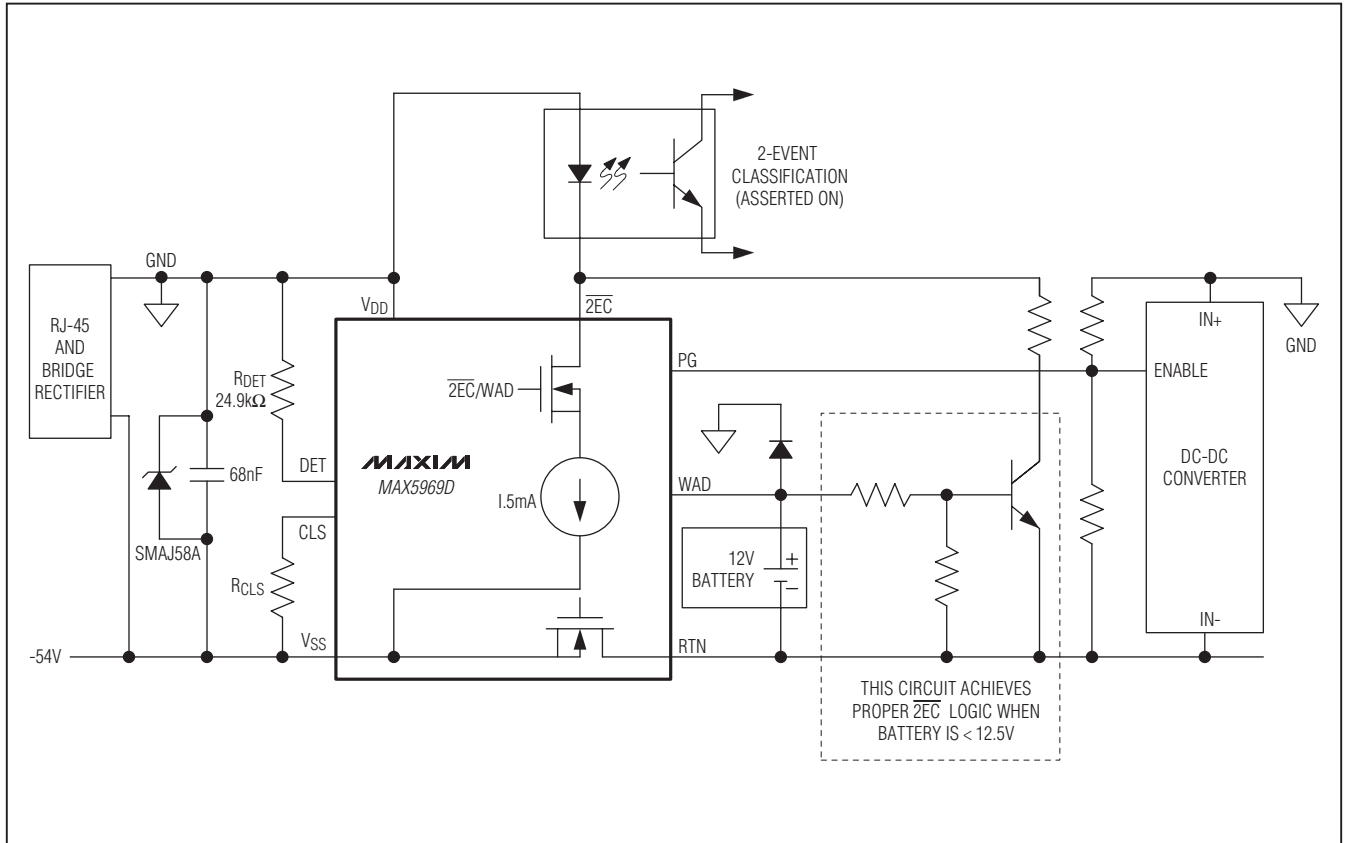
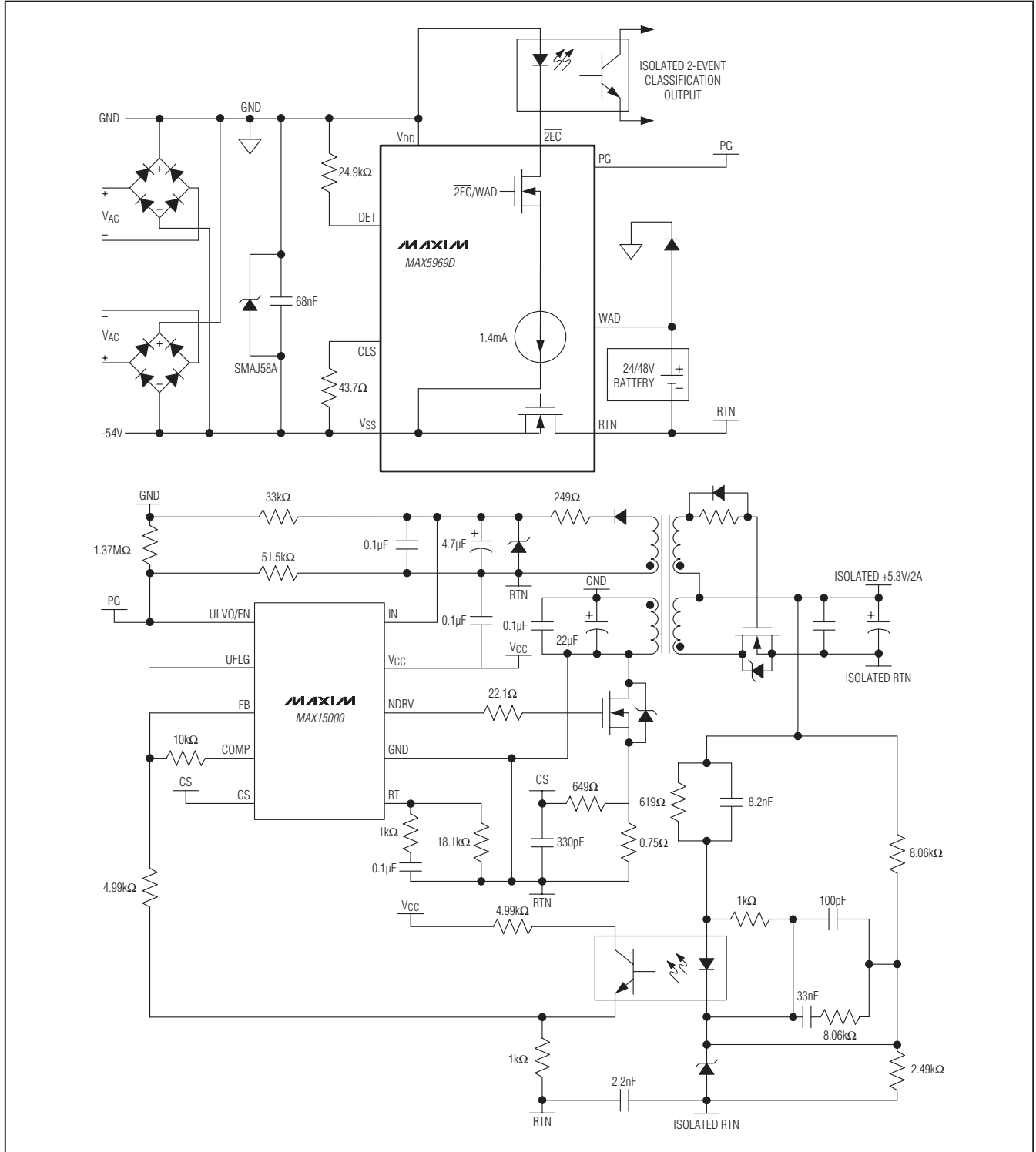


图2. 使用12V墙上电源适配器的典型配置

# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

典型应用电路



# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

## 芯片信息

PROCESS: BiCMOS

## 封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询[china.maxim-ic.com/packages](http://china.maxim-ic.com/packages)。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
16 TQFN-EP	T1655+4	<a href="#">21-0140</a>	<a href="#">90-0121</a>

MAX5969D

# IEEE 802.3af/at兼容用电设备接口控制器， 内置功率MOSFET

修订历史

修订号	修订日期	说明	修改页
0	6/11	最初版本。	—

## Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

16 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2011 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。