

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

概述

MAX5941A/MAX5941B是一款高度集成的电源IC，适用于以太网供电(PoE)系统中的受电设备(PD)。MAX5941A/MAX5941B提供一个PD接口和一个紧凑的DC-DC PWM控制器，可用于隔离或非隔离式的反激和正激转换器。

MAX5941A/MAX5941B的PD接口符合IEEE 802.3af标准，可以为PD提供侦测特征信号、分级特征信号和一个具有可编程浪涌电流控制功能的集成隔离开关。这两款芯片还具有宽滞回的供电模式欠压锁定(UVLO)以及电源就绪状态输出等功能。

MAX5941A/MAX5941B还集成了实现DC-DC固定频率隔离电源所需的全部单元电路。这些器件为电流模式控制器，带有集成的高压启动电路，适合于电信/工业电压范围的隔离电源。高压启动电路使PWM控制器在启动期间能够直接从18V至67V的输入获得供电。开关频率在内部微调至275kHz \pm 10%，因而缩小了磁性和滤波元件。MAX5941A的最大占空比为85%，可用于反激式转换器。MAX5941B将工作占空比限制在50%以内，适合用在单端正激式转换器中。MAX5941A/MAX5941B可用于PD之前带或不带二级管整流桥的设计中。

MAX5941A/MAX5941B采用16引脚SO封装。

应用

IP电话
无线接入点
因特网设备
计算机电话
安全摄像机
以太网供电/MDI供电中的受电设备

典型工作电路在数据资料的最后给出。

特性

◆ 受电设备接口

- 完全集成的、符合IEEE 802.3af标准的PD接口
- PD侦测及可编程分级特征信号
- 侦测期间的漏电流失调小于10 μ A
- 集成了用于隔离和限制浪涌电流的MOSFET
- 提供内部隔离FET的栅极输出，允许从外部对其进行控制
- 可编程的浪涌电流控制
- 可编程欠压锁定

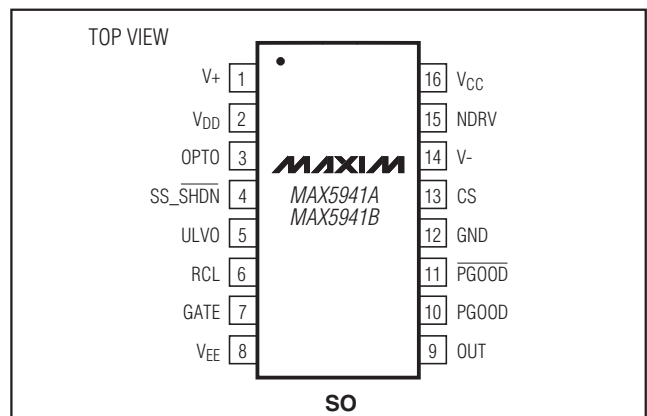
◆ PWM控制器

- 宽输入范围：18V至67V
- 电流模式控制
- 前沿消隐
- 内部微调的275kHz \pm 10%振荡器
- 软启动

订购信息

PART	TEMP RANGE	PIN-PACKAGE	MAX DUTY CYCLE (%)
MAX5941AESE	-40°C to +85°C	16 SO (S16M-6)	85
MAX5941ACSE	0°C to +70°C	16 SO (S16M-6)	85
MAX5941BESE	-40°C to +85°C	16 SO (S16M-6)	50
MAX5941BCSE	0°C to +70°C	16 SO (S16M-6)	50

引脚配置



兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

ABSOLUTE MAXIMUM RATINGS

(All voltages are referenced to V_{EE} , unless otherwise noted.)

GND	-0.3V to +90V
OUT, $\overline{\text{PGOOD}}$	-0.3V to (GND + 0.3V)
RCL, GATE	-0.3V to +12V
UVLO	-0.3V to +8V
$\overline{\text{PGOOD}}$ to OUT	-0.3V to (GND + 0.3V)
V+ to V-	-0.3V to +90V
V_{DD} to V-	-0.3V to +40V
V_{CC} to V-	-0.3V to +12.5V
OPTO, NDRV, SS, $\overline{\text{SHDN}}$, CS to V-	-0.3V to (V_{CC} + 0.3V)
Maximum Input/Output Current (Continuous)	
OUT to V_{EE}	500mA
GND, RCL to V_{EE}	70mA

UVLO, $\overline{\text{PGOOD}}$, $\overline{\text{PGOOD}}$ to V_{EE}	20mA
GATE to V_{EE}	80mA
V_{DD} , V_{CC}	20mA
NDRV Continuous	25mA
NDRV (Pulsed for less than 1 μ s)	± 1 A
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
16-Pin SO (derate 9.1mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	727mW
Operating Temperature Range	
MAX5941_CSE	0°C to $+70^\circ\text{C}$
MAX5941_ESE	-40°C to $+85^\circ\text{C}$
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Junction Temperature	$+150^\circ\text{C}$
Lead Temperature (soldering, 10s)	$+300^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = (\text{GND} - V_{EE}) = 48\text{V}$, GATE = $\overline{\text{PGOOD}}$ = $\overline{\text{PGOOD}}$ = OPEN, V- tied to OUT, V+ tied to GND, UVLO = V_{EE} , $T_A = T_{MIN}$ to $+T_{MAX}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$. All voltages are referenced to V_{EE} , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
PD INTERFACE							
DETECTION MODE							
Input Offset Current	I_{OFFSET}	$V_{IN} = 1.4\text{V}$ to 10.1V , GND = V- = OUT = V+ (Note 2)			10	μA	
Effective Differential Input Resistance	dR	$V_{IN} = 1.4\text{V}$ up to 10.1V with 1V step, OUT = $\overline{\text{PGOOD}}$ = GND = OUT = V+ (Note 3)	550			k Ω	
CLASSIFICATION MODE							
Classification Current Turn-Off Threshold	$V_{\text{TH,CLSS}}$	V_{IN} rising (Note 4)	20.8	21.8	22.5	V	
Classification Current (Notes 5, 6)	I_{CLASS}	$V_{IN} = 12.6\text{V}$ to 20V , $R_{\text{DISC}} = 25.5\text{k}\Omega$	Class 0, $R_{\text{CL}} = 10\text{k}\Omega$	0		2	mA
			Class 1, $R_{\text{CL}} = 732\Omega$	9.17		11.83	
			Class 2, $R_{\text{CL}} = 392\Omega$	17.29		19.71	
			Class 3, $R_{\text{CL}} = 255\Omega$	26.45		29.55	
			Class 4, $R_{\text{CL}} = 178\Omega$	36.6		41.4	
POWER MODE							
Operating Supply Voltage	V_{IN}	$V_{IN} = (\text{GND} - V_{EE})$			67	V	
Operating Supply Current	I_{IN}	Measure at GND, not including R_{DISC}		0.4	1	mA	
Default Power Turn-On Voltage	$V_{\text{UVLO, ON}}$	V_{IN} increasing, UVLO = V_{EE}	37.4	38.6	40.1	V	
Default Power Turn-Off Voltage	$V_{\text{UVLO, OFF}}$	V_{IN} decreasing, UVLO = V_{EE}	30			V	
Default Power Turn-On/Off Hysteresis	$V_{\text{HYST, UVLO}}$		7.4			V	
External UVLO Programming Range	$V_{\text{IN, EX}}$	Set UVLO externally (Note 7)	12		67	V	
UVLO External Reference Voltage	$V_{\text{REF, UVLO}}$	V_{UVLO} increasing	2.400	2.460	2.522	V	

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

MAX5941A/MAX5941B

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = (GND - V_{EE}) = 48V$, $GATE = \overline{PGOOD} = PGOOD = OPEN$, V_- tied to OUT , V_+ tied to GND , $UVLO = V_{EE}$, $T_A = T_{MIN}$ to $+T_{MAX}$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$. All voltages are referenced to V_{EE} , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
UVLO External Reference Voltage Hysteresis	HYST	Ratio to $V_{REF,UVLO}$	19.2	20	20.9	%	
UVLO Bias Current	I_{UVLO}	$UVLO = 2.460V$	-1.5		+1.5	μA	
UVLO Input Ground Sense Threshold	$V_{TH,G,UVLO}$	(Note 8)	50		440	mV	
UVLO Input Ground Sense Glitch Rejection		$UVLO = V_{EE}$		7		μs	
Power Turn-Off Voltage, Undervoltage Lockout Deglitch Time	t_{OFF_DLY}	V_{IN} , V_{UVLO} falling (Note 9)	0.32			ms	
Isolation Switch N-Channel MOSFET On-Resistance	R_{ON}	Output current = 300mA, $V_{GATE} = 5.6V$, measured between OUT and V_{EE}	$T_A = +25^\circ C$ (Note 11)		0.6	1.1	Ω
			$T_A = +85^\circ C$		0.8	1.5	
Isolation Switch N-Channel MOSFET Off-Threshold Voltage	V_{GSTH}	$OUT = GND$, $V_{GATE} - V_{EE}$, output current < $1\mu A$	0.5			V	
GATE Pulldown Switch Resistance	R_G	Power-off mode, $V_{IN} = 12V$, $UVLO = V_{EE}$		38	80	Ω	
GATE Charging Current	I_G	$V_{GATE} = 2V$	5	10	15	μA	
GATE High Voltage	V_{GATE}	$I_{GATE} = 1\mu A$	5.58	5.76	5.93	V	
$PGOOD$, \overline{PGOOD} Assertion V_{OUT} Threshold	V_{OUTEN}	$V_{OUT} - V_{EE}$, $ V_{OUT} - V_{EE} $ decreasing, $V_{GATE} = 5.75V$	1.15	1.23	1.31	V	
				70		mV	
$PGOOD$, \overline{PGOOD} Assertion V_{GATE} Threshold	V_{GSEN}	(GATE - V_{EE}) increasing, $OUT = V_{EE}$	4.62	4.76	4.91	V	
				80		mV	
\overline{PGOOD} Output Low Voltage		$I_{SINK} = 2mA$ (Note 10)			0.4	V	
$PGOOD$ Output Low Voltage	$V_{OLDCCDC}$	$I_{SINK} = 2mA$, $OUT \leq (GND - 5V)$ (Note 10)			0.2	V	
$PGOOD$ Leakage Current		$GATE = high$, $GND - V_{OUT} = 67V$ (Note 10)			1	μA	
\overline{PGOOD} Leakage Current		$GATE = V_{EE}$, $\overline{PGOOD} - V_{EE} = 67V$ (Note 10)			1	μA	

ELECTRICAL CHARACTERISTICS (PWM Controller)

(All voltages referenced to V_- . $V_{DD} = 13V$, a $10\mu F$ capacitor connects V_{CC} to V_- , $V_{CS} = V_-$, $V_+ = 48V$, $0.1\mu F$ capacitor connected to SS_SHDN , $NDRV = open$ circuit, $OPTO = V_-$, $T_A = T_{MIN}$ to $+T_{MAX}$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY CURRENT						
V_+ Supply Current	$I_{V_+(NS)}$	$V_{DD} = 0V$, $V_+ = 67V$, driver not switching		0.85	1.3	mA
	$I_{V_+(S)}$	$V_+ = 67V$, $V_{DD} = 0V$, $V_{OPTO} = 4V$, driver switching		1.4	2.6	
V_+ Supply Current After Startup		$V_+ = 67V$, $V_{DD} = 13V$, $V_{OPTO} = 4V$		11		μA
V_{DD} Supply Current	$I_{V_{DD}(NS)}$	$V_{DD} = 36V$, driver not switching		0.9	1.3	mA
	$I_{V_{DD}(S)}$	$V_{DD} = 36V$, driver switching, $V_{OPTO} = 4V$		1.9	2.7	

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

ELECTRICAL CHARACTERISTICS (PWM Controller) (continued)

(All voltages referenced to V-. V_{DD} = 13V, a 10μF capacitor connects V_{CC} to V-, V_{CS} = V-, V₊ = 48V, 0.1μF capacitor connected to SS_ŠHDN, NDRV = open circuit, OPTO = V-, T_A = T_{MIN} to +T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V+ Shutdown Current		V _{SS_ŠHDN} = 0V, V ₊ = 67V		190	290	μA
V _{DD} Shutdown Current		V _{SS_ŠHDN} = 0V		8	20	μA
PREREGULATORS/STARTUP						
V+ Input Voltage			18		67	V
V _{DD} Supply Voltage			13		36	V
INTERNAL REGULATORS						
V _{CC} Output Voltage		Powered from V ₊ , I _{CC} = 7.5mA, V _{DD} = 0V	7.5	9.8	12	V
		Powered from V _{DD} , I _{CC} = 7.5mA	9.0	10.0	11.0	
V _{CC} Undervoltage Lockout	V _{CC_UVLO}	V _{CC} falling		6.6		V
OUTPUT DRIVER						
Peak Source Current		V _{CC} = 11V (externally forced)		570		mA
Peak Sink Current		V _{CC} = 11V (externally forced)		1000		mA
NDRV High-Side Driver Resistance	R _{OH}	V _{CC} = 11V, externally forced, NDRV sourcing 50mA		4	12	Ω
NDRV Low-Side Driver Resistance	R _{OL}	V _{CC} = 11V, externally forced, NDRV sinking 50mA		1.6	4	Ω
PWM COMPARATOR						
OPTO Input Bias Current		V _{OPTO} = V _{SS_ŠHDN}	-1.00		+1.00	μA
OPTO Control Range			2		3	V
Slope Compensation	V _{SCOMP}	MAX5941A		26		mV/μs
THERMAL SHUTDOWN						
Thermal Shutdown Temperature				150		°C
Thermal Hysteresis				25		°C
CURRENT LIMIT						
CS Threshold Voltage	V _{ILIM}	V _{OPTO} = 4V	419	465	510	mV
CS Input Bias Current		0V ≤ V _{CS} ≤ 2V, V _{OPTO} = 4V	-1		+1	μA
Current-Limit Comparator Propagation Delay		25mV overdrive on CS, V _{OPTO} = 4V		180		ns
CS Blanking Time		V _{OPTO} = 4V		70		ns
OSCILLATOR						
Clock Frequency Range		V _{OPTO} = 4V	235	275	314	kHz
Max Duty Cycle		MAX5941A, V _{OPTO} = 4V	75		85	%
		MAX5941B, V _{OPTO} = 4V	44		50	
SOFT-START						
SS Source Current	I _{SSO}	V _{SS(ŠHDN)} = 0V	2.0	4.6	6.5	μA
SS Sink Current			1			mA
Peak Soft-Start Voltage Clamp		No external load	2.331	2.420	2.500	V
Shutdown Threshold		V _{SS_ŠHDN} falling (Note 11)	0.25	0.37	0.41	V
		V _{SS_ŠHDN} rising (Note 11)	0.53	0.59	0.65	

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

MAX5941A/MAX5941B

- Note 1:** All min/max limits for the PD interface are production tested at +85°C (extended grade)/+70°C (commercial grade). Limits at +25°C and -40°C are guaranteed by design. All PWM controller min/max limits are 100% production tested at +25°C and +85°C (extended grade)/+70°C (commercial grade). Limits at -40°C are guaranteed by design, unless otherwise noted.
- Note 2:** The input offset current is illustrated in Figure 1.
- Note 3:** Effective differential input resistance is defined as the differential resistance between GND and V_{EE} without any external resistance.
- Note 4:** Classification mode is turned off whenever the IC is in power mode.
- Note 5:** See Table 2 in the *PD Classification Mode* section. R_{DISC} and R_{CL} must be 100ppm or better.
- Note 6:** See *Thermal Dissipation* section for details.
- Note 7:** When UVLO is connected to the midpoint of an external resistor-divider with a series resistance of 25.5k Ω ($\pm 1\%$), the turn-on threshold set point for the power mode is defined by the external resistor-divider. Make sure the voltage on the UVLO pin does not exceed its maximum rating of 8V when V_{IN} is at the maximum voltage.
- Note 8:** When the V_{UVLO} is below $V_{TH, G, UVLO}$, the MAX5941 sets the turn-on voltage threshold internally ($V_{UVLO, ON}$).
- Note 9:** An input voltage or V_{UVLO} glitch below their respective thresholds shorter than or equal to t_{OFF_DLY} does not cause the MAX5941A/MAX5941B to exit power-on mode (as long as the input voltage remains above an operable voltage level of 12V).
- Note 10:** PGOOD references to OUT while \overline{PGOOD} references to V_{EE} .
- Note 11:** Guaranteed by design.

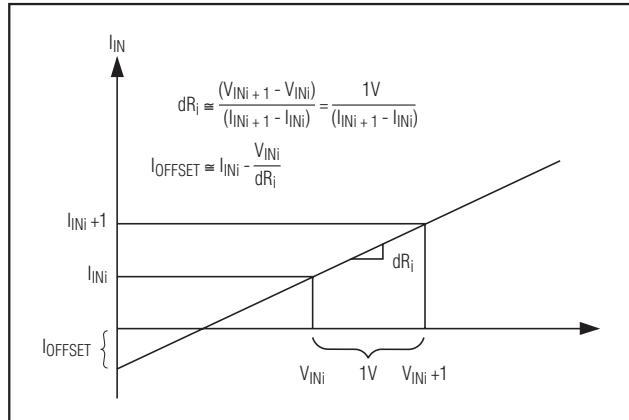


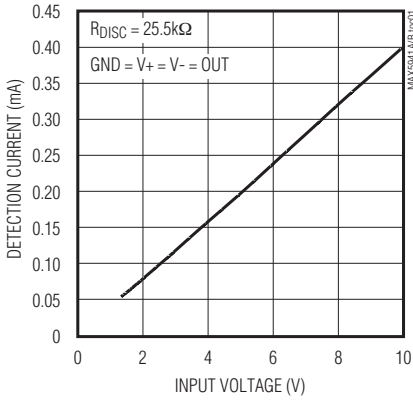
图1. 等效差分输入电阻/失调电流

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

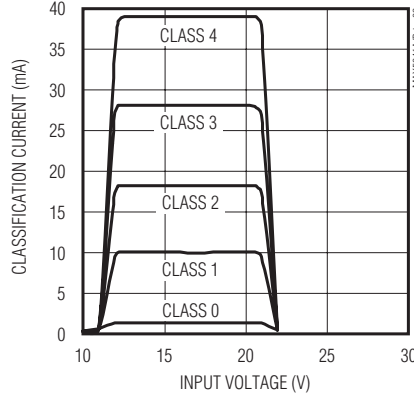
典型工作特性

($V_{IN} = (GND - V_{EE}) = 48V$, $GATE = \overline{PGOOD} = PGOOD = OUT = OPEN$, $UVLO = V_{EE}$, $V_{DD} = 13V$, $NDRV$ floating, $T_A = T_{MIN}$ to T_{MAX} . Typical values are at $T_A = +25^\circ C$. All voltages are referenced to V_{EE} (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to V_- (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)

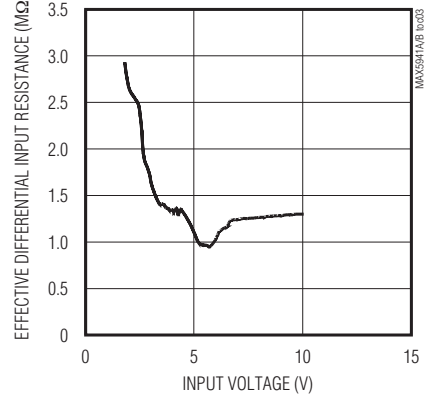
DETECTION CURRENT vs. INPUT VOLTAGE



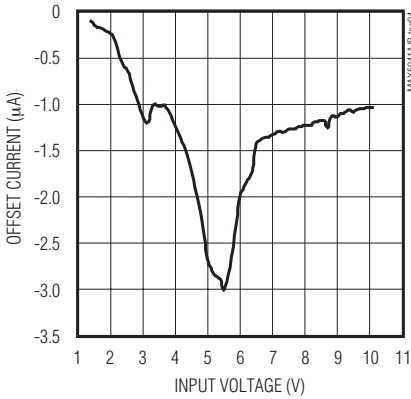
CLASSIFICATION CURRENT vs. INPUT VOLTAGE



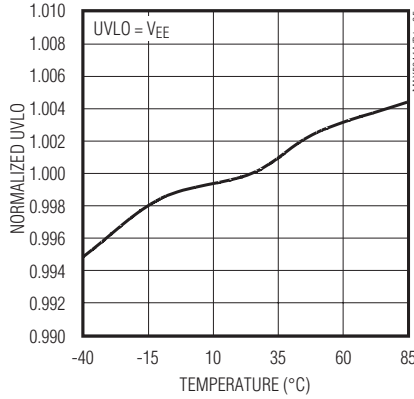
EFFECTIVE DIFFERENTIAL INPUT RESISTANCE vs. INPUT VOLTAGE



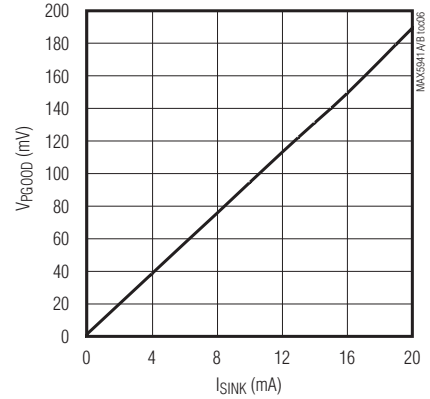
OFFSET CURRENT vs. INPUT VOLTAGE



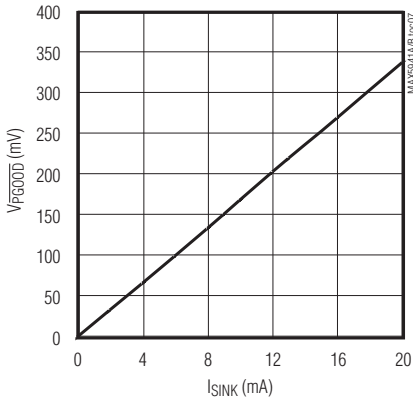
NORMALIZED UVLO vs. TEMPERATURE



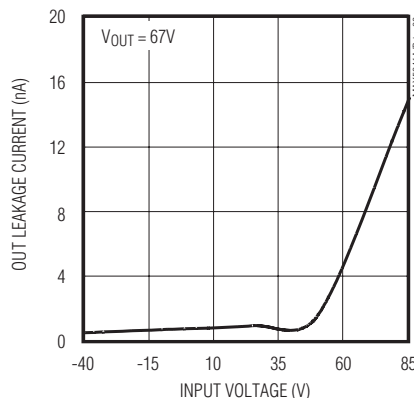
PGOOD OUTPUT LOW VOLTAGE vs. CURRENT



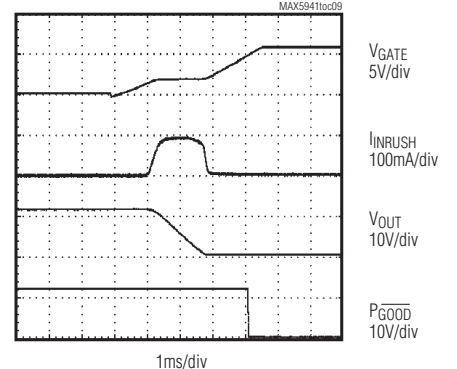
PGOOD OUTPUT LOW VOLTAGE vs. CURRENT



OUT LEAKAGE CURRENT vs. TEMPERATURE



INRUSH CURRENT CONTROL (V_IN = 12V)

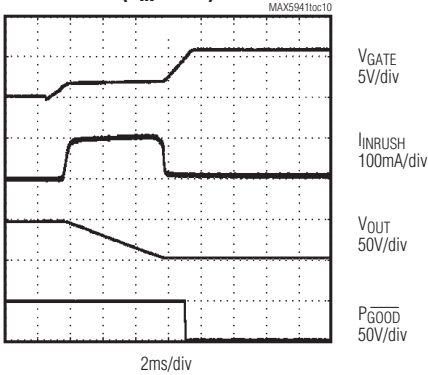


兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

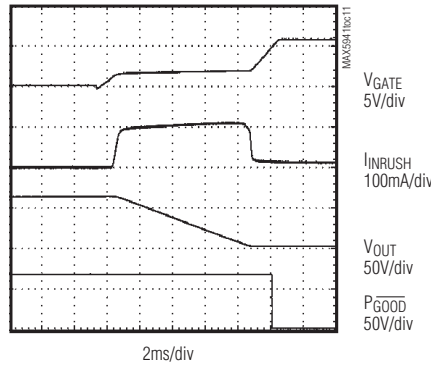
典型工作特性(续)

($V_{IN} = (GND - V_{EE}) = 48V$, $GATE = \overline{PGOOD} = PGOOD = OUT = OPEN$, $UVLO = V_{EE}$, $V_{DD} = 13V$, $NDRV$ floating, $T_A = T_{MIN}$ to T_{MAX} . Typical values are at $T_A = +25^\circ C$. All voltages are referenced to V_{EE} (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to V_- (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)

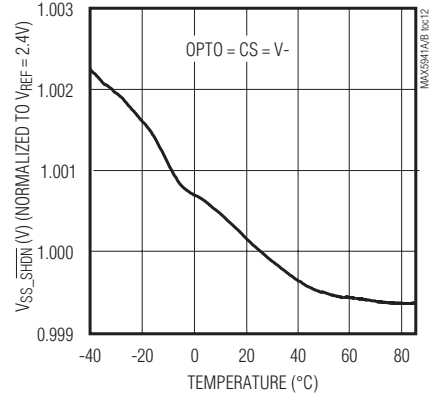
INRUSH CURRENT CONTROL
($V_{IN} = 48V$)



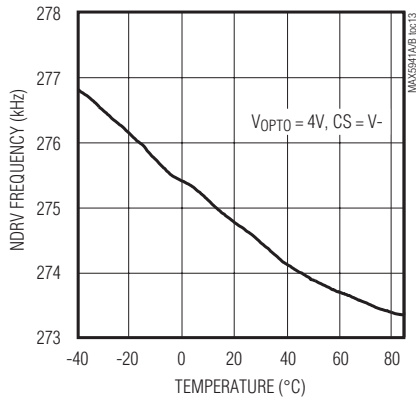
INRUSH CURRENT CONTROL
($V_{IN} = 67V$)



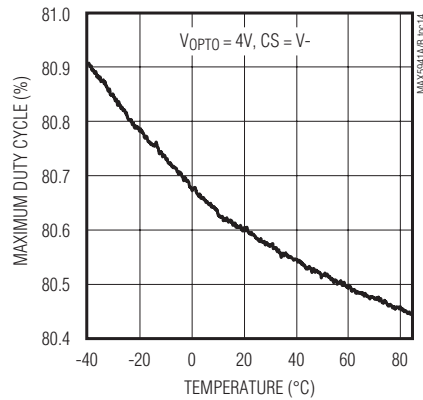
V_{SS_SHDN} vs. TEMPERATURE
(AT THE END OF SOFT-START)



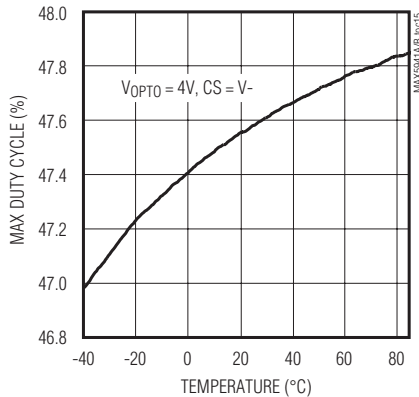
NDRV FREQUENCY
vs. TEMPERATURE



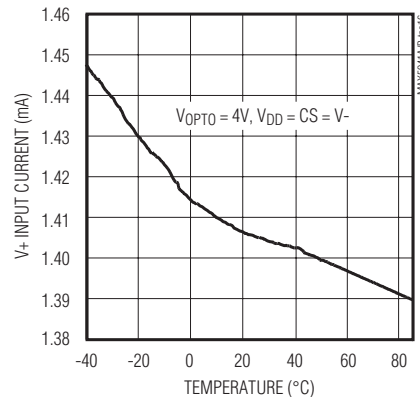
MAXIMUM DUTY CYCLE
vs. TEMPERATURE



MAXIMUM DUTY CYCLE
vs. TEMPERATURE



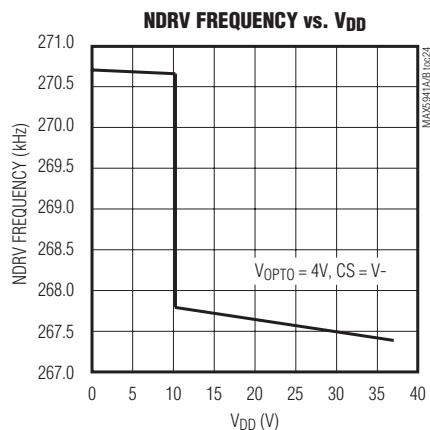
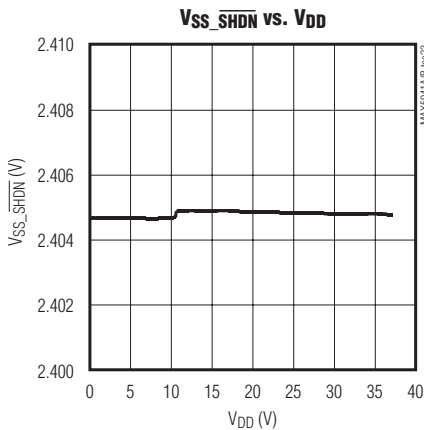
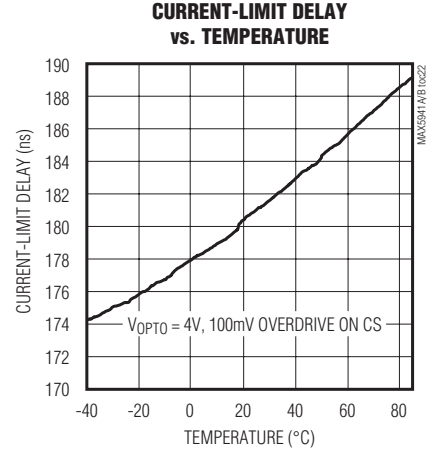
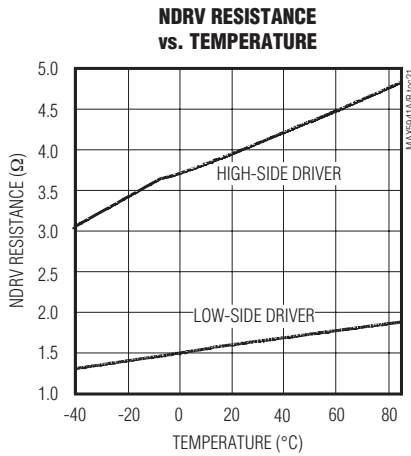
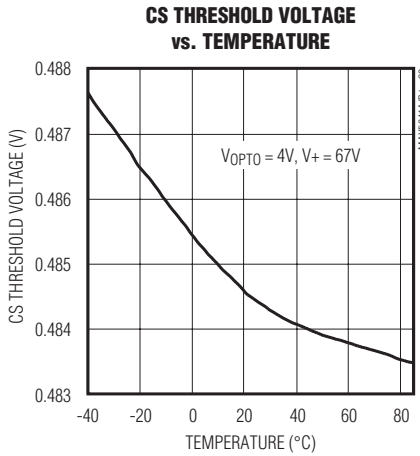
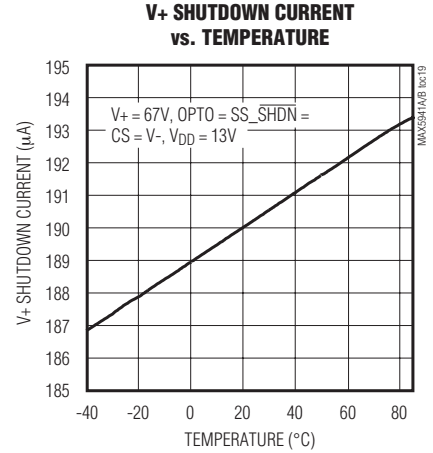
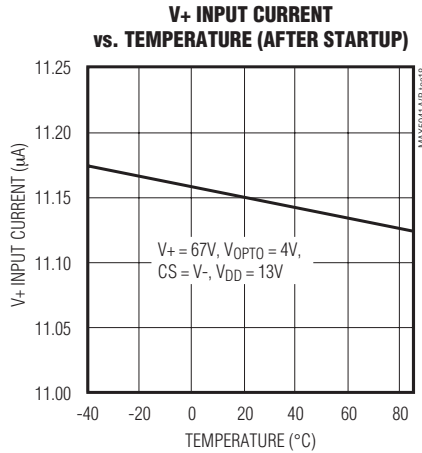
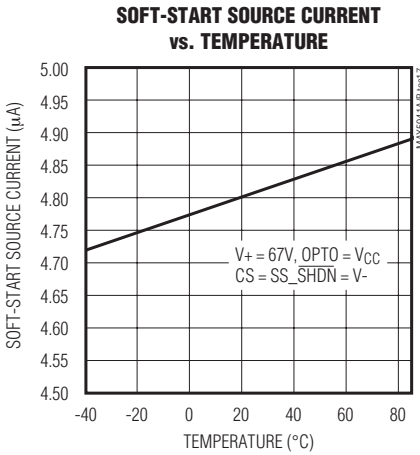
V_+ SUPPLY CURRENT
vs. TEMPERATURE



兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

典型工作特性(续)

($V_{IN} = (GND - V_{EE}) = 48V$, $GATE = PGOOD = PGOOD = OUT = OPEN$, $UVLO = V_{EE}$, $V_{DD} = 13V$, $NDRV$ floating, $T_A = T_{MIN}$ to T_{MAX} . Typical values are at $T_A = +25^\circ C$. All voltages are referenced to V_{EE} (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to V_- (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)

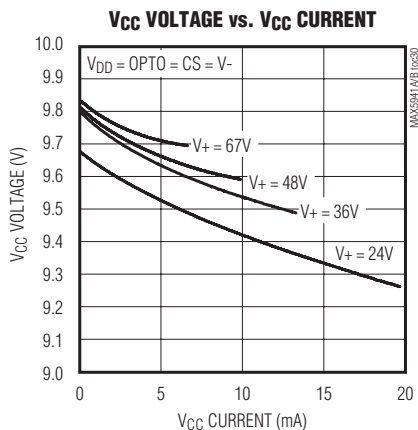
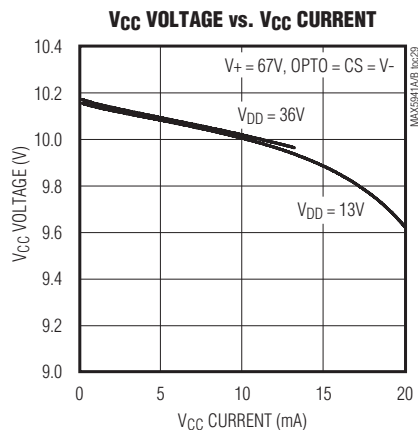
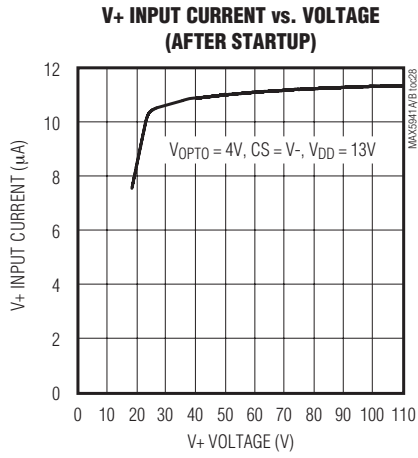
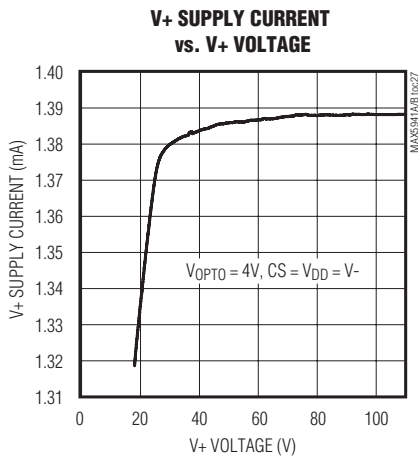
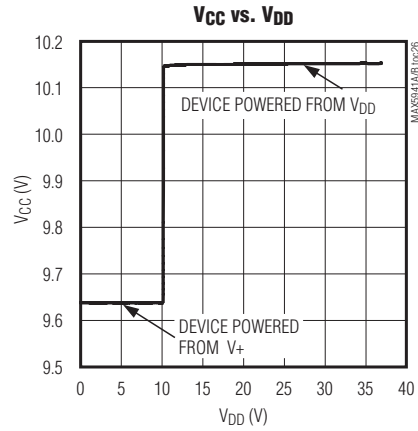
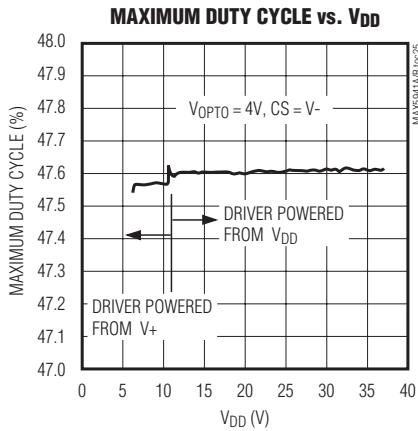


兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

典型工作特性(续)

($V_{IN} = (GND - V_{EE}) = 48V$, $GATE = \overline{PGOOD} = PGOOD = OUT = OPEN$, $UVLO = V_{EE}$, $V_{DD} = 13V$, $NDRV$ floating, $T_A = T_{MIN}$ to T_{MAX} . Typical values are at $T_A = +25^\circ C$. All voltages are referenced to V_{EE} (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to V_- (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)

MAX5941A/MAX5941B



兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

引脚说明

引脚	名称	功能
1	V+	高压启动输入。以V-为参考。直接连接到18V至67V范围的输入电压。内部连接到一个高压线性稳压器，产生启动期间的V _{CC} 。连接V+到GND。
2	V _{DD}	线性稳压器输入。以V-为参考。V _{DD} 是V _{CC} 线性稳压器的输入。对于低于36V的电源电压，可将V _{DD} 与V+连接至电源。对于高于36V的电源，V _{DD} 从变压器的第三绕组获取能量，接受13V至36V的电压。用一个4.7μF电容旁路V _{DD} 至V-。
3	OPTO	光耦输入。以V-为参考。该输入引脚的控制电压范围为2V至3V。
4	SS_ŠHDN	软启动定时电容连接端。以V-为参考。爬升至满电流限的时间约为0.45ms/nF。与V-之间连接一只最小10nF的旁路电容。电容上呈现2.4V的基准电压。将SS_ŠHDN下拉到0.25V以下可禁止PWM控制器。连接到PGOOD可自动由PD接口激活PWM控制器。
5	UVLO	供电模式欠压锁定编程输入。以V _{EE} 为参考。UVLO高于门限时进入供电模式。UVLO连接至V _{EE} 时采用缺省欠压锁定门限。UVLO连接至外部电阻分压器可在外部设定门限。外部电阻的串联电阻总和应为25.5kΩ (±1%)，取代侦测电阻。要保持器件处于欠压锁定状态，可将UVLO拉到V _{TH,G,UVLO} 至V _{REF,UVLO} 之间。
6	RCL	分级设置。以V _{EE} 为参考。在RCL与V _{EE} 之间连接一个电阻来设定PD分级(参见表1和表2)。
7	GATE	内部N沟道功率MOSFET的栅极。以V _{EE} 为参考。当器件进入供电模式时GATE会输出10μA电流。在GATE和V _{OUT} 间外接一只100V陶瓷电容可调节浪涌电流。将GATE拉至V _{EE} 可关断内部MOSFET。GATE拉至V _{EE} 不影响侦测和分级功能。
8	V _{EE}	电源负输入。集成隔离N沟道功率MOSFET的源极。V _{EE} 接至-48V。
9	OUT	输出电压。以V _{EE} 为参考。集成隔离N沟道功率MOSFET的漏极。OUT接至V-。
10	PGOOD	电源就绪指示器输出。高有效，漏极开路。PGOOD以OUT为参考。当V _{OUT} 与V _{EE} 之差在1.2V以内且GATE比V _{EE} 高5V以上时，PGOOD进入高阻态。否则PGOOD被拉至OUT(假定V _{OUT} 至少比GND低5V)。将PGOOD直接连接(无需外部上拉)至SS_ŠHDN可使能/禁止PWM控制器。
11	ŠPGOOD	电源就绪指示器输出。低有效，漏极开路。ŠPGOOD以V _{EE} 为参考。当V _{OUT} 与V _{EE} 之差在1.2V以内且GATE比V _{EE} 高5V以上时，ŠPGOOD被拉至V _{EE} 。否则ŠPGOOD为高阻态。
12	GND	接地。以V _{EE} 为参考。GND为正输入电源。连接至V+。
13	CS	电流检测输入。以V-为参考。当V _{CS} 上升至465mV以上时关闭功率开关，实现逐周期限流。CS也是电流模式控制器的反馈。CS经过前沿消隐电路接至PWM控制器。
14	V-	V-为PWM控制器的接地端。连接至OUT。
15	NDRV	栅极驱动。以V-为参考。驱动外部高压N沟道功率MOSFET。
16	V _{CC}	经过稳压的IC电源。以V-为参考。为MAX5941提供电源。正常工作时V _{CC} 由V _{DD} 调节得到，启动时则由V+调节得到。用一只10μF钽电容和一只0.1μF陶瓷电容并联旁路V _{CC} 至V-。

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

表 1. PD功率分级/R_{CL} 选择

CLASS	USAGE	R _{CL} (Ω)	MAXIMUM POWER USED BY PD (W)
0	Default	10k	0.44 to 12.95
1	Optional	732	0.44 to 3.84
2	Optional	392	3.84 to 6.49
3	Optional	255	6.49 to 12.95
4	Not allowed	178	Reserved*

*分级4留作将来使用。

详细说明

MAX5941A/MAX5941B是一款高度集成的电源IC，适用于以太网供电(PoE)系统中的受电设备(PD)。MAX5941A/MAX5941B提供一个PD接口和一个紧凑的DC-DC PWM控制器，可用于隔离或非隔离的反激和正激转换器。

MAX5941A/MAX5941B的PD接口符合IEEE 802.3af标准，可以为PD提供侦测特征信号、分级特征信号和一个具有可编程浪涌电流控制功能的集成隔离开关。这两款芯片还具有宽滞回的供电模式欠压锁定(UVLO)以及电源就绪状态输出等功能。

在侦测和分级期间，集成的MOSFET提供PD隔离。MAX5941A/MAX5941B保证侦测阶段的泄漏电流失调小于10μA。可编程限流功能可防止上电期间产生很高的浪涌电流。这些器件的供电模式UVLO具有宽滞回和长故障消隐时间等特性，以补偿电压在双绞电缆上的阻性衰减，并确保系统在侦测、分级和上/掉电诸状态间无扰动地转换。MAX5941A/MAX5941B同时提供高有效(PGOOD)和低有效(PGOOD)的电源就绪输出。两种器件都可提供可调节的UVLO门限，并具有一个兼容于IEEE 802.3af标准的缺省值。MAX5941A/MAX5941B可工作于PD前带有或不带二极管桥的设计中。

MAX5941A/MAX5941B中的PWM电流模式控制器可用于设计反激或正激式电源。电流模式简化了控制环的设计，同时提高了环路的稳定性。集成的高压启动调节器允许器件直接连接至输入电源，而无须外接启动电阻。内部调节器提供的电流使控制器启动并开始工作。一旦第三绕组的电压建立起来，内部调节器就被关闭，而由第三绕组提供PWM控制器运行所需的偏置电流。内部振荡器被设定在275kHz，并被微调至额定值的±10%以内。这样就允许使用比较小的磁性元件以缩小印制板空间。MAX5941A和

MAX5941B都能用在提供多路输出电压的电源中。PWM控制器的功能框图如图4所示。正激和反激拓扑的典型应用电路分别如图5和图6所示。

受电设备接口

工作模式

MAX5941A/MAX5941B中的受电设备(PD)前端部分根据不同的输入电压($V_{IN} = GND - V_{EE}$)，有三种不同的工作模式：PD侦测、PD分级和PD供电模式。所有电压门限的设计均适应于带或不带二极管桥的工作情况，同时依旧符合IEEE 802.3af标准(请参见应用电路1)。

侦测模式($1.4V \leq V_{IN} \leq 10.1V$)

侦测模式下，供电设备(PSE)向 V_{IN} 施加两种1.4V至10.1V范围内的电压(最小步长1V)，然后记录两个点的电流值。接下来PSE计算 $\Delta V/\Delta I$ ，以确认25.5kΩ特征电阻是否存在。在此模式下，MAX5941A/MAX5941B内部的大部分电路处于关闭状态，失调电流小于10μA。

如果施加在PD上的电压有可能被颠倒，则需要在输入端安装保护二极管，以免对MAX5941A/MAX5941B造成内部损伤(见图7)。由于PSE使用斜率技术($\Delta V/\Delta I$)来计算特征阻抗，保护二极管引起的直流偏差被扣除因而不会影响侦测过程。

分级模式($12.6V \leq V_{IN} \leq 20V$)

分级模式下，PSE根据PD所要求的功率对PD进行分级。这样便于PSE高效地管理功率分配。IEEE 802.3af标准定义了五个不同的级别，见表1所示。分级电流由连接在R_{CL}与 V_{EE} 之间的外部电阻(R_{CL})设定。

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

表2. 设置分级电流

CLASS	R _{CL} (Ω)	V _{IN} * (V)	CLASS CURRENT SEEN AT V _{IN} (mA)		IEEE 802.3af PD CLASSIFICATION CURRENT SPECIFICATION (mA)	
			MIN	MAX	MIN	MAX
0	10k	12.6 to 20	0	4	0	4
1	732	12.6 to 20	9	12	9	12
2	392	12.6 to 20	17	20	17	20
3	255	12.6 to 20	26	30	26	30
4	178	12.6 to 20	36	42	36	44

*V_{IN}是MAX5941输入引脚(V_{EE}和GND)的值, 不包括二极管桥的压降。

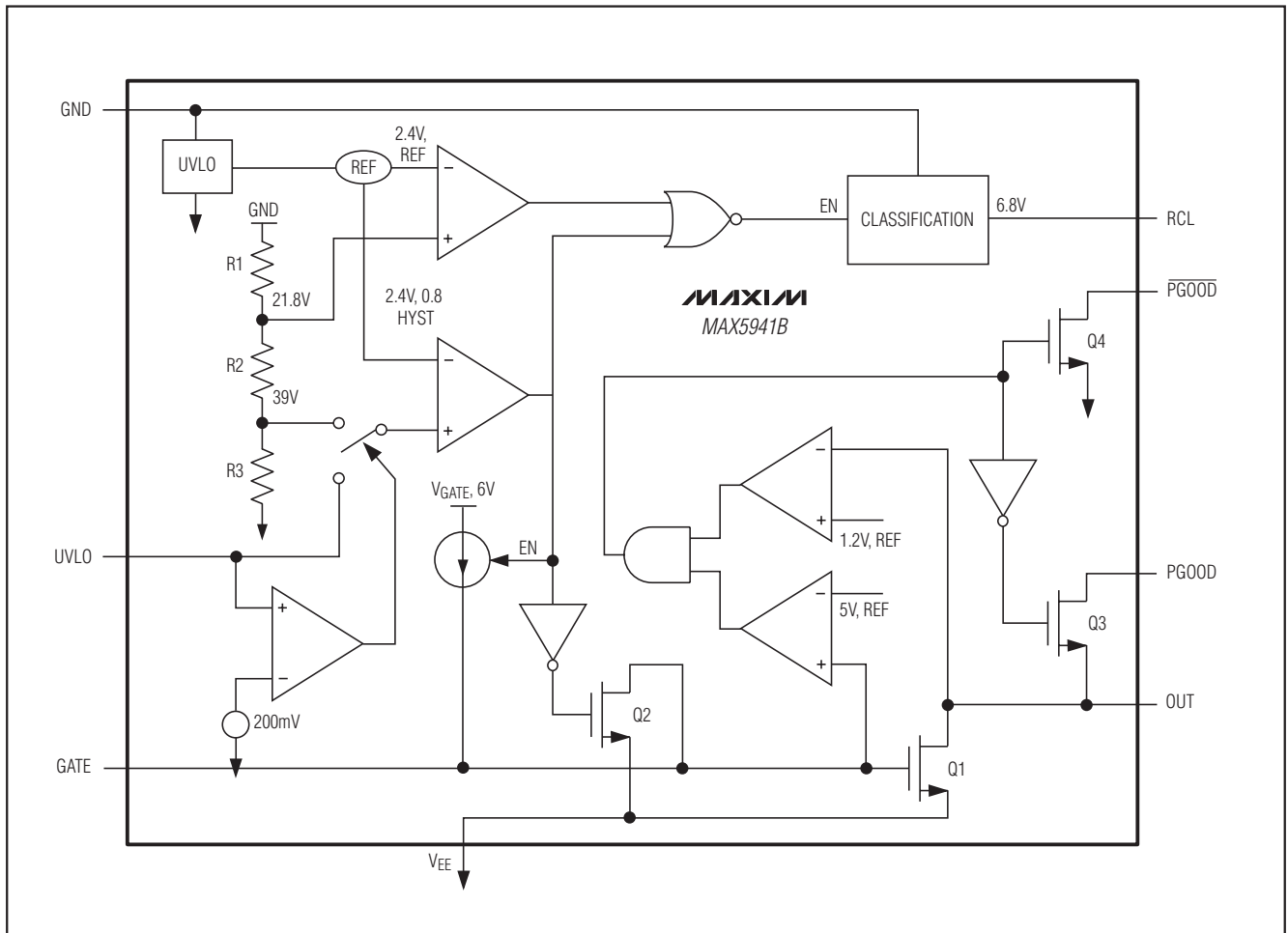


图2. 受电设备接口框图

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

PSE通过在PD输入端施加一个电压，并测量流出PSE的电流来确定PD的分级。当PSE施加一个介于12.6V至20V间的电压时，MAX5941A/MAX5941B的输入电流特性如表2所示。PSE利用分级电流信息区分PD所需要的功率。分级电流包括25.5kΩ侦测特征电阻吸收的电流和MAX5941A/MAX5941B的电源电流，PD吸收的总电流应在IEEE 802.3af标准要求之内。进入供电模式后分级电流将被关断。

供电模式

供电模式下，当 V_{IN} 上升至欠压锁定门限($V_{UVLO,ON}$)以上时，MAX5941A/MAX5941B逐步开启内部N沟道MOSFET Q1 (参见图2)。MAX5941A/MAX5941B用一个恒流(典型为10μA)对Q1栅极充电。Q1的漏-栅电容限制了MOSFET漏极电压的上升速率，因而限制了浪涌电流。为了降低浪涌电流，可在外部添加漏-栅电容(参见浪涌电流限制部分)。当Q1的漏-源电压降至1.2V以内，且栅-源电压高于5V时，MAX5941A/MAX5941B发出PGOOD/PGOOD信号。MAX5941A/MAX5941B具有较宽的UVLO滞回和关断消隐时间，以补偿双绞电缆的高阻抗。

欠压锁定

MAX5941A/MAX5941B可工作在高达67V的电源电压，默认的UVLO开启门限设定在39V，关闭门限为30V。通过连接在UVLO上的分压电阻可以调节UVLO门限(见图3)。当输入电压高于UVLO门限($V_{UVLO,ON}$)时，IC进入供电模式，MOSFET开启。当输入电压低于UVLO门限($V_{UVLO,OFF}$)的时间超过 t_{OFF_DLY} ，MOSFET关断。

为调节UVLO门限，可在GND至UVLO、UVLO至 V_{EE} 间外接电阻分压器。可采用以下方程计算UVLO期望门限所对应的R1和R2：

$$R2 = 25.5k\Omega \times \frac{V_{REF,UVLO}}{V_{IN,EX}}$$

$$R1 = 25.5k\Omega - R2$$

式中 $V_{IN,EX}$ 为UVLO期望门限。由于电阻分压器取代了25.5kΩ的PD侦测电阻，因此要确保R1与R2的和等于25.5kΩ ±1%。当使用外部电阻分压器时，MAX5941可提供20% (典型)的外部门限电压滞回。也就是说，当外部设定UVLO时，关断门限为新的UVLO开启门限的80% (典型)。

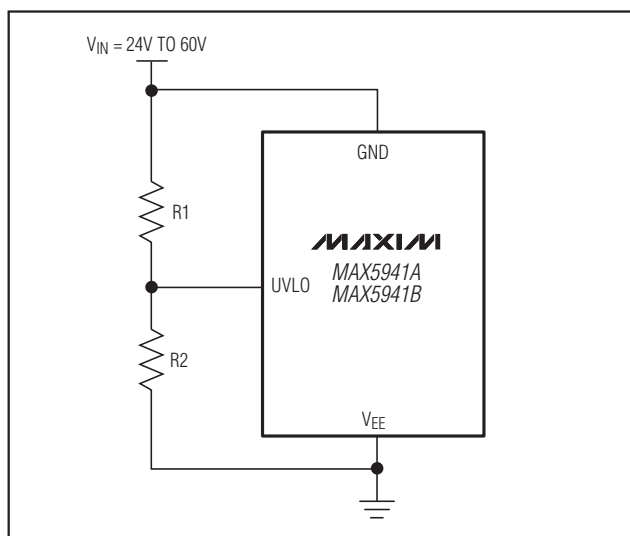


图3. 通过电阻分压设定欠压锁定门限

浪涌电流限制

MAX5941A/MAX5941B利用一个恒流源(典型值为10μA)对内部MOSFET栅极充电。MOSFET的漏-栅电容限制了漏极电压的上升速率，因而也就限制了浪涌电流。在GATE和OUT之间添加外部电容可进一步减少浪涌电流。可用下式计算浪涌电流：

$$I_{INRUSH} = I_G \times \frac{C_{OUT}}{C_{GATE}}$$

对于PoE应用，建议将浪涌电流限制在100mA内。

PGOOD/PGOOD输出

PGOOD是漏极开路、高有效逻辑输出。当 V_{OUT} 与 V_{EE} 相差在1.2V以内，并且GATE电压比 V_{EE} 高出5V以上时，PGOOD进入高阻态。否则，PGOOD被拉至 V_{OUT} (假定 V_{OUT} 比GND至少低5V)。将PGOOD与SS_SHDN相连，可用它来打开PWM控制器。无需外接上拉电阻。

\overline{PGOOD} 是漏极开路、低有效逻辑输出。当 V_{OUT} 与 V_{EE} 相差在1.2V以内，并且GATE电压比 V_{EE} 高出5V以上时， \overline{PGOOD} 被拉至 V_{EE} 。否则， \overline{PGOOD} 进入高阻态。

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

热耗散

在分级模式中，如果PSE提供最高直流电压，从GND至 V_{RCL} 的最大压降为13V。如果42mA的最大分级电流通过MAX5941A/MAX5941B，则最大直流功耗将接近546mW，略高于IC在最高工作温度时的最大直流功耗。不过，根据IEEE 802.3af标准，分级模式的持续时间被限制在75ms(最大值)内。MAX5941A/MAX5941B可以在最大持续时间耐内耐受这个最大分级功耗，而不会造成任何内部损坏。如果PSE违反IEEE 802.3af标准，超出了这个75ms最大分级时间，则有可能损坏IC。

PWM控制器 电流模式控制

MAX5941A/MAX5941B的电流模式控制结构增加了一些特有的性能，例如具有两个内部通路的前沿消隐只对送给PWM比较器的电流信号进行消隐。限流比较器在所有时间监视CS引脚，没有消隐地实施逐周期限流。CS信号的前沿消隐可防止PWM比较器过早地终止导通周期。CS信号含有一个前沿尖峰，来自于MOSFET的栅极充电电流、功率电路中电容和二极管的反相恢复电流等。由于这个前沿尖峰通常低于限流比较器的门限，所以无需对限流电路消隐，逐周期限流在所有时间内有效。

MAX5941A适用于非连续模式的反激式应用，这种转换器能够适应很宽的电源电压和负载电流变化范围。MAX5941B适用于单管正激转换器，这种转换器要求最大占空比必须限制在50%以内。

某些情况下，采用占空比大于50%的正激转换器可能更有利，此时可以采用MAX5941A。较大的占空比降低了流过主侧MOSFET开关的RMS电流，大多数情况下还可减小输出滤波电感。这样做的主要缺点是MOSFET的额定电压必须更高，并且必须提供斜坡补偿来稳定内电流环。MAX5941A可提供内部斜坡补偿。

光耦反馈

隔离电压反馈采用光电耦合器和并联型稳压器实现，如图5所示。输出电压设定点的精度取决于并联型稳压器的精度和反馈电阻的容差。

内部稳压器

MAX5941A/MAX5941B的内部调节器取代高消耗的启动电阻，为IC提供启动所需的电能，并可以稳定第三(偏置)绕组的输出电压，为IC提供工作电源。开始启动时，稳压器将 V_+ 下调到 V_{CC} 为器件提供偏置。启动之后，改由 V_{DD} 稳压器从第三绕组输出得到稳定的 V_{CC} 。这种结构只需用一只很小的电容对第三绕组的输出滤波即可，省下了一只滤波电感的成本。

在设计第三绕组时，线圈匝数应保证最小反射电压始终大于12.7V。最大反射电压必须小于36V。

为降低功耗，当 V_{DD} 电压达到12.7V后高压调节器就被关掉。这样可以大大降低功耗并改善效率。如果 V_{CC} 降低到欠压锁定门限($V_{CC} = 6.6V$)以下，低压调节器被关闭，重新进入软启动。欠压锁定状态MOSFET驱动器输出(NDRV)保持为低。

如果输入电压介于13V至36V之间，只要不超出最大功耗，可以将 V_+ 和 V_{DD} 连接到线电压。这样就可省掉第三绕组。

PWM控制器欠压锁定，软启动和关断

MAX5941A/MAX5941B的软启动功能使负载电压以受控方式爬升，避免输出电压过冲。

当控制器进入欠压锁定时，连接到 SS_SHDN 引脚的电容被放电。脱离欠压锁定后，内部电流源开始对该电容充电，开始软启动周期。利用下式可计算软启动时间：

$$t_{\text{startup}} = 0.45 \frac{\text{ms}}{\text{nF}} \times C_{\text{SS}}$$

式中 C_{SS} 是软启动电容，如图5所示。

当 $V_{\text{SS_SHDN}}$ 爬升至0.6V以上后开始工作。软启动完成后 $V_{\text{SS_SHDN}}$ 稳定在2.4V内部基准电压上。将 $V_{\text{SS_SHDN}}$ 下拉至0.25V以下将关闭控制器。

当 V_{CC} 低于6.6V时欠压锁定关闭控制器。关断期间 V_+ 稳压器和基准电路保持开启。

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

MAX5941A/MAX5941B

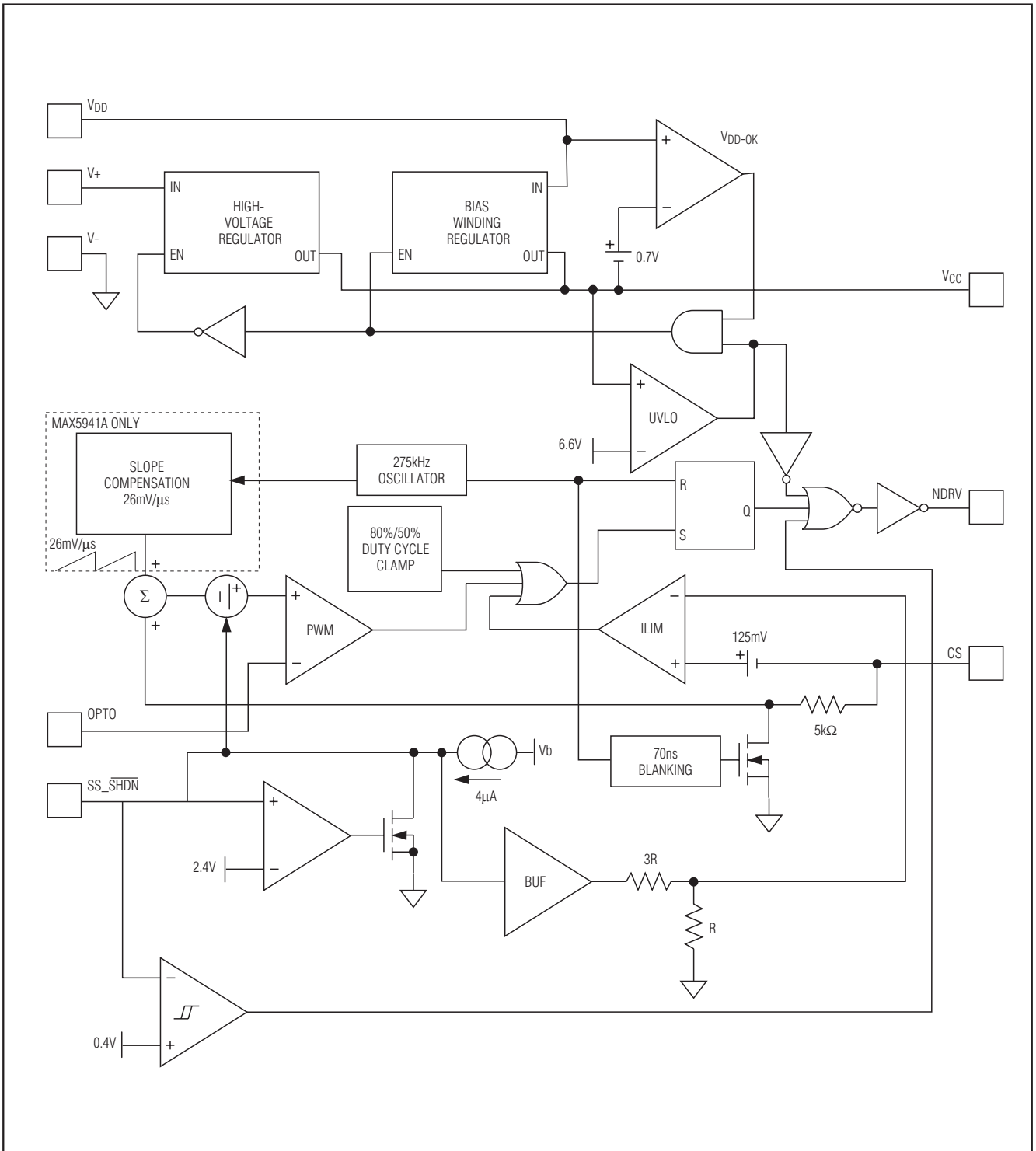


图4. MAX5941A/MAX5941B PWM控制器功能框图

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

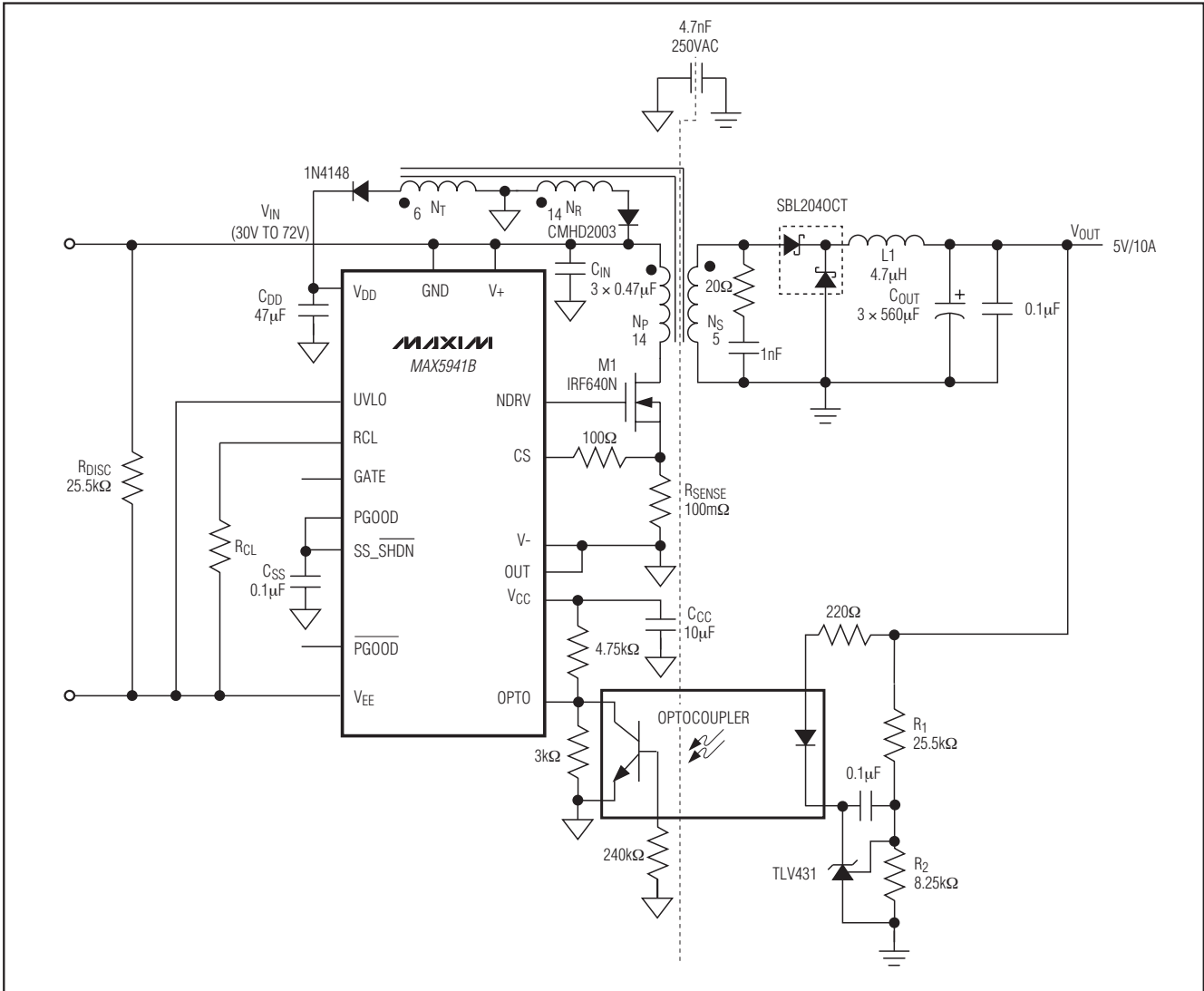


图5. 正激转换器

电流检测比较器

检流(CS)比较器及其相关逻辑电路限制通过MOSFET的峰值电流。电流检测是通过CS引脚，检测连接在MOSFET源极和GND之间的检流电阻上的电压实现的。为降低开关噪声，可通过一只100Ω电阻或RC低通滤波器连接CS引脚与外部MOSFET源极(图5、6)。根据下式选择检流电阻 R_{SENSE} ：

$$R_{SENSE} = 0.465V / I_{LimPrimary}$$

式中 $I_{LimPrimary}$ 是主侧最大峰值电流。

当 $V_{CS} > 465mV$ 时功率MOSFET关断。从开关电流到达触发电平、最终到驱动器关闭的传输延迟为170ns。

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

MAX5941A/MAX5941B

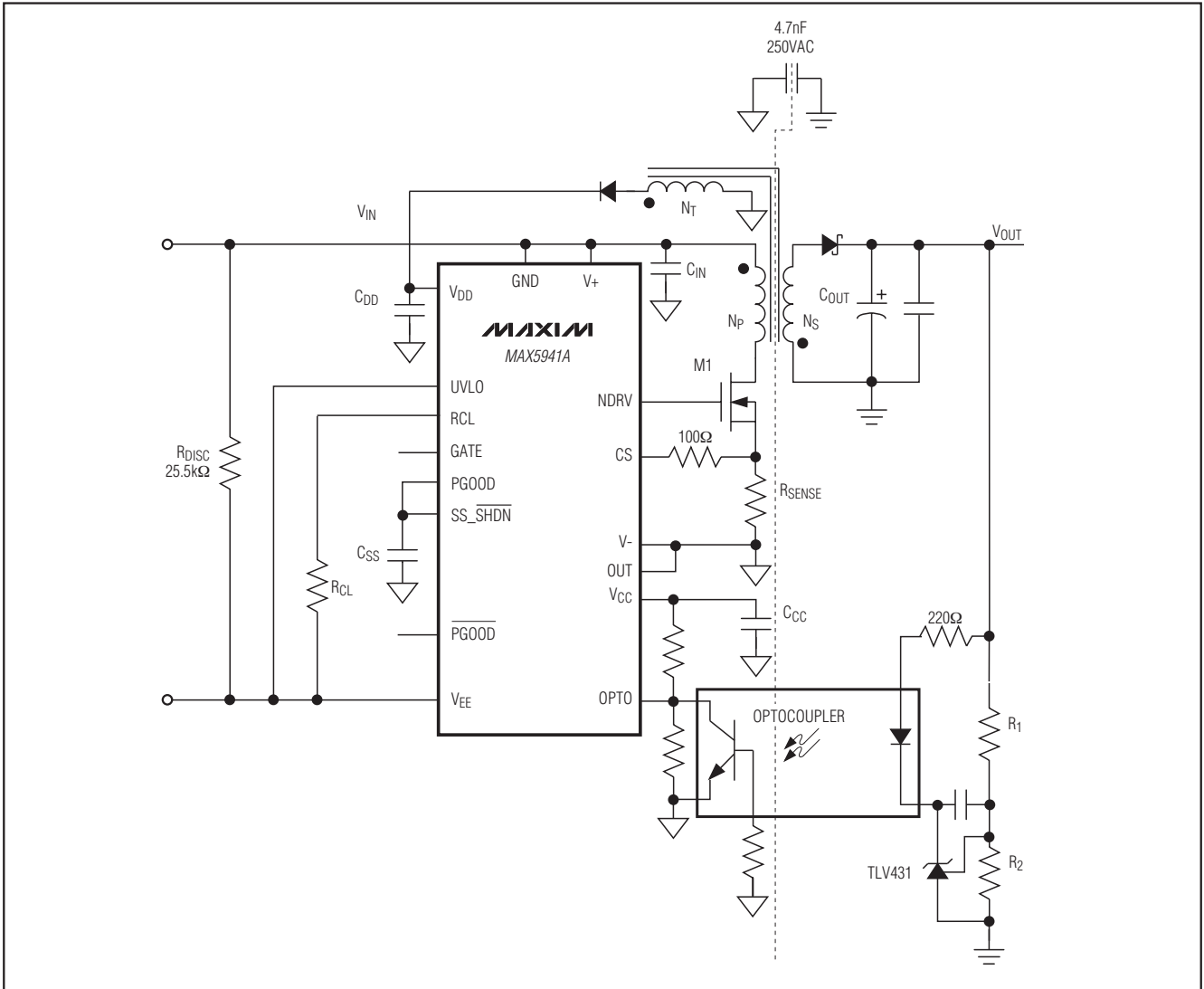


图6. 反激转换器

PWM比较器和斜坡补偿

一个内部的275kHz振荡器决定了控制器的开关频率。每个周期开始时，NDRV开启N沟道MOSFET。无论反馈如何，一旦到达最大占空比，NDRV都会关闭外部MOSFET。MAX5941B采用一个内部的斜坡发生器进行斜坡补偿。内部斜坡信号在每个周期开始时复位，然后以26mV/μs速率爬升。

PWM比较器根据瞬时电流、误差电压、内部基准和斜坡补偿信号(仅限于MAX5941A)决定何时关闭N沟道MOSFET。正

常工作时，N沟道MOSFET在下列条件下关闭：

$$I_{\text{PRIMARY}} \times R_{\text{SENSE}} > V_{\text{OPTO}} - V_{\text{REF}} - V_{\text{SCOMP}}$$

式中 I_{PRIMARY} 是流过N沟道MOSFET的电流， V_{REF} 是2.4V内部基准， V_{SCOMP} 是始于零、并以26mV/μs速率爬升的斜坡信号(仅限于MAX5941A)。当MAX5941A用于正激转换器时，必须满足以下条件，以免控制环产生次谐波振荡：

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

$$\frac{N_S}{N_P} \times \frac{k \times R_{SENSE} \times V_{OUT}}{L} = 26\text{mV}/\mu\text{s}$$

式中k = 0.75至1, N_S 和 N_P 分别为变压器次级和初级线圈匝数。L是输出滤波电感。这就使输出电感电流在 R_{SENSE} 上的作用等于斜坡补偿。满足该条件时控制器可在一个周期内响应瞬态变化。

N沟道MOSFET栅极驱动器

NDRV可驱动N沟道MOSFET。NDRV可源出和吸收很大的瞬时电流来对MOSFET栅极充电和放电。为了支持这种开关瞬变,应用一只陶瓷电容旁路 V_{CC} 。开关MOSFET所需的平均电流是总栅极电荷与工作频率的乘积。这个电流再加上静态电流就是总工作电流。

应用信息

设计范例

以下是利用MAX5941B设计正激转换器(图5)的一般步骤:

- 1) 确定具体需求。
- 2) 设定输出电压。
- 3) 计算变压器主、副绕组匝数比。
- 4) 计算复位绕组与主绕组匝数比。
- 5) 计算第三绕组与主绕组匝数比。
- 6) 计算检流电阻值。
- 7) 计算输出电感值。
- 8) 选择输出电容。

图5电路的设计如下:

- 1) $30\text{V} \leq V_{IN} \leq 67\text{V}$, $V_{OUT} = 5\text{V}$, $I_{OUT} = 10\text{A}$, $V_{RIPPLE} \leq 50\text{mV}$ 。开启门限设为38.6V。
- 2) 为设定输出电压,根据下式计算电阻R1和R2:

$$\frac{V_{REF}}{V_{OUT}} = \frac{R_2}{R_1 + R_2}$$

式中 V_{REF} 是并联稳压器的基准电压, R_1 和 R_2 如图5和图6所示。

- 3) 根据最小输入电压和MAX5941B的最大占空比下限

(44%)计算变压器匝比。为能使用漏-源击穿电压小于200V的MOSFET,采用最大占空比为50%的MAX5941B。根据下式计算匝数比:

$$\frac{N_S}{N_P} \geq \frac{V_{OUT} + (V_{D1} \times D_{MAX})}{D_{MAX} \times V_{IN_MIN}}$$

式中:

N_S/N_P = 匝数比(N_S 是副绕组匝数, N_P 是主绕组匝数)。

V_{OUT} = 输出电压(5V)。

V_{D1} = D1压降(功率肖特基二极管典型值为0.5V)。

D_{MAX} = 最大工作占空比的最小值(44%)。

V_{IN_MIN} = 最小输入电压(30V)。

对于本例:

$$\frac{N_S}{N_P} \geq \frac{5\text{V} + (0.5\text{V} \times 0.44)}{0.44 \times 30\text{V}} = 0.395$$

根据磁芯损耗和直流电阻要求选择 N_P 。利用匝比算出 N_S ,向上取最接近的整数。对于本例, $N_P = 14$, $N_S = 6$ 。

对于正激转换器,选择一个励磁电感接近200 μH 的变压器。正激转换器存储在励磁电感中的能量没有被传送到负载,必须返回输入,这可通过复位绕组来完成。

变压器主绕组到副绕组的漏感应小于1 μH 。应该注意所有漏感能量将被耗散于MOSFET。可利用缓冲电路来转移部分或全部漏感能量,并将其耗散在电阻上。

最小占空比(D_{MIN})可用下式计算:

$$D_{MIN} = \frac{V_{OUT}}{V_{IN_MAX} \times \frac{N_S}{N_P} - V_{D1}} = 17.7$$

式中 V_{IN_MAX} 是最大输入电压(67V)。

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

- 4) 复位绕组匝数比(N_R/N_P)必须足够低, 以确保变压器中的所有能量在最大占空比下的关闭周期内能够全部返回 V_+ 。可用下式来确定复位绕组匝数比:

$$N_R \leq N_P \times \frac{1-D_{MAX}'}{D_{MAX}'}$$

式中:

N_R/N_P = 复位绕组匝数比。

D_{MAX}' = 最大占空比的最大值:

$$N_R \leq 14 \times \frac{1-0.5}{0.5} = 14$$

选择 N_R 为最接近的整数。

复位绕组匝数比(N_R/N_P)决定了N沟道MOSFET需要承受的峰值电压。

利用下式来确定N沟道MOSFET上的最大漏-源电压:

$$V_{DSMAX} \geq V_{IN_MAX} \times \left(1 + \frac{N_P}{N_R}\right)$$

V_{DSMAX} = 最大MOSFET漏-源电压。

V_{IN_MAX} = 最大输入电压:

$$V_{DSMAX} \geq 67V \times \left(1 + \frac{14}{14}\right) = 134V$$

选择具有适当额定雪崩功率的MOSFET, 以吸收漏感能量。

- 5) 选择第三绕组匝数比(N_T/N_P), 使最小输入电压能够在 V_{DD} 处提供最小工作电压(13V)。采用下式计算第三绕组匝数比:

$$\frac{V_{DDMIN} + 0.7}{V_{IN_MIN}} \times N_P \leq N_T \leq$$

$$\frac{V_{DDMAX} + 0.7}{V_{IN_MAX}} \times N_P$$

式中:

V_{DDMIN} 是最小 V_{DD} 电源电压(13V)。

V_{DDMAX} 是最大 V_{DD} 电源电压(30V)。

V_{IN_MIN} 是最小输入电压(30V)。

V_{IN_MAX} 是最大输入电压(在本设计范例如为67V)。

N_P 是主绕组匝数。

N_T 是第三绕组匝数:

$$\frac{13.7}{30} \times 14 \leq N_T \leq \frac{36.7}{67} \times 14$$

$$6.39 \leq N_T \leq 7.67$$

选择 $N_T = 7$ 。

- 6) 根据下式来选择 R_{SENSE} :

$$R_{SENSE} \leq \frac{V_{LIM}}{\frac{N_S}{N_P} \times 1.2 \times I_{OUTMAX}}$$

式中:

V_{LIM} 是检流比较器的触发门限电压(0.465V)。

N_S/N_P 是副端匝数比(本例为5/14)。

I_{OUTMAX} 是最大直流输出电流(本例为10A):

$$R_{SENSE} \leq \frac{0.465V}{\frac{5}{14} \times 1.2 \times 10} = 90.4m\Omega$$

- 7) 选择电感值, 使电感中的峰值纹波电流(LIR)介于最大输出电流的10%和20%之间:

$$L \geq \frac{(V_{OUT} + V_D) \times (1-D_{MIN})}{2 \times LIR \times 275kHz \times I_{OUTMAX}}$$

式中 V_D 是输出肖特基二极管的正向压降(0.5V), LIR是电感纹波电流与直流输出电流之比:

$$L \geq \frac{(5.5) \times (1-0.198)}{0.4 \times 275kHz \times 10A} = 4.01\mu H$$

- 8) 输出滤波电容的容量和ESR决定了输出纹波。选择低ESR电容, 以满足纹波电压要求。

采用下式来计算峰到峰输出纹波:

$$V_{RIPPLE} = \sqrt{V_{RIPPLE,ESR}^2 + V_{RIPPLE,C}^2}$$

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

表3. 元件供应商

COMPONENT	SUPPLIERS	WEBSITE
Power FETS	International Rectifier	www.irf.com
	Fairchild	www.fairchildsemi.com
	Vishay-Siliconix	www.vishay.com/brands/siliconix/main.html
Current-Sense Resistors	Dale-Vishay	www.vishay.com/brands/dale/main.html
	IRC	www.irctt.com/pages/index.cfm
Diodes	ON Semi	www.onsemi.com
	General Semiconductor	www.gensemi.com
	Central Semiconductor	www.centralsemi.com
Capacitors	Sanyo	www.sanyo.com
	Taiyo Yuden	www.t-yuden.com
	AVX	www.avxcorp.com
Magnetics	Coiltronics	www.cooperet.com
	Coilcraft	www.coilcraft.com
	Pulse Engineering	www.pulseeng.com

式中:

V_{RIPPLE} 是由ESR纹波: $V_{\text{RIPPLE,ESR}}$ 和容性纹波: $V_{\text{RIPPLE,C}}$ 综合形成的RMS输出纹波。ESR纹波和容性纹波可按下式计算:

$$V_{\text{RIPPLE,ESR}} = I_{\text{RIPPLE}} \times \text{ESR}$$

$$V_{\text{RIPPLE,C}} = I_{\text{RIPPLE}} / (2 \times \pi \times 275\text{kHz} \times C_{\text{OUT}})$$

布局建议

所有承载脉冲电流的连接都必须尽可能短, 尽可能宽, 并有一个地层作为返回通路。由于高频开关电源转换器中电流的高 di/dt , 这些连接的电感必须尽可能小。

必须仔细分析任何参考布局中的电流环路, 其内部面积必须尽可能小以减少EMI辐射。地层应尽量保持完整。

兼容于IEEE 802.3af标准的以太网供电受电设备接口/PWM控制器

MAX5941A/MAX5941B

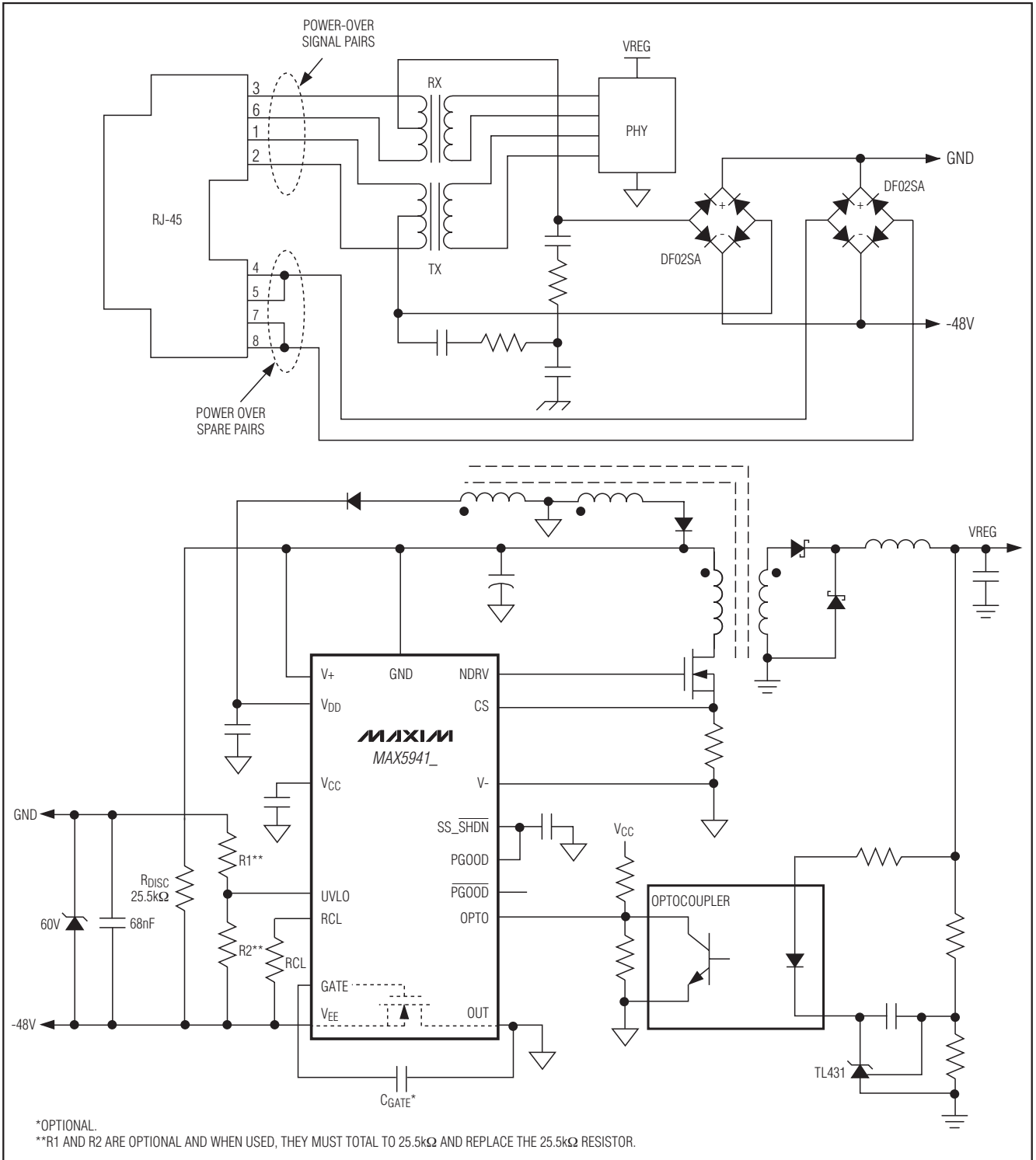


图7. 具有以太网供电能力的PD (电源由信号线对或空线对提供)

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

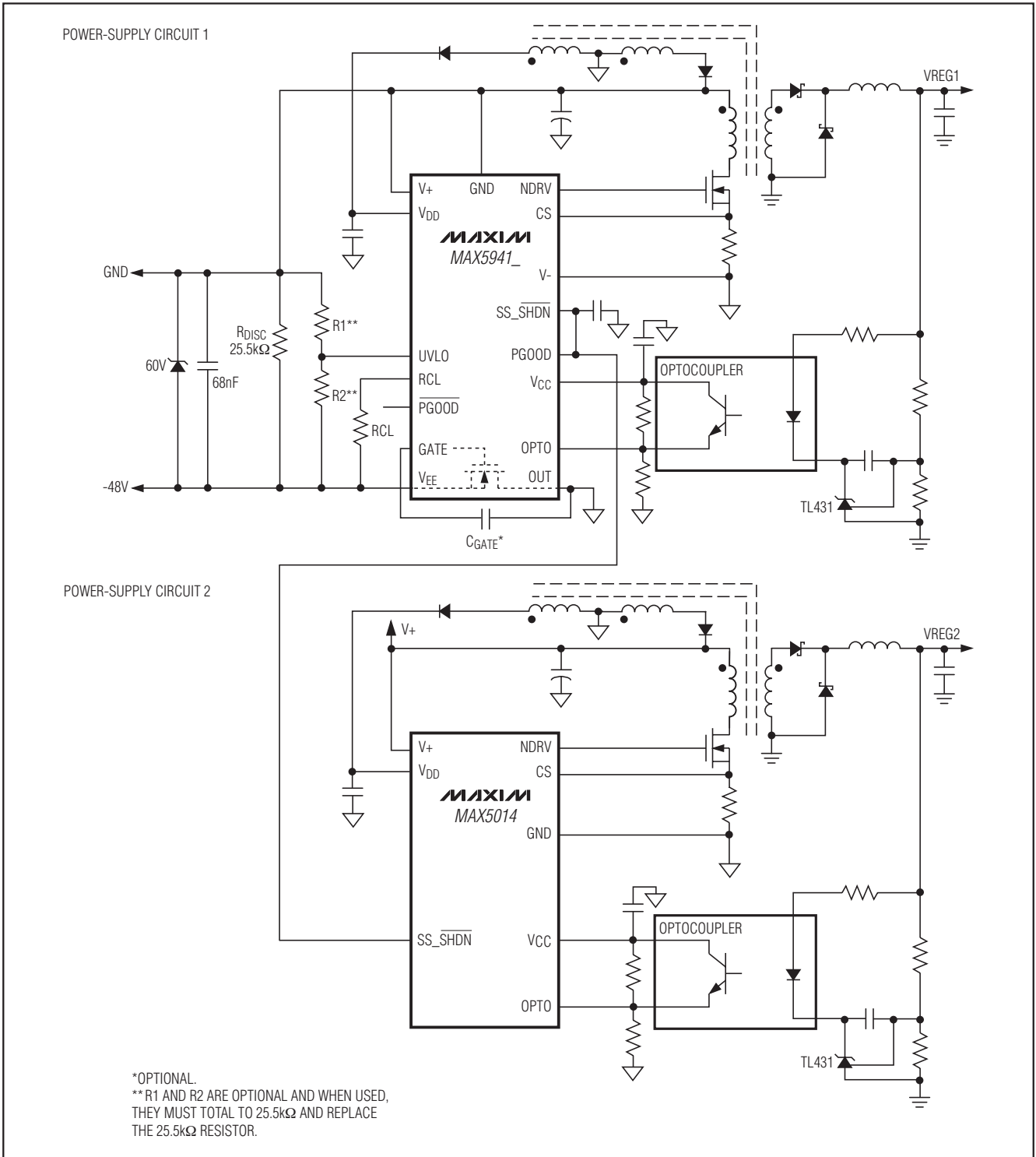
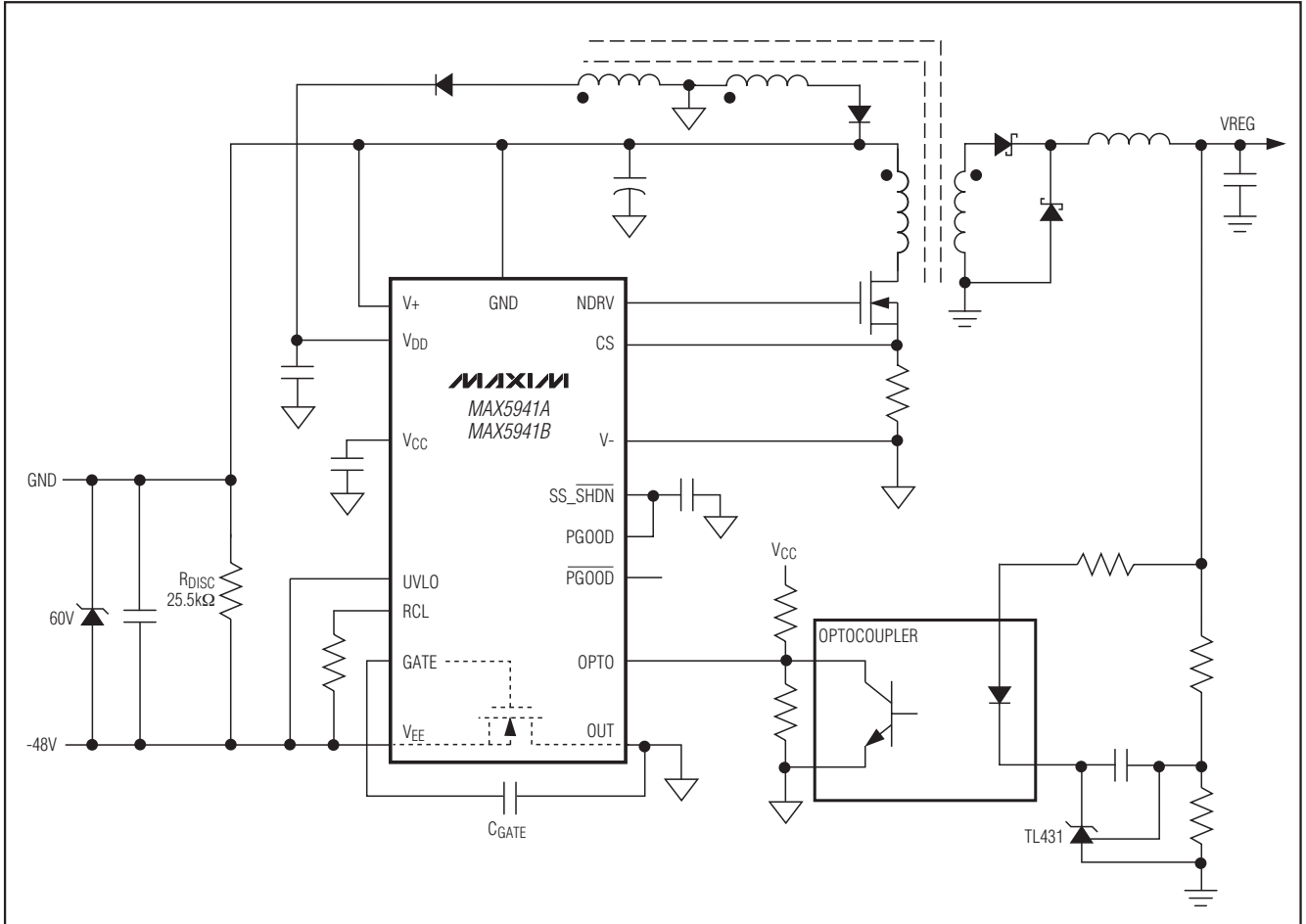


图8. 电源电路1激活第二个电源电路的PWM控制器

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

典型工作电路

MAX5941A/MAX5941B




芯片信息

TRANSISTOR COUNT: 4232
PROCESS: BiCMOS

兼容于IEEE 802.3af标准的 以太网供电受电设备接口/PWM控制器

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-ic.com.cn/packages.)



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A1	0.004	0.010	0.10	0.25
B	0.014	0.019	0.35	0.49
C	0.007	0.010	0.19	0.25
e	0.050 BSC		1.27 BSC	
E	0.150	0.157	3.80	4.00
H	0.228	0.244	5.80	6.20
L	0.016	0.050	0.40	1.27

VARIATIONS:

DIM	INCHES		MILLIMETERS		N	MS012
	MIN	MAX	MIN	MAX		
D	0.189	0.197	4.80	5.00	8	AA
D	0.337	0.344	8.55	8.75	14	AB
D	0.386	0.394	9.80	10.00	16	AC

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15mm (.006").
3. LEADS TO BE COPLANAR WITHIN 0.10mm (.004").
4. CONTROLLING DIMENSION: MILLIMETERS.
5. MEETS JEDEC MS012.
6. N = NUMBER OF PINS.

PACKAGE OUTLINE, .150" SOIC

APPROVAL	DOCUMENT CONTROL NO. 21-0041	REV. B	1/1
----------	---------------------------------	-----------	-----

Maxim北京办事处

北京 8328信箱 邮政编码 100083
 免费电话: 800 810 0310
 电话: 010-6211 5199
 传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。