

# MAXIM

## 双路、8位、低功耗、2线、 串行电压输出DAC

MAX5820

### 概述

MAX5820是双路、8位电压输出的数模转换器(DAC),具有I<sup>2</sup>C\*兼容的2线接口,工作时钟频率可达400kHz。该器件采用2.7V至5.5V单电源供电( $V_{DD} = 3.6V$ 时,电源电流为115 $\mu A$ )。关断模式下将电源电流降至1 $\mu A$ 以内。MAX5820具有三种软件可选的关断输出阻抗:100k $\Omega$ 、1k $\Omega$ 和高阻。其它特性包括:内置精密、满摆幅输出缓冲器和上电复位(POR)电路,用于控制100k $\Omega$ 关断模式下的DAC上电过程。

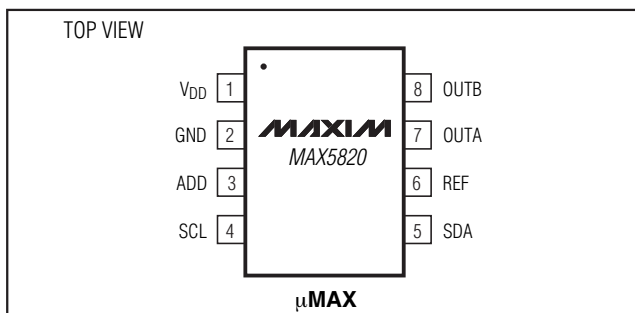
MAX5820具有双缓冲I<sup>2</sup>C兼容串行接口,允许多个器件共享一条总线。所有逻辑输入兼容于CMOS电平,且由施密特触发器缓冲,可直接连接光耦和变压器隔离接口。MAX5820检测到地址不匹配时,将断开时钟(SCL)信号与器件的连接,大大降低了馈入的数字噪声。

MAX5820工作在扩展工业级温度范围(-40°C到+85°C),提供小型8引脚 $\mu$ MAX®封装。如需12位产品,请参考MAX5822数据资料,10位产品请参考MAX5821数据资料。

### 应用

增益和失调数控调节  
可编程电压及电流源  
可编程衰减器  
VCO/变容二极管控制  
低成本仪表  
电池供电仪表

### 引脚配置



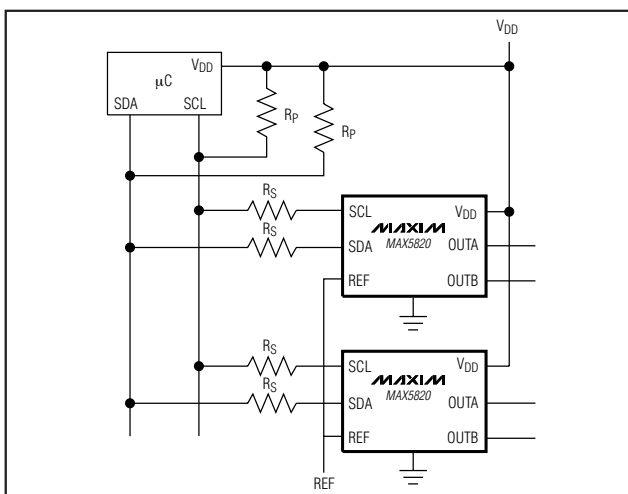
### 特性

- ◆ 超低电源电流
  - $V_{DD} = 3.6V$ 时, 115 $\mu A$
  - $V_{DD} = 5.5V$ 时, 135 $\mu A$
- ◆ 300nA低功耗关断模式
- ◆ 2.7V到5.5V单电源
- ◆ 快速400kHz I<sup>2</sup>C兼容2线串口
- ◆ 施密特触发器输入,可与光耦直接接口
- ◆ 满摆幅输出缓冲放大器
- ◆ 三种软件可选的关断输出阻抗  
100k $\Omega$ 、1k $\Omega$ 和高阻
- ◆ 回读模式用于检验总线和数据
- ◆ 上电复位清零
- ◆ 8引脚 $\mu$ MAX封装

### 订购信息

PART	TEMP RANGE	PIN-PACKAGE	ADDRESS
MAX5820LEUA	-40°C to +85°C	8 $\mu$ MAX	0111 00X
MAX5820MEUA	-40°C to +85°C	8 $\mu$ MAX	1011 00X

### 典型工作电路



$\mu$ MAX是Maxim Integrated Products, Inc. 的注册商标。

\*购买Maxim Integrated Products, Inc. 或其从属授权关联公司的I<sup>2</sup>C产品,即得到了Philips I<sup>2</sup>C的专利许可,将这些产品用于符合Philips定义的I<sup>2</sup>C标准规范的系统。

# 双路、8位、低功耗、2线、 串行电压输出DAC

## ABSOLUTE MAXIMUM RATINGS

V <sub>DD</sub> , SCL, SDA to GND .....	-0.3V to +6V
OUT <sub>-</sub> , REF, ADD to GND.....	-0.3V to V <sub>DD</sub> + 0.3V
Maximum Current into Any Pin.....	50mA
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
8-Pin μMAX (derate 4.5mW above +70°C) .....	362mW

Operating Temperature Range .....	-40°C to +85°C
Storage Temperature Range .....	-65°C to +150°C
Maximum Junction Temperature .....	+150°C
Lead Temperature (soldering, 10s) .....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>DD</sub> = +2.7V to +5.5V, GND = 0, V<sub>REF</sub> = V<sub>DD</sub>, R<sub>L</sub> = 5kΩ, C<sub>L</sub> = 200pF, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted. Typical values are at V<sub>DD</sub> = +5V, T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>STATIC ACCURACY (NOTE 2)</b>						
Resolution	N		8			Bits
Integral Nonlinearity	INL	(Note 3)		±0.5	±1	LSB
Differential Nonlinearity	DNL	Guaranteed monotonic (Note 2)			±0.5	LSB
Zero-Code Error	ZCE	Code = 00 hex, V <sub>DD</sub> = 2.7V		6	40	mV
Zero-Code Error Tempco				2.3		ppm/°C
Gain Error	GE	Code = FF hex		-0.8	-3	%FSR
Gain-Error Tempco				0.26		ppm/°C
Power-Supply Rejection Ratio	PSRR	Code = FF hex, V <sub>DD</sub> = 4.5V to 5.5V		58.8		dB
DC Crosstalk				30		μV
<b>REFERENCE INPUT</b>						
Reference Input Voltage Range	V <sub>REF</sub>		0		V <sub>DD</sub>	V
Reference Input Impedance			65	90		kΩ
Reference Current		Power-down mode		0.3	1	μA
<b>DAC OUTPUT</b>						
Output Voltage Range		No load (Note 4)	0		V <sub>DD</sub>	V
DC Output Impedance		Code = 80 hex		1.2		Ω
Short-Circuit Current		V <sub>DD</sub> = 5V, V <sub>OUT</sub> = full scale (short to GND)		42.2		mA
		V <sub>DD</sub> = 3V, V <sub>OUT</sub> = full scale (short to GND)		15.1		
Wake-Up Time		V <sub>DD</sub> = 5V		8		μs
		V <sub>DD</sub> = 3V		8		
DAC Output Leakage Current		Power-down mode = high impedance, V <sub>DD</sub> = 5.5V, V <sub>OUT-</sub> = V <sub>DD</sub> to GND		±0.1	±1	μA
<b>DIGITAL INPUTS (SCL, SDA)</b>						
Input High Voltage	V <sub>IH</sub>		0.7 x V <sub>DD</sub>			V
Input Low Voltage	V <sub>IL</sub>				0.3 x V <sub>DD</sub>	V

# 双路、8位、低功耗、2线、 串行电压输出 DAC

MAX5820

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = +2.7V$  to  $+5.5V$ ,  $GND = 0$ ,  $V_{REF} = V_{DD}$ ,  $R_L = 5k\Omega$ ,  $C_L = 200pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $V_{DD} = +5V$ ,  $T_A = +25^\circ C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Hysteresis			0.05 x $V_{DD}$			V
Input Leakage Current		Digital inputs = 0 or $V_{DD}$		$\pm 0.1$	$\pm 1$	$\mu A$
Input Capacitance				6		pF
<b>DIGITAL OUTPUT (SDA)</b>						
Output Logic-Low Voltage	$V_{OL}$	$I_{SINK} = 3mA$			0.4	V
Tri-State Leakage Current	$I_L$	Digital inputs = 0 or $V_{DD}$		$\pm 0.1$	$\pm 1$	$\mu A$
Tri-State Output Capacitance				6		pF
<b>DYNAMIC PERFORMANCE</b>						
Voltage-Output Slew Rate	SR			0.5		V/ $\mu s$
Voltage-Output Settling Time		To 0.5 LSB code 40 hex to C0 hex or C0 hex to 40 hex (Note 5)		4	12	$\mu s$
Digital Feedthrough		Code = 00 hex, digital inputs from 0 to $V_{DD}$		0.2		nV-s
Digital-to-Analog Glitch Impulse		Major carry transition (code = 7F hex to 80 hex and 80 hex to 7F hex)		12		nV-s
DAC-to-DAC Crosstalk				2.4		nV-s
<b>POWER SUPPLIES</b>						
Supply Voltage Range	$V_{DD}$		2.7		5.5	V
Supply Current with No Load	$I_{DD}$	All digital inputs at 0 or $V_{DD} = 3.6V$		115	205	$\mu A$
		All digital inputs at 0 or $V_{DD} = 5.5V$		135	215	$\mu A$
Power-Down Supply Current	$I_{DDPD}$	All digital inputs at 0 or $V_{DD} = 5.5V$		0.3	1	$\mu A$
<b>TIMING CHARACTERISTICS (FIGURE 1)</b>						
Serial Clock Frequency	$f_{SCL}$		0		400	kHz
Bus Free Time Between STOP and START Conditions	$t_{BUF}$		1.3			$\mu s$
START Condition Hold Time	$t_{HD,STA}$		0.6			$\mu s$
SCL Pulse-Width Low	$t_{LOW}$		1.3			$\mu s$
SCL Pulse-Width High	$t_{HIGH}$		0.6			$\mu s$
Repeated START Setup Time	$t_{SU,STA}$		0.6			$\mu s$
Data Hold Time	$t_{HD,DAT}$		0		0.9	$\mu s$
Data Setup Time	$t_{SU,DAT}$		100			ns
SDA and SCL Receiving Rise Time	$t_r$	(Note 5)	0		300	ns
SDA and SCL Receiving Fall Time	$t_f$	(Note 5)	0		300	ns
SDA Transmitting Fall Time	$t_f$	(Note 5)	20 + $0.1C_b$		250	ns

# 双路、8位、低功耗、2线、 串行电压输出DAC

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = +2.7V$  to  $+5.5V$ ,  $GND = 0$ ,  $V_{REF} = V_{DD}$ ,  $R_L = 5k\Omega$ ,  $C_L = 200pF$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $V_{DD} = +5V$ ,  $T_A = +25^\circ C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STOP Condition Setup Time	$t_{SU,STO}$		0.6			$\mu s$
Bus Capacitance	$C_b$	(Note 5)			400	pF
Maximum Duration of Suppressed Pulse Widths	$t_{SP}$		0		50	ns

**Note 1:** All devices are 100% production tested at  $T_A = +25^\circ C$  and are guaranteed by design for  $T_A = T_{MIN}$  to  $T_{MAX}$ .

**Note 2:** Static specifications are tested with the output unloaded.

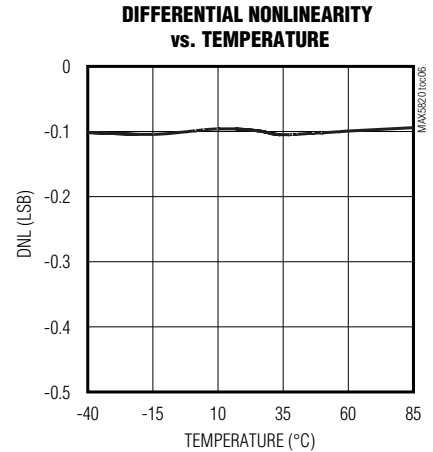
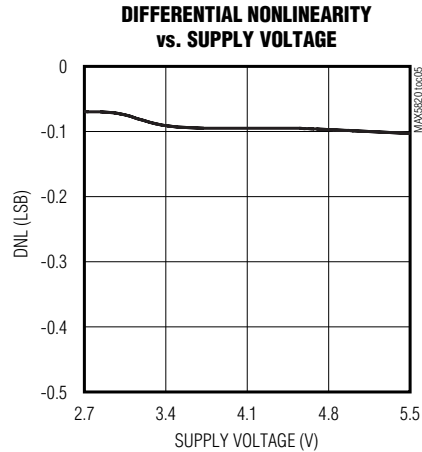
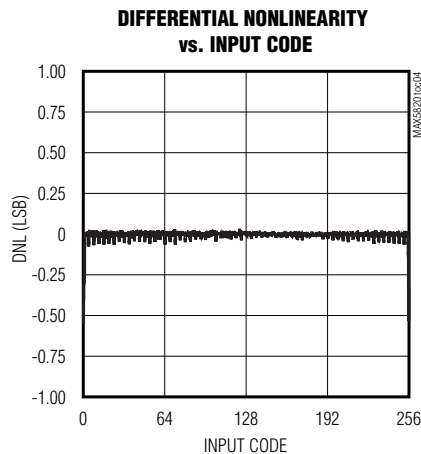
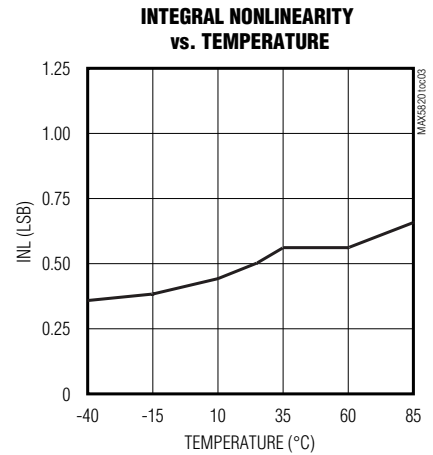
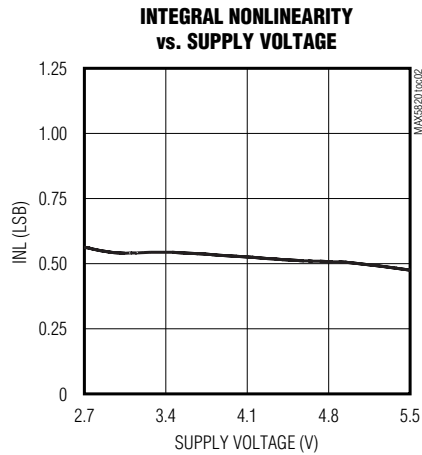
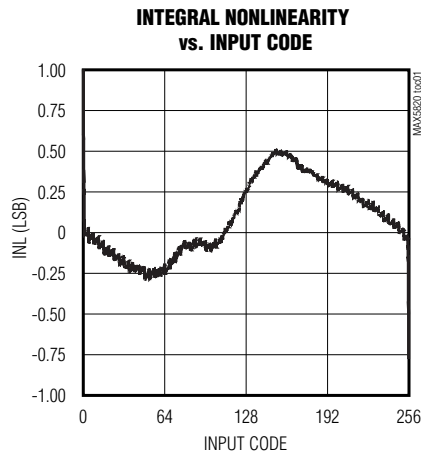
**Note 3:** Linearity is guaranteed from codes 7 to 248.

**Note 4:** Offset and gain error limit the FSR.

**Note 5:** Guaranteed by design. Not production tested.

### 典型工作特性

( $V_{DD} = +5V$ ,  $R_L = 5k\Omega$ ,  $T_A = +25^\circ C$ .)

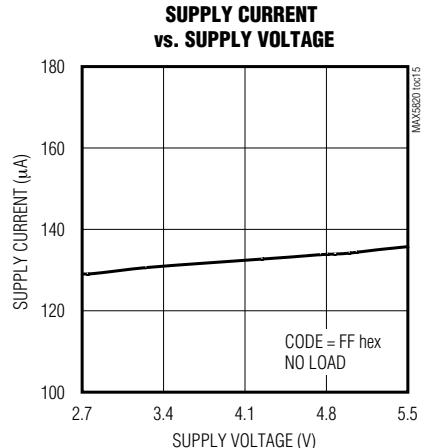
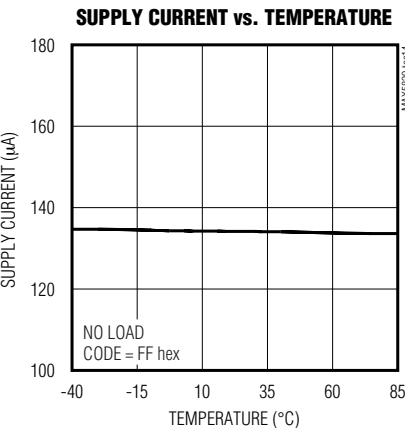
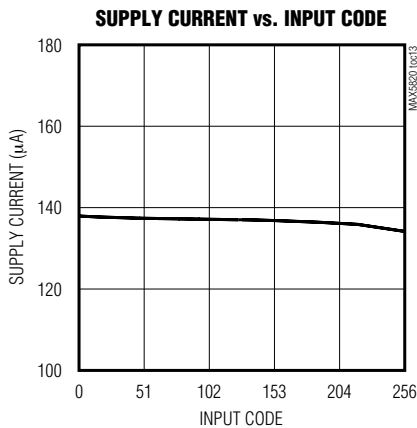
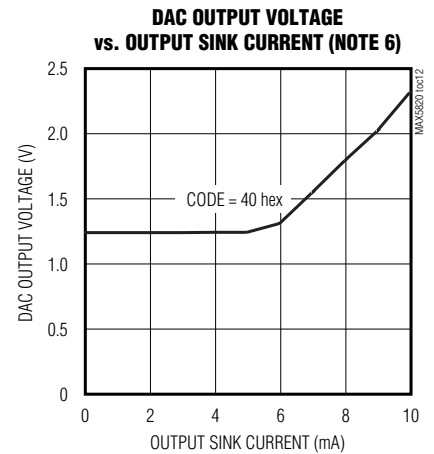
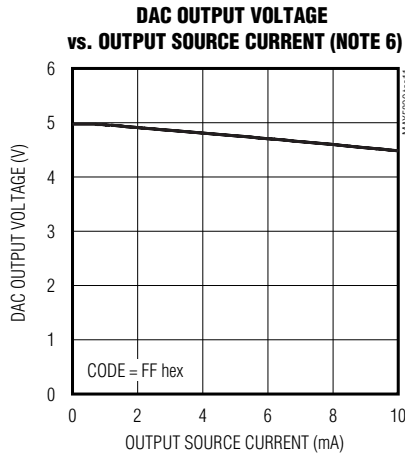
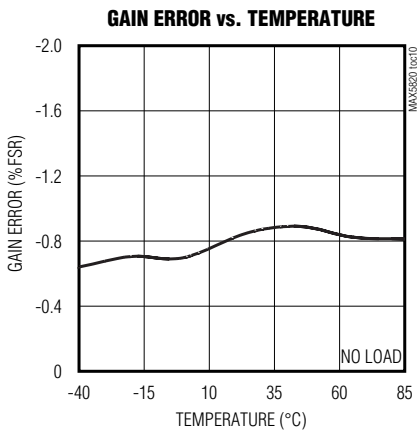
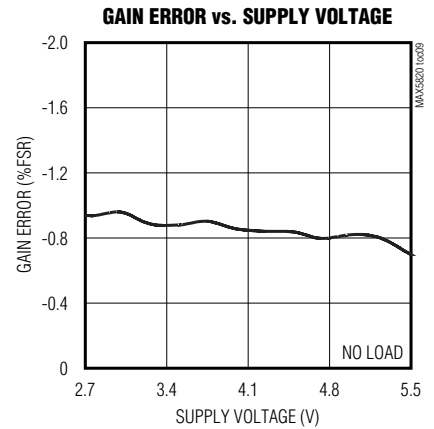
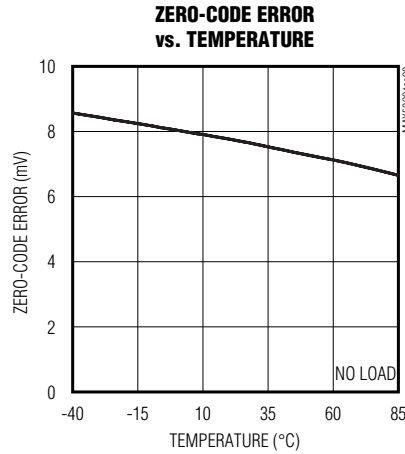
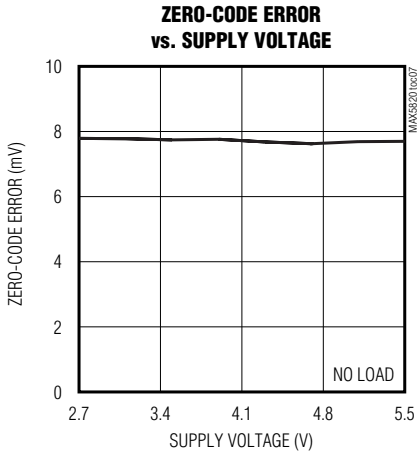


# 双路、8位、低功耗、2线、 串行电压输出DAC

典型工作特性 (续)

MAX5820

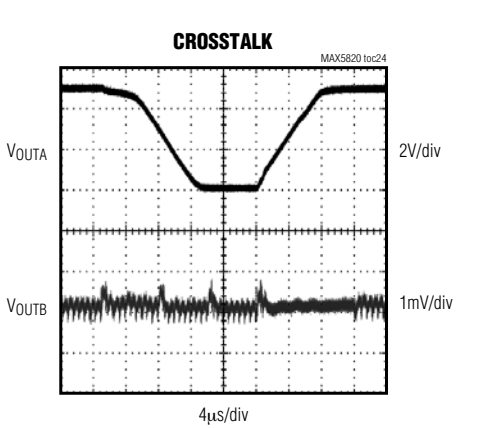
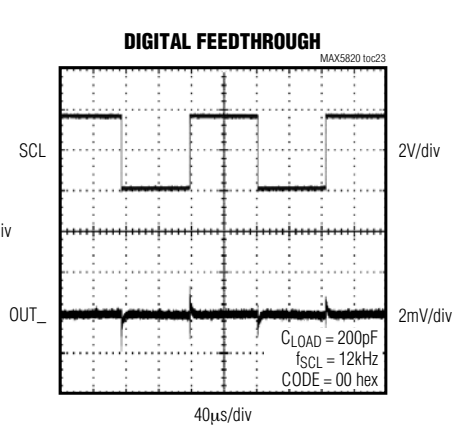
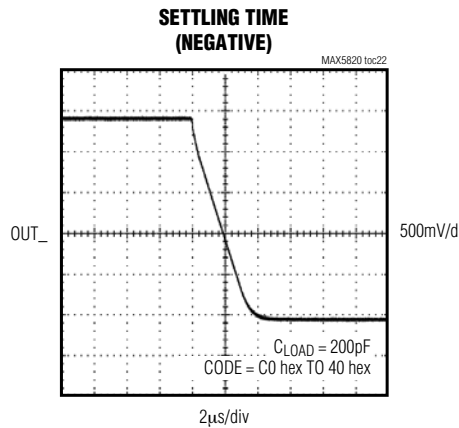
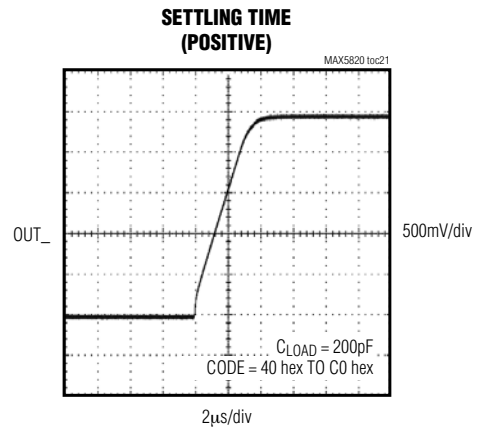
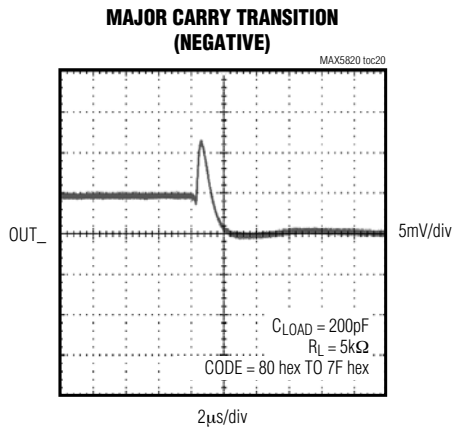
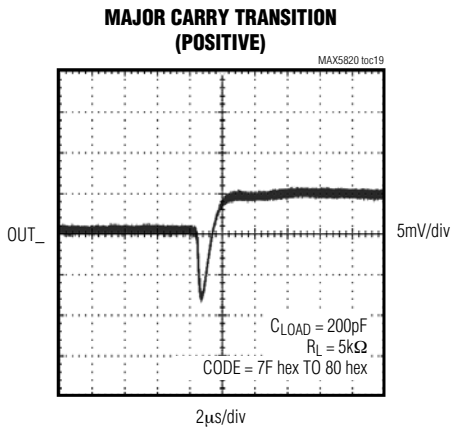
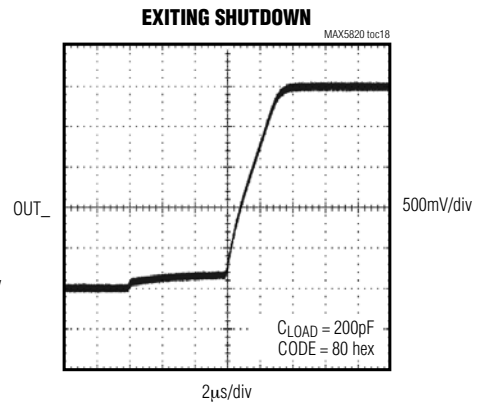
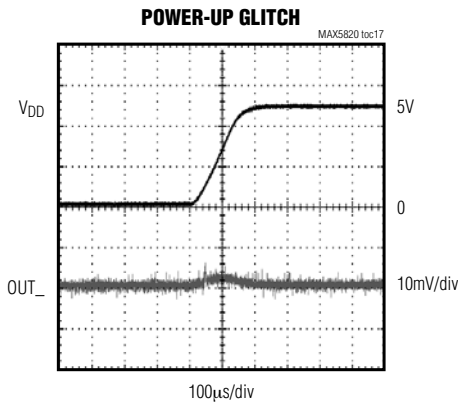
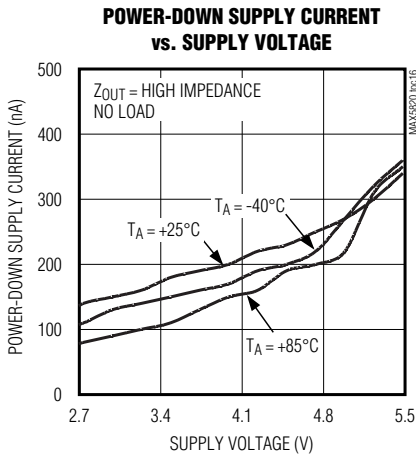
( $V_{DD} = +5V$ ,  $R_L = 5k\Omega$ ,  $T_A = +25^\circ C$ .)



# 双路、8位、低功耗、2线、 串行电压输出DAC

典型工作特性 (续)

( $V_{DD} = +5V$ ,  $R_L = 5k\Omega$ ,  $T_A = +25^\circ C$ .)



**Note 6:** The ability to drive loads greater than 5k $\Omega$  is not implied.

# 双路、8位、低功耗、2线、 串行电压输出DAC

引脚说明

MAX5820

引脚	名称	功能
1	V <sub>DD</sub>	电源
2	GND	地
3	ADD	地址选择。逻辑高电平设定地址最低有效位为1；逻辑低电平设定地址最低有效位为0。
4	SCL	串行时钟输入。
5	SDA	双向串行数据接口。
6	REF	基准输入。
7	OUTA	DAC输出A。
8	OUTB	DAC输出B。

## 详细说明

MAX5820是双路、8位电压输出的数模转换器 (DAC)，具有I<sup>2</sup>C/SMBus™兼容的2线接口。器件包含串口、关断电路、双路输入、DAC寄存器，以及两个8位电阻网络DAC、两个单位增益输出缓冲器和输出电阻级。串口对地址和控制位进行解码，将数据传送到恰当的输入或DAC寄存器。数据可直接写入DAC寄存器，立刻更新器件输出，也可以写入输入寄存器，不改变DAC输出。

## DAC工作原理

MAX5820使用分段电阻网络DAC结构，可降低整个系统的功耗，并保证输出的单调性。MAX5820输入编码为标准二进制，其输出电压由下式计算：

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

其中，N = 8 (位)，D = 输入码的十进制值 (0至255)。

## 输出缓冲器

MAX5820模拟输出采用精密的单位增益跟随器缓冲，摆率0.5V/μs。每路缓冲器为满摆幅输出，可驱动5kΩ电阻与200pF电容的并联负载。输出在4μs内稳定在±0.5 LSB范围内。

## 上电复位

MAX5820具有内部上电复位 (POR) 电路，在上电时初始化器件。DAC寄存器置为0，器件关断，输出缓冲器关闭，输出通过100kΩ终端电阻拉至GND。上电后，唤醒命令必须在执行任何转换之前进行初始化。

## 关断模式

MAX5820具有三种软件可选的低功耗关断模式。三种关断模式均可关闭输出缓冲器、断开DAC寄存器与REF的连接、电源电流降至1μA、基准电流降至1μA以下。关断模式0，器件输出高阻抗；关断模式1，器件输出通过1kΩ终端电阻在内部拉至GND；关断模式2，器件输出通过100kΩ终端电阻在内部拉至GND。表1给出了关断模式的命令字。

唤醒后，DAC输出恢复到前期数值。关断模式下，数据保存在输入和DAC寄存器。

## 数字接口

MAX5820具有兼容于I<sup>2</sup>C/SMBus的2线接口，包含一条串行数据线 (SDA) 和一条串行时钟线 (SCL)。MAX5820兼容SMBus，工作于2.7V至3.6V的V<sub>DD</sub>范围。SDA和SCL可方便地实现MAX5820与主机之间的双向通信，时钟频率可达400kHz。图1给出了2线接口时序图。MAX5820只能作为发送/接收从器件，需要主机提供时钟信号。主机 (通常是微处理器) 初始化总线上的数据传输，并生成SCL信号以实现总线传输。

主机通过发送适当的地址和后续命令和/或数据与MAX5820通信。每个传输序列包含一个START (S) 或REPEATED START (S<sub>r</sub>) 条件和一个STOP (P) 条件。通过总线传输的每个字为8位，后面跟随一个应答时钟脉冲。

SMBus是Intel Corporation的商标。



# 双路、8位、低功耗、2线、 串行电压输出DAC

表1. 关断命令

POWER-DOWN COMMAND BITS		MODE/FUNCTION
PD1	PD0	
0	0	Power-up device. DAC output restored to previous value.
0	1	Power-down mode 0. Power down device with output floating.
1	0	Power-down mode 1. Power down device with output terminated with 1kΩ to GND.
1	1	Power-down mode 2. Power down device with output terminated with 100kΩ to GND.

MAX5820 SDA和SCL驱动器为开漏极输出，需要上拉电阻产生逻辑高电平（参考典型工作电路）。串联电阻 $R_S$ 可选。这些串联电阻用于保护输入级，避免受到总线上高压尖峰信号的影响，并可减小总线信号的串扰和下冲。

### 位传输

在每个SCL时钟周期传输一个数据位。在SCL时钟脉冲的高电平，SDA必须保持稳定。SCL为高电平期间SDA的变化将产生控制信号（参考开始和停止条件部分）。I<sup>2</sup>C总线不忙时，SDA和SCL闲置为高电平。

### 开始和停止条件

串口不工作时，SDA和SCL闲置为高电平。主机器件通过发送开始条件初始化通信。SCL保持高电平，SDA从高电平到低电平的跳变产生一个开始条件。SCL保持高电平，SDA从低电平到高电平的跳变将产生一个停止条件（图2）。主机器件的开始条件表示开始向MAX5820传送数据。主机器件通过在停止条件之后发送非应答信号（参考应答位（ACK）部分）终止数据传输，停止条件释放总线。如果产生重复开始条件（ $S_r$ ），而不是停止条件，总线则保持有效。一旦检测到停止条件或不正确的地址，MAX5820将自行断开SCL与串口的连接，等待下一个开始条件，这样可大大降低了数字噪声的馈入。

### 提前停止条件

MAX5820在传输过程中可随时识别停止条件，除非停止条件与启动条件发生在同一个高脉冲（图3）。这个条件是非法的I<sup>2</sup>C格式；任何开始条件与停止条件之间必须至少有一个时钟脉冲的间隔。

### 重复开始条件

重复开始条件（ $S_r$ ）用于指示总线上数据传输方向的改变。当需要一个命令字初始化读操作时需要这种改变。总线主机写入多个I<sup>2</sup>C器件，并且不希望放弃总线控制时，也可以使用重复开始（ $S_r$ ）条件。MAX5820串口支持连续写操作，连续写入之间可以插入一个重复开始（ $S_r$ ）条件，也可以没有间隔。由于数据流方向的改变，连续读操作需要重复开始（ $S_r$ ）条件。

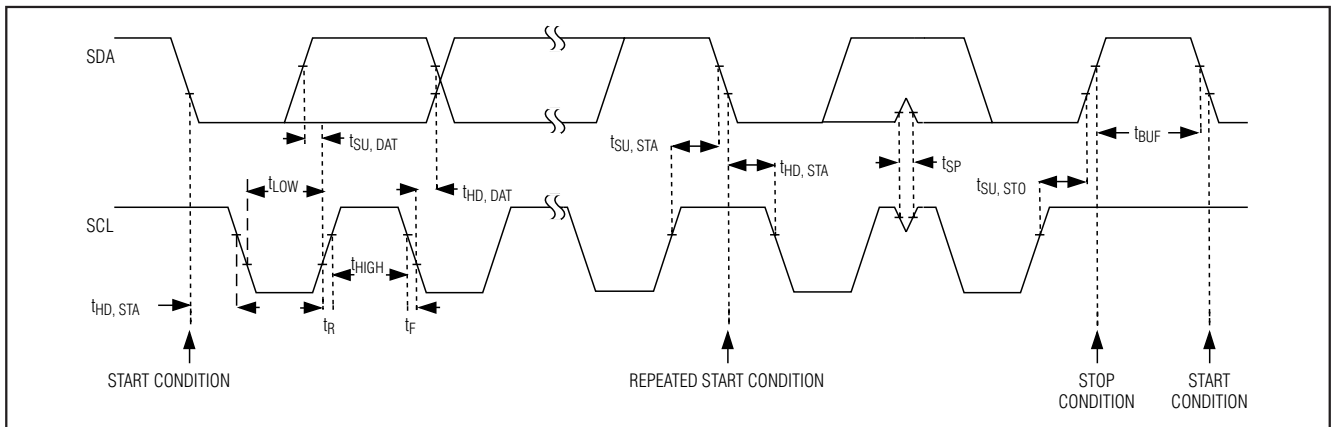


图1. 2线串口时序图



## 双路、8位、低功耗、2线、 串行电压输出DAC

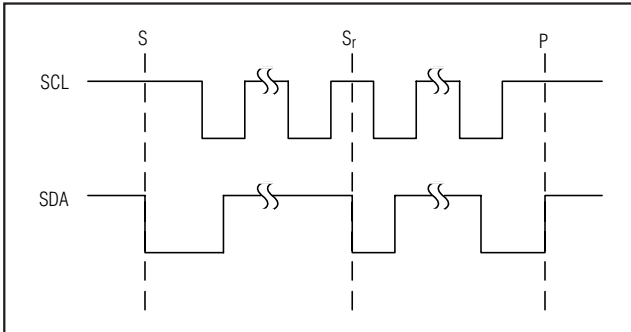


图2. 开始与停止条件

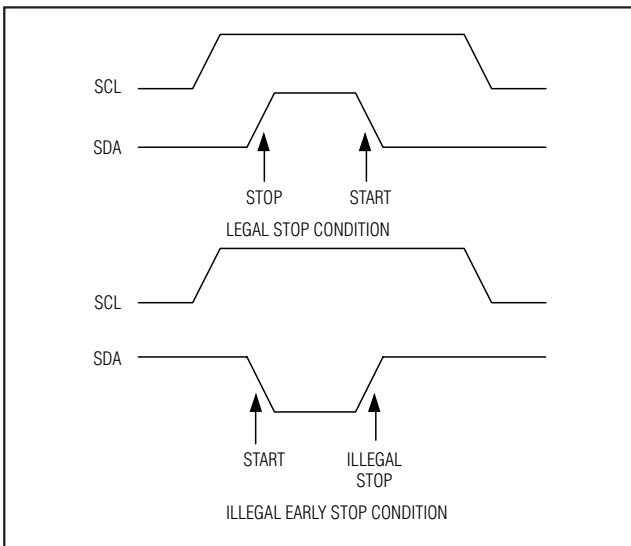


图3. 提前停止条件

### 应答位 (ACK)

应答位 (ACK) 是紧随任何8位数据字之后的第9位。ACK通常由接收器件产生。接收到地址或数据时，MAX5820在第9个时钟周期拉低SDA产生一个ACK信号。发送数据时，MAX5820等待接收器件产生ACK信号。通过监视ACK可以检测失败的数据传输，如果接收器件忙或出现系统故障，将会导致失败的数据传输。数据传输失败时，总线主机应等待一定的时间后重新建立通信。

### 从机地址

总线主机通过发送开始条件和随后的7位从机器件地址(图4)初始化与从器件的通信。闲置时，MAX5820等待开

始条件和随后的7位地址。串口逐位比较每位地址，如果检测到不匹配的地址则立即关闭串口连接。地址字的LSB位为读/写 (R/W) 位。R/W表示主机向MAX5820写入数据或从MAX5820读取数据 (R/W = 0选择写操作，R/W = 1选择读操作)。在接收到正确的地址后，MAX5820通过在一个时钟周期内拉低SDA发送ACK信号。

MAX5820具有四个不同的工厂/用户编程地址(表2)。地址位A6至A1已经预先设定，而A0由ADD控制。连接ADD至GND设定A0 = 0；连接ADD至V<sub>DD</sub>设定A0 = 1。这一功能允许最多四个MAX5820挂接在同一总线上。

表2. MAX5820 I<sup>2</sup>C从器件地址

PART	V <sub>ADD</sub>	DEVICE ADDRESS (A6-A0)
MAX5820L	GND	0111 000
MAX5820L	V <sub>DD</sub>	0111 001
MAX5820M	GND	1011 000
MAX5820M	V <sub>DD</sub>	1011 001

### 写数据格式

在写模式下 (R/W = 0)，紧随地址字节的数据用于控制MAX5820(图5)。C3-C0位配置MAX5820(表3)，D7-D0位是DAC数据。S3-S0位为子位，通常为0。应答位期间，输入和DAC寄存器在SCL信号的下降沿更新。如果写周期提前结束，将不更新数据，必须重复写周期。图6给出了写数据时序的两个范例。

### 扩展命令模式

MAX5820具有扩展命令模式，通过设定C3-C0 = 1和D7-D4 = 0访问。下一个命令字写入关断寄存器(图7)。将A

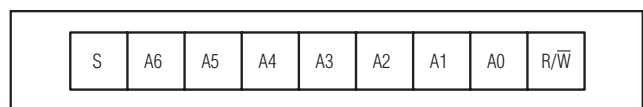


图4. 从器件地址字节定义

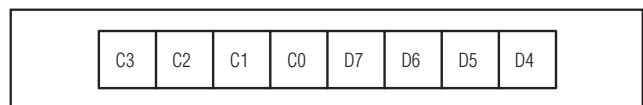


图5. 命令字节定义

## 双路、8位、低功耗、2线、 串行电压输出DAC

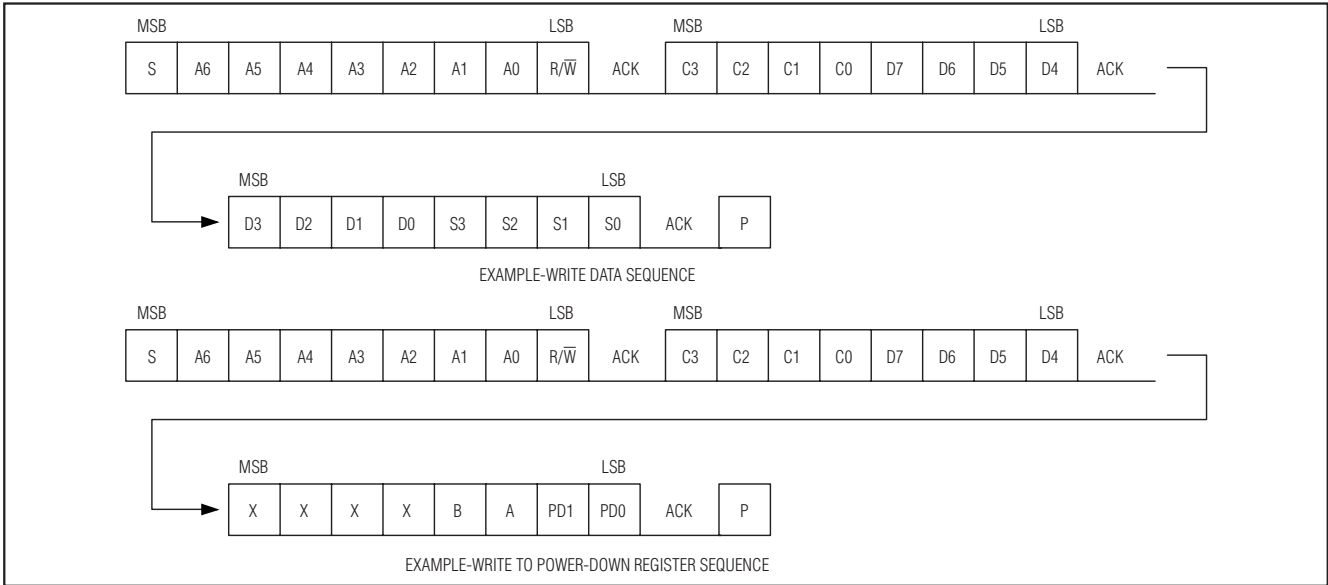


图6. 范例-写命令时序

或B位置1，使DAC进入由PD0和PD1设置的关断模式(表1)。任何DAC组合均可通过单个写时序控制。

### 读数据格式

读模式下 ( $R/\bar{W} = 1$ )，MAX5820将DAC寄存器的内容写入总线。数据流的方向与MAX5820的地址应答相反。器件发送数据的首字节，等待主机确认，然后发送第二字节。图8给出了读数据时序的范例。

### I<sup>2</sup>C兼容性

MAX5820兼容于现有的I<sup>2</sup>C系统。SCL和SDA为高阻输入；SDA为开漏极输出，可在第9个时钟脉冲拉低数据总线。典型工作电路给出了I<sup>2</sup>C的典型应用。通信协议支持标准的I<sup>2</sup>C 8位通信。忽略常规的地址调用，MAX5820地址仅兼容7位I<sup>2</sup>C地址协议。不支持10位地址格式。

### 抑制数字馈通

MAX5820检测到地址不匹配时，串口断开SCL信号与核心电路的连接。可降低静态SCL输出造成的数字馈通。一旦检测到有效启动条件，串口将重新连接SCL信号。

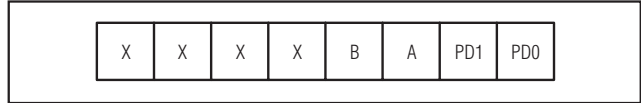


图7. 扩展命令字节格式

## 应用信息

### 数字输入和接口逻辑

MAX5820 2线数字接口与I<sup>2</sup>C/SMBus兼容。两个数字输入(SCL和SDA)以串行方式将数字送入DAC。施密特触发器缓冲输入，支持低速接口，如：可直接连接光耦。数字输入兼容于CMOS逻辑电平。

### 电源旁路和接地

印刷电路板布局对优化系统性能非常重要。保持模拟和数字信号分离，可以减小引入噪声和数字馈通。采用接地层能够保证GND的返回地与电源地之间距离短、阻抗低。 $V_{DD}$ 通过0.1 $\mu$ F电容旁路至地，并尽可能靠近器件安装。

## 双路、8位、低功耗、2线、 串行电压输出DAC

MAX5820

表3. 命令字节定义

SERIAL DATA INPUT								FUNCTION
C3	C2	C1	C0	D7	D6	D5	D4	
0	0	0	0	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Load DAC A input and DAC registers with new data. Contents of DAC B input registers are transferred to the DAC register. All outputs are updated.
0	0	0	1	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Load DAC B input and DAC registers with new data. Contents of DAC A input registers are transferred to the DAC register. All outputs are updated.
0	1	0	0	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Load DAC A input register with new data. DAC outputs remain unchanged.
0	1	0	1	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Load DAC B input register with new data. DAC outputs remain unchanged.
1	0	0	0	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Data in all input registers is transferred to respective DAC registers. All DAC outputs are updated simultaneously. New data is loaded into DAC A input register.
1	0	0	1	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Data in all input registers is transferred to respective DAC registers. All DAC outputs are updated simultaneously. New data is loaded into DAC B input register.
1	1	0	0	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Load all DACs with new data and update all DAC outputs simultaneously. Both input and DAC registers are updated with new data.
1	1	0	1	DAC DATA	DAC DATA	DAC DATA	DAC DATA	Load all input registers with new data. DAC outputs remain unchanged.
1	1	1	0	X	X	X	X	Update all DAC outputs simultaneously. Device ignores D7-D4. Do not send the data byte.
1	1	1	1	0	0	0	0	Extended command mode. The next word writes to the power-down registers (see the <i>Extended Command Mode</i> section).
1	1	1	1	0	0	0	1	Read DAC A data. The device expects an $S_r$ condition followed by an address word with $R/\overline{W} = 1$ .
1	1	1	1	0	0	1	0	Read DAC B data. The device expects an $S_r$ condition followed by an address word with $R/\overline{W} = 1$ .

# 双路、8位、低功耗、2线、 串行电压输出DAC

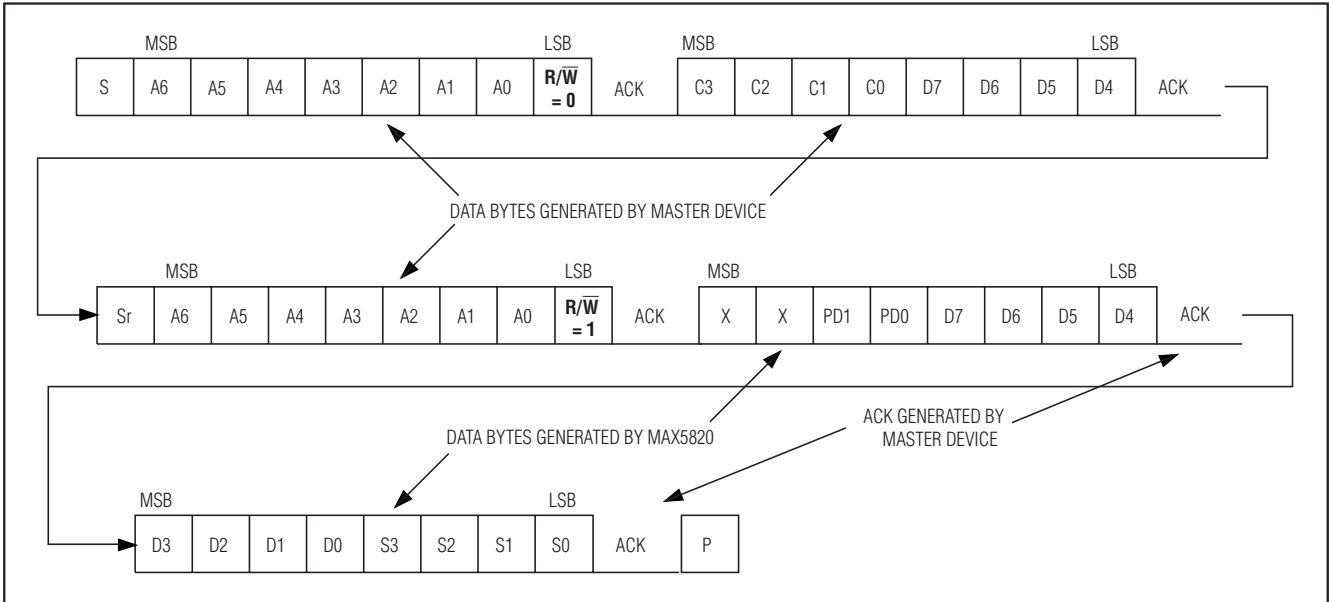
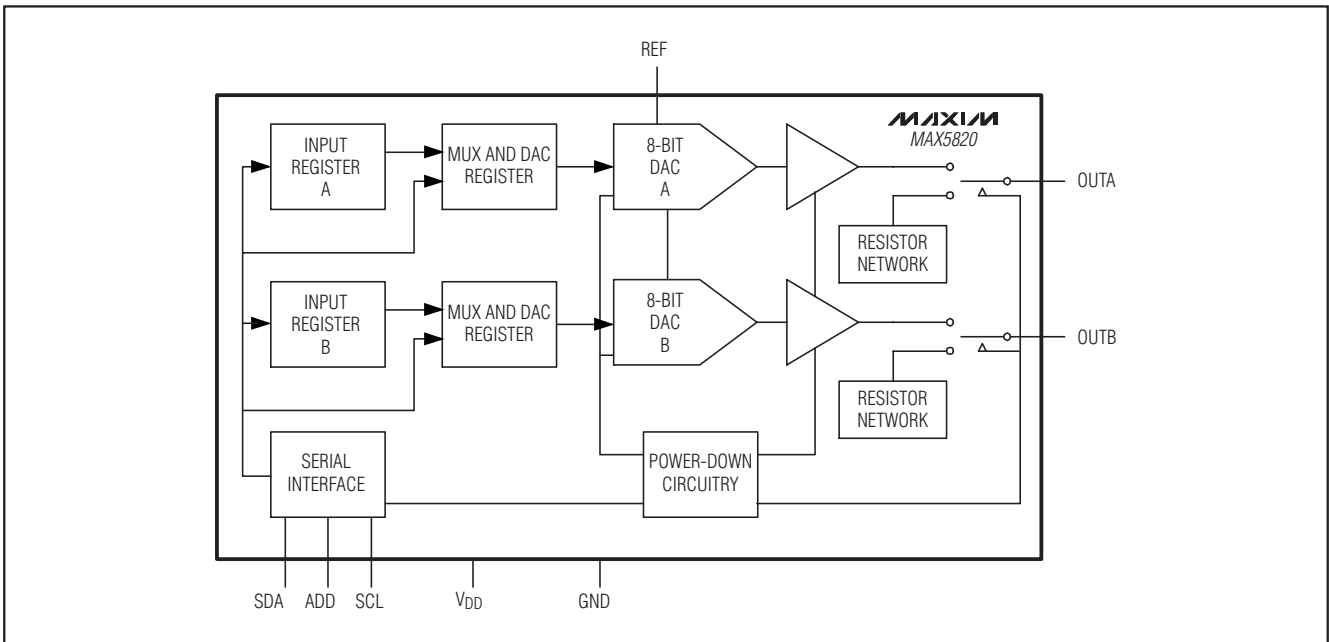


图8. 范例-读数据时序

## 功能框图



## 芯片信息

TRANSISTOR COUNT: 11,186  
PROCESS: BiCMOS

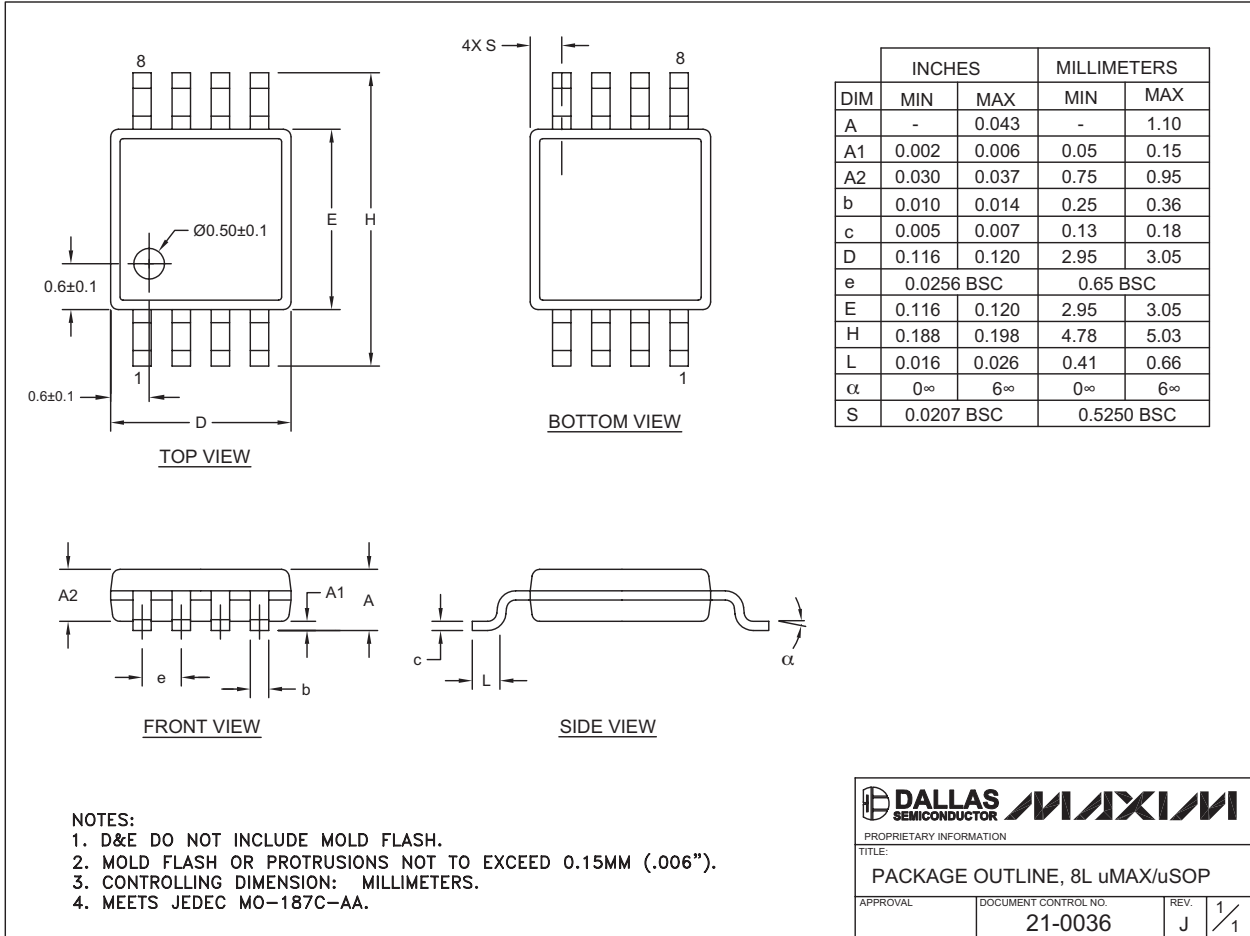
# 双路、8位、低功耗、2线、 串行电压输出DAC

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)

MAX5820

8LUMAXD EPS



## MAXIM北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6201 0598

传真: 010-6201 0298

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 13