

# MAXIM

## 过压保护控制器， 带有状态指示FLAG

### 概述

MAX4838A/MAX4840A/MAX4842A是过压保护IC，可对低压系统提供高达+28V的过压保护。如果输入电压超过过压保护触发电平，MAX4838A/MAX4840A/MAX4842A会关闭低成本的外部n沟道FET，以防止受保护的元件损坏。内部电荷泵无需外部电容，可驱动FET栅极，构成一个简单、可靠的方案。

MAX4838A的过压门限为7.4V，MAX4840A的过压门限为5.8V。MAX4842A具有4.7V过压门限。MAX4838A/MAX4840A具有3.25V的欠压锁定(UVLO)门限，而MAX4842A具有2.5V的UVLO门限。除了单FET结构，这些器件还可连接背靠背外部FET，以阻止电流倒流到适配器中。

刚上电时，器件首先等待50ms，然后再驱动GATE至高。在GATE变高之后FLAG继续保持50ms的低电平状态，然后释放。MAX4838A/MAX4840A/MAX4842A具有漏极开路FLAG输出。发生过压故障时FLAG输出立即变为有效。

其它功能还包括：具有±15kV (HBM) ESD保护的输入(采用1μF旁路电容)，可关闭器件的关断控制引脚(EN)等。

所有器件都采用小型6引脚SC70封装和6引脚1.5mm x 1.0mm μDFN封装，工作在扩展工业级温度范围(-40°C至 +85°C)。

### 应用

蜂窝电话  
数字照相机  
PDA与掌上设备  
MP3播放器

### 选型指南

PART	UVLO THRESHOLD (V)	OV TRIP LEVEL (V)	EN INPUT	FLAG OUTPUT
MAX4838A	3.25	7.4	Yes	Open-Drain
MAX4840A	3.25	5.8	Yes	Open-Drain
MAX4842A	2.50	4.7	Yes	Open-Drain

### 特性

- ◆ 高达+28V的过压保护
- ◆ 预设的7.4V、5.8V或4.7V过压触发电平
- ◆ 驱动低成本nMOS FET
- ◆ 内置50ms启动延迟
- ◆ 内置电荷泵
- ◆ 欠压锁定
- ◆ ±15kV ESD保护输入
- ◆ FLAG指示电压故障
- ◆ 6引脚SC70和μDFN封装
- ◆ 无铅

### 订购信息

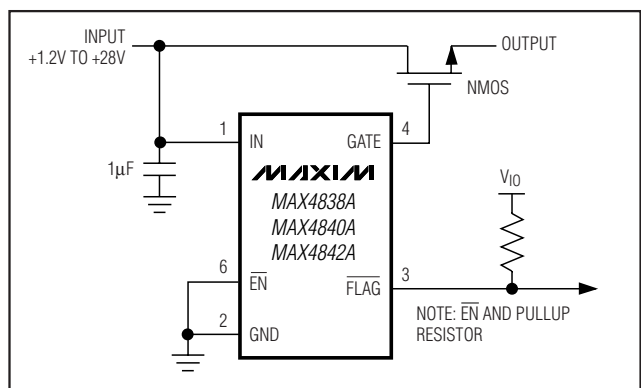
PART	PIN-PACKAGE	TOP MARK	PKG CODE
MAX4838AEXT+T	6 SC70	ACY	X6S-1
MAX4838AELT+	6 μDFN	KU	L611-1
MAX4840AEXT+T	6 SC70	ACZ	X6S-1
MAX4840AELT+	6 μDFN	KV	L611-1
MAX4842AEXT+T	6 SC70	ADA	X6S-1
MAX4842AELT+*	6 μDFN	KW	L611-1

注：所有器件均在-40°C至+85°C的扩展温度范围内保证性能。

\*未来产品—供货状况请联络厂方。

+表示无铅封装。

### 典型工作电路



引脚配置在本数据资料末尾给出。

# 过压保护控制器， 带有状态指示FLAG

## ABSOLUTE MAXIMUM RATINGS

IN to GND	-0.3V to +30V
GATE to GND	-0.3V to +12V
EN, FLAG to GND	-0.3V to +6V
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
6-Pin SC70 (derate 3.1mW/°C above +70°C)	245mW
6-Pin μDFN (derate 2.1mW/°C above +70°C)	477mW

Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>IN</sub> = +5V (MAX4838A/MAX4840A), V<sub>IN</sub> = +4V (MAX4842A), T<sub>A</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range	V <sub>IN</sub>			1.2		28.0	V
Undervoltage-Lockout Threshold	UVLO	V <sub>IN</sub> falling	MAX4838A/MAX4840A	3.0	3.25	3.5	V
			MAX4842A	2.3	2.5	2.7	
Undervoltage-Lockout Hysteresis					50		mV
Overvoltage Trip Level	OVLO	V <sub>IN</sub> rising	MAX4838A	7.0	7.4	7.8	V
		V <sub>IN</sub> rising	MAX4840A	5.5	5.8	6.1	
		V <sub>IN</sub> rising	MAX4842A	4.4	4.7	5.0	
Overvoltage Trip Level Hysteresis		MAX4838A			100		mV
		MAX4840A			80		
		MAX4842A			50		
IN Supply Current	I <sub>IN</sub>	No load, EN = GND or 5V, V <sub>IN</sub> = 5V (MAX4838A/MAX4840A)			80	200	μA
		No load, EN = GND or 4.0V, V <sub>IN</sub> = 4V (MAX4842A)			75	160	
UVLO Supply Current	I <sub>UVLO</sub>	V <sub>IN</sub> = 2.9V (MAX4838A/MAX4840A)				30	μA
		V <sub>IN</sub> = 2.2V (MAX4842A)				22	
GATE Voltage	V <sub>GATE</sub>	I <sub>GATE</sub> sourcing 1μA	MAX4838A/MAX4840A	9		10	V
			MAX4842A	7.5		8.0	
GATE Pulldown Current	I <sub>PD</sub>	V <sub>IN</sub> > V <sub>OVLO</sub> , V <sub>GATE</sub> = 5.5V			27		mA
FLAG Output Low Voltage	V <sub>OL</sub>	FLAG asserted	1.2V ≤ V <sub>IN</sub> < UVLO, I <sub>SINK</sub> = 50μA			0.4	V
			V <sub>IN</sub> ≥ OVLO, I <sub>SINK</sub> = 1mA			0.4	
FLAG Output High Leakage	I <sub>OH</sub>	V <sub>FLAG</sub> = 5.5V, FLAG deasserted				1	μA
EN Input High Voltage	V <sub>IH</sub>			1.5			V
EN Input Low Voltage	V <sub>IL</sub>					0.4	V
EN Input Leakage	I <sub>LKG</sub>	EN = GND or 5.5V				1	μA

# 过压保护控制器， 带有状态指示FLAG

MAX4838A/MAX4840A/MAX4842A

## ELECTRICAL CHARACTERISTICS (continued)

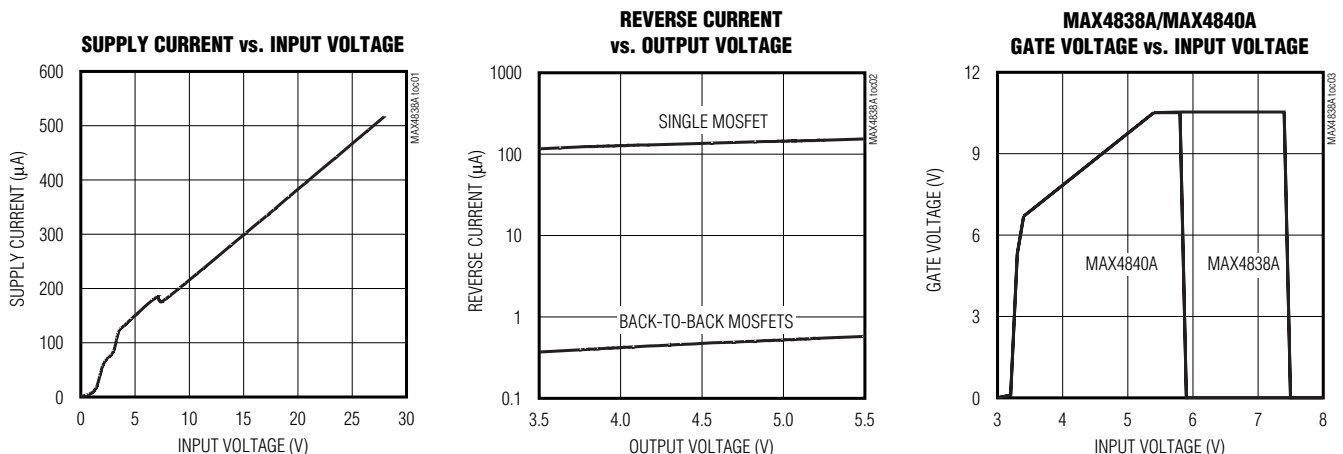
( $V_{IN} = +5V$  (MAX4838A/MAX4840A),  $V_{IN} = +4V$  (MAX4842A),  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>TIMING</b>						
Startup Delay	t <sub>START</sub>	$V_{IN} > V_{UVLO}$ , $V_{GATE} > 0.3V$ , Figure 1	20	50	80	ms
FLAG Blanking Time	t <sub>BLANK</sub>	$V_{GATE} > 0.3V$ , $V_{FLAG} > 2.4V$ , Figure 1	20	50	80	ms
GATE Turn-On Time	t <sub>GON</sub>	$V_{GATE} = 0.3V$ to $8V$ (MAX4838A/MAX4840A), $V_{GATE} = 0.3V$ to $6V$ (MAX4842A), $C_{GATE} = 1500pF$ , Figure 1		10		ms
GATE Turn-Off Time	t <sub>GOFF</sub>	$V_{IN}$ increasing from $5V$ to $8V$ at $3V/\mu s$ (MAX4838A/MAX4840A), $V_{IN}$ increasing from $4V$ to $6V$ at $3V/\mu s$ (MAX4842A), $V_{GATE} = 0.3V$ , $C_{GATE} = 1500pF$ , Figure 2		6	20	$\mu s$
FLAG Assertion Delay	t <sub>FLAG</sub>	$V_{IN}$ increasing from $5V$ to $8V$ at $3V/\mu s$ (MAX4838A/MAX4840A), $V_{IN}$ increasing from $4V$ to $6V$ at $3V/\mu s$ (MAX4842A), $V_{FLAG} = 0.4V$ , Figure 2		5.8		$\mu s$
Initial Overvoltage Fault Delay	t <sub>OVP</sub>	$V_{IN}$ increasing from $0$ to $8V$ (MAX4838A/MAX4840A), $V_{IN}$ increasing from $0V$ to $6V$ (MAX4842A), $I_{GATE} = 80\%$ of $I_{PD}$ , Figure 3		1.5		$\mu s$
Disable Time	t <sub>DIS</sub>	$V_{EN} = 2.4V$ , $V_{GATE} = 0.3V$ , Figure 4		2		$\mu s$

**Note 1:** All parts are 100% tested at  $+25^{\circ}C$ . Electrical limits across the full temperature range are guaranteed by design and correlation.

## 典型工作特性

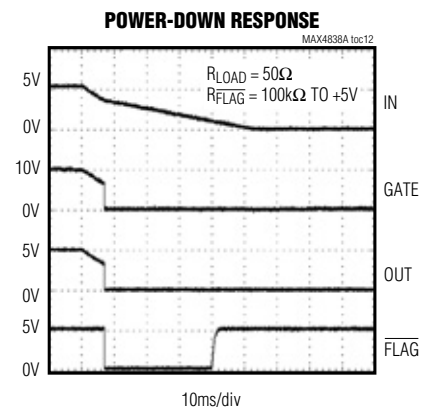
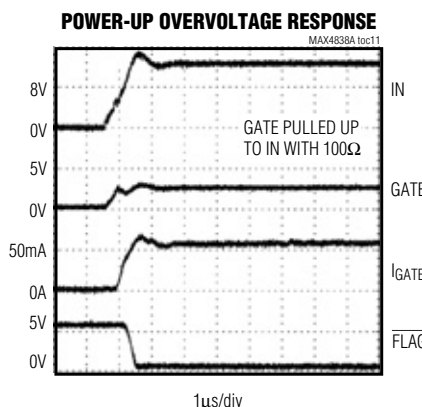
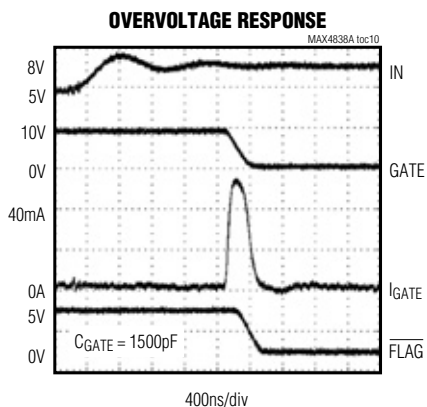
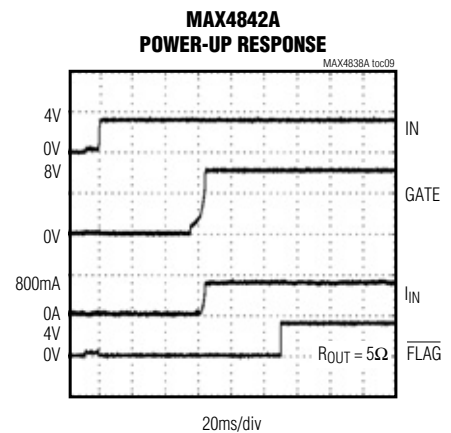
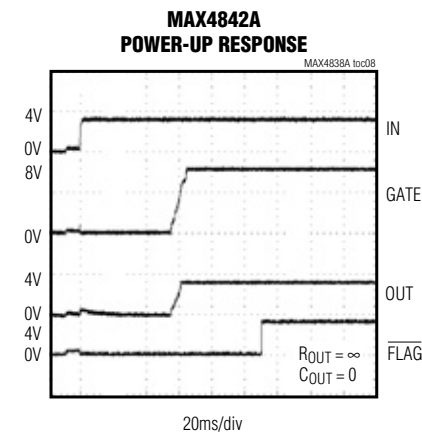
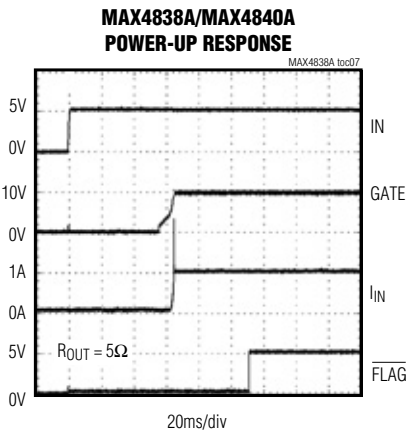
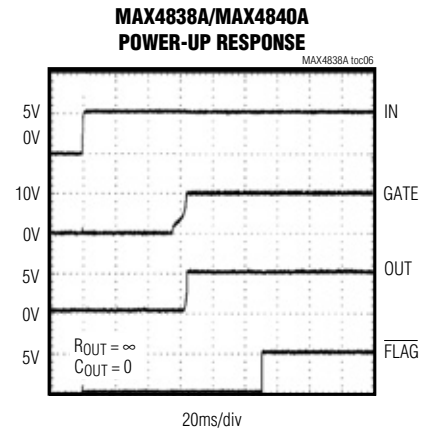
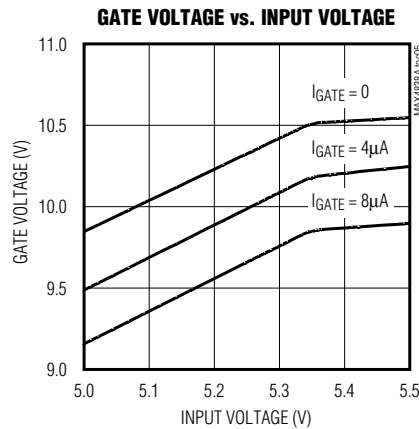
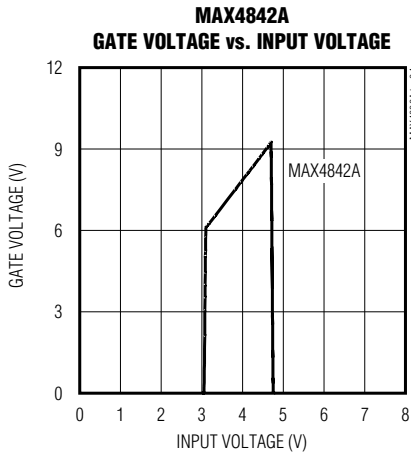
( $V_{IN} = +5V$  (MAX4838A/MAX4840A),  $V_{IN} = +4V$  (MAX4842A); SI9936DY external MOSFET in back-to-back configuration;  $T_A = +25^{\circ}C$ , unless otherwise noted.)



# 过压保护控制器， 带有状态指示FLAG

典型工作特性(续)

( $V_{IN} = +5V$  (MAX4838A/MAX4840A),  $V_{IN} = +4V$  (MAX4842A); Si9936DY external MOSFET in back-to-back configuration;  $T_A = +25^\circ C$ , unless otherwise noted.)



# 过压保护控制器， 带有状态指示FLAG

引脚说明

引脚	名称	功能
1	IN	输入。IN同时用作电源输入和过压检测输入。用1 $\mu$ F或更大电容将IN旁路至GND。
2	GND	地。
3	$\overline{\text{FLAG}}$	故障指示输出，开漏极、低电平有效。在欠压锁定和过压锁定情况下， $\overline{\text{FLAG}}$ 被触发为低。正常工作情况下 $\overline{\text{FLAG}}$ 被释放。
4	GATE	栅极驱动输出。GATE是片内电荷泵的输出。当 $V_{\text{UVLO}} < V_{\text{IN}} < V_{\text{OVLO}}$ 时，GATE被驱动为高，以接通外部n沟道MOSFET。
5	N.C.	无连接。对于 $\mu$ DFN封装没有内部连接。对于6引脚SC70封装内部连接到地，外部接地或悬空。
6	$\overline{\text{EN}}$	器件使能输入，低有效。正常工作时驱动 $\overline{\text{EN}}$ 至低或接地。驱动 $\overline{\text{EN}}$ 至高电平关断外部MOSFET。

时序图

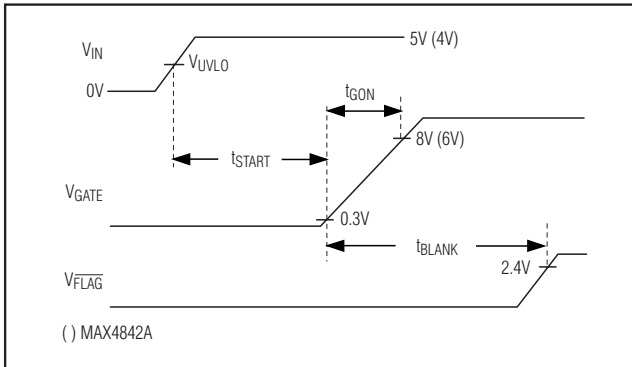


图1. 启动时序图

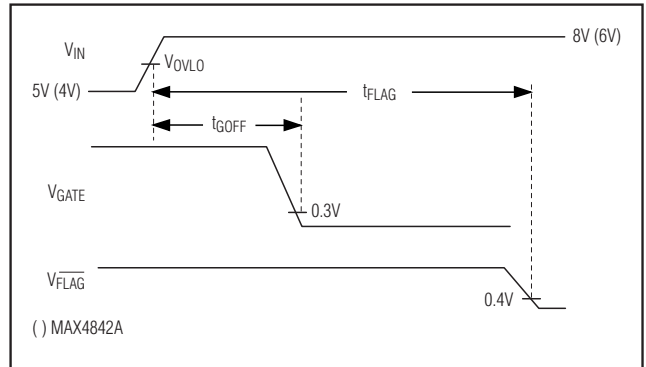


图2. 关断时序图

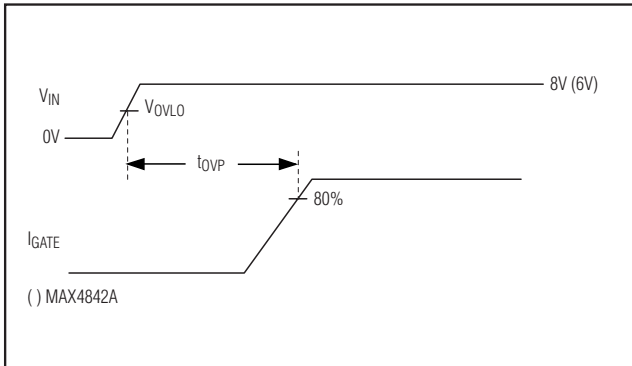


图3. 上电过压时序图

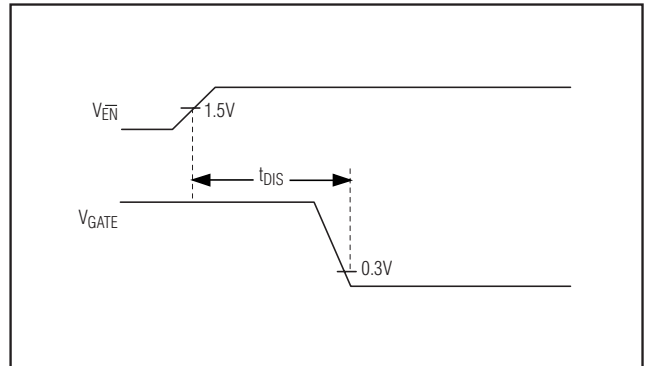


图4. 禁止时序图

MAX4838A/MAX4840A/MAX4842A

# 过压保护控制器， 带有状态指示FLAG

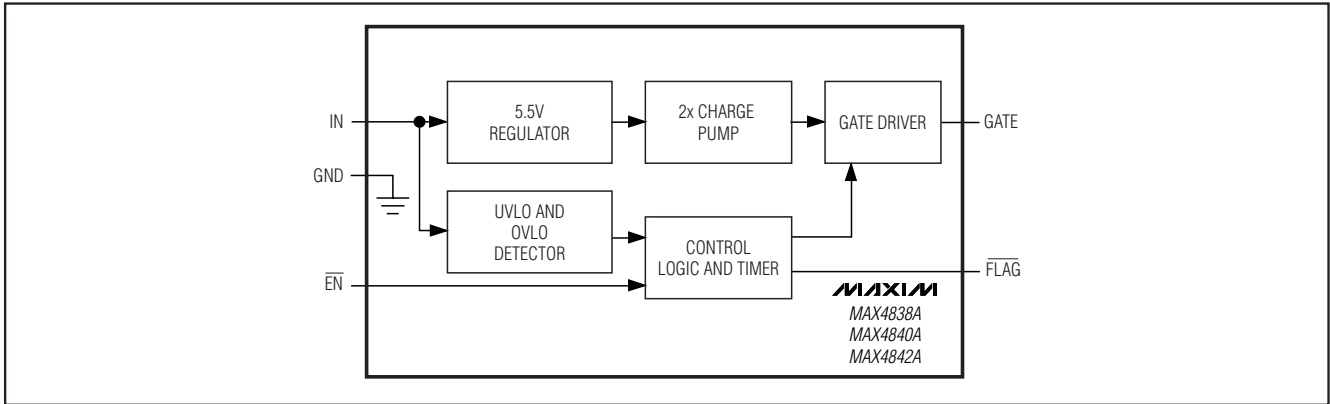


图5. 功能框图

## 详细说明

MAX4838A/MAX4840A/MAX4842A 为低电压系统提供高达 +28V 的过压保护。如果输入电压超过过压保护触发门限，MAX4838A/MAX4840A/MAX4842A 关断低成本的外部 n 沟道 FET，以防止被保护元件损坏。采用内部电荷泵（图 5）驱动 FET 栅极，实现了非常简单、可靠的方案。

### 欠压锁定(UVLO)

MAX4838A/MAX4840A 具有固定的 3.25V 典型欠压锁定门限 (UVLO)，MAX4842A 具有 2.5V 的典型 UVLO。一旦  $V_{IN}$  低于 UVLO，GATE 驱动器保持低电平，同时触发  $\overline{FLAG}$  报警输出。

### 过压锁定(OVLO)

MAX4838A 具有 7.4V 的典型过压锁定门限 (OVLO)；MAX4840A 具有 5.8V 的典型过压锁定门限；MAX4842A 具有 4.7V 的典型过压锁定门限。一旦  $V_{IN}$  高于 OVLO，GATE 驱动器保持低电平，同时触发  $\overline{FLAG}$  报警输出。

### $\overline{FLAG}$ 输出

当输入电压出现故障时， $\overline{FLAG}$  输出用于通知主机系统。当出现过压故障时， $\overline{FLAG}$  立刻被触发。在 GATE 被接通之后， $\overline{FLAG}$  继续保持 50ms 的低电平，然后释放。

所有器件都具有开漏输出  $\overline{FLAG}$ 。需在  $\overline{FLAG}$  与主机系统的逻辑 I/O 电源之间连接上拉电阻。

### $\overline{EN}$ 使能输入

$\overline{EN}$  是低有效使能输入。正常工作时将  $\overline{EN}$  置为低电平或接地。 $\overline{EN}$  置为高电平时强制关断外部 n 沟道 MOSFET。 $\overline{EN}$  功能并不影响 OVLO 和 UVLO 故障保护功能。

## GATE 驱动器

片内电荷泵驱动 GATE 至高于 IN 电压的电平，从而可以使用低成本的 n 沟道 MOSFET。电荷泵由内部 5.5V 电压调节器供电。

在  $V_{IN}$  超过 5.5V 或 OVLO 门限电平之前(先到者为准)，实际的 GATE 输出电压大约为  $V_{IN}$  的两倍。MAX4838A 的 OVLO 典型值为 7.4V，因此在  $5.5V < V_{IN} < 7.4V$  时，GATE 保持相对稳定，大约为 10.5V。MAX4840A 具有 5.8V 的 OVLO 典型值，但该值可能低至 5.5V。事实上，MAX4840A 的 GATE 输出可能永远都不会达到 10.5V。MAX4842A 具有 4.7V 的 OVLO 典型值，GATE 的输出电压为 2 倍的输入电压。GATE 输出电压与输入电压的关系参见典型工作电路。

## 器件工作流程

片上状态机控制 MAX4838A/MAX4840A/MAX4842A 的工作。流程图如图 6 所示。初始上电时，如果  $V_{IN} < UVLO$  或者  $V_{IN} > OVLO$ ，GATE 保持 0V， $\overline{FLAG}$  为低。

如果  $UVLO < V_{IN} < OVLO$  且  $\overline{EN}$  为低电平，经过 50ms 内部延时后器件进入启动过程。内部电荷泵启动，开始驱动 GATE 高于  $V_{IN}$  电平。在启动过程和屏蔽周期内(通常为 GATE 变高后的 50ms)， $\overline{FLAG}$  始终保持低电平。此后，器件便进入导通状态。

在任何时候，一旦  $V_{IN}$  降至低于 UVLO，则  $\overline{FLAG}$  驱动至低电平，GATE 驱动至地。



# 过压保护控制器， 带有状态指示FLAG

MAX4838A/MAX4840A/MAX4842A

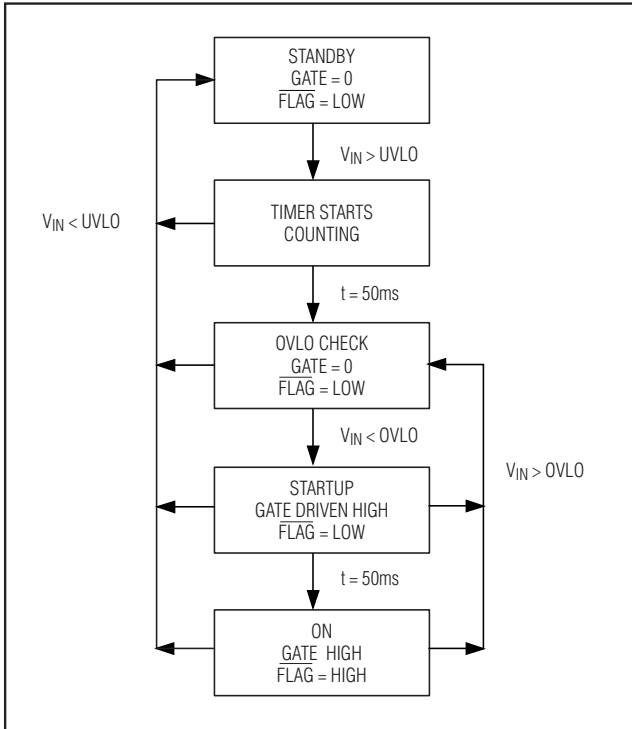


图6. 状态图

## 应用信息

### MOSFET配置

MAX4838A/MAX4840A/MAX4842A既可采用典型工作电路中所所示的单MOSFET结构，也可采用图7所示的背对背MOSFET结构。当输入电压低于输出电压时，背对背结构的反向电流几乎为零。

如果不关心反向漏电流问题，可使用单个MOSFET。这种方式的损耗为采用类似MOSFET型号的背对背结构的一半，是一种较低成本的方案。注意，如果实际输入拉低，由于MOSFET存在寄生体二极管，输出也会拉低。如果不允许出现这种情况，那么应使用背对背结构。

### MOSFET选型

MAX4838A/MAX4840A/MAX4842A设计用于配合单n沟道或背对背的双n沟道MOSFET工作。大多数情况下，在4.5V  $V_{GS}$ 下具有指定的 $R_{DS(ON)}$ 的MOSFET可以很好地工作。如果输入电压接近欠压锁定门限UVLO的最大值3.5V，

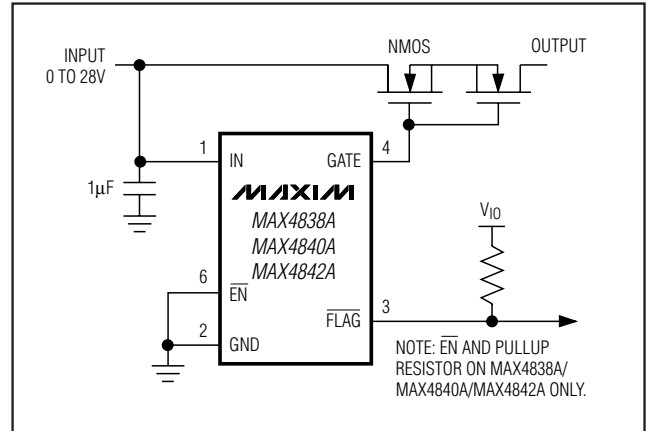


图7. 背对背外部MOSFET配置

则须选用 $V_{GS}$ 更低的MOSFET。同样，MOSFET的 $V_{DS}$ 应达到30V，以耐受最大28V的IN输入范围。表1给出了适用于MAX4838A/MAX4840A/MAX4842A的MOSFET型号。

### IN旁路设计

对于大多数应用，应使用1μF陶瓷电容旁路IN至GND。若电源的长引线带来了显著的分布电感，应小心LC谐振引起的过冲，如有必要，需提供保护，以防止IN输入端电压超过30V极限值。

MAX4838A/MAX4840A/MAX4842A提供高达28V的过压保护，但不提供负电压保护。如须考虑负压保护，可以在IN和GND之间连接一只肖特基二极管，用来箝位负输入电压。

### ESD测试条件

ESD性能与很多条件有关。当用一只1μF陶瓷电容将IN旁路至地时，MAX4838A/MAX4840A/MAX4842A的IN输入可耐受±15kV的典型ESD冲击。有关测试装置、方法和结果的可靠性报告，请与Maxim联系。

### 人体模型

图8所示为人体模型，图9给出了该人体模型通过一个低阻抗放电时产生的电流波形。该模型包含一只100pF电容，被充电至所要求的ESD电压，然后通过一个1.5kΩ电阻向待测器件放电。

# 过压保护控制器， 带有状态指示FLAG

表1. MOSFET推荐型号

PART	CONFIGURATION/ PACKAGE	V <sub>DS</sub> MAX (V)	R <sub>ON</sub> AT 4.5V (mΩ)	MANUFACTURER
Si5902DC	Dual/1206-8	30	143	Vishay Siliconix www.vishay.com 402-563-6866
Si1426DH	Single/SC70-6	30	115	
FDC6305N	Dual/SSOT-6	20	80	Fairchild Semiconductor www.fairchildsemi.com 207-775-8100
FDC6561AN	Dual/SSOT-6	30	145	
FDG315N	Single/SC70-6	30	160	

## IEC 61000-4-2

从1996年1月开始，所有在欧共体市场制造和/或销售的设备都必须满足严格的IEC 61000-4-2标准。IEC 61000-4-2标准涵盖了制成设备的ESD测试和性能规范，并未专门提到集成电路。MAX4838A/MAX4840A/MAX4842A能够帮助用户设计满足IEC 61000-4-2第3级规范的设备，而无需额外的ESD保护元件。

使用人体模型和IEC 61000-4-2进行测试的主要区别在于IEC 61000-4-2的峰值电流更高。因为IEC 61000-4-2测试模型(图10)中串联电阻阻值较低，该标准的ESD承受电压通

常低于人体模型。图11给出了±8kV、IEC 61000-4-2第4级ESD接触放电测试的电流波形。气隙放电测试是用一个充电的探针去靠近器件。接触放电方法要求探针充电前与所测器件连接。

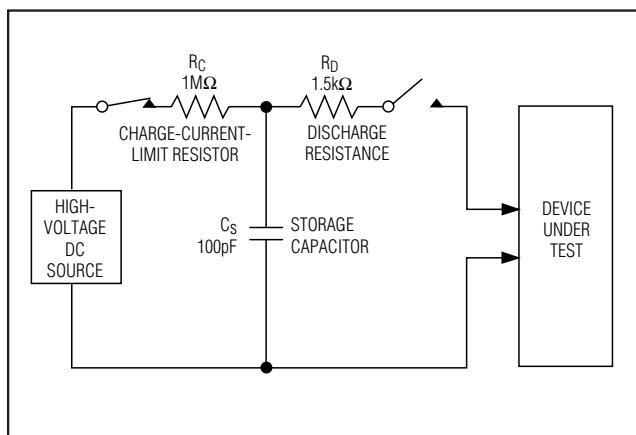


图8. 人体ESD测试模型

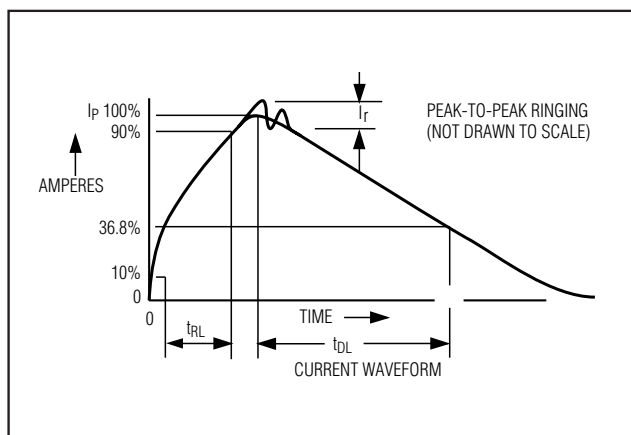


图9. 人体模型电流波形



# 过压保护控制器， 带有状态指示FLAG

MAX4838A/MAX4840A/MAX4842A

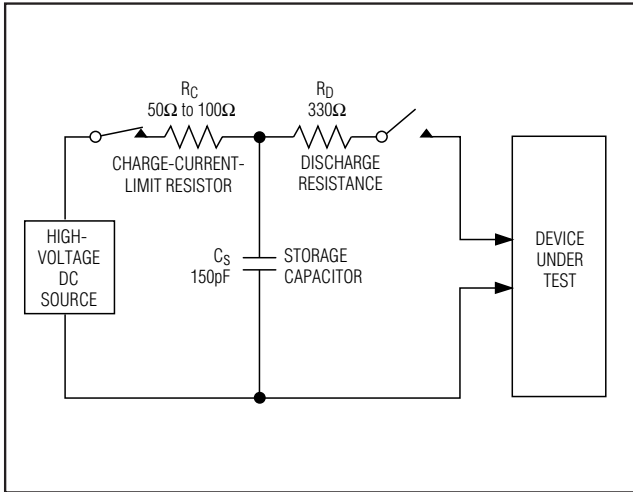


图10. IEC 61000-4-2 ESD测试模型

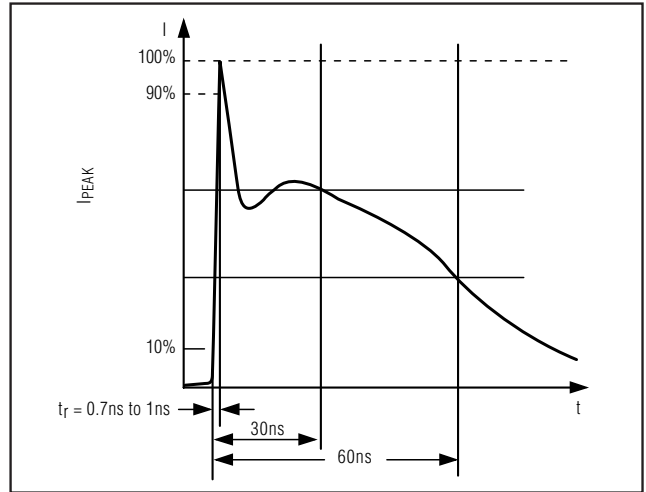
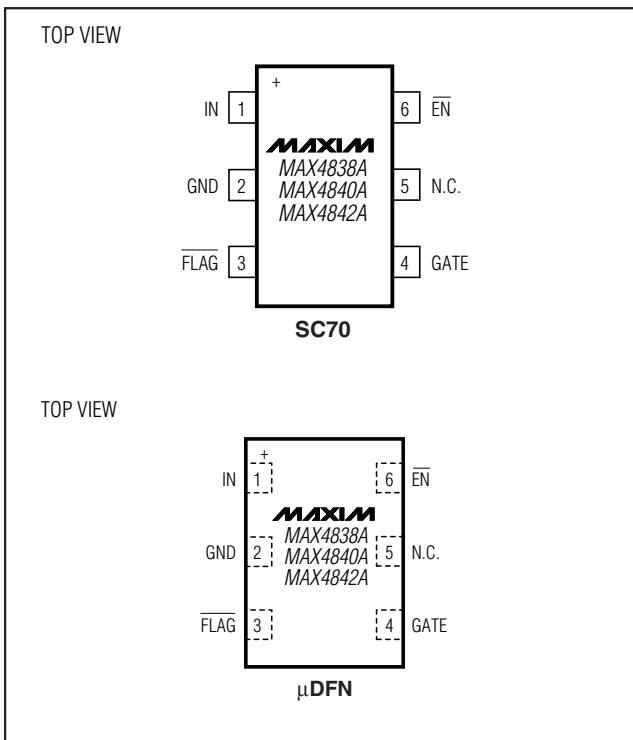


图11. IEC 61000-4-2 ESD发生器电流

## 引脚配置



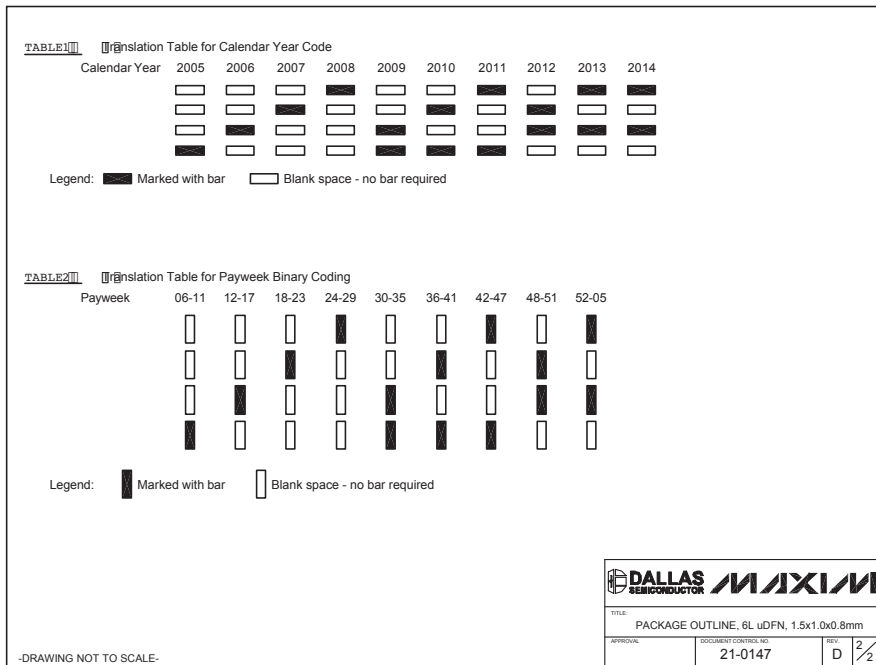
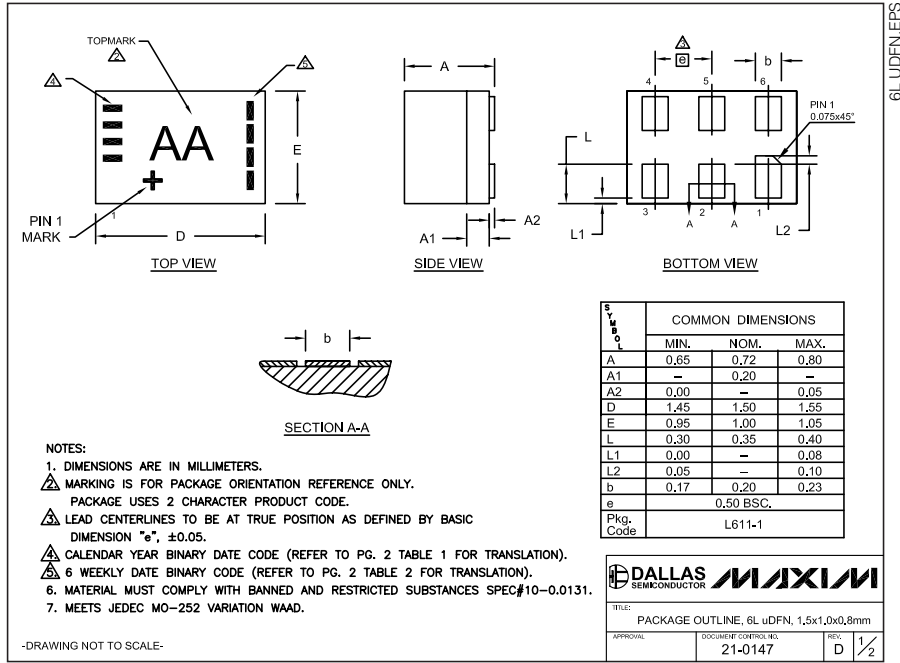
## 芯片信息

PROCESS: BiCMOS

# 过压保护控制器， 带有状态指示FLAG

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)

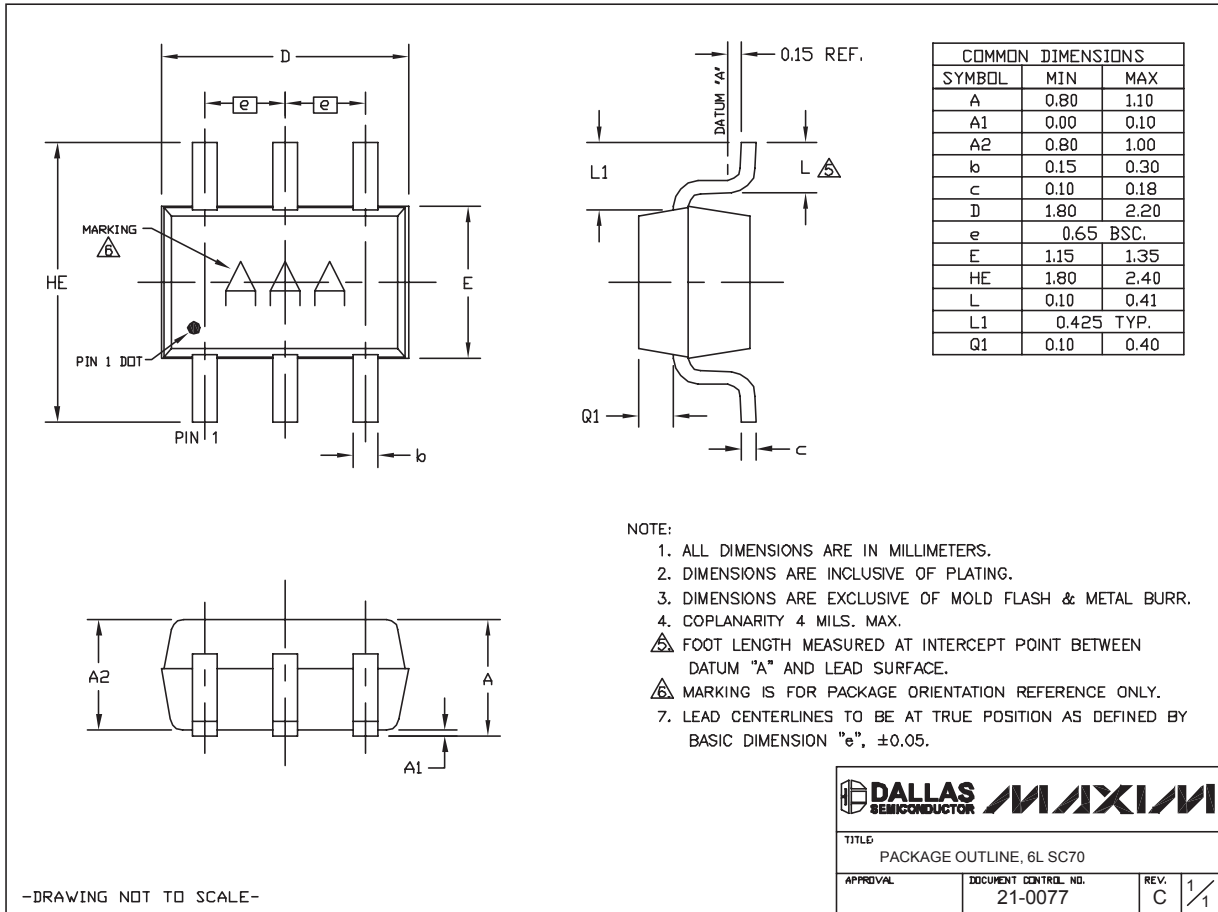


# 过压保护控制器， 带有状态指示FLAG

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).)

MAX4838A/MAX4840A/MAX4842A



## MAXIM北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600 11