

12.5Gbps CML 2 x 2矩阵开关

概述

MAX3841为低功耗、12.5Gbps 2 x 2矩阵开关IC，适用于高速串行数据环回、冗余及交换应用。MAX3841电流模式逻辑(CML)输入和输出带有独立的V_{CC}端，允许直流耦合方式接口到1.8V、2.5V和3.3V CML集成芯片。全差分信号通道和Maxim的第二代SiGe技术提供了最佳的信号完整性，尽可能地降低了抖动、串扰和信号失真。MAX3841尤其适合于OC-192和10GbE光模块、线卡、交换阵列及类似应用。

MAX3841具有150mV_{P-P}最小差分输入灵敏度、及500mV_{P-P}的标称差分输出摆幅。闲置的输出可单独关断，以节省功耗。MAX3841除了用作2 x 2开关以外，还可配置为2:1复用器、1:2缓冲器或双路1:1缓冲器。MAX3841采用24引脚4mm x 4mm薄型QFN封装，在双输出使能时功耗仅为215mW。

应用

OC-192、10GbE交换/线卡
OC-192、10GbE光模块
系统冗余/自测试
时钟扇出

特性

- ◆ 工作速率高达12.5Gbps
- ◆ 小于10ps_{P-P}的确定性抖动
- ◆ 小于0.7ps_{RMS}的随机抖动
- ◆ 1.8V、2.5V和3.3V直流耦合到CML I/O
- ◆ 独立的输出关断
- ◆ 4mm x 4mm薄型QFN封装
- ◆ -40°C至+85°C的工作温度范围
- ◆ +3.3V内核电压
- ◆ 215mW功耗(终端匹配电流除外)

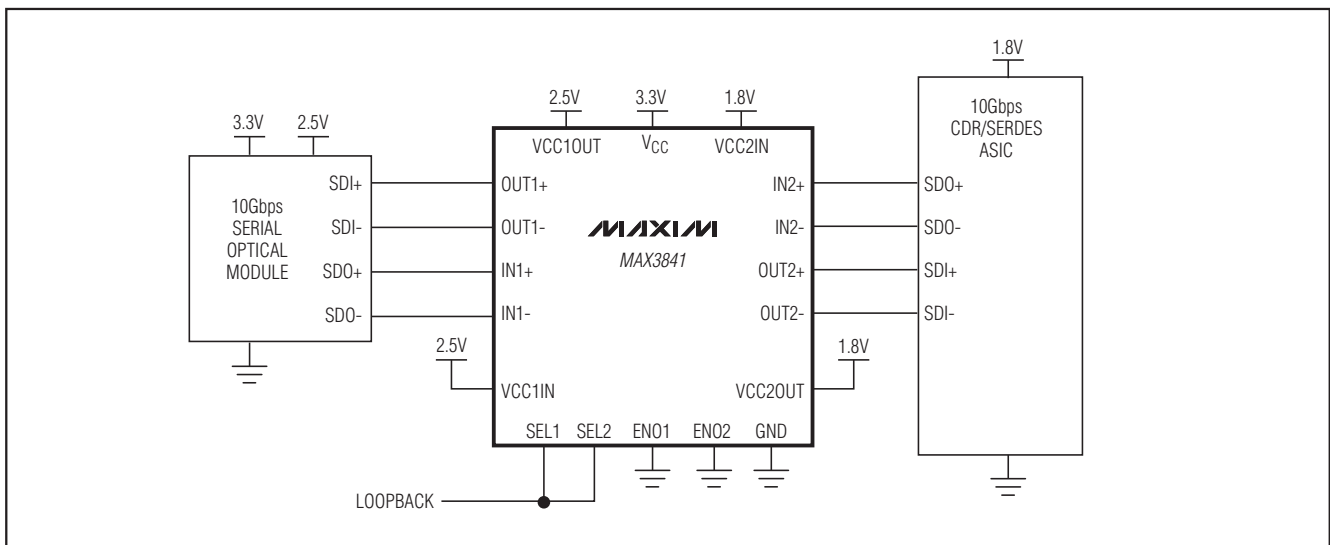
订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX3841ETG	-40°C to +85°C	24 Thin QFN-EP*
MAX3841ETG+	-40°C to +85°C	24 Thin QFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。
*EP = 裸焊盘。

引脚配置在数据资料的最后给出。

典型应用电路



12.5Gbps CML 2 x 2矩阵开关

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V _{CC}	-0.5V to +4.0V	Continuous Power Dissipation (T _A = +85°C)	
CML Supply Voltage (V _{CC_IN} , V _{CC_OUT}).....	-0.5V to +4.0V	24-Pin Thin QFN (derate 20.8mW/°C	
Continuous Output Current (OUT1±, OUT2±).....	±25mA	above +85°C).....	1352mW
CML Input Voltage (IN1±, IN2±).....	-0.5V to (V _{CC_IN} + 0.5V)	Operating Temperature Range	-40°C to +85°C
LVC MOS Input Voltage (SEL1, SEL2,		Storage Temperature Range	-55°C to +150°C
ENO1, ENO2).....	-0.5V to (V _{CC} + 0.5V)	Lead Temperature (soldering, 10s).....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.0V to +3.6V, V_{CC_IN} = +1.71V to V_{CC}, V_{CC_OUT} = +1.71V to V_{CC}, T_A = -40°C to +85°C. Typical values are at V_{CC} = +3.3V, V_{CC_IN} = V_{CC_OUT} = 1.8V, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Core Supply Current	I _{CC}	Excluding CML termination currents		65	90	mA
Data Rate		(Note 1)	0		12.5	Gbps
CML Input Differential	V _{IN}	AC-coupled or DC-coupled (Note 2)	150		1200	mV _{P-P}
CML Input Common Mode		DC-coupled	V _{CC_IN} - 0.3		V _{CC_IN}	V
CML Input Termination		Single ended	42.5	50	57.5	Ω
CML Input Return Loss		Up to 10GHz		12		dB
CML Output Differential	V _{OUT}	(Note 2)	400	500	600	mV _{P-P}
CML Output Termination		Single ended	42.5	50	57.5	Ω
CML Output Transition Time	t _R , t _F	20% to 80% (Notes 1, 3)			30	ps
Deterministic Jitter		(Notes 1, 4)			10	ps _{P-P}
Random Jitter		V _{IN} = 150mV _{P-P} (Notes 1, 5)		0.3	0.7	ps _{RMS}
Propagation Delay		Any input to output (Note 1)		100	140	ps
Channel-to-Channel Skew		(Note 1)			12	ps
Output Duty-Cycle Skew		50% input duty cycle (Notes 1, 3)			8	ps
LVC MOS Input Current	I _{IH} , I _{IL}		-10		+10	μA
LVC MOS Input High Voltage	V _{IH}		1.7			V
LVC MOS Input Low Voltage	V _{IL}				0.7	V

Note 1: Guaranteed by design and characterization.

Note 2: Differential swing is defined as V_{IN} = (IN₊) - (IN₋) and V_{OUT} = (OUT₊) - (OUT₋). See Figure 1.

Note 3: Measured using a 0000011111 pattern at 12.5Gbps, and V_{IN} = 400mV_{P-P} differential.

Note 4: Measured at 9.953Gbps using a pattern of 100 ones, 2⁷ - 1 PRBS, 100 zeros, 2⁷ - 1 PRBS, and at 12.5Gbps using a ±K28.5 pattern. V_{CC_IN} = V_{CC_OUT} = 1.8V, and V_{IN} = 400mV_{P-P} differential.

Note 5: Refer to Application Note 1181: *HFAN-04.5.1: Measuring Random Jitter on a Digital Sampling Oscilloscope*.

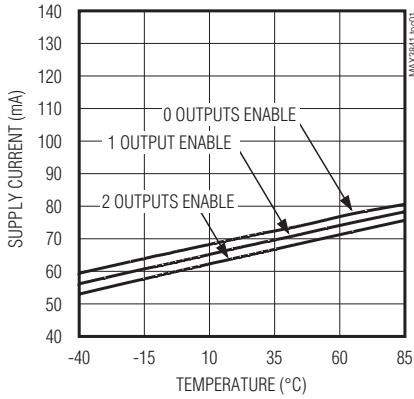
12.5Gbps CML 2 x 2矩阵开关

典型工作特性

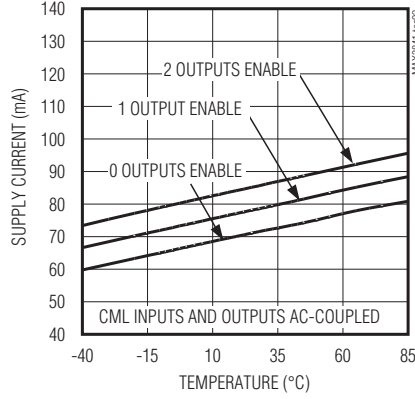
($V_{CC} = 3.3V$, V_{CC_IN} , $V_{CC_OUT} = 1.8V$, $V_{IN} = 500mV_{P-P}$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX3841

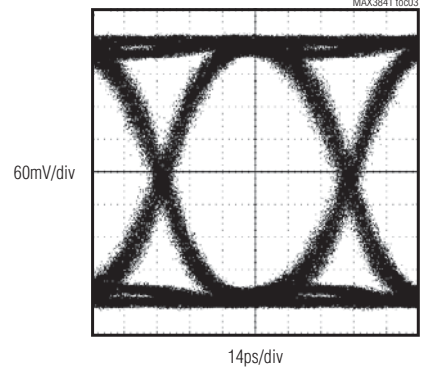
**CORE SUPPLY CURRENT vs. TEMPERATURE
(EXCLUDES CML I/O CURRENTS)**



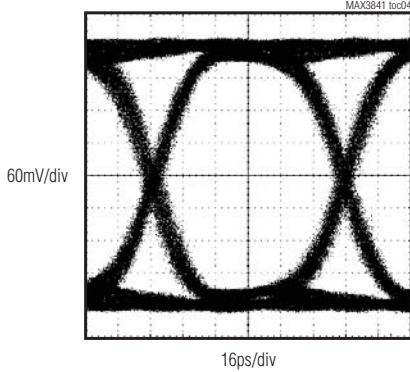
**SUPPLY CURRENT vs. TEMPERATURE
(CORE PLUS CML I/O CURRENTS)**



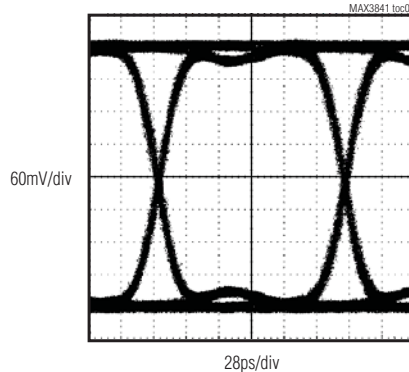
**OUTPUT EYE DIAGRAM
(12.5Gbps, $2^{23} - 1$ PRBS)**



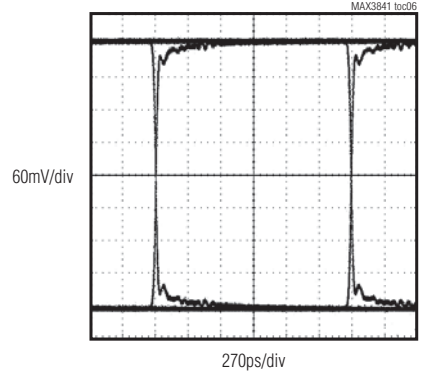
**OUTPUT EYE DIAGRAM
(10.7Gbps, $2^{23} - 1$ PRBS)**



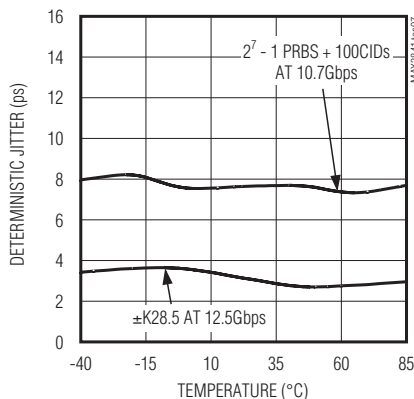
**OUTPUT EYE DIAGRAM
(6.25Gbps, $2^{23} - 1$ PRBS)**



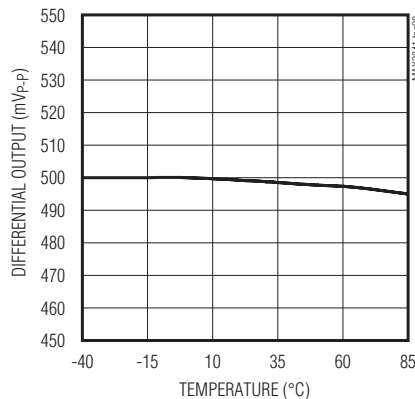
**OUTPUT EYE DIAGRAM
(622Mbps, $2^{23} - 1$ PRBS)**



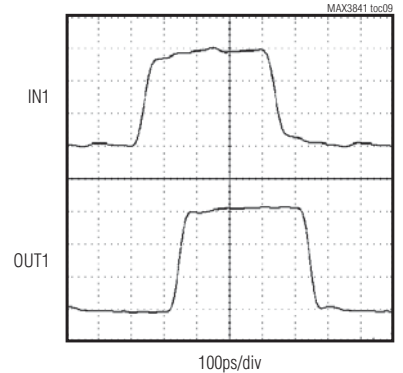
DETERMINISTIC JITTER vs. TEMPERATURE



DIFFERENTIAL OUTPUT SWING vs. TEMPERATURE



PROPAGATION DELAY



12.5Gbps CML 2 x 2矩阵开关

引脚说明

引脚	名称	功能
1, 12	VCC	+3.3V内核电源。
2, 5	VCC1IN	CML输入IN1的电源电压端，连接到1.8V、2.5V或3.3V电源。
3	IN1+	串行数据输入1正端，CML电平。
4	IN1-	串行数据输入1负端，CML电平。
6	SEL1	输出1选择引脚，LVCMOS输入。参阅表1。
7	SEL2	输出2选择引脚，LVCMOS输入。参阅表1。
8, 11	VCC2IN	CML输入IN2的电源电压端，连接到1.8V、2.5V或3.3V电源。
9	IN2+	串行数据输入2正端，CML电平。
10	IN2-	串行数据输入2负端，CML电平。
13, 24	GND	电源地。
14, 17	VCC1OUT	CML输出OUT1的电源电压端，连接到1.8V、2.5V或3.3V电源。
15	OUT1-	串行数据输出1负端，CML电平。
16	OUT1+	串行数据输出1正端，CML电平。
18	ENO1	输出1使能引脚，LVCMOS输入。参阅表1。
19	ENO2	输出2使能引脚，LVCMOS输入。参阅表1。
20, 23	VCC2OUT	CML输出OUT2的电源电压端，连接到1.8V、2.5V或3.3V电源。
21	OUT2-	串行数据输出2负端，CML电平。
22	OUT2+	串行数据输出2正端，CML电平。
—	EP	裸焊盘。为达到正常的散热和电性能，裸焊盘必须焊接到电路板地层。

详细说明

MAX3841包括一对CML输入，驱动两个2:1复用器，且带有独立的输入选择SEL1和SEL2，提供2 x 2矩阵数据通路。每个复用器的输出提供一路高性能CML输出，且能够通过ENO1/ENO2输入禁止(断电)。所有的数据通道都采用全差分方式，以尽可能降低抖动、串扰和信号失真。其功能框图如图1所示。

CML输入和输出缓冲器

MAX3841输入和输出缓冲器都采用50Ω端接至独立的电源端，且兼容于100Ω差分终端匹配。(参见图3和图4。)为内核电源、输入缓冲器和输出缓冲器提供独立的电源端，以允许直流耦合到1.8V、2.5V或3.3V CML电平IC。如果需要，CML输入和输出也可以采用交流耦合方式。

CML输入能够接受150mV_{P-P}至1200mV_{P-P} (见图2)差分幅度的串行NRZ数据。CML输出提供500mV_{P-P}的标称差分摆幅，由此降低功耗。

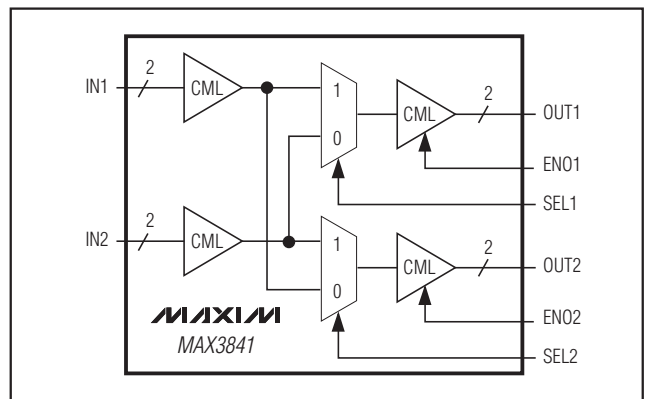


图1. 功能框图

12.5Gbps CML 2 x 2矩阵开关

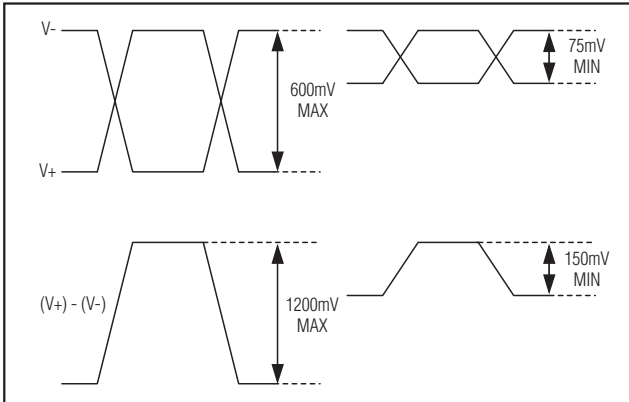


图2. 差分电压摆幅定义

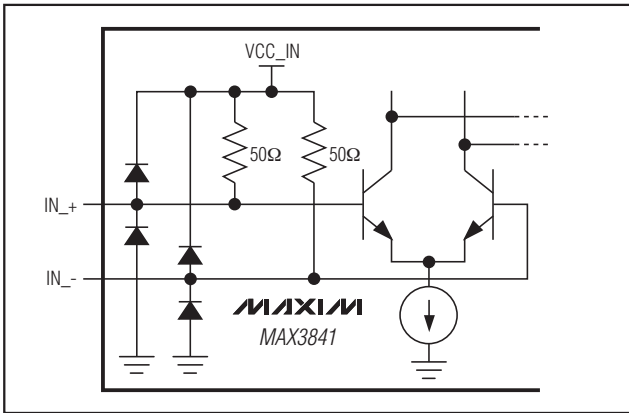


图3. 等效CML输入电路

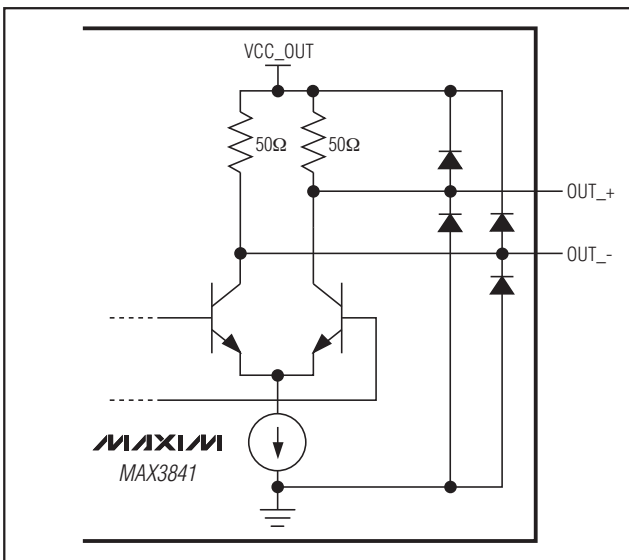


图4. 等效CML输出电路

表1. 输出控制

ENO1	ENO2	SEL1	SEL2	OUT1	OUT2
0	0	0	0	IN2	IN1
0	0	0	1	IN2	IN2
0	0	1	0	IN1	IN1
0	0	1	1	IN1	IN2
1	1	X	X	Disabled	Disabled

应用信息

选择和使能控制

MAX3841 提供两路LVCMOS兼容的选择输入：SEL1和SEL2。任何一路数据输入均能连接到任何一路或两路数据输出。MAX3841提供两路LVCMOS兼容的使能输入：ENO1和ENO2，所以每路输出可独立关断。通过利用相应的LVCMOS控制输入(参阅表1)，MAX3841还可用作1:2驱动器、2:1复用器或双1:1缓冲器。

电源连接

每路输入和输出电源端(VCC1IN、VCC2IN、VCC1OUT、VCC2OUT)是独立的，不必连接相同的电压。输入和输出电源能够连接1.8V、2.5V或3.3V电源，但内核电源(VCC)必须连接到3.3V电源，以保证正常工作。

输入和输出接口

MAX3841输入和输出根据不同的应用可采用交流耦合或直流耦合。若输入和输出闲置，应该通过50Ω电阻端接至对应的输入或输出电源端。关于逻辑系列接口的更多信息，请参考应用笔记291: HFAN-01.0: LVDS、PECL和CML介绍。

封装和布局考虑因素

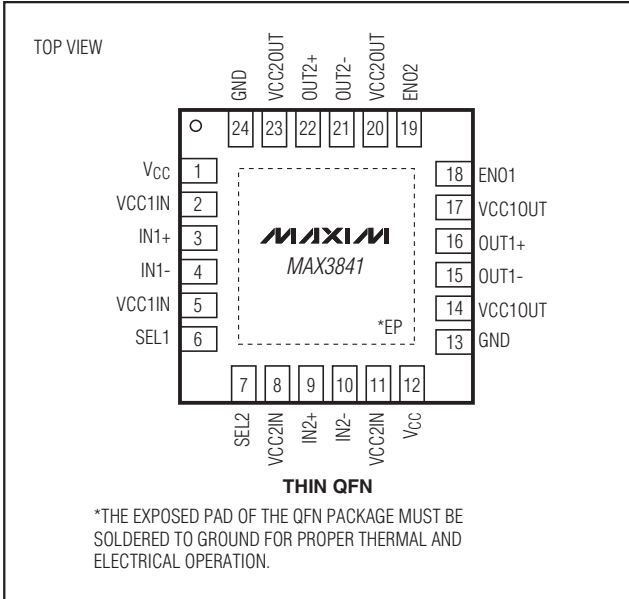
MAX3841采用带有裸焊盘的24引脚4mm x 4mm薄型QFN封装。裸焊盘提供IC的散热途径和电气连接，必须焊接到高频地线层。利用多个过孔将封装底部的裸焊盘连接到PCB地线层。

应该采用良好的10Gbps PCB传输线布线技术，且布线应该靠近IC，以尽可能减少阻抗不连续性。电源去耦电容应该尽可能靠近IC。

12.5Gbps CML 2 x 2矩阵开关

引脚配置

芯片信息



TRANSISTOR COUNT: 950

PROCESS: SiGe BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询

www.maxim-ic.com.cn/packages.

封装类型	封装编码	文档编号
24 TQFN-EP	T2444-3	21-0139

12.5Gbps CML 2 x 2矩阵开关

修订历史

修订次数	修订日期	说明	修改页
0	8/03	最初版本。	—
1	3/09	在订购信息表中增加了一个无铅封装。	1
		将封装编码由T2444-1更改为T2444-3，用封装信息表替代封装外形图。	1, 6

MAX3841

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 7