



MAX2023评估板

评估板：MAX2023

概述

MAX2023评估板(EV kit)可简化直接上变频(下变频)正交调制器(解调器) MAX2023的评估, 该器件针对1500MHz至2300MHz的单载波与多载波GSM/EDGE、cdma2000®、WCDMA和基站应用设计。评估板在工厂经过完全安装与测试, 评估板的输入和输出都配备了标准的50Ω SMA连接器, 可方便地在测试台上使用RF测试设备进行评估。评估板不含铅, 并且符合RoHS标准。

本文提供评估器件所需的测试设备清单、简洁明了的功能验证测试步骤、评估板说明、电路原理图、评估板材料清单(BOM)以及PCB的各层布线图。

特性

- ◆ 经过完全安装与测试
- ◆ 输入输出端带有50Ω SMA连接器
- ◆ 1500MHz至2300MHz RF频率范围
- ◆ 高线性度和低噪声性能
- ◆ 宽带基带输入/输出
- ◆ 直流耦合输入可直接与DAC/ADC连接
- ◆ 无铅, 符合RoHS标准

订购信息

PART	TEMP RANGE	IC PACKAGE
MAX2023EVKIT+	-40°C to +85°C	36 QFN-EP*

+表示评估板无铅并符合RoHS规范。

*EP = 裸焊盘。

cdma2000是Telecommunications Industry Association的注册商标。

元件列表

DESIGNATION	QTY	DESCRIPTION
C1, C6, C7, C10, C13	5	22pF ±5%, 50V C0G ceramic capacitors (0402) Murata GRM1555C1H220J
C2, C5, C8, C11, C12	5	0.1µF ±10%, 16V X7R ceramic capacitors (0603) Murata GRM188R71C104K
C3	1	8pF ±0.25pF, 50V C0G ceramic capacitor (0402) Murata GRM1555C1H8ROC
C9	1	2pF ±0.1pF, 50V C0G ceramic capacitor (0402) Murata GRM1555C1H2ROB
C14–C25	0	Not installed
J1–J6	6	PCB edge-mounted SMA RF connectors (flat-tab launch) Johnson 142-0741-856
J7, J8	2	Headers 1 x 3 (0.100 spacing 0.062in thick board)
L1–L4	0	Not installed
R1	1	432Ω ±1% resistor (0402) Any

DESIGNATION	QTY	DESCRIPTION
R2	1	562Ω ±1% resistor (0402) Any
R3	1	301Ω ±1% resistor (0402) Any
R4–R11	0	Not installed
TP1	1	Large test point for 0.062in PCB (red) Mouser 151-107-RC
TP2	1	Large test point for 0.062in PCB (black) Mouser 151-103-RC
TP3, TP4	2	Large test point for 0.062in PCB (white) Mouser 151-101-RC
U1	1	Mod/Demod IC (6mm x 6mm, 36-pin QFN exposed paddle) Maxim MAX2023ETX+ Note: U1 has an exposed paddle conductor that requires it to be solder attached to a grounded pad on the circuit board to ensure a proper electrical/thermal design.



MAX2023评估板

元件供应商

SUPPLIER	PHONE	WEBSITE
Johnson	507-833-8822	www.johnsoncomponents.com
M/A-COM	800-366-2266	www.macom.com
Murata	770-436-1300	www.murata.com

注: 与这些元件供应商联系时, 请说明您使用的是MAX2023。

快速入门

MAX2023评估板是经过完全安装和测试的电路板。按照连接和设置部分的说明评估器件的上变频功能。

推荐设备

下面列出了验证MAX2023上变频功能时所推荐的测试设备, 仅供参考; 也可以使用其它类似设备。

- +5.0V、350mA直流电源
- 低噪声RF信号发生器, 可在1GHz至3GHz频率范围内提供10dBm输出功率(比如, HP 8648)
- I/Q发生器, 可产生两路1MHz差分输出正弦波、彼此相位相差90°且差分幅值为2.7V_{p-p}
- 四通道示波器, 最小带宽为100MHz
- 低电容示波器探头
- RF频谱分析仪, 频率范围为100kHz至3GHz (HP 8561E)
- RF功率计(HP 437B)
- 功率检测器(HP 8482A)

连接和设置

以下内容提供用评估板测试器件上变频器功能的详细说明。为防止驱动较高VSWR负载时损坏输出端口, 在完成所有连接之前, 不要打开直流电源或RF信号发生器。

这里提供的上变频器测试流程对于1MHz的I/Q基带输入信号操作是通用的。可根据特定系统选择测试频率, 并相应地按照下述步骤进行调整, 图2所示为测试设备框图。

- 1) 校准功率计。安全起见, 使用一个最小额定功率为+20dBm的功率检测器, 必要时可用衰减器保护功率探头。
- 2) 连接一个3dB衰减器至RF信号发生器SMA电缆的被测件(DUT)末端。该衰减器有助于改善VSWR并降低由于不匹配产生的误差。

- 3) 按照以下步骤, 利用功率计调整RF信号发生器:

- LO信号源: 输入1850MHz、0dBm信号至DUT (即在3dB衰减器之前的功率约为3dBm)

根据以下步骤, 用一个示波器校准基带I/Q差分输入:

- I+、I-、Q+和Q-均由50Ω单端输出信号源提供。在I+/I-和Q+/Q-端口加载50Ω差分负载, 将50Ω差分负载两侧的电压设置为2.7V_{p-p}, 然后移掉50Ω差分负载。注: DUT的I+/I-和Q+/Q-端口阻抗将提供步骤10的差分负载。

- 4) 关闭信号发生器输出。
- 5) 将I/Q信号源连接至差分I/Q端口。
- 6) 将LO信号源连接至评估板的LO输入。
- 7) 测量连接至RF端口的3dB衰减器和电缆损耗, 损耗与频率有关, 所以需要测量1850MHz (RF频率)下的损耗。在所有输出功率/增益计算中将损耗作为偏差量考虑。
- 8) 将3dB衰减器连接至评估板的RF端口连接器, 并用电缆把衰减器和频谱分析仪连接起来。
- 9) 设置直流电源为+5.0V, 可能的话将电流限制在350mA左右。关闭电源输出后将电源连接至评估板(需要的话, 还可以串联一个电流表)。打开电源, 重新调整使评估板电源电压为+5.0V。器件消耗电流时, 电流表两侧会产生压降。
- 10) 打开LO和I/Q信号源。

测试直接上变频混频器

将频谱分析仪的中心频率和扫描范围分别设置为1850MHz和5MHz。在1850MHz会产生LO泄漏; 在1849MHz和1851MHz会产生两个边带(LSB和USB)。边带之一将被选择为RF信号, 另外一个则为镜频。根据通道超前还是滞后I通道90°决定选择哪一个边带、抑制哪一个边带。注意:

LO偏置

集成LO缓冲器的偏置电路由电阻R1 ($432\Omega \pm 1\%$)设置, 电阻R2 ($562\Omega \pm 1\%$)和R3 ($301\Omega \pm 1\%$)设置LO驱动放大器的偏置电流。增大R1、R2和R3会减小电流, 但同时会导致器件的工作性能下降。将R1、R2和R3的阻值翻倍能够使总电流减小到140mA左右, 但同时OIP3也会降低约6dB。

IF偏置

通常, 通过调整外部驱动DAC可以产生共模电压偏置, 补偿I+到I-和Q+到Q-的不平衡, 实现LO的泄漏调零。

如果上述方法无效, 评估板提供了附加功能电路来实现LO泄漏调零。使用这个附加功能时, 首先需要在R8至R11处安装 $8k\Omega$ 电阻(原理图见图3)。为了使基带信号的正交耦合最小, 增大C22至C25旁路电容。为使这种方式获得好的效果, 四个基带输入都需要直流耦合源阻抗(典型值是 50Ω), 构成具有 $8k\Omega$ 注入电阻的分压器。用两个短路器分别连接J7的引脚1和引脚2以及J8的引脚1和引脚2。将两个直流电源设置为0V, 并将其中一个连接至QBIAS (TP4), 另一个连接至IBIAS (TP3)。观察RF端口的LO泄漏电平, 缓慢地正向调整QBIAS, 并观察LO泄漏是增加还是减小。如果LO泄漏减小, 那么偏置的极性是正确的。如果LO泄漏增加, 则需负向调整QBIAS或将J8的短路器改为连接引脚2和引脚3。按照同样方式调整IBIAS (TP3)电源, 优化QBIAS和IBIAS电压使LO泄漏趋于零。

外部双工滤波器

在I、Q端口引入直流偏置可将RF端口的LO泄漏调零, 电平小于-80dBm。但是, 若终端I/Q IF连接不恰当则会影响RF端口的调零。要注意I/Q端口与DAC驱动电路之间的匹配, 如果没有匹配, LO的二次项($2f_{LO}$)会泄漏到调制器的I/Q输入端口, 与内部LO信号混频后在RF输出端产生额外的LO泄漏, 这种泄漏会抵消LO的调零效果。此外, I/Q IF端口的LO反射信号也会产生残余直流分量, 影响调零过程。

相对于所需边带, 边带抑制的典型值约为45dB。所需边带的功率电平约为+3dBm (+6dBm输出功率包括3dB的衰减器损耗)。I、Q输入的相位和幅度差异会导致边带抑制指标变差。注意:频谱分析仪未经校准的绝对幅值精度不会好于 ± 1 dB。

详细说明

MAX2023用于将信号从基带上变频至1500MHz至2300MHz的RF范围; 或从1500MHz至2300MHz下变频至基带。适用于多载波1500MHz至2300MHz GSM/EDGE、cdma2000和WCDMA应用。直接上变频(下变频)结构与传统的超外差变频系统相比具有一定的优势, 可以显著降低发送器(接收器)的成本, 减少元件数量并降低功耗。

MAX2023内部集成了非平衡变压器、LO缓冲器、分相器、两个LO驱动放大器、两个匹配的双平衡无源混频器和一个宽带正交合成器。MAX2023的高线性度混频器配合器件精确的同相、正交信道匹配, 能够提供理想的动态范围、ACLR、1dB压缩点以及LO和边带抑制指标, 这些特性使得MAX2023成为多载波(如cdma2000或WCDMA应用)的最佳选择。

利用MAX2023评估电路可进行全面的分析和简单设计。

电源去耦电容

MAX2023在几个RF处理级使用不同的 V_{CC} 引脚, 虽然它们具有片上去耦电路, 但片外的互相干扰仍会使增益、线性度、载波抑制和输出功率指标变差。为保证高频电路的稳定性, 需要合理的电源旁路。

C1、C6、C7、C10和C13是22pF电源去耦电容, 用来滤除高频噪声。C2、C5、C8、C11和C12是 $0.1\mu F$ 较大容值电容, 用于滤除电源的低频噪声。

隔直电容

MAX2023的RF输出端和LO输入端具有内部非平衡变压器。这些输入对直流呈现为 0Ω 电阻, 所以隔直电容C3和C9用来防止外部偏置直接对地旁路。

MAX2023评估板

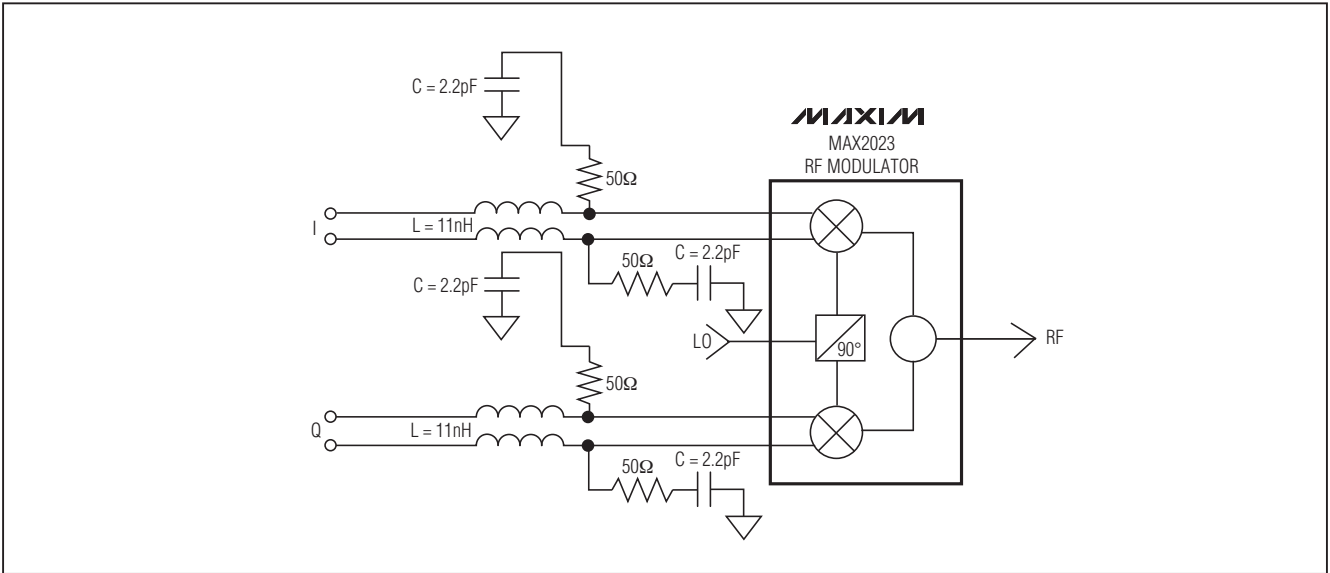


图1. GSM 1800/1900应用中的双工网络示例

如图1所示，在每个I+、I-、Q+和Q-端口进行RC端接可减小不同温度、LO频率和基带驱动条件下RF端口的LO泄漏。注意，所选电阻值为 50Ω ，具有 $1/(2\pi RC)$ 的角频率，可充分滤除 f_{LO} 和 $2f_{LO}$ 泄漏，且不影响最高基带频率时的基带响应平坦度。RC网络对于I+/I-与Q+/Q-的 f_{LO} 和 $2f_{LO}$ 共模信号来说，相当于提供了一个 25Ω 的端接($R/2$)。因此，RC网络提供了一个有效吸收 $2f_{LO}$ 和 f_{LO} 泄漏的途径，电感则对 f_{LO} 和 $2f_{LO}$ 提供高阻，有助于双工操作。

MAX2023评估板可根据需要灵活安装双工器网络，评估板原理图详细信息请参考图3。

布局考虑

MAX2023评估板可作为电路板布局的参考，需要注意IC周边元件的布局。MAX2023封装的裸焊盘(EP)有助于器件散热，并提供与地层之间的低阻电气连接。EP必须通过低热阻和低电阻路径连接至PCB地层。可以将封装底部的裸焊盘直接焊接至PCB顶层的金属地层。另外一种方式是通过EP下方的若干个电镀过孔直接将其焊接至内部地层或底层地。MAX2023评估板使用九个间隔均匀、内径为0.016英寸的电镀过孔将EP连接至地层。

根据地层空间的大小，IF通路上的大面积表贴焊盘下方最好使用相应的地层，以减小寄生电容。

MAX2023评估板

评估板：MAX2023

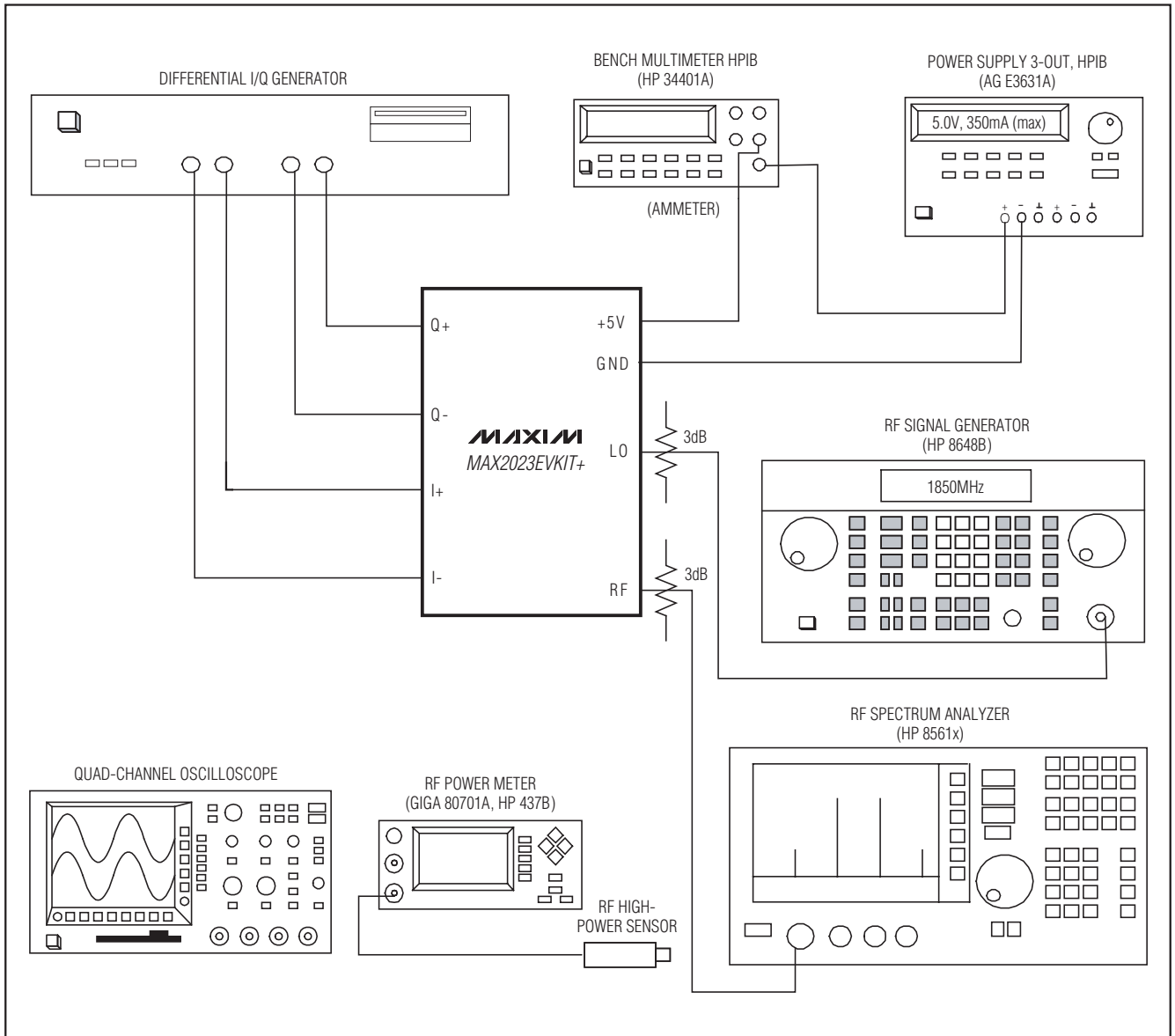


图2. 测试设备框图

MAX2023评估板

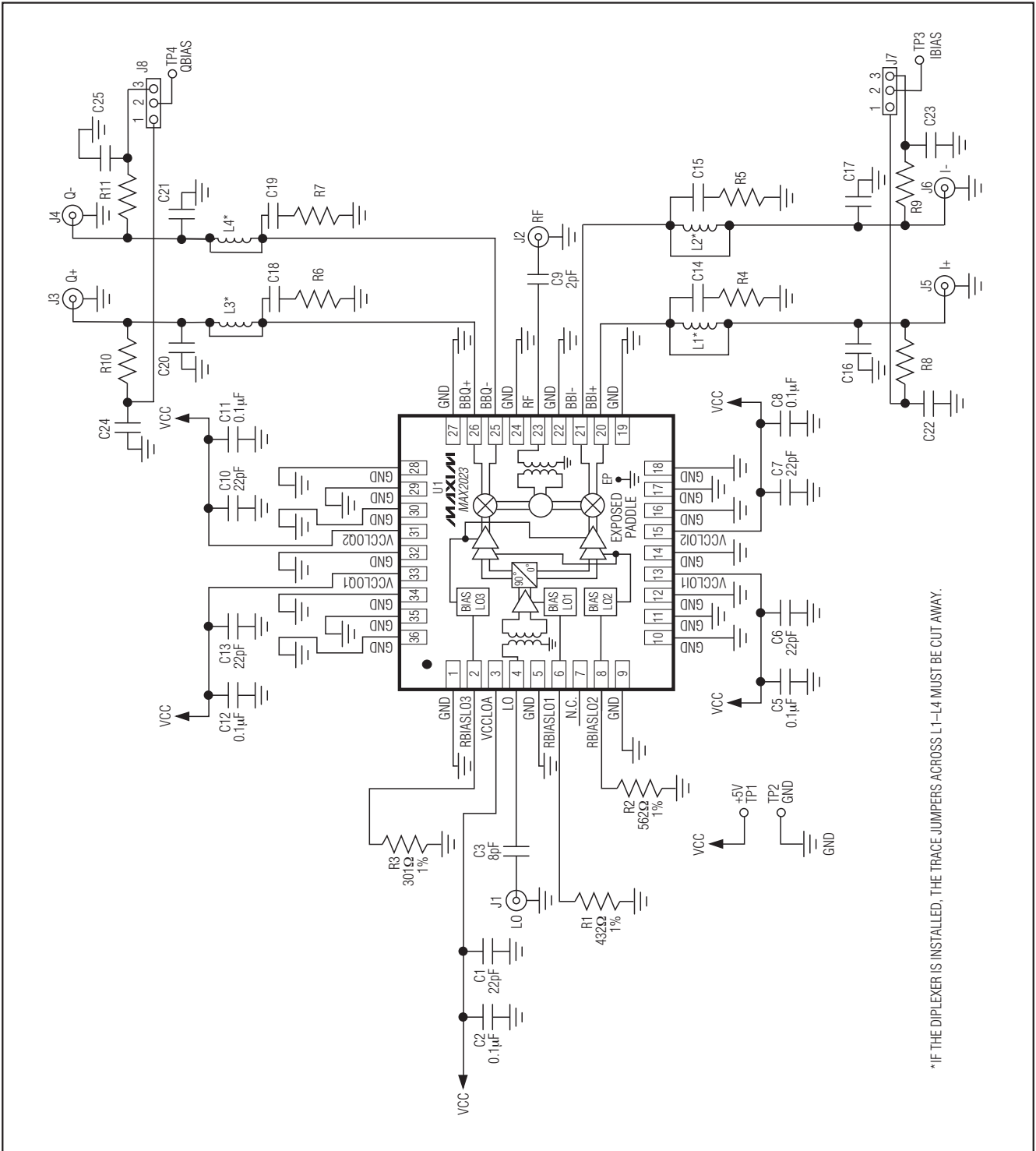


图3. MAX2023评估板原理图

MAX2023评估板

评估板：MAX2023

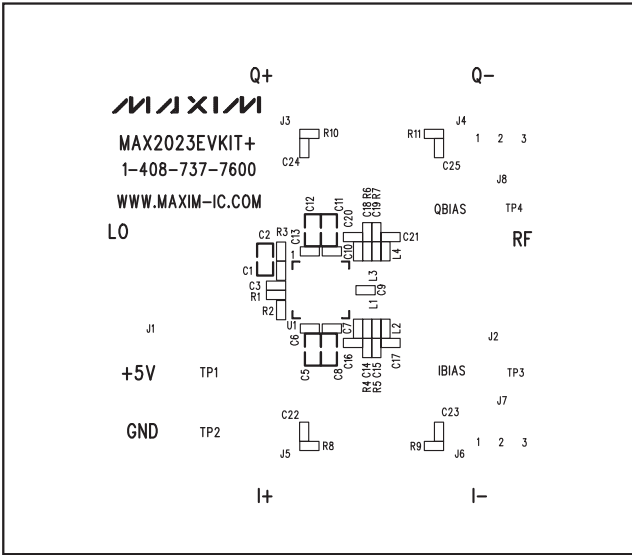


图4. MAX2023评估板PCB布局—顶层丝印层

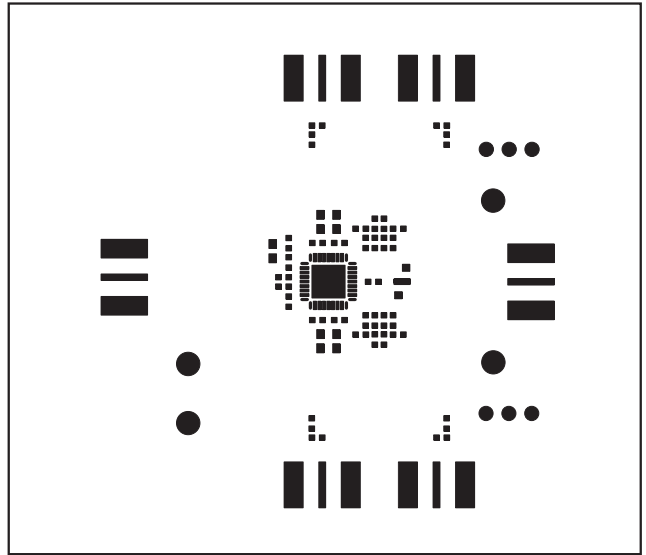


图5. MAX2023评估板PCB布局—顶层阻焊层

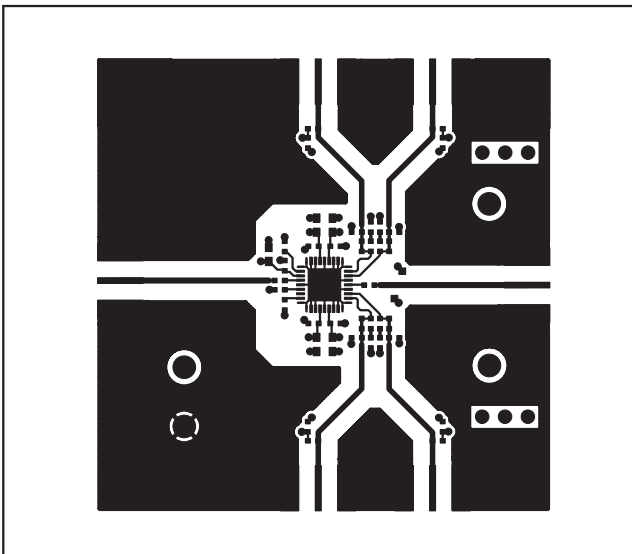


图6. MAX2023评估板PCB布局—顶层金属层

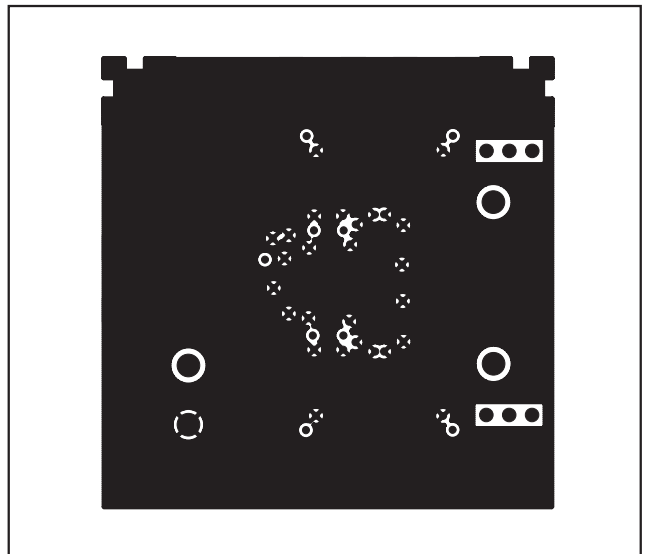


图7. MAX2023评估板PCB布局—内部第2层(GND)

MAX2023评估板

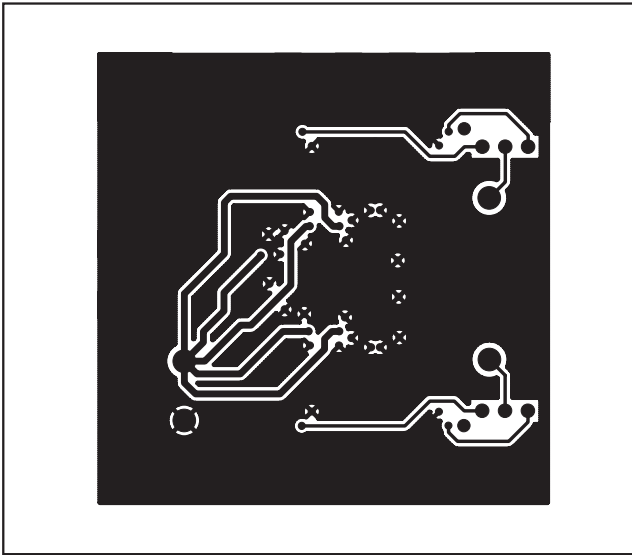


图8. MAX2023评估板PCB布局—内部第3层(布线层)

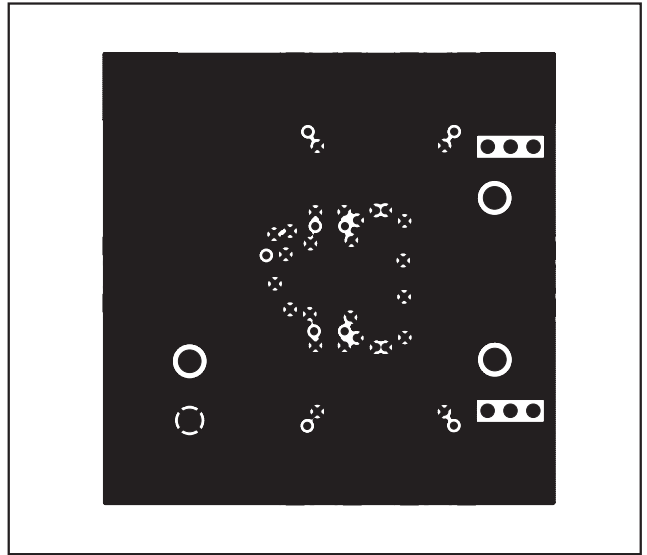


图9. MAX2023评估板PCB布局—底层阻焊层

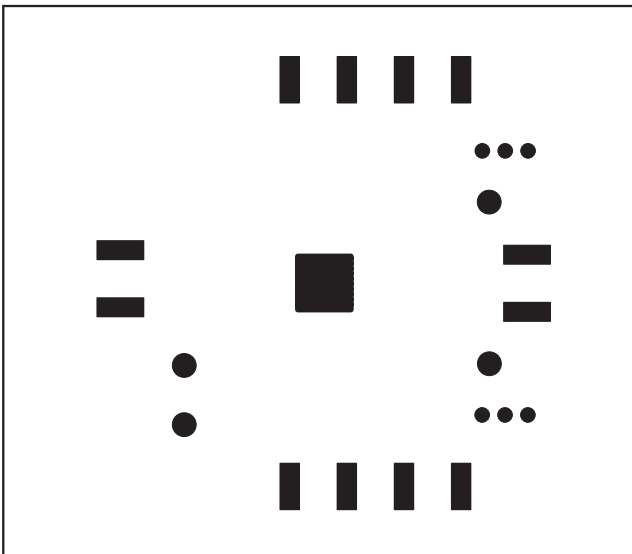


图10. MAX2023评估板PCB布局—底层(金属层)

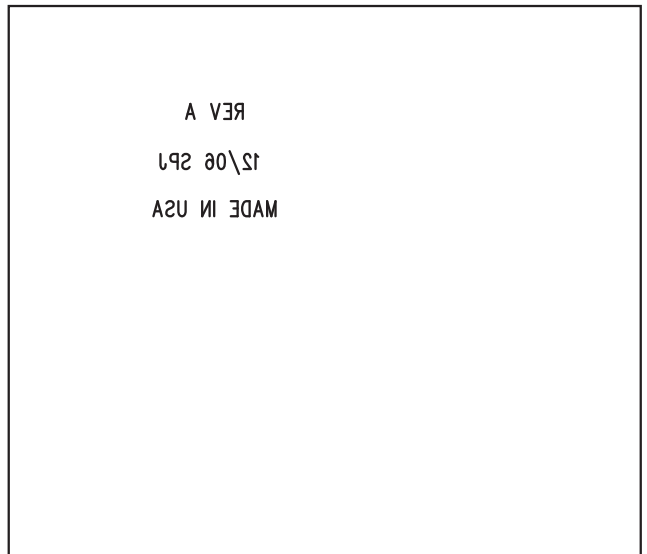


图11. MAX2023评估板PCB布局—底层丝印层

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

8 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2007 Maxim Integrated Products

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。