

1%精度、4/6/8路电压 μP 监控电路

概述

MAX16060/MAX16061/MAX16062是精度高达1%的4/6/8通道电压μP监控电路，采用小尺寸薄型QFN封装。这些器件为复杂的多电压系统提供监控功能。MAX16060可监测4路电压；MAX16061可监测6路电压；MAX16062可监测8路电压。

器件为每路监测电压提供独立的输出，当任何一路被监测电压跌落到相应的门限电压(可低至0.4V)以下或触发手动复位输入时，产生复位输出。当所有电压恢复到其门限电压以上，且释放手动复位后，复位输出将继续保持一个超时周期的复位状态。最小复位超时周期由内部设置为140ms，也可通过外部电容进行调节。

所有漏极开路输出都具有内部30μA上拉电流，无需外部上拉电阻。可采用高达5.5V的外部电压驱动每路输出。此外，这些器件还提供手动复位输入、可选择5%或10%输入门限容差设置引脚以及裕量调节使能，在裕量调节测试期间解除输出的状态。

当看门狗定时器超过超时周期(典型值1.6s)时，器件内部的看门狗定时器将触发RESET输出。WDI浮空时，禁用看门狗定时器。

这些器件提供16、20和24引脚的薄型QFN封装(4mm x 4mm)，工作于-40°C至+125°C温度范围。

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX16060_TE+	-40°C to +125°C	16 TQFN-EP*
MAX16061_TP+	-40°C to +125°C	20 TQFN-EP*
MAX16062_TG+	-40°C to +125°C	24 TQFN-EP*

注：“_”表示输入电压门限，参见表1。MAX16060/MAX16061/MAX16062采用工厂预设的门限/配置组合。根据表1选择所期望的组合及完全的器件型号。

+表示无铅封装。

对于卷带包装，在“+”后加“T”。所有卷带包装均以2.5k单位供货。

*EP = 裸焊盘。

特性

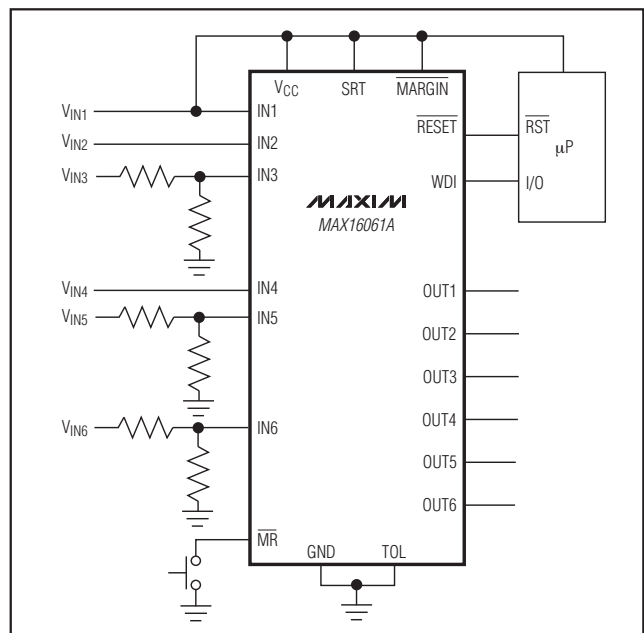
- ◆ 固定3.3V、2.5V和1.8V系统门限
- ◆ 可调门限用于监测低压(低至0.4V)故障
- ◆ 整个温度范围内精度高达1%
- ◆ 带有内部上拉的漏极开路输出，可大大减少外部元件数
- ◆ 固定140ms(最小值)或电容可调复位超时
- ◆ 手动复位、裕量调节使能以及容限选择输入
- ◆ 看门狗定时器
 - 1.6s(典型值)超时周期
 - 复位后，启动延迟为54s
- ◆ 可监测4路(MAX16060)、6路(MAX16061)或8路(MAX16062)电压
- ◆ RESET输出用于监测所有电压
- ◆ 独立的电压监测
- ◆ V_{CC}低至1V时器件仍可确保有效工作
- ◆ 小尺寸(4mm x 4mm)、薄型QFN封装

应用

存储设备
服务器
网络/电信设备

多电压ASIC
汽车

典型工作电路



1%精度、4/6/8路电压 μP 监控电路

ABSOLUTE MAXIMUM RATINGS

V_{CC}, OUT₊, IN₋, $\overline{\text{RESET}}$ to GND-0.3V to +6V
 TOL, MARGIN, MR, SRT, WDI to GND-0.3V to V_{CC} + 0.3
 Input/Output Current (RESET, MARGIN, SRT, MR, TOL, OUT₊, WDI).....±20mA
 Continuous Power Dissipation (T_A = +70°C)
 16-Pin TQFN (derate 16.9mW/°C above +70°C)1349mW
 20-Pin TQFN (derate 16.9mW/°C above +70°C)1355mW
 24-Pin TQFN (derate 16.9mW/°C above +70°C)1666mW

Operating Temperature Range-40°C to +125°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = 2.0V to 5.5V, T_A = -40°C to +125°C, unless otherwise specified. Typical values are at V_{CC} = 3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage Range	V _{CC}	(Note 2)	1.0		5.5	V
Supply Current (Note 3)	I _{CC}	V _{CC} = 3.3V, OUT ₊ , $\overline{\text{RESET}}$ not asserted		45	65	μA
		V _{CC} = 5V, OUT ₊ , $\overline{\text{RESET}}$ not asserted		50	70	
UVLO (Undervoltage Lockout)	V _{UVLO}	V _{CC} rising	1.62	1.80	1.98	V
UVLO Hysteresis	V _{UVLO_HYS}			65		mV
IN₋ (See Table 1)						
Threshold Voltages (IN ₋ Falling)	V _{TH}	3.3V threshold, TOL = GND	3.069	3.102	3.135	V
		3.3V threshold, TOL = V _{CC}	2.904	2.937	2.970	
		2.5V threshold, TOL = GND	2.325	2.350	2.375	
		2.5V threshold, TOL = V _{CC}	2.200	2.225	2.250	
		1.8V threshold, TOL = GND	1.674	1.692	1.710	
Adjustable Threshold (IN ₋ Falling)	V _{TH}	TOL = GND	0.390	0.394	0.398	V
		TOL = V _{CC}	0.369	0.373	0.377	
IN ₋ Hysteresis	V _{TH_HYS}	IN ₋ rising		0.5		% V _{TH}
IN ₋ Input Current		Fixed thresholds		3	16	μA
		Adjustable thresholds		-100		+100

1%精度、4/6/8路电压 μP 监控电路

MAX16060/MAX16061/MAX16062

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = 2.0V to 5.5V, T_A = -40°C to +125°C, unless otherwise specified. Typical values are at V_{CC} = 3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
RESET						
Reset Timeout	t _{RP}	SRT = V _{CC}	140	200	280	ms
		C _{SRT} = 1500pF (Note 4)	2.43	3.09	3.92	
		C _{SRT} = 100pF	0.206			
		C _{SRT} = open	50			
SRT Ramp Current	I _{SRT}	V _{SRT} = 0V	460	600	740	nA
SRT Threshold			1.173	1.235	1.293	V
SRT Hysteresis			100			mV
IN_ to Reset Delay	t _{RD}	IN_ falling	20			μs
RESE \bar{T} Output-Voltage Low	V _{OL}	V _{CC} = 3.3V, I _{SINK} = 10mA, RESE \bar{T} asserted	0.3			V
		V _{CC} = 2.5V, I _{SINK} = 6mA, RESE \bar{T} asserted	0.3			
		V _{CC} = 1.2V, I _{SINK} = 50μA, RESE \bar{T} asserted	0.3			
RESE \bar{T} Output-Voltage High	V _{OH}	V _{CC} ≥ 2.0V, I _{SOURCE} = 6μA, RESE \bar{T} deasserted	0.8 x V _{CC}			V
M \bar{R} Input-Voltage Low	V _{IL}		0.3 x V _{CC}			V
M \bar{R} Input-Voltage High	V _{IH}		0.7 x V _{CC}			V
M \bar{R} Minimum Pulse Width			1			μs
M \bar{R} Glitch Rejection			100			ns
M \bar{R} to Reset Delay			200			ns
M \bar{R} Pullup Resistance		Pulled up to V _{CC}	12	20	28	kΩ
OUTPUTS (OUT_)						
OUT_ Output-Voltage Low	V _{OL}	V _{CC} = 3.3V, I _{SINK} = 2mA	0.3			V
		V _{CC} = 2.5V, I _{SINK} = 1.2mA	0.3			
OUT_ Output-Voltage High	V _{OH}	V _{CC} ≥ 2.0V, I _{SOURCE} = 6μA	0.8 x V _{CC}			V
IN_ to OUT_ Propagation Delay	t _D	(V _{TH} + 100mV) to (V _{TH} - 100mV)	20			μs

1%精度、4/6/8路电压 μP 监控电路

MAX16060/MAX16061/MAX16062

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = 2.0V to 5.5V, T_A = -40°C to +125°C, unless otherwise specified. Typical values are at V_{CC} = 3.3V, T_A = +25°C). (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
WATCHDOG TIMER						
WDI Input-Voltage Low	V _{IL}				0.3 x V _{CC}	V
WDI Input-Voltage High	V _{IH}		0.7 x V _{CC}			V
WDI Pulse Width		(Note 5)	50			ns
Watchdog Timeout Period	t _{WDI}		1.12	1.60	2.40	s
Watchdog Startup Period			35	54	72	s
Watchdog Input Current		V _{WDI} = 0 to V _{CC} (Note 5)	-1		+1	μA
DIGITAL LOGIC						
TOL Input-Voltage Low	V _{IL}				0.3 x V _{CC}	V
TOL Input-Voltage High	V _{IH}		0.7 x V _{CC}			V
TOL Input Current		TOL = V _{CC}			100	nA
MARGIN Input-Voltage Low	V _{IL}				0.3 x V _{CC}	V
MARGIN Input-Voltage High	V _{IH}		0.7 x V _{CC}			V
MARGIN Pullup Resistance		Pulled up to V _{CC}	12	20	28	kΩ
MARGIN Delay Time	t _{MD}	Rising or falling (Note 6)		50		μs

Note 1: Devices are tested at T_A = +25°C and guaranteed by design for T_A = T_{MIN} to T_{MAX}.

Note 2: The outputs are guaranteed to remain asserted down to V_{CC} = 1V.

Note 3: Measured with WDI, MARGIN, and MR unconnected.

Note 4: The minimum and maximum specifications for this parameter are guaranteed by using the worst case of the SRT ramp current and SRT threshold specifications.

Note 5: Guaranteed by design and not production tested.

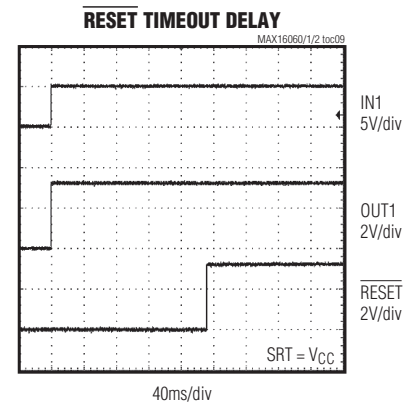
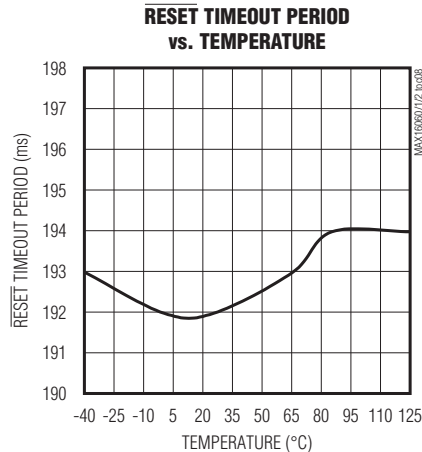
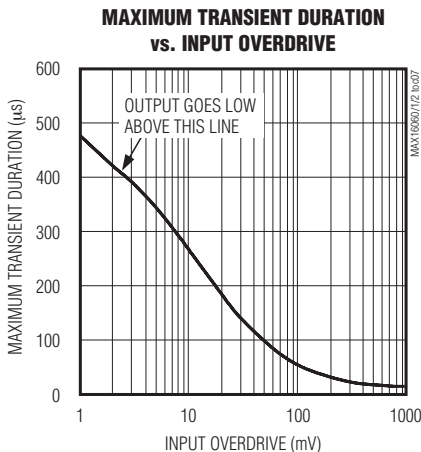
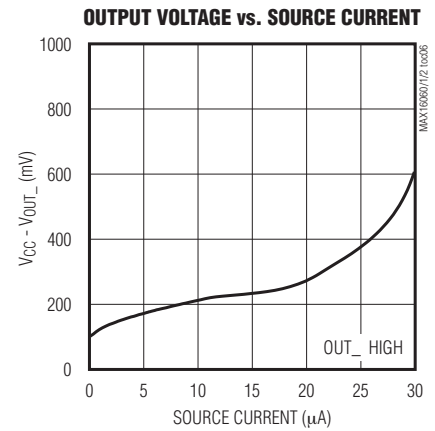
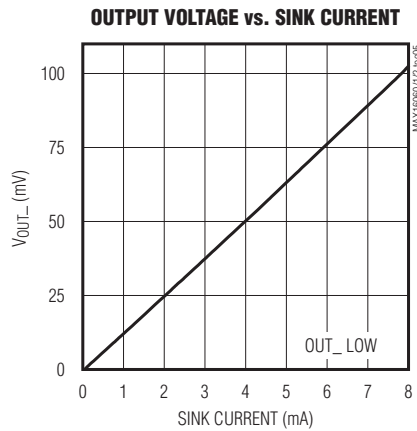
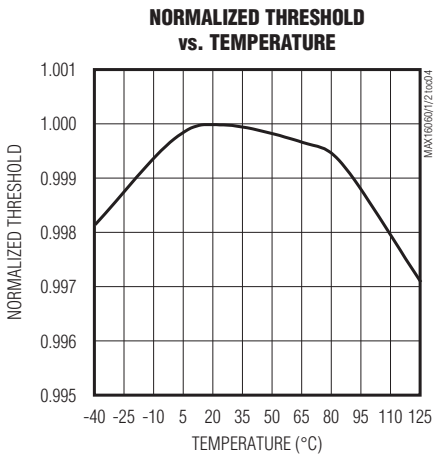
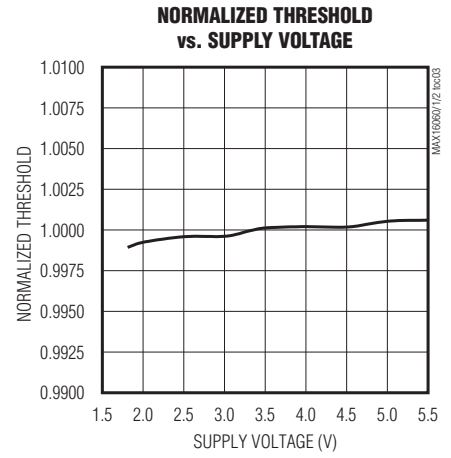
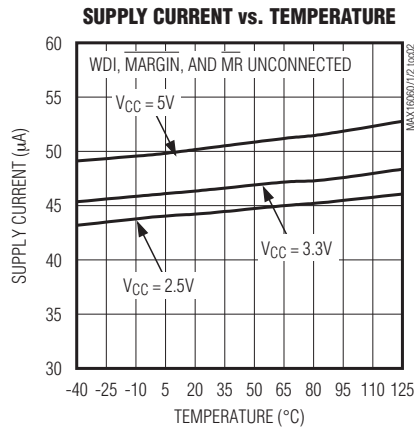
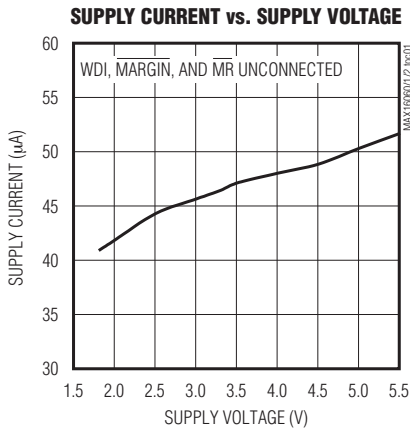
Note 6: Amount of time required for logic to lock/unlock outputs from margin testing.

1%精度、4/6/8路电压 μP 监控电路

典型工作特性

($V_{CC} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

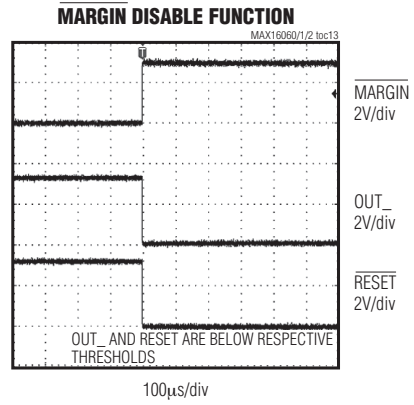
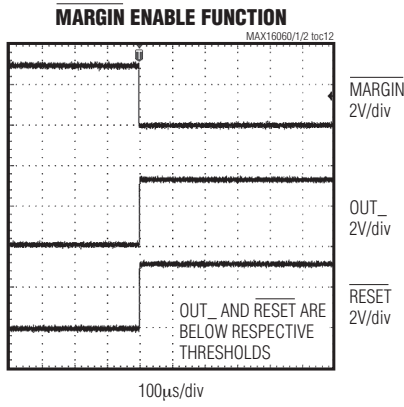
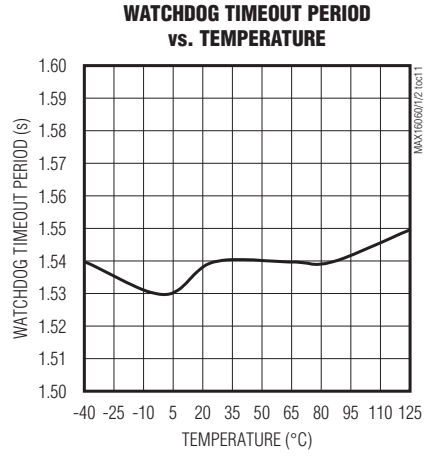
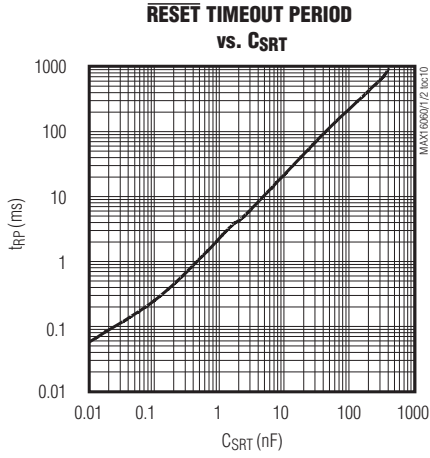
MAX16060/MAX16061/MAX16062



1%精度、4/6/8路电压 μP 监控电路

典型工作特性(续)

(VCC = 3.3V, TA = +25°C, unless otherwise noted.)



1%精度、4/6/8路电压 μP 监控电路

引脚说明(MAX16060)

MAX16060/MAX16061/MAX16062

引脚	名称	功能
1	IN3	监测输入电压3, 输入电压门限参见表1。
2	IN4	监测输入电压4, 输入电压门限参见表1。
3	WDI	看门狗定时器输入端。如果WDI保持低电平或高电平的时间超过看门狗超时周期, $\overline{\text{RESET}}$ 拉低且定时器清零。触发复位或检测到WDI上出现上升沿或下降沿跳变, 定时器也会清零。复位以后, 看门狗定时器经过54s的启动周期, 才产生第一次跳变。WDI悬空, 可禁止看门狗定时器。WDI未连接时, 检测器消耗400nA的小电流。因此, 不要将WDI连接到任何源出或吸入200nA以上电流的端口。注意: 多数三态驱动器的漏电流会超出200nA。
4	GND	地。
5	V _{CC}	未被监测的电源电压输入。
6	OUT3	输出3。当IN3电压跌落到门限以下时, OUT3输出为低; 并在IN3电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
7	OUT4	输出4。当IN4电压跌落到门限以下时, OUT4输出为低; 并在IN4电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
8	$\overline{\text{MR}}$	低电平有效手动复位输入。拉低 $\overline{\text{MR}}$ 时, $\overline{\text{RESET}}$ 置为低电平。 $\overline{\text{MR}}$ 释放后, $\overline{\text{RESET}}$ 在复位超时周期内仍将保持低电平。 $\overline{\text{MR}}$ 通过一个20kΩ电阻上拉至V _{CC} 。
9	SRT	设置复位超时输入。在SRT和GND之间接一个外部电容, 用来设置复位超时时间。复位超时周期由下式计算: 复位超时(s) = 2.06 × 10 ⁶ (Ω) × C _{SRT} (F)。SRT接V _{CC} 时, 复位超时周期由内部置为140ms (最小值)。
10	$\overline{\text{MARGIN}}$	低电平有效手动释放输入。拉低 $\overline{\text{MARGIN}}$ 时, 无论被监测的输入电压如何, 都将释放所有输出的低电平状态(进入高阻态)。
11	OUT2	输出2。当IN2电压跌落到门限以下时, OUT2输出为低; 并在IN2电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
12	OUT1	输出1。当IN1电压跌落到门限以下时, OUT1输出为低; 并在IN1电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
13	$\overline{\text{RESET}}$	低电平有效复位输出。当任意一个被监测电压低于其对应门限或 $\overline{\text{MR}}$ 置低时, $\overline{\text{RESET}}$ 置为低电平。所有被监测电压都高于各自的门限, 并释放 $\overline{\text{MR}}$ 后, $\overline{\text{RESET}}$ 仍将保持一个复位超时周期的低电平。该漏极开路输出具有30μA内部上拉。
14	IN1	监测输入电压1, 输入电压门限参见表1。
15	IN2	监测输入电压2, 输入电压门限参见表1。
16	TOL	门限容限选择输入。连接TOL至GND时, 选择5%作为容限。连接TOL至V _{CC} 时, 选择10%作为容限。
—	EP	裸焊盘。EP内部连接至GND。EP连接至地层, 以便提供IC与PCB之间的低热阻通道。与GND之间不要使用任何电气连接。

1%精度、4/6/8路电压 μP 监控电路

引脚说明(MAX16061)

引脚	名称	功能
1	IN4	监测输入电压4, 输入电压门限参见表1。
2	IN5	监测输入电压5, 输入电压门限参见表1。
3	IN6	监测输入电压6, 输入电压门限参见表1。
4	WDI	看门狗定时器输入端。如果WDI保持低电平或高电平的时间超过看门狗超时周期, $\overline{\text{RESET}}$ 拉低且定时器清零。触发复位或检测到WDI上出现上升沿或下降沿跳变, 定时器也会清零。复位以后, 看门狗定时器经过54s的启动周期, 才产生第一次跳变。WDI悬空, 可禁止看门狗定时器。WDI未连接时, 检测器消耗400nA的小电流。因此, 不要将WDI连接到任何源出或吸入200nA以上电流的端口。注意: 多数三态驱动器的漏电流会超出200nA。
5	GND	地。
6	V _{CC}	未被监测的电源电压输入。
7	OUT4	输出4。当IN4电压跌落到门限以下时, OUT4输出为低; 并在IN4电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
8	OUT5	输出5。当IN5电压跌落到门限以下时, OUT5输出为低; 并在IN5电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
9	OUT6	输出6。当IN6电压跌落到门限以下时, OUT6输出为低; 并在IN6电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
10	$\overline{\text{MR}}$	低电平有效手动复位输入。拉低 $\overline{\text{MR}}$ 时, $\overline{\text{RESET}}$ 置为低电平。 $\overline{\text{MR}}$ 释放后, $\overline{\text{RESET}}$ 在复位超时周期内仍将保持低电平。 $\overline{\text{MR}}$ 通过一个20kΩ电阻上拉至V _{CC} 。
11	SRT	设置复位超时输入。在SRT和GND之间接一个外部电容, 用来设置复位超时时间。复位超时周期由下式计算: 复位超时(s) = 2.06 × 10 ⁶ (Ω) × C _{SRT} (F)。SRT接V _{CC} 时, 复位超时周期由内部置为140ms (最小值)。
12	$\overline{\text{MARGIN}}$	低电平有效手动释放输入。拉低 $\overline{\text{MARGIN}}$ 时, 无论被监测的输入电压如何, 都将释放所有输出的低电平状态 (进入高阻态)。
13	OUT3	输出3。当IN3电压跌落到门限以下时, OUT3输出为低; 并在IN3电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
14	OUT2	输出2。当IN2电压跌落到门限以下时, OUT2输出为低; 并在IN2电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
15	OUT1	输出1。当IN1电压跌落到门限以下时, OUT1输出为低; 并在IN1电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
16	$\overline{\text{RESET}}$	低电平有效复位输出。当任意一个被监测电压低于其对应门限或 $\overline{\text{MR}}$ 置低时, $\overline{\text{RESET}}$ 置为低电平。所有被监测电压都高于各自的门限, 并释放 $\overline{\text{MR}}$ 后, $\overline{\text{RESET}}$ 仍将保持一个复位超时周期的低电平。该漏极开路输出具有30μA内部上拉。
17	IN1	监测输入电压1, 输入电压门限参见表1。
18	IN2	监测输入电压2, 输入电压门限参见表1。
19	IN3	监测输入电压3, 输入电压门限参见表1。
20	TOL	门限容限选择输入。连接TOL至GND时, 选择5%作为容限。连接TOL至V _{CC} 时, 选择10%作为容限。
—	EP	裸焊盘。EP内部连接至GND。EP连接至地层, 以便提供IC与PCB之间的低热阻通道。与GND之间不要使用任何电气连接。

1%精度、4/6/8路电压 μP 监控电路

引脚说明(MAX16062)

MAX16060/MAX16061/MAX16062

引脚	名称	功能
1	IN5	监测输入电压5, 输入电压门限参见表1。
2	IN6	监测输入电压6, 输入电压门限参见表1。
3	IN7	监测输入电压7, 输入电压门限参见表1。
4	IN8	监测输入电压8, 输入电压门限参见表1。
5	WDI	看门狗定时器输入端。如果WDI保持低电平或高电平的时间超过看门狗超时周期, $\overline{\text{RESET}}$ 拉低且定时器清零。触发复位或检测到WDI上出现上升沿或下降沿跳变, 定时器也会清零。复位以后, 看门狗定时器经过54s的启动周期, 才产生第一次跳变。WDI悬空, 可禁止看门狗定时器。WDI未连接时, 检测器消耗400nA的小电流。因此, 不要将WDI连接到任何源出或吸入200nA以上电流的端口。注意: 多数三态驱动器的漏电流会超出200nA。
6	GND	地。
7	V _{CC}	未被监测的电源电压输入。
8	OUT5	输出5。当IN5电压跌落到门限以下时, OUT5输出为低; 并在IN5电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
9	OUT6	输出6。当IN6电压跌落到门限以下时, OUT6输出为低; 并在IN6电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
10	OUT7	输出7。当IN7电压跌落到门限以下时, OUT7输出为低; 并在IN7电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
11	OUT8	输出8。当IN8电压跌落到门限以下时, OUT8输出为低; 并在IN8电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
12	$\overline{\text{MR}}$	低电平有效手动复位输入。拉低 $\overline{\text{MR}}$ 时, $\overline{\text{RESET}}$ 置为低电平。 $\overline{\text{MR}}$ 释放后, $\overline{\text{RESET}}$ 在复位超时周期内仍将保持低电平。 $\overline{\text{MR}}$ 通过一个20kΩ电阻上拉至V _{CC} 。
13	SRT	复位超时设置输入。在SRT和GND之间接一个外部电容, 用来设置复位超时时间。复位超时周期由下式计算: 复位超时(s) = 2.06 × 10 ⁶ (Ω) × C _{SRT} (F)。SRT接V _{CC} 时, 复位超时周期由内部置为140ms (最小值)。
14	$\overline{\text{MARGIN}}$	裕量禁止输入。拉低 $\overline{\text{MARGIN}}$ 时, 不管所监视的任意输入电压如何, 将释放所有输出(进入高阻态)。
15	OUT4	输出4。当IN4电压跌落到门限以下时, OUT4输出为低; 并在IN4电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
16	OUT3	输出3。当IN3电压跌落到门限以下时, OUT3输出为低; 并在IN3电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
17	OUT2	输出2。当IN2电压跌落到门限以下时, OUT2输出为低; 并在IN2电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
18	OUT1	输出1。当IN1电压跌落到门限以下时, OUT1输出为低; 并在IN1电压超出其门限之前, 输出保持低电平。该漏极开路输出具有30μA内部上拉, 上拉至V _{CC} 。
19	$\overline{\text{RESET}}$	低电平有效复位输出。当任意一个被监测电压低于其对应门限或 $\overline{\text{MR}}$ 置低时, $\overline{\text{RESET}}$ 置为低电平。所有被监测电压都高于各自的门限, 并释放 $\overline{\text{MR}}$ 后, $\overline{\text{RESET}}$ 仍将保持一个复位超时周期的低电平。该漏极开路输出具有30μA内部上拉。
20	IN1	监测输入电压1, 输入电压门限参见表1。
21	IN2	监测输入电压2, 输入电压门限参见表1。
22	IN3	监测输入电压3, 输入电压门限参见表1。
23	IN4	监测输入电压4, 输入电压门限参见表1。
24	TOL	门限容限选择输入。连接TOL至GND时, 选择5%作为容限。连接TOL至V _{CC} 时, 选择10%作为容限。
—	EP	裸焊盘, EP内部连接至GND。EP连接至地层, 以便提供IC与PCB之间的低热阻通道。与GND之间不要使用任何电气连接。

1%精度、4/6/8路电压 μP 监控电路

MAX16060/MAX16061/MAX16062

表 1. 输入电压门限选择

PART	IN1	IN2	IN3	IN4	IN5	IN6	IN7	IN8
MAX16060A	3.3	2.5	ADJ	1.8	—	—	—	—
MAX16060B	3.3	ADJ	ADJ	1.8	—	—	—	—
MAX16060C	ADJ	2.5	ADJ	1.8	—	—	—	—
MAX16060D	3.3	2.5	ADJ	ADJ	—	—	—	—
MAX16060E	ADJ	ADJ	ADJ	ADJ	—	—	—	—
MAX16061A	3.3	2.5	ADJ	1.8	ADJ	ADJ	—	—
MAX16061B	3.3	ADJ	ADJ	1.8	ADJ	ADJ	—	—
MAX16061C	3.3	2.5	ADJ	ADJ	ADJ	ADJ	—	—
MAX16061D	ADJ	2.5	ADJ	1.8	ADJ	ADJ	—	—
MAX16061E	ADJ	ADJ	ADJ	ADJ	ADJ	ADJ	—	—
MAX16062A	3.3	2.5	ADJ	1.8	ADJ	ADJ	ADJ	ADJ
MAX16062B	3.3	ADJ	ADJ	1.8	ADJ	ADJ	ADJ	ADJ
MAX16062C	3.3	2.5	ADJ	ADJ	ADJ	ADJ	ADJ	ADJ
MAX16062D	ADJ	2.5	ADJ	1.8	ADJ	ADJ	ADJ	ADJ
MAX16062E	ADJ	ADJ	ADJ	ADJ	ADJ	ADJ	ADJ	ADJ

注：还可提供其它固定门限，供货信息请与工厂联系。

1%精度、4/6/8路电压 μP 监控电路

功能框图

MAX16060/MAX16061/MAX16062

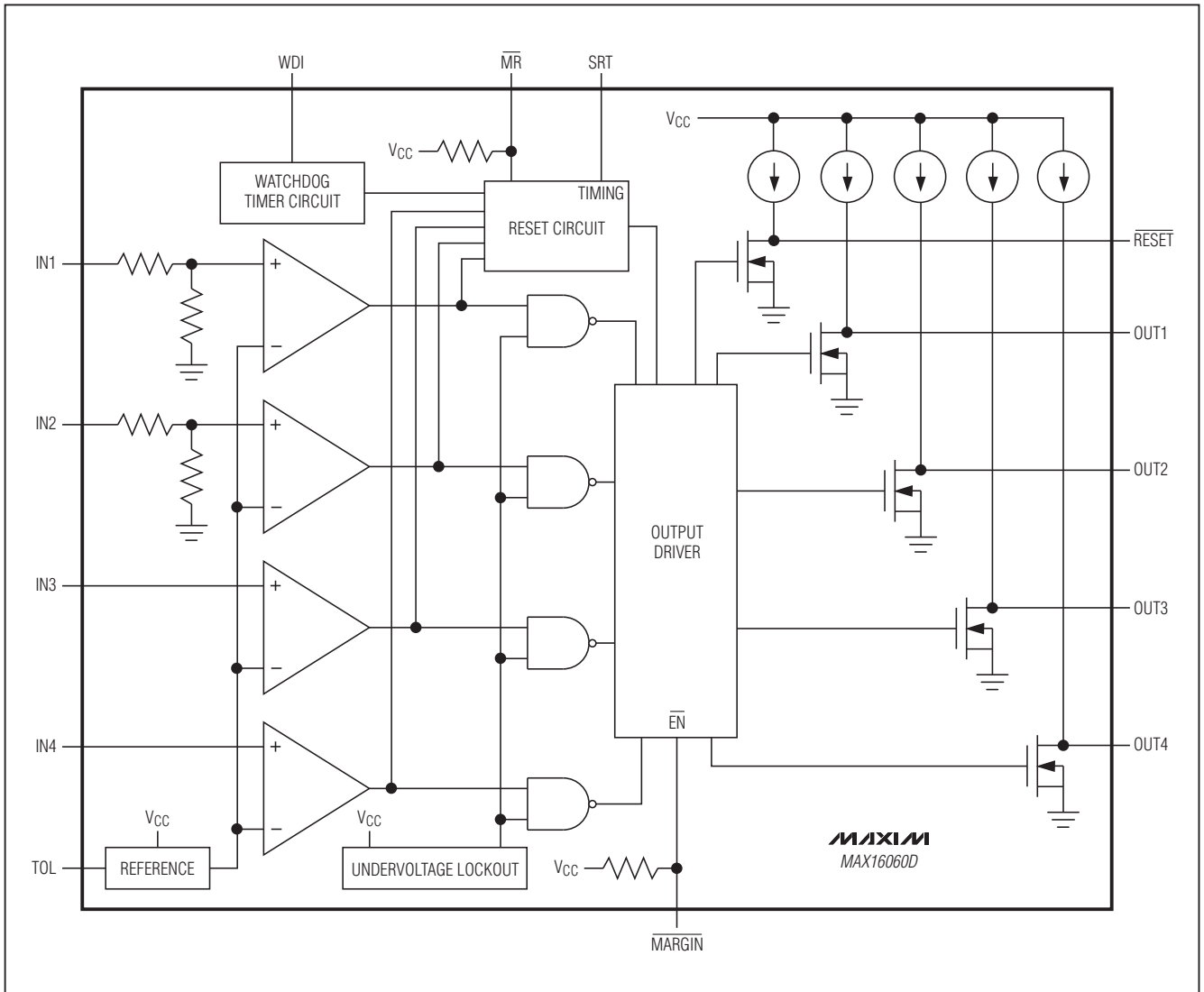


图1. MAX16060D功能框图

1%精度、4/6/8路电压 μP 监控电路

MAX16060/MAX16061/MAX16062

功能框图(续)

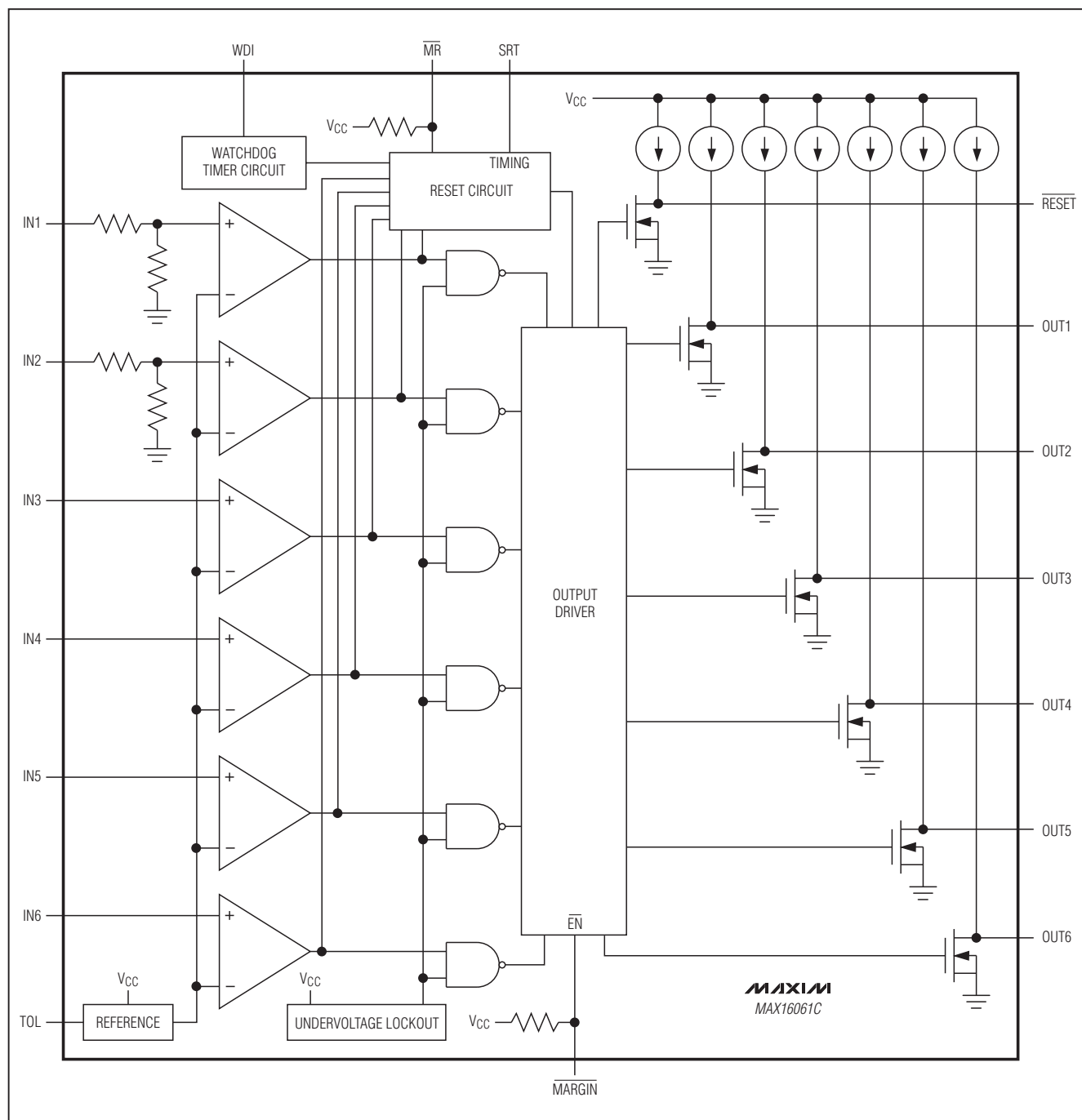


图2. MAX16061C功能框图

1%精度、4/6/8路电压 μP 监控电路

功能框图(续)

MAX16060/MAX16061/MAX16062

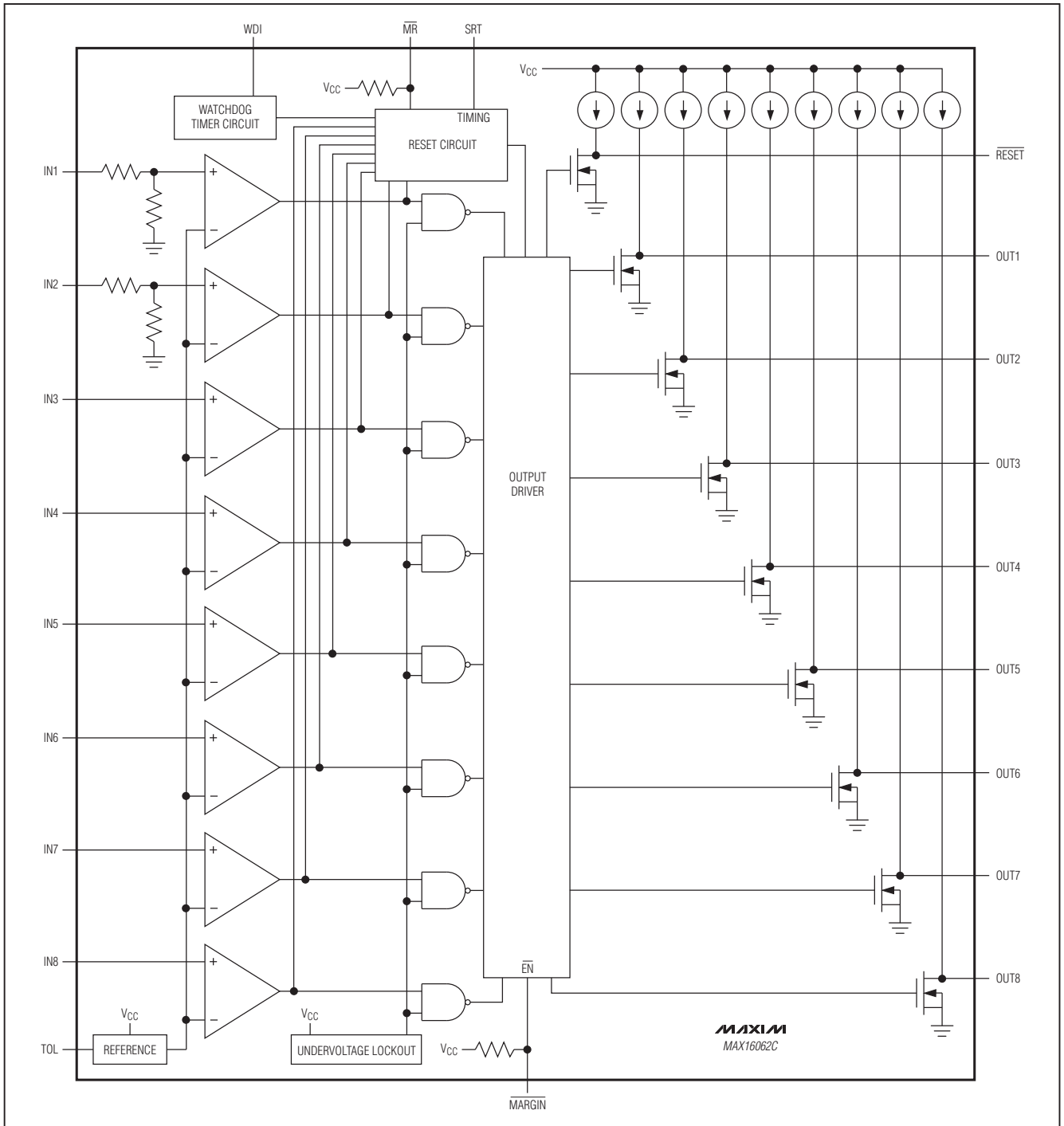


图3. MAX16062C功能框图

1%精度、4/6/8路电压 μ P 监控电路

详细说明

MAX16060/MAX16061/MAX16062是精度高达1%的4/6/8通道低压 μ P监控电路，采用小尺寸薄型QFN封装。这些器件为复杂的多电压系统提供监控功能。MAX16060可监测4路电压；MAX16061监测6路电压；MAX16062监测8路电压。

器件为每路监测电压提供独立的输出，当任何一路被监测电压跌落到对应的门限电压以下或触发手动复位输入时，将触发复位输出。当所有电压恢复到门限电压以上，且释放手动复位后，复位输出将继续保持一个超时周期的复位状态。最小复位超时周期由内部设置为140ms，也可通过外部电容进行调节。

所有漏极开路输出都具有内部30 μ A上拉电流，无需外部上拉电阻。可采用高达5.5V的外部电压驱动每路输出。此外，这些器件还提供手动复位输入、用于选择5%或10%输入门限容差的设置引脚以及裕量调节使能功能，裕量调节测试期间可解除输出的状态。

其它功能包括看门狗定时器，当看门狗计时超出超时周期(典型值1.6s)时，看门狗定时器将触发RESET输出。WDI悬空时，可禁止看门狗定时器工作。

应用信息

欠压检测电路

MAX16060/MAX16061/MAX16062的漏极开路输出可配置为欠压检测。图4所示为比较器输出低电平时，LED被点亮的配置，用于指示欠压状态。该系列器件还可用于系统监控电路、多电压检测以及 V_{CC} 柱状图监测(图5)。

容限(TOL)

MAX16060/MAX16061/MAX16062具有引脚可选的门限容差。连接TOL至GND时，选择5%的容限。连接TOL至 V_{CC} 时，选择10%的容限。

窗检测

窗检测器采用两路输入配置，如图6所示。外部电阻用于设置窗检测器电路的两个门限电压。外部逻辑门电路产生OUT信号。窗检测宽度为门限电压之差(图7)。

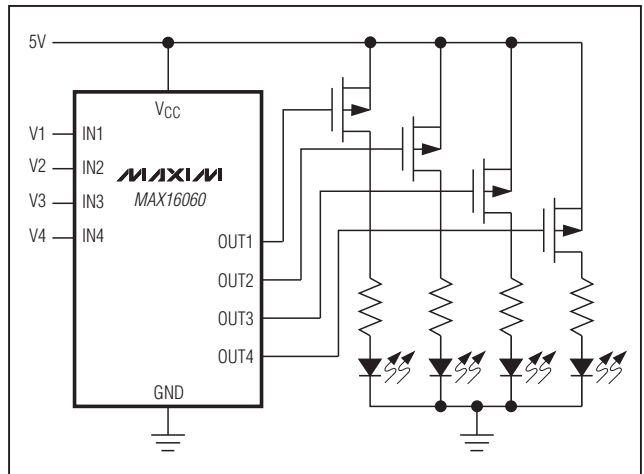


图4. 带LED指示器的四路欠压检测器

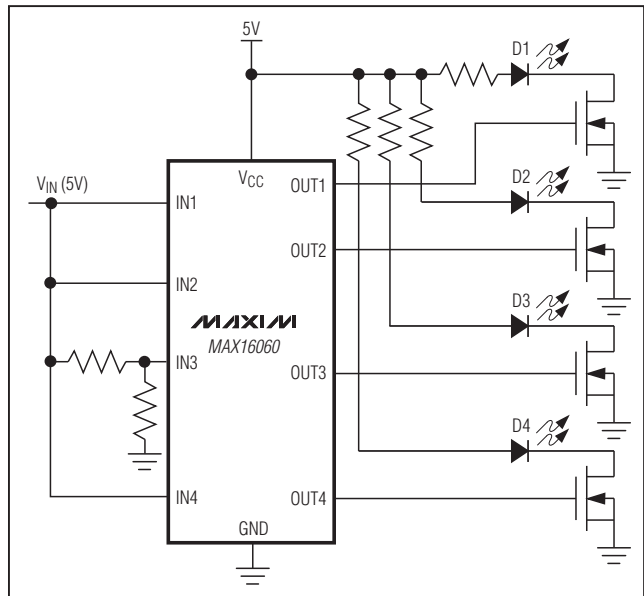


图5. V_{CC} 柱状图监测

1%精度、4/6/8路电压 μP 监控电路

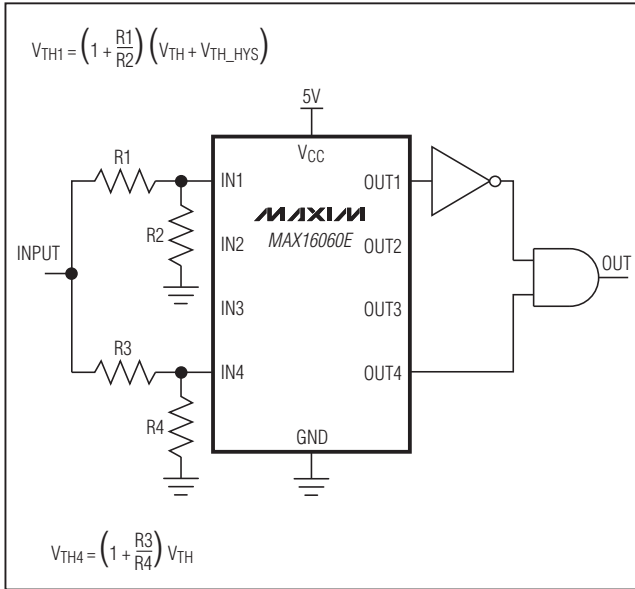


图6. 窗检测

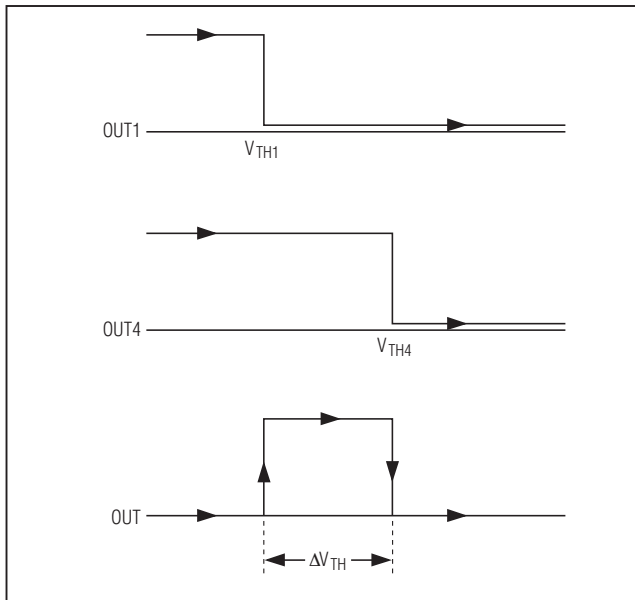


图7. 窗检测电路的输出响应

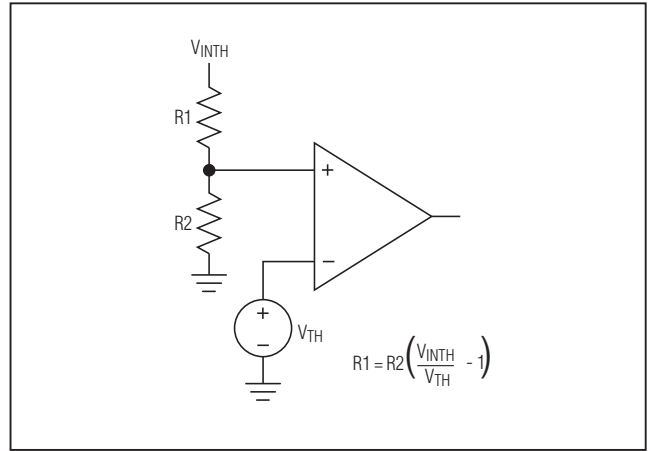


图8. 设置可调输入

可调的输入

该系列器件有多种监测选项，输入门限可调(参见表1)。各路可调IN_输入的门限电压典型值为0.394V (TOL = GND) 或0.373V (TOL = VCC)。为监测电压 V_{INTH} ，按图8所示连接电阻分压网络。

$$V_{INTH} = V_{TH} \left(\frac{R1}{R2} + 1 \right)$$

$$R1 = R2 \left(\frac{V_{INTH}}{V_{TH}} - 1 \right)$$

采用大电阻降低流过外部电阻的电流。电阻值越低，精度越高。

不用的输入端

所有不用的IN_输入需连接到其门限以上的电压。

OUT_输出

当IN_输入电压低于设定的门限时，相应的OUT_变为低电平。漏极开路输出具有30μA内部上拉，上拉至VCC。对于多数应用，与其它逻辑器件接口时无需外部上拉电阻。如果需要与不同逻辑电压的接口连接，可以将外部上拉电阻连接到0至5.5V的任意电压，以对内部上拉过驱动。内部电路能防止反向电流从外部上拉电源流至VCC (图9)。

1%精度、4/6/8路电压 μP 监控电路

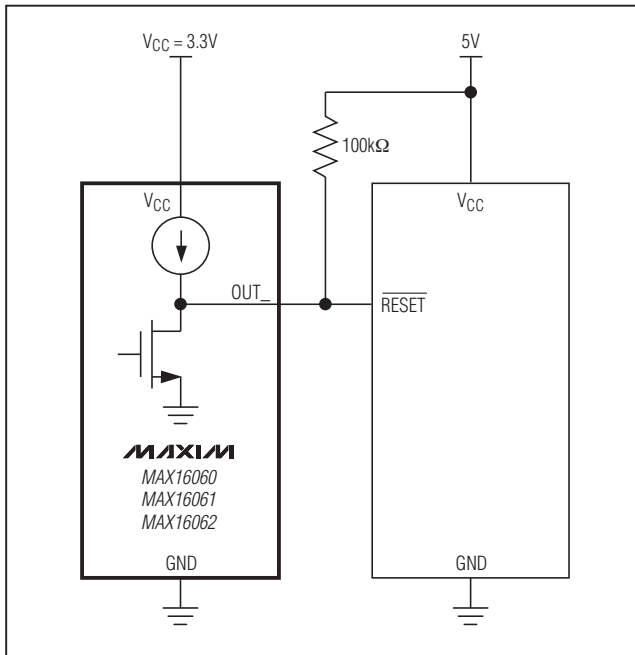


图9. 与不同的逻辑电平接口

RESET输出

当任意一路被监测电压跌落到对应门限以下或MR拉低时，RESET被置为低电平。所有被监测电压高于其相应门限并且释放MR后，RESET仍将在一个复位超时周期内保持低电平(参见图10)。该漏极开路输出具有30μA内部上拉。与不同逻辑电源的电平接口时，连接至0至5.5V的外部上拉电阻将取代内部上拉。内部电路能防止反向电流从外部上拉电源流至VCC(图9)。

复位超时电容

可调节复位超时周期以适应不同的微处理器(μP)应用。复位超时(t_{RP})可通过连接在SRT和GND之间的电容(C_{SRT})进行调节。根据下式计算复位超时电容:

$$C_{SRT} (F) = \frac{t_{RP} (s) \times I_{SRT}}{V_{TH_SRT}}$$

SRT接VCC可获得工厂设置的140ms(最小值)复位超时周期。

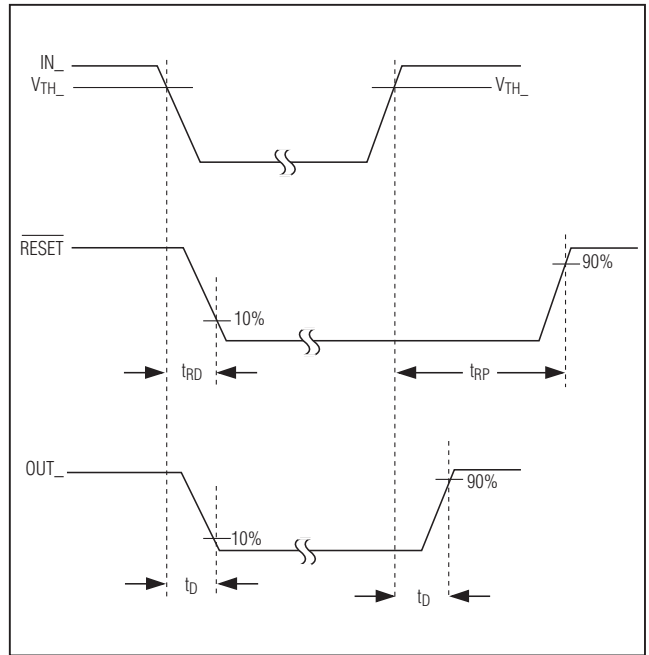


图10. 输出时序图

手动复位输入(MR)

许多基于μP的产品需要手动复位功能，以便允许操作人员、测试人员或外部逻辑电路启动复位。MR为逻辑低电平时，将RESET置为低电平。MR为低电平以及MR变为高电平之后的复位超时周期(至少140ms)内，RESET将保持低电平。MR输入通过内部20kΩ电阻上拉至VCC，不用时可以悬空。可使用TTL或CMOS逻辑电平、或漏极/集电极开路输出驱动MR。在MR与GND之间连接一个常开的触摸式开关，可实现手动复位功能，无需外部去抖电路。如果使用长电缆驱动MR或将器件置于嘈杂环境下使用，可以在MR和GND之间连接一个0.1μF电容，以抑制噪声。

1%精度、4/6/8路电压 μ P 监控电路

裕量调节禁止监测输出($\overline{\text{MARGIN}}$)

$\overline{\text{MARGIN}}$ 允许在进行系统级测试时对电源电压进行调节，使其偏离标称电压。拉低 $\overline{\text{MARGIN}}$ 时，无论被监测输入电压的状态如何，都将强制 $\overline{\text{RESET}}$ 和 OUT_n 为高阻态。 $\overline{\text{MARGIN}} = \text{GND}$ 时，每路输出状态不变。 $\overline{\text{MARGIN}}$ 置低时，看门狗定时器继续计时，如果出现超时，在释放 $\overline{\text{MARGIN}}$ 的低电平状态后， $\overline{\text{RESET}}$ 将在 t_{MD} 时间后置低。 $\overline{\text{MARGIN}}$ 输入在内部上拉至 V_{CC} ，不用时可以悬空或连接至 V_{CC} 。

欠压锁定(UVLO)

MAX16060/MAX16061/MAX16062 具有 V_{CC} 欠压锁定(UVLO)功能，即使 V_{CC} 低至 1V，也可保持复位状态。欠压锁定

电路监测 V_{CC} 电压。如果 V_{CC} 电压跌落到 UVLO 门限(通常为 1.735V)以下， $\overline{\text{RESET}}$ 置低并拉低所有 OUT_n ，从而在 V_{CC} 跌落到 1.98V 至 5.5V 正常工作电压范围以外时，避免 $\overline{\text{RESET}}$ 或 OUT_n 输出的错误状态。

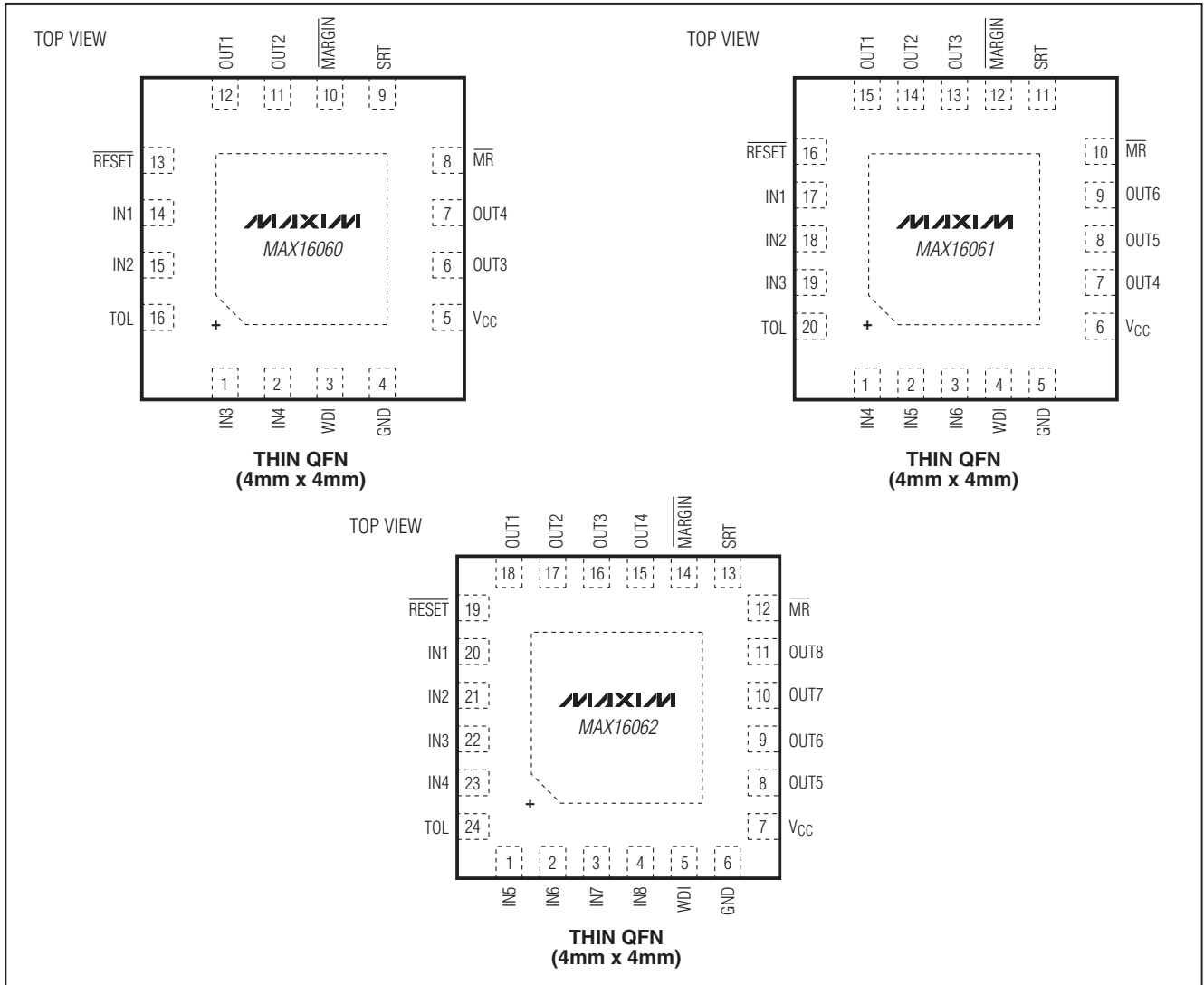
上电期间，当 V_{CC} 上升至超出 1V 时，在 V_{CC} 超出 UVLO 门限之前， $\overline{\text{RESET}}$ 为低且所有 OUT_n 被拉低。当 V_{CC} 超出 UVLO 门限，监视所有输入并且在所有输出上呈现正确的输出状态。这样确保了一旦 V_{CC} 达到其正常的工作电压范围后， $\overline{\text{RESET}}$ 和所有 OUT_n 均处于正确状态。

电源旁路

在嘈杂系统中，采用一只 0.1 μ F 电容将 V_{CC} 旁路至地，该电容尽可能靠近器件放置。额外的电容可提高瞬态抑制。 V_{CC} 具有快速上升的瞬变时，可能需要额外的电容。

1%精度、4/6/8路电压 μP 监控电路

引脚配置



芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息，请查询
www.maxim-ic.com.cn/packages.

封装类型	封装代码	文件编号
16 TQFN	T1644-4	21-0139
20 TQFN	T2044-3	21-0139
24 TQFN	T2444-4	21-0139

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

18 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**