

双通道DisplayPort图形复用器， 具有HDMI电平转换器

概述

MAX14886为高速、低延迟、有源转接驱动复用器，用于双图形卡之间的切换，以及在外置HDMI连接器处对高达2.25Gbps的信号进行调理，以满足HDMI™ v.1.4的要求。器件适用于集成显卡(例如Intel或AMD)和独立显卡(例如NVIDIA或ATI GPU)之间的信号切换，符合VESA DisplayPort™互操作指南v.1.1a要求(需要外部DDC逻辑)，与主板外部HDMI连接器无缝集成。

器件可接受低至200mV的差分输入，驱动1000mV(典型值)最小瞬变差分信号(TMDS®)输出。输出电平调节引脚(ADJ)的精密电阻允许使用400Ω(典型值)差分输出背向端接电阻，以更好地满足HDMI模板抖动要求，确保支持整个TMDS摆幅。器件可交流(DisplayPort)或直流(HDMI)耦合至图形卡IC，必须采用直流耦合连接HDMI连接器。此外，器件为HDMI连接器提供反向电流保护，以及高电平有效或低电平有效控制的低功耗关断模式。

采用+3.3V单电源供电，工作在0°C至+70°C商业级温度范围，提供5mm x 5mm、40引脚、TQFN封装。

应用

双图形卡笔记本电脑

双模DisplayPort至HDMI外置开关或适配器

关键特性

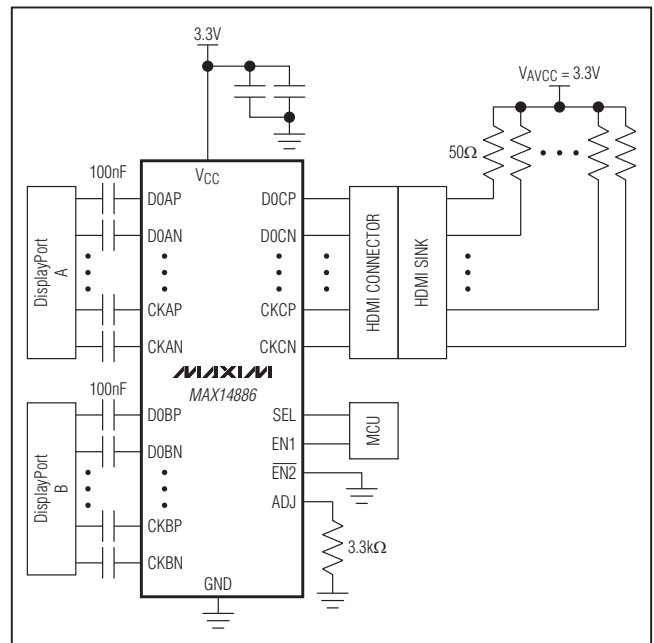
- ◆ +3.3V单电源供电
- ◆ 符合HDMI v.1.4眼图模板，速率高达2.25Gbps
- ◆ 满足VESA DisplayPort互操作指南v.1.1a要求(需要外部DDC逻辑)
- ◆ 低功耗关断模式
 - 高电平有效或低电平有效
- ◆ 输出电平调节(ADJ)，用于输出背向端接，没有幅度衰减
- ◆ 无缝集成到外置HDMI连接器的双显卡系统
 - 直流耦合HDMI输出，直接匹配HDMI连接器
 - 交流或直流耦合TMDS格式化输入

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX14886CTL+	0°C to +70°C	40 TQFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。
*EP = 裸焊盘。

典型工作电路



HDMI是HDMI Licensing, LLC的商标。

DisplayPort是视频电子标准协会(VESA)的商标。

TMDS是Silicon Image, Inc.的注册商标。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

双通道DisplayPort图形复用器, 具有HDMI电平转换器

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND.)

VCC	-0.3V to +4.0V
EN1, $\overline{\text{EN2}}$, SEL, ADJ	-0.3V to (VCC + 0.3V)
D_CP, D_CN, CKCP, CKCN Short-Circuit Output Current	$\pm 30\text{mA}$
All Other Pins Short-Circuit Current	$\pm 5\text{mA}$
Continuous Power Dissipation (T _A = +70°C) TQFN (derate 35.7mW/°C above +70°C)	2857mW

Operating Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C
Maximum Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	+260°C

PACKAGE THERMAL CHARACTERISTICS (Note 1)

TQFN

Junction-to-Ambient Thermal Resistance (θ_{JA})	45°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	2°C/W

Note 1: Package thermal resistances were obtained using method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(VCC = +3.3V, T_A = 0°C to +70°C, R_{ADJ} = 3.3k Ω , C_{CL} = 100nF, typical values are at T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC PERFORMANCE						
Supply Voltage	VCC		3		3.6	V
Supply Current	I _{CC}	EN1 = high, $\overline{\text{EN2}}$ = low			52.5	mA
Total Supply Current	I _{GND}	50 Ω termination to AVCC, V _{AVCC} = +3.3V (Note 3)			105	mA
Shutdown Supply Current	I _{SHUT}	EN1 = low or $\overline{\text{EN2}}$ = high			100	μA
Single-Ended Input Termination Resistance	R _{IN}	DC	40		60	Ω
Single-Ended Output Voltage High	V _{OH}	DC, V _{AVCC} = +3.3V (Notes 3, 4)	V _{AVCC} - 0.01		V _{AVCC} + 0.01	V
Single-Ended Output Voltage Low	V _{OL}	DC, V _{AVCC} = +3.3V (Notes 3, 4)	V _{AVCC} - 0.6		V _{AVCC} - 0.45	V

双通道DisplayPort图形复用器, 具有HDMI电平转换器

MAX14886

ELECTRICAL CHARACTERISTICS (continued)

(VCC = +3.3V, TA = 0°C to +70°C, RADJ = 3.3kΩ, CCL = 100nF, typical values are at TA = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
AC PERFORMANCE						
Differential Input Return Loss	SDD11	150MHz ≤ f ≤ 1.25GHz			-8	dB
Input Frequency Range	fIN	Clock	25		225	MHz
		Data	225		1125	
Differential Input Range	VIDIFF		200		1600	mV
Differential Output Voltage	VODIFF	50Ω single termination	900		1250	mV
Output Rise/Fall Time	tR/F	20% to 80%, 2.25Gbps			80	ps
Deterministic Jitter	tDJ	K28.5 pattern, up to 2.25Gbps (Note 4)			0.04	UI
Random Jitter	tRJ	D10.2 pattern, 2.25Gbps (Note 4)			1.1	psRMS
Lane-to-Lane Skew	tSK			50		ps
Propagation Delay	tPD			250		ps
CONTROL LOGIC (EN1, EN2, SEL)						
Input Logic-Low Voltage	VIL				0.6	V
Input Logic-High Voltage	VIH		1.4			V
Input Logic Hysteresis	VHYST			50		mV
Input Pulldown/Pullup Resistor	RIPULL			400		kΩ
Shutdown Recovery Time	tSHUT			20		μs
TMDS Mux Switching Time	tMUX			50		ns
ESD PROTECTION						
All Pins		Human Body Model		±8		kV

Note 2: All units are production tested at TA = +70°C. Specifications over temperature are guaranteed by design.

Note 3: AVCC is an external supply.

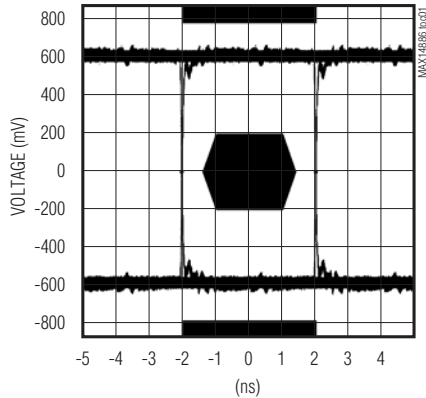
Note 4: Guaranteed by design; not production tested.

双通道DisplayPort图形复用器, 具有HDMI电平转换器

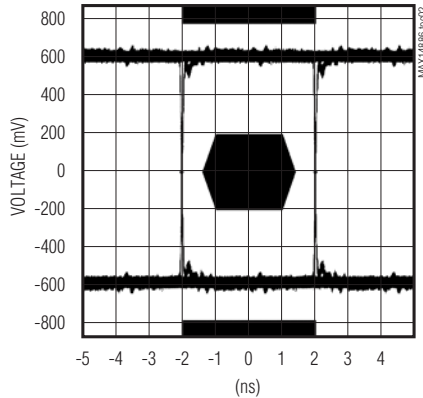
典型工作特性

(VCC = +3.3V, TA = +25°C, RADJ = 3.3kΩ, unless otherwise noted.)

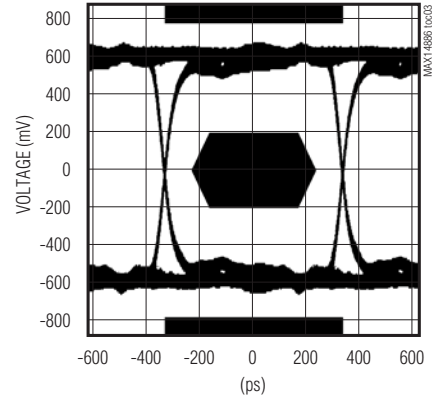
**EYE DIAGRAM, $V_{IN} = 1600\text{mVp-p}$,
250Mbps, NO BACK TERMINATION,
25MHz CLOCK, 640 x 480, 8-BIT COLOR, 60Hz**



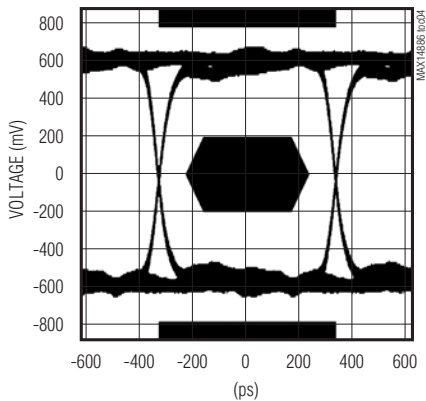
**EYE DIAGRAM, $V_{IN} = 200\text{mVp-p}$,
250Mbps, NO BACK TERMINATION,
25MHz CLOCK, 640 x 480, 8-BIT COLOR, 60Hz**



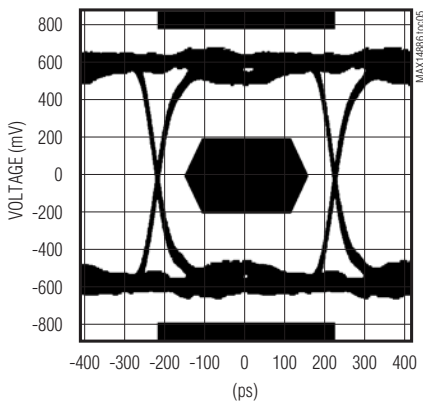
**EYE DIAGRAM, $V_{IN} = 1600\text{mVp-p}$,
1.5Gbps, NO BACK TERMINATION, 150MHz CLOCK**



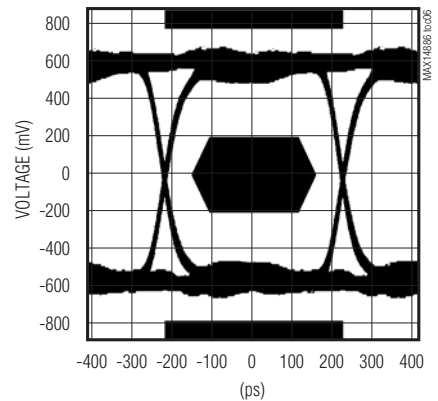
**EYE DIAGRAM, $V_{IN} = 200\text{mVp-p}$,
1.5Gbps, NO BACK TERMINATION,
1080p, 8-BIT COLOR, 60Hz**



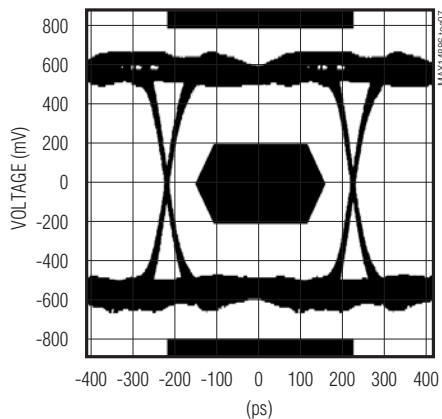
**EYE DIAGRAM, $V_{IN} = 1600\text{mVp-p}$,
2.25Gbps, NO BACK TERMINATION**



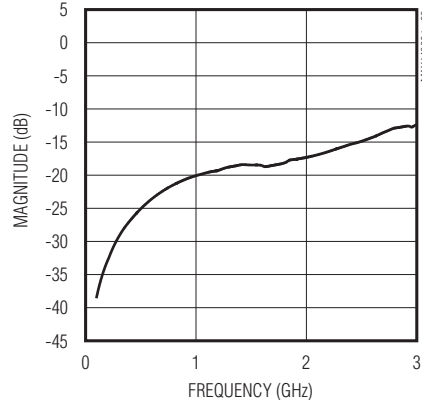
**EYE DIAGRAM, $V_{IN} = 200\text{mVp-p}$,
2.25Gbps, NO BACK TERMINATION,
225MHz CLOCK, 1080p, 12-BIT COLOR, 60Hz**



**EYE DIAGRAM, $V_{IN} = 200\text{mVp-p}$, 2.25Gbps,
400Ω BACK TERMINATION, RSET = 3kΩ, FIGURE 1**



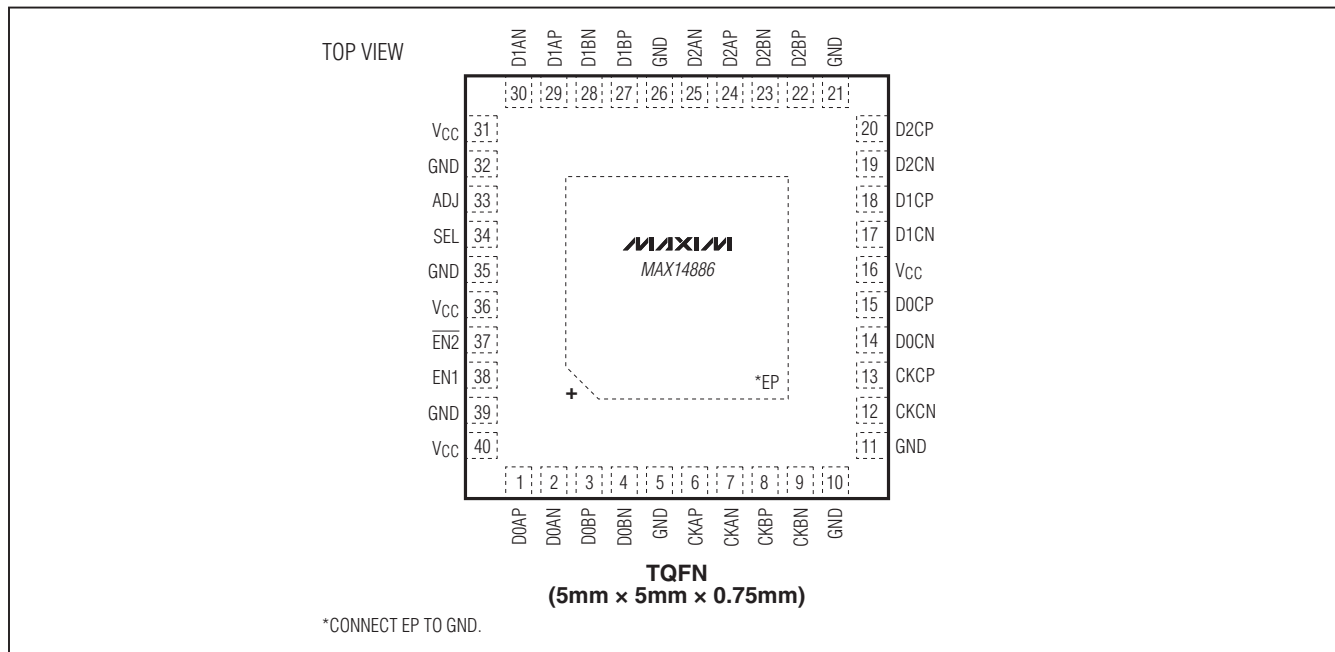
**DIFFERENTIAL INPUT RETURN LOSS
vs. FREQUENCY**



双通道DisplayPort图形复用器， 具有HDMI电平转换器

引脚配置

MAX14886



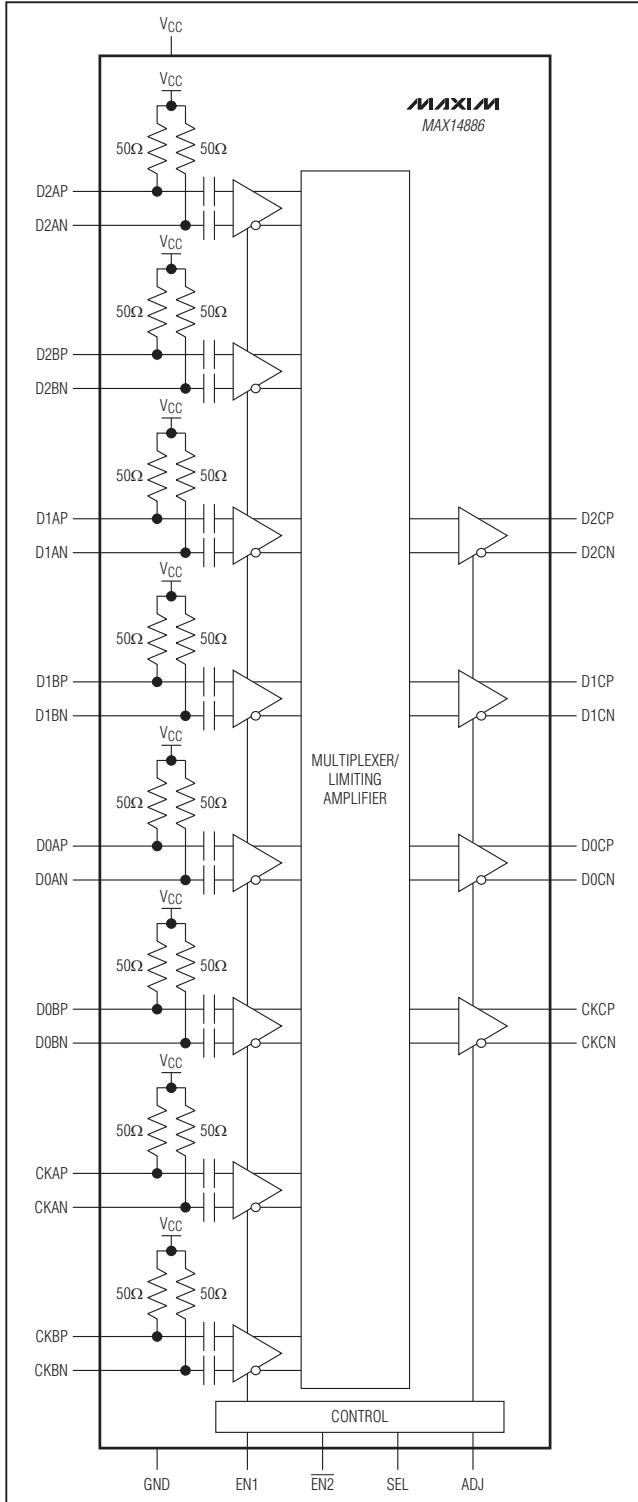
引脚说明

引脚	名称	功能
1	D0AP	同相输入D0，用于通道A。
2	D0AN	反相输入D0，用于通道A。
3	D0BP	同相输入D0，用于通道B。
4	D0BN	反相输入D0，用于通道B。
5, 10, 11, 21, 26, 32, 35, 39	GND	地。
6	CKAP	同相输入时钟，用于通道A。
7	CKAN	反相输入时钟，用于通道A。
8	CKBP	同相输入时钟，用于通道B。
9	CKBN	反相输入时钟，用于通道B。
12	CKCN	反相输出时钟。
13	CKCP	同相输出时钟。
14	D0CN	反相输出D0。
15	D0CP	同相输出D0。
16, 31, 36, 40	VCC	电源电压，用低ESR、10nF和4.7μF并联陶瓷电容将VCC旁路至GND，电容应尽量靠近器件放置。建议按照这种方式对每个VCC引脚旁路。
17	D1CN	反相输出D1。

引脚	名称	功能
18	D1CP	同相输出D1。
19	D2CN	反相输出D2。
20	D2CP	同相输出D2。
22	D2BP	同相输入D2，用于通道B。
23	D2BN	反相输入D2，用于通道B。
24	D2AP	同相输入D2，用于通道A。
25	D2AN	反相输入D2，用于通道A。
27	D1BP	同相输入D1，用于通道B。
28	D1BN	反相输入D1，用于通道B。
29	D1AP	同相输入D1，用于通道A。
30	D1AN	反相输入D1，用于通道A。
33	ADJ	输出电平调节。
34	SEL	复用选择输入，SEL在内部通过400kΩ(典型值)电阻下拉。
37	$\overline{\text{EN2}}$	低电平有效使能输入，EN2在内部通过400kΩ(典型值)电阻上拉。
38	EN1	高电平有效使能输入，EN1在内部通过400kΩ(典型值)电阻下拉。
—	EP	裸焊盘，将EP连接至GND。

双通道DisplayPort图形复用器, 具有HDMI电平转换器

功能框图/真值表



EN1	$\overline{\text{EN2}}$	FUNCTION
0/Unconnected	X	Shutdown
X	1/Unconnected	Shutdown
1	0	Active

X = 无关项。

SEL	D_A_, CKA_	D_B_, CKB_
0/Unconnected	On	Off
1	Off	On

X = 无关项。

双通道DisplayPort图形复用器， 具有HDMI电平转换器

详细说明

MAX14886为高速、低延迟、有源转接驱动器复用器，用于切换、放大TMDS信号。输入缓冲器通过50Ω端接至V_{CC}，兼容于HDMI（见功能框图/真值表），允许直流耦合至HDMI信号源或交流耦合至DisplayPort信号源。限幅放大器和集电极开路输出缓冲器对输入缓冲器信号进行复用、转接驱动。HDMI监测器直流耦合至输出，并提供直流偏压。

TMDS时钟和数据经过多路复用并转接驱动至HDMI v.1.4满幅电平，具有低延迟和抖动，保证在外部HDMI连接器处满足模板要求。器件符合VESA DisplayPort互操作指南v.1.1a要求，与主板外部HDMI连接器无缝集成。低频信号（DDC、CEC和HPD）可由外部低成本逻辑电路处理。

器件可接受低至200mV的差分输入，将TMDS差分输出驱动至1000mV（典型值）。输出电平调节引脚（ADJ）的精密电阻允许使用400Ω（典型值）差分输出背向端接，以更好地满足HDMI模板抖动要求，确保支持整个TMDS摆幅。

器件还具有高电平有效和低电平有效使能输入。一路使能输入可连接至V_{CC}或GND，另一路用于控制器件（见功能框图/真值表和使能输入（EN1、 $\overline{EN2}$ ）部分）。从而避免逻辑检测问题，无需反相器。

电平转换

器件接受两组四路差分DisplayPort电平TMDS格式，每路幅值可低至200mV。所选通道被转换至HDMI TMDS满幅电平，在高达2.25Gbps下符合HDMI v.1.4端口模板要求。

使能输入（EN1、 $\overline{EN2}$ ）

器件具有高电平有效使能输入（EN1）和低电平有效的使能输入（ $\overline{EN2}$ ），可由LVCMOS或LVTTL控制。EN1具有400kΩ（典型值）内部下拉电阻， $\overline{EN2}$ 具有400kΩ（典型值）内部上拉电阻。EN1驱动为低电平或浮空时，或者 $\overline{EN2}$ 驱动为高电平或浮空时，器件进入低功耗关断模式。只有EN1为高电平且 $\overline{EN2}$ 为低电平时，才能正常工作，参见功能框图/真值表。

控制器件只需一路输入。如果希望使用高电平有效使能，将 $\overline{EN2}$ 连接至GND，使用EN1控制器件。同理，如果希望使用低电平有效使能，将EN1连接至V_{CC}，使用 $\overline{EN2}$ 控制器件。

注：在使能器件之前，必须端接监测器并上电（见控制序列和图2）。

数字控制输入（SEL）

器件提供两组4通道链路，支持HDMI连接所需的全部差分信号。SEL输入控制哪个通道转接到输出通道（见功能框图/真值表）。如果外部没有驱动SEL引脚，内部400kΩ下拉电阻可确保通道A转接到输出端。

输出电平调节（ADJ）

电平转换器的输出电流和输出信号摆幅由外部±1%精度3.3kΩ（典型值）电阻设置。如果考虑到信号完整性，希望将输出端接加倍（典型400Ω），则可减小ADJ电阻，以保证获得所要求的输出摆幅（图1）。

应用信息

HDMI驱动器

器件具有高速、低延时、有源电平转换复用器，非常适合双图形卡之间的信号切换和调理，以及在外部HDMI连接器处进行信号调理，以满足HDMI v.1.4的要求（如图1）。器件适合于集成显卡（例如Intel或AMD）或独立显卡（例如NVIDIA或ATI GPU）之间的切换，符合VESA DisplayPort互操作指南v.1.1a要求（需要外部DDC逻辑），与主板外部HDMI连接器无缝集成。

输出端接

常规使用中，输出由HDMI监测器端接。对于50Ω测试设备，利用一个电感与50Ω电阻串联至V_{CC}的高频偏压T型网络端接每路输出。

控制序列

使能器件之前，监测器接收端端接并上电。可增加一个简单电路，在器件使能之前强制热插拔检测（HPD），对器件加以保护（图2）。

双通道DisplayPort图形复用器， 具有HDMI电平转换器

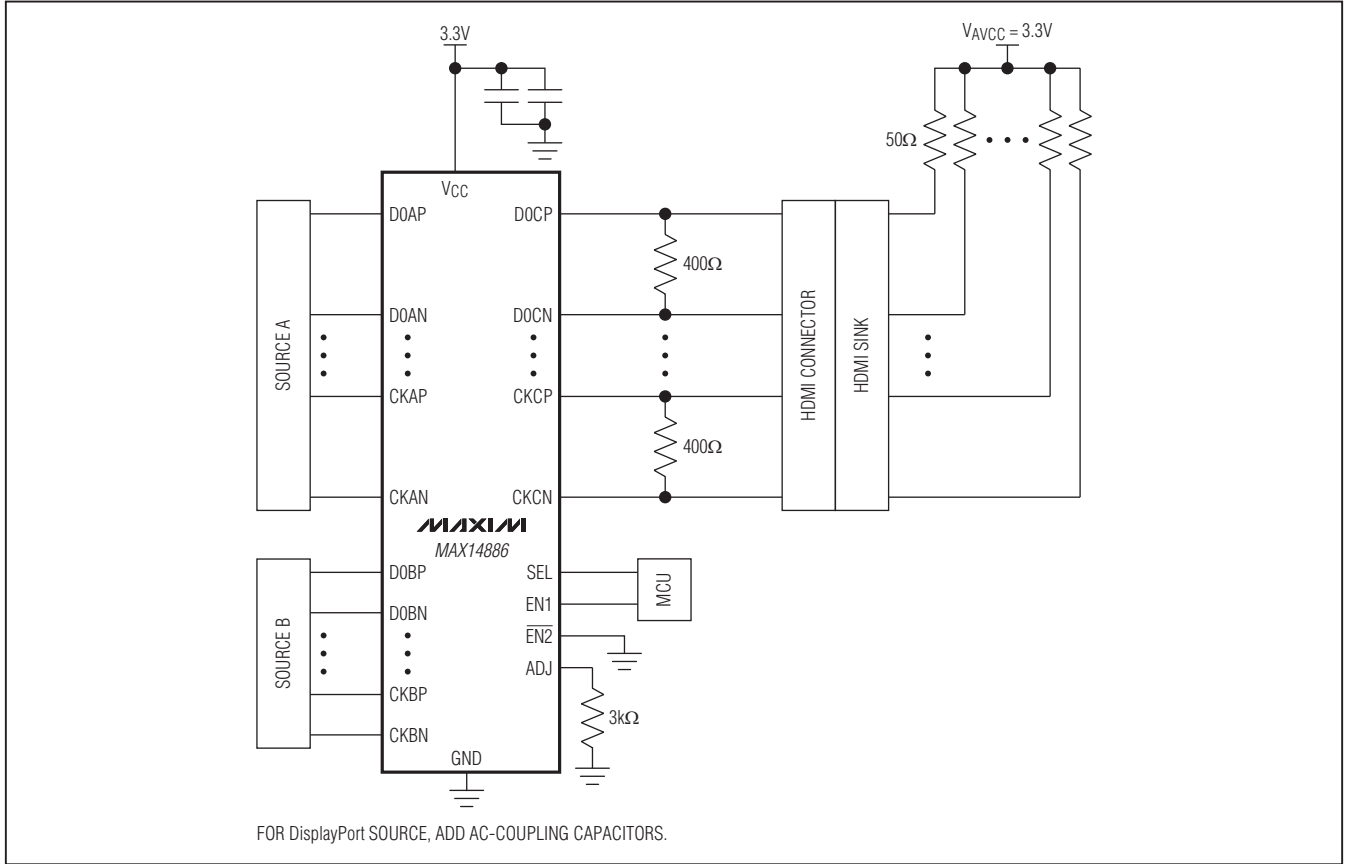


图1. HDMI驱动器应用，输出背向端接

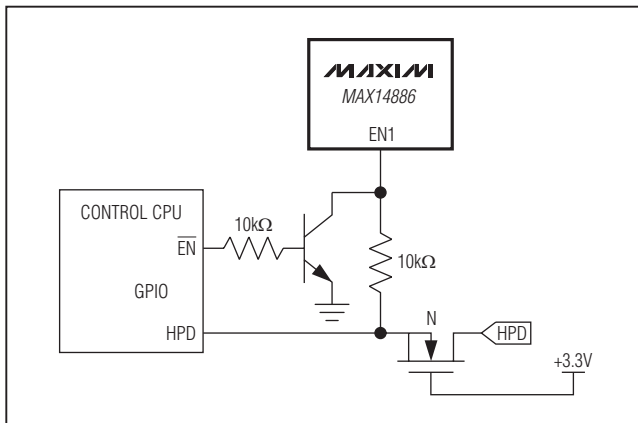


图2. 控制序列保护电路

电源旁路

为了获得最佳性能和最高的噪声抑制，须提供适当的电源旁路。采用高频、低ESR、X7R/X5R 10nF和4.7μF表贴陶瓷电容将每个V_{CC}旁路至GND，电容应尽量靠近器件放置。

印制板(PCB)布局

输入和输出引线会直接影响器件性能。将每路输入和输出端连接到50Ω特征阻抗引线，将反射降至最小。尽可能保持差分线对之间的距离，避免急剧的转角，有助于避免不连续的差分阻抗，获得最高共模抑制比。须尽量减少过孔数量，避免阻抗不连续。通过连接器或跨电缆时，须确保50Ω特征阻抗，以减小反射。保持完全匹配的引线长度，尽可能减小偏差。

双通道DisplayPort图形复用器， 具有HDMI电平转换器

MAX14886

裸焊盘封装

裸焊盘、40引脚、TQFN封装，为IC散热提供了极低热阻通路。器件上的裸焊盘必须焊接至电路板接地区域，以确保电气性能和适当的散热。关于裸焊盘封装的更多信息，请参考应用笔记862: HFAN-08.1: *Thermal Considerations of QFN and Other Exposed-Paddle Packages*。

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
40 TQFN-EP	T4055+2	21-0140	90-0002

双通道DisplayPort图形复用器, 具有HDMI电平转换器

修订历史

修订号	修订日期	说明	修改页
0	12/10	最初版本。	—

Maxim北京办事处

北京8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

10 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2010 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。