

MAX1454

高精度传感器信号调理器， 带有过压保护

概述

MAX1454是一款针对汽车应用设计的高集成度模拟传感器信号调理器。器件具有放大、校准和温度补偿功能，可以逼近传感器固有的可重复指标。数字调整输出时，全模拟信号通道不会在输出通路引入量化噪声。集成16位DAC对信号失调、量程进行校准，使传感器产品能够真正实现互换性。

器件内部包含可编程传感器激励、32级可编程增益放大器(PGA)、2K x 8位内部闪存、四个16位DAC、一个内部温度传感器。除失调、量程补偿外，器件还利用失调温度系数(TC)和量程温度系数(FSO TC)分别进行温度补偿，在提供灵活性的同时降低了生产成本。

器件采用16引脚TSSOP封装，工作在汽车AEC-Q100 1级要求的-40°C至+125°C温度范围。

应用

压力传感器
应变仪
压力校准与控制
电阻性传感器
湿度传感器

优势与特性

- ◆ 单芯片IC实现完备的信号调理
 - ◇ 提供放大、校准、温度补偿
 - ◇ 可配合输出灵敏度从1mV/V至200mV/V的传感器使用
 - ◇ 45V过压保护
 - ◇ 45V反向电压保护
- ◆ 高精度补偿，降低后端电路复杂性
 - ◇ 全模拟信号通路
 - ◇ 16位失调、量程校准分辨率
 - ◇ 片内查找表支持多点温度校准
- ◆ 支持电流桥和电压桥激励
- ◆ 85μs快速阶跃响应
- ◆ 传感器故障检测
- ◆ 简单的PCB布局
- ◆ 单引脚数字编程
- ◆ 无需外部调整元件

[订购信息](#)在数据资料的最后给出。

相关型号以及配合该器件使用的推荐产品，请参见：china.maxim-ic.com/MAX1454.related。

MAX1454

高精度传感器信号调理器， 带有过压保护

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND.)

V_{DD}, V_{DDF}	-0.3V to +3.0V
V_{DDX}	-45V to +45V
All Other Pins	-0.3V to Min ($V_{DDX} + 0.3V, 6V$)
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
16-Pin TSSOP (derate 11.1mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$) ...	888.9mW

Operating Temperature Range	-40°C to $+125^\circ\text{C}$
Junction Temperature	$+150^\circ\text{C}$
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Lead Temperature (soldering, 10s)	$+300^\circ\text{C}$
Soldering Temperature (reflow)	$+260^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PACKAGE THERMAL CHARACTERISTICS (Note 1)

TSSOP

Junction-to-Ambient Thermal Resistance (θ_{JA})	$90^\circ\text{C}/\text{W}$
Junction-to-Case Thermal Resistance (θ_{JC})	$27^\circ\text{C}/\text{W}$

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maxim-ic.com/thermal-tutorial.

ELECTRICAL CHARACTERISTICS

($V_{DDX} = 5V, V_{GND} = 0V, T_A = +25^\circ\text{C}$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL CHARACTERISTICS						
External Supply Voltage	V_{DDX}		3.0	5.0	5.5	V
External Supply Current	I_{DDX}	(Note 3)		2.5	3	mA
Oscillator Frequency	f_{OSC}		0.85	1	1.15	MHz
LDO Regulator Output Voltage	V_{DD}	Not to be loaded by external circuitry, must be connected to a $0.1\mu\text{F}$ capacitor to GND	2.375	2.5	2.625	V
Power-On-Reset Threshold	V_{POR}	Referred to V_{DDX} pin		2.4		V
External Supply Voltage-Ramp Rate		(Note 4)	1			V/ms
ANALOG INPUT						
Input Impedance	R_{IN}			1		$\text{M}\Omega$
Input-Referred Offset-Temperature Coefficient		(Notes 5, 6)		± 1		$\mu\text{V}/^\circ\text{C}$
Input-Referred Adjustable-Offset Range		Offset TC = 0 at gain = 44 (Note 7)	-150		+150	mV
Nonlinearity of Signal Path		Percent of 4V span, no load, $I_{RO}[3:0] = 0000\text{bin}$, source impedance = $5\text{k}\Omega$, $V_{OUT} = 0.5\text{V}$ to 4.5V ; measured at $V_{OUT} = [0.5\text{V}, 2.5\text{V}, 4.5\text{V}]$ at a gain of 112		0.01		%
Common-Mode Rejection Ratio	CMRR	Specified for common-mode voltages between GND and V_{DDX}		90		dB
Input-Referred Adjustable FSO		(Note 8)	1		200	mV/V

高精度传感器信号调理器， 带有过压保护

ELECTRICAL CHARACTERISTICS (continued)

($V_{DDX} = 5V$, $V_{GND} = 0V$, $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG OUTPUT						
Differential Signal Gain		Selectable in 32 steps	6 to 2048			V/V
		PGA[4:0] = 0000bin	5.5	6	6.5	
		PGA[4:0] = 0010bin	12.5	14	15.5	
		PGA[4:0] = 0101bin	40	44	48	
		PGA[4:0] = 0110bin	58	64	70	
		PGA[4:0] = 01101bin	72	80	88	
		PGA[4:0] = 01110bin	86	96	106	
		PGA[4:0] = 01111bin	101	112	123	
		PGA[4:0] = 1000bin	130	144	158	
		PGA[4:0] = 10110bin	374	416	458	
		PGA[4:0] = 11100bin	1037	1152	1267	
PGA[4:0] = 11111bin	1823	2048	2253			
Output-Voltage Swing		No load	$V_{GND} + 0.02$		$V_{DDX} - 0.32$	V
Output-Voltage Low		$I_{OUT} = 1mA$ sinking, $T_A = T_{MIN}$ to T_{MAX}			0.25	V
Output-Voltage High		$I_{OUT} = 1mA$ sourcing, $T_A = T_{MIN}$ to T_{MAX}	$V_{DDX} - 0.55$			V
Output Current Drive Capability		Maintain DC output to 2mV error compared to no load case (Note 4)	± 1			mA
Output Source Current Limit					8	mA
Output Sink Current Limit			-8			mA
Output Impedance at DC		$V_{OUT} = 2.5V$		0.2		Ω
Output Offset Ratio	$\frac{\Delta V_{OUT}}{\Delta \text{Offset DAC}}$		0.9		1.2	V/V
Output Offset TC Ratio	$\frac{\Delta V_{OUT}}{\Delta \text{Offset TC DAC}}$		0.9		1.2	V/V
Step Response (63% Final Value)				85		μs
Maximum Capacitive Load				0.01		μF
Noise at Output Pin		DC to 1kHz, source impedance = $5k\Omega$	Gain = 36	0.5		mV _{RMS}
			Gain = 256	1.5		
			Gain = 512	3		
			Gain = 1024	6		
			Gain = 2048	12		

MAX1454

高精度传感器信号调理器， 带有过压保护

ELECTRICAL CHARACTERISTICS (continued)

($V_{DDX} = 5V$, $V_{GND} = 0V$, $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
BRIDGE DRIVE						
Bridge Current	I_{BDR}		0.1		2.5	mA
Current-Mirror Ratio	AA	CMRATIO[1:0] = 00	4.8	6	7.2	A/A
		CMRATIO[1:0] = 01	9.6	12	14.4	
		CMRATIO[1:0] = 10	14.4	18	21.6	
		CMRATIO[1:0] = 11	24	30	36	
Maximum Bridge Load Capacitance		Voltage excitation mode (Note 4)	1			nF
FSO DAC Code Range		(Note 4)	0x4000		0xC000	Hex
Output Voltage Range	V_{BDR}	(Note 4)	0.75		$V_{DDX} - 0.75$	V
DIGITAL-TO-ANALOG CONVERTERS (DACs)						
DAC Resolution				16		Bits
Offset DAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	DAC reference = $V_{DDX} = 5V$		76		$\mu V/bit$
Offset TC DAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	DAC reference = $V_{BDR} = 2.5V$		38		$\mu V/bit$
FSO DAC Bit Weight	$\Delta V_{BDR}/\Delta Code$	DAC reference = $V_{DDX} = 5V$		76		$\mu V/bit$
FSO TC DAC Bit Weight	$\Delta V_{BDR}/\Delta Code$	DAC reference = $V_{BDR} = 2.5V$		38		$\mu V/bit$
COARSE-OFFSET DAC						
IRO DAC Resolution		Including sign		5		Bits
IRO DAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	Input referred, DAC reference = $V_{DDX} = 5V$ (Note 9)		3.7		mV/bit
INTERNAL RESISTORS						
OUT/DIO Pullup Resistance	R_{PULLUP}			100		k Ω
Current Source Reference Resistor	R_{ISRC}			10		k Ω
Current Source Reference Resistor Temperature Coefficient	TCR_{ISRC}			600		ppm/ $^\circ C$
FLASH MEMORY						
Endurance		(Notes 4, 10)	10,000			Cycles
Retention		$T_A = +85^\circ C$ (Note 4)	10			Years
Page Erase Time		(Notes 4, 11)			32	ms
Mass Erase Time		(Notes 4, 11)			32	ms

高精度传感器信号调理器， 带有过压保护

ELECTRICAL CHARACTERISTICS (continued)

($V_{DDX} = 5V$, $V_{GND} = 0V$, $T_A = +25^\circ C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Current		(Note 4)			8	mA
Program/Erase Current		(Note 4)			7	mA
TEMPERATURE-TO-DIGITAL CONVERTER						
Temperature ADC Resolution				8		Bits
Offset				± 3		LSB
Gain				1.5		$^\circ C/Bit$
Nonlinearity				± 0.5		LSB
Lowest Digital Output				0x00		hex
Highest Digital Output				0xAF		hex
DIGITAL INPUT (OUT/DIO)						
Input Low Voltage	V_{IL}		0		$V_{DDX}/3$	V
Input High Voltage	V_{IH}		$V_{DDX} \times 2/3$		V_{DDX}	V
OVERVOLTAGE PROTECTION						
Overvoltage-Protection Threshold			5.53	5.75	6.0	V
FAULT DETECTION						
IN+/IN- Low Comparator Threshold				$0.2 \times V_{BDR}$		V
IN+/IN- High Comparator Threshold				$0.8 \times V_{BDR}$		V
Detection-Threshold Accuracy				± 25		mV
Comparator Hysteresis				20		mV
Output Clip Level During Fault Conditions		$I_{OUT} = 1mA$ sinking		150	250	mV

Note 2: All units are production tested at $T_A = +25^\circ C$ and $+125^\circ C$. Specifications over temperature are guaranteed by design.

Note 3: Excludes sensor or load current. Analog mode with voltage excitation on BDR pin, FSODAC = 0x8000.

Note 4: Specification is guaranteed by design.

Note 5: All electronics temperature errors are compensated together with sensor errors.

Note 6: The sensor and the device must be at the same temperature during calibration and use.

Note 7: This is the maximum allowable sensor offset.

Note 8: This is the sensor's sensitivity normalized to its drive voltage, assuming a desired full-span output of $V_{DDX} - 1V$ and a nominal bridge voltage of $V_{DDX}/2$.

Note 9: Bit weight is ratiometric to V_{DDX} .

Note 10: Programming of the flash memory at room temperature is recommended.

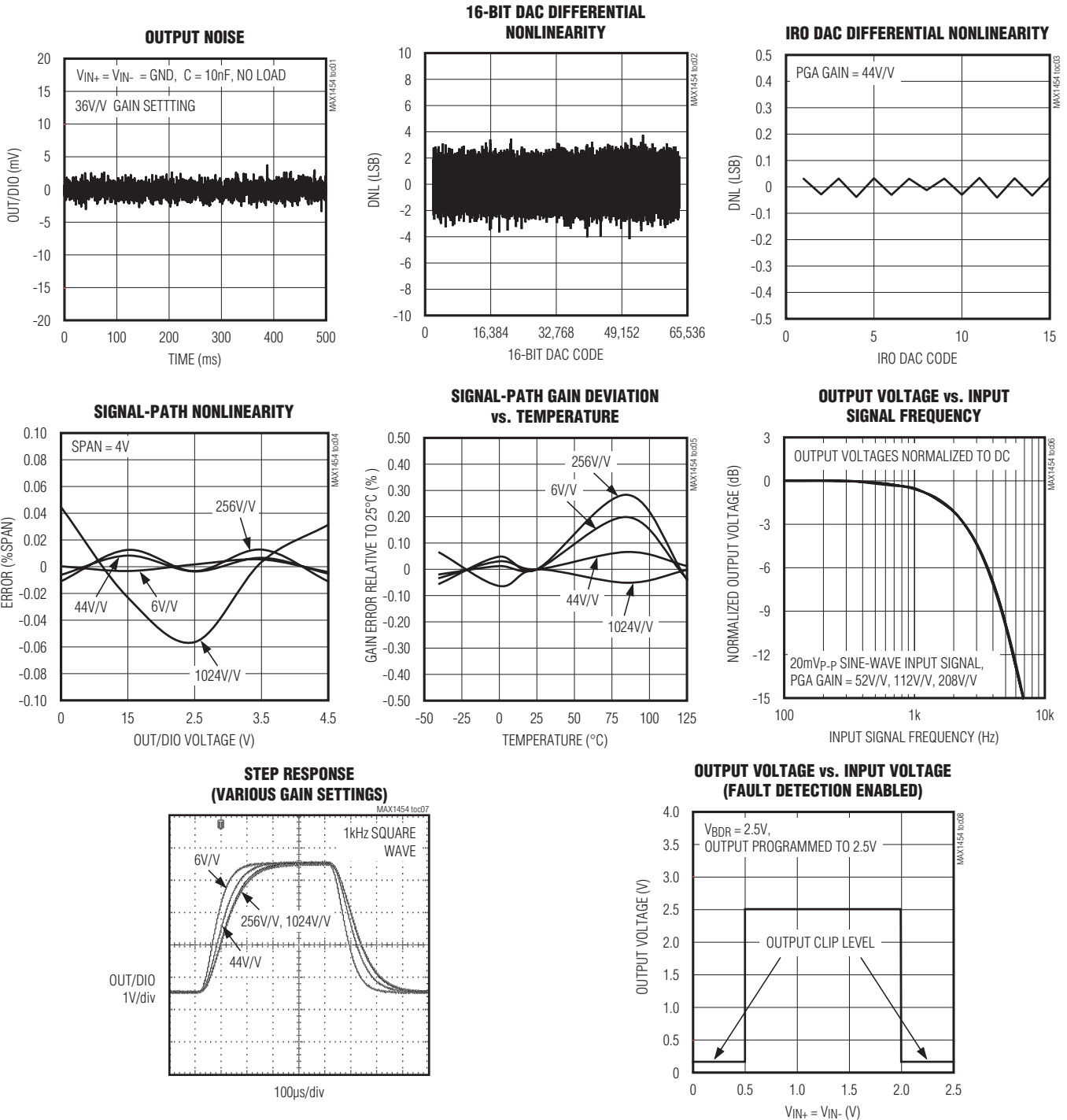
Note 11: No commands can be executed until the erase operation has completed. During erase operations, all commands sent to the device are ignored.

MAX1454

高精度传感器信号调理器， 带有过压保护

典型工作特性

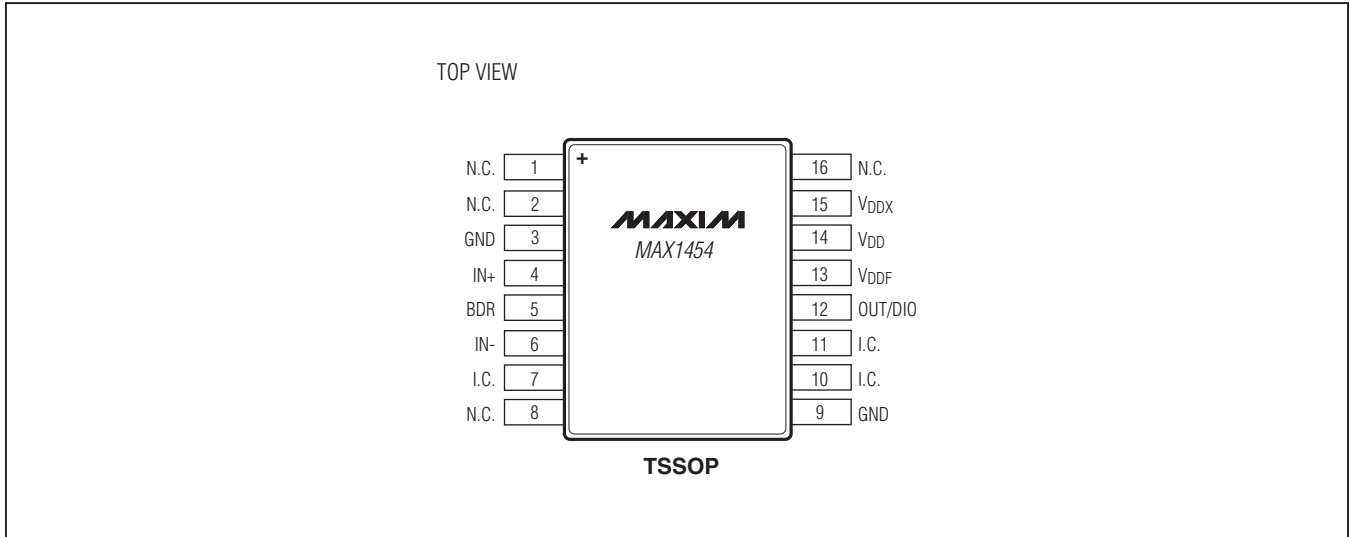
($V_{DD} = 5V$, $T_A = +25^\circ C$, unless otherwise noted.)



MAX1454

高精度传感器信号调理器， 带有过压保护

引脚配置



引脚说明

引脚	名称	功能
1, 2, 8, 16	N.C.	无连接，没有内部连接。
3, 9	GND	地。
4	IN+	电桥输入同相端。通过配置寄存器1，可将IN+调换为IN-。
5	BDR	电桥驱动。
6	IN-	电桥输入反相端。通过配置寄存器1，可将IN-调换为IN+。
7, 10, 11	I.C.	内部连接，将I.C.连接至GND。
12	OUT/DIO	模拟输出和数字I/O (复用)。
13	VDDF	闪存电源，将VDDF连接至VDD。
14	VDD	稳压电源，在VDD和GND之间连接一个0.1μF电容。
15	VDDX	外部电源，通过0.1μF电容旁路至GND。

MAX1454

高精度传感器信号调理器， 带有过压保护

详细说明

MAX1454是一款针对汽车应用设计的高集成度模拟传感器信号调理器。器件具有放大、校准和温度补偿功能，可以逼近传感器固有的可重复指标。全模拟信号通路不会在输出信号中引入量化噪声，允许利用集成的16位DAC数字控制校准失调和量程，使传感器产品能够真正实现互换性。

器件内部包含可编程传感器激励、32级PGA、2K × 8位内部闪存、四个16位DAC和一个内部温度传感器。除失调、量程补偿外，器件还利用失调温度系数(TC)和量程温度系数(FSO TC)分别进行温度补偿，在提供灵活性的同时降低生产成本。

器件采用四个16位DAC (失调、FSO、失调TC和FSO TC)，系数范围为0x0000至0xFFFF。失调DAC和FSO DAC以V_{DDX}为基准(V_{DDX} = 5V时，分辨率为76μV)。失调TC DAC和FSO TC DAC以电桥电压为基准(电桥电压为2.5V时，分辨率为38μV)。

用户可选择1至110个温度点对传感器进行补偿。这提供了利用简单1阶线性修正补偿传感器或匹配不常用温度曲线的灵活性。编程多达110个独立的16位闪存位置，在-40°C至+125°C温度范围内以1.5°C温度增量对性能进行修正。对于呈现某种特征温度性能的传感器，可选择一组校准点配合用于定义温度曲线的一组预设值使用。为实现完全温度补偿，传感器和器件必须处于相同温度。如果传感器与器件的温度不同，器件可利用传感器激励电压提供一阶温度补偿。

单引脚、多路复用、串行数字输入/输出(DIO)通信架构，以及与传感器输出信号分时的能力，使得能够在单根线路上进行输出检测和校准编程。

器件允许一次试验完成完整校准和传感器检定。将校准系数储存在器件中后，可作为例行QA审计的一部分重新试验，以检验性能，或者产生每个传感器的最终测试数据。

器件(图1)为传感器信号提供模拟放大通路，也使用模拟架构进行1阶温度修正。然后利用数字控制的模拟通路进行非线性温度修正。通过改变PGA的失调和增益，然后再改变传感器电桥激励电流或电压，实现校准和修正。PGA采用开关电容CMOS技术，输入基准失调微调范围超过±150mV。PGA提供6V/V至2048V/V增益值，分32级。

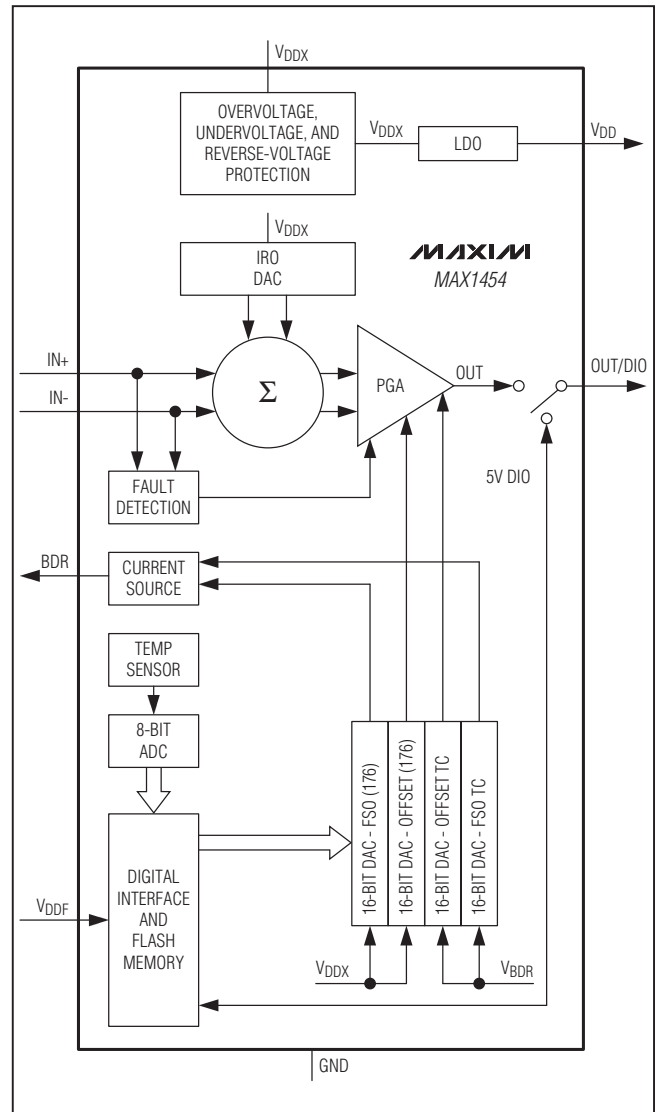


图1. 功能框图

高精度传感器信号调理器， 带有过压保护

器件具有内部2K x 8位闪存，以储存校准系数和用户数据。内部存储器包含以下信息，均为16位字：

- 配置寄存器1 (CONFIG1)
- 配置寄存器2 (CONFIG2)
- 失调校准系数(ODAC)表
- 失调温度系数寄存器(OTCDAC)
- 满量程输出校准系数(FSODAC)表
- FSO温度系数寄存器(FSOTCDAC)
- 上电配置寄存器(PWRUPCFG)
- 256字节(2048位)未用、客户可编程生产数据(例如序列号和日期)

失调修正

初始失调修正在信号增益放大器的输入级通过粗调失调实现。最终失调修正通过具有176个16位数据的温度索引查找表实现。片上温度传感器从表中提供一个唯一的16位失调微调值，索引分辨率大约为1.5°C，从-40°C至+125°C。每4ms (可通过CONFIG2寄存器设置)，片上温度传感器为闪存中失调查找表提供一个索引值，产生的数值送至失调DAC寄存器。产生的电压送至PGA输出求和点，补偿传感器失调，分辨率为±76μV (±0.0019% FSO)。失调TC DAC设置为零时，如果失调DAC已经按每1.5°C修正传感器，那么最大温度误差典型为传感器的1度温漂。

FSO修正

两个功能模块控制FSO增益校准。第一个模块，通过数字方式选择PGA增益来设置粗调增益。第二个模块，FSO DAC (电流激励模式下还有FSO TC DAC)利用从闪存获得的数字输入设置传感器电桥电流或电压。FSO修正通过具有176项16位数据的温度索引查找表实现。片上温度传感

器从表中提供一个唯一的FSO微调值，表中每1.5°C有一个16位值，从-40°C至+125°C。

线性和非线性温度补偿

大多数应用中，器件和传感器温度相同，失调和FSO查找表中的系数修正线性和非线性温度误差，使其精度逼近传感器的可重复误差。此类应用中，失调TC DAC和FSO TC DAC应设置为标称值。

如果器件和传感器的温度不同，不能使用FSO和失调DAC查找表。将16位校准系数写入失调TC和FSO TC寄存器补偿1阶温度误差。压阻式传感器由电流源供电，由于传感器的电阻温度系数(TCR)的原因，造成电桥电压随温度变化。失调TC DAC和FSO TC DAC的基准输入连接至电桥电压，造成其输出作为温度的函数变化。设置正确时，提供对输入信号的1阶温度补偿。对于线性温度补偿，仅需要两个测试温度。

器件采用10kΩ内部反馈电阻(R_{ISRC})进行FSO温度补偿。由于所需的反馈电阻值与传感器有关，所以器件提供调节电桥驱动器电流镜比例(CMRATIO)的能力。通过选择CONFIG1寄存器中的四种CMRATIO设置之一，可针对典型范围为2kΩ至10kΩ的压阻式硅传感器优化电桥的反馈环路。

内部温度传感器/ADC

信号调理器利用内部温度传感器产生8位温度索引。ADC每4ms将集成的温度传感器输出转换为8位值(可通过CONFIG2寄存器设置)。然后，数字化值传递至温度索引寄存器。

温度索引的典型传递函数如下：

$$\text{TEMPINDEX} = 0.6561 \times \text{温度}(\text{°C}) + 53.6$$

式中，TEMPINDEX为截断的8位整数。表13中给出了温度索引寄存器的典型值。

高精度传感器信号调理器， 带有过压保护

该索引决定从闪存中加载哪项FSO和失调DAC设置。温度索引边界位于规定的[Absolute Maximum Ratings](#)之外，以避免索引环绕误差。最小索引值为0x00，对应于大约-82°C。所有低于该值的温度产生的索引均为0x00。最大索引值为0xAF，对应于大约+185°C。+185°C以上的所有温度产生的索引均为0xAF。

过压、欠压、反向电压保护

电源电压高于5.75V时，过压保护关断器件。电源电压低于2.4V时，上电复位电路可避免错误操作。反向电压保护功能防止器件受到电压瞬变、电池反接而引起的负电压时损坏。这些保护功能允许器件承受-45V至+45V的电源电压。

传感器故障检测

使能时，器件上的故障检测电路检测传感器输入上的故障(IN+和IN-)。如果任一传感器输入低于输入下限(V_{BDR} 的20%)或高于输入上限(V_{BDR} 的80%)，内部触发故障信号。如果器件处于模拟模式，内部故障信号使OUT/DIO引脚上的电压箝位至固定的直流电平(典型值为150mV)。通过CONFIG2寄存器的第6位(ENFDET)使能或禁用故障检测。

内部校准寄存器(ICR)

器件具有6个16位ICR (ODAC、FSODAC、OTCDAC、FSOTCDAC、CONFIG1和CONFIG2)，从闪存加载，或者在数字编程模式时从串行数字接口加载。能够以两种不同的工作模式(固定模拟模式和校准模式)将数据加载至ICR。

固定模拟模式

- 器件已校准。
- 器件已上电。
- 已完成上电复位功能。
- 数字侦听模式超时，器件进入固定模拟模式。

- 内部温度传感器储存8位TEMPINDEX值。
- 从闪存加载寄存器CONFIG1、CONFIG2、ODAC、FSODAC、OTCDAC和FSOTCDAC。
- DAC刷新定时器达到其设置的时间周期后，内部温度ADC更新8位TEMPINDEX值，ODAC和FSODAC寄存器采用温度索引闪存位置更新。

校准模式(寄存器由串行通信更新)

- 器件已上电。
- 已完成上电复位功能。
- 数字侦听模式检测到串行通信。
- 然后，通过串行命令，即可从串行数字接口加载寄存器。请参见[串口命令格式](#)部分。
- (可选)校准之后，可利用软件命令将器件置于固定模拟模式。注意，进入固定模拟模式时，从闪存更新配置和DAC寄存器。

内部闪存

内部闪存为2K x 8位存储器，分为4页，每页512字节。每页均可独立擦除。存储器结构如表1所示。表中也列出了ODAC和FSODAC查找表，以及各自的TEMPINDEX指针。ODAC表占据从地址0x000至地址0x15F的一段，FSODAC表占据从0x200至0x35F的一段。

闪存配置为8位宽阵列，所以每个16位寄存器储存为两个8位参量。配置寄存器和FSOTCDAC及OTCDAC寄存器从闪存中的预先指定位置加载。ODAC和FSODAC寄存器利用温度函数的索引指针从闪存查找表中加载。

除保留位置0x400和0x401外，Maxim将所有闪存位置编程为0xFF。0x400和0x401中储存的值应保持为出厂编程默认值。

高精度传感器信号调理器， 带有过压保护

表1. 闪存地址映射

PAGE	LOW-BYTE ADDRESS (hex)	HIGH-BYTE ADDRESS (hex)	TEMPINDEX[7:0] (hex)	CONTENTS
0	000	001	00	ODAC lookup table
	002	003	01	
	:	:	:	
	15C	15D	AE	
	15E	15F	AF to FF	
	160	161	—	CONFIG1
	162	163	—	CONFIG2
	164	165	—	Reserved
	166	167	—	OTCDAC
	168	169	—	Reserved
	16A	16B	—	FSOTCDAC
	16C	16D	—	PWRUPCFG
	16E	16F	—	Reserved
	:	:		
	17E	17F		
	180	181	—	128 general-purpose user bytes
:	:			
1FE	1FF			
1	200	201	00	FSODAC lookup table
	202	203	01	
	:	:	:	
	35C	35D	AE	
	35E	35F	AF to FF	
	360	361	—	Reserved
	:	:		
	37E	37F		
	380	381	—	128 general-purpose user bytes
	:	:		
3FE	3FF			
2	400	401	—	Reserved*
	402	403		Reserved
	:	:		
	5FE	5FF		
3	600	601	—	Reserved
	:	:		
	7FE	7FF		

*请勿更改位置0x400和0x401储存的出厂默认值。

高精度传感器信号调理器， 带有过压保护

通信协议

DIO串行接口用于器件和主控校准测试系统之间的异步串行数据通信。主控制器发送初始化序列时，器件自动检测主控计算机的波特率。可检测和使用4800bps至38,400bps的波特率，与内部振荡器频率设置无关。数据格式总为1个起始位、8个数据位、1个停止位，无奇偶校验。只有器件处于数字模式时，才允许通信。

初始化序列

发送下列的初始化序列，使器件确定初始化串行端口的波特率。初始化序列为发送1个01hex字节，如下所示：11111111010000000111111111。第一个起始位0启动波特率同步序列。01hex的8个数据位(低位在前)随后，然后是停止位，用1表示，结束波特率同步序列。OUT/DIO上的初始化序列应发生在器件加电后的2ms周期之后。这样就有时间完成上电复位功能。

串口命令格式

所有发送至器件的命令遵守接口寄存器设置(IRS)定义的格式。IRS为8位命令，包含接口寄存器设置数据(IRSD)半字节(4位)和接口寄存器设置地址(IRSA)半字节(4位)。全部内部校准寄存器和闪存位置通过该接口寄存器设置进行读写。IRS字节命令结构如下：

$$IRS[7:0] = IRSD[3:0], IRSA[3:0]$$

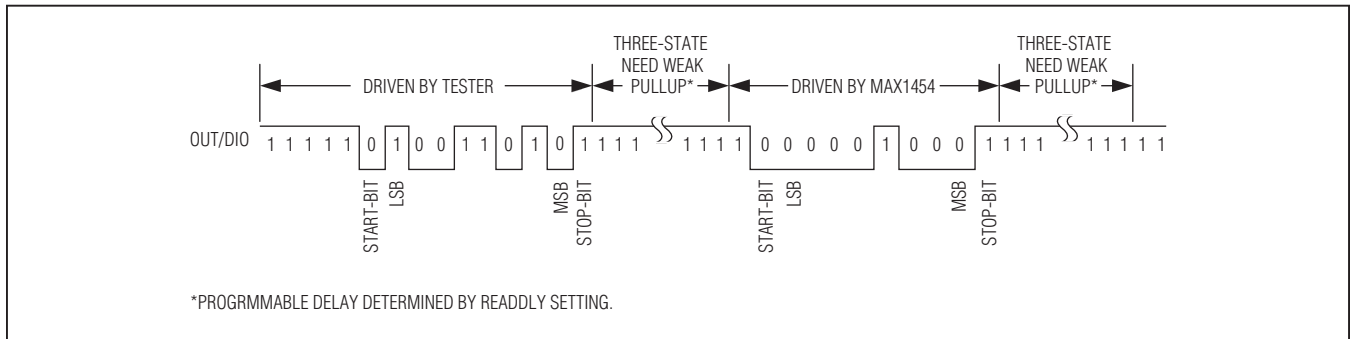


图2. OUT/DIO输出数据格式

其中：

IRSA[3:0]为4位接口寄存器设置地址和接收数据半字节 IRSD[3:0]的寄存器位置；

IRSA[0]为起始位之后的串行接口上的第1位；

IRSD[3:0]为4位接口寄存器设置数据；

IRSD[0]为起始位之后的串行接口上的第5位。

IRSA地址解码如表14所示。

特殊命令序列

内部逻辑特殊命令寄存器(CRIL[3:0])控制器件在内部执行特殊命令，这些命令作为CRIL命令编码列出，如表15所示。

写操作

对任意内部校准寄存器的16位写操作执行如下：

- 1) 利用4次字节访问接口寄存器设置，将16个数据位写至 DHR [15:0]。
- 2) 将内部校准寄存器的目标地址写入至ICRA[3:0]。
- 3) 将加载内部校准寄存器(LdICR)命令写入至CRIL[3:0]。当LdICR命令发至CRIL寄存器后，根据内部校准寄存器地址(ICRA)中的地址，加载校准寄存器。表16指定了解码的校准寄存器。

高精度传感器信号调理器， 带有过压保护

擦除和写闪存

编程相应内容之前，需要擦除内部闪存(将字节设置为FFhex)。

可利用ERASE命令将内部闪存整体擦除，或者利用PageErase命令部分擦除(见表15)。发出ERASE或PageErase命令之后，需要等待32ms后才能发送下一命令。

擦除存储器后(每个字节的值 = FFhex)，用户即可通过以下步骤设置其内容：

- 1) 利用2次字节访问接口寄存器设置，将8个数据位写至DHR[7:0]。
- 2) 利用3次字节访问接口寄存器设置，将内存位置的目标地址写入至IEEA[10:0]。
- 3) 将闪存写命令(EPPW)写入至CRIL[3:0]。

注意：不建议更改闪存位置0x400和0x401的值。更改这些位置的值(通过写存储器或页/整体擦除)会造成器件丢失其出厂微调设置，影响器件性能。

多路复用模拟和串行数据输出

将RdIRS命令写入至CRIL[3:0]时，OUT/DIO配置为数字输出，IRSPI[3:0]指定寄存器的内容由一位起始位成帧后作为一个字节输出。一旦测试设备停止发送RdIRS命令，必须将OUT/DIO的连接置为三态，以允许器件驱动OUT/DIO线。器件将三态OUT/DIO置为高电平，持续时间为可编程的字节时间数(由READDLY[1:0]决定)，然后发送数据字节(含起始位和停止位)。序列如图2所示。

RdIRS命令返回的数据取决于IRSP中的地址。表17定义了不同地址返回的数据。

将RdAlg命令写入CRIL[3:0]时，由ALOC[4:0]表示的模拟信号在OUT/DIO引脚输出。模拟信号持续时间由ATIM[3:0]决定，此后引脚恢复为数字I/O。停止位使能后，主控计算机或校准系统必须将其与OUT/DIO的连接置为三态。读取非缓存内部信号时，不要加载OUT/DIO线。

模拟输出序列如图3所示。数字串行接口和模拟输出内部复用至OUT/DIO。模拟信号的持续时间由ATIM[3:0]控制，如表18所示。

驱动至OUT/DIO引脚的模拟信号由ALOC寄存器数值决定，信号定义见表19。

突发工作模式

器件支持突发工作模式，用于读/写闪存地址0x000至0x3FF的数据块。突发模式不能访问地址0x400和0x401。首先，将起始闪存地址写入至IEEA[10:0]。接着，通过向突发模式使能位(BURSTEN)写1，使能突发模式。突发模式下，利用内部计数器随着每次读/写操作递增存储器地址。BURSTEN从0至1跃迁时，将储存在IEEA[10:0]中的存储器地址锁存至内部计数器，作为起始地址。一旦突发使能为高电平，内部计数器优先于存储器地址位。全部的存储器读/写操作发生在内部计数器指定的地址。

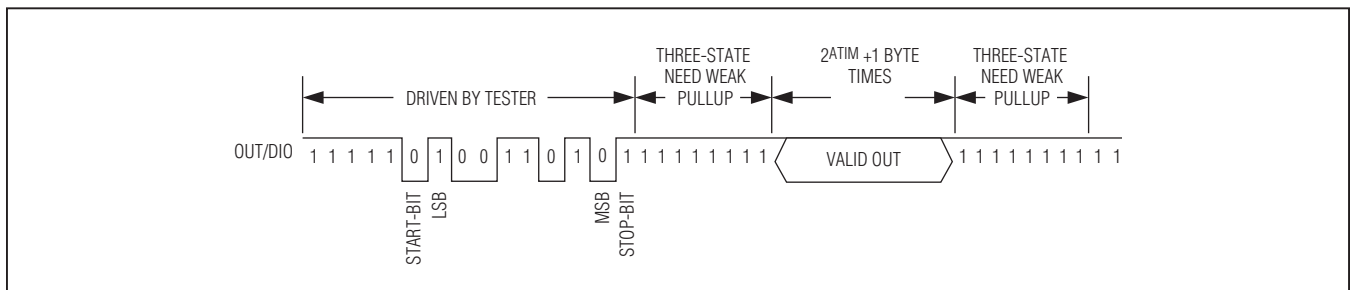


图3. 模拟输出定时

高精度传感器信号调理器， 带有过压保护

在突发模式下写闪存存储器，只需写DHR[3:0]，随后是DHR[7:4]。由于内部计数器保持跟踪存储器地址，所以无需向器件发送地址信息。写入DHR[7:4]之后，自动产生闪存写命令，将DHR[7:0]中的数据写入闪存，地址计数器递增。如果用户希望跳过特定的存储器位置，则首先退出突发模式(通过向BURSTEN写0)，然后设置新的起始地址。用户可以重新使能突发模式。

在突发读取工作期间，器件等待读命令，然后发送数据，其地址来自于内部计数器。为了启动突发读模式，首先将闪存地址写入至IEEA[10:0]。接着，向BURSTEN写1，使能突发模式。然后必须将IRSP寄存器设置为0(通过IRSA = 8命令)。然后，发送闪存读(RdEEP) CRIL命令，启动内部读操作；器件通过串行接口在DIO/OUT引脚上发送闪存内

容。与突发写操作类似，突发读操作不跳过存储器位置。为了跳过存储器位置，首先向BURSTEN写0，终止突发模式。接着，利用相应的命令字节，更改存储器地址位。加载相应的起始地址之后，重新使能突发模式，恢复突发读操作。

突发读/写全部位置后，总是禁用突发模式(IRSA = 1101时，IRSD = 0000)。这是完成全部突发读/写操作后，在数字编程模式下继续工作所必需的。

注：利用突发模式可编程最多1024个位置。必需小心谨慎，避免多余的写操作，以防意外重写位置。达到地址0x3FF之后，内部地址计数器回绕至地址0x000。

寄存器映射

表2. 寄存器

REGISTER	DESCRIPTION
CONFIG1	Configuration Register 1
CONFIG2	Configuration Register 2
ODAC	Offset DAC
OTCDAC	Offset Temperature Coefficient DAC
FSODAC	Full-Span Output DAC
FSOTCDAC	Full-Span Output Temperature Coefficient DAC
PWRUPCFG	Power-Up Configuration

表3. 配置寄存器1 (CONFIG1[15:0])

BIT	NAME	DESCRIPTION
15:11	PGA[4:0]	Programmable-gain amplifier setting
10	PGA Sign	Logic 1 inverts IN- and IN+ polarity
9	IRO Sign	Logic 1 for positive input-referred offset (IRO), logic 0 for negative input-referred offset (IRO)
8:5	IRO[3:0]	Input-referred coarse-offset adjustment
4:3	CMRATIO[1:0]	Bridge driver current-mirror ratio
2	Reserved	Set to logic 0
1	ODAC Sign	Logic 1 for positive offset DAC output, logic 0 for negative offset DAC output
0	OTCDAC Sign	Logic 1 for positive offset TC DAC output, logic 0 for negative offset TC DAC output

MAX1454

高精度传感器信号调理器, 带有过压保护

表4. 配置寄存器2 (CONFIG2[15:0])

BIT	NAME	DESCRIPTION
15:7	Reserved	Reserved. Set to logic 0.
6	ENFDET	Enable fault-detection circuitry. Logic 1 enables fault detection.
5:4	REFRATE[1:0]	DAC register refresh rate during fixed analog mode
3	ENPULLUP	Enable internal pullup resistor on OUT/DIO pin. Logic 1 enables pullup.
2:1	READDLY[1:0]	Number of byte times the part waits before responding to read requests
0	EXCIMODE	Logic 1 for voltage excitation mode, logic 0 for current excitation mode

表5. 上电配置寄存器(PWRUPCFG[15:0])

BIT	NAME	DESCRIPTION
15:7	Reserved	Reserved. Set to logic 0.
6:3	DIGMODETIME[3:0]	Number of ms the part waits to receive a control word before switching to analog mode
2:0	CTRLREP[2:0]	Number of repetitions of the control word required to switch the part into digital mode

表6. PGA设置(PGA[4:0])

PGA[4:0]	PGA GAIN (V/V)	PGA[4:0]	PGA GAIN (V/V)
00000	6	10000	144
00001	7	10001	176
00010	9	10010	208
00011	11	10011	256
00100	12	10100	288
00101	14	10101	352
00110	18	10110	416
00111	22	10111	512
01000	28	11000	576
01001	36	11001	704
01010	44	11010	832
01011	52	11011	1024
01100	64	11100	1152
01101	80	11101	1408
01110	96	11110	1664
01111	112	11111	2048

高精度传感器信号调理器， 带有过压保护

表7. 输入基准失调设置(IRO符号, IRO[3:0])

IRO SIGN	IRO[3:0]	INPUT-REFERRED OFFSET CORRECTION AS % OF V_{DDX}	INPUT-REFERRED OFFSET CORRECTION AT $V_{DDX} = 5V$ DC (mV)	IRO SIGN	IRO[3:0]	INPUT-REFERRED OFFSET CORRECTION AS % OF V_{DDX}	INPUT-REFERRED OFFSET CORRECTION AT $V_{DDX} = 5V$ DC (mV)
1	1111	1.11	55.5	0	0000	0	0
1	1110	1.04	51.8	0	0001	-0.07	-3.7
1	1101	0.96	48.1	0	0010	-0.15	-7.4
1	1100	0.89	44.4	0	0011	-0.22	-11.1
1	1011	0.81	40.7	0	0100	-0.30	-14.8
1	1010	0.74	37	0	0101	-0.37	-18.5
1	1001	0.67	33.3	0	0110	-0.44	-22.2
1	1000	0.59	29.6	0	0111	-0.52	-25.9
1	0111	0.52	25.9	0	1000	-0.59	-29.6
1	0110	0.44	22.2	0	1001	-0.67	-33.3
1	0101	0.37	18.5	0	1010	-0.74	-37
1	0100	0.30	14.8	0	1011	-0.81	-40.7
1	0011	0.22	11.1	0	1100	-0.89	-44.4
1	0010	0.15	7.4	0	1101	-0.96	-48.1
1	0001	0.07	3.7	0	1110	-1.04	-51.8
1	0000	0	0	0	1111	-1.11	-55.5

表8. 电桥驱动器电流镜比例设置 (CMRATIO[1:0])

CMRATIO[1:0]	CURRENT-MIRROR RATIO	BRIDGE RESISTANCE (k Ω)
00	6	10
01	12	5
10	18	3.33
11	30	2

表9. DAC刷新率(REFRATE[1:0])

REFRATE[1:0]	UPDATE INTERVAL (ms)
00	4.096
01	16.384
10	65.536
11	131.072

表10. 读请求等待时间(READDLY[1:0])*

READDLY[1:0]	RESPONSE DELAY IN BYTE TIMES (8-BIT TIME)
00	1 byte time (i.e., (1 x 8)/baud rate)
01	2 byte times
10	4 byte times
11	8 byte times

*对被请求字节进行读操作前、后，应用所选的延迟时间。

高精度传感器信号调理器， 带有过压保护

表11. DIGMODETIME设置*
(DIGMODETIME[3:0])

DIGMODETIME[3:0]	DESCRIPTION
0000	Part stays in digital mode for 1ms after power-up (for each repetition of the control word)
0001	2ms wait
0010	3ms wait
0011	4ms wait
0100	5ms wait
0101	8ms wait
0110	10ms wait
0111	15ms wait
1000	20ms wait
1001	25ms wait
1010 to 1111	30ms wait**

*规定的等待时间基于1MHz的典型振荡器。等待时间与振荡频率成比例。实际等待时间取决于工厂校准的振荡器频率。

**器件出厂时的DIGMODETIME设置为1111。

表12. CTRLREP设置(CTRLREP[2:0])

CTRLREP[2:0]	DESCRIPTION
000	1 control word expected
001	1 control word expected
010	2 control words expected
011	3 control words expected
100	4 control words expected
101	5 control words expected
110	6 control words expected
111	Part powers up in digital mode*

*器件出厂时的CTRLREP设置为111。

表13. 温度索引典型值

TEMPERATURE (°C)	TEMPINDEX[7:0]	
	DECIMAL	HEXADECIMAL
-40	27	1B
+25	70	46
+85	109	6D
+125	136	88

表14. IRSA解码(IRSA[3:0])

IRSA[3:0]	DESCRIPTION
0000	Write IRSD[3:0] to DHR[3:0] (data hold register).
0001	Write IRSD[3:0] to DHR[7:4] (data hold register).
0010	Write IRSD[3:0] to DHR[11:8] (data hold register).
0011	Write IRSD[3:0] to DHR[15:12] (data hold register).
0100	Reserved.
0101	Reserved.
0110	Write IRSD[3:0] to ICRA[3:0] or IEEA[3:0] (internal calibration register address or internal flash memory address nibble 0).
0111	Write IRSD[3:0] to IEEA[7:4] (internal flash memory address nibble 1).
1000	Write IRSD[3:0] to IRSP[3:0] or IEEA[10:8] (interface register set pointer where IRSP[2:0] is IEEA[10:8]).
1001	Write IRSD[3:0] to CRIL[3:0] (command register to internal logic).
1010	Write IRSD[3:0] to ATIM[3:0] (analog timeout value on read).
1011	Write IRSD[3:0] to ALOC[3:0] (analog location).
1100	Write IRSD[0] to ALOC[4] (analog location).
1101	Write IRSD[0] to the burst mode enable bit (BURSTEN). See the <i>Burst Mode Operation</i> section for details regarding read/write operations in this mode. Logic 1 enables burst mode.
1100 to 1111	Reserved.

高精度传感器信号调理器， 带有过压保护

表15. CRIL命令码(CRIL[3:0])

CRIL[3:0]	NAME	DESCRIPTION
0000	LdICR	Load internal calibration register at address given in ICRA with data from DHR[15:0].
0001	EEPW	Flash memory write of 8 data bits from DHR[7:0] to address location pointed by IEEA[10:0].
0010	ERASE	Erase all flash memory (all bytes equal FFhex).
0011	RdICR	Read internal calibration register as pointed to by ICRA and load data into DHR[15:0].
0100	RdEEP	Read internal flash memory location pointed by IEEA[10:0] and load data into DHR[7:0].
0101	RdIRS	Read interface register set pointer IRSP[3:0] and output the multiplexed digital signal onto OUT/DIO (see Table 17).
0110	RdAlg	Output the multiplexed analog signal (i.e., test mux output) onto OUT/DIO. The duration (in byte times) that the signal is asserted onto the pin is specified by ATIM[3:0] (Table 18) and the analog location is specified by ALOC[4:0] (Table 19).
0111	PageErase	Erases the page of the flash memory as pointed by IEEA[10:9]. There are 512 bytes per page.
1000	SwToANA	Switch to fixed analog mode.
1001 to 1110	Reserved	Reserved.
1111	RELEARN	Relearn the baud rate.

表16. ICRA解码(ICRA[3:0])

IRCA[3:0]	NAME	DESCRIPTION
0000	CONFIG1	Configuration Register 1
0001	CONFIG2	Configuration Register 2
0010	ODAC	Offset DAC
0011	OTCDAC	Offset Temperature Coefficient DAC
0100	FSODAC	Full-Span Output DAC
0101	FSOTCDAC	Full-Span Output Temperature Coefficient DAC
0110	PWRUPCFG	Power-Up Configuration
0111 to 1111	Reserved	Reserved (do not write to these locations)

表17. IRSP解码(IRSP[3:0])

IRSP[3:0]	RETURNED VALUE	IRSP[3:0]	RETURNED VALUE
0000	DHR[7:0]	0110	IEED[7:0] flash memory data byte
0001	DHR[15:8]	0111	TEMPINDEX[7:0]
0010	0bin, IEEA[10:8], ICRA[3:0] concatenated	1000	BitClock[7:0]
0011	CRIL[3:0], IRSP[3:0] concatenated	1001	00bin, BURSTEN, ALOC[4:0] concatenated
0100	0000bin, ATIM[3:0] concatenated	1010 to 1110	Reserved
0101	IEEA[7:0] flash memory address byte	1111	11001010 (CAhex) (this can be used to test communication)

高精度传感器信号调理器， 带有过压保护

表18. ATIM定义(ATIM[3:0])

ATIM[3:0]	DURATION OF ANALOG SIGNAL SPECIFIED IN BYTE TIMES (8-BIT TIME)	ATIM[3:0]	DURATION OF ANALOG SIGNAL SPECIFIED IN BYTE TIMES (8-BIT TIME)
0000	$2^0 + 1 = 2$ byte times (i.e., (2×8) /baud rate)	0111	$2^7 + 1 = 129$ byte times
0001	$2^1 + 1 = 3$ byte times	1000	$2^8 + 1 = 257$ byte times
0010	$2^2 + 1 = 5$ byte times	1001	$2^9 + 1 = 513$ byte times
0011	$2^3 + 1 = 9$ byte times	1010	$2^{10} + 1 = 1025$ byte times
0100	$2^4 + 1 = 17$ byte times	1011	$2^{11} + 1 = 2049$ byte times
0101	$2^5 + 1 = 33$ byte times	1100	$2^{12} + 1 = 4097$ byte times
0110	$2^6 + 1 = 65$ byte times	1101	$2^{13} + 1 = 8193$ byte times
		1110 or 1111	$2^{14} + 1 = 16,385$ byte times

表19. ALOC定义(ALOC[4:0])

ALOC[4:0]	NAME	DESCRIPTION
BUFFERED OUTPUTS		
00000	OUT	PGA output
00001	BDR1	Bridge drive voltage
00010	V _{ISRC}	Bridge drive current-setting voltage (see the <i>Detailed Block Diagram</i>)
00011	V _{DD}	Internal regulated supply
00100	AGND	Internal analog ground; approximately 1/2 of V _{DD}
00101	V _{DUALDAC}	Full-scale output plus full-scale output TC DAC (see the <i>Detailed Block Diagram</i>)
00110	V _{ODAC}	Offset DAC (see the <i>Detailed Block Diagram</i>)
00111	V _{OTCDAC}	Offset TC DAC (see the <i>Detailed Block Diagram</i>)
01000	V _{REF}	Bandgap voltage reference (nominally 1.25V)
01001	Reserved	Reserved
01010	Reserved	Reserved
01011	REFD3BUF	Ratiometric reference; approximately 1/3 of V _{DDX}
01100	Reserved	Reserved
01101	Reserved	Reserved
01110	IN+	Sensor's positive input
01111	IN-	Sensor's negative input
NONBUFFERED OUTPUTS		
10000	BDR2	Bridge drive voltage
10001	V _{DDI}	Internal positive supply
10010	GND	Internal ground
10011 to 11101	Reserved	Reserved
SPECIAL-PURPOSE OUTPUTS		
11110	CLIPLVL	Output clip level during fault conditions (buffered output)
11111	Hi-Z	High-impedance state on OUT/DIO

高精度传感器信号调理器， 带有过压保护

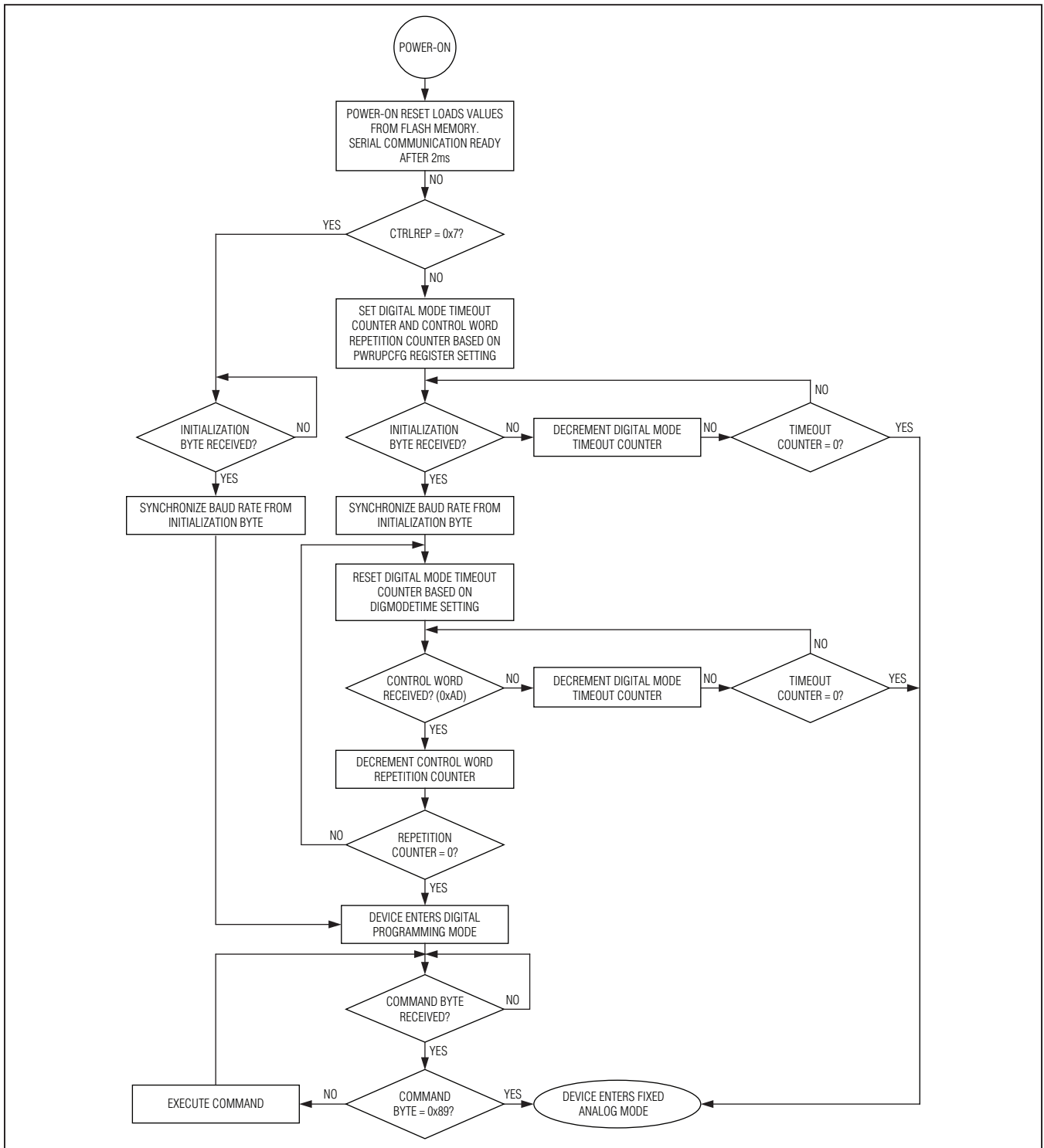


图4. 上电流程图

高精度传感器信号调理器， 带有过压保护

上电控制

器件利用上电状态机确定器件是应切换至固定模拟模式，还是使能数字编程模式(图4)。

上电时，器件加载PWRUPCFG寄存器，确定等待时间(表11)，以及进入数字编程模式所需的控制字数量(表12)。如果等待时间超时，器件自动切换至固定模拟模式。然而，如果接口在确定的等待时间内接收到正确数量的控制字，器件进入数字编程模式。器件编程之后，串行命令使器件切换至固定模拟模式。

注：将PWRUPCFG闪存位置的CTRLREP[2:0]设置为111，强制器件进入数字编程模式，无需控制字(仍然需要初始化字节)。默认设置下，器件出厂时设置为从数字编程模式启动。

传感器补偿

器件通过将补偿值加载至内部校准寄存器，补偿传感器失调、FSO和温度误差。这些补偿值可在校准期间直接通过串行数字接口加载到寄存器，或者上电时自动从闪存加载。校准过程期间，配置和测试器件，计算补偿值并储存在内部闪存中。编程之后，每次上电时，器件自动从闪存中加载寄存器即可使用，无需更多配置。

为了进行补偿，需要在整个工作压力和温度范围内对传感器性能进行检查。为了修正线性温度误差以达到压力校准，至少需要两个测试温度和两个测试压力(零和满量程)。为了达到更高的温度精度，必须采用更多的测试温度。以下部分汇总概括典型的补偿步骤。

器件初始化

用已知值(例如类似器件的补偿系数)初始化器件寄存器，或根据传感器参数(失调、灵敏度、电桥电阻等)确定IRO、PGA增益、FSO DAC和失调DAC的值。选择与所用传感器

对应的电流镜比例值。初始化是确保器件输出在整个工作条件下保持在范围之内的重要步骤。器件初始化成功后，激励电压处于正常范围，输出电压处于相应的失调值附近(施加零压力时)。

在测试温度下定义传感器特征

- 1) 将温度设置为第1个测试温度点，允许系统达到平衡。
- 2) 通过迭代过程更改FSO DAC，将电桥电压设置为产生相应输出量程的值。如必要，更改失调DAC。
- 3) 达到相应的输出量程后，调整失调DAC产生最终失调。
- 4) 记录TEMPINDEX、FSODAC和ODAC的值。器件闪存可用于储存信息。
- 5) 将温度设置为下一个值，重复以上步骤，确定每一测试温度下的TEMPINDEX、FSODAC和ODAC值唯一。

计算补偿系数

- 1) **FSO查找表：**利用拟合函数，拟合特征化步骤中得到的FSODAC和TEMPINDEX值，产生一个176点的阵列(FSODAC与TEMPINDEX阵列，其中 $0 \leq \text{TEMPINDEX} \leq 175$)。
- 2) **失调查找表：**利用拟合函数，拟合特征化步骤中得到的ODAC和TEMPINDEX值，产生一个176点的阵列(ODAC与TEMPINDEX阵列)。

编程闪存和最终测试

- 1) 通过写ODAC和FSODAC查找表，以及OTCDAC、FSOTCDAC、CONFIG1、CONFIG2、PWRUPCFG及闪存中的用户数据位置，编程器件。
- 2) 传感器仍然处于最后测试温度点时，进行最终测试，检验补偿精度。

MAX1454

高精度传感器信号调理器， 带有过压保护

应用信息

典型比例工作电路

比例输出配置提供的输出与电源电压成比例。将该输出加至比例ADC，产生与电源电压无关的数字值。比例是电池供电仪器、汽车和一些工业应用中的一项重要考虑因素。

器件以最少数量的外部元件提供高性能比例输出(图5)。外部元件包括：

- 电源旁路电容(V_{DDX})

- 0.1 μ F输出电容(V_{DD})
- 可选输出电容(OUT/DIO)

典型非比例工作电路 ($6V\ DC < V_{PWR} < 40V\ DC$)

非比例输出配置使传感器电源能够在很宽范围内变化。电路中采用高性能电压基准，例如MAX15006B，为器件工作提供稳定电源和基准。图6所示为典型的非比例电路。输入电压范围较宽以及系统ADC或读数装置不支持比例工作时，非比例工作非常有用。

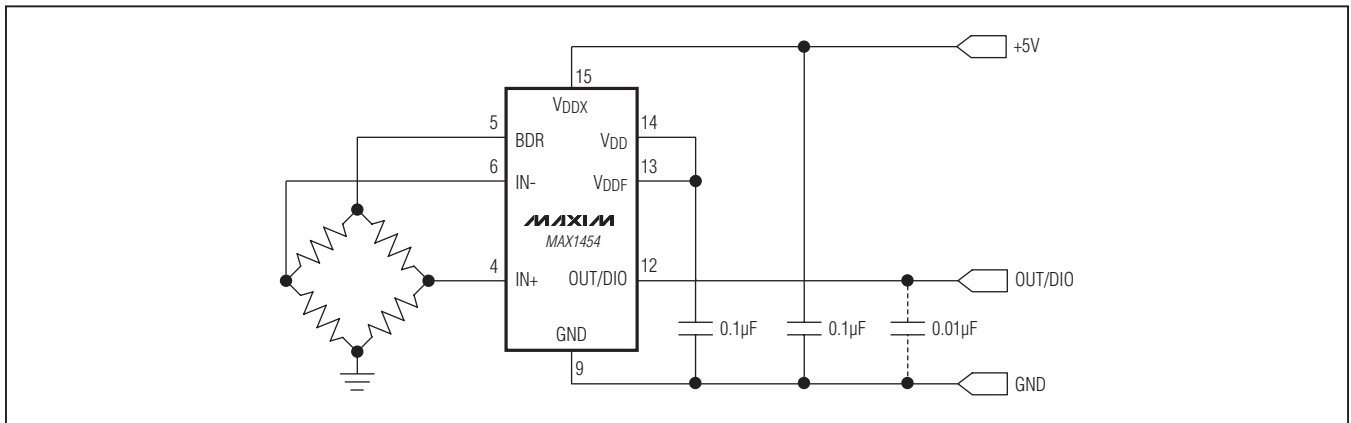


图5. 基本的比例输出配置

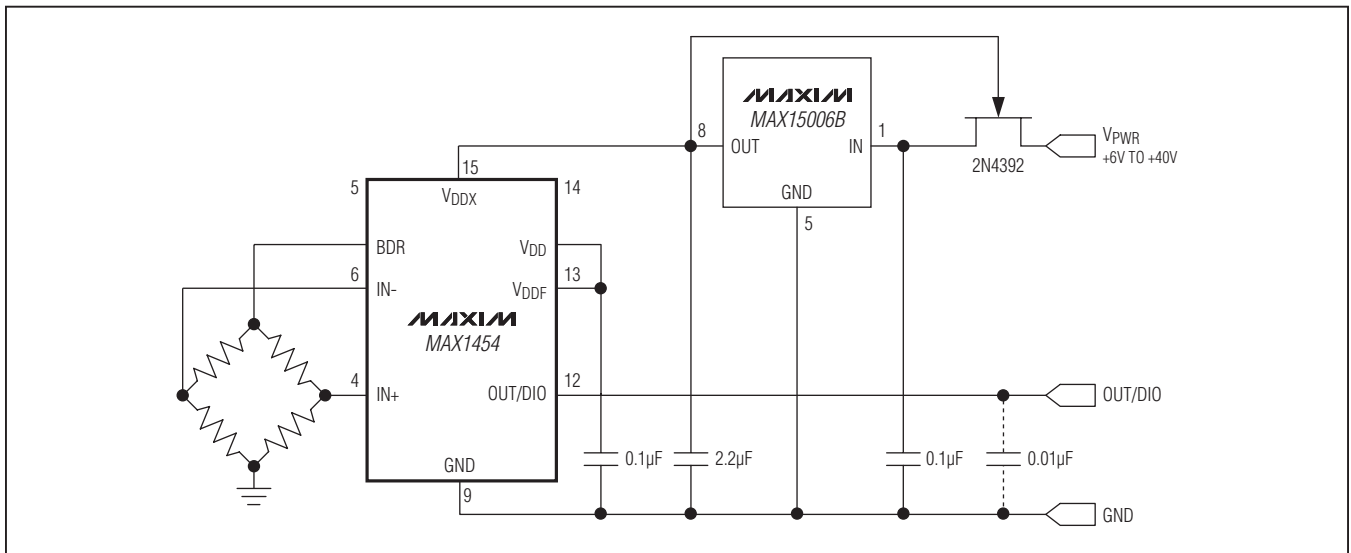
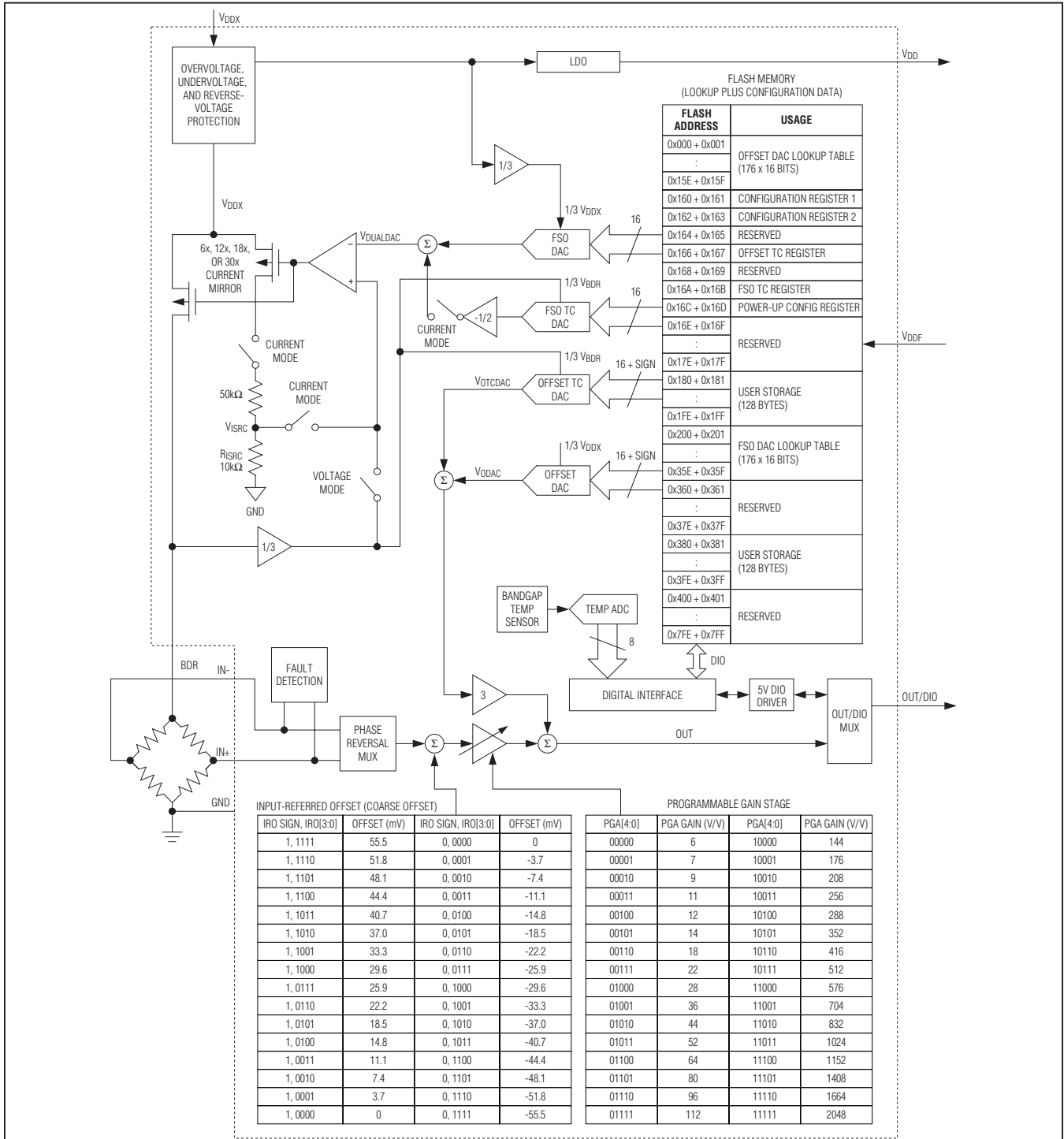


图6. 基本的非比例输出配置

MAX1454

高精度传感器信号调理器， 带有过压保护

详细框图



MAX1454

高精度传感器信号调理器， 带有过压保护

芯片信息

PROCESS: BiCMOS

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX1454AUE/V+	-40°C to +125°C	16 TSSOP

+表示无铅(Pb)/符合RoHS标准的封装。
N表示汽车级器件。

封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询china.maxim-ic.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
16 TSSOP	U16M+1	21-0066	90-0117

MAX1454

高精度传感器信号调理器， 带有过压保护

修订历史

修订号	修订日期	说明	修改页
0	6/11	最初版本	—

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ **25**