

# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

## 概述

DS8102是一款独立的双通道 $\Delta$ - $\Sigma$ 调制器，可将来自两路差分模拟输入对的测量结果转换成曼彻斯特码流输出，输出数据可由相应的微控制器(如MAXQ3108)处理。其中一个通道工作在固定的1倍增益，另外一个通道工作在引脚可选的1倍、4倍、16倍或32倍增益。DS8102内置电源监测器、板上电压基准以及低功耗振荡器，大大减少了数据采集所需的外部元件数量。

DS8102的曼彻斯特码输出结合了两路差分输入通道的脉冲密度调制测量值和同步位数据流，并通过一个引脚传输。这种传输方案非常适合电压隔离应用，其中DS8102和其它“热端”元件必须与“冷端”低压器件(例如配套的微控制器)进行电气隔离。这类应用中，只需两个连接点(MNOUT和DGND)，DS8102即可通过电容耦合到相应的微控制器。

MAXQ3108为双核微控制器，其中包括专用的曼彻斯特码流输入解码器和sinc3滤波器，是一款专用的微控制器，能够与最多三片DS8102配套使用。该配置可支持多达六路差分模拟输入通道，非常适合三相电表应用。

## 应用

单相电表  
三相电表  
电力线调理  
电化学和光学传感器  
工业控制  
数据采集系统和数据记录

## 特性

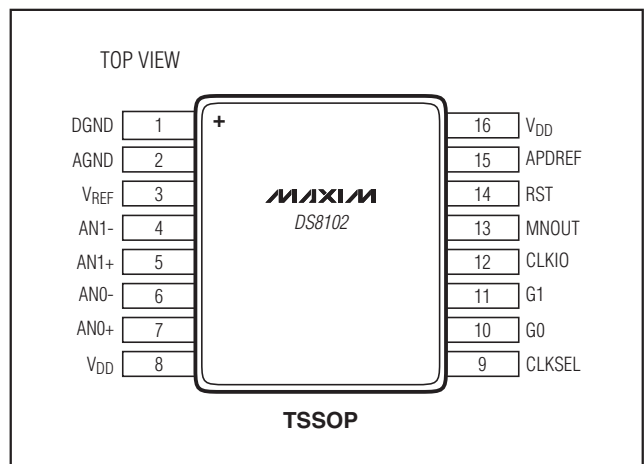
- ◆ 双通道 $\Delta$ - $\Sigma$  2阶调制器
  - 通道0：可通过引脚选择1倍、4倍、16倍或32倍增益
  - 通道1：固定1倍增益
- ◆ 可选择内部或外部电压基准
- ◆ 曼彻斯特码流输出
  - 包含同步位，用于时钟恢复
  - 通过一个引脚传输，简化了电容耦合的电气隔离
- ◆ 可选择内部或外部时钟源
- ◆ 集成低功耗8MHz振荡器
- ◆ 工作模式
  - 有效工作模式(8MHz、 $V_{DD} = 3.6V$ ): 3.5mA

## 订购信息

PART	TEMP RANGE	PIN-PACKAGE
DS8102+	-40°C to +85°C	16 TSSOP

+表示无铅(Pb)/符合RoHS标准的封装。

## 引脚配置



典型工作电路在数据资料的最后给出。

MAXQ是Maxim Integrated Products, Inc.的注册商标。

# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

DS8102

## ABSOLUTE MAXIMUM RATINGS

Voltage Range on  $V_{DD}$  Relative to DGND .....-0.3V to +4.0V  
 Voltage Range on  $V_{DD}$  Relative to AGND .....-0.3V to +4.0V  
 Voltage Range on AGND Relative to DGND .....-0.3V to +0.3V  
 Voltage Range on Any Pin Relative to DGND  
 Except AN0+, AN0-, and AN1+, AN1- .....-0.3V to +4.0V

Voltage Range on AN0+, AN0-, AN1+, and AN1-  
 Relative to AGND .....-4.0V to +4.0V  
 Operating Temperature Range .....-40°C to +85°C  
 Storage Temperature Range .....-65°C to +150°C  
 Soldering Temperature.....Refer to the IPC/JEDEC  
 J-STD-020 Specification.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{DD} = 2.7V$  to  $3.6V$ ,  $T_A = -40^\circ C$  to  $+85^\circ C$ ,  $f_{CLK} = 8MHz$ ,  $V_{REF} =$  internal,  $OSR = 128$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP (Note 2)	MAX	UNITS
Supply Voltage	$V_{DD}$		$V_{RST}$	3.3	3.6	V
Power-Fail Reset Voltage	$V_{RST}$	Monitors $V_{DD}$	2.7	2.8	2.99	V
Active $V_{DD}$ Current	$I_{DD}$	Normal operation		3.5	5.0	mA
Shutdown (Power-Down) $V_{DD}$ Current	$I_{STOP}$	$RST = 0$ or $V_{DD} < V_{RST}$		2		nA
Input Low Voltage	$V_{IL}$		DGND		$0.3 \times V_{DD}$	V
Input High Voltage	$V_{IH}$		$0.7 \times V_{DD}$		$V_{DD}$	V
Output Low Voltage (CLKIO, MNOOUT)	$V_{OL}$	$I_{OL} = 4mA$	DGND		0.4	V
Output High Voltage (CLKIO, MNOOUT)	$V_{OH}$	$I_{OH} = -4mA$	$V_{DD} - 0.4$			V
Input/Output Pin Capacitance	$C_{IO}$	(Note 3)			15	pF
Input Leakage Current (All Inputs)	$I_L$		-100		+100	nA
<b>CLOCK SOURCE</b>						
External Clock Input Frequency	$f_{XCLK}$	$CLKSEL = 1$	DC		8	MHz
External Clock Input Period	$t_{XCLK-CLCL}$	$CLKSEL = 1$	125			ns
External Clock Input Duty Cycle	$t_{XCLK-DUTY}$	$CLKSEL = 1$	40		60	%
Internal Oscillator Output Frequency	$f_{iCLK}$	$CLKSEL = 0$	7.5	8.0	8.5	MHz
Internal Oscillator Output Duty Cycle	$t_{iCLK-DUTY}$	$CLKSEL = 0$	47.8	49.1	49.7	%
<b>ANALOG-TO-DIGITAL CONVERTER</b>						
AFE Warmup Delay	$t_{WU1}$	$f_{iCLK} = 8MHz$ (Notes 1, 4)			1.02	ms
Reference Buffer Warmup Delay	$t_{WU2}$	$f_{iCLK} = 8MHz$ (Notes 1, 5)			7.17	ms
Decimator Output (Note 6)		$OSR = 32$		16		Bits
		$OSR = 64$		19		
		$OSR = 128$		22		
		$OSR = 256$		24		
Integral Nonlinearity	INL	(Notes 1, 6)		$\pm 0.01$		%FSR
Offset Error		Gain = 1 (Note 6)			1.4	mV

# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

DS8102

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 2.7V$  to  $3.6V$ ,  $T_A = -40^\circ C$  to  $+85^\circ C$ ,  $f_{CLK} = 8MHz$ ,  $V_{REF} =$  internal,  $OSR = 128$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP (Note 2)	MAX	UNITS
<b>ANALOG-TO-DIGITAL CONVERTER DYNAMIC SPECIFICATIONS</b>						
DC Power-Supply Rejection Ratio	PSRR	$V_{DD} = 3.0V$ to $3.6V$ , $AN0+ = AN0- = AGND$ , 100mV ripple on $V_{DD}$		95		dB
Signal-to-Noise Ratio	SINAD	$V_{DD} = 3.6V$ , gain = 1, $AN0 = 500mV_{P-P}$ , sinewave at 62.5Hz	70	85		dB
		$V_{DD} = 3.6V$ , gain = 32, $AN0 = 20mV_{P-P}$ , sinewave at 62.5Hz	70	85		
Total Harmonic Distortion (to 21st Harmonic)	THD	$V_{DD} = 3.6V$ , gain = 32, $AN0 = 20mV_{P-P}$ , sinewave at 62.5Hz		-95	-70	dB
<b>ANALOG-TO-DIGITAL CONVERTER INPUTS</b>						
Input Voltage Range		$AN0+$ , $AN0-$ , $AN1+$ , and $AN1-$ to AGND	-1		+1	V
Input Sampling Capacitance (Note 1)	$C_{IN}$	Gain = 1		1		pF
		Gain = 4		4		
		Gain = 16		16		
		Gain = 32		32		
Input Sampling Rate	$f_S$	Clock at 8MHz (Note 7)		0.667		MHz
Input Impedance to AGND for 8MHz (Note 8)		Gain = 1		750		k $\Omega$
		Gain = 4		187		
		Gain = 16		47		
		Gain = 32		23.4		
Differential Input Impedance for 8MHz (Note 9)		Gain = 1		1500		k $\Omega$
		Gain = 4		375		
		Gain = 16		94		
		Gain = 32		46.9		
Input Bandwidth (-3dB)				7		kHz
External Reference Input Voltage	$V_{REF}$		1.2	1.25	1.3	V
External Reference Input Sampling Capacitance				2		pF
Reference Input Sampling Rate	$f_S$			0.67	1	MHz
<b>INTERNAL REFERENCE</b>						
Reference Output Voltage				1.24		V
Reference Output Temperature Coefficient				$\pm 30$		ppm/ $^\circ C$

**Note 1:** Specifications to  $-40^\circ C$  are guaranteed by design and not production tested.

**Note 2:** Typical values are not guaranteed. These values are measured at room temperature,  $V_{DD} = 3.3V$ .

**Note 3:** These numbers are guaranteed by design and are not tested.

**Note 4:** Calculated as  $t_{WU1} = 1/f_{CLK} \times 8192$ .

**Note 5:** Calculated as  $t_{WU2} = 1/f_{CLK} \times 57,344$ .

**Note 6:** Parameter specifications are based upon the presence of an external cubic sinc filter (as implemented in the MAXQ3108) for generating full ADC output codewords.

**Note 7:**  $f_S = f_{CLK}/12$ .  $f_{CLK}$  is the system clock frequency.

**Note 8:** This is a function of input sampling capacitance ( $C_{IN}$ ) and sampling frequency, and can be approximated as  $6/(f_{CLK} \times C_{IN})$ .

**Note 9:**  $Z_{IN}$  (differential) =  $2 \times Z_{IN}$  (single-ended).

# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

DS8102

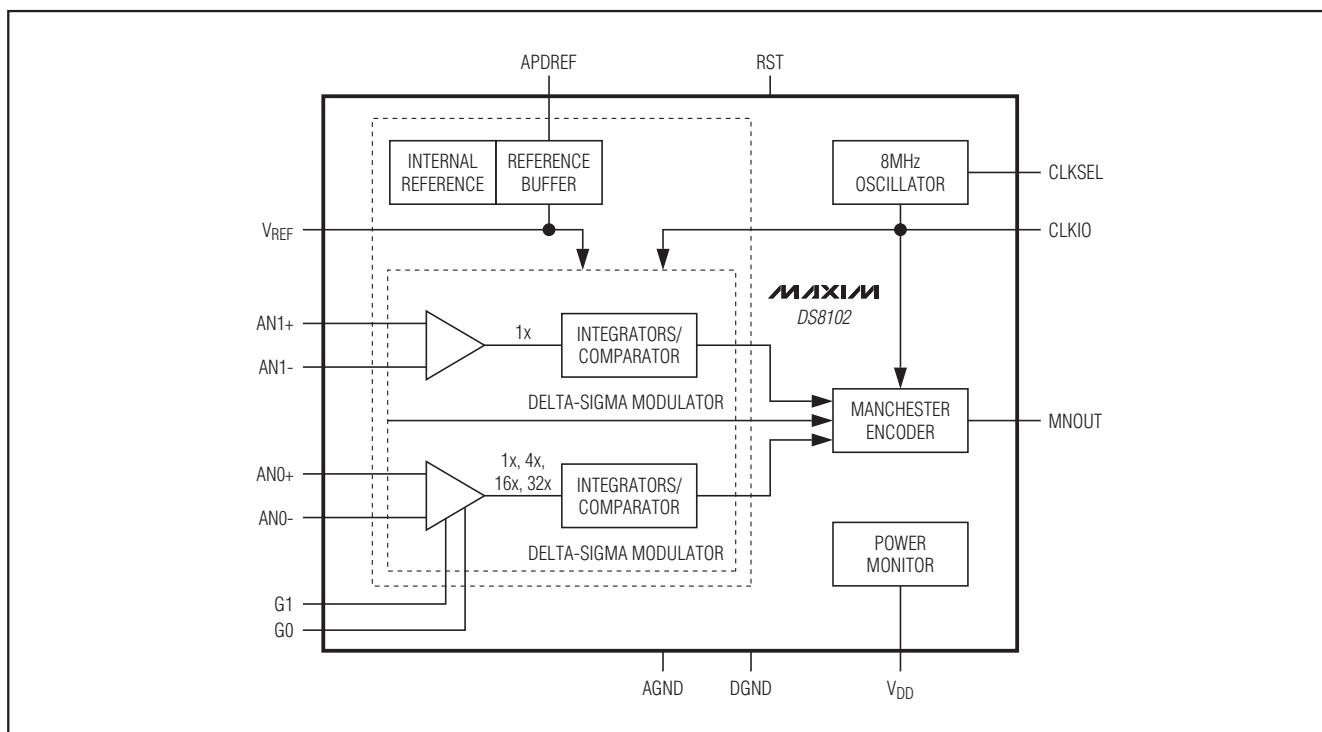
引脚说明

引脚	名称	功能
1	DGND	数字地。
2	AGND	模拟地。
3	VREF	基准电压输入/输出。APDREF = 0时, 在该引脚输出经过缓冲的内部电压基准, 可用于其它器件; APDREF = 1时, 必须在该引脚提供外部电压基准。
4	AN1-	差分模拟输入通道1的负输入端。
5	AN1+	差分模拟输入通道1的正输入端。
6	AN0-	差分模拟输入通道0的负输入端。
7	AN0+	差分模拟输入通道0的正输入端。
8, 16	VDD	数字和模拟电源。
9	CLKSEL	时钟选择输入, CLKSEL = 0时, DS8102采用内部8MHz振荡器作为时钟源; CLKSEL = 1时, DS8102采用外部时钟源(必须从CLKIO提供)。
10	G0	增益选择输入0, 该引脚与G1一起用于选择差分模拟输入通道0的增益设置。
11	G1	增益选择输入1, 该引脚与G0一起用于选择差分模拟输入通道0的增益设置。
12	CLKIO	时钟输入/输出, CLKSEL = 0 (选择内部时钟)时, 该引脚输出为内部8MHz时钟, 可用于外部器件; CLKSEL = 1 (选择外部时钟)时, 必须通过该引脚提供外部时钟。
13	MNOUT	曼彻斯特编码器输出。该输出引脚提供曼彻斯特码流, 包括两个调制器的输出位和同步位, 调制输出位与同步位交错输出。
14	RST	复位。RST = 0时, 强制DS8102进入关断(低功耗)状态。如果不使用外部复位功能, 正常工作时必须将该引脚连接到VDD, 由于该功能由内部提供, 上电时该引脚不需要RC电路。
15	APDREF	模拟基准关断控制, 该输入引脚控制内部电压基准是否使能。如果APDREF = 0, 使能内部电压基准并将该基准电压输出到VREF; 如果APDREF = 1, 关闭内部电压基准, 必须对VREF提供外部电压基准。

# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

功能框图

DS8102



## 详细说明

### 工作模式

DS8102具有两种工作模式：关断(或断电)模式和有效工作模式。

### 关断模式

关断模式下，DS8102处于停止状态，电流损耗最小。不执行模/数转换或编码操作，关闭内部8MHz振荡器和内部电压基准。

只要 $V_{DD} \leq V_{RST}$ ，集成电源监测器将使DS8102保持在关断模式。另外，通过外部配套使用的微控制器(如MAXQ3108)将RST引脚驱动至低电平，可以强制DS8102保持在关断模式，与 $V_{DD}$ 电源电压无关。这在非隔离配置(DS8102和配套微控制器共用同一电源)中非常有用，可有效降低整个系统的电流损耗。这种情况下，配套微控制器在进入停止模式时将顺序执行以下操作：

- 1) 驱动DS8102的RST端为低电平，强制DS8102进入关断模式。
- 2) 进入停止模式，此时配套微控制器和DS8102都将处于低电流损耗模式。
- 3) 退出停止模式。
- 4) 驱动DS8102的RST端为高电平，使DS8102恢复到有效工作模式。

**注意：**DS8102的RST端没有包含上拉电路。如果配套使用的微控制器没有驱动RST端，则正常工作时，必须将RST连接到 $V_{DD}$ ，RST不能悬空。

DS8102处于关断模式时，如果通过配套使用的微控制器驱动输入引脚(APDREF、CLKSEL、G1、G0)，而不是硬件连接到 $V_{DD}$ 或DGND，这些引脚的电平将被改变。一旦DS8102进入有效工作模式，这些引脚的电平必须保持稳定以确保正常工作。

## 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

当电源电压处于可接受的电平( $V_{DD} > V_{RST}$ )并且RST被驱动至高电平时, DS8102退出关断模式。但在进行模/数转换和曼彻斯特编码之前必须完成唤醒过程。唤醒时间取决于内部/外部电压基准模式(由APDREF引脚控制)。

如果选择外部电压基准( $APDREF = 1$ ), 将执行以下操作:

- 1) 退出关断模式( $V_{DD} > V_{RST}$ 并且 $RST = 1$ ), 开启8MHz振荡器。
- 2) DS8102延迟16个8MHz振荡周期, 从而使8MHz振荡器起振。
- 3) 使能模拟前端(AFE)。
- 4) DS8102延迟8192个8MHz振荡周期, 使模拟前端恢复工作。
- 5) 如果 $CLKSEL = 1$ , 此时关闭8MHz振荡器, DS8102将切换到CLKIO提供的外部时钟源。
- 6) 使能两个调制器通道, DS8102利用外部电压基准进行数据转换。

如果选择内部电压基准( $APDREF = 0$ ), 将执行以下操作:

- 1) 退出关断模式( $V_{DD} > V_{RST}$ 并且 $RST = 1$ ), 开启8MHz振荡器。
- 2) DS8102延迟16个8MHz振荡周期, 从而使8MHz振荡器起振。
- 3) 使能AFE。
- 4) DS8102延迟8192个8MHz振荡器周期, 使模拟前端恢复工作。
- 5) 使能内部电压基准。
- 6) DS8102延迟额外的57,344个8MHz振荡周期, 使内部基准恢复工作。
- 7) 如果 $CLKSEL = 1$ , 此时关闭8MHz振荡器, DS8102将切换到CLKIO提供的外部时钟源。
- 8) 使能两个调制器通道, DS8102利用内部电压基准进行数据转换。

即使通过设置 $CLKSEL = 1$ 已经选择了外部时钟, 仍然需要内部8MHz振荡器控制唤醒过程。一旦完成唤醒过程, 如果 $CLKSEL = 1$ 则关闭8MHz振荡器。

### 有效工作模式

在有效工作模式下, 使能DS8102的AFE和 $\Delta$ - $\Sigma$ 调制器, DS8102进行数据转换并通过曼彻斯特编码器输出采样数据(MNOUT), 输出速率由内部8MHz振荡器( $CLKSEL = 0$ )或CLKIO引脚的外部输入时钟(如果 $CLKSEL = 1$ )决定。

如果RST驱动至低电平或 $V_{DD}$ 降至 $V_{RST}$ 电平以下, DS8102将立即进入关断模式, 必须再次经过唤醒过程( $V_{DD} > V_{RST}$ 并且 $RST = 1$ )才能返回到有效工作模式。

### 配置输入

输入引脚G0、G1、APDREF、CLKSEL为DS8102的配置输入, 决定了DS8102的工作模式, 包括:

- 时钟选择—内部或外部
  - 电压基准—内部或外部
  - 模拟输入通道0的增益设置—1倍、4倍、16倍、32倍
- 正常工作时, 这些引脚必须设置在有效电平, 不能悬空。如果配置输入中的任何一个由配套使用的微控制器驱动(而不是直接连接到 $V_{DD}$ 或DGND), 只有在DS8102处于关断模式时才能改变这些输入。

### 通道0的增益选择

配置输入引脚G0和G1设置模拟输入通道0的增益, 增益可配置为1倍、4倍、16倍、32倍。提高增益选择时, 有效输入电压范围将按比例下降。例如, 增益 = 1倍时, 如果 $AN0+$ 比 $AN0-$ 高出2V时输出达到满量程; 当增益设置为4倍时,  $AN0+$ 比 $AN0-$ 高出500mV时即可达到满量程输出。

表1列举了通道0的增益设置, 必须在DS8102处于关断模式时设置G0和G1电平。

表1. 调制器0的增益设置

G1 PIN	G0 PIN	GAIN
0	0	1x
0	1	4x
1	0	16x
1	1	32x

# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

## 内部/外部电压基准选择

配置引脚APDREF选择数据转换时DS8102需要使用的是内部电压基准还是通过 $V_{REF}$ 提供的外部电压基准。如果选择内部电压基准，内部基准电压经过缓冲后输出到 $V_{REF}$ ，可用于外部器件。

表2总结了在APDREF输入下，DS8102的工作模式。必须在DS8102处于关断模式时设置APDREF的电平。

## 内部/外部时钟选择

配置引脚CLKSEL用于选择数据转换时DS8102使用内部8MHz振荡器还是外部时钟(通过CLKIO提供)。如果选择内部8MHz振荡器，内部时钟将被驱动输出至CLKIO，可用于外部器件。

表3总结了在CLKSEL输入下，DS8102的工作模式。必须在DS8102处于关断模式时设置CLKSEL的电平。

## 曼彻斯特编码器

一旦DS8102进入有效工作模式，它将开始在MNOUT引脚产生曼彻斯特码流。码流输出速率等于选定时钟频率的四分频，例如，如果选择内部8MHz振荡器作为DS8102的时钟源，MNOUT输出端大约每隔500ns产生一个新的数据位。

按照从低到高的跳变(位值为1)或从高到低的跳变(位值为0)对数据位进行编码。从低到高或从高到低的跳变发生在整个位时隙的中间。

如图1所示，MNOUT端输出的曼彻斯特码流包括三个交错码流，这些码流按照它们的输出顺序依次为：

- 1) SYNC—同步码流，包含交替的0和1。
- 2) CHAN0—模拟通道0的脉冲密度调制输出。
- 3) CHAN1—模拟通道1的脉冲密度调制输出。

码流中始终包括两个调制器的输出，即使应用中只需要一个调制器的输出。这意味着对每个调制器通道，MNOUT输出的最大码率为 $f_{CLK}/12$ ，如图1所示。

## 定义

### 积分非线性

积分非线性(INL)是实际传输函数与直线的偏差，这条直线可以是最佳拟合直线，也可以是消除失调与增益误差后传输函数两个端点间的连线。

### 失调误差

理想情况下，第一个跳变出现在零点以上0.5个LSB处，失调误差是测试得到的第一个跳变点与理想跳变点之间的差值。

### 电源抑制比

电源抑制比(PSRR)是电源电压(V)变化与转换器输出(V)变化之比，通常用分贝表示。

表2. 电压基准选择和工作模式

RST PIN	APDREF PIN	DS8102 MODE
0	X	Shutdown.
1	0	Operation using internal voltage reference ( $V_{REF}$ output buffer enabled).
1	1	Operation using external voltage reference ( $V_{REF}$ output buffer disabled).

表3. 时钟源选择

CLKSEL PIN	DS8102 CLOCK SOURCE	CLKIO PIN MODE
0	Internal 8MHz oscillator	Output: Drives out 8MHz clock.
1	External clock (provided at CLKIO)	Input: Accepts external clock.



# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

DS8102

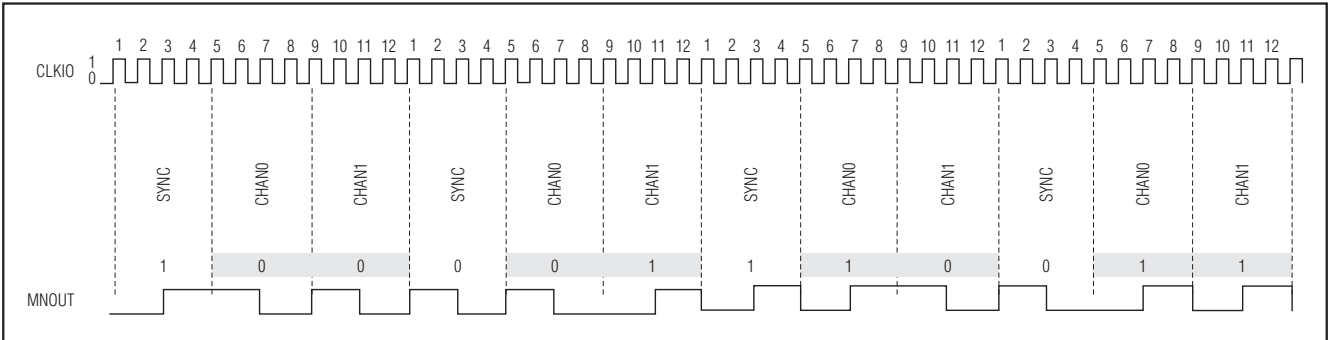
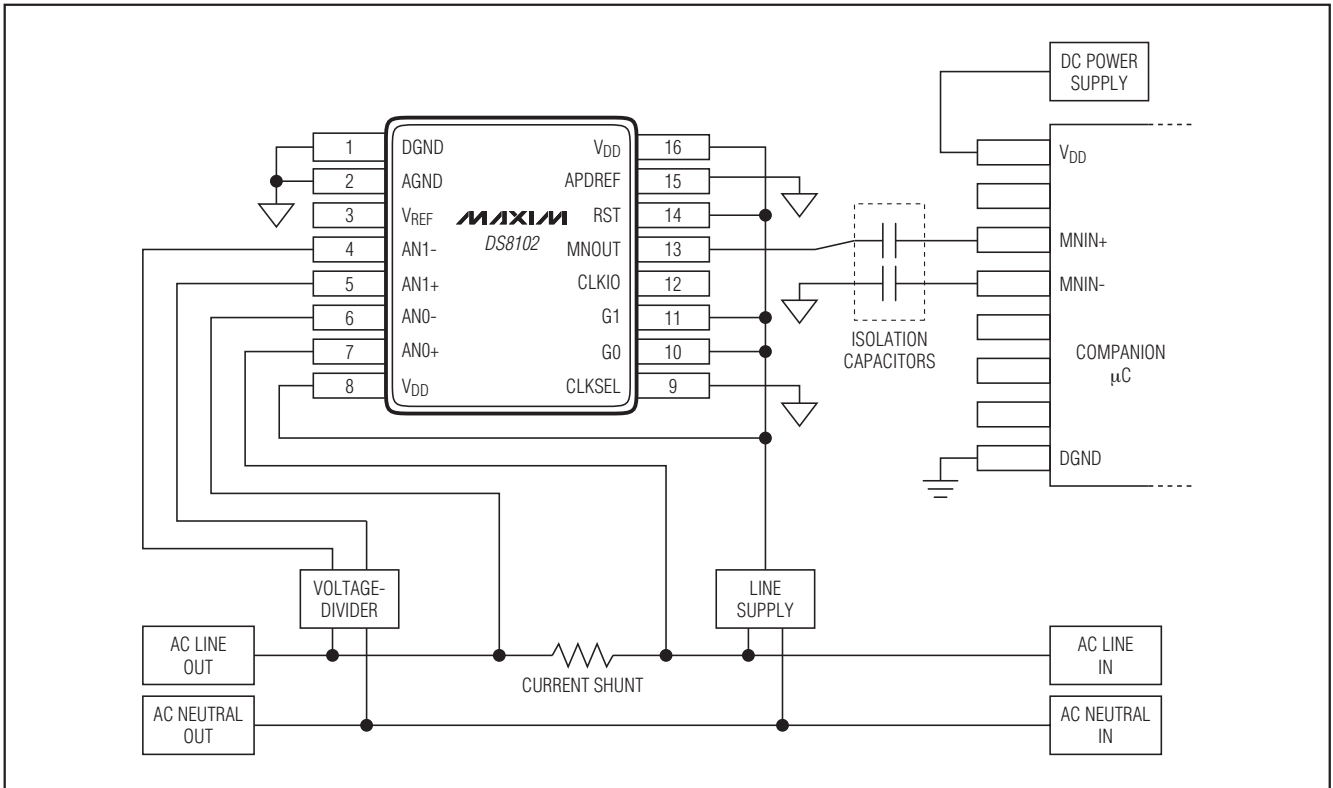


图1. 曼彻斯特编码器输出实例

## 典型工作电路



## 封装信息

如需最近的封装外形信息和焊盘布局, 请查询 [www.maxim-ic.com.cn/packages](http://www.maxim-ic.com.cn/packages).

封装类型	封装编码	文档编号
16 TSSOP	U16+2	<a href="#">21-0066</a>



# 双通道 $\Delta$ - $\Sigma$ 调制器与编码器

修订历史

DS8102

修订次数	修订日期	说明	修改页
0	1/09	最初版本。	—
1	2/09	更改了订购信息表中的器件型号。	1
		在 <i>Electrical Characteristics</i> 表中, 将 $f_{XCLK(MAX)}$ 从12MHz更改为8MHz; 将 $t_{XCLK-CLCL(MIN)}$ 从83ns改为125ns; 将失调误差参数从1.4mV (最小值)更改为1.4mV (最大值); 增加了新的条件和注释, 并将输入采样速率从1.33MHz (典型值)更改为0.667MHz (典型值)。	2, 3
		在内部/外部电压基准选择部分, 将CLKSEL更改为APDREF; 在内部/外部时钟选择部分, 将APDREF更改为CLKSEL。	7

## Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

**Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600** \_\_\_\_\_ 9