

### 产品特性

主要输入电压范围: 2.3 V至5.5 V  
 两个800 mA降压调节器和两个300 mA LDO  
 2 mm x 2 mm、16引脚小型WLCSP封装  
 调节器精度:  $\pm 1.8\%$   
 工厂可编程VOUTx  
 3 MHz降压工作, 支持强制PWM模式和自动PWM/PSM模式  
 BUCK1/BUCK2: 输出电压范围0.8 V至3.8 V  
 LDO1/LDO2: 输出电压范围0.8 V至5.2 V  
 LDO1/LDO2: 低输入电源电压范围1.7 V至5.5 V  
 LDO1/LDO2: 高PSRR、低输出噪声

### 应用

适用于处理器、ASIC、FPGA和RF芯片组的电源  
 便携式仪器仪表和医疗设备  
 空间受限设备

### 概述

ADP5033在一个16引脚小型2 mm x 2 mm WLCSP封装中集成了两个高性能降压调节器和两个低压差调节器(LDO), 可满足严苛的性能和电路板空间要求。

降压调节器的高开关频率支持小型多层外部器件, 并使电路板空间降至最小。当MODE引脚设置为高电平时, 降压调节器以强制PWM模式工作。当MODE引脚设置为低电平时, 如果负载电流高于预定义阈值, 则降压调节器以

PWM模式工作; 当负载电流降至预定义阈值以下时, 降压调节器以省电模式(PSM)工作, 以便改善轻负载效率。

为降低输入电容要求和噪声, 两个降压器以错相工作。

ADP5033 LDO的低静态电流、低压差和宽输入电压范围可延长便携式设备的电池使用时间。在频率高达10 kHz时, ADP5033 LDO能保持60 dB以上的电源抑制性能, 而所需的电压裕量则很低。

ADP5033中的调节器通过ENA和ENB引脚激活。ENA和ENB控制的具体通道由工厂编程设定。对使能引脚施加高电平将激活调节器。默认输出电压可在工厂编程设置, 选择范围广泛。

表1. 该系列产品型号

型号	通道	最大电流	封装
ADP5023	2个降压、1个LDO	800 mA, 300 mA	LFCSP (CP-24-10)
ADP5024	2个降压、1个LDO	1.2 A, 300 mA	LFCSP (CP-24-10)
ADP5034	2个降压、2个LDO	1.2 A, 300 mA	LFCSP (CP-24-10), TSSOP (RE-28-1)
ADP5037	2个降压、2个LDO	800 mA, 300 mA	LFCSP (CP-24-10)
ADP5033	2个降压、2个LDO, 带2个EN引脚	800 mA, 300 mA	WLCSP (CB-16-8)
ADP5040	1个降压、2个LDO	1.2 A, 300 mA	LFCSP (CP-20-10)
ADP5041	1个降压、2个LDO, 带电源监控器、 看门狗、手动复位	1.2 A, 300 mA	LFCSP (CP-20-10)

典型应用电路  
ADP5033

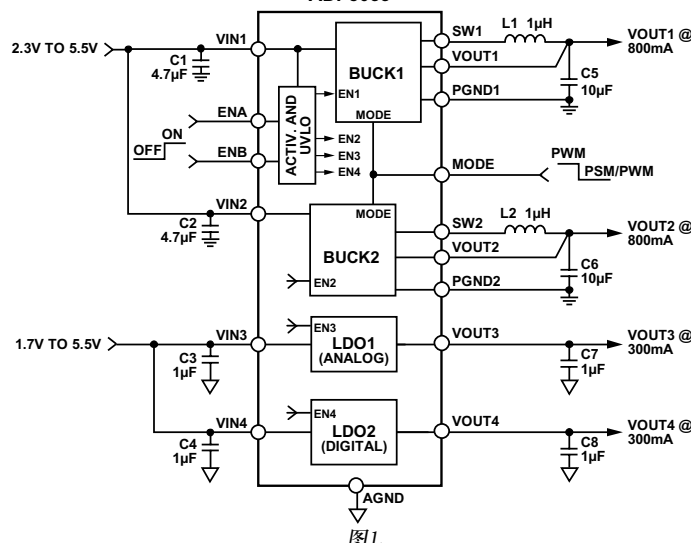


图1.

Rev. F

### Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
 Tel: 781.329.4700 ©2011–2013 Analog Devices, Inc. All rights reserved.  
 Technical Support [www.analog.com](http://www.analog.com)

## 目录

产品特性 .....	1	工作原理 .....	15
应用 .....	1	电源管理单元 .....	15
概述 .....	1	BUCK1和BUCK2 .....	16
典型应用电路 .....	1	LDO1和LDO2 .....	17
修订历史 .....	2	应用信息 .....	18
技术规格 .....	3	降压器外部元件选择 .....	18
通用规格 .....	3	LDO电容选择 .....	20
BUCK1和BUCK2技术规格 .....	4	功耗与散热考虑 .....	21
LDO1和LDO2技术规格 .....	4	降压调节器功耗 .....	21
推荐规格：输入和输出电容 .....	5	结温 .....	22
绝对最大额定值 .....	6	PCB布局指南 .....	23
热阻 .....	6	典型应用电路图 .....	24
ESD警告 .....	6	外形尺寸 .....	25
引脚配置和功能描述 .....	7	订购指南 .....	26
典型性能参数 .....	8		
<b>修订历史</b>			
<b>2013年10月—修订版E至修订版F</b>		<b>2012年1月—修订版0至修订版A</b>	
更改表2的VIN1欠压闭锁参数 .....	3	更改“产品特性”和“概述”部分 .....	1
更改“欠压闭锁”部分 .....	16	更改表2的输出特性参数 .....	4
移动“订购指南” .....	26	更改表3的输出特性参数和压差参数 .....	4
更改“订购指南” .....	26	更改表4的标称输入和输出电容额定值参数 .....	5
<b>2013年9月—修订版D至修订版E</b>		更改表5 .....	6
更改表1 .....	1	$V_{IN1} = V_{IN2} = V_{IN3} = V_{IN4} = 5.0\text{ V}$ 更改为 $V_{IN1} = V_{IN2} = V_{IN3} = V_{IN4} =$	
更改“订购指南” .....	25	$3.6\text{ V}$ .....	8
<b>2013年5月—修订版C至修订版D</b>		更改图4至图8 .....	8
增加表1；重新排序 .....	1	更改图15和图17的标题 .....	10
更改“订购指南” .....	25	更改图19和图20 .....	10
<b>2013年1月—修订版B至修订版C</b>		更改图31和图32 .....	12
更改图9 .....	9	更改图33、图37和图38 .....	13
更改“订购指南” .....	25	更改“降压调节器功耗”部分 .....	15
<b>2012年10月—修订版A至修订版B</b>		更改“LDO调节器功耗”和“结温”部分 .....	16
更改“产品特性”部分 .....	1	更改“欠压闭锁”部分 .....	18
更改表2的降压输出电压精度参数 .....	4	更改“LDO1和LDO2”部分 .....	19
更改表3的LDO输出电压精度参数 .....	4	更改“输出电容”部分 .....	20
更改图6至图8 .....	8	更改表9 .....	21
更改图30至图32 .....	12	更改“输入和输出电容特性”部分 .....	22
更改图36的标题 .....	13	更改“订购指南” .....	25
更改“欠压闭锁”部分 .....	16		
移动“功耗与散热考虑”部分 .....	21	<b>2011年5月—修订版0：初始版</b>	
更改“降压调节器功耗”部分 .....	21		
更新“外形尺寸”部分 .....	25		
更改“订购指南” .....	25		

## 规格

### 通用规格

除非另有说明， $V_{IN1} = V_{IN2} = V_{IN3} = V_{IN4} = 2.3 \text{ V至} 5.5 \text{ V}$ ； $V_{IN3} = V_{IN4} = 1.7 \text{ V至} 5.5 \text{ V}$ ；对于最小值/最大值规格， $T_j = -40^\circ\text{C至} +125^\circ\text{C}$ ；对于典型值规格， $T_A = 25^\circ\text{C}$ 。

表2.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入电压范围	$V_{IN1}, V_{IN2}$		2.3		5.5	V
热关断 阈值	$T_{SD}$	$T_j$ 上升		150		$^\circ\text{C}$
迟滞	$T_{SD-HYS}$			20		$^\circ\text{C}$
启动时间 <sup>1</sup> BUCK1, LDO1, LDO2	$t_{START1}$			250		$\mu\text{s}$
BUCK2	$t_{START2}$			300		$\mu\text{s}$
ENA、ENB、模式输入 输入逻辑高电平	$V_{IH}$		1.1			V
输入逻辑低电平	$V_{IL}$				0.4	V
输入漏电流	$V_{I-LEAKAGE}$			0.05	1	$\mu\text{A}$
待机电流 所有通道使能	$I_{STBY-NOSW}$	空载，无降压器切换		108	175	$\mu\text{A}$
所有通道禁用	$I_{SHUTDOWN}$	$T_j = -40^\circ\text{C至} +85^\circ\text{C}$		0.3	1	$\mu\text{A}$
VIN1欠压闭锁 低UVLO输入电压上升	$UVLO_{VIN1RISE}$				2.275	V
低UVLO输入电压下降	$UVLO_{VIN1FALL}$		1.95			V

<sup>1</sup> 启动时间定义为从 $V_{IN1} > UVLO_{VIN1RISE}$ 到VOUT1、VOUT2、VOUT3和VOUT4达到其标称值90%的时间。

# ADP5033

## BUCK1和BUCK2技术规格

除非另有说明,  $V_{IN1} = V_{IN2} = 2.3 \text{ V}$ 至 $5.5 \text{ V}$ ; 对于最小值/最大值规格,  $T_j = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ ; 对于典型值规格,  $T_A = 25^\circ\text{C}$ 。<sup>1</sup>

表3.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入特性						
输入电压范围	$V_{IN1}, V_{IN2}$	PWM模式, $I_{LOAD1} = I_{LOAD2} = 0 \text{ mA}$ 至 $800 \text{ mA}$	2.3		5.5	V
输出特性						
输出电压精度	$\Delta V_{OUT1}/V_{OUT1}, \Delta V_{OUT2}/V_{OUT2}$	PWM模式, $I_{LOAD1} = I_{LOAD2} = 0 \text{ mA}$	-1.8		+1.8	%
电压调整率	$(\Delta V_{OUT1}/V_{OUT1})/\Delta V_{IN1},$ $(\Delta V_{OUT2}/V_{OUT2})/\Delta V_{IN2}$	PWM模式		-0.05		%/V
负载调整率	$(\Delta V_{OUT1}/V_{OUT1})/\Delta I_{OUT1},$ $(\Delta V_{OUT2}/V_{OUT2})/\Delta I_{OUT2}$	$I_{LOAD} = 0 \text{ mA}$ 至 $800 \text{ mA}$ , PWM模式		-0.1		%/A
PSM电流阈值						
PSM转PWM工作模式	$I_{PSM}$			100		mA
工作电源电流						
仅BUCK1	$I_{IN}$	MODE = 地 $I_{LOAD1} = 0 \text{ mA}$ , 器件处于非开关状态, 所有其它通道禁用		44		$\mu\text{A}$
仅BUCK2	$I_{IN}$	$I_{LOAD2} = 0 \text{ mA}$ , 器件处于非开关状态, 所有其它通道禁用		55		$\mu\text{A}$
BUCK1和BUCK2	$I_{IN}$	$I_{LOAD1} = I_{LOAD2} = 0 \text{ mA}$ , 器件处于非 开关状态, LDO通道禁用		67		$\mu\text{A}$
开关特性						
开关导通电阻	$R_{PFET}$ $R_{PFET}$ $R_{NFET}$ $R_{NFET}$	PFET( $V_{IN1} = 5 \text{ V}$ 时) PFET( $V_{IN1} = 3.6 \text{ V}$ 时) NFET( $V_{IN1} = 5 \text{ V}$ 时) NFET( $V_{IN1} = 3.6 \text{ V}$ 时)		145 180 110 125	235 295 190 220	m $\Omega$ m $\Omega$ m $\Omega$ m $\Omega$
限流	$I_{LIMIT1}, I_{LIMIT2}$	PFET开关峰值电流限值	1100	1350		mA
有源下拉电阻	$R_{PDWN-B}$	通道禁用		75		$\Omega$
振荡器频率	$f_{SW}$		2.5	3.0	3.5	MHz

<sup>1</sup>所有极端温度下的限值采用标准统计质量控制(SQC)通过相关性予以保证。

## LDO1和LDO2技术规格

除非另有说明,  $V_{IN3} = (V_{OUT3} + 0.5 \text{ V})$ 或 $1.7 \text{ V}$ (取较大者)至 $5.5 \text{ V}$ ,  $V_{IN4} = (V_{OUT4} + 0.5 \text{ V})$ 或 $1.7 \text{ V}$ (取较大者)至 $5.5 \text{ V}$ ;  $C_{IN} = C_{OUT} = 1 \mu\text{F}$ ; 对于最小值/最大值规格,  $T_j = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ ; 对于典型值规格,  $T_A = 25^\circ\text{C}$ 。<sup>1</sup>

表4.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入电压范围	$V_{IN3}, V_{IN4}$		1.7		5.5	V
工作电源电流						
每个LDO的偏置电流 <sup>2</sup>	$I_{VIN3BIAS}/I_{VIN4BIAS}$	$I_{OUT3} = I_{OUT4} = 0 \mu\text{A}$ $I_{OUT3} = I_{OUT4} = 10 \text{ mA}$ $I_{OUT3} = I_{OUT4} = 300 \text{ mA}$		10 60 165	30 100 245	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
总系统输入电流	$I_{IN}$	包括输入 $V_{IN1}$ 、 $V_{IN2}$ 、 $V_{IN3}$ 和 $V_{IN4}$ 的所有电流				
仅LDO1或LDO2		$I_{OUT3} = I_{OUT4} = 0 \mu\text{A}$ , 所有其它通道禁用		53		$\mu\text{A}$
仅LDO1和LDO2		$I_{OUT3} = I_{OUT4} = 0 \mu\text{A}$ , 降压通道禁用		74		$\mu\text{A}$
输出特性						
输出电压精度	$\Delta V_{OUT3}/V_{OUT3},$ $\Delta V_{OUT4}/V_{OUT4}$	$100 \mu\text{A} < I_{OUT3} < 300 \text{ mA}, 100 \mu\text{A} < I_{OUT4} < 300 \text{ mA}$	-1.8		+1.8	%
电压调整率	$(\Delta V_{OUT3}/V_{OUT3})/\Delta V_{IN3},$ $(\Delta V_{OUT4}/V_{OUT4})/\Delta V_{IN4}$	$I_{OUT3} = I_{OUT4} = 1 \text{ mA}$	-0.03		+0.03	%/V
负载调整率 <sup>3</sup>	$(\Delta V_{OUT3}/V_{OUT3})/\Delta I_{OUT3},$ $(\Delta V_{OUT4}/V_{OUT4})/\Delta I_{OUT4}$	$I_{OUT3} = I_{OUT4} = 1 \text{ mA}$ 至 $300 \text{ mA}$		0.001	0.003	%/mA

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
压差 <sup>4</sup>	V <sub>DROPOUT</sub>	V <sub>OUT3</sub> = V <sub>OUT4</sub> = 5.2 V, I <sub>OUT3</sub> = I <sub>OUT4</sub> = 300 mA	50			mV
		V <sub>OUT3</sub> = V <sub>OUT4</sub> = 3.3 V, I <sub>OUT3</sub> = I <sub>OUT4</sub> = 300 mA	65	110		mV
		V <sub>OUT3</sub> = V <sub>OUT4</sub> = 2.5 V, I <sub>OUT3</sub> = I <sub>OUT4</sub> = 300 mA	85			mV
		V <sub>OUT3</sub> = V <sub>OUT4</sub> = 1.8 V, I <sub>OUT3</sub> = I <sub>OUT4</sub> = 300 mA	165			mV
限流阈值 <sup>5</sup>	I <sub>LIMIT3</sub> , I <sub>LIMIT4</sub>		335	600		mA
有源下拉电阻	R <sub>PDWN-L</sub>	通道禁用		600		Ω
电源抑制比 调节器LDO1	PSRR	10 kHz, V <sub>IN3</sub> = 3.3 V, V <sub>OUT3</sub> = 2.8 V, I <sub>OUT3</sub> = 1 mA	60			dB
		100 kHz, V <sub>IN3</sub> = 3.3 V, V <sub>OUT3</sub> = 2.8 V, I <sub>OUT3</sub> = 1 mA	62			dB
		1 MHz, V <sub>IN3</sub> = 3.3 V, V <sub>OUT3</sub> = 2.8 V, I <sub>OUT3</sub> = 1 mA	63			dB
		10 kHz, V <sub>IN4</sub> = 1.8 V, V <sub>OUT4</sub> = 1.2 V, I <sub>OUT4</sub> = 1 mA	54			dB
		100 kHz, V <sub>IN4</sub> = 1.8 V, V <sub>OUT4</sub> = 1.2 V, I <sub>OUT4</sub> = 1 mA	57			dB
		1 MHz, V <sub>IN4</sub> = 1.8 V, V <sub>OUT4</sub> = 1.2 V, I <sub>OUT4</sub> = 1 mA	64			dB

<sup>1</sup> 所有极端温度下的限值采用标准统计质量控制(SQC)通过相关性予以保证。

<sup>2</sup> 这是VIN3/VIN4的输入电流，不提供给输出负载。

<sup>3</sup> 基于使用1 mA和300 mA负载的端点计算。

<sup>4</sup> 压差定义为将输入电压设置为标称输出电压时的输入至输出电压差。仅适用于高于1.7 V的输出电压。

<sup>5</sup> 限流阈值定义为输出电压降至额定典型值90%时的电流。例如，3.0 V输出电压的电流限值定义为引起输出电压降至3.0 V的90%或2.7 V的电流。

## 推荐规格：输入和输出电容

除非另有说明，T<sub>A</sub> = -40°C至+125°C。

表5.

参数	符号	最小值	典型值	最大值	单位
标称输入和输出电容额定值					
BUCK1、BUCK2输入电容额定值	C <sub>MIN1</sub> , C <sub>MIN2</sub>	4.7		40	μF
BUCK1、BUCK2输出电容额定值	C <sub>MIN1</sub> , C <sub>MIN2</sub>	10		40	μF
LDO1、LDO2 <sup>1</sup> 输入和输出电容额定值	C <sub>MIN3</sub> , C <sub>MIN4</sub>	1.0			μF
电容ESR	R <sub>ESR</sub>	0.001		1	Ω

<sup>1</sup> 在所有工作条件下，输入和输出电容至少应大于0.70 μF。选择器件时必须考虑应用的所有工作条件，确保达到最小电容要求。建议使用X7R型和X5R型电容，不建议使用温度和直流偏置特性欠佳的Y5V和Z5U电容。

## 绝对最大额定值

表6.

参数	评分
VIN1至AGND	-0.3 V至+6 V
VIN2至VIN1	-0.3 V至+0.3 V
PGND1, PGND2至AGND	-0.3 V至+0.3 V
VIN3, VIN4, VOUT1, VOUT2, ENA, ENB, MODE至AGND	-0.3 V至 (VIN1 + 0.3 V)
VOUT3至AGND	-0.3 V至 (VIN3 + 0.3 V)
VOUT4至AGND	-0.3 V至 (VIN4 + 0.3 V)
SW1至PGND1	-0.3 V至 (VIN1 + 0.3 V)
SW2至PGND2	-0.3 V至 (VIN2 + 0.3 V)
存储温度范围	-65°C至+150°C
工作结温范围	-40°C至+125°C
焊接条件	JEDEC J-STD-020

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其他超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

有关功耗的详细信息，请参阅“功耗与散热考虑”部分。

## 热阻

$\theta_{JA}$  和  $\Psi_{JB}$  针对最差条件，即器件焊接在电路板上以实现表贴封装。

表7. 热阻

封装类型	$\theta_{JA}$	$\Psi_{JB}$	单位
16引脚、0.5 mm间距WLCSP	57	14	°C/W

## ESD警告

**ESD(静电放电)敏感器件。**

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述

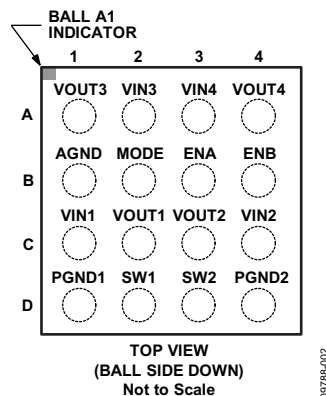


图2. 引脚配置(顶视图)

表8. 引脚功能描述

引脚编号	引脚名称	说明
A1	VOUT3	LDO1输出电压和检测输入。
A2	VIN3	LDO1输入电源(1.7 V至5.5 V, $VIN4 \leq VIN1 = VIN2$ )。
A3	VIN4	LDO2输入电源(1.7 V至5.5 V, $VIN3 \leq VIN1 = VIN2$ )。
A3	VOUT4	LDO2输出电压和检测输入。
B1	AGND	模拟地。
B2	MODE	BUCK1/BUCK2工作模式。MODE = 高电平: 强制PWM工作模式。MODE = 低电平: 自动PWM/PSM工作模式。
B3	ENA	调节器使能引脚A, 高电平有效。工厂编程设置为调节器通过ENA开启。
B4	ENB	调节器使能引脚B, 高电平有效。工厂编程设置为调节器通过ENB开启。
C1	VIN1	BUCK1输入电源(2.3 V至5.5 V)和UVLO检测。将VIN1连接至VIN2。
C2	VOUT1	BUCK1输出电压检测输入。
C3	VOUT2	BUCK2输出电压检测输入。
C4	VIN2	BUCK2输入电源(2.3 V至5.5 V)。将VIN2连接至VIN1。
D1	PGND1	BUCK1的专用电源地。
D2	SW1	BUCK1开关节点。
D3	SW2	BUCK2开关节点。
D4	PGND2	BUCK2的专用电源地。

## 典型性能参数

除非另有说明,  $V_{IN1} = V_{IN2} = V_{IN3} = V_{IN4} = 3.6\text{ V}$ ,  $T_A = 25^\circ\text{C}$ 。

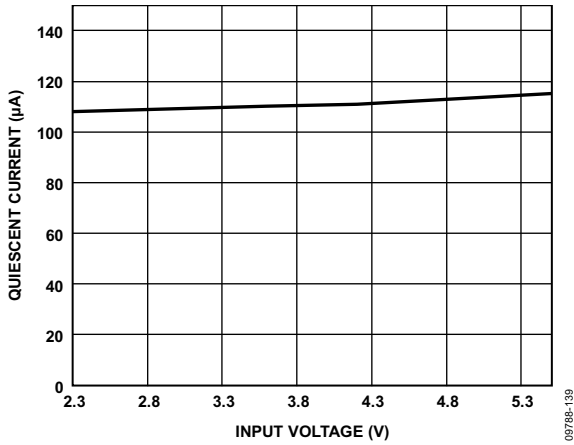


图3. 系统静态电流与输入电压的关系,  $V_{OUT1} = 3.3\text{ V}$ ,  $V_{OUT2} = 1.8\text{ V}$ ,  $V_{OUT3} = 1.2\text{ V}$ ,  $V_{OUT4} = 3.3\text{ V}$ , 所有通道均无负载

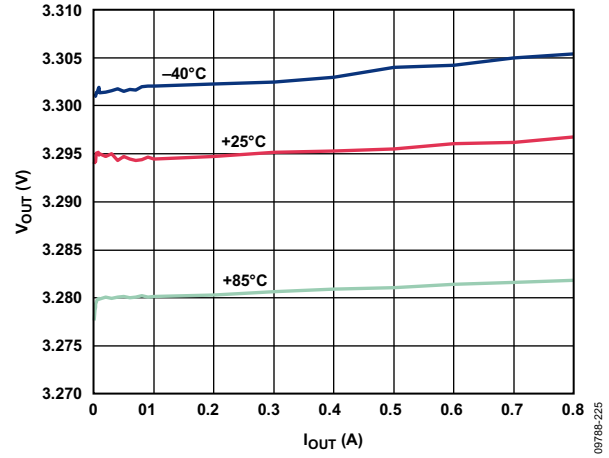


图6. 不同温度的BUCK1负载调整率,  $V_{IN} = 4.2\text{ V}$ ,  $V_{OUT1} = 3.3\text{ V}$ , PWM模式

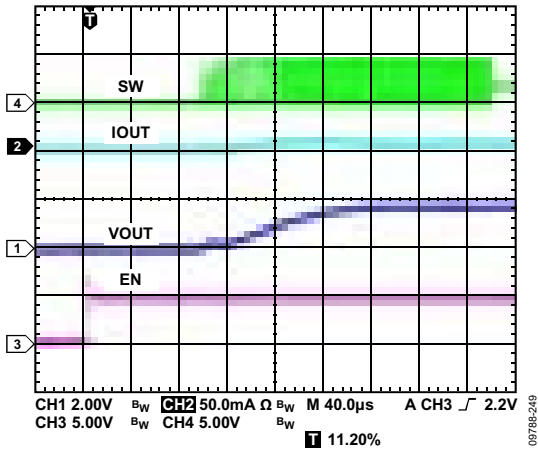


图4. Buck1启动,  $V_{OUT1} = 1.8\text{ V}$ ,  $I_{OUT1} = 5\text{ mA}$

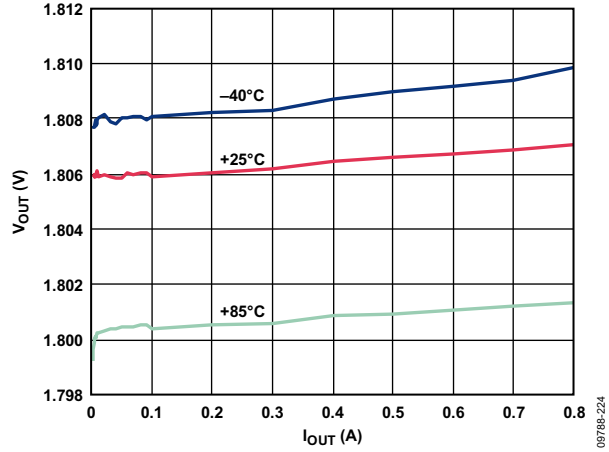


图7. 不同温度的BUCK2负载调整率,  $V_{IN} = 3.6\text{ V}$ ,  $V_{OUT2} = 1.8\text{ V}$ , PWM模式

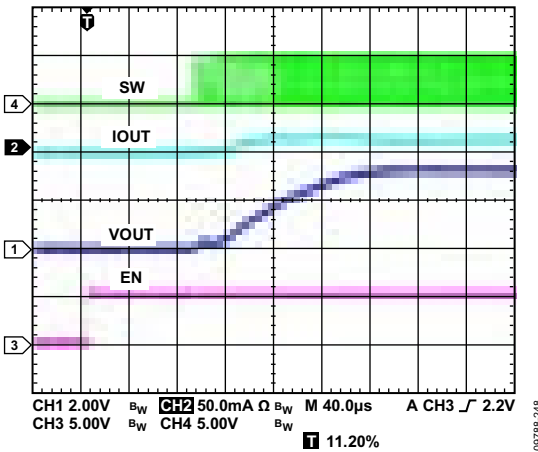


图5. BUCK2启动,  $V_{OUT2} = 3.3\text{ V}$ ,  $I_{OUT2} = 10\text{ mA}$

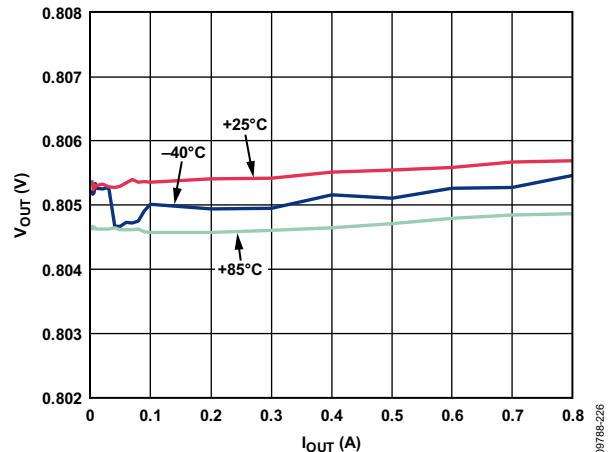


图8. 不同温度的BUCK1负载调整率,  $V_{IN} = 3.6\text{ V}$ ,  $V_{OUT1} = 0.8\text{ V}$ , PWM模式



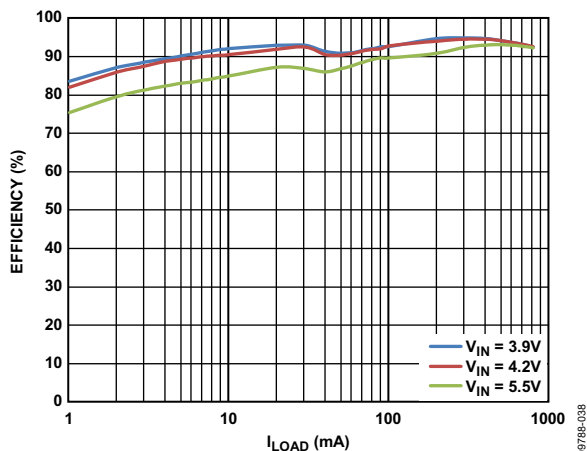


图9. 不同输入电压的BUCK1效率与负载电流的关系,  $V_{OUT1} = 3.3\text{ V}$ , 自动模式

09788-038

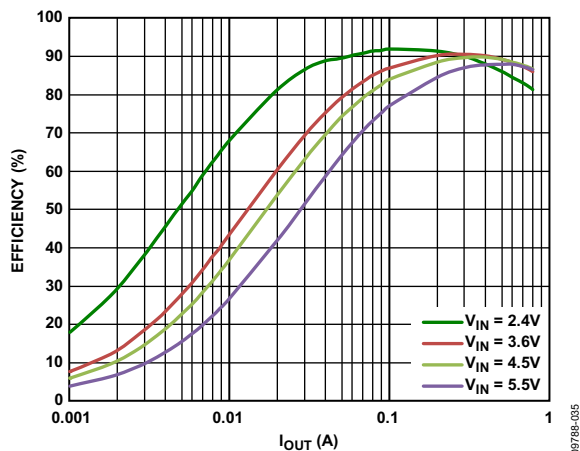


图12. 不同输入电压的BUCK2效率与负载电流的关系,  $V_{OUT2} = 1.8\text{ V}$ , PWM模式

09788-035

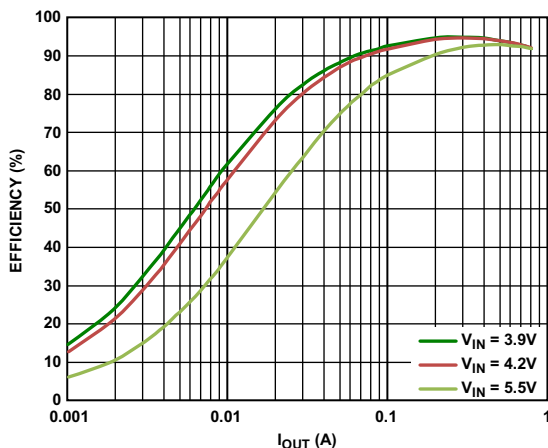


图10. 不同输入电压的BUCK1效率与负载电流的关系,  $V_{OUT1} = 3.3\text{ V}$ , PWM模式

09788-039

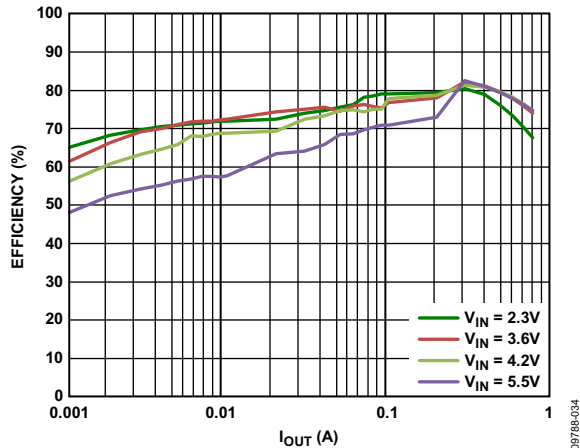


图13. 不同输入电压的BUCK1效率与负载电流的关系,  $V_{OUT1} = 0.8\text{ V}$ , 自动模式

09788-034

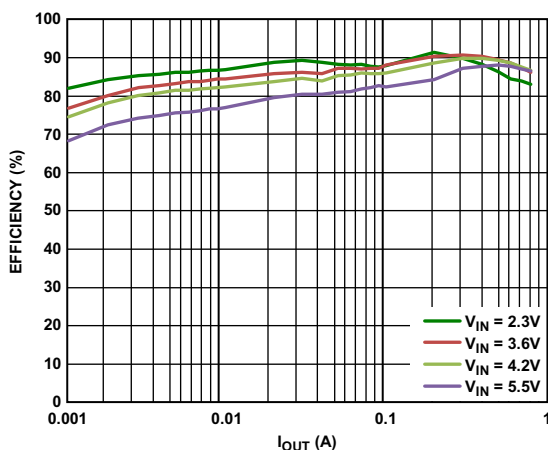


图11. 不同输入电压的BUCK2效率与负载电流的关系,  $V_{OUT2} = 1.8\text{ V}$ , 自动模式

09788-036

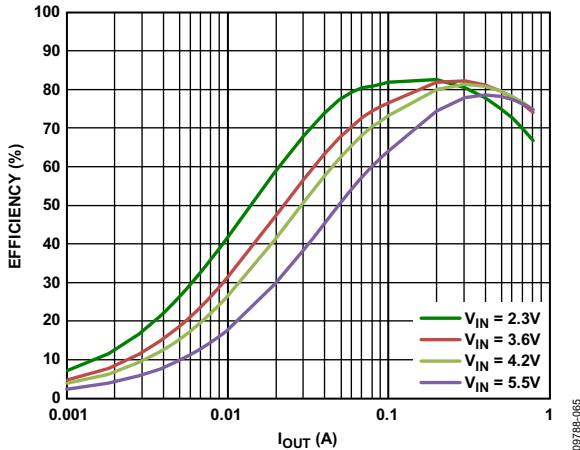


图14. 不同输入电压的BUCK1效率与负载电流的关系,  $V_{OUT1} = 0.8\text{ V}$ , PWM模式

09788-035

# ADP5033

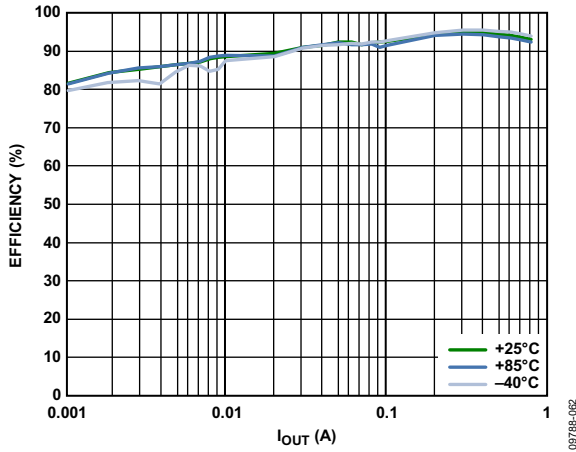


图15. 不同温度的BUCK1效率与负载电流的关系,  
 $V_{IN1} = 3.9\text{ V}$ ,  $V_{OUT1} = 3.3\text{ V}$ , 自动模式

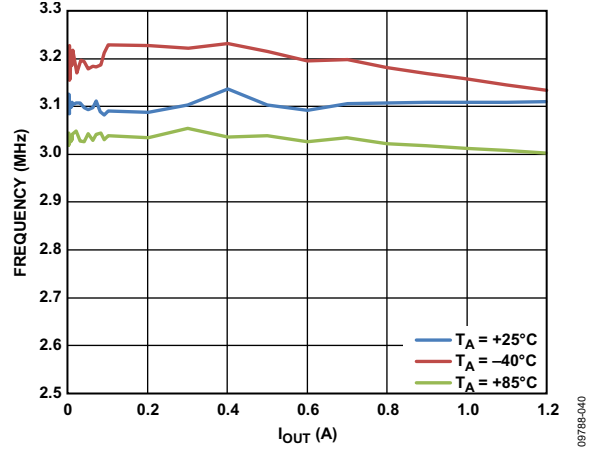


图18. 不同温度的BUCK2开关频率与输出电流的关系,  
 $V_{OUT2} = 1.8\text{ V}$ , PWM模式

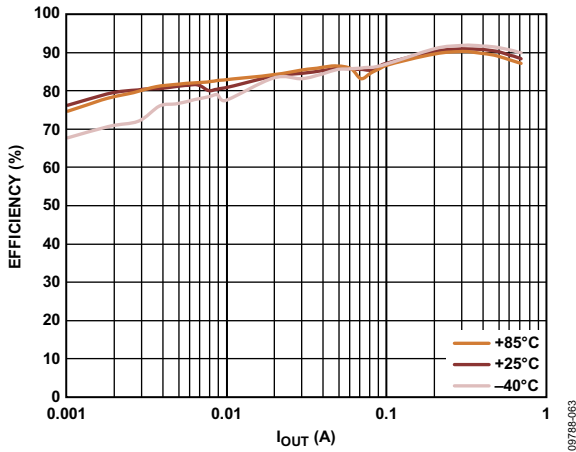


图16. 不同温度的BUCK2效率与负载电流的关系,  
 $V_{OUT2} = 1.8\text{ V}$ , 自动模式

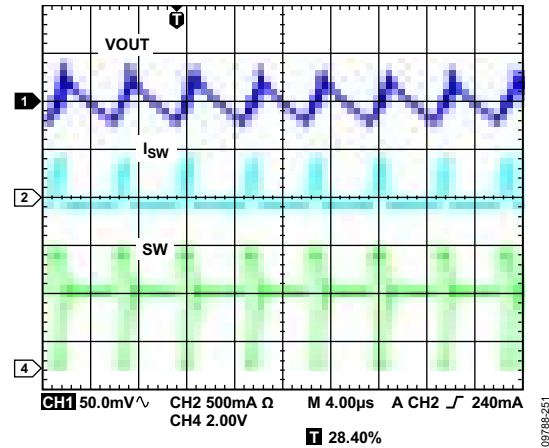


图19. 典型波形,  $V_{OUT1} = 3.3\text{ V}$ ,  $I_{OUT1} = 30\text{ mA}$ , 自动模式

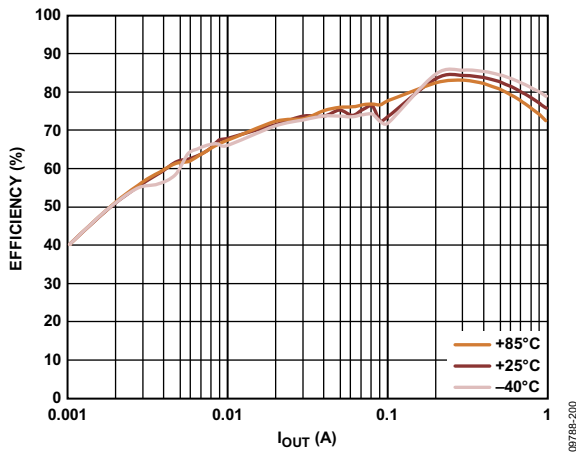


图17. 不同温度的BUCK1效率与负载电流的关系,  
 $V_{OUT1} = 0.8\text{ V}$ , 自动模式

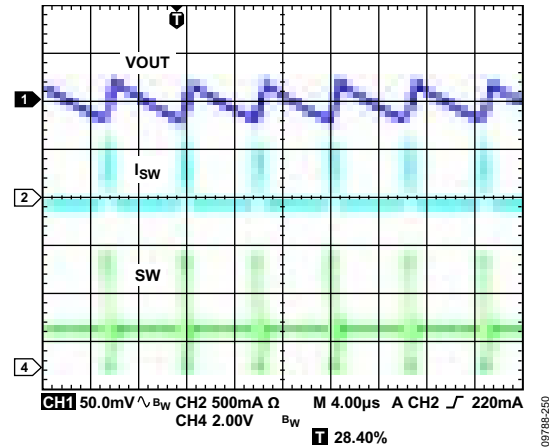


图20. 典型波形,  $V_{OUT2} = 1.8\text{ V}$ ,  $I_{OUT2} = 30\text{ mA}$ , 自动模式

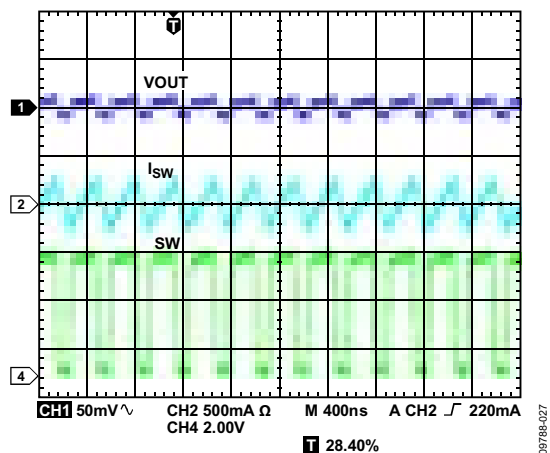


图21. 典型波形,  $V_{OUT1} = 3.3\text{ V}$ ,  $I_{OUT1} = 30\text{ mA}$ , PWM模式

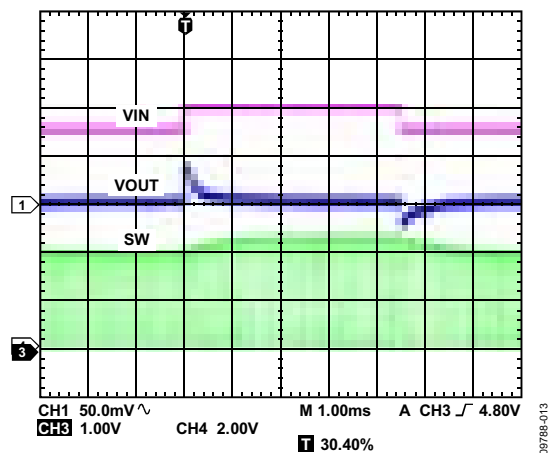


图24. Buck2线路瞬态响应,  $V_{IN} = 4.5\text{ V}$ 至 $5.0\text{ V}$ ,  $V_{OUT2} = 1.8\text{ V}$ , PWM模式

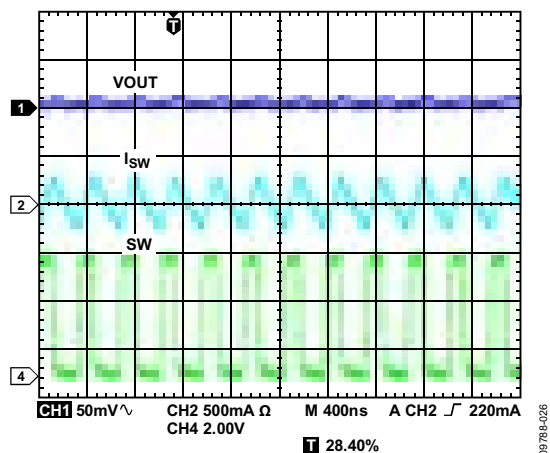


图22. 典型波形,  $V_{OUT2} = 1.8\text{ V}$ ,  $I_{OUT2} = 30\text{ mA}$ , PWM模式

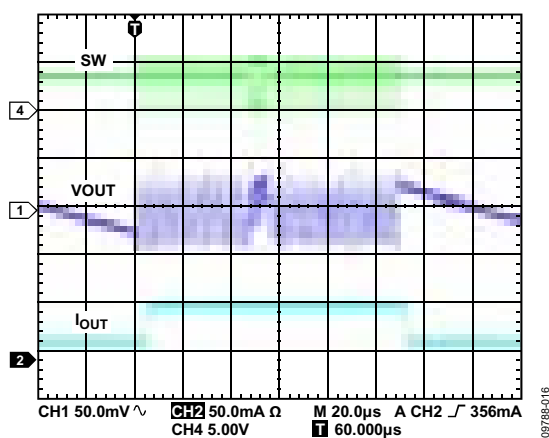


图25. BUCK1负载瞬态响应,  $I_{OUT1} = 1\text{ mA}$ 至 $50\text{ mA}$ ,  $V_{OUT1} = 3.3\text{ V}$ , 自动模式

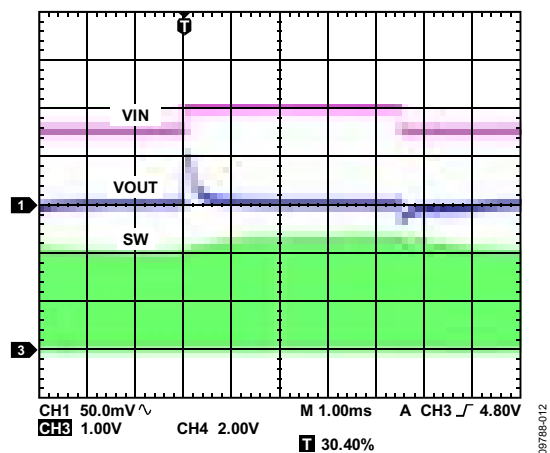


图23. Buck1线路瞬态响应, 输入电压范围为 $4.5\text{ V}$ 至 $5.0\text{ V}$ ,  $V_{OUT1} = 3.3\text{ V}$ , PWM模式

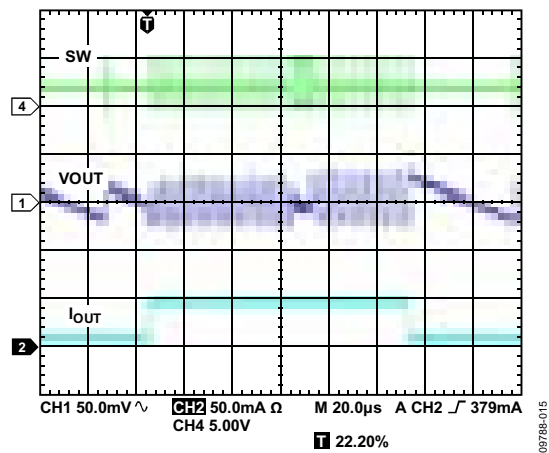


图26. BUCK2负载瞬态响应,  $I_{OUT2} = 1\text{ mA}$ 至 $50\text{ mA}$ ,  $V_{OUT2} = 1.8\text{ V}$ , 自动模式

# ADP5033

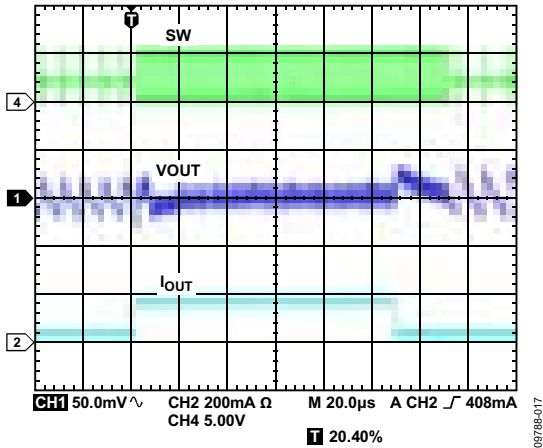


图27. BUCK1负载瞬态响应,  $I_{OUT1} = 20\text{ mA}$ 至 $180\text{ mA}$ ,  $V_{OUT1} = 3.3\text{ V}$ , 自动模式

09788-017

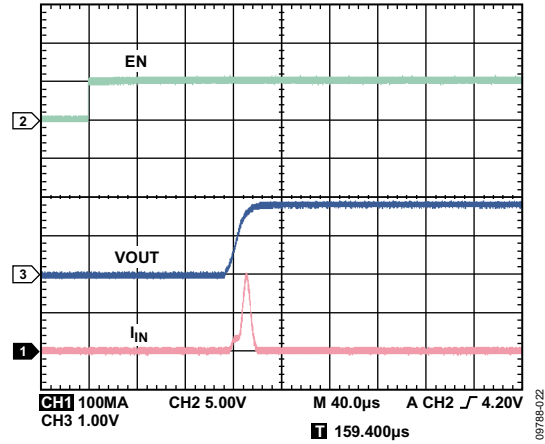


图30. LDO启动,  $V_{OUT3} = 1.8\text{ V}$

09788-022

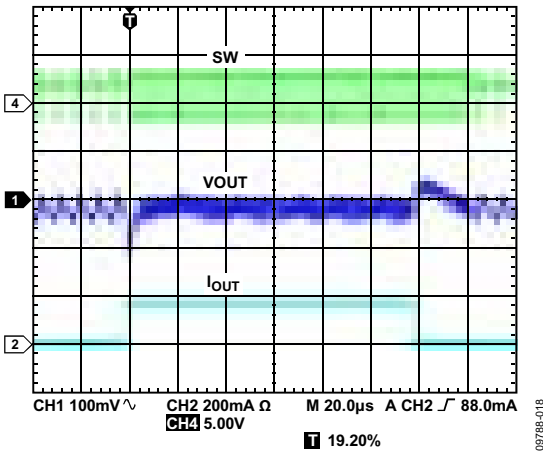


图28. BUCK2负载瞬态响应,  $I_{OUT2} = 20\text{ mA}$ 至 $180\text{ mA}$ ,  $V_{OUT2} = 1.8\text{ V}$ , 自动模式

09788-018

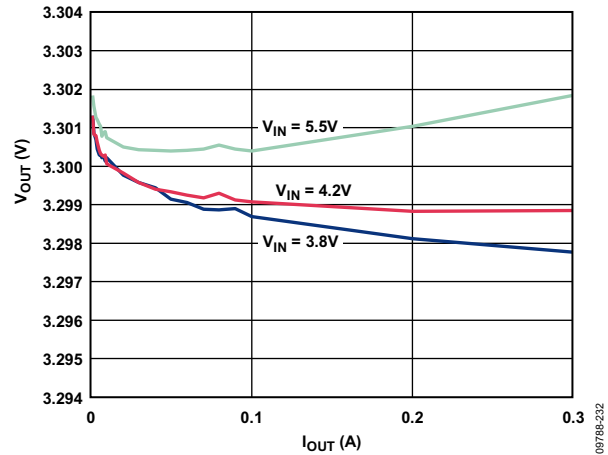


图31. 不同输入电压的LDO负载调整率,  $V_{OUT3} = 3.3\text{ V}$

09788-232

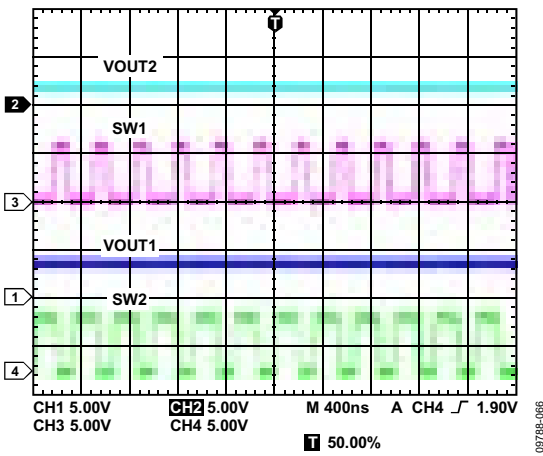


图29. PWM模式下BUCK1和BUCK2的VOUT和SW波形, 显示异相工作

09788-066

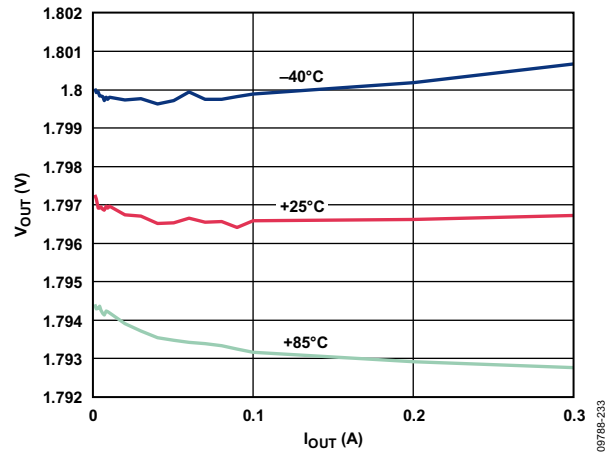


图32. 不同温度的LDO负载调整率,  $V_{IN3} = 3.6\text{ V}$ ,  $V_{OUT3} = 1.8\text{ V}$

09788-233

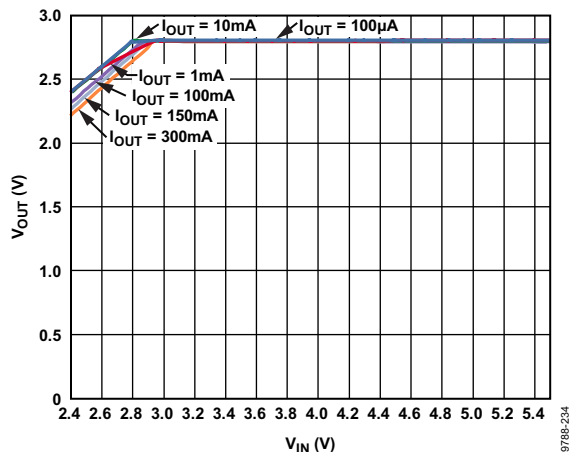


图33. 不同输出负载的LDO电压调整率,  $V_{OUT3} = 2.8\text{V}$

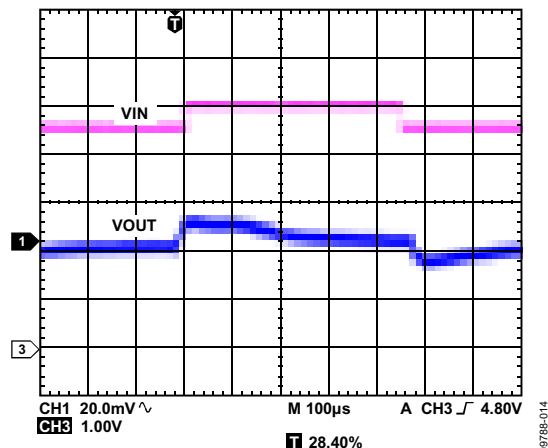


图36. LDO线路瞬态响应, 输入电压范围为4.5V至5V,  $V_{OUT3} = 2.8\text{V}$

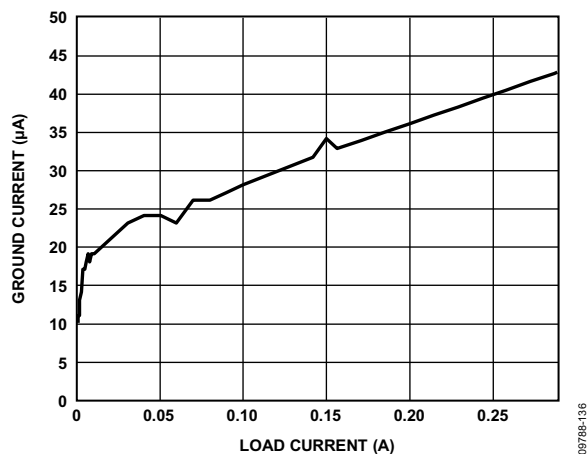


图34. LDO地电流与输出负载的关系,  $V_{IN3} = 3.3\text{V}$ ,  $V_{OUT3} = 2.8\text{V}$

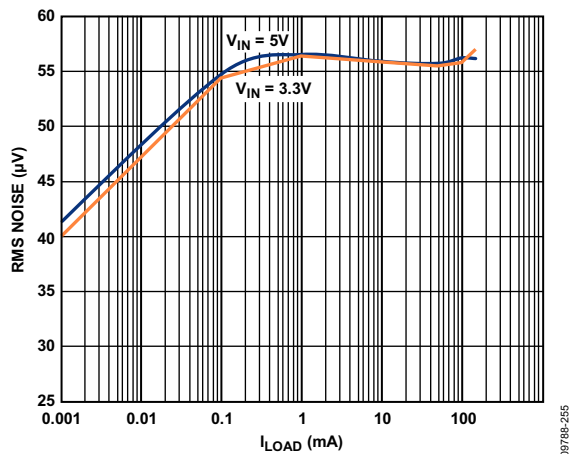


图37. 不同输入电压的LDO输出噪声与负载电流的关系,  $V_{OUT3} = 2.8\text{V}$

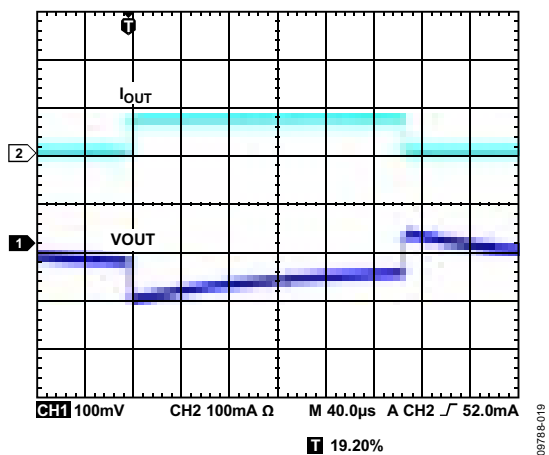


图35. LDO负载瞬态响应,  $I_{OUT3}$  范围为1mA至80mA,  $V_{OUT3} = 2.8\text{V}$

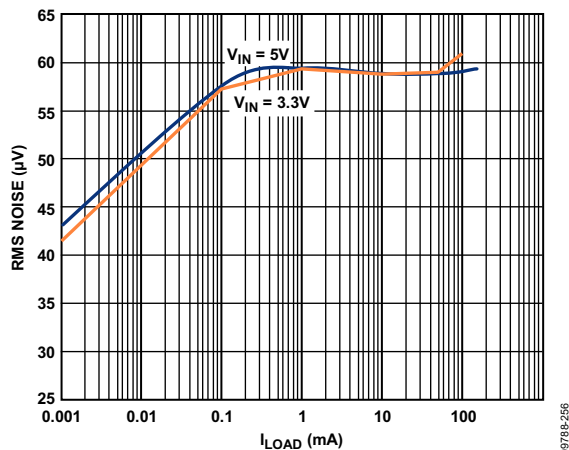


图38. 不同输入电压的LDO输出噪声与负载电流的关系,  $V_{OUT3} = 3.0\text{V}$

# ADP5033

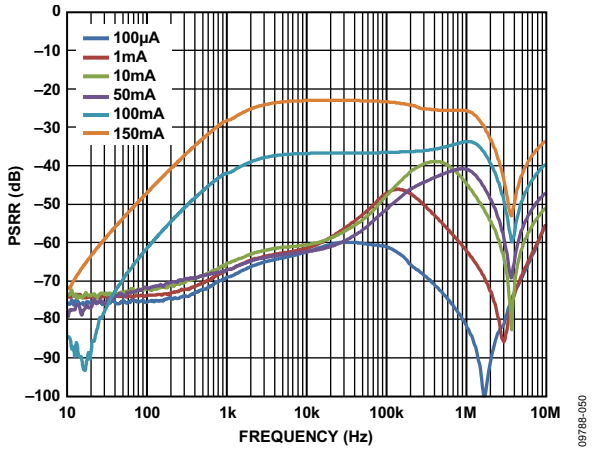


图39. 不同输出负载的LDO PSRR,  $V_{IN3} = 3.3\text{ V}$ ,  $V_{OUT3} = 2.8\text{ V}$

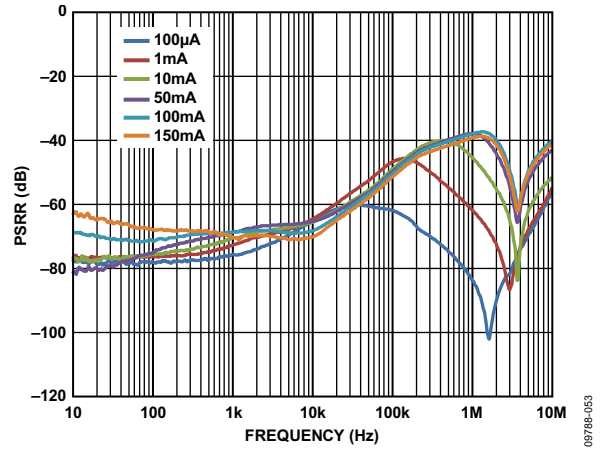


图41. 不同输出负载的LDO PSRR,  $V_{IN3} = 5.0\text{ V}$ ,  $V_{OUT3} = 2.8\text{ V}$

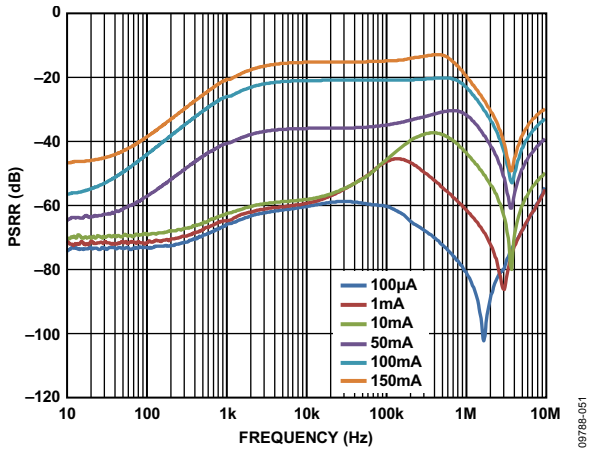


图40. 不同输出负载的LDO PSRR,  $V_{IN3} = 3.3\text{ V}$ ,  $V_{OUT3} = 3.0\text{ V}$

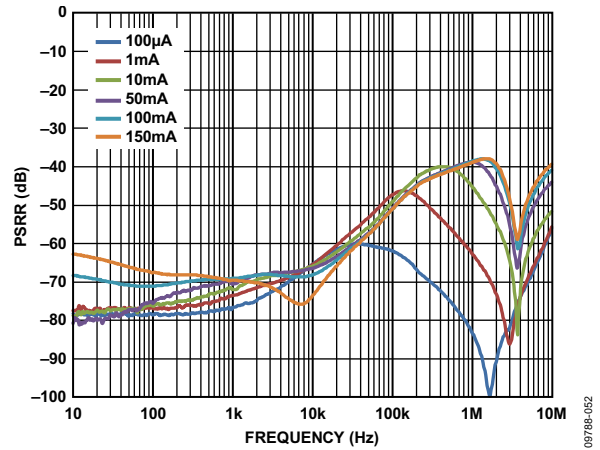


图42. 不同输出负载的LDO PSRR,  $V_{IN3} = 5.0\text{ V}$ ,  $V_{OUT3} = 3.0\text{ V}$

## 工作原理

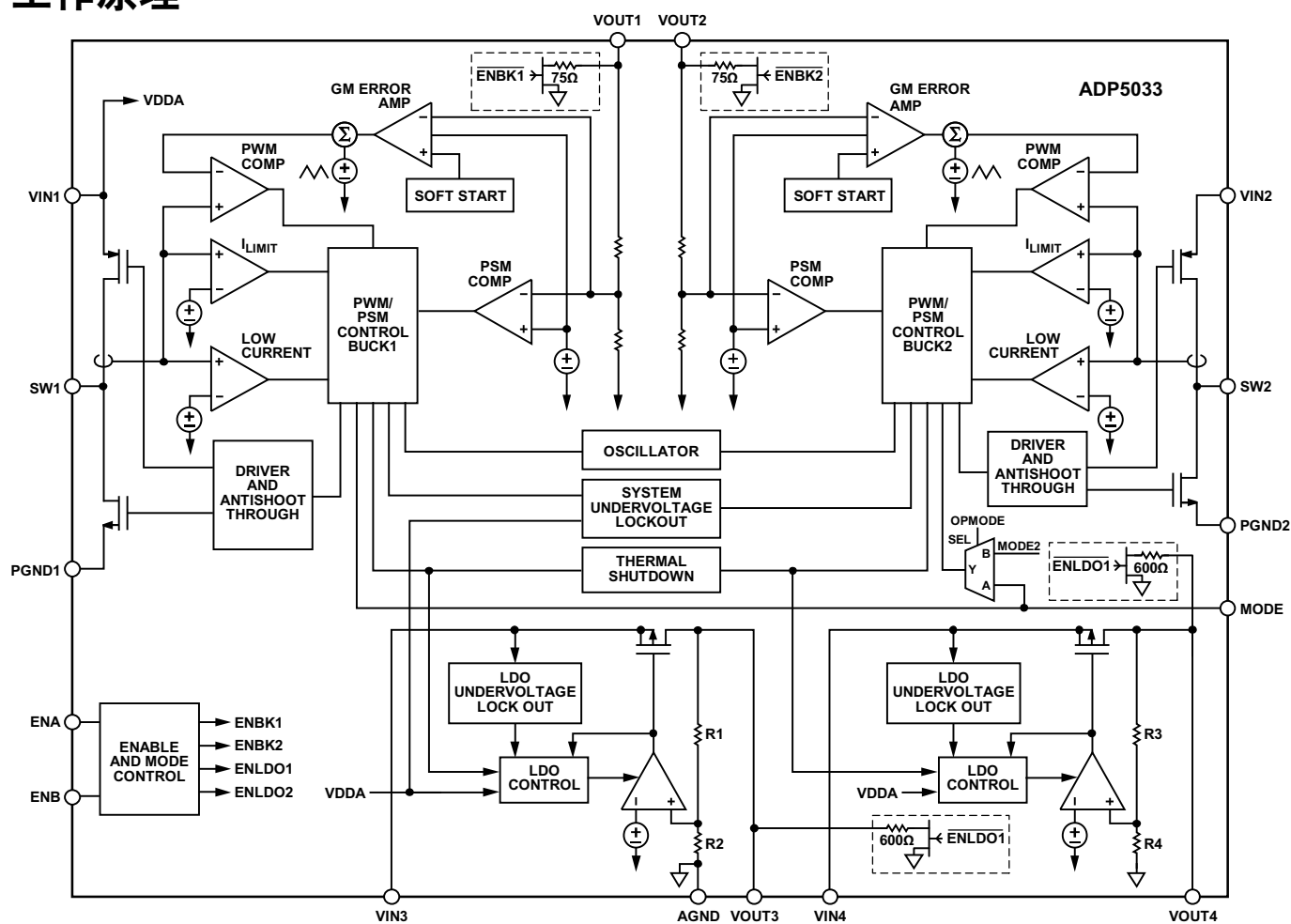


图43. 功能框图

## 电源管理单元

ADP5033是一款微型电源管理单元( $\mu$ PMU), 内置两个降压DC-DC转换器和两个低压差线性调节器(LDO)。其高开关频率和小型16引脚WLCSP封装可以实现较小的电源管理解决方案。

要将这些高性能调节器整合成 $\mu$ PMU, 需要一个系统控制器来使其协同工作。

如果MODE引脚为逻辑高电平, 则降压调节器工作在强制PWM模式。在强制PWM模式下, 降压器的开关频率始终保持恒定, 不随负载电流变化。如果MODE引脚为逻辑低电平, 则开关调节器以自动PWM/PSM模式工作。在此模式下, 当负载电流高于省电电流阈值时, 调节器以固定PWM频率工作。当负载电流降至省电模式电流阈值以下时, 调节器进入省电模式。在该模式下, 以突发脉冲形式开关。突发脉冲重复是电流负载和输出电容值的函数。此工作模式可降低开关损耗和静态电流损耗。

各降压调节器的PWM/PSM自动模式转换独立受控。两个降压器彼此同步工作。

调节器开启时, 输出电压斜坡受软启动电路控制, 以避免由输出电容充电引起较大的浪涌电流。

## 热保护

当结温高于 $150^{\circ}\text{C}$ 时, 热关断电路将关断所有调节器。极端的结温可能由工作电流高、电路板设计欠佳或环境温度高等原因引起。器件设计有 $20^{\circ}\text{C}$ 的迟滞, 因此发生热关断时, 片内温度必须低于 $130^{\circ}\text{C}$ , 调节器才会恢复工作。退出热关断时, 所有调节器在软启动控制下重新启动。

## 欠压闭锁

为防止电池放电，系统中集成了欠压闭锁(UVLO)电路。如果VIN1上的输入电压降至2.15 V欠压闭锁(UVLO)阈值典型值以下，则所有通道关断。在降压通道中，电源开关和同步整流器全部关闭。当VIN1上的电压升至欠压闭锁(UVLO)阈值以上时，器件再次使能。

或者，用户可以申请欠压闭锁(UVLO)设置于更高电平、适合5 V电源应用的新器件型号。对于这些型号，当输入电源降至3.65 V典型值时，器件达到关闭阈值。要订购非默认选项(如“订购指南”部分所列)的器件，请联系当地的ADI公司办事处或代理商。

发生热关断或UVLO事件时，有源下拉电阻(如果出厂已使能)使能，使输出电容快速放电。下拉电阻将保持连接状态，直到热故障事件消失或输入电源电压降至 $V_{POR}$ 电平以下。 $V_{POR}$ 的典型值约为1 V。

## 使能/关断

ADP5033有两个使能引脚(ENA和ENB)。在使能引脚上施加高电平时，工厂编程定义的特定调节器选择使能。例如，ADP5033可以在工厂设置为通过ENA使能BUCK1和LDO2以及通过ENB使能BUCK2和LDO1。当两个使能引脚均为低电平时，所有调节器关断。当两个使能引脚均为高电平时，所有调节器开启。所有可能的调节器组合都可以在工厂设置为采用ENA或ENB引脚工作。

图44显示两个使能引脚都连接到VINx时ADP5033的调节器开启时序，此外还显示了有源下拉电阻的激活。

## BUCK1和BUCK2

两个降压器使用固定频率和高速电流模式结构。降压器采用2.3 V至5.5 V的输入电压工作。

## 控制方案

中高负载时，降压器采用固定频率、电流模式PWM控制结构工作以提高效率，但在轻负载时转变为PSM控制方案，以减少调节功率损耗。以固定频率PWM模式工作时，通过调节集成开关的占空比来调节输出电压。以轻负载PSM模式工作时，输出电压以迟滞方式受控，具有更高的输出电压纹波。在此模式的一段时间，转换器能够停止开关并进入空闲模式，从而改善了转换效率。

## PWM模式

在PWM模式下，降压器以内部振荡器设置的3 MHz固定频率工作。每个振荡器周期开始时，PFET开关打开，给电感两端施加一个正向电压。电感电流上升，直到电流检测信号超过峰值电感电流阈值，然后关断PFET开关并打开NFET同步整流器。这就给电感两端产生一个负向电压，使电感电流下降。同步整流器在周期的剩余时间内保持开启。降压器通过调节峰值电感电流阈值来调节输出电压。

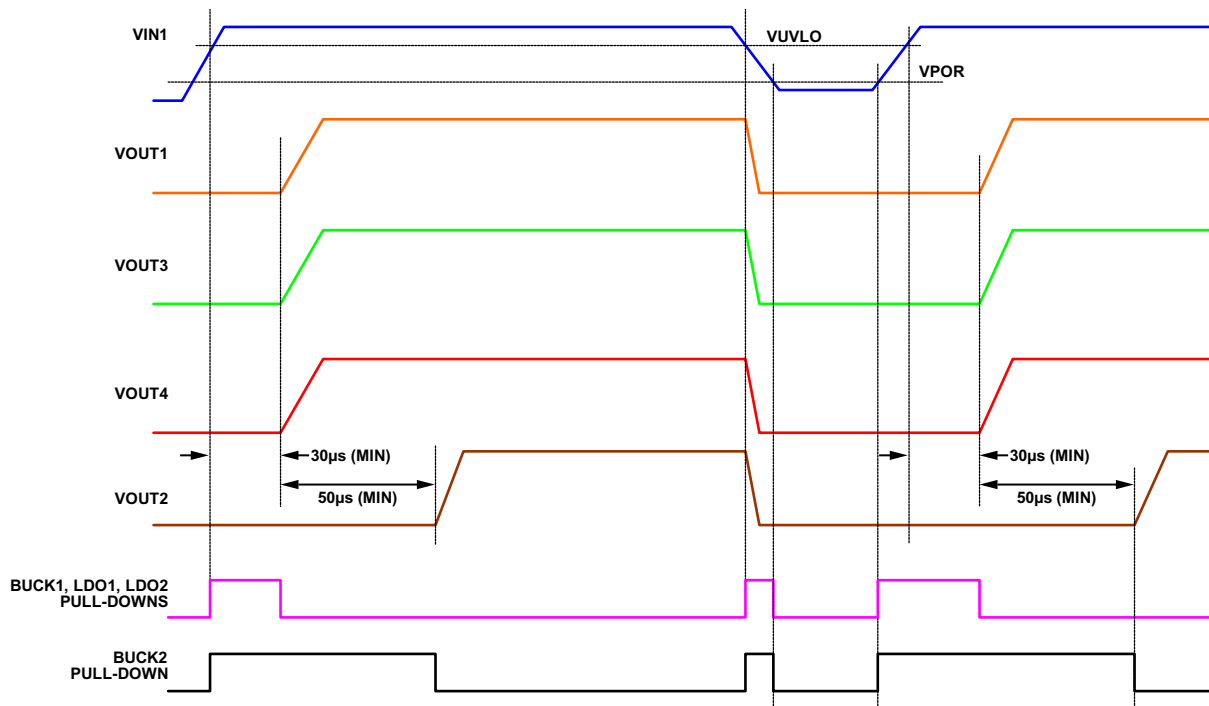


图44. ADP5033的调节器时序(ENx = VINx)



## PSM

负载电流减至PSM电流阈值以下时，降压器平稳转换到PSM工作模式。如果任一降压器进入省电模式，会在PWM调节电平上产生偏置，使得输出电压上升。输出电压达到比PWM调节电平高约1.5%的电平时，关闭PWM工作模式。此时，两个电源开关均关闭，降压器进入空闲模式。输出电容放电，直到输出电压降至PWM调节电压，此时器件驱动电感，使输出电压再次升至阈值上限。负载电流低于PSM电流阈值时，重复此过程。

ADP5033具有一个专用MODE引脚，用于控制PSM和PWM工作模式。对MODE引脚施加逻辑高电平将迫使两个降压器进入PWM工作模式；逻辑低电平则会使降压器进入自动PSM/PWM模式。

## PSM电流阈值

PSM电流阈值设置为100 mA。降压器采用的方案能够使此电流保持精确受控，且与输入和输出电压电平无关。此方案还确保进出PSM的电流阈值之间极少存在迟滞现象。PSM电流阈值经过优化，可在整个负载电流范围内实现出色的效率。

## 振荡器/电感开关相位

ADP5033可确保两个降压器在PWM模式时以相同开关频率工作。

此外，ADP5033还确保两个降压器在PWM模式时错相工作，从而BUCK2 PFET可以正好在BUCK1 PFET工作后的半个时钟周期开始工作。

## 短路保护

降压器的折频用于防止输出电流由于负载短路而失控。反馈引脚处的电压降至目标输出电压的一半以下，表明输出端可能发生负载短路，这时开关频率降至内部振荡器频率的一半。开关频率下降允许电感有更多时间放电，从而防止输出电流失控。

## 软启动

降压器具有内部软启动功能，启动时控制输出电压缓升，从而限制浪涌电流。这样，当电池或高阻抗电源接至转换器输入端时，可以防止输入电压下降。

## 限流

每个降压器都有保护电路，用以限制流经PFET开关的正电流和流经同步整流器的负电流。功率开关的正电流限值限制可从输入端流向输出端的电流。负电流限值防止电感电流反向并流出负载。

## 100%占空比工作

随着输入电压的下降或负载电流的增加，降压器可能达到限值。此时，即使PFET开关100%的时间保持开启，输出电压仍降至所需输出电压以下。达到此限值时，降压器转换成PFET开关100%的时间保持开启的模式。输入条件再次改变且所需占空比下降时，降压器立即重新启动PWM调节，并防止输出电压过冲。

## 有源下拉电阻

所有调节器都有可选的、工厂可编程的有源下拉电阻，用于在调节器禁用时通过Enx引脚或故障条件将相应的输出电容放电。下拉电阻连接在VOUTx与AGND之间。当调节器开启时，有源下拉电阻禁用。对于LDO，下拉电阻的典型值为600 Ω；对于降压器，下拉电阻的典型值为75 Ω。图44显示了调节器开启和关闭期间有源下拉电阻的开启时序。

## LDO1和LDO2

ADP5033内置两个低静态电流、低压差，提供最高300 mA的输出电流。空载时静态电流仅25 μA(典型值)，使LDO非常适合电池供电的便携式设备。

各LDO采用1.7 V至5.5 V的输入电压工作。宽电源范围使得这些LDO适合于LDO电源电压来自一个降压调节器的级联配置。

每个LDO仅使用一个1 μF小陶瓷输入和输出电容，便可提供高电源抑制比(PSRR)、低输出噪声和出色的线路与负载瞬态响应。

LDO1的噪声性能优于LDO2，更适合为模拟电路供电。LDO1应当用于噪声性能至关重要的应用中。

## 应用信息

### 降压器外部元件选择

可以通过改变应用电路中的外部元件选择来权衡考虑效率和瞬态响应等性能参数，如图1所示。

#### 电感

降压器ADP5033的高开关频率允许选择较小的片式电感。可以使用0.7 μH至3 μH的电感，以实现最佳性能。建议电感如表9所示。

峰峰值电感电流纹波的计算公式如下：

$$I_{RIPPLE} = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times L}$$

其中：

$f_{SW}$  为开关频率。

$L$  为电感值。

电感的最小直流电流额定值必须大于电感峰值电流。电感峰值电流可通过以下公式计算：

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{I_{RIPPLE}}{2}$$

电感的通流损耗由流经电感的电流引起，电感具有相应的内部直流电阻(DCR)。电感尺寸越大，DCR越小，这可能降低电感传导损耗。电感铁损与铁芯材料的导磁率有关。降压器属于高开关频率DC-DC转换器，建议使用屏蔽铁氧体材料，以实现低铁损、低EMI。

表9. 建议的1.0 μH电感

供应商	型号	尺寸(mm)	$I_{SAT}$ (mA)	DCR (mΩ)
Murata	LQM2MPN1R0NG0B	2.0 × 1.6 × 0.9	1400	85
Murata	LQM18FN1R0M00B	1.6 × 0.8 × 0.8	150	26
Taiyo Yuden	BRC1608T1R0M	1.6 × 0.8 × 0.8	520	180
Coilcraft	EPL2014-102ML	2.0 × 2.0 × 1.4	900	59
TDK	GLFR1608T1R0M-LR	1.6 × 0.8 × 0.8	230	80
Coilcraft	0603LS-102	1.8 × 1.69 × 1.1	400	81
Toko	MDT2520-CN	2.5 × 2.0 × 1.2	1350	85

### 输出电容

较高的输出电容值减少输出电压纹波并改善负载瞬态响应。选择此值时，考虑由输出电压直流偏置所引起的电容损耗也非常重要。

陶瓷电容由各种电介质制成，温度和所施加的电压不同，其特性也不相同。电容必须具有足以在必要的温度范围和直流偏置条件下确保最小电容的电介质。建议使用电压额定值为6.3 V或10 V的X5R或X7R电介质，以实现最佳性能。建议不要将Y5V和Z5U电介质与任何DC/DC转换器一起使用，因为这类电介质的温度和直流偏置性能较差。

考虑电容随温度变化、元件容差和电压时，最差条件电容可通过以下公式计算：

$$C_{EFF} = C_{OUT} \times (1 - TEMP_{CO}) \times (1 - TOL)$$

其中：

$C_{EFF}$  是工作电压下的有效电容量。

$TEMP_{CO}$  是最差情况下的电容温度系数。

$TOL$  是最差情况下的元件容差。

本例中，假定X5R电介质在-40°C至+85°C范围内的最差条件温度系数( $TEMP_{CO}$ )为15%。假定电容容差( $TOL$ )为10%， $C_{OUT}$ 在1.8 V下为9.2 μF，如图45所示。

将这些值代入公式得出：

$$C_{EFF} = 9.2 \mu F \times (1 - 0.15) \times (1 - 0.1) \approx 7.0 \mu F$$

为了保证降压器的性能，必须针对每一种应用来评估直流偏置、温度和容差对电容性能的影响。

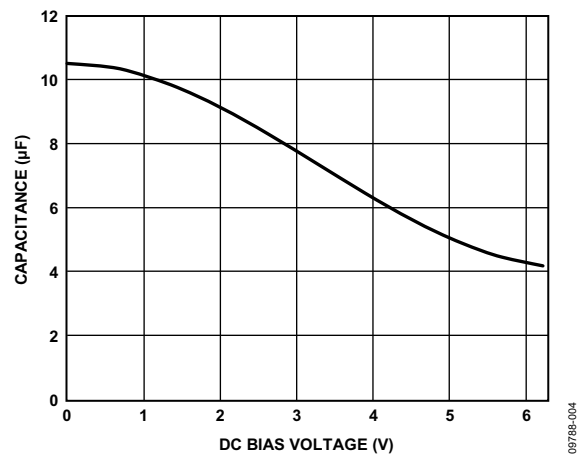


图45. 典型电容性能

选定输出电容和电感值的峰峰值输出电压纹波可通过以下公式计算：

$$V_{RIPPLE} = \frac{I_{RIPPLE}}{8 \times f_{SW} \times C_{OUT}} \approx \frac{V_{IN}}{(2\pi \times f_{SW})^2 \times L \times C_{OUT}}$$

首选等效串联电阻(ESR)较低的电容，以保证低输出电压纹波，如以下公式所示：

$$ESR_{COUT} \leq \frac{V_{RIPPLE}}{I_{RIPPLE}}$$

确保温度和直流偏置效应稳定性所需的有效电容最小7  $\mu\text{F}$ ，最大40  $\mu\text{F}$ 。

降压调节器需要10  $\mu\text{F}$ 输出电容来保证稳定性、响应快速负载变化，以及进入和退出PWM/PSM模式的转换。在某些一个或两个降压调节器为处理器供电的应用中，工作状态由软件控制，因此是已知的。在此条件下，处理器可以根据工作状态来驱动MODE引脚，因为调节器在PSM模式下工作时预期不会有较大的负载变化，所以可将输出电容从10  $\mu\text{F}$ 降至4.7  $\mu\text{F}$ ，参见图47。

**表10. 建议的10  $\mu\text{F}$ 电容**

供应商	类型	型号	封装尺寸	电压额定值(V)
Murata	X5R	GRM188R60J106	0603	6.3
TDK	X5R	C1608JB0J106K	0603	6.3
Panasonic	X5R	ECJ1VB0J106M	0603	6.3

# ADP5033

## 输入电容

数值较高的输入电容有助于降低输入电压纹波，并改善瞬态响应。最大输入电容电流可通过以下公式计算：

$$I_{CIN} \geq I_{LOAD(MAX)} \sqrt{\frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN}}}$$

要最大程度减少电源噪声，可将输入电容尽可能靠近降压器的VINx引脚。至于输出电容，建议使用低ESR电容。

确保温度和直流偏置效应稳定性所需的有效电容最小3 μF，最大10 μF。表11所示为建议电容列表。

表11. 建议的4.7 μF电容

供应商	类型	型号	封装尺寸	电压额定值(V)
Murata	X5R	GRM188R60J475ME19D	0402	6.3
Taiyo Yuden	X5R	JMK107BJ475	0402	6.3
Panasonic	X5R	ECJ0EB0J475M	0402	6.3

## LDO电容选择

### 输出电容

ADP5033 LDO设计采用节省空间的小型陶瓷电容工作，但只要考虑ESR值，便可以采用大多数常用电容。输出电容的ESR会影响LDO控制回路的稳定性。为了确保ADP5033稳定工作，推荐使用至少0.70 μF、ESR为1 Ω或更小的电容。输出电容还会影响负载电流变化的瞬态响应。采用较大的输出电容值可改善ADP5033对大负载电流变化的瞬态响应。

### 输入旁路电容

在VIN3和VIN4至地之间连接一个1 μF电容可降低电路对印刷电路板(PCB)布局的敏感性，特别是在长输入走线或高源阻抗的情况下。如果要求输出电容大于1 μF，可选用更高的输入电容。

表12. 建议的1.0 μF电容

供应商	类型	型号	封装尺寸	电压额定值(V)
Murata	X5R	GRM155B30J105K	0402	6.3
TDK	X5R	C1005JB0J105KT	0402	6.3
Panasonic	X5R	ECJ0EB0J105K	0402	6.3
Taiyo Yuden	X5R	LMK105BJ105MV-F	0402	10.0

## 输入和输出电容特性

ADP5033可与任何品质良好的陶瓷电容一起使用，只要所选电容满足最小电容和最大ESR要求。陶瓷电容由各种电介质制成，温度和所施加的电压不同，其特性也不相同。

电容必须具有足以在必要的温度范围和直流偏置条件下确保最小电容的电介质。建议使用电压额定值为6.3 V或10 V的X5R或X7R电介质，以实现最佳性能。建议不要将Y5V和Z5U电介质与任何LDO一起使用，因为这类电介质的温度和直流偏置性能较差。

图46所示为0402 1 μF、10 V、X5R电容的电容与电压偏置特性关系图。电容的电压稳定性受电容尺寸和电压额定值影响极大。一般而言，封装较大或电压额定值较高的电容具有较好的稳定性。在-40°C至+85°C的温度范围内，X5R电介质的温度变化约为±15%，与封装和电压额定值无关。

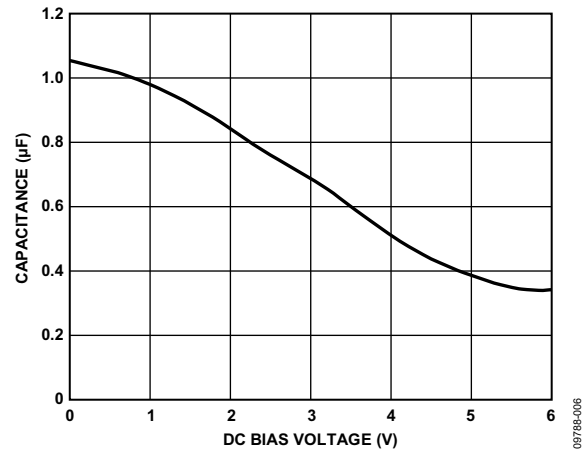


图46. 电容与电压关系特性

使用以下公式，可确定考虑电容随温度变化、元件容差和电压时的最差条件电容。

$$C_{EFF} = C_{BIAS} \times (1 - TEMP_{CO}) \times (1 - TOL)$$

其中：

$C_{BIAS}$ 为工作电压下的有效电容。

$TEMP_{CO}$ 是最差情况下的电容温度系数。

$TOL$ 是最差情况下的元件容差。

本例中，假定X5R电介质在-40°C至+85°C范围内的最差条件温度系数( $TEMP_{CO}$ )为15%。如图46所示，在1.8 V电压下，假定电容容差( $TOL$ )为10%， $C_{BIAS}$ =0.85 μF。

将这些值代入以下公式：

$$C_{EFF} = 0.85 \mu F \times (1 - 0.15) \times (1 - 0.1) \approx 0.65 \mu F$$

因此，在选定输出电压条件下，本例中所选电容满足LDO在温度和容差方面的最小电容要求。

为了保证ADP5033的性能，必须针对每一种应用来评估直流偏置、温度和容差对电容性能的影响。

## 功耗与散热考虑

ADP5033是一款高效率微型电源管理单元(μPMU)，大多数情况下，器件的功耗不是问题。然而，如果器件在高环境温度 and 最大负载条件下工作，结温可能达到允许的最大工作限值(125°C)。

当温度超过150°C，ADP5033关断所有调节器，以便让器件冷却下来。当芯片温度降至130°C以下时，ADP5033恢复正常工作。

本部分提供关于器件功耗计算的指南，确保ADP5033在允许的最大结温以下工作。

ADP5033每个调节器的效率通过下式计算：

$$\eta = \frac{P_{OUT}}{P_{IN}} \times 100\% \quad (1)$$

其中：

$\eta$ 为效率。

$P_{IN}$ 为输入功率。

$P_{OUT}$ 为输出功率。

功率损耗计算如下：

$$P_{LOSS} = P_{IN} - P_{OUT} \quad (2a)$$

或者

$$P_{LOSS} = P_{OUT} (1 - \eta) / \eta \quad (2b)$$

功耗可以通过多种方法计算。最直观且实用的方法是测量输入端和所有输出端的功耗。在最差情况(电压、电流和温度)下执行测量。输入与输出功耗之差就是器件和电感的功耗。通过公式4得出电感的功耗，然后通过公式3计算ADP5033降压转换器的功耗。

估算功耗的第二种方法是使用降压调节器的效率曲线，可以通过公式12计算各个LDO的功耗。若降压调节器的效率已知，则可通过公式2b得出降压调节器和电感的总功耗，再通过公式4得出电感的功耗，然后通过公式3计算降压转换器的功耗。将降压转换器的功耗与两个LDO的功耗相加即可得出总功耗。

注意，降压效率曲线是典型值，可能未涵盖 $V_{IN}$ 、 $V_{OUT}$ 和 $I_{OUT}$ 的所有可能组合。为了弥补这种差异，计算降压转换器的功耗时必须包括一定的安全裕量。

估算功耗的第三种方法是进行分析，需对公式8至11所得出的降压电路功耗和公式12所得出的LDO功耗进行建模。

## 降压调节器功耗

降压调节器的功耗通过下式估算：

$$P_{LOSS} = P_{D\text{BUCK}} + P_L \quad (3)$$

其中：

$P_{D\text{BUCK}}$ 是ADP5033的一个降压调节器的功耗。

$P_L$ 为电感功耗。

电感功耗是器件的外部功耗，对芯片温度无任何影响。

若磁芯损耗忽略不计，则电感损耗可通过下式估算：

$$P_L \approx I_{OUT1(RMS)}^2 \times DCR_L \quad (4)$$

其中：

$DCR_L$ 为电感串联电阻。

$I_{OUT1(RMS)}$ 为降压调节器的均方根负载电流。

$$I_{OUT1(RMS)} = I_{OUT1} \times \sqrt{1 + \frac{r}{12}} \quad (5)$$

其中， $r$ 为电感的归一化纹波电流。

$$r = V_{OUT1} \times (1 - D) / (I_{OUT1} \times L \times f_{SW}) \quad (6)$$

其中：

$L$ 为电感。

$f_{SW}$ 为开关频率。

$D$ 为占空比。

$$D = V_{OUT1} / V_{IN1} \quad (7)$$

ADP5033降压调节器的功耗( $P_{D\text{BUCK}}$ )包括功率开关传导性损耗、开关损耗和各个通道的转换损耗。还存在其它损耗源，但在涉及到散热限制的高输出负载电流应用中，这些损耗一般不太重要。公式8为估算降压调节器功耗所必须进行的计算。

$$P_{D\text{BUCK}} = P_{COND} + P_{SW} + P_{TRAN} \quad (8)$$

功率开关传导性损耗是输出电流( $I_{OUT1}$ )流经具有内部电阻( $R_{DS\text{ON-P}}$ 和 $R_{DS\text{ON-N}}$ )的P-MOSFET和N-MOSFET电源开关造成的。传导性功耗通过下式计算：

$$P_{COND} = [R_{DS\text{ON-P}} \times D + R_{DS\text{ON-N}} \times (1 - D)] \times I_{OUT1(RMS)}^2 \quad (9)$$

其中，在结温为25°C和 $V_{IN1} = V_{IN2} = 3.6$  V时， $R_{DS\text{ON-P}}$ 约为0.2  $\Omega$ ， $R_{DS\text{ON-N}}$ 约为0.16  $\Omega$ 。当 $V_{IN1} = V_{IN2} = 2.3$  V时，这些值分别变为0.31  $\Omega$ 和0.21  $\Omega$ ；当 $V_{IN1} = V_{IN2} = 5.5$  V时，这些值分别变为0.16  $\Omega$ 和0.14  $\Omega$ 。



# ADP5033

开关损耗与驱动器产生的牵引电流有关，驱动器以开关频率打开和关闭电源器件。开关功率损耗通过下式计算：

$$P_{SW} = (C_{GATE-P} + C_{GATE-N}) \times V_{INI}^2 \times f_{SW} \quad (10)$$

其中：

$C_{GATE-P}$  为P-MOSFET栅极电容。

$C_{GATE-N}$  为N-MOSFET栅极电容。

对于ADP5033，总电容( $C_{GATE-P} + C_{GATE-N}$ )约为150 pF。

转换损耗之所以存在，是因为P沟道功率MOSFET无法立即开启或关闭，SW节点需要一些时间才能从近地压摆到近 $V_{OUT1}$ （以及从 $V_{OUT1}$ 压摆到地）。转换损耗计算公式如下：

$$P_{TRAN} = V_{INI} \times I_{OUT1} \times (t_{RISE} + t_{FALL}) \times f_{SW} \quad (11)$$

其中， $t_{RISE}$ 和 $t_{FALL}$ 为开关节点SW的上升时间和下降时间。

对于ADP5033，SW的上升时间和下降时间约为5 ns。

使用上述公式和参数来估算转换器效率时，必须注意，这些公式并未涵盖所有转换器损耗，并且给出的参数值为典型值。转换器的性能还取决于无源元件的选择和电路板布局，因此估算时应当考虑充足的安全裕量。

## LDO调节器功耗

LDO调节器的功耗通过下式计算：

$$P_{DLDO} = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (12)$$

其中：

$I_{LOAD}$  为LDO调节器的负载电流。

$V_{IN}$ 和 $V_{OUT}$ 分别为LDO的输入和输出电压。

$I_{GND}$  为LDO调节器的地电流。

地电流引起的功耗相当小，可忽略不计。

ADP5033的总功耗可简化为：

$$P_D = P_{D\text{BUCK}1} + P_{D\text{BUCK}2} + P_{D\text{LDO}1} + P_{D\text{LDO}2} \quad (13)$$

## 结温

如果知道电路板温度 $T_A$ ，可以使用热阻参数 $\theta_{JA}$ 来估计结温升高幅度。 $T_J$ 由 $T_A$ 和 $P_D$ 通过下式计算：

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (14)$$

16引脚、0.5 mm间距的WLCSP封装典型 $\theta_{JA}$ 值为57°C/W(见表7)。一个非常重要的考虑因素是 $\theta_{JA}$ 基于4层4 x3 英寸、2.5盎司铜电路板，符合JEDEC标准，而实际应用可能使用不同的尺寸和层数。必须尽可能多地使用铜，以利于器件散热。暴露于空气中的铜的散热效果优于内层中使用的铜。裸露焊盘应通过多个过孔连接到地层。

如果可以测量壳温，则结温可以通过下式计算：

$$T_J = T_C + (P_D \times \Psi_{JB}) \quad (15)$$

其中， $T_C$ 为壳温， $\Psi_{JB}$ 为表7所示的结至板热阻。

设计特殊环境温度范围下的应用时，应利用公式8至13计算所有通道的损耗引起的预期ADP5033功耗( $P_D$ )，然后可以根据该功率计算，利用公式14估算结温 $T_J$ 。

只有根据公式14估算出的ADP5033芯片结温低于125°C时，才能保证转换器和两个LDO调节器可靠工作。结温提高会严重影响可靠性和平均故障间隔时间(MTBF)。有关产品可靠性的更多信息，请参阅“ADI公司可靠性手册”([www.analog.com/reliability\\_handbook](http://www.analog.com/reliability_handbook))。

## PCB布局指南

较差的布局会影响ADP5033性能，从而造成电磁干扰(EMI)和电磁兼容性问题、接地反弹以及电压损耗。较差的布局还会影响调整率和稳定性。可通过以下准则实现最佳的布局：

- 使用短走线将电感、输入电容和输出电容靠近IC放置。高频信号经过这些器件，长走线会成为天线。
- 输出电压路径的布线远离电感和SW节点，以使噪声和电磁干扰最小。
- 最大限度增加元件侧的接地金属的尺寸，以加强散热。
- 地层通过多个过孔连接到器件侧的地上，以进一步减少敏感电路节点上的噪声干扰。
- 使用短走线将VIN1和VIN2连接在一起并靠近IC。

# ADP5033

## 典型应用电路图

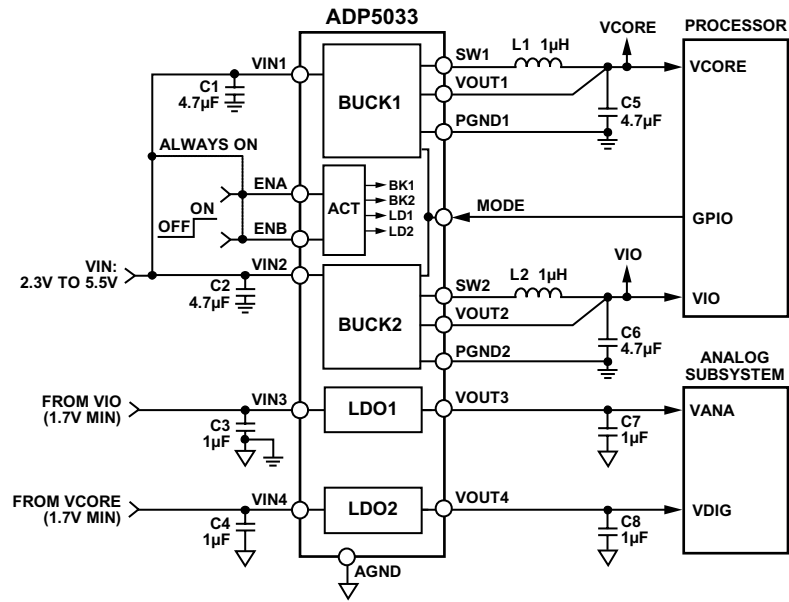


图47. 具有PSM/PWM控制功能的处理器系统电源管理

09788-152



# 外形尺寸

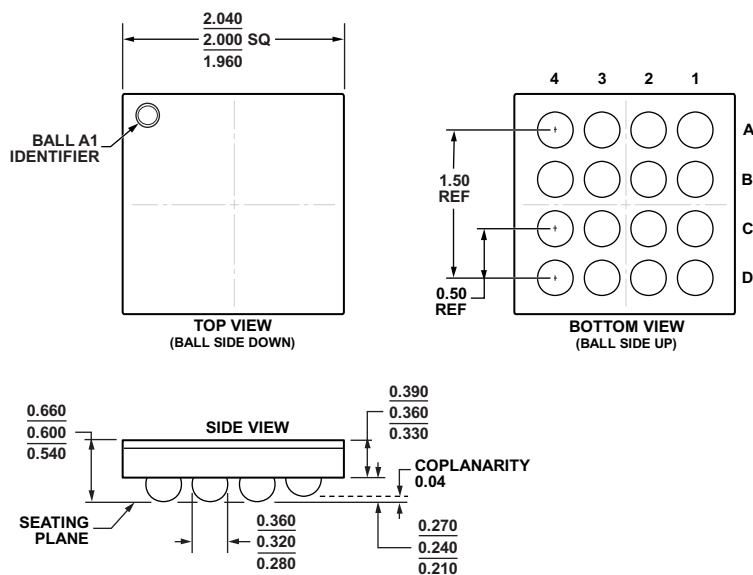


图48.16引脚晶圆级芯片规模封装[WLCSP]  
含背面图层  
(CB-16-8)  
尺寸单位: mm

10-19-2012-B

# ADP5033

## 订购指南

型号 <sup>1</sup>	温度范围	输出电压(V) <sup>2</sup>	选项	ENA控制通道 <sup>3</sup>	封装描述	封装选项	标识
ADP5033ACBZ-1-R7	-40°C至+125°C	VOUT1: 1.2 V, VOUT2: 3.3 V, VOUT3: 2.8 V, VOUT4: 1.8 V	UVLO: 低电平, 仅下拉 降压通道	BUCK2, LDO1	16引脚 WLCSP	CB-16-8	LHX
ADP5033ACBZ-2-R7	-40°C至+125°C	VOUT1: 1.8 V, VOUT2: 2.8 V, VOUT3: 2.8 V, VOUT4: 3.0 V	UVLO: 低电平, 下拉所有 通道	BUCK1, BUCK2, LDO1	16引脚 WLCSP	CB-16-8	LMC
ADP5033ACBZ-3-R7	-40°C至+125°C	VOUT1: 3.0 V, VOUT2: 1.2 V, VOUT3: 1.8 V, VOUT4: 3.0 V	UVLO: 低电平, 下拉所有 通道	BUCK1, LDO1, LDO2	16引脚 WLCSP	CB-16-8	LNC
ADP5033ACBZ-4-R7	-40°C至+125°C	VOUT1: 0.9 V, VOUT2: 0.9 V, VOUT3: 3.0 V, VOUT4: 2.8 V	UVLO: 低电平, 下拉禁用	BUCK1, BUCK2	16引脚 WLCSP	CB-16-8	LNR
ADP5033ACBZ-5-R7	-40°C至+125°C	VOUT1: 3.3 V, VOUT2: 1.8 V, VOUT3: 1.2 V, VOUT4: 1.5 V	UVLO: 低电平, 下拉所有 通道	BUCK1	16引脚 WLCSP	CB-16-8	LQ3
ADP5033ACBZ-6-R7	-40°C至+125°C	VOUT1: 1.8 V, VOUT2: 2.5 V, VOUT3: 3.0 V, VOUT4: 3.0 V	UVLO: 低电平, 下拉所有 通道	BUCK1, LDO1	16引脚 WLCSP	CB-16-8	LQ5
ADP5033-1-EVALZ					ADP5033ACBZ-1-R7 的评估板		

<sup>1</sup> Z = 符合RoHS标准的器件。

<sup>2</sup> 欲了解其它选项，请联系当地办事处或代理商。其他选项包括：

BUCK1和BUCK2：3.3V、3.0V、2.8V、2.5V、2.3V、2.0V、1.8V、1.6V、1.5V、1.4V、1.3V、1.2V、1.1V、1.0V或0.9V。

LDO1和LDO2：3.3V、3.0V、2.8V、2.5V、2.25V、2V、1.8V、1.7V、1.6V、1.5V、1.2V、1.1V、1.0V、0.9V或0.8V。

UVLO：低或高。

此外，对于BUCK1、BUCK2、LDO1和LDO2，有源下拉电阻可编程为使能或禁用。

<sup>3</sup> ENA激活通道(ENB控制其他通道)。

**注释**

**注释**