

产品特性

低输入电压范围：1.4 V至3.6 V

电源开关：低 $R_{DS(on)}$ ：60 m Ω (3.6 V，带有源放电)

4个常开SPST信号开关 $R_{DS(on)}$ ：2 Ω (1.8 V，一端带有源下拉电阻)

连续工作电流：500 mA

内置用于控制逻辑的电平转换器，兼容1.2 V逻辑

超低关断电流：<0.7 μ A

12引脚、1.2 mm \times 1.6 mm \times 0.5 mm、0.4 mm间距超小型WLCSP

应用

移动电话

SIM卡断开开关

数码相机和音频设备

便携式和电池供电设备

功能框图

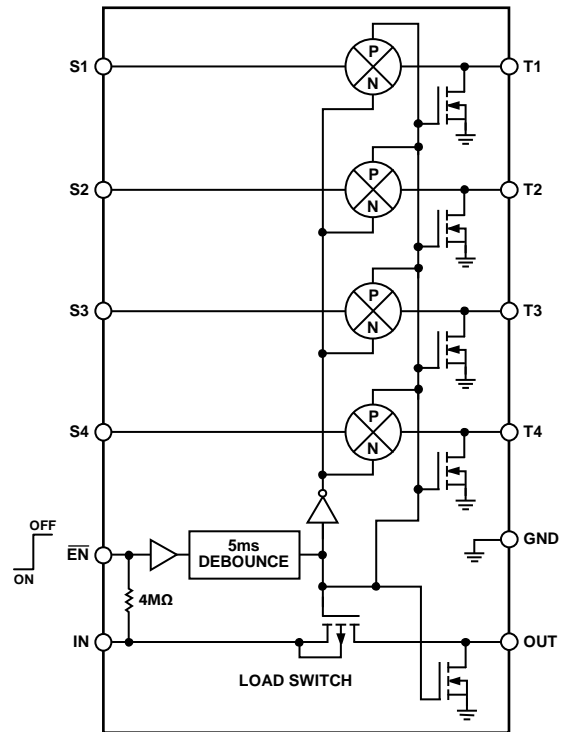


图1.

概述

ADP1190是一款带4个信号开关的集成高端负载开关，采用1.4 V至3.6 V电源供电。同时还提供电源域隔离，以延长电池寿命。该负载开关为一个低导通电阻P沟道MOSFET，支持最高500 mA的连续负载电流，功率损耗极小。另外集成4个常开2 Ω SPST信号开关。

除了出色的工作性能外，ADP1190占用的印刷电路板(PCB)空间极小，面积不到1.92 mm²，高度仅0.50 mm。ADP1190采用1.2 mm 1.6 mm、12引脚、0.4 mm间距、超小型WLCSP封装。

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2013 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

目录

特性.....	1	热阻	4
应用.....	1	ESD警告	4
功能框图.....	1	引脚配置和功能描述.....	5
概述.....	1	典型性能参数	6
修订历史.....	2	工作原理.....	9
技术规格	3	应用框图	10
时序图	3	外形尺寸	11
绝对最大额定值.....	4	订购指南.....	11
热数据	4		

修订历史

2013年4月—修订版0：初始版

技术规格

除非另有说明, $V_{IN} = 1.8\text{ V}$, $V_{EN} = V_{IN}$, $I_{LOAD} = 200\text{ mA}$, $T_A = 25^\circ\text{C}$ 。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入电压范围	V_{IN}	$T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	1.4		3.6	V
EN 输入						
$\overline{\text{EN}}$ 输入阈值	V_{EN_TH}	$1.4\text{ V} < V_{IN} < 1.8\text{ V}$, $T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$ (低电平有效)	0.35		1.2	V
		$1.8\text{ V} \leq V_{IN} \leq 3.6\text{ V}$, $T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$ (低电平有效)	0.45		1.2	V
逻辑高电平电压	V_{IH}	$1.4\text{ V} \leq V_{IN} \leq 3.6\text{ V}$	1.2			V
逻辑低电平电压	V_{IL}	$1.4\text{ V} \leq V_{IN} \leq 3.6\text{ V}$ (芯片使能)			0.35	V
$\overline{\text{EN}}$ 内部上拉电阻	R_{EN}			4		M Ω
电流						
地电流 ¹	I_{GND}	OUT开路, $T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			2	μA
关断电流	I_{OFF}	$\overline{\text{EN}} = V_{IN}$ 或开路	0.7			μA
		$\overline{\text{EN}} = V_{IN}$ 或开路, $T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$			2	μA
模拟关断电流	I_{A_OFF}	至S1, $\overline{\text{EN}} = V_{IN}$ 或开路	0.4			μA
负载开关 V_{IN} 至 V_{OUT} 电阻	$R_{DS(ON)}$	$V_{IN} = 3.6\text{ V}$, $I_{LOAD} = 200\text{ mA}$, $\overline{\text{EN}} = 1.5\text{ V}$ $V_{IN} = 2.5\text{ V}$, $I_{LOAD} = 200\text{ mA}$, $\overline{\text{EN}} = 1.5\text{ V}$ $V_{IN} = 1.8\text{ V}$, $I_{LOAD} = 200\text{ mA}$, $\overline{\text{EN}} = 1.5\text{ V}$, $T_J = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	60			m Ω
			80			m Ω
			100	170		m Ω
信号开关电阻	$R_{DS(ON)}$	模拟输入扫描最大值 $V_{IN} = 3.6\text{ V}$, $I_{LOAD} = 10\text{ mA}$, $\overline{\text{EN}} = \text{GND}$ $V_{IN} = 2.5\text{ V}$, $I_{LOAD} = 10\text{ mA}$, $\overline{\text{EN}} = \text{GND}$ $V_{IN} = 1.8\text{ V}$, $I_{LOAD} = 10\text{ mA}$, $\overline{\text{EN}} = \text{GND}$		0.6		Ω
		$V_{IN} = 3.6\text{ V}$, $I_{LOAD} = 10\text{ mA}$, $\overline{\text{EN}} = \text{GND}$		1		Ω
		$V_{IN} = 1.8\text{ V}$, $I_{LOAD} = 10\text{ mA}$, $\overline{\text{EN}} = \text{GND}$		2.0		Ω
RDS平坦度		$V_{IN} = 3.6\text{ V}$, $I_{LOAD} = 10\text{ mA}$, $\overline{\text{EN}} = \text{GND}$ $V_{IN} = 1.8\text{ V}$, $I_{LOAD} = 10\text{ mA}$, $\overline{\text{EN}} = \text{GND}$		0.5		Ω
				1		Ω
输出放电电阻	R_{DIS}	在负载开关输出和每个模拟开关输出T1、T2、T3和T4端		215		Ω
-3 dB带宽	BW_{3dB}	$V_{IN} = 3.6\text{ V}$, $R_{LOAD} = 50\ \Omega$, $C_{LOAD} = 5\text{ pF}$, 见图23		50		MHz
V_{OUT} 时间						
开启延迟时间	t_{ON_DLY}	$I_{LOAD} = 200\text{ mA}$, $\overline{\text{EN}} = \text{GND}$, $C_{LOAD} = 0.1\ \mu\text{F}$		5		ms
关闭延迟时间	t_{OFF_DLY}	$V_{IN} = 3.6\text{ V}$, $I_{LOAD} = 200\text{ mA}$, $\overline{\text{EN}} = 1.5\text{ V}$, $C_{LOAD} = 0.1\ \mu\text{F}$		4		μs

¹ 地电流包括 $\overline{\text{EN}}$ 下拉电流。

时序图

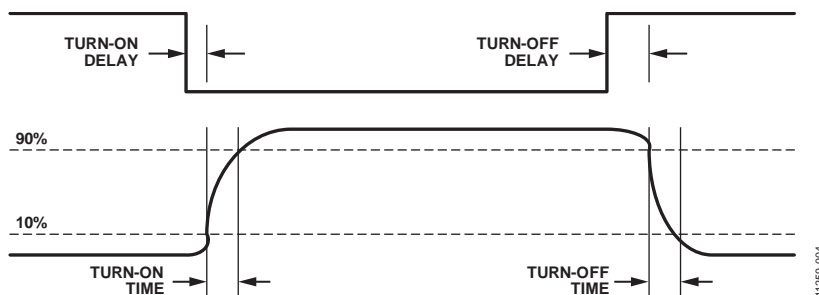


图2. 时序图

绝对最大额定值

表2.

参数	额定值
IN至GND	-0.3 V至+4.0 V
OUT至GND	-0.3 V至 V_{IN}
Sx至GND	-0.3 V至+4.0 V
Tx至GND	-0.3 V至+4.0 V
\overline{EN} 至GND	-0.3 V至+4.0 V
连续负载开关电流	
$T_A = 25^\circ\text{C}$	$\pm 1\text{ A}$
$T_A = 85^\circ\text{C}$	$\pm 500\text{ mA}$
连续二极管电流	-50 mA
存储温度范围	-65°C至+150°C
结温	+150°C
工作结温范围	-40°C至+125°C
工作环境温度范围	-40°C至+85°C
焊接条件	JEDEC J-STD-020

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最大值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热数据

各绝对最大额定值只能单独应用，而不能一起应用。超过结温限值，可致ADP1190损坏。监控环境温度并不能保证 T_J 不会超出额定温度限值。在高功耗和热阻不佳的应用中，额定最高环境温度可能必须降低。

在功耗适中、PCB热阻较低的应用中，只要结温处于额定限值以内，最大环境温度可以超过最大限值。器件的结温(T_J)取决于环境温度(T_A)、器件的功耗(P_D)和封装的结至环境热阻(θ_{JA})。

最高结温(T_J)由环境温度(T_A)和功耗(P_D)通过下式计算：

$$T_J = T_A + (P_D \times \theta_{JA})$$

封装的结至环境热阻(θ_{JA})基于使用4层板的建模和计算方法，主要取决于应用和板布局。在最大功耗较高的应用中，需要特别注意热板设计。 θ_{JA} 的值可能随PCB材料、布局和环境条件不同而异。 θ_{JA} 的额定值基于4" × 3"的4层电路板。有关板结构的详细信息，请参考JESD51-7和JESD51-9。更多信息请登录www.analog.com，查阅应用笔记AN-617：晶圆级芯片规模封装。

Ψ_{JB} 是结至板热特性参数，单位为°C/W。封装的 Ψ_{JB} 基于使用4层板的建模和计算方法。JESD51-12——“报告和使用电子封装热信息指南”中声明，热特性参数与热阻不是一回事。 Ψ_{JB} 衡量沿多条热路径流动的器件功率，而 θ_{JB} 只涉及一条路径。因此， Ψ_{JB} 热路径包括来自封装顶部的对流和封装的辐射，这些因素使得 Ψ_{JB} 在现实应用中更有用。最高结温(T_J)由板温度(T_B)和功耗(P_D)通过下式计算：

$$T_J = T_B + (P_D \times \Psi_{JB})$$

有关 Ψ_{JB} 的更详细信息，请参考JESD51-8和JESD51-12。

热阻

θ_{JA} 和 Ψ_{JB} 针对最差条件，即器件焊接在电路板上以实现表贴封装。

表3. 热阻

封装类型	θ_{JA}	Ψ_{JB}	单位
12引脚 WLCSP	130	29.2	°C/W

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

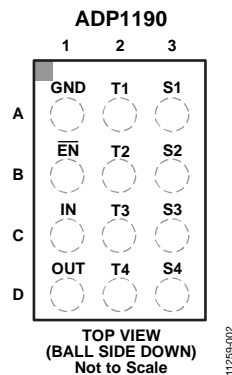


图3. 引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	说明
A1	GND	地。
B1	EN	使能输入，低电平有效。
C1	IN	输入电压。
D1	OUT	负载开关输出电压。
A2	T1	通道1模拟开关。连接SIM卡插槽(带有源放电)
B2	T2	通道2模拟开关。连接SIM卡插槽(带有源放电)
C2	T3	通道3模拟开关。连接SIM卡插槽(带有源放电)
D2	T4	通道4模拟开关。连接SIM卡插槽(带有源放电)
A3	S1	通道1模拟开关。连接微控制器。
B3	S2	通道2模拟开关。连接微控制器。
C3	S3	通道3模拟开关。连接微控制器。
D3	S4	通道4模拟开关。连接微控制器。

典型性能参数

除非另有说明, $V_{IN} = 1.8\text{ V}$, $V_{EN} = V_{IN}$, $C_{IN} = C_{OUT} = 1\ \mu\text{F}$, $T_A = 25^\circ\text{C}$.

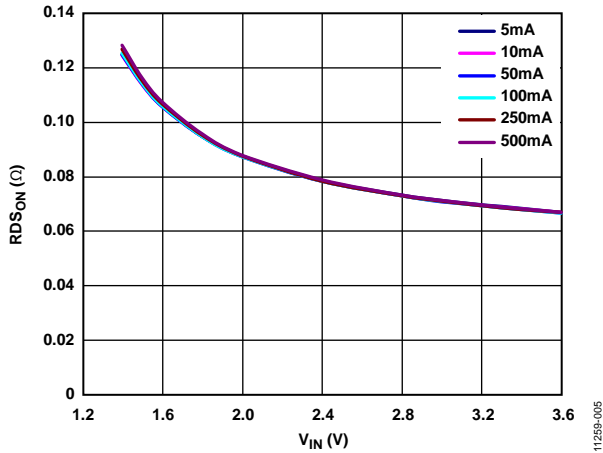


图4. 负载开关 R_{DS_ON} 与输入电压(V_{IN})的关系, 差分负载电流

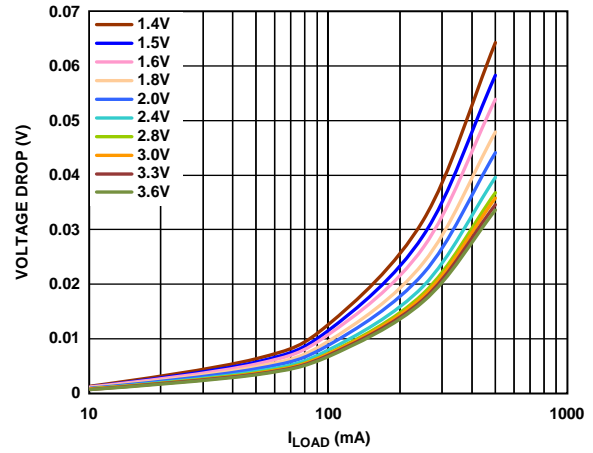


图7. 负载开关压降与负载电流的关系, 差分输入电压

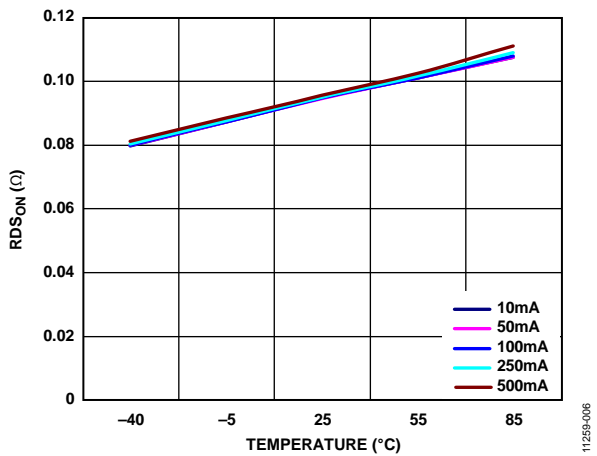


图5. 负载开关 R_{DS_ON} 与温度的关系, 差分负载电流, $V_{IN} = 1.8\text{ V}$

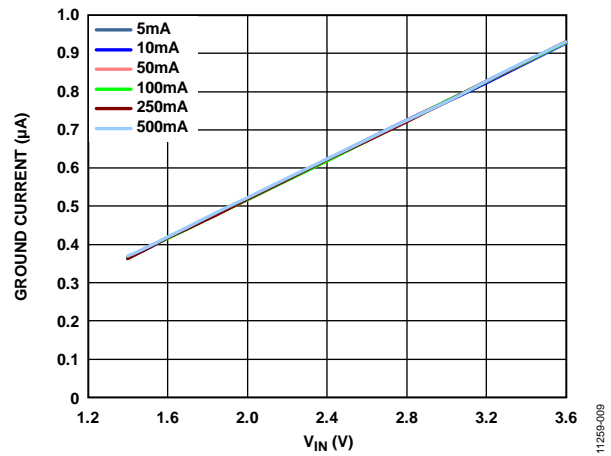


图8. 不同负载电流下接地电流与输入电压的关系

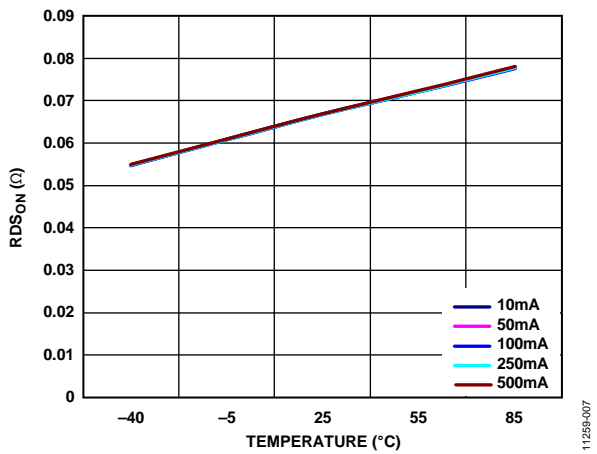


图6. 负载开关 R_{DS_ON} 与温度的关系, 差分负载电流, $V_{IN} = 3.6\text{ V}$

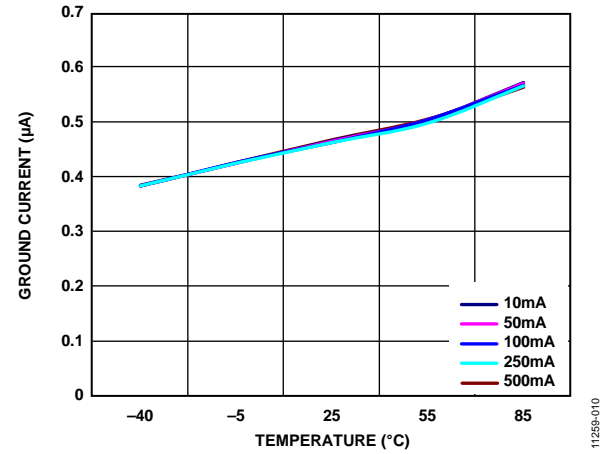


图9. 不同负载电流下接地电流与温度的关系, $V_{IN} = 1.8\text{ V}$

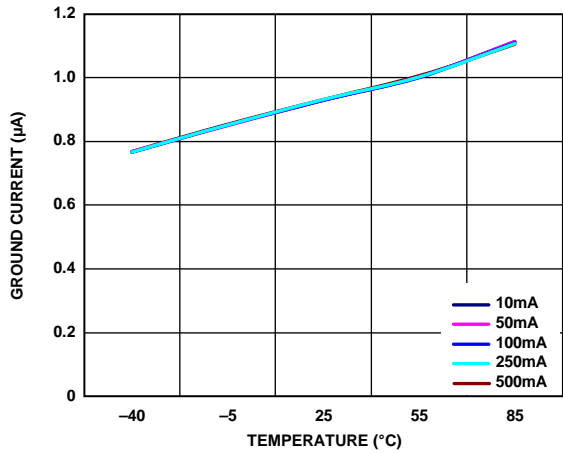


图10. 不同负载电流下接地电流与温度的关系, $V_{IN} = 3.6V$

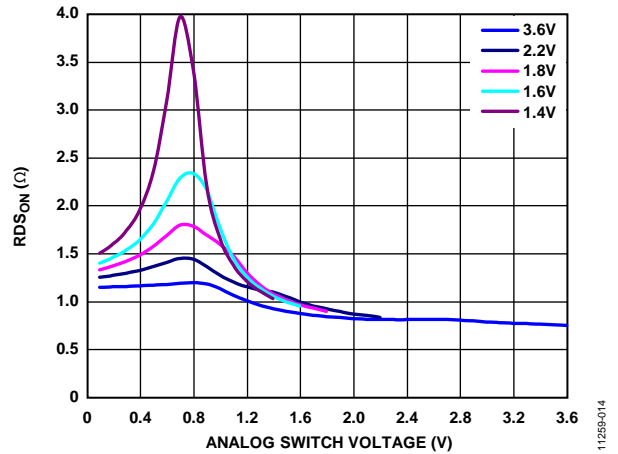


图13. 信号开关 R_{DS_ON} 与模拟开关电压的关系

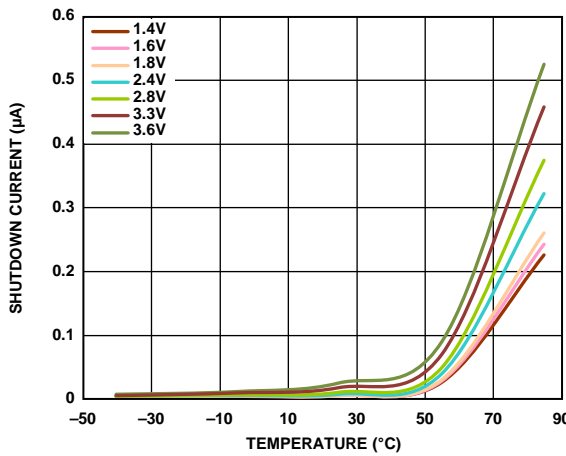


图11. 不同输入电压下关断电流与温度的关系

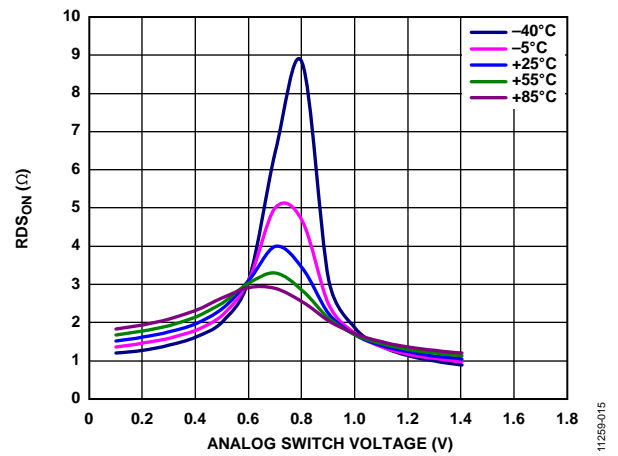


图14. 信号开关 R_{DS_ON} 与模拟开关电压和温度的关系, $V_{IN} = 1.4V$

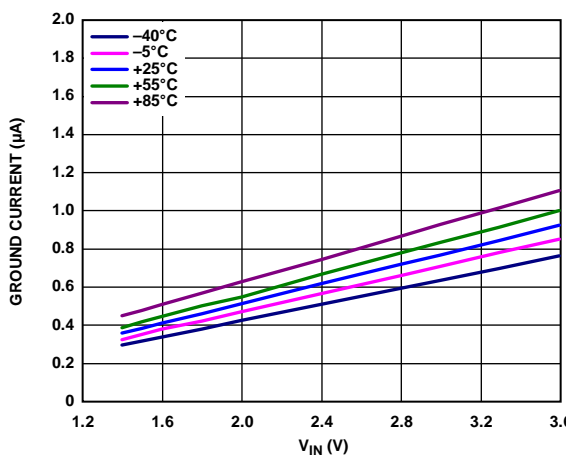


图12. 空载接地电流与输入电压和温度的关系

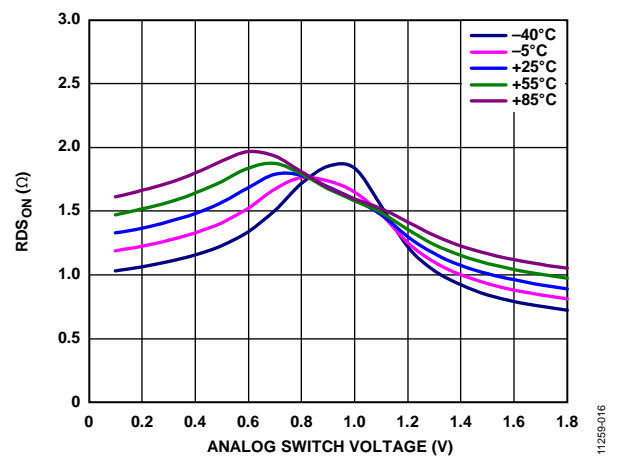


图15. 信号开关 R_{DS_ON} 与模拟开关电压和温度的关系, $V_{IN} = 1.8V$

ADP1190

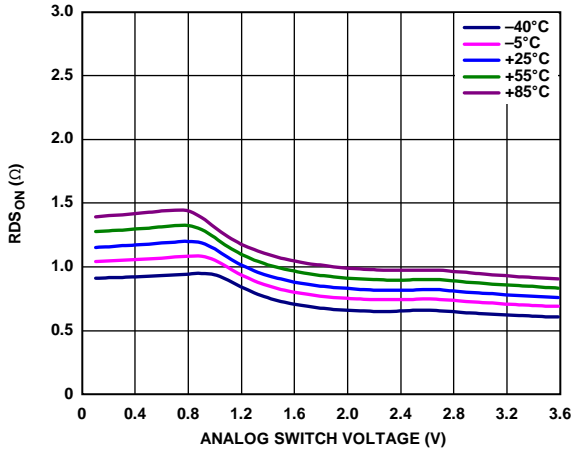


图16. 信号开关RDS_{ON}与模拟开关电压和温度的关系, V_{IN} = 3.6 V

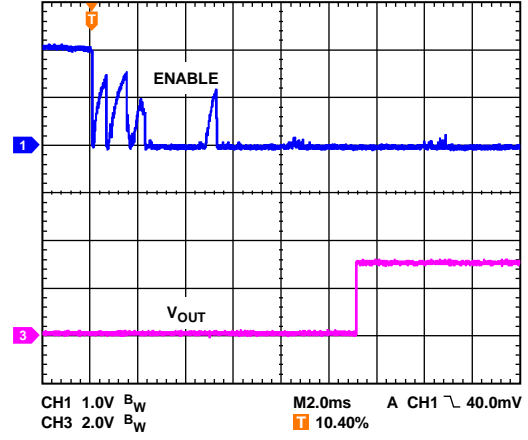


图19. 使能去抖特性, V_{IN} = 1.8 V

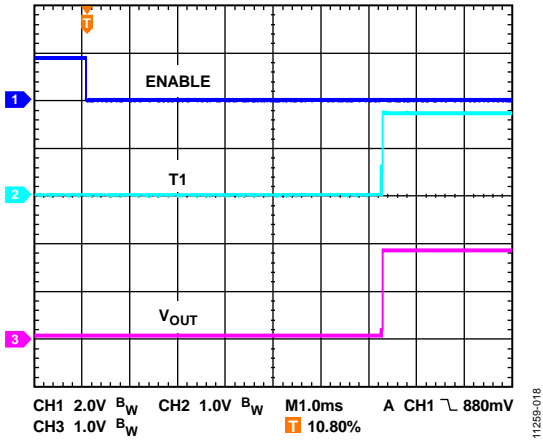


图17. 典型开启延迟时间, V_{IN} = 1.8 V, 50 mA负载

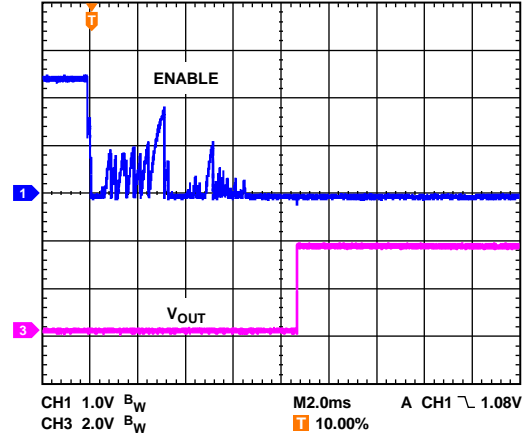


图20. 使能去抖特性, V_{IN} = 3.6 V

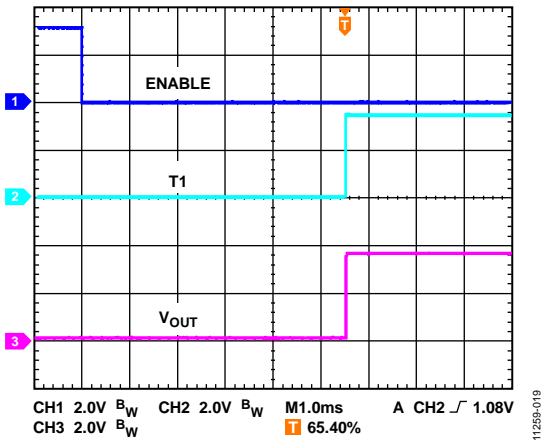


图18. 典型开启延迟时间, V_{IN} = 3.6 V, 100 mA负载

工作原理

ADP1190是一款高端负载开关，集成四个信号开关。对 $\overline{\text{EN}}$ 引脚施加低电平信号可开启负载开关和信号开关。该引脚上的 $4\text{ M}\Omega$ 上拉电阻允许它通过开集开关或机械开关驱动。器件禁用时， $215\ \Omega$ 标称电阻主动拉低T1至T4引脚。 $\overline{\text{EN}}$ 上有 5 ms 去抖计数器，能与 $\overline{\text{EN}}$ 机械开关一同使用。也就是说， $\overline{\text{EN}}$ 必须保持低电平 5 ms ，器件才可使能。如果在超时之前 $\overline{\text{EN}}$ 转换为高电平，则计数器复位并开始重新计数 5 ms 。

信号路径由PMOS/NMOS传输门控制，电阻值为 $2\ \Omega$ 。先开后合逻辑控制确保信号路径使能前关断有源下拉。

除了这些特性，ADP1190占用的印刷电路板(PCB)空间极小，面积不到 1.92 mm^2 ，高度仅 0.50 mm 。ADP1190采用 $1.2\text{ mm}\times 1.6\text{ mm}$ 、12引脚、 0.4 mm 间距、超小型WLCSP封装。

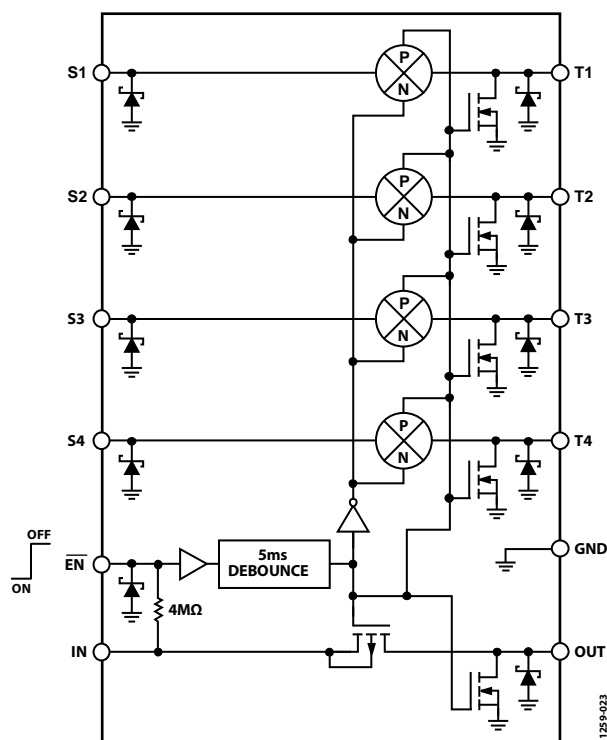


图21. 使用ESD保护器件框图

应用框图

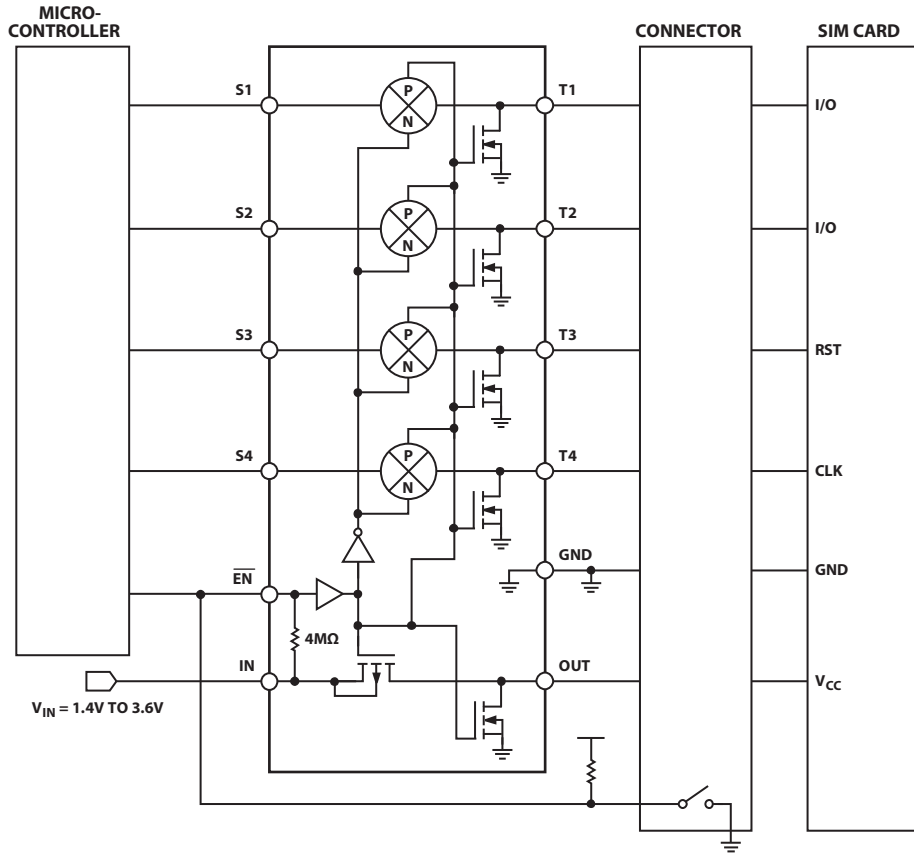


图22. 典型应用

11259-003

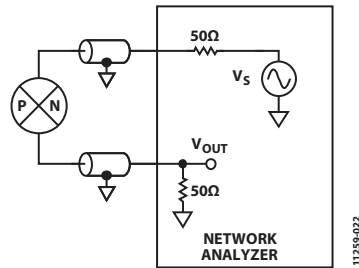
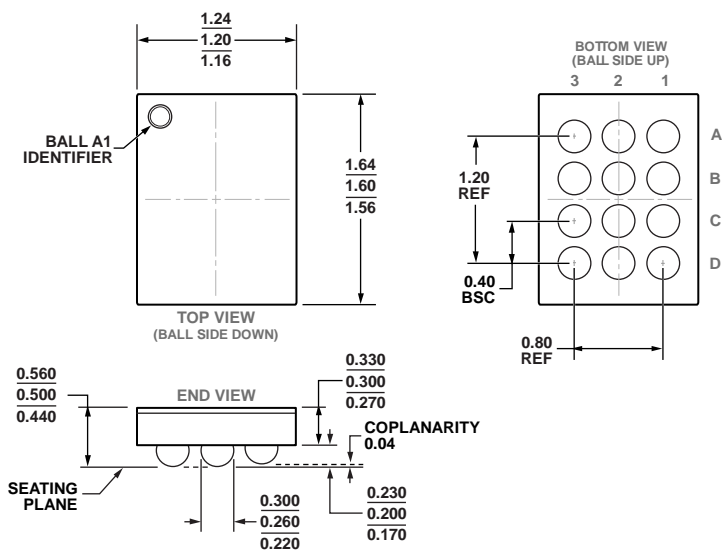


图23. 带宽测量设置

11259-022

外形尺寸



02-22-2013-A

图24. 12引脚WLCSP封装
(CB-12-10),
尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项	标识
ADP1190ACBZ-R7	-40°C至+85°C	12引脚晶圆级芯片规模封装 [WLCSP]	CB-12-10	LNE

¹ Z = 符合RoHS标准的器件。

注释