

### 产品特性

#### 高速

850 MHz、-3 dB带宽( $G = +1$ ,  $R_L = 1\text{ k}\Omega$ , LFCSP)

750 MHz、-3 dB带宽( $G = +1$ ,  $R_L = 1\text{ k}\Omega$ , SOIC)

2,800 V/ $\mu\text{s}$ 压摆率

低失真: -88 dBc(10 MHz,  $G = +1$ ,  $R_L = 1\text{ k}\Omega$ )

低功耗: 每个放大器5 mA(10 V时)

低噪声: 4.4 nV/ $\sqrt{\text{Hz}}$

宽电源电压范围: 5 V至10 V

#### 关断特性

提供3 mm  $\times$  3 mm 8引脚LFCSP封装(单通道)、8引脚SOIC封装(单通道)和4 mm  $\times$  4 mm 16引脚LFCSP(双通道)

### 应用

仪器仪表

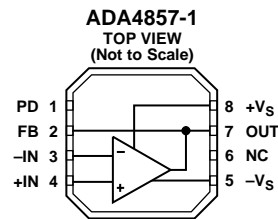
中频和基带放大器

有源滤波器

ADC驱动器

DAC缓冲器

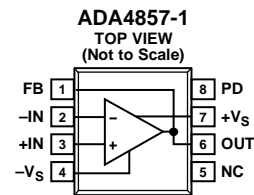
### 连接图



- NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.
  2. THE EXPOSED PAD MAY BE CONNECTED TO GND OR VS.

07040-001

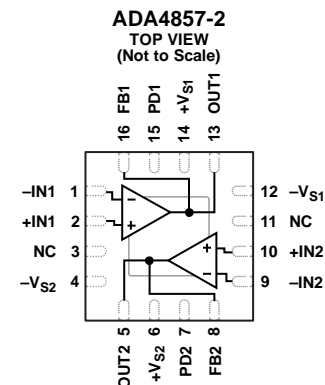
图1. 8引脚LFCSP (CP)



NC = NO CONNECT

07040-002

图2. 8引脚SOIC (R)



- NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.
  2. THE EXPOSED PAD MAY BE CONNECTED TO GND OR VS.

07040-003

图3. 16引脚LFCSP (CP)

### 概述

ADA4857是一款单位增益稳定的高速电压反馈放大器，具有低失真、低噪声和高压摆率特性。该器件在10 MHz时的无杂散动态范围(SFDR)为-88 dBc，堪称超声、ATE、有源滤波器和ADC驱动器等各种应用的理想解决方案。ADI公司专有的新一代XFCB工艺和创新结构造就了如此高性能的放大器。

ADA4857带宽为850 MHz，压摆率为2800 V/ $\mu\text{s}$ ，0.1%建立时

间为15 ns。ADA4857具有宽电源电压范围(5 V至10 V)，特别适合需要高动态范围、高精度以及高速度的系统。

ADA4857-1放大器提供8引脚3 mm  $\times$  3 mm LFCSP和标准8引脚SOIC两种封装。ADA4857-2采用16引脚4 mm  $\times$  4 mm LFCSP封装。LFCSP封装具有裸露焊盘，为印制电路板(PCB)提供低热阻路径，可实现更有效的热传输，并提高可靠性。ADA4857的工作温度范围为-40°C至+125°C扩展工业温度范围。

#### Rev. C

#### Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 ©2008–2013 Analog Devices, Inc. All rights reserved.  
Technical Support [www.analog.com](http://www.analog.com)

## 目录

特性.....	1
应用.....	1
连接图.....	1
概述.....	1
修订历史.....	2
技术规格.....	3
±5 V电源.....	3
+5 V电源.....	4
绝对最大额定值.....	6
热阻.....	6
最大功耗.....	6
ESD警告.....	6
引脚配置和功能描述.....	7
典型性能参数.....	9

## 修订历史

### 2013年9月—修订版B至修订版C

更改图1和图3.....	1
更改图5.....	7
更改图7.....	8
更新“外形尺寸”.....	20
更改“订购指南”.....	20

### 2011年8月—修订版A至修订版B

更改表1条件.....	3
更改表2条件.....	4
更改典型性能参数条件.....	9
更改图18.....	10
更改图42.....	15
更改表9.....	16
更改“订购指南”.....	20

测试电路.....	15
应用信息.....	16
关断工作模式.....	16
容性负载考虑因素.....	16
不同增益下的推荐值.....	16
有源低通滤波器(LPF).....	17
噪声.....	18
电路考虑.....	18
PCB布局.....	18
电源旁路.....	18
接地.....	18
外形尺寸.....	19
订购指南.....	20

### 2008年11月—修订版0至修订版A

更改表5.....	7
更改表7.....	8
更改图32.....	13
增加图44；重新排序.....	15
更改布局.....	15
更改表8.....	16
增加有源低通滤波器(LFP)部分.....	17
增加图48和图49；重新排序编号.....	17
更改“接地”部分.....	18
外形尺寸部分中增加裸露焊盘注释.....	19
更改“订购指南”.....	20

### 2008年5月—版本0：初始版

# 技术规格

## ±5V电源

除非另有说明,  $T_A = 25^\circ\text{C}$ ,  $G = +2$ ,  $R_G = R_F = 499\ \Omega$ ,  $R_S = 100\ \Omega$  ( $G = +1$  (SOIC)),  $R_L = 1\ \text{k}\Omega$ 至地, PD = 不连接。

表1.

参数	条件	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽(LFCSP/SOIC)	$G = +1, V_{OUT} = 0.2\ \text{V p-p}$	650	850/750		MHz
	$G = +1, V_{OUT} = 2\ \text{V p-p}$		600/550		MHz
	$G = +2, V_{OUT} = 0.2\ \text{V p-p}$		400/350		MHz
全功率带宽	$G = +1, V_{OUT} = 2\ \text{V p-p}, \text{THD} < -40\ \text{dBc}$		110		MHz
0.1 dB平坦度带宽(LFCSP/SOIC)	$G = +2, V_{OUT} = 2\ \text{V p-p}, R_L = 150\ \Omega$		75/90		MHz
压摆率(10%至90%)	$G = +1, V_{OUT} = 4\ \text{V}$ 阶跃		2800		V/ $\mu\text{s}$
0.1%建立时间	$G = +2, V_{OUT} = 2\ \text{V}$ 阶跃		15		ns
噪声/谐波性能					
谐波失真	$f = 1\ \text{MHz}, G = +1, V_{OUT} = 2\ \text{V p-p}$ (HD2)		-108		dBc
	$f = 1\ \text{MHz}, G = +1, V_{OUT} = 2\ \text{V p-p}$ (HD3)		-108		dBc
	$f = 10\ \text{MHz}, G = +1, V_{OUT} = 2\ \text{V p-p}$ (HD2)		-88		dBc
	$f = 10\ \text{MHz}, G = +1, V_{OUT} = 2\ \text{V p-p}$ (HD3)		-93		dBc
	$f = 50\ \text{MHz}, G = +1, V_{OUT} = 2\ \text{V p-p}$ (HD2)		-65		dBc
	$f = 50\ \text{MHz}, G = +1, V_{OUT} = 2\ \text{V p-p}$ (HD3)		-62		dBc
输入电压噪声	$f = 100\ \text{kHz}$		4.4		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 100\ \text{kHz}$		1.5		pA/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压			$\pm 2$	$\pm 4.5$	mV
输入失调电压漂移			2.3		$\mu\text{V}/^\circ\text{C}$
输入偏置电流			-2	-3.3	$\mu\text{A}$
输入偏置电流漂移			24.5		nA/ $^\circ\text{C}$
输入偏置失调电流			50		nA
开环增益	$V_{OUT} = -2.5\ \text{V}$ 至 $+2.5\ \text{V}$		57		dB
PD(关断)引脚					
PD输入电压	芯片关断		$\geq (V_{CC} - 2)$		V
	芯片使能		$\leq (V_{CC} - 4.2)$		V
关闭时间	PD 50%关闭至最终 $V_{OUT}$ 10%以下, $V_{IN} = 1\ \text{V}$ , $G = +2$		55		$\mu\text{s}$
开启时间	PD 50%关闭至最终 $V_{OUT}$ 10%以下, $V_{IN} = 1\ \text{V}$ , $G = +2$		33		ns
PD引脚漏电流	芯片使能		58		$\mu\text{A}$
	芯片关断		80		$\mu\text{A}$
输入特性					
输入电阻	共模		8		M $\Omega$
	差模		4		M $\Omega$
输入电容	共模		2		pF
输入共模电压范围			$\pm 4$		V
共模抑制比	$V_{CM} = \pm 1\ \text{V}$	-78	-86		dB
输出特性					
输出过驱恢复时间	$V_{IN} = \pm 2.5\ \text{V}, G = +2$		10		ns
输出电压摆幅	$R_L = 1\ \text{k}\Omega$		$\pm 4$		V
	$R_L = 100\ \Omega$		$\pm 3.7$		V
输出电流			50		mA
短路电流	吸电流和源电流		125		mA
容性负载驱动	30%过冲, $G = +2$		10		pF

# ADA4857-1/ADA4857-2

参数	条件	最小值	典型值	最大值	单位
电源		4.5		10.5	V
工作范围			5	5.5	mA
静态电流			350	450	$\mu$ A
静态电流(关断)	$PD \geq V_{CC} - 2V$				$\mu$ A
正电源抑制	$+V_S = 4.5V$ 至 $5.5V$ , $-V_S = -5V$	-59	-62		dB
负电源抑制	$+V_S = 5V$ , $-V_S = -4.5V$ 至 $-5.5V$	-65	-68		dB

## +5V电源

除非另有说明,  $T_A = 25^\circ C$ ,  $G = +2$ ,  $R_F = R_G = 499 \Omega$ ,  $R_S = 100 \Omega$  ( $G = +1$  (SOIC)),  $R_L = 1 k\Omega$ 至中间电源电压,  $PD =$  不连接。

表2.

参数	条件	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽(LFCSP/SOIC)	$G = +1, V_{OUT} = 0.2V$ p-p	595	800/750		MHz
	$G = +1, V_{OUT} = 2V$ p-p		500/400		MHz
	$G = +2, V_{OUT} = 0.2V$ p-p		360/300		MHz
全功率带宽	$G = +1, V_{OUT} = 2V$ p-p, THD < -40 dBc		95		MHz
0.1 dB平坦度带宽(LFCSP/SOIC)	$G = +2, V_{OUT} = 2V$ p-p, $R_L = 150 \Omega$		50/40		MHz
压摆率(10%至90%)	$G = +1, V_{OUT} = 2V$ 阶跃		1500		V/ $\mu$ s
0.1%建立时间	$G = +2, V_{OUT} = 2V$ 阶跃		15		ns
噪声/谐波性能					
谐波失真	$f = 1 MHz, G = +1, V_{OUT} = 2V$ p-p (HD2)		-92		dBc
	$f = 1 MHz, G = +1, V_{OUT} = 2V$ p-p (HD3)		-90		dBc
	$f = 10 MHz, G = +1, V_{OUT} = 2V$ p-p (HD2)		-81		dBc
	$f = 10 MHz, G = +1, V_{OUT} = 2V$ p-p (HD3)		-71		dBc
	$f = 50 MHz, G = +1, V_{OUT} = 2V$ p-p (HD2)		-69		dBc
	$f = 50 MHz, G = +1, V_{OUT} = 2V$ p-p (HD3)		-55		dBc
输入电压噪声	$f = 100 kHz$		4.4		nV/ $\sqrt{Hz}$
输入电流噪声	$f = 100 kHz$		1.5		pA/ $\sqrt{Hz}$
直流性能					
输入失调电压			$\pm 1$	$\pm 4.2$	mV
输入失调电压漂移			4.6		$\mu V/^\circ C$
输入偏置电流			-1.7	-3.3	$\mu A$
输入偏置电流漂移			24.5		nA/ $^\circ C$
输入偏置失调电流			50		nA
开环增益	$V_{OUT} = 1.25V$ 至 $3.75V$		57		dB
PD(关断)引脚					
PD输入电压	芯片关断		$\geq (V_{CC} - 2)$		V
	芯片使能		$\leq (V_{CC} - 4.2)$		V
关闭时间	PD 50%关闭至最终 $V_{OUT}$ 10%以下, $V_{IN} = 1V, G = +2$		38		$\mu s$
开启时间	PD 50%关闭至最终 $V_{OUT}$ 10%以下, $V_{IN} = 1V, G = +2$		30		ns
PD引脚漏电流	芯片使能		8		$\mu A$
	芯片关断		30		$\mu A$
输入特性					
输入电阻	共模		8		M $\Omega$
	差模		4		M $\Omega$
输入电容	共模		2		pF
输入共模电压范围			1 to 4		V
共模抑制比	$V_{CM} = 2V$ 至 $3V$	-76	-84		dB

# ADA4857-1/ADA4857-2

参数	条件	最小值	典型值	最大值	单位
输出特性					
过驱恢复时间	$G = +2$		15		ns
输出电压摆幅	$R_L = 1\text{ k}\Omega$ $R_L = 100\ \Omega$		1至4 1.1至3.9		V V
输出电流			50		mA
短路电流	吸电流和源电流		75		mA
容性负载驱动	30%过冲, $G = +2$		10		pF
电源					
工作范围		4.5		10.5	V
静态电流			4.5	5	mA
静态电流(关断)	$PD \geq V_{CC} - 2\text{ V}$		250	350	$\mu\text{A}$
正电源抑制	$+V_S = 4.5\text{ V至}5.5\text{ V}, -V_S = 0\text{ V}$	-58	-62		dB
负电源抑制	$+V_S = 5\text{ V}, -V_S = -0.5\text{ V至}+0.5\text{ V}$	-65	-68		dB

## 绝对最大额定值

表3.

参数	额定值
电源电压	11 V
功耗	参见图4
共模输入电压	$-V_S + 0.7 \text{ V}$ 至 $+V_S - 0.7 \text{ V}$
差分输入电压	$\pm V_S$
裸露焊盘电压	$-V_S$
存储温度范围	$-65^\circ\text{C}$ 至 $+125^\circ\text{C}$
工作温度范围	$-40^\circ\text{C}$ 至 $+125^\circ\text{C}$
引脚温度(焊接, 10秒)	$300^\circ\text{C}$
结温	$150^\circ\text{C}$

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最大值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

### 热阻

$\theta_{JA}$  针对最差条件, 即器件焊接在电路板上以实现表贴封装。

表4.

封装类型	$\theta_{JA}$	$\theta_{JC}$	单位
8引脚 SOIC	115	15	$^\circ\text{C}/\text{W}$
8引脚 LFCSP	94.5	34.8	$^\circ\text{C}/\text{W}$
16引脚 LFCSP	68.2	19	$^\circ\text{C}/\text{W}$

### 最大功耗

ADA4857的最大安全功耗受限于芯片结温( $T_J$ )的相应升高情况。达到玻璃化转变温度 $150^\circ\text{C}$ 左右时, 塑料的特性发生改变。即使只是暂时超过这一温度限值也有可能改变封装对芯片作用的应力, 从而永久性地转变ADA4857的参数性能。长时间超过 $175^\circ\text{C}$ 的结温会导致芯片器件出现变化, 因而可能造成性能下降或功能丧失。

封装的功耗( $P_D$ )为静态功耗与芯片中ADA4857的输出端驱动所导致的功耗之和, 而静态功耗则为电源引脚之间的电压( $V_S$ )乘以静态电流( $I_S$ )。

$$P_D = \text{静态功耗} + (\text{总驱动功耗} - \text{负载功耗})$$

$$P_D = (V_S \times I_S) + \left( \frac{V_S}{2} \times \frac{V_{OUT}}{R_L} \right) - \frac{V_{OUT}^2}{R_L}$$

应当考虑均方根输出电压。如果 $R_L$ 以 $-V_S$ 为基准, 如同在单电源供电情况下, 则总驱动功耗为 $V_S \times I_{OUT}$ 。如果均方根信号电平未定, 应考虑最差情况, 即 $R_L$ 接中间电源电压,  $V_{OUT} = V_S/4$ 。

$$P_D = (V_S \times I_S) + \frac{(V_S/4)^2}{R_L}$$

单电源供电且 $R_L$ 以 $-V_S$ 为基准时, 最差情况为 $V_{OUT} = V_S/2$ 。

气流可增强散热, 从而有效降低 $\theta_{JA}$ 。此外, 更多金属直接与封装引脚/裸露焊盘接触, 包括金属走线、通孔、地和电源层, 这同样可降低 $\theta_{JA}$ 。

图4显示4层JEDEC标准板上SOIC和LFCSP封装最大功耗与环境温度之间的关系。 $\theta_{JA}$ 值均为近似值。

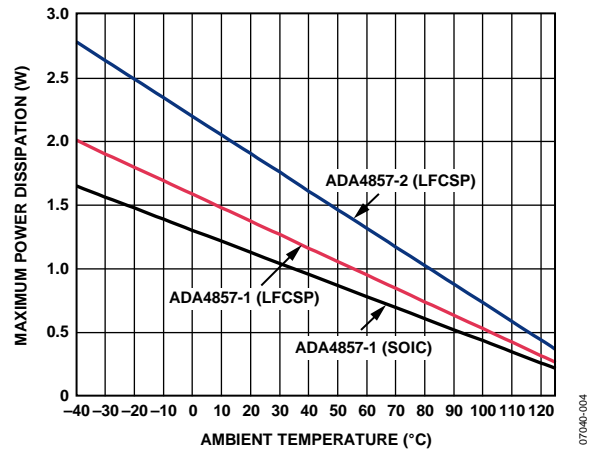


图4. 4层板最大功耗与温度的关系

### ESD警告



#### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

## 引脚配置和功能描述



NOTES  
 1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.  
 2. THE EXPOSED PAD MAY BE CONNECTED TO GND OR VS.

07040-005

图5. 8引脚LFCSP的引脚配置

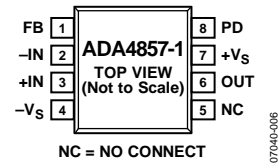


图6. 8引脚SOIC的引脚配置

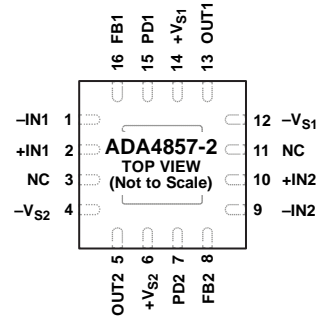
表5. 8引脚LFCSP引脚功能描述

引脚编号	引脚名称	描述
1	PD	关断。
2	FB	反馈。
3	-IN	反相输入。
4	+IN	同相输入。
5	-Vs	负电源。
6	NC	不连接。
7	OUT	输出。
8	+Vs	正电源。
EP	GND或Vs	裸露焊盘。裸露焊盘可连接到GND或Vs。

表6. 8引脚SOIC引脚功能描述

引脚编号	引脚名称	描述
1	FB	反馈。
2	-IN	反相输入。
3	+IN	同相输入。
4	-Vs	负电源。
5	NC	不连接。
6	OUT	输出。
7	+Vs	正电源。
8	PD	关断。

# ADA4857-1/ADA4857-2



- NOTES**
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.
  2. THE EXPOSED PAD MAY BE CONNECTED TO GND OR VS.

07040-007

图7. 16引脚LFCSP的引脚配置

表7. 16引脚LFCSP引脚功能描述

引脚编号	引脚名称	描述
1	-IN1	反相输入1。
2	+IN1	同相输入1。
3, 11	NC	不连接。
4	-V <sub>S2</sub>	负电源2。
5	OUT2	输出2。
6	+V <sub>S2</sub>	正电源2。
7	PD2	关断2。
8	FB2	反馈2。
9	-IN2	反相输入2。
10	+IN2	同相输入2。
12	-V <sub>S1</sub>	负电源1。
13	OUT1	输出1。
14	+V <sub>S1</sub>	正电源1。
15	PD1	关断1。
16	FB1	反馈1。
EP	GND或V <sub>S</sub>	裸露焊盘。裸露焊盘可连接到GND或V <sub>S</sub> 。



## 典型性能参数

除非另有说明,  $T = 25^{\circ}\text{C}$ ,  $G = +1$ ,  $R_F = 0\ \Omega$ ,  $R_G$  开路,  $R_S = 100\ \Omega$  (SOIC, for  $G = +2$ ,  $R_F = R_G = 499\ \Omega$ )。

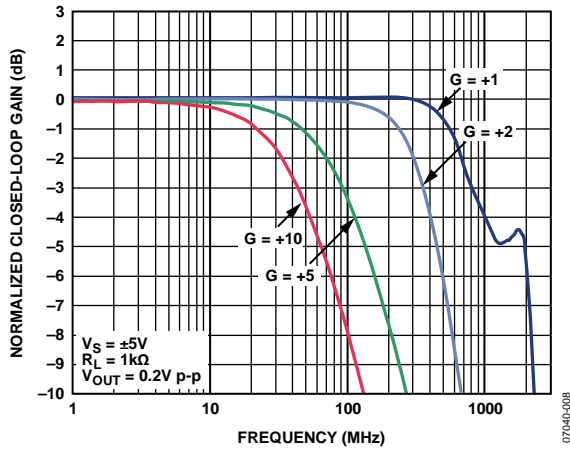


图8. 不同增益下的小信号频率响应(LFCSP)

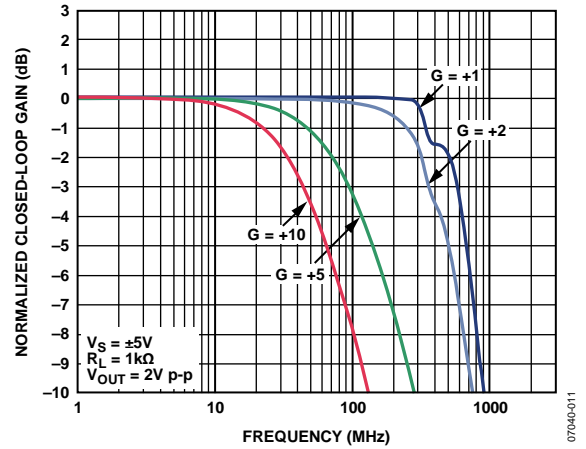


图11. 不同增益下的大信号频率响应(LFCSP)

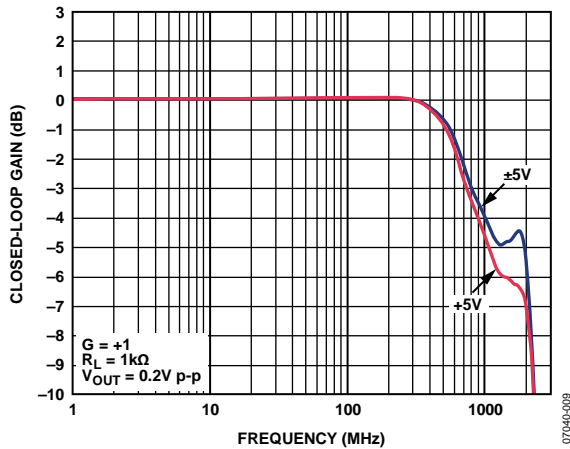


图9. 不同电源电压下的小信号频率响应(LFCSP)

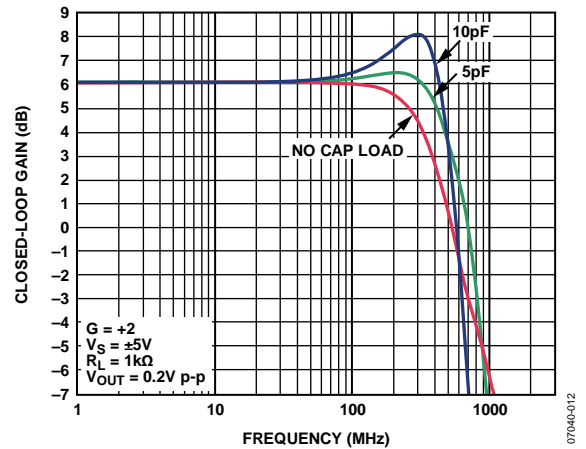


图12. 不同容性负载下的小信号频率响应(LFCSP)

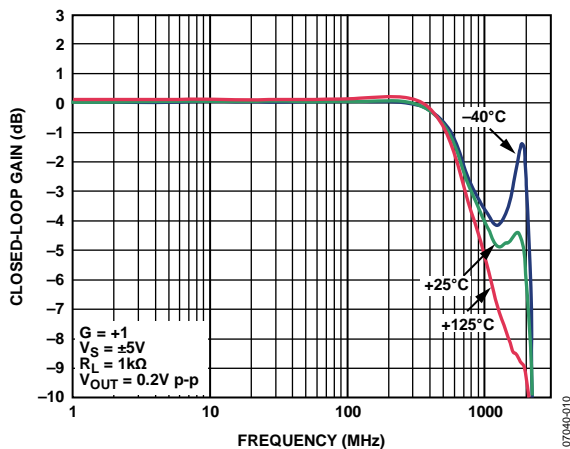


图10. 不同温度下的小信号频率响应(LFCSP)

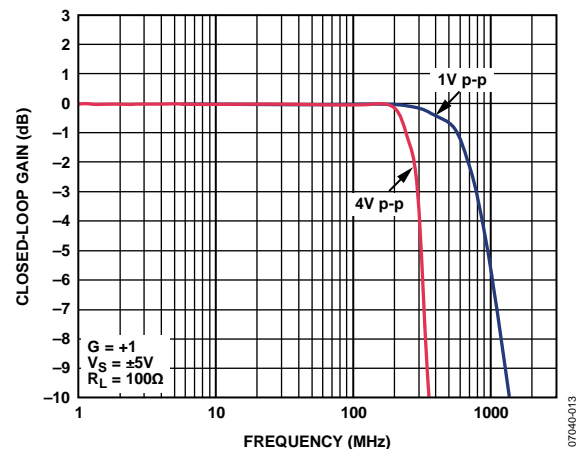


图13. 大信号频率响应与  $V_{OUT}$  的关系(LFCSP)

# ADA4857-1/ADA4857-2

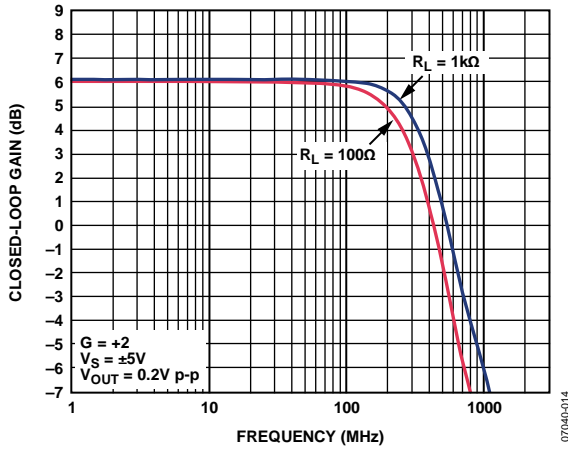


图14. 不同阻性负载下的小信号频率响应(LFCSP)

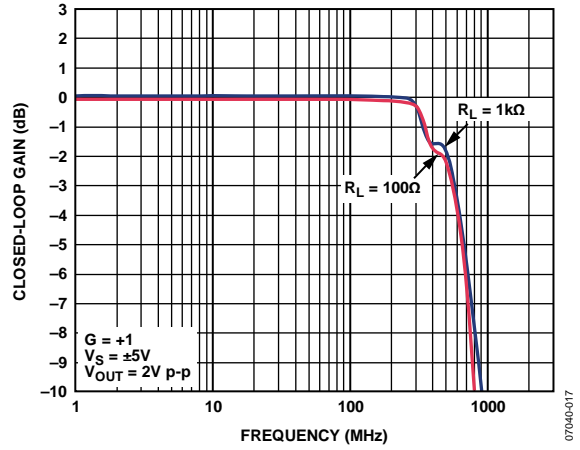


图17. 不同阻性负载下的大信号频率响应(LFCSP)

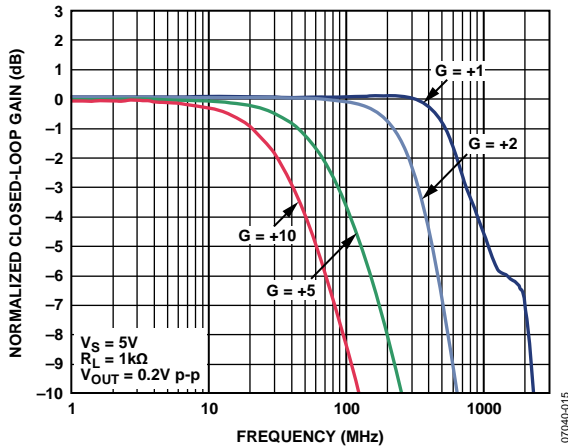


图15. 不同增益下的小信号频率响应 (LFCSP)

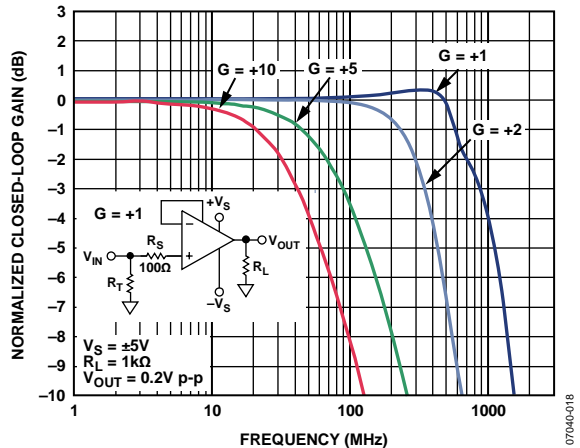


图18. 不同增益下的小信号频率响应(SOIC,  $R_S = 100\Omega$ ,  $G = +1$ )

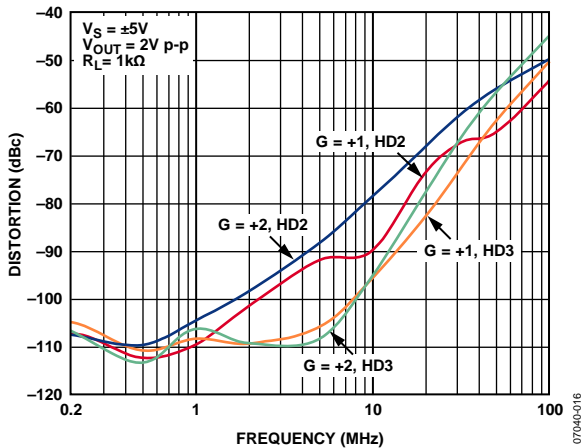


图16. 谐波失真与频率和增益的关系(LFCSP)

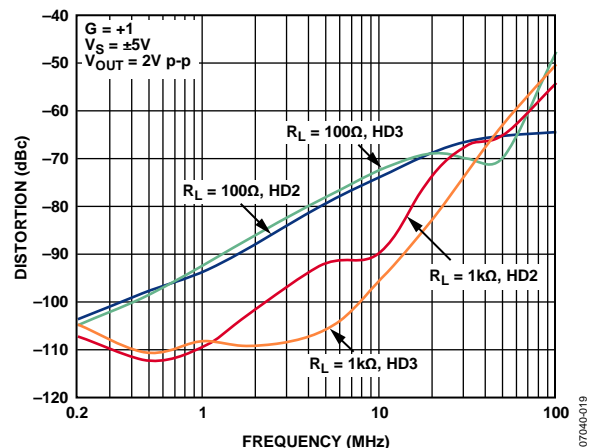


图19. 谐波失真与频率和负载的关系(LFCSP)

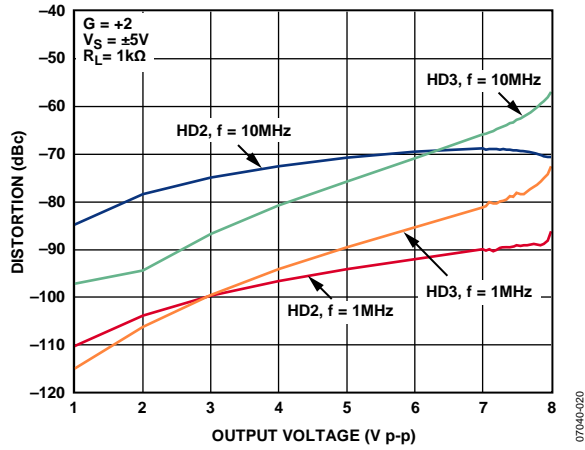


图20. 谐波失真与输出电压的关系

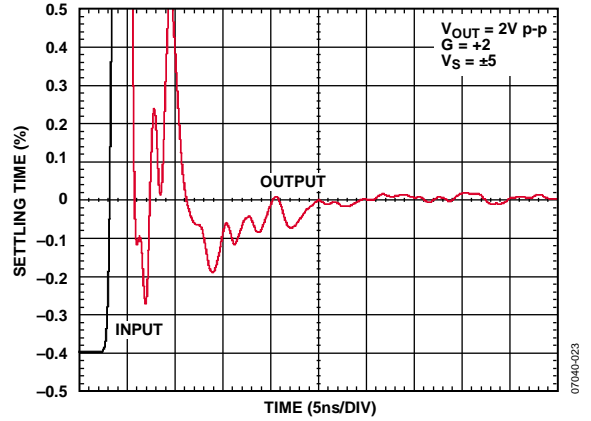


图23. 短期建立时间(LFCSP)

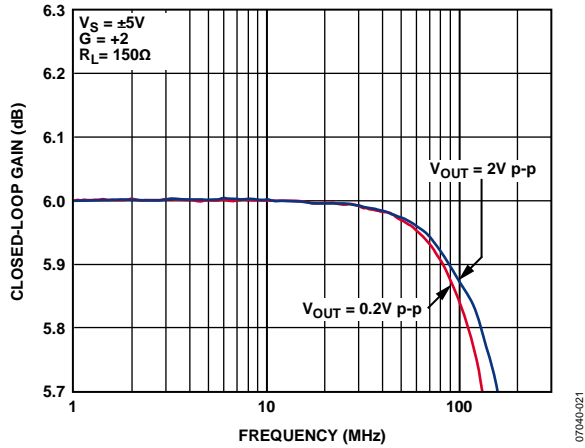


图21. 0.1 dB平坦度与不同输出电压下频率的关系(SOIC)

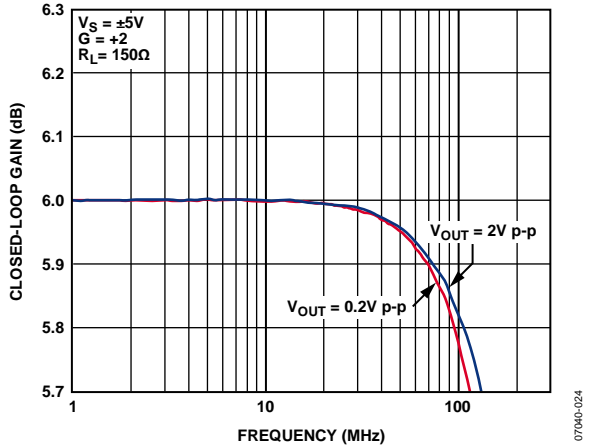


图24. 0.1 dB平坦度与不同输出电压下频率的关系(LFCSP)

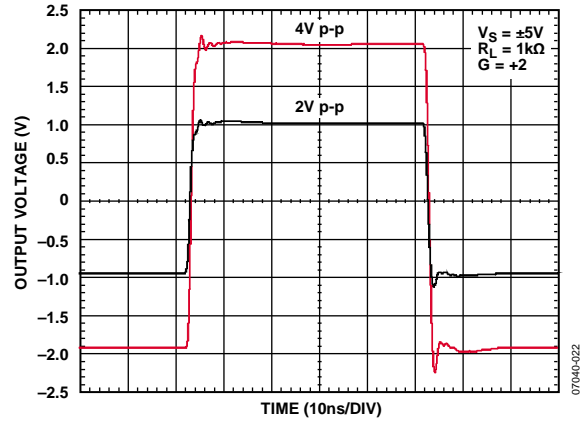


图22. 不同输出电压下的大信号瞬态响应(SOIC)

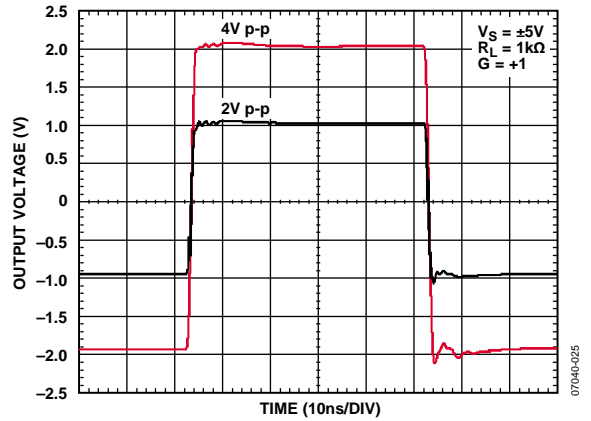


图25. 不同输出电压下的大信号瞬态响应(LFCSP)

# ADA4857-1/ADA4857-2

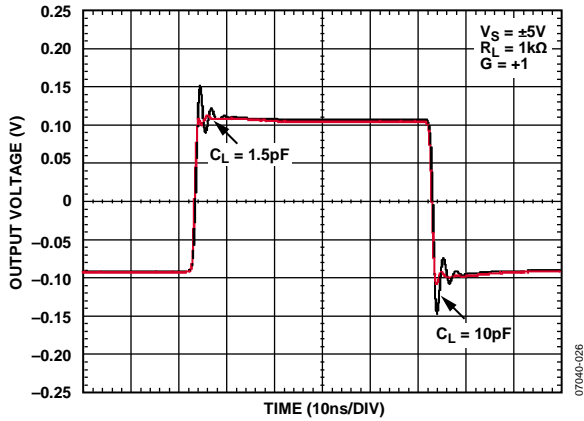


图26. 不同容性负载下的小信号瞬态响应(LFCSP)

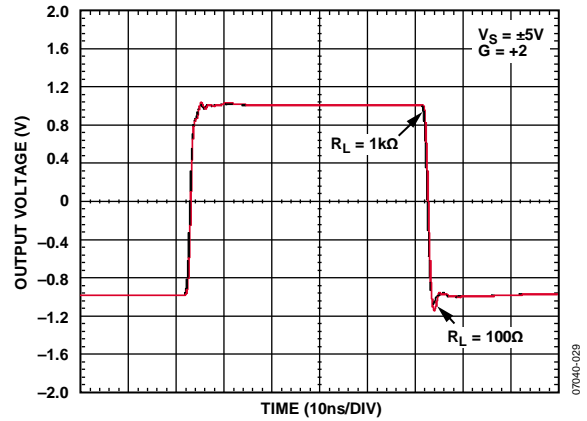


图29. 不同负载电阻下的大信号瞬态响应(SOIC)

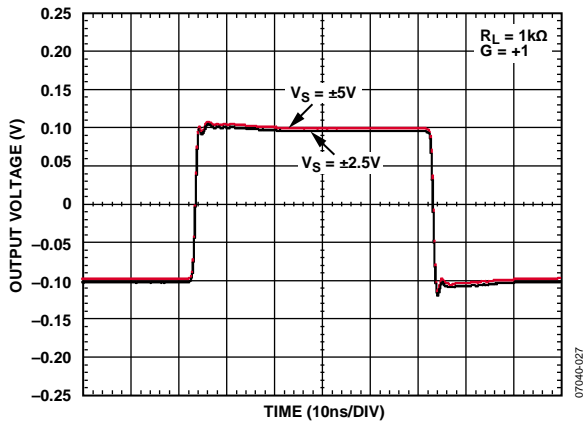


图27. 不同电源电压下的小信号瞬态响应(LFCSP)

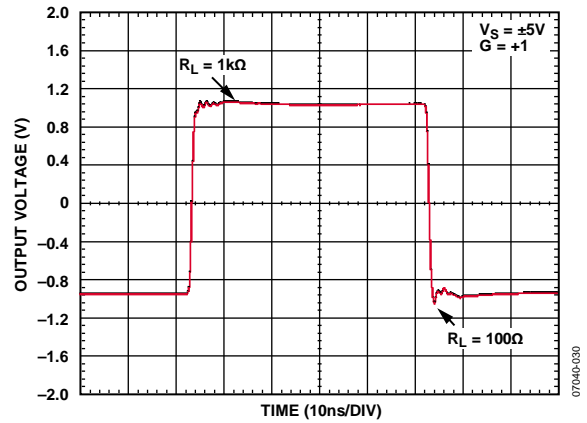


图30. 不同负载电阻下的大信号瞬态响应(LFCSP)

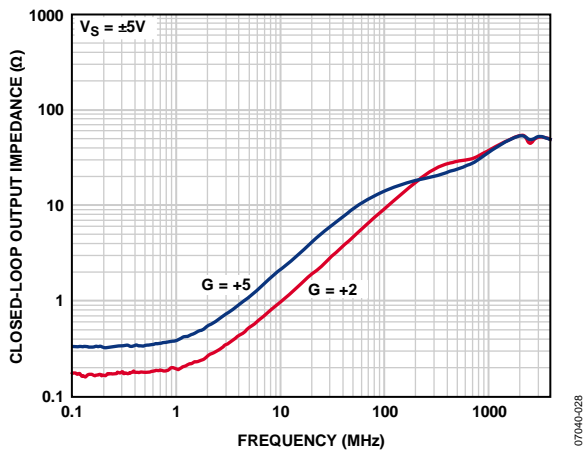


图28. 不同增益下的闭环输出阻抗与频率的关系

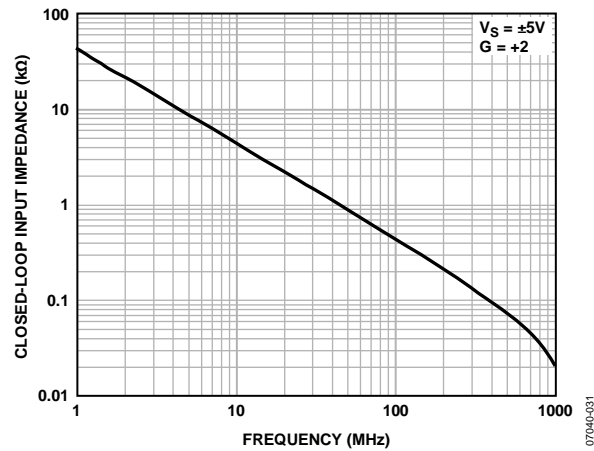


图31. 闭环输入阻抗与频率的关系

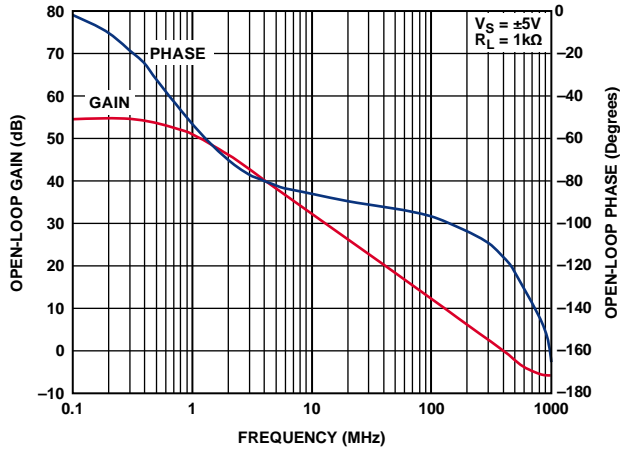


图32. 开环增益和相位与频率的关系

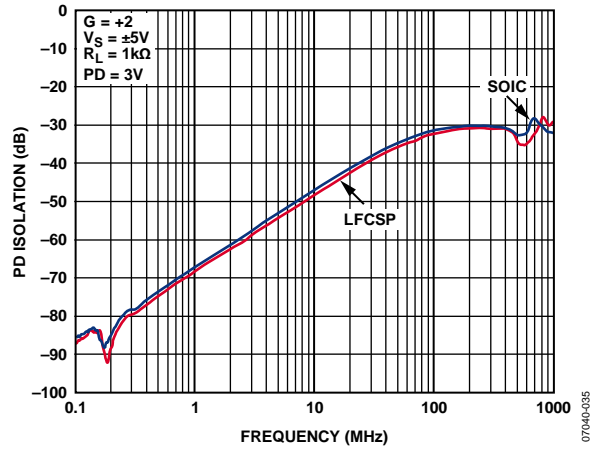


图35. PD隔离与频率的关系

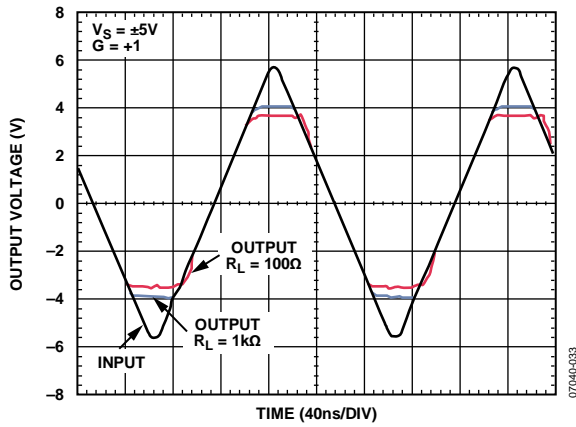


图33. 不同阻性负载下的输入过驱恢复

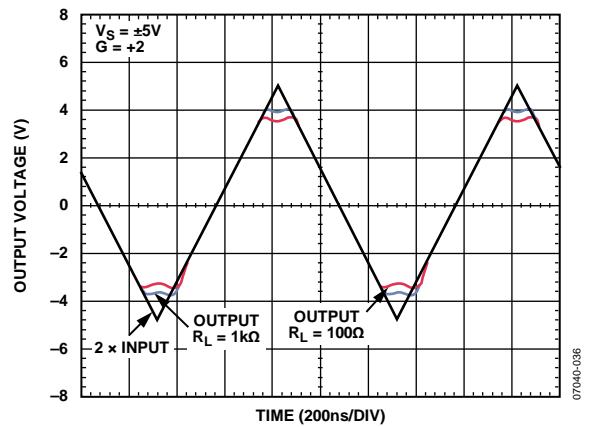


图36. 不同阻性负载下的输出过驱恢复

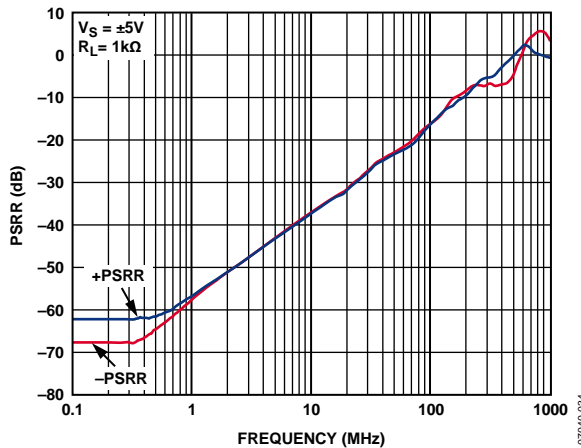


图34. 电源抑制比(PSRR)与频率的关系

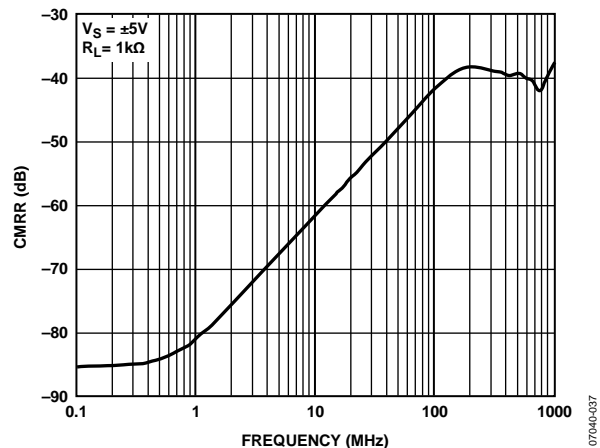


图37. 共模抑制比(CMRR)与频率的关系

# ADA4857-1/ADA4857-2

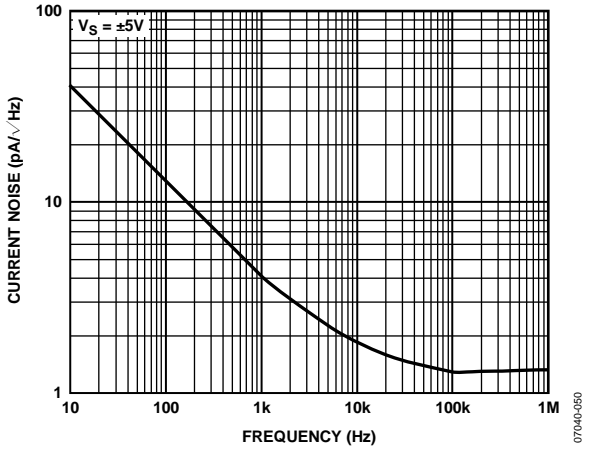


图38. 输入电流噪声与频率的关系

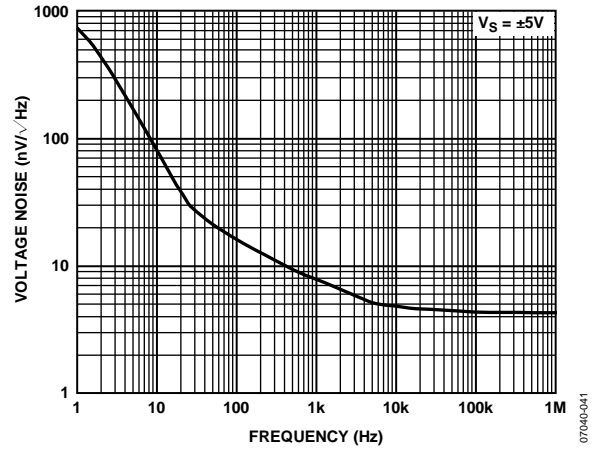


图40. 输入电压噪声与频率的关系

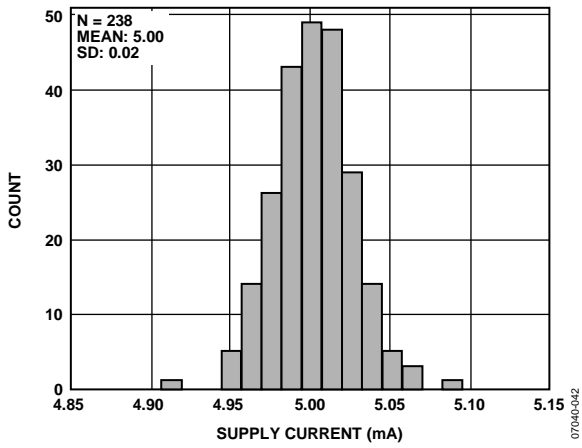


图39. 电源电流

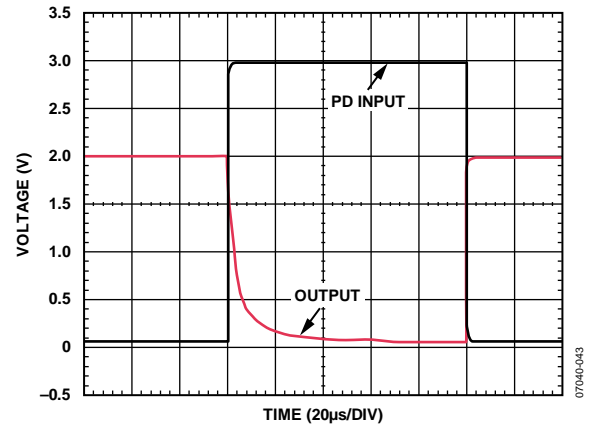


图41. 禁用/使能开关速度

# 测试电路

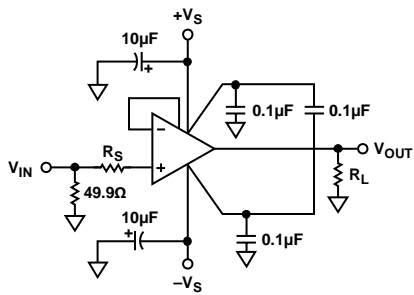


图42. 同相负载配置

07040-047

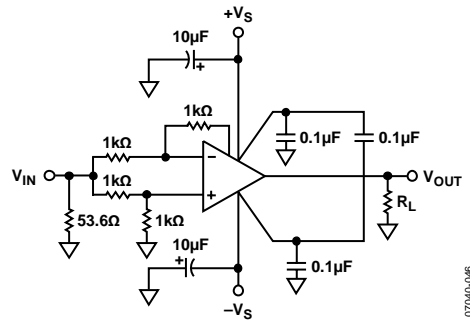


图45. 共模抑制

07040-046

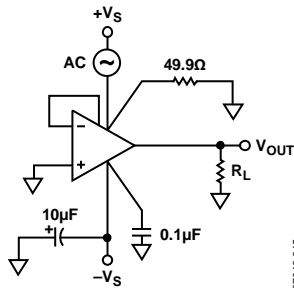


图43. 正电源抑制

07040-045

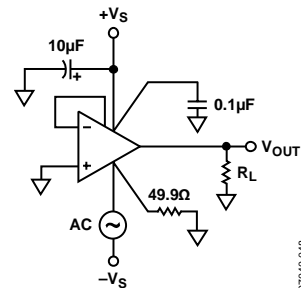


图46. 负电源抑制

07040-048

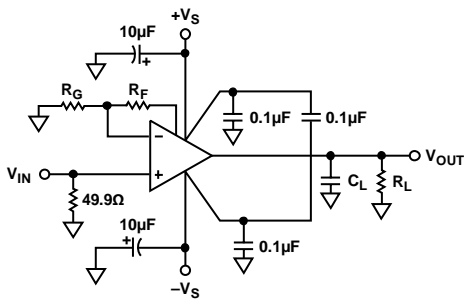


图44. 典型容性负载配置(LFCSP)

07040-051

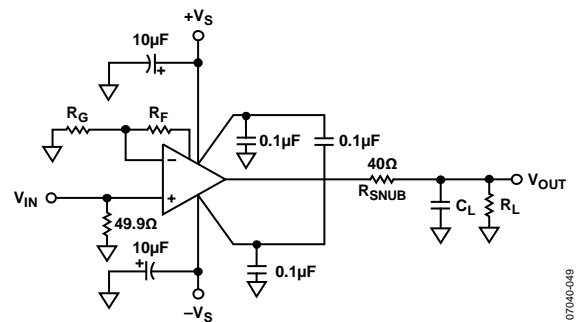


图47. 典型容性负载配置(SOIC)

07040-049

# ADA4857-1/ADA4857-2

## 应用信息

### 掉电工作模式

PD引脚用于关断芯片，降低静态电流和总功耗。该引脚低电平使能，这表示当PD引脚输入电压为低电平时，芯片全功率导通(见表8)。注意，PD未将输出置于高阻态，因此ADA4857不应用作多路复用器。

表8. PD工作表指南

条件	电源电压		
	±5 V	±2.5 V	+5 V
使能	≤+0.8 V	≤-1.7 V	≤+0.8 V
关断	≥+3 V	≥+0.5 V	≥+3 V

表9. 相关条件下的不同增益和推荐电阻值( $V_S = \pm 5\text{ V}$ ,  $T_A = 25^\circ\text{C}$ ,  $R_L = 1\text{ k}\Omega$ ,  $R_T = 49.9\ \Omega$ )

增益	$R_S$ ( $\Omega$ ) (CSP/SOIC)	$R_F$ ( $\Omega$ )	$R_G$ ( $\Omega$ )	-3 dB SS BW (MHz) (CSP/SOIC)	压摆率(V/ $\mu$ s), $V_{OUT} = 2\text{ V}$ 阶跃	ADA4857电压噪声 (nV/ $\sqrt{\text{Hz}}$ ), RTO	总系统噪声 (nV/ $\sqrt{\text{Hz}}$ ), RTO
+1	0/100	0	N/A	850/750	2350	4.4	4.49
+2	0/0	499	499	360/320	1680	8.8	9.89
+5	0/0	499	124	90/89	516	22.11	23.49
+10	0/0	499	56.2	43/40	213	43.47	45.31

### 容性负载考虑因素

使用SOIC封装驱动容性负载时， $R_{SNUB}$ 用于降低峰值(见图47)。对于不超过40 pF的所有容性负载而言，将峰化保持在1 dB以内的最佳电阻值为40  $\Omega$ 。

### 不同增益下的推荐值

表9为确定不同增益和相关的性能提供了有用的参考。较小的 $R_F$ 和 $R_G$ 可以降低其对放大器整体噪声性能的影响。



### 有源低通滤波器(LPF)

有源滤波器应用广泛，如抗混叠滤波器和高频通信中频片等。ADA4857-2提供410 MHz的增益带宽积和高压摆率，是构建有源滤波器的理想器件。图48显示了90 MHz和45 MHz LPF的频率响应。除带宽要求外，压摆率必须能够支持滤波器的全功率带宽。这种情况下，90 MHz带宽和2 V p-p输出摆幅至少要求2800 V/μs的压摆率。

图49所示电路为一个4极点Sallen-Key LPF。该滤波器包括两个相同的级联Sallen-Key LPF部分，各自具有固定增益G=2。该滤波器的净增益为G=4或12 dB。图48所示的实际增益为12 dB，其中并未考虑输出电压被串联匹配端接电阻 $R_T$ 和负载电阻平分的情况。

将这些电阻设置为彼此相等大大简化了Sallen-Key滤波器的设计方程式。为实现90 MHz转折频率，R值应设置为182 Ω。然而，如果R值加倍，转折频率将减半为45 MHz。这是一种简单的滤波器调谐方法，只需将R值(182 Ω)乘以90 MHz与新转折频率(单位MHz)的比值。

图48显示了对应于 $R = 182 \Omega$ 和 $R = 365 \Omega$ 的两种不同滤波器的各级输出情况。为使噪声贡献和失调电压最小，以及获得最佳频率响应性能，电阻值应保持较低水平。由于该滤波器电路使用的电容值较小，因此PCB布局布线至关重要，必须最大程度地降低寄生电容。几皮法的寄生电容就可能使滤波器的转折频率 $f_c$ 失谐。图49所示的电容量实际上包括一定的杂散PCB电容。

电容选择对于实现滤波器最佳性能同样重要。温度系数较低的电容，如NPO陶瓷电容和镀银云母电容等，适合用作滤波器元件。

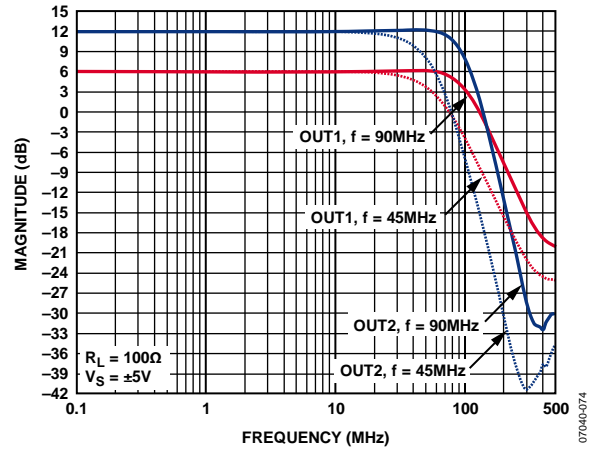


图48. 低通滤波器响应

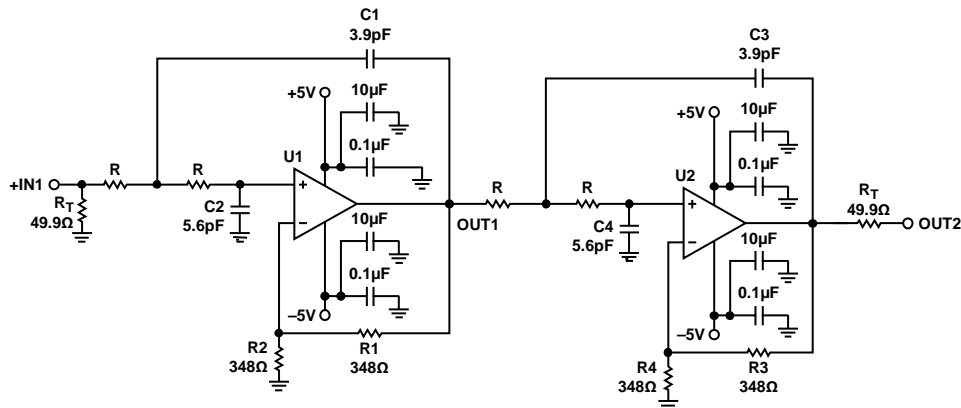


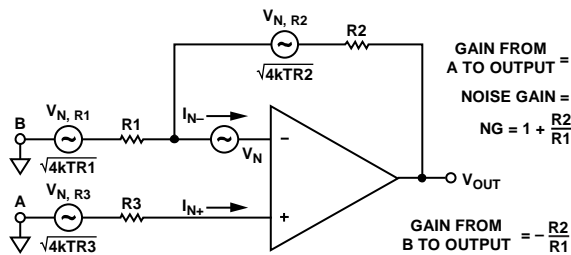
图49. 4极点Sallen-Key低通滤波器(ADA4857-2)

# ADA4857-1/ADA4857-2

## 噪声

要分析放大器电路的噪声性能，须明确噪声源，并确定各噪声源对放大器的整体噪声性能是否有重大影响。为了简化噪声计算，可以用噪声频谱密度来代替实际电压，从而将带宽排除在计算公式之外。噪声频谱密度一般用nV/√Hz表示，相当于1 Hz带宽中的噪声。

图50所示的噪声模型具有6个独立的噪声源：三个电阻的约翰逊噪声、运放电压噪声和放大器各输入端的电流噪声。每个噪声源都会贡献一定的输出端噪声。噪声一般是折合到输入端(RTI)，但计算折合到输出端(RTO)噪声往往更容易，然后将其除以噪声增益便得到RTI噪声。



$$\text{RTI NOISE} = \sqrt{V_N^2 + 4kTR_3 + 4kTR_1 \left[ \frac{R_2}{R_1 + R_2} \right]^2 + I_{N+}^2 R_3^2 + I_{N-}^2 \left[ \frac{R_1 \times R_2}{R_1 + R_2} \right]^2 + 4kTR_2 \left[ \frac{R_1}{R_1 + R_2} \right]^2}$$

$$\text{RTO NOISE} = \text{NG} \times \text{RTI NOISE}$$

图50 运算放大器噪声分析模型

所有电阻都具有约翰逊噪声，可通过下式计算：

$$\sqrt{(4kBTR)}$$

其中：

$k$ 表示波尔兹曼常数( $1.38 \times 10^{-23}$  J/K)。

$B$ 表示带宽(单位Hz)。

$T$ 表示绝对温度(单位K)。

$R$ 表示电阻(单位Ω)。

一个很容易记住的简单关系是：50 Ω电阻在25°C时产生的约翰逊噪声为1 nV/√Hz。

在对噪声十分敏感的应用中，必须注意不要将其它较大噪声源引入放大器。每个电阻都是一个噪声源。关注下述几个方面对于保持低噪声性能至关重要：设计、布局布线和器件选择。该放大器和相关电阻的噪声性能如表9所示。

## 电路考虑

对ADA4857电路板进行布局布线时，务必小心谨慎，一丝不苟，力求实现最佳性能。电源旁路、寄生电容和器件选择都会影响放大器的整体性能。

## PCB布局布线

ADA4857的工作频率高达850 MHz，因此必须采用射频电路板布局布线技术。ADA4857引脚下面的所有接地和电源层应不含铜，防止接地输入引脚与接地输出引脚之间形成寄生电容。如果安装焊盘下面的接地层不干净，SOIC尺寸的单个安装焊盘就能增加多达0.2 pF的接地电容。ADA4857的低失真引脚排列增加了输入和电源引脚之间的间隔距离，改善了二次谐波性能。此外，反馈引脚缩短输出和放大器反相输入端之间的距离，有助于使反馈路径的寄生电感和电容最小，降低振铃和峰化。

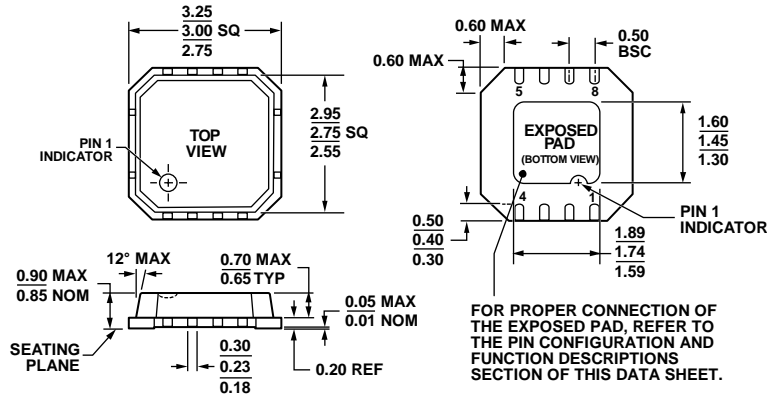
## 电源旁路

ADA4857的电源旁路已针对频率响应和失真性能进行优化。图42显示旁路电容的建议值和位置。应尽可能靠近电源引脚放置0.1 μF旁路电容。电源旁路对于电路稳定、频率响应、失真和电源抑制(PSR)性能至关重要。两个电源之间的电容有助于提高电源抑制(PSR)和失真性能。10 μF电解电容应靠近0.1 μF电容，但并不十分重要。某些情况下，增加并联电容可以改善频率和瞬态响应性能。

## 接地

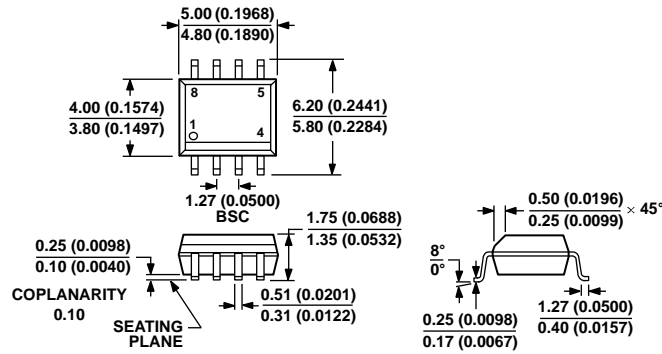
可能的话，应使用接地层和电源层。它们可以降低电源层及接地回路的电阻和电感。输入和输出端接电阻、旁路电容和 $R_G$ 的回路应尽可能靠近ADA4857。输出负载接地和旁路电容接地应返回至接地层上的同一点，以使走线寄生电感、响铃振荡和过冲最小，并且提高失真性能。ADA4857 LFSCP封装具有裸露焊盘。为实现最佳电气和散热性能，应将此焊盘焊接到接地层或电源层。有关高速电路设计的更多信息，请参阅“高速印刷电路板布局实用指南”(www.analog.com)。

外形尺寸



04-04-2012-A

图51. 8引脚脚架构芯片级封装[LFCSP\_VD]  
3 mm x 3 mm, 超薄体, 双列引脚(CP-8-2)  
图示尺寸单位: mm

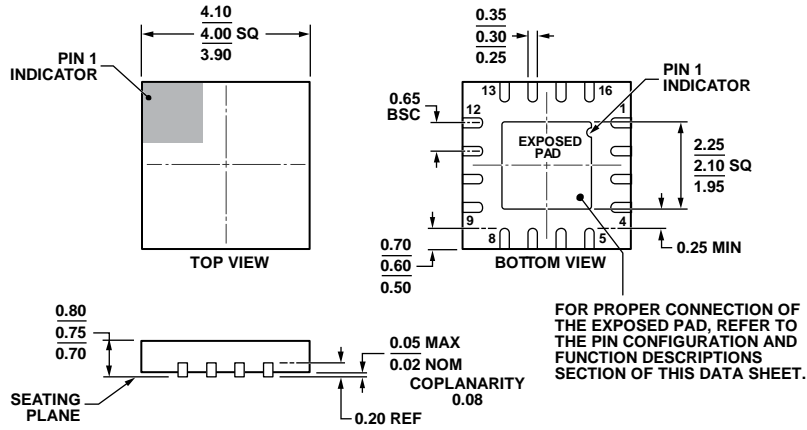


COMPLIANT TO JEDEC STANDARDS MS-012-AA  
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

图52. 8引脚标准小型封装[SOIC\_N]  
(R-8)  
图示尺寸单位: mm和(inch)

# ADA4857-1/ADA4857-2



COMPLIANT TO JEDEC STANDARDS MO-220-WGGC.

图53. 16引脚引脚架构芯片级封装[LFCSP\_WQ]

4 mm x 4 mm, 超薄体

(CP-16-23)

尺寸单位: mm

111908-A

## 订购指南

型号 <sup>1</sup>	温度范围	封装描述	封装选项	订购数量	标识
ADA4857-1YCPZ-R2	-40°C至+125°C	8引脚 LFCSP_VD	CP-8-2	250	H15
ADA4857-1YCPZ-RL	-40°C至+125°C	8引脚 LFCSP_VD	CP-8-2	5,000	H15
ADA4857-1YCPZ-R7	-40°C至+125°C	8引脚 LFCSP_VD	CP-8-2	1,500	H15
ADA4857-1YRZ	-40°C至+125°C	8引脚 SOIC_N	R-8	98	
ADA4857-1YRZ-R7	-40°C至+125°C	8引脚 SOIC_N	R-8	2,500	
ADA4857-1YRZ-RL	-40°C至+125°C	8引脚 SOIC_N	R-8	1,000	
ADA4857-1YR-EBZ		评估板			
ADA4857-1YCP-EBZ		评估板			
ADA4857-2YCPZ-R2	-40°C至+12.5°C	16引脚 LFCSP_WQ	CP-16-23	250	
ADA4857-2YCPZ-RL	-40°C至+125°C	16引脚 LFCSP_WQ	CP-16-23	5,000	
ADA4857-2YCPZ-R7	-40°C至+125°C	16引脚 LFCSP_WQ	CP-16-23	1,500	
ADA4857-2YCP-EBZ		评估板			

<sup>1</sup>Z = 符合RoHS标准的器件。