

特性

均方根噪声: 8.5 nV (4.7 Hz, G = 128)
 16位无噪声分辨率 (2.4 kHz, G = 128)
 最高22.5位无噪声分辨率 (G = 1)
 失调漂移: 5 nV/°C
 增益漂移: 1 ppm/°C
 稳定的时间漂移特性
 2个差分/4个伪差分输入通道
 自动通道序列器
 可编程增益(1至128)
 输出数据速率: 4.7 Hz至4.8 kHz
 内部或外部时钟
 50 Hz/60 Hz同时抑制
 4路通用数字输出
 电源电压
 AV_{DD}: 4.75 V至5.25 V
 DV_{DD}: 2.7 V至5.25 V
 电流: 6 mA
 温度范围: -40°C至+105°C
 接口
 三线式串行接口
 SPI、QSPI™、MICROWIRE™和DSP兼容
 SCLK上为施密特触发器

应用

电子秤

应变计传感器

压力测量

温度测量

色谱仪

PLC/DCS模拟输入模块

数据采集

医疗与科学仪器

概述

AD7190是一款适合高精度测量应用的低噪声完整模拟前端, 内置一个低噪声、24位 Σ - Δ 模数转换器(ADC)。片内低噪声可编程增益级意味着可直接输入小信号。

这款器件可配置为两路差分输入或四路伪差分输入。片内通道序列器可以使能多个通道, AD7190按顺序在各使能通道上执行转换。这可以简化与器件的通信。片内4.92 MHz时钟可以用作ADC的时钟源; 或者, 也可以使用外部时钟或晶振。器件的输出数据速率可在4.7 Hz至4.8 kHz范围内变化。

这款器件提供两种数字滤波器选项。滤波器的选择会影响以编程输出数据速率工作时的均方根噪声和无噪声分辨率、建立时间以及50 Hz/60 Hz抑制。针对要求所有转换均建立的应用, AD7190具有零延迟特性。

这款器件采用5 V模拟电源和2.7 V至5.25 V数字电源供电, 功耗为6 mA, 提供24引脚TSSOP封装。

功能框图

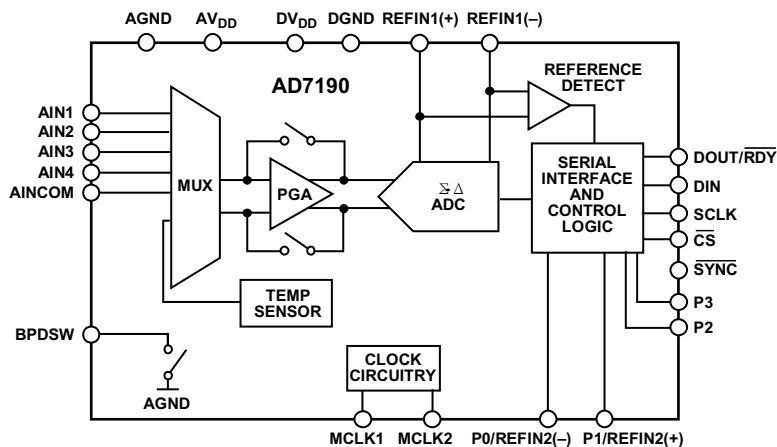


图1

Rev. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781.329.4700 www.analog.com
 Fax: 781.461.3113 ©2008–2009 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

目录

特性	1	满量程寄存器	25
应用	1	ADC电路信息	26
概述	1	概述	26
功能框图	1	滤波器、输出数据速率、建立时间	26
修订历史	2	数字接口	29
技术规格	3	电路描述	33
时序特性	7	模拟输入通道	33
电路与时序图	7	PGA	33
绝对最大额定值	9	双极性/单极性配置	33
热阻	9	数据输出编码	33
ESD警告	9	时钟	33
引脚配置及功能描述	10	激励电流	34
典型工作特性	12	基准电压	34
均方根噪声与分辨率	15	基准电压检测	34
Sinc ⁴ 斩波禁用	15	复位	34
Sinc ³ 斩波禁用	16	系统同步	35
Sinc ⁴ 斩波使能	17	温度传感器	35
Sinc ³ 斩波使能	18	电桥关断开关	35
片内寄存器	19	逻辑输出	35
通信寄存器	19	使能奇偶校验	36
状态寄存器	20	校准	36
模式寄存器	20	接地和布局	37
配置寄存器	22	应用信息	38
数据寄存器	24	电子秤	38
ID寄存器	24	外形尺寸	39
GPOCON寄存器	24	订购指南	39
失调寄存器	25		

修订历史

2009年5月—修订版A至修订版B

修改表3	9
------------	---

2009年5月—修订版0至修订版A

修改表1	3
修改表3和表4	9
修改表5	10
修改表6和表7	15
修改“状态寄存器”部分	20
修改表17	21
修改表19	23
修改表20	24
增加“ID寄存器”部分	24

修改表21	25
修改“滤波器、输出数据速率、建立时间”部分	26
修改“连续转换模式”部分	31
修改“模拟输入通道”和“双极性/单极性配置”部分	33
修改“激励电流”、“基准电压”、“基准电压检测”和“复位”部分	34
修改“温度传感器”部分	35
修改“校准”部分	36
修改“接地和布局”部分	37
修改“电子秤”部分	38
修改“订购指南”部分	39

2008年10月—修订版0：初始版

技术规格

$AV_{DD} = 4.75\text{ V}$ 至 5.25 V ， $DV_{DD} = 2.7\text{ V}$ 至 5.25 V ， $AGND = DGND = 0\text{ V}$ ， $REFIN_x(+)$ = AV_{DD} ， $REFIN_x(-)$ = $AGND$ ， $MCLK = 4.92\text{ MHz}$ ， $T_A = T_{MIN}$ 至 T_{MAX} ，特别声明除外。

表1

参数	AD7190B	单位	测试条件/注释 ¹
ADC			
输出数据速率	4.7至4800 1.17至1200 1.56至1600	Hz, 标称值 Hz, 标称值 Hz, 标称值	斩波禁用 斩波使能, sinc ⁴ 滤波器 斩波使能, sinc ³ 滤波器
无失码 ²	24 24	位, 最小值 位, 最小值	FS > 1, sinc ⁴ 滤波器 ³ FS > 4, sinc ³ 滤波器 ³
分辨率	参见“均方根噪声与分辨率”部分		
均方根噪声与输出数据速率	参见“均方根噪声与分辨率”部分		
积分非线性	±5 ±15	满量程范围的百万分率(ppm), 最大值 满量程范围的百万分率(ppm), 最大值	典型值±1 ppm, 增益 = 1 典型值±5 ppm, 增益 > 1
失调误差 ^{4,5}	±75/增益 ±0.5	μV, 典型值 μV, 典型值	斩波禁用 斩波使能
失调误差漂移与温度的关系 ⁵	±100/增益 ±5 ±5	nV/°C, 典型值 nV/°C, 典型值 nV/°C, 典型值	增益 = 1至16, 斩波禁用 增益 = 32至128, 斩波禁用 斩波使能
失调误差漂移与时间的关系	25	nV/1000小时, 典型值	增益 ≥ 32
增益误差 ⁴	±0.005 ±0.0075	%, 最大值 %, 典型值	典型值±0.001%, 增益 = 1, $AV_{DD} = 5\text{ V}$ ⁶ 增益 > 1, 内部满量程校准之后
增益漂移与温度的关系	±1	ppm/°C, 典型值	
增益漂移与时间的关系	10	ppm/1000小时, 典型值	增益 = 1
电源抑制	95 100	dB, 典型值 dB, 最小值	增益 = 1, $V_{IN} = 1\text{ V}$ 增益 > 1, $V_{IN} = 1\text{ V}/$ 增益; 典型值110 dB
共模抑制			
@ DC	100 110	dB, 最小值 dB, 最小值	增益 = 1, $V_{IN} = 1\text{ V}$ ² 增益 > 1, $V_{IN} = 1\text{ V}/$ 增益
@ 50 Hz, 60 Hz ²	120	dB, 最小值	10 Hz输出数据速率, 50 ± 1 Hz, 60 ± 1 Hz
@ 50 Hz, 60 Hz ²		dB, 最小值	50 ± 1 Hz(50 Hz输出数据速率), 60 ± 1 Hz(60 Hz输出数据速率)
串模抑制 ²			
Sinc ⁴ 滤波器			
内部时钟			
@ 50 Hz, 60 Hz	100 74	dB, 最小值 dB, 最小值	10 Hz输出数据速率, 50 ± 1 Hz, 60 ± 1 Hz 50 Hz输出数据速率, REJ607 = 1, 50 ± 1 Hz, 60 ± 1 Hz.
@ 50 Hz	96	dB, 最小值	50 Hz输出数据速率, 50 ± 1 Hz
@ 60 Hz	97	dB, 最小值	60 Hz输出数据速率, 60 ± 1 Hz

AD7190

参数	AD7190B	单位	测试条件/注释 ¹
外部时钟			
@ 50 Hz, 60 Hz	120	dB, 最小值	10 Hz输出数据速率, 50 ± 1 Hz, 60 ± 1 Hz
	82	dB, 最小值	50 Hz输出数据速率, REJ607 = 1, 50 ± 1 Hz, 60 ± 1 Hz.
@ 50 Hz	120	dB, 最小值	50 Hz输出数据速率, 50 ± 1 Hz
@ 60 Hz	120	dB, 最小值	60 Hz输出数据速率, 60 ± 1 Hz
Sinc ³ 滤波器			
内部时钟			
@ 50 Hz, 60 Hz	75	dB, 最小值	10 Hz输出数据速率, 50 ± 1 Hz, 60 ± 1 Hz
	60	dB, 最小值	50 Hz输出数据速率, REJ60 = 1, 50 ± 1 Hz, 60 ± 1 Hz.
@ 50 Hz	70	dB, 最小值	50 Hz输出数据速率, 50 ± 1 Hz
@ 60 Hz	70	dB, 最小值	60 Hz输出数据速率, 60 ± 1 Hz
外部时钟			
@ 50 Hz, 60 Hz	100	dB, 最小值	10 Hz输出数据速率, 50 ± 1 Hz, 60 ± 1 Hz
	67	dB, 最小值	50 Hz输出数据速率, REJ607 = 1, 50 ± 1 Hz, 60 ± 1 Hz.
@ 50 Hz	95	dB, 最小值	50 Hz输出数据速率, 50 ± 1 Hz
@ 60 Hz	95	dB, 最小值	60 Hz输出数据速率, 60 ± 1 Hz
模拟输入			
差分输入电压范围	±V _{REF} /增益	V, 标称值	V _{REF} = REFINx(+) - REFINx(-), 增益 = 1至128
	±(AV _{DD} - 1.25 V)/增益	V, 最小值/最大值	增益 > 1
绝对AIN电压限值 ²			
非缓冲模式	AGND - 50 mV	V, 最小值	
	AV _{DD} + 50 mV	V, 最大值	
缓冲模式	AGND + 250 mV	V, 最小值	
	AV _{DD} - 250 mV	V, 最大值	
模拟输入电流			
缓冲模式			
输入电流 ²	±2	nA, 最大值	增益 = 1
	±3	nA, 最大值	增益 > 1
输入电流漂移	±5	pA/°C, 典型值	
非缓冲模式			
输入电流	±5	μA/V, 典型值	增益 = 1, 输入电流随输入电压而变化
	±1	μA/V, 典型值	增益 > 1
输入电流漂移	±0.05	nA/V/°C, 典型值	外部时钟
	±1.6	nA/V/°C, 典型值	内部时钟
基准电压输入			
REFIN电压	AV _{DD}	V, 标称值	REFIN = REFINx(+) - REFINx(-).
基准电压范围 ²	1	V, 最小值	
	AV _{DD}	V, 最大值	增益 > 1时, 差分输入必须限制在 ±(AV _{DD} - 1.25 V)/增益以内
绝对REFIN电压限值 ²	AGND - 50 mV	V, 最小值	
	AV _{DD} + 50 mV	V, 最大值	
平均基准输入电流	7	μA/V, 典型值	
平均基准输入电流漂移	±0.03	nA/V/°C, 典型值	外部时钟
	1.3	nA/V/°C, 典型值	内部时钟

参数	AD7190B	单位	测试条件/注释 ¹
串模抑制 ² 共模抑制 基准电压检测电平	与模拟输入相同 95 0.3 0.6	dB, 典型值 V, 最小值 V, 最大值	
温度传感器 精度 灵敏度	± 2 2815	$^{\circ}\text{C}$, 典型值 码/ $^{\circ}\text{C}$, 典型值	在25 $^{\circ}\text{C}$ 进行用户校准之后适用 双极性模式
电桥关断开关 R_{ON} 容许电流 ²	10 30	Ω , 最大值 mA, 最大值	连续电流
激励电流 AIN电流	500	nA, 标称值	模拟输入必须经过缓冲并禁用斩波
数字输出(P0至P3) 输出高电压, V_{OH}^2 输出低电压, V_{OL}^2 浮空态泄漏电流 浮空态输出电容	4 0.4 ± 100 10	V, 最小值 V, 最大值 nA, 最大值 pF, 典型值	$A_{\text{VDD}} = 5\text{V}, I_{\text{SOURCE}} = 200\ \mu\text{A}$. $A_{\text{VDD}} = 5\text{V}, I_{\text{SINK}} = 800\ \mu\text{A}$.
内部/外部时钟 内部时钟 频率 占空比 外部时钟/晶振 ² 频率 输入低电压, V_{INL} 输入高电压, V_{INH} 输入电流	$4.92 \pm 4\%$ 50:50 4.9152 2.4576/5.12 0.8 0.4 2.5 3.5 ± 10	MHz, 最小值/最大值 %, 典型值 MHz, 标称值 MHz, 最小值/最大值 V, 最大值 V, 最大值 V, 最小值 V, 最小值 μA , 最大值	$DV_{\text{DD}} = 5\text{V}$. $DV_{\text{DD}} = 3\text{V}$. $DV_{\text{DD}} = 3\text{V}$. $DV_{\text{DD}} = 5\text{V}$.
逻辑输入 输入高电压, V_{INH}^2 输入低电压, V_{INL}^2 迟滞 ² 输入电流	2 0.8 0.1/0.25 ± 10	V, 最小值 V, 最大值 V, 最小值/最大值 μA , 最大值	
逻辑输出(DOUT/RDY) 输出高电压, V_{OH}^2 输出低电压, V_{OL}^2 输出高电压, V_{OH}^2 输出低电压, V_{OL}^2 浮空态泄漏电流 浮空态输出电容 数据输出编码	$DV_{\text{DD}} - 0.6$ 0.4 4 0.4 ± 10 10 偏移二进制	V, 最小值 V, 最大值 V, 最小值 V, 最大值 μA , 最大值 pF, 典型值	$DV_{\text{DD}} = 3\text{V}, I_{\text{SOURCE}} = 100\ \mu\text{A}$. $DV_{\text{DD}} = 3\text{V}, I_{\text{SINK}} = 100\ \mu\text{A}$. $DV_{\text{DD}} = 5\text{V}, I_{\text{SOURCE}} = 200\ \mu\text{A}$. $DV_{\text{DD}} = 5\text{V}, I_{\text{SINK}} = 1.6\ \text{mA}$.
系统校准 ² 满量程校准限值 零电平校准限值 输入范围	$1.05 \times \text{FS}$ $-1.05 \times \text{FS}$ $0.8 \times \text{FS}$ $2.1 \times \text{FS}$	V, 最大值 V, 最小值 V, 最小值 V, 最大值	

AD7190

参数	AD7190B	单位	测试条件/注释 ¹
电源要求 ⁸			
电源电压			
AV _{DD} - AGND	4.75/5.25	V, 最小值/最大值	
DV _{DD} - DGND	2.7/5.25	V, 最小值/最大值	
电源电流			
AI _{DD} 电流	1	mA, 最大值	典型值0.85 mA, 增益 = 1, 缓冲器关断
	1.3	mA, 最大值	典型值1.1 mA, 增益 = 1, 缓冲器开启
	4.5	mA, 最大值	典型值3.5 mA, 增益 = 8, 缓冲器关断
	4.75	mA, 最大值	典型值4 mA, 增益 = 8, 缓冲器开启
	6.2	mA, 最大值	典型值5 mA, 增益 = 16至128, 缓冲器关断
	6.75	mA, 最大值	典型值5.5 mA, 增益 = 16至128, 缓冲器开启
DI _{DD} 电流	0.4	mA, 最大值	典型值0.35 mA, DV _{DD} = 3 V
	0.6	mA, 最大值	典型值0.5 mA, DV _{DD} = 5 V
	1.5	mA, 典型值	
I _{DD} (省电模式)	2	μA, 最大值	使用外部晶振

¹温度范围: T_{MIN} = -40°C, T_{MAX} = +105°C。

²技术规格未经生产测试, 但受产品首次发布时的特性数据支持。

³FS = 模式寄存器中FS9位至FS0位的十进制等效值。

⁴经过系统校准或内部零电平校准后, 失调误差与选定的编程增益和输出数据速率所对应的噪声相当。
系统满量程校准可将增益误差降至与编程增益和输出数据速率所对应的噪声相当。

⁵模拟输入配置为差分模式。

⁶工厂校准条件下适用(AV_{DD} = 5 V, 增益 = 1, TA = 25°C)。

⁷REJ60是模式寄存器中的一个位。输出数据速率设置为50 Hz时, REJ60设置为1将使陷波频率位于60 Hz, 从而提供50 Hz/60 Hz同时抑制。

⁸数字输入等于DV_{DD}或DGND。

时序特性

$AV_{DD} = 4.75\text{ V}$ 至 5.25 V , $DV_{DD} = 2.7\text{ V}$ 至 5.25 V , $AGND = DGND = 0\text{ V}$, 输入逻辑0 = 0 V , 输入逻辑1 = DV_{DD} , 特别声明除外。

表2

参数	T_{MIN} 、 T_{MAX} 限值(B级)	单位	条件/注释 ^{1,2}
t_3	100	ns, 最小值	SCLK高脉冲宽度
t_4	100	ns, 最小值	SCLK低脉冲宽度
读操作			
t_1	0	ns, 最小值	\overline{CS} 下降沿至 $DOUT/\overline{RDY}$ 有效时间
	60	ns, 最大值	$DV_{DD} = 4.75\text{ V}$ 至 5.25 V
	80	ns, 最大值	$DV_{DD} = 2.7\text{ V}$ 至 3.6 V
t_2^3	0	ns, 最小值	SCLK有效沿至数据有效延迟 ⁴
	60	ns, 最大值	$DV_{DD} = 4.75\text{ V}$ 至 5.25 V
	80	ns, 最大值	$DV_{DD} = 2.7\text{ V}$ 至 3.6 V
$t_5^{5,6}$	10	ns, 最小值	\overline{CS} 无效沿之后的总线释放时间
	80	ns, 最大值	
t_6	0	ns, 最小值	SCLK无效沿至 \overline{CS} 无效沿
t_7	10	ns, 最小值	SCLK无效沿至 $DOUT/\overline{RDY}$ 高电平
写操作			
t_8	0	ns, 最小值	\overline{CS} 下降沿至SCLK有效沿设置时间 ⁴
t_9	30	ns, 最小值	数据有效至SCLK沿设置时间
t_{10}	25	ns, 最小值	数据有效至SCLK沿保持时间
t_{11}	0	ns, 最小值	\overline{CS} 上升沿至SCLK沿保持时间

¹ 为确保Q符合规定, 首次发布期间对样片进行了测试。所有输入信号均计时, 规定 $t_R = t_F = 5\text{ ns}$ (DV_{DD} 的10%至90%), 从1.6 V电压开始计时。

² 请参见图3和图4。

³ 这些数值是采用图2所示负载电路而测得, 定义为输出跨越 V_{OL} 或 V_{OH} 限值所需的时间。

⁴ SCLK有效沿为SCLK的下降沿。

⁵ 这些数值来源于所测得的时间, 该时间为采用图2所示负载电路时数据输出改变0.5 V所需的时间。

然后将测得的数值反向外推, 以消除50 pF电容的充电或放电效应。

这意味着, 时序特性所给出的时间是该器件真正的总线释放时间, 因而与外部总线负载电容无关。

⁶ \overline{RDY} 在读取数据寄存器之后返回高电平。在单次转换模式和连续转换模式下, 当为高电平时, 如果需要, 可以再次读取同一数据, 但应注意确保后续读操作的发生时间不能接近下一次输出更新时间。

如果使能连续读取特性, 则数字字只能被读取一次。

电路与时序图

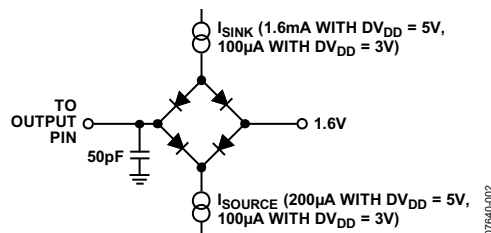


图2. 用于确定时序特性的负载电路

AD7190

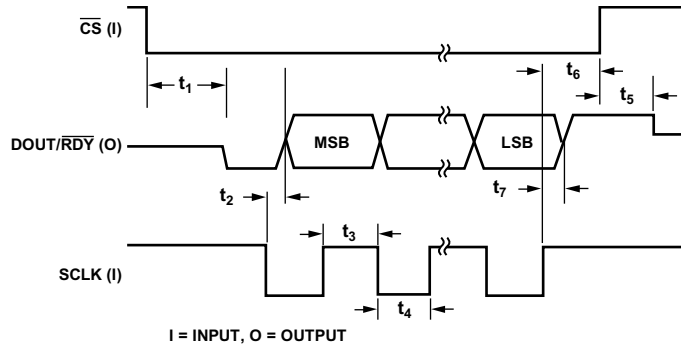


图3. 读周期时序图

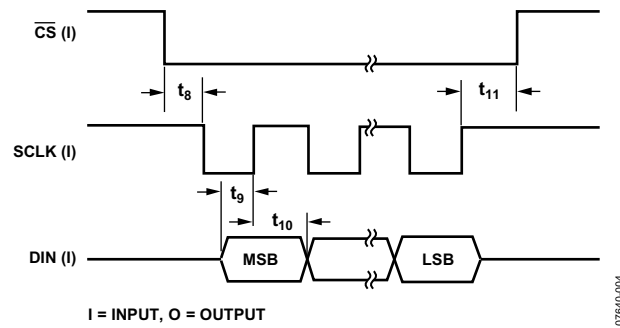


图4. 写周期时序图

绝对最大额定值

$T_A = 25^\circ\text{C}$ ，特别声明除外。

表3

Parameter	Rating
AV_{DD} 至AGND	-0.3 V至+6.5 V
DV_{DD} 至AGND	-0.3 V至+6.5 V
AGND至DGND	-0.3 V至+0.3 V
模拟输入电压至AGND	-0.3 V至 $AV_{DD} + 0.3$ V
基准输入电压至AGND	-0.3 V至 $AV_{DD} + 0.3$ V
数字输入电压至DGND	-0.3 V至 $DV_{DD} + 0.3$ V
数字输出电压至DGND	-0.3 V至 $DV_{DD} + 0.3$ V
AIN/数字输入电流	10 mA
工作温度范围	-40°C至+105°C
存储温度范围	-65°C至+150°C
最大结温	150°C
引脚温度， 回流焊接	260°C

注意，超出以上所列的绝对最大额定值可能导致器件永久性损坏。这只是额定应力值，不意味着器件在这些或者任何其它超出本技术规格书的功能性操作章节里标明的条件下的功能性操作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 是最差情况下，即器件焊接在表贴封装电路板上的额定值。

表 4. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
24引脚TSSOP	128	42	$^\circ\text{C}/\text{W}$

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置及功能描述

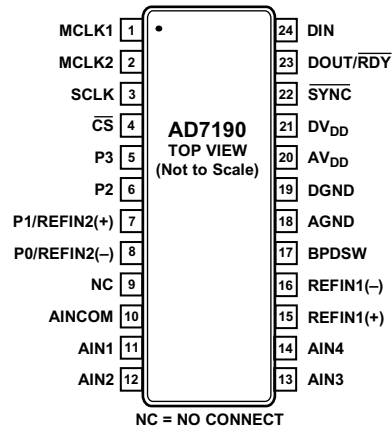


图5. 引脚配置

表5. 引脚功能描述

引脚编号	引脚名称	描述
1	MCLK1	当本器件的主时钟由外部的晶振提供时，该晶振连接在MCLK1与MCLK2之间。
2	MCLK2	器件的主时钟信号。AD7190具有一个4.92 MHz内部时钟。该内部时钟可以在MCLK2引脚上为器件提供时钟。也可以用晶振或外部时钟为AD7190提供时钟。晶振可以连接在MCLK1与MCLK2引脚上。或者，也可以利用CMOS兼容时钟驱动MCLK2引脚，此时MCLK1引脚保持非连接状态。
3	SCLK	串行时钟输入。该串行时钟输入用于来往ADC的数据传输。SCLK具有施密特触发式输入，因而该接口适合光隔离应用。该串行时钟可以是连续式时钟，所有数据均在连续的脉冲流中传输。或者，它也可以是非连续式时钟，来往ADC的信息以较小的数据包形式传输。
4	\overline{CS}	片选输入。这是一个低电平有效输入，用于选择ADC。 \overline{CS} 可以用来在串行总线上具有多个器件的系统中选择ADC，或者用作帧同步信号与器件通信。 \overline{CS} 可以用硬连线方式置为低电平，使得ADC能以3线模式工作，使用SCLK、DIN和DOUT与器件接口。
5	P3	数字输出引脚。该引脚可以用作通用输出位，以 AV_{DD} 与AGND之间的电压为基准。
6	P2	数字输出引脚。该引脚可以用作通用输出位，以 AV_{DD} 与AGND之间的电压为基准。
7	P1/REFIN2(+)	数字输出引脚/正基准输入。该引脚用作通用输出位，以 AV_{DD} 或AGND之间的电压为基准。REFSEL = 1时，该引脚用作REFIN2(+). 可以在REFIN2(+)与REFIN2(-)之间施加一个外部基准电压。REFIN2(+)可以是 AV_{DD} 与AGND + 1 V之间的任意值。标称基准电压(REFIN2(+)-REFIN2(-))为 AV_{DD} ，但该器件可以采用1 V至 AV_{DD} 范围内的基准电压工作。
8	P0/REFIN2(-)	数字输出引脚/负基准输入。该引脚用作通用输出位，以 AV_{DD} 或AGND之间的电压为基准。REFSEL = 1时，该引脚用作REFIN2(-). 该基准输入可以是AGND与 AV_{DD} - 1 V之间的任意值。
9	NC	无连接。该引脚应与AGND相连。
10	AINCOM	配置为伪差分工作模式时，模拟输入AIN1至AIN4以此输入为基准。
11	AIN1	模拟输入。结合AIN2使用时，它可以配置为全差分输入对的正输入；结合AINCOM使用时，它可以配置为伪差分输入。
12	AIN2	模拟输入。结合AIN1使用时，它可以配置为全差分输入对的正输入；结合AINCOM使用时，它可以配置为伪差分输入。

引脚编号	引脚名称	描述
13	AIN3	模拟输入。结合AIN4使用时，它可以配置为全差分输入对的正输入；结合AINCOM使用时，它可以配置为伪差分输入。
14	AIN4	模拟输入。结合AIN3使用时，它可以配置为全差分输入对的负输入；结合AINCOM使用时，它可以配置为伪差分输入。
15	REFIN1(+)	正基准输入。可以在REFIN1(+)与REFIN1(-)之间施加一个外部基准电压。REFIN1(+)可以是 AV_{DD} 与 $AGND + 1 V$ 之间的任意值。标称基准电压($REFIN1(+)$ - $REFIN1(-)$)为 AV_{DD} ，但该器件可以采用1 V至 AV_{DD} 范围内的基准电压工作。
16	REFIN1(-)	负基准输入。该基准输入可以是 $AGND$ 与 $AV_{DD} - 1 V$ 之间的任意值。
17	BPDSW	电桥关断开关，与 $AGND$ 相连。
18	AGND	模拟地基准点。
19	DGND	数字地基准点。
20	AV_{DD}	模拟电源电压，4.75 V至5.25 V。 AV_{DD} 独立于 DV_{DD} 。
21	DV_{DD}	数字电源电压，2.7 V至5.25 V。 DV_{DD} 独立于 AV_{DD} 。
22	\overline{SYNC}	逻辑输入；使用多个AD7190器件时，它可以使数字滤波器与模拟调制器同步。当 \overline{SYNC} 为低电平时，数字滤波器的节点、滤波器控制逻辑和校准控制逻辑复位，并且模拟调制器保持在复位状态。 \overline{SYNC} 不影响数字接口，但若它为低电平，则会将 \overline{RDY} 复位为高电平状态。 \overline{SYNC} 有一个与 DV_{DD} 相连的内部上拉电阻。
23	$DOUT/\overline{RDY}$	串行数据输出/数据就绪输出。 $DOUT/\overline{RDY}$ 具有双重作用。它可以用作串行数据输出引脚，以访问ADC的输出移位寄存器。输出移位寄存器可以含有来自任一片内数据或控制寄存器的数据。此外， $DOUT/\overline{RDY}$ 可以用作数据就绪引脚，变为低电平时表示转换已完成。转换完成后，如果数据未被读取，该引脚将在下一次更新发生之前变为高电平。 $DOUT/\overline{RDY}$ 下降沿可以用作处理器的中断，表示存在可用的有效数据。采用外部串行时钟时，可以利用 $DOUT/\overline{RDY}$ 引脚读取数据。 \overline{CS} 为低电平时，数据/控制字信息在 $SCLK$ 下降沿置于 $DOUT/\overline{RDY}$ 引脚上，在 $SCLK$ 上升沿有效。
24	DIN	至ADC输入移位寄存器的串行数据输入。该移位寄存器中的数据传输至ADC中的控制寄存器，通信寄存器的寄存器选择位确定适当的寄存器。

典型工作特性

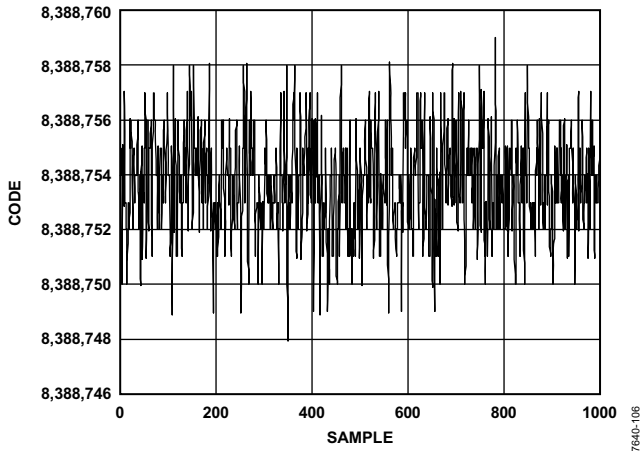


图6. 噪声($V_{REF} = 5\text{ V}$, 输出数据速率 = 4.7 Hz, 增益 = 128, 斩波禁用, Sinc⁴滤波器)

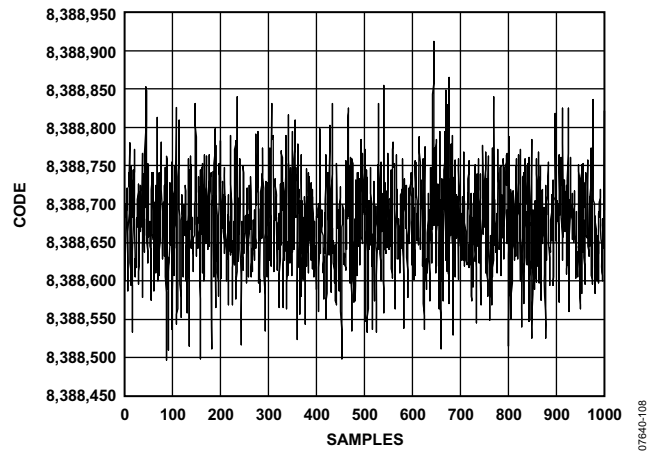


图8. 噪声($V_{REF} = 5\text{ V}$, 输出数据速率 = 4800 Hz, 增益 = 128, 斩波禁用, Sinc⁴滤波器)

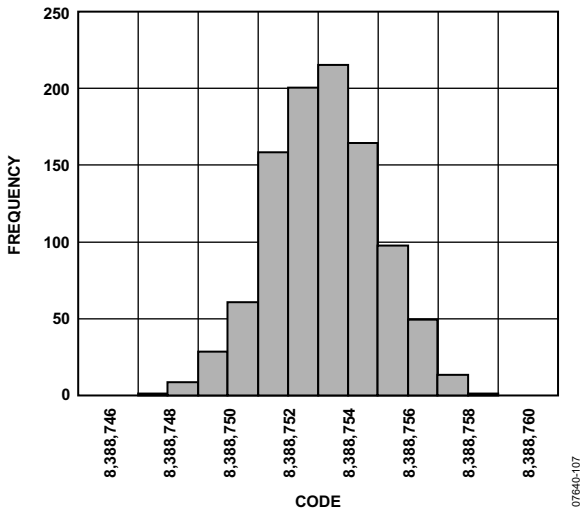


图7. 噪声分布直方图($V_{REF} = 5\text{ V}$, 输出数据速率 = 4.7 Hz, 增益 = 128, 斩波禁用, Sinc⁴滤波器)

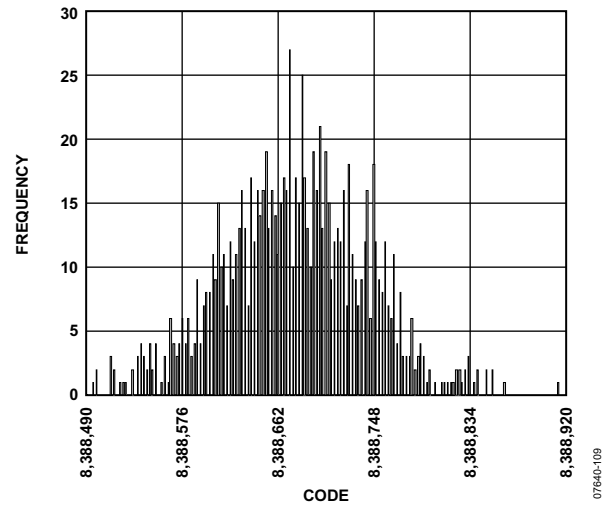


图9. 噪声分布直方图($V_{REF} = 5\text{ V}$, 输出数据速率 = 4800 Hz, 增益 = 128, 斩波禁用, Sinc⁴滤波器)

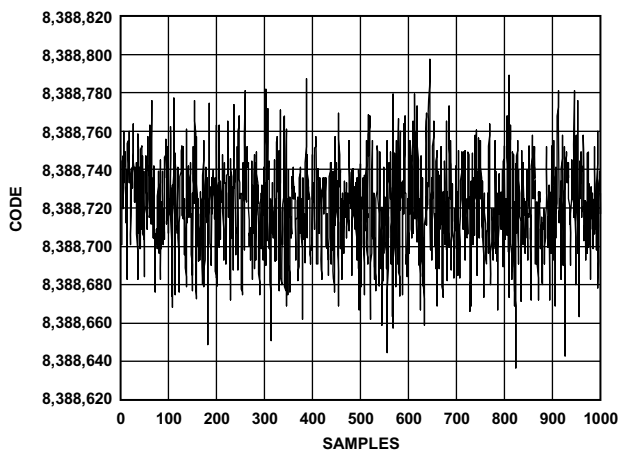


图10. 噪声($V_{REF} = 5\text{ V}$, 输出数据速率 = 4800 Hz, 增益 = 1, 斩波禁用, $Sinc^4$ 滤波器)

07640-110

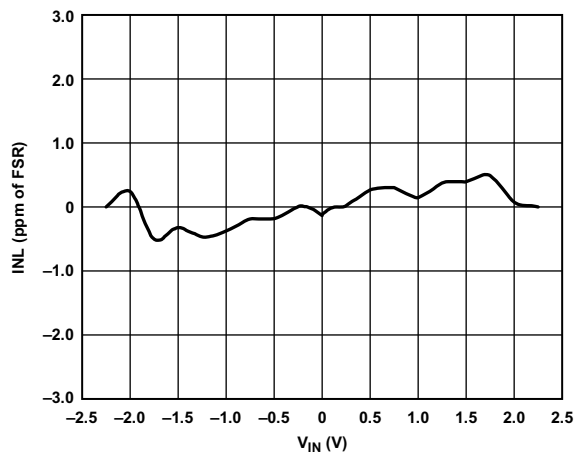


图12. 积分非线性(增益 = 1)

07640-112

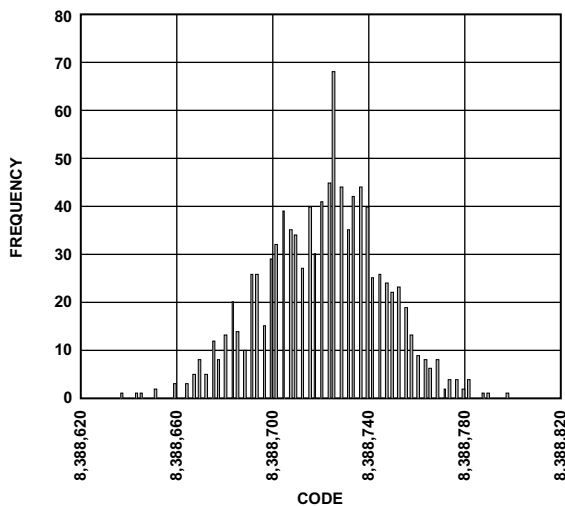


图11. 噪声分布直方图($V_{REF} = 5\text{ V}$, 输出数据速率 = 4800 Hz, 增益 = 1, 斩波禁用, $Sinc^4$ 滤波器)

07640-111

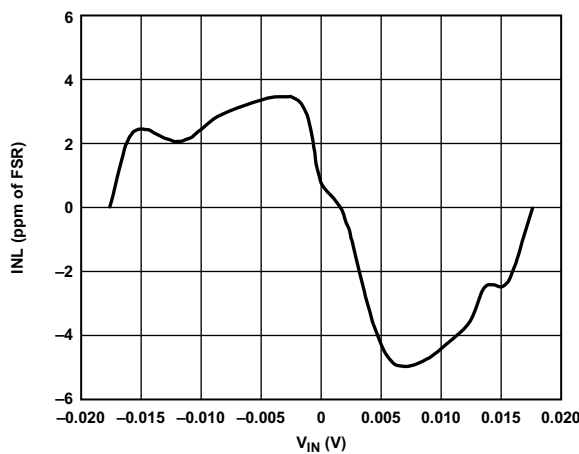


图13. 积分非线性(增益 = 128)

07640-113

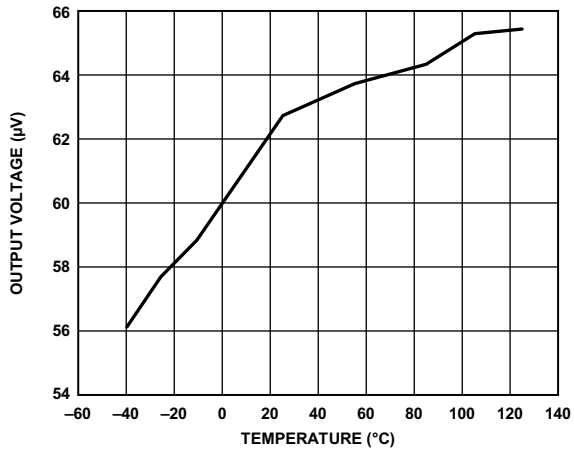


图14. 失调误差(增益 = 1, 斩波禁用)

07840-114

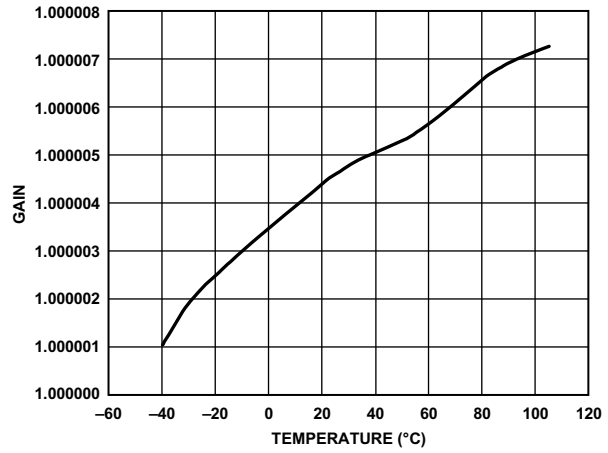


图16. 增益误差(增益 = 1, 斩波禁用)

07840-116

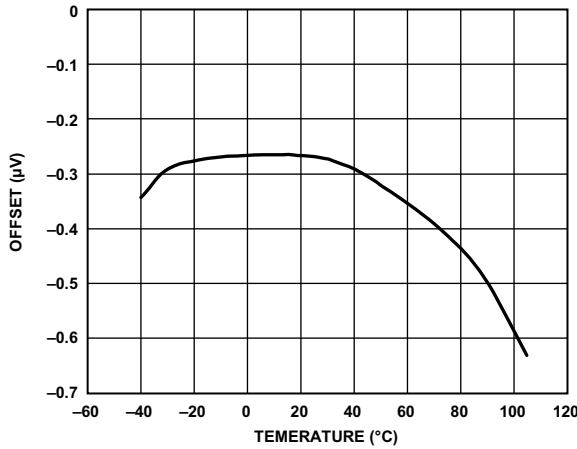


图15. 失调误差(增益 = 128, 斩波禁用)

07840-115

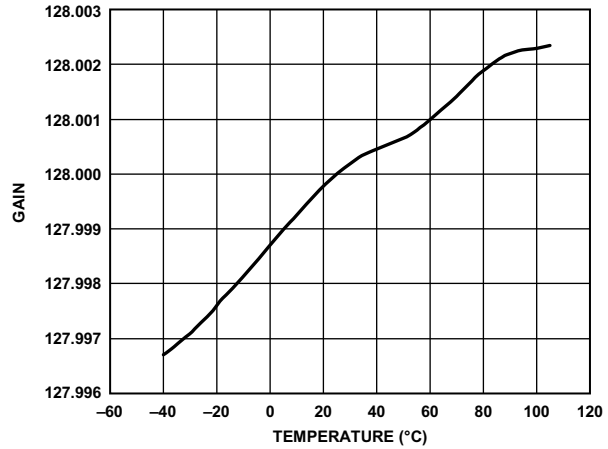


图17. 增益误差(增益 = 128, 斩波禁用)

07840-117

均方根噪声与分辨率

AD7190有两种滤波器可供选择： sinc^4 和 sinc^3 。此外，AD7190可以在斩波使能条件下或斩波禁用条件下工作。

下面的表格显示了AD7190在各种条件下的均方根噪声，这些条件包括不同的输出数据速率和增益设置、斩波禁用或斩波使能，以及使用 sinc^4 或 sinc^3 滤波器。所提供的数值是针对双极性输入范围以及采用5 V外部基准电压源而言。这些数值为典型值，是当ADC在单一通道上连续转换、差分

输入电压为0 V的时候得到的。表格同时列出了有效分辨率，输出峰峰值(p-p)分辨率或无噪声分辨率则列于括号中。必须注意，有效分辨率是利用均方根噪声计算得出，而峰峰值分辨率则是根据峰峰值噪声计算得出。峰峰值分辨率表示无码闪烁情况下的分辨率。这些数值为典型值，已四舍五入到最接近的 $\frac{1}{2}$ LSB。

SINC⁴斩波禁用

表6. 均方根噪声(nV)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1	G = 8	G = 16	G = 32	G = 64	G = 128
1023	4.7	852.5	250	38	21	12	10	8.5
640	7.5	533	310	45	25	16	12	10.5
480	10	400	330	50	30	18	14	11.5
96	50	80	900	125	78	45	33	28
80	60	66.7	970	140	88	52	36	31
32	150	26.7	1460	215	125	75	55	48
16	300	13.3	1900	285	170	100	75	67
5	960	4.17	3000	480	280	175	140	121
2	2400	1.67	5000	780	440	280	220	198
1	4800	0.83	14,300	1920	1000	550	380	295

表7. 有效分辨率(峰峰值分辨率)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1 ¹	G = 8 ¹	G = 16 ¹	G = 32 ¹	G = 64 ¹	G = 128 ¹
1023	4.7	852.5	24 (22.5)	24 (22)	24 (22)	24 (22)	24 (21)	23 (20.5)
640	7.5	533	24 (22)	24 (22)	24 (22)	24 (21.5)	23.5 (21)	23 (20)
480	10	400	24 (22)	24 (22)	24 (21.5)	24 (21.5)	23.5 (20.5)	22.5 (20)
96	50	80	23.5 (20.5)	23.5 (20.5)	23 (20)	22.5 (20)	22 (19.5)	21.5 (18.5)
80	60	66.7	23.5 (20.5)	23 (20.5)	22.5 (20)	22.5 (20)	22 (19.5)	21.5 (18.5)
32	150	26.7	22.5 (20)	22.5 (19.5)	22.5 (19.5)	22 (19.5)	21.5 (18.5)	20.5 (18)
16	300	13.3	22.5 (19.5)	22 (19.5)	22 (19)	21.5 (19)	21 (18.5)	20 (17.5)
5	960	4.17	21.5 (19)	21.5 (18.5)	21 (18.5)	21 (18)	20 (17.5)	19.5 (16.5)
2	2400	1.67	21 (18)	20.5 (18)	20.5 (17.5)	20 (17.5)	19.5 (16.5)	18.5 (16)
1	4800	0.83	19.5 (16.5)	19.5 (16.5)	19.5 (16.5)	19 (16.5)	18.5 (16)	18 (15.5)

¹ 输出峰峰值(p-p)分辨率列于括号中。

AD7190

SINC³斩波禁用

表8. 均方根噪声(nV)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1	G = 8	G = 16	G = 32	G = 64	G = 128
1023	4.7	639.4	270	42	23	13.5	10.5	9
640	7.5	400	320	50	27	17	13	11.5
480	10	300	350	60	35	19	15	12.5
96	50	60	1000	134	86	50	35	29
80	60	50	1050	145	95	55	40	32
32	150	20	1500	225	130	80	58	50
16	300	10	1950	308	175	110	83	73
5	960	3.125	4000	590	330	200	150	133
2	2400	1.25	56,600	7000	3500	1800	900	490
1	4800	0.625	442,000	55,000	28,000	14,000	7000	3450

表9. 有效分辨率(峰峰值分辨率)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1 ¹	G = 8 ¹	G = 16 ¹	G = 32 ¹	G = 64 ¹	G = 128 ¹
1023	4.7	639.4	24 (22.5)	24 (22)	24 (22)	24 (21.5)	24 (21)	23 (20.5)
640	7.5	400	24 (22)	24 (22)	24 (21.5)	24 (21.5)	23.5 (21)	22.5 (20)
480	10	300	24 (22)	24 (21.5)	24 (21.5)	24 (21)	23.5 (20.5)	22.5 (20)
96	50	60	23.5 (20.5)	23 (20.5)	23 (20)	22.5 (20)	22 (19.5)	21.5 (18.5)
80	60	50	23 (20.5)	23 (20.5)	22.5 (20)	22.5 (19.5)	22 (19)	21 (18.5)
32	150	20	22.5 (20)	22.5 (19.5)	22 (19.5)	22 (19)	21.5 (18.5)	20.5 (18)
16	300	10	22.5 (19.5)	22 (19)	22 (19)	21.5 (18.5)	21 (18)	20 (17.5)
5	960	3.125	21.5 (18.5)	21 (18.5)	21 (18)	20.5 (18)	20 (17.5)	19 (16.5)
2	2400	1.25	17.5 (14.5)	17.5 (14.5)	17.5 (14.5)	17.5 (14.5)	17.5 (14.5)	17.5 (14.5)
1	4800	0.625	14.5 (11.5)	14.5 (11.5)	14.5 (11.5)	14.5 (11.5)	14.5 (11.5)	14.5 (11.5)

¹ 输出峰峰值(p-p)分辨率列于括号中。

SINC⁴斩波使能

表10. 均方根噪声(nV)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1	G = 8	G = 16	G = 32	G = 64	G = 128
1023	1.175	1702	177	27	15	8.5	7	6
640	1.875	1067	219	32	18	11.5	8.5	7.5
480	2.5	800	234	36	21	13	10	8.5
96	12.5	160	637	89	55	32	24	20
80	15	133	686	99	63	37	26	22
32	37.5	53	1033	152	89	53	39	34
16	75	26.7	1343	202	120	71	53	48
5	240	8.33	2121	340	198	124	99	86
2	600	3.33	3536	552	311	198	156	140
1	1200	1.67	10,200	1360	707	389	26	209

表11. 有效分辨率(峰峰值分辨率)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1 ¹	G = 8 ¹	G = 16 ¹	G = 32 ¹	G = 64 ¹	G = 128 ¹
1023	1.175	1702	24 (23)	24 (22.5)	24 (22.5)	24 (22.5)	24 (21.5)	23.5 (21)
640	1.875	1067	24 (22.5)	24 (22.5)	24 (22.5)	24 (22)	24 (21.5)	23.5 (20.5)
480	2.5	800	24 (22.5)	24 (22.5)	24 (22)	24 (22)	24 (21)	23 (20.5)
96	12.5	160	24 (21)	24 (21)	23.5 (20.5)	23 (20.5)	22.5 (20)	22 (19)
80	15	133	24 (21)	23.5 (21)	23.5 (20.5)	23 (20.5)	22.5 (20)	22 (19)
32	37.5	53	23 (20.5)	23 (20)	23 (20)	22.5 (20)	22 (19)	21 (18.5)
16	75	26.7	23 (20)	22.5 (20)	22.5 (19.5)	22 (19.5)	21.5 (19)	20.5 (18)
5	240	8.33	22 (19.5)	22 (19)	21.5 (19)	21.5 (18.5)	20.5 (18)	20 (17)
2	600	3.33	21.5 (18.5)	21 (18.5)	21 (18)	20.5 (18)	20 (17)	19 (16.5)
1	1200	1.67	20 (17)	20 (17)	20 (17)	19.5 (17)	19 (16.5)	18.5 (16)

¹ 输出峰峰值(p-p)分辨率列于括号中。

AD7190

SINC³斩波使能

表12. 均方根噪声(nV)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1	G = 8	G = 16	G = 32	G = 64	G = 128
1023	1.56	1282	191	30	16.5	10	8	6.5
640	2.5	800	226	36	19	12	9	8.5
480	3.33	600	248	43	25	14	11	9
96	16.6	120	708	95	61	36	25	21
80	20	100	743	103	68	39	29	23
32	50	40	1061	159	92	57	41	36
16	100	20	1380	218	124	78	59	52
5	320	6.25	2829	418	234	142	106	94
2	800	2.5	40,100	4950	2475	1273	637	347
1	1600	1.25	312,550	38,540	19,800	9900	4950	2440

表13. 有效分辨率(峰峰值分辨率)与增益和输出数据速率的关系

滤波器字 (十进制)	输出数据速率 (Hz)	建立时间 (ms)	G = 1 ¹	G = 8 ¹	G = 16 ¹	G = 32 ¹	G = 64 ¹	G = 128 ¹
1023	1.56	1282	24 (23)	24 (22.5)	24 (22.5)	24 (22)	24 (21.5)	23.5 (21)
640	2.5	800	24 (22.5)	24 (22.5)	24 (22)	24 (22)	24 (21.5)	23 (20.5)
480	3.33	600	24 (22.5)	24 (22)	24 (22)	24 (21.5)	24 (21)	23 (20.5)
96	16.6	120	24 (21)	23.5 (21)	23.5 (20.5)	23 (20.5)	22.5 (20)	22 (19)
80	20	100	23.5 (21)	23.5 (21)	23 (20.5)	23 (20)	22.5 (19.5)	21.5 (19)
32	50	40	23 (20.5)	23 (20)	22.5 (20)	22.5 (19.5)	22 (19)	21 (18.5)
16	100	20	23 (20)	22.5 (19.5)	22.5 (19.5)	22 (19)	21.5 (18.5)	20.5 (18)
5	320	6.25	22 (19)	21.5 (19)	21.5 (18.5)	21 (18.5)	20.5 (18)	19.5 (17)
2	800	2.5	18 (15)	18 (15)	18 (15)	18 (15)	18 (15)	18 (15)
1	1600	1.25	15 (12)	15 (12.5)	15 (12)	15 (12)	15 (12)	15 (12)

¹ 输出峰峰值(p-p)分辨率列于括号中。

片内寄存器

该ADC通过许多片内寄存器进行控制和配置，下面的章节将说明这些寄存器。在下面的描述中，“设置”表示逻辑1状态，“清零”表示逻辑0状态，特别声明除外。

通信寄存器

(RS2, RS1, RS0 = 0, 0, 0)

通信寄存器是一个8位只写寄存器。与该器件的所有通信均必须以对通信寄存器的写操作开始。写入通信寄存器的数据决定下一个操作是读操作还是写操作，以及此操作发生在哪一个寄存器。对于读或写操作，当随后对选定寄存

器的读或写操作完成后，接口返回到预期对通信寄存器执行写操作的状态。这是接口的默认状态，而且在上电时或复位后，ADC处于此默认状态，等待对通信寄存器的写操作。如果接口时序丢失，执行一个占用至少40个串行时钟周期的写操作，并使DIN处于高电平状态，将可以复位整个器件，使ADC返回此默认状态。表14列出了通信寄存器各位的名称和意义。CR0至CR7表示位的位置，CR说明这些位属于通信寄存器。CR7表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

CR7	CR6	CR5	CR4	CR3	CR2	CR1	CR0
WEN(0)	R/W(0)	RS2(0)	RS1(0)	RS0(0)	CREAD(0)	0(0)	0(0)

表14. 通信寄存器各位的名称和意义

位的位置	位的名称	描述
CR7	WEN	写入使能位。为对通信寄存器执行写操作，必须将0写入此位。如果写入的第一位是1，则器件不会将后续位载入寄存器，而是停留在该位的位置，直到将0写入该位。将0写入WEN位后，器件便会将后续7位载入通信寄存器。
CR6	R/W	如果此位为0，则表示下一个操作是对指定寄存器执行写操作。如果此位为1，则表示下一个操作是对指定寄存器执行读操作。
CR5至CR3	RS2至RS0	寄存器地址位。这些地址位决定串行接口通信期间选择ADC的哪些寄存器。请参见表15。
CR2	CREAD	连续读取数据寄存器。当此位为1(并且已选择数据寄存器)时，串行接口可以连续读取数据寄存器；即在RDY引脚变为低电平(表示转换已完成)后施加SCLK脉冲时，数据寄存器的内容将自动置于DOUT引脚上。对于后续数据读取，不必对通信寄存器执行写操作。要启用连续读取，必须将指令01011100写入通信寄存器。要禁用连续读取，必须在RDY引脚为低电平时将指令01011000写入通信寄存器。使能连续读取后，ADC将监控DIN线路上的活动，以便能接收指令以禁用连续读取。此外，如果DIN上出现40个连续1，ADC将复位。因此，DIN应保持低电平，直到有指令将要写入该器件。
CR1至CR0		必须将这些位编程为逻辑0才能正常工作。

表15. 寄存器选择

RS2	RS1	RS0	寄存器	寄存器大小
0	0	0	写操作期间为通信寄存器	8位
0	0	0	读操作期间为状态寄存器	8位
0	0	1	模式寄存器	24位
0	1	0	配置寄存器	24位
0	1	1	数据寄存器/数据寄存器加状态信息	24位/32位
1	0	0	ID寄存器	8位
1	0	1	GPOCON寄存器	8位
1	1	0	失调寄存器	24位
1	1	1	满量程寄存器	24位

AD7190

状态寄存器

(RS2, RS1, RS0 = 0, 0, 0; 上电/复位 = 0x80)

状态寄存器是一个8位只读寄存器。要访问ADC状态寄存器，用户必须写入通信寄存器，选择下一个操作为读操作，并将0载入位RS2、位RS1和位RS0。表16列出了状态寄存器各位的名称和意义。SR0至SR7表示位的位置，SR说明这些位属于状态寄存器。SR7表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0
RDY(1)	ERR(0)	NOREF(0)	Parity(0)	0(0)	CHD2(0)	CHD1(0)	CHD0(0)

表16. 状态寄存器各位的名称和意义

位的位置	位的名称	描述
SR7	RDY	ADC就绪位。数据写入ADC数据寄存器后清零。读取ADC数据寄存器之后，或者在用新转换结果更新数据寄存器之前的一定时间内， $\overline{\text{DRY}}$ 位会自动设置，以告知用户不应读取转换数据。将器件置于省电模式或空闲模式时，或者当SYNC变为低电平时，该位也会设置。DOUT/ $\overline{\text{DRY}}$ 引脚也会指示转换何时结束。该引脚可以代替状态寄存器来监视ADC有无转换数据。
SR6	ERR	ADC错误位。此位与 $\overline{\text{DRY}}$ 位同时写入。如果ERR位设置，则说明写入ADC数据寄存器的结果箝位为全0或全1。错误源包括超量程、欠量程或缺少基准电压。该位由启动转换的写操作清零。
SR5	NOREF	无外部基准电压位。如果此位设置，则说明选定的基准电压(REFIN1或REFIN2)低于规定的阈值。设置后，转换结果箝位为全1。如果此位清零，则说明对选定的基准电压引脚施加了有效基准电压。将配置寄存器中的REFDET位设置为1可使能NOREF位。
SR4	Parity	数据寄存器的奇偶校验。如果模式寄存器中的ENPAR位设置，并且数据寄存器中有奇数个1，则Parity位设置。如果数据寄存器中有偶数个1，则该位清零。使用奇偶校验时，应设置模式寄存器中的DAT_STA位。DAT_STA位设置后，状态寄存器的内容将与每次从数据寄存器读取的数据一同传输。
SR3	0	此位设置为0。
SR2 to SR0	CHD2 to CHD0	这些位指示哪一通道对应数据寄存器的内容。这些位不指示目前正在转换哪一通道，而是指示产生数据寄存器所含转换结果时选定了哪一通道。

模式寄存器

(RS2, RS1, RS0 = 0, 0, 1; 上电/复位 = 0x080060)

模式寄存器是一个24位寄存器，可以从中读取数据，也可以将数据写入其中。此寄存器用来选择工作模式、输出数据速率和时钟源。表17列出了模式寄存器各位的名称和意义。MR0至MR23表示位的位置，MR说明这些位属于模式寄存器。MR23表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。只要对模式寄存器执行写操作，就会复位调制器和滤波器，并设置 $\overline{\text{RDY}}$ 位。

MR23	MR22	MR21	MR20	MR19	MR18	MR17	MR16
MD2(0)	MD1(0)	MD0(0)	DAT_STA(0)	CLK1(1)	CLK0(0)	0	0
MR15	MR14	MR13	MR12	MR11	MR10	MR9	MR8
Sinc3(0)	0	ENPAR(0)	0	Single(0)	REJ60(0)	FS9(0)	FS8(0)
MR7	MR6	MR5	MR4	MR3	MR2	MR1	MR0
FS7(0)	FS6(1)	FS5(1)	FS4(0)	FS3(0)	FS2(0)	FS1(0)	FS0(0)

表17. 模式寄存器各位的名称和意义

位的位置	位的名称	描述		
MR23 至 MR21	MD2 至 MD0	模式选择位。这些位选择AD7190的工作模式(参见表18)。		
MR20	DAT_STA	此位使能状态寄存器内容在每次数据寄存器读操作之后传输。DAT_STA设置后, 状态寄存器的内容将与每次从数据寄存器读取的数据一同传输。此功能在选定多个通道的情况下很有用, 因为状态寄存器可确定哪一通道与数据寄存器值对应。		
MR19 至 MR18	CLK1 至 CLK0	这些位用来选择AD7190的时钟源。可以使用片内4.92 MHz时钟或外部时钟。使用外部时钟时, 多个AD7190器件可以同步。此外, 当采用精确的外部时钟驱动AD7190时, 可以改善50 Hz/60 Hz抑制性能。		
		CLK1	CLK0	ADC时钟源
		0	0	外部晶振。外部晶振是从MCLK1连至MCLK2。
		0	1	外部时钟。外部时钟施加于MCLK2引脚。
1	0	4.92 MHz内部时钟。MCLK2引脚为三态。		
1	1	4.92 MHz内部时钟。内部时钟可从MCLK2获得。		
MR17 至 MR16		必须将这些位编程为逻辑0才能正常工作。		
MR15	SINC3	Sinc ³ 滤波器选择位。当该位清零时, 使用sinc ⁴ 滤波器(默认值)。当该位设置时, 使用sinc ³ 滤波器。与sinc ⁴ 滤波器相比, sinc ³ 滤波器的优势是禁用斩波时其建立时间更短。对于给定输出数据速率 f_{ADC} , sinc ³ 滤波器的建立时间为 $3/f_{ADC}$, 而sinc ⁴ 滤波器的建立时间为 $4/f_{ADC}$ 。由于陷波更深, sinc ⁴ 滤波器的50 Hz/60 Hz抑制性能更佳。当输出数据速率较低时, 对于给定输出数据速率, 两种滤波器具有相似的均方根噪声和无失码特性。当输出数据速率较高时(FS值小于5), sinc ⁴ 滤波器的均方根噪声和无失码性能优于sinc ³ 滤波器。		
MR14		必须将此位编程为逻辑0才能正常工作。		
MR13	ENPAR	使能奇偶校验位。ENPAR设置时, 使能对数据寄存器的奇偶校验。使用奇偶校验时, 应设置模式寄存器中的DAT_STA位。DAT_STA位设置后, 状态寄存器的内容将与每次从数据寄存器读取的数据一同传输。		
MR12		必须将此位编程为逻辑0才能正常工作。		
MR11	Single	单周期转换使能位。此位设置时, AD7190在一个转换周期内建立, 以便用作零延迟ADC。如果使能多个模拟输入通道, 或者选择单次转换模式, 则此位无作用。		
MR10	REJ60	当sinc滤波器的第一陷波频率为50 Hz时, 此位可使能一个60 Hz的陷波频率。当sinc滤波器的第一陷波频率为50 Hz时, REJ60的设置将使滤波器获得一个60 Hz的陷波频率, 从而实现50 Hz/60 Hz同时抑制。		
MR9 至 MR0	FS9 至 FS0	<p>滤波器输出数据速率选择位。这10位数据决定滤波器截止频率、滤波器第一陷波频率的位置以及器件的输出数据速率。它还与增益选择一起决定器件的输出噪声(因而也决定了有效分辨率)。(参见表6至表13)</p> <p>禁用斩波并选择连续转换模式时, 输出数据速率等于:</p> $\text{输出数据速率} = (f_{mod}/64)/FS$ <p>其中FS为FS0至FS9位中码的十进制等效值, 其范围是1至1023; f_{mod}为调制器频率, 等于MCLK/16。对于4.92 MHz标称MCLK, 由上式可得知输出数据速率范围是4.69 Hz至4.8 kHz。禁用斩波并且在单一通道上转换时, 滤波器第一陷波频率等于输出数据速率。使能斩波时, 输出数据速率等于:</p> $\text{输出数据速率} = (f_{mod}/64)/(N \times FS)$ <p>其中: FS为FS0位至FS9位中码的十进制等效值, 其范围是1至1023; f_{mod}为调制器频率, 等于MCLK/16。对于4.92 MHz标称MCLK, 由上式可得知转换速率范围是4.69/N Hz至4.8/N kHz, 其中N为sinc滤波器的阶数。sinc滤波器的第一陷波频率等于(N × 输出数据速率)。斩波引入的陷波频率为(输出数据速率/2)的奇数倍。</p>		

AD7190

表18. 工作模式

MD2	MD1	MD0	模式
0	0	0	连续转换模式(默认)。在连续转换模式下, ADC连续执行转换, 并将结果置于数据寄存器中。当一次转换结束时, DOUT/RDY引脚和状态寄存器中的RDY位变为低。通过将通信寄存器中的CREAD位设置为1(使能连续读取), 用户可以读取这些转换结果。当使能连续读取并施加SCLK脉冲时, 转换结果将自动置于DOUT线路上。另一方面, 用户可以写入通信寄存器, 指示ADC输出每一转换结果。ADC上电、复位或重新配置之后, 产生第一个有效转换结果所需的时间为滤波器完全建立的时间。后续转换结果将以选定的输出数据速率(取决于滤波器选择)提供。
0	0	1	单次转换模式。选择单次转换模式时, ADC上电并在选定通道上执行单次转换。内部时钟上电和建立所需时间最多为1 ms。然后, ADC执行转换, 所需时间为滤波器完全建立的时间。转换结果置于数据寄存器中, RDY变为低电平, 然后ADC返回省电模式。在数据被读取或执行另一次转换之前, 转换结果将一直被保存在数据寄存器中, 并且RDY保持有效(低电平)。
0	1	0	空闲模式。在空闲模式下, ADC滤波器和调制器保持复位状态, 即使仍在提供调制器时钟。
0	1	1	省电模式。在省电模式下, 除电桥关断开关外, AD7190其余电路均关断。电桥关断开关保持有效的原因是出于建立时间考虑, 用户可能需要在AD7190上电之前, 先使传感器上电。如果选择了外部晶振, 则它也会保持有效。
1	0	0	内部零电平校准。内部短路自动与输入相连。校准启动时, RDY变为高电平; 校准完成时, RDY返回低电平。校准之后, ADC处于空闲模式。测得的失调系数置于选定通道的失调寄存器中。
1	0	1	内置满量程校准。对于这种校准, 满量程输入电压自动与输入相连。校准启动时, RDY变为高电平; 校准完成时, RDY返回低电平。校准之后, ADC处于空闲模式。测得的满量程系数置于选定通道的满量程寄存器中。每次更改一个通道的增益时, 均需要执行满量程校准, 以使满量程误差最小。
1	1	0	系统零电平校准。用户应将系统零电平输入与配置寄存器中CH7至CH0位选择的通道输入引脚相连。校准启动时, RDY变为高电平; 校准完成时, RDY返回低电平。校准之后, ADC处于空闲模式。测得的失调系数置于选定通道的失调寄存器中。每次更改一个通道的增益时, 均需要执行系统零电平校准。
1	1	1	系统满量程校准。用户应将系统满量程输入与配置寄存器中CH7至CH0位选择的通道输入引脚相连。校准启动时, RDY变为高电平; 校准完成时, 返回低电平。校准之后, ADC处于空闲模式。测得的满量程系数置于选定通道的满量程寄存器中。每次更改一个通道的增益时, 均需要执行系统满量程校准。

配置寄存器

(RS2, RS1, RS0 = 0, 1, 0; 上电/复位 = 0x000117)

配置寄存器是一个24位寄存器, 可以从中读取数据, 也可以将数据写入其中。此寄存器用来配置ADC的单极性或双极性模式, 使能或禁用缓冲器, 使能或禁用激励电流, 选择增益, 以及选择模拟输入通道。

表19列出了配置寄存器各位的名称和意义。CON0至CON23表示位的位置, CON说明这些位属于配置寄存器。CON23表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

CON23	CON22	CON21	CON20	CON19	CON18	CON17	CON16
Chop(0)	0(0)	0(0)	REFSEL(0)	0(0)	0(0)	0(0)	(0)
CON15	CON14	CON13	CON12	CON11	CON10	CON9	CON8
CH7(0)	CH6(0)	CH5(0)	CH4(0)	CH3(0)	CH2(0)	CH1(0)	CH0(1)
CON7	CON6	CON5	CON4	CON3	CON2	CON1	CON0
Burn(0)	REFDET(0)	0(0)	BUF(1)	U/ \bar{B} (0)	G2(1)	G1(1)	G0(1)

表19. 配置寄存器各位的名称和意义

位的位置	位的名称	描述																																													
CON23	Chop	斩波使能位。Chop位清零时，斩波禁用。Chop位设置时，斩波使能。使能斩波时，ADC的失调和失调漂移保持最小，但转换时间和建立时间会延长。例如，当FS = 96(十进制)且选择sinc ⁴ 滤波器时，斩波使能情况下的转换时间为80 ms，建立时间为160 ms。禁用斩波时，可以实现更高的转换速率。当FS字为96(十进制)且选择sinc ⁴ 滤波器时，转换时间为20 ms，建立时间为80 ms。然而，在低增益时，可能需要定期执行校准，以消除失调和失调漂移。																																													
CON22, CON21		必须将这些位编程为逻辑0才能正常工作。																																													
CON20	REFSEL	基准选择位。这些位用来选择ADC的基准电压源。 <table border="1" data-bbox="483 766 1531 871"> <thead> <tr> <th>REFSEL</th> <th>基准电压</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>在REFIN1(+)与REFIN1(-)之间施加的外部基准电压。</td> </tr> <tr> <td>1</td> <td>在P1/REFIN2(+)与P0/REFIN2(-)引脚之间施加的外部基准电压。</td> </tr> </tbody> </table>	REFSEL	基准电压	0	在REFIN1(+)与REFIN1(-)之间施加的外部基准电压。	1	在P1/REFIN2(+)与P0/REFIN2(-)引脚之间施加的外部基准电压。																																							
REFSEL	基准电压																																														
0	在REFIN1(+)与REFIN1(-)之间施加的外部基准电压。																																														
1	在P1/REFIN2(+)与P0/REFIN2(-)引脚之间施加的外部基准电压。																																														
CON19至CON16		必须将这些位编程为逻辑0才能正常工作。																																													
CON15至CON8	CH7至CH0	通道选择位。这些位用来选择使能AD7190的哪些通道。请参见表20。可以选择多个通道，AD7190自动给这些通道排序。各通道上的转换所需时间为完整建立时间。																																													
CON7	Burn	此位设置为1将使能信号路径中的500 nA电流源。Burn = 0将禁用激励电流。仅当缓冲器为有效状态且斩波禁用时，才能使能激励电流。																																													
CON6	REFDET	使能基准电压检测功能。该位设置时，如果ADC所用的外部基准电压开路或小于0.6 V最大值，状态寄存器中的NOREF位将给出提示。基准电压检测电路仅在ADC有效时工作。																																													
CON5		必须将此位编程为逻辑0才能正常工作。																																													
CON4	BUF	使能模拟输入端的缓冲器。如果此位清零，模拟输入将不进行缓冲，可降低器件的功耗。如果此位设置，模拟输入将进行缓冲，用户可以将源阻抗置于前端，而不会给系统带来增益误差。禁用缓冲器时，模拟输入引脚上的电压可以为AGND以下50 mV至AVDD以上50 mV。使能缓冲器时，它需要一些裕量；因此，任何输入引脚上的电压必须在电源轨的250 mV范围内。																																													
CON3	U/ \bar{B}	极性选择位。此位设置时，选择单极性工作模式。此位清零时，选择双极性工作模式。																																													
CON2至CON0	G2至G0	增益选择位。由用户写入，以选择下列ADC输入范围之一： <table border="1" data-bbox="483 1465 1531 1764"> <thead> <tr> <th>G2</th> <th>G1</th> <th>G0</th> <th>增益</th> <th>ADC输入范围(5 V基准电压，双极性模式)</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>±5 V</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>保留</td> <td></td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>保留</td> <td></td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>8</td> <td>±625 mV</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>16</td> <td>±312.5 mV</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>32</td> <td>±156.2 mV</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>64</td> <td>±78.125 mV</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>128</td> <td>±39.06 mV</td> </tr> </tbody> </table>	G2	G1	G0	增益	ADC输入范围(5 V基准电压，双极性模式)	0	0	0	1	±5 V	0	0	1	保留		0	1	0	保留		0	1	1	8	±625 mV	1	0	0	16	±312.5 mV	1	0	1	32	±156.2 mV	1	1	0	64	±78.125 mV	1	1	1	128	±39.06 mV
G2	G1	G0	增益	ADC输入范围(5 V基准电压，双极性模式)																																											
0	0	0	1	±5 V																																											
0	0	1	保留																																												
0	1	0	保留																																												
0	1	1	8	±625 mV																																											
1	0	0	16	±312.5 mV																																											
1	0	1	32	±156.2 mV																																											
1	1	0	64	±78.125 mV																																											
1	1	1	128	±39.06 mV																																											

AD7190

表20. 通道选择

配置寄存器中的通道使能位								使能的通道		状态寄存器位 CHD[2:0]	校准 寄存器对
CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0	正输入 AIN(+)	负输入 AIN(-)		
1	1	1	1	1	1	1	1	AIN1 AIN3	AIN2 AIN4 温度传感器	000 001	0 1 无
								AIN2 AIN1 AIN2 AIN3 AIN4	AIN2 AINCOM AINCOM AINCOM AINCOM	011 100 101 110 111	0 0 1 2 3

数据寄存器

(RS2, RS1, RS0 = 0, 1, 1; 上电/复位 = 0x000000)

此数据寄存器存储ADC的转换结果。它是一个24位只读寄存器。完成对此寄存器的读操作后，RDY引脚/位设置。当模式寄存器中的DAT_STA位设置为1时，状态寄存器的内容将附加到各24位转换结果上。建议在有多个模拟输入通道使能时采用这种做法，因为状态寄存器的三个LSB (CHD2至CHD0)可确定转换结果的来源通道。

ID寄存器

RS2, RS1, RS0 = 1, 0, 0; 上电/复位 = 0xX4

ID寄存器存储AD7190的识别码。它是一个只读寄存器。

GPOCON寄存器

(RS2, RS1, RS0 = 1, 0, 1; 上电/复位 = 0x00)

GPOCON寄存器是一个8位寄存器，可以从中读取数据，也可以将数据写入其中。此寄存器用来使能通用数字输出。

表21列出了GPOCON寄存器各位的名称和意义。GP0至GP7表示位的位置，GP说明这些位属于GPOCON寄存器。GP7表示数据流的第一位。括号中的数值表示该位的上电/复位默认状态。

GP7	GP6	GP5	GP4	GP3	GP2	GP1	GP0
0(0)	BPDSW(0)	GP32EN(0)	GP10EN(0)	P3DAT(0)	P2DAT(0)	P1DAT(0)	PODAT(0)

表21. 寄存器各位的名称和意义

位的位置	位的名称	描述
GP7	0	必须将此位编程为逻辑0才能正常工作。
GP 6	BPDSW	电桥关断开关控制位。此位由用户设置，以闭合电桥关断开关BPDSW（与AGND相连）。该开关可提供30 mA的吸电流。此位由用户清零，以断开电桥关断开关BPDSW。当ADC处于省电模式时，电桥关断开关仍然保持有效。
GP5	GP32EN	数字输出P3和数字输出P2使能。GP32EN设置时，数字输出P3和P2为有效状态。GP32EN清零时，P3和P2引脚为三态，并且忽略P3DAT和P2DAT位。
GP4	GP10EN	数字输出P1和数字输出P0使能。GP10EN设置时，数字输出P1和P0为有效状态。GP10EN清零时，P1和P0输出为三态，并且忽略P1DAT和PODAT位。当配置寄存器中的REFSEL位设置为1时，P1和P0位可以用作基准输入REFIN2。
GP3	P3DAT	数字输出P3。GP32EN设置时，P3DAT位设置通用输出引脚P3的值。P3DAT为高电平时，输出引脚P3为高电平。P3DAT为低电平时，输出引脚P3为低电平。读取GPOCON寄存器时，如果GP32EN已设置，P3DAT位将反映P3引脚的状态。
GP2	P2DAT	数字输出P2。GP32EN设置时，P2DAT位设置通用输出引脚P2的值。P2DAT为高电平时，输出引脚P2为高电平。P2DAT为低电平时，输出引脚P2为低电平。读取GPOCON寄存器时，如果GP32EN已设置，P2DAT位将反映P2引脚的状态。
GP1	P1DAT	数字输出P1。GP10EN设置时，P1DAT位设置通用输出引脚P1的值。P1DAT为高电平时，输出引脚P1为高电平。P1DAT为低电平时，输出引脚P1为低电平。读取GPOCON寄存器时，如果GP10EN已设置，P1DAT位将反映P1引脚的状态。
GP0	PODAT	数字输出P0。GP10EN设置时，PODAT位设置通用输出引脚P0的值。PODAT为高电平时，输出引脚P0为高电平。PODAT为低电平时，输出引脚P0为低电平。读取GPOCON寄存器时，如果GP10EN已设置，PODAT位将反映P0引脚的状态。

失调寄存器

(RS2, RS1, RS0 = 1, 1, 0; 上电/复位 = 0x800000)

失调寄存器保存ADC的失调校准系数。失调寄存器的上电复位值为0x800000。AD7190有四个失调寄存器，各通道均有一个专用失调寄存器。各寄存器均为24位读/写寄存器。此寄存器与相关的满量程寄存器一起使用，以构成寄存器对。如果用户启动内部或系统零电平校准，上电复位值将被自动覆盖。写入失调寄存器时，AD7190必须处于省电模式或空闲模式。

满量程寄存器

(RS2, RS1, RS0 = 1, 1, 1; 上电/复位 = 0x5XXXX0)

满量程寄存器是一个24位寄存器，用来保存ADC的满量程校准系数。AD7190有四个满量程寄存器，各通道均有一个专用满量程寄存器。满量程寄存器为读/写寄存器。不过，写入满量程寄存器时，ADC必须处于省电模式或空闲模式。这些寄存器是在上电时用工厂校准的满量程校准系数配置(执行校准时的增益为1)；因此，各器件具有不同的默认系数。如果用户启动内部或系统满量程校准，或者写入满量程寄存器，该默认值将被自动覆盖。

ADC电路信息

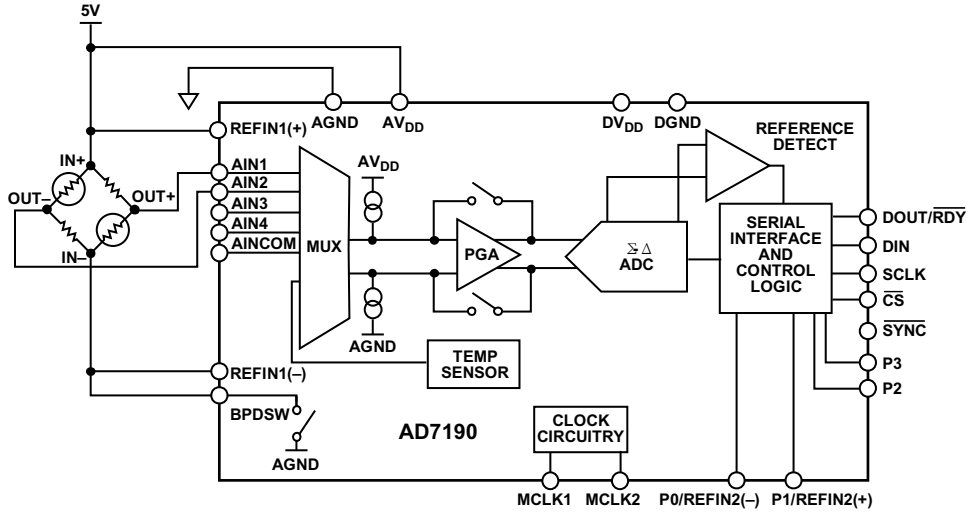


图18.基本连接图

概述

AD7190是一款超低噪声ADC，内置 Σ - Δ 调制器、缓冲器、PGA和片内数字滤波，主要用于测量宽动态范围信号，例如压力传感器、电子秤和应变计应用中的信号。

这款器件可配置为两路差分输入或四路伪差分输入，可以对输入进行缓冲，也可以不缓冲。图18显示了该器件工作所需的基本连接。

滤波器、输出数据速率、建立时间

Σ - Δ ADC内置调制器，后接数字滤波器。AD7190提供两种滤波器选择： sinc^3 滤波器和 sinc^4 滤波器。滤波器由模式寄存器中的SINC3位选择。当SINC3设置为0(默认值)时，选择 sinc^4 滤波器。当SINC3设置为1时，选择 sinc^3 滤波器。

输出数据速率较低时(<1 kHz)，两种滤波器对应的无噪声分辨率相差无几。但是，如果输出数据速率较高，则 sinc^4 滤波器可提供更好的无噪声分辨率。

sinc^4 滤波器还具有更佳的50 Hz/60 Hz抑制性能。虽然陷波位置不受滤波器阶数的影响，但滤波器阶数越高，凹陷越宽，因而陷波频率附近频带(± 1 Hz)内的抑制性能更佳。同时，它还能提供更佳的阻带衰减性能。在输出数据速率相同时， sinc^3 滤波器的优势是建立时间更短。

斩波禁用

输出数据速率(ADC连续转换时，单一通道上提供转换结果的速率)等于：

$$f_{\text{ADC}} = f_{\text{CLK}} / (1024 \times \text{FS}[9:0])$$

其中：

f_{ADC} 为输出数据速率。

f_{CLK} = 主时钟频率(标称值4.92 MHz)。

FS[9:0]为模式寄存器中FS9位至FS0位的十进制等效值。

输出数据速率的编程范围为4.7 Hz至4800 Hz，即FS[9:0]的值范围为1至1023。

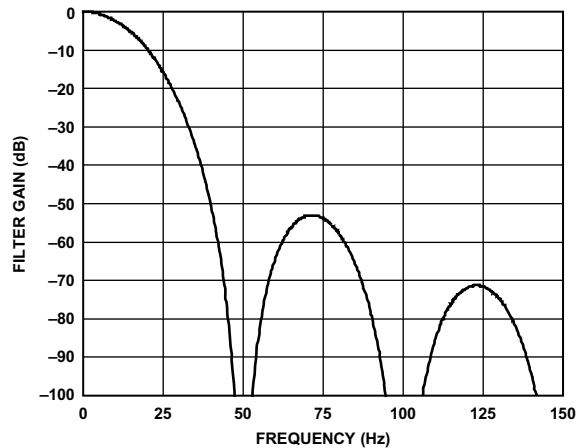
以上公式对于 sinc^3 和 sinc^4 滤波器均有效。 sinc^4 滤波器的建立时间等于：

$$t_{\text{SETTLE}} = 4/f_{\text{ADC}}$$

而 sinc^3 滤波器的建立时间等于：

$$t_{\text{SETTLE}} = 3/f_{\text{ADC}}$$

图19和图20分别显示了输出数据速率为50 Hz时 sinc^4 和 sinc^3 滤波器的频率响应特性。

图19. Sinc^4 滤波器响应(50 Hz输出数据速率)

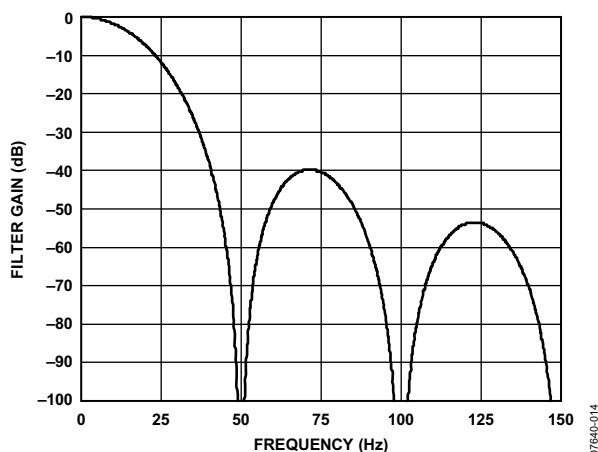


图20. Sinc3滤波器响应(50 Hz输出数据速率)

假设主时钟保持稳定, 则sinc⁴滤波器可提供120 dB以上的50 Hz (±1 Hz)抑制性能, 而sinc³滤波器可提供100 dB的抑制性能。sinc⁴滤波器的阻带衰减典型值为53 dB, sinc³滤波器则为40 dB。

sinc⁴滤波器的3 dB频率等于:

$$f_{3dB} = 0.23 \times f_{ADC}$$

sinc³滤波器的3 dB频率则等于:

$$f_{3dB} = 0.272 \times f_{ADC}$$

斩波使能

使能斩波时, ADC失调和失调漂移可降至最低。使能斩波将使模拟输入引脚连续换向; 因此, 在模拟输入引脚沿一个方向连接的情况下, 允许流逝sinc滤波器的建立时间, 直到有效转换结果可用为止。然后, 模拟输入引脚反向, 并且获得另一个有效转换结果。对后续转换结果求平均值, 便可将失调降至最低。模拟输入引脚的这种连续换向以及后续转换结果的均值计算, 意味着失调漂移也得以降至最低。

斩波会影响ADC的输出数据速率和建立时间。对于sinc⁴滤波器, 输出数据速率等于:

$$f_{ADC} = f_{CLK} / (4 \times 1024 \times FS[9:0])$$

对于sinc³滤波器, 输出数据速率等于:

$$f_{ADC} = f_{CLK} / (3 \times 1024 \times FS[9:0])$$

其中:

f_{ADC} 为输出数据速率。

f_{CLK} = 主时钟频率 (标称值4.92 MHz)。

FS[9:0]为模式寄存器中FS9位至FS0位的十进制等效值。

FS[9:0]值的变化范围是1至1023; 因此, sinc⁴滤波器的输出

数据速率范围为1.173 Hz至1200 Hz, sinc³滤波器的输出数据速率范围为1.56 Hz至1600 Hz。sinc³或sinc⁴滤波器的建立时间等于:

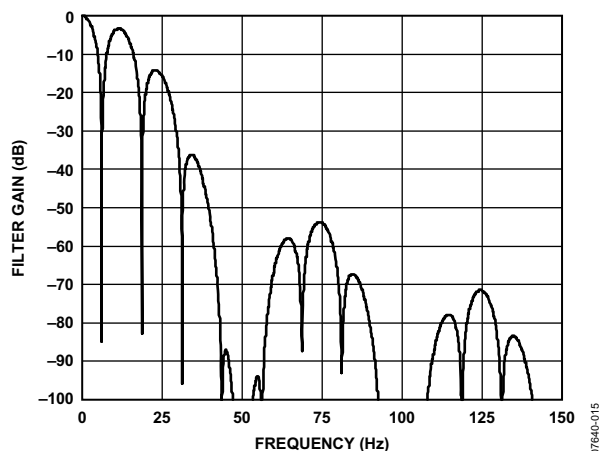
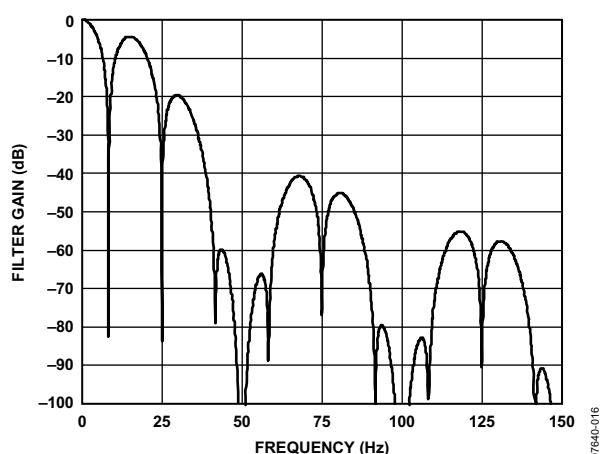
$$t_{SETTLE} = 2/f_{ADC}$$

因此, 对于给定输出数据速率, 斩波使能模式下的建立时间比斩波禁用模式下的建立时间要短。然而, 对于给定FS [9:0]值, 斩波使能模式下的输出数据速率比斩波禁用模式下的输出数据速率要低。

无论是sinc³滤波器还是sinc⁴滤波器, 截止频率 f_{3dB} 均等于:

$$f_{3dB} = 0.24 \times f_{ADC}$$

图21和图22分别显示了斩波使能模式下sinc⁴和sinc³滤波器的滤波器响应特性。如图所示, 与斩波禁用模式相比, 阻带衰减较少。

图21. Sinc⁴滤波器响应(12.5 Hz输出数据速率, 斩波使能)图22. Sinc³滤波器响应(16.6 Hz输出数据速率, 斩波使能)

50 Hz/60 Hz抑制

串模抑制是数字滤波器的主要功能之一。在斩波禁用模式下，当输出数据速率设置为50 Hz时，可获得50 Hz抑制，而当输出数据速率设置为60 Hz时，则可实现60 Hz抑制。当输出数据速率设置为10 Hz时，可获得50 Hz/60 Hz同时抑制。也可以利用模式寄存器中的REJ60位，实现50 Hz/60 Hz同时抑制。当输出数据速率设置为50 Hz且REJ60位设置为1时，50 Hz和60 Hz均为陷波频率。

图23和图24分别显示了 sinc^4 和 sinc^3 滤波器的频率响应特性，其中输出数据速率设置为50 Hz，并且REJ60位设置为1。

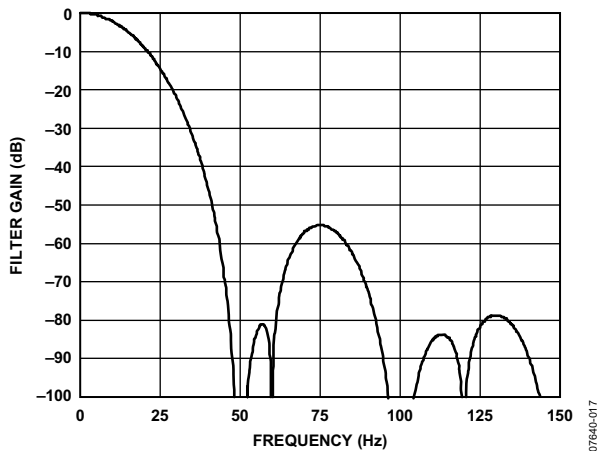


图23. sinc^4 滤波器响应(50 Hz输出数据速率, REJ60 = 1)

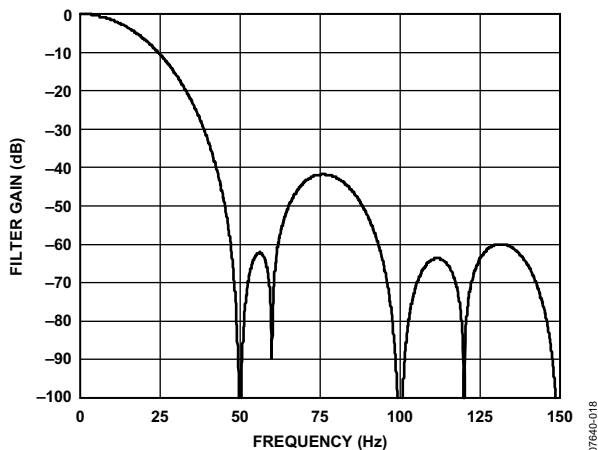


图24. sinc^3 滤波器响应(50 Hz输出数据速率, REJ60 = 1)

同样， sinc^4 滤波器的50 Hz/60 Hz抑制性能优于 sinc^3 滤波器。此外， sinc^4 滤波器的阻带衰减性能也更佳。

在斩波使能模式下，要实现50 Hz/60 Hz抑制，必须使用较低的输出数据速率。如果REJ60设置为1，则对于 sinc^4 滤波器，12.5 Hz的输出数据速率可以实现50 Hz/60 Hz同时抑制，而对于 sinc^3 滤波器，16.7 Hz的输出数据速率可以实现50 Hz/60 Hz同时抑制。图25和图26分别显示了REJ60设置为1时上述两种输出数据速率下的滤波器响应特性。

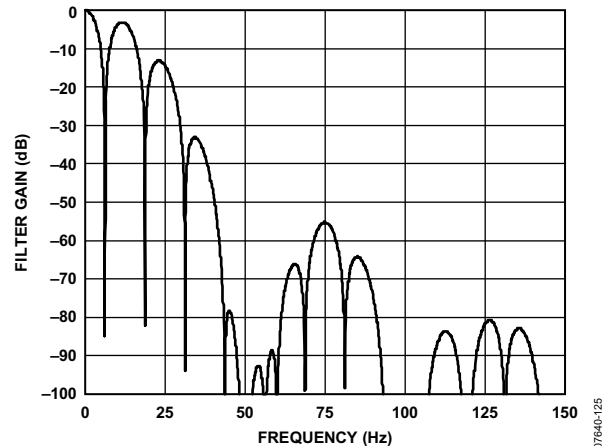


图25. sinc^4 滤波器响应
(12.5 Hz输出数据速率, 斩波使能, REJ60 = 1)

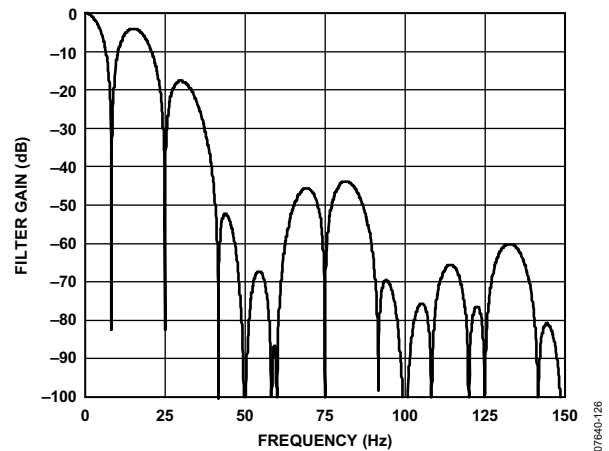


图26. sinc^3 滤波器响应
(16.7 Hz输出数据速率, 斩波使能, REJ60 = 1)

零延迟

将模式寄存器中的SINGLE位设置为1可使能零延迟。在零延迟模式下，每次转换均有完整建立时间。所以：

$$f_{\text{ADC}} = 1/t_{\text{SETTLE}}$$

零延迟意味着无论使能多少模拟输入通道，输出数据速率均保持恒定；用户无需考虑通道变化对输出数据速率的影响。零延迟的缺点是：对于给定输出数据速率，其噪声高于非零延迟模式。例如，在未使能零延迟的条件下，当输出数据速率为50 Hz且增益设置为128时，AD7190的无噪声分辨率为18.5位；而在使能零延迟的条件下，当输出数据速率为50 Hz时，AD7190的无噪声分辨率为17.5位。滤波器响应特性也会发生改变。图19显示了50 Hz输出数据速率时 sinc^4 滤波器的滤波器响应特性(零延迟禁用)。图27显示了零延迟使能且输出数据速率为50 Hz(sinc^4 滤波器)时的滤波器响应特性；此时无法实现50 Hz抑制。零延迟使能时，要获得50 Hz抑制，ADC需要以12.5 Hz输出数据速率工作。

为获得50 Hz/60 Hz同时抑制，当输出数据速率等于12.5 Hz时，可以设置模式寄存器中的REJ60位。阻带衰减性能也大幅降低(零延迟模式下为3 dB，而非零延迟模式下为53 dB)。

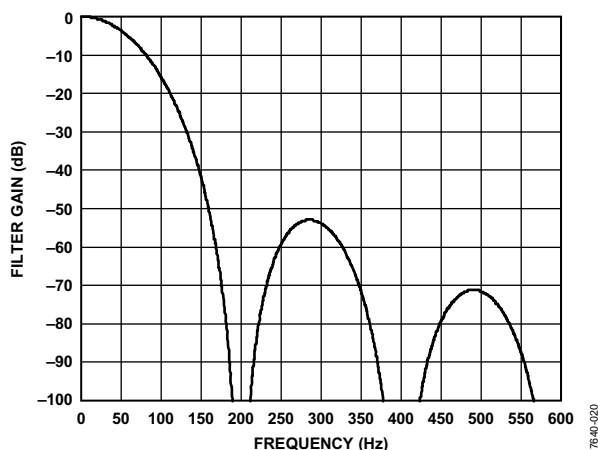


图27. Sinc^4 滤波器响应(50 Hz输出数据速率, 零延迟)

通道序列器

AD7190内置一个通道序列器，它在多通道应用中可简化与器件的通信。该序列器还能优化器件的通道吞吐量，因为它会以最佳速率切换通道，而不是等待SPI接口传来的指令。

利用配置寄存器中的CH0位至CH7位可以使能所需通道。在连续转换模式下，ADC按顺序选择各使能通道，然后在该通道上执行转换。当各通道可提供有效转换结果时， $\overline{\text{RDY}}$ 引脚变为低电平。当有多个通道使能时，状态寄存器的内容应附加到该24位字上，以便用户能识别与各次转换对应的通道。为将状态寄存器值附加到转换结果上，应将模式寄存器中的DAT_STA位设置为1。

如果使能了多个通道，则每次变更通道时，ADC必须留出完整建立时间，以便产生有效转换结果。AD7190对此的处理方法是：选定通道后，调制器和滤波器均复位，并且 $\overline{\text{RDY}}$ 引脚变为高电平，然后留出完整建立时间，以便产生第一个转换结果。

$\overline{\text{RDY}}$ 仅在有效的转换结果可用时才变为低电平。然后，AD7190选择下一个使能通道，并在该通道上执行转换。当ADC在下一个通道上执行转换时，用户可以读取数据寄存器。

从所有使能通道读取有效转换结果所需的时间等于：

$$t_{\text{SETTLE}} \times \text{使能通道数}$$

例如，如果选择 sinc^4 滤波器、禁用斩波且禁用零延迟，则在单一通道上执行转换时，转换结果可以在 $1/f_{\text{ADC}}$ 时获得。建立时间等于：

$$t_{\text{SETTLE}} = 4/f_{\text{ADC}}$$

取样N个通道所需的时间为：

$$4/(f_{\text{ADC}} \times N)$$

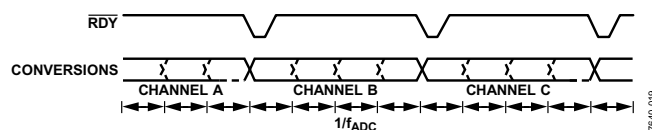


图28. 通道序列器

数字接口

如“片内寄存器”部分所述，AD7190的可编程功能由一系列片内寄存器控制。数据通过器件的串行接口写入这些寄存器。此接口还提供对这些片内寄存器的读取访问。与该器件的所有通信均必须以对通信寄存器的写操作开始。上电或复位之后，器件期待对其通信寄存器执行写操作。写入此寄存器的数据决定下一个操作是读操作还是写操作，以及此读操作或写操作影响哪一个寄存器。因此，对其它寄存器的写入访问是以对通信寄存器的写操作开始，然后是对选定的寄存器执行写操作。对其它寄存器的读操作(选择连续读取模式除外)是以对通信寄存器的写操作开始，然后是对选定的寄存器执行读操作。

AD7190的串行接口包含四个信号： $\overline{\text{CS}}$ 、DIN、SCLK、DOUT/ $\overline{\text{RDY}}$ 。DIN线路用于将数据传输至片内寄存器中，DOUT/ $\overline{\text{RDY}}$ 则用于从片内寄存器中获取数据。SCLK是器件的串行时钟输入，所有数据传输(无论是DIN上还是DOUT/ $\overline{\text{RDY}}$ 上)均相对于SCLK信号进行。

DOUT/ $\overline{\text{RDY}}$ 引脚也可用作数据就绪信号；当输出寄存器中有新数据字可用时，该线路变为低电平。对数据寄存器的读操作完成时，该线路复位为高电平。数据寄存器更新之前，该线路也会变为高电平，以提示此时不应读取器件，确保寄存器正在更新时不会发生数据读取操作。 $\overline{\text{CS}}$ 用于选择器件。在多个器件与串行总线相连的系统中，可以用 $\overline{\text{CS}}$ 对AD7190进行解码。

图3和图4显示了与AD7190进行接口的时序图，其中用于解码该器件。图3显示对AD7190的输出移位寄存器执行读操作的时序，图4显示对输入移位寄存器执行写操作的时序。即使在第一次读操作之后DOUT/RDY线路返回到高电平，也可以多次从数据寄存器中读取同一个字。不过，必须确保在下一输出更新发生之前，这些读操作已完成。连续读取模式下，只能从数据寄存器读取一次。

将CS与低电平相连时，串行接口可以在三线式模式下工作。此时，SCLK、DIN和DOUT/RDY线路用来与AD7190通信。可以用RDY位或引脚监控转换是否结束。这种方案适合与微控制器进行接口。

如果CS需要用作解码信号，可以从端口引脚中产生该信号。对于微控制器接口，建议SCLK在数据传输之间为空闲高电平状态。

AD7190可在CS用作帧同步信号的情况下工作。这种方案适用于DSP接口。此时，由于在DSP中，CS一般出现在SCLK的下降沿之后，因此第一位(MSB)会被CS有效地送出。只要遵守时序数要求，SCLK便可在数据转换之间继续运行。

将一系列1写入DIN输入，可以使该串行接口复位。如果将逻辑1写入AD7190 DIN线路并持续至少40个串行时钟周期，该串行接口便会复位。如果软件错误或系统故障导致接口时序丢失，这种方法将可确保接口复位到已知状态。复位使接口返回到期待对通信寄存器执行写操作的状态。该操作会将所有寄存器的内容复位到其上电值。复位之后，用户应等待500 μs才能访问串行接口。

AD7190可以配置为连续转换模式或单次转换模式。请参见图29至图31。

单次转换模式

单次转换模式下，AD7190在完成转换后处于省电模式。将模式寄存器中的MD2、MD1和MD0分别设置为0、0、1，便可启动单次转换，此时AD7190将上电，执行单次转换，然后返回省电模式。片内振荡器上电需要大约1 ms。

完成转换后，DOUT/RDY变为低电平。从数据寄存器中读取数据字后，DOUT/RDY变为高电平。如果CS为低电平，DOUT/RDY将保持高电平，直到又启动并完成一次转换为止。如果需要，即使DOUT/RDY已变为高电平，也可以多次读取数据寄存器。

如果使能了多个通道，ADC将依次选择各使能通道，并在该通道上执行转换。转换启动后，DOUT/RDY变为高电平并保持该状态，直到有效转换结果可用为止。转换结果一旦可用，DOUT/RDY便会变为低电平。然后，ADC选择下一个通道并开始转换。在执行下一转换过程中，用户可以读取当前的转换结果。下一转换一旦完成，数据寄存器便会更新；因此，用户读取转换结果的时间是有限的。ADC在各选择通道上均完成一次转换后，便会返回省电模式。

如果模式寄存器中的DAT_STA位设置为1，则每次执行数据读取时，状态寄存器的内容将与转换结果一同输出。状态寄存器的四个LSB指示转换对应的通道。

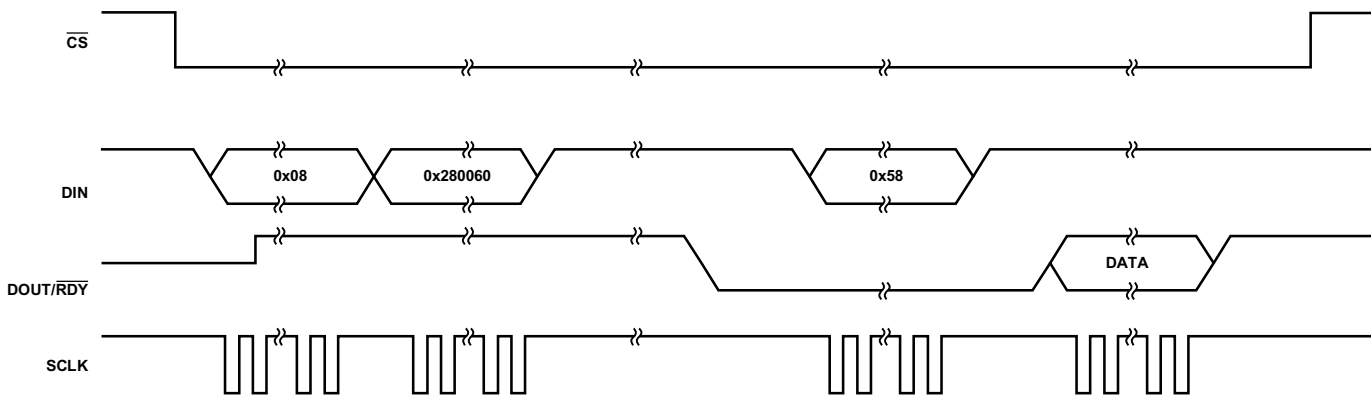


图29. 单次转换

1207940-02

连续转换模式

连续转换是默认上电模式。AD7190连续转换，每次转换完成时，状态寄存器中的RDY位变为低电平。如果CS为低电平，则当一次转换完成时，DOUT/RDY线路也会变为低电平。若要读取转换结果，用户需要写入通信寄存器，指示下一操作为读取数据寄存器。从数据寄存器中读取数据字后，DOUT/RDY变为高电平。如需要，用户可以多次读取该寄存器。但是，用户必须确保在下一转换完成时，对数据寄存器的访问已经结束，否则新转换字将丢失。

如果使能了多个通道，ADC将连续循环选择各使能通道，每次循环均会在每个通道上执行一次转换。一旦获得转换结果，就会立即更新数据寄存器。每次转换结果可用时，DOUT/RDY引脚均会变为低电平。然后，用户可以读取转换结果，同时ADC在下一个使能通道上执行转换。

如果模式寄存器中的DAT_STA位设置为1，则每次执行数据读取时，状态寄存器的内容将与转换结果一同输出。状态寄存器指示转换对应的通道。

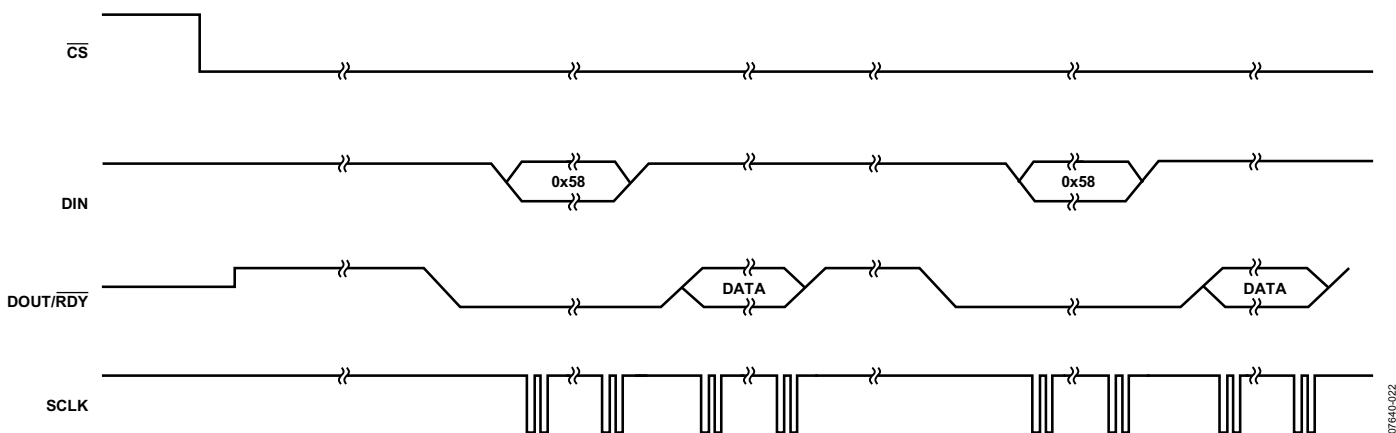


图30.连续转换

07840-022

AD7190

连续读取

可以对AD7190进行配置，使得每次转换完成时，转换结果会自动置于DOUT/RDY线路上，而无需每次写入通信寄存器以访问数据。将01011100写入通信寄存器后，用户只需为ADC提供适当的SCLK周期数，这样当转换完成时，转换字便会自动置于DOUT/RDY线路上。ADC应配置为连续转换模式。

当DOUT/RDY变为低电平，提示转换已结束，必须为ADC提供足够的SCLK周期数。然后，数据转换结果便会置于DOUT/RDY线路上。读取转换结果后，DOUT/RDY返回到高电平，直到下一转换结果可用为止。这种模式下，数据只能读取一次。用户并且必须确保数据字的读取早于下一转换完成。如果在下一转换完成之前，用户尚未读取转换结果，或者为AD7190提供的串行时钟数不足以读取转换字，则当下一转换完成时，串行输出寄存器将复位，新转换结果将置于输出串行寄存器中。

若要退出连续读取模式，必须在RDY引脚为低电平时将指令01011000写入通信寄存器。在连续读取模式下，ADC会监控DIN线路上的活动，以便能接收指令以退出连续读取模式。此外，如果DIN上出现40个连续1，ADC将复位。因此，在连续读取模式下，DIN应保持低电平，直到有指令将要写入该器件。

如果使能了多个通道，ADC将连续依次选择各使能通道，并在所选通道上执行一次转换。当一个转换结果可用时，DOUT/RDY便会变为低电平。当用户施加足够多的SCLK脉冲时，数据便会自动置于DOUT/RDY引脚上。如果模式寄存器中的DAT_STA位设置为1，状态寄存器的内容将与转换结果一同输出。状态寄存器指示转换对应的通道。

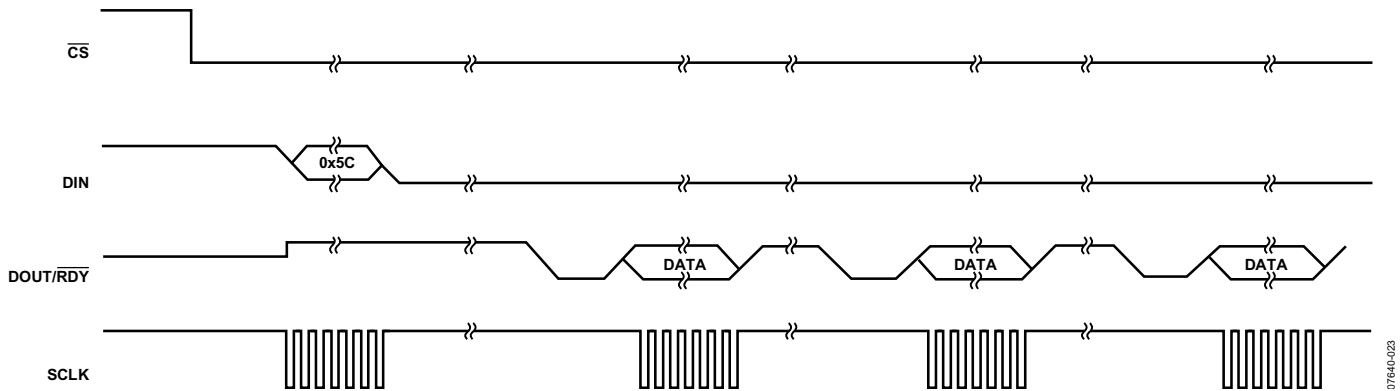


图31.连续读取

电路描述

模拟输入通道

AD7190具有两个差分/四个伪差分模拟输入通道，可以被配置为缓冲或无缓冲。在缓冲模式下(配置寄存器中的BUF位设置为1)，输入通道馈入缓冲放大器的高阻抗输入级。因此，输入端能够耐受教大的源阻抗，适合与外部阻性传感器直接相连，例如应变计或电阻式温度检测器(RTD)等。

当BUF = 0时，该器件以非缓冲模式工作。这将导致较高的模拟输入电流。请注意，该非缓冲输入路径对驱动源呈现出动态的负载。因此，输入引脚上的电阻与电容组合可能会引起增益误差，具体取决于驱动ADC输入的信号源的输出阻抗。表22显示了为在20位分辨率水平时不致引入增益误差，非缓冲模式下、增益为1时外部电阻/电容的容许值。

表22. 无20位增益误差时的外部R-C组合

C (pF)	R (Ω)
50	1.4 k
100	850
500	300
1000	230
5000	30

缓冲模式下，绝对输入电压范围限于AGND + 250 mV至AV_{DD} - 250 mV之间。设置共模电压时必须小心，确保不要超过这些限制。否则，线性度和噪声性能会下降。

非缓冲模式下，绝对输入电压包含AGND - 50 mV至AV_{DD} + 50 mV之间的电压。负绝对输入电压限制为监控相对于AGND的真双极性小信号提供了条件。

PGA

如果使能增益级，缓冲器输出将施加于可编程增益阵列(PGA)的输入端。PGA的存在意味着小幅值信号可以在AD7190内放大，同时仍然保持出色的噪声性能。例如，当增益设置为128时，均方根噪声典型值为8.5 nV；在输出数据速率为4.7 Hz时，这相当于23位有效分辨率或20.5位无噪声分辨率。

利用配置寄存器中的G2位至G0位，可以将AD7190的增益设置为1、8、16、32、64或128。因此，采用2.5 V外部基准电压源时，单极性范围为0 mV - 19.53 mV至0 V - 2.5 V，双极性范围则为±19.53 mV至±2.5 V。

模拟输入范围必须限制在(AV_{DD} - 1.25 V)/增益以内，因为PGA需要一定的裕量。因此，如果AV_{DD} = 5 V，则可施加于AD7190的最大模拟输入为0 - 3.75 V/增益(单极性模式)或±3.75 V/增益(双极性模式)。

双极性/单极性配置

AD7190的模拟输入端可以接受单极性或双极性输入电压范围。双极性输入范围并不表示该器件可以耐受相对于系统AGND的负电压。在伪差分模式下，信号以AINCOM为基准，而在差分模式下，信号以差分对的负输入为基准。例如，如果AINCOM为2.5 V，AD7190 AIN1模拟输入端配置为单极性模式，并且增益为2，则当采用2.5 V基准电压源时，AIN1引脚的输入电压范围为2.5 V至3.75 V。如果AINCOM为2.5 V，AD7190 AIN1模拟输入端配置为双极性模式，并且增益为2，则AIN1引脚的模拟输入范围为1.25 V至3.75 V。

双极性/单极性选项可通过对配置寄存器中的U/B位进行编程来选择。

数据输出编码

当ADC配置为单极性工作模式时，输出码为自然(直线)二进制制式，零差分输入电压对应的码为00...00，中间电平电压对应的码为100...000，满量程输入电压对应的码为111...111。任意模拟输入电压的输出码可以表示为：

$$\text{输出码} = (2^N \times \text{AIN} \times \text{gain}) / V_{\text{REF}}$$

当ADC配置为双极性工作模式时，输出码为偏移二进制制式，负满量程电压对应的码为000...000，零差分输入电压对应的码为100...000，正满量程输入电压对应的码为111...111。任意模拟输入电压的输出码可以表示为：

$$\text{输出码} = 2^{N-1} \times [(\text{AIN} \times \text{gain} / V_{\text{REF}}) + 1]$$

其中：

AIN为模拟输入电压。

gain为PGA增益设置(1至128)。

N = 24。

时钟

AD7190内置一个4.92 MHz片内时钟，其公差为±4%。可以使用该内部时钟或某一外部晶振/时钟作为该器件的时钟源。时钟源由模式寄存器中的CLK1和CLK0位选择。使用外部晶振时，必须将其连接在MCLK1和MCLK2引脚上。晶振制造商会提供关于晶振所需负载电容的建议值。AD7190的MCLK1和MCLK2引脚的电容典型值为15 pF。使用外部时钟源时，必须将其与MCLK2引脚相连，MCLK1引脚必须保持浮空。

AD7190

该内部时钟也可以在MCLK2引脚上为器件提供时钟。当应用中多个ADC，并且这些器件需要同步时，这种方法很有用。一个器件的内部时钟可以用作系统中所有ADC的时钟源。使用公共时钟时，对所有器件施加公共复位信号，或者用脉冲驱动SYNC引脚，便可使所有器件同步。

激励电流

AD7190内置两个500 nA恒流发生器，一个提供从 AV_{DD} 到AIN(+)的源电流，一个提供从AIN(-)到AGND的吸电流，其中AIN(+)为正模拟输入引脚，AIN(-)为负模拟输入引脚(差分模式)或AINCOM(伪差分模式)。这些电流切换至选定的模拟输入对。这两个电流或开或关，取决于配置寄存器中的激励电流使能(Burn)位。尝试在模拟输入通道上执行测量之前，可以使用这些电流来确认外部传感器是否正常工作。接通激励电流后，电流流入外部传感器电路，然后便可在模拟输入通道上测量输入电压。使用激励电流检测开路条件需要一定的时间，因为这些电流需要给所有外部电容充电。

检测到故障条件的原因有多方面。前端传感器可能开路。也可能是前端传感器过载，或者缺少基准电压，并且状态寄存器中的NOREF位已设置，导致数据钳位在全1。用户需要检查这三种情况，然后做出判断。如果测得的电压为0 V，则可能是传感器短路。如果缓冲模拟输入并禁用斩波，则电流源可以工作在正常绝对输入电压范围以上。

基准电压

对于基准电压通道，该ADC具有完全差分输入能力。此外，用户可以从两种外部基准电压选项中选择其一(REFIN1(x)或REFIN2(x))。使用配置寄存器中的REFSEL位可以选择AD7190的基准电压源。REFIN2(x)引脚具有双重作用：既可以用作两个通用输出引脚，也可以用作基准电压引脚。当REFSEL位设置为1时，这些引脚自动用作基准电压引脚。

这些差分输入的共模范围为AGND至 AV_{DD} 。基准电压输入是非缓冲式；因此，过大的R-C源阻抗会引入增益误差。标称基准电压REFIN (REFINx(+) - REFINx(-))为 AV_{DD} ，但AD7190可以采用1 V至 AV_{DD} 范围内的基准电压工作。如果应用中模拟输入端的传感器的激励(电压或电流)也驱动器件的基准电压，则激励源中低频噪声的影响将得以消除，因为应用是比率式的。如果在非比率式应用中使用AD7190，请使用低噪声基准电压源。

对于AD7190，建议使用的2.5 V基准电压源包括ADR421和ADR431，二者均为低噪声基准电压源。还应注意，基准电压输入提供高阻抗、动态负载。由于各基准电压输入的输入阻抗是动态的，因此这些输入上的电阻与电容组合可能会引起直流增益误差，具体取决于驱动基准电压输入的信号源的输出阻抗。

诸如以上推荐的这些基准电压源(例如ADR431)具有低输出阻抗，因而REFINx(+)上可以有去耦电容，而不会给系统带来增益误差。如果在外部电阻上获取基准输入电压，则意味着基准电压输入端具有很大的外部源阻抗。对于此类电路配置，不推荐在REFINx引脚上进行外部去耦。

基准电压检测

AD7190含有片内电路，可以检测器件是否有用于转换或校准的有效基准电压。将配置寄存器中的REFDET位设置为1，可以使能此特性。如果选定的REFINx(+)与REFINx(-)引脚之间的电压在0.3 V与0.6 V之间，则AD7190判断它不再具有有效的基准电压。此时，状态寄存器中的NOREF位设置为1。如果AD7190正在执行正常转换，而NOREF位变为有效，则转换结果将为全1。因此，并无必要在执行转换时持续监控NOREF位的状态，只需在从ADC数据寄存器读取的转换结果为全1时验证其状态。如果AD7190正在执行失调或满量程校准，而NOREF位变为有效，则将禁止相应校准寄存器更新，以免这些寄存器载入错误的系数，同时会设置状态寄存器的ERR位。如果用户不愿意每次执行校准时都要验证是否存在有效的基准电压源，可以在校准周期结束时检查ERR位的状态。

复位

对AD7190连续写入1，可以使该器件的电路和串行接口复位。执行复位需要40个连续1。这将复位逻辑、数字滤波器、模拟调制器，从而所有片内寄存器复位为默认值。上电时会自动执行复位。启动复位之后，用户必须等待500 μ s才能访问片内寄存器。如果SCLK线路上的噪声导致串行接口丧失同步，则可执行复位以恢复同步。

系统同步

利用SYNC输入，用户可以复位调制器和数字滤波器，而不会影响器件的任何设置条件。因此，用户可以从已知时间点，即SYNC上升沿开始采集模拟输入的样本。为实现同步功能，SYNC需要变为低电平并保持四个主时钟周期。

如果多个AD7190器件利用一个公共主时钟工作，则可以让这些器件同步，使其数据寄存器同时更新。SYNC引脚上的下降沿使数字滤波器和模拟调制器复位，并将AD7190置于一致的已知状态。在SYNC引脚为低电平期间，AD7190保持该状态。在SYNC上升沿，调制器和滤波器离开复位状态；在下一时钟沿，器件再次开始采集输入样本。在使用多个AD7190器件的系统中，施加于SYNC引脚的一个公共信号会使这些器件的操作同步。这一般是在各AD7190已执行自身的校准或已将校准系数载入其校准寄存器之后完成。这样，所有AD7190的转换结果将同步。

该器件在SYNC由低到高跃迁之后的主时钟下降沿离开复位状态。因此，当同步多个器件时，SYNC引脚应在主时钟上升沿变为高电平，确保所有器件均在主时钟下降沿开始采样。如果SYNC引脚没有在充足的时间内变为高电平，则器件之间可能相差一个主时钟周期，即对于不同器件，转换结果可用的时刻最多相差一个主时钟周期。

SYNC引脚也可以用作启动转换命令。这种模式下，SYNC的上升沿启动转换，RDY的下降沿指示转换已完成。这种方案的缺点是：每次数据寄存器更新时，必须预留滤波器的建立时间。这意味着数据寄存器的更新速率会降低。例如，如果ADC配置为使用sinc4滤波器，禁用零延迟且禁用斩波，则数据寄存器的更新时间将为原来的四倍。

温度传感器

AD7190内嵌温度传感器。利用配置寄存器中的CH2位可以选择温度传感器。如果CH2位设置为1，就会使能温度传感器。使用温度传感器并选择双极性模式时，如果温度为0 K，器件应返回0x800000码。为使传感器发挥最佳性能，需要执行单点校准。因此，应记录25°C时的转换结果，并计算灵敏度。灵敏度大约为2815码/°C。温度传感器的计算公式为：

$$\text{温度(K)} = (\text{转换结果} - 0x800000) / 2815 \text{ K}$$

$$\text{温度(°C)} = \text{温度(K)} - 273$$

单点校准之后，内部温度传感器的精度典型值为±2 °C。

电桥关断开关

在应变计和负荷传感器等电桥应用中，电桥本身会消耗系统中的大部分电流。例如，采用5 V电源激励时，350 Ω负荷传感器需要15 mA电流。为降低系统功耗，可以利用电桥关断开关断开电桥(当它不用时)。图18显示了电桥关断开关的使用方法。该开关可以承受30 mA的连续电流，导通电阻最大值为10 Ω。

逻辑输出

AD7190有四个通用数字输出：P0、P1、P2和P3。利用GPOCON寄存器中的GP32EN和GP10EN位可以使能这些输出。这些引脚可以通过GPOCON寄存器中的P0DAT至P3DAT位拉高或拉低，即引脚的值由P0DAT至P3DAT位的设置决定。这些引脚的逻辑电平由AV_{DD}而不是DV_{DD}决定。读取GPOCON寄存器时，P0DAT至P3DAT位反映引脚的实际值。这可用于短路检测。

可以用这些引脚驱动外部电路，如外部多路复用器等。当使用外部多路复用器来提高通道数时，多路复用器逻辑引脚可以通过AD7190通用输出引脚进行控制。可以用通用输出引脚来选择有效的多路复用器引脚。由于多路复用器的操作独立于AD7190，因此每次更换多路复用器通道时，均应利用SYNC引脚复位AD7190的调制器和滤波器。

使能奇偶校验

AD7190还具有片内奇偶校验功能，可检测ADC与微处理器之间的串行通信中的1位错误。将模式寄存器中的ENPAR位设置为1，可以使能奇偶校验。使能奇偶校验功能时，状态寄存器的内容必须与各24位转换结果一同传输。为将状态寄存器的内容附加到各转换结果读取数据上，应将模式寄存器中的DAT_STA位设置为1。对于各转换结果读取数据，状态寄存器中的奇偶校验位经过编程，使得24位数据字中传输的1的总数为偶数。假设24位转换结果含有11个1(二进制)，则奇偶校验位将设置为1，使得串行传输中1的总数为偶数。如果微处理器接收到奇数个1，则说明所接收的数据已受损。

奇偶校验功能仅检测1位错误。例如，如果有2位数据受损，则微处理器仍可能会收到偶数个1，此时即无法检测到错误条件。

校准

AD7190提供四种校准模式：内部零电平校准、内部满量程校准、系统零电平校准和系统满量程校准，通过模式寄存器中的模式位可以设置校准模式。只要正确设置模式寄存器中的MD2至MD0位，便可随时执行校准。增益改变时，应执行校准。每次转换完成后，ADC转换结果需利用ADC校准寄存器进行调整，然后写入数据寄存器。转换结果先减去失调校准系数，然后乘以满量程系数。

为启动校准，必须将适当的值写入MD2至MD0位。启动校准后，状态寄存器中的DOUT/RDY引脚和RDY位变为高电平。校准完成时，相应校准寄存器的内容会被更新，状态寄存器中的RDY位复位，DOUT/RDY引脚返回到低电平(如果CF为低电平)，并且AD7190返回空闲模式。

内部零电平或满量程校准期间，各零输入和满量程输入自动与ADC输入引脚内部相连。然而，系统校准则要求在启动校准模式之前，将系统零电平电压和系统满量程电压施加于ADC。这样可消除ADC的外部误差。

从操作上来看，校准就像另一次ADC转换。如需要，零电平校准必须总是在满量程校准之前执行。设置系统软件监控状态寄存器中的RDY位或DOUT/RDY引脚，通过一个轮询序列或中断驱动的例行程序确定校准何时结束。

斩波禁用时，内部零电平校准和系统零电平校准所需的时间均等于建立时间 t_{SETTLE} (sinc4滤波器为 $4/f_{ADC}$ ，sinc³滤波器为 $3/f_{ADC}$)。

斩波使能时，无需执行内部零电平校准，因为ADC本身会持续使失调保持最低。不过，如果执行内部零电平校准，则所需时间为建立时间 $t_{SETTLE}(2/f_{ADC})$ 。同样，完成系统零电平校准也需要 t_{SETTLE} 的时间。

为执行内部满量程校准，满量程输入电压会自动与此校准选定的模拟输入端相连。增益为1时，内部满量程校准所需的时间等于 t_{SETTLE} 。对于更高增益，内部满量程校准需要 $2 \times t_{SETTLE}$ 的时间。每次更改一个通道的增益时，均建议执行满量程校准，以使满量程误差最小。

系统满量程校准需要 t_{SETTLE} 的时间。斩波禁用时，应在启动系统满量程校准之前执行零电平校准(内部或系统零电平)

内部零电平校准、系统零电平校准和系统满量程校准可以在任何输出数据速率时执行。内部满量程校准可以在滤波器字FS[9:0]能被16整除的任何输出数据速率时执行，FS[9:0]指写入模式寄存器FS9位至FS0位的10位字的十进制等效值。因此，斩波禁用时，内部满量程校准可以在10 Hz或50 Hz等输出数据速率时执行。使用这些较低的输出数据速率可以获得更高的校准精度。

失调误差典型值为100 μV/增益。如果更改增益，建议执行校准。零电平校准(内部或系统零电平校准)可将失调误差降至与噪声相当。

AD7190的增益误差经过工厂校准，校准条件如下：增益为1，采用5 V电源，温度为室温。校准之后，5 V时的增益误差典型值为0.001%。表23显示了不同增益设置的典型未校准增益误差。增益为1时，内部满量程校准可将增益误差典型值降至0.001%。对于更高增益，经过内部满量程校准之后的增益误差典型值为0.0075%。系统满量程校准可将增益误差降至与噪声相当。

表23. 典型预校准增益误差与增益的关系

增益	预校准增益误差(%)
8	-0.11
16	-0.20
32	-0.23
64	-0.29
128	-0.39

用户可以访问AD7190的片内校准寄存器，通过微处理器读取器件的校准系数，以及写入自己在EEPROM中预先存储的校准系数。可以随时读取这些寄存器。不过，写入寄存器时，ADC必须处于省电模式或空闲模式。校准寄存器中的值为24位。也可以使用这些寄存器操控器件的范围和失调。

接地和布局

由于模拟输入和基准输入均为差分输入，因此模拟调制器中的多数电压均为共模电压。器件的高共模抑制性能可消除这些输入的共模噪声。为将模拟部分与数字部分之间的耦合降至最低，AD7190的模拟电源和数字电源彼此独立，各有单独的引脚排列。数字滤波器可抑制电源上的宽带噪声，对那些在调制器采样频率的整数倍频率的噪声除外。将一个R-C滤波器与各模拟输入端相连，可以在调制器采样频率上提供抑制。建议将一个100 Ω 电阻与各模拟输入端串联，将一个0.1 μF 电容连接在模拟输入端之间，并且将一个0.01 μF 电容连接在各模拟输入端与AGND之间。数字滤波器也可以消除来自模拟和基准输入端的噪声，条件是这些噪声源没有使模拟调制器饱和。因此，AD7190的抗噪能力比传统高分辨率转换器更强。不过，鉴于AD7190的分辨率是如此之高，而转换器的噪声电平是如此之低，因此必须谨慎对待接地和布局。

ADC所在的印刷电路板(PCB)应采用模拟部分与数字部分分离设计，并限制在电路板的一定区域内。这样便于使用接地层并让它们易于被分割。为实现最佳屏蔽，接地层一般应尽量少采用蚀刻技术。

虽然AD7190有单独的模拟地引脚与数字地引脚，但AGND与DGND引脚却在内部通过基板相连。因此，用户不得将这两个引脚连接到分离的接地层，除非这些接地层在AD7190附近连在一起。

如果AGND与DGND在系统的其它地方相连(即系统电源)，则不应在AD7190上再次将它们相连，否则将产生接地环路。这种情况下，建议将AD7190的地引脚与AGND层相连。

无论采取何种布局，用户均必须注意规划系统中电流的回流路径，确保所有电流的回流路径均尽可能靠近电流到达目的地所经过的路径。切勿强制数字电流流过AGND。避免在该器件下方布设数字线路，否则会将噪声耦合至芯片；将模拟接地层放在AD7190下方可以防止噪声耦合。AD7190的电源线路必须采用尽可能宽的走线，以提供低阻抗路径，并减小电源线路上的毛刺噪声效应。时钟等快速开关信号应利用数字地屏蔽起来，以免向电路板的其它部分辐射噪声，并且绝不应将时钟信号走线布设在模拟输入附近。避免数字信号与模拟信号交叠。电路板相反两侧上的走线应彼此垂直，这样有助于减小电路板上的馈通效应。微带线技术是目前的最佳选择，但这种技术对于双面电路板未必总是可行。采用这种技术时，电路板的元件侧专用于接地层，信号走线则布设在焊接侧。

使用高分辨率ADC时，良好的去耦十分重要。应将10 μF 钽电容与0.1 μF 陶瓷电容并联，对所有模拟电源去耦到AGND。为使这些去耦元件实现最佳效果，应使其尽可能靠近器件，最好是紧贴器件。应利用与DGND相连的0.1 μF 陶瓷电容对所有逻辑芯片去耦。在使用公共电源驱动AD7190的 AV_{DD} 和 DV_{DD} 的系统中，建议使用系统 AV_{DD} 电源。对于这种电源，应将建议的模拟电源去耦电容置于AD7190的 AV_{DD} 引脚与AGND之间，并将建议的数字电源去耦电容置于AD7190的 DV_{DD} 引脚与DGND之间。

应用信息

AD7190是一款低成本、高分辨率模数转换器。模数转换功能由 Σ - Δ 架构提供，因此该器件的抗噪能力很高，非常适合传感器测量、工业和过程控制应用。

电子秤

图32显示了AD7190在电子秤中的应用。负荷传感器位于电桥网络中，在其OUT+与OUT-引脚之间提供差分输出电压。假设激励电压为5 V，当灵敏度为2 mV/V时，传感器的满量程输出电压为10 mV。电桥的激励电压可以直接用来提供ADC的基准电压，因为基准电压输入范围包括电源电压。

在基于传感器的应用中使用AD7190的第二个好处是可以充分利用电桥关断开关，以将系统功耗降至最低。电桥关断开关与电桥的冷端串联。正常工作时，该开关闭合，以便执行测量。

在要求最低功耗的应用中，AD7190可以处于待机模式，从而显著降低应用的功耗。此外，在待机模式下，电桥关断开关可以断开，以免前端传感器不必要地耗费功率。当器件离开待机模式且电桥关断开关闭合时，用户应确保前端电路完全建立，然后才能尝试读取AD7190。

为简明起见，图32不含外部滤波器。然而，各模拟输入端应含有R-C抗混叠滤波器，原因是在调制器采样频率或其整数倍时，片内数字滤波器不能提供任何抑制。建议将一个100 Ω 电阻与各模拟输入端串联，将一个0.1 μ F电容连接在模拟输入端之间，并且将一个0.01 μ F电容连接在各模拟输入引脚与AGND之间。

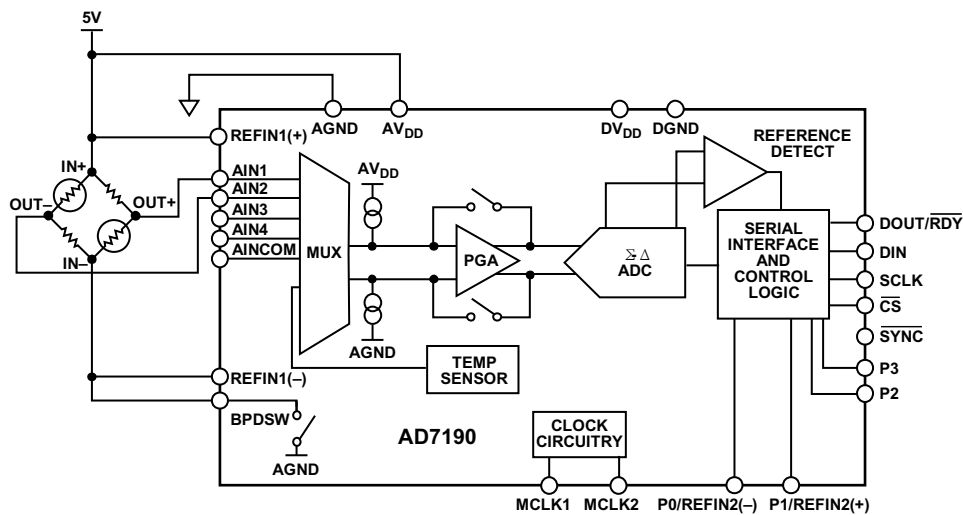
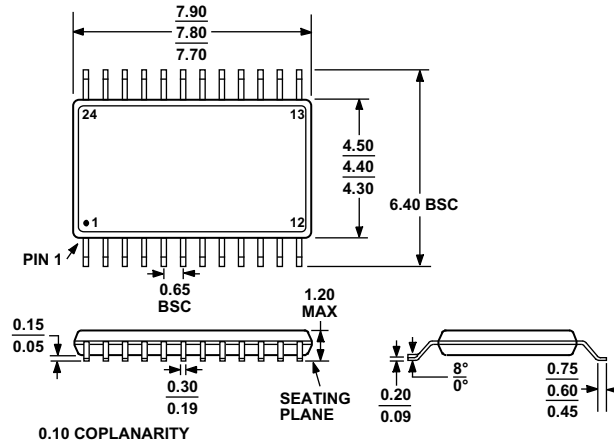


图32. 典型应用(电子秤)

07640-024

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-153-AD

图33. 24引脚超薄紧缩小型封装[TSSOP] (RU-24)
图示尺寸单位：毫米

订购指南

型号	温度范围	封装描述	封装选项
AD7190BRUZ ¹	-40°C 至 +105°C	24引脚TSSOP	RU-24
AD7190BRUZ-REEL ¹	-40°C 至 +105°C	24引脚TSSOP	RU-24
EVAL-AD7190EBZ ¹		评估板	

¹ Z = RoHS 兼容器件

注释