

产品特性

16位分辨率AD5543

AD5553: 14位分辨率

±1 LSB DNL

±1 LSB INL

低噪声: 12 nV/√Hz

低功耗: $I_{DD} = 10 \mu A$

建立时间: 0.5 μs

四象限乘法基准电压输入

满量程电流: $2 mA \pm 20\%$, $V_{REF} = 10 V$

内置RFB便于电压转换

三线式接口

超紧凑型8引脚MSOP和8引脚SOIC封装

应用

自动测试设备

仪器仪表

数字控制校准

工业控制PLC

概述

AD5543/AD5553分别是16/14位、低功耗、电流输出、小尺寸数模转换器(DAC), 设计采用5 V单电源供电, 并在±10 V乘法基准电压下工作。

满量程输出电流由所施加的外部基准电压(V_{REF})决定。与外部运算放大器一起使用时, 内部反馈电阻(R_{FB})支持R-2R和温度跟踪, 以便进行电压转换。

串行数据接口利用串行数据输入(SDI)、时钟(CLK)和芯片选择(\overline{CS})引脚, 提供高速、三线式微控制器兼容型输入。

AD5543/AD5553采用超紧凑(3 mm × 4.7 mm) 8引脚MSOP和8引脚SOIC封装。

功能框图

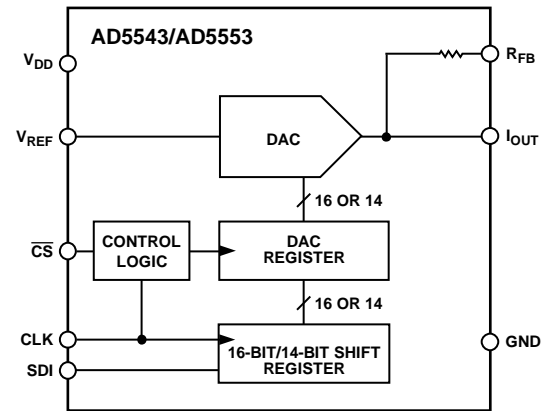


图1.

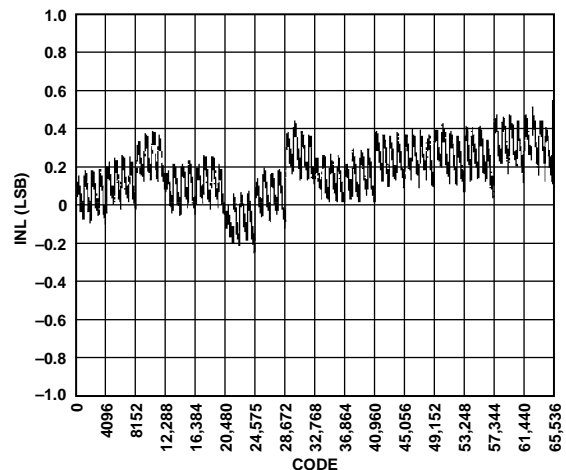


图2. 积分非线性

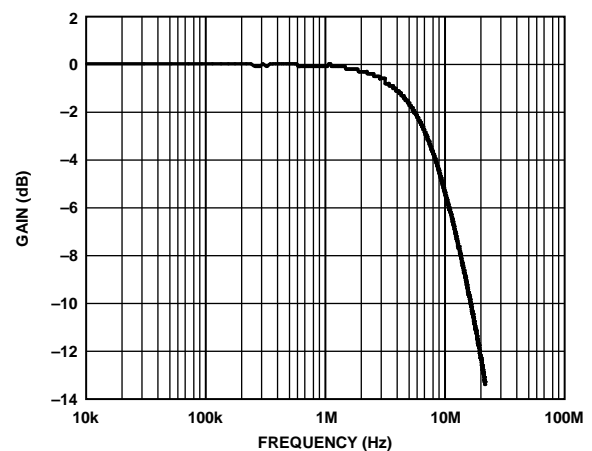


图3. 基准乘法带宽

Rev. F

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

Tel: 781.329.4700

www.analog.com

Fax: 781.461.3113 ©2002–2012 Analog Devices, Inc. All rights reserved.

目录

特性.....	1	应用信息.....	11
应用.....	1	稳定性.....	11
概述.....	1	正电压输出.....	11
功能框图.....	1	双极性输出.....	11
修订历史.....	2	可编程电流源.....	12
技术规格.....	3	基准电压源选择.....	12
时序图.....	4	放大器选择.....	12
绝对最大额定值.....	5	评估板.....	14
ESD警告.....	5	系统开发平台.....	14
引脚配置和功能描述.....	6	AD5543/AD5553与SPORT的接口.....	14
典型性能参数.....	7	波形发生器.....	14
电路工作原理.....	9	评估板操作.....	14
DAC部分.....	9	物料清单.....	18
串行数据接口.....	10	外形尺寸.....	19
ESD保护电路.....	10	订购指南.....	20
PCB布局布线和电源旁路.....	10		
修订历史			
2012年1月—修订版E至修订版F		2009年10月—修订版B至修订版C	
增加图15；重新排序.....	8	更新“外形尺寸”.....	14
更改表9.....	13	更改“订购指南”.....	15
更改图27.....	15		
更改图28.....	16	2009年7月—修订版A至修订版B	
更换图29、图30和图31.....	17	格式更新.....	通篇
		更改特性部分.....	1
2011年2月—修订版D至修订版E		更新“外形尺寸”.....	14
增加“评估板”部分.....	14	更改“订购指南”.....	15
更新“外形尺寸”.....	20		
更改“订购指南”.....	21	2003年2月—修订版0至修订版A	
		更改订购指南.....	3
2010年4月—修订版C至修订版D			
更改图3.....	1	2002年12月—修订版0：初始版	
更改表1.....	3		
移动“时序图”部分.....	4		
移动表4.....	6		
删除图13；重新排序.....	8		
更改图14.....	8		
更改图18.....	9		
移动表5和表6.....	10		
增加“基准电压源选择”部分和“放大器选择”部分.....	12		
增加表7、表8和表9；重新排序.....	13		

技术规格

除非另有说明, $V_{DD} = 5\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, I_{OUT} = 虚拟GND, $GND = 0\text{ V}$, $V_{REF} = 10\text{ V}$, T_A = 整个工作温度范围。

表1.

参数	符号	条件	5V ± 10%	单位
静态性能 ¹				
分辨率	N	$V_{REF} = 10\text{ V}$ (AD5543)时, $1\text{ LSB} = V_{REF}/2^{16} = 153\text{ }\mu\text{V}$ $V_{REF} = 10\text{ V}$ (AD5553)时, $1\text{ LSB} = V_{REF}/2^{14} = 610\text{ }\mu\text{V}$	16 14	位 位
相对精度	积分非线性(INL)	级: AD5553C 级: AD5543C 级: AD5543B	± 1 ± 1 ± 2	LSB(最大值) LSB(最大值) LSB(最大值)
差分非线性	差分非线性(DNL) 误差:	单调性	± 1	LSB(最大值)
输出漏电流	I_{OUT}	数据 = 0x0000, $T_A = 25^\circ\text{C}$ 数据 = 0x0000, $T_A = T_A$ 最大值	10 20	nA(最大值) nA(最大值)
满量程增益误差	G_{FSE}	数据 = 0xFFFF	$\pm 1/\pm 4$	mV(典型值/ 最大值)
满量程温度系数 ²	TCV_{FS}		1	ppm/ $^\circ\text{C}$ (典型值)
基准输入				
V_{REF} 范围	V_{REF}		-15/+15	V(最小值/ 最大值)
输入电阻	R_{REF}		5	k Ω (典型值) ³
输入电容 ²	C_{REF}		5	pF(典型值)
模拟输出				
输出电流	I_{OUT}	数据 = 0xFFFF(AD5543) 数据 = 0x3FFF(AD5553)	2	mA(典型值)
输出电容 ²	C_{OUT}	代码相关	200	pF(典型值)
逻辑输入和输出				
逻辑输入低电压	V_{IL}		0.8	V(最大值)
逻辑输入高电压	V_{IH}		2.4	V(最小值)
输入漏电流	I_{IL}		10	μA (最大值)
输入电容 ²	C_{IL}		10	pF(最大值)
接口时序 ^{2,4}		参见图4和图5		
时钟输入频率	f_{CLK}		50	MHz
时钟高电平脉宽	t_{CH}		10	ns(最小值)
时钟低电平脉宽	t_{CL}		10	ns(最小值)
CS 至时钟建立	t_{CSS}		0	ns(最小值)
时钟至CS保持	t_{CSH}		10	ns(最小值)
数据建立	t_{DS}		5	ns(最小值)
数据保持	t_{DH}		10	ns(最小值)
电源特性				
电源电压范围	V_{DD} 范围		4.5/5.5	V(最小值/ 最大值)
正电源电流	I_{DD}	逻辑输入 = 0V	10	μA (最大值)
功耗	P_{DISS}	逻辑输入 = 0V	0.055	mW(最大值)
电源灵敏度	P_{SS}	$\Delta V_{DD} = \pm 5\%$	0.006	%/%(最大值)

AD5543/AD5553

参数	符号	条件	5V ± 10%	单位
交流特性 ⁴ 输出电压建立时间	t_s	到满量程的±0.1%, 数据 = 0x0000到0xFFFF到0x0000(AD5543) 数据 = 0x0000到0x3FFF到0x0000(AD5553)	0.5	μs(典型值)
基准乘法带宽	带宽	$V_{REF} = 100$ mV rms, 数据 = 0xFFFF	6.6	MHz(典型值)
DAC毛刺脉冲	Q	$V_{REF} = 0$ V, 数据 = 0x7FFF到0x8000(AD5543)	7	nV-sec
馈通误差	V_{OUT}/V_{REF}	同一通道, 数据 = 0x0000, $V_{REF} = 100$ mV rms	-83	dB
数字馈通	Q	$C_s = 1$ 和 $f_{CLK} = 1$ MHz	7	nV-sec
总谐波失真	总谐波失真(THD)	$V_{REF} = 5$ V p-p, 数据 = 0xFFFF, $f = 1$ kHz	-103	dB(典型值)
输出散粒噪声电压	e_N	$f = 1$ kHz, 带宽 = 1 Hz	12	nV/√Hz

¹ 使用外部精密OP177电流电压转换放大器, 在闭环系统中进行所有静态性能测试(I_{OUT} 除外)。AD5543 R_{FB} 端子连接到放大器输出。 $+IN$ 运算放大器接地, DAC I_{OUT} 连接到 $-IN$ 运算放大器。典型值代表25°C时测量的平均读数。

² 通过设计保证这些参数性能, 但未经生产测试。

³ 使用AD8038电流电压转换放大器, 在闭环系统中进行所有交流特性测试, 使用AD8065时的THD除外。

⁴ 所有输入控制信号均指定 $t_r = t_f = 2.5$ ns(10%到90%, 3 V)并从1.5 V电平起开始计时。

时序图

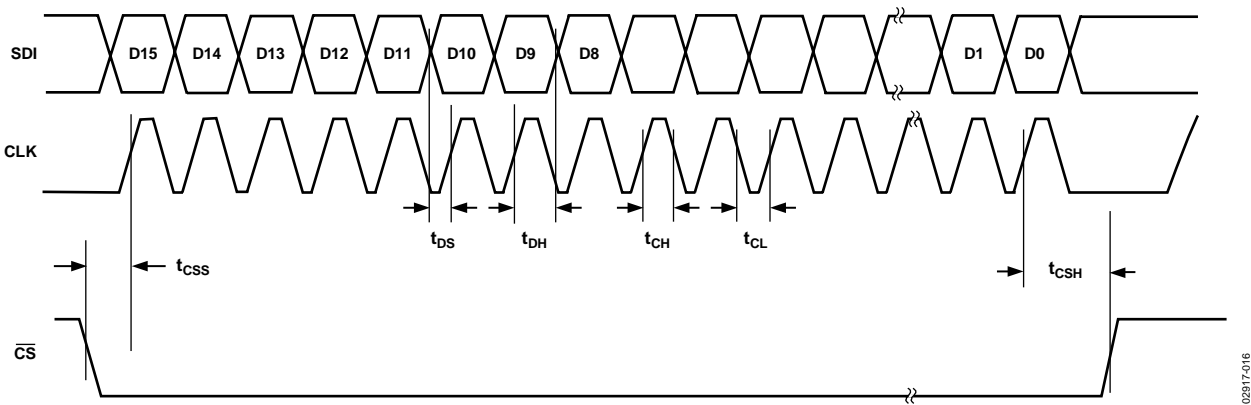


图4. AD5543时序图

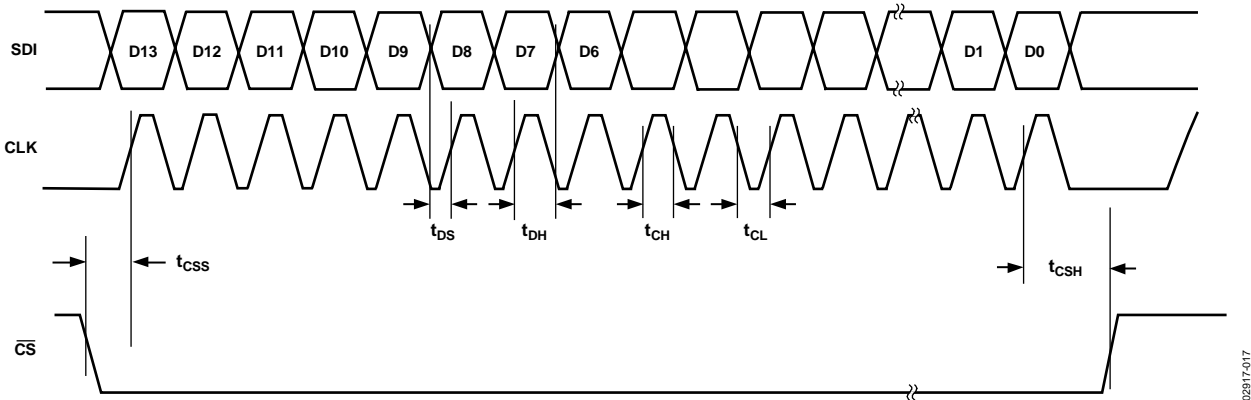


图5. AD5553时序图

绝对最大额定值

表2.

参数	额定值
V_{DD} 至 GND	-0.3 V 至 +8 V
V_{REF} 至 GND	-18 V 至 +18 V
逻辑输入至 GND	-0.3 V 至 +8 V
$V(I_{OUT})$ 至 GND	-0.3 V 至 $V_{DD} + 0.3 V$
输入电流至除电源引脚外的任何引脚	± 50 mA
封装功耗	$(T_{J_{最大值}} - T_A) / \theta_{JA}$
热阻 θ_{JA}	
8引脚表贴(MSOP)封装	150°C/W
8引脚表贴(SOIC)封装	100°C/W
最大结温($T_{J_{最大值}}$)	150°C
工作温度范围	
B型和C型	-40°C 至 +85°C
存储温度范围	-65°C 至 +150°C
引脚温度	
R-8、RM-8(气相, 60秒)	215°C
R-8、RM-8(红外, 15秒)	220°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告



ESD(静电放电)敏感器件。

静电电荷很容易在人体和测试设备上累积，可高达4000 V，并可能在没有察觉的情况下放电。尽管本产品具有专用ESD保护电路，但在遇到高能量静电放电时，可能会发生永久性器件损坏。因此，建议采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

AD5543/AD5553

引脚配置和功能描述

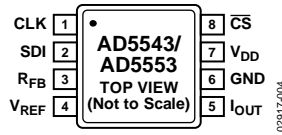


图6. 引脚配置

表3. 引脚功能描述

引脚编号	引脚名称	描述
1	CLK	时钟输入。正边沿触发，时钟数据输入移位寄存器中。
2	SDI	串行寄存器输入。数据先直接加载到移位寄存器MSB。多余的前导位被忽略。
3	RFB	内部匹配的反馈电阻。此引脚连接到外部运算放大器，用于电压输出。
4	V _{REF}	DAC基准电压输入引脚。建立DAC满量程电压。恒定的输入电阻与代码。
5	I _{OUT}	DAC电流输出。此引脚连接到外部精密电流电压运算放大器的反相端子，用于电压输出。
6	GND	模拟地和数字地。
7	V _{DD}	正电源输入。额定工作范围为5V ± 10%。
8	$\overline{\text{CS}}$	片选。数字输入，低电平有效。移位寄存器数据在上升沿传输到DAC寄存器。有关工作参数，参见表4。

表4. 控制逻辑真值表

CLK	$\overline{\text{CS}}$	串行移位寄存器功能	DAC寄存器
X	H	不起作用	锁存
↑ ¹	L	移位寄存器数据前移一位	锁存
X ¹	H	不起作用	锁存
X ¹	↑ ¹	移位寄存器数据传输到DAC寄存器	从串行寄存器加载新的数据

¹ ↑+ = 正逻辑转换；X = 无关。

典型性能参数

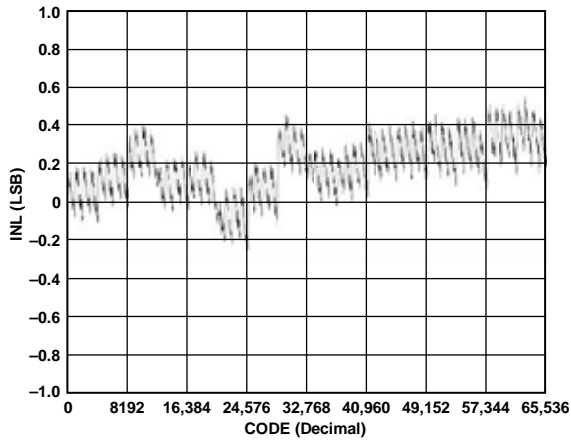


图7. AD5543积分非线性误差

02917-005

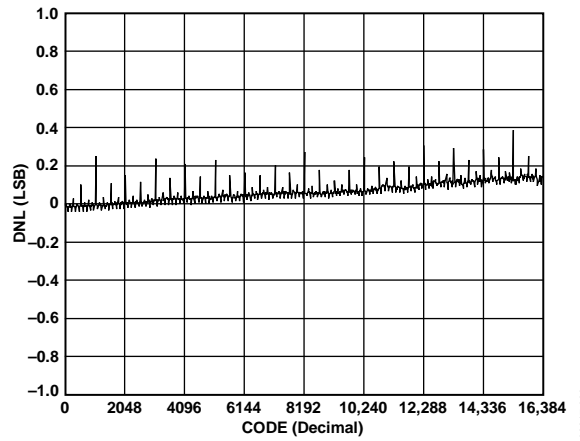


图10. AD5553差分非线性误差

02917-008

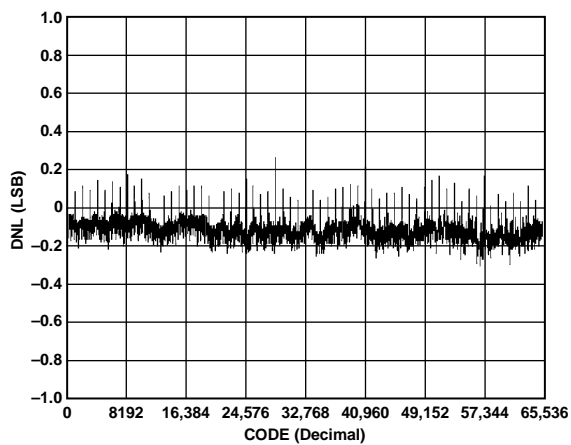


图8. AD5543差分非线性误差

02917-006

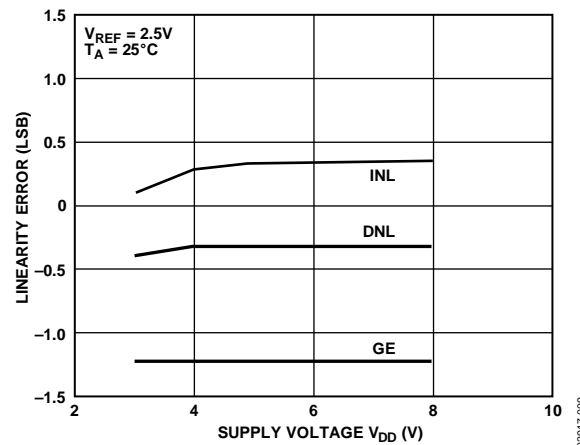


图11. 线性误差与 V_{DD} 的关系

02917-009

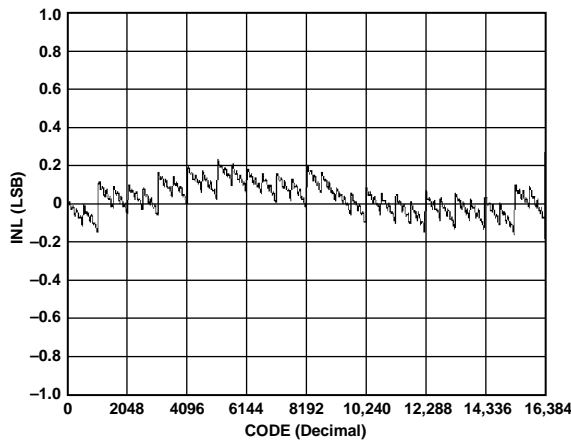


图9. AD5553积分非线性误差

02917-007

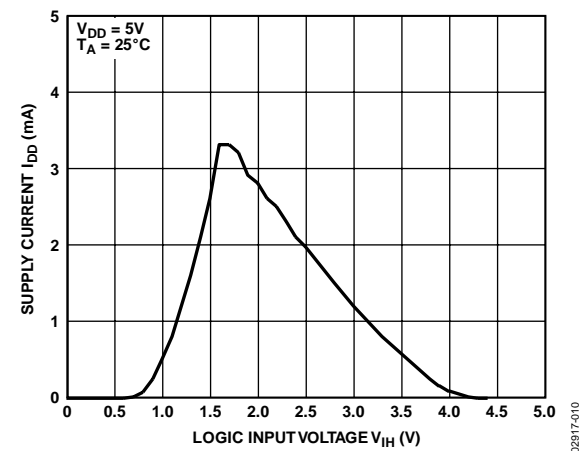


图12. 电源电流与逻辑输入电压的关系

02917-010

AD5543/AD5553

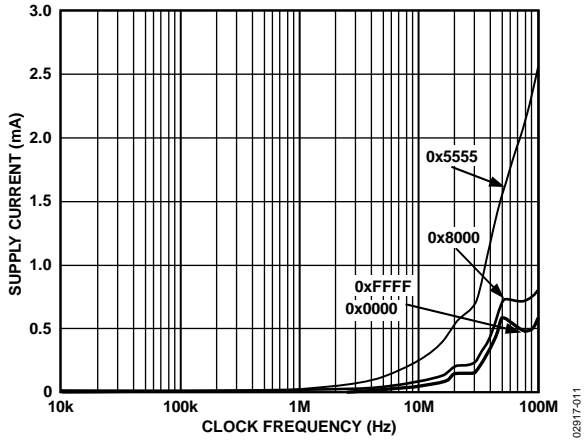


图13. AD5543电源电流与时钟频率的关系

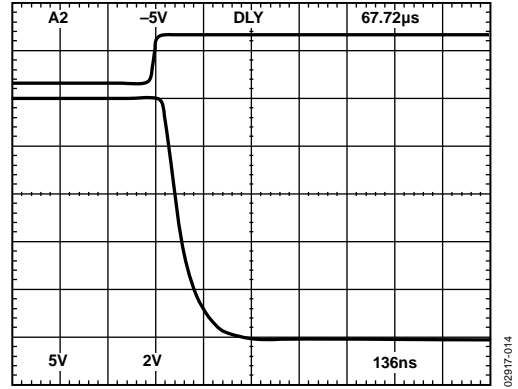


图16. 建立时间

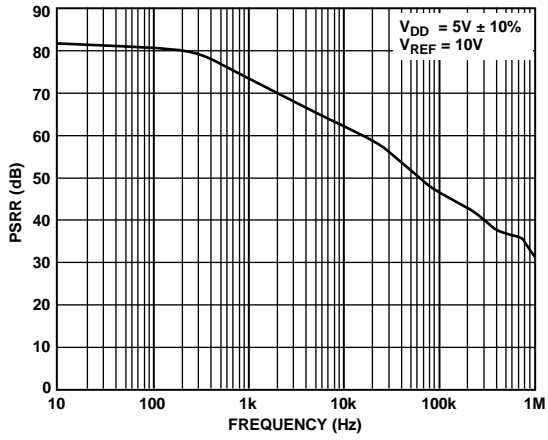


图14. 电源抑制比(PSRR)与频率的关系

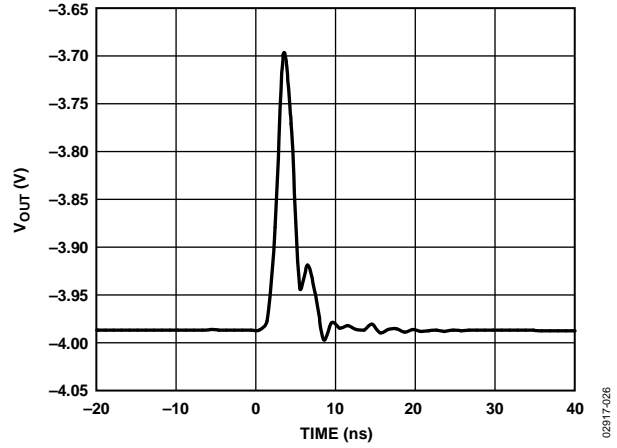


图17. 半量程转换和数字馈通

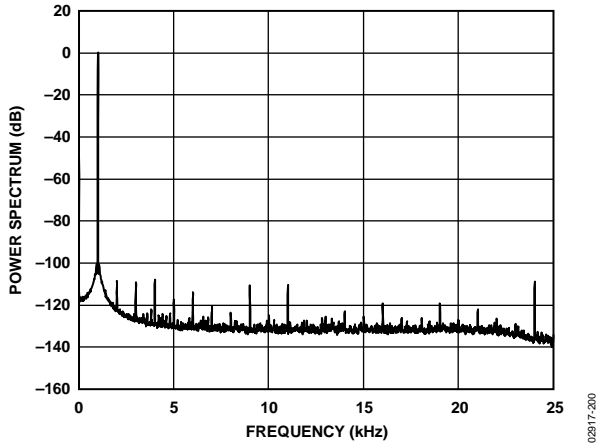


图15. AD5543/AD5553模拟THD

电路工作原理

AD5543/AD5553包含16位/14位电流输出、DAC、串行输入寄存器和DAC寄存器。两个转换器使用3线式串行数据接口。

DAC部分

DAC架构使用电流导引R-2R梯形电阻设计。图18显示典型的等效DAC结构。DAC内置匹配的反馈电阻，与外部运算放大器一起使用(见图19)。RFB和IOUT端子分别连接到运算放大器输出和反相节点，精密电压输出公式为

$$V_{OUT} = -V_{REF} \times D/65,536 \quad (\text{AD5543}) \quad (1)$$

$$V_{OUT} = -V_{REF} \times D/16,384 \quad (\text{AD5553}) \quad (2)$$

请注意，输出电压极性与直流基准电压的 V_{REF} 极性相反。

这些DAC设计为在正/负基准电压下工作。 V_{DD} 电源引脚仅供内部逻辑用于驱动DAC开关的通断状态。

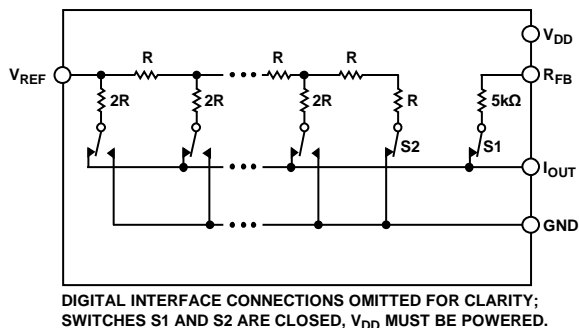
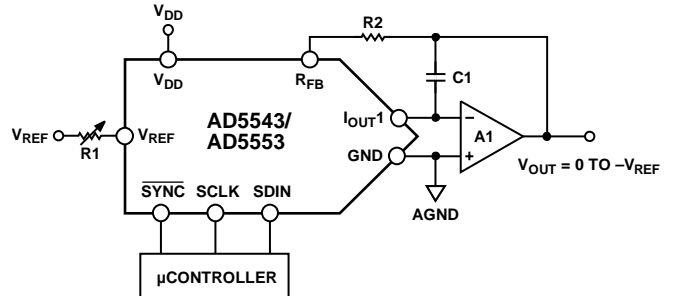


图18. 等效R-2R DAC电路

请注意，匹配的开关与内部5 kΩ反馈电阻串联。如果用户尝试测量 R_{FB} ，必须为 V_{DD} 供电，确保连续性。



NOTES
1. R1 AND R2 USED ONLY IF GAIN ADJUSTMENT IS REQUIRED.
2. C1 PHASE COMPENSATION (4pF TO 6pF) MAY BE REQUIRED IF A1 IS A HIGH SPEED AMPLIFIER.

图19. 电压输出配置

这些DAC还设计用于接受交流基准输入信号。AD5543接受-12 V至+12 V范围内的输入基准电压。基准电压输入会具有 $5 \text{ k}\Omega \pm 30\%$ 的恒定标称输入电阻值。DAC输出(I_{OUT})与代码有关，会产生不同的电阻和电容。选择外部放大器时必须考虑AD5543在放大器反相输入节点上产生的阻抗变化。反馈电阻与DAC梯形电阻并联是输出电压噪声的主要来源。为了保持良好的模拟性能，推荐将 $0.01 \mu\text{F}$ 至 $0.1 \mu\text{F}$ 陶瓷电容或芯片电容的电源旁路与 $1 \mu\text{F}$ 钽电容并联。由于频率的PSRR能力降低，用户必须避免电源切换。

串行数据接口

AD5543/AD5553使用3线式(\overline{CS} 、SDI、CLK)串行数据接口。新的串行数据以16位数据字格式逐个输入AD5543的串行输入寄存器。以MSB优先方式加载。表5定义了16个数据字位。依照接口时序规格中规定的数据建立和保持时间要求，数据通过SDI引脚，在CLK的正时钟沿逐个输入寄存器。选通 \overline{CS} 引脚将串行寄存器数据传输到DAC寄存器时，仅查询逐个输入到串行寄存器中的最后16位。因为大多数微控制器输出8位字节的串行数据，所以两个数据字节可以写入到AD5543/AD5553。加载串行寄存器之后， \overline{CS} 的上升沿将串行寄存器数据传输到DAC寄存器；在此选通期间，不应切换CLK。对于AD5553，采用16位时钟周期，会忽略这两个LSB。

ESD保护电路

所有逻辑输入引脚包含反向偏置的ESD保护齐纳二极管，与地(DGND)和 V_{DD} 相连，如图20所示。

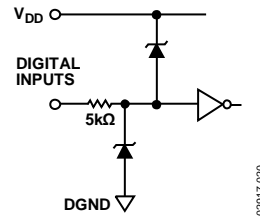


图20. 等效ESD保护电路

PCB布局布线和电源旁路

采用紧凑、最小引线长度PCB的布局设计是很好的做法。输入的引线应尽可能短，以将IR压降和杂散电感降至最小。

同样，必须采用优质电容将电源旁路达到最佳稳定性。要实现器件的电源引脚旁路，应采用0.01 μ F至0.1 μ F的盘式或片式陶瓷电容。电源处也应当运用低ESR 1 μ F至10 μ F钽电容或电解电容，以便尽可能减少瞬态干扰，并滤除低频纹波。

V_{REF} 与 R_{FB} 之间的PCB金属走线也应当匹配，使增益误差达到最小。

表5. AD5543串行输入寄存器数据格式；数据以MSB优先格式加载

B15 (MSB)	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0 (LSB)
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

表6. AD5553串行输入寄存器数据格式；数据以MSB优先格式加载

B13 (MSB) ¹	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0 (LSB)
D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

¹ 完整的16位数据字可以加载到AD5553串行输入寄存器，但 \overline{CS} 返回逻辑高电平时，只有输入的最后14位传输到DAC寄存器。

应用信息

稳定性

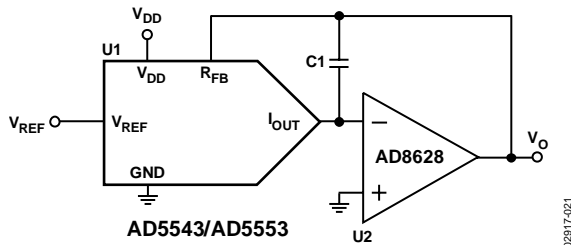


图21. 防止增益峰值所用的可选补偿电容

对于电流转电压配置，DAC的 I_{OUT} 和运算放大器的反相节点必须尽可能彼此靠近连接，且必须采用合适的PCB布局技术。因为每个代码变化对应于一个阶跃函数，所以如果运算放大器的GBP有限且反相节点处存在过大的寄生电容，则会出现增益峰值。

可选的补偿电容C1能够增加稳定性，如图21所示。必须凭经验选择C1，但通常20 pF就足以补偿。

正电压输出

为了获得正电压输出，由于存在电阻容差误差，与通过反相放大器的输出反转相比，向DAC输入施加负基准电压的方式更好。为了生成负基准电压，运算放大器可以对基准电压进行电平转换，使基准的VOUT引脚虚拟接地，且基准的GND引脚为-2.5 V(见图22)。

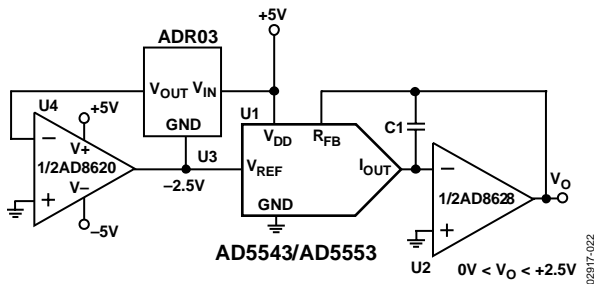


图22. 正电压输出配置

双极性输出

AD5543/AD5553本身是采用2象限乘法DAC。换言之，可以轻松设置用于单极性输出运算。满量程输出极性与基准输入电压相反。

在某些应用中，可能需要产生全四象限乘法功能或双极性输出摆幅，这可通过将额外U4外部放大器配置为求和放大器来实现(见图23)。在此电路中，第二个放大器U4提供了2的增益，将输出范围幅度提高到5 V。利用基准电压提供的2.5 V偏置电压使外部放大器偏置，便可实现全四象限乘法电路。此电路的传递公式显示，当输入数据(D)从零码($V_{OUT} = -2.5$ V)递增至半量程($V_{OUT} = 0$ V)，再递增至满量程($V_{OUT} = +2.5$ V)时，就会产生正负输出电压。

$$V_{OUT} = (D/32,768 - 1) \times V_{REF} \quad (\text{AD5543}) \quad (3)$$

$$V_{OUT} = (D/16,384 - 1) \times V_{REF} \quad (\text{AD5553}) \quad (4)$$

对于AD5543，电阻容差成为用户会注意到的主要误差。

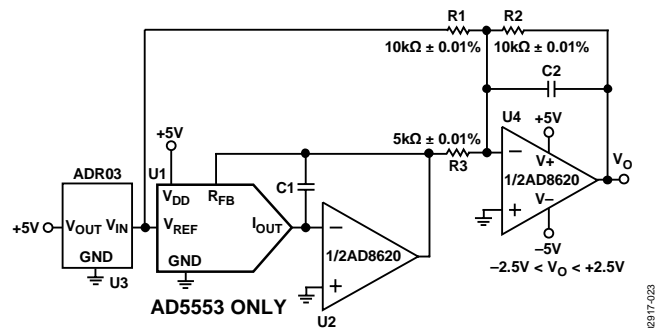


图23. 四象限乘法应用电路

AD5543/AD5553

可编程电流源

图24显示采用改良Howland电流泵的多功能电压电流转换电路。除了提供精密电流转换之外，此电路还支持双向电流以及高压要求。此电路可用于4 mA至20 mA电流发射器，最大负载为500 Ω。如图24所示，如果电阻网络匹配，负载电流为

$$I_L = \frac{(R2 + R3)/R1}{R3} \times V_{REF} \times D \quad (5)$$

理论上，R3可以根据需要尽可能调小，以便在U3输出电流驱动能力范围内达到所需电流。此电路功能多样，因此AD8510可以在两个方向均提供±20 mA，且顺从电压达到15 V，这主要受U3的电源电压限制。但是，用户必须注意补偿。无需C1，可以得出输出阻抗为

$$Z_o = \frac{R1' R3(R1 + R2)}{R1(R2' + R3') - R1'(R2 + R3)} \quad (6)$$

如果电阻完美匹配，Z_o为无穷大，符合预期，表现为理想的电流源。另一方面，如果这些电阻不匹配，Z_o可以是正值，也可以是负值。负值可能引起振荡。因此，C1需要避免振荡。对于关键应用，凭经验可确定C1，但通常在几个皮法(pF)范围内。

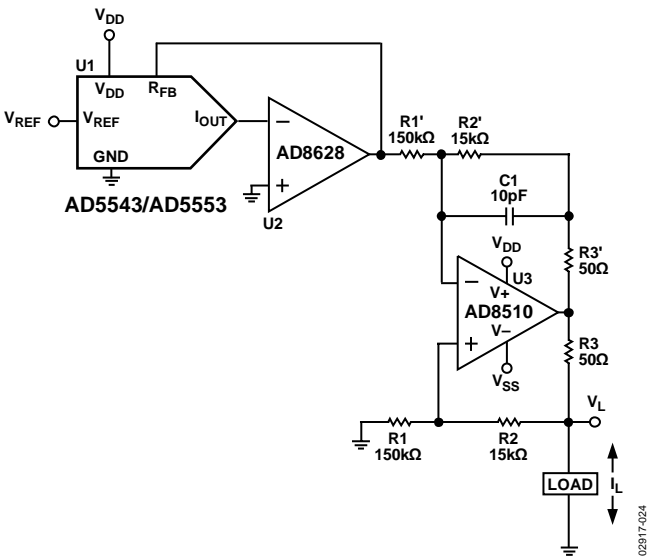


图24. 含双向电流控制和高压顺从功能的可编程电流源

基准电压源选择

选择与AD55xx系列电流输出DAC一起使用的基准电压源时，要注意基准电压源的输出电压和温度系数规格。选择具有低电平输出温度系数的精密基准电压源，可以将误差源降到最低。表7列出了ADI公司适合与此范围的电流输出DAC一起使用的某些基准电压源。

放大器选择

电流导引模式的基本要求是放大器具有低输入偏置电流和低输入失调电压。因为存在DAC的代码相关输出电阻，所以运算放大器的输入失调电压会与电路的可变增益相乘。由于放大器的输入电压出现失调，因而两个相邻数字小数之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加，引起差分线性误差；如果该误差足够大，可能会导致DAC非单调。

运算放大器的输入偏置电流也会在电压输出上产生失调，其原因是偏置电流会流经反馈电阻R_{FB}。

运算放大器的共模抑制对电压切换电路很重要，因为其在电路的电压输出端产生代码相关误差。

如果DAC开关由真正的宽带低阻抗信号源(V_{IN}和AGND)驱动，就会迅速建立。因此，电压开关DAC电路的压摆率和建立时间主要由输出运算放大器决定。若要获得此配置中的最小建立时间，可将DAC的V_{REF}节点(此应用中的电压输出节点)处的电容降到最低。这可通过使用低输入电容缓冲放大器和精心的电路板设计来实现。

ADI公司针对精密直流和交流应用提供各类放大器，如表8和表9所示。

表7. 适用的ADI精密基准电压源

产品型号	输出电压(V)	产品型号	最大温度 漂移(ppm/°C)	I _{SS} (mA)	输出噪声(μV p-p)	封装
ADR01	10	0.05	3	1	20	SOIC-8
ADR01	10	0.05	9	1	20	TSOT-5, SC70-5
ADR02	5.0	0.06	3	1	10	SOIC-8
ADR02	5.0	0.06	9	1	10	TSOT-5, SC70-5
ADR03	2.5	0.1	3	1	6	SOIC-8
ADR03	2.5	0.1	9	1	6	TSOT-5, SC70-5
ADR06	3.0	0.1	3	1	10	SOIC-8
ADR06	3.0	0.1	9	1	10	TSOT-5, SC70-5
ADR420	2.048	0.05	3	0.5	1.75	SOIC-8, MSOP-8
ADR421	2.50	0.04	3	0.5	1.75	SOIC-8, MSOP-8
ADR423	3.00	0.04	3	0.5	2	SOIC-8, MSOP-8
ADR425	5.00	0.04	3	0.5	3.4	SOIC-8, MSOP-8
ADR431	2.500	0.04	3	0.8	3.5	SOIC-8, MSOP-8
ADR435	5.000	0.04	3	0.8	8	SOIC-8, MSOP-8
ADR391	2.5	0.16	9	0.12	5	TSOT-5
ADR395	5.0	0.10	9	0.12	8	TSOT-5

表8. 适用的ADI精密运算放大器

产品型号	电源电压(V)	V _{os} 最大值 (μV)	I _B 最大值 (nA)	0.1 Hz至10 Hz 噪声(μV p-p)	电源电流(μA)	封装
OP97	±2 至 ±20	25	0.1	0.5	600	SOIC-8, PDIP-8
OP1177	±2.5 至 ±15	60	2	0.4	500	MSOP-8, SOIC-8
AD8675	±5 至 ±18	75	2	0.1	2300	MSOP-8, SOIC-8
AD8671	±5 至 ±15	75	12	0.077	3000	MSOP-8, SOIC-8
ADA4004-1	±5 至 ±15	125	90	0.1	2000	SOIC-8, SOT-23-5
AD8603	1.8 至 5	50	0.001	2.3	40	TSOT-5
AD8607	1.8 至 5	50	0.001	2.3	40	MSOP-8, SOIC-8
AD8605	2.7 至 5	65	0.001	2.3	1000	WLCSP-5, SOT-23-5
AD8615	2.7 至 5	65	0.001	2.4	2000	TSOT-5
AD8616	2.7 至 5	65	0.001	2.4	2000	MSOP-8, SOIC-8

表9. 适用的ADI高速运算放大器

产品型号	电源电压(V)	ACL时带宽(MHz)	压摆率(V/μs)	V _{os} (最大值)(μV)	I _B 最大值(nA)	封装
AD8065	5 至 24	145	180	1500	0.006	SOIC-8, SOT-23-5
AD8066	5 至 24	145	180	1500	0.006	SOIC-8, MSOP-8
AD8021	5 至 24	490	120	1000	10,500	SOIC-8, MSOP-8
AD8038	3 至 12	350	425	3000	750	SOIC-8, SC70-5
ADA4899-1	5 至 12	600	310	35	100	LFCSP-8, SOIC-8
AD8057	3 至 12	325	1000	5000	500	SOT-23-5, SOIC-8
AD8058	3 至 12	325	850	5000	500	SOIC-8, MSOP-8
AD8061	2.7 至 8	320	650	6000	350	SOT-23-5, SOIC-8
AD8062	2.7 至 8	320	650	6000	350	SOIC-8, MSOP-8
AD9631	±3 至 ±6	320	1300	10,000	7000	SOIC-8, PDIP-8

AD5543/AD5553

评估板

EVAL-AD5543/EVAL-AD5553与ADI公司的SDP1Z系统开发平台板配合使用。系统开发平台板可与评估板分开购买。使用这种基于Blackfin的开发板完成USB至SPI与AD5543的通信。此软件提供波形发生器。

系统开发平台

系统开发平台(SDP)是与产品评估板搭配使用的硬件和软件评估工具。SDP板基于Blackfin BF527处理器，通过一个USB 2.0高速端口与PC建立USB连接。有关此器件的更多信息，请访问[系统开发平台网页](#)。

AD5543/AD5553与SPORT的接口

ADI公司的SDP有一个SPORT串行端口。SPORT接口用于控制AD5543/AD5553，允许最高30 MHz的时钟频率。

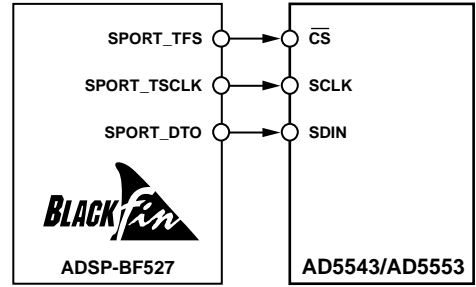


图25. AD5543/AD5553与SPORT的接口

波形发生器

评估板软件提供了波形发生器，可显示引入的每个变化并发送到输出。

评估板操作

评估板采用±12 V和+5 V电源电压。+12 V V_{DD} 和 V_{SS} 用于为输出放大器供电，而+5 V用于为DAC (V_{DD1})供电。

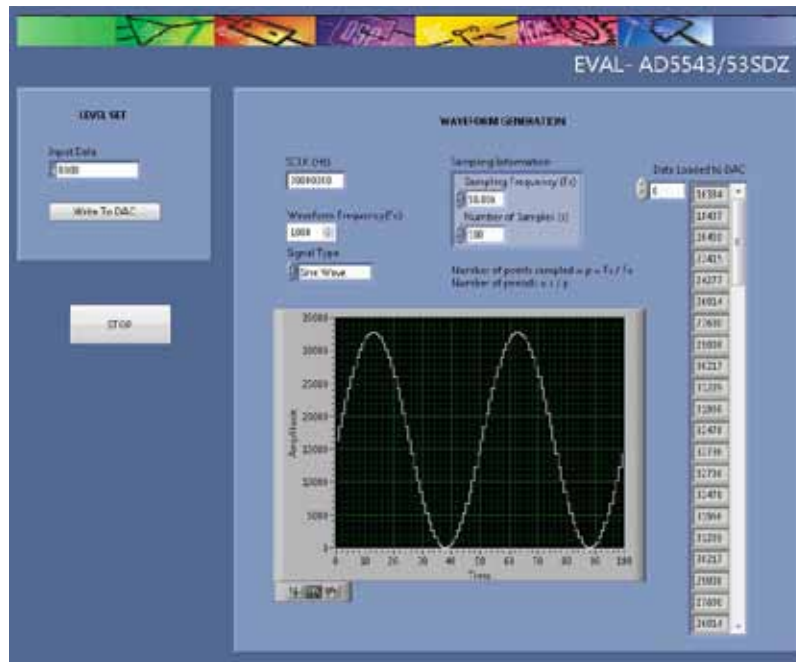


图26. 评估板软件——波形发生器

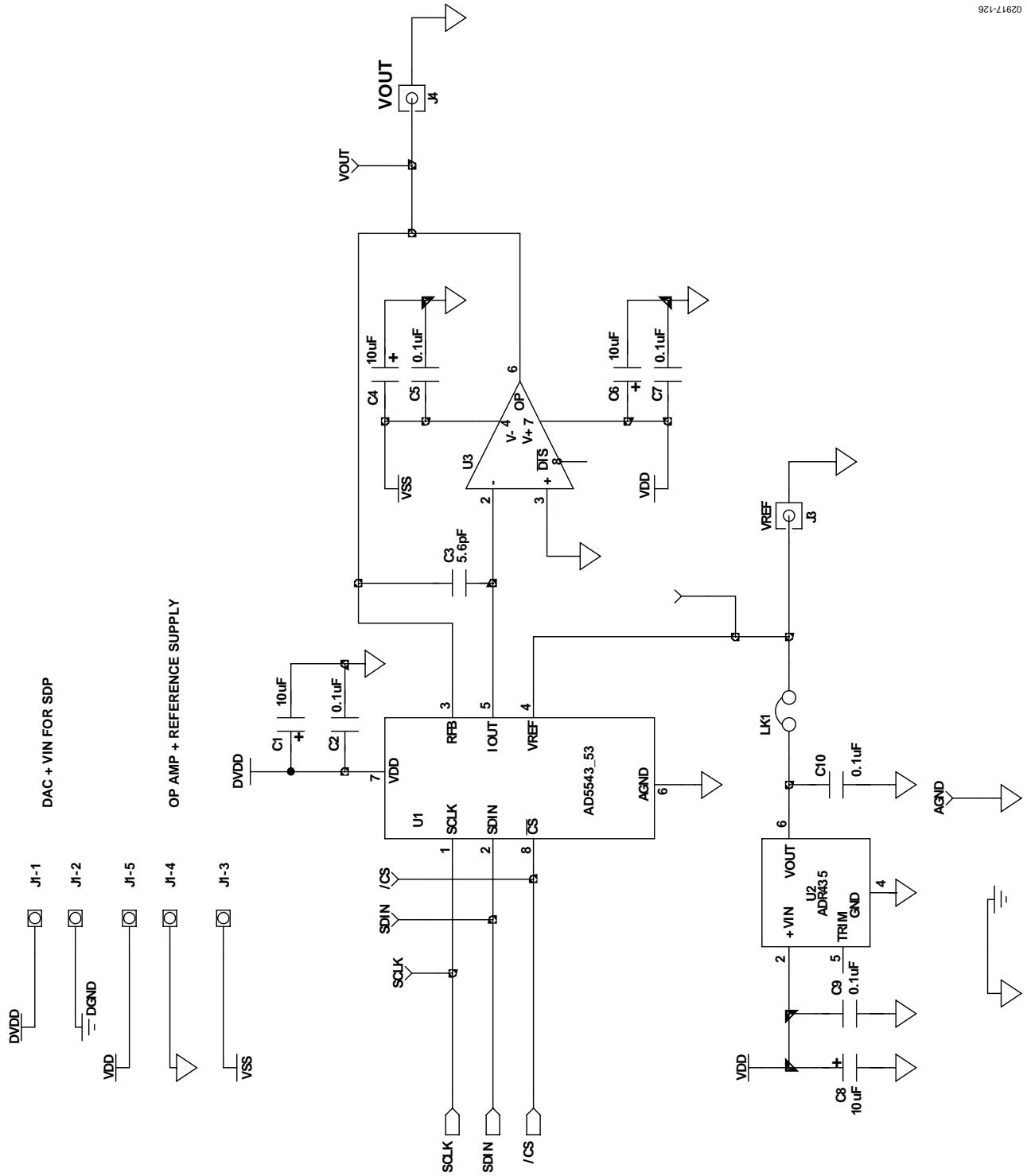


图27. AD5543/AD5553评估板原理图

AD5543/AD5553

BMODE1: PULL UP WITH A 10k RESISTOR TO SET SDP TO BOOT FROM A SPI FLASH ON THE DAUGHTER BOARD

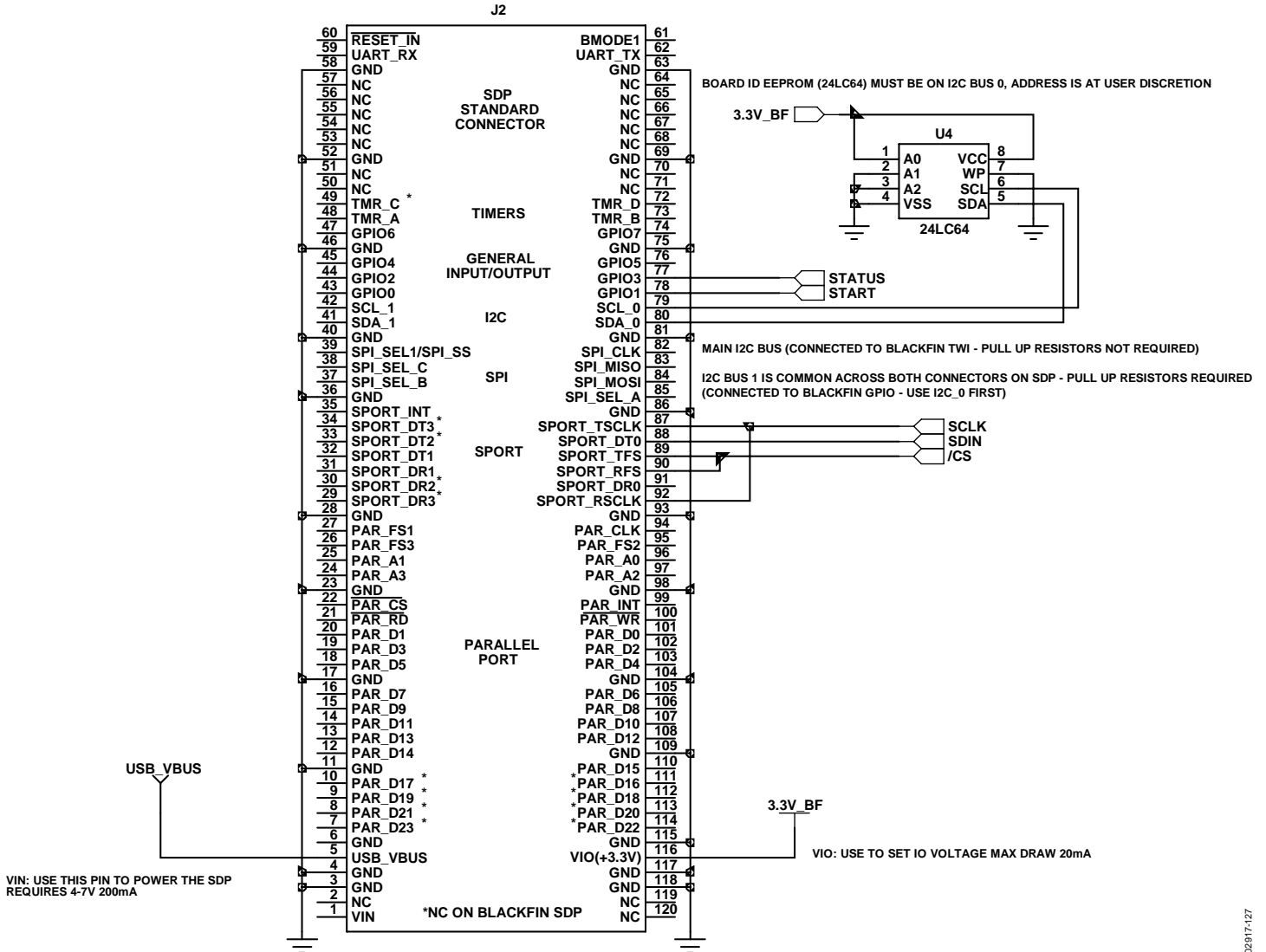


图28. SDP接口原理图

023917-127

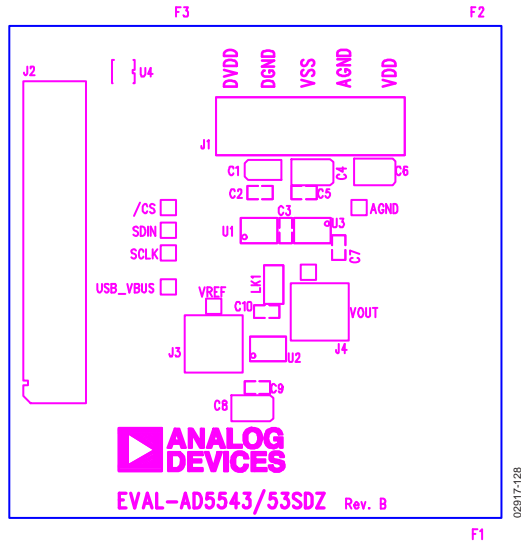


图29. 丝网图——元件侧视图(顶层)

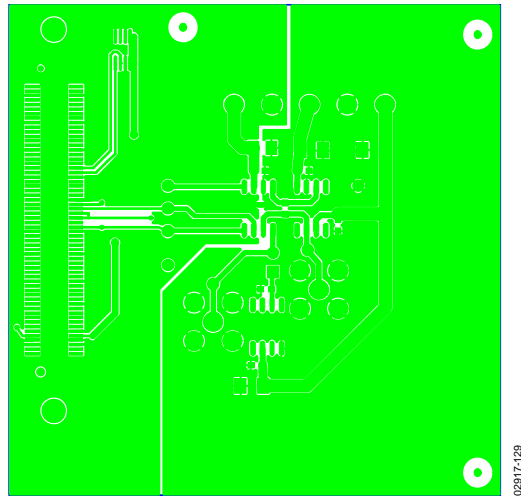


图30 元件侧布局图

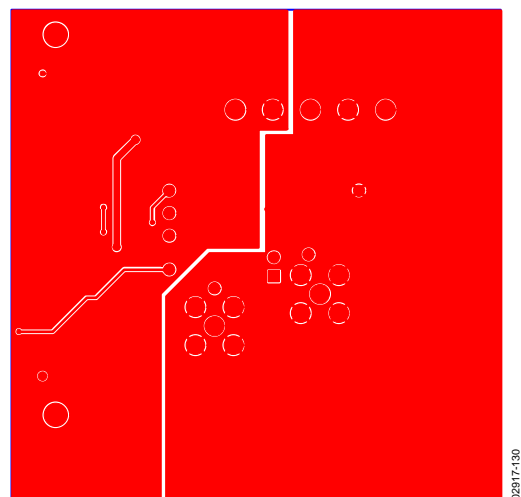


图31. 焊接侧布局图

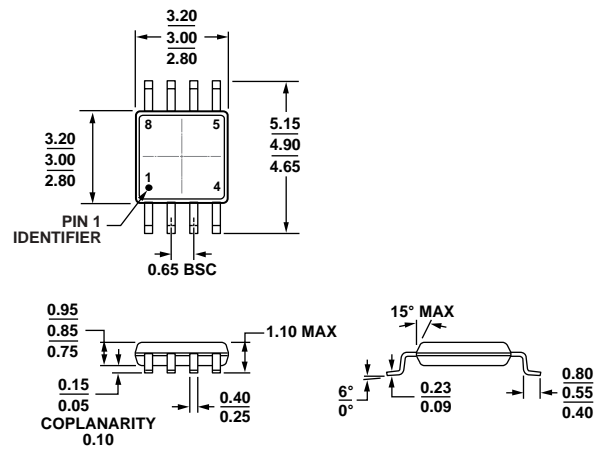
AD5543/AD5553

物料清单

表10.

名称	器件描述	值	PCB封装	器件描述
CS	测试点		测试点	红色测试点
AGND	测试点		测试点	黑色测试点
C1	电容+	10 μ F	RTAJ_A	10 V SMD钽电容
C2	电容	0.1 μ F	C0603	50 V X7R陶瓷电容
C3	电容	5.6 pF	C0603	多层陶瓷电容
C4	电容+	10 μ F	RTAJ_B	16 V钽电容
C5	电容	0.1 μ F	C0603	50 V X7R陶瓷电容
C6	电容+	10 μ F	RTAJ_B	16 V钽电容
C7	电容	0.1 μ F	C0603	50 V X7R陶瓷电容
C8	电容+	10 μ F	RTAJ_B	16 V钽电容
C9	电容	0.1 μ F	C0603	50 V X7R陶瓷电容
C10	电容	0.1 μ F	C0603	50 V X7R陶瓷电容
C11	电容	10 μ F	C0805	10 V 10 μ F陶瓷电容10% X5R 0805
C12	电容	0.1 μ F	C0603	50 V X7R陶瓷电容
GL1	接地链路		元件链路	铜短路
J1	CON\POWER5		CON\POWER5	5引脚端子板
J2	SDP-STANDARD-CONN		CON-120/FX8-120S-SV	120通道连接器、0.6 mm间距、插座
J3	SMB		SMB	标准PCB安装SMB插孔——50 Ω
J4	SMB		SMB	标准PCB安装SMB插孔——50 Ω
SCLK	测试点		测试点	红色测试点
SDIN	测试点		测试点	红色测试点
U1	AD5543/AD5553		SO8NB	数模转换器
U2	ADR435		SO8NB	5 V基准电压源
U3	AD8038		SO8NB	单通道运算放大器8引脚
U4	24LC64		MSO8	64K I2C串行EEPROM MSOP8
USB_VBUS	测试点		测试点	黑色测试点
VOUT	测试点		测试点	红色测试点
VREF	测试点		测试点	红色测试点
X1	MTHOLE-3MM		MTHOLE-3MM	3 mm NPTH孔
X2	MTHOLE-3MM		MTHOLE-3MM	3 mm NPTH孔

外形尺寸

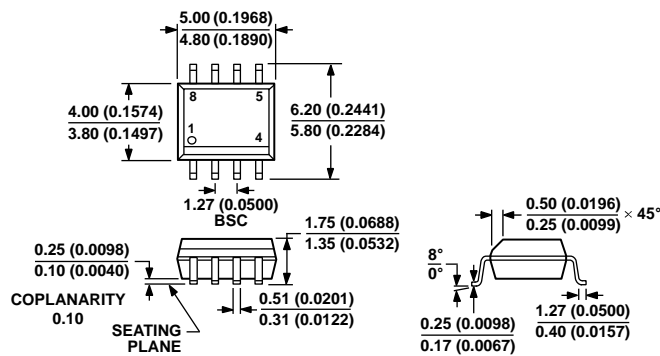


COMPLIANT TO JEDEC STANDARDS MO-187-AA

图32. 8引脚超小型封装[MSOP]
(RM-8)

图示尺寸单位: mm

10-07-2009-B



COMPLIANT TO JEDEC STANDARDS MS-012-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

图33. 8引脚标准小型封装[SOIC_N]
窄体(R-8)

图示尺寸单位: mm和(inch)

012A07-A

AD5543/AD5553

订购指南

型号 ^{1,2}	INL (LSB)	RES (LSB)	温度范围	封装描述	封装选项	标识
AD5543CRMZ	±1	16	-40°C 至 +85°C	8引脚MSOP	RM-8	DEV
AD5543CRMZ-REEL7	±1	16	-40°C 至 +85°C	8引脚MSOP	RM-8	DEV
AD5543BR	±2	16	-40°C 至 +85°C	8引脚SOIC_N	R-8	
AD5543BRZ	±2	16	-40°C 至 +85°C	8引脚SOIC_N	R-8	
AD5543BRM	±2	16	-40°C 至 +85°C	8引脚MSOP	RM-8	DXB
AD5543BRM-REEL7	±2	16	-40°C 至 +85°C	8引脚MSOP	RM-8	DXB
AD5543BRMZ	±2	16	-40°C 至 +85°C	8引脚MSOP	RM-8	DXB#
AD5543BRMZ-REEL7	±2	16	-40°C 至 +85°C	8引脚MSOP	RM-8	DXB#
AD5553CRM	±1	14	-40°C 至 +85°C	8引脚MSOP	RM-8	DUC
AD5553CRM-REEL7	±1	14	-40°C 至 +85°C	8引脚MSOP	RM-8	DUC
AD5553CRMZ	±1	14	-40°C 至 +85°C	8引脚MSOP	RM-8	DUC#
AD5553CRMZ-REEL7	±1	14	-40°C 至 +85°C	8引脚MSOP	RM-8	DUC#
EVAL-AD5543SDZ				评估板		

¹ AD5543内置1040个晶体管。芯片尺寸测量55 mil × 73 mil 或 4,015 sq. mil。

² Z = RoHS兼容器件，#表示RoHS兼容器件的产品可能在顶部或底部进行标识。