

## 特点

- 可测量多达 12 节串联电池的电压
- 可堆迭式架构
- 可支持多种化学电池和超级电容器
- 至相邻器件的串行接口菊式链接
- 0.25% 的最大总测量误差
- 专门针对符合 ISO26262 标准的系统进行设计
- 可用 13ms 完成一个系统中所有电池的测量
- 无源电池平衡：
  - 集成电池平衡 MOSFET
  - 能够驱动外部平衡 MOSFET
- 内置温度传感器和热敏电阻输入
- 具有数据包误差检验功能的 1MHz 串行接口
- 可在电池随机连接的情况下保持安全
- 内置自测试功能电路
- 具有内置噪声滤波器的  $\Delta\Sigma$  转换器
- 导线开路连接故障检测
- 12 $\mu$ A 待机模式电源电流
- 抗 EMI 的能力高
- 44 引脚 SSOP 封装

## 应用

- 电动汽车和油电混合动力汽车
- 高功率便携式设备
- 后备电池系统
- 电动自行车、摩托车、单脚滑行车

## 描述

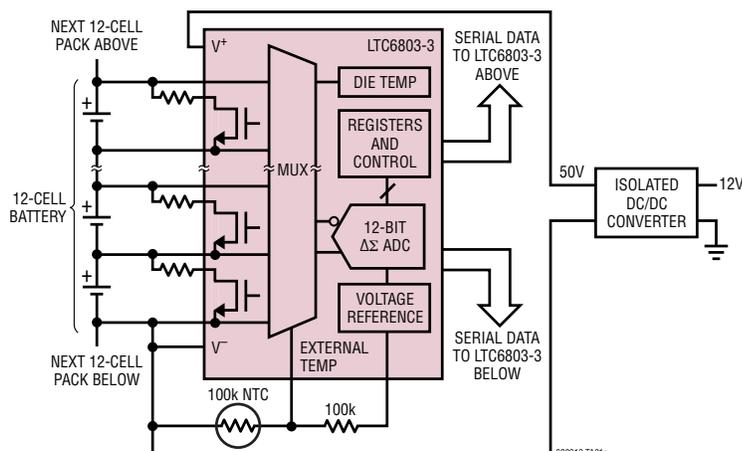
LTC<sup>®</sup>6803 是第二代的完整电池监视 IC，内置一个 12 位 ADC、一个精准型电压基准、一个高电压输入多路复用器和一个串行接口。每个 LTC6803 能够测量多达 12 节串联电池或超级电容器的电压。通过运用一个独特的电平移位串行接口，可以把多个 LTC6803-1/LTC6803-3 器件串联起来 (无需使用光耦合器或隔离器)，以监测长串串联电池中每节电池的电压。每个电池输入具有一个相关联的 MOSFET 电源开关，用于对过度充电的电池进行放电。LTC6803-1 在内部将电池组的底端与  $V^-$  相连。该器件的引脚与 LTC6802-1 兼容，从而提供了一款直接替代型的升级方案。LTC6803-3 则把电池组的底端与  $V^-$  分开，故而改善了第一节电池 (cell 1) 的测量准确度。

LTC6803 提供了一种用于将电源电流减小至 12 $\mu$ A 的待机模式。此外，LTC6803 还可从一个隔离型电源来供电，因而提供了一种将电池组耗电减小至零的方法。

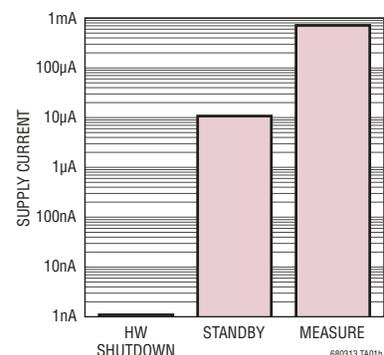
对于要求可单独寻址的串行通信的应用，请参考 LTC6803-2/LTC6803-4。

LT、LT、LTC、LTM、Linear Technology 和 Linear 标识是凌力尔特公司的注册商标。所有其他商标均为其各自拥有者的产权。

## 典型应用



电源电流与操作模式的关系曲线



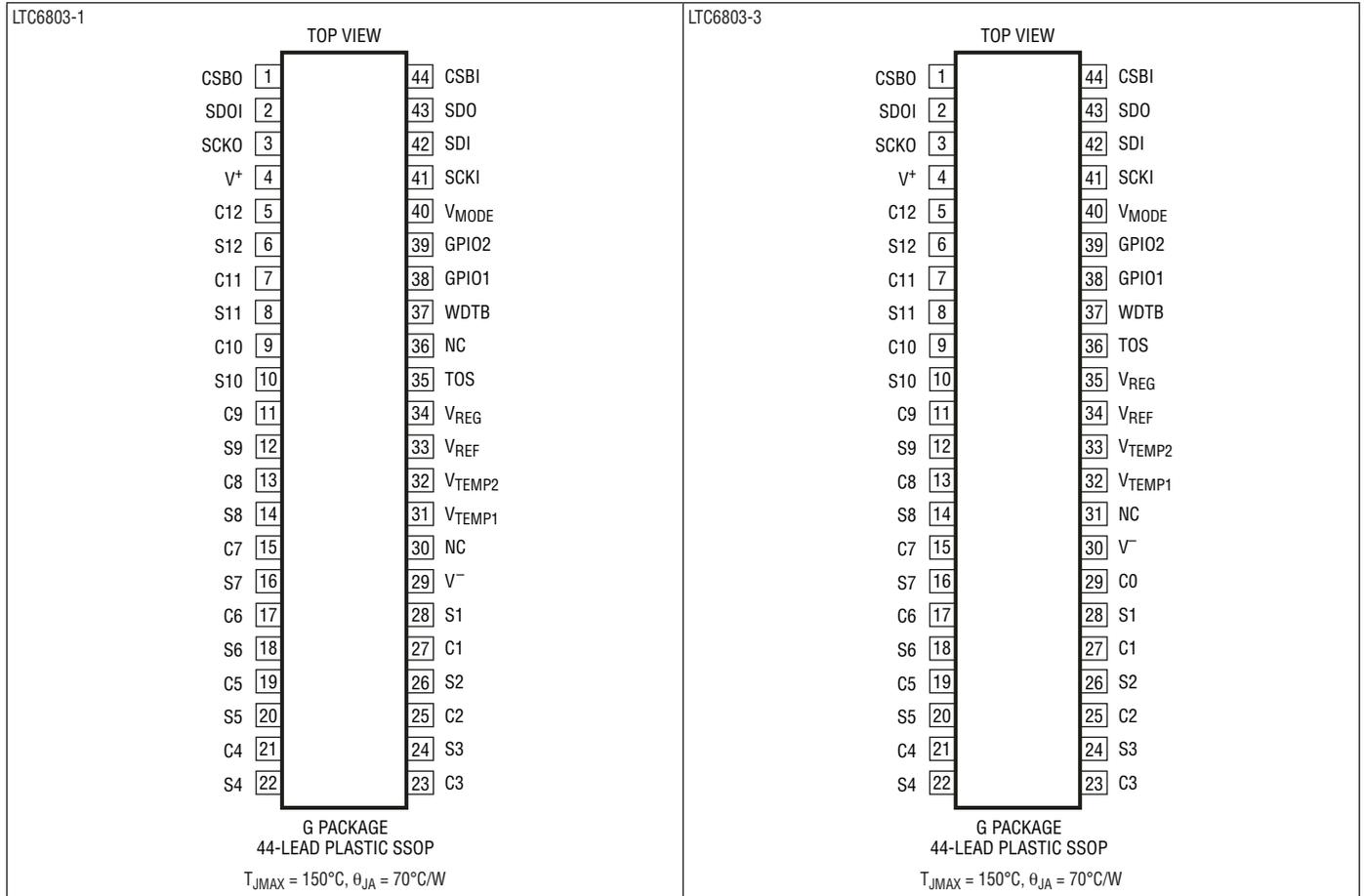
# LTC6803-1/LTC6803-3

## 绝对最大额定值 (注 1)

总电源电压 ( $V^+$ 至 $V^-$ ) .....	75V
输入电压 (相对于 $V^-$ )	
C0 .....	-0.3V 至 8V
C12 .....	-0.3V 至 75V
$C_n$ (注 5) .....	-0.3V 至 $\text{Min}(8 \cdot n, 75V)$
$S_n$ (注 5) .....	-0.3V 至 $\text{Min}(8 \cdot n, 75V)$
CSB0、SCK0、SDO1 .....	-0.3V 至 75V
所有其他引脚 .....	-0.3V 至 7V
输入之间的电压	
$C_n$ 至 $C_{n-1}$ .....	-0.3V 至 8V
$S_n$ 至 $C_{n-1}$ .....	-0.3V 至 8V
C12 至 C8 .....	-0.3V 至 25V
C8 至 C4 .....	-0.3V 至 25V
C4 至 C0 .....	-0.3V 至 25V

工作温度范围	
LTC6803I .....	-40°C 至 85°C
LTC6803H .....	-40°C 至 125°C
规定温度范围	
LTC6803I .....	-40°C 至 85°C
LTC6803H .....	-40°C 至 125°C
结温 .....	150°C
贮存温度范围 .....	-65°C 至 150°C
注： $n = 1$ 至 12	

## 引脚配置



## 订购信息

无铅涂层	卷带	器件标记 *	封装描述	温度范围
LTC6803IG-1#PBF	LTC6803IG-1#TRPBF	LTC6803G-1	44 引脚塑料 SSOP	-40°C 至 85°C
LTC6803IG-3#PBF	LTC6803IG-3#TRPBF	LTC6803G-3	44 引脚塑料 SSOP	-40°C 至 85°C
LTC6803HG-1#PBF	LTC6803HG-1#TRPBF	LTC6803G-1	44 引脚塑料 SSOP	-40°C 至 125°C
LTC6803HG-3#PBF	LTC6803HG-3#TRPBF	LTC6803G-3	44 引脚塑料 SSOP	-40°C 至 125°C

对于规定工作温度范围更宽的器件，请咨询凌力尔特公司。\* 温度等级请见集装箱上的标识。  
有关非标准的含铅涂层器件的信息，请咨询凌力尔特公司。

如需了解更多有关无铅器件标记的信息，请登录：<http://www.linear.com.cn/leadfree/>

如需了解更多有关卷带规格的信息，请登录：<http://www.linear.com.cn/tapeandreeel/>

## 电特性

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。  $V^+ = 43.2\text{V}$ ，  $V^- = 0\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位
<b>DC 规格</b>						
$V_S$	电源电压， $V^+$ 相对于 $V^-$	$V_{ERR}$ 规格得到满足 时序规格得到满足	● 10 ● 4		55 55	V V
$V_{LSB}$	测量分辨率	ADC 的量化	●	1.5		mV/位
	ADC 偏移	(注 2)	●	-0.5	0.5	mV
	ADC 增益误差	(注 2)	●	-0.12 -0.22	0.12 0.22	% %
$V_{ERR}$	总测量误差	(注 4) $V_{CELL} = -0.3\text{V}$ $V_{CELL} = 2.3\text{V}$ $V_{CELL} = 2.3\text{V}$ $V_{CELL} = 3.6\text{V}$ $V_{CELL} = 3.6\text{V}$ , LTC6803IG $V_{CELL} = 3.6\text{V}$ , LTC6803HG $V_{CELL} = 4.2\text{V}$ $V_{CELL} = 4.2\text{V}$ , LTC6803IG $V_{CELL} = 4.2\text{V}$ , LTC6803HG $V_{CELL} = 5\text{V}$ $2.3\text{V} < V_{TEMP} < 4.2\text{V}$ , LTC6803IG $2.3\text{V} < V_{TEMP} < 4.2\text{V}$ , LTC6803HG	● ● ● ● ● ● ● ● ● ● ● ●	$\pm 2.5$	mV mV mV mV mV mV mV mV mV mV mV mV	
$V_{CELL}$	电池电压范围	全标度电压范围			-0.3 5	V
$V_{CM}$	共模电压范围 (相对于 $V^-$ 的测量值)	输入 $C_n$ 的范围 $< 0.25\%$ 增益误差， $n = 2$ 至 11，LTC6803IG	●	1.8	$5 \cdot n$	V
		输入 $C_0$ ， $C_1$ 的范围 $< 0.25\%$ 增益误差， LTC6803IG		0	5	V
		输入 $C_n$ 的范围 $< 0.5\%$ 增益误差， $n = 2$ 至 11，LTC6803HG	●	1.8	$5 \cdot n$	V
		输入 $C_0$ ， $C_1$ 的范围 $< 0.5\%$ 增益误差， LTC6803HG	●	0	5	V
	芯片温度测量误差	125°C 时的测量误差		5		°C
$V_{REF}$	基准引脚电压	$R_{LOAD} = 100\text{k}$ 至 $V^-$	●	3.020 3.015	3.065 3.065 3.110 3.115	V V
	基准电压温度系数			8		ppm/°C
	基准电压热迟滞	25°C 至 85°C 和 25°C 至 -40°C		100		ppm
	基准电压长期漂移			60		ppm/√kHr

# LTC6803-1/LTC6803-3

## 电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V^+ = 43.2\text{V}$ ， $V^- = 0\text{V}$ ，除非特别注明。

符号	参数	条件		最小值	典型值	最大值	单位
$V_{REF2}$	第二基准电压		●	2.25	2.5	2.75	V
				2.1	2.5	2.9	V
$V_{REG}$	稳压器引脚电压	10V < $V^+$ < 50V，无负载 $I_{LOAD} = 4\text{mA}$	●	4.5	5.0	5.5	V
			●	4.5	5.0		V
	稳压器引脚短路限值		●	8			mA
$I_B$	输入偏置电流	引脚 C1 至 C12 的输入 / 输出 当测量电池电压时 当不测量电池电压时		-10		10	$\mu\text{A}$
					1		nA
$I_S$	电源电流，测量模式 (注 7)	测量电池电压时流入 $V^+$ 引脚的电流 连续测量 (CDC = 2) 连续测量 (CDC = 2) 每 130ms 测量一次 (CDC = 5) 每 500ms 测量一次 (CDC = 6) 每 2s 测量一次 (CDC = 7)	●	620	780	1000	$\mu\text{A}$
			●	600	780	1150	$\mu\text{A}$
			●	190	250	360	$\mu\text{A}$
			●	140	175	250	$\mu\text{A}$
			●	55	70	105	$\mu\text{A}$
$I_{QS}$	电源电流，待机	待机模式中流入 $V^+$ 引脚的电流，所有串行端口 引脚均处于逻辑“1” LTC6803IG LTC6803HG		8	12	16.5	$\mu\text{A}$
			●	6	12	18	$\mu\text{A}$
			●	6	12	19	$\mu\text{A}$
$I_{CS}$	电源电流，串行 I/O	串行通信期间流入 $V^+$ 引脚的电流， 所有串行端口引脚均处于逻辑“0”。 $V_{MODE} = "0"$ ，该电流被加至 $I_S$ 或 $I_{QS}$ LTC6803IG LTC6803HG		3.1	3.9	4.3	mA
			●	3	3.9	4.5	mA
			●	3	3.9	4.9	mA
$I_{SD}$	电源电流，硬件停机	流出 $V^-$ 的电流， $V_{C12} = 43.2\text{V}$ ， $V^+$ 浮动 (注 8)	●		0.001	1	$\mu\text{A}$
	放电接通电阻	$V_{CELL} > 3\text{V}$ (注 3)	●	10		20	$\Omega$
$I_{OW}$	用于导线开路检测的电流		●	70	110	140	$\mu\text{A}$
					145		$^\circ\text{C}$
					5		$^\circ\text{C}$

### 电压模式时序规格

$t_{CYCLE}$	测量循环	测量 12 节电池的电压所需的时间	●	11	13	15	ms
		测量 10 节电池的电压所需的时间	●	9	11	13	ms
		测量 3 节电池的温度所需的时间	●	2.8	3.4	4.1	ms
		测量 1 节电池的电压或温度所需的时间	●	1.0	1.2	1.4	ms
$t_1$	SDI 有效至 SCKI 上升建立		●	10		ns	
$t_2$	SDI 有效至 SCKI 上升保持		●	250		ns	
$t_3$	SCKI 低电平		●	400		ns	
$t_4$	SCKI 高电平		●	400		ns	
$t_5$	CSBI 脉冲宽度		●	400		ns	
$t_6$	CSBI 下降至 SCKI 上升		●	100		ns	
$t_7$	CSBI 下降至 SDO 有效		●	100		ns	
$t_8$	SCKI 下降至 SDO 有效		●			250	ns
			●			1	MHz
	看门狗定时器超时周期		●	1		2.5	秒

### 时序规格

$t_{PD1}$	CSBI 至 CSBO	$C_{CSBO} = 150\text{pF}$	●			600	ns
$t_{PD2}$	SCKI 至 SCKO	$C_{SCKO} = 150\text{pF}$	●			300	ns
$t_{PD3}$	SDI 至 SDOI 写延迟	$C_{SDOI} = 150\text{pF}$	●			300	ns
$t_{PD4}$	SDI 至 SDOI 读延迟	$C_{SDO} = 150\text{pF}$	●			300	ns

## 电特性

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。  $V^+ = 43.2\text{V}$ ， $V^- = 0\text{V}$ ，除非特别注明。

符号	参数	条件		最小值	典型值	最大值	单位
<b>电压模式数字 I/O</b>							
$V_{IH}$	数字输入电压高	引脚 SCKI、SDI 和 CSBI	●	2			V
$V_{IL}$	数字输入电压低	引脚 SCKI、SDI 和 CSBI	●			0.8	V
$V_{OL}$	数字输出电压低	引脚 SDO，吸收 $500\mu\text{A}$ 电流	●			0.3	V
$I_{IN}$	数字输入电流	$V_{MODE}$ 、TOS、SCKI、SDI、CSBI	●			10	$\mu\text{A}$
<b>电流模式数字 I/O</b>							
$I_{IH1}$	数字输入电流高	引脚 CSBI、SCKI、SDI (写，引脚供电)	●	3		10	$\mu\text{A}$
$I_{IL1}$	数字输入电流低	CSBI、SCKI、SDI (写，引脚供电)	●	1000			$\mu\text{A}$
$I_{IH2}$	数字输入电流高	SDOI (读，引脚吸收电流)	●	1000			$\mu\text{A}$
$I_{IL2}$	数字输入电流低	SDOI (读，引脚吸收电流)	●			10	$\mu\text{A}$
$I_{OH1}$	数字输出电流高	CSBO、SCKO、SDOI (写，引脚吸收电流)	●	1000			$\mu\text{A}$
$I_{OL1}$	数字输出电流低	CSBO、SCKO、SDOI (写，引脚吸收电流)	●	1000	1300	1600	$\mu\text{A}$
$I_{OH2}$	数字输出电流高	SDI (读，引脚供电)	●	1000	1300	1600	$\mu\text{A}$
$I_{OL2}$	数字输出电流低	SDI (读，引脚供电)	●	3		10	$\mu\text{A}$

**注 1：**高于“绝对最大额定值”部分所列数值的应力有可能对器件造成永久性的损害。在任何绝对最大额定值条件下暴露的时间过长都有可能影响器件的可靠性和使用寿命。

**注 2：**ADC 规格指标由总测量误差 ( $V_{ERR}$ ) 规格提供保证。

**注 3：**由于生产测试仪触点电阻的原因，该规格指标是按照宽松的限值进行测试的。20 $\Omega$  限值由设计提供保证。

**注 4：** $V_{CELL}$  指的是施加在  $C_n$  至  $C_{n-1}$  ( $n = 1$  至  $12$ ) 两端的电压。 $V_{TEMP}$  指的是施加在  $V_{TEMP1}$  或  $V_{TEMP2}$  和  $V^-$  之间的电压。

**注 5：**这些绝对最大额定值的适用前提是：输入之间的电压不超过绝对最大额定值。

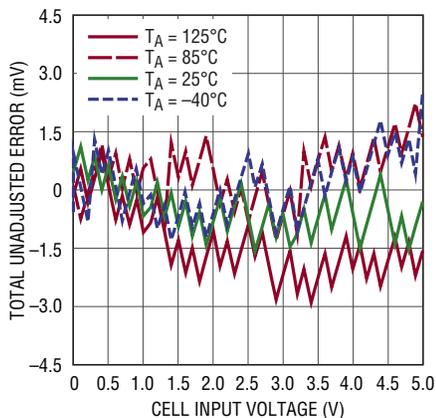
**注 6：**电源电流在连续测量期间进行测试。周期性测量 (130ms、500ms、2s 间隔) 过程中的电源电流由设计提供保证。

**注 7：**CDC = 5、6 和 7 的电源电流未进行测量。它们由 CDC = 2 电源电流测量来保证。

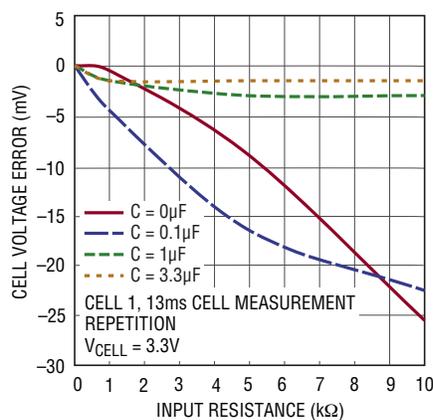
**注 8：**限值由高速自动化测试能力来决定。

## 典型性能特征

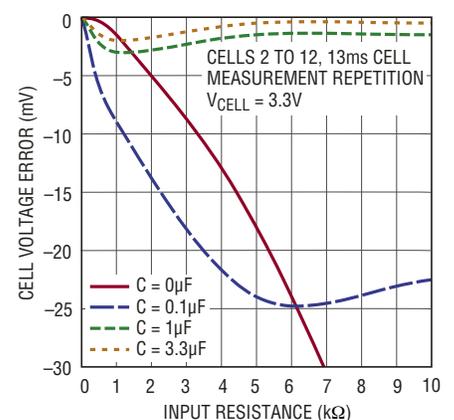
电池测量误差与电池输入电压的关系曲线



电池测量误差与输入 RC 值的关系曲线

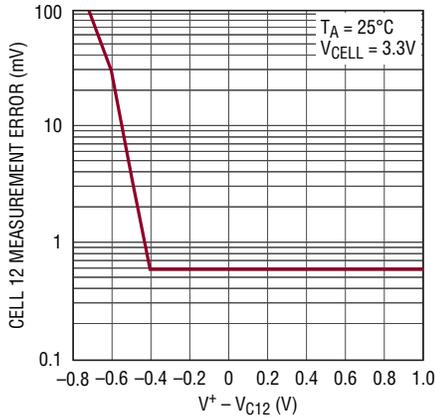


电池测量误差与输入 RC 值的关系曲线



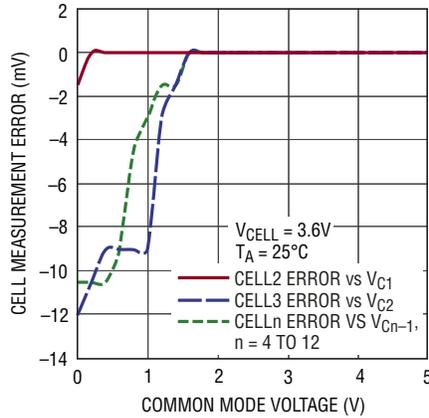
## 典型性能特征

第 12 节电池的测量误差与  $V^+$  的关系曲线



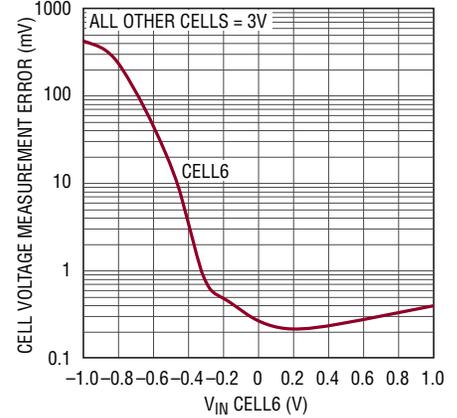
680313 G04

电池电压测量误差与共模电压的关系曲线



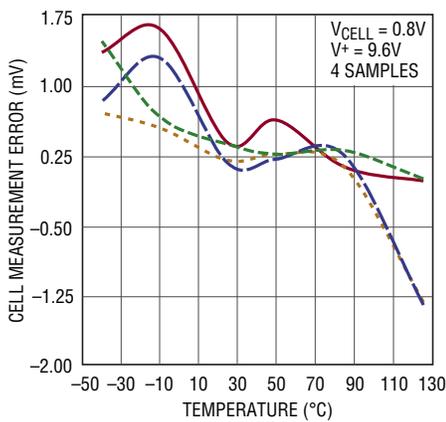
680313 G05

电池测量误差与电池电压的关系曲线



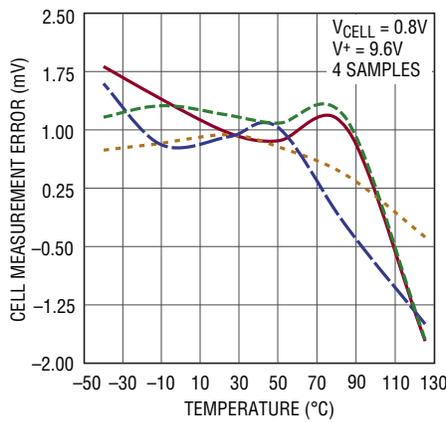
680313 G06

第 1 节电池的电压测量误差与温度的关系曲线



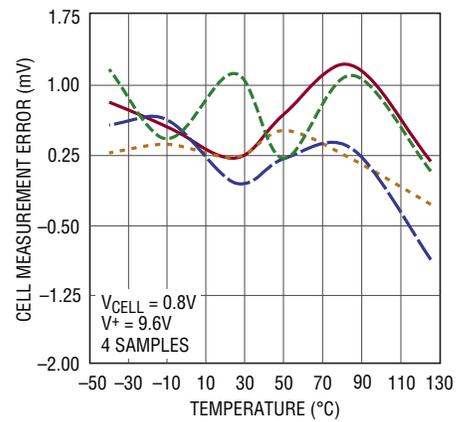
680313 G07

第 2 节电池的电压测量误差与温度的关系曲线



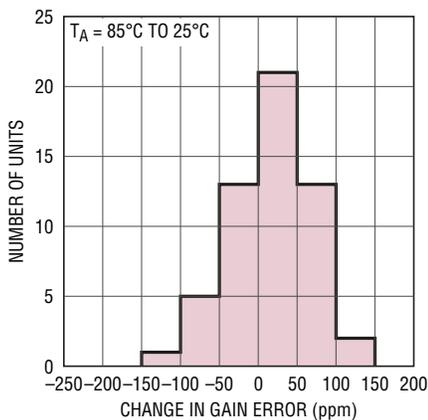
680313 G08

第 3 至 12 节电池的电压测量误差与温度的关系曲线



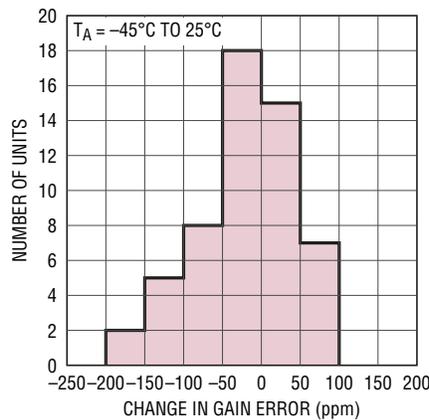
680313 G09

测量增益误差迟滞



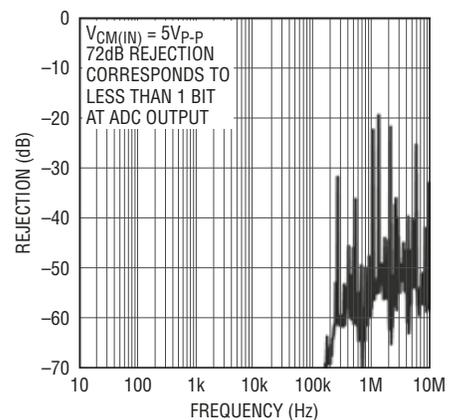
680313 G10

测量增益误差迟滞



680313 G11

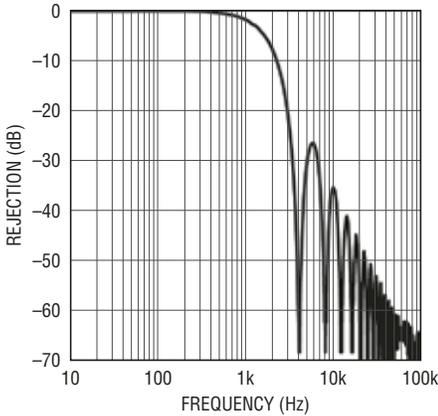
电池测量共模抑制



680313 G12

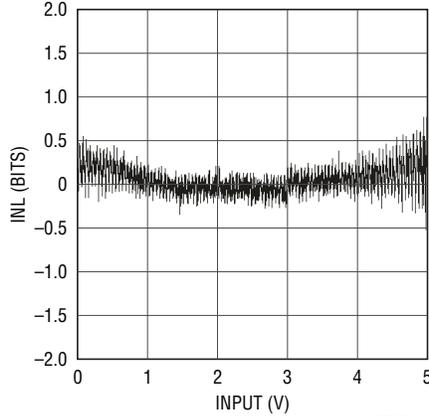
# 典型性能特征

ADC 常态抑制与频率的关系曲线



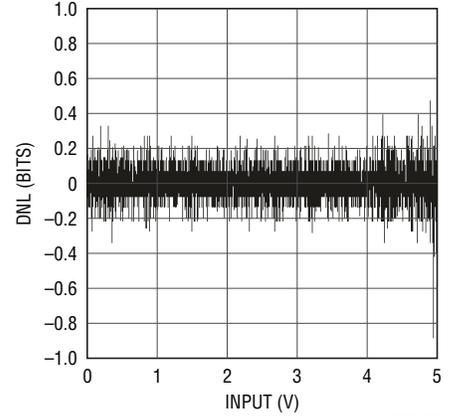
680313 G13

ADC 积分非线性



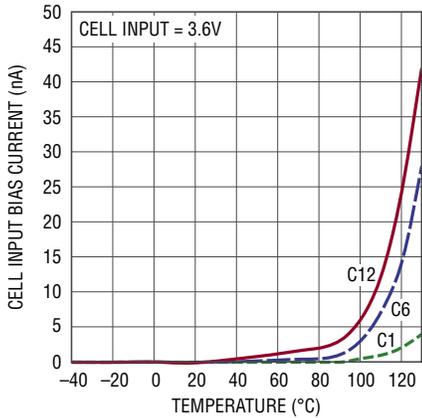
680313 G14

ADC 微分非线性



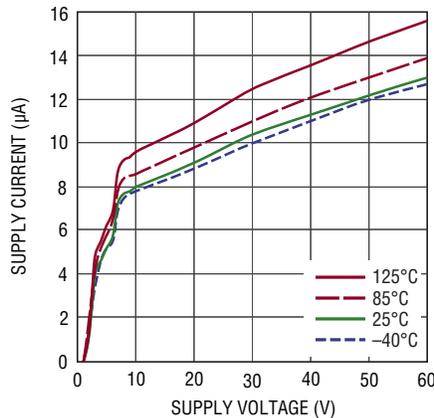
680313 G15

待机和硬件停机期间的  
电池输入偏置电流



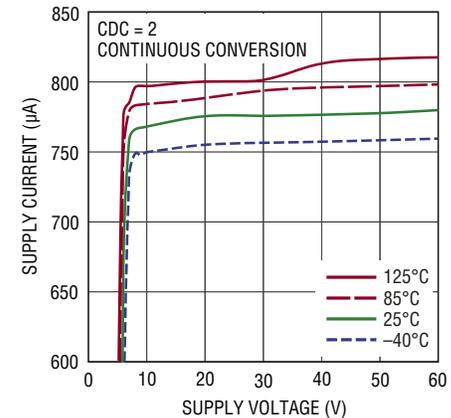
680313 G16

待机电源电流与电源电压的  
关系曲线



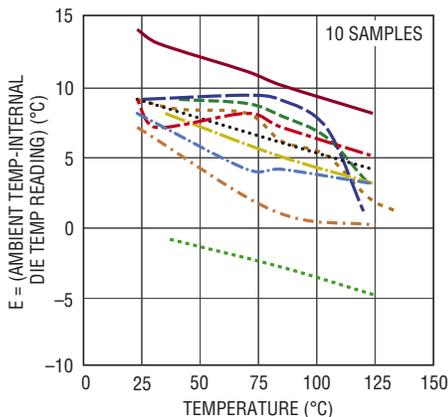
680313 G17

连续转换期间电源电流与电源电压的  
关系曲线



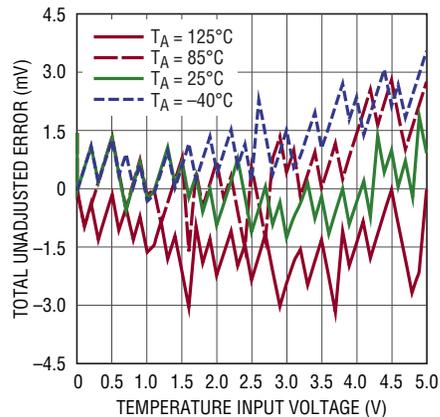
680313 G18

内部芯片温度测量误差 (采用一个  
8mV/°K 比例因子)



680313 G19

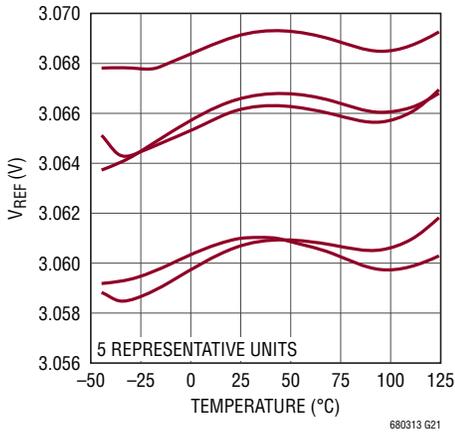
外部温度测量总未调整误差与输入  
的关系曲线



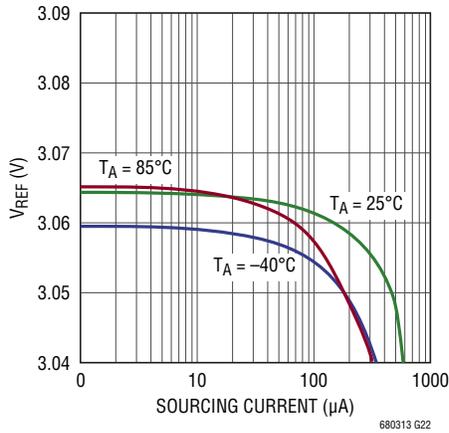
680313 G20

## 典型性能特征

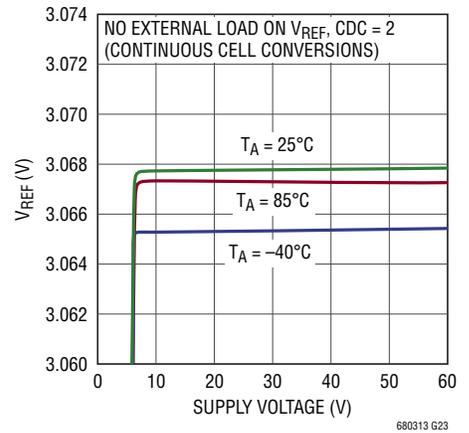
$V_{REF}$  输出电压与温度的关系曲线



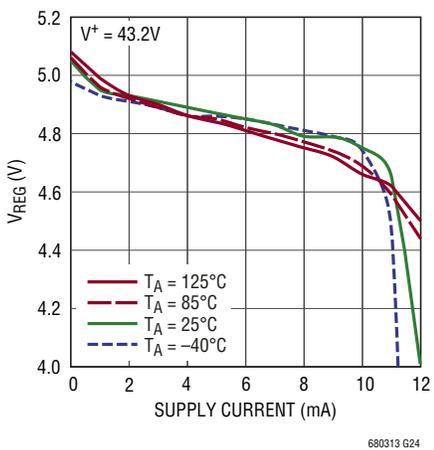
$V_{REF}$  负载调节



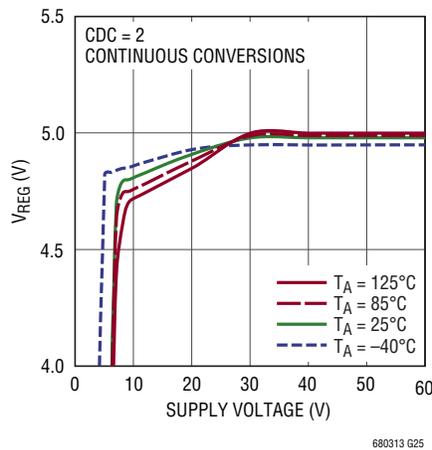
$V_{REF}$  电压调节



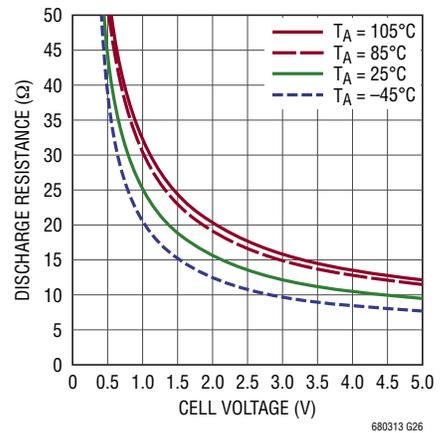
$V_{REF}$  负载调节



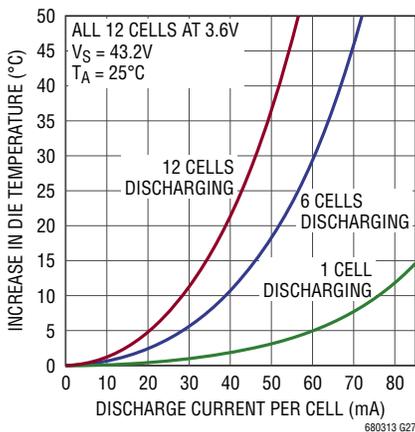
$V_{REF}$  电压调节



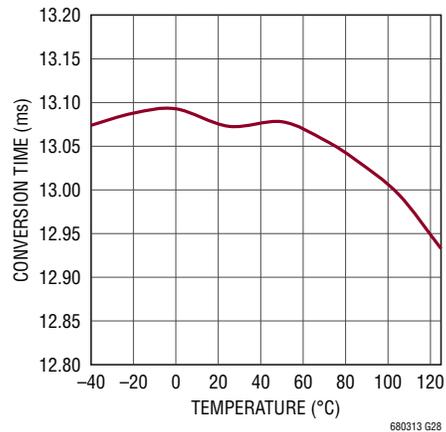
内部放电电阻与电池电压的关系曲线



芯片温升与内部 FET 中放电电流的关系曲线



电池转换时间



## 引脚功能

为了确保与 LTC6802-1 的引脚兼容性，LTC6803-1 被配置为在内部将底端电池输入 (C0) 与负电源电压  $V^-$  相连。LTC6803-3 提供了一种独特的引出脚配置，具有一个用于底端电池的输入 (C0)。这一简单的引脚功能差异为提升第一节电池 (cell 1) 的测量准确度、增强 SPI 噪声耐受性及简化布线提供了可能。更多信息请见应用信息部分中标题为“在 C0 上进行开尔文 (Kelvin) 连接的优势”的相关描述。

**CSBO (引脚 1)**：芯片选择输出 (低态有效)。CSBO 是芯片选择输入 CSBI 的一个缓冲版本。CSBO 负责驱动菊链中的下一个 IC。见“应用信息”部分中的“串行端口”。

**SDOI (引脚 2)**：串行数据 I/O 引脚。SDOI 在其与菊链中下一个 IC 之间来回传送数据。见“应用信息”部分中的“串行端口”。

**SCKO (引脚 3)**：串行时钟输出。SCKO 是 SCKI 的一个缓冲版本。SCKO 用于驱动菊链中的下一个 IC。见“应用信息”部分中的“串行端口”。

**V+ (引脚 4)**：正电源。引脚 4 可连接至电池组中的最高正电压或一个隔离式电源。在正常工作条件下， $V^+$  必须大于电池组中的最高正电压。当接至隔离式电源时，可简单地通过断开  $V^+$  来关断 LTC6803。

**C12、C11、C10、C9、C8、C7、C6、C5、C4、C3、C2、C1 (引脚 5、7、9、11、13、15、17、19、21、23、25、27)**：C1 至 C12 是用于监视电池电压的输入。对于 LTC6803-1，底端电池的负端子连接至引脚  $V^-$  (而对于 LTC6803-3 则连接至引脚 C0)。次最低电压连接至 C1，依次类推。有关将电池连接至 LTC6803-1 和 LTC6803-3 的更多详情，请见“应用信息”部分中的插图。LTC6803 能监视多达 12 节串联连接的电池。串接的每节电池都必须具有一个大于或等于位于其下方之电池电压的共模电压。允许 100mV 的负电压。

**S12、S11、S10、S9、S8、S7、S6、S5、S4、S3、S2、S1 (引脚 6、8、10、12、14、16、18、20、22、24、26、28)**：S1 至 S12 引脚用于平衡电池组里的电池。如果串联电池中的一节电池过度充电，则 S 输出的内部可用于对该节电池进行放电。每个 S 输出的内部具有一个用于放电 N 沟道 MOSFET。见“方框图”。该 NMOS 的最大导通电阻为 20 $\Omega$ 。应把一个外部电阻器与 NMOS 相串联，以在 LTC6803 封装的外部散逸热量。当采用内部 NMOS 对电池放电时，应监视芯片温度。见“应用信息”部分中的“功率耗散和热停机”。此外，S 引脚的内部还具有一个上拉 PMOS。这使 S 引脚能用于驱动外部 MOSFET 的栅极，以获得较高的放电能力。

**C0 (LTC6803-3 上的引脚 29)**：底端电池的负端子。C0 与  $V^-$  形成了开尔文 (Kelvin) 连接，可消除  $V^-$  印制线上的电压降所产生的影响。

**$V^-$  (LTC6803-1 上的引脚 29 / LTC6803-3 上的引脚 30)**：把  $V^-$  连接至串联电池组中的最负电压。

**NC (LTC6803-1 上的引脚 30 / LTC6803-3 上的引脚 31)**：该引脚未被使用并在内部通过 10 $\Omega$  电阻连接至  $V^-$ 。它可被置于悬空状态或连接至 PCB 上的  $V^-$ 。

**$V_{TEMP1}$ 、 $V_{TEMP2}$  (LTC6803-1 上的引脚 31、32 / LTC6803-3 上的引脚 32、33)**：温度传感器输入。ADC 负责测量  $V_{TEMPn}$  上的电压 (相对于  $V^-$ ) 并将测量结果存储于 TMP 寄存器中。ADC 测量以  $V_{REF}$  引脚电压为基准。因此，可以采用连接至  $V_{REF}$  引脚的热敏电阻与电阻器的简单组合来监温度。 $V_{TEMP}$  输入也可以是通用的 ADC 输入。可测量介于 0V 至 5.125V (相对于  $V^-$ ) 的任何电压。

**$V_{REF}$  (LTC6803-1 上的引脚 33 / LTC6803-3 上的引脚 34)**：3.065V 电压基准输出。该引脚应采用一个 1 $\mu$ F 电容器进行旁路。 $V_{REF}$  引脚能驱动一个连接至  $V^-$  的 100k 阻性负载。较大的负载应采用一个 LT6003 运算放大器或相似器件加以缓冲。

## 引脚功能

**V<sub>REG</sub> (LTC6803-1 上的引脚 34 / LTC6803-3 上的引脚 35) :** 线性稳压器输出。该引脚应采用一个 1 $\mu$ F 电容器进行旁路。V<sub>REG</sub> 能向一个外部负载提供高达 4mA 的电流。V<sub>REG</sub> 引脚不吸收电流。

**TOS (LTC6803-1 上的引脚 35 / LTC6803-3 上的引脚 36) :** 电池组顶端输入。当 LTC6803-1 或 LTC6803-3 是菊链中的顶端器件时，将 TOS 连接至 V<sub>REG</sub>。否则，将 TOS 连接至 V<sup>-</sup>。当 TOS 被连接至 V<sub>REG</sub> 时，LTC6803-1 或 LTC6803-3 将忽略 SDOI 输入，而且 SCKO、CSBO 被关断。当 TOS 被连接至 V<sup>-</sup> 时，LTC6803-1 或 LTC6803-3 预计数据将被传送至 SDOI 引脚及从 SDOI 引脚输出。

**NC (LTC6803-1 上的引脚 36) :** 不连接。

**WDTB (引脚 37) :** 看门狗定时器输出 (低态有效)。如果连续 1 至 2.5s 未接收到有效命令，则 WDTB 输出被置为有效。WDTB 引脚是一个漏极开路 NMOS 输出。当其被置为有效时，它将输出下拉至 V<sup>-</sup> 并把配置寄存器复位至其默认状态。

**GPIO1、GPIO2 (引脚 38、39) :** 通用输入 / 输出。通过把一个“0”写入一个 GPIO 配置寄存器位，漏极开路输出被启动且该引脚被拉至 V<sup>-</sup>。通过将逻辑“1”写入配置寄存器位，对应的 GPIO 引脚呈高阻抗。需要一个外部电阻器将该引脚拉至高达 V<sub>REG</sub>。通过读取配置寄存器存储单元 GPIO1 和 GPIO2 的信息，即可确定这些引脚的状态。例如：倘若一个“0”被写至寄存器位 GPIO1，则始终回读一个“0”，这是因为输出 N 沟道 MOSFET 将引脚 38 拉至 V<sup>-</sup>。如果一个“1”被写至寄存器位 GPIO1，则引脚变至高阻抗。视引脚 38 上的电压的不同，回读一个“1”或“0”。LTC6803 可通过 GPIO 接通 / 关断其周围的电路，或者从周围的某个电路读取逻辑值。GPIO 引脚不用时应连接至 V<sup>-</sup>。

**V<sub>MODE</sub> (引脚 40) :** 电压模式输入。当 V<sub>MODE</sub> 连接至 V<sub>REG</sub> 时，SCKI、SDI、SDO 和 CSBI 引脚被配置为电压输入和输出。这意味着这些引脚可接受标准的 TTL 逻辑电平。当 LTC6803-1 或 LTC6803-3 是菊链中的底端器件时，把 V<sub>MODE</sub> 连接至 V<sub>REG</sub>。当 V<sub>MODE</sub> 连接至 V<sup>-</sup> 时，SCKI、SDI 和 CSBI 引脚被配置为电流输入和输出，而 SDO 未使用。当 LTC6803-1 或 LTC6803-3 由菊链中的另一个 LTC6803-1 或 LTC6803-3 进行驱动时，把 V<sub>MODE</sub> 连接至 V<sup>-</sup>。

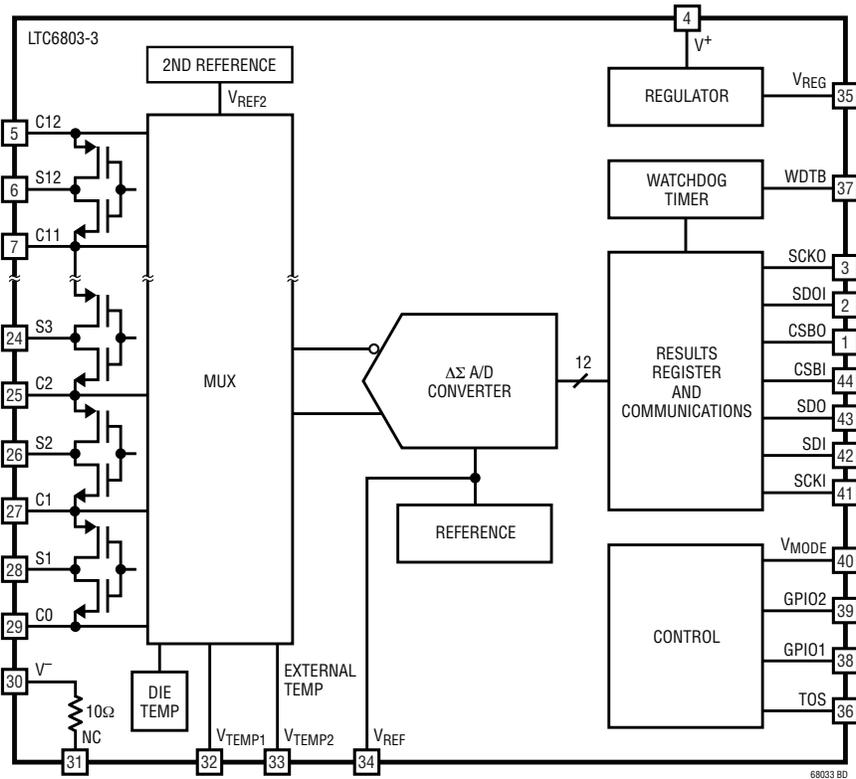
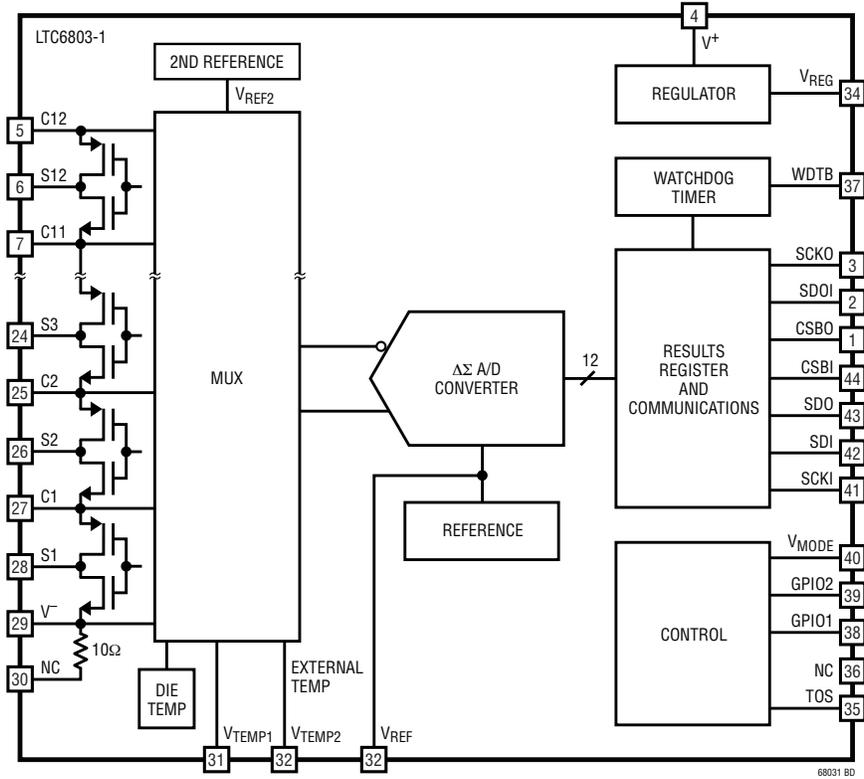
**SCKI (引脚 41) :** 串行时钟输入。倘若 V<sub>MODE</sub> 连接至 V<sub>REG</sub>，则 SCKI 引脚可连接至任何逻辑门 (TTL 电平)。假如 V<sub>MODE</sub> 连接至 V<sup>-</sup>，那么 SCKI 必须由另一个 LTC6803-1 或 LTC6803-3 的 SCKO 引脚驱动。见“应用信息”部分中的“串行端口”。

**SDI (引脚 42) :** 串行数据输入。如果 V<sub>MODE</sub> 连接至 V<sub>REG</sub>，则 SDI 引脚可连接至任何逻辑门 (TTL 电平)。如果 V<sub>MODE</sub> 连接至 V<sup>-</sup>，那么 SDI 必须由另一个 LTC6803-1 或 LTC6803-3 的 SDOI 引脚驱动。见“应用信息”部分中的“串行端口”。

**SDO (引脚 43) :** 串行数据输出。倘若 V<sub>MODE</sub> 连接至 V<sub>REG</sub>，则 SDO 引脚是一个 NMOS 漏极开路输出。在 SDO 上需要布设一个上拉电阻器。如果 V<sub>MODE</sub> 连接至 V<sup>-</sup>，则不使用 SDO 引脚。对于那些非堆栈底端的器件，当从堆栈读取数据时，SDI 是一个数据输出。见“应用信息”部分中的“串行端口”。

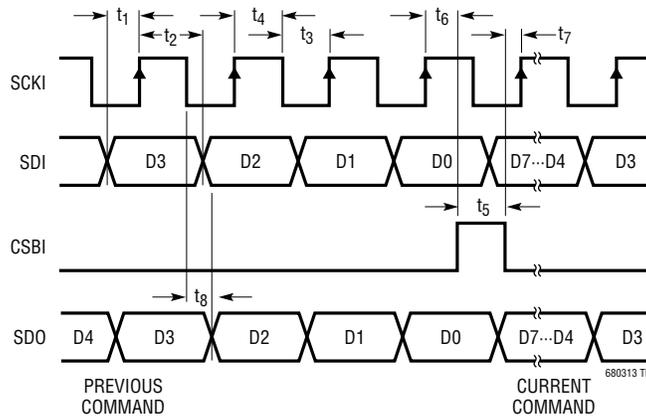
**CSBI (引脚 44) :** 芯片选择 (低态有效) 输入。假如 V<sub>MODE</sub> 连接至 V<sub>REG</sub>，则 CSBI 引脚可连接至任何逻辑门 (TTL 电平)。如果 V<sub>MODE</sub> 连接至 V<sup>-</sup>，那么 CSBI 必须由另一个 LTC6803-1 或 LTC6803-3 的 CSBO 引脚驱动。见“应用信息”部分中的“串行端口”。

方框图



## 时序图

串行接口的时序图



## 工作

### 工作原理

LTC6803 是一款数据采集 IC，能测量多达 12 节串联电池的电压。一个输入多路复用器将电池连接至一个 12 位  $\Delta\Sigma$  模数转换器 (ADC)。一个内部 8ppm/°C 电压基准与该 ADC 相组合，使 LTC6803 拥有了出色的测量准确度。 $\Delta\Sigma$  ADC 相比于其他类型 ADC (比如：逐次逼近型) 的固有优势在“应用信息”部分的“ $\Delta\Sigma$  ADC 的优势”中进行了阐述。

LTC6803 与主处理器之间的通信由一个 SPI 兼容型串行接口来控制。如图 1 所示，LTC6803-1 或 LTC6803-3 能够沿著器件堆栈上下传递数据 (采用简单的二极管用于提供隔离)。该工作原理的描述见“应用信息”部分中的“串行端口”。

LTC6803 还包含用于平衡电池电压的电路。内部 MOSFET 可用于对电池进行放电。这些内部 MOSFET 还可用于控制外部平衡电路。图 1 示出了利用内部放电进行的电池平衡。图 12 示出了 S 引脚控制一个外部平衡电路的情形。应注意的是：LTC6803 并不决定内部 MOSFET 的接通 / 关断，这一点很重要。这完全由主处理器来控制。主处理器将数值写入 LTC6803 中的一个配置寄存器

以控制开关。如果与主处理器的通信被中断，则 LTC6803 内部的看门狗定时器将关断放电开关。

LTC6803 具有三种操作模式：硬件停机、待机和测量。硬件停机是一种真正的零功率模式。待机模式是一种省电状态 (除了串行接口之外其他电路全部关断)。在测量模式中，LTC6803 用于测量电池电压并把测量结果保存于存储器中。另外，测量模式还将监视每节电池的过压 (OV) 及欠压 (UV) 状况。

### 硬件停机模式

可以使  $V^+$  引脚与 C 引脚和电池组断开。如果  $V^+$  电源引脚为 0V，则 LTC6803 通常将从电池吸收小于 1nA 的电流。此时 IC 内部的所有电路均被关断。当  $V^+ = 0V$  时，不能与 IC 进行通信。硬件停机电路的相关描述请见“应用信息”部分。

### 待机模式

LTC6803 默认 (上电) 至待机模式。待机模式是在与电源相连时电源电流最低的工作状态。当  $V^+ = 44V$  时，待机电流通常为 12 $\mu A$ 。除了串行接口和稳压器之外，此时所

工作

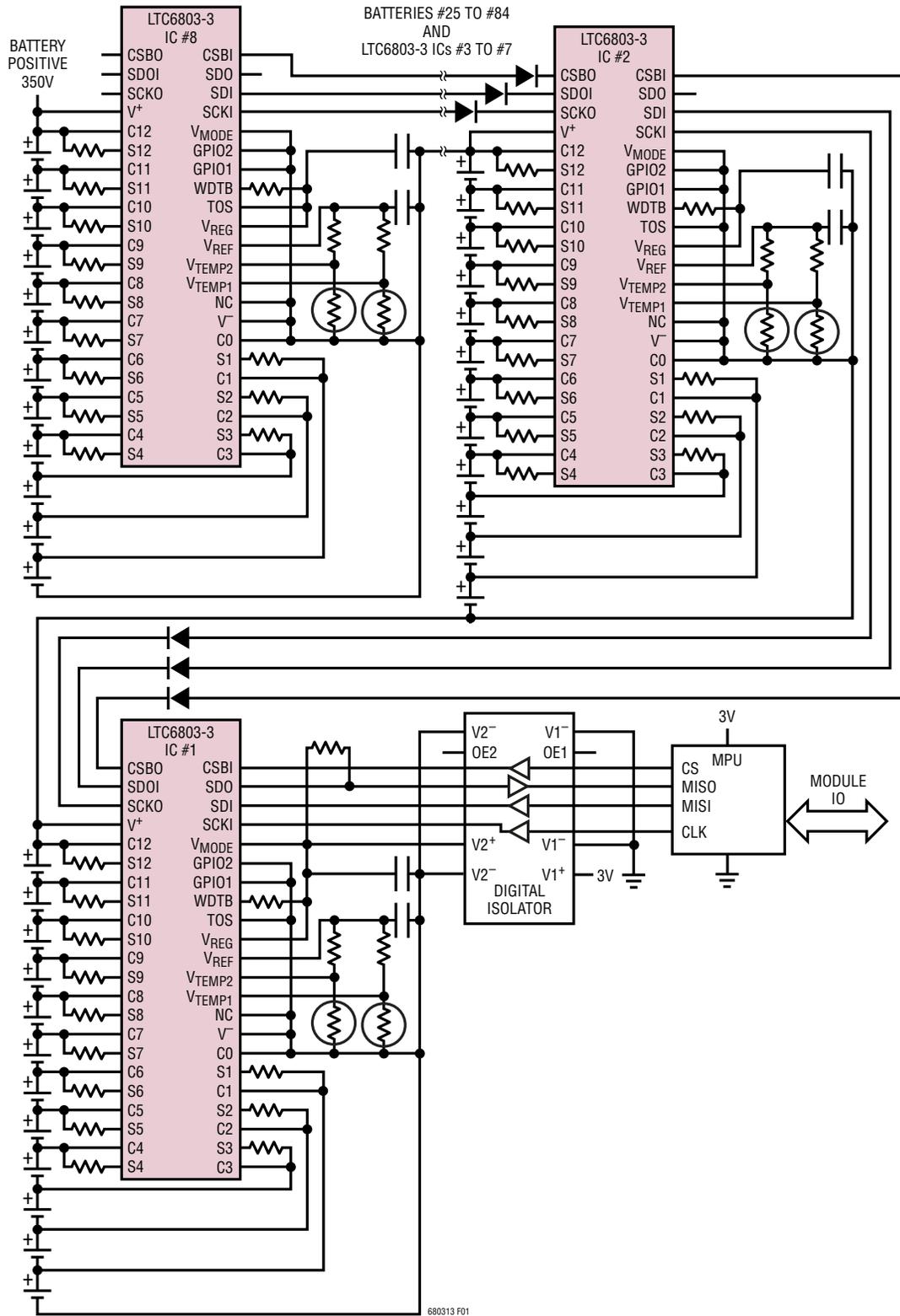


图 1 : 96 节电池的电池组，菊链式接口。这是用于说明基本的多 IC 架构的简化原理图

## 工作

有的电路均被关断。为了实现尽可能低的待机电流消耗，所有的 SPI 逻辑输入均应设定为逻辑 1 电平。通过把比较器占空比配置位 CDC[2:0] 设定为 0，可将 LTC6803 编程为待机模式。如果器件在 ADC 测量正在进行之中时被置于待机模式，则测量将被中断且电池电压寄存器将处于一种不确定状态。如欲退出待机模式，则必须将一个非零值写至 CDC 位。

### 测量模式

当 CDC 位被设置为一个 1 至 7 的数值时，LTC6803 处于测量模式。当 CDC = 1 时，LTC6803 处于接通状态并等待一个起动的 ADC 转换命令。当 CDC 位的数值为 2 至 7 时，IC 将监视每个电池电压并在 SDO 引脚上产生一个中断信号，指示所有的电池电压均在 UV 和 OV 的限值范围之内。CDC 位的值决定了电池监视的频度以及平均的电源电流消耗水平。

用于指示 UV/OV 中断状态的方法有两种：跳转轮询（采用一个 1kHz 输出信号）和电平轮询（采用一个高电平或低电平输出信号）。轮询方法在“串行端口”部分进行说明。UV/OV 限值由配置寄存器中的  $V_{UV}$  和  $V_{OV}$  值来设定。当某个电池电压超过 UV/OV 限值时，标志寄存器中的一个位将被设定。每个电池的 UV 和 OV 标志状态可采用读标志寄存器组来决定。

当 IC 处于测量模式时，可随时要求进行 ADC 测量。如欲在测量模式中启动电池电压测量，则发送一个启动 A/D 转换命令。在发送了该命令之后，LTC6803 将通过跳转轮询或电平轮询指示 A/D 转换器状态（如“串行端口”部分所述）。在电池电压测量命令执行过程中，UV 和 OV 标志（在标志寄存器组之内）也被更新。当测量完成时，器件将继续按照 CDC 位规定的频率监视 UV 和 OV 状况。

### 少于 12 节电池时的操作

如果连接至 LTC6803 的电池少于 12 个，则未用的输入通道必须屏蔽。配置寄存器中的 MCxI 位用于屏蔽通道。此外，还可通过配置使 LTC6803 自动越过顶端两节电池的测量，从而减少功耗和测量时间。如果 CELL10 位为高电平，则第 11 节电池 (cell 11) 和第 12 节电池 (cell 12) 的输入被屏蔽，只测量下面 10 节电池的电压。按照默认设置，CELL10 位为低电平，因此将测量所有 12 节电池的电压。有关少于 12 节电池时的操作的更多信息见应用部分。

### ADC 范围和输出格式

ADC 输出一个带 0x200（十进制为 512）偏移的 12 位代码。输入电压可按下式计算：

$$V_{IN} = (D_{OUT} - 512) \cdot V_{LSB}; V_{LSB} = 1.5mV$$

式中的  $D_{OUT}$  是一个十进制整数。

例如：一个 0V 输入将具有一个 0x200 的输出读数。一个 0x000 的 ADC 读数意味着输入为 -0.768V。绝对 ADC 测量范围为 -0.768V 至 5.376V。分辨率为  $V_{LSB} = 1.5mV = (5.376 + 0.768)/2^{12}$ 。有效范围为 -0.3V 至 5V。该范围允许监视可能具有小的负电压的超级电容器。低于 -0.3V 的输入超过了 C 引脚的绝对最大额定值。假如所有的输入均为负，则 ADC 范围缩小至 -0.1V。高于 5V 的输入将具有噪声 ADC 读数（见“典型性能特征”曲线）。

### 电池平衡期间的 ADC 测量

在对一节电池的电压进行测量的过程中，主要的电池电压 ADC 测量命令 (STCVAD 和 STOWAD) 将自动关断其放电开关。在测量期间，位于该电池上方及下方的各一节电池的放电开关也被关断。例如：在对第 5 节电池 (cell 5) 进行测量时，放电开关 S4、S5 和 S6 将被关断。

## 工作

在某些系统中，可能希望在电池测量期间允许放电继续进行。电池电压 ADC 转换命令 STCVDC 和 STOWDC 允许放电开关在电池电压测量期间保持导通。此项特性可使系统执行自测试以检验放电功能。

所有的放电开关在 OV 及 UV 比较测量期间均自动停用。

### ADC 寄存器清零命令

清零命令可用于电池电压寄存器和温度寄存器的清零。清零命令将把所有的寄存器都设定为 0xFFF。该命令用于确定转换操作在执行之中。当电池电压稳定时，ADC 结果可保持不变。如果一个启动 ADC 命令发送至 LTC6803 但 PEC 未能匹配，则该命令被忽略且电压寄存器内容也不会改变。发送一个清零命令并随后回读寄存器内容是一种确定“LTC6803 正在接受命令并执行新的测量”的方法。清零命令的执行时间需要 1ms。

### ADC 转换器自测试

两个自测试命令可用于检验 ADC 数字部分的功能。这些自测试还可检验电池电压寄存器和温度监视寄存器。在这些自测试期间，将一个测试信号施加至 ADC。如果电路工作正常，则所有的电池电压和温度寄存器都将包含 0x555 或 0xAAA。自测试功能运行的时间与测量所有电池电压或所有温度传感器所需的时间相同。

### 多路复用器和基准自测试

LTC6803 采用一个多路复用器来测量 12 个电池输入以及温度信号。一个诊断命令用于验证多路复用器、温度传感器和高精度基准电路的功能。诊断寄存器将在每次诊断测试之后更新。如果多路复用器自测试未通过，则寄存器的 *muxfail* 位将为“1”。

由第二个基准电路产生的一个恒定电压将利用 ADC 进行测量，而且测量结果将被写至诊断寄存器。电压读数应为  $2.5V \pm 16\%$ 。如果读数超出该范围则表示温度传感器电路、高精度基准电路或 ADC 的模拟部分出现故障。DAGN 命令的执行时间为 16.4ms，即 12 节电池  $t_{CYCLE}$  与 3 个温度  $t_{CYCLE}$  之和。诊断读命令可用于读取寄存器内容。

### 采用通用输入 / 输出 (GPIO1、GPIO2)

LTC6803 具有两个通用数字输入/输出引脚。通过把一个 GPIO 配置寄存器位写为逻辑低电平，即可启动漏极开路输出。GPIO 为用户提供了接通 / 关断 LTC6803 周围电路的能力。实例之一或许是一个用于验证系统操作的电路。

当一个 GPIO 配置位被写为逻辑高电平时，对应的 GPIO 引脚可用作一个输入。这个位的回读值将是出现在 GPIO 引脚上的逻辑电平。

### 看门狗定时器电路

LTC6803 包括一个看门狗定时器电路。除了 CDC = 0 的情况之外，看门狗定时器对于所有的模式都是接通的。如果连续 1s 至 2.5s 未接收到有效命令，则看门狗定时器电路超时。当看门狗定时器电路超时，WDTB 漏极开路输出被置位为低电平，而配置寄存器位被复位至其默认（上电）状态。在上电状态中，CDC 为 0，S 输出被关断，IC 处于低功耗待机模式。WDTB 引脚保持低电平，直至接收到一个有效命令为止。看门狗定时器提供了一种在与 MPU 的通信发生中断的情况下切断电池放电的方法。在 CDC = 0 的情况下，由于放电被切断，因此不需要使用看门狗定时器。漏极开路 WDTB 输出可与其他的外部漏极开路信号进行“线或”运算。把 WDTB 信号拉至低电平将不会启动一个看门狗事件，但 CNFG0 位 7 将反映该信号的状态。因此，在需要时 WDTB 引脚可用于监视外部数字事件。

## 工作

### 串行端口

#### 概述

LTC6803 具有一个 SPI 总线兼容型串行端口。可采用菊链的方式将多个器件串联起来。有两组串行端口引脚，被指定为低侧和高侧。低侧和高侧端口使得能够将多个器件以菊链的方式连接起来，即便当这些器件工作于不同的电源电压时也无妨。如图 1 所示，在典型的配置中，底端第一个器件的正电源连接至顶端第二个器件的负电源。当器件以这种方式堆迭时，就能通过把底端器件的高侧端口与顶端器件的低侧端口相连实现它们的菊链式连接。采用这种布局结构时，主控器可对级联器件进行读写操作（就好像它们形成了一个长的移位寄存器一样）。LTC6803-1/LTC6803-3 负责转换低侧与高侧端口之间信号的电压电平，以沿著电池组上下传送数据。

#### 物理层

在 LTC6803-1/LTC6803-3 上，7 引脚构成了低侧及高侧端口。低侧引脚为 CSBI、SCKI、SDI 和 SDO。高侧引脚为 CSBO、SCKO 和 SDOI。CSBI 和 SCKI 始终为输入，由主控器或堆栈中位于其下方的那个器件来驱动。CSBO 和 SCKO 始终为输出，可驱动堆栈中位于其上方的那个器件。当写至一个器件堆栈时，SDI 为数据输入。对于那些非堆栈底端的器件，当从堆栈读取数据时，SDI 是一个数据输出。当对器件堆栈进行写操作时，SDOI 是一个数据输入。SDO 是一个仅在堆栈底端器件上使用的漏极开路输出，如果需要，可以在此将其与 SDI 相连以形成单个双向端口。堆栈底端器件上的 SDO 引脚需要一个上拉电阻器。对于堆栈中靠上的器件，SDO 应连接至局部  $V^-$  或浮置。

为了在采取菊链式连接的器件之间进行通信，一个位置较低的器件的高侧端口引脚（CSBO、SCKO 和 SDOI）应通过高压二极管连接至位置较高的下一个器件相应的低侧端口引脚（CSBI、SCKI 和 SDI）。在此配置中，器件采用电流

而不是电压) 进行通信。如欲从位置较低的器件向位置较高的器件发送一个逻辑高电平信号，前者将从后者的引脚吸收一个较小的电流。如欲发送一个逻辑低电平信号，则位置较低的器件将吸收一个较大的电流。同样，若要从位置较高的器件向位置较低的器件发送一个逻辑高电平，则前者将向后者的引脚供应一个较大的电流。若要发送一个逻辑低电平，则位置较高的器件将供应一个较小的电流。见图 2。由于 CSBO、SCKO 和 SDOI 电压接近于高侧器件的  $V^-$ ，因此高侧器件的  $V^-$  必须至少比低侧器件高 5V，以保证电流模式接口的电流流动。建议将高压二极管与 SPI 菊链信号串联布设，如图 1 所示。如果电池组汇流条被移除，则这些二极管可避免 IC 遭受反向电压应力。更多信息请参见“电池互连完整性”。

电流模式串行接口中的待机电流消耗在 CSBI、SCKI 和 SDI 均为高电平时可降至最低。

电压模式引脚 ( $V_{MODE}$ ) 负责决定低侧串行端口被配置为电压模式还是电流模式。对于菊链堆栈中的底端器件，该引脚必须被拉至高电平（连接至  $V_{REG}$ ）。菊链中的其他器件必须使该引脚被拉至低电平（连接至  $V^-$ ），以指定电流模式通信。如欲指定堆栈顶端器件用于命令轮询，则菊链顶端器件上的 TOS 引脚必须连接至高电平。堆栈中的其他器件必须使 TOS 被连接至低电平。见图 1。

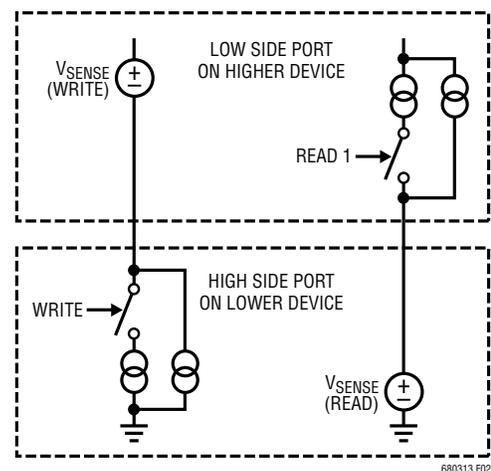


图 2：电流模式接口

## 工作

### 数据链路层

**时钟相位和极性：**LTC6803 的 SPI 兼容型接口通过配置在一个采用  $CPHA = 1$  和  $CPOL = 1$  的系统中工作。因此，SDI 上的数据在 SCKI 的上升沿期间必须保持稳定。

**数据传输：**每个字节由 8 个位组成。字节传输时以最高有效位 (MSB) 为先。在执行写操作时，SDI 上的数据值在 SCKI 的上升沿上被锁存至器件中 (图 3)。同样，在执行读操作时，SDO 上的数据值输出在 SCKI 的上升沿上有效，并在 SCKI 的下降沿上进行变换 (图 4)。

CSBI 必须在整个命令序列的持续时间里 (包括一个命令字节与后续数据之间的时间间隔) 保持低电平。在执行写命令时，数据在 CSBI 的上升沿上被锁存。

### 网络层

**PEC 字节：**包错误代码 (PEC) 字节是一个循环冗余校验 (CRC) 值，采用初始 PEC 位 01000001 (0x41) 和下面的特征多项式为一个寄存器组中的所有位 (按照它们的传送顺序) 进行计算的：

$$x^8 + x^2 + x + 1$$

为了计算 8 位 PEC 值，可以设立一个简单的程序：

1. 将 PEC 预置为 0100 0001。
2. 对于输入寄存器组的每个位 DIN，设定  $INO = DIN \text{ XOR } PEC[7]$ ，然后再设定  $IN1 = PEC[0] \text{ XOR } INO$ ， $IN2 = PEC[1] \text{ XOR } INO$ 。
3. 更新 8 位 PEC 为  $PEC[7] = PEC[6]$ ， $PEC[6] = PEC[5]$ ，.....  $PEC[3] = PEC[2]$ ， $PEC[2] = IN2$ ， $PEC[1] = IN1$ ， $PEC[0] = INO$ 。
4. 返回步骤 2，直到所有数据均被移位为止。8 位结果为最终的 PEC 字节。

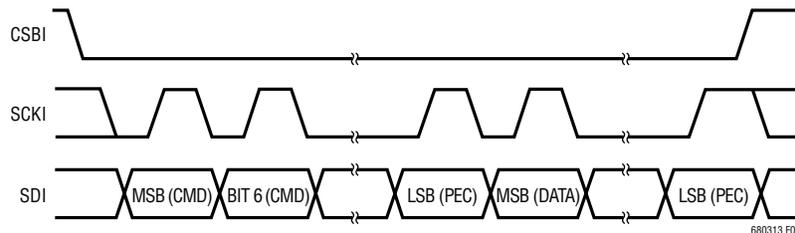


图 3：传输格式 (写)

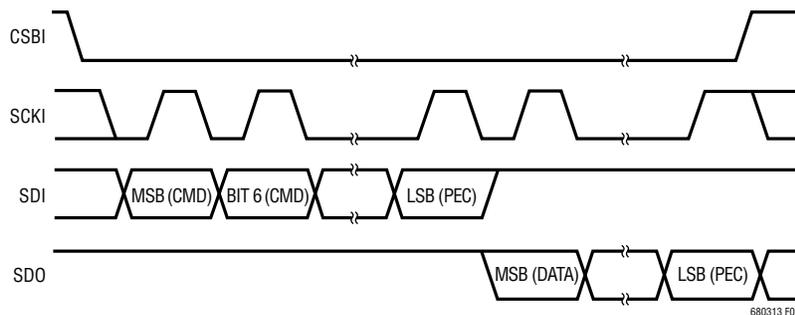


图 4：传输格式 (读)

## 工作

PEC 的计算实例示于表 1 和图 5。单字节数据 0x01 的 PEC 在该字节的最后一位移出之后变为 0xC7。对于多字节数据，PEC 在最后一个字节的末端 (LSB) 有效。

LTC6803 可计算所接收的任何命令或数据的 PEC 字节，并将之与接收命令或数据之后的 PEC 字节进行比较。只有在这些 PEC 字节匹配时，命令或数据才被认为是有效的。另外，LTC6803 还把计算得出的 PEC 字节附接在其移出的数据的末端。

对于采取菊链连接的 LTC6803-1/LTC6803-3 而言，每个器件均根据其独自发送或接收的数据来计算 PEC 字节。经过的用于其他器件的数据确实会影响其 PEC。在执行读命令时，每个器件将移出其数据 (MSB 优先)，而后移出它所计算的 PEC 字节。例如：当从两个堆迭器件 (底端器件 A 和顶端器件 B) 读取标志寄存器内容时，数据将按以下顺序输出：

FLGR0(A)、FLGR1(A)、FLGR2(A)、PEC(A)、  
FLGR0(B)、FLGR1(B)、FLGR2(B)、PEC(B)

在执行写命令时，每个器件接收其数据，而后是 PEC 字节 (MSB 优先)。例如：当把两个配置寄存器的内容写至两个堆迭器件 (底端器件 A 和顶端器件 B) 时，数据将按下列顺序输入：

CFGRR0(B)、CFGR1(B)、.....、CFGR5(B)、PEC(B)、  
CFGR0(A)、CFGR1(A)、.....、CFGR5(A)、PEC(A)

表 1：计算 PEC 字节的程序

时钟周期	DIN	INO	IN1	IN2	PEC[7]	PEC[6]	PEC[5]	PEC[4]	PEC[3]	PEC[2]	PEC[1]	PEC[0]
0	0	0	1	0	0	1	0	0	0	0	0	1
1	0	1	1	0	1	0	0	0	0	0	1	0
2	0	0	1	1	0	0	0	0	0	0	1	1
3	0	0	0	1	0	0	0	0	0	1	1	0
4	0	0	0	0	0	0	0	0	1	1	0	0
5	0	0	0	0	0	0	0	1	1	0	0	0
6	0	0	0	0	0	0	1	1	0	0	0	0
7	1	1	1	1	0	1	1	0	0	0	0	0
8					1	1	0	0	0	1	1	1

**广播命令：**广播命令是一种总线上的所有器件都将做出响应的命令 (这与器件的地址无关)。见“总线协议和命令”部分。

在菊链式配置中，链路中的所有器件同时接收命令字节。例如，为启动一个器件堆栈中的 ADC 转换，将发送单个 STCVAD 命令，所有器件将同时起动的转换。对于读和写命令而言，则发送单个命令，于是堆迭器件实际上变成一个级联的移位寄存器，数据在其中通过每个器件移位至堆栈中位置较高的下一个器件 (执行写操作时) 或位置较低的下一个器件 (执行读操作时)。见“串行命令实例”部分。

**轮询方法：**对于 ADC 转换，可以使用三种方法来确定其完成。第一种方法是，一个控制器可起动的一个 ADC 转换，并等待规定的转换时间之后读取结果。第二种方法是在发送了一个 ADC 起动的命令之后将 CSBI 保持于低电平。ADC 转换状态将在 SDO 上输出 (图 6)。第二种方法的一个问题是：在等待 ADC 转换的过程中控制器无法分身去执行其他的串行通信。第三种方法克服了这一局限性。控制器可发送一个 ADC 起动的命令，执行其他任务，然后发送一个轮询 ADC 转换器状态 (PLADC) 命令，以确定 ADC 转换的状态 (图 7)。对于 OV/UV 中断状态，轮询中断状态 (PLINT) 命令可用于快速确定电池组中的任何电池是处于过压还是欠压状况 (图 7)。

工作

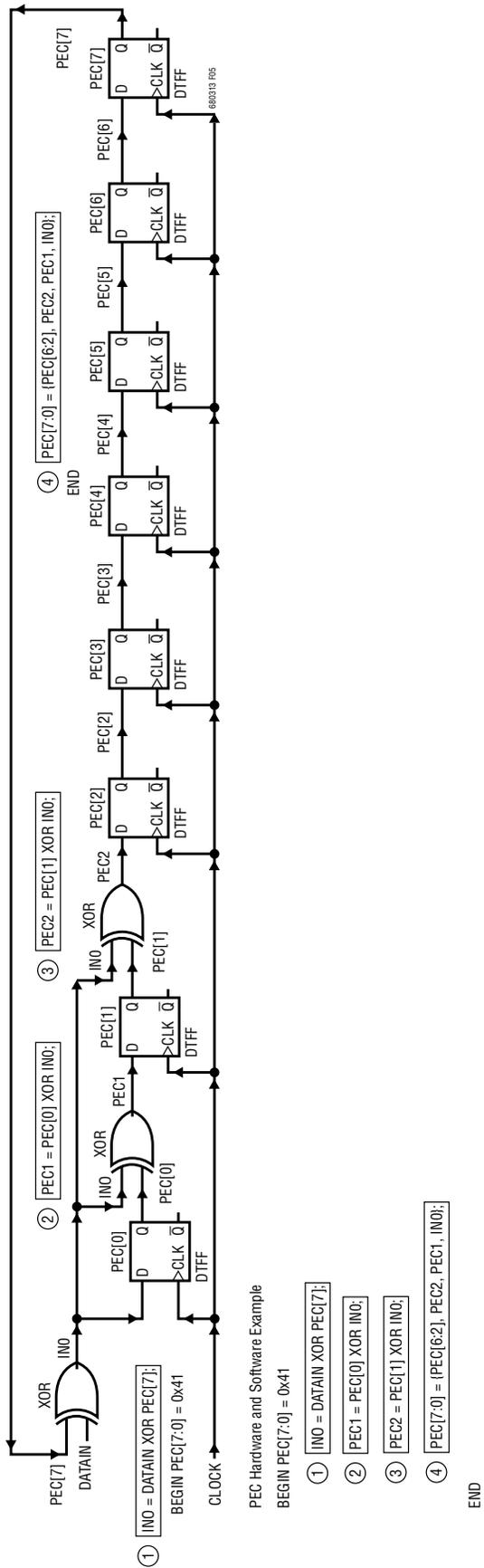


图 5

## 工作

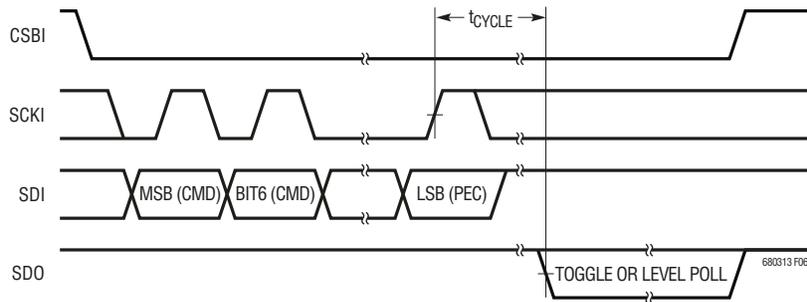


图 6：传输格式 (ADC 转换与轮询)

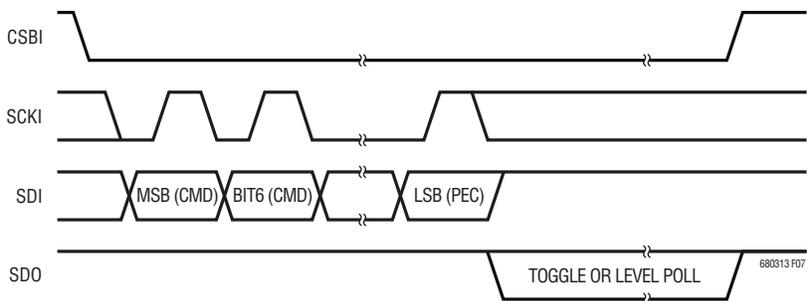


图 7：传输格式 (PLADC 转换或 PLINT)

**跳转轮询：**跳转轮询能稳健地确定器件状态以及堆栈中器件之间的连接完整性。跳转轮询在 LVLPL 位为低电平时启用。在输入一个轮询命令之后，数据输出线将由从属器件根据其状态来驱动。当轮询 ADC 转换器状态时，数据输出在任何器件忙于执行 ADC 转换时将处于低电平，并将在没有器件处于工作状态时以 1kHz 频率高低跳转。同样地，当轮询中断状态时，输出将在任何器件具有某种中断状况时处于低电平，并将在没有器件存在中断状况时以 1kHz 频率跳转。

**跳转轮询 — 菊链式广播轮询：**如果某个器件处于工作 / 中断状态，则 SDO 引脚 (底端器件) 或 SDI 引脚 (堆迭器件) 将为低电平。倘若其不处于工作 / 中断状态，则器件将把信号从 SDOI 输入传送至数据输出 (假如它不是堆栈顶端器件) 或以 1kHz 在数据输出线上跳转 (假如它是堆栈顶端器件)。如欲退出轮询，则由主控器将 CSBI 拉至高电平。

**电平轮询：**电平轮询在 LVLPL 位为高电平时被使能。在输入一个轮询命令之后，数据输出线将由从属器件根据其状态来驱动。当轮询 ADC 转换器状态时，数据输出在任何器件忙于执行 ADC 转换时将处于低电平，而在没有器件处于工作状态时将处于高电平。同样地，当轮询中断状态时，输出将在任何器件具有某种中断状况时处于低电平，并将在没有器件存在中断状况时处于高电平。

**电平轮询 — 菊链式广播轮询：**如果某个器件处于工作 / 中断状态，则 SDO 引脚 (底端器件) 或 SDI 引脚 (堆迭器件) 将为低电平。倘若其不处于工作 / 中断状态，则器件将把电平从 SDOI 输入传送至数据输出 (假如它不是堆栈顶端器件) 或把数据输出线保持于高电平 (假如它是堆栈顶端器件)。因此，如果链路中的任何器件处于工作或中断状态，则堆栈底端上的 SDO 信号将为低电平。如果所有器件均不处于工作 / 中断状态，则堆栈底端上的 SDO 信号将为高电平。如欲退出轮询，则由主控器将 CSBI 拉至高电平。

## 工作

**表 2：协议密钥**

PEC	包误差代码		主控器至受控器
N	位数		受控器至主控器
...	协议的延续		数据的完整字节

**版本修正代码：**诊断寄存器组包含一个 2 位版本修正代码。如果需要进行器件版本修正的软件检测，则与 LTC 联系以了解详情。否则，该代码可以忽略。然而，在所有的场合中，在计算数据读操作的包误差代码 (PEC) 时，所有位的数值都必须使用。

**总线协议：**有 3 种不同的协议格式，描绘于表 3 至表 5。表 2 是读取协议示意图的关键。

**表 3：广播轮询命令**

8	8	
命令	PEC	轮询数据

**表 4：广播读**

8	8	8	...	8	8	8	...	8
命令	PEC	数据字节低	...	数据字节高	PEC	移位字节 1	...	移位字节 N

**表 5：广播写**

8	8	8	...	8	8	8	...	8
命令	PEC	数据字节低	...	数据字节高	PEC	移位字节 1	...	移位字节 N

见串行命令实例

**表 6：命令代码和 PEC 字节**

命令描述	名称		代码	PEC
写入配置寄存器组	WRCFG		01	C7
读出配置寄存器组	RDCFG		02	CE
读出所有电池电压组	RDCV		04	DC
读出电池电压 (第 1 节至 4 节)	RDCVA		06	D2
读出电池电压 (第 5 节至 8 节)	RDCVB		08	F8
读出电池电压 (第 9 节至 12 节)	RDCVC		0A	F6
读出标志寄存器组	RDFLG		0C	E4
读出温度寄存器组	RDTMP		0E	EA
启动电池电压 ADC 转换和轮询状态	STCVAD	全部	10	B0
		第 1 节电池	11	B7
		第 2 节电池	12	BE
		第 3 节电池	13	B9
		第 4 节电池	14	AC
		第 5 节电池	15	AB
		第 6 节电池	16	A2
		第 7 节电池	17	A5
		第 8 节电池	18	88
		第 9 节电池	19	8F
		第 10 节电池	1A	86
		第 11 节电池	1B	81
		第 12 节电池	1C	94
		清零 (FF)	1D	93
		自测试 1	1E	9A
		自测试 2	1F	9D

## 工作

表 6：命令代码和 PEC 字节 (续)

命令描述	名称		代码	PEC
起动导线开路 ADC 转换和轮询状态	STOWAD	全部	20	20
		第 1 节电池	21	27
		第 2 节电池	22	2E
		第 3 节电池	23	29
		第 4 节电池	24	3C
		第 5 节电池	25	3B
		第 6 节电池	26	32
		第 7 节电池	27	35
		第 8 节电池	28	18
		第 9 节电池	29	1F
		第 10 节电池	2A	16
		第 11 节电池	2B	11
		第 12 节电池	2C	04
起动温度 ADC 转换和轮询状态	STTMPAD	全部	30	50
		外部 1	31	57
		外部 2	32	5E
		内部	33	59
		自测试 1	3E	7A
		自测试 2	3F	7D
轮询 ADC 转换器状态	PLADC		40	07
轮询中断状态	PLINT		50	77
起动诊断和轮询状态	DAGN		52	79
读诊断寄存器	RDDGNR		54	6B
起动电池电压 ADC 转换和轮询状态， 允许放电	STCVDC	全部	60	E7
		第 1 节电池	61	E0
		第 2 节电池	62	E9
		第 3 节电池	63	EE
		第 4 节电池	64	FB
		第 5 节电池	65	FC
		第 6 节电池	66	F5
		第 7 节电池	67	F2
		第 8 节电池	68	DF
		第 9 节电池	69	D8
		第 10 节电池	6A	D1
		第 11 节电池	6B	D6
		第 12 节电池	6C	C3
起动导线开路 ADC 转换和轮询状态， 允许放电	STOWDC	全部	70	97
		第 1 节电池	71	90
		第 2 节电池	72	99
		第 3 节电池	73	9E
		第 4 节电池	74	8B
		第 5 节电池	75	8C
		第 6 节电池	76	85
		第 7 节电池	77	82
		第 8 节电池	78	AF
		第 9 节电池	79	A8
		第 10 节电池	7A	A1
		第 11 节电池	7B	A6
		第 12 节电池	7C	B3

## 工作

表 7：配置 (CFG) 寄存器组

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CFGRO	RD/WR	WDT	GPIO2	GPIO1	LVLPL	CELL10	CDC[2]	CDC[1]	CDC[0]
CFGR1	RD/WR	DCC8	DCC7	DCC6	DCC5	DCC4	DCC3	DCC2	DCC1
CFGR2	RD/WR	MC4I	MC3I	MC2I	MC1I	DCC12	DCC11	DCC10	DCC9
CFGR3	RD/WR	MC12I	MC11I	MC10I	MC9I	MC8I	MC7I	MC6I	MC5I
CFGR4	RD/WR	VUV[7]	VUV[6]	VUV[5]	VUV[4]	VUV[3]	VUV[2]	VUV[1]	VUV[0]
CFGR5	RD/WR	VOV[7]	VOV[6]	VOV[5]	VOV[4]	VOV[3]	VOV[2]	VOV[1]	VOV[0]

表 8：电池电压 (CV) 寄存器组

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
CVR00	RD	C1V[7]	C1V[6]	C1V[5]	C1V[4]	C1V[3]	C1V[2]	C1V[1]	C1V[0]
CVR01	RD	C2V[3]	C2V[2]	C2V[1]	C2V[0]	C1V[11]	C1V[10]	C1V[9]	C1V[8]
CVR02	RD	C2V[11]	C2V[10]	C2V[9]	C2V[8]	C2V[7]	C2V[6]	C2V[5]	C2V[4]
CVR03	RD	C3V[7]	C3V[6]	C3V[5]	C3V[4]	C3V[3]	C3V[2]	C3V[1]	C3V[0]
CVR04	RD	C4V[3]	C4V[2]	C4V[1]	C4V[0]	C3V[11]	C3V[10]	C3V[9]	C3V[8]
CVR05	RD	C4V[11]	C4V[10]	C4V[9]	C4V[8]	C4V[7]	C4V[6]	C4V[5]	C4V[4]
CVR06	RD	C5V[7]	C5V[6]	C5V[5]	C5V[4]	C5V[3]	C5V[2]	C5V[1]	C5V[0]
CVR07	RD	C6V[3]	C6V[2]	C6V[1]	C6V[0]	C5V[11]	C5V[10]	C5V[9]	C5V[8]
CVR08	RD	C6V[11]	C6V[10]	C6V[9]	C6V[8]	C6V[7]	C6V[6]	C6V[5]	C6V[4]
CVR09	RD	C7V[7]	C7V[6]	C7V[5]	C7V[4]	C7V[3]	C7V[2]	C7V[1]	C7V[0]
CVR10	RD	C8V[3]	C8V[2]	C8V[1]	C8V[0]	C7V[11]	C7V[10]	C7V[9]	C7V[8]
CVR11	RD	C8V[11]	C8V[10]	C8V[9]	C8V[8]	C8V[7]	C8V[6]	C8V[5]	C8V[4]
CVR12	RD	C9V[7]	C9V[6]	C9V[5]	C9V[4]	C9V[3]	C9V[2]	C9V[1]	C9V[0]
CVR13	RD	C10V[3]	C10V[2]	C10V[1]	C10V[0]	C9V[11]	C9V[10]	C9V[9]	C9V[8]
CVR14	RD	C10V[11]	C10V[10]	C10V[9]	C10V[8]	C10V[7]	C10V[6]	C10V[5]	C10V[4]
CVR15*	RD	C11V[7]	C11V[6]	C11V[5]	C11V[4]	C11V[3]	C11V[2]	C11V[1]	C11V[0]
CVR16*	RD	C12V[3]	C12V[2]	C12V[1]	C12V[0]	C11V[11]	C11V[10]	C11V[9]	C11V[8]
CVR17*	RD	C12V[11]	C12V[10]	C12V[9]	C12V[8]	C12V[7]	C12V[6]	C12V[5]	C12V[4]

\* 如果寄存器 CFGRO 中的 CELL10 位为低电平，则只能对寄存器 CVR15、CVR16 和 CVR17 进行读取操作。

表 9：标志 (FLG) 寄存器组

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
FLGR0	RD	C4OV	C4UV	C3OV	C3UV	C2OV	C2UV	C1OV	C1UV
FLGR1	RD	C8OV	C8UV	C7OV	C7UV	C6OV	C6UV	C5OV	C5UV
FLGR2	RD	C12OV*	C12UV*	C11OV*	C11UV*	C10OV	C10UV	C9OV	C9UV

\* 如果寄存器 CFGRO 中的 CELL10 位为高电平，则 C11UV、C12UV、C11OV 和 C12OV 位始终为低电平。

## 工作

表 10：温度 (TMP) 寄存器组

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
TMPR0	RD	ETMP1[7]	ETMP1[6]	ETMP1[5]	ETMP1[4]	ETMP1[3]	ETMP1[2]	ETMP1[1]	ETMP1[0]
TMPR1	RD	ETMP2[3]	ETMP2[2]	ETMP2[1]	ETMP2[0]	ETMP1[11]	ETMP1[10]	ETMP1[9]	ETMP1[8]
TMPR2	RD	ETMP2[11]	ETMP2[10]	ETMP2[9]	ETMP2[8]	ETMP2[7]	ETMP2[6]	ETMP2[5]	ETMP2[4]
TMPR3	RD	ITMP[7]	ITMP[6]	ITMP[5]	ITMP[4]	ITMP[3]	ITMP[2]	ITMP[1]	ITMP[0]
TMPR4	RD	NA	NA	NA	THSD	ITMP[11]	ITMP[10]	ITMP[9]	ITMP[8]

表 11：包误差代码 (PEC)

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
PEC	RD	PEC[7]	PEC[6]	PEC[5]	PEC[4]	PEC[3]	PEC[2]	PEC[1]	PEC[0]

表 12：诊断寄存器组

寄存器	RD/WR	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
DGNR0	RD	REF[7]	REF[6]	REF[5]	REF[4]	REF[3]	REF[2]	REF[1]	REF[0]
DGNR1	RD	REV[1]	REV[0]	MUXFAIL	NA	REF[11]	REF[10]	REF[9]	REF[8]

表 13：存储器位描述

名称	描述	数值			
		CDC	UV/OV 比较器周期	测量之间 V <sub>REF</sub> 断电	电池电压 测量时间
CDC	比较器占空比	0 (默认)	N/A (比较器关断) 待机模式	是	N/A
		1	N/A (比较器关断)	否	13ms
		2	13ms	否	13ms
		3	130ms	否	13ms
		4	500ms	否	13ms
		5	130ms	是	21ms
		6	500ms	是	21ms
		7	2000ms	是	21ms
CELL10	10 节电池模式	0 = 12 节电池模式 (默认)；1 = 10 节电池模式			
LVLPL	电平轮询模式	0 = 跳转轮询 (默认)；1 = 电平轮询			
GPIO1	GPIO1 引脚控制	写入：0 = GPIO1 引脚下拉接通；1 = GPIO1 引脚下拉关断 (默认) 读出：0 = GPIO1 引脚处于逻辑“0”；1 = GPIO1 引脚处于逻辑“1”			
GPIO2	GPIO2 引脚控制	写入：0 = GPIO2 引脚下拉接通；1 = GPIO2 引脚下拉关断 (默认) 读出：0 = GPIO2 引脚处于逻辑“0”；1 = GPIO2 引脚处于逻辑“1”			
WDT	看门狗定时器	读出：0 = WDT 引脚处于逻辑“0”；1 = WDT 引脚处于逻辑“1”			
DCCx	放电电池 x	x = 1...12 0 = 关断用于电池“x”的短路开关 (默认)；1 = 接通短路开关			
V <sub>UV</sub>	欠压比较电压 *	比较电压 = (V <sub>UV</sub> - 31) • 16 • 1.5mV			
V <sub>OV</sub>	过压比较电压 *	比较电压 = (V <sub>OV</sub> - 32) • 16 • 1.5mV			
MUXFAIL	多路复用器自测试结果	读出：0 = 测试通过；1 = 测试失败			

## 工作

表 13：存储器位说明 (续)

名称	说明	数值
MCxI	屏蔽电池 x 中断	x = 1...12 0 = 启用电池“x” (默认) 1 = 关断中断并清除用于电池“x”的标志
CxV	电池 x 电压*	x = 1...12 电池“x”的 12 位 ADC 测量值 电池“x”的电池电压 = (CxV - 512) • 1.5mV 当 A/D 转换在进行之中时，读作 0xFFFF
CxUV	电池 x 欠压标志	x = 1...12 将电池电压与 $V_{UV}$ 比较电压进行比较 0 = 电池“x”未标有存在欠压状况的标志；1 = 电池“x”标有存在欠压状况的标志
CxOV	电池 x 过压标志	x = 1...12 将电池电压与 $V_{OV}$ 比较电压进行比较 0 = 电池“x”未标有存在过压状况的标志；1 = 电池“x”标有存在过压状况的标志
ETMPx	外部温度测量*	温度测量电压 = (ETMPx - 512) • 1.5mV
THSD	热停机状态	0 = 热停机未发生；1 = 热停机已发生 在热寄存器组的读操作时状态清至“0”
REV	版本修正代码	器件版本修正代码
ITMP	内部温度测量*	温度测量电压 = (ITMP - 512) • 1.5mV = 8mV • T(°K)
PEC	包误差代码	循环冗余校验 (CRC) 值
REF	用于诊断的基准电压	该基准电压 = (REF - 512) • 1.5mV。正常范围在 2.1V 至 2.9V 之内

\* 电压计算公式采用寄存器的十进制值，0 至 4095 用于 12 位寄存器，0 至 255 用于 8 位寄存器

### 串行命令实例

下面的例子采用了一种 3 个 LTC6803-1 或 LTC6803-3 器件

堆迭的配置：底部 (B)、中部 (M) 和顶部 (T)

写配置寄存器 (图 8)

1. 将 CSBI 拉至低电平
2. 发送 WRCFG 命令及其 PEC 字节
3. 发送用于顶部器件的 CFGR0 字节，然后是 CFGR1 (T)，... CFGR5 (T)，CFGR0(T) 至 CFGR5(T) 的 PEC
4. 发送用于中部器件的 CFGR0 字节，然后是 CFGR1 (M)，... CFGR5 (M)，CFGR0(M) 至 CFGR5(M) 的 PEC
5. 发送用于底部器件的 CFGR0 字节，然后是 CFGR1 (B)，... CFGR5 (B)，CFGR0(B) 至 CFGR5(B) 的 PEC
6. 将 CSBI 拉至高电平；数据在 CSBI 的上升沿锁存至所有器件之中。S 引脚在数据锁存时做出响应。

计算上述序列的串行接口时间：

堆栈中的器件数目 = N

序列中的字节数 = B = 每个器件 2 个命令字节和 7 个数据字节 = 2 + 7 • N

每个位的串行端口频率 = F

时间 = (1/F) • B • 8 位 / 字节 = (1/F) • (2 + 7 • N) • 8

当采用 1MHz 串行端口时，上述三单元示例的时间 = (1/1000000) • (2 + 7 • 3) • 8 = 184μs

## 工作

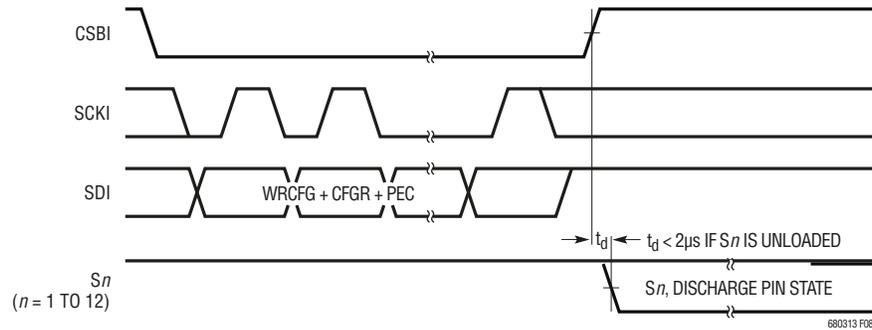


图 8 : S 引脚动作和 SPI 传输

## 读电池电压寄存器 (12 节电池模式)

1. 将 CSBI 拉至低电平
2. 发送 RDCV 命令和 PEC
3. 读取底部器件的 CVR00 字节，然后是 CVR01 (B), CVR02 (B),... CVR17 (B)，再接著是 PEC (B)
4. 读取中部器件的 CVR00 字节，然后是 CVR01 (M), CVR02 (M),... CVR17 (M)，再接著是 PEC (M)
5. 读取顶部器件的 CVR00 字节，然后是 CVR01 (T), CVR02 (T),... CVR17 (T)，再接著是 PEC (T)
6. 将 CSBI 拉至高电平

计算上述序列的串行接口时间：

堆栈中的器件数目 = N

序列中的字节数 = B = 2 个命令字节、每个器件 18 个数据字节和 1 个 PEC 字节 = 2 + 19 • N

每个位的串行端口频率 = F

时间 = (1/F) • B • 8 位 / 字节 = (1/F) • (2 + 19 • N) • 8

当采用 1MHz 串行端口时，上述三单元示例的时间 = (1/1000000) • (2 + 19 • 3) • 8 = 472µs

## 启动电池电压 ADC 转换和轮询状态 (跳转轮询)

1. 将 CSBI 拉至低电平
2. 发送 STCVAD 命令字节和 PEC (堆栈中的所有器件同时启动 ADC 转换)
3. 将底部器件的 SDO 输出拉至低电平并持续约 12ms 的时间
4. SDO 输出以 1kHz 频率跳转，指示菊链中所有器件的 ADC 转换均完成
5. 将 CSBI 拉至高电平以退出轮询状态

## 启动电池电压 ADC 转换和轮询状态 (广播命令和跳转轮询)

1. 将 CSBI 拉至低电平
2. 发送 STCVAD 命令字节和 PEC (堆栈中的所有器件同时启动 ADC 转换)
3. 将所有并联器件的 SDO 输出拉至低电平并持续约 12ms 的时间
4. SDO 输出以 1kHz 频率跳转，指示菊链中所有器件的 ADC 转换均完成
5. 将 CSBI 拉至高电平以退出轮询状态

## 轮询中断状态 (电平轮询)

1. 将 CSBI 拉至低电平
2. 发送 PLINT 命令和 PEC
3. 假如任何器件具有某种中断状况，则把来自底部器件的 SDO 输出拉至低电平；否则，SDO 为高电平
4. 将 CSBI 拉至高电平以退出轮询状态

## 应用信息

### LTC6803-1 和 LTC6803-3 之间的差异

LTC6803-1 和 LTC6803-3 唯一的差异是  $V^-$  和  $C0$  引脚的连接。在每颗 LTC6803 片上,  $V^-$  和  $C0$  是分离的信号。在 LTC6803-1 封装中, 通过把这些信号连接至同一个引脚将  $V^-$  和  $C0$  信号短接在一起。在 LTC6803-3 封装中,  $V^-$  和  $C0$  是分离的引脚。因此, LTC6803-1 与 LTC6802-1 引脚兼容。对于新设计, LTC6803-3 的引出脚配置可实现至  $C0$  的开尔文 (Kelvin) 连接 (图 24)。

### 电池电压滤波

LTC6803 采用了一种用于执行其模数转换的采样系统, 并提供了一个基本是 0.5ms 转换窗口内的平均值的转换结果 (假设相对于 512kHz 的  $\Delta\Sigma$  调制器频率不存在噪声混迭)。这表明使用一个在 500kHz 频率下具 30dB 衰减的低通滤波器可能是有利的。由于  $\Delta\Sigma$  积分带宽约为 1kHz, 因此滤波器转角频率不必低于该值以确保准确的转换。

可以在输入通路中插入 100 $\Omega$  的串联电阻器, 而不会引入重大的测量误差。可在电池输入与  $V^-$  之间增设并联电容器, 以构成图 9 所示的 RC 滤波电路。图 12 中的电池电量平衡 MOSFET 会在其接通和关断时引起小幅瞬变。使 RC 滤波器的截止频率相对较高将在实际转换之前提供足够的稳定。在 ADC 定时中提供了一个大约 500 $\mu$ s 的延迟, 因此 16kHz LPF 是最佳方案 (100 $\Omega$ 、0.1 $\mu$ F), 可提供 30dB 的噪声抑制。

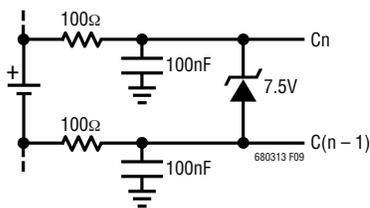


图 9：给电池输入增加 RC 滤波 (示出的是一节电池接线图)

可以使用较大的串联电阻器和并联电容器以降低滤波器带宽。因采用较大组件值而引起的测量误差是组件值的一个复变函数。另外, 误差还取决于测量的频度。表 14 是一个实例。在各例中测量的是一个 3.6V 电池, 而误差以 mV 来显示。对于 LTC6803-1, 输入  $C1$  至  $C12$  串联了一个 RC 滤波器。而对于 LTC6803-3, 输入  $C0$  至  $C12$  串联了一个 RC 滤波器。

表 14：电池测量误差与输入 RC 值的关系

	R = 100 $\Omega$ , C = 0.1 $\mu$ F	R = 1k, C = 0.1 $\mu$ F	R = 1k, C = 1 $\mu$ F	R = 10k, C = 3.3 $\mu$ F
第 1 节电池误差 (mV, LTC6803-1)	0.5	4.5	1.5	1.5
第 2 至 12 节电池 (mV)	1	9	3	0.5

对于 LTC6803-1, 不应布设与  $V^-$  引脚串联的电阻器。由于电源电流源自  $V^-$  引脚, 因此该引脚上的任何电阻都可能产生一个针对第 1 节电池 (cell 1) 的重大转换误差, 而且, 由 RC 滤波器所引起的第 1 节电池误差与第 2 至 12 节电池的误差有所不同。

### 开路连接检测

当某个电池输入 ( $C$  引脚) 开路时, 它将影响两个电池测量。图 10 示出了未在  $C$  引脚与电池之间实施外部滤波的应用电路中至  $C3$  连接开路时的情景。在正常的 ADC 转换中 (即: 采用 STCVAD 命令), LTC6803 将在  $C3$  开路的情况下提供接近于零的  $B3$  和  $B4$  读数。 $B3$  出现零读数的原因是: 在  $B3$  的测量期间, ADC 输入电阻将把  $C3$  拉至  $C2$  电压。同样, 在  $B4$  的测量过程中, ADC 输入电阻将把  $C3$  拉至  $C4$  电压。

图 11 示出了在与图 10 相同的电池组点上的开路连接, 不过这次仍然连接了一个至  $C3$  的外部滤波网络。视  $C3$  上所保持的电容器值的不同,  $B3$  和  $B4$  的正常测量可能不会给出接近于零的读数, 因为  $C3$  引脚并没有真正开路。事实上, 当在  $C3$  上使用一个大的外部电容时,  $C3$  电压将在若

## 应用信息

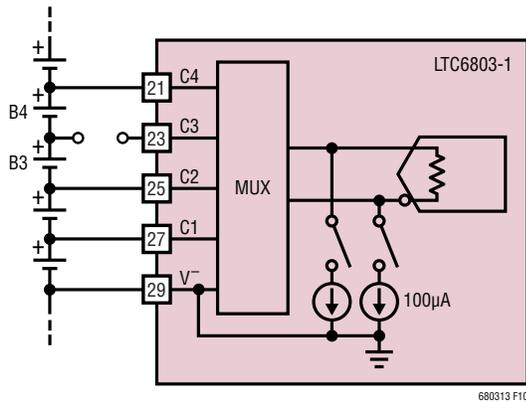


图 10：开路连接

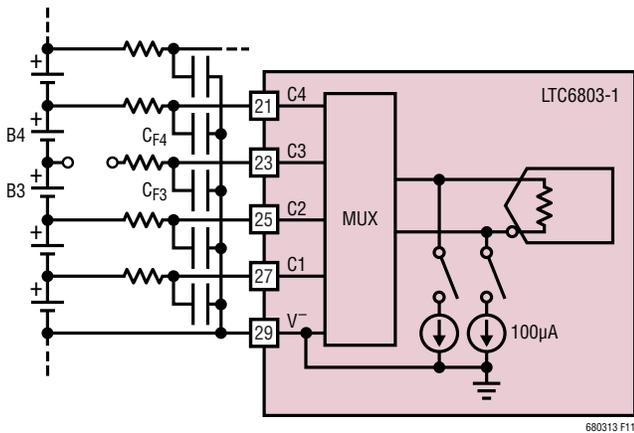


图 11：采用 RC 滤波时的开路连接

干个 B3 和 B4 电池测量周期之后被充电至介乎 C2 和 C4 之间的电压。这样，当 B3 和 B4 的确切状态事实上尚属未知时，B3 和 B4 的测量有可能指示一个有效的电池电压。

为了可靠地检测开路连接，提供了 STOWAD 命令。利用该命令，两个 100µA 电流源被连接至 ADC 输入并在所有电池转换过程中接通。再来看一下图 11，利用 STOWAD 命令，C3 引脚电压将在 B3 电池测量及 B4 电池测量期间被 100µA 电流源拉低。与采用标准的 STCVAD 命令相比，这往往将减小 B3 测量结果和增大 B4 测量结果。当 C3 开路时，最大的变化出现在 B4 测量中。因此，检测输入 C3 上

的导线开路的最佳方法是查看连接在输入 C3 和 C4 之间的电池 (电池 B4) 的数值变化。

下面的算法可用于检测至电池引脚  $C_n$  的开路连接：

1. 发出一个 STOWAD 命令 (连接有 100µA 电流源)。
2. 发出一个 RDCV 命令并将所有的电池测量结果存储于阵列  $CELLA(n)$  中。
3. 发出第二个 STOWAD 命令 (连接有 100µA 电流源)。
4. 发出第二个 RDCV 命令并将所有的电池测量结果存储于阵列  $CELLB(n)$  中。
5. 对于电池单元，假如  $CELLA(1) < 0$  或  $CELLB(1) < 0$ ，则  $V^-$  必定开路。

如果  $CELLA(12) < 0$  或  $CELLB(12) < 0$ ，则 C12 必定开路。

对于  $n = 2$  至 11，倘若  $CELLB(n+1) - CELLA(n+1) > 200\text{mV}$ ，或  $CELLB(n+1)$  达到 5.375V 的全标度值，则  $C_n$  开路。

选择 200mV 门限以提供测量误差容限。对于采用了一个连接至  $C_n$  的电容器大于 0.5µF 的应用，重复第三步若干次将对外部电容器进行足以符合标准的充分放电。

如果顶端 C 引脚开路而  $V^+$  仍然处于连接状态，那么检测至顶端 C 引脚的开路连接的最佳方式是：将采用 STCVAD 命令的所有电池测量结果之和与所有电池之和的辅助测量结果进行比较，所使用的方法类似于图 21 所示。当所有 12 节电池之和的测量结果明显较低时，表明至顶端 C 引脚的连接线存在开路 (假设已经确定其他 C 引脚均未开路)。

### 将 S 引脚用作数字输出或栅极驱动器

S 输出包括一个内部上拉 PMOS。因此，当加有一个高阻抗负载 (例如：一个外部 MOSFET 的栅极) 时，S 引脚将起一个数字输出的作用。对于需要高电池放电电流的应用，

## 应用信息

把一个分立的 PMOS 开关器件及合适的放电电阻器连接至电池，并将栅极引出线连接至 S 输出引脚，如图 12 所示。

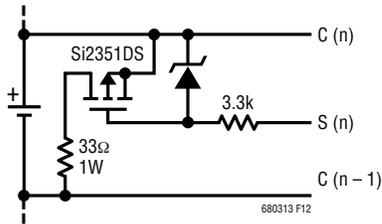


图 12：外部放电 FET 连接 (示出了一节电池)

### 功率耗散和热停机

连接至引脚 S1 至 S12 的 MOSFET 可用于对电池进行放电。应采用一个外部电阻器来限制 MOSFET 所耗散的功率。MOSFET 中的最大功率耗散受限于 LTC6803 所能容许的发热量。热量过大将导致芯片温度上升。LTC6803 I 等级器件的电特性可在芯片温度高达 85°C 的情况下得到保证。当芯片温度高达 105°C 时，观察到的测量准确度下降极少或完全没有。当温度超过 150°C 时器件有可能受损，因此推荐的最大芯片温度为 125°C。

为避免遭受因过热引发的损坏，LTC6803 内置了一个热停机电路。当在电池放电开关中耗散大量的功率时，器件会发生过热现象。当系统的导热性不良时，这一问题将加重。

当器件不处于待机模式时，热停机电路被使能 (见“操作模式”)。另外，当任何电流模式输入或输出吸收或供应电流时，该电路也将被使能。如果在器件上检测到的温度高于约 145°C，则配置寄存器将复位至默认状态，从而关断所有的放电开关并禁止使用 ADC 转换。当发生热停机时，温度寄存器组中的 THSD 位将变至高电平。该位通过执行温度寄存器的读出操作 (RDTMP 命令) 来清零。

由于热停机中断了正常的操作，因此应采用内部温度监视器来确定器件温度接近不可接受水平的时间。

### 在电池数量少于 12 个的情况下使用 LTC6803

如果 LTC6803 由堆迭的电池供电，则电池的最小数目由 LTC6803 的电源电压要求决定。电池电压之和至少为 10V 以保证满足所有的电气规格。

图 13 示出了 LTC6803 用于监视 7 节电池的实例。位置最低的 C 输入连接至 7 节电池，位置靠上的 C 输入连接至 C12。其他结构 (例如：9 节电池) 将采用相同的方式进行配置：位置最低的 C 输入连接至电池单元，而未使用的 C 输入则连接至 C12。未用的输入将产生一个用于这些通道的 0V 读数。

另外，也可以命令 ADC 测量一个含 10 节或 12 节电池的堆栈 (取决于控制寄存器中 CELL10 位的状态)。还可命令 ADC 测量任何个别电池电压。

### 故障保护

当使用诸如电池等高能量源时，必须始终谨慎从事。在考虑装配及使用过程中，系统配置不当的方式不胜枚举，这或许会在电池系统的有效寿命期限内对其产生不良的影响。表 15 罗列了在设计保护电路时应当考虑的各种不同的情况。前 5 种情形将在生产过程中预先采取措施加以防范，并在 LTC6803-1/LTC6803-3 器件本身中内置合适的保护功能电路。

### 电池互连完整性

涉及电池组断裂的 FMEA 情形可能是最具破坏性的。在 LTC6803 IC 监测到电池组中的几节电池之间存在中断的场合中，任何负载都将在菊链接线施加一个大的反向电压。

## 应用信息

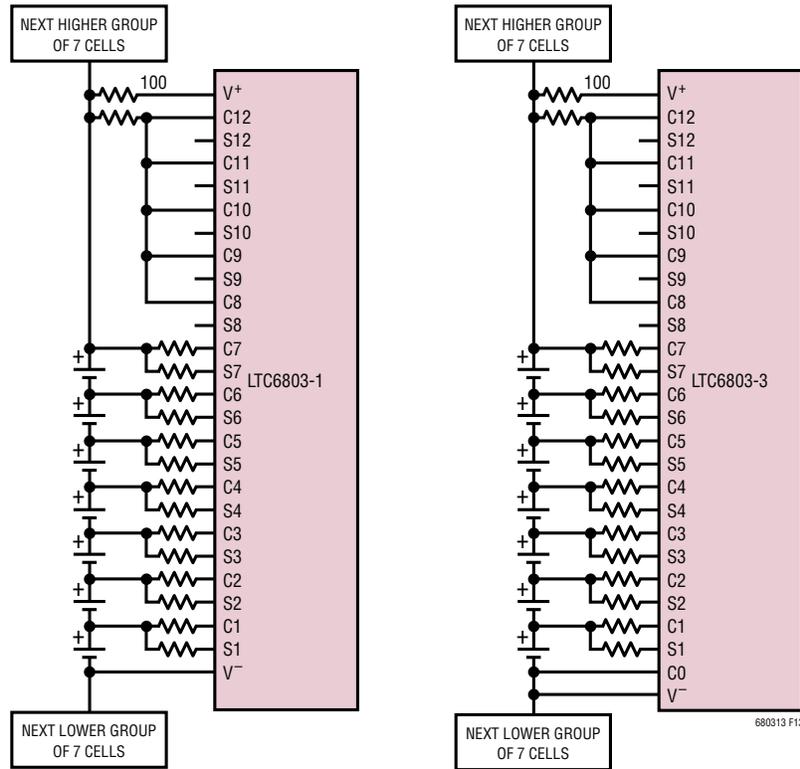


图 13 : 利用 LTC6803-1/LTC6803-3 监视 7 节电池

表 15 : LTC6803-1/LTC6803-3 失效机理影响分析

情形	影响	设计上的缓解措施
电池输入开路 (随机)。	IC 输入的上电序列。	在每个至 V+ 和 V- 的引脚上布设箝位二极管 (IC 的内部) 可提供替代的电源通路。
电池输入开路 (随机)。	差分输入电压过应力。	在每对电池电压输入端上布设齐纳二极管 (IC 的内部) 以限制应力。
一组电池单元与 IC 之间的线束断接 (在一个采用堆迭电池组的系统中)。	电源与 IC 失去连接。	可以由一个局部电源提供单独供电。
堆迭的 LTC6803 器件之间的数据链路断接。	“菊链”通信中断 (IC 不承受应力)。 将失去与位于断接点以上的器件的通信。 位于断接点以下的器件仍能进行通信并执行所有功能，不过，轮询功能被停用。	位于断接点之上的所有器件将在断接发生之后的 2s 以内进入待机模式。放电开关在待机模式中被停用。
电池组完整，堆迭器件之间出现断裂。	在电池组放电期间，菊链电压反转至高达满电池组电压。	采用具顶部端口 I/O 接线的串联保护二极管 (对于高达 600V 的电压，采用 RS07J)。在最底部的数据端口上使用隔离式数据链路。
电池组完整，堆迭器件之间出现断裂。	在充电期间菊链承受正的过应力。	增设备用的电流通路链路。见图 14。
电池组完整，堆迭器件内部出现断裂。	在放电期间电池输入承受反向过应力。	在每个电池两端增设并联肖特基二极管以提供负载通路冗余。二极管和接线必须处理电池组的满工作电流，将限制 IC 所承受的应力。
电池组完整，堆迭器件内部出现断裂。	在充电期间电池输入承受正的过应力。	在每个电池两端增设 SCR 以提供充电通路冗余。SCR 和接线必须处理电池组的满充电电流，将通过选择触发齐纳二极管来限制 IC 所承受的应力。

## 应用信息

这种情况有可能在初始安装或使用过程中发生于模块化电池系统。在该情形中，利用上部端口数据连接线上所需的外部串联高电压二极管对菊链端口提供了针对反向电压的保护，如图 14 所示。

在操作的充电阶段，该故障将导致菊链 ESD 箝位电路的正向偏置，而这也将造成器件受损。在此情形中采用一根替代连接线来传输电流将避免遭受这种应力 (图 14)。

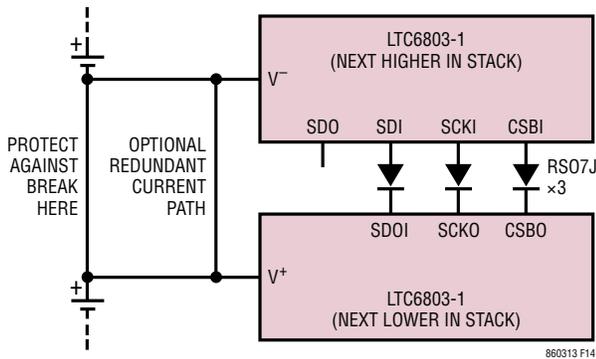
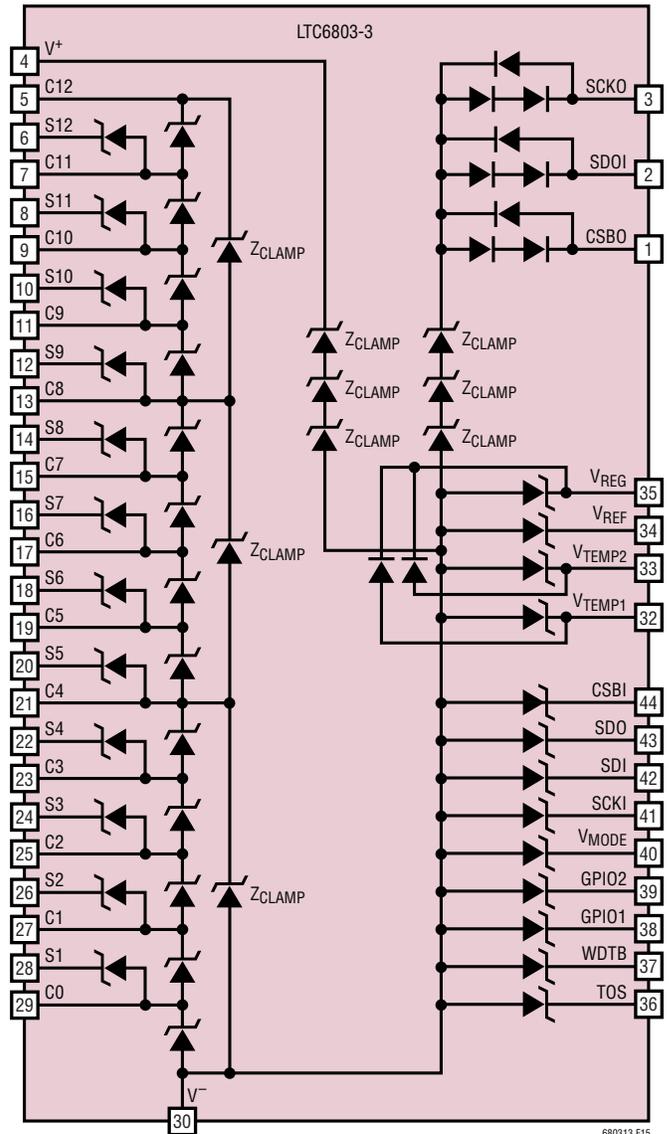


图 14：针对菊链的反向电压保护 (示出了单链路连接)

### 内部保护二极管

LTC6803 的每个引脚都具有保护二极管，旨在帮助防止由外部施加的超过电源轨的电压所引起的内部器件结构受损，如图 15 所示。图中示出的二极管是具有 0.5V 正向击穿电压的传统二极管。未作标记的齐纳二极管结构具有一种反向击穿特性——最初在 12V 击穿，然后急速返回至一个 7V 的箝位电压。标记为  $Z_{CLAMP}$  的齐纳二极管为较高电压器件，具有一个 30V 的初始反向击穿电压，而且快速返回至 25V。所有齐纳二极管的正向电压降均为 0.5V。倘若发生不可预知的电压箝位或电流流动时，请参阅图 15。把所有引脚上的电流限制为  $\pm 10\text{mA}$  将避免 IC 受损。



NOTE: NOT SHOWN ARE PN DIODES TO ALL OTHER PINS FROM PIN 30

图 15：内部保护二极管

### 读取外部温度探头信息

LTC6803 包括两个 ADC 输入通道 ( $V_{TEMP1}$  和  $V_{TEMP2}$ )，用于监视位于电池阵列内部的热敏电阻 (温度系数通常约为  $-4\%/^{\circ}\text{C}$ ) 或二极管 (典型值为  $-2.2\text{mV}/^{\circ}\text{C}$ )。如图 16 所示，传感器可直接由  $V_{REF}$  供电 (总电流高达  $60\mu\text{A}$ )。

## 应用信息

对于那些需要较高驱动电流的传感器，可以采用一个缓冲运算放大器，如图 17 所示。在这种场合，传感器的电源实际上间接取自  $V_{REG}$  引脚。在此配置中，可支持大约 1mA (最大值) 的探头负载。由于  $V_{REF}$  在 LTC6803 的空闲和停机模式中是关断的，因此热敏电阻驱动电路也被关断，从而最大限度地降低了功率耗散。由于  $V_{REG}$  处于始终保持接通的状态，因而选择缓冲运算放大器 (图示的 LT6000) 以实现其超低的功耗 (12 $\mu$ A)。

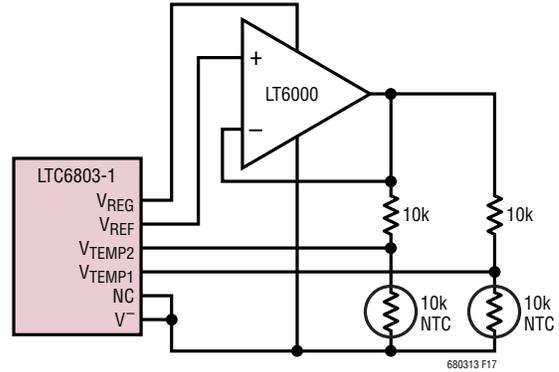


图 17：针对较高电流传感器实施  $V_{REF}$  缓冲

## 扩充探头数目

如图 18 所示，采用一个双通道 4:1 多路复用器来扩充通用  $V_{TEMP1}$  和  $V_{TEMP2}$  ADC 输入以接受 8 个不同的探头信号。通过设定通用数字输出 GPIO1 和 GPIO2 来选择通道，而合成信号则由 LT6004 微功率双通道运算放大器部分进行缓冲。探头激励电路将因探头类型而异，这里未予示出。

另一种支持多传感器的方法可在不使用任何 GPIO 引脚的情况下实现。如果传感器是 PN 二极管且多个并联使用，则温度最高的二极管将产生最低的正向电压，并且实际上建立了至  $V_{TEMP}$  输入的输入信号。因此，这个最热的二极管将对与二极管相连的  $V_{TEMP}$  输入的结果输出起主导作用。在此情形下，虽然并不知道热量的具体位置或分布，但在实际当中此类信息可能并不重要。图 19 示出了基本原理。在所示的任何传感器配置中，全标度低温结果输出都表示至 LTC6803 的传感器连接存在开路故障。

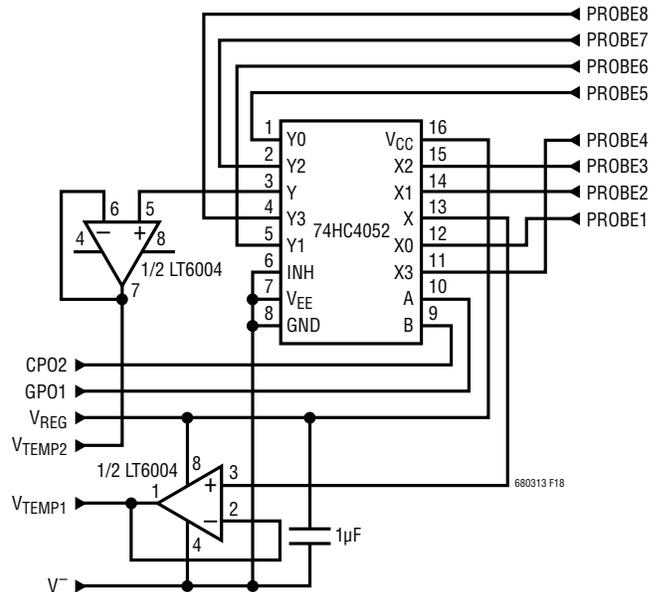


图 18：利用多路复用扩充传感器数目

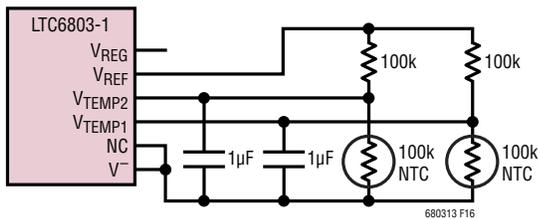


图 16：直接利用  $V_{REF}$  驱动热敏电阻

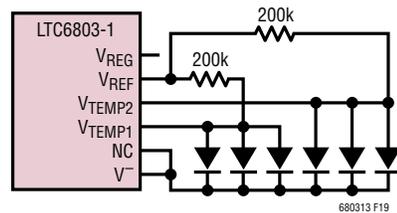


图 19：将二极管传感器用作热点探测器

## 应用信息

### 增加校准和完整电池组测量

通用的  $V_{TEMP}$  ADC 输入可用于对任何 0V 至 4V 信号进行数字转换，其准确度与第 1 节电池的 ADC 输入紧密对应。提供一个有用信号是高准确度电压基准，例如：来自 LTC6655-3.3 的 3.300V。利用该信号的周期性读数，主机软件能校正 LTC6803 读数，以把准确度提升至超过内部 LTC6803 基准的水平并 / 或验证 ADC 操作。图 20 示出了一种在 LTC6803-1 的 GPIO1 输出的控制下，优先选择利用电池组对一个 LTC6655-3.3 进行供电的方法。如果由

$V_{REG}$  供电，那么基准 IC 的操作功耗将给 LTC6803 增加明显的热负载，因此采用一个外部高电压 NPN 传输晶体管从电池组形成一个局部 4.4V 电源 ( $V_{be}$  低于  $V_{REG}$ )。GPIO1 信号负责控制一个 PMOS FET 开关，以在即将执行校准时启动基准。由于 GPIO 信号在停机模式中默认至逻辑高电平，因此在空闲周期中基准将自动关断。

另一个有用的信号是电池组的总电压值。这可在正常采集过程中出现操作故障时提供一种冗余的可用电池测量，或作为一种更加快捷的监视整个电池组电压的方法。图 21 示

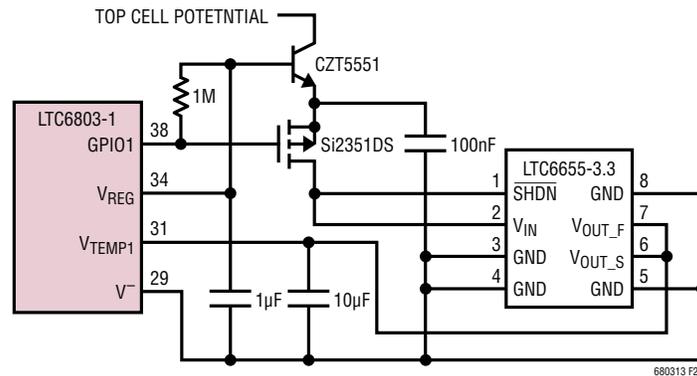


图 20：提供校准基准的测量

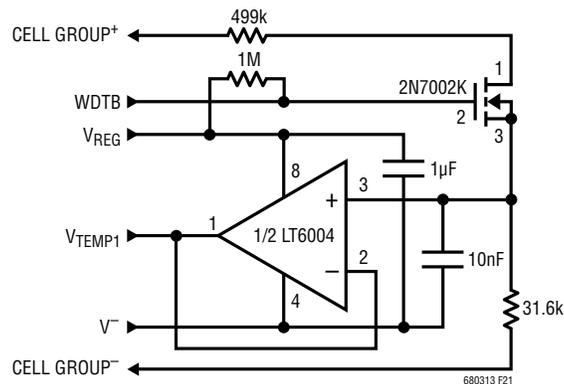


图 21：将一个  $V_{TEMP}$  输入用于完整电池组电压读取

## 应用信息

出了怎样采用一个阻性分压器来获得完整电池组电压的比例表示。当 IC 进入待机模式时 (即: 当 WDTB 变至低电平时), 采用一个 MOSFET 使电池组上的阻性负载断接。图中示出了一个 LT6004 微功率运算放大器部分, 用于缓冲分压器信号以保持准确度。该电路的优点是: 其转换频度大约可以比整个电池阵列的快 4 倍, 因而提供了一个较高的采样速率选项 (代价则是精度 / 准确度略有下降), 从而为校准与电池平衡数据保留了高分辨率电池读数。

### 提供 SPI 数据端口的高速隔离

可支持 LTC6803 的 1Mbps 数据速率的隔离技术在隔离 (电池) 侧所要求的功率比 LTC6803 的  $V_{REG}$  输出所能提供

的要多。为使电池消耗最少, 这意味著 DC/DC 功能必须与一个合适的数据隔离电路一起执行, 如图 22 所示。一个 4 通道 (3 + 1) 数据隔离器 Si8441AB-C-IS 用于在一个主微处理器和一个 LTC6803 之间提供非电耦的 SPI 信号连接。一个廉价的隔离式 DC/DC 转换器完全依靠主 5V 电源来为隔离器功能电路供电。一个 4 通道三态缓冲器用于允许 LTC6803 上的 SPI 输入在隔离器电路断电时上升至逻辑高电平, 从而在待机情况下确保最低的功耗。应选择合适的至  $V_{REG}$  的上拉元件, 以便与由采用一个电流模式 SPI 接口进行运作的 IC 施加在  $V_{REG}$  上的负载相匹配, 从而在操作期间平衡所有电池中的电流。SDO 线上的附加上拉元件 (1k 电阻器和肖特基二极管) 用于改善上升时间, 而在较低数据速率应用中可能并不需要它们。

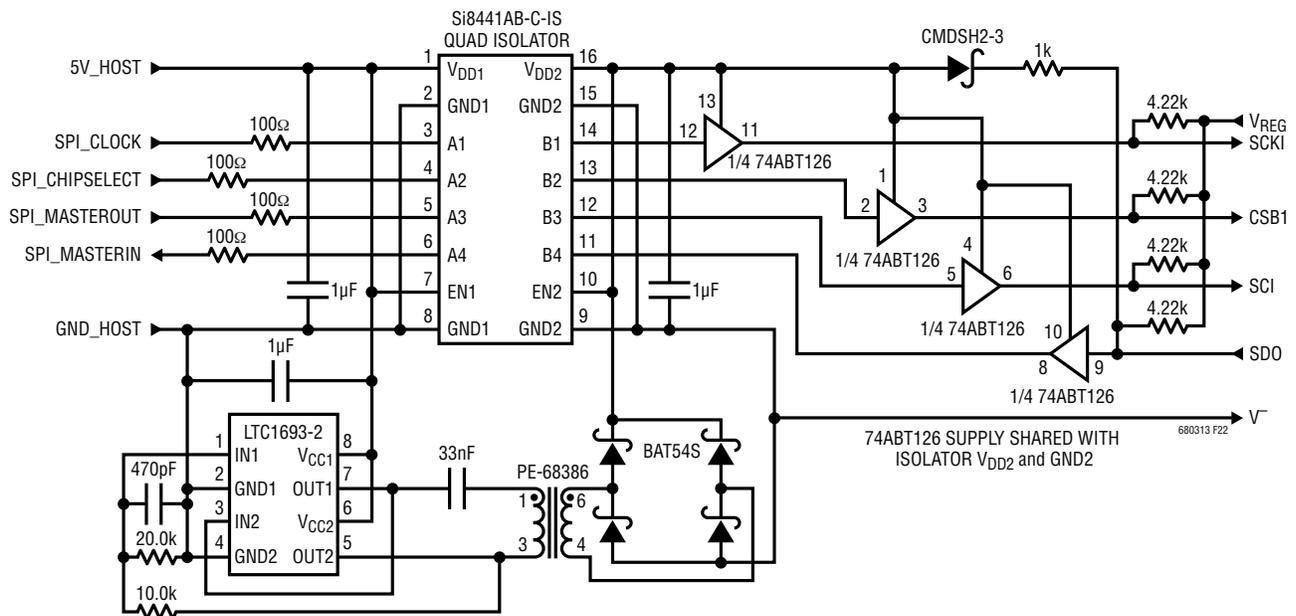


图 22 : 提供一个隔离式高速数据接口

## 应用信息

### 如果电池组通电则进行电源去耦

如图 23 所示，LTC6803-3 可在  $V^+$  和  $V^-$  上均布设滤波电路，因此建议采用至电池组电压的差分旁路。齐纳二极管负责遏止过压到达 IC 电源引脚。一个小的铁氧体磁珠电感器用于保护齐纳二极管，特别是针对高能量 ESD 冲击的防护。由于 LTC6803-1 无法布设一个至  $V^-$  的串联电阻，因而需要使用额外的肖特基二极管来避免由 ESD 引起的反向电源（衬底）电流流动。

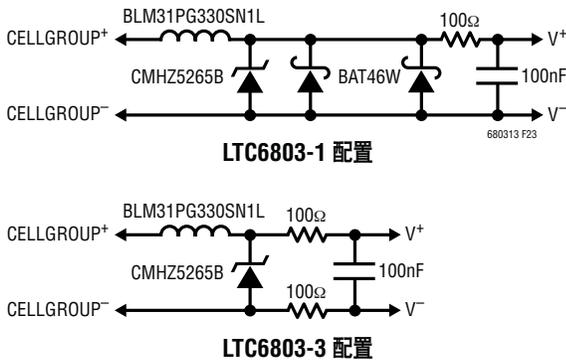


图 23：电源去耦

### 在 $C_0$ 上进行开尔文 (Kelvin) 连接的优势

$V^-$  印制线电阻会在底端电池的负端与 LTC6803 的  $V^-$  引脚之间引起一个明显的电压降。对于 LTC6803-1，该电压降将导致底端电池电压测量误差的增加。LTC6803-3 将  $C_0$  与  $V^-$  分离，因而可在  $C_0$  上实现开尔文连接，如图 24 所示。 $V^-$  印制线上的任何电压降均不会影响底端电池电压的测量。如图 23 所示，开尔文连接还将可以在  $V^-$  上提供 RC 滤波。

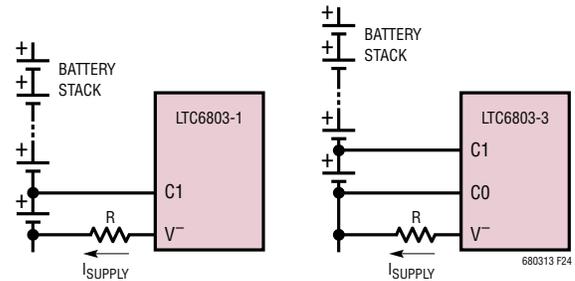


图 24：在  $C_0$  上进行开尔文连接可改善底端电池电压测量准确度

### 硬件停机

如欲使 LTC6803 完全停机，可把一个 PMOS 开关连接至  $V^+$ ，或者利用一个隔离式电源来驱动  $V^+$ 。图 25 示出了一个开关  $V^+$  的实例。DZ4 的击穿电压约为 1.8V。如果  $\overline{SHDN} < 1.8V$ ，则将没有电流流过堆迭的 MMBTA42 和 1M 电阻器。TP0610Ks 将被完全关断。如果  $\overline{SHDN} > 2.5V$ ，则 M7 将被接通，而且所有的 TP0610K 都将接通。

图 26 为隔离式电源实例。该电路可为两个用于监视 24 个串联连接电池的 LTC6803 供电。当 5V 电源被拿掉时，LTC6803 将从电池吸收 1nA 的电流。请注意，在电池组总电压很低时（低于 5V），采用一个外部  $V^+$  电源对菊链 SPI 操作将不具备保护作用。

### PCB 布局考虑

为实现最佳性能，应采用一个  $1\mu F$  电容器对  $V_{REG}$  和  $V_{REF}$  引脚进行旁路。LTC6803 能够在  $V^+$  与  $V^-$  之间电压高达 55V 的情况下运作。在 PCB 布局时应谨慎地使处于不同电压的印制线保持物理分离。需对 LTC6803-1 和

## 应用信息

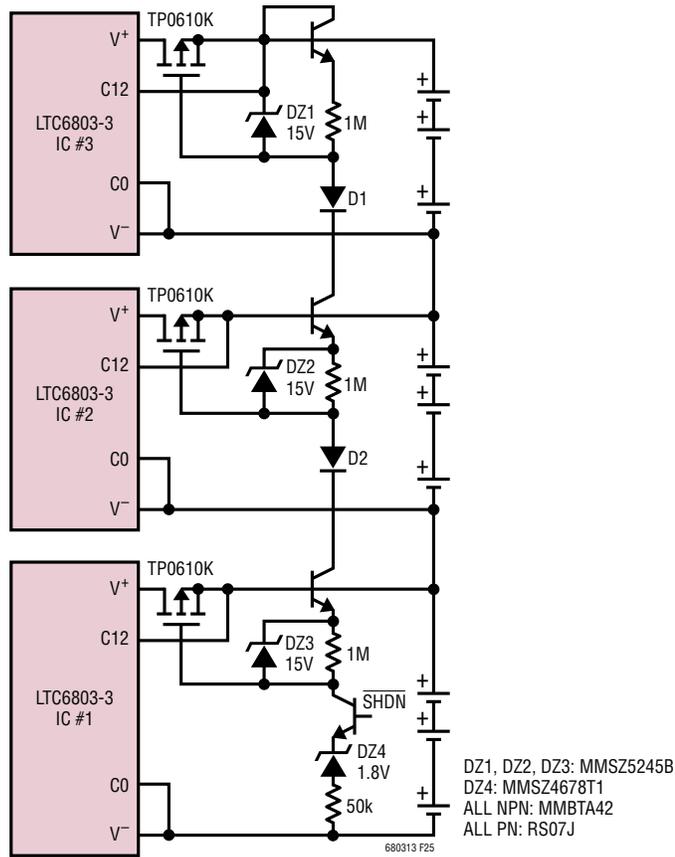


图 25：硬件停机电路将 LTC6803 的总电源电流减小至 1nA 以下

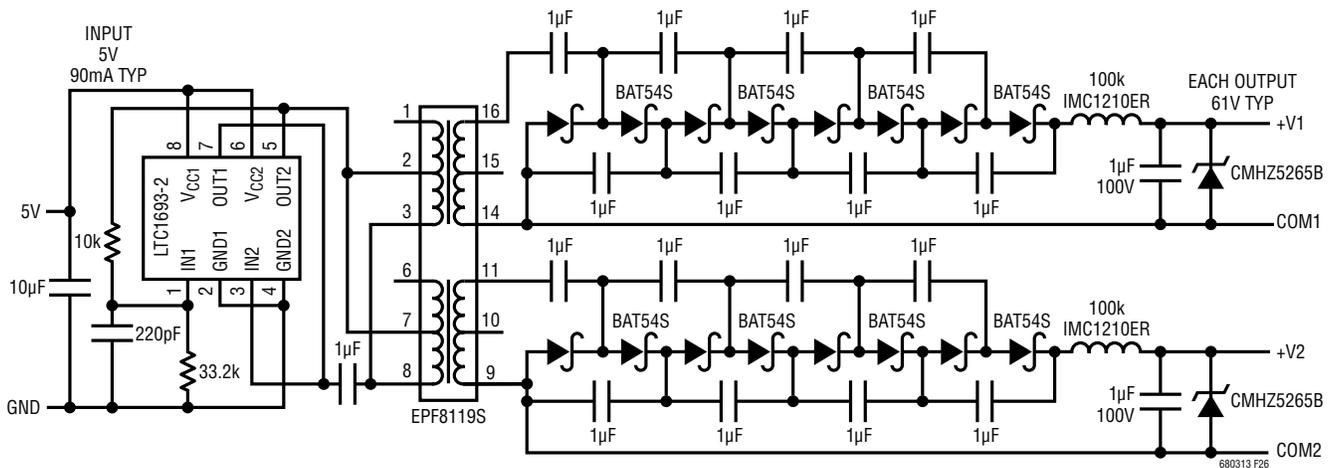


图 26：用隔离式电源给 LTC6803 供电

## 应用信息

LTC6803-3 的引出脚配置进行适当的选择以实现这种物理分离。任何两个相邻引脚之间的电压都不超过 5.5V。封装本体用于隔离最高电压 (例如：43.2V) 与最低电压 (0V)。比如，图 27 示出了当把 12 节 3.6V 电池连接至 LTC6803-3 时，每个引脚上的 DC 电压 (相对于 V<sup>-</sup>)。

### ΔΣ ADC 的优势

LTC6803 采用一个 ΔΣ 模数转换器进行电压测量。虽然 ΔΣ 转换器的架构可能差别很大，但其共同的特性则是在一个转换的过程中对输入进行多次采样，然后进行滤波或平均处理以产生数字输出代码。与此不同，SAR 型转换器则是获取输入电压的单个“快照”，随后根据该单一样本执行转换。对于噪声环境中的测量来说，ΔΣ 转换器与 SAR 转换器相比优势明显。

尽管 SAR 转换器可具有高采样速率，但其满功率带宽常常大于 1MHz，这意味着转换器对于达到该频率的噪声很敏感。而且，许多 SAR 转换器具有高得多的带宽——高达 50MHz 甚至更高。虽然可以对输入进行滤波，但是如果转换器被多路复用以测量若干个输入通道，那么每个通道都将需要一个单独的滤波器。一个低频滤波器不能存在于一个多路复用器和一个 ADC 之间，并且在多个通道上实现高扫描频率。对 SAR ADC 进行滤波的另一个后果是：利用输入滤波所获得的降噪首先将使具有高采样速率的好处荡然无存，因为滤波器将需要多个转换周期才能实现稳定。

对于一个给定的采样速率，ΔΣ 转换器能实现超卓的噪声抑制并在单个转换周期之内完全稳定下来——这是经过滤波的 SAR ADC 转换器所无法做到的。就高电压开关控制器而言，在测量电压中将总是存在开关噪声，因而噪声抑制特别重要。

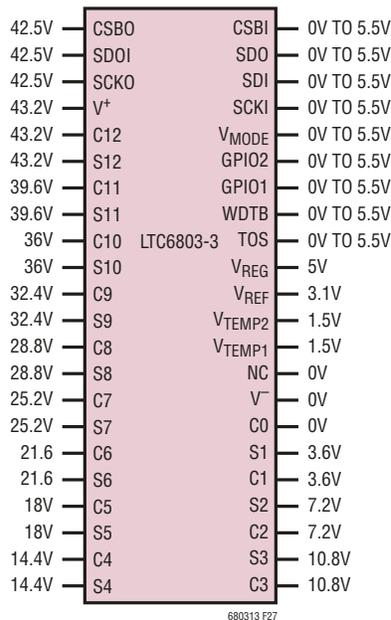


图 27：采用 12 节 3.6V 电池时的典型引脚电压

## 应用信息

$\Delta\Sigma$  转换器的其他优点是具备固有单调性，意味着它们无漏失码并拥有卓越的 DC 规格指标。

### 转换器细节

LTC6803 的 ADC 具有一个二阶  $\Delta\Sigma$  调制器，其后是一个 SINC2 有限脉冲响应 (FIR) 数字滤波器。前端采样速率为 512ksps，这极大地降低了输入滤波要求。在每个输入端上布设一个简单的 16kHz、单极点滤波器 (由一个 100 $\Omega$  电阻器和一个 0.1 $\mu$ F 电容器构成) 将为大多数应用提供足够的滤波。这些组件值将不会降低 ADC 的 DC 准确度。

每个转换由两个阶段组成——自动置零阶段和测量阶段。在每个转换时 ADC 自动置零，从而极大地改善了 CMRR。转换过程的后一半则是实际的测量。

### 噪声抑制

图 28 示出了 ADC 的频率响应。滚降遵循 SINC2 响应曲线，第一个下凹点位于 4kHz。图中还示出了一个单极点、850Hz 滤波器 (187 $\mu$ s 时间常数) 的响应曲线，该滤波器对

于宽带噪声的积分响应与 LTC6803 的 ADC 相同，约为 1350Hz。这就意味着，如果宽带噪声被加至 LTC6803 的输入端，则数字输出端上的噪声增加将与一个在其之前布设有一个理想的 1350Hz 砖墙低通滤波器并具有宽带宽的 ADC (例如：SAR 型) 相同。

因此，如果在一个 SAR 转换器之前布设一个模拟滤波器以实现与 LTC6803 相同的噪声抑制水平，则 SAR 转换器将具有较慢的输入信号响应。例如，施加至 850Hz 滤波器输入端的一个阶跃输入将需要 1.55ms 时间稳定至 12 位精度，而 LTC6803 的 ADC 则只需单个转换周期 (1ms) 即可实现稳定。这也意味着非常高的采样速率并未提供任何额外的信息，因为模拟滤波器限制了频率响应。

虽然较高阶的有源滤波器可以提供一些改善，但其复杂性使其并不适用于高通道数测量，因为每个输入都需要一个滤波器。

还应注意到，SINC2 响应曲线具有一个二阶滚降包络，因而相比于单极点模拟滤波器提供了一个额外的好处。

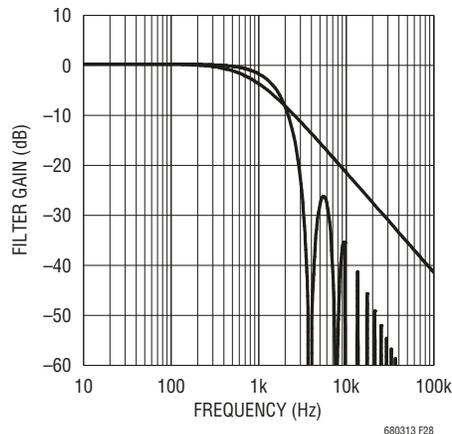
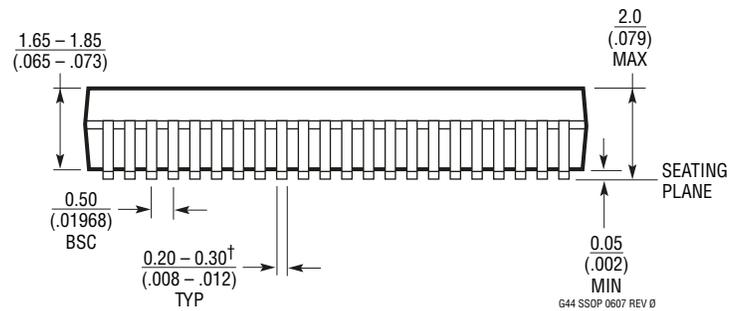
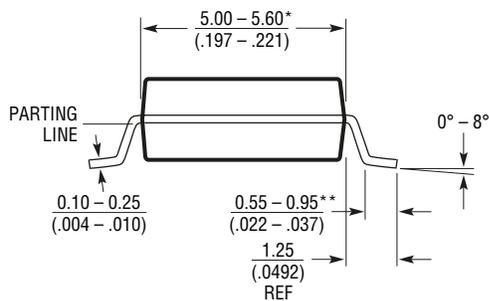
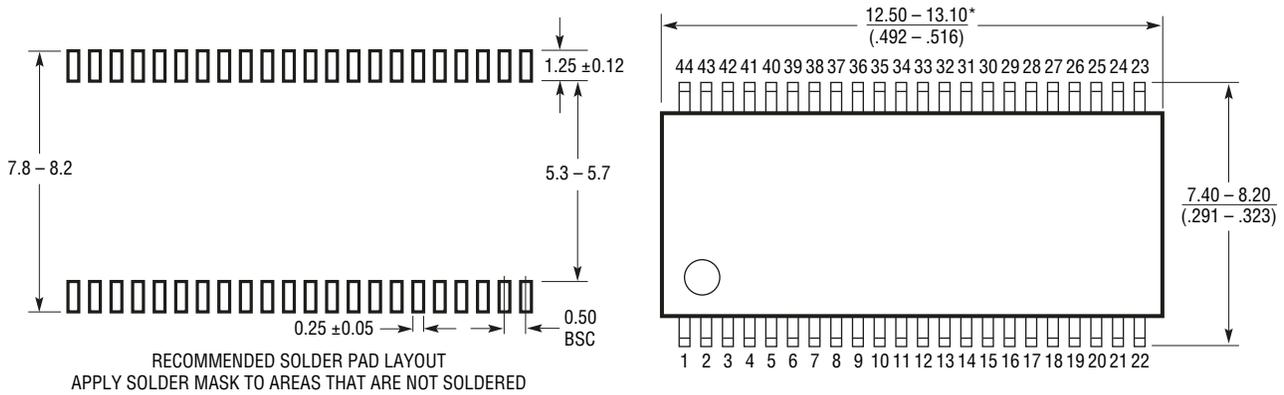


图 28 : LTC6803 ADC 的噪声滤波

# 封装描述

**G 封装**  
**44 引脚塑料 SSOP (5.3mm)**  
 (参考 LTC DWG # 05-08-1754 Rev 0)



- NOTE:
1. DRAWING IS NOT A JEDEC OUTLINE
  2. CONTROLLING DIMENSION: MILLIMETERS
  3. DIMENSIONS ARE IN MILLIMETERS (INCHES)
  4. DRAWING NOT TO SCALE
  5. FORMED LEADS SHALL BE PLANAR WITH RESPECT TO ONE ANOTHER WITHIN 0.08mm AT SEATING PLANE

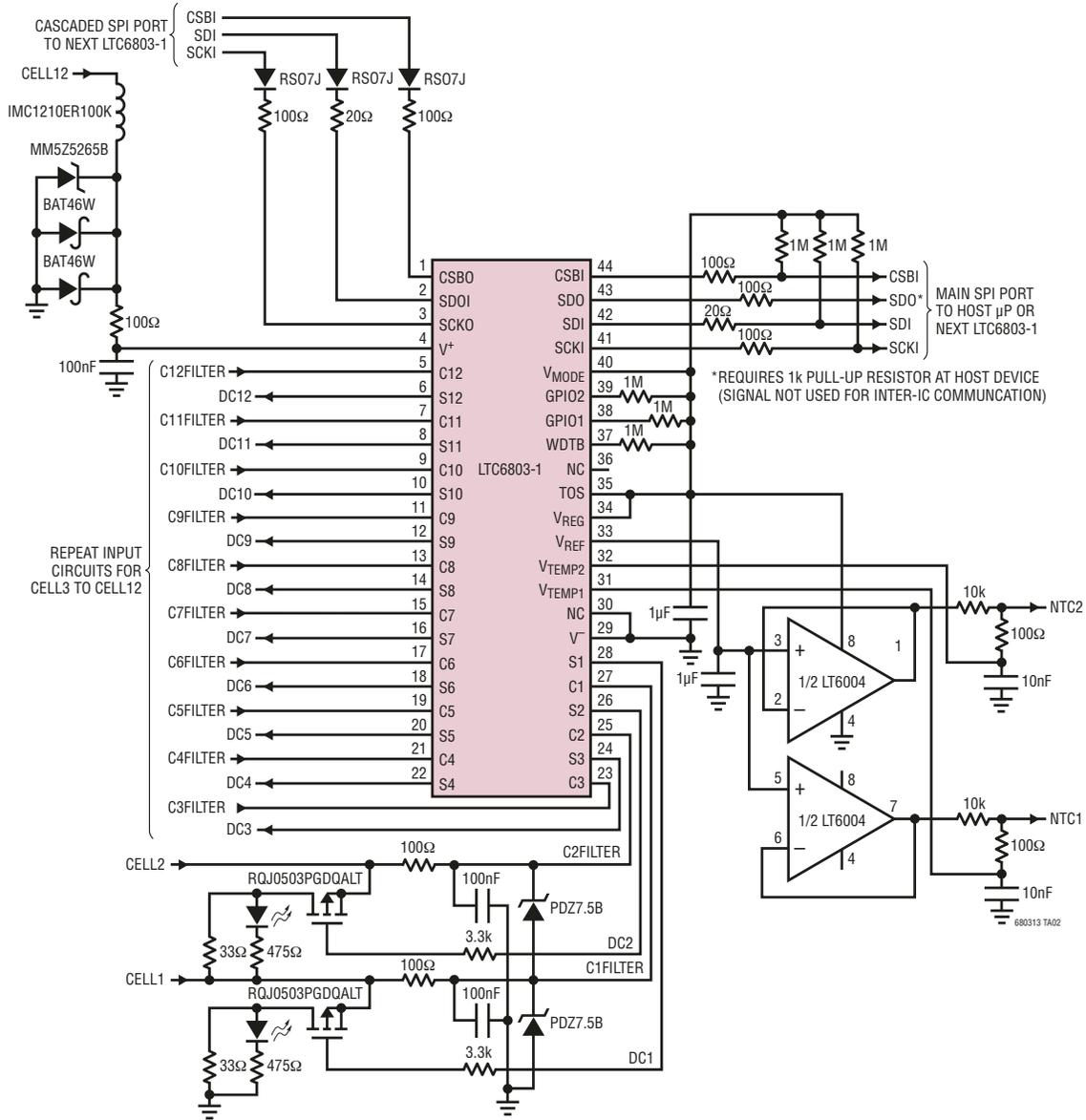
\*DIMENSIONS DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS, BUT DO INCLUDE MOLD MISMATCH AND ARE MEASURED AT THE PARTING LINE. MOLD FLASH SHALL NOT EXCEED .15mm PER SIDE

\*\*LENGTH OF LEAD FOR SOLDERING TO A SUBSTRATE

†THE MAXIMUM DIMENSION DOES NOT INCLUDE DAMBAR PROTRUSIONS. DAMBAR PROTRUSIONS DO NOT EXCEED 0.13mm PER SIDE

## 典型应用

### 可级联的 12 节锂离子电池监视器



## 相关器件

器件型号	描述	备注
LTC6801	独立型多节电池的电池组故障监视器	可监视多达 12 节串联连接电池的欠压或过压状况。 LTC6802 和 LTC6803 系列的伙伴芯片
LTC6802-1	具并行寻址串行接口的多节电池的电池组监视器	在功能上等同于 LTC6803-1 和 LTC6803-3，引脚与 LTC6803-1 兼容
LTC6802-2	具一个可独立寻址串行接口的多节电池的电池组监视器	在功能上等同于 LTC6803-2/LTC6803-4，引脚与 LTC6803-2 兼容
LTC6803-2/ LTC6803-4	具一个可独立寻址串行接口的多节电池的电池组监视器	在功能上等同于 LTC6803-1/LTC6803-3，可实现并行通信电池组拓扑结构