

特点

- 用于 SDA 和 SCL 线的双向缓冲器增加了输出端数
- 采用双线式总线命令来连接 SDA 和 SCL 线
- 在背板上进行带电电路板插拔操作期间可防止 SDA 和 SCL 恶化
- 与 I²C™ 标准模式、I²C 快速模式和 SMBus 标准兼容
- SDA、SCL 线上的上升时间加速器
- SDA、SCL 线上的 1V 预充电
- 可从一个 ADDRESS 引脚获得 32 个唯一地址
- 两个通用输入-输出 (LTC4302-1)
- 可在 5V 和 3.3V 系统之间进行转换 (LTC4302-2)
- 小型 10 脚 MSOP 封装

应用

- 带电电路板插入
- 5V/3.3V 电平转换器
- 服务器
- 电容缓冲器/总线扩展器
- 嵌套寻址

LT、LTC 和 LT 是凌特公司的注册商标。

I²C 是 Philip Electronics N.V. 的商标。

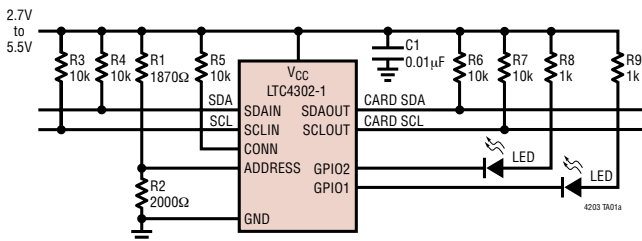
* 美国专利第 6,650,174 号。

描述

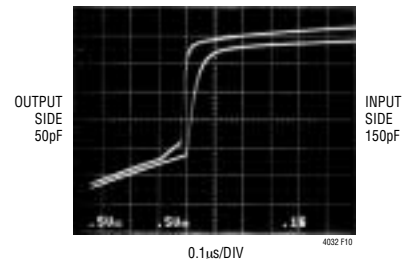
LTC[®]4302-1/LTC4302-2 可寻址 I²C 总线和 SMBus 兼容型总线缓冲器允许外围电路板在带电背板上进行插拔操作，而不会损坏总线信息。LTC4302-1/LTC4302-2 可保持背板与外围电路板之间的电隔离，直到其 V_{CC} 电源有效且背板侧上的一个主控器件对 LTC4302-1/LTC4302-2 进行寻址并命令它们进行连接为止。LTC4302-1/LTC4302-2 的 ADDRESS 引脚提供了 32 个可用地址，这些地址由一个介于 V_{CC} 和 GND 之间的外部阻性分压器来设定。LTC4302-1/LTC4302-2 可使用 2.7V 至 5.5V 的电源电压。当 V_{CC} 为低电平时，SDA 和 SCL 输入和输出不给总线线路加载。

上升时间加速器电路*便于进行较重的容性总线加载，而且系统定时要求仍然能够得到满足。在插入操作期间，SDA 和 SCL 线被预先充电至 1V 以最大限度地抑制总线扰动。LTC4302-1 上的两个通用输入/输出引脚 (GPIO) 可被配置为输入、漏极开路输出或推挽输出。而 LTC4302-2 则可用第二个电源电压引脚 V_{CC2} 来替代其中的一个 GPIO 引脚，从而在具有不同电源电压的系统之间实现电平移位。LTC4302-1/LTC4302-2 采用 10 引脚 MSOP 封装。

典型应用



输入-输出连接 t_{PLH}



LTC4302-1/LTC4302-2

绝对最大额定值 (注1)

V_{CC} 至 GND	-0.3V 至 7V	工作温度范围	
SDAIN, SCLIN, SDAOUT, SCLOUT, GPIO1, CONN, GPIO2 (LTC4302-1), V_{CC2} (LTC4302-2)	-0.3V 至 7V	LTC4302C-1/LTC4302C-2	0°C 至 70°C
ADDRESS	-0.3V 至 $V_{CC} + 0.3V$	LTC4302I-1/LTC4302I-2	-40°C 至 85°C
		贮存温度范围	-65°C 至 125°C
		引脚温度 (焊接时间 10 秒)	300°C

封装/订购信息

	产品型号		产品型号
	LTC4302CMS-1 LTC4302IMS-1		LTC4302CMS-2 LTC4302IMS-2
	MS 器件标记		MS 器件标记
	LTYF LTYG		LTABY LTABZ

对于需要更宽工作温度范围的元件，请咨询凌特公司。

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{CC} = 2.7V$ 至 $5.5V$ (LTC4302-1)， $V_{CC} = V_{CC2} = 2.7V$ 至 $5.5V$ (LTC4302-2)，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位	
电源/启动							
V_{CC}	正电源电压	∅LTC4302-1	●	2.7	5.5	V	
V_{CC2}	插件板侧电源电压	LTC4302-2	●	2.7	5.5	V	
I_{CC}	电源电流	$V_{SDAIN} = 0V$, $V_{CC} = 5.5V$ (注2) LTC4302-1	●	5.9	8	mA	
I_{VCC}	V_{CC} 电源电流	$V_{SDAIN} = 0V$, $V_{CC} = V_{CC2} = 5.5V$ (注2) LTC4302-2	●	3.4	5	mA	
I_{VCC2}	V_{CC2} 电源电流	$V_{SDAIN} = 0V$, $V_{CC} = V_{CC2} = 5.5V$ (注2) LTC4302-2	●	2.3	4	mA	
V_{UVLOU}	UVLO 上门限	V_{CC} 上升	●	2.5	2.7	V	
V_{UVLOL}	UVLO 下门限	V_{CC} 下降		2.35		V	
V_{UVLO2U}	V_{CC2} UVLO 上门限	LTC4302-2	●	2.5	2.7	V	
V_{UVLO2L}	V_{CC2} UVLO 下门限	LTC4302-2		2.35		V	
V_{PRE}	预充电电压	SDA, SCL 浮置	●	0.8	1.2	V	
V_{THCONN}	CONN 门限电压		●	0.8	1.5	2.2	V
t_{PHL}	CONN 延迟, 接通-关断			60		ns	
t_{PLH}	CONN 延迟, 关断-接通			20		ns	

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{CC} = 2.7\text{V}$ 至 5.5V (LTC4302-1)， $V_{CC} = V_{CC2} = 2.7\text{V}$ 至 5.5V (LTC4302-2)，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位	
通用 I/O							
V_{LOW}	I/O 逻辑低电压	$I_{SINK} = 10\text{mA}$, $V_{CC} = 2.7\text{V}$	●	0.36	0.8	V	
V_{HIGH}	I/O 逻辑高电压	$I_{SOURCE} = 200\mu\text{A}$, $V_{CC} = 2.7\text{V}$	●	2.4		V	
I_{LEAK}	I/O 漏电流	$V_{I/O} = 0\text{V}$ 至 5.5V (注 3)	●		± 5	μA	
V_{THRESH}	输入门限电压	输入模式	●	0.8	1.5	2.2	V
上升时间加速器							
$I_{PULLUP,AC}$	瞬态提升上拉电流	SDA、SCL 引脚上的正转换 转换速率 = $0.8\text{V}/\mu\text{s}$, $V_{CC} = 2.7\text{V}$ (注 4)	●	1	2		mA
输入-输出连接							
V_{OS}	输出-输入偏移电压	SDA、SCL 引脚上为 10k 至 V_{CC} (注 5)	●	0	100	175	mV
C_{IN}	数字输入电容	(注 9)			10		pF
V_{OL}	输出低电压	SDA、SCL 引脚, $I_{SINK} = 3\text{mA}$	●	0		0.4	V
I_{LEAK}	输入漏电流	SDA、SCL 引脚, $V_{CC} = 0\text{V}$ 至 5.5V 连接电路不工作	●			± 5	μA
双线式数字接口电压特性							
V_{LTH}	逻辑门限电压		●	$0.3V_{CC}$	$0.5V_{CC}$	$0.7V_{CC}$	V
I_{LEAK}	数字输入漏电流	$V_{CC} = 0\text{V}$ 至 5.5V	●			± 5	μA
V_{OL}	数字输出低电压	$I_{PULLUP} = 3\text{mA}$ 注入 SDAIN 引脚	●			0.4	V
双线式数字接口定时特性 (注 6)							
$f_{I2C,MAX}$	I ² C 工作频率	(注 9)		400	600		kHz
t_{BUF}	停止和起动状态之间的总线空闲时间	(注 9)		0.75	1.3		μs
$t_{HD,STA}$	(重复的) 起动状态之后的保持时间	(注 9)		45	100		ns
$t_{SU,STA}$	重复的起动状态建立时间	(注 9)		-30	0		ns
$t_{SU,STO}$	停止状态建立时间	(注 9)		-30	0		ns
$t_{HD,DATI}$	数据保持时间输入	(注 9)		-25	0		ns
$t_{HD,DATO}$	数据保持时间输出			300	600	900	ns
$t_{SU,DAT}$	数据建立时间	(注 9)		50	100		ns
t_{SP}	由输入滤波器进行抑制的尖峰的脉冲宽度	(注 9)		50	150	250	ns
t_f	数据下降时间	(注 7、8、9)		20 + $0.1C_B$		300	ns

注 1：绝对最大额定值是指超出该值则器件的使用寿命可能会受损。

注 2： I_{CC} 测试是在背板-插件板连接电路被启动的情况下进行的。

注 3：当 GPIO 处于漏极开路输出或输入模式时，逻辑高电压可由一个 2.2V 至 5.5V 的上拉电源电压来提供，这与 V_{CC} 电压无关。

注 4：如“典型性能特征”部分所示， $I_{PULLUP,AC}$ 随温度和 V_{CC} 电压的变化而变化。

注 5：连接电路始终将其输出调节至一个高于其输入的电压值

上。该偏移电压的大小与上拉电阻器阻值及 V_{CC} 电压之间的函数关系示于“典型性能特征”部分。

注 6：这部分中的规格表明了 LTC4302-1/LTC4302-2 与 I²C 快速模式、I²C 标准模式以及 SMBus 规格的兼容性。请参见第 5 页上的“时序图”中有关定时参数的图例说明。

注 7： C_B = 一条总线线路上的总电容 (单位: pF)。

注 8：数字接口电路只在读操作期间的零点确认或传输时对数据下降时间进行控制。输入-输出连接数据和时钟输出可满足下降时间规格，前提是对应的输入满足下降时间规格。

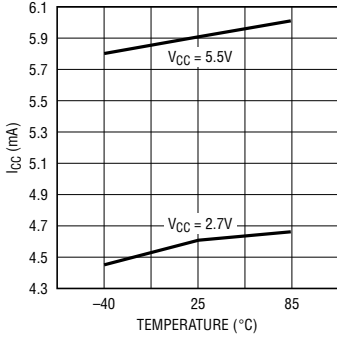
注 9：由设计提供保证。未经测试。

LTC4302-1/LTC4302-2

典型性能特征

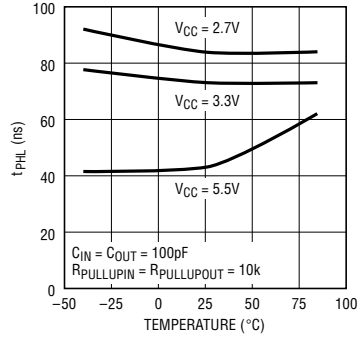
(此处提供的规格值仅指 $T_A = 25^\circ\text{C}$ 时，除非特别注明。)

I_{CC} 与温度的关系曲线



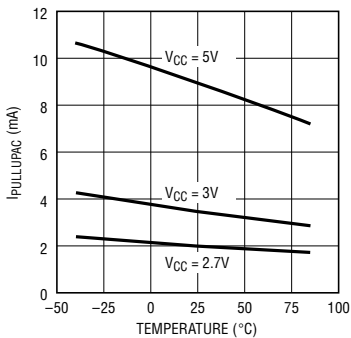
4302 001

输入-输出 t_{PHL} 与温度的关系曲线



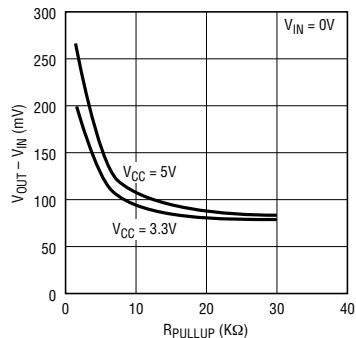
4302 002

$I_{PULLUPAC}$ 与温度的关系曲线



4302 003

SDA、SCL V_{OS}



4302 004

引脚功能

SDAIN (引脚 1)：串行数据输入。将该引脚连接至背板上的 SDA 总线。不要将该引脚浮置。

SCLIN (引脚 2)：串行时钟输入。将该引脚连接至背板上的 SCL 总线。不要将该引脚浮置。

CONN (引脚 3)：寄存器复位和连接检测输入。把该引脚驱动至低电平可将寄存器复位至默认状态：即 GPIO 处于输出漏极开路高阻抗模式、上升时间加速器失效和输入-输出连接失效。当 CONN 引脚为低电平时，与 LTC4302-1/LTC4302-2 的通信失效。当 CONN 引脚回升至高电平时，寄存器保持在默认状态且通信被使能。

ADDRESS (引脚 4)：双线式地址编程输入。双线式地址编程是通过将 ADDRESS 引脚连接至一个位于 V_{CC} 与地之间的阻性分压器来完成的。ADDRESS 引脚上的电压由一个内部模数 (A/D) 转换器转换为一个 5 位数字字。该合成数字代码代表双线式地址的 5 个最低有效位。必须采用精度为 1% 的电阻器以确保精确的地址编程。可提供 32 个唯一地址。表 1 罗列了精度为 1% 的电阻器的阻值以及对应的地址。还必须谨慎地使 ADDRESS 引脚上的电容最小化。电阻器必须布设在靠近 LTC4302-1/LTC4302-2 的 V_{CC} 、GND 和 ADDRESS 引脚的地方。

GND (引脚 5)：地。将该引脚连接至一个接地平面以获得最佳的效果。

GPIO1 (引脚 6)：通用输入/输出 (GPIO1)。GPIO1 可被用作一个输入、一个漏极开路输出或一个推挽输出。N 沟道 MOSFET 下拉器件能够驱动 LED。当在输入或漏极开路输出模式中使用，可将该 I/O 引脚上拉至一个 2.2V 至 5.5V 的电源电压，这与 V_{CC} 电压无关。

GPIO2 (引脚 7, LTC4302-1)：通用输入/输出。GPIO2 可被用作一个输入、一个漏极开路输出或一个推挽输出。N 沟道 MOSFET 下拉器件能够驱动 LED。当在输入或漏极开路输出模式中使用，可将该 I/O 引脚上拉至一个 2.2V 至 5.5V 的电源电压，这与 V_{CC} 电压无关。

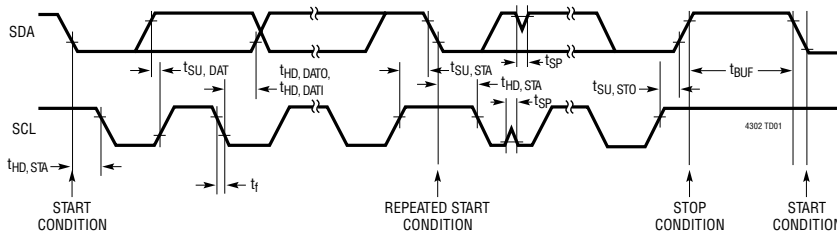
V_{CC2} (引脚 7, LTC4302-2)：插件板侧电源电压。该引脚是一个用于插件板侧总线的电源引脚。将 V_{CC2} 连接至插件板的 V_{CC} 并把一个至少 0.01 μF 的旁路电容器直接连接在 V_{CC2} 与 GND 之间以获得最佳的效果。

V_{CC} (引脚 8)：来自背板的主输入电源。将一个至少 0.01 μF 的旁路电容器直接连接在 V_{CC} 与 GND 之间以获得最佳的效果。

SCLOUT (引脚 9)：串行时钟输出。将该引脚连接至 I/O 插件板上的 SCL 总线。不要将该引脚浮置。

SDAOUT (引脚 10)：串行数据输出。将该引脚连接至 I/O 插件板上的 SDA 总线。不要将该引脚浮置。

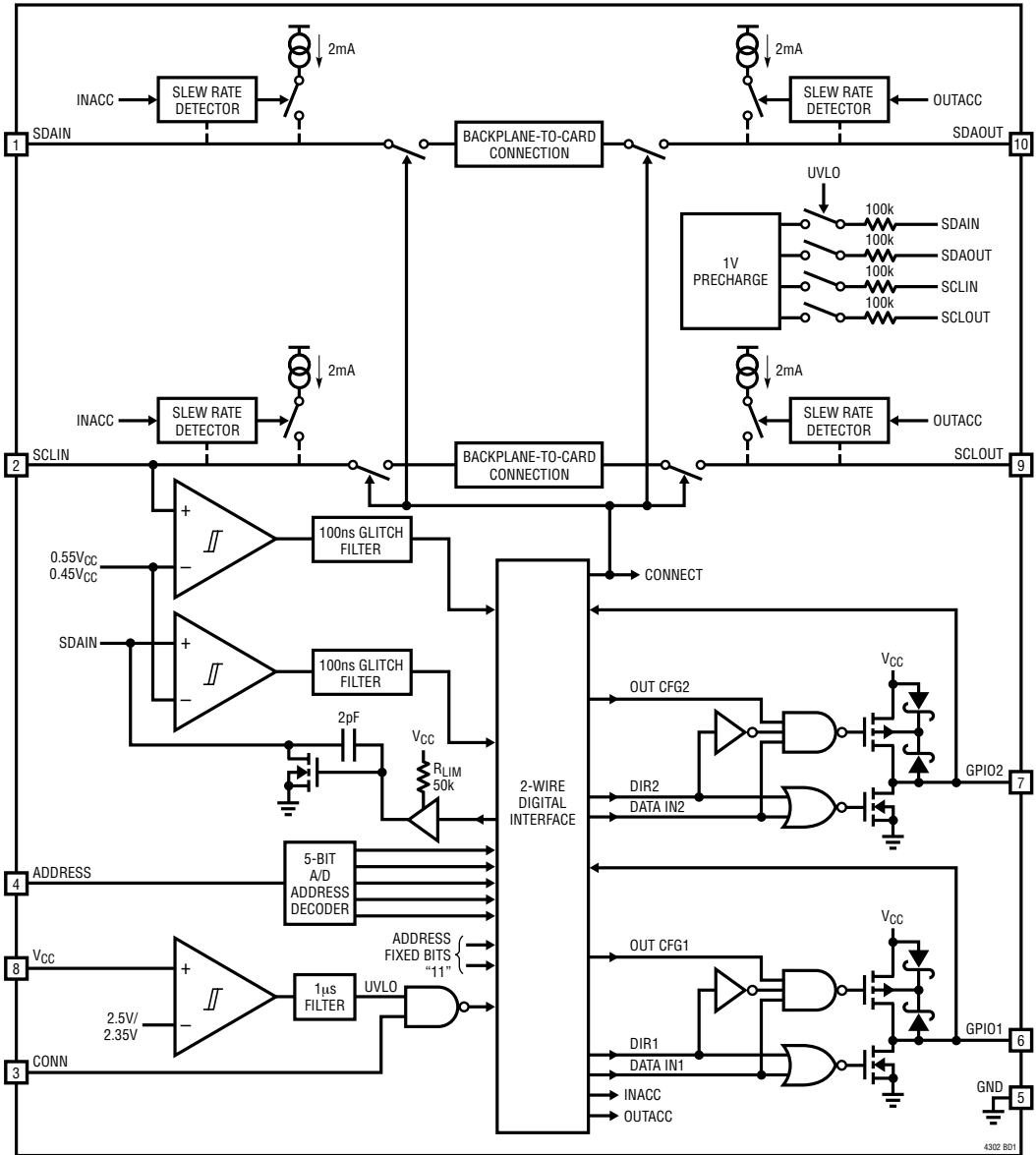
时序图



LTC4302-1/LTC4302-2

方框图

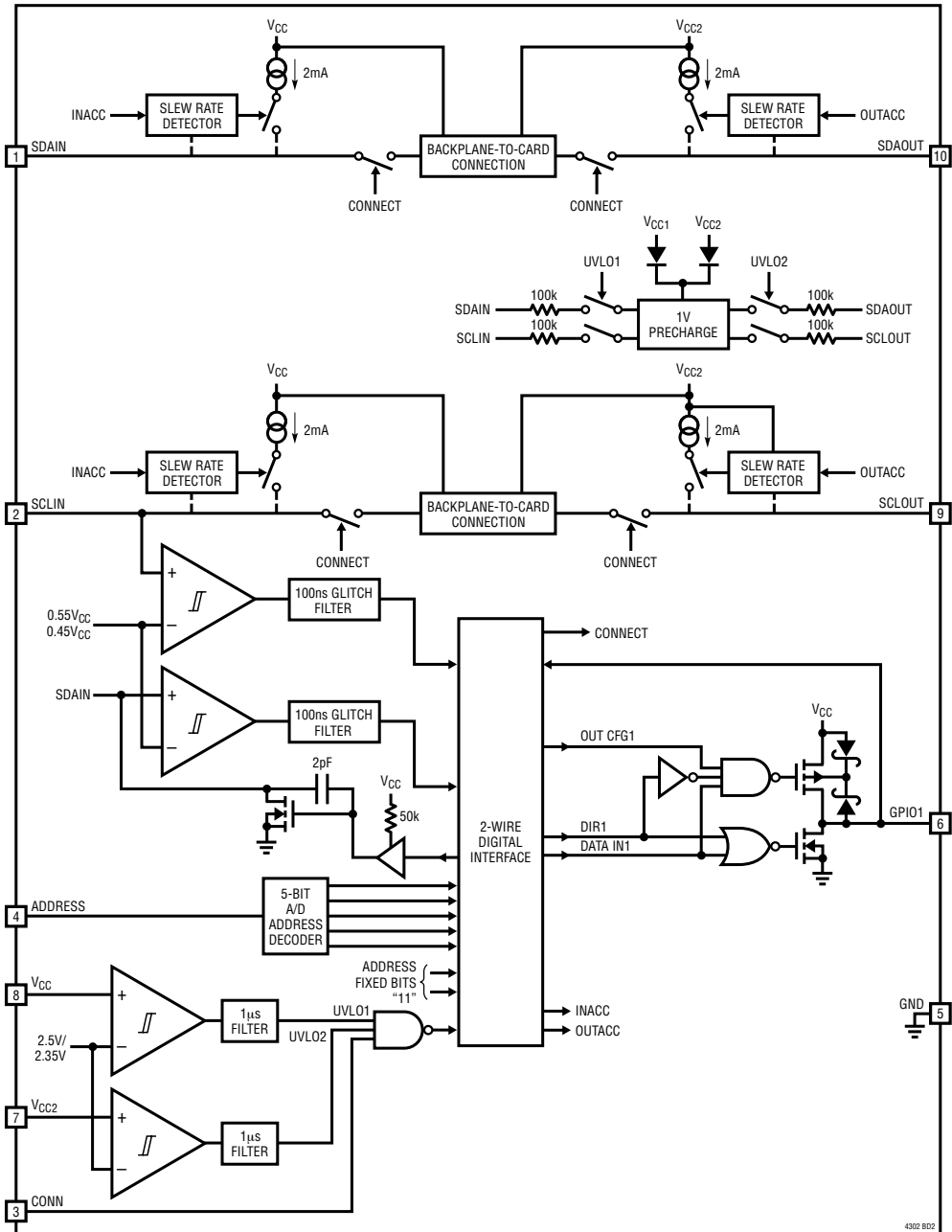
LTC4302-1 可寻址双线式总线缓冲器



sn430212 430212ts

方框图

LTC4302-2 可寻址双线式总线缓冲器



4302 B02

工作原理

带电插入和启动

LTC4302 允许将 I/O 插件板插入带电背板，而不会产生数据和时钟总线 (SDA 和 SCL) 恶化。在其主要应用中，LTC4302 位于外围插件板的边缘，其 SCLOUT 引脚与插件板的 SCL 总线相连，而其 SDAOUT 引脚则与插件板的 SDA 总线相连。如果插件板通过一个交错连接器插入带电背板，则地和 V_{CC} 首先连接。LTC4302 在一个欠压闭锁 (UVLO) 状态下启动，因而不理会 SDA 和 SCL 引脚上的任何动作，直到 V_{CC} 升至 2.5V (典型值) 以上为止。这就确保了 LTC4302 不会在尚未具备足够的偏置电压之前就试图运行。

在此期间，1V 预充电电路也处于工作状态并通过标称值为 100k 的电阻器给 SDA 和 SCL 引脚施加 1V 电压。在 SDA 和 SCL 引脚与一个带电背板相连之前对其进行初始化的原理在 CompactPCI™ 规范中有说明。由于 I/O 插件板被插入一个带电背板，因此 SDA 和 SCL 总线上的电压可以是 0V 至 V_{CC} 之间的任何值。将 SCL 和 SDA 引脚预充电至 1V 可最大限度地减小这些引脚在连接的瞬间所承受的最坏情况差分电压，从而最大限度地减少了由 I/O 插件板所引起的扰动量。LTC4302-1 在 V_{CC} 电压低于其 UVLO 门限电压时对所有的 4 个 SDA 和 SCL 引脚进行预充电。LTC4302-2 在 V_{CC} 电压低于其 UVLO 门限时对 SDAIN 和 SCLIN 进行预充电，并在 V_{CC2} 低于其 UVLO 门限时对 SDAOUT 和 SCLOUT 进行预充电。

在地和 V_{CC} 连接之后，SDAIN 和 SCLIN 与背板 SDA 和 SCL 线相连。一旦器件退出 UVLO 状态，则预充电电路被切断。最后，CONN 引脚与背板上的短 CONN 引脚相连，双线式总线数字接口电路被启动且总线上的一个主控器能够对 LTC4302 进行写入或读取操作。

通用 I²C 总线/SMBus 描述

LTC4302 专为实现与 I²C 和 SMBus 双线式总线系统的兼容性而设计。I²C 总线和 SMBus 是相当类似

的双线式、双向、串行通信总线实例；但是，把它们称作双线式严格来讲并不准确，因为还有一根隐性线，这第三根线就是地线。总线上不同器件的地之间的大接地压降或尖峰会中断或干扰通信，这是因为从本质上说这两根线都是以一个预计将为总线上的全部器件所共用的地作为基准的。这两类总线都具有一根数据线和一根时钟线，当这两根线不受控于总线上的某个设备时可从外部将其拉至一个高电压。总线上的设备只能将数据线和时钟线拉至低电平，这就使得当有一个以上的设备试图控制总线时能够容易地进行检测；最终，一个设备将释放一根线，而且它不会被拉至高电平，因为另一个设备仍在将其维持于低电平。数据线和时钟线的上拉操作通常是由外部分立电阻器来完成的，但是也可以使用外部电流源。由于没有可供用来通知某一给定设备是否有另一个设备正在试图与其通信的专用线，因此，每个设备都必须具有一个它响应的唯一地址。任何通信的第一部分都是将一个地址发送到总线上，并等待是否有另一个设备对其做出响应。在检测到响应信号之后，即可在器件之间进行有用数据的交换。

一般来说，一个设备至少在大部分时间里控制时钟线且通常将数据发送至其他器件，并通过轮询使其将数据发回。该设备被称为主控器。由于有一个用于解决总线争用的高效协议，而且非主控 (从动) 设备也能够通过时钟控制来对上升沿进行延迟以便为它们提供更多用于完成计算或通信的时间 (时钟展宽)，因此可以有多个主控器。从动设备需要控制数据线以确认来自主控设备的通信信号。有些设备需要将数据发回至主控器；在此过程中它们将控制著数据线。许多从动设备无需展宽时钟信号，采用 LTC4302 时便是如此。

数据以字节的形式 (8 位分组) 进行交换。由于任何字节都需要由从动器或主控器进行确认 (当数据线被拉至低电平时) 或不需要主控器进行确认 (当数据线被置于高电平时)，因此，通信被分割成 9 位程序

CompactPCI 是 PCI Industrial Computer Manufactures Group 的商标。

sn430212 430212ts

工作原理

段，一个字节后一位，以进行确认。例如，发出一个由 7 位设备地址组成的地址，1 位用于指示将执行的是读操作还是写操作，而后另一位用于让从动器进行确认。一个给定传输所能交换的总字节数没有理论极限值。

I²C 和 SMBus 是非常相似的规格，SMBus 是从 I²C 派生出来的。一般而言，SMBus 面向低功率设备（特别是电池供电型设备），着重强调的是低功耗，而 I²C 则面向速度较高的系统，在此类系统中总线功耗的重要性低一些。I²C 具有 3 种针对 3 种不同最大速度的不同规格，它们是标准模式（100kHz 最大值）、快速模式（400kHz 最大值）和 Hs 模式（3.4MHz 最大值）。标准模式和快速模式并不存在根本性的不同，但 Hs 模式则从软件和硬件两方面来看都与前二者有著非常显著的不同，而且在数据能够以 Hs 速度开始传送之前还要求在标准或快速条件下有一个初始命令。SMBus 简单地规定了一个 100kHz 的最大速度。

START (起动) 和 STOP (停止) 条件

当总线处于未用状态时，SCL 和 SDA 均必须为高电平。一个总线主控器通过在 SCL 为高电平时将 SDA 从高电平变换至低电平来发出传输开始信号和一个 START 条件。当该主控器完成了与从动器的通信时，它通过在 SCL 为高电平时将 SDA 从低电平变换至高电平来发布一个 STOP 条件。总线随后处于空闲状态以便进行另一次传输。

确认

确认信号用于主控器与从动器之间的信号交换。一个由从动器生成的确认信号（低态有效）让主控器知道信息的最新字节已收到。与确认信号有关

的时钟脉冲由主控器生成。在确认时钟脉冲期间，发送器主控器释放 SDA 线（高电平）。从动器接收器必须在确认脉冲期间将 SDA 线拉低以确保其在该时钟脉冲的高电平期间维持稳定的低电平。

当从接收器未确认从地址时（例如，由于它正在执行一项实时功能而未能接收），则从动器必须将数据线置于高电平。主控器随后就能够生成一个 STOP 条件以中断传送。

如果从接收器确认了从地址但一段时间之后在传送中仍未能接收到更多的数据字节，则主控器必须再次中断传送。这是由从动器未在紧随其后的第一个字节上生成确认信号来指示的。从动器将数据线置于高电平，主控器生成 STOP 条件。当主控器从从动器读取数据时，主控器将确认每一个字节读取（最后一个字节读取除外）。当没有其他将要读取的数据时，主控器发出一个未确认信号并执行 STOP 条件。

地址字节和 LTC4302 的地址设定

LTC4302 的地址是通过将 ADDRESS 引脚与一个介于 V_{CC} 和地之间的阻性分压器相连来设定的。如图 1 所示，ADDRESS 引脚上的电压由一个 A/D 转换器转换为一个 5 位数字字。该 5 位字设定了 LTC4302 地址的 5 个最低有效位（LSB）；它的两个最高有效位（MSB）始终为“11”。采用一个精度为 1% 的电阻器可将 ADDRESS 引脚上的电压设定在与每个代码转换相距 0.5LSB 的数值上。例如，当 V_{CC} = 5V 时，1LSB = 5V/32 代码 = 156.25mV/代码。为了设定一个 00 地址，需将 ADDRESS 引脚电压设定为 0V + 0.5LSB = 78.125mV。

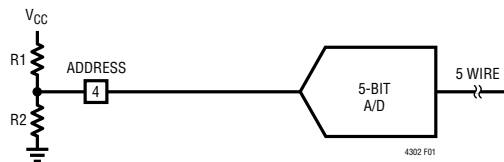


图 1：地址比较电路

工作原理

表 1：推荐的 ADDRESS 1% 电阻器阻值
(请查阅图 1 中的 R1 和 R2)

地址码	R ₁ (TOP) 电阻器	R ₂ (BOTTOM) 电阻器	5V 理想 电压	允许的地址 电压范围	3.3V 理想 电压	允许的地址 电压范围
00	8660	137	0.078125	0.076 至 0.079	0.051563	0.050 至 0.052
01	2800	137	0.234375	0.229 至 0.238	0.154688	0.151 至 0.157
02	1180	100	0.390625	0.383 至 0.398	0.257813	0.253 至 0.263
03	1370	169	0.546875	0.539 至 0.559	0.360938	0.356 至 0.369
04	1070	174	0.703125	0.687 至 0.711	0.464063	0.454 至 0.470
05	1070	221	0.859375	0.842 至 0.870	0.567188	0.556 至 0.574
06	4120	1050	1.015625	0.999 至 1.032	0.670313	0.660 至 0.681
07	3320	1020	1.171875	1.157 至 1.193	0.773438	0.764 至 0.788
08	3160	1150	1.328125	1.315 至 1.354	0.876563	0.868 至 0.893
09	6490	2740	1.484375	1.464 至 1.505	0.979688	0.966 至 0.993
10	2150	1050	1.640625	1.619 至 1.663	1.082813	1.068 至 1.097
11	2050	1150	1.796875	1.774 至 1.820	1.185938	1.171 至 1.201
12	2150	1370	1.953125	1.922 至 1.970	1.289063	1.269 至 1.300
13	1960	1430	2.109375	2.085 至 2.134	1.392188	1.376 至 1.408
14	2100	1740	2.265625	2.241 至 2.290	1.495313	1.479 至 1.512
15	2000	1870	2.421875	2.391 至 2.441	1.598438	1.578 至 1.611
16	1870	2000	2.578125	2.559 至 2.609	1.701563	1.689 至 1.722
17	1740	2100	2.734375	2.710 至 2.759	1.804688	1.788 至 1.821
18	1430	1960	2.890625	2.866 至 2.915	1.907813	1.892 至 1.924
19	1370	2150	3.046875	3.030 至 3.078	2.010938	2.000 至 2.031
20	1150	2050	3.203125	3.180 至 3.226	2.114063	2.099 至 2.129
21	1050	2150	3.359375	3.337 至 3.381	2.217188	2.203 至 2.232
22	2740	6490	3.515625	3.495 至 3.537	2.320313	2.307 至 2.334
23	1150	3160	3.671875	3.646 至 3.685	2.423438	2.407 至 2.432
24	1020	3320	3.838125	3.807 至 3.843	2.526563	2.512 至 2.536
25	1050	4120	3.984375	3.968 至 4.001	2.629688	2.619 至 2.640
26	221	1070	4.140625	4.130 至 4.158	2.732813	2.726 至 2.744
27	174	1070	4.296875	4.289 至 4.313	2.835938	2.830 至 2.846
28	169	1370	4.453125	4.441 至 4.461	2.939063	2.931 至 2.944
29	100	1180	4.609375	4.602 至 4.617	3.042188	3.037 至 3.047
30	137	2800	4.765625	4.762 至 4.771	3.145313	3.143 至 3.149
31	137	8660	4.921875	4.921 至 4.924	3.248438	3.248 至 3.250

应选择与理想的电阻器阻值最为匹配的、容限为 1% 的标准电阻器阻值。表 1 列出了与每个代码段相对应的推荐电阻值。对于代码 00， $R_{TOP} = 8660\Omega$ ， $R_{BOTTOM} = 137\Omega$ 。这将产生一个 77.87mV 的电压。电阻器必须布设在靠近 LTC4302 的 V_{CC} 、GND 和 ADDRESS 引脚的地方。还必须谨慎地使 ADDRESS

引脚上的电容最小化。

在双线式总线系统中，主控器紧随一个起动位之后发出地址字节。最初的 7 位包含被主控器作为目标的从设备的地址。如果最初的两个 MSB 为 1，且接下去的 5 位与 LTC4302 的 5 位地址 A/D 的输出

工作原理

相匹配，则出现一个地址匹配，而且，LTC4302 确认地址字节并继续与主控器进行通信。地址字节的第 8 位为读/写位 (R/W)，它决定了主控器是对从动器进行读操作还是写操作。图 2 示出了对 LTC4302 进行读写操作所需的启动位和地址字节的时序图。

可编程功能

双线式总线可被用来完成插件板与背板 SDA 和 SCL 总线的连接与断接、背板和/或插件板上的上升时间加速器的使能和失效操作以及对两个 GPIO 引脚 (对于 LTC4302-2 而言仅有一个 GPIO 引脚) 的配置和写操作。控制这些功能的位存储于两个寄存器中。为了简化软件编码，那些预计会有更加频繁的变化位被存储于第一个寄存器中。此外，总线可被用来重新读取控制位的逻辑状态。最大 SCL 频率为 400kHz。

对 LTC4302 进行写操作

如图 3、5 和 6 所示，可以采用 3 种不同的格式来对 LTC4302 进行写操作。如前文所述，每种格式的首位均为启动位，其后是地址字节。如图 3 所示，写入一个数据字节的程序由 SMBus 发送字节协议来提供。数据字节的位存储于 LTC4302 的寄存器 1 中。表 2 定义了这些控制位的功能。MSB 负责控制背板

表 2：寄存器 1 定义

位	名称	类型	功能
7(MSB)	连接	读/写	背板至插件板连接； 0 = 断接，1 = 连接
6	DATA IN2	读/写	至 GPIO2 功能块的输入信号的逻辑状态
5	DATA IN1	读/写	至 GPIO1 功能块的输入信号的逻辑状态
4	DATA2	只读	GPIO2 引脚的逻辑状态
3	DATA1	只读	GPIO1 引脚的逻辑状态
2	NA	只读	从未使用，始终为 0
1	NA	只读	从未使用，始终为 0
0	NA	只读	从未使用，始终为 0

默认状态 (MSB 首位)：011DD000

注：数据字节的第二位和第三位被用来写入两个 GPIO 引脚的数据值。在写操作期间，5 个只读位被忽略。在读操作期间，第 7 至 3 位将被转移至数据总线上，其后是 3 个 0。还应注意的是 DATA2 和 DATA IN2 对 LTC4302-2 而言是没有意义的，因为该选择方案没有 GPIO2 引脚。

和插件板双线式总线之间的连接。紧接在后面的两位用于将逻辑值写入两个 GPIO 引脚。由于 LTC4302-2 只有一个 GPIO 引脚，因此，“DATA IN1”位控制其逻辑值，而“DATA IN2”位被忽略。在写操作中未采用 5 个 LSB。

可采用图 5 所示的格式将两个数据字节写入 LTC4302。地址字节和第一个数据字节完全相同，因

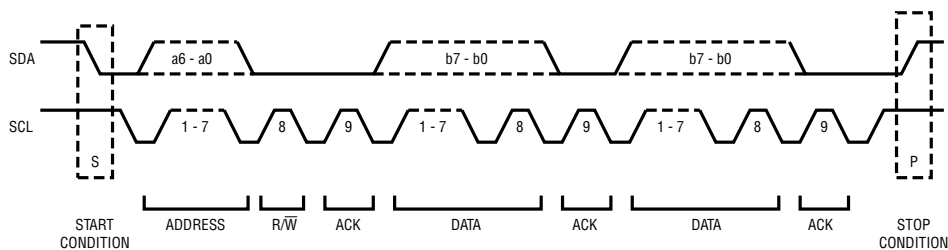


图 2：通过 I²C 或 SMBus 来进行数据传送

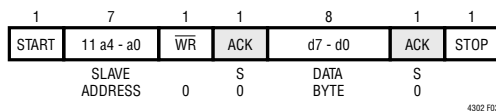


图 3：采用发送字节协议来写入一个字节

工作原理

表 3：寄存器 2 定义

位	名称	类型	功能
7(MSB)	DIR2	读/写	GPIO2 模式：0 = 输出，1 = 输入*
6	DIR1	读/写	GPIO1 模式：0 = 输出，1 = 输入
5	OUT CFG2	读/写	GPIO2 输出模式：0 = 漏极开路，1 = 推挽†*
4	OUT CFG1	读/写	GPIO1 输出模式：0 = 漏极开路，1 = 推挽†
3	OUTACC	读/写	插件板侧上升时间加速器控制；0 = 失效，1 = 有效
2	INACC	读/写	背板侧上升时间加速器控制；0 = 失效，1 = 有效
1	NA	只读	从未使用，始终为 1
0	NA	只读	从未使用，始终为 1

默认状态 (MSB 首位)：00000011

†当 DIR1 = 1 时，OUT CFG1 不起作用；当 DIR2 = 1 时，OUT CFG2 不起作用。

*DIR2 和 OUT CFG2 仅适用于 LTC4302-1；LTC4302-2 没有 GPIO2 引脚，因此在这种场合这些位是没有意义的。

为它们用于发送字节协议的。在第一个数据字节之后，主控器传输第二个数据字节，其后是一个停止位。第二个数据字节的位存储于 LTC4302 的寄存器 2 中。表 3 定义了这些控制位的功能。最初 4 个 MSB 控制两个 GPIO 引脚的输入/输出配置。紧接在后面的两位分别控制插件板侧和背板侧上升时间加速器的使能/禁用。由于 LTC4302-2 只有一个 GPIO 引脚，因此，“DIR1”和“OUT CFG1”控制其配置，而“DIR2”和“OUT CFG2”则被忽略。图 4 示出了两

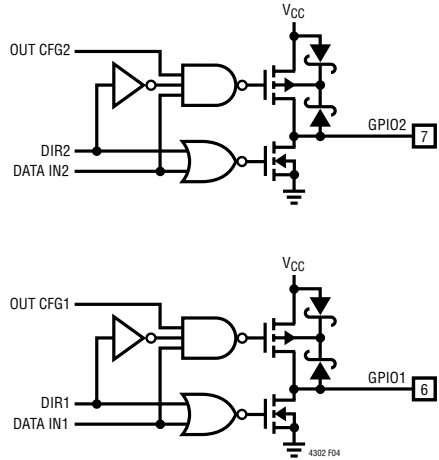


图 4：GPIO 电路及其控制位

个 GPIO 电路以及用于控制其操作的寄存器位。在写操作中未采用 2 个 LSB。

如图 6 所示，也可采用 SMBus 写字 (Write Word) 协议将两个字节写入 LTC4302。LTC4302 将地址字节之后最靠前的两个字节 (在写字协议中将之称为“命令代码”和“数据字节低”) 作为两个数据字节，并把这两个字节分别存储在寄存器 1 和寄存器 2 中。在主控器传输了“数据字节高”字节之后，LTC4302 将确认收到该字节，但忽略其中所包含的数据。

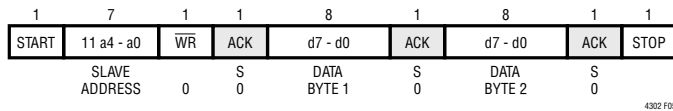


图 5：写入两个字节

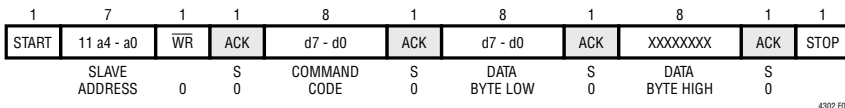


图 6：采用 SMBus 写字协议来写入两个字节

工作原理

用于写命令的数据传送定时

为了帮助确保错误数据不被写入 LTC4302，来自一个写命令的数据只在执行了一个有效停止位之后才被存储。如果一个起动力在新的数据字节被写入之后 (但在发出一个停止位之前) 出现，则这些新的数据字节将丢失。在这种场合，主控器必须对器件重新进行寻址、重新写入数据字节并在发出任何起动力之前发出一个停止位，以便正确更新寄存器。还应注意的是，如果把 CONN 引脚异步驱动至低电平则会使寄存器复位至其默认状态，如表 2 和表 3 所规定的那样。当把 CONN 引脚驱动回高电平时，寄存器将保持在默认状态。

对 LTC4302 进行读操作

如图 7 至 9 所示，可采用 3 种不同的格式来对 LTC4302 进行读操作。如前文所述，每种格式均以起动力为首位，其后是地址字节。如图 7 所示，用于读取一个数据字节的程序由 SMBus 接收字节协议提供。数据字节的位是从 LTC4302 的寄存器 1 读取的。

表 2 定义了这些控制位的功能。虽然寄存器 1 只有最初的 3 位可以写入信息，但最初的 5 位包含将被读取的有用信息。两个附加位用于指示 GPIO 引脚的逻辑状态。3 个 LSB 未被采用，始终为“000”。

用于读取两个数据字节的格式示于图 8。地址字节与第一个数据字节完全相同，因为它们用于接收字节协议。主控器在第一个数据字节之后发送一个确认信号，表示它希望读取另一个数据字节。寄存器 2 中所包含的位随后被作为“数据字节 2”而写至总线之上。表 3 定义了这些控制位的功能。2 个 LSB 未被采用且始终为“11”。主控器在最后一个字节读操作之后发出一个未确认信号。

如图 9 所示，SMBus 读字 (Read Word) 协议也可被用来从 LTC4302 读取两个字节。请注意，第一个地址字节和命令代码构成了一个写操作。然而，因为这些字节之后紧跟著一个起动力而不是一个停止位，所以包含在该命令代码中的数据未被写入 LTC4302。在第二个起动力之后格式完全相同 (如图 8 所示)。

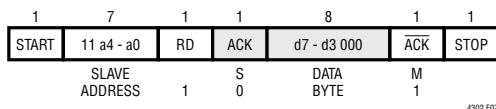


图 7：采用接收字节协议来读取一个字节

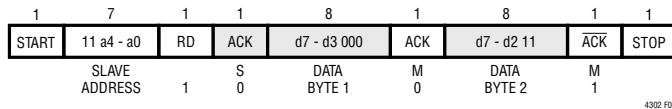


图 8：读取两个字节

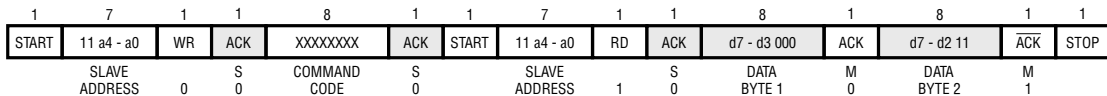


图 9：采用 SMBus 读字协议来读取两个字节

工作原理

连接电路

如“写入一个或两个字节”部分所述，SDAIN 和 SCLIN 总线上的主控器能对 LTC4302 进行寻址并命令其将 SDAIN 和 SCLIN 分别连接至 SDAOUT 和 SCLOUT。一旦完成了该连接，插件板上的主控器即可通过 SDAOUT 和 SCLOUT 引脚对器件进行读写操作。然而，当两侧断接时，再连接命令则必须来自 SDAIN 和 SCLIN 引脚。

一旦连接电路被启动，则 SDAIN 和 SDAOUT 引脚的功能便相同。在任何时候强制其中任何一个引脚为低电平将导致两个引脚电压均处于低电平。主控器必须将总线电压拉至 0.4V (相对于 LTC4302 的接地引脚) 的最坏情况电压以下来确保进行正确的操作。SDAIN 和 SDAOUT 只是在 SDAIN 和 SDAOUT 总线上的所有器件均被强制为高电平时才进入一个逻辑高电平状态。SCLIN 和 SCLOUT 同样如此。这一重要特征确保了时钟展宽、时钟判优和确认协议能够始终起作用，而无需顾及系统中的器件究竟是以何种方式与 LTC4302 相连接的。

连接电路的另一项重要特征是其提供了双向缓冲，从而保持了背板与插件板电容的隔离。正是由于这种隔离的原因，使得背板总线上的波形看上去与对应的插件板总线波形略有不同。

输入-输出偏移电压

当一个逻辑低电压 V_{LOW1} 被驱动于 LTC4302 的任何数据或时钟引脚之上时，LTC4302 将把另一侧上的电压 (V_{LOW2}) 调节至一个稍高一些的电压值，公式如下：

$$V_{LOW2} \text{ (典型值)} = V_{LOW1} + 75\text{mV} + (V_{BUS}/R) \cdot 70\Omega$$

式中的 R 为用于 V_{LOW2} 上的总线上拉电阻 (单位： Ω)， V_{BUS} 为与 R 相连的电源电压。例如，如果一个器件强制 SDAOUT 为 10mV，且 $V_{CC} = 3.3\text{V}$ 、SDAIN 引脚上的上拉电阻器 R 为 10k，则 SDAIN 引脚上的电压 = $10\text{mV} + 75\text{mV} + (3.3\text{V}/10\text{k}) \cdot 70\Omega = 108\text{mV}$

(典型值)。请参见“典型性能特征”部分中显示偏移电压与 V_{CC} 和 R 的函数关系的曲线图。

传播延迟

在一个上升沿期间，每一侧的上升时间由 LTC4302 提升电流与总线电阻器的组合上拉电流和线路上的等效电容所决定。如果上拉电流相等，则产生的上升时间差异与两侧的电容器成正比。图 10 示出了该效应曲线 ($V_{CC} = 3.3\text{V}$ ，每侧采用了一个 10k 上拉电阻器，电容则一侧为 50pF，另一侧为 150pF)。由于输出侧的电容小于输入侧的电容，因此其上升速度较快且有效 t_{PLH} 为负值。

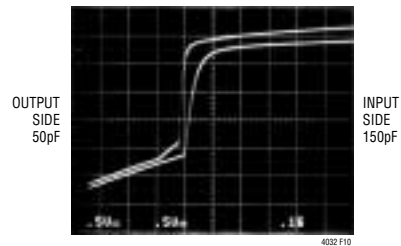


图 10：输入-输出连接 t_{PLH}

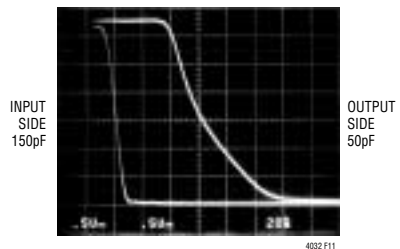


图 11：输入-输出连接 t_{PHL}

下降波形在经过连接电路时会产生一个有限传播延迟 t_{PHL} 。图 11 示出了在与图 10 相同的 V_{CC} 、上拉电阻器和等效电容条件下的下降波形。一个外部 N 沟道 MOSFET 器件将具有 150pF 电容一侧的电压拉低；LTC4302 以一个 55ns 的延迟将具有 50pF 电容

工作原理

一侧的电压拉低。该延迟始终为正值，而且是电源电压、温度以及总线两侧的上拉电阻器阻值和等效总线电容的一个函数。“典型性能特征”部分给出了在器件两侧均具有10k上拉电阻器和100pF等效电容的条件下 t_{PHL} 与温度和电压的函数关系曲线。较大的输出电容将导致延迟的增加(最长可达150ns)。用户必须对其系统中的上升沿与下降沿之间的传播时间差异进行量化，并相应地调整建立和保持时间。

通用输入/输出 (GPIO)

LTC4302-1 提供了两个可被配置为输入、漏极开路输出或推挽输出的通用输入/输出引脚(GPIO)。在推挽模式中，当 $V_{CC} = 2.7V$ 时，典型上拉阻抗为 670Ω ，典型下拉阻抗为 35Ω ，使得 GPIO 下拉能够驱动 LED。用户必须谨慎地使下拉器件的功耗最小化。LED 必须附加串联电阻器以便在其正向压降低于约 $V_{CC} - 0.7V$ 时对内部下拉器件两端的电流和压降加以限制。应选择合适阻值的上拉电阻器，以使内部下拉器件能够将 GPIO 引脚电压拉至 $0.7V$ 以下。在漏极开路输出模式中，用户可通过把一个电阻器连接至一个外部电源电压来提供逻辑高电平。外部电源电压可在 $2.2V$ 至 $5.5V$ 的范围内变化，而与 V_{CC} 电压无关。

LTC4302-2 用一个 V_{CC2} 引脚替代了一个 GPIO 引脚，因而只提供一个 GPIO 引脚。

上升时间加速器

所有 4 个 SDA 和 SCL 引脚上的上升时间加速器电路使得用户能够在总线上选择较弱的 DC 上拉电流，从而可在依然满足系统上升时间要求的情况下降低功耗。总线上的一个主控器可以如前文所述通过将信息写入 LTC4302 的寄存器来启动同时位于或

同时不位于的背板侧和插件板侧的加速器。在正总线变换期间，加速器在被启动时以为 $2mA$ ($V_{CC} = 2.7V$ 时) 和 $9mA$ ($V_{CC} = 5.5V$ 时) 电流进行切换，以便在 SDA 和 SCL 线的 DC 电压超过 $0.6V$ 且引脚上的初始上升速率超过 $0.8V/\mu s$ 时对其进行快速转换。常规做法是使总线上的每个器件具有 $20pF$ 的电容 ($10pF$ 用于器件，另外 $10pF$ 用于互连)，并选择一个能让总线以至少 $0.8V/\mu s$ 的速率自行上升的合适上拉电流，以便对加速器的启动提供保证。

例如，假设一个 $V_{CC} = 3.3V$ 且采用了一个 $10k$ 上拉电阻器和 $200pF$ 等效总线电容器的 SMBus 系统。一个 SMBus 系统的上升时间指的是电压从 $(V_{IL(MAX)} - 0.15V)$ 升至 $(V_{IH(MIN)} + 0.15V)$ (即 $0.65V$ 至 $2.25V$) 所需的时间。对于 $3.3V$ 电源，一个 RC 电路需要 0.92 时间常数来实现这一电压变化；在该场合中， $0.92 \cdot (10k \cdot 200pF) = 1.84\mu s$ 。因此，系统的上升时间超过了其最大允许值 ($1\mu s$) 的 84% 。然而，当采用在一个低于 $0.65V$ 的 DC 门限上被启动的上升时间加速器时，最坏情况上升时间则为 $(2.25V - 0.65V) \cdot 200pF/1mA = 320ns$ ，这满足了 $1\mu s$ 的上升时间要求。

CONN 寄存器复位

如表 2 和表 3 所规定的那样，将 CONN 接地可使寄存器复位至其默认状态。在默认状态中，背板侧与插件板侧断接，上升时间加速器被禁用，GPIO 引脚被设置于漏极开路输出模式，且 N 沟道 MOSFET 漏极开路下拉器件被关断。在 I/O 插件板上的 CONN 和地之间连接一个弱电阻器并采用一个 CONN 引脚与器件的最短引脚相连的交错连接器，以保证无干扰的带电电路板插拔操作。当 CONN 电压返回 V_{CC} 时，寄存器将保持在默认状态，随后即可对其进行读写操作。

工作原理

干扰滤波器

LTC4302 可按照 I²C 快速模式 (400kHz) 规格所要求的那样对 SDAIN 和 SCLIN 信号提供干扰滤波。这些滤波器能防止具有长达 50ns (最小值) 持续时间和轨至轨电压幅度的信号进入双线式总线数字接口电路。

下降时间控制

根据 I²C 快速模式 (400kHz) 规格, 双线式总线数

字接口电路可在强制 SDAIN 总线为逻辑低电平时提供下降时间控制。下降时间始终满足以下极限值要求:

$$(20 + 0.1 \cdot C_B) < t_f < 300\text{ns}$$

式中的 t_f 为下降时间 (单位: ns), C_B 为 SDAIN 引脚上的等效电容 (单位: pF)。当连接电路将逻辑低电平从 SDAOUT 传递至 SDAIN (或从 SDAIN 传递至 SDAOUT) 时, 其输出信号将满足下降时间要求, 前提是其输入信号满足下降时间要求。

应用信息

带电插拔, 电容缓冲

图 12 所示的应用突出展现了 LTC4302 所具备的带电插拔和电容缓冲功能。请注意, 如果 I/O 插件板直接插入背板, 则插件板电容将直接加到背板电容上, 从而使得上升和下降时间要求难以得到满足。将 LTC4302 放置在插件板的边缘, 但需将插件板电容与背板隔离开来。LTC4302 驱动插件板上所有元件的电容, 而背板只是要驱动 LTC4302 的电容 (该电容小于 10pF)。

假定可以采用一个交错连接器, 应使地、V_{CC} 和 V_{CC2} 引脚最长以保证 SDAIN 和 SCLIN 能够在其连接之前接收到 1V 预充电电压。使 SDAIN 和 SCLIN 引脚为中等长度以确保它们能够在 CONN 引脚为低电平时连接完好。使 CONN 引脚最短并在 I/O 插件板上的 CONN 引脚与地之间连接一个弱电阻器。这将确保当 SDAIN 和 SCLIN 在带电插入操作期间进行连接时, LTC4302-1/LTC4302-2 保持为一个高阻抗状

态。在带电插除操作期间, 首先使 CONN 断接以确保 LTC4302 在 SDAIN 和 SCLIN 断接之前以一种受控的方式进入一个高阻抗状态。由于 LTC4302 被强制为高阻抗状态, 再加上 1V 的预充电电压和 10pF 以下的引脚电容, 因此当 SDAIN 和 SCLIN 与连接器进行通信时其在背板总线上所引起的扰动最小。

利用嵌套寻址的地址扩展

图 13 示出了如何利用嵌套寻址法来把 LTC4302 用于扩充一个系统中的器件数量。请注意, 每块 I/O 插件板都包含一个地址为 1111 111 的传感器件。如果两块插件板均被直接插入背板, 则两个传感器需要两个不同的地址。然而, 每个 LTC4302 都将其插件板上的器件与系统的其他部分隔离开来, 直到其接收到进行连接的命令为止。如果主控制器每次只采用 LTC4302 连接一块 I/O 插件板, 则每块 I/O 插件板都能够具有一个地址为 1111 111 的器件, 而且不会发生任何问题。

应用信息

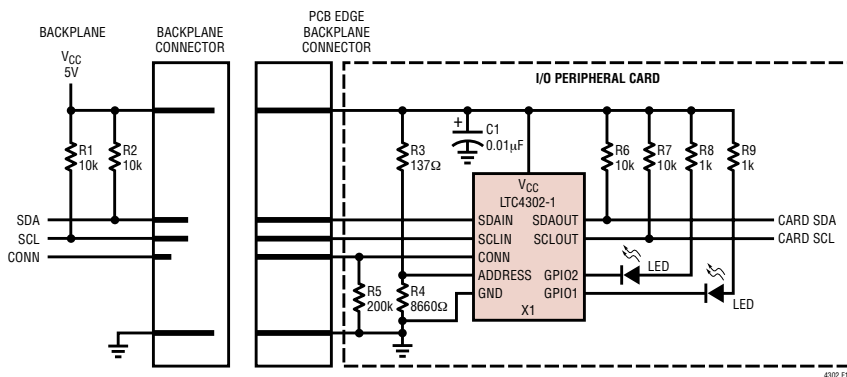


图 12 : LTC4302-1 在一个带电插入和电容缓冲应用中

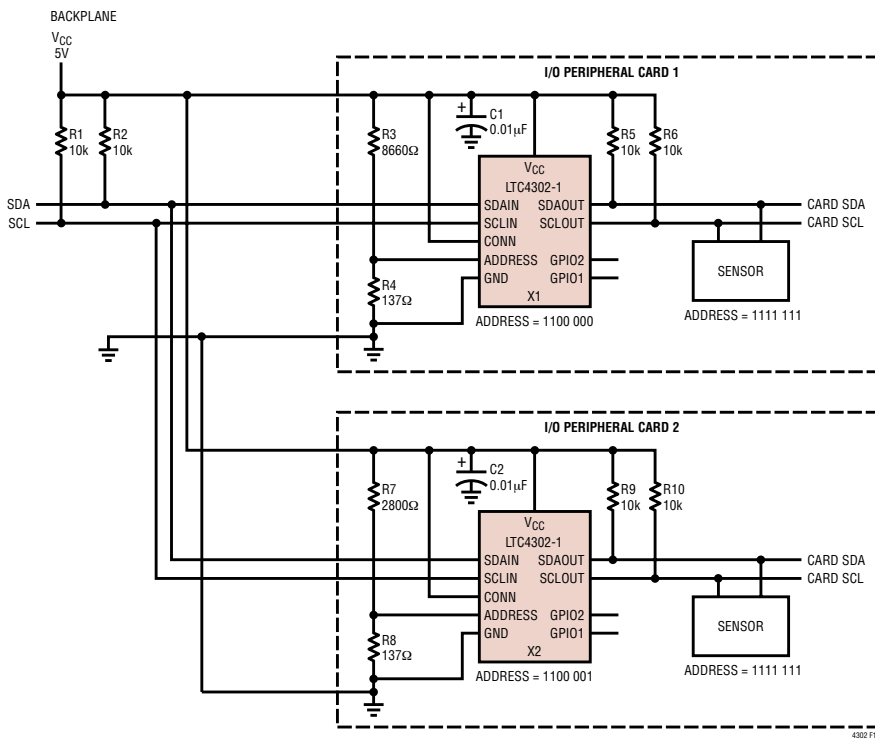


图 13 : LTC4302-1 在一个嵌套寻址应用中

LTC4302-1/LTC4302-2

应用信息

5V 至 3.3V 电平转换器和电源冗余 (LTC4302-2)

如图 14 所示，背板侧和插件板侧要求不同电源电压的系统可采用 LTC4302-2。插件板上的上拉电阻器连接在 SDAOUT 和 SCLOUT 与 V_{CC2} 之间，而背板上的上拉电阻器则连接在 SDAIN 和 SCLIN 与 V_{CC} 之间。LTC4302-2 可在 V_{CC} 和 V_{CC2} 上的电压为 2.7V 至 5.5V 的条件下运行。对 V_{CC} 与 V_{CC2} 相互之间的电压大小关系没有限制。

该应用还提供了电源冗余。如果 V_{CC} 或 V_{CC2} 电

源电压降至其 UVLO 门限以下，LTC4302-2 将使背板与插件板断接，这样仍然得到供电的一侧能够继续运行。

具有电源压降的系统 (LTC4302-1)

在庞大的双线式系统中，器件在系统的不同位置所承受的 V_{CC} 电压有可能相差几百毫伏或更多。图 15 用 V_{CC} 线路中的一个串联电阻器对这一情形进行了模拟。为了实现 LTC4302-1 的正确操作，需确定 $V_{CC(BUS)} \geq V_{CC(LTC4302)} - 0.5V$ 。

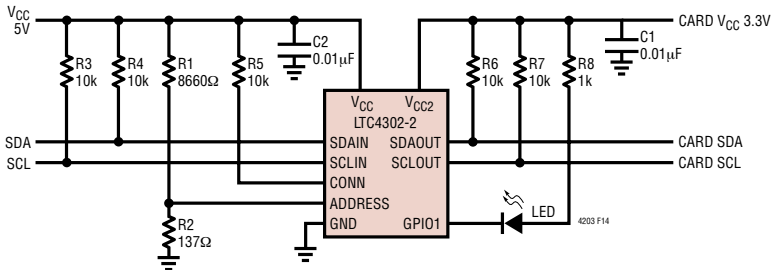


图 14 : 5V 至 3.3V 电平转换器应用

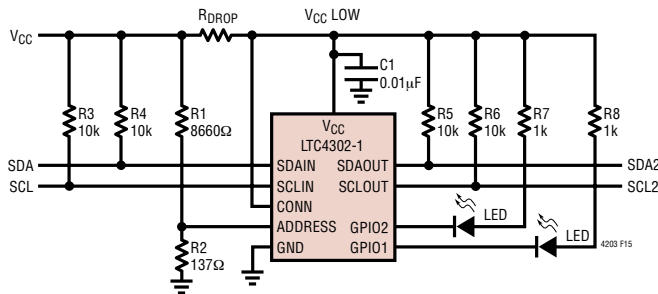


图 15 : 具有电源压降的系统

应用信息

转发器/总线扩展器应用

如图 16 所示，希望将两个彼此相隔一定距离的双线式系统连接起来的用户可通过将两个 LTC4302-1 进行背对背连接来达到这一目的。I²C 规格允许 400pF 的最大总线电容，因而严格限制了总线的长度。SMBus 规格对总线电容没有限制；然而，如果上升和下降时间规格得到满足，则与总线相连的器件的有限阻抗会要求系统保持很小的规模。

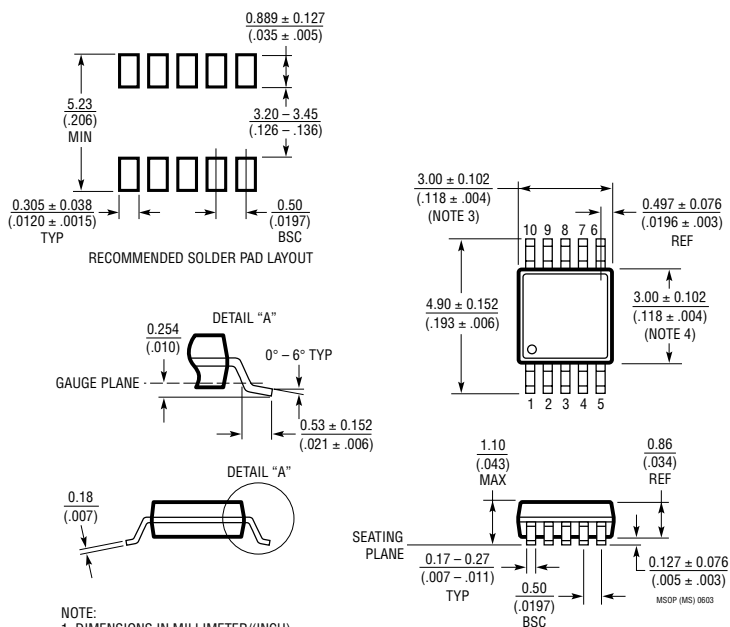
LTC4302-1 的强上拉和下拉阻抗能够在电容高达 1nF 的条件下满足上升和下降时间规格，从而允许长得多互连距离。在这种情况下，两个系统之间的不同接地电压会对该允许距离有所限制，这是因为系统一端的一个有效逻辑低电压（相对于地电位）有可能违犯另一端的允许 V_{OL} 规格（相对于地电位）。此外，背对背连接的 LTC4302-1 的连接电路偏移电压会加在一起而成为引发同样问题的直接起因。

封装描述

MS 封装

10 引脚塑料 MSOP

(参考 LTC DWG # 05-08-1661)



NOTE:

1. DIMENSIONS IN MILLIMETER/(INCH)
2. DRAWING NOT TO SCALE
3. DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
4. DIMENSION DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS. INTERLEAD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
5. LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.102mm (.004") MAX

LTC4302-1/LTC4302-2

典型应用

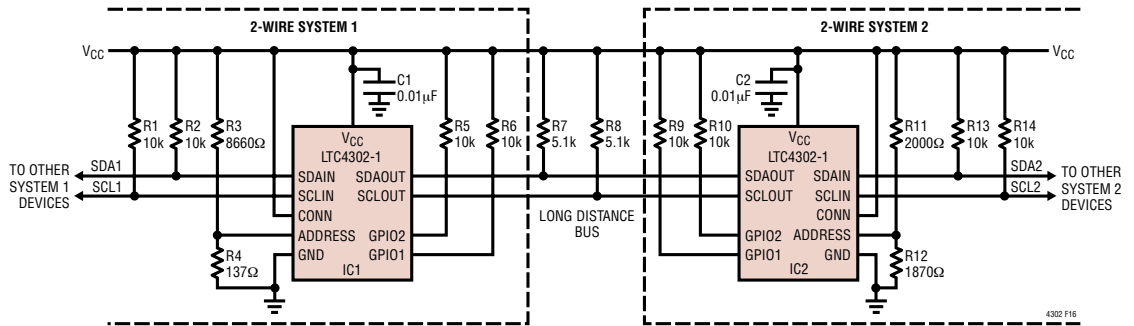


图 16：转发器/总线扩展器应用

相关器件

器件型号	描述	备注
LTC1380/LTC1393	具有 SMBus 接口的单端八通道/差分四通道模拟多路转换器	低 R_{ON} : 35Ω 单端/70Ω 差分, 可扩展至 32 个单端或 16 个差分通道
LTC1427-50	具有 SMBus 接口的微功率、10 位电流输出 DAC	精准 50μA ± 2.5% 容限 (在整个工作温度范围内), 4 个可选 SMBus 地址, DAC 在零标度或中间标度条件下上电
LTC1623	具有 SMBus 接口的双高压侧开关控制器	8 个可选地址/16 通道能力
LTC1663	具有 SMBus 接口的 10 位轨至轨微功率 DAC	DNL < 0.75LSB 最大值, 5 引脚 SOT-23 封装
LTC1694/LTC1694-1	SMBus 加速器	改善的 SMBus/I ² C 上升时间, 确保与多个 SMBus/I ² C 器件的数据完整性
LT1786F	SMBus 控制型 CCFL 开关稳压器	1.25A、200kHz、浮动或接地荧光灯配置
LTC1695	采用 ThinSOT™ 封装的 SMBus/I ² C 风扇速度控制器	0.75Ω PMOS 180mA 稳压器, 6 位 DAC
LTC1840	双路 I ² C 风扇速度控制器	两个 100μA 8 位 DAC, 两个测速输入, 4 个 GPIO
LTC4300A-1/ LTC4300A-2	可热插拨双线式总线缓冲器	可提供电容缓冲, SDA 和 SCL 热插拨, 电平移位

ThinSOT 是凌特公司的商标。