

用于 DDR/QDR 存储 终端的 3A、2MHz 单片同步稳压器

特点

- 高效率：效率高达 90%
- ±3A 输出电流
- 对称的供电和吸收输出电流限值
- 低接通电阻 $R_{DS(ON)}$ 内部开关：85m Ω
- 无需肖特基二极管
- 2.25V 至 5.5V 输入电压范围
- $V_{OUT} = V_{REF}/2$
- ±1% 输出电压精度
- 可设置开关频率：高达 2MHz
- 电源良好输出电压监控器
- 过热保护
- 采用 16 引脚 TSSOP 裸露衬垫封装


应用

- 总线终端：DDR 和 QDR™ 存储器、SSTL、HSTL、...
- 笔记本电脑
- 分布式电源系统

描述

LTC[®]3413 是一款采用恒定频率电流模式架构的高效单片同步降压型 DC/DC 转换器。它可在 2.25V 至 5.5V 的输入电压范围内工作，并能在供应或吸收高达 3A 的输出电流的同时提供一个大小为 $0.5V * V_{REF}$ 的已调输出电压。由于采用了一个内部分压器，所以减少了元件数目，并通过将基准电压一分为二免除了增设外部电阻器的需要。具有 85m Ω 接通电阻的内部同步电源开关提升了效率并免除了增设一个外部肖特基二极管的需要。可由一个外部电阻器来设定高达 2MHz 的开关频率。

LTC3413 中的强制连续操作模式可降低噪声和 RF 干扰。故障保护功能由一个用于在供电和吸收电流操作期间对输出电流加以限制的过流比较器来提供。可调补偿使得能够在各种负载和输出电容器条件下对瞬态响应进行优化。

、LTC 和 LT 是凌特公司的注册商标。
QDR RAM 和 Quad Data Rate RAM 是由 Cypress Semiconductor、Hitachi、IDT、Micron Technology, Inc. 和 Samsung 开发的一个新产品系列。

典型应用

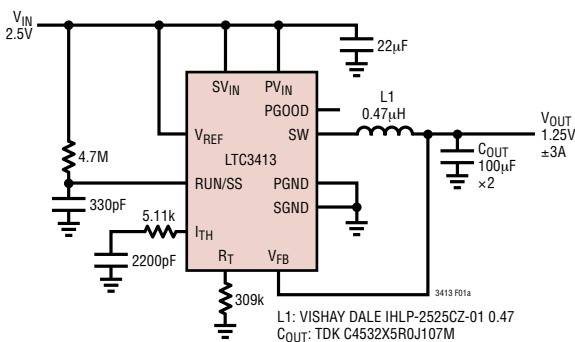


图 1a：高效总线终端电源

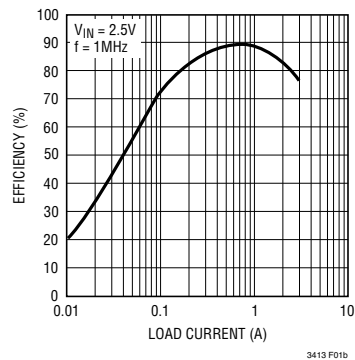


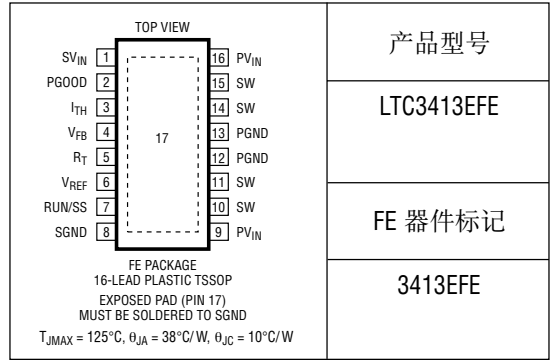
图 1b：效率与负载电流的关系曲线

LTC3413

绝对最大额定值(注1)

V_{IN} , PV_{IN} 电源电压	-0.3V 至 6V
I_{TH} , RUN/SS , V_{FB} , $PGOOD$ 电压	-0.3V 至 V_{IN}
V_{REF} 电压	-0.3V 至 V_{IN}
SW 电压	-0.3V 至 ($V_{IN} + 0.3V$)
峰值 SW 吸收和供电电流	7.2A
工作环境温度范围(注 2)	-40°C 至 85°C
结温(注 5, 8)	125°C
贮存温度范围	-65°C 至 150°C
引脚温度(焊接时间 10 秒)	300°C

封装/订购信息



对于规定工作温度范围更宽的器件，请咨询凌特公司。

电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{IN} = 3.3V$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位
V_{IN}	输入电压范围		2.25		5.5	V
V_{FB}	反馈电压精度	(注 3)	●		±1	%
I_{FB}	电压反馈漏电流				0.4	μA
I_{RUN}	RUN/SS 漏电流				1	μA
ΔV_{FB}	反馈电压调节	$V_{IN} = 2.7V$ 至 $5.5V$ (注 3)	●	0.04	0.2	%/V
$V_{LOADREG}$	反馈电压负载调节	在伺服环路中进行测量, $V_{ITH} = 0.36V$	●	0.02	0.2	%
		在伺服环路中进行测量, $V_{ITH} = 0.84V$	●	-0.02	-0.2	%
ΔV_{PGOOD}	电源良好范围			±10	±12	%
R_{PGOOD}	电源良好下拉电阻			120	200	Ω
I_Q	输入 DC 偏置电流	(注 4)				
	工作电流	$V_{FB} = 1.5V$, $V_{ITH} = 1.4V$, $V_{REF} = 2.5V$		250	330	μA
	停机电流	$V_{RUN} = 0V$ (注 7)		0.02	1	μA
f_{OSC}	开关频率	$R_{OSC} = 309k$	0.88	1.00	1.12	MHz
	开关频率范围	(注 6)	0.30		2.00	MHz
R_{PFET}	P 沟道 FET 的 $R_{DS(ON)}$	$I_{SW} = 300mA$		85	110	mΩ
R_{NFET}	N 沟道 FET 的 $R_{DS(ON)}$	$I_{SW} = 300mA$		65	90	mΩ
I_{LIMIT}	峰值电流限值		3.8	5.4		A
V_{UVLO}	欠压闭锁门限		1.75	2	2.25	V
I_{LSW}	SW 漏电流	$V_{RUN} = 0V$, $V_{IN} = 5.5V$ (注 7)		0.1	1	μA
V_{RUN}	RUN 门限		0.5	0.65	0.8	V

注 1：绝对最大额定值是指超出该值则器件的使用寿命可能会受损。

注 2：LTC3413E 在 0°C 至 70°C 的范围内保证能够满足性能规格的要求。在 -40°C 至 85°C 工作温度范围内的指标通过设计、特性分析和统计过程控制中的相关性来保证。

注 3：LTC3413E 是在一个通过调节 V_{FB} 来获得一个规定的误差放大器输出电压 (I_{TH}) 的反馈环路进行测试的。

注 4：由于以开关频率输送的内部栅极电荷的缘故，动态供电电流因而更高。

注 5： T_J 是根据以下公式由环境温度 T_A 和功耗 P_D 计算而得的：
LTC3413E： $T_J = T_A + (P_D \cdot 38^\circ\text{C/W})$

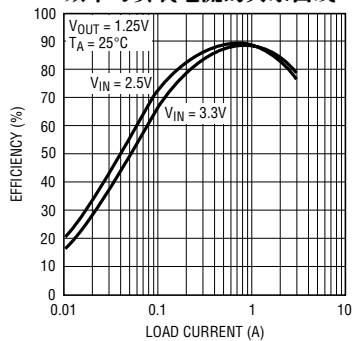
注 6：2MHz 操作由设计提供保证，未经生产测试。

注 7：停机电流和 SW 漏电流仅在晶圆片筛选过程中进行测试。

注 8：该 IC 具有用于在短暂过载条件下对器件提供保护的过热保护功能。当过热保护功能生效时，结温将超过 125°C。连续工作于规定的最大工作结温以上有可能损害器件的可靠性。

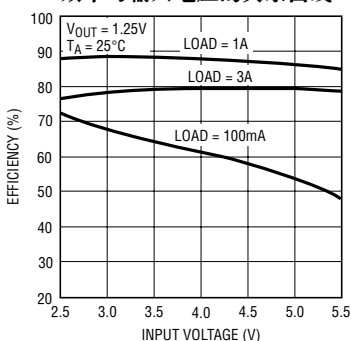
典型性能特征

效率与负载电流的关系曲线



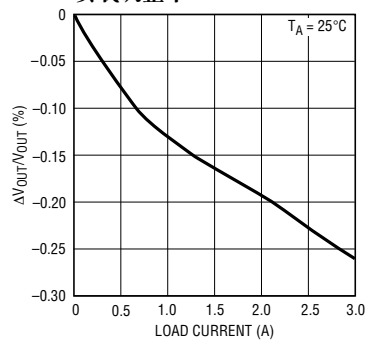
3413 G01

效率与输入电压的关系曲线



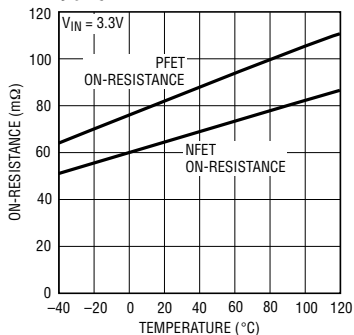
3413 G02

负载调整率



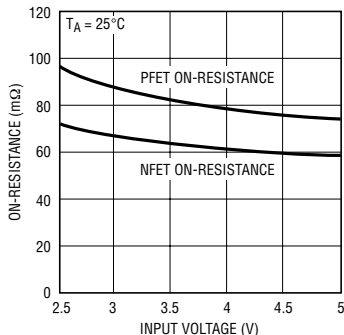
3413 G03

开关接通电阻与温度的关系曲线



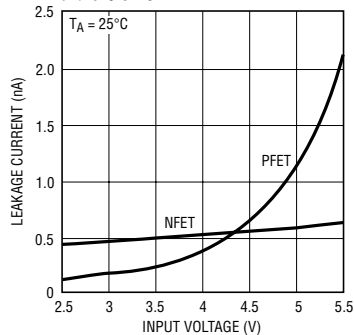
3413 G04

开关接通电阻与输入电压的关系曲线



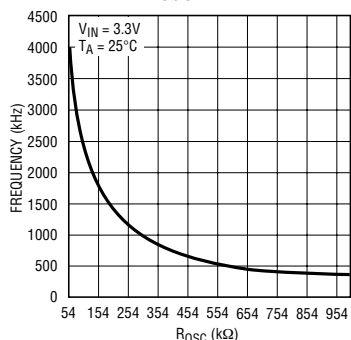
3413 G05

开关漏电流与输入电压的关系曲线



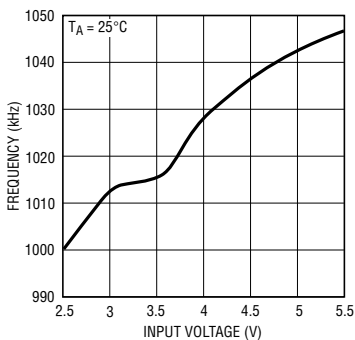
3413 G06

频率与ROSC的关系曲线



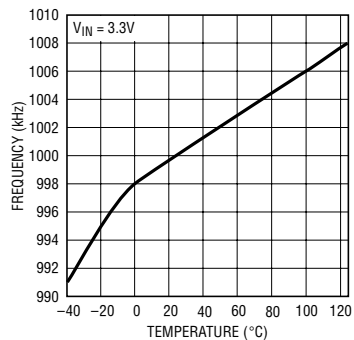
3413 G07

频率与输入电压的关系曲线



3213 G08

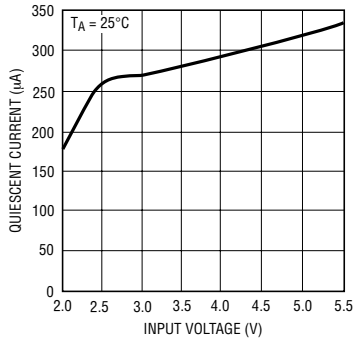
频率与温度的关系曲线



3413 G09

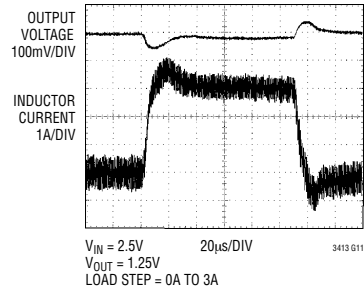
典型性能特征

静态电流与输入电压的关系

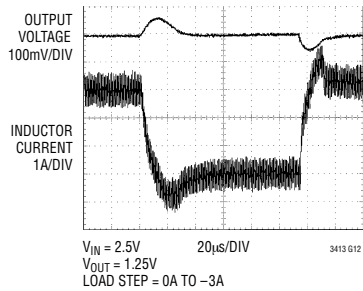


3413 G10

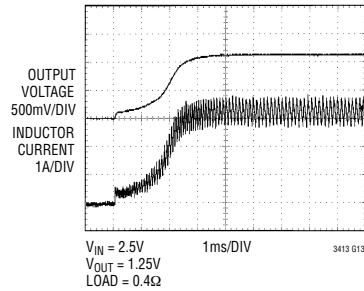
负载阶跃瞬态响应



负载阶跃瞬态响应



启动波形



引脚功能

SV_{IN} (引脚 1)：小信号电路电源引脚。通过一个电容器将该引脚去耦至 SGND。SV_{IN} 引脚电压必须高于或等于 PV_{IN} 引脚电压，但是 SV_{IN} 和 PV_{IN} 两者的差异必须小于 0.5V。

PGOOD (引脚 2)：电源良好输出。该引脚为输出电压不在调节点的 ±10% 以内时被拉至地电位的漏极开路逻辑输出。

I_{TH} (引脚 3)：误差放大器补偿点。电流比较器门限随著该控制电压的增加而提高。该引脚的标称电压范围为 0.2V 至 1.4V，其中，0.6V 对应于零检测电压（零电流）。

V_{FB} (引脚 4)：反馈引脚。接收来自输出的反馈电压。

R_T (引脚 5)：振荡器电阻器输入。在该引脚与地之间连接一个电阻器可设定开关频率。

V_{REF} (引脚 6)：基准电压输入。内部误差放大器的正输入通过一个电阻分压器来检测该引脚上的一半电压。

RUN/SS (引脚 7)：运行控制和软起动输入。使该引脚的电压低于 0.5V 将关断 LTC3413。在停机模式中，所有的功能均失效，吸收的电源电流低于 1μA。在该引脚与地之间连接一个电容器可设定至满输出电流的上升时间。

SGND (引脚 8)：信号地。所有的小信号元件和补偿元件均应连接至这个地，再在某一点上连接至 PGND 引脚。

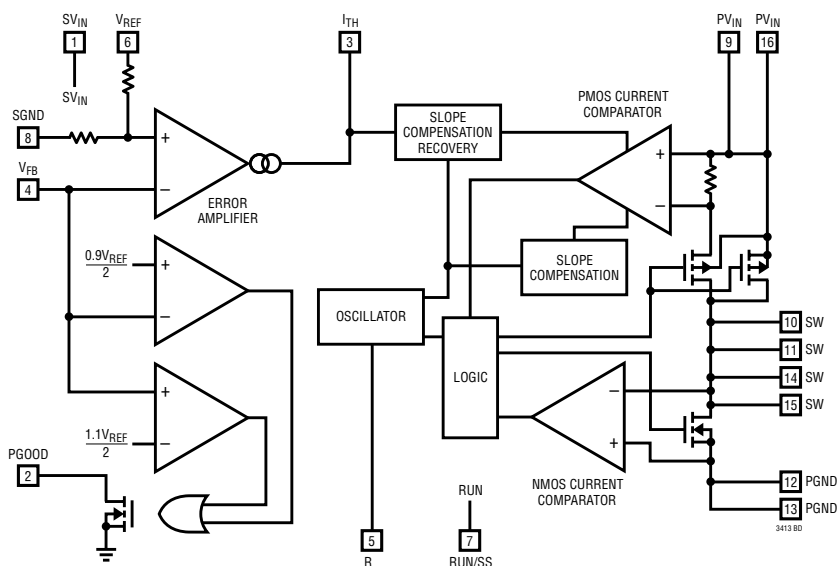
PV_{IN} (引脚 9、16)：功率输入电源。通过一个电容器将该引脚去耦至 PGND。

SW (引脚 10、11、14、15)：至电感器的开关节点连接。该引脚与内部主功率 MOSFET 开关和同步功率 MOSFET 开关的漏极相连。

PGND (引脚 12、13)：电源地。将该引脚靠近连接至 C_{IN} 和 C_{OUT} 的负 (-) 端。

裸露衬垫 (引脚 17)：应连接至 SGND 引脚。

功能方框图



sn3413 3413fs

工作原理

主控制环路

LTC3413 是一款能够在输出端上供应和吸收电流的单片、恒定频率、电流模式降压型 DC/DC 转换器。在正常操作过程中，内部高端电源开关 (P 沟道 MOSFET) 在每个时钟周期的起点接通。电感器中的电流增加，直至电流比较器跳变并将高端的功率 MOSFET 关断为止。电流比较器关断高端电源开关时的峰值电感器电流受控于 I_{TH} 引脚上的电压。误差放大器根据 V_{FB} 引脚上的反馈信号与一个等于 $1/2 V_{REF}$ 引脚电压的基准电压的比较结果来调节 I_{TH} 引脚电压。当负载电流增加时，它使反馈电压有所减小 (相对于基准电压)。误差放大器将提升 I_{TH} 电压，直到平均电感器电流与新的负载电流匹配为止。当顶端功率 MOSFET 关断时，同步电源开关 (N 沟道 MOSFET) 接通，直至达到底端功率 MOSFET 的电流限值或下一个时钟周期开始为止。底端功率 MOSFET 的电流限值被设定为 $-7A$ 。

器件的工作频率由一个连接在 R_T 引脚与地之间的外部电阻器来设定。开关频率的变化范围为 300kHz 至 2MHz。

如果输出电压超出稳压范围达 $\pm 10\%$ ，则过压和欠压比较器将把 PGOOD 输出拉至低电平。在过压条件下，高端功率 MOSFET 被关断，而底端功率 MOSFET 被接通，直到过压状态被消除或达到底端功率 MOSFET 的电流限值为止。

压降方式工作

当输入电源电压降至输出电压附近时，占空比增至接近最大接通时间。电源电压的进一步下降会迫使主开关在超过一个周期的时间里保持接通状

态，直至其达到 100% 占空比为止。这样输出电压将由输入电压与内部 P 沟道 MOSFET 和电感器上的压降之差来决定。

低电源电压操作

LTC3413 的设计目标是能够在 S_{VIN} 输入电源电压低至 2.25V 的情况下正常操作。在低输入电源电压条件下需要考虑的一个重要事项是 P 沟道和 N 沟道电源开关的接通电阻 $R_{DS(ON)}$ 的增加。当 LTC3413 在 100% 占空比和低输入电压条件下使用时，用户应计算功耗以确保热限值不被超过。

斜坡补偿和电感器峰值电流

斜坡补偿通过防止在占空比大于 50% 的情况下发生次谐波振荡来在恒定频率架构中提供稳定性。这是通过在占空比超过 40% 时给电感器电流信号增加一个斜坡补偿而在内部实现的。一般地，最大电感器峰值电流会在增加斜坡补偿时有所下降。然而，在 LTC3413 中，进行斜坡补偿恢复的目的是为了在整个占空比范围内保持最大电感器峰值电流的恒定。

短路保护

当输出短接至地时，电感器电流在一个开关周期中非常缓慢地衰减。为防止出现电流失控现象，给电感器电流强加了一个辅助电流限值。如果电感器谷值电流增加到 5A 以上，则高端功率 MOSFET 将被关闭且开关周期将被跳过，直到电感器电流减小为止。

应用信息

图 1a 示出了基本的 LTC3413 应用电路。外部元件的选择取决于最大负载电流并始于电感值和工作频率的选择，然后再选择 C_{IN} 和 C_{OUT} 。

工作频率

工作频率的选择是效率与元件外形尺寸之间的一个权衡折衷的过程。高频操作允许采用较小的电感器和电容器数值。在较低的频率条件下工作能够通过减少内部栅电荷漏失来提高效率，但需要采用数值较大的电感和/或电容以维持低输出纹波电压。

LTC3413 的工作频率由一个连接于 R_T 引脚和地之间的外部电阻器来决定。电阻器的阻值设定了用于对振荡器内部的一个定时电容器进行充电和放电的斜坡电流，其计算公式如下：

$$R_{OSC} = \frac{3.23 \cdot 10^{11}}{f} (\Omega) - 10k\Omega$$

虽然频率可高达 2MHz，但 LTC3413 的最小接通时间给操作占空比强加了一个最小限值。最小接通时间一般为 110ns。因此，最小占空比等于 $100 \cdot 110ns \cdot f$ (Hz)。

电感器的选择

对于一个给定的输入和输出电压，电感值和工作频率决定了纹波电流。纹波电流 ΔI_L 随著 V_{IN} 或 V_{OUT} 的升高而增加，并随著电感值的增加而减小。

$$\Delta I_L = \left(\frac{V_{OUT}}{fL} \right) \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

具有较低的纹波电流可以减少电感器的磁芯损耗、输出电容器的 ESR 损耗和输出电压纹波。在低频和小纹波电流条件下，工作效率达到最高。但是，这需要采用一个大电感器。

用于设定纹波电流的一个合理的起始点为 $\Delta I_L = 0.4 (I_{MAX})$ 。最大纹波电流出现于 V_{IN} 最高时。为了保证纹波电流处于一个规定的最大值以下，应按下式来选择电感值：

$$L = \left(\frac{V_{OUT}}{f\Delta I_L(MAX)} \right) \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

电感器磁芯的选择

一旦求出了电感值 L ，就必须选择电感器的类型。对于一个给定的电感值，实际的磁芯损耗与磁芯的大小无关，但与所选的电感值关系很大。随著电感的增加，磁芯损耗下降。不幸的是，电感的增加需要更多的线匝数，因而导致铜损增加。

铁氧体结构的磁芯损耗很小，常常在高开关频率下使用，这样就可以把设计目标集中在如何减少铜损和防止饱和上。铁氧体磁芯材料会发生“硬”饱和，即指当峰值设计电流被超过时，电感会迅速遭到破坏，这将导致电感器纹波电流突然增加，并最终使得输出电压纹波增加。不能让磁芯饱和！

不同的磁芯材料和形状将改变一个电感器的尺寸/电流和价格/电流之间的关系。采用铁氧体或坡莫合金材料的环形芯或屏蔽罐形磁芯外形较小且辐射的能量不太大，但与电特性相似的铁粉磁芯电感器相比价格较为昂贵。选用哪种类型的电感器主要取决于价格—尺寸要求以及任何的辐射场/EMI 要求。

应用信息

表 1 列出了一些针对 LTC3413 应用而推荐的表面安装型电感器。

表 1：推荐的表面安装型电感器

制造商	产品型号	数值 (μH)	DCR ($\text{m}\Omega$)
Murata	LQH55DNR47M01	0.47	13.0
Vishay/Dale	IHLP2525CZPJR47M01	0.47	4.2
Pulse	P1166.681T	0.44	6.0
Cooper	SD20-R47	0.47	20.0

C_{IN} 和 C_{OUT} 的选择

需要采用输入电容 C_{IN} 来滤除高端 MOSFET 源极上的梯形波电流。为了防止出现大电压瞬变，应采用一个根据最大 RMS 电流而选定的低 ESR 输入电容器。最大 RMS 电流由下式给出：

$$I_{\text{RMS}} = I_{\text{OUT(MAX)}} \frac{V_{\text{OUT}}}{V_{\text{IN}}} \sqrt{\frac{V_{\text{IN}}}{V_{\text{OUT}}} - 1}$$

当 $V_{\text{IN}} = 2V_{\text{OUT}}$ 时，该公式具有一个最大值：即 $I_{\text{MAX}} = I_{\text{OUT}}/2$ 。这种简单的最差条件通常用于设计，因为这样的设计即使在产生较大的设计偏差时也不用担心。请注意电容器制造商所提供的额定纹波电流通常仅基于 2000 小时的使用寿命。这使得合理的做法是采用规格更高的电容器，或选择一个针对比所要求温度更高的条件而设计的电容器。也可以把多个电容器并联起来使用以满足设计的外形尺寸或高度要求。

C_{OUT} 的选择由用于最大限度地减小电压纹波和负载阶跃瞬变所需的有效串联电阻 (ESR) 以及用于确保控制环路稳定性所需的电容值来决定。如后文所述，可通过观察负载瞬态响应来检查环路稳定性。输出纹波 ΔV_{OUT} 由下式决定：

$$\Delta V_{\text{OUT}} \leq \Delta I_{\text{L}} \left(\text{ESR} + \frac{1}{8fC_{\text{OUT}}} \right)$$

因为 ΔI_{L} 随输入电压的增加而增加，因此在最大输入电压条件下输出纹波最大。有可能需要采用多个并联的电容器以满足 ESR 和 RMS 电流处理要求。固体钽电容器、特殊的聚合物电容器、铝电解电容器和陶瓷电容器均有用于表面安装的封装。特殊聚合物电容器具有非常低的 ESR，但其电容密度不及其他类型的电容器。钽电容器的电容密度最高，但重要的是只能采用那些为应用于开关电源而进行了浪涌测试的电容器。

铝电解电容器的 ESR 虽然高得多，但能够在对成本敏感的应用中使用，考虑包括额定纹波电流和长期稳定性。陶瓷电容器的 ESR 特性极佳，但可能具有很高的电压系数，并产生声频压电效应。陶瓷电容器的高 Q 值和走线电感还会引发显著的振铃。

采用陶瓷输入和输出电容器

目前，外壳尺寸较小的高容值、低成本陶瓷电容器已有供应。由于它们具有高纹波电流、高额定电压和低 ESR，因而成为开关稳压器应用的理想选择。当在输入和输出端上采用这些电容器时必须谨慎。当在输入端采用一个陶瓷电容器且功率是从一个交流适配器通过长电线来输送的时候，输出端上的一个负载阶跃有可能在输入端 (V_{IN} 引脚) 上引发振铃。在最好的情况下，该振铃会被耦合至输出端并被误认为是环路的不稳定。在最坏的情况下，通过该长电线传导的瞬时涌入电流有可能在 V_{IN} 上引发一个足以损坏器件的电压尖峰。

当选择输入和输出陶瓷电容器时，应选择 X5R 或 X7R 电介质组成的电容器。对于给定的数值和外形尺寸，这两种电介质的温度和电压特性是所有陶瓷中最好的。

应用信息

输出电压的设置

在大多数应用中， V_{OUT} 直接连接至 V_{FB} 。在这种场合，输出电压将等于 V_{REF} 引脚电压的一半。

$$V_{OUT} = \frac{V_{REF}}{2}$$

如果希望得到一种不同的输出电压关系，则可采用一个连接在 V_{OUT} 和 V_{FB} 之间的外部电阻分压器。这样，输出电压将能够根据下面的公式来设定：

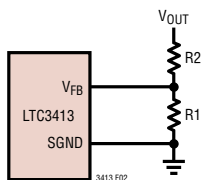


图 2：输出电压的设定

$$V_{OUT} = \frac{V_{REF}}{2} \left(1 + \frac{R2}{R1} \right)$$

软起动

RUN/SS 引脚提供了一种关断 LTC3413 的方法和一个用于软起动的定时器。把 RUN/SS 引脚电压拉至 0.5V 以下可将 LTC3413 置于低静态电流的停机状态 ($I_Q < 1\mu A$)。

LTC3413 包含一个内部软起动箝位电路，该电路在 RUN/SS 引脚电压被拉至 2V 以上之后逐步提升 I_{TH} 上的箝位电压。1024 个开关周期之后即可在 I_{TH}

上获得满电流范围。如果需要一个较长的软起动周期，则可采用 RUN/SS 引脚上的一个电阻器和电容器对 I_{TH} 上的箝位电压进行外部设定，如图 1a 所示。软起动持续时间可利用下列公式来计算：

$$t_{SS} = R_{SS} \cdot C_{SS} \ln \left(\frac{V_{IN}}{V_{IN} - 1.8V} \right) \text{ (秒)}$$

效率考虑

开关稳压器的效率等于输出功率与输入功率相除再乘以 100%。对单独损耗进行分析以确定效率的限制因素以及做出何种变更能够实现最大的改进往往很有用处。效率可表达为：

$$\text{效率} = 100\% - (L1 + L2 + L3 + \dots)$$

式中的 $L1$ 、 $L2$ 等等是作为输入功率百分比的单独损耗分量。

尽管电路中所有的耗能元件都会产生损耗，但大部分损耗通常来源于两个主要因素：即 V_{IN} 静态电流和 I^2R 损耗。

非常低的负载电流条件下的效率下降主要由 V_{IN} 静态电流损耗引起，而中高负载电流条件下的效率下降则主要因 I^2R 损耗所致。在典型的效率图上，非常低的负载电流条件下的效率曲线会产生误导作用，因为实际的功率损耗并不重要。

1. V_{IN} 静态电流包括两个部分：即“电特性”参数表中给出的 DC 偏置电流以及内部主开关和同步开关的栅极电荷电流。栅极电荷电流产生自内部功率 MOSFET 开关栅极电容的开关操作。每一次由高

应用信息

到低再到高开关 MOSFET 栅极，一份电荷 dQ 就从 V_{IN} 移动到地。由此引起的 dQ/dt 是一个流出 V_{IN} 的电流，它通常大于 DC 偏置电流。在连续工作模式中， $I_{GATECHG} = f(Q_T + Q_B)$ ，其中 Q_T 和 Q_B 是内部高端和底端 MOSFET 开关的栅极电荷。DC 偏置和栅极电荷损耗与 V_{IN} 成比例，因此其影响在较高的电源电压条件下将更加明显。

2. I^2R 损耗由内部开关和外部电感器的电阻 R_{SW} 和 R_L 来计算。在连续工作模式中，平均输出电流流经电感器 L ，但在主开关和同步开关之间被“斩”。于是，SW 引脚上的串联电阻是高端和底端 MOSFET 接通电阻 $R_{DS(ON)}$ 以及占空比 (DC) 的一个函数，其函数关系式如下：

$$R_{SW} = (R_{DS(ON)TOP}(DC) + (R_{DS(ON)BOT})(1 - DC)$$

高端和底端 MOSFET 的 $R_{DS(ON)}$ 均可从“典型性能特征”曲线图中获得。于是，只需简单地将 R_{SW} 与 R_{RL} 相加所得的和与平均输出电流的平方相乘即可求得 I^2R 损耗。

包括 C_{IN} 和 C_{OUT} ESR 损耗和电感器磁芯损耗在内的其他损耗通常只占总损耗的 2% 以下。

热性能的考虑

在大多数应用中，LTC3413 因其效率很高而不会产生太多的热量。

然而，在那些 LTC3413 运行于高环境温度、低电源电压以及高占空比条件下 (例如压降) 的应用

中，其产生的热量有可能超过器件的最大结温。当结温接近 150°C 左右时，两个电源开关都将被切断，且 SW 节点将呈高阻抗。

为避免 LTC3413 超过最大结温，用户将需要进行一些热分析。热分析的目的在于确定功耗是否超过了器件的最大结温。温升由下式给出：

$$T_R = (P_D)(\theta_{JA})$$

式中的 P_D 为稳压器的功耗， θ_{JA} 为从片结点至环境温度的热阻。

结温 T_J 由下式计算：

$$T_J = T_A + T_R$$

式中的 T_A 为环境温度。

举个例子，假设 LTC3413 工作于压降状态，输入电压为 3.3V ，负载电流为 3A ，环境温度为 70°C 。由“典型性能特征”部分中有关开关电阻的曲线图可知，P 沟道开关的接通电阻 $R_{DS(ON)}$ 在 70°C 时为 $97\text{m}\Omega$ 。于是，器件的功耗为：

$$P_D = (I_{LOAD}^2)(R_{DS(ON)}) = (3\text{A})^2(97\text{m}\Omega) = 0.87\text{W}$$

对于 TSSOP 封装， θ_{JA} 为 $38^{\circ}\text{C}/\text{W}$ 。因此，稳压器的结温为：

$$T_J = 70^{\circ}\text{C} + (0.87\text{W})(38^{\circ}\text{C}/\text{W}) = 103^{\circ}\text{C}$$

该温度低于 125°C 的最大结温。

应用信息

请注意，在较高的电源电压条件下，结温会由于开关电阻 ($R_{DS(ON)}$) 的减小而有所下降。

检查瞬态响应

通过观测负载瞬态响应可对稳压器环路响应进行检查。开关稳压器需要几个周期来对负载电流中的一个阶跃做出响应。当发生负载阶跃时， V_{OUT} 立即产生 ΔI_{LOAD} (ESR) 的偏移量，其中，ESR 为 C_{OUT} 的有效串联电阻。 ΔI_{LOAD} 还开始对 C_{OUT} 进行充电和放电，生成一个被稳压器用来使 V_{OUT} 返回其稳态值的反馈误差信号。在此恢复期间，可对 V_{OUT} 进行过冲或振铃监测，这种监测过程将显示稳压器的稳定性。图 1a 所示的 I_{TH} 引脚外部元件和输出电容器将为大多数应用提供足够的补偿。

V_{REF} 的输出电压跟踪

对于 V_{REF} 引脚与 V_{IN} 引脚相连的应用，输出电压将等于 V_{IN} 引脚电压的一半。由于输出电压将跟踪输入电压，因此 V_{IN} 上的任何干扰都将在 V_{OUT} 上出现。例如，如果 V_{IN} 引脚上的滤波电容不足，则一个负载阶跃就有可能导致输入电压下降。负载阶跃瞬间期间的对应输出电压下降由跟踪 V_{IN} 的 V_{OUT} 引起且不应被误解为负载调节不良。

设计实例

作为一个设计实例，假设 LTC3413 在一个具有以下规格的应用中使用： $V_{IN} = 2.5V$ ， $V_{OUT} = 1.25V$ ， $I_{OUT(MAX)} = \pm 3A$ ， $f = 1MHz$ 。

首先计算定时电阻器阻值：

$$R_{OSC} = \frac{3.23 \cdot 10^{11}}{1 \cdot 10^6} - 10k\Omega = 313k\Omega$$

采用一个 309k 的标准电阻值。接著，针对约 40% 的纹波电流来计算电感值：

$$L = \left(\frac{1.25V}{1MHz \cdot 1.2A} \right) \left(1 - \frac{1.25V}{2.5V} \right) = 0.47\mu H$$

采用一个 0.47 μH 电感器时所产生最大纹波电流为：

$$\Delta I_L = \left(\frac{1.25V}{1MHz \cdot 0.47\mu H} \right) \left(1 - \frac{1.25V}{2.5V} \right) = 1.33A$$

C_{OUT} 将根据满足输出电压纹波要求所需的 ESR 以及实现环路稳定性所需的体电容来选择。对于本设计，将采用两个 100 μF 的陶瓷电容器。 C_{IN} 的数值应根据下面的最大额定电流来确定：

$$I_{RMS} = 3A \left(\frac{1.25V}{2.5V} \right) \sqrt{\frac{2.5V}{1.25V} - 1} = 1.5A_{RMS}$$

应用信息

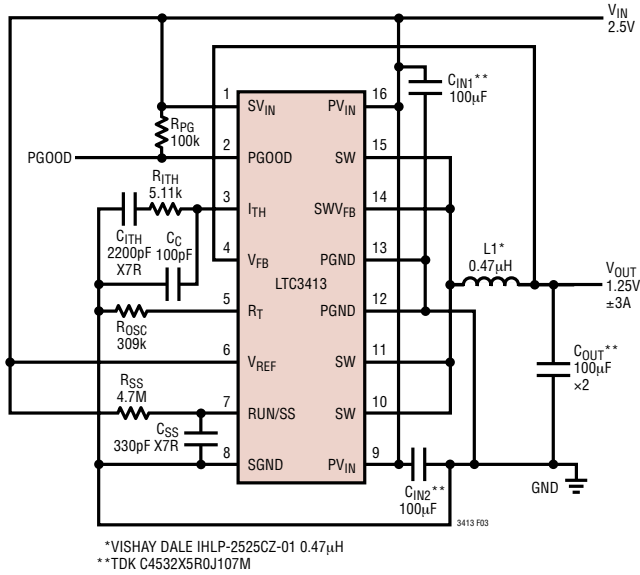


图 3：1MHz 条件下的 $1/2 V_{REF}$ 、±3A DDR 存储终端电源
(效率曲线示于图 1b)

利用两个 100µF 电容器来对 PV_{IN} 引脚进行去耦对于大多数应用来说是足够的。将 V_{REF} 引脚直接连接至 SV_{IN}。把 V_{FB} 引脚直接连接至 V_{OUT} 将把输出电压设定为 V_{REF} 引脚电压的一半。该设计实例的完整电路示于图 3。

PC 板布局检查清单

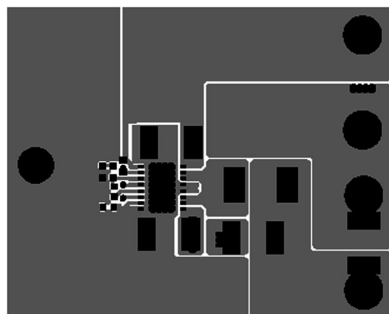
当对印刷电路板进行布局时，应采用下面的检查清单来确保 LTC3413 的正确操作。在您的布局中检查以下诸点。

1. 建议采用一个接地平面。如果未采用接地平面层，则应使信号地和电源地保持分离，并将所有的小信号元件在一个点上回接至 SGND 引脚，然后再

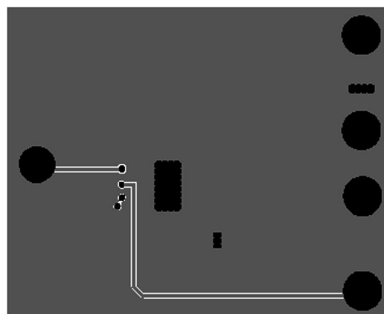
靠近连接至 LTC3413 的 PGND 引脚。

2. 将输入电容器 C_{IN} 的正 (+) 极尽可能近地与 PV_{IN} 引脚相连。该电容器提供流入内部功率 MOSFET 的 AC 电流。
3. 使开关节点 SW 远离所有敏感的小信号节点。
4. 将所有电路层的全部未用区域都敷上铜。采用这种敷铜的方法将能够降低功率元件的温升。您可以将铜面积与任何的 DC 网络 (PV_{IN}、SV_{IN}、V_{OUT}、PGND、SGND 或您的系统中的任何其他 DC 轨) 相连。
5. 将 V_{FB} 引脚直接连接至 V_{OUT} 引脚。

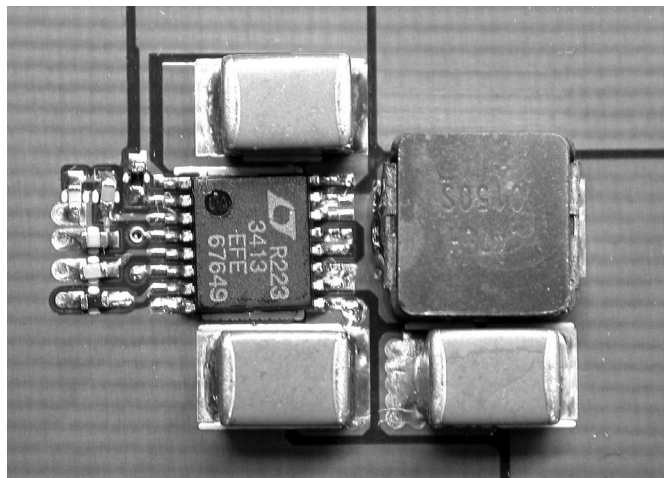
应用信息



(4a) 顶层



(4b) 底层

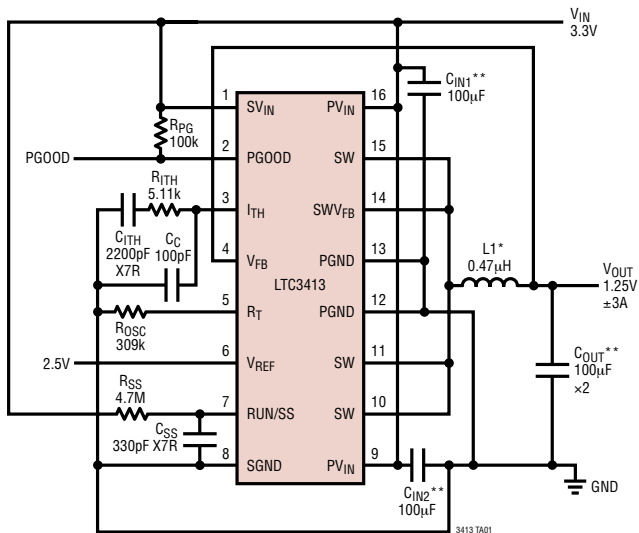


(4c) PCB 照片

图 4 : LTC3413 布局平面图

典型应用

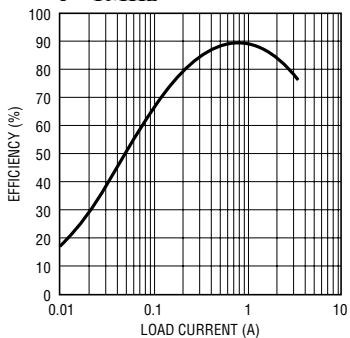
1MHz 条件下的1.25V、±3A DDR 存储器终端电源



*VISHAY DALE IHLP-2525CZ-01 0.47µH

**TDK C4532X5R0J107M

效率与负载电流的关系曲线，
 $V_{IN} = 3.3V$ ， $V_{OUT} = 1.25V$ ，
 $f = 1MHz$



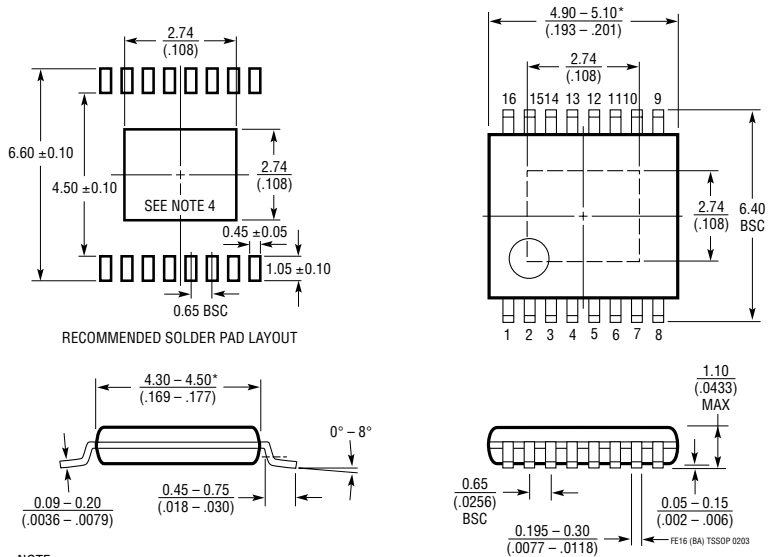
3413 TA01b

封装描述

FE 封装

16 引脚塑料 TSSOP (4.4mm)

(参考 LTC DWG # 05-08-1663, 裸露衬垫变化版 BA)



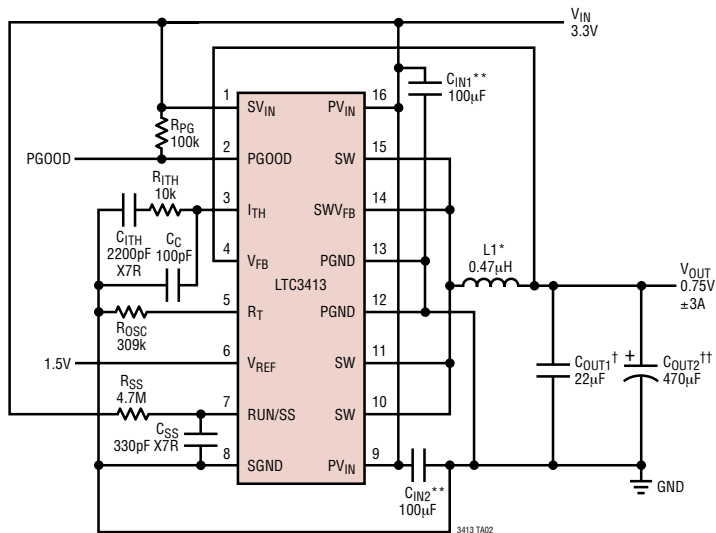
NOTE:

1. CONTROLLING DIMENSION: MILLIMETERS
2. DIMENSIONS ARE IN $\frac{\text{MILLIMETERS}}{\text{(INCHES)}}$
3. DRAWING NOT TO SCALE
4. RECOMMENDED MINIMUM PCB METAL SIZE FOR EXPOSED PAD ATTACHMENT
*DIMENSIONS DO NOT INCLUDE MOLD FLASH. MOLD FLASH SHALL NOT EXCEED 0.150mm (.006") PER SIDE

LTC3413

相关器件

3.3V 至 0.75V, ±3A HSTL 应用



*VISHAY DALE IHLP-2525CZ-01 0.47μH

**TDK C4532X5R0J107M

†TAIYO YUDEN JMK325BJ226MM

††SANYO POSCAP 4TPD470M

典型应用

器件型号	描述	备注
LTC3406	600mA、(I _{OUT}) 1.5MHz 同步降压型稳压器	V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} : 0.6V, I _Q : 20μA, ThinSOT 封装
LTC3407	双输出 600mA、(I _{OUT}) 1.5MHz 同步降压型稳压器	V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} : 0.6V, I _Q : 40μA, MS10E 封装
LTC3411	1.25A、(I _{OUT}) 4MHz 单片同步降压型稳压器	V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} : 0.8V, I _Q : 60μA, MS 封装, DFN-10 封装
LTC3412	2.5A、(I _{OUT}) 4MHz 单片同步降压型稳压器	V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} : 0.8V, I _Q : 60μA, TSSOP-16 封装
LTC3414	4A、(I _{OUT}) 4MHz 单片同步降压型稳压器	V _{IN} : 2.25V 至 5.5V, V _{OUT(MIN)} : 0.8V, I _Q : 64μA, TSSOP-20E 封装
LTC3713	低输入电压、无检测电阻 (No R _{SENSE} TM) 型同步控制器	V _{IN} : 1.5V 至 10V, V _{OUT(MIN)} : 0.8V, SSOP-24 封装
LTC3717	用于 DDR 存储终端的无检测电阻控制器	V _{IN} : 5V 至 36V, V _{OUT(MIN)} : 0.8V, SSOP-24 封装
LTC3718	低输入电压、用于 DDR 存储终端的无检测电阻控制器	V _{IN} : 1.5V 至 10V, V _{OUT(MIN)} : 0.8V, SSOP-24 封装

No R_{SENSE} 是凌特公司的商标。