

## 特点

- 采样速率：105MSPS/80MSPS
- 68dB SNR (高至 140MHz 输入)
- 80dB SFDR (高至 170MHz 输入)
- 775MHz 满功率带宽采样与保持
- 单 3.3V 电源
- 低功耗：475mW/366mW
- 可选输入范围：±0.5V 或 ±1V
- 无漏失码
- 任选的时钟占空比稳定器
- 停机和“打盹”模式
- 数据就绪输出时钟
- 引脚兼容的器件系列
  - 135MSPS：LTC2224 (12 位)、LTC2234 (10 位)
  - 105MSPS：LTC2222 (12 位)、LTC2232 (10 位)
  - 80MSPS：LTC2223 (12 位)、LTC2233 (10 位)
- 48 引脚 QFN 封装

## 应用

- 无线和有线宽带通信
- 电缆头端系统
- 功率放大器线性化
- 通信测试设备

▲、LTC 和 LT 是凌特公司的注册商标。

## 描述

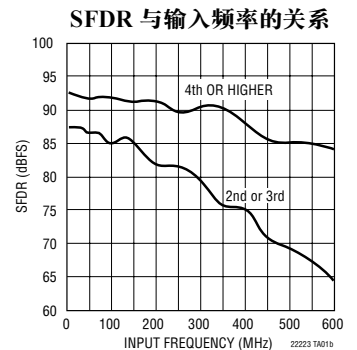
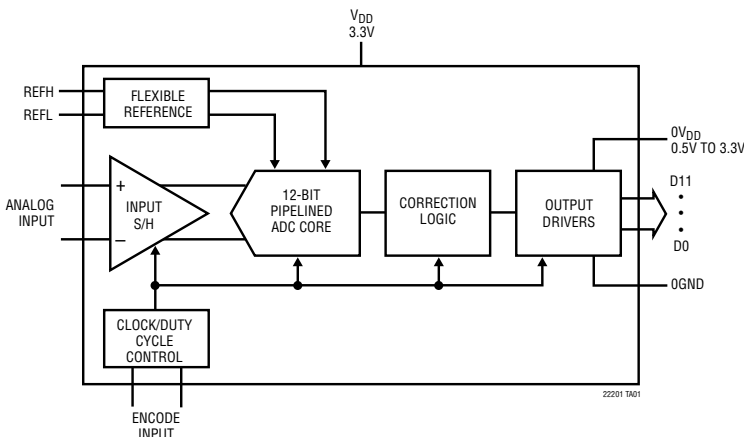
LTC®2222 和 LTC2223 是采样速率为 105MSPS/80MSPS 的 12 位 A/D 转换器，专为对高频、宽动态范围信号进行数字化处理而设计。对于要求严谨的通信应用而言，LTC2222/LTC2223 是一种完美的选择，其 AC 性能包括 68dB SNR 和 80dB 无寄生动态范围 (对于高达 170MHz 的信号频率)。0.15pSRMS 的超低抖动允许 IF 频率进行欠采样，并获得了超卓的噪声性能。

DC 规格包括 ±0.3LSB INL (典型值)、±0.2LSB DNL (典型值) 以及整个温度范围内的无漏失码性能。转换噪声很低，仅 0.5LSBRMS。

一个单独的输出电源允许输出驱动 0.5V 至 3.3V 逻辑电路。

可由正弦波、PECL、LVDS、TTL 或 CMOS 输入来对 ENC+ 和 ENC- 输入进行差分 and 单端驱动。一个任选的时钟占空比稳定器可在全速和各种时钟占空比条件下实现高性能。

## 典型应用

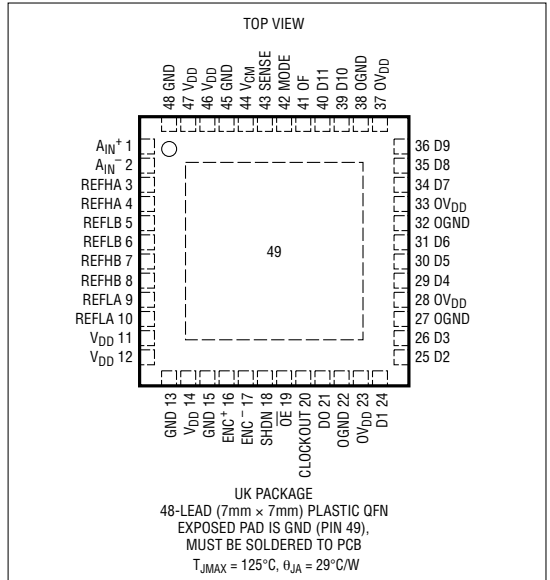


# LTC2222/LTC2223

## 绝对最大额定值 $OV_{DD} = V_{DD}$ (注 1, 2)

电源电压 ( $V_{DD}$ )	4V
数字输出接地电压 (OGND)	-0.3V 至 1V
模拟输入电压 (注 3)	-0.3V 至 ( $V_{DD} + 0.3V$ )
数字输入电压	-0.3V 至 ( $V_{DD} + 0.3V$ )
数字输出电压	-0.3V 至 ( $OV_{DD} + 0.3V$ )
功耗	1500mW
工作温度范围	
LTC2222C, LTC2223C	0°C 至 70°C
LTC2222I, LTC2223I	-40°C 至 85°C
贮存温度范围	-65°C 至 125°C

## 封装/订购信息



产品型号	UK 器件标记*
LTC2222CUK	LTC2222UK
LTC2223CUK	LTC2223UK
LTC2222IUK	LTC2222UK
LTC2223IUK	LTC2223UK

\* 温度等级请见包装箱上的标签。对于规定工作温度范围更宽的器件，请咨询凌特公司。

## 电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。(注 4)

参数	条件	LTC2222			LTC2223			单位	
		最小值	典型值	最大值	最小值	典型值	最大值		
分辨率 (无漏失码)		●	12		12			位	
积分线性误差 (注 5)	差分模拟输入	●	-1.3	±0.3	1.3	-1.1	±0.3	1.1	LSB
差分线性误差	差分模拟输入	●	-1	±0.2	1	-0.8	±0.2	0.8	LSB
积分线性误差 (注 5)	单端模拟输入			±1		±1		LSB	
差分线性误差	单端模拟输入			±0.2		±0.2		LSB	
偏移误差 (注 6)		●	-30	±3	30	-30	±3	30	mV
增益误差	外部基准	●	-2.5	±0.5	2.5	-2.5	±0.5	2.5	%FS
偏移漂移				±10		±10		μV/°C	
全标度漂移	内部基准			±30		±30		ppm/°C	
	外部基准			±15		±15		ppm/°C	
转换噪声	SENSE = 1V			0.5		0.5		LSB <sub>RMS</sub>	

22223f

## 模拟输入

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。(注 4)

符号	参数	条件	最小值	典型值	最大值	单位	
$V_{IN}$	模拟输入范围 ( $A_{IN}^+ - A_{IN}^-$ )	$3.1V < V_{DD} < 3.5V$	●	$\pm 0.5$ 至 $\pm 1$		V	
$V_{IN,CM}$	模拟输入共模电压	差分输入	●	1	1.6	1.9	V
$I_{IN}$	模拟输入漏电流	$0 < A_{IN}^+, A_{IN}^- < V_{DD}$	●	-1		1	$\mu\text{A}$
$I_{SENSE}$	SENSE 输入漏电流	$0V < SENSE < 1V$	●	-1		1	$\mu\text{A}$
$I_{MODE}$	至 GND 的 MODE 引脚下拉电流					10	$\mu\text{A}$
	满功率带宽	图 8 所示的测试电路				775	MHz
$t_{AP}$	采样及保持采集延迟时间					0	ns
$t_{JITTER}$	采样及保持采集延迟时间抖动					0.15	$\mu\text{s}_{RMS}$
CMRR	模拟输入共模抑制比					80	dB

## 动态准确度

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ ， $A_{IN} = -1\text{dBFS}$ 。(注 4)

符号	参数	条件	LTC2222			LTC2223			单位		
			最小值	典型值	最大值	最小值	典型值	最大值			
SNR	信噪比	30MHz 输入信号 (1V 范围)		63.5			63.6		dB		
		30MHz 输入信号 (2V 范围)	●	67	68.4		67.5	68.5	dB		
		70MHz 输入信号 (1V 范围)			63.4			63.5	dB		
		70MHz 输入信号 (2V 范围)				68.3			68.4	dB	
		140MHz 输入信号 (1V 范围)				63.2			63.5	dB	
		140MHz 输入信号 (2V 范围)					67.9			68.0	dB
		250MHz 输入信号 (1V 范围)				62.7			63.0	dB	
		250MHz 输入信号 (2V 范围)					67.0			67.3	dB
SFDR	无寄生动态范围	30MHz 输入信号 (1V 范围)			84			84	dB		
		30MHz 输入信号 (2V 范围)	●	72	84		73	84	dB		
		70MHz 输入信号 (1V 范围)				84			84	dB	
		70MHz 输入信号 (2V 范围)					84			84	dB
		140MHz 输入信号 (1V 范围)				81			84	dB	
		140MHz 输入信号 (2V 范围)					81			81	dB
		250MHz 输入信号 (1V 范围)				77			80	dB	
		250MHz 输入信号 (2V 范围)					77			75	dB
SFDR	无寄生动态范围 四次或更高次谐波	30MHz 输入信号 (1V 范围)			90			90	dB		
		30MHz 输入信号 (2V 范围)			90			90	dB		
		70MHz 输入信号 (1V 范围)			90			90	dB		
		70MHz 输入信号 (2V 范围)			90			90	dB		
		140MHz 输入信号 (1V 范围)			90			90	dB		
		140MHz 输入信号 (2V 范围)			90			90	dB		
		250MHz 输入信号 (1V 范围)			90			90	dB		
		250MHz 输入信号 (2V 范围)			90			90	dB		
S/(N + D)	信号与噪声加失真之比	30MHz 输入信号 (1V 范围)			63.5			63.6	dB		
		30MHz 输入信号 (2V 范围)	●	66.5	68.4		67	68.5	dB		
		70MHz 输入信号 (1V 范围)			63.5			63.6	dB		
		70MHz 输入信号 (2V 范围)			68.2			68.3	dB		
IMD	交调失真	$f_{IN1} = 138\text{MHz}$ , $f_{IN2} = 140\text{MHz}$			81			81	dBc		

# LTC2222/LTC2223

## 内部基准特性 (注4)

参数	条件	最小值	典型值	最大值	单位
$V_{CM}$ 输出电压	$I_{OUT} = 0$	1.575	1.600	1.625	V
$V_{CM}$ 输出温度系数			±25		ppm/°C
$V_{CM}$ 电压调节	$3.1V < V_{DD} < 3.5V$		3		mV/V
$V_{CM}$ 输出电阻	$-1mA < I_{OUT} < 1mA$		4		Ω

## 数字输入和数字输出 凡标注●表示该指标适合整个工作温度范围, 否则仅指 $T_A = 25^\circ C$ 。(注4)

符号	参数	条件	最小值	典型值	最大值	单位
<b>编码输入 (ENC<sup>+</sup>, ENC<sup>-</sup>)</b>						
$V_{ID}$	差分输入电压		●	0.2		V
$V_{ICM}$	共模输入电压	在内部设定 在外部设定(注7)	●	1.1	1.6 2.5	V V
$R_{IN}$	输入电阻			6		kΩ
$C_{IN}$	输入电容	(注7)		3		pF
<b>逻辑输入 (<math>\overline{OE}</math>, SHDN)</b>						
$V_{IH}$	高电平输入电压	$V_{DD} = 3.3V$	●	2		V
$V_{IL}$	低电平输入电压	$V_{DD} = 3.3V$	●		0.8	V
$I_{IN}$	输入电流	$V_{IN} = 0V$ 至 $V_{DD}$	●	-10	10	μA
$C_{IN}$	输入电容	(注7)			3	pF
<b>逻辑输出</b>						
<b><math>OV_{DD} = 3.3V</math></b>						
$C_{OZ}$	高阻抗抗输出电容	$\overline{OE} =$ 高电平(注7)			3	pF
$I_{SOURCE}$	输出源电流	$V_{OUT} = 0V$			50	mA
$I_{SINK}$	输出吸收电流	$V_{OUT} = 3.3V$			50	mA
$V_{OH}$	高电平输出电压	$I_O = -10\mu A$ $I_O = -200\mu A$	●	3.1	3.295 3.29	V V
$V_{OL}$	低电平输出电压	$I_O = 10\mu A$ $I_O = 1.6mA$	●		0.005 0.09	V V
<b><math>OV_{DD} = 2.5V</math></b>						
$V_{OH}$	高电平输出电压	$I_O = -200\mu A$			2.49	V
$V_{OL}$	低电平输出电压	$I_O = 1.6mA$			0.09	V
<b><math>OV_{DD} = 1.8V</math></b>						
$V_{OH}$	高电平输出电压	$I_O = -200\mu A$			1.79	V
$V_{OL}$	低电平输出电压	$I_O = 1.6mA$			0.09	V

## 电源要求

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。(注 8)

符号	参数	条件	LTC2222			LTC2223			单位	
			最小值	典型值	最大值	最小值	典型值	最大值		
$V_{DD}$	模拟电源电压	(注 7)	●	3.1	3.3	3.5	3.1	3.3	3.5	V
$OV_{DD}$	输出电源电压	(注 7)	●	0.5	3.3	3.6	0.5	3.3	3.6	V
$I_{V_{DD}}$	模拟电源电流		●	144	162		111	123		mA
$P_{DISS}$	功耗		●	475	535		366	406		mW
$P_{SHDN}$	停机模式功耗	SHDN = H, $\overline{OE} = H$ , 无时钟		2			2			mW
$P_{NAP}$	打盹模式功耗	SHDN = H, $\overline{OE} = L$ , 无时钟		35			35			mW

## 定时特性

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。(注 4)

符号	参数	条件	LTC2222			LTC2223			单位	
			最小值	典型值	最大值	最小值	典型值	最大值		
$f_S$	采样频率		●	1	105	1	80		MHz	
$t_L$	ENC 低电平时间	占空比稳定器关断	●	4.5	4.76	500	5.9	6.25	500	ns
		占空比稳定器接通	●	3	4.76	500	3	6.25	500	ns
$t_H$	ENC 高电平时间	占空比稳定器关断	●	4.5	4.76	500	5.9	6.25	500	ns
		占空比稳定器接通	●	3	4.76	500	3	6.25	500	ns
$t_{AP}$	采样与保持的孔径延迟			0		0			ns	
$t_D$	ENC 至 DATA 延迟	(注 7)	●	1.3	2.1	4	1.3	2.1	4	ns
$t_C$	ENC 至 CLOCKOUT 延迟	(注 7)	●	1.3	2.1	4	1.3	2.1	4	ns
	DATA 至 CLOCKOUT 偏斜	$(t_c - t_d)$ (注 7)	●	-0.6	0	0.6	-0.6	0	0.6	ns
$t_{OE}$	输出使能延迟	(注 7)	●	5	10	5	10		ns	
流水线延迟				5		5			周期	

注 1：绝对最大额定值是指超出该值则器件的寿命可能会受损。

注 2：所有的电压值均以地电位基准，并将 GND 和 OGND 连接在一起 (除非特别注明)。

注 3：当这些引脚的电压在 GND 以下或在  $V_{DD}$  以上时，它们将被内部二极管箝位。在 GND 以下或在  $V_{DD}$  以上，本产品能处理大于 100mA 的输入电流，且不会发生闭锁。

注 4： $V_{DD} = 3.3\text{V}$ ,  $f_{\text{SAMPLE}} = 105\text{MHz}$  (LTC2222) 或  $80\text{MHz}$  (LTC2223)，差分  $\text{ENC}^+/\text{ENC}^- = 2V_{P-P}$  正弦波，输入范围  $= 2V_{P-P}$ ，采用差分驱动，除非特别注明。

注 5：积分非线性被定义为一个代码相对一根穿过转移函数曲线实际端点的直线的偏离程度。该偏离是以量化频带的中心为起点进行测量的。

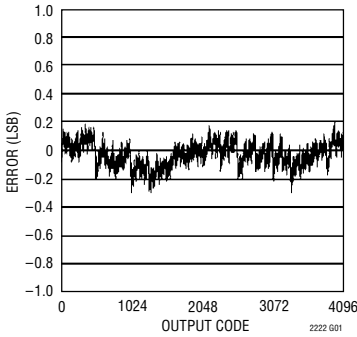
注 6：偏移误差是输出代码在 0000 0000 0000 和 1111 1111 1111 之间摆动时以  $-0.5\text{LSB}$  为起点所测得的偏移电压。

注 7：由设计提供保证，未经测试。

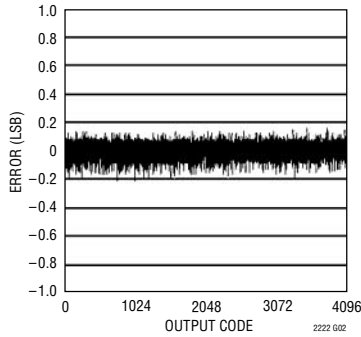
注 8： $V_{DD} = 3.3\text{V}$ ,  $f_{\text{SAMPLE}} = 105\text{MHz}$  (LTC2222) 或  $80\text{MHz}$  (LTC2223)，差分  $\text{ENC}^+/\text{ENC}^- = 2V_{P-P}$  正弦波，输入范围  $= 1V_{P-P}$ ，采用差分驱动。

## 典型性能特征

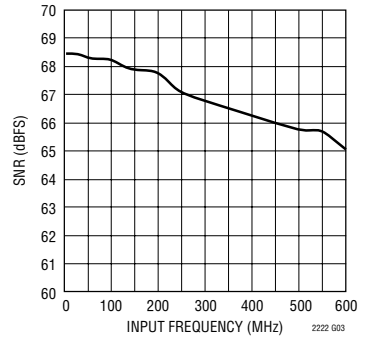
LTC2222 : INL, 2V 范围



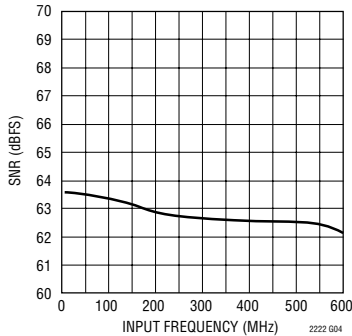
LTC2222 : DNL, 2V 范围



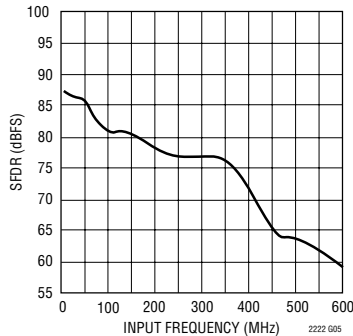
LTC2222 : SNR 与输入频率的关系曲线, -1dB, 2V 范围



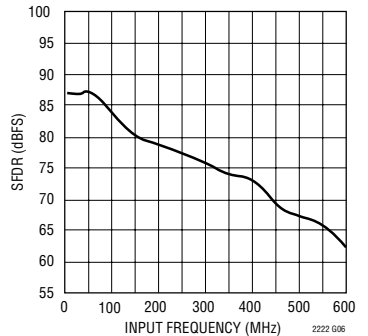
LTC2222 : SNR 与输入频率的关系曲线, -1dB, 1V 范围



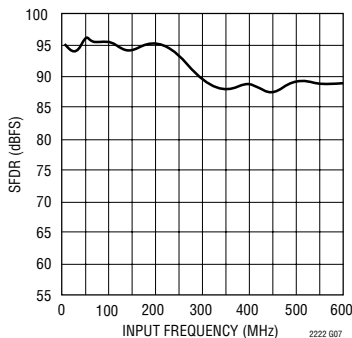
LTC2222 : SFDR (HD2 和 HD3) 与输入频率的关系曲线, -1dB, 2V 范围



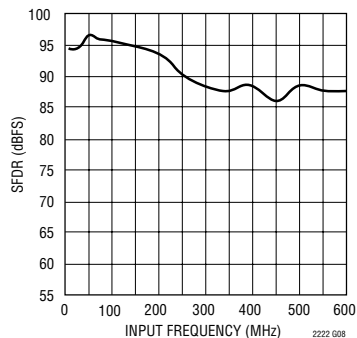
LTC2222 : SFDR (HD2 和 HD3) 与输入频率的关系曲线, -1dB, 1V 范围



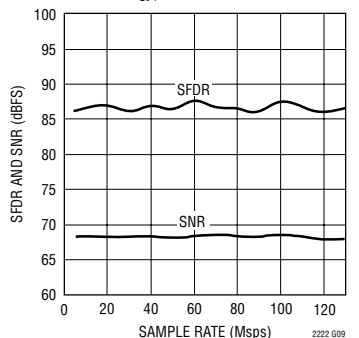
LTC2222 : SFDR (HD4+) 与输入频率的关系曲线, -1dB, 2V 范围



LTC2222 : SFDR (HD4+) 与输入频率的关系曲线, -1dB, 1V 范围

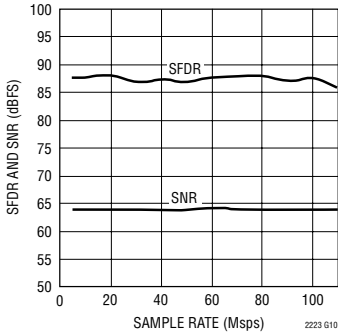


LTC2222 : SFDR 和 SNR 与采样速率的关系曲线, 2V 范围,  $f_{IN} = 30\text{MHz}$ , -1dB

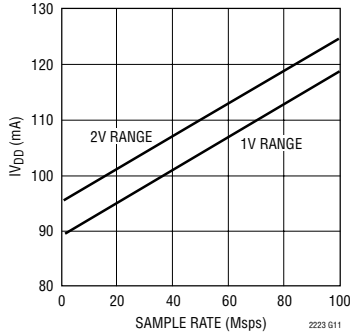


典型性能特征

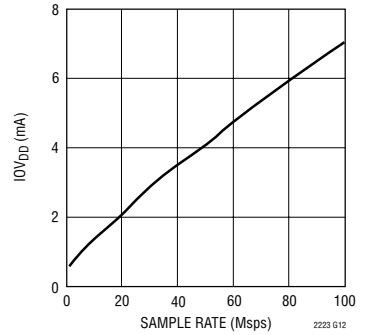
LTC2222 : SFDR 和 SNR 与采样速率的关系曲线, 1V 范围,  $f_{IN} = 30\text{MHz}$ ,  $-1\text{dB}$



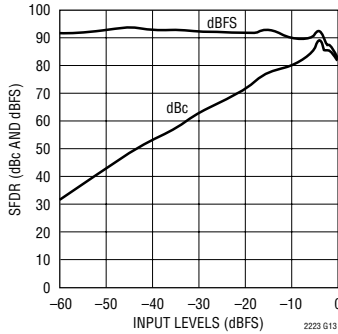
LTC2222 :  $I_{VDD}$  与采样速率的关系曲线, 5MHz 正弦波输入,  $-1\text{dB}$



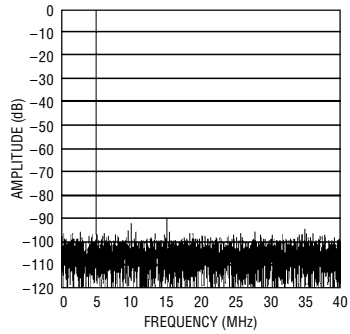
LTC2222 :  $I_{OVDD}$  与采样速率的关系曲线, 5MHz 正弦波输入,  $-1\text{dB}$ ,  $OV_{DD} = 1.8\text{V}$



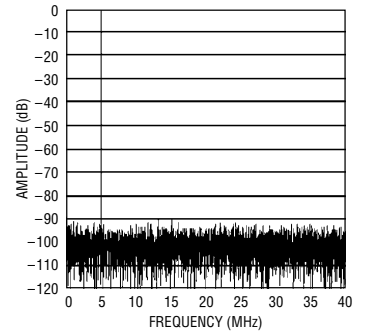
LTC2222 : SFDR 与输入电平的关系曲线,  $f_{IN} = 70\text{MHz}$ , 2V 范围



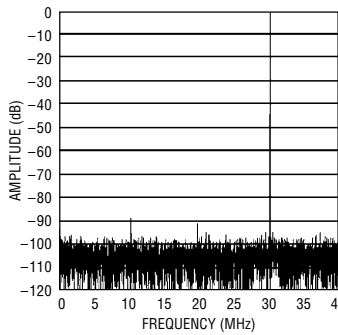
LTC2222 : 8192 点 FFT,  $f_{IN} = 5\text{MHz}$ ,  $-1\text{dB}$ , 2V 范围



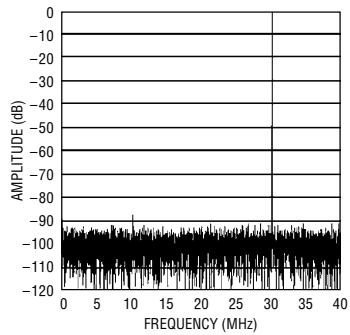
LTC2222 : 8192 点 FFT,  $f_{IN} = 5\text{MHz}$ ,  $-1\text{dB}$ , 1V 范围



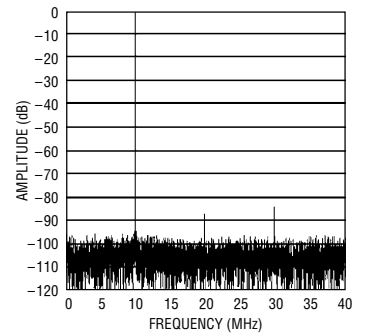
LTC2222 : 8192 点 FFT,  $f_{IN} = 30\text{MHz}$ ,  $-1\text{dB}$ , 2V 范围



LTC2222 : 8192 点 FFT,  $f_{IN} = 30\text{MHz}$ ,  $-1\text{dB}$ , 1V 范围

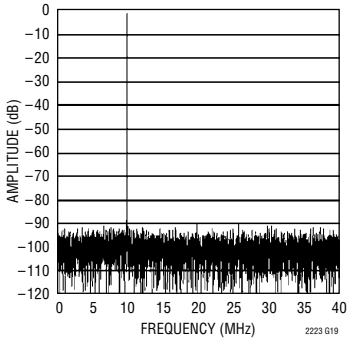


LTC2222 : 8192 点 FFT,  $f_{IN} = 70\text{MHz}$ ,  $-1\text{dB}$ , 2V 范围

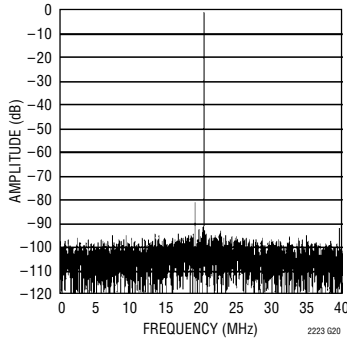


## 典型性能特征

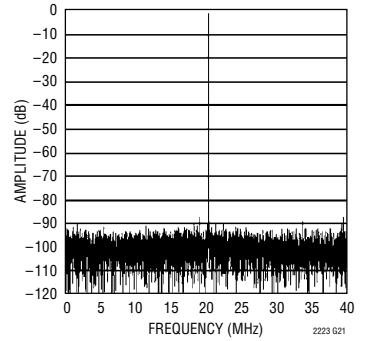
LTC2222 : 8192 点 FFT ,  
 $f_{IN} = 70\text{MHz}$  ,  $-1\text{dB}$  ,  $1\text{V}$  范围



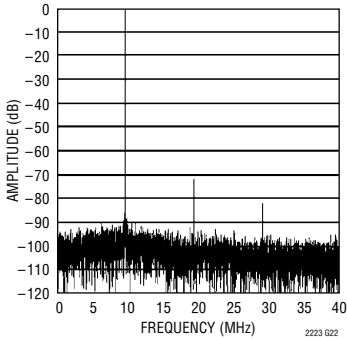
LTC2222 : 8192 点 FFT ,  
 $f_{IN} = 140\text{MHz}$  ,  $-1\text{dB}$  ,  $2\text{V}$  范围



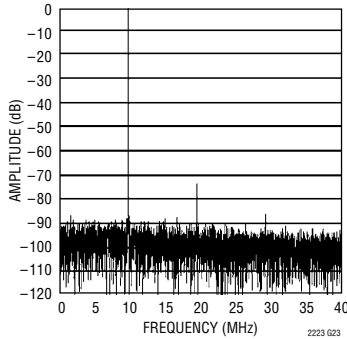
LTC2222 : 8192 点 FFT ,  
 $f_{IN} = 140\text{MHz}$  ,  $-1\text{dB}$  ,  $1\text{V}$  范围



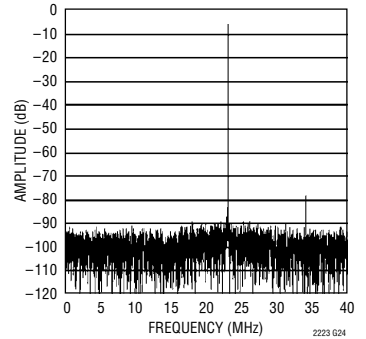
LTC2222 : 8192 点 FFT ,  
 $f_{IN} = 250\text{MHz}$  ,  $-1\text{dB}$  ,  $2\text{V}$  范围



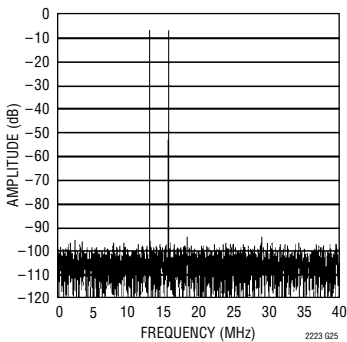
LTC2222 : 8192 点 FFT ,  
 $f_{IN} = 250\text{MHz}$  ,  $-1\text{dB}$  ,  $1\text{V}$  范围



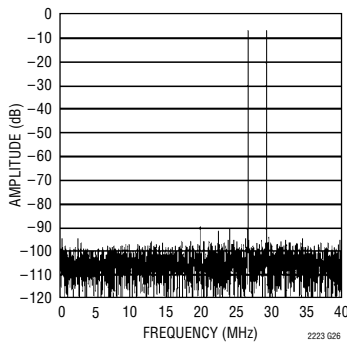
LTC2222 : 8192 点 FFT ,  
 $f_{IN} = 500\text{MHz}$  ,  $-6\text{dB}$  ,  $1\text{V}$  范围



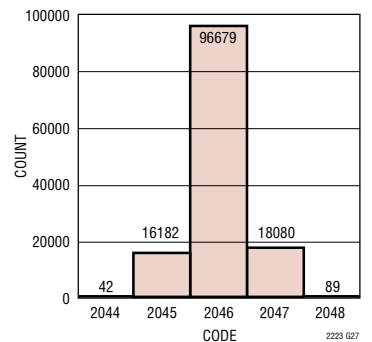
LTC2222 : 8192 点双音  
 FFT、 $f_{IN} = 68\text{MHz}$  和  
 $70\text{MHz}$  , 各  $-7\text{dB}$  ,  $2\text{V}$  范围



LTC2222 : 8192 点双音  
 FFT、 $f_{IN} = 138\text{MHz}$  和  
 $140\text{MHz}$  , 各  $-7\text{dB}$  ,  $1\text{V}$  范围



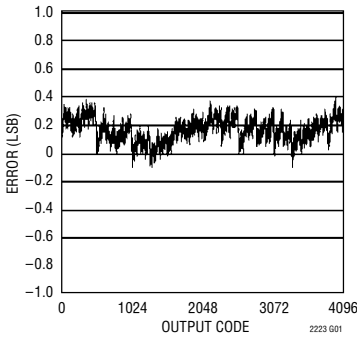
LTC2222 : 噪声直方图



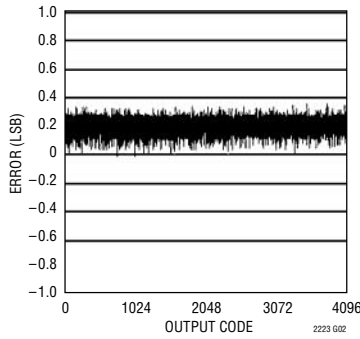


典型性能特征

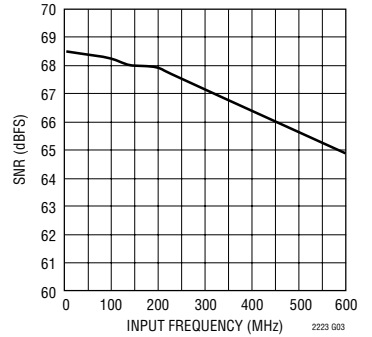
LTC2223 : INL, 2V 范围



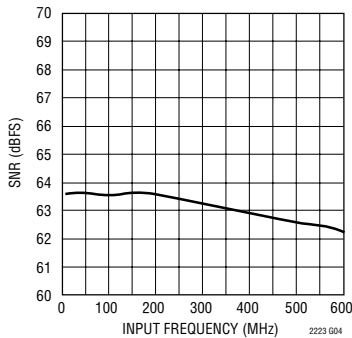
LTC2223 : DNL, 2V 范围



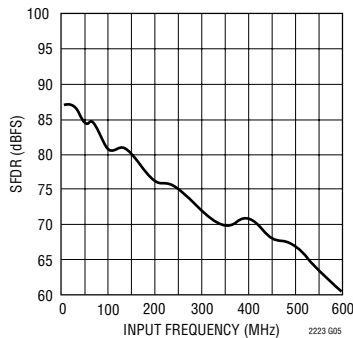
LTC2223 : SNR 与输入频率的关系曲线, -1dB, 2V 范围



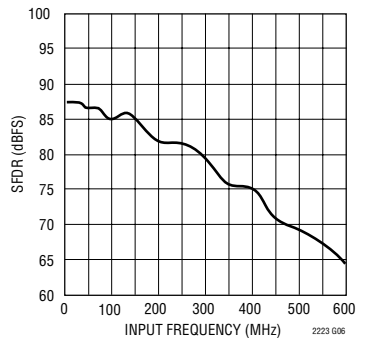
LTC2223 : SNR 与输入频率的关系曲线, -1dB, 1V 范围



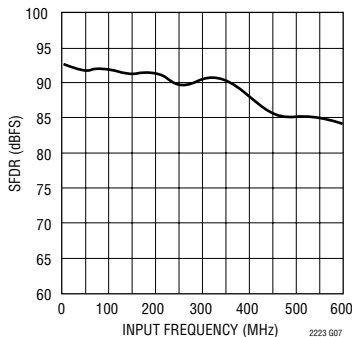
LTC2223 : SFDR (HD2 和 HD3) 与输入频率的关系曲线, -1dB, 2V 范围



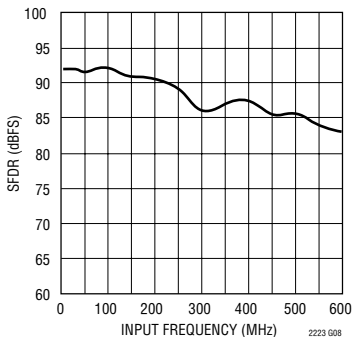
LTC2223 : SFDR (HD2 和 HD3) 与输入频率的关系曲线, -1dB, 1V 范围



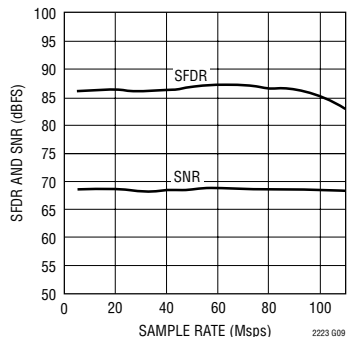
LTC2223 : SFDR (HD4+) 与输入频率的关系曲线, -1dB, 2V 范围



LTC2223 : SFDR (HD4+) 与输入频率的关系曲线, -1dB, 1V 范围

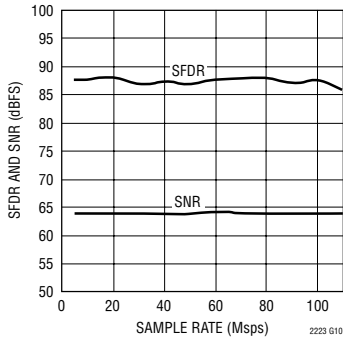


LTC2223 : SFDR 和 SNR 与采样速率的关系曲线, 2V 范围,  $f_{IN} = 30\text{MHz}$ , -1dB

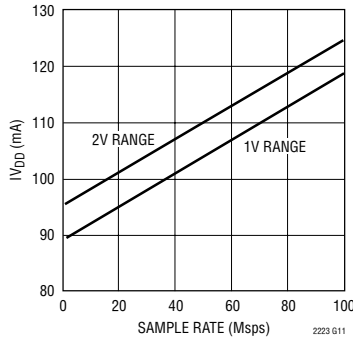


## 典型性能特征

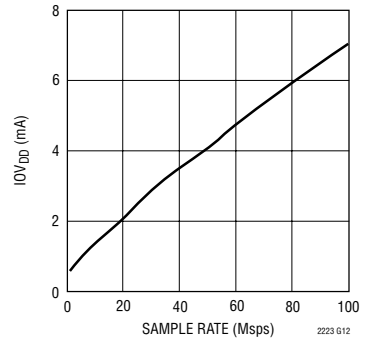
**LTC2223 : SFDR 和 SNR 与采样速率的关系曲线, 1V 范围,  $f_{IN} = 30\text{MHz}$ ,  $-1\text{dB}$**



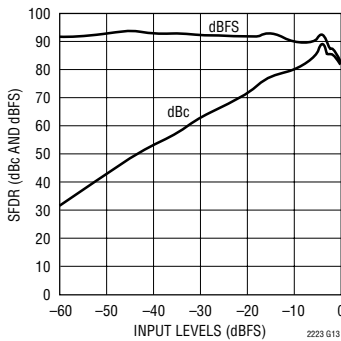
**LTC2223 :  $I_{VDD}$  与采样速率的关系曲线, 5MHz 正弦波输入,  $-1\text{dB}$**



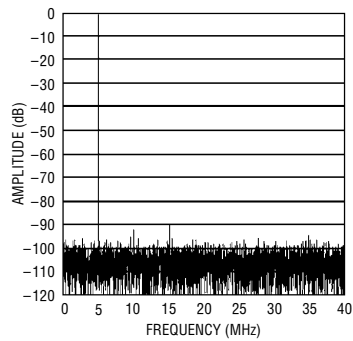
**LTC2223 :  $I_{OVDD}$  与采样速率的关系曲线, 5MHz 正弦波输入,  $-1\text{dB}$ ,  $OV_{DD} = 1.8\text{V}$**



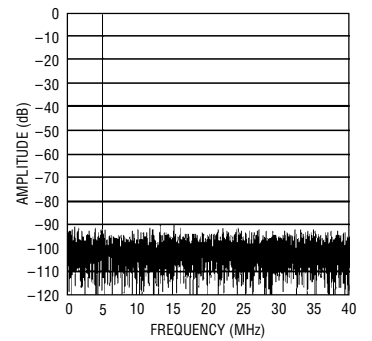
**LTC2223 : SFDR 与输入电平的关系曲线,  $f_{IN} = 70\text{MHz}$ , 2V 范围**



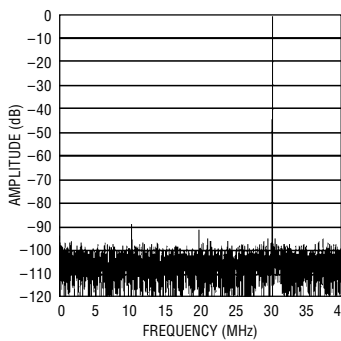
**LTC2223 : 8192 点 FFT,  $f_{IN} = 5\text{MHz}$ ,  $-1\text{dB}$ , 2V 范围**



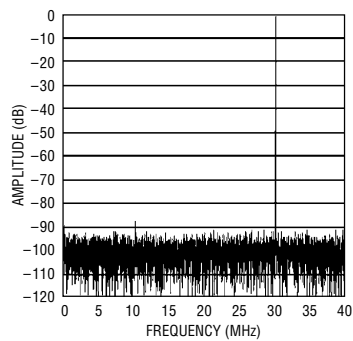
**LTC2223 : 8192 点 FFT,  $f_{IN} = 5\text{MHz}$ ,  $-1\text{dB}$ , 1V 范围**



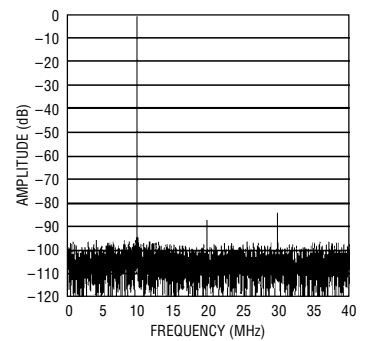
**LTC2223 : 8192 点 FFT,  $f_{IN} = 30\text{MHz}$ ,  $-1\text{dB}$ , 2V 范围**



**LTC2223 : 8192 点 FFT,  $f_{IN} = 30\text{MHz}$ ,  $-1\text{dB}$ , 1V 范围**

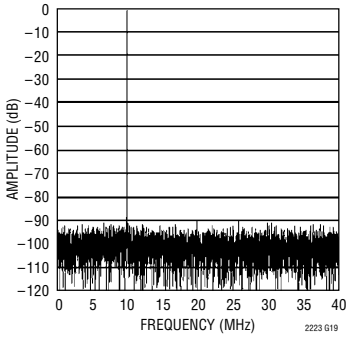


**LTC2223 : 8192 点 FFT,  $f_{IN} = 70\text{MHz}$ ,  $-1\text{dB}$ , 2V 范围**

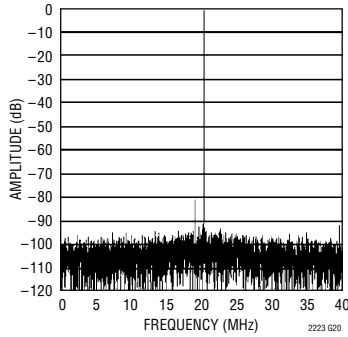


典型性能特征

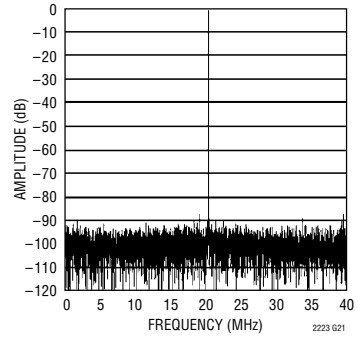
LTC2223 : 8192 点 FFT ,  
 $f_{IN} = 70\text{MHz}$  , -1dB ,  
 1V 范围



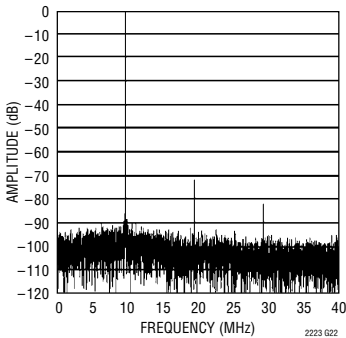
LTC2223 : 8192 点 FFT ,  
 $f_{IN} = 140\text{MHz}$  , -1dB ,  
 2V 范围



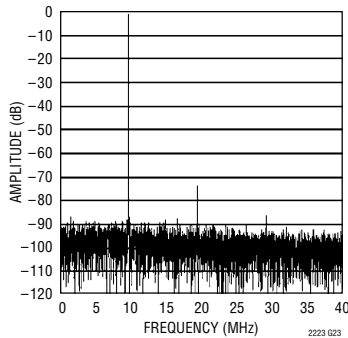
LTC2223 : 8192 点 FFT ,  
 $f_{IN} = 140\text{MHz}$  , -1dB ,  
 1V 范围



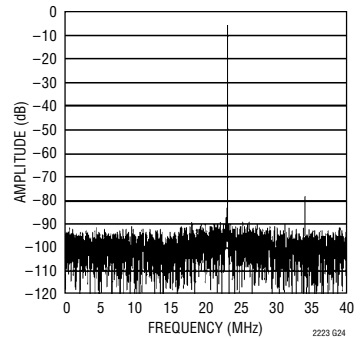
LTC2223 : 8192 点 FFT ,  
 $f_{IN} = 250\text{MHz}$  , -1dB ,  
 2V 范围



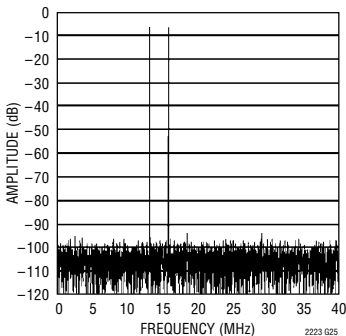
LTC2223 : 8192 点 FFT ,  
 $f_{IN} = 250\text{MHz}$  , -1dB ,  
 1V 范围



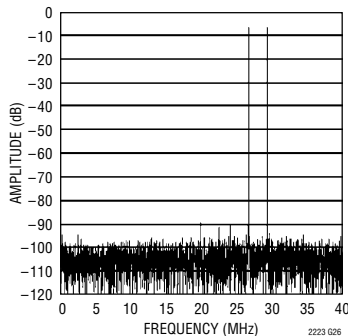
LTC2223 : 8192 点 FFT ,  
 $f_{IN} = 500\text{MHz}$  , -6dB ,  
 1V 范围



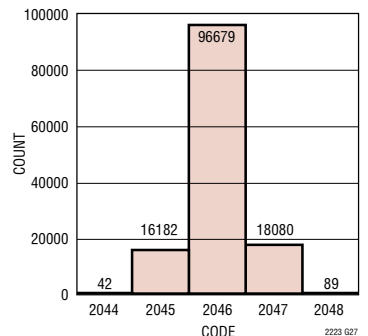
LTC2223 : 8192 点双音 FFT ,  
 $f_{IN} = 68\text{MHz}$  和  $70\text{MHz}$  ,  
 各 -7dB , 2V 范围



LTC2223 : 8192 点双音 FFT ,  
 $f_{IN} = 138\text{MHz}$  和  $140\text{MHz}$  ,  
 各 -7dB , 1V 范围



LTC2223 : 噪声直方图



## 引脚功能

**A<sub>IN</sub><sup>+</sup> (引脚 1)** : 正差分模拟输入。

**A<sub>IN</sub><sup>-</sup> (引脚 2)** : 负差分模拟输入。

**REFHA (引脚 3、4)** : ADC 高电平基准。通过 0.1 $\mu$ F 陶瓷片式电容器旁路至引脚 5、6，通过一个 2.2 $\mu$ F 陶瓷电容器旁路至引脚 9、10，并通过一个 1 $\mu$ F 陶瓷电容器旁路至地。

**REFLB (引脚 5、6)** : ADC 低电平基准。通过 0.1 $\mu$ F 陶瓷片式电容器旁路至引脚 3、4。不要连接至引脚 9、10。

**REFHB (引脚 7、8)** : ADC 高电平基准。通过 0.1 $\mu$ F 陶瓷片式电容器旁路至引脚 9、10。不要连接至引脚 3、4。

**REFLA (引脚 9、10)** : ADC 低电平基准。通过 0.1 $\mu$ F 陶瓷片式电容器旁路至引脚 7、8，通过一个 2.2 $\mu$ F 陶瓷电容器旁路至引脚 3、4，并通过一个 1 $\mu$ F 陶瓷电容器旁路至地。

**V<sub>DD</sub> (引脚 11、12、14、46、47)** : 3.3V 电源。通过 0.1 $\mu$ F 陶瓷片式电容器旁路至 GND。相邻的引脚可共用一个旁路电容器。

**GND (引脚 13、15、45、48)** : ADC 电源地。

**ENC<sup>+</sup> (引脚 16)** : 编码输入。在正脉冲沿上对该输入进行采样。

**ENC<sup>-</sup> (引脚 17)** : 编码补码输入。在负脉冲沿上对该输入进行采样。对于单端 ENCODE 信号，通过 0.1 $\mu$ F 陶瓷电容器旁路至地。

**SHDN (引脚 18)** : 停机模式选择引脚。把 SHDN 连接至 GND、 $\overline{\text{OE}}$  连接至 GND 将导致器件正常操作，且输出被使能。把 SHDN 连接至 GND、 $\overline{\text{OE}}$  连接至 V<sub>DD</sub> 将导致器件正常操作，且输出呈高阻抗。把 SHDN 连接至 V<sub>DD</sub>、 $\overline{\text{OE}}$  连接至 GND 将导致器件进入打盹模式，且输出呈高阻抗状态。把 SHDN 连接至 V<sub>DD</sub>、 $\overline{\text{OE}}$  连接至 V<sub>DD</sub> 将导致器件进入睡眠模式，且输出呈高阻抗。

**$\overline{\text{OE}}$  (引脚 19)** : 输出使能引脚。请参阅 SHDN 引脚功能。

**CLOCKOUT (引脚 20)** : 数据有效输出。将数据锁定于 CLKOUT 的下降沿。

**D0–D11 (引脚 21、24、25、26、29、30、31、34、35、36、39、40)** : 数字输出。D11 是 MSB。

**OGND (引脚 22、27、32、38)** : 输出驱动器的地。

**OV<sub>DD</sub> (引脚 23、28、33、37)** : 用于输出驱动器的正电源。通过 0.1 $\mu$ F 陶瓷片式电容器旁路至地。

**OF (引脚 41)** : 溢出/下溢输出。出现溢出或下溢时为高电平。

**MODE (引脚 42)** : 输出格式和时钟占空比稳定器选择引脚。把 MODE 引脚连接至 0V 将选择标准二进制输出格式，并关断时钟占空比稳定器。把 MODE 引脚连接至 1/3 V<sub>DD</sub> 将选择标准二进制输出模式，并接通时钟占空比稳定器。把 MODE 引脚连接至 2/3 V<sub>DD</sub> 将选择二进制补码输出格式，并接通时钟占空比稳定器。把 MODE 引脚连接至 V<sub>DD</sub> 将选择二进制补码输出格式，并关断时钟占空比稳定器。

**SENSE (引脚 43)** : 基准编程引脚。把 SENSE 引脚连接至 V<sub>CM</sub> 将选择内部基准和一个  $\pm 0.5\text{V}$  输入范围。连接至 V<sub>DD</sub> 将选择内部基准和一个  $\pm 1\text{V}$  输入范围。在 SENSE 引脚上施加一个高于 0.5V 且低于 1V 的外部基准将选择一个  $\pm V_{\text{SENSE}}$  的输入范围。 $\pm 1\text{V}$  是最大的有效输入范围。

**V<sub>CM</sub> (引脚 44)** : 1.6V 输出和输入共模偏压。通过 2.2 $\mu$ F 陶瓷片式电容器旁路至地。

**GND (裸露衬垫)** : ADC 电源地。位于封装底部上的裸露衬垫必需焊接至地。

功能方框图

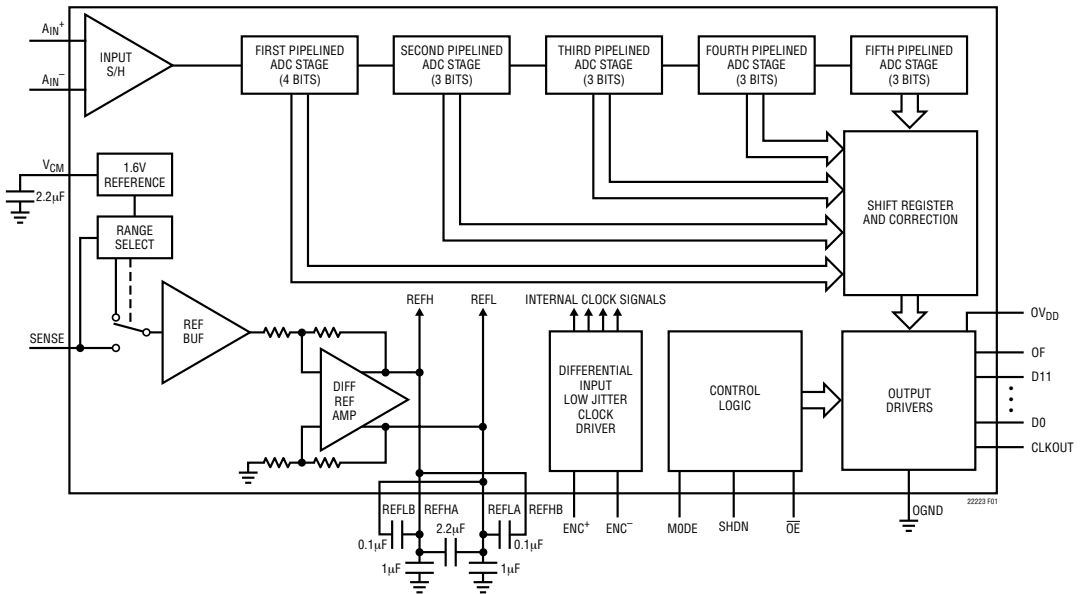
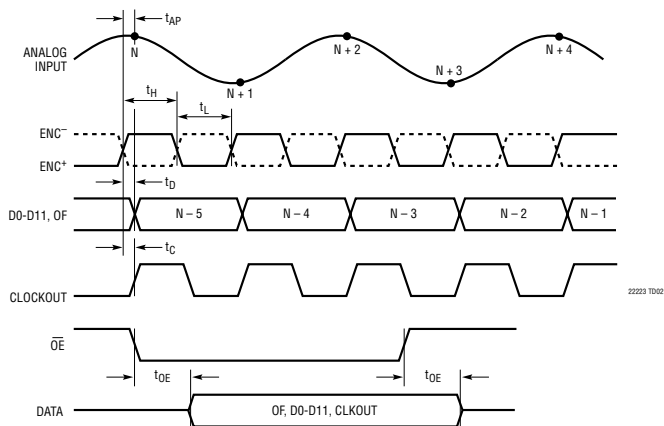


图 1 : 功能方框图

时序图

时序图



## 应用信息

### 动态性能

#### 信号与噪声加失真之比

信号与噪声加失真之比  $[S/(N+D)]$  是输入基频的 RMS 幅度与 ADC 输出端上的所有其他频率分量的 RMS 幅度之比。输出被带限于 DC 至半采样频率之间的范围内。

#### 信噪比

信噪比 (SNR) 是输入基频的 RMS 幅度与除了首五个谐波和 DC 之外的所有其他频率分量的 RMS 幅度之比。

#### 总谐波失真

总谐波失真是输入信号所有谐波的 RMS 之和与基频自身之比。带外谐波混入 DC 与半采样频率之间的频带。THD 由下式来表示：

$$THD = 20 \log \sqrt{(V_2^2 + V_3^2 + V_4^2 + \dots + V_n^2)} / V_1$$

式中的  $V_1$  为基频的 RMS 幅度， $V_2$  至  $V_n$  为二次至  $n$  次谐波的幅度。在本数据手册中，THD 的计算采用了高达五次的所有谐波。

#### 交调失真

如果 ADC 输入信号包括一个以上的频谱分量，则除了 THD 之外，ADC 转移函数非线性还有可能产生交调失真 (IMD)。IMD 是一个正弦输入的改变，这由另一个处于不同频率的正弦输入的存在所引起。

如果两个频率分别为  $f_a$  和  $f_b$  的纯正弦波被加到 ADC 输入端上，则 ADC 转移函数中的非线性会在和数频率和差值频率 (即  $m f_a \pm n f_b$ ，其中  $m$  和  $n = 0, 1, 2, 3, \dots$  等) 上产生失真分量结果。三阶交调失真分量为  $2f_a + f_b$ 、 $2f_b + f_a$ 、 $2f_a - f_b$  和  $2f_b - f_a$ 。交调失真被定义为其中一个输入音频的 RMS 值与最大的三阶交调失真分量结果的结果的 RMS 值之比。

#### 无寄生动态范围 (SFDR)

无寄生动态范围是指峰值谐波或作为除了输入信号和 DC 之外的最大频谱分量的寄生噪声。该数值相对于一个全标度输入信号的 RMS 值，单位为分贝 (dB)。

#### 输入带宽

输入带宽是指重构基频的幅度被减少了 3dB (对于一个全标度输入信号) 时的输入频率。

#### 孔径延迟时间

它指的是从一个上升  $ENC^+$  与  $ENC^-$  电压相等到输入信号被采样及保持电路进行保持的时间。

#### 孔径延迟抖动

它指的是各转换之间的孔径延迟时间的变化。当对一个 AC 输入进行采样时，该随机变化将引发噪声。仅存在由抖动所引起的信噪比为：

$$SNR_{JITTER} = -20 \log (2\pi) \cdot f_{IN} \cdot t_{JITTER}$$

#### 转换操作

如图 1 所示，LTC2222/LTC2223 是一种 CMOS 流水线多级转换器。该转换器具有 5 个流水线 ADC 级；一个采样模拟输入将在 5 个周期之后产生一个数字化值 (请参见“时序图”部分)。为了获得最佳的 AC 性能，应对模拟输入进行差分驱动。对于那些对成本敏感的应用，可对模拟输入进行单端驱动，此时谐波失真略有劣化。为了改善共模噪声抑制能力，编码输入是差分的。LTC2222/LTC2223 具有两个工作相位，由差分  $ENC^+/ENC^-$  输入引脚的状态所决定。为简短起见，当  $ENC$  为高电平时，本文将参考高于  $ENC^-$  的  $ENC^+$ ，而当  $ENC$  为低电平时，可参考低于  $ENC^-$  的  $ENC^+$ 。图 1 所示的每个流水线级包括一个 ADC、一个重构 DAC 和一个级间余数放大器。在操作中，ADC 对流水线级的输入进行量化，并由

## 应用信息

DAC 将量化值从输入中减去以生成一个余数。余数由余数放大器来放大并输出。连续级异相操作，这样，当奇数级输出其余数时，偶数级则获取该余数，反之亦然。

当 ENC 为低电平时，模拟输入被直接差分采样至方框图示出的“Input S/H”中的输入采样及保持电容器。在 ENC 从低电平瞬变至高电平的瞬间，采样输入被保持。当 ENC 为高电平时，由驱动第一个流水线 ADC 级的 S/H 放大器对保持输入电压进行缓冲。在 ENC 为高电平期间，第一级获得 S/H 的输出。当 ENC 回降至低电平时，第一级产生其余数，该余数被第二级所获得。同时，输入 S/H 返回获取模拟输入的状态。当 ENC 回升至高电平时，第二级产生其余数，该余数被第三级所得。对第三级和第四级重复一个相同的过程，生成一个传送至第五级 ADC 以进行最终评估的四级差值信号。

第一级之后的每一个 ADC 级其电压范围都有所增加，以适应强脉冲和放大器失调误差。对产生自所有 ADC 级的结果都进行了数字同步处理，以便使这些结果能在被传送至输出缓冲器之前在校正逻辑电路中进行正确的组合。

## 采样/保持操作和输入驱动

### 采样/保持操作

图 2 示出了 LTC2222/LTC2223 CMOS 差分采样及保持的等效电路。模拟输入通过 NMOS 晶体管连接至采样电容器 ( $C_{SAMPLE}$ )。图中示出的与每个输入端相连的电容器 ( $C_{PARASITIC}$ ) 数值是与每个输入相关的所有其他电容之和。

在 ENC 为低电平的采样过程中，晶体管将模拟输入与采样电容器相连，这些电容器被充电和追踪至差分输入电压，并保持在此电压上。当 ENC 从低电平瞬变至高电平时，采样输入电压保持在采样电容器。在保持期间，当 ENC 为高电平时，将采样电容器与输入端断接，保持电压被传送至 ADC 内核以进行处理。当 ENC 从高电平瞬变至低电平时，输入

被重新连接至采样电容器，以获取一个新的采样。由于采样电容器仍然保留着先前的采样，所以此时会产生一个与采样之间的电压变化成正比的充电干扰信号。如果上一个采样和新采样之间的变化不大，则出现于该输入端的充电干扰将较小。如果输入变化很大(例如在输入频率接近奈奎斯特频率时发生的变化)，则会产生一个较大的充电干扰。

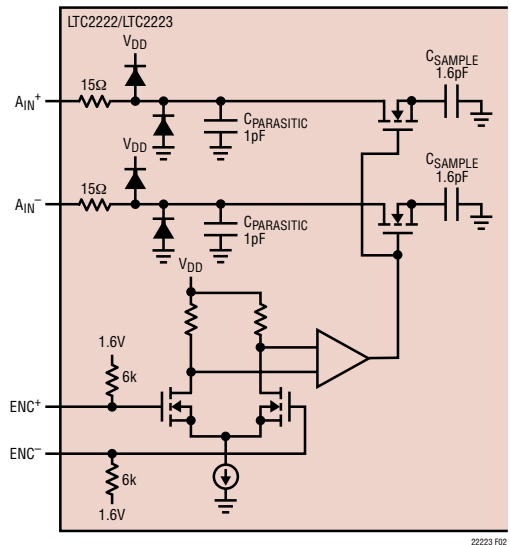


图 2：等效输入电路

### 单端输入

对于那些对成本敏感的应用，可对输入进行单端驱动。当采用单端输入时，谐波失真和 INL 将劣化，但 SNR 和 DNL 将保持不变。对于一个单端输入，应采用输入信号来驱动  $A_{IN+}$ ，而且  $A_{IN-}$  应被连接至 1.6V 或  $V_{CM}$ 。

### 共模偏压

为了获得最佳性能，应对模拟输入进行差分驱动。对于 2V 和 1V 范围，每个输入的摆幅应分别为  $\pm 0.5V$  和  $\pm 0.25V$  (以 1.6V 的共模电压为中心)。  $V_{CM}$  输出引脚(引脚 44) 可被用来提供共模偏压电平。  $V_{CM}$

## 应用信息

可直接连接至一个变压器中心抽头，以设置 DC 输入电平，或作为一个运算放大器差分驱动器电路的基准电平。 $V_{CM}$  引脚必须在靠近 ADC 的地方通过一个  $2.2\mu\text{F}$  或数值更大的电容器旁路至地。

### 输入驱动阻抗

与所有的高性能、高速 ADC 一样 LTC2222/LTC2223 的动态特性也会受到输入驱动电路的影响，特别是二次和三次谐波。源阻抗和输入电抗有可能影响 SFDR。在 ENC 的下降沿，采样及保持电路将把  $1.6\text{pF}$  采样电容器连接至输入引脚并起启动采样周期。当 ENC 上升时，采样周期结束，在采样电容器对采样输入进行保持。理想状况是输入电路的运行速度应足够快，以便在  $1/(2F_{\text{ENCODE}})$  的采样周期里对采样电容器进行满充电；然而，并不总能做到这一点，而且，不完全的稳定还有可能使 SFDR 特性发生劣化。采样干扰被设计为尽可能得线性，以最大限度地减轻因不完全稳定所带来的影响。

为了获得最佳性能，建议每个输入端具有  $100\Omega$  或更小的源阻抗。源阻抗应与差分输入匹配。如果匹配不良，则将导致产生较高的偶次谐波，尤其是二次谐波。

### 输入驱动电路

图 3 示出了采用具有一个带中心抽头的副端绕组的 RF 变压器对 LTC2222/LTC2223 进行驱动的情形。副端绕组的中心抽头上加有大小为  $V_{CM}$  的 DC 偏压，从而将 ADC 输入信号设定于其最佳 DC 电平上。图 3 示出了一种匝数比为 1:1 的变压器。对于每个 ADC 输入，如果 ADC 的源阻抗不超过  $100\Omega$ ，则可采用其他的匝数比。采用变压器的一个缺陷是低频响应的损失。在低于  $1\text{MHz}$  的频率条件下，大多数小型 RF 变压器的性能都很差。

图 4 示出了采用运算放大器来把一个单端输入信号转换为差分输入信号的情况。该方法的优点是提供了低频输入响应；然而，大多数运算放大器所

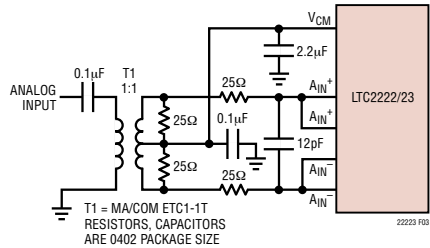


图 3：采用一个变压器的单端至差分转换

具有的有限增益带宽将在高输入频率条件下对 SFDR 产生制约。

图 5 示出了一个单端输入电路。模拟输入端的阻抗应匹配。如果要求低失真，建议不要采用该电路。

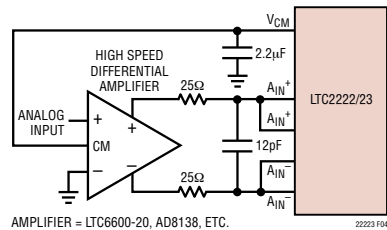


图 4：采用一个放大器的差分驱动

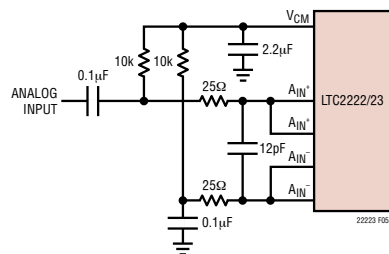


图 5：单端驱动

模拟输入端上的  $25\Omega$  电阻器和  $12\text{pF}$  电容器起两个作用：把驱动电路与采样及保持充电干扰隔离开来，并对转换器输入端上的宽带噪声加以限制。对于高于  $100\text{MHz}$  的输入频率，可能需要减少电容器的数目以防止发生过大的信号损失。



## 应用信息

$A_{IN}^+$  和  $A_{IN}^-$  输入均具有两个引脚，以减小封装电感。两个  $A_{IN}^+$  和两个  $A_{IN}^-$  引脚应短接在一起。

对于 100MHz 以上的输入频率，建议采用图 6、7 和 8 所示的输入电路。平衡-不平衡变压器提供了优于磁通耦合中心抽头变压器的高频响应。耦合电容器允许给模拟输入施加 1.6V 的直流偏压。在图 8 中，串联电感器是用于实现 ADC 带宽最大化的阻抗匹配元件。

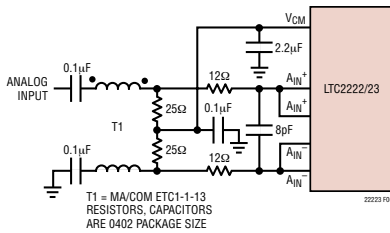


图 6：针对 100MHz 至 250MHz 输入频率的推荐前端电路

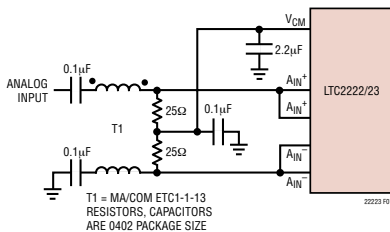


图 7：针对 250MHz 至 500MHz 输入频率的推荐前端电路

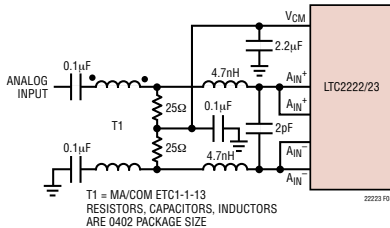


图 8：针对 500MHz 以上输入频率的推荐前端电路

## 基准操作

如图 9 所示，LTC2222/LTC2223 的基准电路包括一个 1.6V 带隙基准、一个差分放大器以及开关和控制电路。内部电压基准可针对 2V ( $\pm 1V$  差分) 或 1V ( $\pm 0.5V$  差分) 这两种引脚可选输入范围进行配置。把 SENSE 引脚连接至  $V_{DD}$  将选择 2V 范围；而把 SENSE 引脚连接至  $V_{CM}$  则选择 1V 范围。

1.6V 带隙基准具有两个作用：其输出提供了一个用于设定任何外部输入电路的共模电压的 DC 偏压点；另外，该基准还与一个差分放大器一道被用来生成内部 ADC 电路所需的差分基准电平。1.6V 基准输出  $V_{CM}$  需要一个外部旁路电容器。它可为内部和外部电路提供一条通向地的高频低阻抗路径。

差分放大器为 ADC 生成高电平和低电平基准。高速开关电路与这些输出相连且必须被外部旁路。每个输出都有四个引脚：即用于高电平基准的 REFHA 和 REFHB 各两个，以及用于低电平基准的 REFLA 和 REFLB 各两个。需要多个输出引脚以减小封装电感。旁路电容器必须按图 9 所示进行连接。

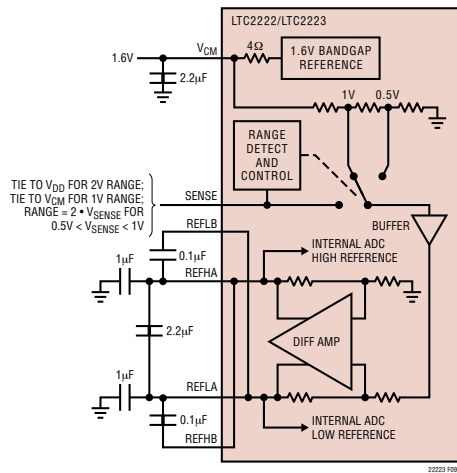


图 9：等效基准电路

## 应用信息

如图 10 所示，可通过两个外部电阻器来设置介于两个引脚可选输入范围之间的其他电压范围。可以采用一个外部基准，方法是将其输出直接或通过一个电阻分压器加至 SENSE 引脚。建议不要采用一个逻辑器件来驱动 SENSE 引脚。SENSE 引脚应与合适的电平相连，并尽可能地靠近转换器。如果 SENSE 引脚被外部驱动，则应在尽可能靠近器件的地方通过一个  $1\mu\text{F}$  陶瓷电容器旁路至地。

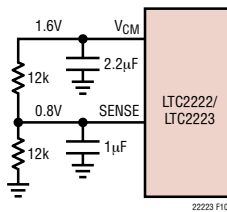


图 10：1.6V 范围的 ADC

### 输入范围

可根据具体应用来设定输入范围。2V 输入范围将提供最佳的信噪比，并维持卓越的 SFDR。1V 输入范围的 SFDR 性能更佳，但 SNR 将下降 5dB。请参见“典型性能特征”部分。

### 驱动编码输入

LTC2222/LTC2223 的噪声特性对编码信号质量的依赖程度可能并不亚于对模拟输入的依赖程度。有意对  $\text{ENC}^+/\text{ENC}^-$  输入进行差分驱动，这样做主要是为了获得从共模噪声源的噪声免疫力。通过一个 6k 电阻器给每个输入施加一个 1.6V 偏压。该偏压电阻为变压器耦合驱动电路设定了 DC 工作点，并可为单端驱动电路设定逻辑门限。

编码信号上的任何噪声都将产生额外的孔径抖动，这种抖动将与 ADC 固有孔径抖动进行 RMS 叠加。

在抖动至关重要的应用（高输入频率）中，应考虑下列事项：

1. 应采用差分驱动。
2. 采用尽可能大的幅度；如果耦合变压器采用较高的匝数比来增加幅度。
3. 如果 ADC 与一个正弦信号同步，则应对编码信号进行滤波，以降低宽带噪声。
4. 使两个编码输入端上的电容和串联电阻达到平衡，这样，任何耦合噪声都将以共模噪声出现于这两个输入端。编码输入具有一个 1.1V 至 2.5V 的共模电压范围。对于单端驱动，可在地电位至  $V_{\text{DD}}$  的范围内对每个输入进行驱动。

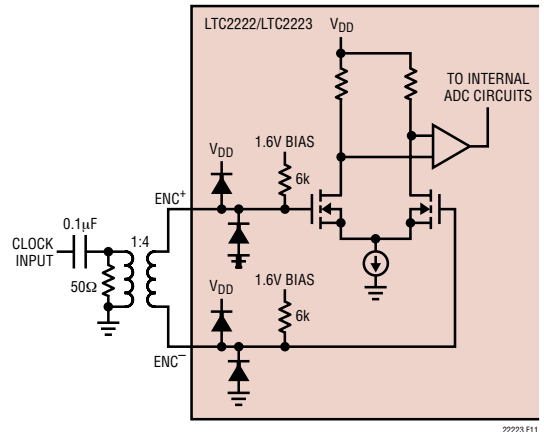


图 11：采用变压器来驱动的  $\text{ENC}^+/\text{ENC}^-$

### 最大和最小编码率

LTC2222/LTC2223 的最大编码率为 105Msps (LTC2222) 和 80Msps (LTC2223)。为使 ADC 正确操作，编码信号应具有一个 50% ( $\pm 5\%$ ) 的占空比。每半个周期都必须有至少 4.5ns (LTC2222) 或 5.9ns (LTC2223) 的时间，以使 ADC 内部电路能够获得足够的稳定时间，从而实现正确的操作。借助采用一个变压器或对称差分逻辑（例如 PECL 或 LVDS）的差分正弦驱动，即可容易地获得一个精确的 50% 占空比。

如果输入时钟的占空比不是 50%，则可采用一

## 应用信息

个任选的时钟占空比稳定器电路。该电路采用 ENC<sup>+</sup> 引脚的上升沿来对模拟输入进行采样。ENC<sup>+</sup> 引脚的下降沿被忽略，而且，内部下降沿由一个锁相环来生成。输入时钟占空比可在 20% 至 80% 的范围内变化，而时钟占空比稳定器将维持一个恒定的 50% 内部占空比。如果时钟在一个很长的时间里被关断，则占空比稳定器电路将需要 100 个时钟周期来使 PLL 锁定于输入时钟之上。如需使用时钟占空比稳定器，则应采用外部电阻器来把 MODE 引脚连接至  $1/3 V_{DD}$  或  $2/3 V_{DD}$ 。

LTC2222/LTC2223 采样速率的下限由采样及保持电路的压降来决定。该 ADC 的流水线架构依靠在小值电容器上存储模拟信号。结点泄漏将使电容器放电。LTC2222/LTC2223 规定的最小工作频率为 1Msps。

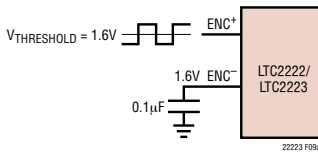


图 12a：单端 ENC 驱动，建议不要在低抖动条件下使用

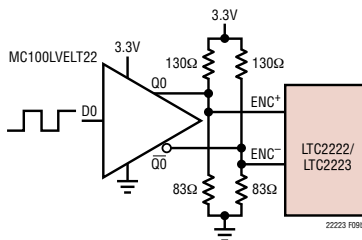


图 12b：采用一个 CMOS 至 PECL 变换器的 ENC 驱动

## 数字输出

### 数字输出缓冲器

图 13 示出了一个单输出缓冲器的等效电路。每个缓冲器由  $OV_{DD}$  和  $OGND$  来供电，并与 ADC 电源和地隔离。输出驱动器中的附加 N 沟道晶体管容许

低电压条件下的操作。与输出相串联的内部电阻器使得输出表现为至外部电路的  $50\Omega$  电阻，并可免除增设外部阻尼电阻器之需。

与所有的高速/高分辨率转换器一样，数字输出加载有可能对性能产生影响。LTC2222/LTC2223 的数字输出应驱动一个最小的容性负载，以避免数字输出和敏感的输入电路之间可能发生的干扰。应采用一个诸如 ALVCH16373 CMOS 锁存器这样的器件来对输出进行缓冲。为实现全速操作，应将容性负载保持在  $10\text{pF}$  以下。

较低的  $OV_{DD}$  电压还将有助于减轻来自数字输出的干扰。

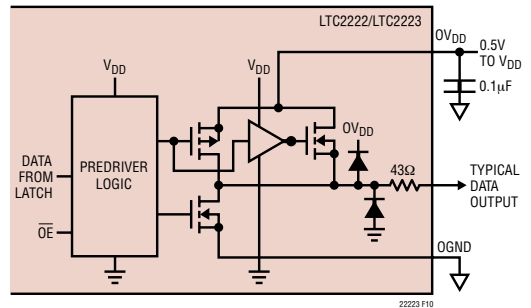


图 13：数字输出缓冲器

### 数据格式

对于偏移二进制或二进制补码格式，可选择 LTC2222/LTC2223 并行数字输出。利用 MODE 引脚来选择格式；把 MODE 引脚连接至  $GND$  或  $1/3V_{DD}$  将选择标准二进制输出格式。把 MODE 引脚连接至  $2/3V_{DD}$  或  $V_{DD}$  将选择二进制补码输出格式。可采用一个外部电阻分压器来设定  $1/3V_{DD}$  或  $2/3V_{DD}$  逻辑电平值。表 1 说明了 MODE 引脚的逻辑状态。

表 1：MODE 引脚功能

MODE 引脚	输出格式	时钟占空比稳定器
0	标准二进制	关断
$1/3V_{DD}$	标准二进制	接通
$2/3V_{DD}$	二进制补码	接通
$V_{DD}$	二进制补码	关断

## 应用信息

### 溢出位

当 OF 输出一个逻辑高电平信号时，转换器要么过范围，要么欠范围。

### 输出时钟

该 ADC 具有一个可作为数字输出的 ENC<sup>+</sup> 输入的延迟信号 CLKOUT。CLKOUT 引脚可被用来使转换器数据同步于数字系统。当采用一个正弦编码信号时，这是必需的。数据将在 CLKOUT 上升之后立即被更新，且可被锁定于 CLKOUT 的下降沿。

### 输出驱动器功率

分离的输出电源和接地引脚允许输出驱动器与模拟电路隔离。数字输出缓冲器的电源 OV<sub>DD</sub> 应连接至驱动逻辑电路所用的同一电源。例如，若转换器正在驱动一个由 1.8V 电源供电的 DSP，则 OV<sub>DD</sub> 应被连接至同一个 1.8V 电源。

可采用高至器件 V<sub>DD</sub> 的任何电压来为 OV<sub>DD</sub> 供电。可利用从 GND 至高达 1V（但必须低于 OV<sub>DD</sub>）的任何电压来为 OGND 供电。逻辑输出将在 OGND 和 OV<sub>DD</sub> 之间摆动。

### 输出使能

可采用输出使能引脚  $\overline{\text{OE}}$  来禁止输出。 $\overline{\text{OE}}$  引脚为高电平时，包括 OF 和 CLKOUT 在内的所有数据输出都被禁止。数据存取和总线释放时间过长，使得输出无法在全速操作期间被使能和禁止。输出高阻抗状态准备在长期的非工作状态下载使用。

### 睡眠和打盹模式

可以把转换器置于停机或打盹模式，以节省功率。把 SHDN 连接至 GND 将执行正常操作。把 SHDN 连接至 V<sub>DD</sub>、 $\overline{\text{OE}}$  连接至 V<sub>DD</sub> 将进入睡眠模式，这将切断包括基准在内的所有电路的电源，功耗通常为 1mW。当退出睡眠模式时，输出数据将需

要数毫秒 (ms) 的时间才能变至有效，这是因为基准电容器必须再充电并实现稳定。把 SHDN 连接至 V<sub>DD</sub>、 $\overline{\text{OE}}$  连接至 GND 将进入打盹模式，该模式的典型功耗为 35mW。在打盹模式中，片内基准电路保持接通状态，因此从打盹模式的恢复要比从睡眠模式的恢复快，一般需要 100 个时钟周期。在睡眠和打盹模式中，所有的数字输出均失效并进入高阻抗状态。

### 接地和旁路

LTC2222/LTC2223 要求采用一个具有干净、完整接地平面的印刷电路板。建议采用带有一个内部接地平面的多层电路板。印刷电路板的布局应确保数字和模拟信号线是尽可能分开的。应特别注意不要沿著一条模拟信号迹线或在 ADC 的下方排布任何的数字信号走线。

如本数据表首页上的方框图所示，应在 V<sub>DD</sub>、OV<sub>DD</sub>、V<sub>CM</sub>、REFHA、REFHB、REFLA 和 REFLB 引脚上采用高质量的陶瓷旁路电容器。旁路电容器应尽可能地布设在靠近器件引脚的地方。特别重要的是位于 REFHA 和 REFLB 之间以及 REFB 和 REFLA 之间的电容器。这些电容器应尽可能靠近器件放置（间距在 1.5mm 以内）。推荐使用 0402 型陶瓷电容器。REFHA 和 REFLA 之间的 2.2 $\mu$ F 电容器距离器件可以稍远一些。连接各引脚与旁路电容器的走线必须简短且尽可能宽阔。

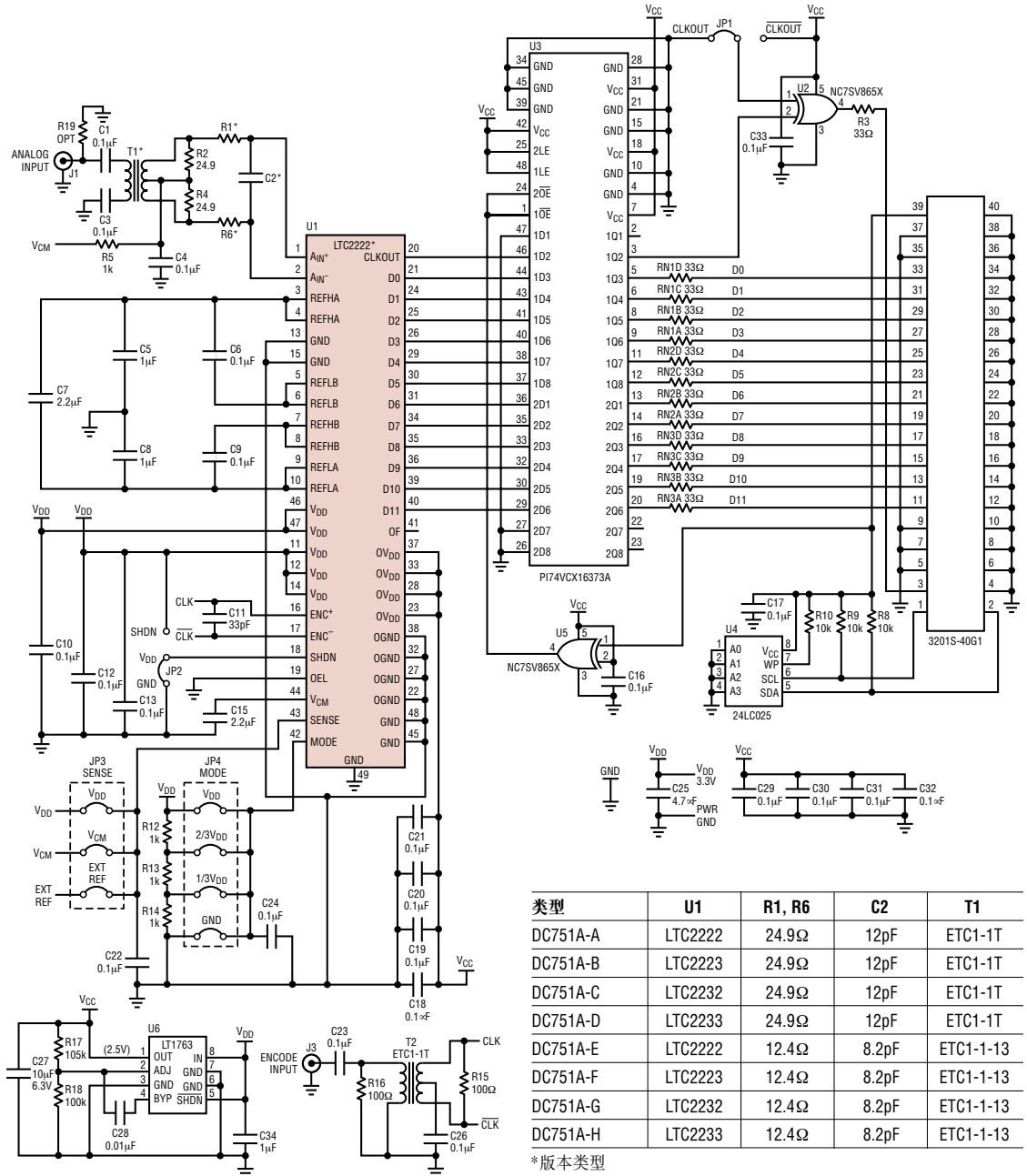
LTC2222/LTC2223 的差分输入应并行布置且彼此靠近。输入走线应尽可能简短以使电容最小化，并最大限度地减少噪声捡拾。

### 热传递

LTC2222/LTC2223 产生的大部分热量都通过底侧的裸露衬垫和封装引脚从芯片传递到印刷电路板上。为了获得上佳的电性能和热性能，应将裸露衬垫焊接至 PC 板上的一个大接地衬垫。关键是所有的接地引脚都应与一个面积足够大的接地平面相连。

## 应用信息

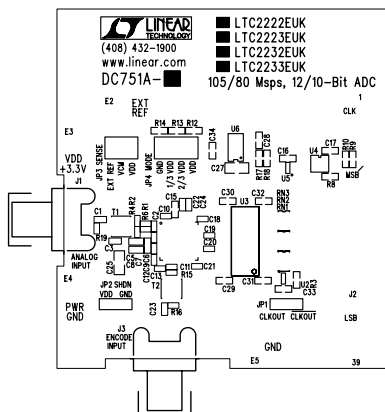
### LTC2222 的评估电路图



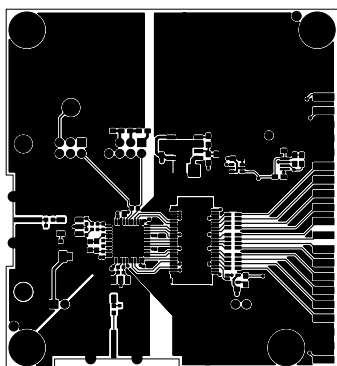
\* 版本类型

## 应用信息

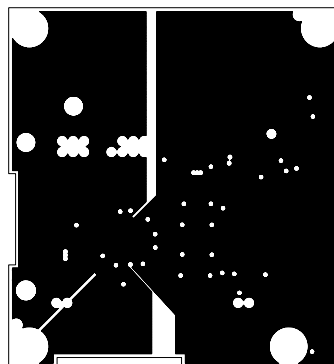
### 顶侧丝网印刷



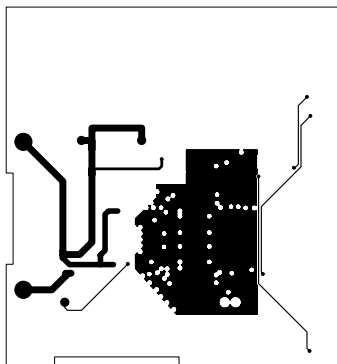
元件面，第一层



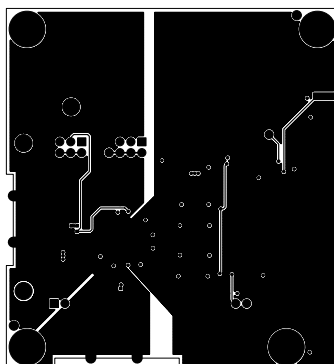
接地平面，第二层



电源平面，第三层

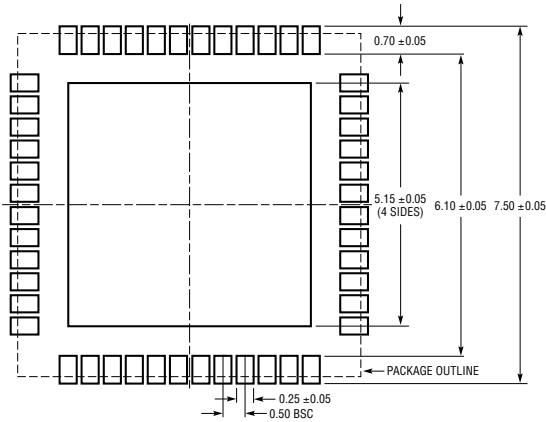


底侧铜板，第四层



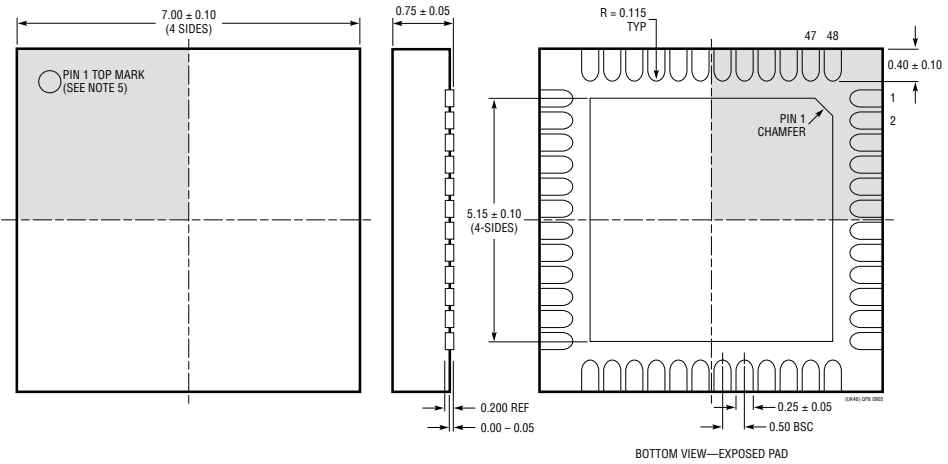
封装描述

UK 封装  
48 引脚塑料 QFN (7mm × 7mm)  
(参考 LTC DWG # 05-08-1704)



- NOTE:
1. DRAWING CONFORMS TO JEDEC PACKAGE OUTLINE MO-220 VARIATION (WKK-2)
  2. ALL DIMENSIONS ARE IN MILLIMETERS
  3. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.20mm ON ANY SIDE, IF PRESENT
  4. EXPOSED PAD SHALL BE SOLDER PLATED
  5. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE

RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS



BOTTOM VIEW—EXPOSED PAD

# LTC2222/LTC2223

## 相关器件

相关器件	描述	备注
LTC1741	12 位, 65Msps ADC	72dB SNR, 87dB SFDR, 48 引脚 TSSOP 封装
LTC1742	14 位, 65Msps ADC	76.5dB SNR, 90dB SFDR, 48 引脚 TSSOP 封装
LTC1743	12 位, 50Msps ADC	72.5dB SNR, 90dB SFDR, 48 引脚 TSSOP 封装
LTC1744	14 位, 50Msps ADC	77dB SNR, 90dB SFDR, 48 引脚 TSSOP 封装
LTC1745	12 位, 25Msps ADC	72.5dB SNR, 380mW, 48 引脚 TSSOP 封装
LTC1746	14 位, 25Msps ADC	77.5dB SNR, 390mW, 48 引脚 TSSOP 封装
LTC1747	12 位, 80Msps ADC	72dB SNR, 87dB SFDR, 48 引脚 TSSOP 封装
LTC1748	14 位, 80Msps ADC	76.3dB SNR, 90dB SFDR, 48 引脚 TSSOP 封装
LTC1749	12 位, 80Msps 宽带 ADC	高达 500MHz IF 欠采样, 87dB SFDR
LTC1750	14 位, 80Msps 宽带 ADC	高达 500MHz IF 欠采样, 90dB SFDR
LTC2220	12 位, 170Msps ADC	890mW, 67.5dB SNR, 9mm × 9mm QFN 封装
LTC2221	12 位, 135Msps ADC	660mW, 67.5dB SNR, 9mm × 9mm QFN 封装
LTC2224	12 位, 135Msps ADC	660mW, 67.5dB SNR, 7mm × 7mm QFN 封装
LTC2230	10 位, 170Msps ADC	890mW, 61dB SNR, 9mm × 9mm QFN 封装
LTC2231	10 位, 135Msps ADC	660mW, 61dB SNR, 9mm × 9mm QFN 封装
LTC2232	10 位, 105Msps ADC	475mW, 61dB SNR, 7mm × 7mm QFN 封装
LTC2233	10 位, 80Msps ADC	366mW, 61dB SNR, 7mm × 7mm QFN 封装
LTC2234	10 位, 135Msps ADC	660mW, 61dB SNR, 7mm × 7mm QFN 封装
LT5512	DC 至 3GHz 高信号电平下变频混频器	DC 至 3GHz, 21dBm IIP3, 集成 LO 缓冲器
LT5514	具有数字控制增益的超低失真 IF 放大器/ADC 驱动器	450MHz 1dB BW, 47dB OIP3, 数字增益控制, 10.5dB 至 33dB (1.5dB 步进)
LT5515	1.5GHz 至 2.5GHz 直接转换正交解调器	20dBm IIP3, 集成 LO 正交发生器
LT5516	0.8GHz 至 1.5GHz 直接转换正交解调器	21.5dBm IIP3, 集成 LO 正交发生器
LT5517	40MHz 至 900MHz 直接转换正交解调器	21dBm IIP3, 集成 LO 正交发生器
LT5522	600MHz 至 2.7GHz 高线性度下变频混频器	4.5V 至 5.25V 电源, 25dBm IIP3/900MHz, NF = 12.5dB, 500Ω 单端 RF 和 LO 端口