



更多关于 ADI 公司的 DSP、处理器以及开发工具的技术资料，

请访问网站：<http://www.analog.com/ee-note> 和 <http://www.analog.com/processor>

如需技术支持，请发邮件至 processor.support@analog.com 或 processor.tools.support@analog.com

Blackfin® 处理器与电力线网络物理层器件 Intellon INT5200 的接口

由 K.C.Kreitzer 撰稿，

Rev 2 – December 16, 2008

导言

本 EE-文件说明 ADSP-BF537 Blackfin® 处理器与 Intellon 公司的 INT5200 电力线网络 (HomePlug) 器件接口，文件讨论了 ADSP-BF537 EZ-KIT Lite® 评估板与 Intellon EDK5200 评估板建立连接时诸多细节问题，同时还提供一个用于实现网络音频服务器/客户端对的 VisualDSP++® 例程。本网络音频例程也可用于电力线网络或标准 10/100 以太网作物理介质的应用中。

什么是电力线网络 (HomePlug) ?

Homeplug 是通过家用电力线实现联网的物理层标准。有关 HomePlug 的更多信息可以查询 HomePlug 联盟网站：

<http://www.homeplug.org>

由于 HomePlug 为严格的物理层标准，因此，将电力线网络物理层 (HomePlug PHY) 连接到以太网物理层的多媒体访问控制器 (MAC) 比较简单。许多 HomePlug PHY 拥有多媒体独立接口 (MII) 就是为了实现上述功能。因此，拥有 MAC 外设的 ADSP-BF537 Blackfin 处理器就是理想的选择。

什么是 INT5200 ?

Intellon 公司的 INT5200 芯片是一个支持线路传输速度高达 14Mbps 的 HomePlug 1.0 PHY 芯片。INT5200 PHY 的产品信息请查询 Intellon 网站：

<http://www.intellon.com/products/homeplug/int5200.php>

EDK5200 是 INT5200 PHY 的开发平台，有关 EDK5200 评估板的相关文档请访问：

<http://www.intellon.com/support/documentation.php>

购买 EDK5200 评估板或者 INT5200 PHY 的相关信息请访问：

<http://www.intellon.com/support/distributors.php>

ADSP-BF537 EZ-KIT Lite 评估板与 Intellon EDK5200 评估板的连接

线束

通过构建一个线束或者用EZ-HomePlug板适配器可以实现ADSP-BF537 EZ-KIT Lite评估板到EDK5200评估板的连接。如果想使用线束连接，表1描述了从ADSP-BF537 EZ-KIT J3连接器到EDK5200 P2连接器要求的连接。

信号名称	ADSP-BF537 EZ0KIT J3引脚	EDK5200评估板引脚
TXD0	11	16
TXD1	12	15
TXD2	13	14
TXD3	14	13
TXEN	15	18
TXCLK	16	19
TXER	N/C	20(下拉到GND)
COL	32	17
RXD0	33	27
RXD1	34	28
RXD2	35	29
RXD3	36	30
RXDV	37	26
RXCLK	38	25
RXER	39	23
CRS	40	24
MDCLK	41	8
MDIO	42	9
MDADR0	N/C	11(上拉到VCC或下拉到GND)
MDADR1	N/C	10(上拉到VCC或下拉到GND)
GPSI_SEL	N/C	21(上拉到VCC)
SPIS	N/C	32(上拉到VCC)
GND	3, 4, 24, 43, 44, 87, 88	4, 12, 20, 22, 34
VCC	N/C	6, 7(用于上拉)

表1 ADSP-BF537 EX-KIT Lite 评估板到EDK5200评估板的连接

EZ-HomePlug

如果要获得更鲁棒的解决方案，EZ-HomePlug板可以作为ADSP-BF537 EZ-KIT Lite评估板与EDK5200开发板的接口（参考图1）。可以通过<http://www.expresspcb.com>网站从Express PCB订购到本EE-文件后的.ZIP文件中设计的印制电路板（图2）。图2中的元件列表包括了相关的器件型号，这些器件可以通过<http://www.digikey.com>网站从DigiKey订购。电路板设计采用易于安装的通孔部件，完成的组装图如图3所示。

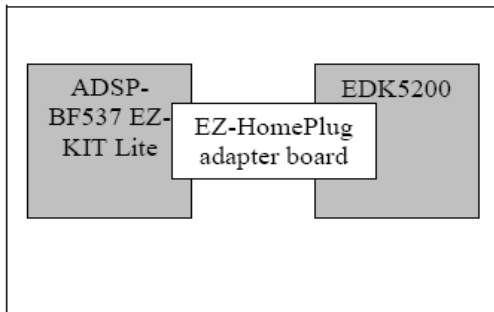


图1 EZ-HomePlug框图

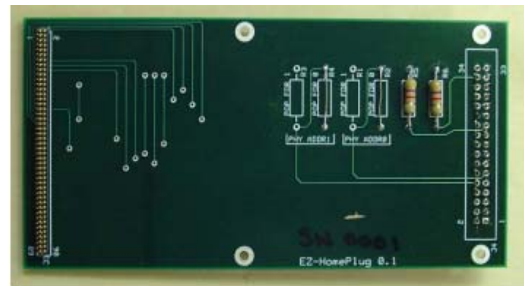


图2 EZ-HomePlug实物图片



图3 ADSP-BF537 EZ-KIT Lite, EZ-HomePlug和EDK5200的组装

描述	参考器件	DigiKey P/N
90-pin公的 0.05"间距连接器	J3	ED83100-ND（必须裁剪到90引脚）
34-pin母的 0.10"间距连接器	J4	609-2281-ND
4.7kΩ上拉电阻/0Ω下拉电阻	R1-R6	标准穿孔电阻（0Ω可以用跳线实现）

表2 EZ-HomePlug 元件列表



J3连接器在安装之前必须切边，90引脚配置的J3连接器不容易获得，元件表中的ED83100-ND为可以裁剪90引脚的100引脚连接器。

准备 ADSP-BF537 EZ-KIT Lite 评估板

无论是通过线束还是EZ-HomePlug连接板，一旦ADSP-BF537 EZ-KIT Lite评估板与EDK5200评估板实现连接，两个不同的物理层（PHY）芯片（EZ-KIT Lite评估板的以太网PHY SMSC LAN83C185和EDK5200评估板上的Intellon INT5200 HomePlug PHY）将共享ADSP-BF537处理器的MII总线。通常，允许两个PHYs共享公共的MII总线。采用MDIO线路上的两个地址位来实现与PHY有关的命令和状态数据的鉴别。这意味着每一个PHY都必须有不同的PHY地址。EZ-KIT PHY的地址为01b。为了共享MII数据接口，PHY的MII控制寄存器中的ISOLATE命令位可以使数据线路处于三态。但不幸的是LAN83C185以太网PHY不支持ISOLATE命令位，因此，必须从EZ-KIT Lite评估板上拆掉LAN83C185 PHY。



为了使INT5200 HomePlug PHY正常工作，必须将SMSC LAN83C185以太网PHY(U14)从ADSP-BF537 EZ-KIT Lite评估板上去掉。

由于LAN83C185为四边扁平封装，因此用一把小刀就可以很容易的拆除下来。在使用中要注意LAN83C185移除后暴露的这些焊点均没有被短路。图4说明了ADSP-BF537 EZ-KIT Lite评估板上必须拆除元件的具体位置。

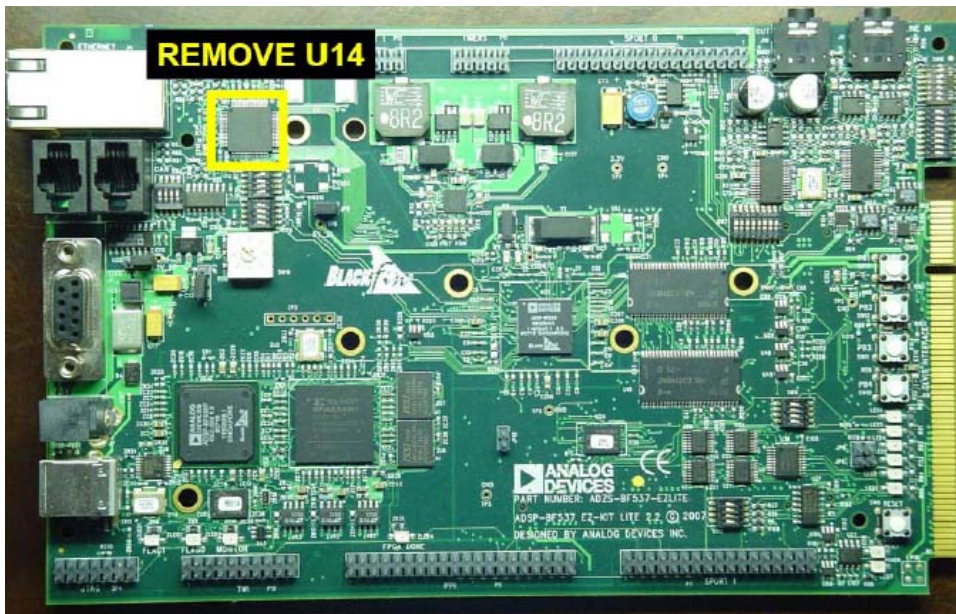


图4 从ADSP-BF537 EZ-KIT Lite 评估板上拆除U14

为用户设计自己定制接口

表3说明了完成硬件设计时从ADSP-BF-536/BF537处理器到INT5200 PHY的信号连接。

- TXER信号不由ADSP-BF537处理器提供，因此，INT5200 PHY将其接地。
- ADSP-BF537处理器上的PHYINT信号不使用，该引脚可配置为GPIO，或者PHYINT，配置为后者时需拉高到VCC。
- MDADR0/1线应设置成需要的PHY地址。
- GPSI_SEL，SPIS和MODE0线路为INT5200 PHY的模式引脚，线路应当按照表3设置，该组合可以使INT5200 PHY工作在MII PHY模式下。

信号名称	ADSP-BF536/537信号名称	EDK5200信号名称
TXD0	PH0/ETxD0	B8/MII_TX0
TXD1	PH1/ETxD1	B9/MII_TX1
TXD2	PH2/ETxD2	A10/MII_TX2
TXD3	PH3/ETxD3	B11/MII_TX3
TXEN	PH4/ETxEN	C7/MII_TXEN
TXCLK	PH5/MII TxCLK	C5/MII_TXCLK
TXER	N/C	B6/MII_TX_ER(下拉到地)
PHYINT	PH6/MII PHYINT (N/C或上拉到VCC)	N/C
COL	PH7/COL	C6/MII_COL
RXD0	PH8/ERxD0	A2/MII_RX0
RXD1	PH9/ERxD1	B2/MII_RX1
RXD2	PH10/ERxD2	C2/MII_RX2
RXD3	PH11/ERxD3	C3/MII_RX3
RXDV	PH12/ERxDV	A4/MII_RXDV
RXCLK	PH13/ERxCLK	B3/MII_RXCLK
RXER	PH14/ERxER	C4/MII_RX_ER
CRS	PH15/MII CRS	B5/MII_CRS
MDCLK	PJ0/MDC	C9/MII_MDCLK
MDIO	PJ1/MDIO	C10/MII_MDIO
MDADR0	N/C	C8/MII_ADRSEL0(上拉到VCC或下拉到地)
MDADR1	N/C	A11/MII_ADRSEL1(上拉到VCC或者下拉到地)
GPSI_SEL	N/C	E2/MII_GPSI_N(上拉到VCC)
SPIS	N/C	A3/MDI_SPIS_N(上拉到VCC)
VCC	N/C	B1/MODE0(下拉到GND)

表3 ADSP-BF537 处理器与INT5200 PHY 的连接

PHY 驱动的修改

VisualDSP++自带一个SMSC LAN83C185以太网PHY驱动程序，不需要修改，该驱动程序足可以适应Intellon INT5200 HomePlug PHY。

但是，在使用该驱动程序时必须对其中某些不同的地方进行调整。首先是设定INT5200 PHY的地址，下面的代码可以实现该功能。

```
result = adi_dev_Control (
    lanHandle,
    ADI_ETHER_CMD_BF537_SET_PHY_ADDR,
    (void *)0);
```

其次，由于INT5200在MDIO接口方面不兼容性，MDC寄存器的读操作返回值会下移一位，下图中的代码可以用来解决这个问题。

```
// wait for the link to be up
#ifdef PHY_INT5200
if ( (phyregs[1] & 0x2) == 0)
#else
if ( (phyregs[1] & 0x4) == 0)
#endif
```

编写一个INT5200特定驱动程序可以容易地调整上述这些问题。如果想为INT5200编写特别的驱动程序，可以参考ADI应用文档EE-315中提供的说明。

网络音频工程

本EE-文件相关的.ZIP文件中包含一个VisualDSP++网络音频工程，它由两个VisualDSP++工程组成，一个用于服务器，另一个用于客户端。服务器接收线路标准音频输入，并通过网络发送数字音频包，客户端通过网络接收数字音频包，并输出线路标准音频。

该工程可以通过以太网或者HomePlug物理网络来实现，这取决于system.h中的编译时间标志位，在Intellon INT5200 HomePlug PHY中定义为PHY_INT5200，但没有为SMSC以太网PHY进行定义。

```
#define PHY_INT5200 // for HomePlug
--or-
#undef PHY_INT5200 // for Ethernet
```

工具版本、评估板版本、开关和跳线设定以及LED定义的诸多细节请参考每个工程文件中的readme.txt文件。

服务器

线程描述

该工程文件中有三个线程。

Boot线程初始化1wIP，系统服务以及设备管理，然后该线程产生Audio线程。

Audio线程为网络传输建立UDP接口，然后初始化并启动音频ADC(SPORT)驱动器。最后，该线程产生AudioSend线程并跟踪从客户端返回的“保持激活”信息通道。

AudioSend线程负责通过网络发送UDP音频包。该线程与Audio线程截然不同，这是因为在Audio callback功能时，send()命令不能在中断级发送，只能在线程级发送。

数据流

一个音频源连接到EZ-KIT Lite评估板的“Line in”端口。音频输入流由板上音频ADC传输给ADSP-BF537 SPORT。该数据由SPORT驱动器通过DMA读入存储器。Audio线程回调程序为AudioSend线程排列数据，并将缓冲区返回给SPORT驱动器。之后，AudioSend线程给UDP接口发送数据包。

客户端

线程描述

该工程文件中有四个线程。

Boot线程初始化1wIP，系统服务以及设备管理，然后该线程产生Audio线程。

Audio线程为网络传输建立UDP接口，然后初始化并启动音频ADC(SPORT)驱动器，最后该线程产生AudioFlow线程和KeepAlive线程。

由于服务器和客户端的SPORT时钟速率不完全匹配，需要有防止数据缓冲区上溢和下溢的各种流控制。AudioFlow线程调整基于缓冲器级的SPORT输出时钟，并在SPORT驱动回调期间进行检查，在audio.c中可以查到相关信息。用周期性的信号量确保更新在逐渐进行，从而可使相关的音频失真最小。

完成流控制还有其他几种本工程中未用的方法。可用样本的插入/删除，但相对于调节输出样本时钟产生的失真会更严重。另一种可减少这种效应的途径是对每一个数据缓冲器进行能量检测，并在能量相对低的点进行样本插入/删除，最理想的状况是在间隙或者静音的时候插入/删除。

KeepAlive线程给服务器发回“保持激活”信息。

数据流

扬声器或者耳机可以连接到EZ-KIT Lite评估板的“Line out”端口，在调用RecvAudio()程序的Audio线程中，音频包通过UDP接口到达。该接口用作以后输入数据包音频处理的空间保持器，目前只用于将数据拷贝到缓冲器并发送给SPORT驱动。然后SPORT驱动将数据移出缓冲器，SPORT驱动与将数据放入缓冲器的RecvAudio()例程相互独立。为了维护缓冲器内外的流控制，AudioOutCallback()例程创建了检测指针。在没有新的数据包到达时，可以使音频静音，如果输出需要加快或者减慢，也可以用于调整SPORT的输出时钟。SPORT输出时钟的调整实际上是在AudioFlow线程中完成的。

操作说明

- EZ-KIT Lite评估板和EDK5200评估板的电源都必须插好，这两块板子的供电电源独立。
- EDK5200评估板的电源插座不能插入浪涌抑制器，浪涌抑制器的电路很有可能干扰HomePlug信号，可以使用非浪涌抑制电源板或者直接插入墙壁电源插座。
- 本设备已经在美国若干个家庭和商行的电源出口测试，并且很成功。通过观察发现，一些产生电力噪声的家用电器，例如微波炉或者吹风机，在插入同一墙壁电源插座时会影响HomePlug信号的完整性。

参考文献

[1] *ADSP-BF537 Blackfin Processor Hardware Reference*. Rev 3.0, December, 2007. Analog Devices, Inc.

[2] *ADSP-BF537 EZ-KIT Lite Evaluation System Manual*. Rev 2.2, May 2007. Analog Devices, Inc.

[3] *Changing the PHY in the Ethernet Driver for Blackfin Processors(EE-315)*. Rev 1. June 2007. Analog Devices, Inc.

文档记录

Revision	Description
<i>Rev 2 – December 16, 2008</i> <i>by K.C.Kreitzer</i>	Added disclaimer for EZ-KIT evaluation board modifications.
<i>Rev 1 – May 14, 2008</i> <i>by K.C.Kreitzer</i>	Initial release.