

一种基于ADE71xx/ADE75xx系列的多功能功率计参考设计

作者: Meghan Kaiserman和Aileen Ritchie

简介

本应用笔记旨在描述基于ADE7569的单相多功能电表设计。这种电表针对单相2线配电系统而设计。

ADE71xx/ADE75xx系列器件(包括ADE7569)集成了ADI公司电能(ADE)计量IC的模拟前端和固定功能DSP以及一个增强型8052 MCU内核。集成的RTC、LCD驱动器和外设构成一种带LCD显示屏的一体化电能表。ADE7566/ADE7569/ADE7166/ADE7169数据手册(可向ADI索取)应与本应用笔记配合使用。

该电表基于ADE7569型, 可以进行有功、无功和视在功率测量, 同时还有电流和电压均方根读数。电流测量是针对单个通道的。该型电表所基于的此设计只需略作改动, 即可用于该系列中的任何型号。软件程序(用C语言编写, 旨在与该参考设计相兼容)作为评估板套件的一部分提供。

设计目标

电表设计的目标是基于IEC规范构建一种1级电表。除了电表的精度要求之外, 集成了多功能LCD电表包括的多种功能。该型电表的抗电磁干扰能力符合IEC静电放电(ESD)测试IEC 1000-4-2标准以及电快速瞬变(EFT)抗扰度IEC 1000-4-4标准。电表设计完全符合IEC就单位增益功率系数和低(PF = 0.5)功率系数下规定的精度要求。表1列出了依据IEC 62053-21标准的电表精度要求。

表1. 精度要求

电流值	PF	百分比误差限制	
		1级	2级
$0.05 I_B < I < 0.1 I_B$	1	±1.5%	±2.5%
$0.1 I_B < I < I_{MAX}$	1	±1.0%	±2.0%
$0.1 I_B < I < 0.2 I_B$	0.5滞后	±1.5%	±2.5%
	0.8超前	±1.5%	
$0.2 I_B < I < I_{MAX}$	0.5滞后	±1.0%	±2.0%
	0.8超前	±1.0%	

表1所示电流精度范围均为基本电流(I_B)。基本电流在IEC62052-11中被定义为用于固定直连电表相关性能的电流量值。 I_{MAX} 为维持额定精度的最大电流。

表1中的功率系数(PF)与基波(45 Hz至65 Hz)电压与电流波形之间的相位关系相关。这种情况下, PF可以简单地定义为

$$PF = \cos(\theta)$$

其中, θ 为纯正弦电流和电压之间的相位角度。

类别指数在IEC62053 (2003-01)中被定义为容许百分比误差的限制。百分比误差定义为

$$\% \text{误差} = \frac{\text{电表记录的电能} - \text{实际电能}}{\text{实际电能}} \times 100\%$$

目录

简介.....	1	输入/输出设计.....	9
设计目标.....	1	输入/输出分配.....	9
功能框图概述.....	3	输入/输出结构.....	9
电能计量信息.....	3	吸电流和源电流.....	9
基于电容的电源.....	3	将 V_{INTD} 用作外部电源.....	9
实时时钟(RTC).....	3	ADE71xx/ADE75xx特殊输入/输出功能.....	10
LCD面板.....	3	外部电路.....	11
备用电池.....	3	通信.....	11
非易失性存储器存储.....	3	EEPROM管理.....	12
外部通信.....	3	使用LCD驱动器.....	13
校准.....	4	使用ADE71xx/ADE75xx RTC.....	14
电能计量设计.....	5	针对电磁干扰抗扰度进行设计.....	15
电流输入网络.....	5	电磁干扰的种类.....	15
电压输入网络.....	5	EMI抗扰度设计考虑.....	16
电源管理和设计.....	6	电表结果.....	17
电容-分压器电源.....	6	基准电表原理图.....	18
备用电池.....	6	物料清单.....	21
选择外部电路电源.....	7	附录A.....	22
睡眠模式的设计.....	8	防窃电配置.....	22

功能框图概述



图1. ADE71xx/ADE75xx参考设计

ADE71xx/ADE75xx参考设计旨在提供符合设计目标部分所列规格的全功能基准电表。电表提供了一个有效示例，展示了如何利用ADE71xx/ADE75xx系列器件来构成外部元件数量极少的全功能电能计量系统。图1所示为完整设计的图示。

以下功能模块已融入ADE71xx/ADE75xx参考设计之中。

电能计量信息

对有功率率信息进行校准，以在300:1的动态范围内达到1级精度要求。用一个350 $\mu\Omega$ 的分流电阻来检测电流(见“电能计量”部分)。瞬时电压和电流有效值读数被记录下来，并显示在LCD显示屏上。

基于电容的电源

板上电源提供运行IR通信和ADE71xx/ADE75xx必需的功率，同时保持在IEC功耗规格的范围之内。详见“电源管理”部分。

实时时钟(RTC)

片内实时时钟(RTC)允许在EEPROM非易失性存储器中维持全日历。日期和时间显示于LCD面板上。该功能可以根据需要，支持多费率和分时电价(TOU)两种电能计费模式。详见“使用ADE71xx/ADE75xx RTC”部分。

LCD面板

一块92段LCD面板由内部LCD驱动器直接驱动，显示有功功率累计和瞬时有效值，同时显示日期和时间。提供两个按钮，以滚动翻阅LCD上的测量值。详见“使用LCD驱动器”部分。

备用电池

将一块3.6 V锂备用电池连接到指定的电池输入端。内部电路监控 V_{DD} 电源，并在必要时切换至次级电源。详见“备用电池”部分。

非易失性存储器存储

设计中包括一个EEPROM，用于对校准系数和能耗进行非易失性存储。这样即可在发生停电时将必要信息安全地存储起来。详见“EEPROM管理”部分。

外部通信

提供以下通信方法，以发送和检索电表数据：

- UART串行接口
- 红外
- 单引脚仿真
- 校准频率(CF)
- 按钮

详见“通信”部分。

图2所示为整个系统的框图。

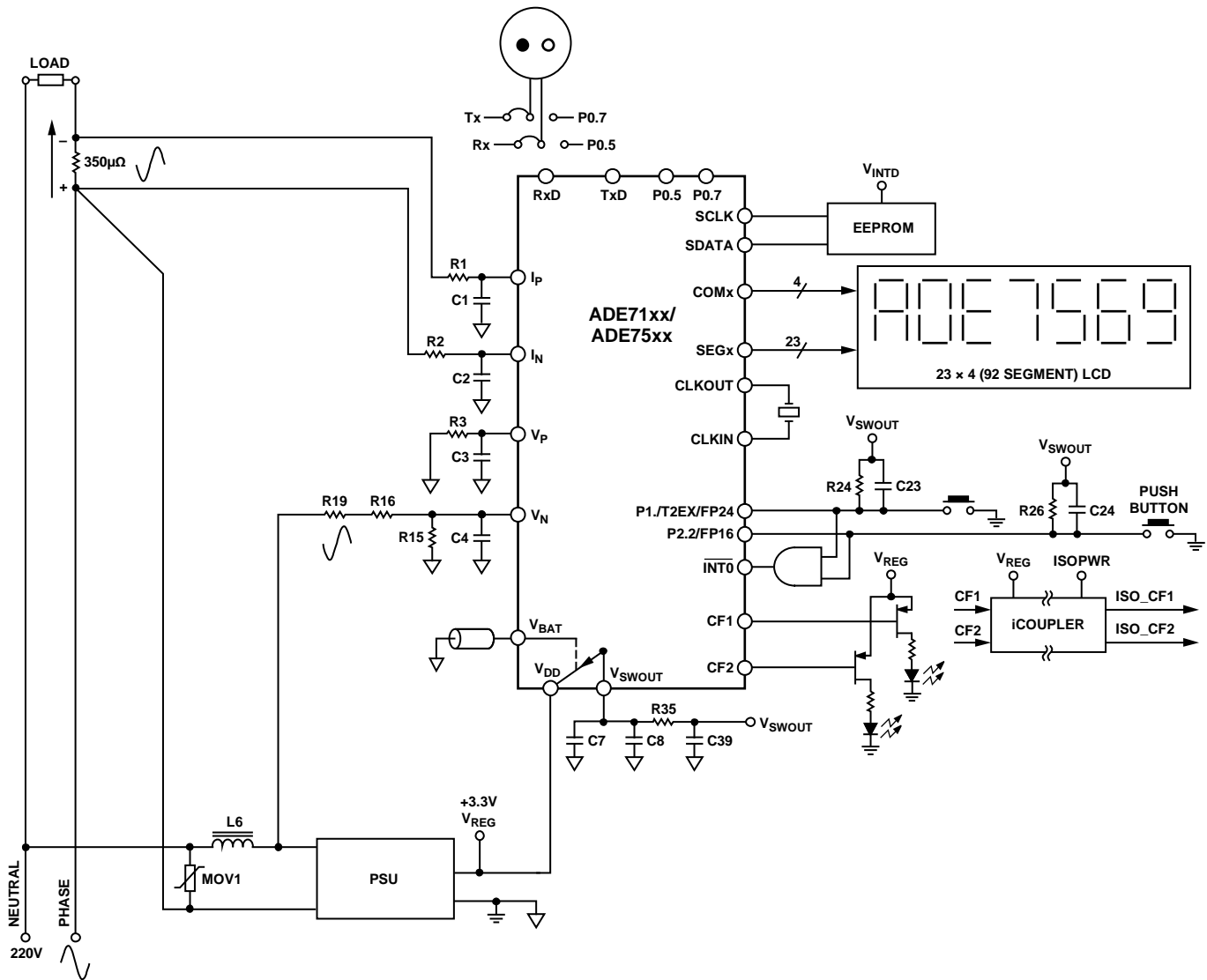


图2. 参考设计框图

校准

通过配置ADE71xx/ADE75xx电能计量DSP内部的寄存器集，即可以数字方式对电表进行校准。校准值存储于EEPROM中，并在用户代码初始化过程中写入校准寄存器（见“EEPROM管理”部分）。校准参数可以通过编程的方式直接从IR/RS-485/UART接口写入EEPROM之中。校准常数

的值可通过执行基于LabVIEW™的校准程序中的步骤加以确定，该校准程序利用一种串行通信协议通过UART与基准固件互动。有关校准过程的详情，请参阅“AN-950应用笔记”。复位或上电时，新参数被载入ADE71xx/ADE75xx电能计量DSP中以提供经过校准的电表。

电能计量设计

为了保证得到精确的线性电能计量，电流和电压通道上的输入网络均经过精心设计，以降低噪声、维持匹配。两个通道上的抗混叠滤波器可防止因采样带来的潜在失真。混叠效应如图3所示。

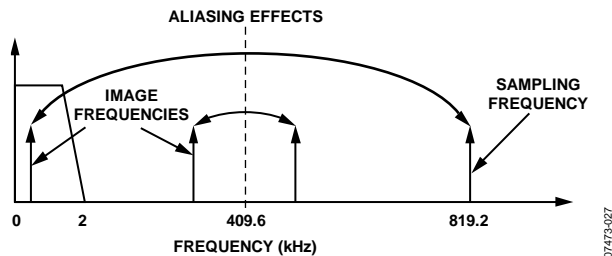


图3. 混叠效应

混叠效应是ADC输入信号中高于ADC采样速率一半的频率组分导致的，当频率低于采样速率的一半时会出现在采样信号之中。图3以高于采样频率(也称为奈奎斯特频率，即409.6 kHz)一半的黑色箭头表示，该采样频率为镜像对象或折返至409.6 kHz以下。所有架构的ADC都会出现这种情况。为防止任何镜像信号出现在计量的目标频段中(从40 Hz至2 kHz)，在ADC输入端中包括了抗混叠低通滤波器。这些滤波器确保在高于采样频率的频率下至少可以提供40 dB的衰减。

电流输入网络

ADE75xx系列提供一个差分模拟输入，用于测量电流。在参考设计上，一个分流电阻充当电流计量设备。分流电阻是以高线性度、最小相移测量电流的一种低成本方法。图4所示为参考设计中配置的电流通道输入网络。

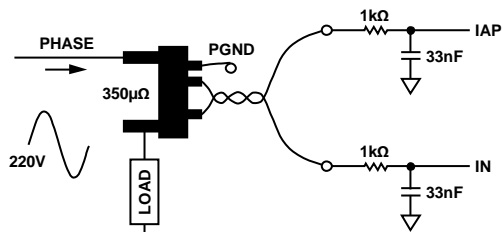


图4. 电流通道输入

电流通道输入端包括一个抗混叠滤波器。该滤波器使用的电阻值和电容值分别为1 k Ω 和33 nF。这些值将转折频率设为4.8 kHz，从而提供大于40 dB(500 kHz和以上)的衰减。这种衰减水平可以确保不会产生因混叠导致的负效应。

请注意，ADE71xx/ADE75xx参考设计集中于一种采用ADE7569的非防窃电应用。该器件包括所有计量功能，但只有一个电流输入通道。只需对硬件略作调整，即可将该参考设计配置为采用ADE71xx系列防窃电电表。有关针对防窃电电表而配置参考设计的更多信息，请参阅附录A。

电压输入网络

线路输入电压由一个简单的电阻-分压器网络衰减至330 mV，如图5所示。

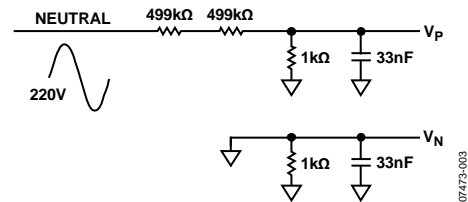


图5. 电压通道输入

该网络采用一种拓扑结构，其中，电压通道与电流通道之间的相位匹配得到保留。如图5所示，RC滤波器的转折频率由1 k Ω 电阻和33 nF电容配合确定。这是因为两个499 k Ω 电阻之和远远大于1 k Ω 。

抗混叠滤波器转折频率保持为4.8 kHz，以防止出现任何混叠效应，并确保通道的匹配。由于ADE71xx/ADE75xx传递函数是线性的，只需要一个单位功率系数下的单点校准(I_B)，即可校准电表的增益。

电源管理和设计

本部分将探讨ADE71xx/ADE75xx参考设计的电源电路。

电容-分压器电源

ADE71xx/ADE75xx基准电表的电源是以一种电容-分压器网络为基础的。

为了设计电源，必须确定电表工作负载。ADE71xx/ADE75xx的供电电流的测量值低于4 mA。同时还须提供电流来驱动外部电路，包括EEPROM和IR通信。外部电路所需的电流功耗列于表2之中。

表2. 最大功耗

电路	最大功耗
ADE71xx/ADE75xx	4 mA
EEPROM(写入周期)	100 μ A
IR发射器	4 mA
IR接收器(不与发射同步)	1.2 mA
LED	800 μ A
低压差调节器	100 μ A
总计	9 mA

从表2可以看出，电源需要的最大电流是9 mA。请注意，使用的是一种基于电容的电源而非基于变压器的设计，因为前者更具成本优势，但这种电源并不提供任何隔离。

图7所示为电源原理图。只要通过接地提供电流回路，该电路即可正常工作。如果电表地(相位)被断开，则电源将无电流回路，电容-分压器电路关闭。

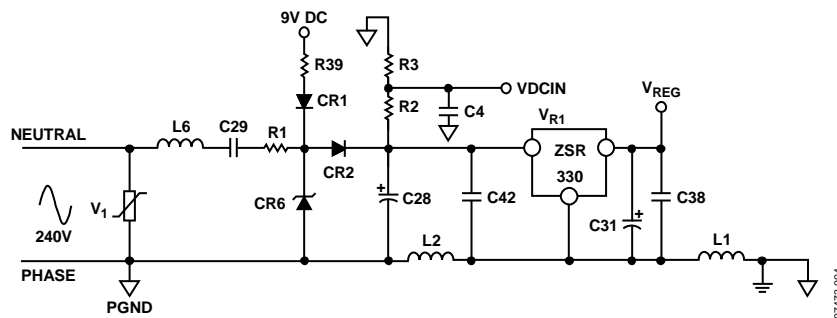


图7. 电容-分压器电源

电源包括一个高电压电容C29，与零线相连。该电容通过电阻R1把电荷提供给一个大容量存储电容C28。电容C28存储着电压调节器的电荷。用一个低压差调节器为电表提供3.3 V稳压电源。

在线路的正半周中，齐纳二极管CR6将电容C28上的电压钳位至击穿电压9.1 V，以确保不超过调节器输入电压。在负半周中，齐纳二极管CR6将阻止来自C28的电流，从而防止电容向地放电，并强制C29充电。这一周期重复进行，从而为电压调节器输入端提供稳定的电压。

备用电池

ADE71xx/ADE75xx采用内部电路来监控电源状态，并在必要时自动切换至备用电池。这一切换功能的基本作用如图6所示。

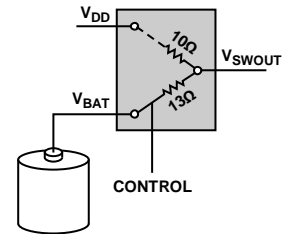


图6. ADE71xx/ADE75xx电池开关

内部开关电路包括低阻抗器件，可减少开关上的压降。实现了迟滞和数字超时，以防止在两个电源之间快速切换。ADE71xx/ADE75xx以该开关 V_{SW} 的输出供电，以确保ADE71xx/ADE75xx始终都能接收稳定的电源，而不受输入源的影响。

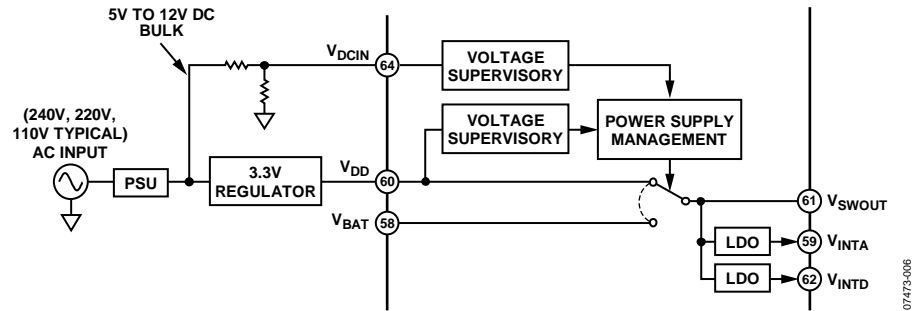


图8. 电源管理

以下两种条件可能使内部开关切换至电池：

- 直接通过电阻-分压器网络(见图8)应用于 V_{DCIN} 的非稳压大电压降至1.2 V以下。
- 稳压的 V_{DD} 电源(见图8)降至2.75 V以下。

通过监控所有这些外部事件，可以提前检测到线路电压的故障，从而避免 V_{SW} 电源中断。

当电源切换至 V_{BAT} 电源时，内部模拟LDO关闭。ADE71xx/ADE75xx内部有两个2.5 V低压差电压调节器：一个用于模拟电路，一个用于数字电路。与模拟LDO相关的功能为ADC和电能计量固定功能DSP。结果，当电源切换至 V_{BAT} 电源时，电能计量ADC和相关的DSP信号处理功能将被禁止。当ADE71xx/ADE75xx在电池供电期间进入低功耗睡眠模式时，数字LDO将关闭，导致MCU被禁用。

选择外部电路电源

由于ADE71xx/ADE75xx输出两个电压，即 V_{INTA} 和 V_{INTD} ，因此在不同的工作条件下有不同的电源。为了形成一个低功耗、电池寿命长的高效电表系统，必须仔细选择与外部电路相连的电源。以下是在连接外部电路时可以选择的三种主要电源：

- V_{DD} 为正常线路供电电源，仅在电源模式0(PSM0)下可用。
- V_{SW} 为电池开关的输出，只要 V_{DD} 或 V_{BAT} 有效，就始终有供电。该电源应在所有工作模式下可用。
- V_{INTD} 为2.5 V数字电源，当MCU有电时则有电。该电源应在PSM0和PSM1模式下可用。

为了降低功耗，在电池供电期间不必要的外部电路连接至 V_{DD} 。电池供电期间需要的电路可以分为以下两类：

- 可以唤醒MCU的电路，如IR接收器和按钮。
- 仅当MCU处于唤醒状态时才使用的电路，如IR发射器和EEPROM。

属于第一类的电路应连接至 V_{SW} 电源，以确保能始终保持有源状态，而第二类电路则应从 V_{INTD} 供电，以降低睡眠模式(PSM2)下的功耗。有关各种此类电源的详细规格，请参阅ADE7566/ADE7569/ADE7166/ADE7169数据手册。

以下列出ADE71xx/ADE75xx参考设计中连接至三种主要电源的外部电路。

- V_{DD}
 - CF LED和隔离电路
 - RS-485
- V_{SW}
 - IR发射器
 - IR接收器
 - 按钮
 - 单引脚仿真
 - UART串行接口
- V_{INTD}
 - EEPROM

睡眠模式的设计

ADE71xx/ADE75xx系列有一种低功耗睡眠模式PSM2，其中，电能计量和微控制器电路被关闭。在该模式下，实时时钟保持有效，其功耗不足 $2\ \mu\text{A}$ 。LCD也可打开以显示上一次屏幕或不停闪烁。在该低功耗睡眠模式下，RTC与5 V LCD的总功耗约为 $35\ \mu\text{A}$ 。温度ADC可以按用户可选的间隔测量温度。

在该低功耗睡眠模式下，ADE71xx/ADE75xx对需要微控制器做出某种反应的某些环境变化保持敏感。如果任意这些事件发生，ADE71xx/ADE75xx将唤醒并自动从PSM2切换至PSM1。

如果任意以下事件发生，将激活自动唤醒：

- 午夜时，ADE71xx/ADE75xx将唤醒以更新存储于外部EEPROM中的日历。
- 必要时，将发生内部用户自定义报警。
- 当从线路电源产生的 V_{DD} 恢复时，电源将切换至 V_{DD} 。
- 发生UART活动，RxD(引脚37)。
- 必要时，温度以用户可配置的度数发生变化，以补偿RTC。
- 必要时，发生中断： $\overline{\text{INT0}}$ (引脚48)和 $\overline{\text{INT1}}$ (引脚45)。
- 发生 $\overline{\text{RESET}}$ (引脚56)。

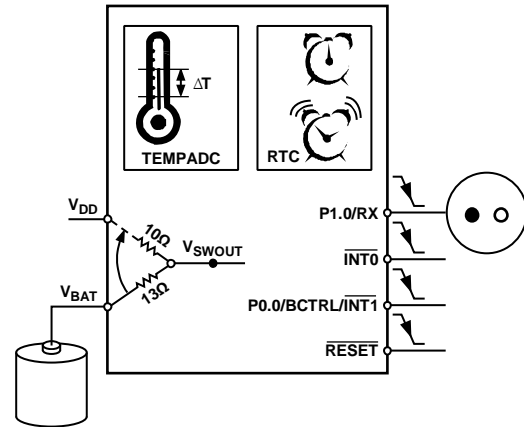


图9. ADE71xx/ADE75xx系列唤醒事件

当ADE71xx/ADE75xx唤醒时， V_{IND} 电源复位，MCU内核开始执行来自复位矢量的代码。用户代码可以根据器件是由 V_{DD} 供电还是由电池供电，来确定执行什么代码。微控制器寄存器IPSMF(0xF8)中的状态位指示电池开关的位置。一旦确定唤醒事件并作出反应，用户代码可以决定是否使器件恢复睡眠。

输出/输出设计

ADE71xx/ADE75xx系列支持20个输入/输出引脚。请注意，所有引脚都有复用功能。

输入/输出分配

ADE71xx/ADE75xx参考设计采用一块92段LCD，需要92/4或23个分段线路。电表上的输入/输出引脚的分配情况如表3所示。7个输入/输出引脚用于LCD，2个用于I²C通信，2个用于UART通信，1个用于瓦特脉冲输出，1个用于RTC 1 Hz输出脉冲，2个引脚用作中断。5个引脚用于通用输入/输出。

表3. 输入/输出分配

端口引脚	复用功能	描述
INT0		INT0: 指示LCD向上滚动或向下滚动
P0.7	SS, T1	输出: IR发射, 带38 kHz调制
P0.6	SCLK/T0	I ² C: SCLK
P0.5	MISO	输入: IR解调接收
P0.4	MOSI/SDATA	I ² C: SDATA
P0.3	CF2	RTC: 1 Hz输出
P0.2	CF1	CF1: 瓦特脉冲输出
P0.1	FP19	LCD: FP19
P0.0	BCTRL/INT1	INT1: 电表箱打开或IR中断
P1.7	FP20	LCD: FP20
P1.6	FP21	LCD: FP21
P1.5	FP22	LCD: FP22
P1.4	FP23/T2	LCD: FP23
P1.3	FP24/T2EX	输入: LCD向上滚动
P1.2	FP25	输入: 电表箱高开
P1.1	TxD	UART: Tx
P1.0	RxD	UART: Rx
P2.3	SDEN	SDEN: 串行下载使能。
P2.2	FP16	输入: LCD向下滚动
P2.1	FP17	LCD: FP17
P2.0	FP18	LCD: FP18

输入/输出结构

图10所示为ADE71xx/ADE75xx的输入/输出结构。ADE71xx/ADE75xx允许对所有输入/输出引脚进行弱上拉，以单独禁用，从而在电池供电睡眠模式下降低功耗。

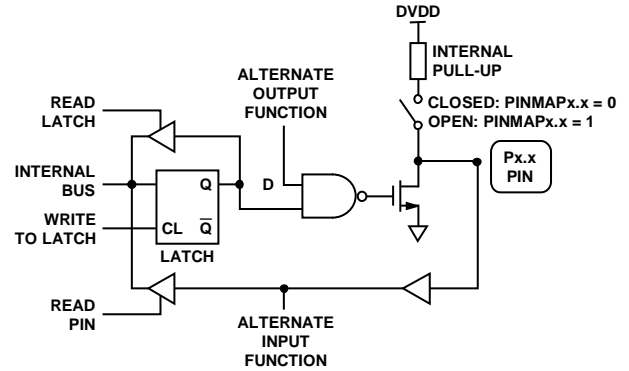


图10. ADE71xx/ADE75xx输入/输出结构

灌电流和源电流

各个ADE71xx/ADE75xx输入/输出引脚可在3.3V电源电压下，实现2 mA的灌电流和80 μ A的源电流。为此，在控制高电流器件(如LED)时，最好以低电压打开这些器件。

将 V_{INTD} 用作外部电源

当2.5 V数字电源 V_{INTD} 用作电源外部电路时，设计这些电路时需要避免在睡眠模式期间有电流漏回 V_{INTD} 。这种泄漏可能来自输入/输出引脚。例如，ADE71xx/ADE75xx参考设计中的EEPROM按图11所示方式连接。在正常和电池供电操作期间，当MCU处于运行状态时，SCLK和SDATA被配置为开漏，同时使能I²C外设。在电池供电期间，当ADE71xx/ADE75xx关闭MCU内核进入睡眠模式时，默认情况下会使能SCLK引脚(引脚39)和SDATA引脚(引脚41)上的弱上拉功能。然后，通过R10和R11将SCLK和SDATA引脚上拉至电池电压，就如 V_{INTD} 节点一样。结果将导致消耗电流过多，并妨碍ADE71xx/ADE75xx进入低功耗睡眠模式。为了防止发生这种情况，需要通过设置PINMAP0寄存器中的位6和位4来禁用SCLK和SDATA上的弱上拉功能。这样会使 V_{INTD} 在睡眠模式下降至0 V。此时，电流符合ADE71xx/ADE75xx规格的要求，典型电流消耗为2 μ A。

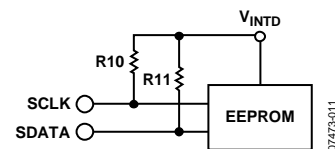


图11. EEPROM电路

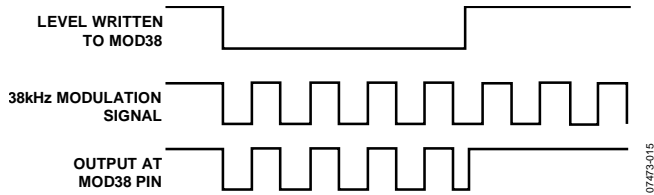
请注意，ADE71xx/ADE75xx不允许输入/输出在开漏模式下超过电源。

AN-916

ADE71xx/ADE75xx特殊输入/输出功能

38 kHz调制

ADE71xx/ADE75xx系列在某些输入/输出引脚上提供38 kHz调制。内部而言，一个38 kHz信号与端口引脚的电平形成“或”关系，结果，可为1提供连续高电平，并为0提供38 kHz的信号，如图12所示。



该38 kHz调制的用途包括对UART发射信号进行IR调制，或者用低功耗信号驱动LED。

ADE71xx/ADE75xx系列在以下引脚上提供38 kHz调制功能：

- P1.4/FP23/T2(引脚7)
- P1.5/FP22(引脚8)
- P1.6/FP21(引脚9)
- P1.1/TxD(引脚36)
- P0.7/ \overline{SS} /T1(引脚38)
- P0.5/MISO(引脚40)
- P0.3/CF2(引脚42)
- P0.2/CF1/RTCCAL(引脚43)

各个引脚上的38 kHz调制均可单独使能或禁用。

P0.7通用输入/输出引脚(引脚38)在本参考设计中被用作一个IR发射线路，专门针对38 kHz调制而配置。

外部电路

通信

红外通信

ADE71xx/ADE75xx参考设计中使用的IR接收器集成了一个38 kHz解调功能。该器件的待机电流一般为1.2 mA。然而，由于该基准电表设计的目标之一是在电池供电情况下实现5年的贮藏寿命，因此，TSOP348的吸电流太高，使器件无法得到连续的电源。

该器件的推荐配置是用2.5 V数字电源 V_{INTD} 为其供电，该数字电源在MCU开启时即有电。然后，如果器件处于电池供电模式，按一个按钮打开MCU，再尝试与器件进行IR通信。

或者，也可以在不进行38 kHz调制的情况下实现IR通信。诸如Vishay Intertechnology, Inc.生产的BPW96一类的光电晶体管可以用来接收IR信号。在黑暗条件下通过该电路的电流非常低。当接收到IR通信时，该电路可用来将ADE71xx/ADE75xx直接从睡眠模式唤醒。

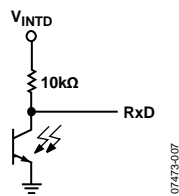


图13. 替用IR接收电路

将一个光电二极管用于IR发射功能。用一个晶体管来控制光电二极管，因为ADE71xx/ADE75xx输入/输出引脚无法为该器件提供足够的源电流或灌电流。在低电流睡眠模式下，晶体管源极上的电压电平与 T_XD 引脚(引脚36)上的电压电平相同，以确保该电路在电池供电模式下的功耗很低。

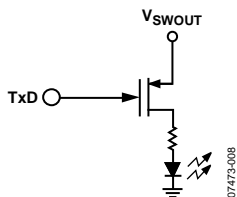


图14. IR Tx电路

CF LED通信

多数电能计量标准均要求精确校准的频率输出与能耗成比例，比如，3200脉冲/kWh。这些标准同时要求以校准脉冲打开LED。ADE71xx/ADE75xx上的CF脉冲的极性与其他ADE产品相反，如图15所示。CF脉冲不是高电平有效脉冲，而是低电平有效脉冲。

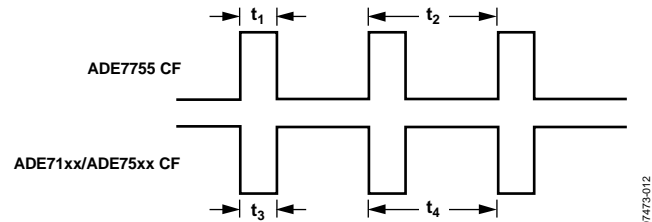


图15. CF的极性

图16展示了一种实现外部电路的简单方式，用于在CF有效时打开LED，在ADE71xx/ADE75xx中CF为趋低脉冲。

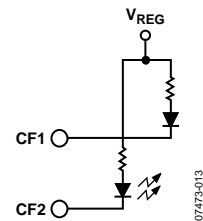


图16. CF配置1

在这种实现方式下，当LED开启时，将把1 mA的电流吸入ADE71xx/ADE75xx CFx引脚(引脚42和43)之中。然而，这可能会影响电能计量性能，因为模拟和数字地在IC中相连。更好的方式是用如图17所示配置，并在PCB布局中为这些信号提供较长的接地回路，从而把敏感的模拟电路隔离开来。

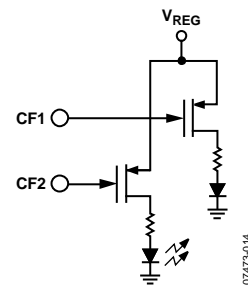


图17. CF配置2

UART通信

全双工UART串行接口在ADE71xx/ADE75xx参考设计中的端口4(P4)上提供，如图18所示。

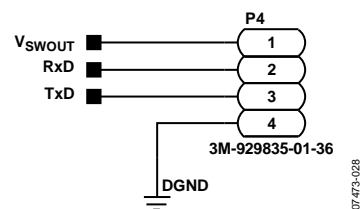


图18. UART连接

该通信端口可用来下载代码，并与ADE71xx/ADE75xx进行通信(见“UART调试/引导加载程序”部分)。使用该端口时要用LabVIEW校准软件。详见AN-950应用笔记。

AN-916

单引脚仿真

ADE71xx/ADE75xx内置一个隔离式单引脚仿真器，这是ADI公司独有的仿真器，直接与线路相连，且允许代码调试。单引脚仿真功能在ADE71xx/ADE75xx参考设计中的端口3(P3)上提供，如图19所示。

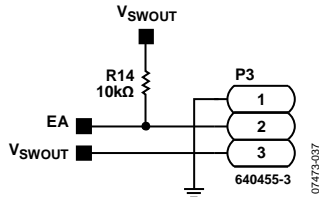


图19. 单引脚仿真

可将一个仿真器ADE8052-EMUL1连接至该端口。该仿真器通过ADE71xx/ADE75xx评估套件提供，也可从ADI网站单独订购。为了防止意外进入仿真模式，必须在RESET引脚上发生复位时，使SDEN引脚保持高电平。有关进入仿真模式的详细信息，请参阅“UART调试/引导加载程序”部分。

当双向的EA引脚保持高电平时，ADE71xx/ADE75xx可以从内部存储器位置读取代码。设计中包括一个VSWOUT的上拉电阻R14，因为不能使EA引脚处于悬空状态。

按钮通信

参考设计提供4个按钮。S2和S3与LCD滚动相关。这些按钮的连接如图20所示。

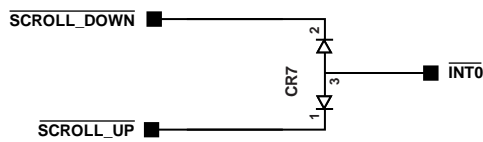
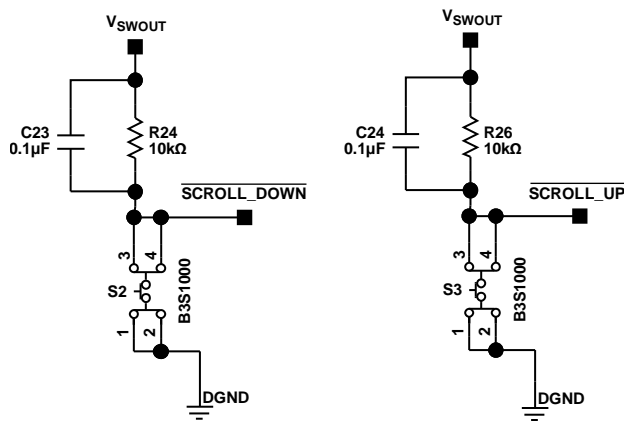


图20. LCD滚动按钮

U1提供一个与门功能，允许在2个LCD按钮之一或全部被按下(被拉低)时产生一个中断。当INTO引脚上接收到一个中断时，ADE71xx/ADE75xx可以监控分别与引脚6和引脚14相连的SCROLL_UP和SCROLL_DOWN控制线路，以确定所需要的行动。V_{sw}电源被用来为这些功能供电，以确保在所有工作模式下均可使用。

UART调试/引导加载程序

剩下的2个按钮S1和S4被用来触发ADE71xx/ADE75xx，使其进入串行下载模式和仿真。

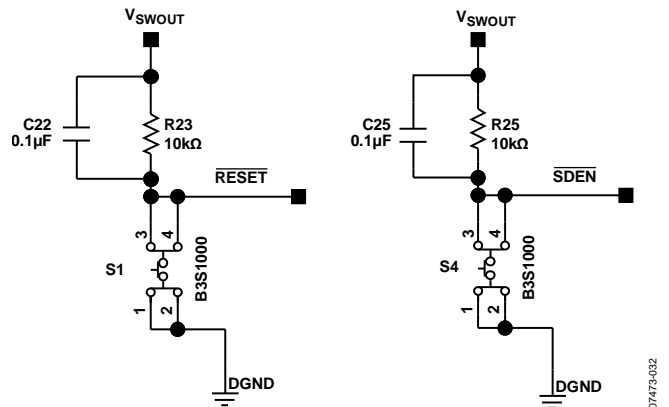


图21. 串行下载按钮

该功能允许通过标准的UART串行接口将代码下载到闪存中。通过按下并保持SDEN (S4)将进入串行下载模式，同时产生一个RESET(按S1)。有关串行下载功能的详情，请参阅ADE71xx/ADE75xx数据手册。

EEPROM管理

4 kb I²C EEPROM，即24AA04支持1.8 V至5.5 V的电源电压范围，可为2.5V或以下的电源电压提供最大100 kHz的时钟频率。这样，可以将EEPROM连接至被调节至2.5V的V_{INTD}电源。

EEPROM存储着ADE校准寄存器的值，以在500:1的动态范围内，使瓦特测量的精度达到0.5%的范围内。同时存储着校准值，固件用这些校准值来将ADE电压和电流有效值读数转换成可显示的伏特值和安培值。复位之后，将从EEPROM读取校准值。

当线路功率下降时，固件将把千瓦时能耗存储到EEPROM之中。

配置EEPROM时要利用表4。数据以从小到大的顺序存储，较低有效数据位于低地址。

表4. EEPROM配置数据

常数	地址	字节
每天kWh合计	0x00	5
每天KVARh合计	0x07	5
每天KVAh合计	0x0E	5
存储天数	0x15	1
当前日期(星期、日、月、年)	0x17	4
故障日期	0x1D	4
故障日	0x23	1
每月kWh合计	0x25	5
每月KVARh合计	0x2C	5
每月KVAh合计	0x33	5
PHCAL	0x3A	1
GAIN	0x3C	1
WGAIN	0x41	2
VARGAIN	0x44	2
WATTOS	0x4A	2
VAROS	0x4D	2
IRMSOS	0x50	2
VRMSOS	0x53	2
CF1DEN	0x56	2
CF2DEN	0x59	2
RTCCOMP	0x5C	1
TEMPCAL	0x5E	1
I _{CONSTANT}	0x60	2
V _{CONSTANT}	0x63	2
MODE1	0x66	1
MODE2	0x68	1
INTPR	0x6A	1
CALMODE	0x6C	1

使用LCD驱动器

ADE71xx/ADE75xx可以使用3.3 V或5 V的LCD面板。ADE71xx/ADE75xx参考设计中使用的是一块5 V的LCD面板，因为与3.3 V LCD相比，它在极温下的对比度要好一些。ADE71xx/ADE75xx电荷泵驱动LCD。要求在LCDVA、LCDVB和LCDVC三个引脚上以及LCDVP1和LCDVP2两个引脚之间有电容，如图22所示。

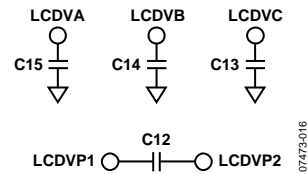


图22. 电荷泵连接

选择使用ADE71xx/ADE75xx电荷泵而非电阻梯，与使用电阻-分压器网络相比，可以实现卓越的温度对比度，并减少在LCD波形中造成直流失调。如果在较长时间内将一个50 mV或以上的直流失调电压应用于LCD，结果会损坏LCD晶体，从而缩短LCD的寿命。

图23展示的是COM和SEG线路，其中，LCD由一个电阻梯驱动，电压步进之间的电阻为301 kΩ。COM线路为黄色，SEG线路是蓝色的。在各LCD段(充当电容)开关时出现的充电和放电曲线是非常显见的。

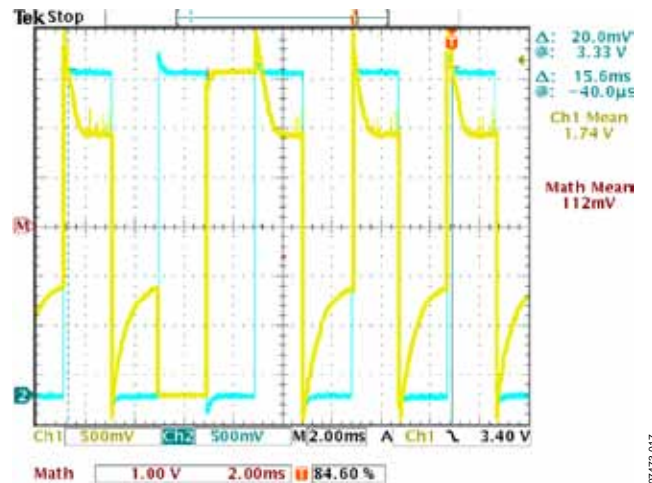


图23. 3.3 V电阻梯，其中所有段均已打开，吸电流为29 μA，电阻梯中有3个301 kΩ电阻

图24展示的是由ADE71xx/ADE75xx电荷泵驱动的同—3.3 V LCD。COM线路的平滑过渡表明了电荷泵具有卓越的驱动强度。

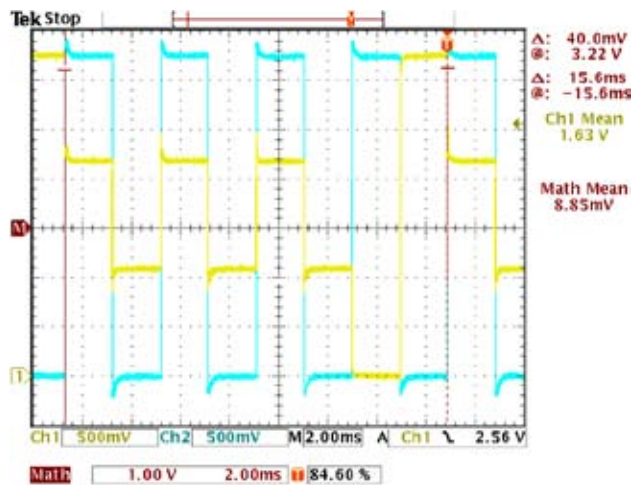


图24. 3.3 V电荷泵(全部段均开启且吸电流为33 μ A)

请注意，图24所示电荷泵的功耗略高于图23所示电阻梯的功耗。电荷泵消耗33 μ A电流，而电阻梯配置则消耗29 μ A。

然而，在本试验中，电阻梯配置的直流失调为112 mV，而电荷泵的直流失调则为8.85 mV。针对较低电流对电阻梯进一步优化会提高直流失调，缩短LCD寿命。

使用ADE71xx/ADE75xx RTC

ADE71xx/ADE75xx系列提供一个实时时钟，读数范围为百分之一秒至数小时。在使用数字补偿方案的情况下，该时钟可使时间精度保持于 ± 2 ppm或 ± 0.17 秒/天之内。内部RTC用于维护一个完整的日历，存储于EEPROM之中，并显示在LCD面板上。

RTC中有两个补偿寄存器，一个用于补偿25°C下的额定晶体频率，另一个用于补偿温变频率。

补偿算法的工作方式是在30.5秒的时间窗口内给32.768 kHz晶体增加脉冲或从中减去脉冲，从而确保30.5秒范围内的校准精度。配合温度ADC，可以补偿晶体随温度发生的频率变化，从而确保RTC精度，同时在电池供电期间维持低功耗水平。有关RTC校准程序的更多信息，请参阅AN-949应用笔记。

针对电磁干扰抗扰度进行设计

根据IEC61036第4.5节规定，设计电表时需要确保传导性或辐射性电磁干扰和静电放电不会损坏电表或对电表造成显著影响。需要考虑的干扰为：

- 快速瞬变突波
- 静电放电

铁氧体磁珠、电容线路滤波器、物理尺寸大的SMD电阻和PCB布局考虑(包括接地)等预防措施和设计技术都有利于保护电表电子元件，使其免受各类电磁干扰的影响。但是，有些预防措施(如铁氧体磁珠)可在某些干扰下(如RF和快速瞬变突波)发挥更加重要的作用。

电磁干扰的种类

电快速瞬变

因为干扰是通过外部连接(如电源线)传导至系统的，EFT脉冲可能尤其难以防护。图25展示了IEC61000-4-4中所用EFT脉冲的物理特性。脉冲最显著的衰减属性可能不是其幅度(可能高达4 kV)，而是快速上升时间导致的高频组分。快速上升时间指允许脉冲通过寄生电容与系统其他部分耦合的高频组分。PCB走线和信号地的电感可能产生大的差分信号。这些大差分信号可能会使敏感电子元件的运行发生中断。由于存在数据污染，因此数字系统通常具有最大的风险。缩短走线长度、减少接地层的使用，都能降低对这些高频脉冲的敏感性。

模拟电子系统一般只会干扰持续期间受到影响。由于模拟部分的带宽往往有限制，因而可以降低EFT事件的影响。

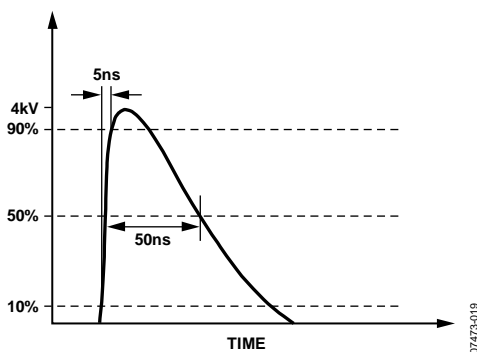


图25. 单EFT脉冲特性

传导性EFT的另一个潜在问题是，电子元件的辐射效应(如ESD一样)具有累积性。一个EFT脉冲中的能量可能高达4 mJ。例如，因电感负载转换而导致的持续性EFT影响，可能会影响到元件的长期可靠性。最好的办法是保护系统中可能对EFT敏感的那些器件。

电子元件应尽量通过PCB布局与干扰源(如深沟及对信号和电源连接进行过滤)相隔离。另外，电源的输入电容为EFT脉冲提供了一个低阻抗旁路。一个齐纳二极管使EFT脉冲的低阻抗接地路径成为一个整体。

静电放电

尽管许多敏感电子元件含有一定量的片内ESD保护措施，但无法防护某些严重的放电。另一个问题是ESD放电的效应具有累积性；换言之，器件可能在一次ESD放电中幸存下来，但无法保证能在将来某个阶段的多次放电中幸免于难。最好的方法是在ESD事件接触敏感电子器件之前，即消除或降低其效应。这种办法适用于所有传导性电磁干扰。

保护器件往往不需要使用额外的元件。只需略加注意，电路中本来就需要的元件就可以发挥双重作用。例如，在电表与外界接触的那些点上(如与相位线的连接)，必须对电表进行ESD事件防护。对于电流输入，ADE71xx/ADE75xx通过一个分流电阻和一个抗混叠滤波器相连(见“电流输入网络”部分)。该RC滤波器可能就足以保护CMOS器件，避免其遭受ESD的破坏。然而，对于使用的元件种类务必小心。例如，不能使用绕线电阻，因为任何放电都会通过电阻。电阻还必须具有较大的物理尺寸，以避免电阻上发生放电电弧现象。对于参考设计，抗混叠滤波器中使用的是 $\frac{1}{4}$ W SMD 0805电阻。

当与分流电阻串联时，铁氧体磁珠可能也有效。铁氧体扼流圈对于减缓ESD电流脉冲的快速上升时间尤其有效。高频瞬变能量被铁氧体材料吸收了，而不是被导引或反射至系统的另一部分。PSU电路也直接与电表端子相连。在此，放电由铁氧体、输入电容(C28)和整流二极管(CR6和CR2)消耗掉了。模拟输入V2P由衰减网络中的大阻抗提供保护。

可以用一个变阻器电阻或金属氧化物变阻器来增加保护。该器件充当一个非线性因电压而变的电阻。有关该器件的描述，请参阅“EMI抗扰度”部分。

务必谨慎行事，缩短电源中的走线长度，从而降低寄生走线电感的效应。因引脚和PCB走线导致的杂散电感意味着，MOV将无法有效衰减差分EFT脉冲。MOV可以有效衰减高频、持续时间较长的干扰，比如闪电导致的干扰。

EMI抗扰度设计考虑

ADE71xx/ADE75xx接地

在ADE71xx/ADE75xx IC中，模拟地用作内部LDO、晶体振荡器和其他模拟电路的基准电压。数字地内部连接至模拟地，用作MCU和其他数字电路的基准电压。

因此，由于AGND和DGND相互关联，因此这些接地必须具有相同的电位，不得彼此相对移动。为此，参考设计上的模拟接地层和数字接地层直接用星形地相连。维护着独立的模拟接地层和数字接地层，以减少从外部数字电路到模拟地的噪声传递。

PCB的电源部分是唯一与火线和零线都连接的地方。由于PSU是以电容为基础的，因此，有一个较大的电流通过接地回路流回火线(系统地)。PCB的这一部分含有瞬变抑制电路(如MOV或铁氧体)和电源电路。尽量缩短电源回流路径的长度，以使其与模拟电路相隔离。

ADE71xx/ADE75xx和敏感信号路径位于电路板的一个无噪声部分，该部分与设计的噪声元素(如电源和闪烁LED)相隔离。来自电源的接地电流与被测信号的频率相同，如果不注意回流的路由，可能导致精度问题，即在作为模拟输入的PSU之间导致串扰。另外，衰减网络中针对电压通道的部分位于PCB的电源部分。这样有利于消除电流通道的潜在串扰，其方法是尽量降低PCB模拟(无噪声)部分的模拟信号幅度。请记住，当采用 $350\ \mu\Omega$ 的分流电阻时，通道1上的电压信号范围为 $3.5\ \text{mV}$ 有效值(I_b)。

CF LED的接地回路应与ADE71xx/ ADE75xx上的敏感模拟电路和数字电路相距一定的距离。为降低干扰，CF LED接地走线较长，最好连接至AGND层和DGND层之间的星形地。

用高频陶瓷电容对来自数字电路的高频噪声源进行去耦，使其尽量接近ADE71xx/ADE75xx。请注意，大电容(如铝电解电容)无效，因为它们的典型残留串联电感为 $6.8\ \text{nF}$ 。这可能会降低电容在高频下的去耦效果。

ADE71xx/ADE75xx ESD

将一个铁氧体磁珠插入电压调节器的输出与 V_{DD} 引脚之间，以过滤 $3.3\ \text{V}$ 电源。这样可以有效地保护ADE71xx/ADE75xx，使其免受ESD的影响。

电表结果

图26所示为用ADE71xx/ADE75xx基准电表取得的性能线性度曲线。

瓦特线性度

测量有功功率的动态范围是1000:1，最大输入电流为40 A。记录的功率系数为1、+0.5和-0.866。

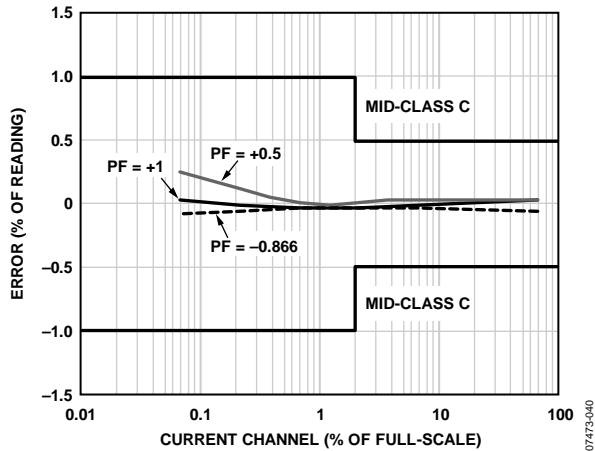


图26. 有功功率线性度

获得的结果完全处于目标范围之内，最大百分比误差为0.2%。

IRMS线性度

用CF输出测量IRMS线性度，动态范围为1000:1，最大电流为40A。

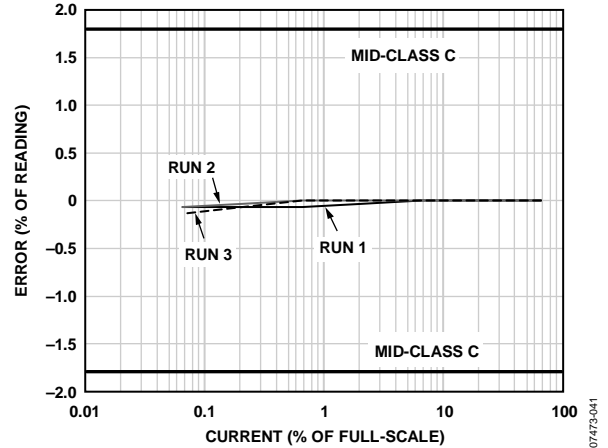


图27. IRMS线性度

图27所示为在相同的条件下连续绘制的三幅IRMS线性度坐标图。最大百分比误差为0.13%。

功耗

RTC运行状态下，当在睡眠模式下连接至电池时，基准电表的功耗 $<2\ \mu\text{A}$ 。如果在睡眠模式下同时打开一个5 V LCD，则功耗在 $40\ \mu\text{A}$ 左右。

基准电表原理图

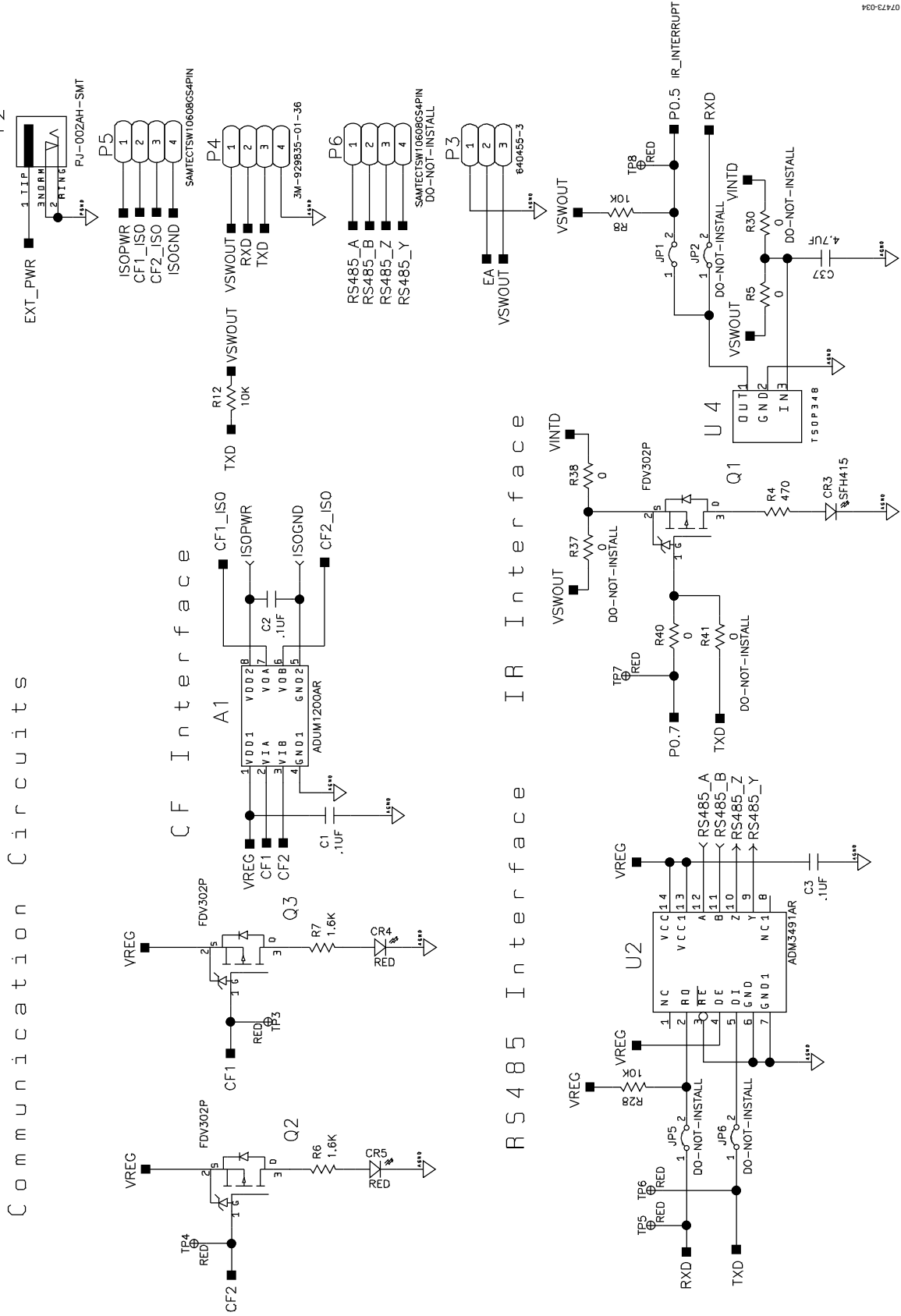


图28. ADE71xx/ADE75xx参考设计原理图——通信电路

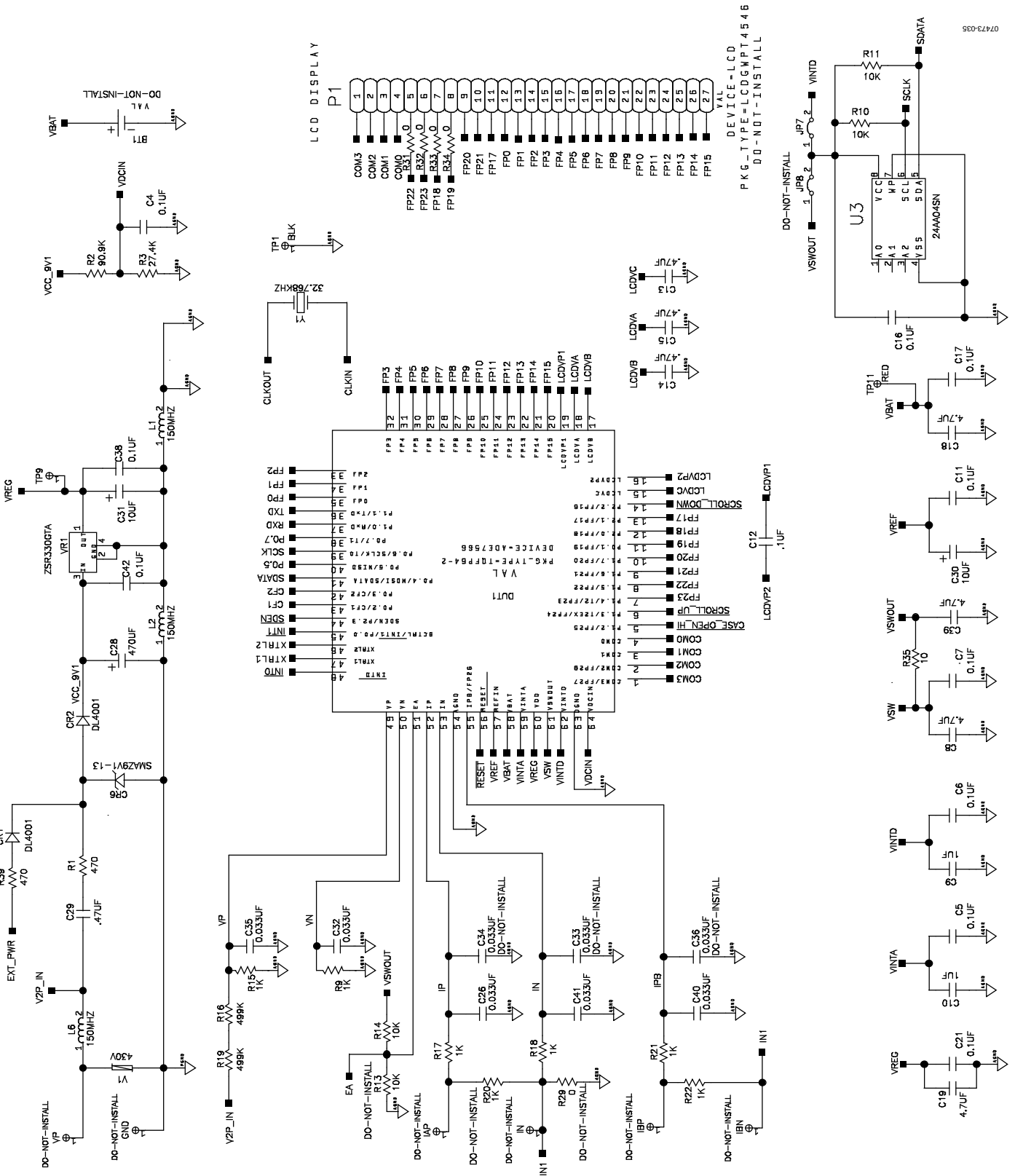


图29. ADE71xx/ADE75xx参考设计原理图——电表和电源

Interrupt Circuits

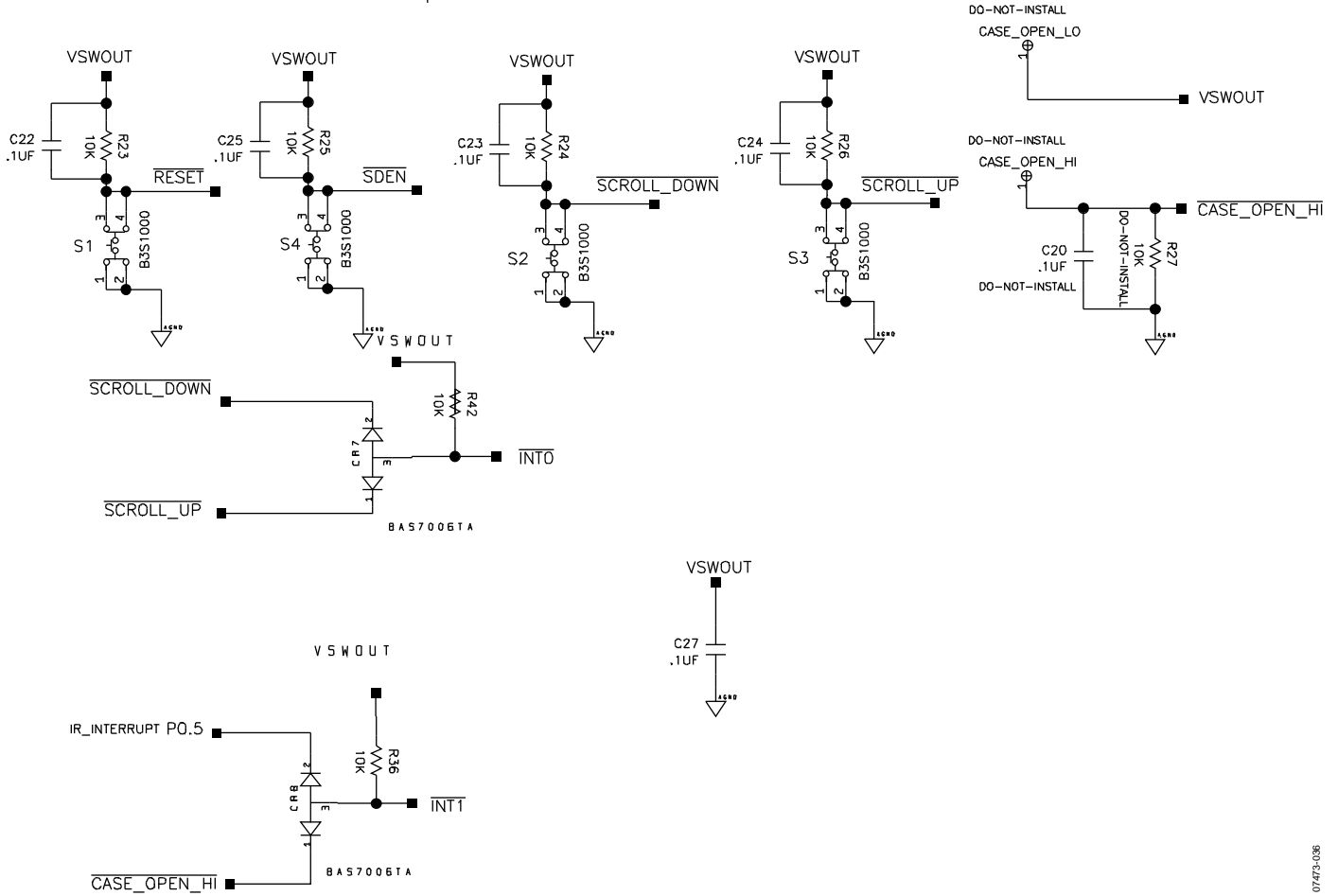


图30. ADE71xx/ADE75xx参考设计原理图——中断电路

07473-036

物料清单

表5. 元件列表

数量	索引标识符	描述	制造商/产品型号
1	A1	数字隔离器IC双通道8引脚SOIC	Digi-Key ADUM1200ARZ-RL7CT-ND
1	BT1	锂电池½ AA 3.6 V圆柱, 带引脚	Digi-Key 439-1003-ND
10	C1至C3、C12、C20、C22至C25、C27	0.1 µF 5 V陶瓷X7R 0805电容	Digi-Key PCC1828CT-ND
3	C13至C15	0.47 µF 16 V陶瓷0805电容	Digi-Key PCC1847CT-ND
1	C28	470 µF 35 V电解质NHG径向电容	Digi-Key P5554-ND
1	C29	0.47 µF/630 VDC金属合金电容	Digi-Key EF6474-ND
2	C30, C31	钽10µF 6.3V 20% SMD电容	Digi-Key 493-2340-1-ND
3	C33, C34, C36	33000 PF 50 V陶瓷X7R 1206电容	Digi-Key 311-1177-1-ND
5	C8, C18, C19, C37, C39	4.7 µF 10 V陶瓷0805电容	Digi-Key PCC1842CT-ND
2	C9, C10	1 µF 16 V陶瓷0805电容	Digi-Key PCC1849CT-ND
2	CR1, CR2	钝化整流器1 A 50 V SMD MELF	Digi-Key DL4001-TPMSCT-ND
1	CR3	IR发射极二极管5 mm IR clr镜头	Digi-Key 67-1001-ND
2	CR4, CR5	透明红色LED LC鸥翼SMD	Digi-Key L62711CT-ND
1	CR6	齐纳二极管1 W 9.1 V SMA	Digi-Key SMAZ9V1-FDICT-ND
1	DUT1	单相电能计量IC	Analog Devices ADE7569F16
17	JP1、JP2、JP5至JP8、R5、R29至R34、R37、R38、R40、R41 R38, R40, R41	0.0 Ω 1/8 W 5% 0805 SMD	Digi-Key P0.0ACT-ND
4	L1至L3、L6	铁氧体磁珠300 mA 150 Ω 1806 SMD	Digi-Key 240-1030-1-ND
1	P1	5 V LCD	汕头超声显示器有限公司
1	P2	电源插座连接器2.1 × 5.5 mm高电流	Digi-Key CP-002AHPJCT-ND
1	P3	直角3位接头.100锡	Digi-Key A19451-ND
1	P4	接头.100锡	Digi-Key 929835E-01-36-ND
2	P5, P6	垂直4位接头.100锡	Digi-Key A1912-ND
3	Q1至Q3	P沟道MOSFET 25 V 120 mA SOT-23	Digi-Key FDV302PCT-ND
1	R1	470 Ω 1 W 5%金属氧化物电阻	Digi-Key P470W-1BK-ND
2	R16, R19	499 kΩ ¼ W 1% 1206 SMD电阻	Digi-Key P499KFCT-ND
1	R2	90.9 kΩ ½ W 1% 0805 SMD电阻	Digi-Key P90.9KCCT-ND
1	R3	27.4 kΩ ½ W 1% 0805 SMD电阻	Digi-Key P27.4KCCT-ND
2	R35, R36	10.0 Ω ½ W 1% 0805 SMD电阻	Digi-Key P10.0CCT-ND
2	R4, R39	470 Ω ½ W 5% 0805 SMD电阻	Digi-Key P470ACT-ND
2	R6, R7	1.6 K Ω ½ W 5% 0805 SMD电阻	Digi-Key P1.6KACT-ND
12	R8、R10至R14、R23至R28	10.0 kΩ ½ W 1% 0805 SMD电阻	Digi-Key P10.0KCCT-ND
7	R9、R15、R17、R18、R20至R22	1.00 kΩ ½ W 1% 0805 SMD电阻	Digi-Key P1.00KCCT-ND
4	S1至S4	触动开关6 mm SMD开关	Digi-Key SW415-ND
1	分流电阻	350 µΩ分流电阻	上海贝斯特电器制造有限公司 BST-904, M415-2-19.5 D4.5
2	CR7, CR8	肖特基二极管双通道CA SOT-23	Digi-Key BAS7006ZXCT-ND
1	U2	IC Tx/Rx RS-485 HS FD 3.3 V 14 SOIC	Digi-Key ADM3491ARZ-ND
1	U3	Microchip串行EEPROM 512 × 8, 1.8 V	Mouser 579-24AA04/SN
1	U4	Vishay半导体38 kHz 2.7 V至5.5 V IR接收器 5.5 V IR receiver	Mouser 782-TSOP34838
1	V1	275 V均方根20 mm径向压敏电阻	Digi-Key 495-1417-ND
1	VR1	3.3 V 200 mA SOT-223调节器	Digi-Key ZSR330GCT-ND
1	Y1	32.768 kHz 12.5 pF圆柱晶体	Digi-Key X1123-ND
1	电表箱	电表箱	Taizhou Huangyang Wanfeng Electrical Co.,Ltd. 型号: 202-8

附录A

防窃电配置

ADE71xx系列提供两个差分模拟输入，用于测量电流：通道 I_A 和通道 I_B 。为了把ADE71xx/ADE75xx基准电表改成防窃电电表系统，需要对电流通道输入网络进行几处略微改动。图31所示为一种可能的防窃电配置，其中使用了一个CT和一个分流电阻。

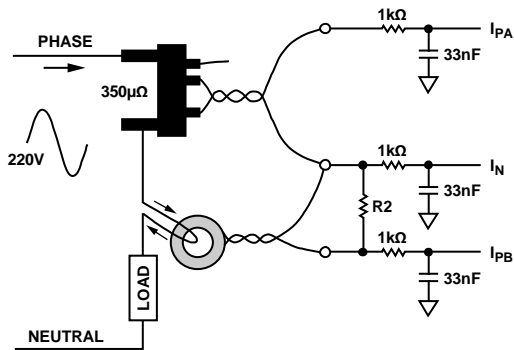


图31. 防窃电输入网络

在使用与图31所示示例类似的防窃电配置时，当对通道间的相位失配进行补偿时，必须格外小心。如果同时使用一个分流电阻和一个CT，则该CT的固有相移比分流电阻要大。如果未应用精度补偿，这可能在低功率系数下导致大误差。

可通过以下两种方法之一进行校准：使用内部相位补偿寄存器PHCAL；调整外部低通滤波器的转折频率，以产生相移并匹配通道。

有关防窃电电表的校准程序的更多信息，请参阅AN-950应用笔记。

注释

注释