

用AD5933测量扬声器阻抗特性

作者: Sean Brennan

简介

本应用笔记介绍用阻抗数字转换器AD5933测量商用扬声器的阻抗所需的电路架构及相关详细信息。20世纪60年代至70年代期间,两名澳大利亚先驱N. Thiele和R. Small通过阻抗测量来评估扬声器的声学特性,并提出了Thiele-Small参数定义。Thiele和Small分析了扬声器音圈、磁铁以及锥体与椎体悬架和密封扬声器箱内外空气之间互动的机电行为。直到今天,制造商和发烧友们仍旧将这些发现视为设计高保真音箱和分频器网络¹以及测试最终驱动器网络的标准。商用扬声器的阻抗测量通常涉及到各种不同工具的使用,范围从简单的实验室设备(如信号发生器、示波器和数字电压表)到PC声卡和昂贵的音频网

络分析仪。基本问题在于:阻抗测试设备仍然独立于驱动扬声器的音频系统。

本应用笔记介绍一种使用AD5933的电路架构,系统设计人员可以利用该架构来测量扬声器的阻抗特性并可该电路集成到音频信号链中。这样具有许多优点。例如,系统上电时,该电路可以测量扬声器的阻抗特性和声学特性,从而可以直接与附近存储的出厂校准特性进行比较。一旦阻抗特性发生任何变化,均可及时检测出来并执行进一步的诊断,从而避免出现永久损伤。

¹ 欲了解更多信息,请参阅《系统应用指南》中的第8章(第101页)“扬声器分频器”(作者: Hank Zumbahlen)。ADI公司发布,1993,ISBN 0-916550-13-3。

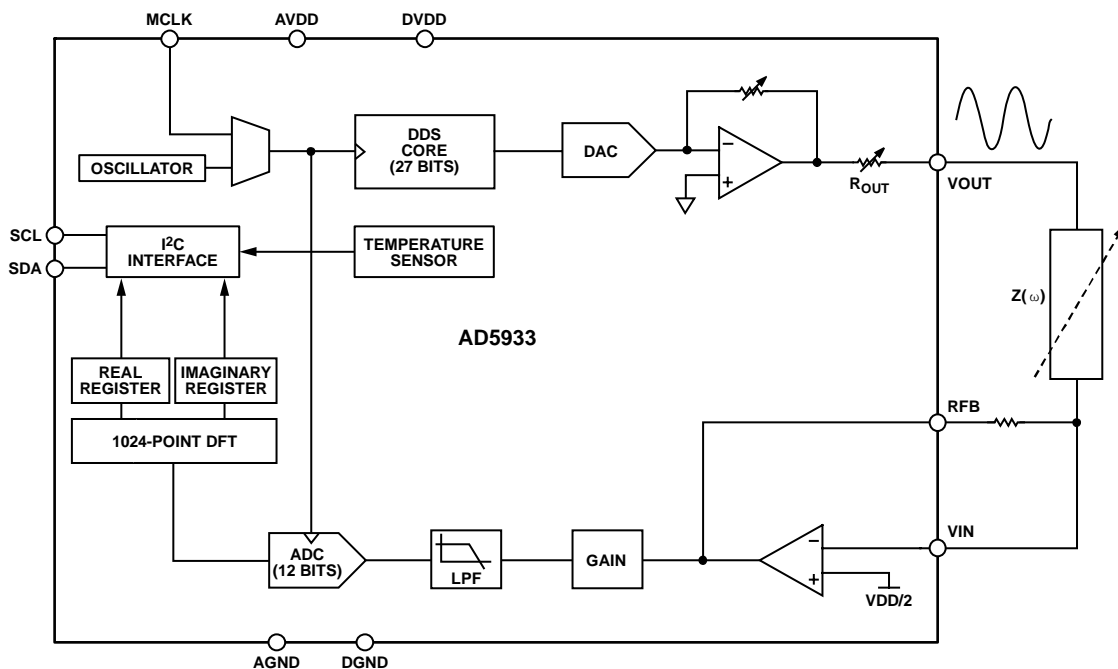


图1. AD5933功能框图

目录

简介.....	1	扬声器阻抗测量.....	8
操作和校准.....	3	系统校准.....	8
扬声器阻抗模型和曲线.....	3	扬声器阻抗和相位计算.....	8
电路详情.....	4	系统时钟设置.....	9
HOWLAND电流源.....	5	结果.....	11
修改后的HOWLAND电流源.....	5	结论.....	11
AD5933 DFT详情.....	6		
时钟分频器电路.....	7		

操作和校准

如图1所示，AD5933是一款高精度的阻抗转换器，片上集成频率发生器与12位、1 MSPS的模数转换器(ADC)。用频率发生器产生的信号来激励外部复阻抗，外部阻抗的响应信号由片上ADC进行采样，然后由片上DSP进行离散傅里叶变换处理。DFT算法在每个频率上返回一个实部(R)数据字和一个虚部(I)数据字。使用以下两个公式，很容易算出各扫描频率点的阻抗幅度和相应的阻抗相位：

$$\text{幅度} = \sqrt{R^2 + I^2} \quad (1)$$

$$\text{相位} = \text{Tan}^{-1}(I/R) \quad (2)$$

该系统要求用精密电阻(最好是非感性电阻)代替要测量的阻抗来进行校准，并为随后的测量计算比例因子。当激励频率在1 kHz与100 kHz之间时，AD5933可以测量100 Ω至10 MΩ的阻抗值且系统精度高达0.5%。通常，扬声器的共模阻抗为4 Ω至6 Ω或更低，而在峰值频率下则会升高到30 Ω至50 Ω。峰值频率可能低至20 Hz。因此，需要采用外部电路元件来在这种低频和阻抗级别上分析扬声器的阻抗特性。下文介绍如何使用建议电路架构来测量此类特性以及将结果与商用测试设备进行比较。

扬声器阻抗模型和曲线

为了便于理解随后的测量，图2给出了扬声器的简化电气模型。

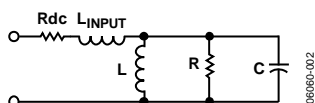


图2. 扬声器阻抗模型

在图2所示电路中，用一个直流电阻与由L、R和C构成的有损并行谐振电路串联，来模拟目标频率范围内扬声器的动态阻抗。

- Rdc是通过数字欧姆表测出的扬声器直流电阻。在扬声器/重低音喇叭数据手册中，该直流电阻通常称为DCR。其测量值通常小于驱动器的标称阻抗。由于Rdc通常小于扬声器的额定阻抗，因此扬声器发烧友新手可能会担心驱动放大器出现过载。不过，由于扬声器

的电感(L)会随着频率升高而增加，因此驱动放大器的实际负载不太可能是该直流电阻。

- L是音圈电感，以毫亨为单位(mH)。通常，业界标准是在频率为1000 Hz时测量音圈电感。当频率升高到0 Hz以上时，阻抗即会增加到Rdc值以上。这是因为音圈就好像是一个电感。因而，扬声器的整体阻抗不是恒定值，不过能够以随着输入频率变化而变化的动态曲线来表示(见图3)。扬声器的最大阻抗(Zmax)出现在其谐振频率(Fs)处。参见图4。
- Fs是扬声器的谐振频率。扬声器的阻抗在频率为Fs时达到最大。谐振频率是指扬声器活动零件的总质量与运动时扬声器悬架的受力达到平衡的时候。谐振频率信息对于防止扬声器箱出现振铃非常重要。一般而言，影响谐振频率的关键要素是活动零件的质量和扬声器悬架的刚度。敞开式扬声器箱(倒相式扬声器箱)通过调谐到Fs，从而可以让这两者相辅相成。一般来说，Fs越低，扬声器的低频再现性能就越好。
- R表示驱动器悬架损耗的机械电阻。

因此，要获得Thiele-Small参数，就必须准确确定得到的阻抗峰值和分频器频率。

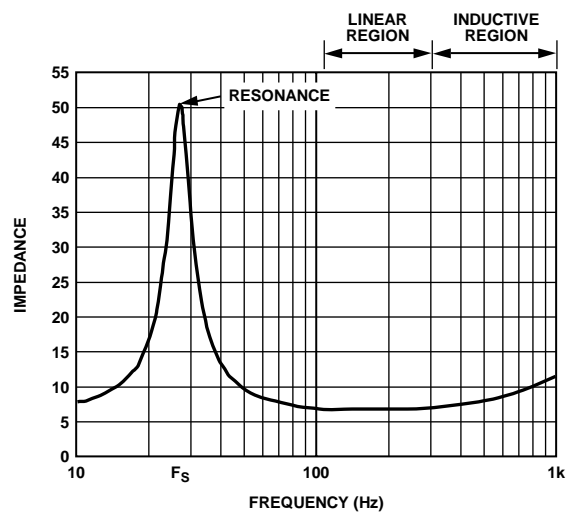


图3. 典型的扬声器阻抗曲线

图3所示为扬声器的典型阻抗曲线。

图3中需要特别注意三个特点。谐振导致扬声器阻抗大幅增加，而随着输入频率升高，音圈的电感导致扬声器阻抗再次增加。在图3中，谐振频率约为28 Hz，而线性区域大致为100 Hz至350 Hz。谐振频率时，扬声器阻抗表示为纯电阻。此外，随着输入频率升高并逐渐接近谐振频率(F_s)，阻抗曲线表现为感性。而越过谐振频率之后，随着阻抗减小，阻抗曲线性质表现为容性。

在图3的线性区域内，阻抗主要表现为阻性，但是要略低于扬声器的标称阻抗。

在感性区域内，扬声器音圈的电感变得非常高，因此扬声器阻抗开始再次增加，并且随着频率升高，感性逐步提高。

电路详情

图4所示为用于测量商用扬声器阻抗的电路框图。该电路主要由三个模块组成。

一个模块是修改后的Howland电流源和增益级，其连接到AD5933输出端而商用扬声器连接在外部增益级的反馈环路中。

另一个模块是时钟分频电路，该电路用于按比例降低施加到AD5933的主时钟/晶振频率，从而得以分析目标带宽范围(10 Hz至20 kHz)内的阻抗特性。AD5933要求进行时钟调整，以便分析10 kHz以下的频率。

第三个模块为AD5933阻抗数字转换器。

下文介绍Howland电流源和时钟分频电路的电路详情。欲了解更多信息，请参阅AD5933数据手册。

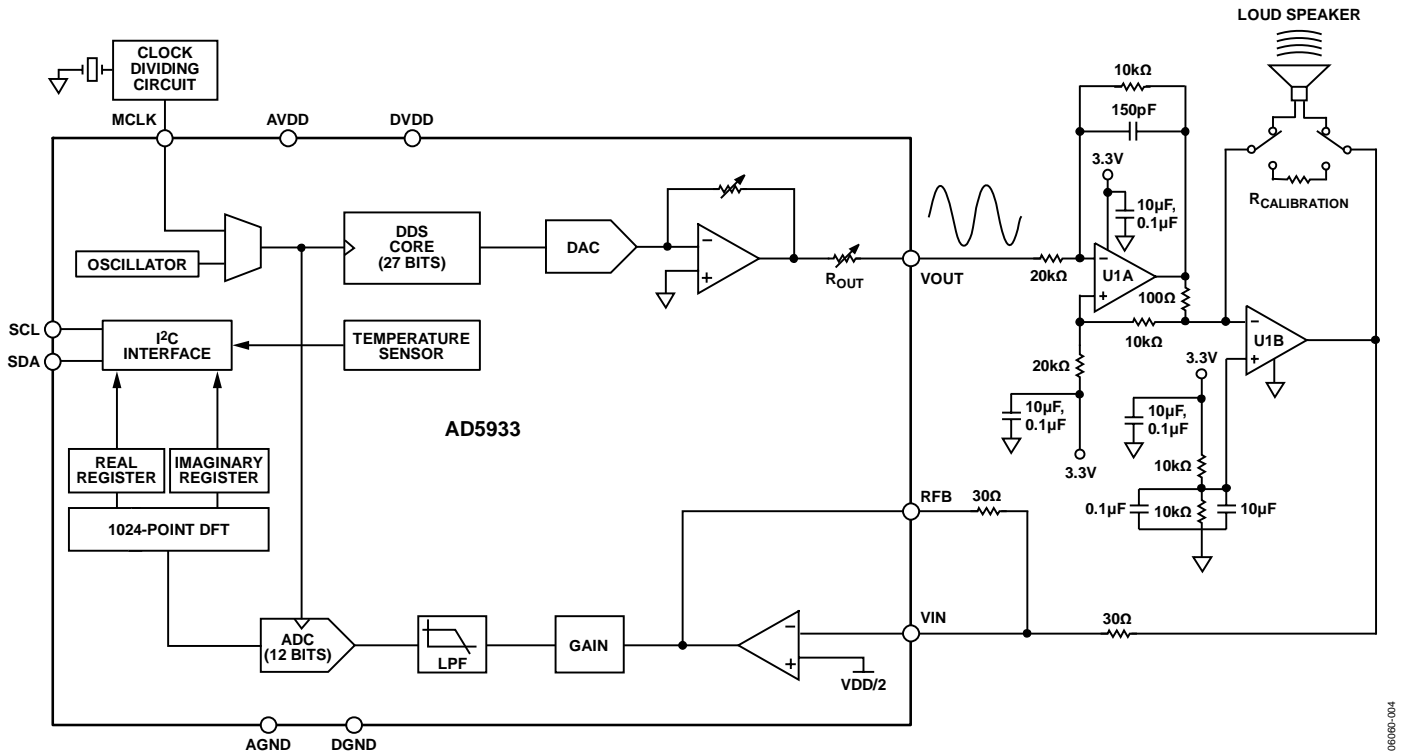


图4. 扬声器阻抗测量电路

HOWLAND电流源

图5所示为典型的Howland恒电流源。通过在运算放大器周围使用合适的外部元件，流经负载阻抗(Z_{LOAD})的输出电流可以独立于该负载的绝对阻抗，而仅取决于输入电压(V_{INPUT})的幅度。

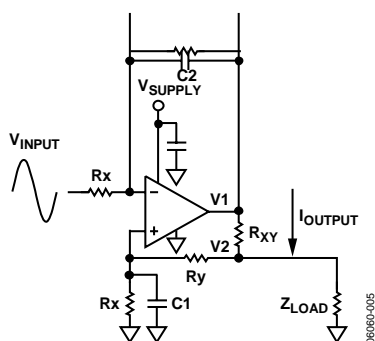


图5. 典型的Howland电流源

利用简单的电路分析方法并使用传统计算公式来计算正负输入引脚上运算放大器的增益，则运算放大器输出端的电压可以表示为：

$$V_1 = \frac{-R_y}{R_x} \times V_{INPUT} + V_2 \left(\frac{R_x}{R_x + R_y} \right) \times \left(1 + \frac{R_y}{R_x} \right) \quad (3)$$

整理公式1得出

$$V_1 - V_2 = \frac{-R_y}{R_x} \times V_{INPUT} \quad (4)$$

最后，流经电阻 R_{XY} 的电流计算公式如下：

$$I_{OUTPUT} = \frac{V_1 - V_2}{R_{XY}} = \frac{-R_y}{R_x \times R_{XY}} \times V_{INPUT} \quad (5)$$

为了让图5中的电路正常工作，电路设计人员必须确保 R_y 的值始终远远大于 R_{XY} 。因此，通过合理选择电阻(R_y 和 R_{XY})，即可假定电流 I_{OUTPUT} 根据电流分频器规则规定的方向流过负载。公式5给出了输出电流的幅度。

由于Howland电路同时使用正负反馈，因此电路设计人员必须确保电路输出在电源定序期间和之后，以及所有要求的负载条件下保持稳定。电路设计人员应该采用适当大小的电容 C_2 来在负反馈上提供单主极点，以防止出现持续振荡。

在没有输出负载的情况下，当电源(V_{supply})首先施加到图5所示电路(开路输出状况)时，正反馈可能等于负反馈。通过添加合适的电容 C_1 ，可以确保正反馈在此类状况下始终小于负反馈。

修改后的HOWLAND电流源

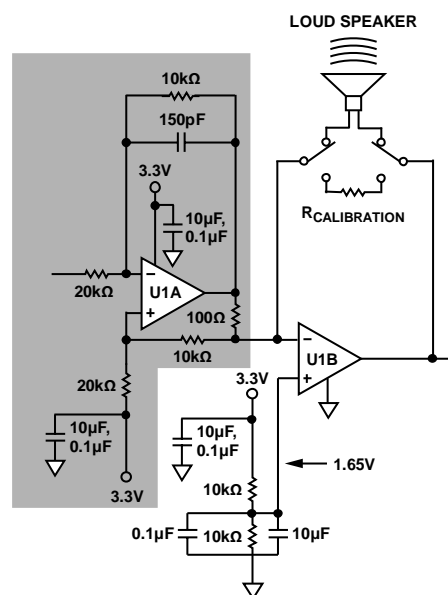


图6. 修改后的Howland电流源
($U1A$ 、 $U1B$ = AD8532AR轨到轨单电源放大器)

图6中高亮显示部分为最终电路中采用的修改后Howland电流源。由于存在单电源的限制，再加上AD5933的接收端内部硬件偏置 $V_{DD}/2$ ，因此必须将通过扬声器的激励信号偏置为相同值，才能通过该系统获得最佳动态范围。这可以通过将 $U1B$ 的同相输入偏置为1.65V(即 $V_{DD}/2$)。运算放大器的高开环增益和反馈的应用使得Howland电流源的输出始终保持为相同电压。因此，Howland电流源的输出始终为1.65 V。

接着，20 kΩ电阻连接到3.3 V电源并去耦至接地。 $U1A$ 反馈环路中的10 kΩ电阻使得 $U1A$ 的同相输入变为2.2 V ($V_{DD} = 3.3$ V)。这样做是为了让激励电流在整个2 V峰峰值电压摆幅内始终以偏置约1.65 V的方式流过扬声器(AD5933的范围1，如器件数据手册所述)。

利用叠加定律并考虑 $U1A$ 放大器周围输出和输入引脚上的偏置可以得出，对于2 V峰峰值输入信号， $U1A$ 输出端上的最大/最小电压摆幅分别为2.975 V/1.975 V。

因此，始终有电流流入100Ω电阻和扬声器。这是确保阻抗曲线平滑而连续(如图3所示)所必需的。

Howland电流源产生的电流(10 mA峰峰值)在流过100 Ω电阻并流入扬声器阻抗时,会在UIB输出端上产生输出电压(U1B所测阻抗每欧姆约为10 mV),该电压与扬声器阻抗成比例。该电压通过单位增益($R_{fb} = R_{in} = 30 \text{ k}\Omega$)电流转电压(I-V)放大器和PGA连接到AD5933,然后由ADC进行采样。当PGA设为×5时,ADC采样的是1.5 V峰峰值信号。

建议适当配置AD5933的电流转电压增益和PGA增益,从而使得提供给ADC的信号采用该ADC的动态范围,而又不会在整个扬声器阻抗范围内导致饱和出现。

AD5933 DFT详情

AD5933确定阻抗的方法(欲了解阻抗计算详情,请参阅AD5933数据手册)是使用DFT。DFT具有许多优点,其中包括:

- 出色的直流抑制
- 误差求平均值
- 相位信息

常规的DFT方法假定数据样本为一连串周期性数据样本 $x(n)$,从而让用户可以确定相应连续信号的频谱内容。这些样本来自内部片上12位ADC的接收端。采用AD5933的方法与常规DFT方法的不同之处仅在于,转换的是单频频段,而不是基波和谐波;事实上,也就是下文所述的单点DFT。

单点DFT

在常规DFT方法中,一连串输入样本 $x(n)$ 与来自相量的样本相关联。而该相量的频率为基波频率(f_s/N_1)的整数倍。针对每个频率乘数计算出相关性;如果所得相量相关性(由该倍频的正弦和余弦共同组成)为非零,那么该特定频段的输入信号包含能量。如果频段内未发现存在能量,则该测试频率不包含能量。通过AD5933实现的单点DFT设计确保片上DDS内核提供的分析频率始终相同。因此,AD5933只是分析特定频率的能量,而具体频率取决于用户预编程的扫描参数。

¹ f_s 为模数采样频率。

频率点的单点DFT由公式6计算得出:

$$X(f) = \sum_{n=0}^{1023} (x(n)(\cos(n) - j \sin(n))) \quad (6)$$

其中:

$X(f)$ 是信号在频率点 f 的能量。

$x(n)$ 是ADC输出。

$\cos(n)$ 和 $\sin(n)$ 是DDS内核在频率点 f 处提供的采样测试矢量。

每个频率点的1024个样本对应的乘积值累加,结果存储在两个16位寄存器中,分别代表结果的实部和虚部。数据以二进制补码格式存储。

泄露考虑

如果接收端的输入信号在 N 点采样间隔内并不是刚好具有整数个周期,那么相邻周期之间就不能实现平稳过渡。由于片上ADC是在对有限时间内的接收信号进行采样,因此AD5933实际上是将输入序列乘以矩形窗。

矩形函数的连续傅里叶变换就是典型的sinc函数($\sin(\pi x)/x$)。如果AD5933接收端的输入信号包含频率刚好为基波分析频率整数倍的频谱成分,那么这些旁瓣在频段频率上为零并不会出现DFT输出中。不过,如果输入信号包含的成分并不是刚好落在这些频段频率上,那么该sinc函数旁瓣在相关频段频率上包含能量。正是由于非周期性采样的不连续性本身固有高频成分,才导致输出中存在这些旁瓣。

因此,该方法存在一个明显问题。只有当ADC输出序列 $x(n)$ 刚好在等于基波频率整数倍的分析频率上包含能量时,由AD5933实现的DFT才能产生正确的结果。如果输入信号包含位于这些频段之间的某个中间频率成分,那么该输入信号在某种程度上会出现在DFT的所有 N 输出频段上。在常规DFT方法中,这会产生不良影响,导致输入信号中较弱信号为相近的较强信号所掩蔽。这就是所谓的频谱泄露。

AD5933采用了一种方法来消弱频谱泄露效应,即在ADC输出数据上应用窗口。窗口能够消减sinc函数旁瓣所含的能量。如果接收端输入信号在采样间隔内并不具有整数个周期,ADC输出即会出现上述频谱泄露。

示例

在执行的AD5933单点DFT中，采样频率($f_s = \text{MCLK}/16$)由施加于MCLK的主时钟频率决定。如果在AD5933的MCLK引脚上施加16 MHz的时钟振荡器，则ADC采样频率为1 MHz。ADC对1024个点($N = 1024$)进行采样和转换，并将这些样本提供给MAC单元来执行DFT。这使得格点频率为~1 kHz的整数倍。因此，为了获得精确的DFT输出，输入信号应该限制为1 kHz倍数，即DFT的分辨率为1 kHz。因而，AD5933只能准确无误地确定信号中相距1 kHz的成分。这也表示，AD5933能够激励和分析的最小频率为1 kHz。在实践中，由于实际的模拟设计中时序有限、存在抖动且成分不理想，因此该频率要略高。

AD5933采用Hanning窗口，该窗口具有良好的旁瓣抑制性能，且由于其对称属性，因此在数字引擎中实施时比较有效。

有两种方法可以改善AD5933所执行DFT的分辨率。第一种方法是，假定用户不更改MCLK频率而保持ADC的采样率固定不变，那么通过增加片上ADC的采样点数可以提高分辨率。例如，采样点数为2048时，所得分辨率将提高至500 Hz。因而，就能准确无误地确定信号中相距500 Hz的成分。这需要2 ms。请注意，ADC的采样点数由设计决定。

第二种方法是，假定ADC对接收信号的采样点数固定不变($N = 1024$)，那么调整MCLK频率时ADC的采样速率也会相应调整，如公式7所示：

$$f_s = \frac{f_{\text{MCLK}}}{16} \quad (7)$$

而调整采样频率时采样窗口的跨度即会变大，从而实现取得精确结果所需的相干采样。

“时钟分频器电路”部分详细介绍了用于调整MCLK引脚处系统时钟的时钟分频电路，该电路让AD5933可以分析10 kHz以下的激励频率。

时钟分频器电路

如图3所示，扬声器的阻抗曲线范围通常为10 Hz至20 kHz。因此，要捕捉扬声器的整个阻抗曲线，AD5933必须能够分析10 kHz以下的频率。用户必须调整主时钟频率，从而允许AD5933 DFT来分析这类频率。图7中的示例电路对主时钟频率进行了2分频(也就是，执行了连续的二进制分频)。

该电路采用标准的4引脚、DIL、金属帽壳、晶体振荡器作为参考频率。由于大多数振荡器都是CMOS型(5V)而AD5933的MCLK输入(工作电压为3.3 V)要求TTL(3.3 V)输入，因此向电路中增添了几个简单元件。NAND选通的输出端和第一个触发器的输入端之间放置了一个电容C1 (0.033 μF)。该电容消除了TTL振荡器的直流偏置，因为当电压从5 V降至3.3 V时逻辑电平并不适合TTL。接着，NAND选通U5A以680 k的反馈电阻作为敏感放大器，将输出逻辑电平从0 V上浮到3.3 V，从而可靠地开关第一个触发器U1A。或者，可以使用ADG3231等逻辑电平转换器来转换振荡器的输出逻辑电平。连接到AD5933引脚8 (MCLK)的时钟上升沿和下降沿必须具有良好、干净的转换($t_r/t_f \approx 6 \text{ ns}$)，且抖动微小。所用外部晶振的频率稳定性都应为100 ppm。晶体振荡器的占空比测量值为45%至55%。五个双通道触发器构成一个10位二进制计数器，从而允许将AD5933从12 MHz驱动至11.718 kHz(1分频至1024分频)。图7所示电路的替代解决方案是将五个双通道触发器替换为AD9834，后者用作二进制时钟分频器且在输出端上连接外部高速比较器(ADCMP37x/ADCMP60x)，从而产生数字控制时钟。

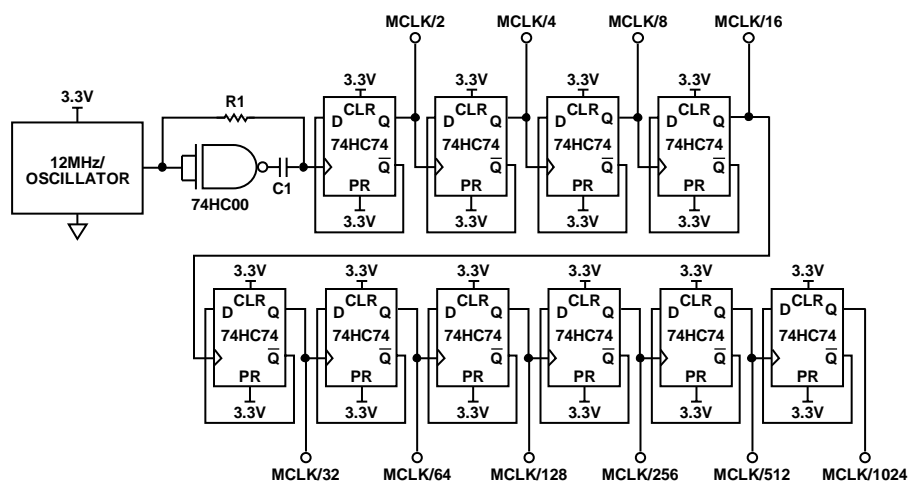


图7. 主时钟分频电路

扬声器阻抗测量

图4所示电路用于测量扬声器的阻抗特性。AD5933(用作音频振荡器)的发射端在引脚6处驱动修改后的Howland恒流源。集成电路阻抗转换器AD5933内置直接数字频率合成器(DDS)频率发生器和模数转换器(ADC),构成独立自主的阻抗测量系统。AD5933执行频率扫描,来获取用户定义频率时的幅度和相位数据。要分析的阻抗可置于频率发生器发射级和电流转电压接收级。接收信号传递至可编程增益放大器(PGA),经过滤波后送给12位ADC。ADC对接收信号进行数字化处理之后,系统会对数据执行离散傅里叶变换(DFT)。

微控制器通过I²C[®]接口与AD5933通信,因而用户可以对AD5933扫描参数(起始频率、频率步长和点数)进行编程、配置控制寄存器、调整激励幅度和PGA设置,以及回读AD5933中的测量数据,以便进行最后的阻抗计算。对AD5933进行正确编程之后,只须在用户定义的扫描中的各点之后轮询状态寄存器中的一个数据位,检查是否可从AD5933读取到有效数据(详情请参阅AD5933数据手册)。

系统校准

但是,在进行有效的阻抗测量之前,必须先对AD5933系统进行校准。校准过程只是要求用户用已知精密金属薄膜电阻代替随后要测量的阻抗,并为随后的测量计算比例因子(增益系数)。增益系数的计算公式如下:

$$\text{Gain Factor} = \frac{\text{Calibration Resistor}}{\sqrt{R^2 + I^2}} \quad (8)$$

其中,R和I是所选校准点的实部和虚部寄存器值(寄存器0x94至寄存器0x97)。

增益系数的计算方法为:将合适的已知精密电阻除以在扫描中适当频率点返回的实部和虚部数据的幅度。实部和虚部均存储在两个16位寄存器中,每次ADC转换之后,这两个寄存器的内容就会被新数据刷新,必须在扫描下一频率点之前读取。

商用扬声器的谐振阻抗通常为25 Ω至30 Ω(取决于扬声器结构),如图3所示。因此,所选校准电阻的值应为27.4 Ω。

系统相位以度为单位在每个扫描点通过相同的实部和虚部数据点来计算,具体公式如下:相位 = $\text{Tan}^{-1}(I/R)$ 。用户必须评估相位角度所处的象限。要获得正确角度,用户在象限2和象限3中必须加上180度,而在象限4中则必须加上360度。

扬声器阻抗和相位计算

完成校准过程后,便可用扬声器替换校准阻抗。用户向控制寄存器发出启动频率扫描命令之后,AD5933自动在用户定义的频率扫描范围内扫描。频率扫描通过三个寄存器(起始频率、频率步进和增量数寄存器)的内容进行计算。最后,与AD5933通信的微处理器计算各频率点的扬声器阻抗。方法是将增益系数乘以AD5933在各频率返回的复数值的幅度。

$$Z_{\text{LOUDSPEAKER}} = \text{Gain Factor} \times \sqrt{R^2 + I^2} \quad (9)$$

其中,R和I是所选校准点的实部和虚部寄存器值(寄存器0x94至寄存器0x97)。

扬声器相位的计算方式是在每个扫描点从校准相位减去扬声器相位。

$$\theta_{\text{LOUDSPEAKER}} = \theta_{\text{CALIBRATION}} - \theta_{\text{SWEEP}} \quad (10)$$

系统时钟设置

如“AD5933 DFT详情”部分所述，施加于MCLK的时钟频率必须进行分频，以便让AD5933可以精确地分析低于10 kHz的激励频率。表1列出了测试中使用的编程扫描范围和施加于AD5933 MCLK引脚的相应时钟频率，它可以涵盖20 kHz至10 Hz的带宽。

图7所示电路通过对12 MHz晶体振荡器进行二进制分频，来为AD5933提供每个分级的时钟频率。当起始频率减小2倍时，对应的主时钟频率也会减半。

表2列出了测试中使用的编程扫描参数（起始频率、频率增量和增量数），它可以涵盖20 kHz至10 Hz的带宽。如图3所示，峰值阻抗通常出现在20 Hz至40 Hz之间，因此在扬声器阻抗曲线的这一区域内必须使用较小的频率增量，以便捕捉发生谐振时阻抗的突然变化情况。当频率超过谐振点之后，则不必在阻抗曲线的其余部分测量这种较小的频率变化。通过增加步长，可以减少所需的测试时间并以固定数目的增量增加所测阻抗曲线的跨度。

在每次扫描中，频率步长均设为起始频率的1/100。因此，当扫描的起始频率增加时，频率步长也会按比例增加。

在整个实验中，AD5933的建立时间周期数寄存器始终设置为15个输出周期，而增量数设置为99点。

表1. AD5933 MCLK值与扫描范围

	AD5933扫描范围	施加于MCLK引脚的时钟频率
1	20 kHz至10 kHz	12 MHz
2	10 kHz至5 kHz	6 MHz
3	5 kHz至2.5 kHz	3 MHz
4	2.5 kHz至1.25 kHz	1.5 MHz
5	1.25 kHz至625 Hz	750 kHz
6	625 Hz至312.5 Hz	375 kHz
7	312.5 Hz至156.25 Hz	187.5 kHz
8	156.25 Hz至78.125 Hz	93.75 kHz
9	78.125 Hz至39.125 Hz	46.875 kHz
10	39.125 Hz至19.53 Hz	23.437 kHz
11	19.53 Hz至9.76 Hz	11.71 kHz

¹ AD5933频率扫描由用户通过I²C接口编程的起始频率、频率增量和增量数寄存器的内容决定。有关执行频率扫描的详情，请参阅AD5933数据手册。

表3列出了AD5933覆盖20 kHz至1.25 Hz范围内频率所需四次扫描的扫描参数。

表2. AD5933编程设置的扫描寄存器值

	AD5933扫描范围	编程设置的起始频率	编程设置的频率增量	编程设置的增量数
1	20 kHz至10 kHz	10 kHz	100 Hz	99
2	10 kHz至5 kHz	5 kHz	50 Hz	99
3	5 kHz至2.5 kHz	2.5 kHz	25 Hz	99
4	2.5 kHz至1.25 kHz	1.25 kHz	12.5 Hz	99
5	1.25 kHz至625 Hz	625 Hz	6.25 Hz	99
6	625 Hz至312.5 Hz	312.5 Hz	3.15 Hz	99
7	312.5 Hz至156.25 Hz	156.25 Hz	1.5625 Hz	99
8	156.25 Hz至78.125 Hz	78.125 Hz	0.78125 Hz	99
9	78.125 Hz至39.12 Hz	39.125 Hz	0.39125 Hz	99
10	39.125 Hz至9.53 Hz	19.53 Hz	0.1953 Hz	99
11	19.53 Hz至9.76 Hz	9.76 Hz	0.0976 Hz	99

AN-843

如AD5933数据手册中所述，起始频率为一个24位字，编程写入片上RAM的地址0x82、0x83和0x84(请参阅AD5933数据手册的寄存器图)。根据主时钟频率和所需的DDS起始频率输出，可以利用公式10计算需要载入起始频率寄存器的频率码：

$$Start\ Frequency\ Code = \left(\frac{Required\ Output\ Start\ Frequency}{\left(\frac{MCLK}{4} \right)} \right) \times 2^{27} \quad (11)$$

例如，查看表3的第一列，如果用户要求扫描从10 kHz开始，并且将一个12 MHz时钟信号与MCLK相连，则必须进行编程的频率码可由以下公式算出：

$$Start\ Frequency\ Code = \left(\frac{10\ kHz}{\left(\frac{12\ MHz}{4} \right)} \right) \times 2^{27} \equiv 06D3A0\ hexadecimal \quad (12)$$

用户将0x06编程写入寄存器0x82、将0xD3编程写入寄存器0x83，并将0xA0编程写入寄存器0x84。

类似地，频率增量寄存器也是一个24位字，编程写入片上RAM的地址0x85、0x86和0x87(请参阅AD5933数据手册的寄存器图)。根据主时钟频率和所需的DDS增量频率输出，可以利用下面的公式计算出需要载入频率增量寄存器的增量码。

$$Frequency\ Increment\ Code = \left(\frac{Required\ Frequency\ Increment}{\left(\frac{MCLK}{4} \right)} \right) \times 2^{27} \quad (13)$$

例如，如果用户要求扫描分辨率为100 Hz，并且将一个12 MHz时钟信号与MCLK相连，则需要编程的增量码计算如下：

$$Frequency\ Increment\ Code = \left(\frac{100Hz}{\left(\frac{12MHz}{4} \right)} \right) \equiv 00117\ hexadecimal \quad (14)$$

用户将0x00编程写入寄存器0x85、将0x11编程写入寄存器0x86，并将0x79编程写入寄存器0x87。

用于定义频率扫描的第三个参数是增量数寄存器。这是一个9位的控制字，表示扫描中的频率点数。该数编程写入片上RAM的地址0x88和地址0x89(请参阅AD5933数据手册的寄存器图)。可以编程的最大点数为511。例如，如果扫描需要99个点，则用户需将0x00编程写入寄存器0x88，将0x63编程写入寄存器0x89。

表3给出了所需的扫描码以及这些扫描码所基于的各种时钟频率。由于主时钟和起始频率/频率增量值在实施的二进制分频算法中都会同样地以2为系数进行调整，因此每次扫描的起始频率码、频率增量码和增量数码是相同的。这意味着，整个测试中用户只须向这三个寄存器执行一次写入。不过，为了确保每次都能均等地进行2分频，用户必须确保图7所示电路在每个输出端产生干净的时钟信号、参考时钟保持稳定，且抖动降至最小。

表3. AD5933所需扫描码 (频率范围: 20 kHz至1.25 kHz)

编程设置的起始频率/ 所需的起始频率码		编程设置的频率增量/ 所需的频率增量码		编程设置的增量数/ 所需的增量数码		施加于MCLK 引脚的时钟频率
10 kHz	0x06D3A0	100 Hz	0x001179	99	0x0063	12 MHz
5 kHz	0x06D3A0	50 Hz	0x001179	99	0x0063	6 MHz
2.5 kHz	0x06D3A0	25 Hz	0x001179	99	0x0063	3 MHz
1.25 kHz	0x06D3A0	12.5 Hz	0x001179	99	0x0063	1.5 MHz

结果

图4所示系统通过值为 $27.4\ \Omega$ 的精密电阻进行校准，而增益系数在扫描中每个频率点进行计算，频点使用表3所列的扫描码和时钟频率获得。这些值存储在微控制器上的存储器中。校准电阻替换为5 1/4英寸商用扬声器并进行重复扫描。在各频率点通过将增益系数乘以各频率对应的代码计算出阻抗，如公式7和公式8所示。通过AD5933测得的最终阻抗曲线如图8所示。

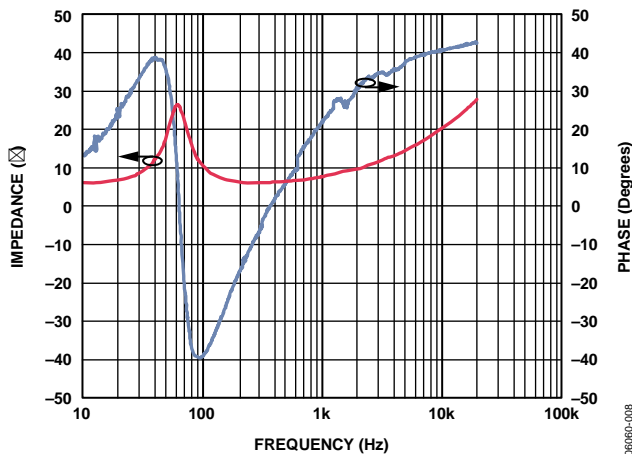


图8. 通过AD5933测得的扬声器阻抗和相位结果

使用相同的扬声器重复执行相同实验。不过，这次使用的是基于USB的商用扬声器阻抗测试设备。该设备必须在每个频率上使用一个 $27.4\ \Omega$ 电阻进行类似的校准，然后才能进行最终的阻抗测量。测量结果如图9所示。

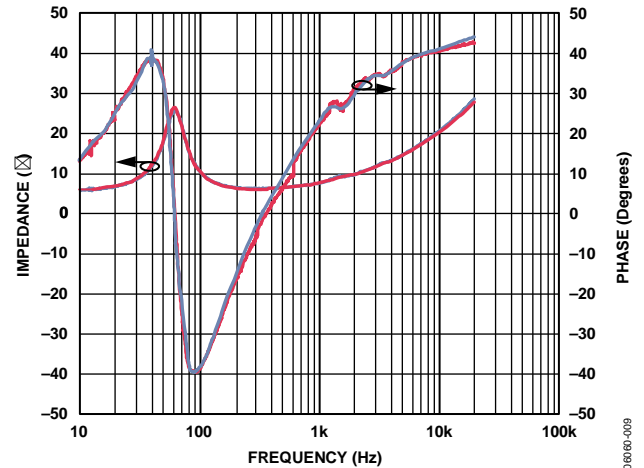


图9. 通过AD5933测得的扬声器阻抗和相位结果与通过商用扬声器阻抗测试设备测得的对应结果

结论

与成本昂贵的商用设备相比，AD5933提供了一种高度精确的低成本扬声器阻抗测量解决方案。除AD5933外，只需几个外部元件便可将这一简单的测试电路与音频链整合，且所占用的电路板空间极小。

阻抗特性可以极其轻松地在系统上电时进行评估，从而通过一种简单的方法，即可确定扬声器的声学特性，检查扬声器箱的影响，及时发现老化和损伤问题。

注释

如果系统符合Philips公司定义的PC标准规范，则用户在购买ADI公司或其下属机构拥有Philips公司许可的PC器件时，可以获得Philips公司PC专利权之下的许可，以便在PC系统中使用这些器件。