

AD9786/AD9726校准引擎

作者: Justin Munson

简介

AD9786是一款16位、500 MSPS CMOS DAC，内置可选插值滤波器和各种信号处理功能，是很多通信应用的理想之选。通过AD9786校准引擎，用户可灵活修改工厂校准系数，并在温度波动或其他外部环境条件改变下，使器件保持精确的16位线性度。16位、400 MSPS LVDS DAC AD9726也采用相同的DAC内核、校准引擎和SPI®接口，所以本应用笔记同时适用于这两款器件。

AD9786由一个PMOS电流源阵列组成，可提供高达20mA的满量程输出电流。此阵列分成：

- 127个相同的电流源，构成7个最高有效(MSB)。
- 接下来的4位或中间有效位(ISB)由15个相同的电流源组成，等于1/16 MSB电流。
- 底部5位或最低有效位(LSB)由5个二进制加权电流源组成，仅占ISB电流源的一小部分。

AD9786的出厂校准能够改善MSB段之间的匹配性能，以及ISB与LSB之和到一个MSB段的进位误差。此程序可优化线性度，从而利用内部校准DAC实现真正的16位直流性能。这些校准DAC利用易失性静态存储器字(SMEM)来确定每段加减的电流量。出厂校准存储在出厂存储器(FMEM)内，并在此存储器上电时传送给静态存储器(SMEM)阵列。SMEM可通过串行端口接口(SPI)进行修改，由内部自校准、将每段的静态存储器复位为默认值(UNCAL)或访问并修改个别段的静态存储器来实现。本应用笔记将讲述如何执行这些程序，强调能够在整个工作温度范围内保持真正16位线性度的必要性。

目录

简介.....	1	访问存储器.....	4
校准DAC.....	3	自校准.....	5
CALMEMCK寄存器.....	3	在未校准状态下使用AD9786.....	6
上电时序.....	3	结论.....	6

修订历史

2006年2月—修订版0：初始版

校准DAC

AD9786具有128个6位校准DAC用以校准线性度性能。DAC匹配127个MSB段，并将ISB和LSB段之和与一个MSB段之和相匹配。每个校准DAC的满量程约为主DAC的16 LSB，因此校准DAC的1 LSB等于主DAC的1/4 LSB。图1所示为所有128个校准DAC的典型增益曲线。

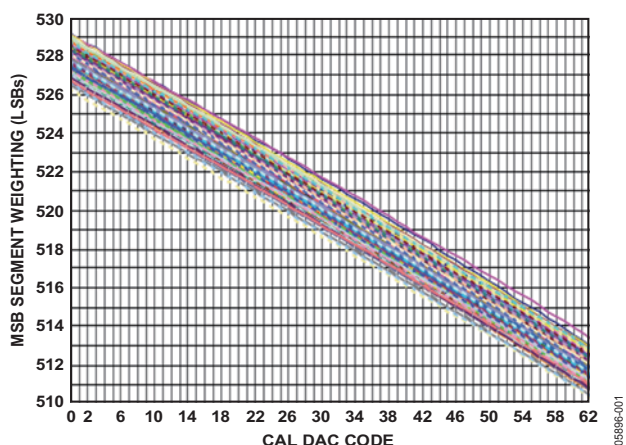


图1.所有128个线性度校准DAC的典型增益曲线

除了用以校准线性度性能的128个校准DAC外，还有另外4个校准DAC用来校准满量程增益。在出厂校准期间，对所测的满量程增益进行调节，以便更准确地匹配理想满量程增益。每个增益校准DAC的满量程约为增益微调范围的520 LSB，从而使校准DAC的1 LSB等于主DAC的8 LSB。整体调节通过四个增益校准DAC相加进行，因而所测增益校准系数既可在四个增益校准DAC中均匀分布，也可应用于一个增益DAC。图2所示为4个增益校准DAC的典型增益曲线。

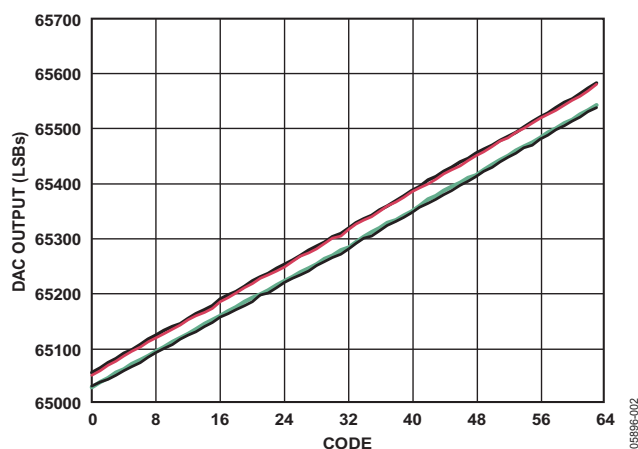


图2.所有4个满量程增益校准DAC的典型增益曲线

如简介部分所述，每个校准DAC都是通过易失性SMEM字来加以控制，而这可通过SPI接口访问，并在上电时初始化为工厂存储器(FMEM)。访问SMEM所必需的特定SPI寄存器如表2所示。

通过SPI接口，用户可访问个别校准DAC，以检查SMEM的当前值、修改当前值或不校准器件，从而对SMEM进行修改。下面详细说明如何操作每个功能。

CALMEMCK寄存器

如表1所示，寄存器x0E内的CALMEM位任何时候都指示校准存储器的状态。

表1. 在寄存器0x0E内的CALMEM位

CALMEM [1]	CALMEM [0]	校准存储器状态
0	0	未校准
0	1	自校准
1	0	出厂校准
1	1	用户输入

执行校准后，请检查CALMEM位的状态以确保操作成功。

上电时序

当AD9786上电时，通过内部校准时钟(CALCK)将出厂校准系数(FMEM)传送至SMEM。CALCK的速度为DAC时钟速率分频而来，由寄存器0E位[2:0]决定，如下所示：

```
000: /32
001: /64
:
110: /2048
111: /4096
```

默认CALCK分频设置为000，所以在上电时CALCK运行速度为FDAC/32。为了确保从FMEM可靠地传送至SMEM，CALCK运行速度应为10 MHz或以下。所以，对于超过320 MSPS的FDAC速度，建议使用更大的CALCK分频比，在器件复位后运行传输使能(XFEREN)以确保将系数正确地传输至SMEM。XFEREN功能以指定CALCK速度，将FMEM手动传输至SMEM。

注意，AD9726的默认CALCK分频设置为/4096，所以默认情况下CALCK尽可能以最慢的速度运行。为此，不必以任何工作速度在AD9726上执行传输使能。

传输使能

要执行传输使能，请遵循以下步骤：

1. 复位器件。
2. 将CALCKDIV设为/4096(寄存器x0E,位[2:0]设为x07)。
3. 将XFEREN位设为高电平(寄存器x0F,位4)。
4. 执行SPI写入。
5. 将XFEREN位设为低电平。
6. 执行SPI写入。
7. 回读XFERSTAT位状态(寄存器x0F,位5)。

如果此位呈高电平，则完成了将FMEM传输至SMEM的任务。

CALMEN应回读10。

访问存储器

每个校准DAC都分配有一个特定地址，以便访问相关SMEM或FMEM。如前面所述，共有128个校准DAC。要访问DAC，需将这些地址中的一个地址写入SPI寄存器x10：

MSB段1 – MEMADDR 1

MSB段2 – MEMADDR 2

:

MSB段127 – MEMADDR 127

ISB/LSB和 – MEMADDR 128

FSGAIN DAC 1 – MEMADDR 129

FSGAIN DAC 2 – MEMADDR 130

FSGAIN DAC 3 – MEMADDR 131

FSGAIN DAC 4 – MEMADDR 132

用户同时具有SMEM读写权限，而对FMEM只能读取。

读取访问

要读取SMEM或FMEM，请遵循下列步骤：

1. 设置SMEM或FMEM位置的地址以便读取(寄存器x10)。
2. 如果从SMEM读取，则设置SMEMRD(寄存器x0F,位2)。如果从FMEM读取，则将FMEMRD设为高电平(寄存器x0F,位1)。
3. 回读寄存器x11,此值对应于特定校准DAC的易失性存储器字。
4. 将SMEMRD设为低电平。
5. 重复步骤1至4以访问多个SMEM位置。

在执行回读时CALMEN寄存器不应改变状态。

写入访问

要写入特定校准DAC，请遵循下列步骤：

1. 设置SMEM位置地址以便写入(寄存器x10)。
2. 将寄存器x11设为写入存储器位置的值(最大63)。
3. 将SMEMWR设为高电平(寄存器x0F,位3)。
4. 将SMEMWR设为低电平。
5. 重复步骤1至4以访问多个SMEM位置。CALMEN应回读11。

要访问多个SMEM位置以便读写，请先进入并退出读写功能，然后输入下一个位置的地址和数据。在设置SMEMRD或SMEMWR位并一次读回或写入所有寄存器时可能会出错。如果用户从外部修改任何SMEM系数，这些系数只有等到器件复位或断电时才生效，此时SMEM恢复出厂校准系数。

表2.用以访问校准引擎的SPI寄存器

地址		位7	位6	位5	位4	位3	位2	位1	位0
CALMEMCK	0E			CALMEM [1]	CALMEN [0]		CALCKDIV [2]	CALCKDIV [2]	CALCKDIV [2]
MEMRDWR	0F	CALSTAT	CALEN	XFERSTAT	XFEREN	SMEMWR	SMEMRD	FMEMRD	UNCAL
MEMADDR	10	MEMADDR [7]	MEMADDR [6]	MEMADDR [5]	MEMADDR [4]	MEMADDR [3]	MEMADDR [2]	MEMADDR [1]	MEMADDR [0]
MEMDATA	11			MEMDATA [5]	MEMDATA [4]	MEMDATA [3]	MEMDATA [2]	MEMDATA [1]	MEMDATA [0]

自校准

利用算法在室温下执行出厂校准，同时优化INL和DNL。要维持出厂校准的真正16位性能，可执行自校准以帮助抵消任何线性温漂。但值得注意的是，自校准只能优化DNL。内部校准引擎选择一个基准电流，断开段和输出并调节校准DAC直到段电流等于基准电流，然后将段电流重新连接至输出并校准另一个段的电流。因为校准期间会从输出清除每段的电流，它无法用来产生数据；在数据处理期间不应使用自校准。和XFEREN一样，为了确保以高于320 MSPS的速度成功进行自校准，CALCLKDIV必须设为最高分频设置。

执行自校准

要执行自校准，请遵循以下步骤：

1. 将CALCKDIV设为/4096(寄存器x0E, 位[0:2]高电平)。
2. 将CALEN位设为高电平(寄存器0F,位6)。
3. 执行SPI写入。
4. 将CALEN位设为低电平。
5. 此刻进行一次SPI读写, CALSTAT现应呈高电平(寄存器0F,位7), 表示自校准已完成。

CALMEN现应回读01。

下图显示自校准在维持16位DNL性能方面的重要意义。图3所示为具有1.6LSB INL分布和 ± 0.4 LSB DNL分布的出厂校准线性度。如图4所示，在将器件放置在85°C环境下达10分钟后，INL分布约为6.5 LSB而DNL误差则多达1 LSB。在图5中，在85°C条件下执行器件自校准，将INL分布校准回到约2.5LSB，最大DNL误差为-0.4 LSB。如图6所示，然后在-40°C温度条件下器件放置达10分钟，将INL性能降低至约11 LSB分布，最大DNL误差约为1.75 LSB。在图7中，在-40°C下再次执行器件自校准。同样地，最大DL误差约为0.4 LSB而INL分布约为4 LSB。

从图3至7可以看出，在温度极限下执行自校准允许器件在整个工作温度范围内维持16位DNL性能。因为自校准只能校正器件的DNL误差而无法提高INL性能，INL性能略微降低。

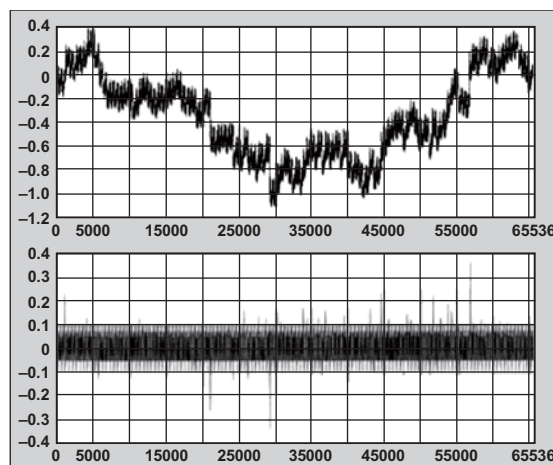


图3.在25°C出厂后校准线性度
(顶部 = INL, 底部 = DNL)

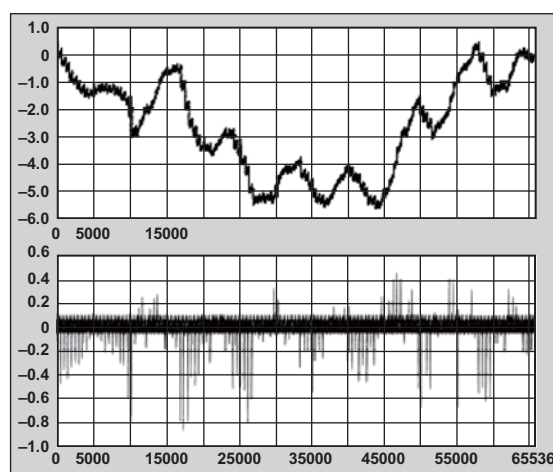


图4.在85°C下10分钟后的线性度
(顶部 = INL, 底部 = DNL)

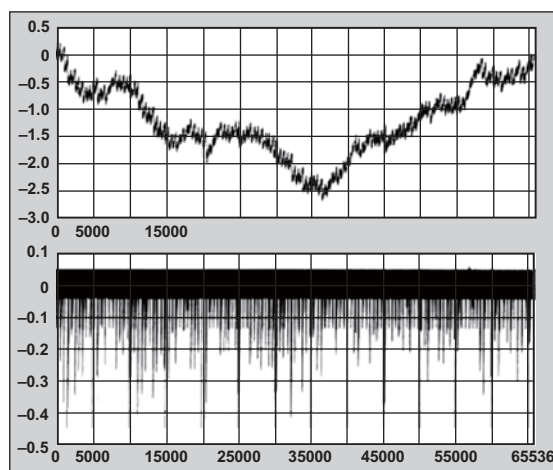


图5.在85°C下自校准后线性度
(顶部 = INL, 底部 = DNL)

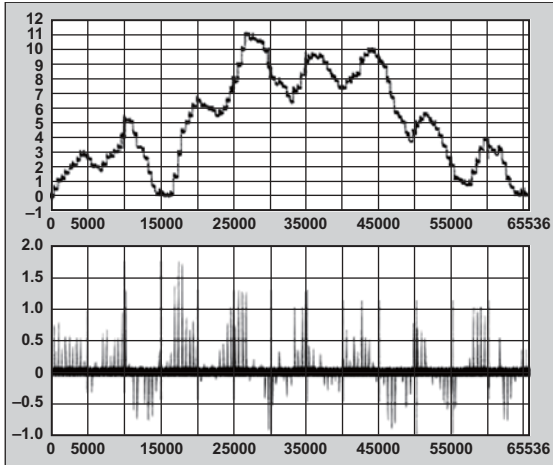


图6.在-40°C下10分钟后的线性度
(顶部 = INL, 底部 = DNL)

05986-006

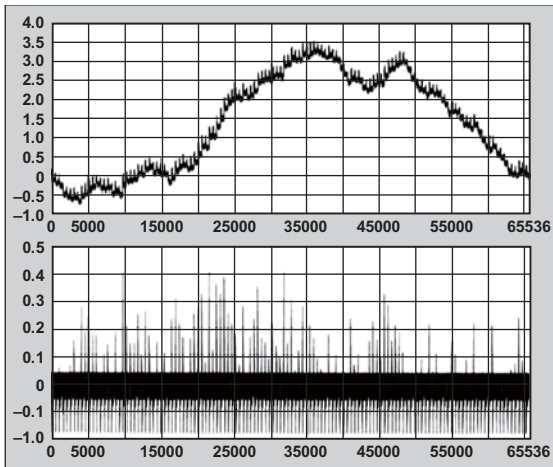


图7.在-40°C下自校准后线性度
(顶部 = INL, 底部 = DNL)

05986-007

在未校准状态下使用AD9786

此外, 用户可完全不校准器件, 并将SMEM恢复为默认状态, 所有SMEM位置均为系数63。但在AD9786必须维持精确线性度的情况下不推荐此操作。

不校准AD9786

要不校准器件, 请遵循以下步骤:

1. 将CALCKDIV设为/4096(寄存器x0E, 位[0:2]高电平)。
2. 将UNCAL位设为高电平(寄存器x0F, 位0)。

和自校准一样, 寄存器x0E位[5:4]状态发生变化。这些位回读为00, 表明器件未校准。CALMEN应回读00。

结论

通过AD9786校准引擎, 用户可视需要灵活修改出厂校准系数, 并在温度波动或其他外部环境条件下维持精确16位线性度。

注释

注释