

实现I²C®复位

作者: Jim Greene

I²C总线是一种高度集成、鲁棒的串行总线，可用于许多系统的控制功能。构成一个系统的主要器件至少包括一个主机和一个从机。在正常情况下是没有什么问题的，但问题往往出在异常情况下。发生故障时，有两个问题会自动浮现出来：该故障与器件、系统还是与二者的某种组合有关？如何处理该故障？

器件硬件故障相对容易确定。可能是某个功能不起作用，正确开机重启没有解决问题，引脚死锁在高电平或低电平，等等。系统相关故障有时会伪装成器件故障，或者更糟，表现为间歇性故障。大部分总线故障属于后一种情况，本应用笔记将对这种情况加以探讨。

首先，可能有必要对I²C总线做一简要说明。I²C(integrated circuit, 内部集成电路)总线最初由Philips公司开发并申请专利的，它允许器件通过开漏(或开集)2线式串行总线进行通信。接口很简单，通过电路板的只有串行数据(SDA)和串行时钟(SCL)这两个信号。由于速度较慢(理论上为DC至400 kB/s)，因此不存在与路由、传输线路效应和匹配相关的问题。限制因素是总线电容，其限值为400 pF。

描述I²C总线所用的术语如下：

主机 —— 启动消息传输并定义I²C总线方向的器件。主机还负责产生时钟(SCL)。(每字节9个时钟脉冲：8个用于数据，1个用于应答。)

从机 —— 被主机寻址的器件。

开始 —— 一种总线条件，其中SCL线为高电平，SDA线从高电平变为低电平。它是总线上的第一个操作，其后总是跟随着一个地址。最低有效位决定总线的方向，高电平告知从机总线将执行读操作，而LSB = 0则表示对指定地址执行写操作。

停止 —— 与“开始”相对的一种总线条件，其中SCL线为高电平，SDA线则从低电平变为高电平。这是字节接收完成后终止传输的唯一方法。

字节宽度 —— 所有字节均为8位宽，无例外。

消息长度 —— 技术上，消息长度无最大值；最短的消息由2个字节组成(一个地址字节和一个数据字节)。

等待状态 —— 很少使用这种条件，但值得了解。一旦SCL线处于低电平，器件将持续保持低电平，以表明进入等待状态。等待状态可以使慢速器件不会丧失与发送器件的同步。这样的例子有：将许多字节写入E²PROM；处理器为处理中断而拖延从机对数据的访问。

应答 —— ACK指这样一种条件：主机在SCL线上产生第9个时钟脉冲(对于各字节)，同时接收器件将SDA线拉低，表明已收到最后一个字节。NAK仅由主机产生，用以告知从机没有更多数据需要发送。当主机即将终止通信时，NAK用在STOP之前，防止从机用更多数据驱动总线。

经常会出现这种情况：主机(通常是微控制器或门阵列)在与I²C从机通信的过程中被中断，从中断返回后发现总线死锁。初看起来，这似乎是器件故障，实则不然。从机仍在等待发送主机所请求的数据的剩余部分。问题在于主机忘记了它是在何处被中断或复位。对处理器执行外部复位操作一般会产生这种情况，特别是当处理器无法保存其状态时。此时，从机已经将下一位放在SDA线上(因为SCL线可能已经在复位时降至低电平)，等待SCL线上的下一个时钟脉冲。处理器当然不会发送该时钟，因此从机一直等待下去。如果从机放在SDA线上的位是0，则重新唤醒的处理器会发觉总线似乎已死锁。总线处于非工作模式，不过原因不在于从机，而是处理器未能完成它所启动的消息传输。通过产生适当的复位操作进行处理不在本应用笔记的讨论范围之内。

该怎么办呢？必须让从机完成最后一个字节的发送，或者从外部使从机复位。

解决方案1：发送时钟脉冲

第一个解决方案(让从机完成发送)通过软件实现，无需添加硬件。请注意，这种方法虽然非常有效，但可能不是对所有制造商的器件在所有时候都有效。(时钟方法的有效性由I²C状态机的设计决定)

该方法相当简单。恢复总线及对主程序的控制是主机的职责。当主机检测到SDA线死锁在低电平状态时，它只需再发送一些时钟脉冲并产生一个STOP条件。需要多少时钟脉冲呢？从机需要发送的剩余位数不同，所需的脉冲数也不同。最大数量为9，此数对应于最差情况，即处理器在向从机发送ACK之后便复位。此时，从机准备发送8个数据位并接收1个ACK(或者NAK，如果是总线恢复)。

程序如下：

- 1) 主机试图在SDA线上置位逻辑1。
- 2) 主机看到的仍然是逻辑0，因此在SCL线上产生一个时钟脉冲(1-0-1转换)。
- 3) 主机检查SDA。如果SDA = 0，前往步骤2；如果SDA = 1，前往步骤4。
- 4) 产生STOP条件。

请注意，可能需要重复执行该程序，因为已清零SDA线可能对下一位1进行了清零。有人可能会担心这些额外的时钟脉冲和STOP操作会对其它外设产生影响，其实大可不必，因为并未寻址其它从机，不会引起它们的注意。唯有具有中断消息的从机才会对时钟做出响应。

该程序可用在系统代码中，以便在遇到SDA = 0总线故障时(无论出于何种原因)，帮助恢复总线。

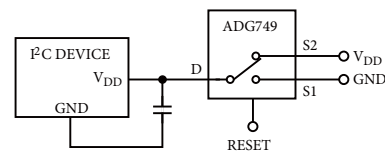
解决方案2：给I²C从机添加复位引脚

另一种方法是复位I²C从机。我们从未在I²C从机上看到复位引脚。为了弥补此类缺陷，可以通过添加一个模拟开关硬件来增加复位功能。模拟开关需具备多项特性才能正确执行复位功能。ADG749能够满足这些要求：

- 小型封装：SC70只需不到5 mm²的板面积
- 先开后合式单刀双掷(SPDT)开关
- 极低导通电阻：5 V时3.5 Ω，3 V时4.5 Ω
- 出色的导通电阻平坦度(在数字器件中允许反复复位)
- 1 μA电源电流，不影响功耗预算

下图显示了ADG749如何向I²C从机提供复位信号。当必须复位从机时，处理器向模拟开关的控制引脚(图中标为RESET)发送一个逻辑低电平信号。该低电平复位脉冲必须具有足够的宽度，以便开关能对去耦电容和内部电路进行放电。ADG749能够向许多具有相关去耦电容的I²C器件提供复位信号。测试显示，15 μs复位脉冲可以在不到10 μs的时间内将具有2个从机和1 μF电容的V_{DD}线切换到地电压的0.1 V范围内。导通时间不到5 μs，同样令人印象深刻，这意味着I²C状态机会在上电时自复位。

ADG749工作在1.8 V至5.5 V电压范围内，允许几乎所有I²C器件通过处理器进行复位。如果需要电平转换功能，ADI公司还有其它模拟开关可供使用。



注意：所示开关的RESET = 逻辑1

图1. 复位I²C总线的简单接口

Purchase of licensed I²C components of Analog Devices or one of its sublicensed Associated Companies conveys a license for the purchaser under the Philips I²C Patent Rights to use these components in an I²C system, provided that the system conforms to the I²C Standard Specification as defined by Philips.