

Σ-Δ ADC的通道切换

作者: Mary McCarthy

简介

本应用笔记针对AD7708和AD7718。数据手册详细说明了Σ-Δ ADC的更新速率。更新速率是指当一个信号通道被选中，ADC连续进行转换时，转换的速率。更新速率取决于应用中所使用的ADC。器件的峰峰值分辨率会随着更新速率的提高而下降。在多通道应用中，例如一个数据采集系统，会读取多个通道的转换值，也就是说，每个通道被轮流选中并进行转换。在这样的应用中，转换的速率与单通道系统相比是不同的。本应用笔记描述了这些器件的切换过程。

多通道系统

图1显示了数据采集系统中使用的AD7708或AD7718。每个通道连接到一个传感器。AD7708/AD7718具有可编程增益放大器(PGA)和可编程更新速率，能以不同的更新速率对不同幅度的信号进行转换。AD7708和AD7718可以使能或禁用斩波功能。斩波可以带来低失调和低失调漂移。当禁用斩波时，失调误差和失调误差漂移会略微变高，但可以获得更高的转换速率。

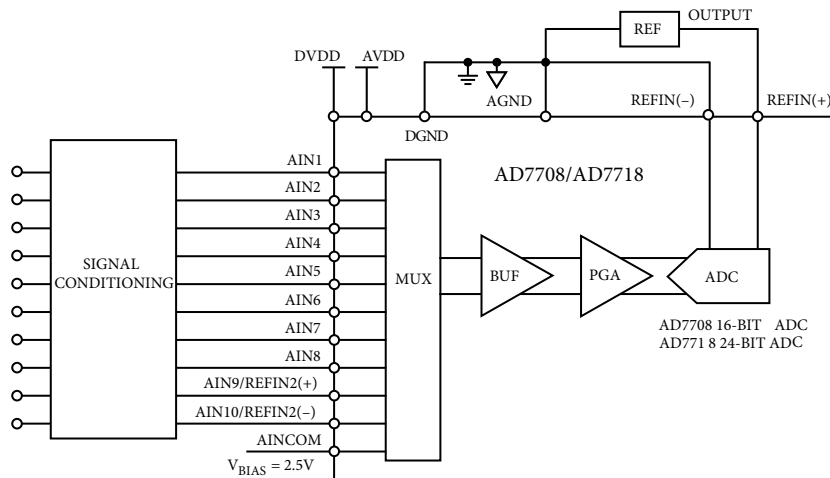


图1. 使用AD7708/AD7718的数据采集系统

斩波禁用

当一个通道被选中时，在一个周期($24 \times SF/f_s$)之后可以进行第一个转换，其中 f_s 为采样频率= 32.768 kHz，SF是读入器件(3 - 255)内部滤波器寄存器的字。再经过 $(8 \times SF/f_s)$ 秒可以进行第二个转换，在每次转换启动时 \overline{RDY} 会变为低电平。

这些ADC使用Sinc滤波器，在无斩波模式下，其建立时间为 $(24 \times SF/f_s)$ 。每当一个通道被选中时，滤波器需要这个建立时间来计算第一个数字字。接下来的转换，例如第二个转换，以 $(f_s/(8 \times SF))$ 的速率进行。每次不同的通道被选中时，由于新通道的模拟输入与前一个通道的模拟输入不同，滤波器必须重新建立。通道切换后，直到可以进行转换时， \overline{RDY} 都会保持在高电平。

斩波使能

当使用斩波时，转换速率根据给定的SF字降低。有斩波时，模拟输入在ADC内被反复切换。连续的采样被2平均。这个切换和平均的操作消除了ADC的失调误差。在斩波使能的情况下，当从一个通道切换到另一个通道时，Sinc滤波器所需的用于计算被选中通道上的模拟输入电压的数字字的建立时间是 $(48 \times SF/f_s)$ 。在无斩波模式，直到可以进行转换时 \overline{RDY} 都保持为高电平。由于 \overline{RDY} 直到可以进行转换时都一直保持高电平，切换通道后，DSP/微控制器不必对 \overline{RDY} 脉冲计数来查找有效的转换。 \overline{RDY} 信号可以被用作DSP/微控制器的中断，DSP/微控制器在 \overline{RDY} 变为低电平时才会与ADC通信。接下来的转换以 $(24 \times SF/f_s)$ 的速率进行。

零延迟

在使用AD7708或AD7718时，当一个通道被选中，需要更长的时间来计算第一个转换值。接下来在这个通道上的转换会以更高的速率进行。当使用其他厂家的零延迟ADC时，在所有的转换之间需要完整的滤波器建立时间。因此，零延迟是通过降低ADC的转换速率来实现的。ADI公司的ADC在给定精度下针对可能的最高速率而设计。

图2(i)描述了无斩波模式下通道切换时AD7708/AD7718的操作。使用单通道时，转换以高速率进行(由虚线表示)。当模拟输入通道切换时，ADC需要更长的时间间隔来进行转换(在无斩波模式下长三倍以上)。图2(ii)展示了零延迟系统。在这样的系统中，数字滤波器任何时候都需要完整的建立时间。这使ADC的更新速率慢很多。

AD7708和AD7718也有单转换模式，在这种模式下，器件进行一次转换然后进入空闲模式。在空闲模式，ADC的调制器和滤波器保持在复位状态。用户可以通过写入模式寄存器的MD2、MD1和MD0位来启动一次转换。当这些位正确设置时，调制器和滤波器就从复位状态中解除出来并开始转换。因为滤波器必须稳定，所以转换是在一个周期 $(24 \times SF/f_s)$ 后完成。ADC将本次转换值放入数据寄存器，把 \overline{RDY} 置为低电平，然后回到空闲状态。在这个模式下，AD7708/AD7718作为一个零延迟ADC工作，因为每个转换都需要建立时间。

\overline{RDY} 只有在可以进行有效转换时才变为低电平。因此，对于DSP/微控制器来说，使用单转换周期的所有转换模式在切换通道后或者在单转换模式中都需要额外的转换周期来产生有效数字字，且该有效数字字都是隐藏的。微处理器不关心 \overline{RDY} 为高电平时间的长度。它会在每次 \overline{RDY} 变为低电平时从ADC读取一个有效字。

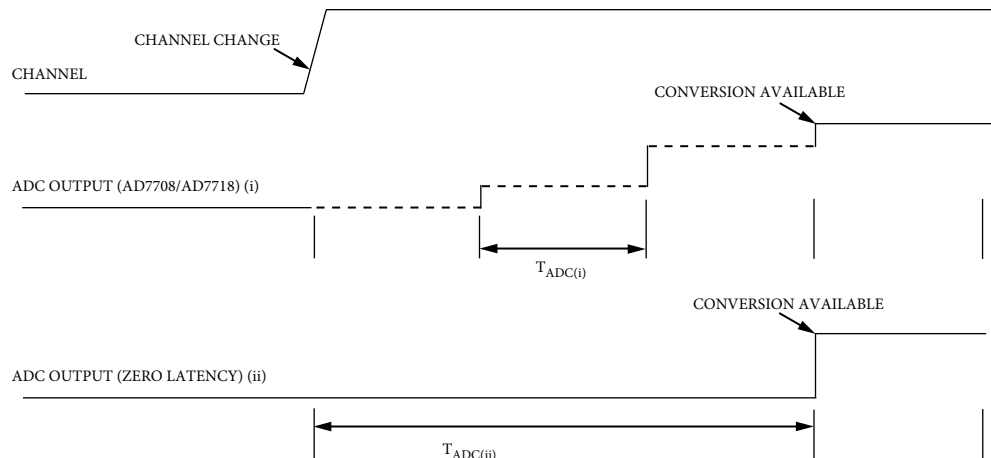


图2. ADC转换时间

小结

AD7708和AD7718在不同切换速度下的更新速率是不同的。由于在通道之间切换时ADC需要建立时间，相对于单通道上的转换来说转换速率降低了。然而，只有在可以开始进行转换的时候 \overline{RDY} 的输出才变为低电平。因此，在切换通道时，直到有效数字准备好之前 \overline{RDY} 都会保持在高

电平。无论通道切换发生与否，零延迟都会导致一个恒定的转换时间。然而，这会导致更新速率的降低。ADI公司的ADC是针对最佳更新速率而设计的，通过 \overline{RDY} 引脚来确保只有有效转换可用。

