

## Σ-Δ ADC上的斩波

作者: Adrian Sherry

### 简介

斩波是一项用于消除失调电压和其它低频误差的技术。本应用笔记简要介绍在AD7708/AD7718、AD7709、AD7719和AD7782/AD7783高分辨率Σ-Δ ADC上是如何实现斩波的, 及其带来的好处。

### 失调误差

在信号处理链路中的很多地方可能会有失调电压误差, 例如, 当两种不同金属连接时会产生与温度相关的热电偶电压。在集成电路例如ADC中, 有许多内部失调误差源, 例如, 放大器输入器件之间的不匹配, 采样开关关闭时采样电容上的电荷注入, 或者EMI辐射的干扰等。如果这些不良失调随温度变化就会带来麻烦, 因为一次校准不足以消除各种温度和电源条件下的失调误差。

### 斩波

Σ-Δ调制器中的各种放大器带来的失调可以通过本地斩波或自稳零放大器来清除。然而, 其它类型的失调误差不能通过这些方法来消除。解决方案是对ADC内部的整个模拟信号链路进行斩波, 这可以消除任何失调和低频误差, 获得极低的失调误差和漂移。此方案如图1所示。

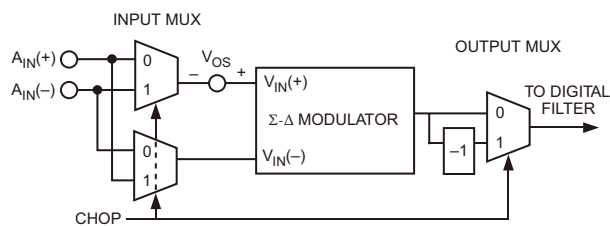


图1. 斩波

如果我们把Σ-Δ调制器的失调建模为叠加到输入信号的一项 $V_{OS}$ , 那么当斩波=0时的输出是:

$$(A_{IN(+)} - A_{IN(-)}) + V_{OS}$$

当斩波=1的输出是:

$$-(A_{IN(-)} - A_{IN(+)} + V_{OS})$$

在数字滤波器中将这两个结果求平均值以后消除了误差电压, 得到:

$$(A_{IN(+)} - A_{IN(-)})$$

这与没有任何失调项的差分输入电压相等。

### 结果/校准

这一结果几乎消除了ADC内部产生的任何失调误差, 并且, 更重要的是将任何随温度变化的失调漂移降到最低。这些ADC漂移的典型值是 $\pm 10 \text{ nV}/^\circ\text{C}$ 。实际上, 这几乎是无法测量的。从输入多路复用器到调制器输出的整个模拟电路是经过斩波的。因此, 不需要ADC失调校准。ADC失调误差典型值是 $\pm 3 \mu\text{V}$ 。这是插入PCB插座的器件在0 V输入的时候测得的, 由于不同的触点(PCB走线、焊锡、引线框、键合线和芯片金属化等)使用不同的金属, 它包含了热电偶误差。

### 理解阶跃响应

由于ADC需要进行斩波=0和斩波=1的转换, ADC的第一个输出占用两个转换周期( $2 \times T_{ADC}$ ), 因此第一个输出需要两个转换周期的建立时间, 后续的输出发生在每个转换周期( $T_{ADC}$ )。

在通道改变、PGA增益改变或者ADC模式改变后会出现这样的两个转换周期的延迟。例如，电源掉电后，没有中间/无效输出产生——通道变化后的第一个输出是在新通道电压100%建立后。

如果ADC外部的模拟输入发生一个阶跃变化，例如，一个传感器的输出突然变化或者一个外部多路复用器进行开关，ADC不会自动“知道”有改变发生，它会根据新输入和旧输入的加权平均来产生输出，除非当外部多路复用器开关后，ADC中断当前的工作，直接开始新的转换，这时，重新启动ADC后它会经过 $2 \times T_{ADC}$ 的延迟产生输出。

在输入信号发生变化后ADC产生一个中间值的情况很常见。这与模拟滤波器的特性相同。如果模拟低通滤波器的输入信号发生阶跃变化，在一段时间内，它的输出会反映旧模拟输入与新模拟输入结合后的值。只有在足够多个时间常数之后，它的输出才会完全反映新输入的值。

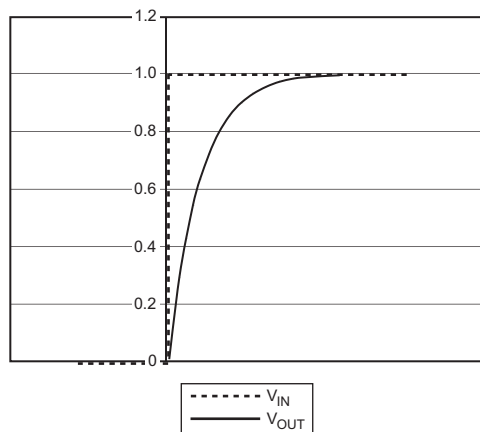


图2. 模拟滤波器的阶跃响应

这些 $\Sigma$ - $\Delta$  ADC包含一个给定的3 dB频率和建立时间的低通FIR滤波器，因此，虽然有有限脉冲/阶跃响应，但它的响应在离散时间上类似。

这些ADC唯一不定的特性就是在模拟输入发生改变后会有两个中间输出。这是斩波造成的结果。如上所述，具有斩波的ADC的输出是当前ADC转换和之前一个转换的平均值。如果模拟输入在ADC转换周期中发生改变，那么当前ADC转换是旧模拟输入和新模拟输入的综合反映，平均后的结果是一个中间值。下一个(非平均)转换会真正反映新的输入。然而，当与之前的转换平均时，它还不能产生最终的值，所以它产生第二个不稳定的输出。只有第三个输出才完全稳定(见图3(i))。

一些其它的 $\Sigma$ - $\Delta$  ADC将ADC转换输出限制在每 $2 \times T_{ADC}$ 一次，即最大吞吐量的一半。在这种情况下，由于较慢的ADC转换速率，模拟输入变化后最多只有一个中间结果(见图3(ii))。这种情况习惯以“无延迟”表示，但实际上这样的ADC与ADI公司的ADC相比对于阶跃输入具有更大的延迟。

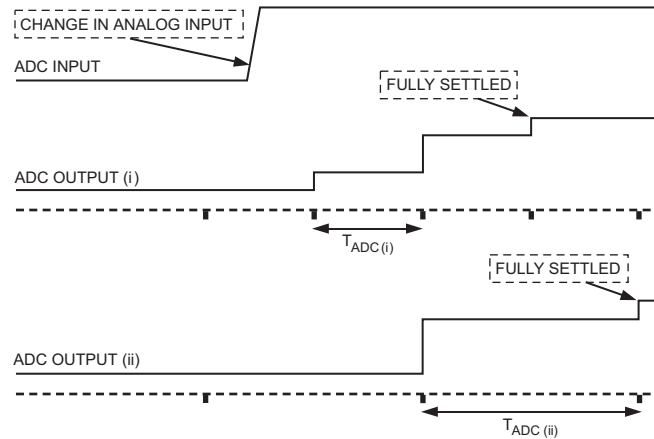


图3. 具有(i)和没有(ii)额外中间结果的ADC延迟的对比

那种方案是最好的？在大多数应用中，尽可能快地得到信息的需求是最重要的。例如，在安全至关重要的控制系统中，您得到一个反应即将过热的指示越快，采取纠正的措施就越快。

在ADC有更快的输出时，模拟输入发生变化后会比只有每 $2 \times T_{ADC}$ 提供一次输出的ADC更早得到指示。这会减少ADC的有效延迟。

如果阶跃变化是由于外部多路复用器的变化引起的，通常情况下最好同时中断ADC转换并在 $2 \times T_{ADC}$ 之后获得稳定的结果。但是，如果输入变化是由于传感器输出的突然改变所引起的，尽快得到发生变化的指示更为重要，因为这个变化可能很重要。

### 频率响应

斩波也会影响频率响应，但是主要是在好的方面。用2平均的操作使陷波频率为 $f_{OUT}/2$ 的奇数倍，这可以提高50 Hz/60 Hz的抑制。请参考随附的有关50 Hz/60 Hz抑制的应用笔记。

## 小结

斩波的主要目的是消除失调误差。在ADI公司的这些ADC上，斩波可以很好的消除失调。一次输出需要两次ADC转换可能不是很好，然而，在ADC中已经实现的方法在检测输入信号变化的时候会在响应时间上有些损失。关于 $\Sigma$ - $\Delta$  ADC的延迟响应有一些使人误解的信息，因此这篇应用笔记试图展示这一系列ADC能够提供的更理想的解决方案。

注释