

Σ-Δ型ADC上的输入缓冲器

作者: Adrian Sherry

简介

ADI公司的AD7708/AD7718、AD7709、AD7719、AD7782/AD7783高分辨率Σ-Δ型ADC在输入端集成了高阻抗缓冲器，如图1所示。

本应用笔记讨论了集成片内缓冲器带来的显著优点和各种系统设计考虑因素。

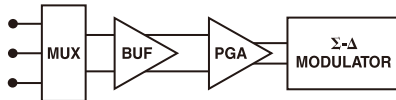


图1. 包括片内缓冲器的典型Σ-Δ型ADC输入级

为什么采用缓冲器?

AD7708/AD7709/AD7718/AD7719/AD7782/AD7783 ADC针对Σ-Δ调制器采用开关电容输入级。

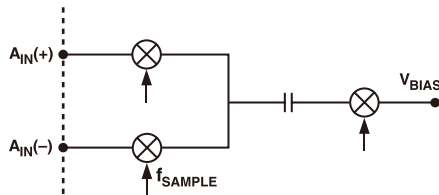


图2a. 开关电容输入

该结构在稳定状态下具有极高的阻抗，但每次开关断开和闭合时，需要充电电流，将采样电容充电至输入电压。

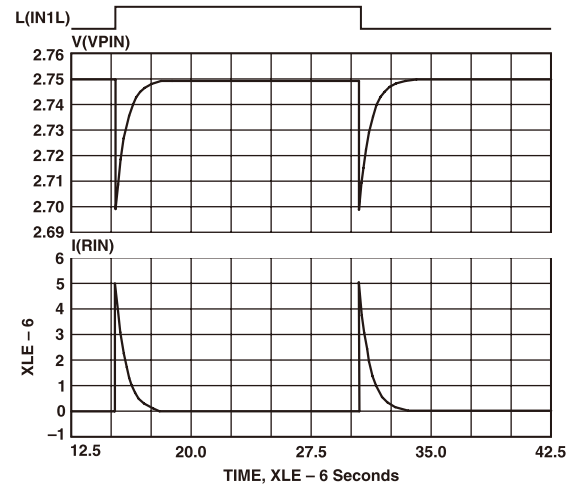


图2b. $R_{EXT} = 10\text{ k}\Omega = 10\text{ k} = 10\text{ k}\Omega$, $C_{EXT} = 50\text{ pF}$ 时的充电电流

该电流的大小取决于采样频率、差分输入电压和电容尺寸，但一般而言，较高性能(较低噪声)ADC的平均电流会增加。这些器件上所需的平均电流通常为125 nA/V，但如果PGA范围设置在±2.56 V以上，则所需电流会增加，在±0.32 V范围内会达到1 μA/V。

如果不提供缓冲器，这一动态负载将对可使用的外部电阻及电容的最大值造成限制。过大的R和C值使输入信号在采样周期中无法对输入电容完全充电，从而产生ADC增益误差。通过设置MODE寄存器的BUF位，AD7719无需缓冲器也能工作。在2.56 V范围内，C=时，对小于15 ppm的增益误差(16位一个LSB)，该模式可接受的最大外部电阻为110 kΩ。

允许电阻的在较高精度、增益和电容条件下会迅速降低，例如，对于1 ppm(20位)增益误差，在320 mV范围、 $C = 100$ pF时为最大电阻、1.3 k Ω 。请参考AD7719数据手册。汲取的电流在整个温度范围内十分稳定，不会直接对增益漂移产生影响。不过，外部器件值常常随温度漂移，因此器件上由输入电流引起的压降会发生变化，可能造成显著增益漂移。

对于低源阻抗的信号，无缓冲输入可能更合适。不过，许多常用传感器具有较大的源阻抗。此外，通常需要将R-C滤波器放在ADC之前，以起到保护或滤波作用，这些情况均需要输入缓冲器。寻找用于驱动动态负载的外部低功耗放大器并不容易，因此ADC内部提供了这样的一个功能。

输入缓冲器特性

这些ADC上的输入缓冲器在整个温度范围内(-40°C至+85°C)可保证1 nA的最大输入电流，漂移典型值为5 pA/°C。由于许多半导体器件在高温下的反向漏电流会增大，保证全温度范围内的低泄漏很重要。缓冲器的设计和实现规格很严苛，必须具备高开环增益，以保持ADC在整个温度范围内的subppm/°C增益漂移，且必须有足够的带宽，才能容纳动态电流流入ADC的开关电容负载。虽然图1中绘制的是单个缓冲器，包含差分输入的两个信号拥有各自的缓冲器。

轨到轨输入

高分辨率 Σ - Δ 型ADC早已采用缓冲器(例如AD7714)，但缓冲器的用途存在限制，最严重的可能是限制了输入电压范围。在AD7714上，输入要求至少低于模拟电源电压1.5 V，这对输入信号摆幅造成了限制，特别是以3 V电源供电时(见图3a)。

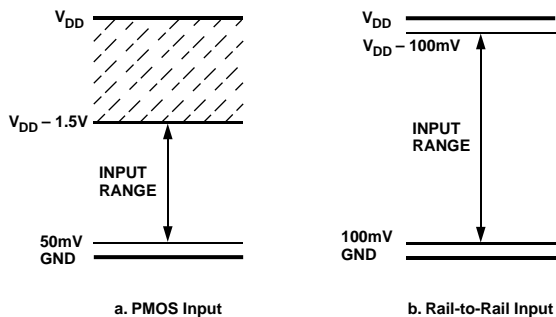


图3.输入范围

该限制源于缓冲器输入器件。由于输入结构使用PMOS差分对，输入信号必须远远低于电源电压，以使输入器件和电流保持在有效区域内。NMOS输入级可接受接近于 V_{DD} 的信号，但无法接受接近地的信号。

虽然已经尝试在输入级内同时使用PMOS和NMOS对来接受任何输入电压，但不同器件输入对之间存在信号转换问题，通常两个输入对拥有不同失调，而斩波又不能完全有效地抵消转换区域内的失调误差。

避免该问题的另一尝试是分割采样周期，以使用缓冲器将电容大致充电至正确值，然后再旁路完成充电。不过，这一方法仍需从信号提供动态电流，而该电流会随缓冲器失调、输入电压等变化。此外，电流尖峰的发生会稍早于关键采样时间，此时信号必须保持稳定。在整个采样周期上求平均值时，看起来可能输入电流较低，但信号必须在采样时间稍前处理掉这个电流尖峰，因此容许源阻抗将比首次出现时小。

ADI公司的上述最新器件使用新方案(正在申请专利)，根据输入电平采用分立方式在NMOS与PMOS输入对之间切换。此切换与调制器采样频率同步。

这样，两方面均得到最佳利用，信号接近地时使用PMOS对，信号接近 V_{DD} 时使用NMOS对，两个输入级之间实现了可控切换。该方法可以通过斩波几乎可以完全消除任何输入电压下的失调(见图3b)。针对包含差分输入的信号，输入器件是在各自的缓冲器内单独选择。

剩下的唯一限制是由于缓冲器输出级的裕量要求，信号必须在高于接地100 mV和低于 V_{DD} 100 mV的范围内。缓冲输入无法接地。对采用桥配置的许多传感器系统而言这并不是问题，缓冲器仍可用于宽信号摆幅。在AD7719上，可旁路输入缓冲器，从而提供-30 mV至 $AV_{DD} + 30$ mV的输入信号摆幅，但必须是低阻抗。

接地输入

输入必须大于100 mV的限制，这对以地为基准(即 $A_{IN}(-) = 0$ V)的高阻抗信号造成一个潜在问题。由于有两个缓冲器可用，这一问题可以解决。AD7708/AD7709/AD7718以独特方式解决该问题：当ADC配置成接受单端输入时，允许旁路负输入端的缓冲器(在AD7708/AD7718上，ADCCON[7]内的CH3位= 0，或者在AD7709上，CONFIG[6]内的CH2位= 0)。这种情况下，AINCOM可以在缓冲正输入时直接接地，因此仍具有较大的阻抗。接地应为低阻抗节点，因此驱动开关电容负载时不必考虑增益误差。正输入必须始终高于100 mV。单端信号通常具有大量程，因此不可能导致过多问题。(在AD7708/AD7718上可通过将NEGBUF位设置为MODE[6]禁用该特性。)

噪声、失调及功耗考虑

缓冲器的噪声贡献很小，大约为10%，使用缓冲器性能不会降低。缓冲器内的任何失调误差都通过斩波自动消除，几乎不消耗输入电流。两个缓冲器均有效时，通常需要0.4 mA电源电流，这与外部运算放大器相比极有竞争力。

基准输入

ADC上的基准输入也会直接到达开关电容输入级，有关最大电阻和电容的陈述相同。基准信号通常具有低阻抗，一般不会有问题。由于这些ADC可以接受VDD的基准电压，意味着桥接电路可以使用 V_{DD} 和GND作为电桥激励电压，并且这些低阻抗节点可直接连接至ADC基准输入。对于其他电路配置，类似AD780的基准电压能够直接驱动ADC负载。如果通过电阻分压器或通过电阻的电流产生基准电压，电阻应保持低于约10 k Ω 以帮助避免增益误差。

小结

集成高阻抗输入缓冲器的主要优点是使ADC可直接连接至几乎任何类型的传感器，无需考虑阻抗。图4清楚显示了这一点，其中将AD7719主ADC直接连接至外部(电压激励)应变计。

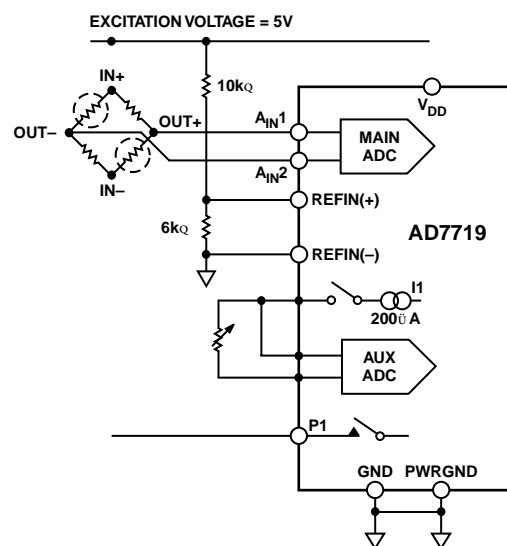


图4.直接连接电阻式传感器

辅助ADC也直接连接至外部电阻式温度检测器(RTD)，从而便于进行主ADC测量的选择性温度补偿。高电阻应变计的直接连接可通过片内输入缓冲器实现。

轨到轨工作消除了前代缓冲器的有限信号摆幅，而缓冲器噪声贡献对于此类高分辨率ADC也可降至最低。AD7708/AD7709/AD7718上的自动负极缓冲器旁路对以接地为基准的单端输入应用是新颖解决方案。

使用缓冲器的代价是工作电流较高，但考虑到使用外部缓冲器也需要额外电流，而内部缓冲器可以提供更整齐的单芯片解决方案，这一点通常可以接受。

AN-608