

单电源应用中的偏置和去耦运算放大器

作者: Charles Kitchin

单电源还是双电源?

汽车和水上设备等应用中的电池供电型运算放大器仅有一个电源可用。计算机等其他应用虽然可用交流电源供电，但仍然只有一个单极性电源，如5 V或12 V直流电源。因而在实际操作中，往往需要通过单极性电源来驱动运算放大器。但单电源模式确实存在一些不足：各级均需采用额外的无源元件，而且如果执行不当，还可能造成严重的不稳定问题。

电阻偏置的常见问题

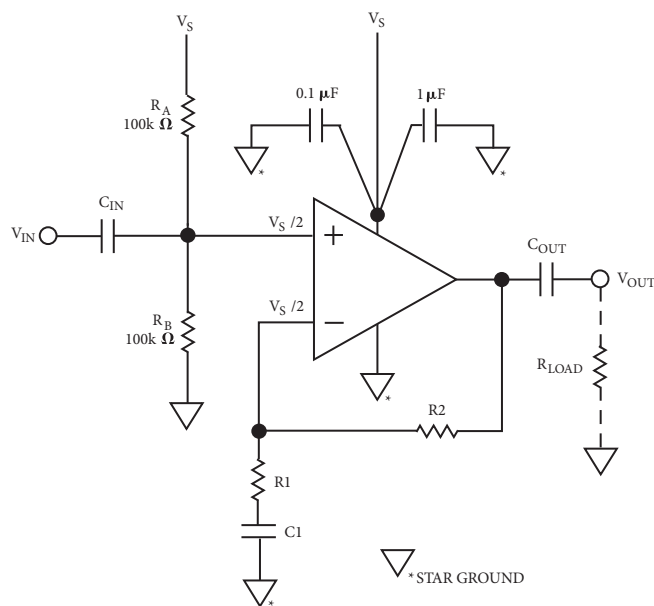
单电源应用的内在问题通常不存在于双电源运算放大器电路之中。基本问题在于，运算放大器是一种双电源器件，因而必须通过采用外部元件的某种偏置将运算放大器的输出电压偏置到供电电压一半的位置。对于给定电源电压，这种方法可实现最大输入和输出电压摆幅。

在输入信号极小的某些低增益应用中，只可将运算放大器的输出电压调至高于接地电压2 V或3 V的水平。但多数情况下均需避免任何削波现象，因而需使输出电压偏置到电源电压的一半附近。

图1中的电路展示的是一种简单的单电源偏置法。这种同相交流耦合放大器电路通过一个带有 R_A 和 R_B 两个偏置电阻的分阻器将同相引脚电压偏置到 $V_S/2$ 。如图所示，输入信号 V_{IN} 则通过电容耦合至同相输入端。

这种简单电路存在一些严重的局限性。其中之一是，运算放大器的电源抑制功能几乎荡然无存，因为电源电压发生的任何变化都将直接改变分阻器设定的 $V_S/2$ 偏置电压。电源抑制(PSR)是运算放大器一项极其重要(而往往被忽视)的特性。

由于电源电压每改变一伏特，分阻器电压将改变半伏特，因而电路PSR仅为6 dB。结果，任何现代运算放大器通常具有的高电源抑制性能将不复存在，而该性能可大幅减少从通过电源供电耦合至运算放大器的任何交流信号(即电源“嗡嗡”噪声)。



$$BW1 = \frac{1}{2\pi (1/2R_A) C_{IN}}$$

$$BW2 = \frac{1}{2\pi R1 C1}$$

$$BW3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR $R_A = R_B$

FOR AC SIGNALS, $V_{OUT} = V_{IN}(1 + (R2/R1))$
WHERE $X_{C1} \ll R1$

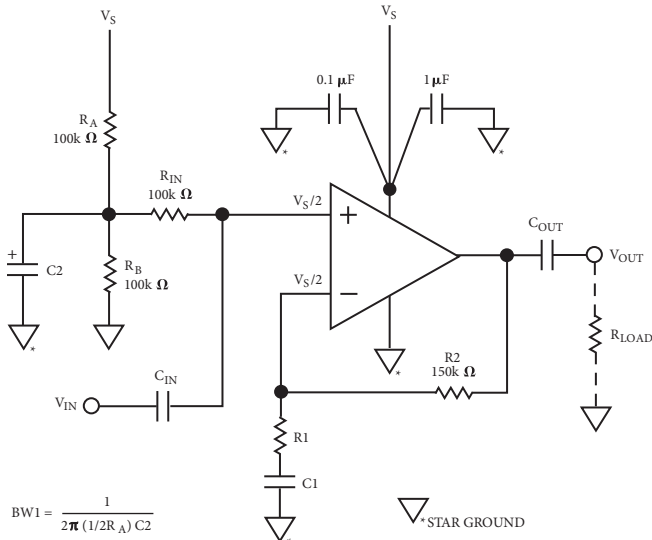
图1 存在不稳定因素的单电源运算放大器电路

更糟糕的是，在运算放大器必须向负载提供较大输出电流的电路中，往往会出现不稳定现象。除非电源经过良好调节(且旁路设计得当)，否则，供电电源上将出现较大信号电压。由于运算放大器同相输入端的基准电压直接来供电电源，因而这些信号将直接送回运算放大器，由此引发“汽船声”(低频寄生振荡)或其他形式的不稳定现象。

尽管通过精心设计布局、多电容电源旁路、星形接地和印刷电路板“电源层”等方法可带来电路稳定性，但在设计中再引入一定的电源抑制显得更为容易。

偏置网络与电源的去耦

具体方法是对电路进行修改，如图2所示。其中，通过电容C2在分压器的抽头点设置旁路，用以处理交流信号，恢复了一定的交流PSR性能。电阻R_{IN}为V_S/2基准电压提供直流回路，同时设定电路(交流)输入阻抗。



$$BW1 = \frac{1}{2\pi (1/2R_A) C2}$$

$$BW2 = \frac{1}{2\pi R_{IN} C_{IN}}$$

$$BW3 = \frac{1}{2\pi R1 C1}$$

$$BW4 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR $R_A = R_B$ AND $BW1 = 1/10$ TH $BW2$,
 $BW3$, AND $BW4$

FOR AC SIGNALS, $V_{OUT} = V_{IN} (1 + (R2/R1))$
 WHERE $X_{C1} \ll R1$

TO MINIMIZE INPUT BIAS CURRENT ERRORS,
 $R2$ SHOULD EQUAL $R_{IN} + (1/2 R_A)$

图2 经去耦的单电源运算放大器偏置电路

在许多已出版的应用电路中，R_A和R_B采用一个100 kΩ/100 kΩ分压器，C2电容值为0.1 μF或类似值。但该网络的-3 dB带宽由R_A和R_B及电容C2构成的并联组合确定，等于：

$$-3 \text{ dB BW} = \frac{1}{2\pi (50,000)(0.1 \times 10^{-6} \text{ Farads})} = 30 \text{ Hz}$$

对于30 Hz以下的频率，该电路实际上并无电源抑制功能，因而仍可能发生汽船声或其他形式的不稳定现象。结果，供电电源上存在的30 Hz以下信号可以轻易回到运算放大器的正输入引脚中。

这个问题的一种实用解决办法是增加电容C2的值。该值必须足够大，从而能够对分压器电路通带带宽内所有频率起到旁路的功能。一条有效法则是将该极点设置为-3 dB输入带宽的十分之一，由R_{IN}/C_{IN}和R1/C1设定。

需要注意的是，直流电路增益为单位增益。尽管如此，仍需考虑运算放大器的输入偏置电流。R_A/R_B分压器将增加大量与运算放大器的正输出端相串联的电阻，其值等于这两个电阻构成的并联组合。要使运算放大器的输出电压维持在供电电压一半附近，就需等值增加负输入端的电阻，以使这些电阻达到“平衡”。电流反馈运算放大器的输入偏置电流通常不相等，进一步加大了设计的复杂性。

因此，设计一种将输入偏置电流误差以及电源抑制、增益、输入和输出电路带宽等因素统统纳入考虑的单电源运算放大器电路可能是一件极其复杂的事情。不过，通过一种实用型方法却可大大简化设计过程。对于采用15 V或12 V单电源供电的共压反馈运算放大器，含有两个100 kΩ电阻的分阻器即可使电源功耗与输入偏置电流误差达到合理平衡。对于5 V电源，则可使用较低值的电阻，如42 kΩ电阻。最后，有些应用需工作于新的3.3 V标准之下。对于3.3 V应用，务必确保运算放大器为“轨到轨”器件，还需通过偏置使其尽量接近中位电压；偏置电阻的值可进一步降为27 kΩ左右。

注意，电流反馈运算放大器通常设计用于高频应用，R2和杂散电路电容形成的低通滤波器能极大地减少电路的3 dB带宽。因此，电流反馈运算放大器往往需要使用电阻值极低的电阻R2。对于针对视频加速应用的AD811之类的运算放大器，若R2使用1k欧姆电阻，则可实现最佳性能。因此，这类应用需在R_A/R_B分压器中使用电阻值低得多的电阻，以将输入偏置电流误差减至最低。

使用现代FET输入运算放大器而非双极器件可大幅减少输入偏置电流误差，电路必须工作于极宽的温度范围时除外。后一种情况下，对运算放大器输入端的电阻进行平衡处理仍不失为一种明智的预防措施。

表I列出了图2所示电路的典型元件值，其中包括数种不同增益和3 dB带宽。

表I 图2所示电路的典型元件值，其中R_A = R_B = 100 kΩ，R_{IN} = 100 kΩ，R2 = 150 kΩ

增益	输入带宽 (Hz)	输出带宽 (Hz)	C _{IN} * (μF)	R1 (kΩ)	C1* (μF)	C2 (μF)	C _{OUT} (μF)	R _{LOAD} (kΩ)
10	10	10	0.3	16.5	1.5	3	0.2	100
20	10	10	0.3	7.87	3	3	0.2	100
10	50	50	0.1	16.5	0.3	0.6	0.05	100
101	20	20	0.2	1.5	6.8	2	0.1	100

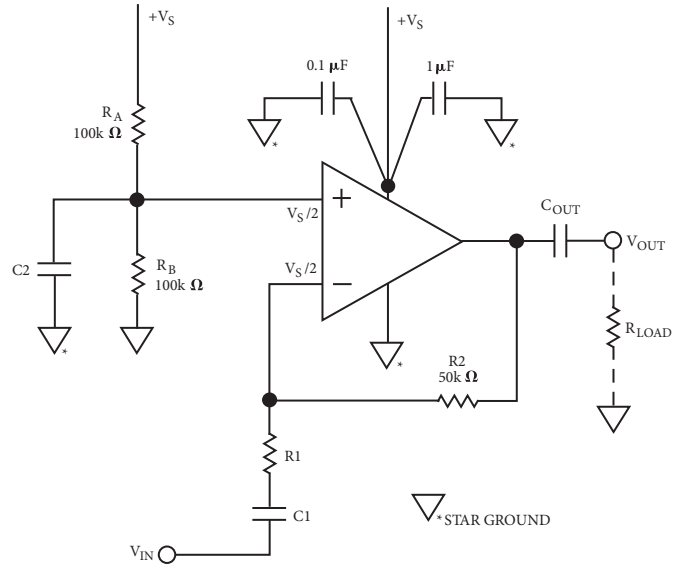
*电容值已依据下一最高公值作舍入处理。由于C_{IN}/R_{IN}极点和C1/R1极点处于同一频率且两者均会影响输入带宽，因此，各电容比其他情况下的单极RC-耦合输入大√2。选择C2旨在提供相当于输入带宽1/10的转折频率。

表II 列出了针对数种不同增益和3 dB带宽的典型元件值。

表II 图3所示电路的典型元件值，其中R2 = 50 kΩ且R_A = R_B = 100 kΩ

增益	输入带宽 (Hz)	输出带宽 (Hz)	R1 (kΩ)	C1* (μF)	C2* (μF)	C _{OUT} (μF)	R _{LOAD} (kΩ)
10	10	10	2	8.2	0.5	0.2	100
20	10	10	1	20	0.5	0.2	100
10	50	50	2	2	0.1	0.05	100
100	20	20	1	8.2	0.3	0.1	100

*电容值已依据下一最高公值作舍入处理。由于C1/R1极点和C2/R_A/R_B极点处于同一频率且两者均会影响输入带宽，因此，各电容比其他情况下的单极RC-耦合输入大√2。



$$BW1 = \frac{1}{2\pi (1/2 R_A) C2}$$

$$BW2 = \frac{1}{2\pi R1 C1}$$

$$BW3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR R_A = R_B AND X_{C2} << X_{C1}

FOR AC SIGNALS, V_{OUT} = V_{IN} (R2/R1) WHERE X_{C1} << R1

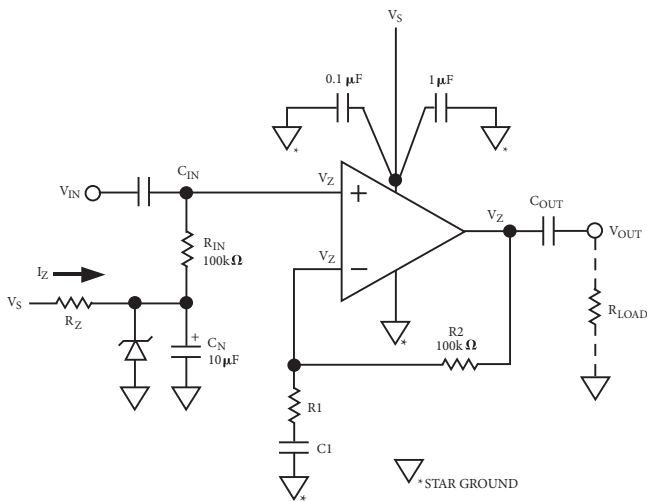
TO MINIMIZE INPUT BIAS CURRENT ERRORS, R2 SHOULD EQUAL 1/2 R_A.

图3 经去耦的单电源反相放大器电路

图3所示电路与图2类似，只不过是反相放大器电路而已。

齐纳二极管偏置

尽管分阻器偏置技术成本较低且能使运算放大器的输出电压始终保持为 $V_S/2$ ，但这类运算放大器的共模抑制性能却完全取决于 R_A/R_B 及电容 C_2 形成的 R_C 时间常数。采用一个能提供至少10倍于输入 R_C 耦合网络(R_1/C_1 和 R_{IN}/C_{IN}) R_C 时间常数的 C_2 值有助于确保获得合理的共模抑制比。若 R_A 和 R_B 均为100 k Ω 电阻，只要电路带宽不是太低， C_2 的实际值可保持在极小水平。但为单电源应用提供所需 $V_S/2$ 偏置的另一种方法是使用齐纳二极管稳压器。图4所示即为这样的一种设计。其中，电流通过电阻 R_Z 流向该齐纳二极管。电容 C_N 可帮助防止齐纳二极管产生的任何噪声馈入运算放大器。低噪声电路可能需要使用大于10 μ F标定值的 C_N 。



SELECT R_Z TO PROVIDE THE DESIRED ZENER OPERATING CURRENT, I_Z . SEE TEXT.

$$R_Z = \frac{+V_S - V_{ZENER}}{I_Z}$$

$$BW1 = \frac{1}{2\pi R_{IN} C_{IN}}$$

$$BW2 = \frac{1}{2\pi R_1 C_1}$$

$$BW3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR AC SIGNALS, $V_{OUT} = V_{IN}(1 + (R_2/R_1))$
WHERE $X_{C_1} \ll R_1$

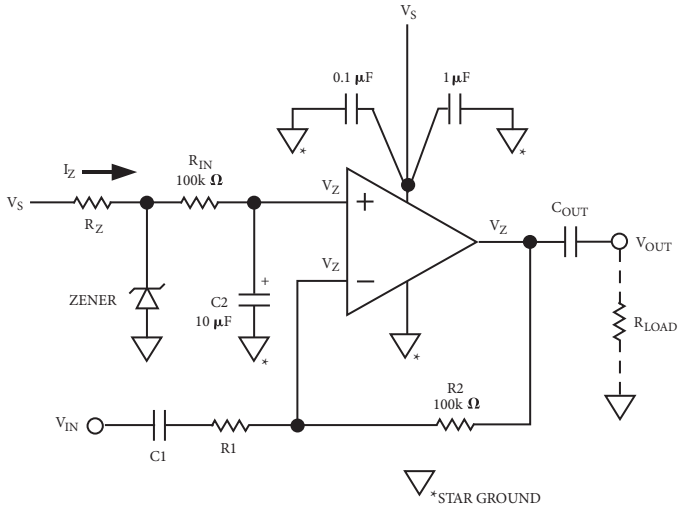
TO MINIMIZE INPUT BIAS CURRENT ERRORS,
 R_2 SHOULD EQUAL R_{IN}

图4 采用齐纳二极管偏置法的同相单电源放大器

应选择工作电压接近 $V_S/2$ 的齐纳二极管。所选电阻 R_Z 需向齐纳二极管提供足够高的电流，使其工作于稳定的额定电压之下并使其输出噪声维持于较低水平。降低功耗(和发热量)、延长齐纳二极管的寿命也非常重要。由于运算放大器的输入电流实际上为零，因此选择低功耗的齐纳二极管不失为一个好办法。虽然最佳选择是250 mW型号，但更为常见的500 mW型号也是可以接受的。理想齐纳电流因制造商而异，但对于这种应用来说，只要 I_Z 处于5 mA(250 mW齐纳二极管)与5 μ A(500 mW齐纳二极管)之间，即是一种不错的折衷办法。

在齐纳二极管的工作范围之内，图4所示电路基本上恢复了运算放大器的电源抑制性能。但这种结果并非没有代价：此时，运算放大器的输出电压叠加在齐纳二极管的电压上，而不是 $V_S/2$ 。如果电源电压下降，大信号时可能会发生非对称限幅。此外，此时电路的功耗更大。最后，仍需考虑输入偏置电流。电阻 R_{IN} 和 R_2 应接近同一电阻值，以防止输入偏置电流导致大的失调电压误差。

图5是采用同一齐纳偏置法的反相放大器电路。



SELECT R_Z TO PROVIDE THE DESIRED ZENER OPERATING CURRENT, I_Z . SEE TEXT.

$$R_Z = \frac{+V_S - V_{ZENER}}{I_Z}$$

$$BW1 = \frac{1}{2\pi R_1 C_1}$$

$$BW2 = \frac{1}{2\pi R_{IN} C_2}$$

$$BW3 = \frac{1}{2\pi R_{LOAD} C_{OUT}}$$

FOR AC SIGNALS, $V_{OUT} = V_{IN} (R_2/R_1)$ WHERE $X_{C1} \ll R_1$

TO MINIMIZE INPUT BIAS CURRENT ERRORS, R_2 SHOULD EQUAL R_{IN}

图5 采用齐纳二极管偏置的反相单电源放大器

表III可与电路4和电路5配合使用，以便为某些常见齐纳二极管应用提供实用的 R_Z 电阻值。注意，为使电路噪声降至最低，应参考齐纳产品数据手册，选择最佳齐纳电流。

表III 配合图4和图5使用的建议 R_Z 值及摩托罗拉齐纳二极管产品型号

电源电压 (V)	齐纳电压 (V)	齐纳产品型号	齐纳电流 (I _Z)	R _Z 值 (Ω)
+15	7.5	1N4100	500 μA	15K
+15	7.5	1N4693	5 mA	1.5K
+12	6.2	1N4627	500 μA	11.5K
+12	6.2	1N4691	5 mA	1.15K
+9	4.3	1N4623	500 μA	9.31K
+9	4.3	1N4687	5 mA	931
+5	2.4	1N4617	500 μA	5.23
+5	2.7	1N4682	5 mA	464

表IV和表V分别为图4和图5列出了针对数种不同电路增益和带宽的实用元件值。

表IV 图4所示电路的典型元件值，其中 $R_{IN} = R_2 = 100 \text{ k}\Omega$ 且 $C_N = 0.1 \mu\text{F}$ 。从表III中选择 R_Z

增益	输入带宽 (Hz)	输出带宽 (Hz)	C _{IN} * (μF)	R ₁ (kΩ)	C ₁ * (μF)	C _{OUT} (μF)	R _{LOAD} (kΩ)
10	10	10	0.3	11.0	2	0.2	100
20	10	10	0.3	5.23	4.7	0.2	100
10	50	50	0.1	11.0	0.47	0.05	100
101	20	20	0.2	1.0	15	0.1	100

*电容值已依据下一最高公值作舍入处理。由于 C_{IN}/R_{IN} 极点和 C_1/R_1 极点处于同一频率且两者均会影响输入带宽，因此，各电容比其他情况下的单极 R_C -耦合输入大 $\sqrt{2}$ 。

表V 图5所示电路的典型元件值，其中 $R_{IN} = R_2 = 100 \text{ k}\Omega$ 。从表III中选择 R_Z

增益	输入带宽 (Hz)	输出带宽 (Hz)	R ₁ (kΩ)	C ₁ * (μF)	C ₂ * (μF)	C _{OUT} (μF)	R _{LOAD} (kΩ)
10	10	10	10	2.7	0.2	0.2	100
20	10	10	5	4.7	0.2	0.2	100
10	50	50	10	0.5	0.05	0.05	100
100	20	20	1	12	0.1	0.1	100

*电容值已依据下一最高公值作舍入处理。由于 C_1/R_1 极点和 C_2/R_{IN} 极点处于同一频率且两者均会影响输入带宽，因此，各电容比其他情况下的单极 R_C -耦合输入大 $\sqrt{2}$ 。

通过线性稳压器对运算放大器进行偏置处理

基于新的3.3 V标准的运算放大器电路需使用1.65 V的偏置电压。常见齐纳二极管的最低电压只能为2.4 V。获得这一偏置电压最简单的方法是使用线性稳压器，如ADM663A或ADM666A器件，如图6所示。

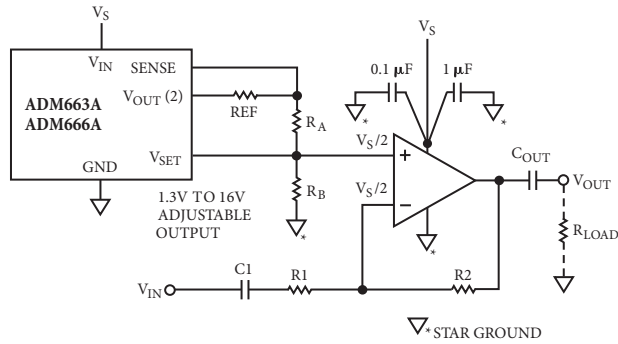


图6 采用线性稳压器的运算放大器单电源偏置电路

虽然齐纳二极管通常是成本最低的稳压器类型，但线性稳压器的温度漂移比齐纳二极管低，噪声更少。

选择电阻 R_A 和 R_B 以提供所需 $V_S/2$ 基准电压，请参阅AD663A数据手册。

直流耦合电池供电电路

前面我们只讨论了交流耦合运算放大器电路。尽管在使用足够大的输入和输出耦合电容的情况下，交流耦合电路可工作于1 Hz以下频率，但有些应用要求名副其实的直流响应。

电池供电应用允许使用“虚拟接地”电路，如图7所示。这种方法可从单电池提供双电源电压，包括正负接地电压。运算放大器用于缓冲 $V_S/2$ 分压器的输出。若采用低压电池(如3.3 V)，运算放大器应为“轨到轨”器件并能在该电源电压下有效工作。同时，运算放大器还需提供足够大的输出电流，以便驱动负载电路。电容C2对于分压器起到旁路功能，足以防止任何电阻噪声馈入运算放大器。该电容无需提供电源抑制功能，因为负载电流直接到地，结果，任何信号电流从电池两端均等流出。

选择电阻 R_A 和 R_B 以提供所需 $V_S/2$ 基准电压，请参阅AD663A数据手册。

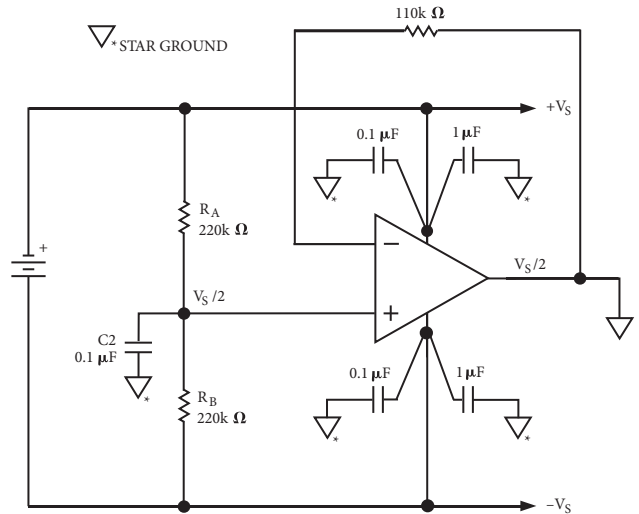


图7 用运算放大器为电池供电直流耦合应用提供“虚拟接地”

噪声问题

有些运算放大器应用需使用低噪声放大器，而低噪声放大器电路则要求信号通道具有低电阻值。约翰逊(电阻)噪声等于 4 nV 与电阻值(单位： $\text{k}\Omega$)平方根之积。尽管一个 $1\text{ k}\Omega$ 电阻的约翰逊噪声仅为 $4\text{ nV}/\sqrt{\text{HZ}}$ ，但 $20\text{ k}\Omega$ 电阻则为 $18\text{ nV}/\sqrt{\text{HZ}}$ ， $100\text{ k}\Omega$ 电阻更是高达 $40\text{ nV}/\sqrt{\text{HZ}}$ 。即使通过电容(C2)将 R_A/R_B 分阻器旁路到地，这些电阻也会对可用于运算放大器反馈电阻的最小值形成限制；该值越大，约翰逊噪声越大。因此，低噪声应用所用运算放大器的偏置电阻值需远小于此处规定的 $100\text{ k}\Omega$ 。但分阻器电阻值越低，电源电流就越高，电池寿命越短。

幸运的是，齐纳二极管偏置法可在不用大电阻的情况下提供 $V_S/2$ 。只要对齐纳二极管进行旁路滤波，使其噪声不进入电路，噪声和电源电流均可维持于低位。线性稳压器是更好的选择，因为其噪声和输出阻抗都极低。

电路开启时间问题

最后需考虑的一个问题是电路开启时间。开启时间近似等于所用最低带宽滤波器的RC时间常数。

此处所示电路全部要求 R_A/R_B 、C2分压器网络的时间常数比输入或输出电路的时间常数大10倍。这是为了简化电路的设计(因为最多有三个不同的RC极点设定输入带宽)。此外,长时间常数有助于防止偏置网络在运算放大器的输入和输出网络之前“开启”,结果,运算放大器的输出逐渐从零伏特升至 $V_S/2$,而不是到达电源的上轨。此表提供的是3 dB转折频率的值,为 $R1/C1$ 和 R_{LOAD}/C_{OUT} 的十分之一。例如:在图2中,若电路带宽为10 Hz、增益为10,表I建议的C2值为3 μ F, 3 dB带宽为1 Hz。

5万欧姆(R_A 和 R_B 的并联组合)乘以3微法拉,等于0.15秒的RC时间常数。因此,运算放大器的输出(大约)需要0.15秒以达到 $V_S/2$ 。输入和输出RC网络的充电时间要快10倍。

在电路-3 dB低频带宽极低的某些应用中,电路开启时间可能极长。这种情况下,齐纳偏置法可能是更好的选择。

输入“裕量”考虑

有些专业运算放大器设计用于低压应用。若这些器件采用低压单电源(如5 V或3.3 V)供电,则可引入输入裕量限制。如果放大器输入级为非对称限制,就可能出现这种情况。

例如:根据设计,AD8061运算放大器的输入共模电压范围可向下延伸至“接地”(或电源负轨)电压。但其输入电压只能在正电源电压1.8 V的范围内浮动,才不会导致直流误差和限制器件带宽。因此,如果此放大器以5V单电源供电且其正输入偏置为 $V_S/2$ (2.5 V),则输入电压可在负电源2.5 V的范围内浮动(可低至零伏特)。但在不发生限幅的情况下,正向只能浮动1 V。

需要注意的是,如果放大器工作增益为2.5或更高,则不存在这个问题,因为在达到输入级限值之前将达到最大输出摆幅(± 2.5 V)。但是,如果放大器工作增益较低,则正输入偏置需低于 $V_S/2$,以支持对称输入级限制。对于AD8061,如果正输入偏置为1.5 V,则可支持3 V峰峰输入摆幅而不造成限幅。若要确定最佳单电源偏置电压,请参考相应产品的数据手册。

表VI 针对新型设计的推荐轨到轨运算放大器

Type	Single	Dual	Quad
High Speed	AD8031 AD8061 AD8051 AD8063	AD8032 AD8062 AD8052 AD823	AD8054
High Output	AD8591 AD8531	AD8592 AD8532	AD8594 AD8534
JFET Input	AD820	AD822	AD824
Auto Zero	AD8551	AD8552	AD8554
Digital Trim	AD8601	AD8602	AD8604
Low Noise	OP184 OP162 AD8605 AD8628	OP284 OP262 AD8606	OP484 OP462 AD8608
Low Power	OP196 AD8541	OP296 AD8542	OP496 AD8544
Precision	OP777	OP727	OP747

