

应用工程师问答—2

作者: James Bryant

关于调整……

问: 我需要一些关于调整失调和增益的建议。

答: 不要调整! ——除非确有必要。尝试以下替代办法:
(a)采用无需调整即符合规格要求的器件、元件和电路;
(b)利用系统应用中的数字技术,通过软件进行调整。有时,如果考虑到电路设计、温度、振动以及性能和稳定性的持续寿命等因素的影响,还有随之而来的大量文档、复杂的调整细节等,采用调整电位计以及规格不达标的器件,虽然表面上节省了成本,但实际上是得不偿失的。

问: 不过,如何调整模拟电路中的失调和增益误差呢?

答: 调整时顺序要正确,输入端也要正确。如果考虑到待调整电路的传输特性,方法一般都非常直观。

简单来说,线性模拟电路(如放大器、ADC、DAC)的理想传输特性通过以下等式得到:

$$OP = K \times IP \quad (1)$$

其中, OP 为输出, IP 为输入, K 为比例因子(请注意,这种简化表达式隐藏了多种问题: ADC中的量化误差、当输入和输出采用不同形式时[如电压输入/电流输出] K 的量纲、意向失调等。)

在实际(非理想型)电路中,失调和增益误差,即 OS (折合至输入)和 ΔK 同时分别出现在等式中,即:

$$OP = (K + \Delta K) \times (IP + OS) \quad (2)$$

$$OP = (K \times IP) + [(K \times OS) + (\Delta K \times IP) + (\Delta K \times OS)] \quad (3)$$

等式(2)和等式(3)并不完整,因为它们假定只存在一种失调——即输入端的失调——但这是最常见的情况。输入和输出失调相独立的系统,我们稍后再作探讨。

从等式(3)可知,当存在未知失调时,直接调整增益是无法做到的。必须首先调整失调。当 IP 设为0时,只有 OP 同为0时,才可调整失调。在此基础上,就可以调整增益了:当输入接近满量程(FS)时,则会调整增益,以使输出符合等式(1)的要求。

问: 双极性ADC和DAC又如何呢?

答: 许多ADC和DAC可以在单极性与双极性两种工作模式间来回切换,对于这类器件,应尽可能在单极性模式下调整其失调和增益。行不通时,或者当转换器仅工作于双极性模式下时,可以考虑其他方法。

可以将双极性转换器看作失调较大的单极性转换器(确切来说,其失调为1 MSB——满量程范围的一半)。根据所用架构,该双极性失调(BOS)可能受到增益调整的影响,也可能不受其影响。受影响时,等式(1)成为:

$$OP = K \times (IP - BOS) \quad (4)$$

此时,在模拟零点处,失调进行调整,之后在接近FS时调整增益——无论FS为正还是负,但通常为正。这种方法通常用于双极性失调处于DAC范围内的DAC。

若双极性失调不受增益调整影响,则有:

$$OP = K \times IP - BOS \quad (5)$$

此时,在负FS处调整失调,在(或接近,详见下文)正FS处调整增益。这种方法适用于多数ADC和DAC,其中,双极性失调通过DAC之外的运算放大器和电阻来实现。

无疑,我们应该始终遵循数据手册中建议的方法,但是,当无数手册可用时,一般而言,应在模拟零点处调整DAC失调,在负FS处调整ADC失调,并在接近正FS处调整二者的失调。

问: 为什么您一直提到“接近”满量程?

答: 放大器和DAC可以在零值和满量程时进行调整。对于DAC而言,全1时——最大的数字输入——对应产生低于“满量程”1 LSB的输出,其中,“满量程”为基准电压的一定常数倍数;由于DAC的输出为基准电压与数字输入的归一化乘积,自然就得到上述结论。

ADC不在零值和FS处进行调整。理想ADC的输出均经量化处理,第一个输出转换(从00 ...00 至00 ...01)发生于全“0”以上1/2 LSB时。此后,模拟输入每增加1LSB,就转换一次,直到最终转换发生于比FS低1个 1/2 LSB时。非理想ADC的调整方法是,将其输入设为目标转换的标称值,然后进行调整,直到ADC输出在两个值之间均衡闪烁时。

可见,ADC的失调是通过对应于第一个转换的输入进行调整的(即,比零值或负FS高1/2 LSB时,“接近”零或“接近”负FS);增益则是在最后一个转换时进行调整的(即比负FS低1个 1/2 LSB,“接近”正FS)。在失调调整过程中,以上程序会导致增益和失调误差相互影响,但可忽略不计。

问：还有需要在“接近”满量程而非满量程处进行调整的其他异常现象吗？

答：同步电压频率转换器(SVFC)，当其输出频率与其时钟频率存在谐波关系时，即当其输入非常接近时钟频率的1/2、1/3或1/4时，则很容易发生注入闭锁现象。SVFC的FS为时钟频率的1/2。使用调整工具可能会加重这个问题。因此，可以在FS的95%左右调整SVFC的增益。

问：同时需要调整“输入”和“输出”失调的电路怎么办？

答：仪表放大器、隔离放大器等电路，一般有两个直流增益级，而且输入级增益可能是可变的。因此，对于二级放大器，若存在输入失调IOS、输出失调OOS、单位增益输入级，且第一级增益为K，则其（零输入）输出OP为：

$$OP = OOS + K \times IOS \quad (6)$$

从等式(6)可以看出，如果增益保持不变，我们只需调整IOS或OOS二者之一即可使总失调归零(尽管在输入端采用长尾式双极性晶体管对时，如果同时调整IOS和OOS，可以改善失调温度系数，但对于FET长尾对来说，情况不一定如此)。如果第一增益级可变，则必须同时调整两个失调。

这是通过迭代过程实现的。在零输入下，增益设为最大值，对输入失调进行调整，直到输出同样等于零为止。然后将增益减小至最小值，并对输出失调进行调整，直到输出再次为零为止。重复上述两步，直到无需进一步调整为止。增益必须在IOS和OOS都归零后进行调整；失调调整中使用的实际高增益值和低增益值并不重要。

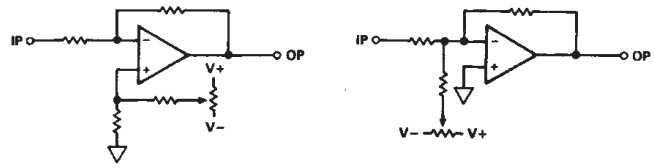
问：增益和失调调整应使用什么电路？

答：许多放大器(及部分转换器)配有专门的引脚，可用于调整增益和失调。更多的产品不存在这样的引脚。

一般情况下，失调是通过连接于两个指定引脚之间的电位计进行调整的，其游标(有时通过电阻)连接至任一电源。正确的连接方法和元件值，请参阅相应器件的数据手册。运算放大器之间最常见的差异之一在于失调校正电位计的值及其应连接的电源。

当放大器未提供独立的失调调整引脚时，通常可以向输入信号中添加一个失调调整常数。两种基本可能方法分别如图1a和图1b所示。对于差分输入运算放大器用作逆变器的情况(也是最常见情况)，如果需要对系统进行校正，图1a所示方法最适合校正器件失调而非系统失调。对于单端连接，图1b所示方法可用于系统失调，但是在小器件失调中应尽量避免这种方法，因为这种方法常用要求极大的求和电阻值(相对于信号输入电阻)，才可(i)避免求和点过载；(ii)正确缩放校准电压并产生充分的衰减，以将差分电源电压漂移的影响降至最低限度。

建议在电源与电位计之间设置电阻，以提高调整分辨率，降低功耗。



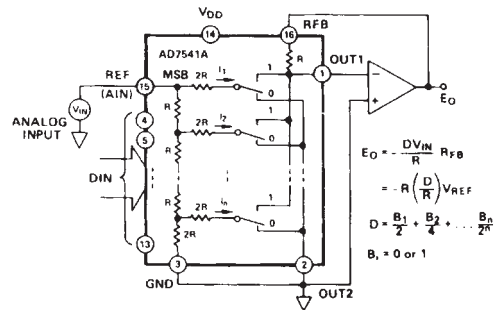
a. 电压注入同相输入端。 b. 电流于反相输入端求和。

图1. 用于失调调整的两种连接。

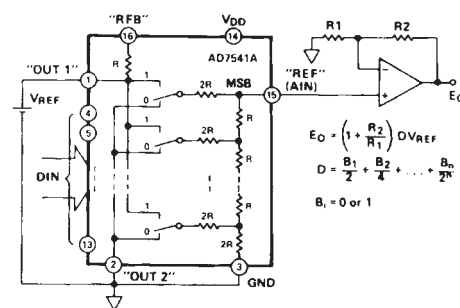
当电路中提供了增益调整引脚时，该引脚一般由一个可变电阻构成。关于其值和连接的详情，请参阅相应器件的数据手册。在不需要调整增益时，可以用其电阻值相当于建议调整电位计最大值一半的固定电阻替代该电阻。

在未提供增益调整引脚时，一般需要添加外部可变增益级才可实现增益调整。在此以采用梯形网络的DAC为例进行说明。如果梯形网络采用电流模式(图2a)，基准引脚的输入阻抗不随数字码而变动，且该DAC的增益可以通过与基准输入引脚或反馈电阻串联的小可变电阻进行调整。然而，如果该DAC采用电压模式(图2b)，则基准输入阻抗随数字码而变动，且只能通过改变基准电压——这种可能性并非始终都存在——或缓冲放大器的增益来调整增益。

可见，对于未搭载增益调整功能的电路，调整增益的可能性因具体情况而异，每种情况都需单独评估。



a. 采用电流串接模式的CMOS DAC。输入阻抗保持不变。



b. 采用电压输出连接模式的同一DAC。

图2. 基本DAC电路比较。