

避开无源元件的陷阱

如果选错无源元件，再好的运算放大器或数据转换器也可能表现不佳
本文说明需要注意的一些基本陷阱

作者：Doug Grant、Scott Wurcer

假设您花费 25 美元或更多钱购买了一个精密运算放大器或数据转换器，插入电路板后，您却发现，器件与其技术规格不符。可能是电路受漂移影响，频率响应不佳，发生振荡，或者根本无法实现您期望的精度。不过，先不要抱怨器件本身，而应当先检查您的无源元件，包括电容、电阻、电位器，当然还有印刷电路板本身。容差、温度、寄生效应、老化以及用户组装过程的微妙影响，可能会在不经意间搞垮您的电路。而且，制造商常常对所有这些影响不加说明或语焉不详。

一般而言，如果使用 12 位或更高分辨率的数据转换器，或者价格在 5 美元以上的运算放大器，则无源元件的选择尤其应当慎重。为了更好地说明这一问题，请考虑一个 12 位数模转换器 (DAC)。半个 LSB (最低有效位) 对应于满量程的 0.012%，或百万分之 122 (ppm)！在各种无源元件的影响下，误差可能会快速累积，从而远远超过 122。

购买昂贵的无源元件并不一定能解决问题。很多情况下，如果选择得当，则利用 25 美分电容所实现的设计，可能比利用 8 美元的电容的设计性能更好、性价比更高。了解和分析无源元件的影响虽然并非易事，不过却是非常值得的；下面将介绍一些基本知识。

电容

大多数设计人员一般都很熟悉现有的各种电容。但是，电容种类繁多，包括玻璃电容、铝箔电容、固态钽和钽箔电容、银云母电容、陶瓷电容、特氟龙电容，以及聚酯、聚碳酸酯、聚苯乙烯和聚丙烯类型的薄膜电容等，因此精密电路设计中发生静态和动态误差的机制很容易被忘记。

图 1 显示了一个非理想电容的等效模型。电阻 R_p 代表绝缘电阻或泄漏，与标称电容 C 并联。第二个电阻 R_s (等效串联电阻或 ESR) 与该电容串联，代表引脚和电容器极板的电阻*。电感 L (等效串联电感或 ESL) 代表引脚和电容板的电感。最后，电阻 R_{da} 和电容 C_{da} 一起构成电介质吸收现象的简化模型。无论是快速电路还是慢速电路，电介质吸收现象均可能会破坏其动态性能。

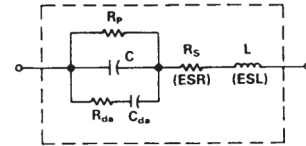


图 1. 电容等效电路

电介质吸收

我们首先讨论电介质吸收，也称为“浸润”，有时也称为“电介质迟滞”，这可能是我们了解最少而潜在破坏性最高的一种电容效应。放电时，多数电容都不愿意放弃之前所拥有的全部电荷。图 2 显示了这一效应。电容在时间 t_0 充电至 V 伏后，开关在时间 t_1 将电容短路。在时间 t_2 ，电容开路；残余电压在其引脚上缓慢积累，达到近乎恒定的值。此电压就是由“电介质吸收”引起的。



图 2. 残余电压反映电容的电介质吸收现象

界定或测量电介质吸收的标准技术极为稀少。测量结果通常用电容上重复出现的原始充电电压的百分比表示。典型方法是：让电容充电 1 分钟以上，然后短路 1 至 10 秒的建立时间，最后让电容恢复约 1 分钟时间，再测量残余电压 (见参考文献 10)。

实际操作中，电介质吸收有多种表现形式，例如：积分器拒绝复位至 0，电压频率转换器表现出异常非线性，采样保持器表现出变化不定的误差。最后一种表现形式对于数据采集系统特别不利，因为相邻通道的电压差可能达到几乎满量程。图 3 显示了一个简单采样保持器所发生的情况。

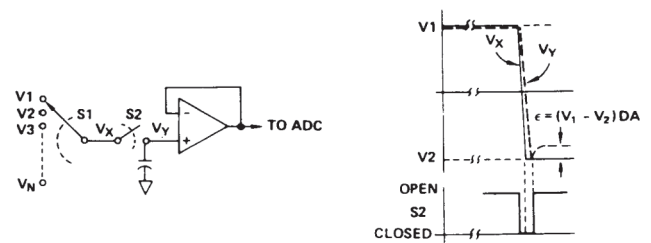


图 3. 电介质吸收在采样保持应用中引起误差

* 将各种电容现象分离出来并不容易。采用这种模型是为了方便说明。
转载自《模拟对话》17-2 1983

电介质吸收是电介质材料本身的特性，但低劣的制造工艺或电极材料也会影响此特性。电介质吸收特性用充电电压的百分比表示，对于特氟龙、聚苯乙烯和聚丙烯电容，该值低至 0.02%；对于一些铝电解电容，该值则高达 10% 或更大。在一定时间期限内，聚苯乙烯电容的电介质吸收率可以低至 0.002%。

一般陶瓷和聚碳酸酯电容的典型电介质吸收率为 0.2%，这相当于 8 位分辨率时的半个 LSB！银云母、玻璃和钽电容的电介质吸收率通常较大，介于 1.0% 至 5.0% 之间；聚酯电容的电介质吸收率为 0.5% 左右。一般而言，如果电容技术规格表没有说明所需时间期限和电压范围内的电介质吸收率，则应格外谨慎。

电介质吸收可以在快速建立电路的瞬态响应中产生长尾现象，例如高通有源滤波器或交流放大器。在此类应用所用的一些器件中，图 1 的 $R_{ds}-C_{ds}$ 电介质吸收模型可能具有数毫秒的时间常数*。在快充快放应用中，电介质吸收与“模拟存储器”相似，电容试图记住以前的电压。

一些设计中，如果电介质吸收效应比较简单，易于确定，并且您愿意做一些微调，则可以对其进行补偿。例如在积分器中，可以通过合适的补偿网络反馈输出信号，通过并联一个负阻抗来抵消电介质吸收等效电路。已经证明，这种补偿方法可以将采样保持电路的性能提高 10 倍或更多（见参考文献 7）。

寄生效应和损耗因数

图 1 中，电容的泄漏电阻 R_p 、有效串联电阻 R_s 和有效串联电感 L 是寄生元件，可能会降低外部电路的性能。一般将这些元件的效应合并考虑，定义为损耗因素或 DF。

电容的泄漏是指施加电压时流过电介质的微小电流。虽然模型中表现为与电容并联的简单绝缘电阻 (R_p)，但实际上泄漏与电压并非线性关系。制造商常常将泄漏规定为 $M\Omega-\mu F$ 积，用来描述电介质的自放电时间常数，单位为秒。其范围介于 1 秒或更短与数百秒之间，前者如铝和钽电容，后者如陶瓷电容。玻璃电容的自放电时间常数为 1,000 或更大；特氟龙和薄膜电容（聚苯乙烯、聚丙烯）的泄漏性能最佳，时间常数超过 1,000,000 $M\Omega-\mu F$ 。对于这种器件，器件外壳的表面污染或相关配线、物理装配会产生泄漏路径，其影响远远超过电介质泄漏。

有效串联电感 ESL（图 1）产生自电容引脚和电容板的电感，它能将一般的容抗变成感抗，尤其是在较高频率时；其幅值取决于电容内部的具体构造。管式箔卷电容的引脚电感显著大于模制辐射式引脚配置的引脚电感。多层陶瓷和薄膜电容的串联阻抗通常最低，而铝电解电容的串联阻抗通常最高。因此，电解电容一般不适合高频旁路应用。

电容制造商常常通过阻抗与频率的关系图来说明有效串联电感。不出意料的话，这些图会显示：在低频时，器件主要表现出容性电抗；频率较高时，由于串联电感的存在，阻抗会升高。

有效串联电阻 ESR（图 1 的电阻 R_s ）由引脚和电容板的电阻组成。如上文所述，许多制造商将 ESR、ESL 和泄漏的影响合并为一个参数，称为“损耗因数”或 DF。损耗因数衡量电容的基本无效性。制造商将它定义为每个周期电容所损失的能量与所存储的能量之比。特定频率的等效串联电阻与总容性电抗之比近似于损耗因数，而前者等于品质因数 Q 的倒数。

损耗因数常常随着温度和频率而改变。采用云母和玻璃电介质的电容，其 DF 值一般在 0.03% 至 1.0% 之间。室温时，陶瓷电容的 DF 范围是 0.1% 至 2.5%。电解电容的 DF 值通常会超出上述范围。薄膜电容通常是最佳的，其 DF 值小于 0.1%。

容差、温度和其它影响

一般而言，精密电容比较昂贵，甚至不易购买。事实上，电容选择会受到可获取性和容差的范围限制。一些陶瓷电容和多数薄膜型电容通常具有 $\pm 1\%$ 的容差，但其交货时间可能令人无法接受。大多数薄膜电容都可以提供 $\pm 1\%$ 以下的容差，但必须特别订购。

大多数电容都对温度变化敏感。损耗因数、电介质吸收和电容值本身都与温度有关。对于一些电容，这些参数与温度的关系近似线性；而对于另一些电容，这些参数随温度的变化极不规则。过大的温度系数 ($\text{ppm}/^\circ\text{C}$) 对于采样保持应用一般不会有很大影响，但可能会损害精密积分器、电压频率转换器和振荡器的性能。NPO 陶瓷电容的温度漂移低至 30 $\text{ppm}/^\circ\text{C}$ ，一般是最佳选择。铝电解电容的温度系数则可能超过 10,000 $\text{ppm}/^\circ\text{C}$ 。

还应当考虑电容的最大工作温度。例如，聚苯乙烯电容在接近 85°C 时就会熔化，而特氟龙电容则能承受 200°C 的高温。

电容和电介质吸收对所施加电压的敏感度也可能会损害电路应用中的电容性能。电容制造商可能并未清楚地给出电压系数，但用户始终应当考虑这些因素的可能影响。例如，当施加最大电压时，一些高密度陶瓷电容的电容值可能会下降 50% 或更多！

此外，许多类型电容的电容值和损耗因数会因频率不同而发生较大变化，主要原因是电介质常数发生变化。就此而言，聚苯乙烯、聚丙烯和特氟龙电介质更佳。

* 更长的时间常数也很常见。事实上，一些电容可以通过数个并联的 $R_{ds}-C_{ds}$ 电路来模拟，具有多种不同的时间常数。

关键元件最后装配

设计过程结束并不意味着设计人员就可以高枕无忧。常用的印刷电路板装配技术可能会使最好的设计毁于一旦。例如，一些常用的印刷电路板清洁剂可能会渗入某些电解电容中，尤其是采用橡胶端盖的电解电容。更糟糕的是，一些薄膜电容，特别是聚苯乙烯型，接触某些溶剂时会发生溶解。野蛮地对待引脚也可能会损坏电容，造成随机的或间歇性电路问题。蚀箔型电容极易受损，应当特别注意。为了避免这些问题，建议将最为重要的元件安排在电路板装配过程的最后一步安装。

设计人员还应当考虑电容的自然失效机制。例如，金属薄膜电容经常发生“自愈”现象。这些电容最初是由于电介质薄膜中的细小穿孔所产生的导电电桥而失效。但是，由此造成的故障电流可能会产生足够的热量而破坏电桥，使电容恢复正常工作（电容值变得稍低）。当然，高阻抗电路应用可能无法产生足以破坏电桥的电流。

钽电容也会表现出一定程度的“自愈”现象，但与薄膜电容不同的是，前者取决于故障处缓慢上升的温度。因此，钽电容在高阻抗电路中的自愈效果最佳，因为它会限制流过电容缺陷的电流浪涌。因此，高电流应用选择钽电容时要格外小心。

电解电容的寿命常常取决于电解液从端盖渗出的渗透率。环氧树脂密封的性能优于橡胶密封，但在严重的反向电压或过压情况下，环氧树脂密封电容可能会爆炸。

电阻和电位计

设计人员可以选择各种各样的电阻，包括碳素电阻、碳膜电阻、体金属电阻、金属膜电阻、感性和非感性绕线电阻。电阻也是高性能电路的潜在误差源，不过它可能是最基本且问题最少的元件，因此常被忽略。如果选择不当，电阻可能会产生远超过 122 ppm (1/2 LSB) 的误差，从而破坏 12 位设计的精度。您上一次认真阅读一份电阻数据手册是什么时候？如果您仔细阅读数据手册，相信您会大吃一惊：原来可以了解到如此有用的信息！

考虑图 4 所示电路，它将 0-100 mV 输入信号放大 100 倍，以供输入范围为 0-10 V 的 12 位 ADC 转换。增益设置电阻可以是初始容差低至 $\pm 0.001\%$ (10 ppm) 的精密体金属膜电阻。或者，也可以通过校准或选择来校正电阻的初始容差。这样，根据校准仪器的精度限制，可以将电路的初始增益精度设置为所需的任意容差。

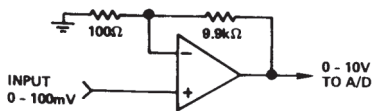


图 4. 温度变化可能会降低放大器精度。

但是，温度变化可以通过多种方式限制图 4 所示放大器的精度。

电阻的绝对温度系数只要符合预期，则无关紧要。即使如此，温度系数约为 1,500 ppm/°C 的碳素电阻也将不适合应用。即使能将温度系数匹配到很难实现的 1%，仍然会有 15 ppm/°C 的差距，这是不可接受的，因为小到 8°C 的温度波动就会产生 1/2 LSB 或 120 ppm 误差。

制造商确实能够提供绝对温度系数在 ± 1 至 ± 100 ppm/°C 范围内的金属膜电阻和体金属电阻，但应注意，不同电阻的温度系数可能相差甚大，特别是不同批次的电阻。为解决这一问题，一些制造商提供匹配电阻对，但价格昂贵，一对电阻的温度系数差值在 2 至 10 ppm/°C 范围内。低成本的薄膜电阻网络是不错的选择，使用广泛。

遗憾的是，即使采用匹配电阻对也不能完全解决温度引起的电阻误差问题。图 5a 显示了自热效应引起的误差。电阻具有相同的温度系数，但在该电路中的功耗大不相同。对于 1/4 W 电阻，假设热阻（依据数据手册）为 125°C/W，则电阻 R1 温度升高 0.0125°C，电阻 R2 温度则升高 1.24°C。当温度系数为 50 ppm/°C 时，误差为 62 ppm (0.006%)。

更糟糕的是，自热效应会产生非线性误差。在图 5a 所示例子中，当输入电压减半时，所得误差只有 15 ppm。图 5b 显示了图 5a 电路的非线性传递函数。这个例子绝不是最差情况；电阻如果更小，结果会更差，因为其热阻更高。

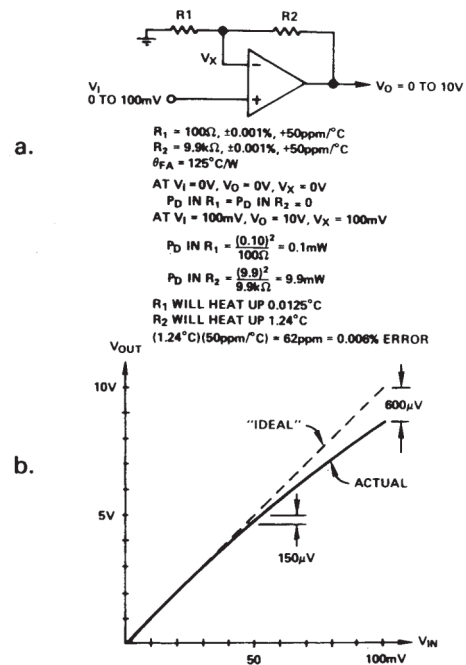


图 5. 电阻自热导致非线性放大器响应：(a) 温度引起的非线性分析；(b) 非线性传递函数（比例有所夸大）。

对于高功耗器件，使用较高功率的电阻可以降低电阻自热效应。或者，也可以使用薄膜或厚膜电阻网络，通过将热量均匀地散布于给定封装中的所有电阻来降低自热效应。

导线或印刷电路板互连的电阻的温度系数也是一个误差源，可能会增加电路的误差，但这点常被忽略。印刷电路板和导线互连所用的金属（例如铜）具有高达 3,900 ppm/°C 的温度系数。例如，一个精密 10 Ω、10 ppm/°C 绕线电阻加上 0.1 Ω 的互连电阻，将会变成一个温度系数为 45 ppm/°C 的电阻。互连的温度系数对于精密混合电路设计具有重大影响，薄膜电阻的互连是不容忽视的。

最后需要考虑的是一种称为“温度回扫”的现象，主要适用于环境温度变化较大的设计。它是指具有恒定内部损耗的电阻经历一定数量的环境温度高低变化循环之后，其电阻值所发生的变化。温度回扫可能会超过 10 ppm，甚至一些较佳的金属膜电阻也是如此。

总而言之，为使电阻电路的温度相关误差最小，应当考虑下列措施（及其成本）：

- 电阻温度系数应严格匹配。
- 使用绝对温度系数较低的电阻。
- 使用热阻较低的电阻（较高的额定功率、较大的外壳）。
- 紧密热耦合匹配电阻（使用标准电阻网络或单一封装中的多个电阻）。
- 对于大比值，考虑使用步进式衰减器。

电阻寄生效应

电阻可能会表现出相当高的寄生电感或电容，特别是在高频时。制造商常常根据一个或多个频率时阻抗幅值和直流电阻的差值与电阻的比值，将这些寄生效应规定为电抗误差，用百分比或 ppm 表示。

绕线电阻尤其容易发生寄生效应。虽然电阻制造商提供正常或非感性缠绕形式的绕线电阻，但非感性绕线电阻同样会令设计人员头痛。当 R 值低于 10,000 Ω 时，这些电阻仍然显现出细微的电感（约为 20 μH）。超过 10,000 Ω 的非感性绕线电阻则具有大约 5 pF 的分流电容。

这些寄生效应可能会严重破坏动态电路应用，特别是当应用同时使用高于和低于 10,000 Ω 的电阻时，此时出现峰值甚至振荡并不少见。这些效应在低 kHz 范围内的频率时表现明显。

即使在低频电路应用中，绕线电阻的寄生效应也会导致问题。指数式建立至 1 ppm 需要 20 个时间常数甚至更长时间。与绕线电阻相关的寄生效应可能会大幅延长建立时间，使之远远超过时间常数的长度。

过高的寄生电抗在非绕线电阻中也是屡见不鲜。例如，一些金属膜电阻具有明显的引脚间电容，在高频时就会表现出来。碳素电阻在高频时表现最佳。

热电效应

任何两种不同金属之间的结面都会产生热 EMF。许多情况下，它是精密电路设计中的主要误差源。例如在绕线电阻中，当接上引脚时（典型引脚材料为 180 合金，由 77% 的铜和 23% 的铝组成），电阻导线可以产生 42 mV/°C 的热 EMF。如果电阻的两个引脚温度相同，则 EMF 相互抵消，净误差为零。然而，如果垂直安装电阻，则由于气流流过长引脚，并且其热容量较低，因此电阻的顶部与底部之间可能会存在温度梯度。

1°C 的温差也能产生 42 mV 的误差电压，大于典型精密运算放大器的 25 mV 失调电压！水平安装电阻（图 6）可以解决这一问题。此外，一些电阻制造商提供特别定制的镀锡铜引脚，它可将热 EMF 降至 2.5 mV/°C。

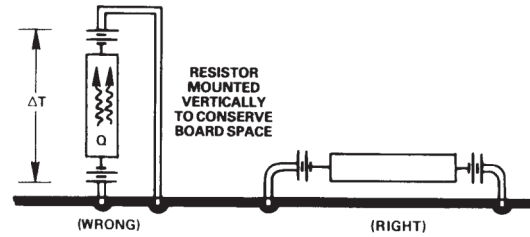


图 6. 热梯度造成明显的热电误差

一般而言，设计人员应避免关键电路板上及其附近出现温度梯度。这常常意味着，应当对功耗较大的器件实施热隔离。大温度梯度所产生的热湍流也可能会造成类似动态噪声的低频误差。

电压、失效和老化

所施加电压的变化也会严重影响电阻。沉积氧化物高值电阻对此尤其敏感，其电压系数为 1 ppm/V 至 200 ppm/V 以上。这是高压分压器等精密应用中需要关注的另一个因素。

如果不认真对待，电阻的失效机制也会造成电路失效。碳素电阻失效时变成开路，这是一种安全失效机制。因此，在一些应用中，这些元件可以起到熔断器的作用。用碳膜电阻代替碳素电阻可能会带来麻烦，因为碳膜电阻失效时变为短路。（金属膜电阻失效时通常变为开路。）

随着时间流逝，所有电阻的值都会发生细微变化。制造商用电阻值的变化（ppm/年）来表示长期稳定性。对于金属膜电阻，50 或 75 ppm/年的值并非罕见。在关键应用中，应当将金属膜电阻在额定功率老化至少一周时间。老化期间，电阻值可能偏移高达 100 或 200 ppm。金属膜电阻可能需要工作 4,000 至 5,000 小时后，才能完全稳定下来，特别是未经老化时。

电阻过量噪声

大多数设计人员对电阻的热噪声或约翰逊噪声有一定的了解，但对另一种称为“过量噪声”的噪声现象则知之甚少。在精密运算放大器和转换器电路中，这种噪声十分棘手。仅当电流流过电阻时，过量噪声才变得明显。

简单地说，热噪声源于电阻中的电荷载子受热而发生的随机振动。虽然这些振动所产生的平均电流为零，但瞬间电荷运动会导致电阻引脚上出现瞬间电压。

过量噪声则主要发生于直流电流在不连续的介质中流动时，例如碳素电阻。电流不均匀地流过压缩碳颗粒，产生微观颗粒间“电弧”现象。该现象除引起热噪声外，还会引起 $1/f$ 噪声。换言之，过量噪声电压与频率平方根的倒数成比例。

过量噪声常常会令不够谨慎的设计人员大吃一惊。电阻热噪声和运算放大器噪声设置典型运算放大器电路的本底噪声。只有当电压出现在输入电阻上并引起电流流动时，过量噪声才变得明显，并常常成为主导因素。一般而言，碳素电阻所产生的过量噪声最大。导电介质越均匀，则过量噪声越不明显。碳膜电阻优于碳素电阻，金属膜电阻又优于碳膜电阻。

制造商用噪声指数来表示过量噪声，即电阻上每伏直流压降、每 10 倍频率，电阻的均方根噪声的微伏数。噪声指数可以达到 10 dB（每 10 倍带宽每直流伏特 3 微伏）或更高。过量噪声在低频时最为显著。超过 100 kHz 时，热噪声占主导地位。

电位计

影响固定电阻的大多数现象也会影响电位计。此外，用户还应警惕这些元件独有的一些风险。

例如，许多电位计未采取密封措施，板清洗剂甚至过高湿度可能会严重损坏电位计。振动（或者仅仅长时间使用）可能会损坏阻性元件和游标端子。接触噪声、温度系数、寄生效应和可调范围限制都可能妨碍电路正常工作。此外，绕线电阻的分辨率限制以及陶瓷、塑料电阻分辨率的隐性限制（迟滞、材料温度系数不相容、松弛等），使得精确设置的获得和保持只能是一个“无限接近”的过程。因此，应当格外谨慎并细心调整。

印刷电路板

在所有精密电路设计中，印刷电路板是“看不见的器件”。设计人员很少把印刷电路板的电气特性看作额外电路元件，因此电路的最终性能往往比预期要糟糕。

对精密电路性能不利的印刷电路板效应包括：泄漏电阻、接地箔片的压降、杂散电容、电介质吸收和相关的“钩子”（电路阶跃响应波形的突出特点）。此外，印刷电路板还有吸收大气水分的倾向（“吸湿性”），这意味着：湿度变化常常会导致一些寄生效应的影响发生变化。

印刷电路板效应一般可以分为两类：一类主要影响电路的静态或直流操作，另一类则主要影响电路的动态或交流操作。

静态印刷电路板效应

泄漏电阻是最主要的静态电路板效应。电路板的表面污染，例如焊剂残留物、积盐及其它残渣，可以在电路节点之间建立泄漏路径。即使在妥善清洁的电路板上，也不难发现 15 V 供电轨至邻近节点存在 10 nA 或更大的泄漏电流。*几纳安的泄漏电流进入错误节点时，常常会在电路输出端引起数以伏计的误差。例如，10 nA 电流进入 10 M Ω 电阻可引起 0.1 V 的误差。

若要确定节点是否对泄漏电流的影响敏感，只需问一个问题：如果将数纳安或更大的杂散电流注入此节点，是否有问题？

如果电路已经构建完成，可以通过一项经典测试确定有问题节点的湿度敏感度。其方法是：一边观察电路工作，一边通过一根吸管向可能的问题点吹气。吸管将呼吸的水分集中起来，当水分与电路板的易受影响部分中的盐分接触时，电路工作就会中断。

消除简单表面泄漏问题的方法有多种。彻底清洗电路板以消除残渣将大有裨益。简单的程序包括：先用异丙醇用力刷洗电路板，然后用去离子水彻底清洗，最后在 85°C 下烘烤数小时。不过，应谨慎选择电路板清洗剂。如果用基于氟利昂的溶剂清洗，一些水溶性焊剂会产生盐沉积物，使泄漏问题进一步恶化。

遗憾的是，如果电路对泄漏敏感，则最严格的清洁也只能是权宜之计。经过搬运并接触污秽大气、高湿度环境之后，问题很快又会重新出现。“防护”则能相当可靠并一劳永逸地解决表面泄漏问题。妥善设置的防护措施甚至可以消除暴露在恶劣工业环境中的电路的泄漏问题。

防护原理很简单：在敏感节点周围布设导体，以便随时吸收杂散电流，并且使这些导体的电位始终与敏感节点相等。防护电位必须接近敏感节点的电位，否则防护将提供源电流，而不是吸电流。例如，假设泄漏电阻为 1000 M Ω ，为使流入节点的泄漏电流低于 1 pA，防护与节点之间的电位差必须在 1.0 mV 以内。

图 7a 和 7b 说明了适用于典型反相和同相运算放大器应用的防护原理。图 7c 显示了防护的实际电路板布局。请注意，为实现最好的效果，电路板两侧均应出现防护图案。最好是从布局过程一开始，在规划新电路板图案时就考虑防护。如果考虑得较晚，留给防护的空间往往会不足，甚至根本没有。

* 遗憾的是，标准运算放大器引脚排列将 -15V 电源引脚紧靠 + 输入，以期处于高阻抗。

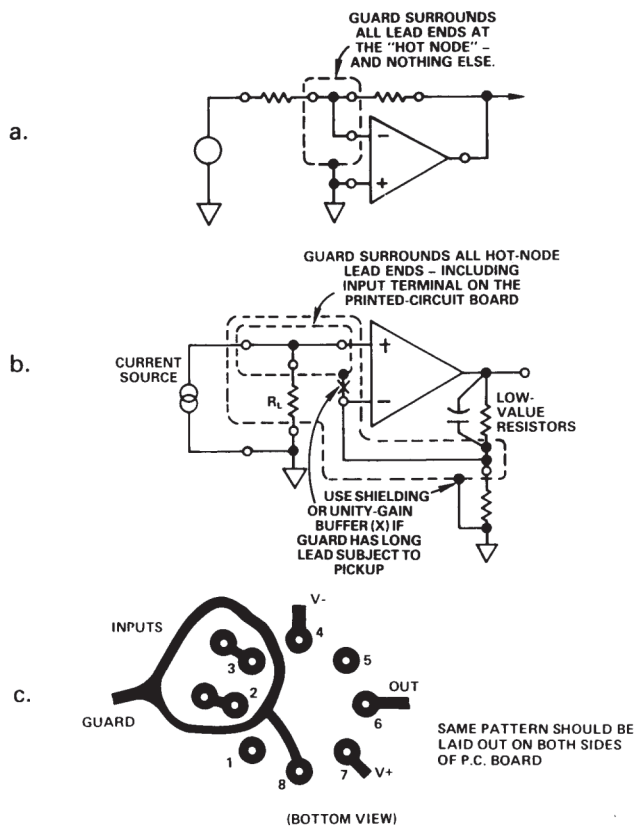


图 7. 适当的电路防护措施可以同时解决静态和动态 PC 板误差。(a): 反相应用中使使用防护; (b): 同相应用中使使用局部防护, 电压缓冲有助于防护电路; (c): 运算放大器的印刷电路板防护图案。

动态印刷电路板效应

静态印刷电路板效应会随着湿度或板污染的变化而发生或消失, 但主要影响电路动态性能的问题则通常相对稳定。这些问题无法通过清洗或其它简单办法予以解决, 必须采用新设计。因此, 动态效应可能会永久损害设计的性能规格。

大多数电路设计人员都相当清楚与引脚和元件放置有关的杂散电容问题。正确的布局可以永久解决引脚放置问题, 其余的困难可以通过培训装配人员, 使之以最佳方式定位元件或折弯引脚来解决。

电介质吸收则麻烦得多, 并且设计人员对这种电路板现象知之甚少。像电容的电介质吸收一样, 印刷电路板的电介质吸收也可以用连接两个紧密相邻节点的串联电阻和电容来模拟 (图 8)。其效应与间距成反比, 与长度成正比。该模型的有效电容范围是 0.1 至 2.0 pF, 电阻范围是 50 至 500 M Ω 。0.5 pF 和 100 M Ω 的值最常见。因此, 电路板电介质吸收与高阻抗电路的关系最活跃。

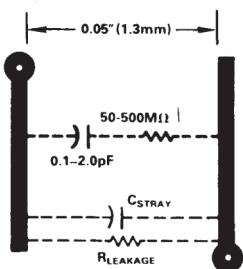


图 8. 电介质吸收破坏印刷电路的动态响应

电介质吸收主要影响动态电路响应, 例如建立时间。与电路泄漏不同, 这种效应通常不与湿度或其它环境条件联系在一起, 而是取决于电路板的电介质属性。在板中产生通孔所涉及到的化学反应似乎会加重这一问题。如果您的电路不能达到预期的瞬态响应规格, 则应将电路板电介质吸收考虑为可能的原因之一。

幸运的是, 我们有办法来解决这一问题。像对待电容电介质吸收一样, 可以使用外部元件来补偿该效应。更重要的是, 将敏感节点完全隔离的表面防护措施常常可以彻底消除这一问题 (板两侧上必须具有同样的防护措施)。

电路板“钩子”与电介质吸收即便不完全相同, 也很相似, 表现为有效电路板电容随着频率而变化。一般而言, 它会影响电路板电容占总电路电容相当一部分的高阻抗电路的瞬态响应。工作频率低于 10 kHz 的电路最易受影响。像电路板电介质吸收一样, 板的化学组成对这种效应影响极大。

不要错过蛛丝马迹

记住, 如果基于精密运算放大器或数据转换器的设计与性能规格不符, 请勿放过任何可能找到误差源的蛛丝马迹。既要分析有源元件, 也要分析无源元件。尽力找出并检验所有假设或先入为主的观念, 以免受到蒙蔽而无视真实情况。对任何事情都不应掉以轻心。

例如, 当电缆导体因未系紧而在周围的电介质内活动时, 可能会产生并积累大量静电荷, 导致误差, 尤其是与高阻抗电路相连时。替代方案是采用刚性电缆或低噪声特氟龙绝缘电缆, 但价格高昂。

随着运算放大器越来越精密, 数据转换器的分辨率越来越高, 而且系统设计人员要求的速度和精度越来越高, 详细了解本文所述的误差源变得越来越重要。

参考文献

下列参考资料可能有助于读者了解更多信息。标有星号 (*) 的参考资料可从 ADI 公司获得。

1. Buchanan, James E., "Dielectric Absorption—It Can Be a Real Problem In Timing Circuits." *EDN*, January 20, 1977, page 83.
2. Counts, Lew, and Wurcer, Scott, "Instrumentation Amplifier Nears Input Noise Floor." *Electronic Design*, June 10, 1982.
3. Doeling, W., Mark, W., Tadewald, T., and Reichenbacher, P., "Getting Rid of Hook: The Hidden PC-Board Capacitance." *Electronics*, October 12, 1978, page 111.
4. Fleming, Tarlton, "Data-Acquisition System (DAS) Design Considerations." *WESCON '81 Professional Program Session Record No. 23*.
5. Jung, Walter C, and Marsh, Richard, "Picking Capacitors, Part I." *Audio*, February, 1980.
6. Jung, Walter C, and Marsh, Richard, "Picking Capacitors, Part II." *Audio*, March, 1980.
7. Pease, Robert A., "Understand Capacitor Soakage to Optimize Analog Systems." *EDN*, October 13, 1982, page 125.
8. Rappaport, Andy, "Capacitors." *EDN*, October, 13, 1982, page 105.
9. *Rich, Alan, "Shielding and Guarding." *Analog Dialogue* 17-1, 1983, page 8.
10. Specification MIL C-19978D: *Capacitor, fixed, plastic (or paper and plastic) dielectric, general specification for.*