

通过MDIO实现闪存编程—协议类型8

作者: Eckart Hartmann

简介

本应用笔记说明一种针对完全集成单封装器件而提出的协议，这些单封装器件集成高性能模拟外设和数字外设，由ARM® Cortex™-M3处理器和用于代码和数据的集成闪存进行控制。

这些器件必须包括一个可运行在最高达4MHz频率下的MDIO接口，并且可以同时执行程序使一个闪存模块对另一个闪存模块进行写入/擦除操作功能，使得它非常适合40G到100G的光通信应用。

过在用户闪存中不可擦除的内核代码上增加标识，可以实现如下功能，即可根据MDIO的需要将用户代码可靠地在用户闪存代码和数据空间的两个模块间切换。

若要了解标识的更多相关细节以及其他特定器件的细节，请参考特定器件的硬件参考手册。

本应用笔记旨在说明一种闪存程序，它用于只有电源、GND、MDIO及MDC引脚可访问的用户闪存的初始编程。该MDIO引脚是采用推挽模式且无需外部上拉。可以通过主机来启动和控制编程序列。

若要了解MDIO协议的有关细节，请参考MDIO规格IEEE 802.3和具体的ADI器件硬件参考手册。协议类型8仅实现执行下载所必需的最小帧类型且完全依靠本应用笔记中所述的验证机制来检查是否下载成功。对于服务中的重新编程，人们可以设计和实现他们自己的重新编程策略。

目录

简介.....	1	一般要求.....	3
修订历史.....	2	典型下载序列.....	4
进入下载.....	3	参考文献.....	4

修订历史

2014年5月—修订版0：初始版

进入下载

若P2.3为低电平且K2B0和K2B1都不为零，则器件内核进入下载模式。用户代码为空白时或者用户没有如硬件参考手册中所述有意不写这些密钥的条件下，会出现这样的情况。本应用笔记集中说明内核进入其下载器便执行的下载协议。

一般要求

MDIO帧结构

按照MDIO规范，每帧包含前同步码、ST、OP、PHYADR、DEVADD、TA及16位数据。

在OP所定义的访问类型中，只使用地址、写入及读取。

PHYADR的值为5。

DEVADD的值为1。

地址帧中的命令

地址帧使用伪地址，它包含命令信息和部分地址(若有)。地址的上半字节可以解读为表1所示的命令。

表1. 地址帧中的命令

命令	描述
0	保留。
1 下载	请求下载。位0到11必须是芯片信息的最后3个半字节。
2 设置地址	将闪存地址页设为帧数据的位0到11。
3 页擦除	将闪存地址页设为帧数据的位0到11，然后擦除该页。
4 批量擦除	将闪存地址页设为帧数据的位0到11，然后擦除整个用户闪存空间。
5 验证	将闪存地址页设为帧数据的位0到11，然后验证该页。
6	保留。
7 复位	复位。
0x8到0xF	保留。

收到各命令后，执行命令并可以通过读取帧来监控进程。

需通过命令1进入下载模式。若芯片信息不正确，则随后的读取会返回0x0000。在收到正确的请求下载命令之前，若收到任何擦除、写入或ReadInc帧，器件会保持锁定直到复位。

写入帧

写入帧包含欲编程到器件中的数据。从最后命令2、命令3或命令4所设置的闪存页的开始处开始编程。每一个写入

帧之后，都会保存数据。每四个写入帧之后，将所收集的数据编程到正确闪存地址的闪存中。因而，编程必须是四个帧的倍数。写入帧之后的回读会返回针对本页所处理的字节数。字节数只有在帧被处理后会更新，并且所在位置的闪存已被写入的情况下可以被八整除。

若用户闪存保护(0x1FFF4 = 0x3A或者0x3FFF4 = 0x3A)启动写入失败，读取帧返回0x8BAD。

编程应该始终为整页的倍数。

读取帧

每帧之后，会准备一个回复，将通过下一读取帧来返回该回复(参见表2)。

表2. 回复描述

回应	回复描述
命令0	0x0BAD
命令1	芯片信息。详情参见表3。
命令2	0x0002
命令3	若擦除未完成，则为0；若擦除完成，则为0x0003。若出现错误，则为0x3BAD。
命令4	若擦除未完成，则为0；若擦除完成，则为0x0004。
命令5	验证数据。参见下面表3的描述。
命令6	0x6BAD
命令7	复位后未定义。
命令8到命令0xF	0x*BAD，其中的*由命令编号代替。
写入帧	参见写入帧部分。
读取帧	参见下面表3的描述。

芯片信息包含表3所示的三个半字节。

表3. 芯片信息

半字节	芯片信息描述	定义值
3	未用	0
2	类别	对于AduCM，值为0x3
1	系列	对于32x，值为0x2
0	系列成员	对于320，值为0x0

芯片ID之后的其它读取可包含更多芯片信息。这些信息取决于实施方案。命令5之后的第一个回读会返回正在验证之页的最后4个半字之和。第二个回读返回闪存签名命令所产生的CRC的后16位。

第三个回读返回闪存签名命令所产生的CRC的前16位。三个帧合起来检查该页的所有字节。

AN-1310

典型下载序列

表4显示典型下载序列。

表4. 典型下载序列

步骤	帧类型	描述	帧数据	注释
0	地址	下载	0x1320	
1	读取	芯片信息	0x0320	检查是否访问正确的芯片。
2	地址	擦除	0x3000 + 页数	(页无需为连续的。)
3	读取	已完成擦除?	0x0000	重复, 直到0x0003。
4	如果需要, 重复步骤2到步骤3。			
5	地址	设置地址	0x2000 + 页数	(页无需为连续的。)
6	写入	数据	需编程的下2个字节	闪存地址递增2
7	写入	数据	需编程的下2个字节	闪存地址递增2
8	写入	数据	需编程的下2个字节	闪存地址递增2
9	写入	数据	需编程的下2个字节	闪存地址递增2
10	读取	已完成闪存?	字节数	重复, 直到能被8整除。
11	将步骤5到步骤10再重复255次以完成闪存页。			
12	如果需要, 如步骤14到步骤18所述进行页验证。			
13	重复步骤5到步骤12, 直到所有页都已下载。若下一页之前没有擦除, 则包括步骤4。			
14	地址	验证	0x5000 + 页数	(页无需为连续的。)
15	读取	验证	4 × 16位之和	最后4个半字的16位之和。
16	读取	验证	CRC LSB	FEESIG的后16位。
17	读取	验证	CRC MSB	FEESIG的前16位。
18	检查验证值是否等于预期验证值。			
19	最后检查是否正确下载时, 针对所有页重复步骤14到步骤18。(页无需为连续的。)			
20	地址	复位	0x7000	软件复位重新启动器件。

如果花了很长时间却未获得合适的回读值或者收到不良回复, 那么主机可以采用命令7来终止下载。

参考文献

IEEE 802.3标准的第45条规定可在线查看。