

利用ADV7850的循环冗余校验

作者: Joe Triggs、Mike Corrigan和Raymond Carter

简介

ADV7850是ADI公司针对专业和消费视频市场而开发的首款完整的音频/视频前端器件。该器件集成采用了循环冗余校验(CRC)的帧检查器模块。本应用笔记概述帧检查器功能的背景,并详细说明如何利用。

循环冗余校验

CRC是W. Wesley Patterson于1961年发明的一种冗余校验方法(Peterson, W. W.和Brown, D. T. [1961年1月]。“Cyclic Codes for Error Detection”,《IRE论文集》,第49卷第1期,第228页至235页)。CRC检测数字数据中的错误,主要用于数据传输系统中。例如,32位CRC通过以太网传输数据。

CRC实现方案有很多种,但基本前提是一样的:数据发送器(Tx)先计算并追加校验位数(常称作“校验和”)到数据上,再发送数据。这是将要传输的数据除以一个固定的二进制数,余数形成校验和。接收器可以执行与发送器相反的计算,确定校验位是否与数据相符合。如果接收器端计算得到的校验和与发送器端的计算结果不一致,则接收器得出数据传输出现错误的结论,并请求重新传输数据。

ADV7850

ADV7850是ADI公司针对消费和专业视频市场而开发的首款完整的音频/视频前端器件。该器件包含:一个四路输入HDMI接收器,支持高达4000p × 2000p / 30 Hz的视频分辨率;一个视频和图形数字化仪,工作频率高达170 MHz;一路高速串行视频输出;一个3D梳状视频解码器;以及一个音频编解码器。除了用作功能全面的单芯片影音前端之外,ADV7850还集成了一个采用CRC的帧检查器。帧检查器无需任何外部硬件即可工作,位置在ADV7850 Tx输入端(见图1),可分析HDMI输入的完整视频路径。该特性不可用于模拟输入,因为模数转换器(ADC)会引入最低有效位(LSB)误差。

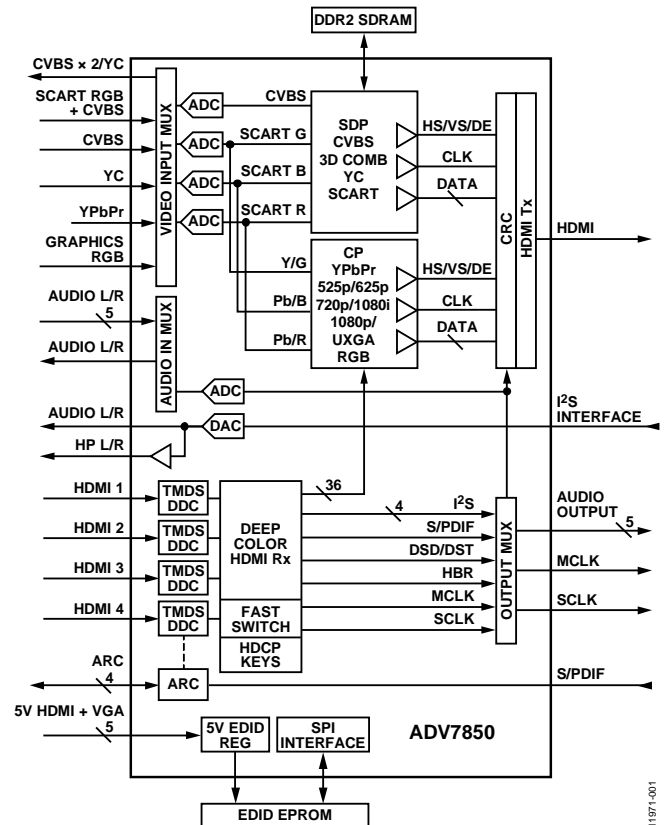


图1. ADV7850功能框图

ADV7850中的帧检查器利用CRC-16-CCITT多项式($x^{16} + x^{12} + x^5 + 1$)来分析输入ADV7850 Tx的每一条数据通道(绿色 = 通道0, 蓝色 = 通道1, 红色 = 通道2),帧的数量用户可以配置(最多254个)。帧检查器使能时,它会为指定数量的帧(范围从480p的300,000像素到4000p × 2000p的8,000,000像素)同步计算每条通道的校验和(见图2)。

帧检查器完成分析后,会报告每个通道(HDMI在红色、绿色和蓝色通道上传输数据)的一组结果。对于静态输入,对CRC执行多次迭代会产生一致的结果。两帧之间只要有一个像素不同(最多有16,000,000个像素数据),校验和结果就会不同。无论该像素差异是由视频源上的噪声或传输介质间歇产生的噪声引起,还是由ADV7850的配置错误引起,它都会检测出错误。

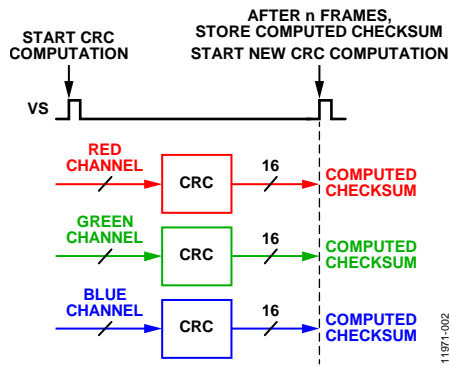


图2. ADV7850 CRC

视频应用中的CRC

视频信号链与典型以太网类型的数据发送器和接收器并不相似，其链路是单向的；因此，视频接收器(如电视)无法请求视频源(如Blu-ray™播放器)重新传输接收不正确的数据帧。为了支持这种非对称性，CRC的工作方式略有不同。在视频信号链中，考虑到上述局限性，执行该分析的位置显然是视频接收器。视频接收器可以对传入视频数据的后续帧应用CRC，唯一需要注意的是，传入视频数据的内容必须是静态的。静态内容的示例包括SMPTE视频测试图案和DVD播放器菜单屏幕。

CRC通过如下方式计算：已知多项式(如 $x^{16} + x^{12} + x^5 + 1$)用作除数，选定单帧或多帧的视频数据用作被除数，利用余数来判断视频数据是否发生变化。已知多项式始终不变。如果传入视频无变化(如无误码的静态图案)，则余数始终保持不变。

$$\text{余数} = \frac{x^{16} + x^{12} + x^5 + 1}{\text{视频数据帧数}}$$

对于后续帧，如果余数保持不变，则帧相同，系统工作在硬件和软件设置的组合产生最佳系统性能的点上。如果后续帧的校验和不匹配，则表示帧不一致，系统必须进行优化。

利用CRC

如需使用ADV7850中的帧检查器执行CRC测试，需遵循下列步骤：

1. 通过CRC_FRAME_NUMBER[7:0]控制(见表1)配置需要执行CRC分析的帧数(1至254)。
2. 通过CRC_ENABLE位(见表2)使能CRC计算。
3. 通过CRC_RESET位(见表3)将CRC模块复位从高电平切换到低电平。
4. 取决于传入视频帧的尺寸以及选择进行分析的帧数，需花费一定时间才能完成计算。建议等待至少500 ms以便完成测试。
5. 通过CRC_RESULT[15:0](见表4)和CRC_READBACK_SEL[1:0](见表5)控制，回读并记录每条HDMI通道的CRC结果：通道0、通道1和通道2。
6. 通过CRC_RESET位(见表3)将CRC模块复位从高电平切换到低电平。
7. 等待至少500 ms以便完成测试。
8. 通过CRC_RESULT[15:0](见表4)和CRC_READBACK_SEL[1:0](见表5)控制，回读并记录每条HDMI通道的CRC结果：通道0、通道1和通道2。

计算并记录两个CRC校验和后，可以执行一次比较运算。如果结果一致，则ADV7850 CRC模块接收的两帧静态视频图案应当相同。如果结果不一致，则ADV7850 CRC模块接收的两帧静态视频图案不同，并且可能产生信号完整性或配置问题。

CRC相关控制

下文列出帧检查器的控制：

- CRC_FRAME_NUMBER[7:0]
- CRC_ENABLE
- CRC_RESET
- CRC_RESULT [15:0]
- CRC_READBACK_SEL[1:0]

CRC_FRAME_NUMBER[7:0]，IO映射，地址0x2D[7:0]

此信号选择视频帧数，用于CRC计算。

表1. CRC_FRAME_NUMBER[7:0]位说明

CRC_FRAME_NUMBER[7:0]	说明
0x01至0xFE	用于CRC计算的帧数 (0x07 = 默认)

CRC_ENABLE，IO映射，地址0x2C[7]

该位使能CRC计算。

表2. CRC_ENABLE位说明

CRC_ENABLE	说明
0	CRC计算禁用(默认)
1	CRC计算使能

CRC_RESET，IO映射，地址0x2C[6]

该信号复位CRC模块。

表3. CRC_RESET位说明

CRC_RESET	说明
0	无操作(默认)
1	复位CRC模块

CRC_RESULT[15:0]，IO映射，地址0x2E[7:0]；地址0x2F[7:0]

该信号回读CRC计算结果。

表4. CRC_RESULT[15:0]位说明

CRC_RESULT[15:0]	说明
0x0000至0xFFFF	CRC计算结果 (0x0000 = 默认)

CRC_READBACK_SEL[1:0]，IO映射，地址0x2C[5:4]

该信号改变CRC计算结果回读的数据源。

表5. CRC_READBACK_SEL[1:0]位说明

CRC_READBACK_SEL[1:0]	说明
00	HDMI通道0(默认)
01	HDMI通道1
10	HDMI通道2

注释